



# (12) 发明专利申请

(10) 申请公布号 CN 101820041 A

(43) 申请公布日 2010.09.01

(21) 申请号 201010137778.9

(22) 申请日 2010.04.01

(71) 申请人 晶能光电(江西)有限公司

地址 330029 江西省南昌市高新开发区艾溪湖北路 699 号

(72) 发明人 汤英文 江风益 方文卿 王立

(51) Int. Cl.

H01L 33/12(2010.01)

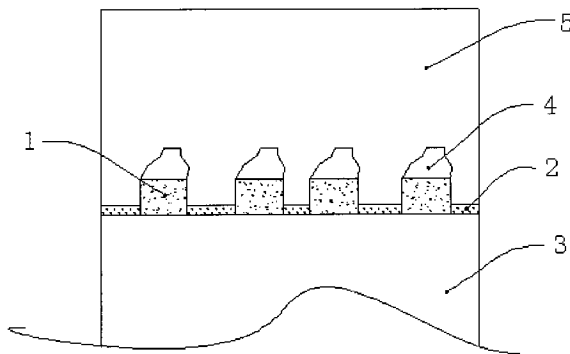
权利要求书 2 页 说明书 3 页 附图 1 页

## (54) 发明名称

降低硅衬底 LED 外延应力的方法以及结构

## (57) 摘要

本发明公开了一种降低硅衬底 LED 外延应力的方法以及结构,用于解决镓回熔的问题,以及降低外延层与硅衬底之间的应力,以提高芯片的良率。本发明包括:在硅衬底上生长晶格失配层,晶格失配层为发光材料不会在其上成核、生长或相对缓冲层生长得更慢,且不与反应物中的气体物质发生反应的材料;对晶格失配层构图;在晶格失配层构图后的互补区域生长缓冲层;在缓冲层和晶格失配层上生长发光材料层,生长过程中,在晶格失配层上方形成空洞;将外延层转移到新的支撑衬底上,去除生长衬底,以及去除晶格失配层。



1. 一种降低硅衬底 LED 外延应力的方法,包括:

在硅衬底上生长晶格失配层,晶格失配层为发光材料不会在其上成核、生长或相对缓冲层生长得更慢,且不与反应物中的气体物质发生反应的材料;

对晶格失配层构图;

在晶格失配层构图后的互补区域生长缓冲层;

在缓冲层和晶格失配层上生长发光材料层,生长过程中,在晶格失配层上方形成空洞;

将外延层转移到新的支撑衬底上,去除生长衬底,以及去除晶格失配层。

2. 根据权利要求 1 所述的降低硅衬底 LED 外延应力的方法,其特征在于:所述缓冲层为氮化铝或者碳化硅材料,或者所述发光材料层为氮化镓基材料,或者所述晶格失配层为氧化硅或者氮化硅材料。

3. 根据权利要求 1 所述的降低硅衬底 LED 外延应力的方法,其特征在于:对晶格失配层构图包括在硅衬底上形成凸起状的晶格失配层,或者对晶格失配层构图包括在硅衬底上形成具有凹坑的晶格失配层。

4. 根据权利要求 3 所述的降低硅衬底 LED 外延应力的方法,其特征在于:所述凸起状的晶格失配层的厚度为 10nm ~ 3000nm,或者所述形成具有凹坑的晶格失配层的厚度不大于 100nm。

5. 根据权利要求 1 所述的降低硅衬底 LED 外延应力的方法,其特征在于:在硅衬底上使用 PECVD 或磁控溅射生长晶格失配层。

6. 根据权利要求 1 所述的降低硅衬底 LED 外延应力的方法,其特征在于:通过光刻方式在硅衬底上对晶格失配层进行构图。

7. 根据权利要求 6 所述的降低硅衬底 LED 外延应力的方法,其特征在于:光刻做出直径 0.2 ~ 3 微米,间距为 0.2 ~ 3 微米的柱状或凹坑的晶格失配层。

8. 根据权利要求 3 所述的降低硅衬底 LED 外延应力的方法,其特征在于:所述凸起状的晶格失配层的形状或者晶格失配层的凹坑的形状为圆柱或棱柱形状。

9. 一种降低硅衬底 LED 外延应力的结构,其特征在于包括:

在硅衬底上生长的晶格失配层,晶格失配层为发光材料不会在其上成核、生长或相对缓冲层生长得更慢,且不与反应物中的气体物质发生反应的材料,晶格失配层经过构图处理后得到;

缓冲层,生长在晶格失配层构图后的互补区域;

在缓冲层和晶格失配层上生长有发光材料层,在晶格失配层上方有空洞。

10. 根据权利要求 9 所述的降低硅衬底 LED 外延应力的结构,其特征在于:

所述缓冲层为氮化铝或者碳化硅材料,或者所述发光材料层为氮化镓基材料,或者所述晶格失配层为氧化硅或者氮化硅材料。

11. 根据权利要求 9 所述的降低硅衬底 LED 外延应力的结构,其特征在于:

所述晶格失配层构图为在硅衬底上形成凸起状的晶格失配层,或者所述晶格失配层构图包括在硅衬底上形成具有凹坑的晶格失配层。

12. 根据权利要求 12 所述的降低硅衬底 LED 外延应力的结构,其特征在于:

所述凸起状的晶格失配层的厚度为 10nm ~ 3000nm,或者所述形成具有凹坑的晶格失

配层的厚度不大于 100nm。

13. 根据权利要求 9 所述的降低硅衬底 LED 外延应力的结构,其特征在于:

所述柱状晶格失配层为分布在硅衬底上的直径 0.5 ~ 3 微米,间距为 0.5 ~ 3 微米的多个柱状体。

14. 根据权利要求 12 所述的降低硅衬底 LED 外延应力的结构,其特征在于:

所述凸起状的晶格失配层的形状或者晶格失配层的凹坑的形状为圆柱或棱柱形状。

## 降低硅衬底 LED 外延应力的方法以及结构

### 技术领域

[0001] 本发明涉及 LED,特别是涉及在硅衬底上生长的 LED 的制造技术。

### 背景技术

[0002] 商业上用蓝宝石 PSS(Patterned Sapphire Substrates 图形化蓝宝石衬底)衬底的外延取得了巨大的成功,但是 Si 衬底的图形化一直没有进步,原因在于 Si 衬底外延的特殊性,在硅上外延时为了防止镓回熔必须生长一层 AlN 缓冲层,如果硅做了图形后 AlN 就不能完全罩住硅,很难防止镓回熔。镓的回熔会导致衬底的应力发生变化,且使外延层结晶质量劣化严重影响了芯片的良率。

### 发明内容

[0003] 本发明所要解决的第一个技术问题是:提供一种降低硅衬底 LED 外延应力的方法,该方法用于解决镓回熔的问题,以及降低外延层与硅衬底之间的应力,以提高芯片的良率。

[0004] 本发明所要解决的第二个技术问题是:提供一种降低硅衬底 LED 外延应力的结构,该结构用于解决镓回熔的问题,以及降低外延层与硅衬底之间的应力,以提高芯片的良率。

[0005] 为了解决上述第一个技术问题,本发明提出一种降低硅衬底 LED 外延应力的方法,包括:

[0006] 在硅衬底上生长晶格失配层,晶格失配层为发光材料不会在其上成核、生长或相对缓冲层生长得更慢,且不与反应物中的气体物质发生反应的材料;

[0007] 对晶格失配层构图;

[0008] 在晶格失配层构图后的互补区域生长缓冲层;同样生长发光材料层,缓冲层的晶格失配率小于晶格失配层的晶格失配率;

[0009] 在缓冲层和晶格失配层上生长发光材料层,生长过程中,在晶格失配层上方形成空洞;

[0010] 将外延层转移到新的支撑衬底上,去除生长衬底,以及去除晶格失配层。

[0011] 优选地:所述缓冲层为氮化铝或者碳化硅材料。

[0012] 优选地:所述发光材料层为氮化镓基材料。

[0013] 优选地:所述晶格失配层为氧化硅或者氮化硅材料。

[0014] 优选地:对晶格失配层构图包括在硅衬底上形成凸起状的晶格失配层,或者对晶格失配层构图包括在硅衬底上形成具有凹坑的坑状晶格失配层。

[0015] 优选地:所述凸起状的晶格失配层的厚度为 10nm ~ 3000nm。

[0016] 优选地:所述具有凹坑的晶格失配层的厚度不大于 100nm。

[0017] 优选地:在硅衬底上使用 PECVD 或磁控溅射生长晶格失配层。

[0018] 优选地:通过光刻方式在硅衬底上对晶格失配层进行构图。

[0019] 优选地：光刻做出直径 0.2 ~ 3 微米，间距为 0.2 ~ 3 微米的柱状或凹坑的晶格失配层。

[0020] 优选地：所述凸起状的晶格失配层的形状或者晶格失配层的凹坑的形状为圆柱或棱柱形状。

[0021] 为了解决所述的第二个技术问题，本发明一种降低硅衬底 LED 外延应力的结构，其包括：

[0022] 在硅衬底上生长的晶格失配层，晶格失配层为发光材料不会在其上成核、生长相对缓冲层生长得更慢，且不与反应物中的气体物质发生反应的材料，晶格失配层经过构图处理后得到；

[0023] 缓冲层，生长在晶格失配层构图后的互补区域；同样生长发光材料层，缓冲层的晶格失配率小于晶格失配层的晶格失配率；

[0024] 在缓冲层和晶格失配层上生长有发光材料层，在晶格失配层上方有空洞。

[0025] 本发明的有益效果如下：

[0026] 相比现有技术，本发明在硅衬底上用氮化硅这类材料构图，在其上不容易生长氮化镓这类的发光材料。在有氮化铝缓冲层的地方，可以正常生长氮化镓，在有氮化硅的地方不会生长氮化镓晶格层，由于氮化镓在生长具有横向生长的特性，在生长完成后，会在氮化硅上方形成空洞。由于空洞的存在，氮化镓在生长过程中产生的晶格应力和热应力作用明显减弱，阻止了镓的回熔，减少了外延层的裂纹，提高了芯片的良率。在转移衬底、去掉晶格失配层后，会在氮化镓表面形成粗糙的表面，这种表面有规则的图形有利于粗化，使粗化非常均匀，提高了出光效率。

#### 附图说明

[0027] 图 1 是本发明实施例一的示意图。

[0028] 图 2 是图 1 的剖面示意图。

[0029] 图 3 是本发明实施例二的示意图。

#### 具体实施方式

[0030] 本发明提供了一种降低硅衬底 LED 外延应力的方法包括：在硅衬底上生长晶格失配层，晶格失配层为发光材料不会在其上成核、生长，或发光材料在该晶格失配层上生长速率较缓冲层上的生长速率更慢，且不与反应物中的气体物质发生反应的材料；对晶格失配层构图；在晶格失配层构图后的互补区域生长缓冲层，缓冲层为相对发光材料层，同样生长发光材料层，缓冲层的晶格失配率小于晶格失配层的晶格失配率；在缓冲层和晶格失配层上生长发光材料层，生长过程中，在晶格失配层上方形成空洞；将外延层转移到新的支撑衬底上，去除生长衬底，以及去除晶格失配层。晶格失配层为发光材料不会在其上生成单晶结构，且不与反应物中的气体物质发生反应的材料，如氮化硅、二氧化硅等。

[0031] 实施例一：

[0032] 缓冲层为氮化铝材料，发光材料层为氮化镓基发光材料，晶格失配层为氮化硅材料。在硅衬底 3 上先用 PECVD 设备生长一层氮化硅的晶格失配层，即图中的氮化硅层 1。晶格失配层厚 10nm ~ 3um，晶格失配层的厚度更具芯片的功率要求进行设计选择。然后光

刻作出直径为 0.2-3 $\mu\text{m}$ 、间距为 0.2-3 $\mu\text{m}$  的氮化硅的圆柱图形,如图 1 所示。氮化硅圆柱的高度对外延影响不大,在生长氮化硅的厚度的时候也可以根据外延层的厚度选择适当大于 3 $\mu\text{m}$  的厚度。

[0033] 氮化硅的构图完成后,再生长氮化铝缓冲层。由于氮化铝层很薄(如 25nm,此时可选择在硅衬底上生长 1000 $\mu\text{m}$  氮化硅层),较厚的氮化硅远比氮化铝的厚度要厚,因此,在硅衬底表面形成了图案和氮化硅的构图图案一致。

[0034] 参看图 2 所示,在硅衬底 3 上生长的氮化硅层 1 和氮化铝层 2,在氮化硅层 1 和氮化铝层 2 上生长的氮化镓基发光材料层 5。氮化硅的晶格失配率远大于氮化铝的晶格失配率,在氮化铝层 2 和氮化硅层 1 上生长氮化镓基发光材料层 5 的时候,氮化镓基发光材料会沿氮化铝层 2 结晶生长,而在氮化硅层 2 上不生长。在生长材料的时候,先在氮化铝层 2 上成核,然后生长。当材料生长到高于晶格失配层后,材料开始横向生长,由于横向生长相比于向上生长较慢,所以在以后的材料生长过程中,发光层材料在晶格失配层上方合并,在发光材料层 5 完成时,在氮化镓基发光材料层 5 和氮化硅层 1 之间、氮化硅层 1 的上方就会形成空洞 4。氮化镓基发光材料层在生长的过程中,产生的应力都被吸收空洞化解,因此生长出来的外延层很少有裂纹,芯片的良率得以明显提高。

[0035] 然后转移衬底,将外延层转移到新的硅材料支撑衬底上,将硅材料的生长衬底剥离掉。再将氮化硅层用氢氟酸腐蚀掉。最后会在外延层的表面形成规则的空洞表面。这种规则的空洞表面非常有利于在后面的对外延层表面进行粗化步骤,粗化效果非常好,可以明显提高出光效率。

[0036] 实施例二:

[0037] 相比实施例一,本例的区别在于在硅衬底上先用 PECVD 设备生长一层氮化硅的晶格失配层后。再在硅衬底上光刻作出坑状晶格失配层,这是与实施例一相反的一种构图方式,如图 3 所示,在晶格失配层 7 上有很多光刻的小坑 6。其它步骤基本与实施例一差不多。这种图形需要注意的是氮化硅层的高度对外延很敏感,因此,一般不超过 100nm,太高了会影响外延生长。

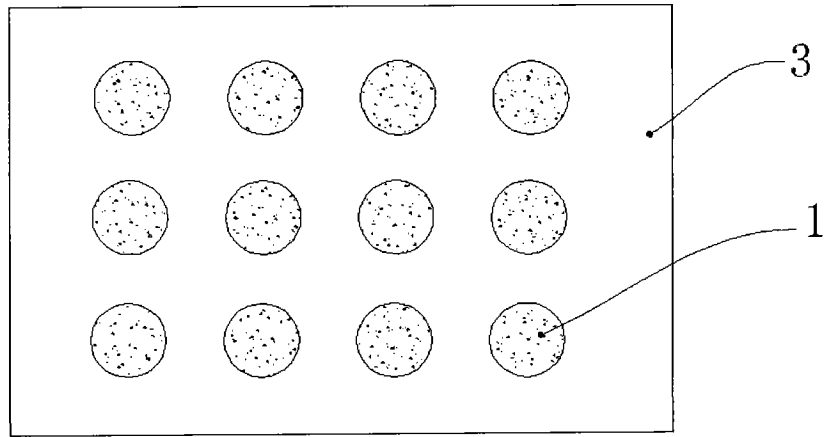


图 1

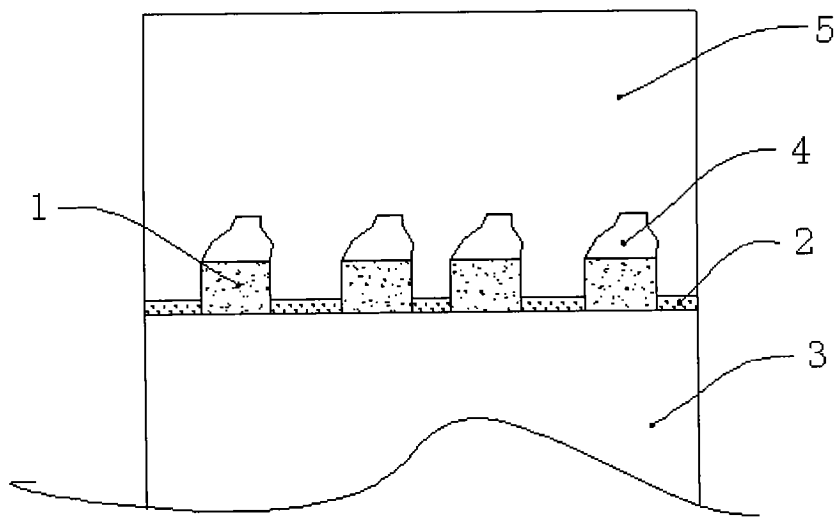


图 2

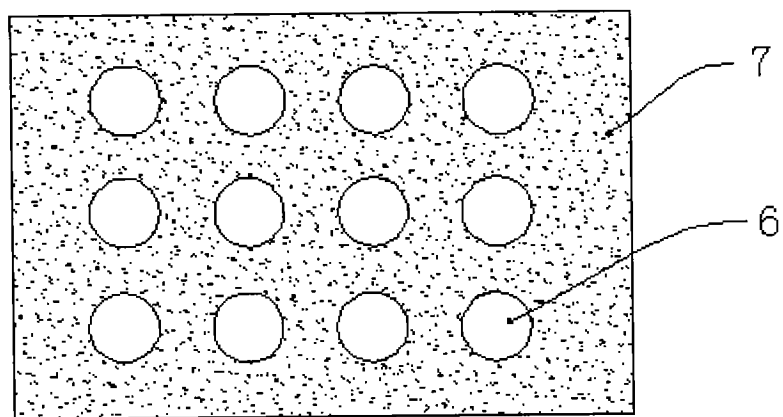


图 3