



CONFÉDÉRATION SUISSE

OFFICE FÉDÉRAL DE LA PROPRIÉTÉ INTELLECTUELLE

① CH 672 554 A5

⑤ Int. Cl. 4: G 07 B 17/02

Brevet d'invention délivré pour la Suisse et le Liechtenstein
 Traité sur les brevets, du 22 décembre 1978, entre la Suisse et le Liechtenstein

⑫ FASCICULE DU BREVET A5

⑰ Numéro de la demande: 323/87

⑳ Date de dépôt: 29.01.1987

⑳ Priorité(s): 30.01.1986 US 823901

㉔ Brevet délivré le: 30.11.1989

④⑤ Fascicule du brevet
 publié le: 30.11.1989

⑦③ Titulaire(s):
 Pitney Bowes Inc., Stamford/CT (US)

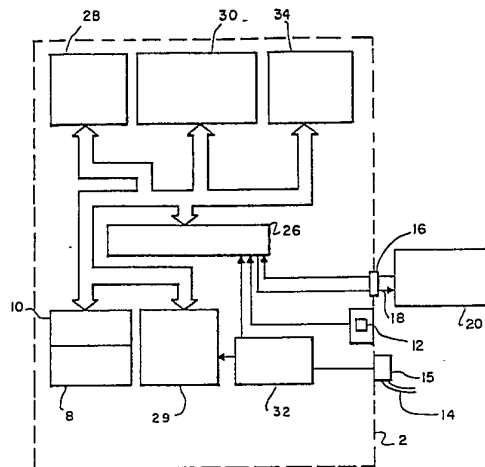
⑦② Inventeur(s):
 Brookner, George M., Norwalk/CT (US)
 Soderberg, John H., Stratford/CT (US)

⑦④ Mandataire:
 Novapat - Cabinet Chereau SA, Genève

⑤④ Dispositif d'affranchissement et procédé pour l'initialiser, pour le modifier et pour le reconfigurer.

⑤⑦ Un dispositif d'affranchissement (2) comprend une ou plusieurs mémoires rémanentes (30) pour le stockage d'une hiérarchie de données de sécurité comportant le numéro de série unique du dispositif, une information de comptabilisation et divers paramètres définissant les caractéristiques de fonctionnement. Les parties de la mémoire rémanente contenant le numéro de série et l'information ci-dessus et des paramètres peuvent être totalement ou partiellement "verrouillées" par le microprogramme qui provoque l'instauration d'un ou de plusieurs "bits de verrouillage". L'instauration des bits de verrouillage est conçue pour éviter un accès non autorisé à un programme qui peut modifier les contenus de parties prédéterminées de la mémoire rémanente. Le dispositif décrit peut en outre fonctionner pour permettre à du personnel autorisé de "déverrouiller" le programme de manière à initialiser, modifier et/ou reconfigurer le dispositif tant pendant le processus de fabrication qu'après mise en service du dispositif. Dès que des changements autorisés ont été spécifiés, le dispositif est exploitable pour vérifier que des valeurs correctes ont réellement été placées en mémoire rémanente, puis pour reverrouiller la mémoire. Les procédés et dispositifs décrits éliminent la nécessité d'avoir à enlever physiquement la mémoire rémanente pour accomplir l'initialisation, la modification et/ou la reconfiguration en fournissant un accès contrôlé à la totalité ou à une

partie de la mémoire stockant la hiérarchie de donnée de sécurité.



REVENDEICATIONS

1. Dispositif d'affranchissement (2), caractérisé en ce qu'il comprend:

- (a) un moyen d'impression afin d'imprimer un affranchissement;
- (b) un moyen de calcul couplé au moyen d'impression pour rendre compte de l'affranchissement imprimé par le moyen d'impression;
- (c) un moyen d'entrée de données couplé au moyen de calcul pour entrer des messages dans le moyen de calcul;
- (d) un moyen de mémoire rémanente (30) couplé au moyen de calcul pour stocker une multitude de niveaux prédéterminés de données de sécurité, et
- (e) un moyen de stockage de programmes (28) couplé au moyen de calcul destiné à stocker un ensemble de programmes commandant le fonctionnement du moyen de calcul et qui comporte un premier programme pouvant fonctionner pour identifier celui de la multitude de niveaux prédéterminés de données de sécurité, éventuellement, qui est désigné par un message entré.

2. Dispositif d'affranchissement selon la revendication 1, caractérisé en ce que le moyen de mémoire rémanente (30) comporte un ensemble de bits de verrouillage, associés chacun de manière unique à chacun des niveaux prédéterminés des données de sécurité.

3. Dispositif d'affranchissement selon la revendication 2, caractérisé en ce que le moyen de stockage de programmes (28) contient un second programme exploitable pour déterminer si le bit de verrouillage associé à un niveau identifié est instauré.

4. Dispositif d'affranchissement selon la revendication 3, caractérisé en ce que le second programme est en outre exploitable, si le bit de verrouillage est instauré, pour traiter un code d'autorisation et déterminer si le message entré via le moyen d'entrée de messages est une entrée autorisée.

5. Dispositif d'affranchissement selon la revendication 4, caractérisé en ce que le second programme est en outre exploitable pour signaler une situation d'erreur si une entrée non autorisée est présente et déverrouiller le niveau identifié en supprimant son bit de verrouillage s'il est déterminé que l'entrée est autorisée.

6. Dispositif d'affranchissement selon la revendication 3, caractérisé en ce que chaque message entré via le moyen d'entrée de données comprend une partie à donnée et l'un d'une multitude de codes d'indicateur opérationnel prédéfinis où un premier des codes permet à un troisième programme stocké de signaler que la partie à donnée du message entré doit être stockée à une adresse prédéterminée en mémoire rémanente si le bit de verrouillage associé au niveau identique est supprimé.

7. Dispositif d'affranchissement selon la revendication 6, caractérisé en ce qu'il comprend en outre une mémoire à accès direct non rémanente (34) couplée au moyen de calcul, où le troisième programme est en outre exploitable pour stocker la partie à donnée du message entré dans la mémoire rémanente en stockant d'abord la donnée dans la mémoire non rémanente, et en écrivant ultérieurement la donnée dans la mémoire rémanente lors de l'actionnement d'un commutateur couplé au moyen de calcul.

8. Dispositif d'affranchissement selon la revendication 5, caractérisé en ce que chaque message entré via le moyen d'entrée de données comprend une partie à donnée et l'un des codes d'une multitude de codes d'indicateur opérationnel prédéfinis où un second desdits codes permet à un quatrième programme stocké de signaler que la partie à donnée du message entré doit être comparée à une donnée entrée antérieurement et stockée à une adresse prédéterminée en mémoire rémanente si le bit de verrouillage associé au niveau identifié est supprimé.

9. Dispositif d'affranchissement selon la revendication 8, caractérisé en ce qu'un cinquième programme stocké est exploitable pour comparer la partie à donnée du message entré à la donnée entrée précédemment et signaler un état d'erreur si la comparaison est fautive et instaurer le bit de verrouillage pour le niveau identifié si la

comparaison est vraie, d'où la retenue de la donnée dans la mémoire rémanente.

10. Dispositif d'affranchissement selon la revendication 3, caractérisé en ce que chaque message entré via le moyen d'entrée de données comprend une partie à donnée contenant un code d'autorisation et l'un des codes d'une multitude de codes d'indicateur opérationnel prédéfinis où un troisième des codes permet à un sixième programme stocké de déverrouiller le bit de blocage si le code d'autorisation est valable.

11. Dispositif d'affranchissement selon la revendication 2, caractérisé en ce que le moyen de calcul comprend un microprocesseur (26) et où le moyen d'entrée de données comporte un point de communications extérieures (16) couplé au microprocesseur et destiné à dialoguer avec un générateur de messages extérieurs (20) destiné à produire des messages.

12. Dispositif d'affranchissement selon la revendication 11, caractérisé en ce qu'il comprend un clavier (10) couplé au moyen de calcul et où le générateur de messages (20) présente un format qui ne peut être produit à partir du clavier (10) du dispositif (2).

13. Dispositif d'affranchissement selon l'une quelconque des revendications 1-12, caractérisé en ce que ledit moyen de mémoire rémanente (30) est prévu pour stocker un bit de verrouillage pour chacun des niveaux de données.

14. Dispositif d'affranchissement selon la revendication 13, caractérisé en ce que la mémoire de programmes (28) contient un second programme exploitable pour déterminer si le bit de verrouillage associé à un niveau identifié est instauré et s'il est instauré pour traiter un code d'entrée d'autorisation afin de déterminer si le message entré est autorisé, signaler un état d'erreur chaque fois qu'une entrée non autorisée est présente et déverrouiller le niveau identifié par suppression du bit de verrouillage associé chaque fois qu'il est déterminé qu'une entrée est autorisée.

15. Dispositif d'affranchissement selon la revendication 14, caractérisé en ce que chaque message entré via le moyen d'entrée de données comprend une partie à donnée et l'un des codes d'une multitude de codes d'indicateur opérationnel prédéfinis, et en outre en ce que la mémoire de programmes contient un troisième programme exploitable, en réponse à un message entré chaque fois qu'il y a déverrouillage du niveau référencé, pour stocker la partie à donnée du message entré dans une adresse prédéterminée en mémoire rémanente si le code de l'indicateur opérationnel est prédéfini comme une opération de changement, et exécuter une comparaison entre la partie à donnée du message entré et la donnée entrée antérieurement et stockée à une adresse prédéterminée en mémoire rémanente si le code de l'indicateur opérationnel est prédéfini comme une opération de comparaison, signalant une situation d'erreur si ladite comparaison est fautive et instaurant le bit de blocage pour le niveau identifié si la comparaison est vraie afin de retenir la donnée en mémoire rémanente.

16. Dispositif d'affranchissement selon la revendication 15, caractérisé en ce que le moyen d'entrée de données comporte un point de communication extérieure (16) couplé au moyen de calcul et destiné à dialoguer avec un générateur de messages extérieurs (20) destiné à produire des messages.

17. Dispositif d'affranchissement selon la revendication 16, caractérisé en ce qu'il comprend en outre un clavier (10) couplé au moyen de calcul, et en ce que le moyen d'entrée de données comporte en outre un second clavier (22) couplé au moyen de calcul et où les messages présentent un format qui ne peut être produit à partir du clavier (10) du dispositif (2).

18. Dispositif d'affranchissement selon la revendication 15, caractérisé en ce qu'il comprend en outre une mémoire à accès direct non rémanente (34) couplée au moyen de calcul, où le troisième programme est en outre exploitable pour stocker la partie à donnée du message entré dans la mémoire rémanente en stockant d'abord la donnée dans la mémoire non rémanente, puis en écrivant la donnée dans la mémoire rémanente lors de l'actionnement d'un commutateur couplé au moyen de calcul.

19. Dispositif d'affranchissement selon la revendication 18, caractérisé en ce que le commutateur est un commutateur d'alimentation (15).

20. Dispositif d'affranchissement selon la revendication 18, caractérisé en ce que le commutateur est un commutateur de mode de service (12).

21. Dispositif d'affranchissement selon la revendication 20, caractérisé en ce que le moyen de calcul est un microprocesseur (26).

22. Dispositif d'affranchissement selon la revendication 15, caractérisé en ce que les messages entrés au moyen d'entrée de données comprennent une partie à donnée et l'un des codes d'une multitude de codes prédéfinis d'indicateur opérationnel et en ce que chaque fois qu'une entrée autorisée est présente, l'on détermine celui des codes prédéfinis d'indicateur opérationnel qui est présent.

23. Procédé pour initialiser, modifier et reconfigurer un dispositif d'affranchissement selon la revendication 13 pour autant que celle-ci dépende de la revendication 3, caractérisé en ce qu'il comprend les étapes consistant à:

(a) entrer un message dans le dispositif d'affranchissement via le moyen d'entrée de données;

(b) identifier celui des niveaux de la multitude de niveaux prédéterminés de données de sécurité, éventuellement, qui est désigné par le message entré, et

(c) déterminer si le bit de verrouillage associé à un niveau identifié est instauré.

24. Procédé selon la revendication 23, caractérisé en ce qu'il comprend en outre les étapes consistant à:

(a) traiter un code d'entrée d'autorisation afin de déterminer si le message entré est autorisé;

(b) signaler une situation d'erreur chaque fois qu'une entrée non autorisée est présente, et

(c) déverrouiller le niveau identifié en supprimant le bit de verrouillage associé chaque fois qu'il est déterminé que l'entrée est autorisée.

25. Procédé selon la revendication 24, caractérisé en ce que chacun des messages comprend en outre l'un des codes d'une multitude de codes prédéfinis d'indicateur opérationnel.

26. Procédé selon la revendication 25, caractérisé en ce qu'il comprend en outre des étapes consistant à:

(a) identifier celui des codes parmi les codes prédéfinis d'indicateur opérationnel qui est présent, et

(b) stocker la partie à donnée du message entré dans une adresse prédéterminée en mémoire rémanente chaque fois que le code de l'indicateur opérationnel est prédéfini comme une opération de stockage.

27. Procédé selon la revendication 26, caractérisé en ce qu'il comprend en outre les étapes consistant à:

(a) comparer la partie à donnée du message entré à une donnée précédemment entrée et stockée à une adresse prédéterminée en mémoire rémanente, chaque fois que le code de l'indicateur opérationnel est prédéfini comme une opération de comparaison, et

(b) instaurer le bit de verrouillage pour le niveau identifié si la comparaison est vraie afin de retenir la donnée en mémoire rémanente.

28. Procédé selon la revendication 27, caractérisé en ce qu'il comprend en outre l'étape consistant à signaler une situation d'erreur si la comparaison est fausse.

29. Procédé selon la revendication 23, caractérisé en ce qu'il comprend en outre les étapes consistant à:

(a) traiter un code d'entrée d'autorisation afin de déterminer si le message entré est autorisé, si le bit de verrouillage associé au niveau identifié est instauré;

(b) signaler une situation d'erreur chaque fois qu'une entrée non autorisée est présente;

(c) déverrouiller le niveau identifié en supprimant le bit de verrouillage associé et déterminer celui de la multitude de codes d'indicateur opérationnel qui est présent chaque fois qu'il est déterminé qu'une entrée est autorisée;

(d) stocker la partie à donnée du message entré dans une adresse prédéterminée en mémoire rémanente chaque fois que le code d'indicateur opérationnel est prédéfini comme une opération de stockage;

(e) comparer la partie à donnée du message entré à une donnée précédemment entrée et stockée à une adresse prédéterminée en mémoire rémanente, chaque fois que le code d'indicateur opérationnel est prédéfini comme une opération de comparaison;

(f) signaler une situation d'erreur si la comparaison est fausse, et

(g) instaurer le bit de verrouillage pour le niveau identifié si la comparaison est vraie afin de retenir la donnée en mémoire rémanente.

30. Procédé selon la revendication 23, caractérisé en ce que chaque message comprend un en-tête, une partie à donnée et l'un des codes d'une multitude de codes prédéfinis d'indicateur opérationnel, et en ce que l'on identifie le type du message entré par référence à l'en-tête.

31. Procédé selon la revendication 30 qui, chaque fois qu'il y a identification du fait que l'en-tête est un message de déverrouillage, comprend en outre les étapes consistant à:

(a) identifier celui des niveaux parmi la multitude de niveaux prédéterminés de données de sécurité, éventuellement, qui est désigné par le message entré;

(b) déterminer si le bit de verrouillage associé au niveau identifié est instauré, et s'il est instauré, traiter un code d'autorisation contenu dans la partie à donnée du message entré afin de déterminer si le message entré est autorisé;

(c) signaler une situation d'erreur chaque fois qu'une entrée non autorisée est présente, et

(d) déverrouiller le niveau identifié en supprimant le bit de verrouillage associé chaque fois qu'il est déterminé qu'une entrée est autorisée.

32. Procédé selon la revendication 30 qui, chaque fois qu'il y a identification du fait que l'en-tête est un message concernant un paramètre, comprend en outre les étapes consistant à:

(a) identifier celui des niveaux parmi la multitude de niveaux prédéterminés de données de sécurité, éventuellement, qui est désigné par le message entré;

(b) signaler une situation d'erreur si un niveau identifié est verrouillé;

(c) déterminer celui des codes parmi la multitude de codes d'indicateur opérationnel qui est présent;

(d) stocker la partie à donnée du message entré dans une adresse prédéterminée en mémoire rémanente chaque fois que le code de l'indicateur opérationnel est prédéfini comme une opération de stockage;

(e) comparer la partie à donnée du message entré à la donnée précédemment entrée et stockée à une adresse prédéterminée en mémoire rémanente chaque fois que le code de l'indicateur opérationnel est prédéfini comme opération de comparaison;

(f) signaler une situation d'erreur si la comparaison est fausse, et

(g) instaurer le bit de verrouillage pour le niveau identifié si la comparaison est vraie afin de retenir la donnée en mémoire rémanente.

DESCRIPTION

La présente invention concerne un dispositif d'affranchissement et un procédé pour l'initialiser, pour le modifier et pour le configurer.

On a mis au point des systèmes électroniques de mesure, par exemple les systèmes décrits dans les brevets des Etats-Unis d'Amérique N° 3 978 457 (système à dispositif électronique d'affranchissement micro-informatisé), N° 3 938 095 (dispositif d'affranchissement répondant à un ordinateur), N° 4 301 507 (dispositif électronique d'affranchissement comportant plusieurs systèmes de calcul) et dans la demande de brevet européen N° 0 019 515 (dispositif électronique d'affranchissement présentant de plus grandes caractéristiques de sécurité et de tolérance de défaut).

Chacun des dispositifs électroniques d'affranchissement décrits dans les brevets et la demande cités ci-dessus comporte une mémoire rémanente afin de conserver une information critique stockée lorsqu'il n'est plus sous tension. On peut stocker dans la mémoire rémanente du dispositif divers types d'informations comptables. Ces informations concernent, par exemple, le montant de l'affranchissement restant dans le dispositif pour impression ultérieure et le montant total des affranchissements imprimés par le dispositif. On peut également stocker dans la mémoire rémanente d'autres types de renseignements comptables ou de fonctionnement. La fonction desservie par les circuits de la mémoire rémanente a remplacé et amélioré les fonctions des registres mécaniques de comptabilisation ou roues utilisés dans les dispositifs d'affranchissement antérieurs du type mécanique.

On a constaté que pendant le montage des dispositifs électroniques d'affranchissement il peut être souhaitable d'entrer le numéro de série dans la mémoire rémanente du dispositif à l'issue des opérations d'assemblage. On a constaté que cela pouvait être effectué. Dans un agencement de ce type, on entre dans la mémoire rémanente le numéro d'une puce de mémoire rémanente et l'utilise pendant le montage du dispositif. Cependant, on assemble le dispositif lui-même avec le numéro final de série sur son corps en utilisant toujours une mémoire rémanente avec un certain numéro de puce entré dans le champ du numéro de série. A l'issue du montage et des essais, le numéro de série final est communiqué au dispositif.

On note également qu'un bit indicateur peut être instauré si le trajet jusqu'au numéro de série dans la mémoire rémanente doit être remis à l'état 0 de façon que la zone des données dans la mémoire rémanente occupée dans le numéro de série ne puisse être écrite. Plus précisément, l'écriture en mémoire rémanente de la zone des données contenant le numéro de série est empêchée. Un tel système est décrit dans la demande de brevet des Etats-Unis d'Amérique N° 238 331 déposée le 26 février 1981, devenue maintenant brevet des Etats-Unis d'Amérique N° 4 424 573.

On a également admis qu'il peut s'avérer souhaitable de prévoir des procédés et dispositifs permettant le changement du numéro de série dans un dispositif jusqu'à ce qu'on ait finalement déterminé que le numéro de série entré était correct. Cela confère une certaine souplesse dans le cas d'une course erronée d'une touche et évite les pertes provoquées par la défaillance des dispositifs de mesure lors du stade final de montage par suite d'une erreur commise par inadvertance, laquelle nécessite le démontage complet du dispositif pour avoir accès à sa mémoire rémanente. De tels procédés et dispositifs sont décrits dans le brevet des Etats-Unis d'Amérique N° 4 506 329.

Selon les enseignements du brevet des Etats-Unis d'Amérique N° 4 506 329, un numéro de série peut être entré dans le dispositif à la fin du processus de fabrication après son assemblage et l'essai de ses composants par passage d'une routine programmée dans une mémoire morte située à l'intérieur du dispositif. Cette routine n'est utilisée qu'une fois au cours de la durée de vie de la mémoire rémanente du dispositif. La routine nécessite le contrôle de la position d'un bit en mémoire rémanente qui est instauré dès que la routine est achevée avec succès. L'instauration de ce bit évite une réintroduction dans le programme non répétitif. Le programme peut être réutilisé jusqu'à ce que le bit soit instauré. Le bit est instauré en comparant la donnée incluse dans un message reçu à la valeur de la donnée maintenue en mémoire. Si la comparaison est vraie, le bit est instauré. Le format du message reçu, qui est entré dans le dispositif de mesure afin d'entrer le numéro de série et instaurer le bit, nécessite un générateur de messages extérieurs. Le format particulier du message employé ne peut être produit par actionnement du clavier du dispositif.

En outre, selon l'invention décrite dans le brevet des Etats-Unis d'Amérique N° 4 506 329, le format du message concernant le numéro de série comporte un chiffre à titre d'indicateur opérationnel. Si le numéro de série a été entré et que l'indicateur opérationnel est instauré à zéro, le numéro de série dans la mémoire à accès direct du dispositif sera changé pour prendre la valeur contenue dans le

message des données. Si l'indicateur opérationnel est instauré à un, le microprogramme provoque le fonctionnement du dispositif, afin qu'il y ait examen du numéro de série que contient présentement l'image de la mémoire à accès direct de la mémoire rémanente et comparaison à la valeur que renferme le message sur le numéro de série. Si le résultat est favorable ou vrai, le programme instaure l'image du bit de verrouillage de la mémoire rémanente dans la mémoire à accès direct, évitant ainsi un nouvel accès à ce programme dès que l'image est écrite dans la mémoire rémanente du dispositif.

On a découvert qu'il serait souhaitable de disposer d'un système comprenant une ou plusieurs mémoires rémanentes pour le stockage d'une hiérarchie de données de sécurité comportant le numéro unique de série du dispositif, une information comptable, et les divers paramètres qui définissent ses caractéristiques de fonctionnement. La ou les parties des mémoires rémanentes contenant le numéro de série et l'information mentionnée ci-dessus et les paramètres peuvent être totalement ou partiellement «verrouillés» par le microprogramme qui provoque l'instauration d'un ou de plusieurs «bits de verrouillage». L'instauration des bits de verrouillage est conçue pour éviter un accès non autorisé à un programme pouvant modifier les contenus de parties prédéterminées des mémoires rémanentes.

Les positions pour le stockage des divers niveaux des données de sécurité dans les mémoires rémanentes peuvent être définies a priori (c'est-à-dire être prédéterminées) en affectant des parties des mémoires rémanentes à chacun des niveaux. Les niveaux définis peuvent alors être associés à chacun des bits de verrouillage.

En outre, selon les enseignements de l'invention, le dispositif d'affranchissement décrit peut fonctionner pour assurer que le bit approprié de verrouillage pour un niveau donné est «déverrouillé» lorsque du personnel autorisé désire entrer le programme cité ci-dessus afin d'initialiser, modifier et/ou reconfigurer le dispositif, tant pendant le processus de fabrication qu'après mise en service du dispositif. Dès que des changements autorisés à un niveau donné ont été spécifiés, le dispositif peut fonctionner pour vérifier que les valeurs correctes ont été réellement placées en mémoire rémanente, puis la mémoire peut être reverrouillée, c'est-à-dire l'accès par bloc au programme qui peut modifier les mémoires rémanentes.

Dans un mode de réalisation donné à titre d'illustration, on décrit un dispositif d'affranchissement qui comprend un moyen pour imprimer l'affranchissement, un moyen de calcul pour rendre compte de l'affranchissement imprimé, un moyen d'entrée de données pour entrer des messages dans le moyen de calcul; une ou plusieurs mémoires rémanentes pour stocker une multitude de niveaux prédéterminés de données de sécurité et un moyen de stockage de programmes contenant des programmes qui commandent le fonctionnement du moyen de calcul et qui comporte un programme pouvant fonctionner pour identifier le niveau prédéterminé des données de sécurité, éventuellement, qui est désigné par un message entrée. Ce mode de réalisation comporte en outre un jeu de bits de verrouillage dans les mémoires rémanentes, chacun associé de manière unique à chacun des niveaux prédéterminés des données de sécurité, et un programme pouvant fonctionner pour déterminer si le bit de verrouillage associé à un niveau identifié est instauré.

Selon le mode de réalisation donné à titre d'illustration, des messages peuvent être entrés pour (1) déverrouiller un niveau sur présentation d'un code approprié d'autorisation, (2) changer des parties des mémoires rémanentes là où c'est autorisé et (3) verrouiller la mémoire rémanente après réussite d'un changement spécifié.

Les procédés et dispositifs décrits éliminent la nécessité d'avoir à enlever physiquement la mémoire rémanente pour accomplir l'initialisation, la modification et/ou la reconfiguration en fournissant un accès contrôlé à la totalité ou à une partie de la mémoire stockant la hiérarchie des données de sécurité.

La présente invention sera bien comprise lors de la description suivante faite en liaison avec les dessins ci-joints dans lesquels:

la figure 1 est une vue en perspective d'un dispositif électronique d'affranchissement destiné à utiliser la présente invention;

la figure 2 est un schéma sous forme de blocs d'un agencement des composants internes principaux d'un dispositif électronique d'affranchissement selon la présente invention;

la figure 3 est une vue mappe partielle de la mémoire rémanente représentée en figure 2, décrivant le placement du numéro de série, d'un paramètre et d'un indicateur à trois bits (pour un verrouillage à trois niveaux);

les figures 4A-4C sont des diagrammes de deux types de messages qu'on peut entrer via le moyen d'entrée de données représenté en figure 2; des messages sur des paramètres (type 1, en figures 4A, 4B), et un message de déverrouillage (type 2, en figure 4C), chacun d'entre eux comportant une partie à en-tête, une partie à format, une partie à indicateur opérationnel et une partie à donnée;

la figure 5 est un tableau de codes facilitant la compréhension de la présente invention, et

les figures 6A et 6B sont des organigrammes de microprogrammes stockés dans la mémoire morte représentée en figure 2.

En figure 1, on a représenté une vue en perspective d'un dispositif d'affranchissement destiné à utiliser la présente invention. Un dispositif électronique d'affranchissement 2 est fixé de manière amovible à une base 4. Dans cet agencement, une fente 6 est ménagée entre le dispositif 2 et la base 4 à son côté avant, fente qui est destinée à recevoir des enveloppes, etc., pour l'impression de l'affranchissement. Le dispositif d'affranchissement comporte un panneau de visualisation 8, de préférence un panneau électronique, ainsi qu'un panneau de commande ou clavier 10.

Le dispositif d'affranchissement 2 comporte un commutateur 12 de mode de service. L'alimentation est appliquée au dispositif 2 via un cordon 14 d'alimentation en courant alternatif, lorsqu'un commutateur d'alimentation 15 est fermé. Le dispositif comporte également un point 16 de communications qui est relié par un câble 18 à un générateur de messages extérieurs 20. Le générateur de messages peut être enlevé du dispositif en ôtant le câble 18 du point 16. Les communications entre le dispositif 2 et le générateur 20 peuvent s'effectuer en conformité avec la technique de communication sérielle dite échoplex décrite dans le brevet des Etats-Unis d'Amérique N° 4 301 507.

Comme on l'expliquera en détail ci-après, le fonctionnement du clavier 10 du dispositif 2 est différent de celui du clavier 22 du générateur de messages 20. Le clavier 22 avec ses touches uniques 24 peut appeler un programme dans une mémoire morte située dans le générateur 20 afin de produire un message avec un en-tête et un format uniques permettant d'appeler une fonction particulière dans le dispositif 2. Plus précisément, le clavier 24 du générateur 20 peut provoquer la production d'un message par le générateur et sa communication par des canaux 18 jusqu'au dispositif afin d'appeler une ou plusieurs routines stockées dans la mémoire morte du dispositif 2, lesquelles ne peuvent être appelées par actionnement du clavier 10.

La figure 2 est un schéma sous forme de blocs d'un agencement des composants internes principaux du dispositif électronique de la présente invention. Le dispositif 2 est commandé par un microprocesseur 26 actionné sous la commande d'une série de programmes stockés dans une mémoire morte 28. Au microprocesseur sont connectés le clavier 10 et le dispositif de visualisation 8 ainsi qu'un mécanisme 29 d'impression d'affranchissement. Le microprocesseur accepte les informations entrées via le clavier ou via le point de communication 16 à partir du générateur de messages 20 par le canal 18. Des informations comptables critiques et autres informations sont stockées dans une ou plusieurs mémoires rémanentes, telles que la mémoire rémanente 30. La mémoire rémanente peut être une mémoire du type semi-conducteur MOS, une mémoire CMOS complétée par batterie, ou autre mémoire rémanente appropriée.

La fonction de la mémoire rémanente est de stocker des données critiques du dispositif d'affranchissement pendant les instants où l'alimentation n'est pas appliquée au dispositif. Ces informations peuvent comprendre, en dehors du numéro de série du dispositif,

une information sur le montant du registre régressif (montant de l'affranchissement disponible pour impression), la valeur du registre totalisateur (valeur totale des affranchissements imprimés par le dispositif), et la valeur du registre de comptage de pièces (nombre total de cycles que le dispositif a effectués) ainsi que tout autre type de données, telles qu'une information sur le service, qu'on désire maintenir en mémoire lorsque l'alimentation n'est pas appliquée au dispositif.

Les divers types de données devant être stockées en mémoire rémanente peuvent en outre être caractérisés et classés en définissant des niveaux de sécurité, c'est-à-dire une «hiérarchie de données de sécurité». Cela permet la réservation par la conception de parties de la mémoire rémanente pour chacun desdits niveaux.

A titre d'exemple, le numéro de série peut être défini par la donnée «niveau 0», c'est-à-dire le type le plus sûr d'information stockée en mémoire rémanente. Le dispositif d'affranchissement peut être conçu de façon que ce type de donnée puisse être modifié seulement par un ensemble extrêmement limité de personnes à qui on a confié la «clé» (c'est-à-dire un code d'autorisation) d'accès au niveau 0. Des paramètres fonction d'une valeur monétaire, par exemple un paramètre indiquant le montant de l'affranchissement disponible pour impression, pourraient également être définis par un paramètre de niveau 0 ou par un paramètre d'un autre niveau (c'est-à-dire dans une autre partie de sécurité de la mémoire rémanente) avec un accès limité. Une information telle que la valeur maximum de l'affranchissement qui peut être imprimée et des données de service de routine peut être affectée à d'autres «niveaux» de sécurité moins grande, c'est-à-dire être stockée dans des parties de la mémoire rémanente réservées à des données où un accès contrôlé au programme pouvant modifier ces autres niveaux est ouvert à un ensemble plus large et/ou différent de personnes autorisées.

Lorsque le commutateur 15 d'alimentation du dispositif est fermé, ce qui provoque la mise en marche du microprocesseur 36 et du mécanisme 29 d'impression de l'affranchissement par l'alimentation intérieure 32 du dispositif, l'information stockée dans la mémoire rémanente est transférée, via le microprocesseur, à une mémoire à accès direct non rémanente 34. La mémoire 34 après mise sous tension contient une image ou copie de l'information stockée dans la mémoire rémanente avant sa mise en marche. Pendant le fonctionnement du dispositif d'affranchissement, la donnée présente dans la mémoire 34 est modifiée. Par conséquent, lors de l'impression de l'affranchissement, le registre régressif sera diminué, le registre totalisateur sera augmenté et le registre du compteur de pièces sera augmenté. Lorsque le commutateur d'alimentation 18 est mis hors service, l'image modifiée, la donnée courante mise à jour dans la mémoire à accès direct non rémanente, est transférée via le microprocesseur pour être renvoyée à une zone de la mémoire rémanente préparée de manière appropriée.

Ainsi, la mémoire rémanente est mise à jour pendant le cycle de coupure de l'alimentation lorsque le commutateur d'alimentation 15 est mis hors service. Un transfert identique de l'information entre la mémoire rémanente et la mémoire à accès direct non rémanente se produit également lorsqu'il y a actionnement du commutateur 12 du mode de service. En variante, la mémoire rémanente pourrait être mise à jour chaque fois qu'il y a impression d'un affranchissement, agissant ainsi en mémoire à accès direct pendant le fonctionnement, d'où l'élimination de la mise à jour aux instants d'initialisation et de coupure de l'alimentation.

On se reportera maintenant à la figure 3, laquelle décrit une mappe partielle de la mémoire rémanente 30 où, selon un mode de réalisation de l'invention, les positions des multiplets pour le numéro de série (devant être stocké comme donnée de type niveau 0), un paramètre arbitraire de niveau 1, un indicateur de verrouillage à trois bits (pour un verrouillage à trois niveaux) et un espace non utilisé pour un paramètre de niveau 2 sont représentés.

A titre d'illustration seulement, les n multiplets de la mémoire représentée en figure 3 sont organisés de façon que toutes les données définies comme ayant un niveau de sécurité donné (par exemple le

niveau 0, le niveau 1 ou le niveau 2) soient stockées dans une plage contiguë d'adresses préaffectées de multipliets. Selon l'exemple donné à titre d'illustration, la mémoire affectée à la donnée de niveau 0 est la plage d'adresses X à $X +$, la mémoire affectée à la donnée du niveau 1 est la plage d'adresse Y à $Y +$ et la plage du niveau 2 est représentée sous forme des adresses Z à $Z + \emptyset$. Un ou plusieurs niveaux de données peuvent être un espace prédéfini et affecté, limité seulement par la capacité de stockage disponible.

On a également représenté dans cet exemple un indicateur de bit de blocage à trois niveaux stocké à l'adresse B. Ici, les 3 bits de poids faible de l'octet décrit sont utilisés pour stocker l'indicateur de blocage à 3 bits avec le niveau 0 « bloqué » lorsque le bit le plus à droite est instauré (représenté par « 1 »), le niveau 1 étant bloqué là où le bit suivant de poids faible est instauré et le niveau 2 étant bloqué lorsque le bit de poids fort représenté est instauré. Un « zéro » de l'un quelconque de ces bits indiquera que le niveau respectif est « déverrouillé ».

L'indicateur de verrouillage illustré en figure 3 représente les niveaux 0 et 2 « bloqués », c'est-à-dire qu'il n'y a aucun accès au programme qui pourrait modifier les positions en mémoire X à $X +$ et Z à $Z + \emptyset$ permis; alors qu'en même temps le programme qui pourrait modifier les positions déverrouillées de niveau 1 Y à $Y +$ est accessible.

Il est évident que d'autres agencements de bits, positions d'octets et d'états de mémoire pourraient être choisis pour représenter divers niveaux et le fait qu'un niveau donné a été ou non bloqué ou débloquenté sans qu'on sorte du domaine de la présente invention. D'une façon similaire, la donnée d'un niveau donné peut être stockée de manière contiguë comme cela est représenté en figure 3 ou d'une tout autre façon que peut souhaiter l'homme du métier.

La donnée de niveau 0 représentée en figure 3 est le numéro de série à 7 quartets en DCB représenté stocké et ajusté dans les positions X à $X + 3$ avec la donnée non représentée dans la moitié gauche de la position $X + 3$ et dans les positions $X + 4$ à $X +$. Le quartet DCB7 a pour objet de représenter le chiffre de poids fort du numéro de série et le quartet DCB1 est le chiffre de poids faible. La donnée de niveau 1 représentée en figure 3 est un paramètre à 7 quartets constitué des chiffres en DCB, DCB1' à DCB7' stockés dans les positions Y à $Y + 3$ en même temps qu'une donnée non représentée dans la moitié gauche de la position $Y + 3$ et dans les positions $Y + 4$ à $Y +$.

On se reportera maintenant aux figures 4A, 4B et 4C. Selon un mode de réalisation de l'invention, le message sur des paramètres « changer » (ou entrer) une donnée est représentée en figure 4A, alors qu'un message de comparaison (et de verrouillage) est illustré en figure 4B. Chaque message sur des données (type 1 et type 3) est constitué d'un en-tête à un multipliet (octet) ou identificateur (40 et 40A), un octet de format (42 et 42A) et quatre multipliets de données (44 et 44A) pour un total de six multipliets par message. Dans les quatre multipliets de données de chaque message, il y a un indicateur opérationnel DCB et sept chiffres codés en binaire, deux par multipliet qui peuvent représenter, par exemple, le numéro de série ou toute autre donnée devant être stockée en mémoire rémanente. L'en-tête 40 (et 40A), le format 42 (et 42A) et les multipliets de données 44 (et 44A) correspondent généralement à ceux décrits dans le brevet des Etats-Unis d'Amérique N° 4 301 507 cité ci-dessus. L'en-tête fournit l'identification du type unique du message qui suit, par exemple un paramètre sur un message de verrouillage.

A titre d'illustration seulement, le message sur le paramètre de la figure 4A (indiqué dans la zone 40) est représenté avec le numéro de série, DCB1 à DCB7, dans la zone des données (44) et l'indicateur opérationnel (illustrant une instruction pour changer le numéro de série de niveau 0) est représenté dans la zone 46. La figure 4B décrit un message sur paramètre (indiqué par l'en-tête 40A) ayant des multipliets DCB1' à DCB7' codés dans la zone de données (44A) et demande une comparaison (et un verrouillage) du paramètre de niveau I dans la zone 44A. L'instruction de comparaison (et de verrouillage) et l'indication du niveau I sont illustrées dans la zone 46A

de l'indicateur opérationnel. Les multipliets de format (42 et 42A) contiennent chacun deux chiffres DCB indiquant le nombre de chiffres de données devant suivre et la position du point des décimales à l'intérieur de ces chiffres, comme cela est décrit dans le brevet des Etats-Unis d'Amérique N° 4 506 329 cité ci-dessus.

Selon le présent mode de réalisation préféré, les chiffres DCB 46 et 46A, de l'indicateur opérationnel indiquent au dispositif fonctionnant sous la commande du microprogramme que contient la mémoire morte 28 (figure 2) le fonctionnement devant être effectué à un niveau donné, c'est-à-dire un changement ou une comparaison (et un verrouillage). Un zéro dans b_0 (figure 4A) pourrait être défini pour indiquer une opération de changement et un « un » (comme en figure 4B) pourrait être défini pour indiquer un désir de comparaison (et de verrouillage). $b_3b_2b_1$ peuvent être utilisés pour indiquer le niveau qui doit être changé ou comparé (et verrouillé). Ainsi, on peut voir que la figure 4A décrit un ordre pour changer le numéro de série, alors que la figure 4B décrit un ordre de comparaison (et de verrouillage) pour un paramètre de niveau 1. Des codes non définis dans l'indicateur opérationnel provoqueront le renvoi d'un message d'erreur de procédure. Si une instruction n'est pas achevée pour une raison quelconque (par exemple une instruction de changement du numéro de série lorsque le numéro de série est verrouillé), une erreur de procédure sera renvoyée.

La figure 5 représente une table de codes utiles pour le chiffre DCB de l'indicateur opérationnel. Les deux premiers codes 48 et 50, comme on l'a noté précédemment, provoqueront le fonctionnement du dispositif en conformité avec le programme qui sera décrit ultérieurement. Les erreurs de procédure et désastreuses sont décrites dans le brevet des Etats-Unis d'Amérique N° 4 471 441 et dans le brevet des Etats-Unis d'Amérique N° 4 251 874.

Enfin, la figure 4C décrit un ordre pour déverrouiller le niveau qui est désigné dans les bits de l'indicateur opérationnel $b_3b_2b_1$. Le bit b_0 de la zone de l'indicateur opérationnel n'est pas défini (toujours zéro) dans un message de déverrouillage. Les quartets DCB7' à DCB1' en figure 4C contiennent un code d'autorisation qui doit être vérifié intérieurement dans le programme en mémoire morte du dispositif avant que les bits dans la position B de l'octet en mémoire rémanente soient modifiés pour prendre l'état non verrouillé (voir figure 3). Cela pourrait être une comparaison directe avec une donnée en mémoire morte ou pourrait subir un décodage en utilisant un algorithme tel que le système de cryptage de données (DES) trouvé dans les dispositifs de systèmes de remise à l'état initial à distance de dispositifs (RMRS). Le programme de la mémoire morte déterminera les niveaux pouvant être déverrouillés et ne pouvant jamais être déverrouillés, maintenant ainsi la sécurité du dispositif. Selon le mode de réalisation préféré de la présente invention, les messages décrits en figures 4A, 4B et 4C ne seront acceptés que dans le mode de fonctionnement en service, bien que cela ne soit pas impératif.

En liaison maintenant avec la figure 6A, après avoir placé le dispositif dans le mode de fonctionnement en service par un message produit extérieurement, le générateur de messages extérieurs produit un message sur un paramètre. A titre d'illustration seulement, on suppose qu'un message de niveau 0 « changer le numéro de série » est présenté par l'intermédiaire de la liaison « échoplex » et que ce niveau est déverrouillé. Il est évident que tout autre niveau de données présenté par une personne supposée autorisée sera suffisant pour progresser dans les diverses étapes de l'organigramme représenté en figure 6A et expliquer cet organigramme.

Lors de la réception du message sur le paramètre, le microprogramme du dispositif provoque la vérification par le dispositif du message quant à son formatage et renvoie un message sur une erreur de procédure si le format n'est pas acceptable. Dans le cas où le format est acceptable, le programme provoque la détermination par le dispositif du niveau accédé. L'adresse réelle du paramètre qui est changée ou comparée peut être déterminée de diverses façons qui apparaîtront à l'homme du métier sans qu'il y ait limitation du domaine de l'invention.

Par exemple, l'adresse de départ pour le niveau x peut être stockée dans une table et l'en-tête du message peut contenir une valeur de décalage (en supposant que toutes les données du niveau x sont stockées dans des positions contiguës en mémoire rémanente) pour le paramètre sur lequel on travaille. Dès que le niveau et l'adresse réelle du paramètre concerné sont déterminés, le dispositif examine alors l'état du bit de blocage associé au niveau de la donnée présentée. Si le bit de blocage est instauré, le microprogramme renvoie un message sur l'état d'erreur, un bit d'erreur est instauré et l'accès au microprogramme capable de modifier la donnée dans le niveau donné est interdit. Si le bit de verrouillage pour le niveau donné est supprimé ou «déverrouillé», le microprogramme provoque alors l'examen par le dispositif du chiffre hexadécimal de l'indicateur opérationnel contenu dans le message sur la donnée d'entrée. Si ce chiffre est un zéro, le dispositif change l'information sur les données dans l'image de la mémoire à accès direct non rémanente pour qu'elle corresponde à la donnée contenue dans la partie à donnée du message d'entrée. Le dispositif renverra alors un message d'état au générateur de messages extérieurs.

Si le bit de l'indicateur opérationnel est instauré au chiffre hexadécimal 1, le microprogramme provoque la comparaison par le dispositif de la donnée en mémoire à accès direct non rémanente à la donnée contenue dans la partie à donnée du message d'entrée. Si la comparaison est positive, le dispositif instaure le bit de verrouillage de la mémoire rémanente pour le niveau venant d'être modifié et renvoie un message d'état au générateur de messages extérieurs. Toutes les autres conditions testées et défaillantes provoqueront le renvoi d'un message d'erreur de procédure et n'instaureront pas le bit de blocage pour le niveau auquel une modification a été tentée.

L'information contenant la donnée qui est insérée en mémoire rémanente ou la donnée et le bit approprié de verrouillage contenu dans la donnée en mémoire à accès direct non rémanente est écrite dans la mémoire rémanente soit lors de la coupure de l'alimentation du dispositif, soit lors d'un changement de mode. Dans les conditions normales, le générateur de messages extérieurs envoie au dispositif un message par signal sur le mode de service à la sortie. Ce message provoque l'écriture dans la mémoire rémanente de l'image présente dans la mémoire à accès direct non rémanente à l'issue de la procédure. Le dispositif peut être utilisé pour vérifier le numéro de série et pour effectuer tous les autres contrôles conduits pendant les contrôles de routine en usine et les contrôles en service en utilisant les ordres produits par clavier, comme cela est décrit dans la demande de brevet des Etats-Unis d'Amérique N° 447 901 du 8 décembre 1982.

En liaison maintenant avec la figure 6B, après avoir placé le dispositif dans le mode de fonctionnement en service par un message produit extérieurement, le générateur de messages extérieurs produit un message de déverrouillage. Le message de déverrouillage est présenté au dispositif par la liaison «échoplex» par l'intermédiaire d'un moyen d'entrée disponible, par exemple via le clavier 2 du générateur de messages (figure 1).

Lors de la réception du message de déverrouillage, le micropro-

gramme du dispositif provoque le contrôle par le dispositif du message quant à son formatage et renvoie un message d'erreur de procédure si le format n'est pas acceptable. Si le format est acceptable, le microprogramme provoque la détermination par le dispositif du niveau en cours d'accès pour déverrouillage. Le dispositif examine alors l'état du bit de verrouillage associé au niveau requis. Si le bit de verrouillage est instauré, le microprogramme compare le code d'autorisation présenté au niveau de sécurité dont on recherche l'accès pour déverrouillage. Si le code d'autorisation est entré de manière incorrecte, ou n'est pas approprié pour permettre le déverrouillage du niveau spécifié, un message sur un état d'erreur est renvoyé, un bit d'erreur est instauré et l'accès au microprogramme capable de modifier la donnée dans le niveau donné est interdit. Si le code d'autorisation est approprié, le bit de verrouillage pour ledit niveau donné est supprimé ou «déverrouillé» et le logiciel renvoie un message de succès. La donnée peut alors être changée en conformité avec l'organigramme représenté en figure 6A.

On notera que dans le mode de fonctionnement en service, les messages «combinaison d'entrée», «valeur d'entrée», et «fin d'entrée» dont on dispose dans le dispositif pourraient être utilisés pour exécuter les tâches précédentes. Dans ce cas, le message «combinaison d'entrée» serait équivalent à l'en-tête et le message «valeur d'entrée» fournirait l'indicateur opérationnel et la zone des données.

On notera que l'expression «dispositif d'affranchissement» se rapporte à la définition générale d'un dispositif pour l'impression d'une valeur unitaire définie pour la fourniture par un transporteur d'un service public ou privé, de colis ou enveloppes ou pour tout autre application analogue pour l'impression d'une valeur. Ainsi, l'expression «dispositif d'affranchissement» est utilisée d'une façon générale pour des dispositifs utilisés en conjonction avec des services autres que ceux assurés exclusivement par les services postaux de l'Etat. Par exemple, les services privés de colis postaux ou de fret achètent et emploient des dispositifs d'affranchissement comme moyens permettant d'assurer des fonctions de comptabilisation et d'impression de valeurs d'affranchissement.

Alors qu'on a décrit la présente invention en liaison avec un seul mode de réalisation, il apparaîtra que diverses variantes et modifications peuvent lui être apportées. Par exemple, dans une variante de réalisation, un message de déverrouillage séparé (comme décrit en figure 4C) pour le déverrouillage d'un niveau pourrait être éliminé si la donnée présentée dans un message sur un paramètre était conçue pour refléter de manière inhérente le niveau du paramètre auquel on a accès. Dans un tel agencement, on pourrait combiner les figures 6A et 6B de manière à toujours vérifier un code d'autorisation avant de permettre une opération de changement ou de comparaison (et de verrouillage) devant être exécutée. Le microprogramme supportant cet agencement pourrait déterminer tout d'abord le niveau accepté, puis demander à l'utilisateur d'entrer un code d'utilisation via le générateur de messages avant tout autre traitement d'un message concernant un paramètre. La consultation d'une table pourrait être effectuée afin de déterminer si le code d'autorisation est valable.

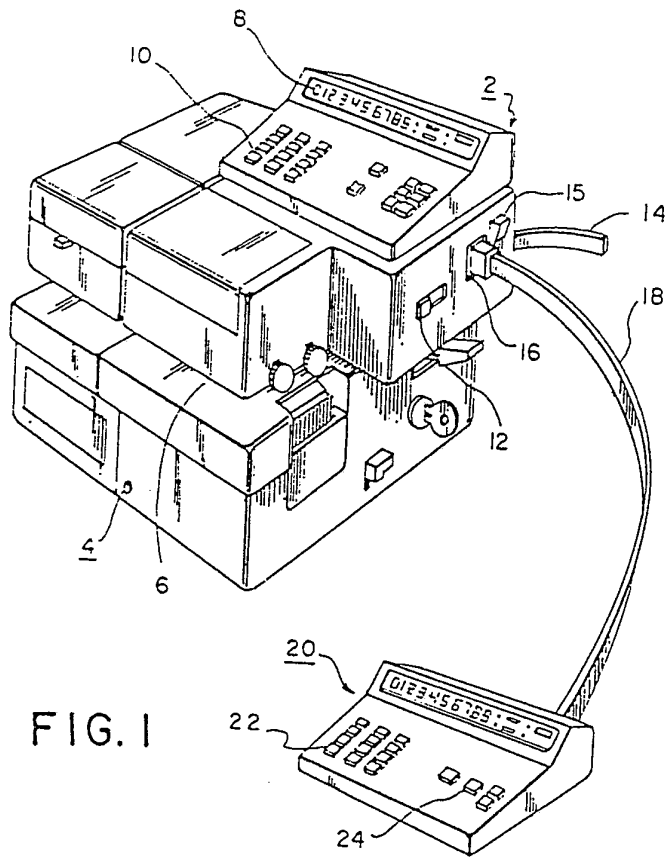


FIG. 1

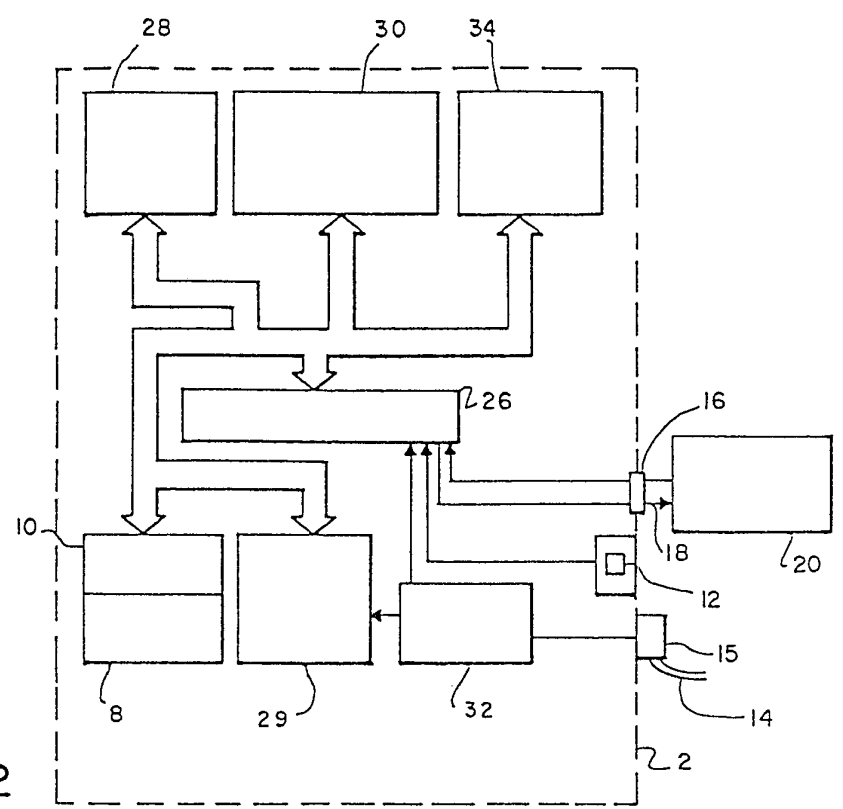


FIG. 2

FIG. 3

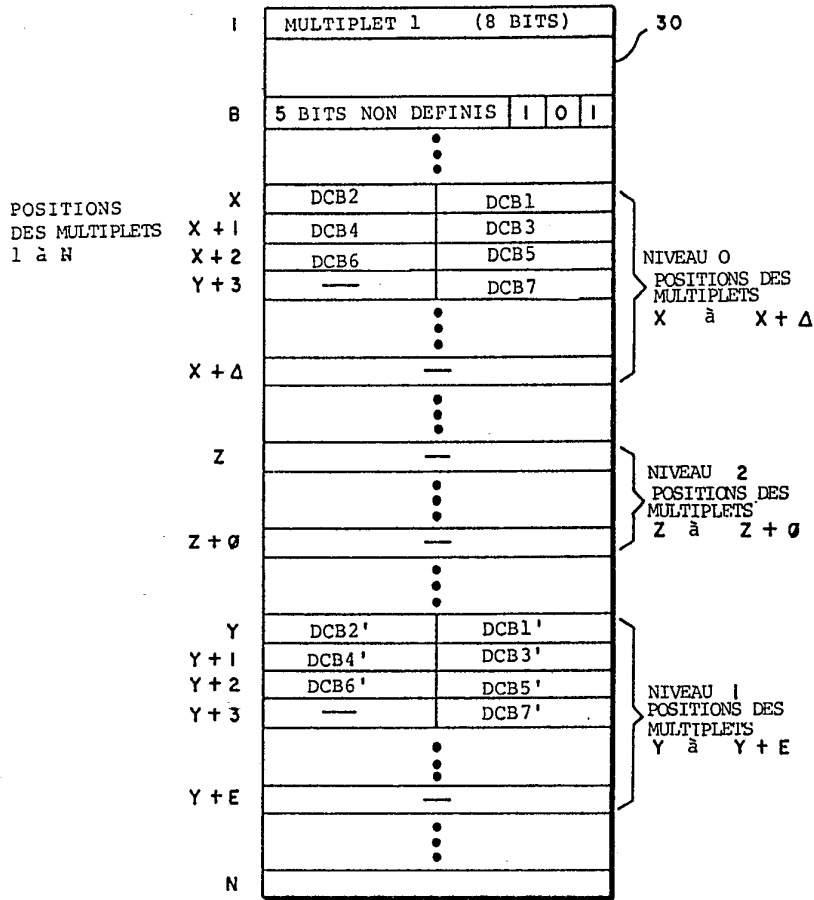


FIG. 4A

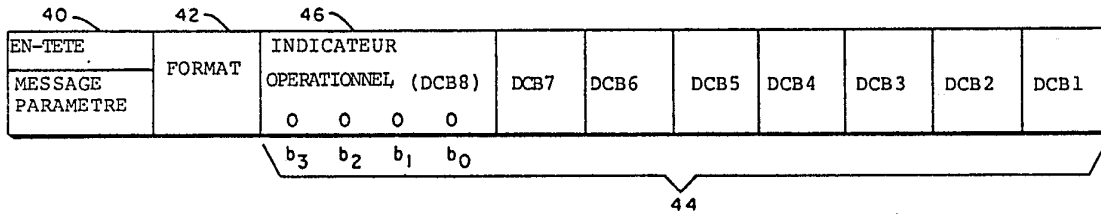


FIG. 4B

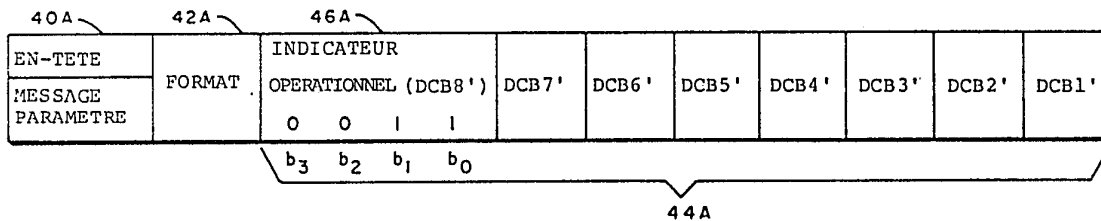


FIG. 4C

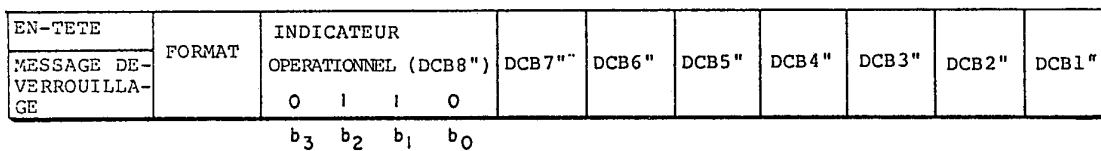


FIG. 5

| | | | | |
|---------|---|-------------------------|----|----------------------------|
| 0 0 0 0 | ← | CHANGER | 48 | Numéro de série (Niveau 0) |
| 0 0 0 1 | ← | VERROUIL | 50 | Numéro de série (Niveau 0) |
| 0 0 1 0 | ← | CHANGER LE NIVEAU 1 | | |
| 0 0 1 1 | ← | VERROUILLER LE NIVEAU 1 | | |
| 0 1 0 0 | | | . | |
| 0 1 0 1 | | | . | |
| 0 1 1 0 | | | . | |
| 0 1 1 1 | | | . | |
| 1 0 0 0 | | | . | |
| 1 0 0 1 | | | . | |
| 1 0 1 0 | | | . | |
| 1 0 1 1 | | | . | |
| 1 1 0 0 | | | . | |
| 1 1 0 1 | | | . | |
| 1 1 1 0 | ← | CHANGER LE NIVEAU 7 | | |
| 1 1 1 1 | ← | VERROUILLER LE NIVEAU 7 | | |

$b_3 b_2 b_1 b_0$

{ Les chiffres pairs indiquent "changer"
 { Les chiffres impairs indiquent "comparer
 (et verrouiller)" }

8 Niveaux sont décrits, définis par
 les binaires $b_3 b_2 b_1$
 (niveaux 0-7)

FIG. 6A

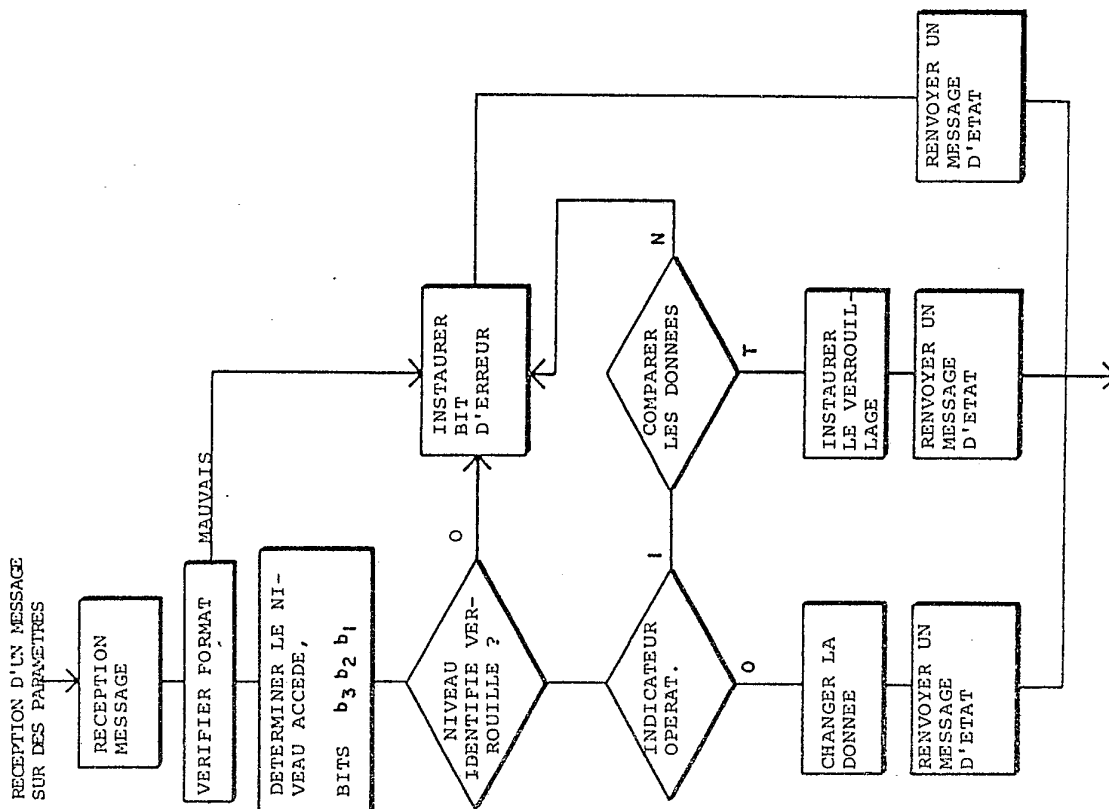


FIG. 6B

