

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4142993号  
(P4142993)

(45) 発行日 平成20年9月3日(2008.9.3)

(24) 登録日 平成20年6月20日(2008.6.20)

(51) Int.Cl.	F I
HO 1 L 21/8246 (2006.01)	HO 1 L 27/10 4 4 7
HO 1 L 27/105 (2006.01)	HO 1 L 43/08 Z
HO 1 L 43/08 (2006.01)	HO 1 L 43/12
HO 1 L 43/12 (2006.01)	

請求項の数 2 (全 26 頁)

(21) 出願番号	特願2003-200413 (P2003-200413)	(73) 特許権者	000003078
(22) 出願日	平成15年7月23日(2003.7.23)		株式会社東芝
(65) 公開番号	特開2005-44848 (P2005-44848A)		東京都港区芝浦一丁目1番1号
(43) 公開日	平成17年2月17日(2005.2.17)	(74) 代理人	100058479
審査請求日	平成15年10月31日(2003.10.31)		弁理士 鈴江 武彦
		(74) 代理人	100091351
			弁理士 河野 哲
		(74) 代理人	100088683
			弁理士 中村 誠
		(74) 代理人	100108855
			弁理士 蔵田 昌俊
		(74) 代理人	100084618
			弁理士 村松 貞男
		(74) 代理人	100092196
			弁理士 橋本 良郎

最終頁に続く

(54) 【発明の名称】 磁気メモリ装置の製造方法

(57) 【特許請求の範囲】

【請求項1】

基板上に絶縁層を形成し、  
 前記絶縁層上に下部電極を形成し、  
 前記下部電極の上面に絶縁バリア層とこの絶縁バリア層を挟んで積層された複数の磁性体膜とを含む磁気抵抗効果膜を形成し、  
 前記磁気抵抗効果膜の上にマスク層を積層し、  
磁気抵抗効果素子を所定のパターンに形成するためのレジストマスクを用いてR I Eにより前記マスク層をエッチング加工して傾斜側面を有するハードマスクを形成し、  
前記ハードマスクをマスクとして用いて前記磁気抵抗効果膜をイオンビームにより前記  
基板の表面に立てた法線に対する所定の入射角でエッチング加工して前記絶縁バリア層および複数の磁性体膜が露出する傾斜側面を有する磁気抵抗効果素子を形成し、  
 前記ハードマスクと、前記磁気抵抗効果素子と、前記下部電極との上面に絶縁膜を形成し、  
 前記磁気抵抗効果素子の傾斜側面上の絶縁膜に対するイオンビームによるエッチングレートが前記ハードマスク上および下部電極上の絶縁膜に対するエッチングレートより大きくなる入射角でイオンビームにより前記絶縁膜をエッチングすることにより、前記ハードマスク上および下部電極上の絶縁膜がまだ除去されずに残った状態で前記磁気抵抗効果素子の傾斜側面上の絶縁膜が先に除去されたのち前記磁気抵抗効果素子の傾斜側面が前記イオンビームによりクリーニングされるように前記絶縁膜をエッチングすることを特徴とす

10

20

る磁気メモリ装置の製造方法。

【請求項 2】

前記磁気抵抗効果素子の傾斜側面のテーパ角を  $\theta$  とし、前記磁気抵抗効果素子のエッチングレートを  $\sin \theta$  の関数として  $E R(\theta)$  とし、前記磁気抵抗効果素子の上部に形成された前記絶縁膜のエッチングレートをエッチングを行う際のイオンビームの入射角  $\phi$  の関数として  $E R(\phi)$  とし、前記絶縁膜の膜厚を  $d$  とし、イオンエッチングにより前記磁気抵抗効果素子の傾斜側面のみが露出する時間を  $t$  とすると、 $t = d * (E R(\theta) - E R(\phi)) / (E R(\theta) * E R(\phi))$  で示される関係を満足する条件でエッチングを行うことを特徴とする請求項 1 に記載の磁気メモリ装置の製造方法。

10

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、磁気ランダムアクセスメモリ（以下 M R A M と略称する）のメモリセル、特に磁気抵抗効果素子を利用した磁気メモリ装置の製造方法に関する。

【0002】

【従来の技術】

M R A M とは、情報の記録担体として強磁性体の磁化方向によるバリア層の抵抗値の変化を利用した、記録情報を随時、書き換え、保持、読み出すことができる不揮発性固体メモリの総称である。M R A M のメモリセルは、通常複数の強磁性体とバリア層とを積層した構造を有する。例えば、第 1 の強磁性層であるピン層と、絶縁層であるバリア層と、第 2 の強磁性層であるフリー層が積層されて形成されており、第 1、第 2 の 2 つの強磁性層はバリア層を挟むように形成されている。

20

【0003】

前記メモリセルの配置される箇所は、クロスストライプ状に構成されたセンス線およびワード線のマトリクス状の複数の交点である。また、メモリセルはセンス線およびワード線に挟まれるように配置されている。

【0004】

情報の記録は、メモリセルを構成するピン層とフリー層の磁化の方向が、互いに同一方向か、反対方向であるかを 2 進の情報 “ 1 ”、“ 0 ” に対応させて行う。記録情報の書き込みは、ワード線に電流を流すことで生じる磁界により、各メモリセルのフリー層の磁化方向を反転させることで行われる。このメモリセルは記録保持時の消費電力は原理的にゼロであり、また電源を切っても記録保持が行われる不揮発性メモリである。

30

【0005】

記録情報の読み出しは、メモリセルのバリア層の電気抵抗が、メモリセルを構成する強磁性体であるピン層とフリー層との相対的な磁化方向とセンス電流との相対角、またはピン層とフリー層間の磁化方向の相対角によって変化する現象、いわゆる磁気抵抗効果を利用して行う。

【0006】

ここで、M R A M の機能が、従来の誘電体を用いた電荷蓄積型の半導体メモリ、例えば D R A M の機能と異なる点を挙げる。一つ目は、完全な不揮発性であり、また 10 の 15 乗回以上の書き換えが可能であることである。二つ目は、非破壊読み出しが可能であり、リフレッシュ動作を必要としないため読み出しサイクルを短くすることが可能であることである。三つ目は、電荷蓄積型のメモリセルに比べ、放射線に対する情報保持耐性が強いことである。

40

【0007】

M R A M の単位面積あたりの集積度、書き込み、読み出し時間は、おおむね D R A M と同程度となりうる事が予想される。従って完全な不揮発性という大きな特色を生かし、携帯機器用の外部記録装置、L S I 混載用途、さらにはパーソナルコンピュータの主記憶メモリへの応用が期待されている。

50

## 【0008】

現在実用化の検討が進められているM R A Mでは、メモリセルに磁気トンネル接合素子 (Magneto-Tunneling-Junction素子：以下、M T J素子と称する) を用いるものがある (例えば、特許文献1および2参照)。

## 【0009】

M T J素子は、主として強磁性層 / 絶縁層 (トンネルバリア層) / 強磁性層からなる三層膜で構成され、電流は絶縁層をトンネル効果により流れる。絶縁層のトンネル抵抗値は、両強磁性層の磁化の相対角の余弦に比例して変化し、両磁化が反平行の場合に極大値をとる。例えばNiFe / Co / Al<sub>2</sub>O<sub>3</sub> / Co / NiFeトンネル接合では、500e以下の低磁界において25%を越える磁気抵抗変化率が見いだされている。

10

## 【0010】

M T J素子形成の際の微細加工には、通常フォトリソグラフィとA r イオンを用いたイオンエッチングとを併用した加工プロセスが一般的である。

## 【0011】

また、半導体分野では、化学的ドライエッチング (Chemical Dry Etching ; 以下C D E と略記する)、反応性イオンエッチング (Reactive Ion Etching ; 以下R I E と略記) など、化学反応を利用したドライエッチング法によるエッチング方法もある。

## 【0012】

また、従来M R A Mの構造についての詳細な説明が特許文献1および2などに記載されている

20

## 【0013】

## 【特許文献1】

米国特許第5,946,228号明細書

## 【0014】

## 【特許文献2】

米国特許第6,072,718号明細書

## 【0015】

## 【発明が解決しようとする課題】

上記のようにM T J素子を形成するためには、M T J素子形成用の磁性体膜とバリア膜との積層膜をエッチングあるいはイオンエッチングにより微細加工しなければならない。M T J素子部分の微細加工に用いるイオンエッチング法は、物理的なスパッタリング法である。しかし、イオンエッチング法による微細加工では、加工に伴って被加工物質が残渣として、レジストマスク側面や被加工M T J素子部分や加工装置内部に再付着するといった問題がある。

30

## 【0016】

また、現在、化学的ドライエッチング (C D E)、反応性イオンエッチング (R I E) などの化学反応を利用したS i、S i O<sub>2</sub>等のエッチングでは、これらの被加工物は高い蒸気圧を有するハロゲン化物として気相のまま除去される。しかしながら、M T J素子形成に用いられるF e、N i、C o、C u等の3d遷移金属のハロゲン化物は蒸気圧が低く、半導体加工に用いられるエッチングプロセスをそのまま適用するのは困難であるといった問題がある。

40

## 【0017】

また一酸化炭素、アンモニアの混合ガスを用い、有機金属化合物を形成して化学的なエッチングを行う方法も考案されているが、この方法は化学反応速度が不十分であり、反応ガスによる物理的なスパッタリングが混在したプロセスにならざるを得ない等の問題を有しており、実用化には至っていない。

## 【0018】

しかしながら、物理的なスパッタリングを用いた微細加工プロセスによると、前述した被加工物質の残渣膜が被加工T M R素子部分の側面に残る。この残渣膜は導電性を有する場合があり、これが絶縁性のバリア膜をショートし、M R A Mセルの初期不良の原因となっ

50

ていることが分かった。

【0019】

この発明は、以上の点に鑑みなされたもので、その目的は、メモリセルの初期不良のない磁気メモリ装置の製造方法を提供することにある。

【0020】

【課題を解決するための手段】

上記目的を達成するため、この発明の一態様の磁気メモリ装置は、基板と、前記基板上に形成された配線層とを有し、前記配線層は、下部電極と、前記下部電極の上に配置され、絶縁バリア層を含んで構成された磁気抵抗効果素子と、前記磁気抵抗効果素子の上に積層された少なくとも一つのコンタクト層と、前記コンタクト層に接続された上部配線とを含み、前記磁気抵抗効果素子はイオンビームエッチングによる素子形成後にイオンビームエッチングによりクリーニング処理された傾斜側面を有することを特徴として構成されている。

10

【0021】

この発明の一実施形態の磁気メモリ装置の製造方法は、基板上に絶縁層を形成し、前記絶縁層上に下部電極を形成し、前記下部電極の上面に絶縁バリア層とこの絶縁バリア層を挟んで積層された複数の磁性体膜とを含む磁気抵抗効果膜を形成し、前記磁気抵抗効果膜の上にマスク層を積層し、磁気抵抗効果素子を所定のパターンに形成するためのレジストマスクを用いてR I Eにより前記マスク層をエッチング加工して傾斜側面を有するハードマスクを形成し、前記ハードマスクをマスクとして用いて前記磁気抵抗効果膜をイオン  
ビームにより前記基板の表面に立てた法線に対する所定の入射角でエッチング加工して前記絶縁バリア層および複数の磁性体膜が露出する傾斜側面を有する磁気抵抗効果素子を形成し、前記ハードマスクと、前記磁気抵抗効果素子と、前記下部電極との上面に絶縁膜を形成し、前記磁気抵抗効果素子の傾斜側面上の絶縁膜に対するイオンビームによるエッチングレートが前記ハードマスク上および下部電極上の絶縁膜に対するエッチングレートより大きくなる入射角でイオンビームにより前記絶縁膜をエッチングすることにより、前記ハードマスク上および下部電極上の絶縁膜がまだ除去されずに残った状態で前記磁気抵抗効果素子の傾斜側面上の絶縁膜が先に除去されたのち前記磁気抵抗効果素子の傾斜側面が前記イオンビームによりクリーニングされるように前記絶縁膜をエッチングすることを特  
徴とする。

20

30

【0022】

また、この発明の他の態様の磁気メモリ装置は、基板と、前記基板上に形成された配線層とを有し、前記配線層は、下部電極と、前記下部電極の上に配置され、絶縁バリア層を含んで構成された磁気抵抗効果素子と、前記磁気抵抗効果素子の上に積層された少なくとも一つのコンタクト層と、前記コンタクト層に接続された上部配線とを含み、前記絶縁バリア層を含む磁気抵抗効果素子の側面がその底面に対してなすテーパ角度が約60度以下であることを特徴としている。

【0023】

上記のように構成されたこの発明によれば、初期不良がなく、製品歩留まりの高い良好な磁気メモリ装置の製造方法を提供することができる。

40

【0024】

【発明の実施の形態】

以下、この発明の第1の実施の形態について図面を参照して説明する。尚、以下に述べる第1の実施の形態の説明において、同一もしくは類似の構成要素については、説明の重複を避けるために同一符号を用いてその詳細な説明を省略する。

【0025】

まず、図1にはこの発明の一実施形態の磁気抵抗効果素子として形成されたMTJ素子30の断面図を示す。図1においてMTJ素子30は、下部電極28上に形成されており、MTJ素子30の上にはマスク(以下ハードマスクと称する)36が形成されている。層間絶縁膜40は、これらの下部電極28、MTJ素子30およびハードマスク36全体を

50

覆うように一体に形成されている。ハードマスク 36 の上面は層間絶縁膜 40 の上面と同一面内にあり、かつ層間絶縁膜 40 から露出されている。

【0026】

また、MTJ素子30は4層構造であり、反強磁性層32、第1の強磁性層33、絶縁バリア層34および第2の強磁性層35を有し、この順番に順次下部電極28上に形成されている。また、第1の強磁性層33はピン層と呼ばれ、第2の強磁性層35はフリー層と呼ばれる。この実施形態ではMTJ素子30を4層構造としているが4層に限定されるものではなく、実施段階ではその趣旨を逸脱しない範囲で、種々に変形することが可能である。

【0027】

ここで、MTJ素子30に形成されている絶縁バリア層34を含む磁性層の側面の角度を以下テーパ角  $m t j$  と称し、ハードマスク36に形成されている側面の角度を以下テーパ角  $t$  と称する。これらの角度は図1では下部電極28の表面に対する角度  $m t j$ 、あるいはMTJ素子30表面に対する角度  $t$  として定義されているが、下部電極28の表面は後で述べるように図2に示す基板11の表面に対して平行に形成されるため、これらの角度は結局、例えば基板11の表面に立てた法線に対する角度として定義することもできる。図1の実施の形態の場合、テーパ角  $m t j$  よりテーパ角  $t$  の方が大きく設定されている。

【0028】

テーパ角  $t$  を有したハードマスク36の形成は、例えばRIE等のエッチングによって行なわれる。また、MTJ素子30の形成は、上記テーパ角  $t$  を有したハードマスク36をマスクとして用い、例えばArイオン等を用いたイオンミリング、即ちイオンエッチングによって行なわれる。

このように、ハードマスク36はテーパ角  $t$  を有し、MTJ素子30はそれより小さい異なるテーパ角  $m t j$  を有するように形成される。

【0029】

次に、上記説明したMTJ素子30を含む配線層を有する磁気メモリ装置が基板上に形成された実施形態の構成を、その製造プロセスとともに図2の断面図を参照して説明する。

【0030】

図2において、半導体基板11の表面領域に複数の素子分離絶縁膜12が形成され、これらの素子分離絶縁膜12間に形成された素子形成領域にはソース/ドレイン領域15a、15bが例えば不純物の拡散により形成される。ソース/ドレイン領域15a、15bの間の半導体基板11の上にはゲート絶縁膜13並びにゲート電極14が形成される。後で説明するように、このゲート電極14はMTJ素子30に記憶された情報の読み出し用のワード線として用いられる。

【0031】

その後、これらのゲート絶縁膜13およびゲート電極14が形成された半導体基板11の上部を覆って第1の層間絶縁膜16が形成される。第1の層間絶縁膜16中にはソース/ドレイン領域15a、15bの各々の上面と接続されるため2個所にコンタクトプラグ17、18が形成される。一方の第1のソース/ドレイン領域15aの上面にはコンタクトプラグ17が接続され、コンタクト17プラグ上部は配線19と接続される。

【0032】

他方のソース/ドレイン領域15bの上面にはコンタクトプラグ18が接続され、コンタクトプラグ18上部は電源線、即ちソース線である配線20と接続される。このコンタクトプラグ17と配線19とは例えばデュアルダマシン法による銅の堆積により一度に形成することができる。コンタクトプラグ18と配線20も同様に形成される。これらの導電部が形成された後で、層間絶縁膜16および配線19、20の表面はCMPにより研磨され、平坦化される。

【0033】

次いで上記形成された第1の層間絶縁膜16の上部には第2の層間絶縁膜21が形成され

10

20

30

40

50

る。第2の層間絶縁膜21中にはCMPにより露出された配線19の上面と接続されるようにビアプラグ22が形成され、このビアプラグ22上部は配線23と接続される。また、この配線23に隣接して、同じく第2の層間絶縁膜21中には後で説明する書込み用のワード線として用いられる配線24が形成される。このビアプラグ22と配線23とはやはりデュアルダマシン法により形成され、一方、配線24はシングルダマシン法により形成することができる。

#### 【0034】

さらに、上記形成された第2の層間絶縁膜21、配線23、24のCMP後、配線23および配線24を含む層間絶縁膜21の上部には層間絶縁膜25が形成される。ここで、CMPにより層間絶縁膜21の表面に露出した配線23の上面と接続するために、層間絶縁膜25を貫通するビアプラグ26が例えばシングルダマシン法およびCMPにより形成される。

10

#### 【0035】

その後、CMPにより露出されたビアプラグ26の上部と接続されるように、第3の層間絶縁膜25の上部に図1に示した下部電極28として用いられる配線28が形成される。この下部電極28上面にはMTJ素子30およびハードマスク36が順次形成される。この構成は図1で説明したので、ここでは省略する。

#### 【0036】

上記形成された下部電極28、MTJ素子30およびハードマスク36全体を覆うように第4の層間絶縁膜40が形成される。この第4の層間絶縁膜40のCMP後、層間絶縁膜40上にはMTJ素子30のハードマスク36に接続された、センス線、即ちビット線として用いられる配線41が形成される。

20

#### 【0037】

ここでは、図1において説明したように、MTJ素子30と配線41との間に挿入されたハードマスク36は単一の材料で形成された一層構造として構成されているが、複数の材料で形成された複数の層からなるハードマスクを用いてもよい。

#### 【0038】

上記説明した磁気メモリ装置において、半導体基板11上に複数の層間絶縁膜16、21、25、40を用いて形成された複数の配線層を順次配置するまでの形成方法は従来から知られており、これ以上の構成および製造プロセスの説明は省略する。

30

#### 【0039】

なお、後で説明されるが、ソース/ドレイン領域15a、15b、ゲート絶縁膜13およびゲート電極14により構成されたMOS型のトランジスタはMTJ素子30に記憶された情報読み出し時のスイッチ素子として用いられるものである。

#### 【0040】

ここで、下部電極28およびMTJ素子30の詳細な構造および製造工程は後述する。また配線24は前述したように情報書き込み時にビット線41と組み合わせて用いられるワード線であり、書込みが効率良く行われるように比較的薄い層間絶縁膜25を介してMTJ素子30の直下に形成されるようにする。

#### 【0041】

ここで、このように形成された磁気メモリ装置においての読み出しと書き込みの動作について詳細に説明する。MTJ素子30が持つ抵抗の大小は、上記説明したMTJ素子30内のフリー層とピン層の2つの強磁性層の夫々のスピンの相対的な向きに起因する。したがって、データの書込みはこのフリー層のスピンの向きを反転させることにより行う。

40

#### 【0042】

ビット線用の配線41およびワード線用の配線24は互いに直交するように形成されており、書込み時に配線41および配線24に夫々電流が流される。すると、配線41および配線24に流れる直流電流によって作られる磁界によってMTJ素子30中の一方の強磁性層であるフリー層のスピンの向きが変化する。このスピンの向きによってMTJ素子30の絶縁バリア層の抵抗値が左右される。

50

## 【 0 0 4 3 】

読み出し時においては、読み出し用ワード線であるゲート電極 1 4 に読み出し電圧が印加され、このゲート電極 1 4 を持つ M O S トランジスタがオン状態となる。この結果、ビット線である配線 4 1 に流れる読み出し電流は、M T J 素子 3 0 を通り、下部電極 2 8、ピエゾプラグ 2 6、配線 2 3、ピエゾプラグ 2 2、配線 1 9、コンタクトプラグ 1 7、ソース/ドレイン領域 1 5 a、電源線 2 0 と順次流れる。

## 【 0 0 4 4 】

ここで、この M O S トランジスタはオン状態であるため、一方のソース/ドレイン領域 1 5 a から電流は他方のソース/ドレイン領域 1 5 b に流れ、その後、コンタクトプラグ 1 8 を介して電源線である配線 2 0 に流れる。

10

## 【 0 0 4 5 】

この際、M T J 素子 3 0 の抵抗が大のときは、配線 4 1 と下部電極 2 8 との間に流れるセンス電流の量が少ないため、例えばビット線 4 1 に接続された図示しないセンス回路により“ 0 ”の情報が読み出される。又、M T J 素子 3 0 の抵抗が小さいときはセンス電流が大きく、例えば、“ 1 ”の情報が読み出される。

## 【 0 0 4 6 】

書き込み時においては、読み出し用ワード線であるゲート電極 1 4 には電圧が印加されないため、この M O S トランジスタがオフの状態である。そして、配線 4 1 (ビット線)および配線 2 4 (ワード線)に流す電流によって作られる磁界の向きによって、M T J 素子 3 0 中のスピンの向きがセットされる。例えば、書き込み対象の M T J 素子 3 0 中のスピンの向きが書き込みデータの内容に一致していれば、データ書き込み後も見掛け上はこの素子 3 0 の状態は変わらないが、異なるときはデータ内容に応じてスピンの向きが変えられる。結局、夫々の M T J 素子の抵抗値の大小がデータの内容に応じてセットされることになる。

20

## 【 0 0 4 7 】

ここで、この実施の形態の上記下部電極 2 8 および M T J 素子 3 0 の製造プロセスについての詳細な説明を図 3 ( a ) 乃至図 5 ( c ) を用いて以下説明する。

まず、図 3 ( a ) において、層間絶縁膜 2 5 およびピエゾプラグ 2 6 の上面が C M P 処理され、その上部に銅等の導電性の配線層膜 2 7、磁気抵抗効果膜 3 1、ハードマスク膜 3 6 A および他のハードマスク膜 3 7 A が順次形成されている。

30

## 【 0 0 4 8 】

磁気抵抗効果膜 3 1 は図 1、図 2 に示した M T J 素子を形成するための複合膜構造を持ち、図 1 に示した配線層 2 8 を形成するために堆積された配線層膜 2 7 上に順次形成された反強磁性層 3 2、強磁性層 3 3、絶縁バリア層 3 4、および強磁性層 3 5 を含む。磁気抵抗効果膜 3 1 の上にハードマスク膜 3 6 A を形成する為、材料に T a を用い、その膜厚は 1 5 0 n m の厚さとなるようにスパッタにより形成する。

## 【 0 0 4 9 】

次に、このハードマスク膜 3 6 A の上にハードマスク膜 3 7 A を形成する。このハードマスク膜 3 7 A の材料には S i O 2 を用い、その膜厚は 1 0 0 n m の厚さとなるようにスパッタにより形成する。この状態を図 3 ( a ) に示す。

40

## 【 0 0 5 0 】

次いで、上側のハードマスク膜 3 7 A をパターンニングして図 3 ( b ) に示すハードマスク 3 7 を形成するために、ハードマスク膜 3 7 A の上面に図示しないレジスト膜を堆積する。このレジスト膜はハードマスク 3 7 に対応するパターンを形成するために露光によりパターンニングされる。この実施形態において、前記パターンニングは、エキシマレーザを用いた露光装置によるフォトリソグラフィにより行なわれる。

## 【 0 0 5 1 】

このハードマスク膜 3 7 A の上にレジストがパターンニングされると、ハードマスク膜 3 7 A は C H F 3 を用い、チャンバ圧力 1 P a、高周波電力 1 5 0 W の条件での R I E によりエッチングされる。このハードマスク膜 3 7 A が選択的にエッチングされてハードマスク

50

37が形成されると、ハードマスク37上部のレジストパターンは、O<sub>2</sub>を用いてアッシングすることで剥離される。また、アセトンによる超音波洗浄も続けて行なわれる。この結果、図3(b)に示すようにハードマスク37が形成される。

【0052】

続いて、このように形成されたハードマスク37を用いて、ハードマスク膜36Aを、CHF<sub>3</sub>、CF<sub>4</sub>およびO<sub>2</sub>を用い、チャンバ圧力5Pa、高周波電力150Wの条件でのRIEによりエッチングする。または、Cl<sub>2</sub>を用いたRIEによりエッチングしてもよい。この結果、図3(c)に示すように、上側のハードマスク37の形状がハードマスク膜36Aに転写され、ハードマスク36が形成される。

【0053】

その後、ハードマスク36上部のハードマスク37は、例えば、CHF<sub>3</sub>を用い、チャンバ圧力1Pa、高周波電力150Wの条件でのRIEによりエッチングされ、ハードマスク37は剥離される。すると、図4(a)に示すようにハードマスク36が磁気抵抗効果膜31上に形成される。

【0054】

次に、このように形成されたハードマスク36を用いて磁気抵抗効果膜31のエッチングが行なわれる。この磁気抵抗効果膜31のエッチングにより、磁気抵抗効果膜31がハードマスク36の形状に分離され、図4(b)に示すようにテーパ面を有するMTJ素子30の形状にパターニングされる。

【0055】

この実施形態において、前記MTJ素子30形成のためのイオンエッチングは、ハードマスク36をマスクとし、Arイオンエッチング法を用いて行われる。Arイオンエッチングは、例えば図7に示すようなArイオン源1を用い、発生されたArイオンビームを半導体基板11の主表面に立てた法線に対する入射角θで射突させることにより行われる。このArイオンエッチングを行う際の条件は、例えばArイオン源1と基板11との間に印加されるイオン加速電圧VB = 400V、イオンビームの電流量IB = 100mAであり、基板11への入射角θは30°または45°に設定される。

【0056】

このArイオンエッチングにより、図4(b)に示すように、ハードマスク36の側面がエッチングされて、側面と底面との角度θ<sub>t</sub>を有する台形形状となり、同様に、MTJ素子30も角度θ<sub>mtj</sub>を有する台形になる。このイオンエッチングについての詳細な説明は後述する。

【0057】

次に、図4(c)に示すように、配線層28を形成するために配線層膜27上にハードマスク36およびMTJ素子30を覆うハードマスク38を形成する。このため、基板11全体にハードマスク膜として、例えばSiO<sub>2</sub>膜を、その膜厚が80nmの厚さとなるようにスパッタにより形成する。その後、このSiO<sub>2</sub>膜上全体にレジスト膜を堆積し、このレジスト膜をフォトリソグラフィ法によりパターニングしてハードマスク38に相当するレジストマスクを形成する。

【0058】

このレジストマスクを用い、SiO<sub>2</sub>膜をパターニングすることによりハードマスク38が形成される。このパターニングは、CHF<sub>3</sub>を用い、チャンバ圧力1Paの条件でRIEによりエッチングされ、図4(c)の形状のハードマスク38が図示しないレジストマスク下に形成される。

【0059】

そして、この状態でO<sub>2</sub>を用いレジストマスクをアッシングすることで、このレジストマスクが剥離される。また、アセトンによる超音波洗浄も続けて行なわれる。この結果、図4(c)に示すような形状のハードマスク38が形成される。

【0060】

次に、このハードマスク38を用いて配線層膜27がエッチングされる。このエッチング

10

20

30

40

50



は、加速電圧  $V_B = 400\text{V}$  および入射角 が  $0^\circ$  の条件の下で、 $\text{Ar}$  イオンエッチングで行なう。この結果、図 5 ( a ) に示す下部の電極層 2 8 が形成される。

【 0 0 6 1 】

その後、ハードマスク 3 7 と同様に、例えば、 $\text{CHF}_3$  を用い、チャンバ圧力  $1\text{Pa}$ 、高周波電力  $150\text{W}$  の条件での  $\text{RIE}$  によりエッチングされ、ハードマスク 3 8 が剥離される。この結果、図 5 ( a ) に示すように、ビアプラグ 2 6 に接続された下部電極層 2 8 上に  $\text{MTJ}$  素子 3 0 およびハードマスク 3 6 が形成された状態となる。

【 0 0 6 2 】

続いて、図 5 ( b ) に示すように、層間絶縁膜 2 5、下部電極である配線層 2 8 およびハードマスク 3 6 上部一体にはスパッタにより層間絶縁膜 4 0 を形成する。この層間絶縁膜 4 0 を形成する為の条件として、例えば、 $1\text{mmTorr}$  の  $\text{Ar}$  と  $\text{O}_2$  による雰囲気中で、 $150\text{W}$  の高周波電力によるスパッタエネルギーを与えて、その膜厚を  $600\text{nm}$  となるように形成する。この結果、図 5 ( b ) に示すような形状の  $\text{MTJ}$  素子 3 0 およびハードマスク 3 6 に対応する部分が突出した段差を有する形状の層間絶縁膜 4 0 が形成される。

【 0 0 6 3 】

続いて、アセトンによる超音波洗浄法により、上記層間絶縁膜 4 0 が形成された基板全体を洗浄する。

その後、表面に段差を有する層間絶縁膜 4 0 の上部に図示しないレジスト膜を塗布する。この実施形態では、 $600\text{nm}$  ほどの厚みで表面が平坦であるレジスト塗布膜を形成している。その後、全体を  $\text{N}_2$  雰囲気中のオープンで  $220^\circ\text{C}$  の状態で 30 分、ハードベークを行なう。

【 0 0 6 4 】

続いて、上記ハードベークされたレジスト塗布膜に対して  $\text{RIE}$  によるエッチングが行なわれる。この  $\text{RIE}$  は、例えば  $\text{CF}_4$  を用い、チャンバ圧力を  $5\text{Pa}$  に設定して行なう。この結果、レジスト塗布膜および層間絶縁膜 4 0 はほぼ等しいレートで基板表面に平行にエッチングされ、図 5 ( c ) に示すように、最終的に層間絶縁膜 4 0 の表面はハードマスク 3 6 の上部水平面までほぼ平坦に削られる。

【 0 0 6 5 】

続いて、図 5 ( c ) に示したように、 $\text{Ta}$  で形成されたハードマスク 3 6 の露出した表面に対して、コンタクトクリーニングのために  $\text{Ar}$  イオンエッチングが行なわれる。この  $\text{Ar}$  イオンエッチングを行なう条件は、例えば加速電圧  $V_B = 400\text{V}$ 、イオンビーム電流量  $I_B = 250\text{mA}$ 、入射角 は  $0^\circ$ 、ビーム照射時間は 0.4 分とした

その後、クリーニングされたハードマスク 3 6 の上面および層間絶縁膜 4 0 上部に図 2 に示したセンス線 4 1 を形成するための図示しない金属膜を形成する。この金属膜の材料は例えば  $\text{Ta}$  を用い、その膜厚は  $10\text{nm}$  の厚さとなるようにスパッタにより形成される。なお、 $\text{Ta}$  の代わりに  $\text{Cu}$  を用いて形成しても良い。この  $\text{Cu}$  を用いた場合の膜厚は  $200\text{nm}$  の厚さとなるようにスパッタにより形成する。

【 0 0 6 6 】

その後、ハードマスク 3 6 の上方に形成された  $\text{Ta}$  膜の上部に図示しないレジスト膜が所定の厚さに堆積される。レジスト膜が形成されると、このレジスト膜は露光され、レジストパターンが形成される。

【 0 0 6 7 】

更に、 $\text{Ta}$  膜はその上部に形成されたレジストパターンを介して  $\text{Ar}$  イオンエッチングによりパターンニングされる。 $\text{Ar}$  イオンエッチングを行なう条件は、例えば加速電圧  $V_B = 400\text{V}$ 、入射角 は  $30^\circ$  である。これにより  $\text{Ta}$  膜はレジストパターンと同様の形状となるようにエッチングされる。この結果、上記  $\text{Ta}$  膜は所定形状の上部配線、即ちセンス線 4 1 となる。

【 0 0 6 8 】

この  $\text{Ta}$  膜のエッチングに用いられたレジストパターンは、 $\text{O}_2$  を用いアッシングするこ

10

20

30

40

50

とで剥離される。また、アセトンによる超音波洗浄も続けて行なわれる。

このようにして図2に示す断面構造を持つ磁気メモリ装置が形成される。この形成された磁気メモリ装置は最後に磁界中で熱処理が行なわれる。その熱処理は、磁界強度を6.5 kOe、温度を300 に保って1時間に亘り真空状態の条件下で行なわれる。

【0069】

なお、上記ハードマスク36は導電性を有する材料であれば良くTaに限らない。また、他のハードマスク37およびハードマスク38の材料にSiO<sub>2</sub>を用いたが、これに必ずしも限定されるものではなく、例えばAlO<sub>x</sub>、SiN、SiON、有機ガラスなどでも良い。ただし、図3(c)および図4(a)に示すように、ハードマスク36のエッチングを行なってからハードマスク37をエッチングにより剥離する必要があるため、ハードマスク36に対してハードマスク37が容易に除去できるエッチング選択比を考慮する必要がある。また、ハードマスク36およびハードマスク37の膜厚は、各々150nm、100nmと説明したが、膜厚はこれに限らずに形成可能である。同様に、上記ハードマスク36、層間絶縁膜40および上部配線41の膜厚もこれに限らずに形成可能である。

【0070】

更に、RIEを行なう際の設定条件、Arイオンエッチングを行なう際の加速電圧VBおよびイオン電流量IBの設定条件、スパッタリングを行なう際の設定条件、レジストパターンの剥離を行なう方法および磁界中における熱処理の設定条件については、上記示した実施形態におけるものに限定されるものではなく、実施段階ではその趣旨を逸脱しない範囲で、種々に変形することが可能である。

【0071】

また上記説明したMTJ素子30の微細加工は、エキシマレーザを用いた露光装置によるフォトリソグラフィとArイオンにより行なわれるが、エキシマレーザを用いた露光装置によるフォトリソグラフィの代わりにコンタクトアライナを用いたフォトリソグラフィにより形成するようにしても良い。

【0072】

次に、MTJ素子30の製造プロセスについて、図6(a)ないし図6(c)を参照して説明する。図6(a)ないし図6(c)は、この実施の形態のMTJ素子の加工プロセスを示す断面図である。

【0073】

図6(a)には、半導体基板11上方に形成された下部電極28、MTJ素子30を形成するための磁気抵抗効果膜31およびテーパ角  $t$  を有したハードマスク36を示している。そして、磁気抵抗効果膜31およびハードマスク36の上面に対しては、その法線方向から角度  $\theta$  をなすようにArイオンビームを斜めに入射している。ここでは  $\theta = 45^\circ$  でArイオンビームが入射されている。この状態を維持したまま、たとえば基板11を回転させると、ハードマスク36の全周にわたって  $45^\circ$  でArイオンビームが入射される。

【0074】

この結果、図6(b)に示すように、Arイオンビームにより磁気抵抗効果膜31がハードマスク36に沿って削られ、MTJ素子30が形成される。MTJ素子30およびハードマスク36の側面に沿って示された矢印はハードマスク36およびMTJ素子30の側面からの反跳Arイオンの軌跡を示している。

【0075】

図6(c)のMTJ素子30およびハードマスク36の側面に示す2つの楕円は、イオンビームによりエッチングされたMTJ素子30およびハードマスク36からスパッタリングされた被エッチング物質の分布を表している。即ち、Arイオンエッチングを行なう際、ハードマスク36はテーパ角  $t$  を有している為、スパッタリングされた被エッチング物質がMTJ素子30の側面に付着する事はない。

【0076】

ここで、図7に示したように、イオン源1から発生されたArイオンビームは、基板11

10

20

30

40

50

に向けて放射される。この基板 11 は図示しないサンプルステージ上に設置され、サンプルステージを回転することにより基板 11 を回転可能である。サンプルステージが基板 11 の法線のまわりに回転すると、Ar イオンビームが基板 11 のすべての表面に対して同じ入射角で射突され、Ar イオンエッチングが行なわれる。また、サンプルステージに取り付けられた磁気メモリ装置の基板 11 の MTJ 素子 30 が形成される主表面側が下を向くように配置されていれば、Ar イオンエッチングによって削られた被エッチング物質が重力により MTJ 素子 30 の側面に付着しないようになっている。

【0077】

次に、図 8 を参照して MTJ 素子 30 を形成する際の Ar イオンエッチングの入射角度を種々変えたときの、MTJ 素子 30 の単位面積あたりの絶縁バリア層の接合抵抗の累積度数分布を示すものである。ここでは  $4 \mu\text{m}^2$  角の MTJ 素子を多数個作成し、図 6 で説明した Ar イオンビームによる個々の MTJ 素子 30 の形成の際にエッチング角を変えてその傾向を観察したものである。

10

【0078】

図 8 (a) 乃至図 8 (d) に示す夫々の図において、横軸は単位面積あたりの接合抵抗 (以下、RA と称する) を対数にとったもので、単位は  $\cdot \mu\text{m}^2$  であり、縦軸は累積度数を示すものである。図 8 (a) では  $= 45^\circ$ 、図 8 (b) では  $= 30^\circ$  で行なったものである。図 8 (c) では  $= 0^\circ$  で行なったものである。図 8 (d) は  $= 0^\circ$  でイオンエッチングを行なった後に再び  $= 45^\circ$  で再エッチングを行なったものである。

【0079】

20

まず、図 8 (a) に示すイオンビームの入射角を  $45^\circ$  で行なった場合は、ほとんどすべての磁気メモリ装置のサンプルの接合抵抗 RA が  $10^7 \cdot \mu\text{m}^2$  乃至  $10^8 \cdot \mu\text{m}^2$  を示している。このように、 $= 45^\circ$  では、ほとんどすべての磁気メモリ装置のサンプルが十分な接合抵抗の値を示している。

【0080】

図 8 (b) に示すイオンビームの入射角を  $30^\circ$  とした場合も正常な値を示している。しかし、接合抵抗 RA が小さい  $10^2 \cdot \mu\text{m}^2$  乃至  $10^5 \cdot \mu\text{m}^2$  にあるサンプルの累積度数値が増えている。つまり、この場合、イオンビームの角度が、 $45^\circ$  より  $30^\circ$  の方が不良率は増えていることを示している。

【0081】

30

図 8 (c) に示すイオンビームの入射角を  $0^\circ$  で行なった場合は、ほとんどすべての磁気メモリ装置のサンプルの接合抵抗 RA が  $10 \cdot \mu\text{m}^2$  乃至  $10^5 \cdot \mu\text{m}^2$  を示している。これは、ほとんどすべての磁気メモリ装置のサンプルが不良であることを示している。

【0082】

しかしながら、図 8 (d) に示すようにイオンビームの入射角を  $0^\circ$  として MTJ 素子 30 を形成した後に、再度イオンビームの入射角を  $45^\circ$  として行なった結果、接合抵抗 RA が  $10^2 \cdot \mu\text{m}^2$  乃至  $10^5 \cdot \mu\text{m}^2$  にある累積度数値が減少し、接合抵抗 RA が  $10^7 \cdot \mu\text{m}^2$  乃至  $10^8 \cdot \mu\text{m}^2$  を示す累積度数値が増加しており、不良率が低減されていることが分かる。

40

【0083】

ここで、図 8 (c) に示したイオンビームの入射角を  $0^\circ$  として MTJ 素子 30 を形成した場合に不良率が大きく増加する理由を図 9 (a) 乃至図 9 (c) の素子断面構造図を用いて簡単に説明する。但し、ここでは、図 6 で説明した場合と異なり、ハードマスク 36 のテーパ角  $t$  は  $90^\circ$  であり、かつその側壁に対して Ar イオンビームの入射角も  $0^\circ$  に設定されている。

【0084】

図 9 (a) は Ar イオンエッチングによる加工工程開始時の、半導体基板上方に形成された配線層 28、磁気抵抗効果膜 31 およびハードマスク 36 の形状を示している。

【0085】

50

半導体基板面に垂直にA r イオンビームを入射させると、ハードマスク36の側面に対しては、ほぼ平行入射となる。しかし、実際にはハードマスク36の上面と側面との境界のエッジ部には僅かに丸み乃至は傾斜部が形成されているので、エッチングの進行に従って図9(b)に示すように、このエッジ部には図6と同様にテーパ部36Tが形成されてくる。

【0086】

ここで、図10にハードマスク36の材料としてTaを例にとってハードマスクに用いられる材料のスputtering効率のイオンビーム入射角依存性を示す。図10から分かるように、Taハードマスク36の側面への平行入射( $=0^\circ$ )、即ち磁気抵抗効果膜31の表面に対して直交する入射角に対して効率はほぼ0である。

10

【0087】

即ち、図9(a)乃至図9(c)に示すように、ハードマスク36の側面に対して平行にA r イオンビームが入射されると、A r イオンビームはほぼ運動量を保ったままハードマスク36の上面および磁気抵抗効果膜31の表面をエッチングする。この際、ハードマスク36の上面のエッジ部は上記したように徐々にテーパを形成しながらエッチングされ、図9(b)のテーパ面36Tが形成される。

【0088】

一方、磁気抵抗効果膜31のハードマスク36の下面のエッジ部との近傍では、入射イオンビームの運動エネルギーの一部が、ハードマスク36のテーパ面36Tから反跳したA r ビーム、およびエッチングによりハードマスク36および磁気抵抗効果膜31の表面から飛散した雲状物質により吸収される。このエネルギー吸収はエッジ部に近いほど大きいから、結局、磁気抵抗効果膜31はハードマスク36の周りに図9(b)のような状態でテーパ面を有する部分が残し、MTJ素子30が形成された状態となる。図9(b)において、ハードマスク36およびMTJ素子30の側面に沿って図示した矢印は反跳A r イオンの軌跡を示している。

20

【0089】

なお、A r イオンビームの照射によりエッチングが行われる際は、ハードマスク36及び被エッチング膜31は共に自身のsputtering効率のイオンビーム入射角依存性から決まる小角面(ファセット)を形成しながら後退する。

【0090】

しかし、図9(b)に示すように、MTJ素子30が形成された状態でハードマスク36の垂直なマスク側面は残っているため、ここでイオンビームの照射が更に進むと、マスク側面下方へのビーム集中は続く。このマスク36の側面下方へのビーム集中が続いている状態を図9(c)に示す。図9(c)に示した二つの楕円の形状は、飛散した物質、即ちsputtering物質の分布を表している。

30

【0091】

即ち、MTJ素子30の上面に対して垂直方向にA r イオンビームが入射されるため、ハードマスク36の上面および側面が削られて生成されたsputtering物質はMTJ素子30の近傍に多く集まるため、素子30に対する再付着の割合が大きくなり、ハードマスク及びエッチング後のMTJ素子30の側面に多量に付着する。

40

【0092】

すると、図1に示した構造を持つMTJ素子30内の絶縁バリア層34を跨ぐ上下の磁性層33, 35間がこの絶縁バリア層34の斜面に付着した導電性のsputtering物質により導通状態となり、接合抵抗RAが低下する。このことがMTJ素子30の初期不良の原因となる。

【0093】

更にA r イオンビームの照射が続くと、ハードマスク36側面およびMTJ素子30の側面からの反跳ビームによりMTJ素子30の下面エッジ部へのビームの集中が生じ、図9(c)に示すように配線層である下部電極28がえぐられてマイクロレンチMが生じる。

50

## 【0094】

このように、Arイオンビームによるエッチングを行うと、MTJ素子30の側面にスパッタリング物質が付着して初期不良が生じるとともに、下部電極28にマイクロレンチMが生じる。以上に説明したように、MTJ素子30の不良はエッチングビーム入射角度に依存して発生することが分かった。

## 【0095】

図6に示したようにArイオンビームを角度θで斜めに照射した場合、ハードマスク36の斜面上にArイオンビームは斜めに入射するため、このArイオンビームはMTJ素子30から離隔する方向へ運動量を保って反跳し、図6(c)に示したように、飛散された物質はMTJ素子30から離隔された空間に多く分布するようになる。

10

## 【0096】

なお、エッチング時に、被エッチング物であるハードマスク36および磁気抵抗効果膜31は斜め入射されるArイオンビームに対して回転されるので、ビームが照射されている側面と反対側のMTJ素子30の側面がマスク36の陰になる期間があり、この期間ではこの側面はエッチングされないことになる。また、MTJ素子30自身もスパッタリング効率のイオンビーム入射角依存性を持つ。従って、MTJ素子30の側面はこれらの要因によって一定角度で加工されることになる。

## 【0097】

ここで、上記説明したマスクの陰の個所とは、図6(a)乃至図6(c)に示す点線の下方を示している。この場合、スパッタリング物質の分布の中心方向がエッチング後のハードマスク36およびMTJ素子30の側面からそれぞれいるため、該側面への再付着による不良は少なくなる。また、イオンビームが下部電極28表面に対して浅い角度で射突するので、下部電極28表面にマイクロレンチも生じない。

20

## 【0098】

以上のように、この実施形態の説明から、MTJ素子30の微細加工には磁気抵抗効果膜31の上面に対し斜め入射によるイオンエッチングを用いることで、MTJ素子30の不良率軽減に有効であることがわかる。

## 【0099】

ここで更に、形成されたMTJ素子30の性能とArイオンエッチングの入射角度等との関係を調べるため、MTJ素子30を含む磁気メモリ装置を種々の条件で作成した結果を、図11乃至図13を参照して詳細に説明する。

30

## 【0100】

先ず、MTJ素子30の微細加工に用いるレジストマスクの形成はエキシマレーザを用いた露光装置によるフォトリソグラフィにより行い、磁気抵抗効果膜からMTJ素子30を切り出すのはArイオンエッチングにより行なった。なお、レジストマスクの形成は、エキシマレーザを用いた露光装置によるフォトリソグラフィの代わりにコンタクトアライナを用いたフォトリソグラフィにより形成しても良い。また、ここでの下部電極28およびMTJ素子30の詳細な製造プロセスは図6を参照して説明したものと同様であり、その説明は省略し、以下、プロセス条件について詳細に説明する。

## 【0101】

この製造プロセスの中で、ハードマスク36およびMTJ素子30の微細加工の条件を各々変え、図11(a)乃至図11(d)に対応させて以下、4通りについて夫々示す。

40

## 【0102】

図11(a)に示す第1の例では、ハードマスク36を形成するためのRIEを塩素ガスで行ない、その後、MTJ素子30を形成するためにArイオンエッチングの入射角θを30°で行なったものである。

## 【0103】

図11(b)に示す第2の例では、ハードマスク36を形成するためのRIEを塩素ガスで行ない、その後、MTJ素子30を形成するためにArイオンエッチングの入射角θを45°で行なったものである。

50

## 【0104】

図11(c)に示す第3の例では、ハードマスク36を形成するためのRIEをフロロカーボン系のガスで行ない、その後、MTJ素子30を形成するためにArイオンエッチングの入射角を30°で行なったものである。

## 【0105】

図11(d)に示す第4の例では、ハードマスク36を形成するためのRIEをフロロカーボン系のガスで行ない、その後、MTJ素子30を形成するためにArイオンエッチングの入射角を45°で行なったものである。

## 【0106】

まず、図11(a)乃至図11(d)において、MTJ素子30の絶縁バリア層を跨ぐ側面の角度(テーパ角  $m t j$ )は図中に表示されているように順に70°、62°、58°、50°である。また、同じく図11(a)乃至図11(d)において、そのMTJ素子30の不良率は順に95%、5%、1.5%、0.2%である。

10

## 【0107】

ここで、上記示した4通りの例についてのテーパ角  $m t j$  と不良率との関係をプロットした結果を図12に示す。図12では、横軸に第1のテーパ角の単位を[  $m t j$  ]として角度をとり、縦軸に不良率を単位を[%]としてとっている。ここで、プロットされた曲線において直線部分が横軸と交わる部分、即ち不良率が0%を示すテーパ角  $m t j$  の上限を求めたところ、約60°であることがわかる。

## 【0108】

即ち、この図12で、テーパ角  $m t j$  が60°を超えると不良率が急上昇することがわかる。また、ハードマスク36を塩素ガスでエッチングした場合、フロロカーボン系のガスでエッチングした場合に比べテーパ角  $m t j$  が大きくなる。この理由について更に考察する。

20

## 【0109】

塩素ガスエッチングの場合、図13(a)乃至図13(c)に示すようにハードマスク36の側面のテーパ角  $t$  はほぼ90°であり、斜入射によるArイオンエッチングが行なわれている。しかし、上記ハードマスク36の側面に形成されたテーパ面36Tに対してはほぼ垂直にArイオンが入射してエッチングされるため、反跳イオンビームが生じ、MTJ素子30の側面に飛散した物質の再付着が生じやすくなっているためと思われる。

30

## 【0110】

図12から、MTJ素子30の側面のテーパ角  $m t j$  が約60°以下に設定されると、初期不良率が略0%となることが分かった。テーパ角  $m t j$  が例えば30°であっても初期不良率から見限りでは問題はないが、テーパ角  $m t j$  が60°の場合と比べるとMTJ素子30の下部電極28上への投影面積が増加することになる。したがって、テーパ角  $m t j$  をできるだけ大きくすることによりチップ上におけるメモリセルアレイの占有面積が小さくなる。

## 【0111】

ここで、図13(b)および図13(c)のハードマスク36の側面に沿って図示された矢印は反跳Arイオンの軌跡を示し、図13(c)のハードマスク36の側面に沿って図示された楕円はスパッタリングによって削られて飛散した物質の分布を示している。

40

## 【0112】

また、ハードマスク36を形成する為のRIEをフロロカーボン系のガスで行なった場合にも不良は少ない。フロロカーボン系のガスが不良の軽減に有効なのは、フロロカーボン系のガスでエッチングされた場合、ハードマスク36の側面に形成されたテーパ角  $t$  が塩素ガスの場合より小さくなる為である。

## 【0113】

以上から得た知見として、例えば図10に示すようにハードマスク36の最高のスパッタリング効率を得られる角度を  $m$ 、ハードマスク36の側面の角度である第2のテーパ角を  $t$ 、基板11面の法線に対するイオンビームの入射角を  $\theta$  とすると、 $\theta = t - m$

50

のとき、もっとも反跳イオンの流量は小さいことが分かる。例えば、図10では  $m = 35^\circ$  であるから、 $t = 75^\circ$  ならば  $\theta = 40^\circ$  となる。

【0114】

以上説明したような微細加工でMTJ素子30を形成することで、磁気メモリ装置のセル初期不良を防止するMTJ素子を含む磁気メモリ装置の断面構造を実現するものである。本実施形態での磁気メモリ装置を作成するプロセスでは、A r イオンエッチングをMTJ素子30のエッチングに用いたが、R I E、スパッタエッチングを用いた場合にも同様の概念が適用できることは言うまでもない。

【0115】

次に、この発明の第2の実施の形態について、図面を参照しながら、磁気メモリ装置の構成をその製造方法と併せて説明する。尚、以下に述べる第2の実施の形態の説明において、第1の実施の形態と同一もしくは類似の構成要素については、説明の重複を避けるために同一符号を用いてその詳細な説明を省略する。

【0116】

図16(a)は、図1に示した構成のMTJ素子の加工プロセスの途中における断面図を示している。この第2の実施形態のMTJ素子の加工プロセスは第1の実施形態とは異なる加工プロセスを含む。

【0117】

図16(a)に示すように、基板上方には、スパッタ法により下部電極28が形成されており、この下部電極上にはMTJ素子30を形成するための磁気抵抗効果膜31、およびハードマスク36が形成されている。ここで、磁気抵抗効果膜31は、図1に示したMTJ素子30と同様、例えば1乃至2nm程度の $AlO_x$ からなる絶縁層を絶縁バリア層として用い、この絶縁バリア層の上下には、強磁性層からなるピン層と呼ばれる固着層と、フリー層と呼ばれる記録層とを有している。更に、図示しないが、磁気抵抗効果膜31は、バッファ層やギャップ層を有した多層構造をとっている。

【0118】

ハードマスク36は、MTJ素子30を所定のパターンに形成するためにレジストマスクを用いてエッチングにより図示のようにその側壁が所定の傾斜角度を有するように形成されている。ここで、ハードマスク36として、例えばTaを用いた場合、そのエッチングは、 $Cl_2$ 系やF系のエッチングガスを用いたR I Eで行えば良い。この場合、Taからなるハードマスク36側壁の傾斜角度は、レジストマスクに対するR I Eの選択性から70°乃至80°程度のものが得られる。

【0119】

続いて、図16(b)に示すように、ハードマスク36をマスクとして磁気抵抗効果膜31をA r イオンビームによりエッチングする。このA r イオンエッチングは、例えば図7に示すようなA r イオン源1を用い、発生されたA r イオンビームを基板の主表面に立てた法線に対する入射角  $\theta$  で射突させることにより行われる。このA r イオンエッチングを行う際の条件として、例えば、基板を矢印に示すように回転させた状態で基板への入射角  $\theta$  を10°ないし45°程度にして行う。これにより、所定の側壁角度を有するMTJ素子30が得られる。このMTJ素子30の側壁角度はどのような角度であってもよいが、例えばMRAMとしてチップ上に形成される際の集積密度が高い場合には急峻な角度に設定され、反対に密度が低い場合には低い角度に設定してもよい。尚、この第2の実施形態の場合、第1の実施形態と異なり、図16(a)のプロセスの後では、MTJ素子30の側壁にA r イオンビームのエッチングにより飛散された汚染物質が膜状に堆積した状態となっている。

【0120】

その後、図17(a)に示すように、図16(b)における下部電極28、MTJ素子30、ハードマスク36の全面に、例えば、 $AlO_x$ を用い、反応性スパッタにより保護膜39を堆積する。特に、保護膜39は、ハードマスク36及びMTJ素子30のテーパ側面への被覆性を高めるため、バイアスパッタを行いながら膜厚約20nmに堆積する。

## 【 0 1 2 1 】

次に、図 1 7 ( b ) に示すように、下部電極 2 8、M T J 素子 3 0、およびハードマスク 3 6 の上面全体に対し、回転する基板の法線に対する A r イオンビームの入射角度  $\theta$  を  $0^\circ$  として A r イオンエッチングを行う。ここで、図 1 8 に、A l O <sub>x</sub> を例にとって保護膜 3 9 に用いられる材料のエッチレートのイオンビーム入射角依存性を示す。このように、エッチレート、つまりスパッタリング効率は、ある角度でピークを持つよう変化する。図 1 8 から分かるように、絶縁性の保護膜 3 9 としての A l O <sub>x</sub> に対するイオンエッチングの場合、エッチレートが最大となる入射角度  $\theta$  は約  $60^\circ$  である。

## 【 0 1 2 2 】

従って、例えば、M T J 素子 3 0 の所定の側壁角度を持つテーパ面に対するイオンビームの入射角度を約  $60^\circ$  に設定すれば、その他の部分に比較して最も早くエッチングされることになる。図 1 8 の場合、入射角度が  $60^\circ$  と  $0^\circ$  のエッチレートの比は 3 程度となる。

## 【 0 1 2 3 】

図 1 7 ( b ) の場合は基板法線に対する A r イオンビームの入射角度は  $0^\circ$  であるから、ハードマスク 3 6 の側壁に対する入射角度より M T J 素子 3 0 のテーパ面に対する入射角度の方が大きくなり、図 1 8 から分かるように、その上に堆積した A l O <sub>x</sub> 保護膜のエッチレートも大きくなる。仮に、M T J 素子 3 0 の側壁角度が  $60^\circ$  であるとする、M T J 素子 3 0 のテーパ面へのイオンビームの入射角度は  $60^\circ$  となり A l O <sub>x</sub> 保護膜の最大のエッチレートが得られることが分かる。

## 【 0 1 2 4 】

この結果、M T J 素子 3 0 側面上の保護膜 3 9 が最初に除去され、図 1 7 ( b ) に示すように、M T J 素子 3 0 の側面が露出した状態では、下部電極 2 8 上を含むその他の部分では保護膜 3 9 が薄くはなるがまだ除去されずに残っていることになる。このように M T J 素子 3 0 の側面が露出された状態で、そのテーパ側面に再堆積により付着した導電性を有する汚染物質膜が除去され、クリーン化されるまで保護膜 3 9 のエッチングを実施すればよい。

## 【 0 1 2 5 】

その後、下部電極 2 8 上に形成された保護膜 3 9 が残った状態で全体に層間絶縁膜を形成する。なお、図 1 7 ( b ) に示す残った保護膜 3 9 をエッチング法により全て除去した後、全面に層間絶縁膜を形成しても良い。

## 【 0 1 2 6 】

また、この実施の形態ではハードマスク 3 6 のテーパ角を M T J 素子 3 0 のテーパ角より大きい角度として、その上の保護膜のエッチレートを M T J 素子 3 0 の側面上の保護膜のエッチレートに対して低下させている。これにより、M T J 素子 3 0 側面の保護膜 3 9 が除去されたときにハードマスク 3 6 の側面に保護膜 3 9 が残留することで導電性物質で形成されたハードマスク 3 6 がエッチングされるのを防ぐことができる。つまり、M T J 素子 3 0 の側面の保護膜 3 9 のエッチングレートが、ハードマスク 3 6 側面、および下部電極 2 8 上の保護膜 3 9 のエッチングレートより大きくなるように A r イオンビームの入射角度を調整すれば良い。従って M T J 素子 3 0 のテーパ角  $\theta_{mtj}$  およびハードマスク 3 6 のテーパ角  $\theta_t$  は、種々の、値で形成され得る。多くの実用的な M T J 素子のテーパ角  $\theta_{mtj}$  の範囲において、M T J 素子 3 0 の側面に対するイオンビームの入射角度  $\theta$  を例えば  $60^\circ$  に調整することで、M T J 素子 3 0 の側面のみを優先的に露出させ、導電性物質による汚染のクリーニングを行うことができる。

## 【 0 1 2 7 】

この保護膜 3 9 のイオンビームエッチングを行う時間としては、エッチング開始から M T J 素子 3 0 側面のみが露出したような状態で、上述した汚染物質の膜を除去できるまでの時間である。この M T J 素子 3 0 側面のみが露出する時間  $t$  は、保護膜 3 9 をイオンビームエッチングする際の A r イオンビームの入射角度  $\theta$  に対するエッチレートを  $E R(\theta)$ 、M T J 素子 3 0 のテーパ角を  $\theta_{mtj}$ 、保護膜 3 9 の膜厚を  $d$  とすると、

10

20

30

40

50



$$t = d * (ER(m t j - ) ER( )) / (ER(m t j - ) * ER( ))$$

となる。これにより、MTJ素子30の側面のみ露出している時間、即ちクリーニング時間tを長くするには、保護膜39の膜厚dを大きく、保護膜39のエッチレートの角度依存性を大きく、また保護膜39のエッチングレートER( )を遅くすれば良い。

#### 【0128】

このようにしてMTJ素子30形成後、テーパ面上の汚染物質膜を除去することにより、このテーパ面を介してMTJ素子30の強磁性層間のトンネルバリア膜等で生じるショートを抑制することができる。なお、MTJ素子30側面をイオンエッチングにより露出、クリーニングする際、下部配線28、およびハードマスク36は保護膜39で覆われているため、このイオンエッチングの工程でMTJ素子30側面へ膜状の被エッチング材料の付着が生じる場合でも、その被エッチング材料は保護膜39、すなわち絶縁物であるためショートの原因とはならない。

#### 【0129】

また、MTJ素子30側面上の保護膜39の膜厚は、バイアスパッタの条件を適切に選ぶことより、下部電極上の膜厚よりも減らせることができる。これにより、MTJ素子30側面のみが露出しているクリーニング時間、つまりプロセスウィンドウの幅をより広く取ることができる。以上のように、多くの実用的なMTJ素子30のテーパ角mtjの範囲において、MTJ素子側面の汚染物質膜を効果的に除去できることが分かる。

#### 【0130】

上記第2の実施の形態において、ハードマスク36のテーパ角をMTJ素子30の側壁のテーパ角よりも大きく形成することにより、高入射角度側で急速に低下するエッチレートの角度依存性により、ハードマスク側壁上の絶縁膜はエッチングされずに残り、MTJ素子の側壁の金属性汚染源の発生を防ぐことができている。それに対し、以下に説明するようにハードマスクのテーパ角をMTJ素子の側壁テーパ角よりも小さく形成しても良い。

#### 【0131】

次に、この発明に係る第3の実施の形態の磁気メモリ装置および磁気メモリ装置の製造方法について図19(a)乃至図20(c)を用いて以下説明する。なお、この実施の形態において、上述した第2の実施の形態と同一の部分には同一の符号を付してその詳細な説明を省略する。

#### 【0132】

まず、図19(a)において、図示しない基板上方に、下部電極28、磁気抵抗効果膜31、ハードマスク膜36Bおよびハードマスク37が順次形成されている。ここで、磁気抵抗効果膜31の上にハードマスク膜36Bを形成する為、材料にTaを用い、その膜厚は約100nmの厚さとなるようスパッタにより形成する。次に、このハードマスク膜36Bの上にハードマスク37用の絶縁膜を形成する。このハードマスク37用絶縁膜の材料にはSiO<sub>2</sub>を用い、その膜厚は約190nmの厚さとなるようスパッタにより形成する。その後、ハードマスク37用絶縁膜の上面にレジスト膜を堆積してパターニングし、レジストマスクを形成する。

#### 【0133】

ハードマスク37用の絶縁膜の上に堆積されたレジスト膜がパターニングされると、このレジストマスクを用いてハードマスク37用の絶縁膜はCHF<sub>3</sub>ガスを用いたRIEによりエッチングされる。ここで、エッチングする際は、膜厚190nmのハードマスク37用絶縁膜のエッチングの深さが約170nmで残留膜厚が20nmとなるように制御する。そして、ハードマスク37用の絶縁膜上のレジストパターンを剥離することで、図19(a)に示す形状のハードマスク37が形成される。

#### 【0134】

続いて、このように形成されたハードマスク37を用い、例えばイオンビームの電圧500V、イオンビームの電流量IB=250mA、イオン加速電圧VB=250V、入射角0°の条件でのArイオンビームエッチングにより、ハードマスク37およびハードマス

10

20

30

40

50

ク膜 36B をエッチングして、ハードマスク 37 の薄膜化した部分の下側のハードマスク 36B の残留膜厚が約 10 nm となるようエッチングする。この結果、図 19 (b) に示すように、ハードマスク 37 の形状がハードマスク膜 36B に転写され、ハードマスク 36 が形成される。

【0135】

このパターン転写工程の際、ハードマスク 37 を構成する  $\text{SiO}_2$  のエッチレートがハードマスク 36 を構成する Ta のそれより速いため、図 19 (b) に示したようにハードマスク 37 の厚み、面積が縮小する。その結果、ハードマスク 36 は例えば約  $60^\circ$  のテーパ角  $t$  を有する構造となる。

【0136】

次に、このように所定の形状に形成されたハードマスク 36 を用いて磁気抵抗効果膜 31 のエッチングが行なわれる。この磁気抵抗効果膜 31 のエッチングにより、磁気抵抗効果膜 31 がハードマスク 36 に対応した形状に分離され、図 20 (a) に示すように MTJ 素子 30 の形状にパターンニングされる。そして、ハードマスク 36 で覆われていない下部電極 28 上部は、オーバエッチングによりこの MTJ 素子 30 形成の際に削られ、下部電極 28 の上部には MTJ 素子 30 の下面より下がった凹部が形成される。

【0137】

この第 3 の実施形態において、図 20 (a) に示す前記 MTJ 素子 30 形成のためのエッチングは、ハードマスク 36 をマスクとし、Ar イオンビームエッチングを用いて行われる。この Ar イオンビームエッチングを行う際の条件は、例えばイオンビームの電圧 400 V、イオンビームの電流量  $I_B = 100 \text{ mA}$ 、イオン加速電圧  $V_B = 100 \text{ V}$ 、であり、基板法線となす入射角  $\theta$  は  $45^\circ$  程度に設定される。

【0138】

その後、図 20 (b) に示すように、下部電極 28、MTJ 素子 30、およびハードマスク 36 上全面に、例えば反応性スパッタにより絶縁膜としての保護膜 39 を堆積する。特に、保護膜 39 は、ハードマスク 36 の側面への被覆性を高めるため、バイアススパッタを行いながら、例えば  $\text{SiO}_2$  を用い膜厚約 80 nm に堆積する。次に、下部電極 28、MTJ 素子 30、およびハードマスク 36 の上面全体に対し、Ar イオンビームの入射角度  $\theta$  を  $0^\circ$  として Ar イオンビームエッチングを行う。

【0139】

この Ar イオンビームエッチングを行う際の条件は、例えばイオンビームの電圧 500 V、イオンビームの電流量  $I_B = 250 \text{ mA}$ 、イオン加速電圧  $V_B = 250 \text{ V}$ 、であり、基板法線となす入射角  $\theta$  は  $0^\circ$  に設定される。そして、保護膜 39 の  $\text{SiO}_2$  の膜厚がハードマスク 36 の上面および下部電極 28 上に 10 nm 程度残るように Ar イオンビームエッチングを行う。この絶縁膜堆積後のイオンビームエッチングの際に後述するように、MTJ 素子 30 の側壁のみが露出した状態でのイオンビームエッチングが行われることにより、その前の MTJ 素子形状形成のためのエッチングの際に付着した導電性の汚染物質膜が効果的に除去される。その後、ハードマスク 36 の上面および下部電極 28 上に保護膜 39 が残った状態で、図示しない層間絶縁膜が基板全面に形成される。

【0140】

保護膜 39 として用いた  $\text{SiO}_2$  に対するイオンエッチングの場合、 $\text{AlO}_x$  の場合と同様、スパッタリング効率が最大となるその表面に対する入射角度  $\theta$  は約  $60^\circ$  である。また、その入射角度  $\theta$  が  $60^\circ$  の場合と、入射角度  $\theta$  が  $0^\circ$  の場合とのエッチングレートの比は 2 : 1 である。これにより、図 20 (c) に示すように、MTJ 素子 30 側面の保護膜 39 が除去され、MTJ 素子 30 側面が露出する。つまり、エッチングレートの違いは、MTJ 素子 30 側面の保護膜 39 と下部電極 28 上の保護膜 39 との実効的なイオンビームの入射角度の相違によるものである。

【0141】

これにより、MTJ 素子 30 形成時の Ar イオンビームエッチングにより MTJ 素子 30 側面に再堆積された金属性の汚染物質膜を有効にエッチング除去することができ、MTJ

10

20

30

40

50

素子30の有する絶縁バリア層を跨ぎ強磁性層間等で生じるショートを抑制できる。また、下部電極28上には、堆積された絶縁性の保護膜39が残留するため、イオンビームエッチングによりMTJ素子30側面に付着した汚染物質膜をクリーニングする際に再飛散された汚染物質が付着しても、それによる悪影響を抑制することができる。また、保護膜39のエッチングにより飛散した保護膜物質も絶縁性であるから、たとえ上記のクリーニングの際にMTJ素子30の側面に再付着しても何らの問題も生じない。

#### 【0142】

なお、この第3の実施形態では、形成されたハードマスク36のテーパ角  $t$  は、MTJ素子30のテーパ角  $m t j$  と同等かそれ以下に形成される。一方、図18に示したように、保護膜39としての絶縁材料のピークの入射角度  $60^\circ$  より低い角度側でのエッチングレートの角度依存性は、ピーク角度  $60^\circ$  より高い角度側のそれよりもエッチングレート低下の程度が小さい。換言すると、両者におけるエッチングレートに大きな差がない。これにより、図20(c)に示した工程では、MTJ素子30の側面が露出したときにArイオンエッチングによりハードマスク36側面の一部も若干露出することが考えられる。

#### 【0143】

しかしながら、MTJ素子30形成時のイオンエッチングにおけるMTJ素子30側面における汚染物質膜の再付着の角度依存性を考慮すると、ハードマスク36の側面の延長線より外側、すなわちハードマスク36のイオンビームの照射面より  $180^\circ$  以上の方向にあるMTJ素子30側面に対しては、再付着する汚染物質量はゼロに近い。これにより、ハードマスク36側面からMTJ素子30側面への汚染物質膜の再付着は殆ど無視できる。

#### 【0144】

ここで、この第3の実施の形態および上記第2の実施の形態に係る、磁気メモリ装置の製造方法によれば、イオンエッチング時に付着したMTJ素子30側面の汚染物質膜をクリーニング工程において効果的に除去することができるが、この時、予めMTJ素子30のテーパ角  $m t j$  を第1の実施の形態におけると同様に  $60^\circ$  以下に形成し、導電性の汚染物質膜の付着を少なくしておくことにより初期不良の少ない、一層製品歩留まりの高い磁気メモリ装置を作製することができる。

#### 【0145】

なお、上述した実施の形態に限定されることなく、この発明の範囲内で種々変形可能である。例えば、上記保護膜39は、絶縁材料としての  $AlO_x$ 、 $SiO_2$  で形成したが下部電極28を構成する材料によりその材料を種々選択する必要がある。例えばTaを用い下部電極28を構成した場合は、保護膜39を過剰に酸化された  $AlO_x$  や、通常の  $SiO_2$  を用いて構成することは好ましくない。つまり、過剰に酸化された  $AlO_x$  や、通常の  $SiO_2$  が、酸化しやすいTaに接して多く存在すると、Taを酸化してしまう。したがって、このTaの酸化によりその導電性が失われ、下部電極としての金属の性質が一部失われるおそれがある。そのため、Taを用い下部電極28を構成した場合は、保護膜39としては、酸素を含まない  $SiN_x$  等の絶縁性窒化物か、Taよりも酸化しやすいAlの酸化物、特に過剰に酸素を含まない組成のものを用いて構成することが望ましい。

#### 【0146】

##### 【発明の効果】

以上詳述したようにこの発明によれば、初期不良がなく、製品歩留まりの高い良好な磁気メモリ装置の製造方法を提供することができる。

##### 【図面の簡単な説明】

【図1】この発明の第1の実施の形態の磁気メモリ装置におけるMTJ素子が形成された配線層の構造を示す断面図。

【図2】この発明の第1の実施の形態の磁気メモリ装置の構造を示す断面図。

【図3】図1、図2に示した磁気メモリ装置においてMTJ素子を形成する為の工程を詳細に示す断面図。

【図4】図3の工程に続く、磁気メモリ装置においてMTJ素子を形成する工程を詳細に

10

20

30

40

50

示す断面図。

【図5】図4の工程に続く、磁気メモリ装置においてMTJ素子を含む配線層を形成する工程を詳細に示す断面図。

【図6】図4に示したMTJ素子の形成工程を更に詳細に示す断面図。

【図7】図6に示すミリング工程に用いられるArイオンビームを生成するビーム源と基板との関係を示す概略図。

【図8】図6の工程におけるArイオンビームの入射角度を変えた場合の、形成されたMTJ素子の単位面積あたりの接合抵抗(RA)の累積度数分布を示す図。

【図9】Arイオンビームを基板に垂直に入射した場合のMTJ素子の形成工程を示す断面図。

10

【図10】イオンビームの入射角( )に対するスパッタリング効率の変化を示す図。

【図11】絶縁バリア層を跨ぐ側面の角度が夫々異なるMTJ素子を示す画像。

【図12】MTJ素子の絶縁バリア層を跨ぐ側面の角度の変化による磁気メモリ装置の不良率を示す図。

【図13】ハードマスク側面に傾斜がない状態でArイオンビームを斜入射することでMTJ素子が形成される場合の磁気メモリ装置の構造を示す断面図。

【図14】磁気抵抗効果膜からMTJ素子の分離後に基板に垂直の方向にArイオンビームを入射することで再エッチングが行なわれる状態を示す素子断面構造の図。

【図15】磁気抵抗効果膜からMTJ素子の分離後に下部電極の上面をハードマスクで覆った状態で垂直方向にArイオンビームを入射することで再エッチングが行なわれる状態を示す素子断面構造の図。

20

【図16】この発明の第2の実施の形態の磁気メモリ装置においてMTJ素子を形成する為の工程を説明するための素子断面図。

【図17】図16の工程に続く、磁気メモリ装置においてMTJ素子を形成する工程を詳細に示す断面図。

【図18】イオンビームの入射角( )に対する絶縁材料のエッチングレートの変化を示す図。

【図19】この発明の第3の実施の形態の磁気メモリ装置においてMTJ素子を形成する為の工程を詳細に示す断面図。

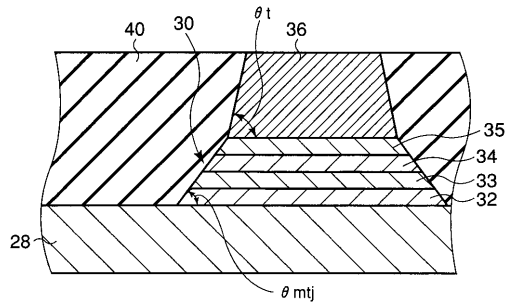
【図20】図19の工程に続く、磁気メモリ装置においてMTJ素子を形成する工程を詳細に示す断面図。

30

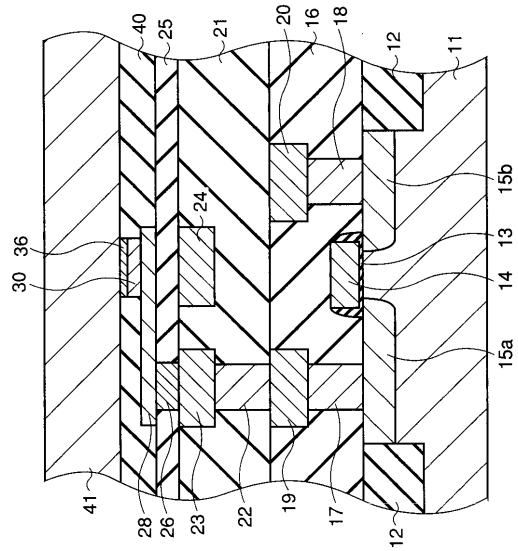
【符号の説明】

16、21、25、40...層間絶縁膜, 17、18、22、26...コンタクト, 19、20、23、24、28、41...配線, 30...MTJ素子, 32...反強磁性層, 33、35...強磁性層, 34...絶縁バリア層, 36...ハードマスク, 39...保護膜

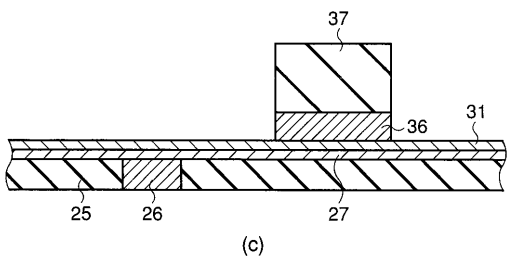
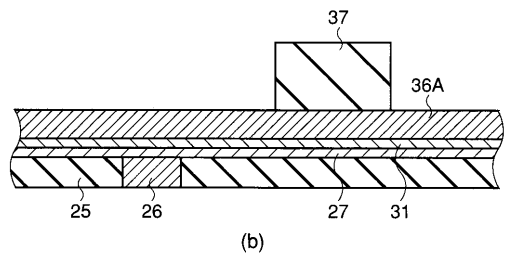
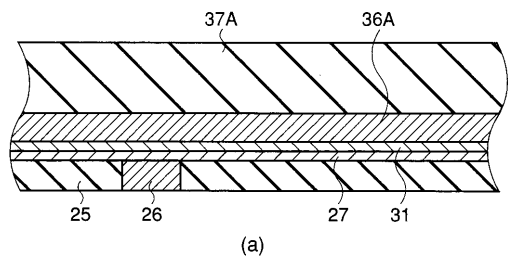
【図 1】



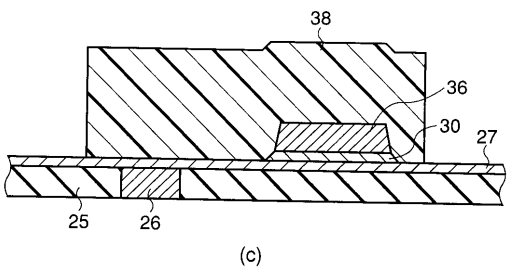
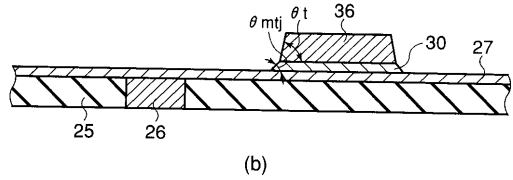
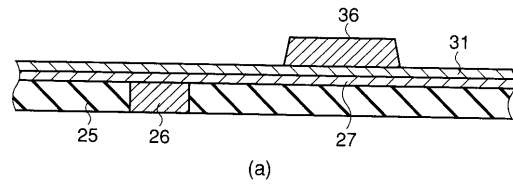
【図 2】



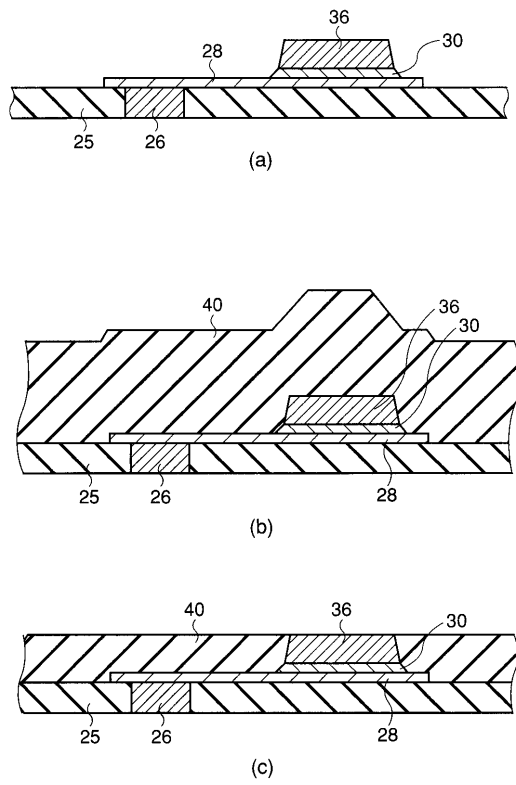
【図 3】



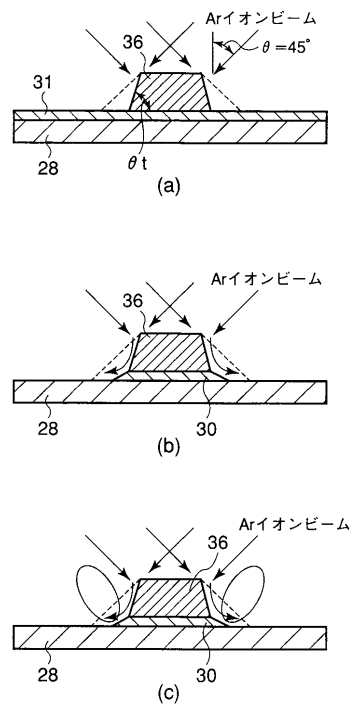
【図 4】



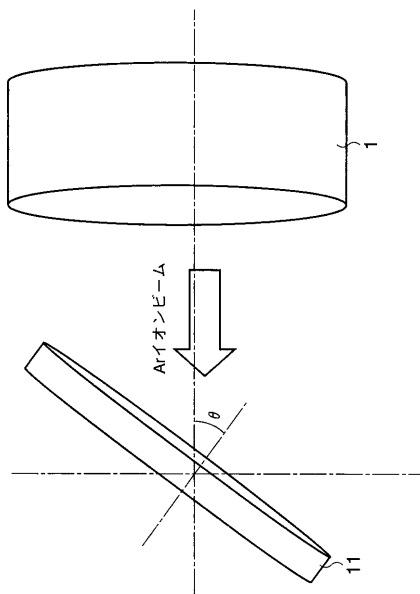
【図5】



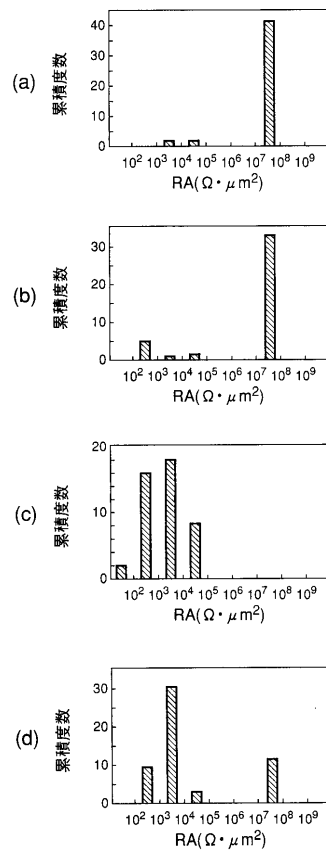
【図6】



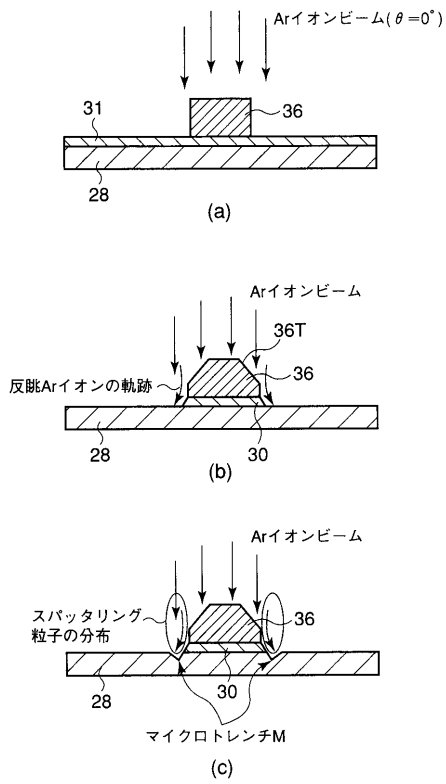
【図7】



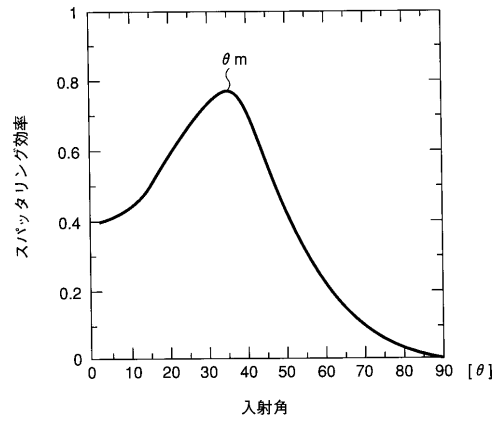
【図8】



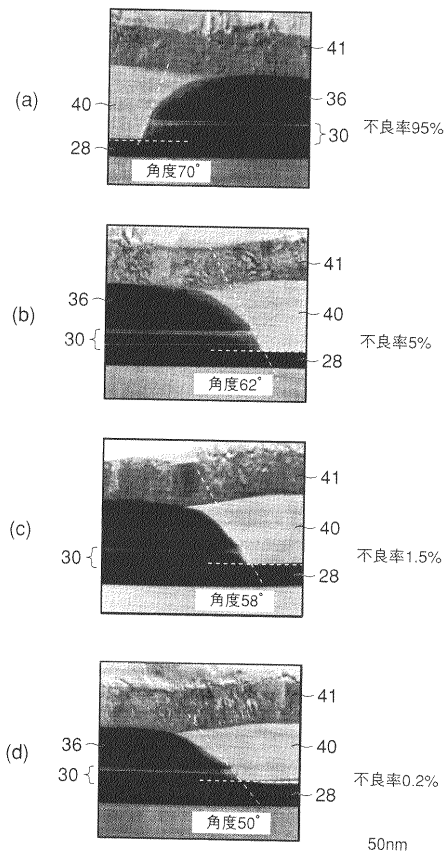
【図9】



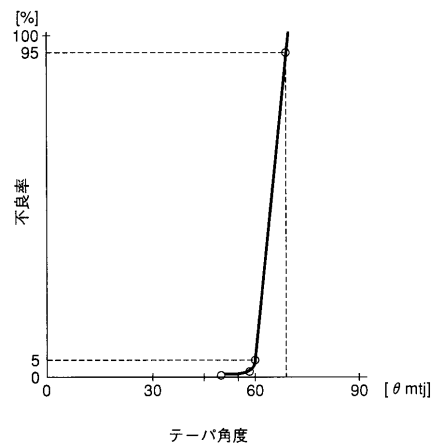
【図10】



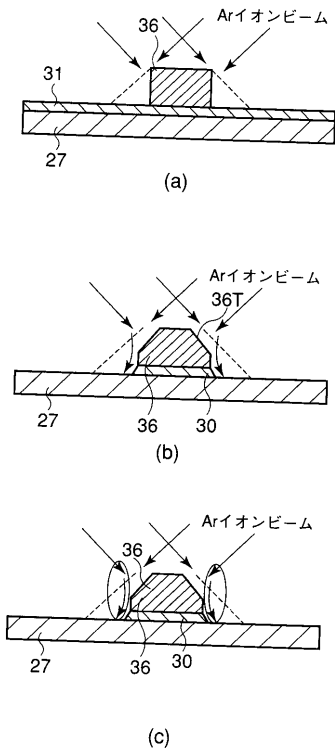
【図11】



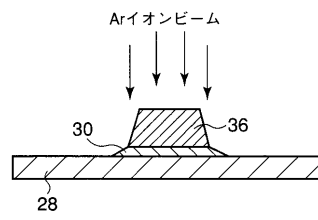
【図12】



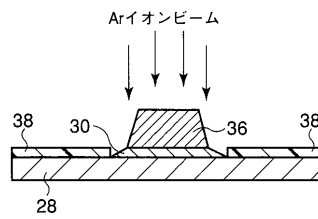
【図13】



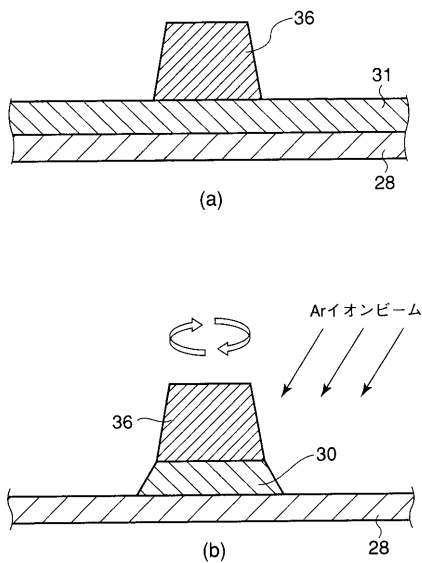
【図14】



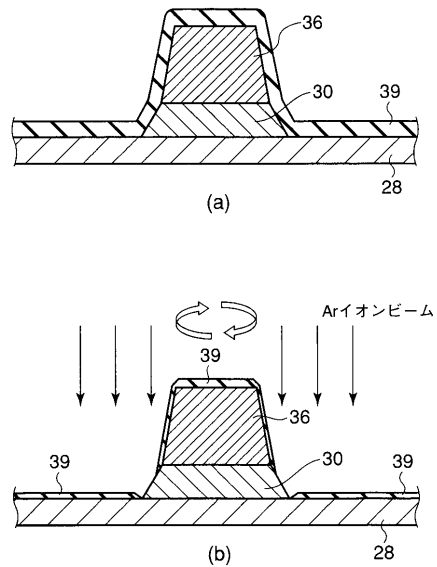
【図15】



【図16】

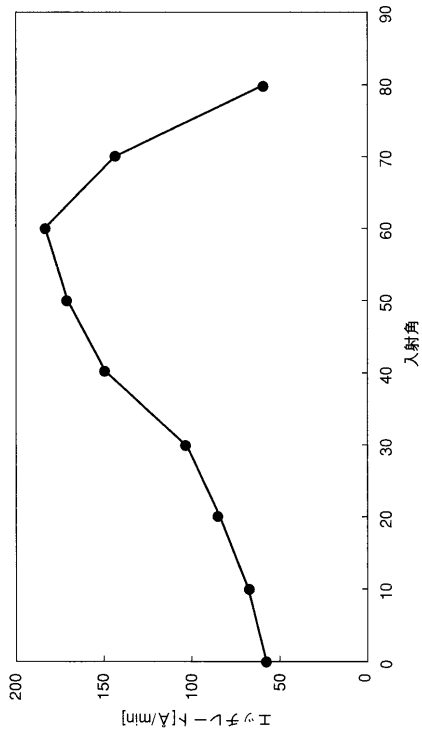


【図17】

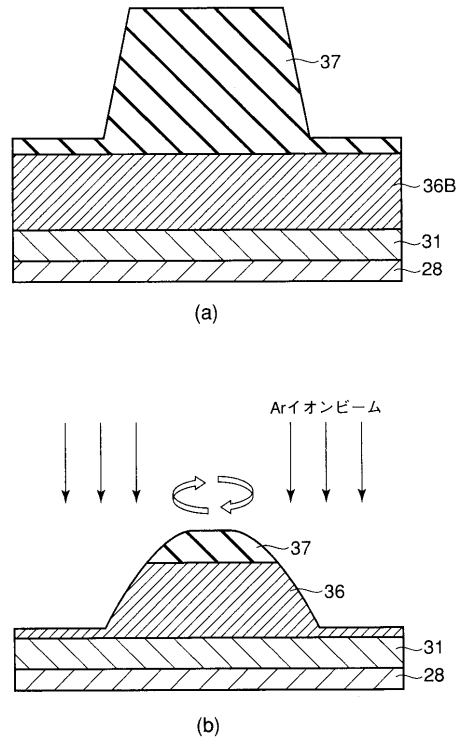




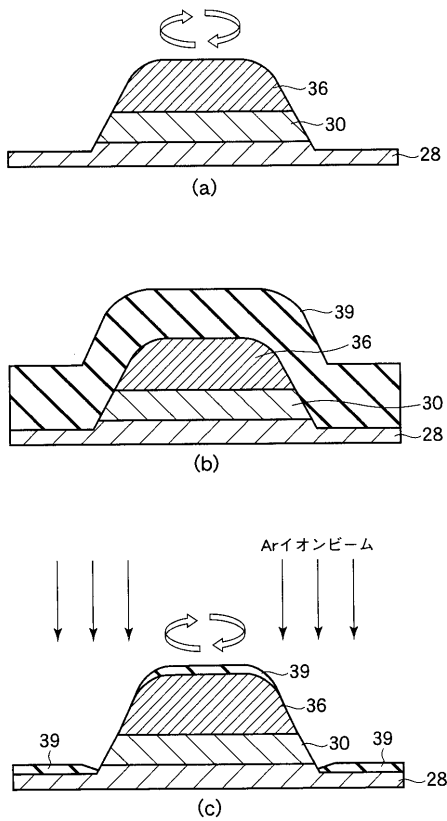
【図18】



【図19】



【図20】



---

フロントページの続き

- (72)発明者 中島 健太郎  
神奈川県横浜市磯子区新杉田町 8 番地 株式会社東芝横浜事業所内
- (72)発明者 天野 実  
神奈川県川崎市幸区小向東芝町 1 番地 株式会社東芝研究開発センター内
- (72)発明者 上田 知正  
神奈川県川崎市幸区小向東芝町 1 番地 株式会社東芝研究開発センター内
- (72)発明者 高橋 茂樹  
神奈川県川崎市幸区小向東芝町 1 番地 株式会社東芝研究開発センター内

審査官 柴山 将隆

- (56)参考文献 特開 2 0 0 3 - 1 1 0 1 6 2 ( J P , A )  
特開 2 0 0 3 - 1 7 4 2 1 5 ( J P , A )  
特開 2 0 0 2 - 1 1 1 0 9 6 ( J P , A )

(58)調査した分野(Int.Cl. , D B 名)

H01L 21/8246  
H01L 27/105  
H01L 43/08  
H01L 43/12