



(12) 发明专利申请

(10) 申请公布号 CN 102097924 A

(43) 申请公布日 2011.06.15

(21) 申请号 201110036242.2

(22) 申请日 2011.02.11

(71) 申请人 华为技术有限公司

地址 518129 广东省深圳市龙岗区坂田华为
总部办公楼

(72) 发明人 周涛

(74) 专利代理机构 深圳市深佳知识产权代理事

务所(普通合伙) 44285

代理人 彭愿洁 李文红

(51) Int. Cl.

H02M 1/088(2006.01)

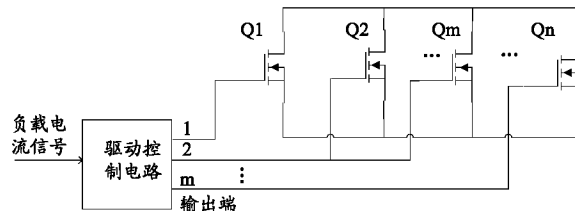
权利要求书 2 页 说明书 5 页 附图 3 页

(54) 发明名称

一种并联同步整流管的驱动控制电路和开关电源

(57) 摘要

本发明公开了一种并联同步整流管的驱动控制电路,用于驱动及控制N个并联的同步整流管,N为正整数,该驱动控制电路具有用于获取负载电流信号的输入端和用于输出驱动信号的M个输出端,M为大于1但不大于N的正整数,M个输出端与N个同步整流管的驱动极连接,其中,每个同步整流管的驱动极与一个输出端连接,且每个输出端与至少一个同步整流管的驱动极连接,驱动控制电路根据负载电流信号的大小控制N个并联的同步整流管导通的个数。本发明实施例还提供相应的开关电源。本发明实施例提供的驱动控制电路能够根据负载的变化自适应调整导通的同步整流管的个数,从而实现既满足应用需要,又能降低在小负载场景下的驱动损耗,提高轻载效率。



1. 一种并联同步整流管的驱动控制电路,用于驱动及控制N个并联的同步整流管,N为正整数,其特征在于:

该驱动控制电路具有用于获取负载电流信号的输入端和用于输出驱动信号的M个输出端,M为大于1但不大于N的正整数,所述M个输出端与所述N个并联的同步整流管的驱动极连接,其中,每个同步整流管的驱动极与驱动控制电路的一个输出端连接,且驱动控制电路的每个输出端与至少一个同步整流管的驱动极连接,所述驱动控制电路根据所述负载电流信号的大小调节所述M个输出端所输出的有效驱动信号的个数,以控制所述N个并联的同步整流管导通的个数。

2. 根据权利要求1所述的驱动控制电路,其特征在于:

所述驱动控制电路根据所述负载电流信号的大小决定输出有效驱动信号的输出端的个数,从而控制导通的同步整流管的个数。

3. 根据权利要求2所述的驱动控制电路,其特征在于:

在所述负载电流信号增大时,所述驱动控制电路增加输出有效驱动信号的输出端的个数;

在所述负载电流信号减小时,所述驱动控制电路减少输出有效驱动信号的输出端的个数。

4. 根据权利要求1至3中任一项所述的驱动控制电路,其特征在于,所述驱动控制电路包括:与所述N个并联的同步整流管连接的驱动电路,以及与所述驱动电路连接的控制电路;

所述控制电路,包括所述用于获取负载电流信号的输入端,还包括用于输出控制信号的M个信号输出端,该控制电路用于根据所述负载电流信号的大小决定输出有效控制信号的信号输出端的个数;

所述驱动电路,包括所述用于输出驱动信号的M个输出端,还包括与所述控制电路的M个信号输出端连接的M个信号输入端,该驱动电路用于将所述控制信号放大以产生驱动信号。

5. 根据权利要求4所述的驱动控制电路,其特征在于,所述控制电路包括:数字控制器。

6. 根据权利要求5所述的驱动控制电路,其特征在于,所述数字控制器的信号输出端输出的控制信号包括:脉冲宽度调制PWM信号,或者高低电平逻辑信号。

7. 根据权利要求6所述的驱动控制电路,其特征在于:

所述M个信号输出端均为PWM信号输出端。

8. 根据权利要求6所述的驱动控制电路,其特征在于:

所述M个信号输出端包括M减去K个PWM信号输出端和K个高低电平逻辑信号输出端,K为小于M的正整数,其中,任一个高低电平逻辑信号输出端输出的高低电平逻辑信号能够与PWM信号通过与门相与后另外产生一个PWM信号。

9. 一种开关电源,包括:N个并联的同步整流管以及用于驱动及控制所述N个并联的同步整流管的驱动控制电路,N为正整数,其特征在于:

所述驱动控制电路具有用于获取负载电流信号的输入端和用于输出驱动信号的M个输出端,M为大于1但不大于N的正整数,所述M个输出端与所述N个并联的同步整流管的

驱动极连接,其中,每个同步整流管的驱动极与驱动控制电路的一个输出端连接,且驱动控制电路的每个输出端与至少一个同步整流管的驱动极连接,所述驱动控制电路根据所述负载电流信号的大小调节所述 M 个输出端所输出的有效驱动信号的个数,以控制所述 N 个并联的同步整流管导通的个数。

10. 根据权利要求 9 所述的开关电源,其特征在于:

所述驱动控制电路根据所述负载电流信号的大小决定输出有效驱动信号的输出端的个数,从而控制导通的同步整流管的个数。

11. 根据权利要求 10 所述的开关电源,其特征在于:

在所述负载电流信号增大时,所述驱动控制电路增加输出有效驱动信号的输出端的个数;

在所述负载电流信号减小时,所述驱动控制电路减少输出有效驱动信号的输出端的个数。

12. 根据权利要求 10 至 11 中任一项所述的开关电源,其特征在于,所述驱动控制电路包括:与所述 N 个并联的同步整流管连接的驱动电路,以及与所述驱动电路连接的控制电路;

所述控制电路,包括所述用于获取负载电流信号的输入端,还包括用于输出控制信号的 M 个信号输出端,该控制电路用于根据所述负载电流信号的大小决定输出有效控制信号的信号输出端的个数;

所述驱动电路,包括所述用于输出驱动信号的 M 个输出端,还包括与所述控制电路的 M 个信号输出端连接的 M 个信号输入端,该驱动电路用于将所述控制信号放大以产生驱动信号。

一种并联同步整流管的驱动控制电路和开关电源

技术领域

[0001] 本发明涉及同步整流技术领域,具体涉及一种并联同步整流管的驱动控制电路和开关电源。

背景技术

[0002] 同步整流(Synchronous Rectification,SR)技术广泛应用于开关电源中,以提高开关电源的效率。同步整流技术通过采用通态电阻极低的专用功率金属氧化层半导体场效应晶体管(Metal Oxide Semiconductor Field Effect Transistor, MOSFET)作为同步整流管,来取代整流二极管以降低整流导通损耗。为满足大功率和大电流的应用场景,并减小损耗,出现了同步整流管多管并联的应用。图1为同步整流管三管并联的示意图。

[0003] 请参考图2,现有的同步整流管并联使用时,同步整流管Q1到Qn的驱动极即栅极连接在一起,与驱动电路的一个输出端连接。驱动电路输出一个驱动信号来控制所有的同步整流管,因而多个并联的同步整流管的状态只有两种:全通或全断。

[0004] 轻载时,若多个并联的同步整流管从全通切换到全断,开关电源从连续工作状态切换到非连续工作状态,会导致开关电源动态响应慢,输出易产生过冲。负载加大时,若多个并联的同步整流管从全断切换到全通,则会导致开关电源的输出产生跌落。为了避免这种切换带来的问题,实际应用中同步整流管一般工作在全通状态。因而,开关电源在负载很小的应用场景中驱动损耗大,效率低,不能针对负载状况实现效率优化。

发明内容

[0005] 本发明实施例提供一种并联同步整流管的驱动控制电路和开关电源,以实现根据负载的变化自适应调整导通的同步整流管的个数。

[0006] 一种并联同步整流管的驱动控制电路,用于驱动及控制N个并联的同步整流管,N为正整数,该驱动控制电路具有用于获取负载电流信号的输入端和用于输出驱动信号的M个输出端,M为大于1但不大于N的正整数,所述M个输出端与所述N个并联的同步整流管的驱动极连接,其中,每个同步整流管的驱动极与驱动控制电路的一个输出端连接,且驱动控制电路的每个输出端与至少一个同步整流管的驱动极连接,所述驱动控制电路根据所述负载电流信号的大小调节所述M个输出端所输出的有效驱动信号的个数,以控制所述N个并联的同步整流管导通的个数。

[0007] 一种开关电源,包括:N个并联的同步整流管以及用于驱动及控制所述N个并联的同步整流管的驱动控制电路,N为正整数;

[0008] 所述驱动控制电路具有用于获取负载电流信号的输入端和用于输出驱动信号的M个输出端,M为大于1但不大于N的正整数,所述M个输出端与所述N个并联的同步整流管的驱动极连接,其中,每个同步整流管的驱动极与驱动控制电路的一个输出端连接,且驱动控制电路的每个输出端与至少一个同步整流管的驱动极连接,驱动控制电路根据所述负载电流信号的大小调节所述M个输出端所输出的有效驱动信号的个数,以控制所述N个并

的同步整流管导通的个数。

[0009] 本发明实施例提供的驱动控制电路采用输入端连接负载电流信号,输出端则输出 M 个控制信号以控制 N 个并联的同步整流管的技术方案,能够根据负载的变化自适应调整导通的同步整流管的个数,使同步整流管部分导通,从而实现既满足应用需要,又能降低在小负载场景下的驱动损耗,提高轻载效率。

附图说明

- [0010] 图 1 是现有的同步整流管三管并联的示意图 ;
[0011] 图 2 是现有的并联同步整流管的驱动控制电路的示意图 ;
[0012] 图 3 是本发明一个实施例并联同步整流管的驱动控制电路的示意图 ;
[0013] 图 4 是本发明另一个实施例并联同步整流管的驱动控制电路的示意图 ;
[0014] 图 5 是本发明又一个实施例并联同步整流管的驱动控制电路的示意图 ;
[0015] 图 6 是本发明实施例中高低电平逻辑信号与 PWM 信号相与的示意图。

具体实施方式

[0016] 本发明实施例提供一种并联同步整流管的驱动控制电路,采用由输入端连接负载电流信号, M 个输出端来输出 M 个控制信号以控制 N 个并联的同步整流管的技术方案,能够根据负载的变化自适应调整导通的同步整流管的个数,使同步整流管部分导通,从而实现既满足应用需要,又能降低在小负载场景下的驱动损耗,提高轻载效率。本发明实施例还提供相应的开关电源。以下分别进行说明。

[0017] 请参考图 3,本发明实施例提供一种并联同步整流管的驱动控制电路,用于驱动及控制 N 个并联的同步整流管 Q1、Q2、...、Qn, N 为正整数,该驱动控制电路具有用于获取负载电流信号的输入端和用于输出驱动信号的 M 个输出端, M 为大于 1 但不大于 N 的正整数, M 个输出端与 N 个并联的同步整流管的驱动极连接,其中,每个同步整流管的驱动极与驱动控制电路的一个输出端连接,且驱动控制电路的每个输出端与至少一个同步整流管的驱动极连接,驱动控制电路根据负载电流信号的大小调节 M 个输出端所输出的有效驱动信号的个数,以控制 M 个并联的同步整流管导通的个数。

[0018] 本发明实施例的驱动控制电路,其输入端连接负载电流信号,是一种自适应的驱动控制电路,并且通过提供 M 个输出端以输出 M 个驱动信号来控制 N 个同步整流器,可以根据负载的变化自适应调整导通的同步整流管的个数,使得步整流管部分导通,从而实现既满足应用需要,又能降低在小负载场景下的驱动损耗,提高轻载效率。

[0019] 其中,同步整流管可以是 MOSFET,其驱动极是 MOSFET 的栅极。

[0020] 本发明实施例中将驱动控制电路的 M 个输出端与 N 个同步整流管的驱动极连接,达到采用 M 个驱动信号来控制 N 个同步整流管的目的,其连接方式可以有多种,下面举例说明 :

[0021] 在 N 为 2 时,可以取 M 为 2。即采用两个驱动信号分别控制两个同步整流管,从而可以实现两个同步整流管的全通,全断,或者其中一个导通。

[0022] 在 N 为 3 时,可以取 M 为 2。以其中一个驱动信号控制一个同步整流管,而以另一个驱动信号控制另外两个同步整流管,可以实现三个同步整流管的全通,全断,其中一个导

通或者其中两个导通。当然,取 M 为 3,以一个控制信号控制一个同步整流管,也可以实现上述效果。

[0023] 在 N 为 4 或者大于 4 时, M 可选的值更多,连接方式也可以有更多。

[0024] 可见,对于每一个 N 值, M 都可以有 1 个或多个取值, M 最小可以为 2 最大可以为 N ,因而可以有多种连接方式,只要满足:每个同步整流管的驱动极与驱动控制电路的一个输出端连接,且驱动控制电路的每个输出端与至少一个同步整流管的驱动极连接即可。本实施例对于具体的连接方式不做限定。

[0025] 本发明实施例中,驱动控制电路的输入端获取的负载电流信号反映应用场景中负载的大小。因而,驱动控制电路可以根据负载电流信号的大小决定输出有效驱动信号的输出端的个数,其中有效驱动信号是指能够使同步整流管导通的信号,从而可以控制导通的同步整流管的个数,做到既满足应用需要,又能平衡导通损耗和驱动损耗,达成最优效率。例如,在负载电流信号增大时,说明需要较多的 MOSFET 导通才能满足需要,此时可以增加输出有效驱动信号的输出端的个数;在负载电流信号减小时,说明需要较少的 MOSFET 导通即可满足需要,此时可以减少输出有效驱动信号的输出端的个数。从而可以在不同负载时,导通不同个数的 MOSFET,使得驱动损耗和导通损耗达到平衡,做到既满足应用需要,又能降低在小负载场景下的驱动损耗,提高轻载效率,从而提高工作效率,并保证输出响应正常。

[0026] 请参考图 4,本发明另一个实施例中,驱动控制电路可以包括:与 N 个并联的同步整流管连接的驱动电路 200,以及与驱动电路 200 连接的控制电路 100。

[0027] 控制电路 100,包括用于获取负载电流信号的输入端,还包括用于输出控制信号的 M 个信号输出端,该控制电路 100 用于根据负载电流信号的大小决定输出有效控制信号的信号输出端的个数。可以根据负载电流信号的大小线性增减输出有效控制信号的信号输出端的个数,例如假设最大负载电流信号为 A ,则可以在负载电流信号每减小 A/M 时,减少一个输出有效控制信号的信号输出端;在负载电流信号每增大 A/M 时,增加一个输出有效控制信号的信号输出端。

[0028] 驱动电路 200,包括用于输出驱动信号的 M 个输出端,还包括与控制电路的 M 个信号输出端一一对应连接的 M 个信号输入端,该驱动电路 200 用于将控制信号放大以产生驱动信号。其中,有效控制信号可以经驱动电路 200 生成相应的有效驱动信号。

[0029] 控制电路 100 可以是数字控制器,其输出的控制信号可以是脉冲宽度调制 (Pulse Width Modulation, PWM) 信号, PWM 信号具体为周期性的方波信号。数字控制器包括依次连接的模数转换器、信号处理和脉宽调制器,它通过模数转换器获取负载电流信号,通过信号处理和脉宽调制器输出设定占空比的 PWM 信号。需要说明的是,本实施例中的控制电路不限于使用数字控制器,也可以使用模拟控制器等。驱动电路 200 可以将控制电路 100 输出的 PWM 信号进行放大,使信号的电压增大到足够驱动同步整流管的程度。

[0030] 本实施例中,数字控制器的 M 个信号输出端可以全部是 PWM 信号输出端。数字控制器可以根据负载电流信号的大小决定这 M 个信号输出端全部或者部分输出 PWM 信号,从而控制同步流整流管全部或部分导通。

[0031] 具体应用中,在满载时,数字控制器通过 M 个信号输出端输出 M 个 PWM 信号 PWM1、PWM2、...、PWM m ,以控制 N 个同步整流管全通。在负载电流信号减小时,可以减少输出 PWM 信号的信号输出端的个数,例如,仅输出 L 个 PWM 信号, L 为小于 M 的正整数,而两外 M 减 L

个 PWM 信号输出端则输出零,从而实现 L 个 PWM 信号对应的同步整流管导通,而另一部分同步整流管关断;当然,在负载电流信号增大时,也可以增加输出 PWM 信号的信号输出端的个数,使导通的同步整流管增加。从而实现自适应的同步整流管开关控制。

[0032] 请参考图 5,在上一实施例的基础上,本发明的又一个实施例中:

[0033] 数字控制器的 M 个输出端可以包括 M 减去 K 个 PWM 信号输出端和 K 个高低电平逻辑信号输出端,K 为小于 M 的正整数。高低电平逻辑信号输出端用于输出高低电平逻辑信号 S_x 。该高低电平逻辑信号 S_x 由数字控制器的通用 IO 接口 (General Purpose IO Ports, GPIO) 产生,可以是普通的非周期性的逻辑信号,例如可以是一个持续的高电平信号。由于高低电平逻辑信号 S_x 不一定是有效的控制信号,因此需要将高低电平逻辑信号与 PWM 信号通过与门相与后产生一个 PWM 信号作为有效的控制信号。请参考图 6,任一个高低电平逻辑信号输出端输出的高低电平逻辑信号能够与一个 PWM 信号输出端输出的 PWM 信号通过与门相与后另外产生一个 PWM 信号。数字控制器可以根据负载电流信号的大小决定输出有效控制信号的信号输出端的个数。

[0034] 具体应用中:在需要输出有效控制信号的信号输出端的个数 P 小于 M 减 K 时,可以利用 M 减 K 个 PWM 信号直接输出 P 个 PWM 信号;在需要输出有效控制信号的信号输出端的个数 P 大于 M 减 K 时,可以利用 M 减 K 个 PWM 信号输出端直接输出 M 减 K 个 PWM 信号,其它的有效控制信号由 P 减 (M 减 K) 个高低电平逻辑信号输出端输出高低电平逻辑信号,这 P 减 (M 减 K) 个高低电平逻辑信号分别与 PWM 信号通过与门相与后产生另外 P 减 (M 减 K) 个 PWM 信号,从而最终产生 P 个有效地 PWM 信号作为控制信号。

[0035] 特别是在满载时,可以直接输出 M 减 K 个有效 PWM 信号,以及 K 个有效高低电平逻辑信号 S_1 、 S_2 、..... S_k ,这 K 个高低电平逻辑信号分别与 M 减 K 个 PWM 信号中的一个或多个 PWM 信号通过与门相与后产生 K 个 PWM 信号,从而最终输出 M 个 PWM 信号 PWM1、PWM2.....PWMm,以控制 N 个同步整流管全通。

[0036] 在负载电流信号减小时,可以减少输出有效 S_x 信号的信号输出端的个数,通过将若干个 S_x 信号置为零,可以实现 N 个同步整流管中部分导通,而为零的 S_x 信号对应的同步整流管则关断;当然,在负载电流信号增大时,也可以增加输出有效 S_x 信号的信号输出端的个数,使导通的同步整流管增加。从而实现自适应的同步整流管开关控制。

[0037] 由于数字控制器输出高低电平逻辑信号 S_x 比输出 PWM 信号更容易实现,因而本实施例中数字控制器通过将输出的 K 个高低电平逻辑信号 S_x 和 PWM 信号相与后再产生 K 个 PWM 信号的方案,相对于前一实施例的方案更容易实现,能够减轻数字控制器的负荷,降低数字控制器的复杂度。

[0038] 本发明实施例还提供一种开关电源,包括:N 个并联的同步整流管以及用于驱动及控制 N 个并联的同步整流管的驱动控制电路,N 为正整数;

[0039] 该驱动控制电路具有用于获取负载电流信号的输入端和用于输出驱动信号的 M 个输出端,M 为大于 1 但不大于 N 的正整数,M 个输出端与 N 个并联的同步整流管的驱动极连接,其中,每个同步整流管的驱动极与驱动控制电路的一个输出端连接,且驱动控制电路的每个输出端与至少一个同步整流管的驱动极连接,驱动控制电路根据负载电流信号的大小调节 M 个输出端所输出的有效驱动信号的个数,以控制 N 个并联的同步整流管全部或部分导通。

[0040] 其中,驱动控制电路可以根据负载电流信号的大小决定输出有效驱动信号的输出端的个数,从而控制导通的同步整流管的个数。

[0041] 进一步的,在负载电流信号增大时,驱动控制电路可以增加输出有效驱动信号的输出端的个数;在负载电流信号减小时,驱动控制电路可以减少输出有效驱动信号的输出端的个数。

[0042] 更进一步的,驱动控制电路可以包括:与N个并联的同步整流管连接的驱动电路,以及与驱动电路连接的控制电路;

[0043] 控制电路,包括用于获取负载电流信号的输入端,还包括用于输出控制信号的M个信号输出端,该控制电路用于根据负载电流信号的大小决定输出有效控制信号的信号输出端的个数;

[0044] 驱动电路,包括用于输出驱动信号的M个输出端,还包括与控制电路的M个信号输出端连接的M个信号输入端,该驱动电路用于将控制信号放大以产生驱动信号。

[0045] 本发明实施例提供的开关电源,可以根据负载的变化自适应调整导通的同步整流管的个数,实现同步整流管的部分导通,从而提高效率。

[0046] 以上对本发明实施例所提供的并联同步整流管的驱动控制电路以及开关电源进行了详细介绍,本文中应用了具体个例对本发明的原理及实施方式进行了阐述,以上实施例的说明只是用于帮助理解本发明的方法及其核心思想,不应理解为对本发明的限制。

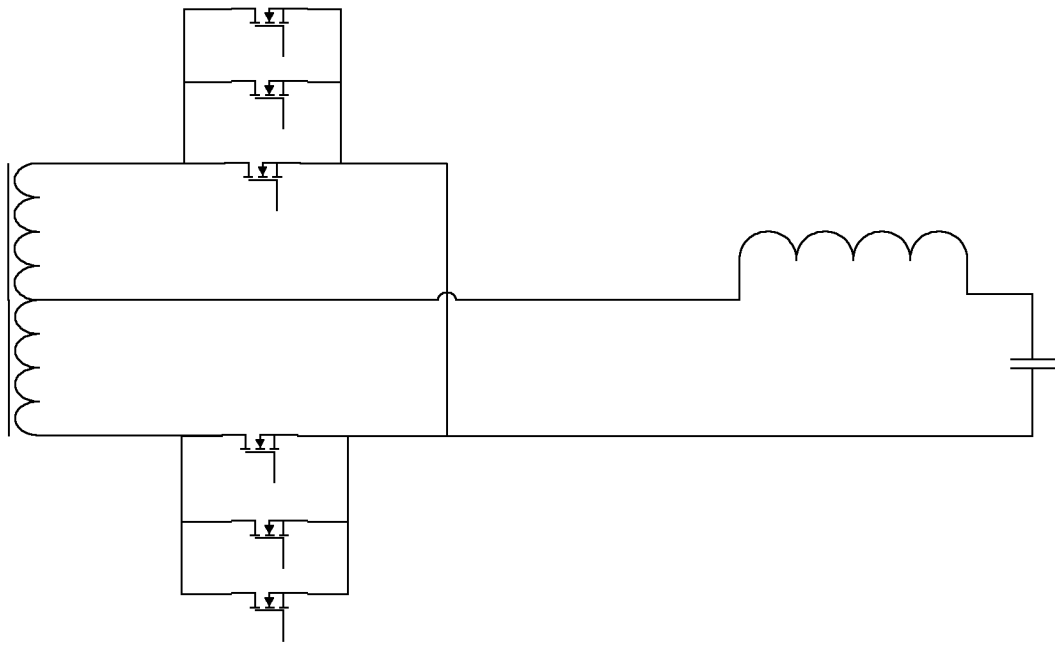


图 1

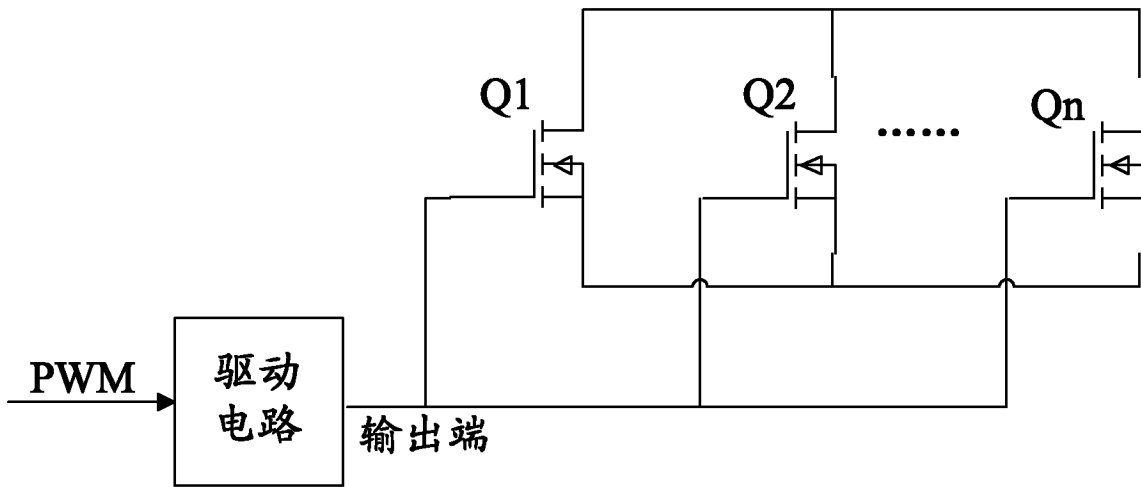


图 2

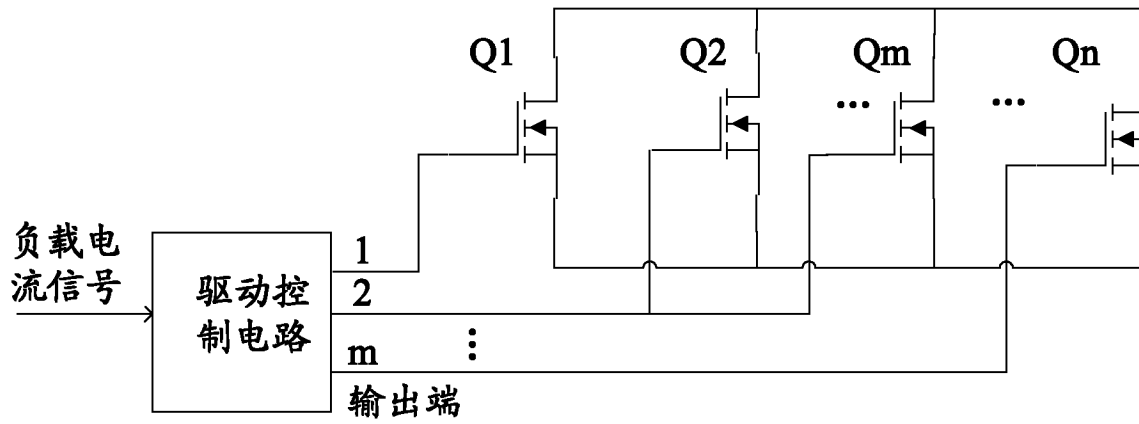


图 3

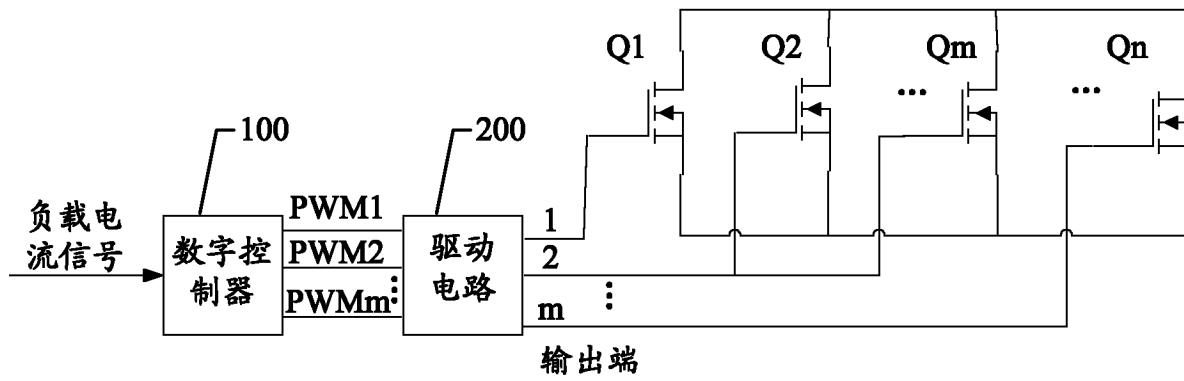


图 4

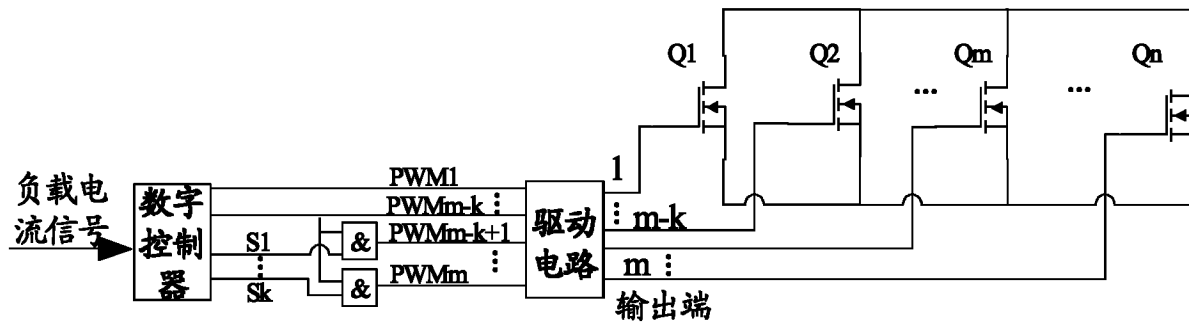


图 5

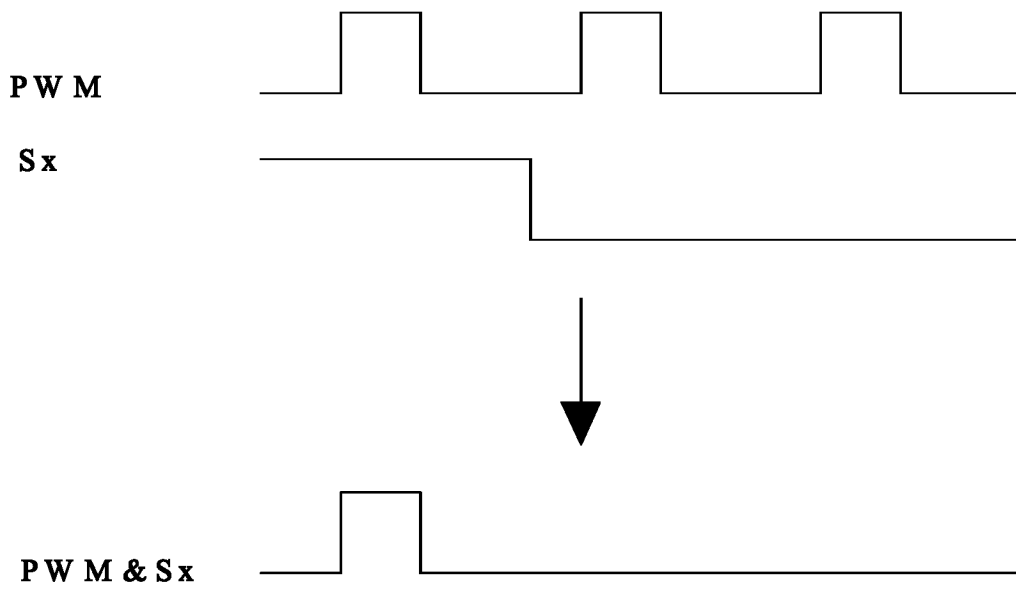


图 6