

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2015-26724

(P2015-26724A)

(43) 公開日 平成27年2月5日(2015.2.5)

(51) Int.Cl.
H01L 23/04 (2006.01)

F I
H01L 23/04

テーマコード (参考)

E

審査請求 未請求 請求項の数 7 O L (全 12 頁)

(21) 出願番号 特願2013-155619 (P2013-155619)
(22) 出願日 平成25年7月26日 (2013.7.26)

(71) 出願人 000002130
住友電気工業株式会社
大阪府大阪市中央区北浜四丁目5番33号
(74) 代理人 110001195
特許業務法人深見特許事務所
(72) 発明者 杉村 貴弘
大阪市此花区島屋一丁目1番3号 住友電気工業株式会社大阪製作所内
(72) 発明者 野津 浩史
大阪市此花区島屋一丁目1番3号 住友電気工業株式会社大阪製作所内

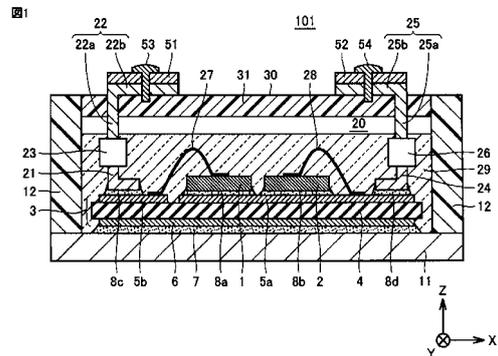
(54) 【発明の名称】 半導体モジュール

(57) 【要約】

【課題】 はんだ接続の信頼性の低下を抑制可能な半導体モジュールを提供する。

【解決手段】 半導体モジュール101は、半導体チップ1、2と、基板3と、筐体と、第1導出端子21、24と、第2導出端子22、25と、接続部23、26とを備える。基板3は、半導体チップ1、2を搭載する。筐体は、基板3を収容する。第1導出端子21、24は、基板3に搭載され、基板3の主表面と交差する方向に延びる。第2導出端子22、25は、基板3から上記の方向に見て基板3に対して第1導出端子21、24よりも遠い側に設けられる。接続部23、26は、筐体の内部に設けられ、それぞれ第2導出端子22、25を第1導出端子21、24と電気的に接続する。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

半導体チップと、
前記半導体チップを搭載する基板と、
前記基板を収容する筐体と、
前記基板に搭載され、前記基板の主表面と交差する方向に延びる第 1 導出端子と、
前記基板から前記方向に見て前記基板に対して前記第 1 導出端子よりも遠い側に設けられる第 2 導出端子と、
前記筐体の内部に設けられ、前記第 2 導出端子を前記第 1 導出端子と電気的に接続するための接続部とを備える、半導体モジュール。

10

【請求項 2】

前記筐体は、前記基板の主表面と対向する面に開口を有し、
前記半導体モジュールは、前記開口に設けられる蓋体をさらに備え、
前記第 2 導出端子は、前記蓋体と一体的に設けられる、請求項 1 に記載の半導体モジュール。

【請求項 3】

前記接続部は、前記蓋体と一体的に設けられる、請求項 2 に記載の半導体モジュール。

【請求項 4】

前記第 2 導出端子は、前記筐体の外部へ引き出される引出部を含み、
前記半導体モジュールを前記方向に沿って平面視した場合に、前記第 2 導出端子は、前記引出部が前記第 1 導出端子とずれるように構成される、請求項 1 から請求項 3 のいずれか 1 項に記載の半導体モジュール。

20

【請求項 5】

前記接続部は、ソケットを含む、請求項 1 から請求項 4 のいずれか 1 項に記載の半導体モジュール。

【請求項 6】

前記接続部は、前記第 2 導出端子に設けられる、請求項 1 から請求項 5 のいずれか 1 項に記載の半導体モジュール。

【請求項 7】

前記半導体チップは、ワイドバンドギャップ半導体を含む、請求項 1 から請求項 6 のいずれか 1 項に記載の半導体モジュール。

30

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、半導体モジュールに関し、特に、半導体モジュールの基板に搭載される導出端子の構造に関する。

【背景技術】

【0002】

半導体モジュールは、一般的に、基板と、半導体チップと、導出端子と、筐体（ケース）とを備えている。基板は、筐体の底部を構成するベースにはんだ等の導電性接着剤（以下では、代表的に「はんだ」として説明する。）によって固定される。半導体チップおよび導出端子は、基板に搭載され、はんだによって基板に固定される。導出端子は、基板から筐体の外部へ延びる。半導体チップと導出端子とは、ボンディングワイヤによって電気的に接続される。非特許文献 1 には、このような構成を有する半導体モジュールが記載されている（非特許文献 1 の p 60 等参照）。

40

【先行技術文献】

【非特許文献】

【0003】

【非特許文献 1】高橋良和編、「2010 パワーモジュール組立実装技術 徹底解説」、電子ジャーナル、2010年6月14日、p 60

50

【発明の概要】

【発明が解決しようとする課題】

【0004】

導出端子を基板にはんだ付けした後にボンディングワイヤを形成する場合、基板に設けられた導出端子にボンディングツールが接触し得る。一方、ボンディングワイヤを形成した後に導出端子を基板にはんだ付けする場合、はんだ接続のために昇温する必要がある。そうすると、既設のはんだ（半導体チップを基板に固定しているはんだや、基板をベースに固定しているはんだ等）が再昇温されることとなり、既設のはんだの信頼性が低下する。

【0005】

導出端子用のはんだに既設のはんだよりも低融点のものを採用することも考えられるが、そのような特別なはんだを採用することは、材料コストの増加を招く。また、そのような低融点のはんだを採用したとしても、再昇温による既設のはんだへの影響を完全には排除できない。

【0006】

それゆえに、本発明の目的は、はんだ接続の信頼性の低下を抑制可能な半導体モジュールを提供することである。

【課題を解決するための手段】

【0007】

本発明の1つの局面に係る半導体モジュールは、半導体チップと、基板と、筐体と、第1導出端子と、第2導出端子と、接続部とを備える。基板は、半導体チップを搭載する。筐体は、基板を収容する。第1導出端子は、基板に搭載され、基板の主表面と交差する方向に延びる。第2導出端子は、基板から上記の方向に見て基板に対して第1導出端子よりも遠い側に設けられる。接続部は、筐体の内部に設けられ、第2導出端子を第1導出端子と電氣的に接続する。

【発明の効果】

【0008】

本発明によれば、はんだ接続の信頼性の低下を抑制可能な半導体モジュールを提供することができる。

【図面の簡単な説明】

【0009】

【図1】本発明の実施の形態1に係る半導体モジュールのXZ平面に沿った断面図である。

【図2】図1に示す半導体モジュールの内部を概略的に示した平面図である。

【図3】図2中のIII-III線に沿った断面図である。

【図4】ボンディングワイヤの形成時の様子を示した図である。

【図5】実施の形態2に係る半導体モジュールのXZ平面に沿った断面図である。

【図6】実施の形態3に係る半導体モジュールのXZ平面に沿った断面図である。

【図7】第2導出端子の他の構成を示した図である。

【図8】第2導出端子のさらに他の構成を示した図である。

【発明を実施するための形態】

【0010】

[本願発明の実施形態の説明]

最初に本発明の実施形態を列記して説明する。

【0011】

(1)本発明の実施形態に係る半導体モジュールは、半導体チップと、基板と、筐体と、第1導出端子と、第2導出端子と、接続部とを備える。基板は、半導体チップを搭載する。筐体は、基板を収容する。第1導出端子は、基板に搭載され、基板の主表面と交差する方向に延びる。第2導出端子は、基板から上記の方向に見て基板に対して第1導出端子よりも遠い側に設けられる。接続部は、筐体の内部に設けられ、第2導出端子を第1導出

10

20

30

40

50

端子と電氣的に接続する。

【0012】

この半導体モジュールにおいては、端子が第1導出端子と第2導出端子とに分けられ、第2導出端子を第1導出端子と電氣的に接続するための接続部が筐体内部に設けられる。これにより、ボンディングワイヤの形成時に端子がボンディングツールと接触しないように第1導出端子の長さを決定することができる。

【0013】

そして、このような構成とすることにより、第1導出端子を基板にはんだ付けした後、接続部により第2導出端子を第1導出端子に接続する前にワイヤボンディングを実施することができる。これにより、ワイヤボンディングの実施前に、第1導出端子のはんだ付けを半導体チップのはんだ付けと同時に行なうことができる。したがって、この半導体モジュールによれば、はんだ接続用の昇温を複数回実施することによるはんだ接続の信頼性低下を回避することができる。また、第1導出端子用に低融点のはんだを選定する必要もなく、はんだの材料コストの増加も抑制できる。

10

【0014】

なお、第1導出端子の延びる方向が基板の主表面と交差するとは、基板の主表面に対して第1導出端子の延びる方向が直交または実質的に直交していることを意味する。実質的に直交するとは、直交している状態からたとえば $\pm 10^\circ$ 以下の範囲でずれた状態で交差している場合を含む。第1導出端子の延びる方向は、最適には、基板の主表面に対して 90° の角度で交差しているとよい。

20

【0015】

接続部が筐体の内部に設けられるとは、接続部が筐体の内側に設けられる場合、および接続部が筐体の壁部と一体的に構成される場合の双方を含む。また、接続部の構成は、特に限定されない。ソケット、ネジ止め、コネクタ、溶接（たとえばレーザー溶接）等、種々の接続形態を採用し得る。

【0016】

(2)好ましくは、筐体は、基板の主表面と対向する面に開口を有する。半導体モジュールは、開口に設けられる蓋体をさらに備える。第2導出端子は、蓋体と一体的に設けられる。

【0017】

このような構成により、第2導出端子の配設を蓋体の開口への取付けと同時に行なうことができる。したがって、この半導体モジュールによれば、第2導出端子の配設が容易になる。

30

【0018】

(3)さらに好ましくは、接続部は、蓋体と一体的に設けられる。

このような構成により、蓋体と接続部とが一部品として構成される。したがって、この半導体モジュールによれば、部品点数を削減することができる。

【0019】

(4)好ましくは、第2導出端子は、前記筐体の外部へ引き出される引出部を含む。基板の主表面と交差する方向に沿って半導体モジュールを平面視した場合に、第2導出端子は、引出部が第1導出端子とずれるように構成される。

40

【0020】

このような構成により、第1導出端子の配置に拘わらず、第2導出端子の筐体外部への引出位置を一定とし得る。あるいは、第1導出端子の配置を変更することなく、第2導出端子の筐体外部への引出位置を変更し得る。したがって、この半導体モジュールによれば、設計の自由度が向上する。

【0021】

(5)好ましくは、接続部は、ソケットを含む。

この構成によれば、第2導出端子を第1導出端子と容易に接続することができる。

【0022】

50

(6) 好ましくは、接続部は、第2導出端子に設けられる。

このような構成により、接続部は、半導体チップおよび第1導出端子を基板にはんだ付けするときの昇温（リフロー工程等）の影響を受けない。したがって、この半導体モジュールによれば、接続部の信頼性を確保することができる。

【0023】

(7) 好ましくは、半導体チップは、ワイドバンドギャップ半導体を含む。

上述のように、導出端子用のはんだに半導体チップ用のはんだよりも低融点のものを採用することによって、半導体チップを基板にはんだ付けしてボンディングワイヤを形成した後に、導出端子を基板にはんだ付けすることも考えられる。しかしながら、シリコン系の半導体素子に比べて高温使用されるワイドバンドギャップ半導体を用いた半導体モジュールにおいては、使用可能なはんだの種類が限定されるので、そのようなはんだを選定できない可能性がある。この半導体モジュールによれば、ワイヤボンディングの実施前に、第1導出端子のはんだ付けを半導体チップのはんだ付けと同時にこなうことができるので、上記のような問題は発生しない。

【0024】

そして、半導体チップがワイドバンドギャップ半導体を含むことにより、同じ電流駆動能力を有するシリコン系の半導体素子に比べてチップ面積を縮小することができる。したがって、この半導体モジュールによれば、半導体チップの実装面積を削減することにより半導体モジュールを小型化することができる。

[本願発明の実施形態の詳細]

以下、図面を参照しつつ、本発明の実施の形態について説明する。以下に複数の実施の形態について説明するが、各実施の形態で説明された構成を適宜組み合わせることは出願当初から予定されている。なお、以下の説明では、同一または対応する要素には同一の符号を付して、それらについての詳細な説明は繰り返さない。

【0025】

図面中に示したX軸、Y軸およびZ軸は、互いに直交する軸である。X軸およびY軸によって定まる平面をXY平面と称する。XY平面は、本発明の実施の形態に係る半導体モジュールが設置される面として定義される。1つの例では、XY平面は水平面である。しかしながら、XY平面は水平面に限定されない。たとえば、XY平面は鉛直面であってもよい。

【0026】

<実施の形態1>

図1から図3を用いて、本発明の実施の形態1に係る半導体モジュールの構成について説明する。図1は、本発明の実施の形態1に係る半導体モジュールのXZ平面に沿った断面図である。図2は、図1に示す半導体モジュールの内部を概略的に示した平面図であり、図3は、図2中のIII-III線に沿った断面図である。図2、図3では、半導体モジュールの蓋体が外された状態が示されている。

【0027】

図1から図3を参照して、実施の形態1に係る半導体モジュール101は、半導体チップ1、2と、基板3と、第1導出端子21、24と、第2導出端子22、25と、接続部23、26と、ワイヤ27、28とを備える。また、半導体モジュール101は、ベース11と、枠体12と、蓋体31と、封止樹脂29とをさらに備える。ベース11、枠体12、および蓋体31は、半導体モジュール101の筐体（ケース）を構成する。

【0028】

この実施の形態1において、半導体チップ1、2の各々は、ワイドバンドギャップ半導体を含む。ワイドバンドギャップ半導体は、SiC（シリコンカーバイド）、GaN（窒化ガリウム）、あるいはダイヤモンド等によって構成される。

【0029】

ワイドバンドギャップ半導体素子は、シリコン半導体素子に比べて、高耐圧、低オン抵抗、および高温環境での安定動作等を特徴とする。半導体チップ1、2の各々をワイドバ

10

20

30

40

50

ンドギャップ半導体によって構成することにより、同じ電流駆動能力を有するシリコン系の半導体素子に比べてチップ面積を縮小することができ、その結果、半導体モジュール101を小型化することができる。

【0030】

この実施の形態1では、半導体チップ1, 2の各々は、たとえばSiCによって作成されたパワー半導体チップである。1つの実施の形態において、半導体チップ1, 2の各々は、パワーMOSFET (Metal Oxide Semiconductor FET) である。SiCによって形成されたMOSFETの場合、MOSFETに内蔵されるダイオードをフリーホイールダイオードとして利用することができるので、筐体に収容される半導体チップの数を削減することができる。

10

【0031】

基板3は、絶縁板4と、電極パターン5a, 5bと、銅板6とを含む。電極パターン5a, 5bは、絶縁板4の一方の主表面に配置される。銅板6は、絶縁板4の他方の主表面に配置される。

【0032】

基板3は、銅板6がベース11に対向するようにベース11上に配設され、はんだ7によってベース11に固定される。ベース11は、アルミニウム(Al)や銅(Cu)等の金属を含む金属ベースであり得る。ベース11は、半導体チップ1, 2が発生させた熱を筐体外部に放出するための放熱板として機能し得る。ベース11は、さらにグラウンド電極としても利用され得る。

20

【0033】

半導体チップ1, 2は、基板3に搭載され、それぞれはんだ8a, 8bによって電極パターン5a上に固定される。半導体チップ1は、ワイヤ27によって電極パターン5bに電氣的に接続される。半導体チップ2は、ワイヤ28によって電極パターン5aに電氣的に接続される。ワイヤ27, 28は、ワイヤボンディング用のボンディングツールを用いて形成される。ワイヤボンディングには、ボールボンディングを用いてもよいし、ウェッジボンディングを用いてもよい。

【0034】

第1導出端子21は、電極パターン5b上に配設され、はんだ8cによって電極パターン5bに固定される。第1導出端子21は、基板3の主表面と交差する方向(Z軸方向)に延び、接続部23に接続される。

30

【0035】

第2導出端子22は、基板3から主表面と交差する方向(Z軸方向)に見て基板3に対して第1導出端子21よりも遠い側に設けられる。第2導出端子22は、引出部22aと、延在部22bとを有する。引出部22aの端部には、接続部23が設けられる。引出部22aは、Z軸方向に延び、蓋体31を通じて筐体の内部から外部へ引き出される。延在部22bは、蓋体31の上面30に沿って配設される。延在部22bの上部には、Y軸方向に延びるバスター51が配設される(図1)。ネジ53を締めることによって、バスター51と第2導出端子22の延在部22bとが蓋体31の上面30に固定される。

【0036】

なお、延在部22bは、蓋体31が取り付けられるまでは、引出部22aと同方向(Z軸方向)に延びている。そして、図示されないネジ等によって蓋体31が枠体12に固定された後、蓋体31の上面30に沿うように第2導出端子22を折り曲げることによって延在部22bが形成される。

40

【0037】

接続部23は、筐体の内部に設けられ、第2導出端子22を第1導出端子21と電氣的に接続する。一例として、接続部23は、第2導出端子22の端部に設けられたソケットであり、ソケット内部の導通部が第2導出端子22と電氣的に接続される。第1導出端子21の先端が接続部23のソケット雌部に嵌合することにより、第1導出端子21と第2導出端子22とが電氣的に接続される。

50

【0038】

このように、この実施の形態1では、基板3から筐体の外部へ引き出される外部導出端子が、第1導出端子21と第2導出端子22とに分割される。第2導出端子22は、接続部23によって第1導出端子21に電氣的に接続される。すなわち、第2導出端子22は、第1導出端子21とは別体として構成され、はんだ8cによって基板3に固定された第1導出端子21に接続部23を用いて後付けされる。

【0039】

第1導出端子21のZ軸方向の長さは、ワイヤ27, 28の形成時にボンディングツール(図示せず)が第1導出端子21と接触しないように、ボンディングツールの動作範囲に基づいて決定される。一例として、第1導出端子21のZ軸方向の長さは、20mm以下であることが好ましく、10mm以下であればさらに好ましい。

10

【0040】

このような構成とすることによって、第1導出端子21を半導体チップ1, 2とともに基板にはんだ付けした後に、ワイヤ27, 28を形成するワイヤボンディングを実施することが可能になる(図3)。第2導出端子22は、ワイヤ27, 28の形成後に第1導出端子21に接続される。

【0041】

第1導出端子24、第2導出端子25、および接続部26の構成も、それぞれ第1導出端子21、第2導出端子22、および接続部23の構成と同様である。第1導出端子24、第2導出端子25、および接続部26の説明は、第1導出端子21、第2導出端子22、および接続部23の説明と重複するので、繰り返さない。

20

【0042】

枠体12は、絶縁体(たとえば樹脂)により形成される。枠体12は、ベース11を取り囲むように形成されて、半導体モジュール101の筐体の側壁を構成する。枠体12およびベース11は、半導体チップ1, 2が実装された基板3を収容する。基板3は、筐体の内部において、封止樹脂29によって封止される(図1)。

【0043】

筐体のベース11と対向する面には、開口部20が形成される。開口部20には、蓋体31が設けられる。蓋体31は、枠体12と同様に絶縁体(たとえば樹脂)により形成される。蓋体31は、図示されないネジ等によって枠体12に固定され、開口部20を閉じる。

30

【0044】

この実施の形態1では、半導体チップ1, 2の基板3へのはんだ付け(ダイボンディング)と、第1導出端子21, 24の基板3へのはんだ付けとが、たとえばリフロー炉を用いたリフロー工程において一括して行なわれる。その後、ワイヤボンディング工程において、ボンディングツールを用いてワイヤ27, 28が形成される。さらに、ワイヤ27, 28の形成後、接続部23, 26を用いて第1導出端子21, 24に第2導出端子22, 25がそれぞれ接続される。

【0045】

図4は、ボンディングワイヤの形成時の様子を示した図である。図4を参照して、ワイヤボンディングは、ボンディングツール60を用いて行なわれる。ボンディングツール60が移動するとき、ボンディングツール60は、Z軸方向にある程度引き上げられる。しかしながら、点線で仮想的に示されるように、基板から延びる導出端子が長い場合には、ボンディングツール60が導出端子と接触する。

40

【0046】

ボンディングツール60と導出端子との接触を回避するために、ワイヤボンディング工程の後に導出端子を基板にはんだ付けすることも考えられる。しかしながら、この手法は、導出端子をはんだ付けするために昇温が必要であり、既設のはんだ7, 8a, 8bの信頼性を低下させる。導出端子用のはんだ8c, 8dにはんだ7, 8a, 8bよりも低融点のものを用いることも考えられるが、そのような特別のはんだを採用することは、材料コ

50

ストの増加を招き得る。特に、この実施の形態 1 では、半導体チップ 1, 2 はワイドバンドギャップ半導体を含み、半導体モジュール 101 が高温で動作する。このために、はんだの選択肢が制約され、上記のような特別のはんだを選定できない可能性がある。

【0047】

そこで、この実施の形態 1 では、導出端子が第 1 導出端子 21 (24) と第 2 導出端子 22 (25) とに分割され、接続部 23 (26) によって第 2 導出端子 22 (25) を第 1 導出端子 21 (24) に後で接続可能とする。そして、半導体チップ 1, 2 のダイボンディングとともに第 1 導出端子 21 (24) のはんだ付けが行なわれ、ワイヤボンディングの実施後に第 2 導出端子 22 (25) が接続部 23 (26) によって第 1 導出端子 21 (24) に接続される。

10

【0048】

したがって、この実施の形態 1 によれば、ワイヤボンディングの実施後に導出端子をはんだ付けするための再昇温工程が不要となり、再昇温による既設のはんだの信頼性低下を回避することができる。

【0049】

< 実施の形態 2 >

この実施の形態 2 では、第 2 導出端子 22, 25 および接続部 23, 26 が蓋体と一体的に設けられる。

【0050】

図 5 は、実施の形態 2 に係る半導体モジュールの XZ 平面に沿った断面図である。図 5 を参照して、この半導体モジュール 102 は、図 1 に示した実施の形態 1 に係る半導体モジュール 101 と蓋体の構成が異なる。

20

【0051】

すなわち、この半導体モジュール 102 では、第 2 導出端子 22, 25 および接続部 23, 26 が蓋体 31 と一体的に構成される。接続部 23, 26 は、蓋体 31 の筐体内部側に設けられる。蓋体 31 の枠体 12 への取付けとともに、第 1 導出端子 21, 24 の先端がそれぞれ接続部 23, 26 に嵌合し、第 1 導出端子 21 (24) と第 2 導出端子 22 (25) とが電氣的に接続される。

【0052】

この実施の形態 2 においても、導出端子が第 1 導出端子 21 (24) と第 2 導出端子 22 (25) とに分割されており、実施の形態 1 と同様の効果が得られる。さらに、この実施の形態 2 によれば、第 2 導出端子 22, 25 の第 1 導出端子 21, 24 との接続を、蓋体 31 の枠体 12 への取付けと同時に進めることができる。また、接続部 23, 26 が蓋体 31 と一体的に設けられるので、部品点数も削減される。

30

【0053】

なお、上記においては、第 2 導出端子 22, 25 および接続部 23, 26 が蓋体 31 と一体的に設けられるものとしたが、接続部 23, 26 は、蓋体 31 とは別体で構成してもよい。

【0054】

< 実施の形態 3 >

第 2 導出端子 22 (25) と第 1 導出端子 21 (24) との接続方法は、種々の方法を取り得る。たとえば、第 1 導出端子 21 (24) と第 2 導出端子 22 (25) とをネジ止めによって接続してもよい。

40

【0055】

図 6 は、実施の形態 3 に係る半導体モジュールの XZ 平面に沿った断面図である。図 6 を参照して、この半導体モジュール 103 では、第 2 導出端子 22 は、ネジ 41 によって第 1 導出端子 21 と接続される。同様に、第 2 導出端子 25 は、ネジ 42 によって第 1 導出端子 24 と接続される。

【0056】

半導体モジュール 103 のその他の構成は、実施の形態 1 に係る半導体モジュール 10

50

1の構成と同じである。

【0057】

なお、特に図示しないが、第2導出端子22(25)と第1導出端子21(24)との接続方法としては、溶接(たとえばレーザー溶接)を用いてもよいし、第1導出端子21(24)または第2導出端子22(25)の先端にクリップのような構造を設けて他方の導出端子を狭持するようにしてもよい。

【0058】

なお、その他の実施の形態として、第2導出端子22(25)の構成について、一例として図7や図8に示されるように、半導体モジュールをZ軸方向から平面視した場合に、第2導出端子22(25)の引出部が第1導出端子21(24)とずれるように第2導出端子22(25)を形成してもよい。

10

【0059】

このような第2導出端子22(25)によって、たとえば、基板3における第1導出端子21(24)の配置が変更になっても、第2導出端子22(25)の筐体外部への引出位置を一定とすることができる。あるいは反対に、第2導出端子22(25)の筐体外部への引出位置を変更したい場合に、基板3における第1導出端子21(24)の配置を変更することなく、第2導出端子22(25)の引出位置を変更することができる。

【0060】

なお、上記の各実施の形態においては、ベース11への基板3の固定、ならびに半導体チップ1,2および第1導出端子21,24の基板3への固定には、はんだが用いられるものとしたが、はんだ以外の導電性接着剤を用いてもよい。

20

【0061】

また、上記の各実施の形態で説明した半導体チップの数およびレイアウトは、一例であり、上記で説明したものに限定されない。また、第1導出端子および第2導出端子によって構成される外部導出端子の数(上記の各実施の形態では2つ)およびレイアウトも一例であり、上記で説明したものに限定されるものではない。

【0062】

また、上記の各実施の形態では、接続部23,26は、第2導出端子22,25側に設けられるものとしたが、第1導出端子21,24側に設けてもよい。

【0063】

今回開示された各実施の形態は、適宜組合わせて実施することも予定されている。そして、今回開示された実施の形態は、すべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は、上記した実施の形態の説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

30

【符号の説明】

【0064】

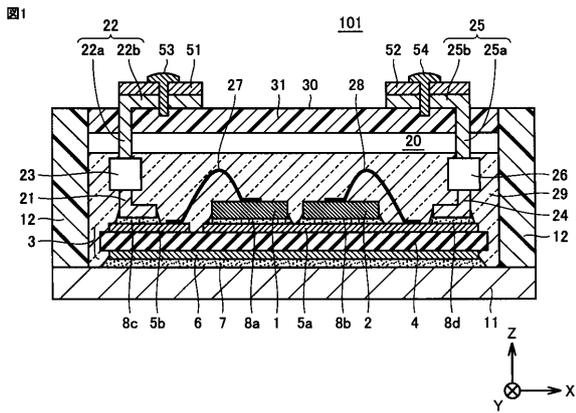
- 1, 2 半導体チップ
- 3 基板
- 4 絶縁板
- 5 a, 5 b 電極パターン
- 6 銅板
- 7, 8 a ~ 8 d はんだ
- 11 ベース
- 12 枠体
- 20 開口部
- 21, 24 第1導出端子
- 22, 25 第2導出端子
- 22 a, 25 a 引出部
- 22 b, 25 b 延在部

40

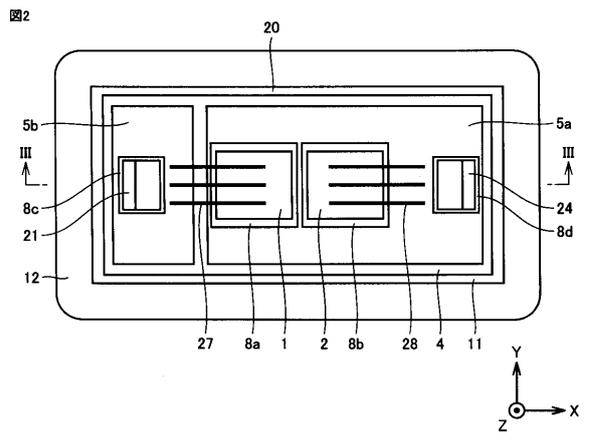
50

- 23, 26 接続部
- 27, 28 ワイヤ
- 29 封止樹脂
- 30 上面
- 31 筐体
- 51, 52 バスバー
- 41, 42, 53, 54 ネジ
- 60 ボンディングツール
- 101 ~ 103 半導体モジュール

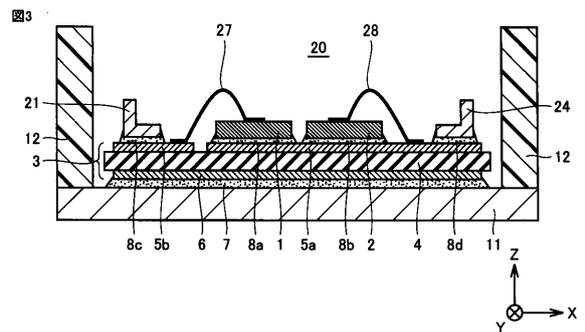
【図1】



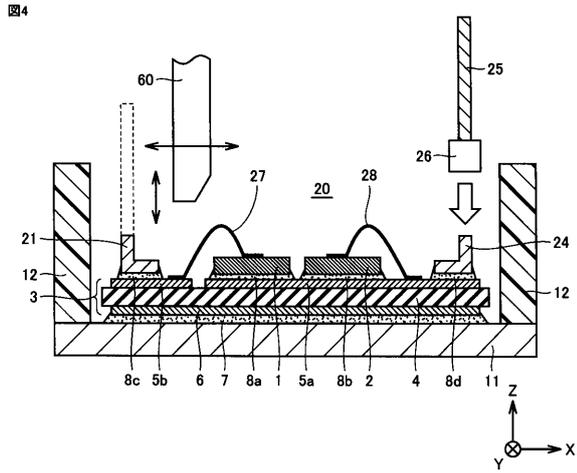
【図2】



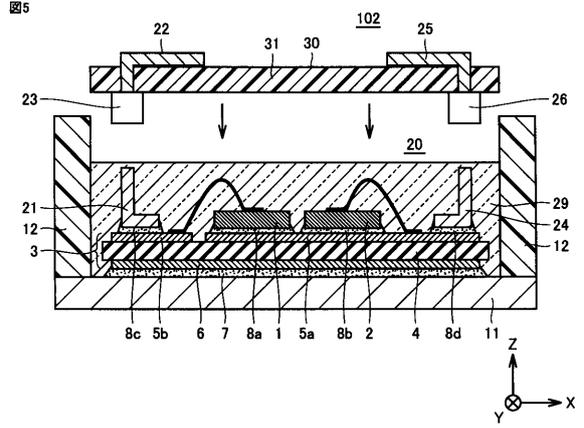
【図3】



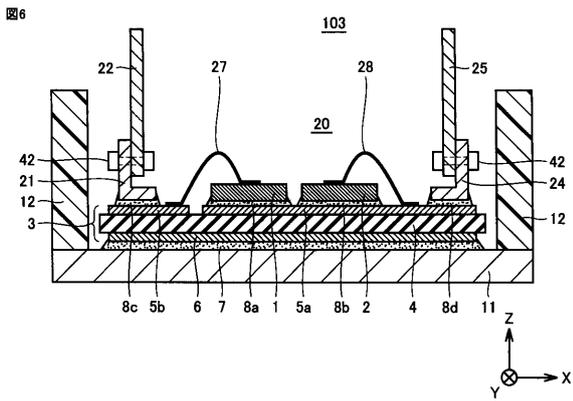
【 図 4 】



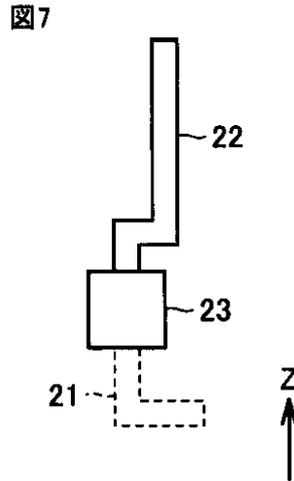
【 図 5 】



【 図 6 】



【 図 7 】



【 図 8 】

