



**(19) 대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

(45) 공고일자 2018년08월03일  
(11) 등록번호 10-1885185  
(24) 등록일자 2018년07월30일

(51) 국제특허분류(Int. Cl.)  
G06F 12/1045 (2016.01) G06F 12/0882 (2016.01)  
G06F 12/1036 (2016.01) G06F 12/1081 (2016.01)  
G06F 12/109 (2016.01) G06F 13/40 (2006.01)  
G06F 3/06 (2006.01)  
(52) CPC특허분류  
G06F 12/1045 (2013.01)  
G06F 12/0882 (2013.01)  
(21) 출원번호 10-2017-7031683  
(22) 출원일자(국제) 2016년06월24일  
심사청구일자 2017년11월10일  
(85) 번역문제출일자 2017년10월31일  
(65) 공개번호 10-2017-0130609  
(43) 공개일자 2017년11월28일  
(86) 국제출원번호 PCT/US2016/039333  
(87) 국제공개번호 WO 2017/019216  
국제공개일자 2017년02월02일  
(30) 우선권주장  
14/810,062 2015년07월27일 미국(US)  
(56) 선행기술조사문헌  
US20130080726 A1  
US20090327645 A1

(73) 특허권자  
구글 엘엘씨  
미국 캘리포니아 마운틴 뷰 엠피시어터 파크웨이 1600 (우:94043)  
(72) 발명자  
세레브린, 벤자민 씨.  
미국 캘리포니아 마운틴 뷰 엠피시어터 파크웨이 1600 (우:94043)  
(74) 대리인  
특허법인 남앤드남

전체 청구항 수 : 총 24 항

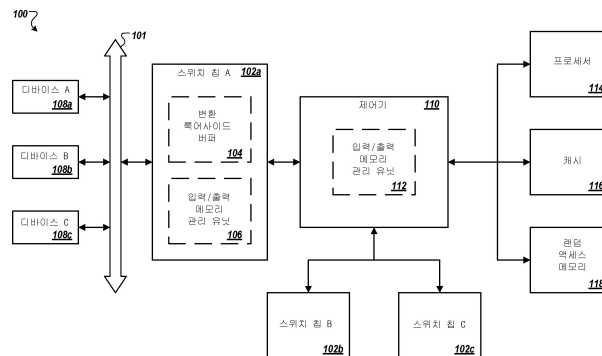
심사관 : 이상현

(54) 발명의 명칭 스위치들 내의 어드레스 캐싱

(57) 요약

컴퓨터 저장 매체들 상에서 인코딩되는 컴퓨터 프로그램들을 포함하여, 어드레스를 스위치의 메모리에 저장하기 위한 방법들, 시스템들 및 장치가 개시된다. 시스템들 중 하나는 버스에 연결된 디바이스들 각각과 스위치 간에 버스 상의 어떠한 컴포넌트들도 없이, 디바이스들로부터 패킷들을 수신하고, 패킷들을 디바이스들로 전달하는 스 (뒷면에 계속)

대표도



위치, 물리적 어드레스들로의 가상 어드레스들의 맵핑을 저장하기 위해 스위치에 통합된 메모리, 및 스위치에 통합되고, 스위치에 의해 실행 가능한 명령들을 저장하는 저장 매체를 포함하고, 명령들은 스위치로 하여금 동작들을 수행하게 하고, 동작들은, 버스에 의해 스위치에 연결된 디바이스에 대한 어드레스 변환 요청에 대한 응답을 수신하는 동작 - 응답은 물리적 어드레스로의 가상 어드레스의 맵핑을 포함함 -, 및 응답을 수신하는 동작에 대한 응답으로, 물리적 어드레스로의 가상 어드레스의 맵핑을 메모리에 저장하는 동작을 포함한다.

(52) CPC특허분류

*G06F 12/1036* (2013.01)  
*G06F 12/1081* (2013.01)  
*G06F 12/109* (2013.01)  
*G06F 13/4022* (2013.01)  
*G06F 3/0611* (2013.01)  
*G06F 3/0656* (2013.01)  
*G06F 3/067* (2013.01)  
*G06F 2212/1016* (2013.01)  
*G06F 2212/1024* (2013.01)

---

**명세서**

**청구범위**

**청구항 1**

시스템으로서,

하나 이상의 디바이스들 각각과 스위치 사이의 버스에 직접적으로 연결된 상기 디바이스들로부터 패킷들을 수신하고, 패킷들을 상기 디바이스들로 전달하는 상기 스위치 - 상기 스위치는 상기 버스에 직접적으로 연결됨 -;

물리적 어드레스들(physical addresses)로의 가상 어드레스들(virtual addresses)의 맵핑을 저장하기 위해 상기 스위치에 통합된 메모리; 및

상기 스위치에 통합되고, 상기 스위치에 의해 실행 가능한 명령들을 저장하는 비일시적인 컴퓨터 판독 가능 저장 매체를 포함하고, 상기 명령들은 그러한 실행 시에 상기 스위치로 하여금 동작들을 수행하게 하고, 상기 동작들은,

상기 버스에 의해 상기 스위치에 연결된 디바이스에 대한 어드레스 변환 요청(address translation request)에 대한 응답을 상기 스위치에 의해 수신하는 동작 - 상기 응답은 물리적 어드레스로의 가상 어드레스의 맵핑을 포함함 - ;

상기 디바이스에 대한 상기 어드레스 변환 요청에 대한 응답을 수신하는 동작에 대한 응답으로, 상기 물리적 어드레스로의 가상 어드레스의 맵핑을 상기 메모리에 저장하는 동작;

특정 물리적 어드레스를 포함하는 메모리 액세스 요청을 상기 디바이스로부터 수신하는 동작;

상기 특정 물리적 어드레스가 상기 메모리에 저장된다고 결정하는 동작; 및

상기 특정 물리적 어드레스가 상기 메모리에 저장된다고 결정하는 동작에 대한 응답으로, 서비스를 위해 상기 메모리 액세스 요청을 다른 디바이스로 포워딩하는 동작을 포함하는,

시스템.

**청구항 2**

제 1 항에 있어서,

상기 시스템은,

상기 스위치에 통합되고 IOMMU(input/output memory management unit) 메모리를 포함하는 IOMMU를 포함하고,

상기 메모리는 상기 IOMMU 메모리를 포함하고,

상기 디바이스에 대한 상기 어드레스 변환 요청에 대한 응답을 상기 스위치에 의해 수신하는 동작은, 상기 디바이스에 대한 페이지 테이블(page table)의 부분을 상기 스위치에 의해 수신하는 동작을 포함하고,

상기 물리적 어드레스로의 가상 어드레스의 맵핑을 상기 메모리에 저장하는 동작은 상기 페이지 테이블의 부분을 상기 IOMMU에 저장하는 동작을 포함하는,

시스템.

**청구항 3**

제 1 항에 있어서,

상기 메모리는 TLB(translation lookaside buffer)를 포함하고,

상기 물리적 어드레스로의 가상 어드레스의 맵핑을 상기 메모리에 저장하는 동작은, 상기 물리적 어드레스로의 가상 어드레스의 맵핑을 상기 TLB에 저장하는 동작을 포함하는,

시스템.

**청구항 4**

제 3 항에 있어서,

상기 시스템은 상기 스위치에 대한 미리 결정된 수의 포트들을 포함하고, 상기 포트들 각각은 특정 디바이스에 대응하고, 상기 특정 디바이스에 대해 상기 스위치는 단일 TLB를 포함하는,

시스템.

**청구항 5**

제 3 항에 있어서,

상기 동작들은,

상기 디바이스에 대한 어드레스 변환 요청에 대한 응답을 수신하는 동작에 대한 응답으로, 상기 TLB가 빈 (empty) 위치를 포함하지 않는다고 결정하는 동작;

상기 TLB 내의 위치로부터 엔트리를 제거하는 동작; 및

상기 가상 어드레스를 상기 물리적 어드레스로 맵핑하는 새로운 엔트리를 상기 TLB 내의 위치에 저장하는 동작을 포함하는,

시스템.

**청구항 6**

제 3 항에 있어서,

상기 동작들은,

상기 디바이스가 가상 어드레스-물리적 어드레스 맵핑들을 현재 상기 디바이스 상의 TLB에 저장하고 있다는 것을 상기 디바이스에 특정한 설정이 표시한다고 결정하는 동작;

상기 디바이스가 가상 어드레스-물리적 어드레스 맵핑들을 현재 상기 디바이스 상의 TLB에 저장하고 있다는 것을 상기 디바이스에 특정한 설정이 표시한다고 결정하는 동작에 대한 응답으로, 상기 디바이스의 TLB로부터 엔트리를 제거하도록 상기 디바이스에 지시하는 메시지를 상기 디바이스로 전송하는 동작; 및

상기 디바이스가 가상 어드레스-물리적 어드레스 맵핑들을 현재 상기 디바이스 상의 TLB에 저장하고 있다는 것을 상기 디바이스에 특정한 설정이 표시한다고 결정하는 동작에 대한 응답으로, 상기 물리적 어드레스로의 가상 어드레스의 맵핑을 상기 디바이스에 제공하는 동작을 포함하는,

시스템.

**청구항 7**

제 6 항에 있어서,

상기 동작들은,

상기 디바이스가 상기 디바이스의 TLB로부터 엔트리를 제거하였다는 확인(confirmation)을 상기 디바이스로부터 수신하는 동작을 포함하고,

상기 물리적 어드레스로의 가상 어드레스의 맵핑을 상기 디바이스에 제공하는 동작은, 상기 디바이스가 상기 디바이스의 TLB로부터 엔트리를 제거하였다는 확인을 수신하는 동작에 대한 응답으로, 상기 물리적 어드레스로의 가상 어드레스의 맵핑을 상기 디바이스에 제공하는 동작을 포함하는,

시스템.

**청구항 8**

제 1 항에 있어서,

상기 스위치는, 상기 스위치와 개개의 디바이스 사이의 버스에 각각 직접적으로 연결된 상기 디바이스를 포함하

여 2 개 이상의 디바이스들로부터 패킷들을 수신하고 패킷들을 이들에 전달하고,

상기 메모리는 상기 디바이스에 특정하고, 상기 버스에 의해 상기 스위치에 연결되고 상기 2 개 이상의 디바이스들에 포함되는 다른 디바이스들에 대한 어떠한 가상 어드레스-물리적 어드레스 맵핑들도 포함하지 않고,

상기 시스템은 하나 이상의 부가적인 메모리들을 포함하고, 하나 이상의 부가적인 메모리들 각각은 a) 상기 디바이스 이외의 상기 2 개 이상의 디바이스들 내의 특정 디바이스에 특정하고, b) 버스에 의해 상기 스위치에 연결되고 상기 2 개 이상의 디바이스들에 포함되는 다른 디바이스들에 대한 어떠한 가상 어드레스-물리적 어드레스 맵핑들도 포함하지 않는,

시스템.

### 청구항 9

제 1 항에 있어서,

상기 시스템은 상기 스위치에 통합되는 하나 이상의 부가적인 메모리들을 포함하고, 상기 부가적인 메모리들 각각 및 상기 메모리는 상기 버스에 의해 상기 스위치에 연결된 특정 디바이스에 특정하고,

상기 특정 물리적 어드레스가 상기 메모리에 저장된다고 결정하는 동작은,

상기 스위치 내의 특정 포트가 상기 메모리 액세스 요청을 수신하였다고 결정하는 동작;

상기 메모리 및 상기 부가적인 메모리들을 포함하는 그룹으로부터, 상기 특정 포트를 사용하는 디바이스에 대한 메모리를 선택하는 동작; 및

상기 특정 포트를 사용하는 디바이스에 대한 메모리를 선택하는 동작에 대한 응답으로, 상기 특정 물리적 어드레스가 상기 메모리에 저장된다고 결정하는 동작을 포함하는,

시스템.

### 청구항 10

제 1 항에 있어서,

상기 시스템은,

중앙 프로세싱 유닛; 및

캐시를 포함하고,

상기 디바이스에 대한 어드레스 변환 요청에 대한 응답을 수신하는 동작은 상기 캐시로부터 상기 물리적 어드레스로의 가상 어드레스의 맵핑을 수신하는 동작을 포함하고, 그리고

서비스를 위해 상기 메모리 액세스 요청을 다른 디바이스로 포워딩하는 동작은, 상기 메모리 액세스 요청을 상기 중앙 프로세싱 유닛으로 포워딩하는 동작을 포함하는,

시스템.

### 청구항 11

제 10 항에 있어서,

상기 스위치를 제 2 버스를 통해 상기 중앙 프로세싱 유닛 및 상기 캐시에 연결하고, 상기 제 2 버스를 사용하여 상기 스위치 및 상기 중앙 프로세싱 유닛 및 상기 캐시로 그리고 이들로부터 응답들 및 요청들을 라우팅하는 상기 제 2 버스 상의 제어기를 포함하는,

시스템.

### 청구항 12

제 11 항에 있어서,

상기 제어기는 루트 컴플렉스(root complex)를 포함하는,

시스템.

**청구항 13**

제 10 항에 있어서,

상기 스위치를 포함하는 복수의 스위치들; 및

상기 복수의 스위치들 각각을 제 2 버스를 통해 상기 중앙 프로세싱 유닛 및 상기 캐시에 연결하고, 상기 제 2 버스를 사용하여 상기 복수의 스위치들 각각 및 상기 중앙 프로세싱 유닛 및 상기 캐시로 그리고 이들로부터 응답들 및 요청들을 라우팅하는 상기 제 2 버스 상의 제어를 포함하는,

시스템.

**청구항 14**

제 1 항에 있어서,

상기 시스템은,

마더보드; 및

상기 마더보드에 통합된 버스를 포함하고,

상기 마더보드에 대해 상기 스위치는 주변 디바이스들이 상기 마더보드에 연결되도록 허용하기 위한 요청들을 소스 디바이스로부터 목적지 디바이스로 라우팅하도록 구성되는,

시스템.

**청구항 15**

제 1 항에 있어서,

상기 시스템은, 상기 스위치에 통합된 미리 결정된 수의 포트들을 포함하고,

상기 포트들 각각은 특정 디바이스에 대응하고, 상기 특정 디바이스에 대해 상기 메모리는 물리적 어드레스로의 가상 어드레스의 대응하는 맵핑을 저장하도록 구성되고, 상기 메모리의 크기는 상기 미리 결정된 수의 포트들에 대응하는,

시스템.

**청구항 16**

시스템으로서,

하나 이상의 디바이스들 각각과 스위치 사이의 버스에 직접적으로 연결된 상기 디바이스들로부터 패킷들을 수신하고, 패킷들을 상기 디바이스들로 전달하는 상기 스위치 - 상기 스위치는 상기 버스에 직접적으로 연결됨 -;

물리적 어드레스들의 가상 어드레스들의 맵핑을 저장하기 위해 상기 스위치에 통합된 메모리; 및

상기 스위치에 통합되고, 상기 스위치에 의해 실행 가능한 명령들을 저장하는 비일시적인 컴퓨터 판독 가능 저장 매체를 포함하고, 상기 명령들은 그러한 실행 시에 상기 스위치로 하여금 동작들을 수행하게 하고,

상기 동작들은,

상기 버스에 의해 상기 스위치에 연결된 디바이스에 대한 어드레스 변환 요청에 대한 응답을 상기 스위치에 의해 수신하는 동작 - 상기 응답은 물리적 어드레스로의 가상 어드레스의 맵핑을 포함함 - ;

상기 디바이스에 대한 상기 어드레스 변환 요청에 대한 응답을 수신하는 동작에 대한 응답으로, 상기 물리적 어드레스로의 가상 어드레스의 맵핑을 상기 메모리에 저장하는 동작;

특정 물리적 어드레스를 포함하는 메모리 액세스 요청을 상기 디바이스로부터 수신하는 동작;

상기 디바이스가 상기 물리적 어드레스로의 가상 어드레스의 맵핑을 포함하는 메모리로부터의 데이터를 이용하는 특정 물리적 어드레스에 의해 식별되는 메모리 위치를 액세스하도록 허용되지 않는다고 결정하는

동작;

상기 디바이스가 상기 특정 물리적 어드레스에 의해 식별되는 메모리 위치를 액세스하도록 허용되지 않는다고 결정하는 동작에 대한 응답으로, 상기 메모리 액세스 요청을 폐기하는 동작; 및

상기 디바이스가 상기 특정 물리적 어드레스에 의해 식별되는 메모리 위치를 액세스하도록 허용되지 않는다고 결정하는 동작에 대한 응답으로, 상기 디바이스를 재설정하는 동작을 포함하는,

시스템.

#### 청구항 17

제 1 항에 있어서,

상기 동작들은,

상기 가상 어드레스를 포함하는 어드레스 변환 요청을 상기 디바이스로부터 상기 스위치에 의해 수신하는 동작;

상기 가상 어드레스가 상기 메모리에 저장되지 않는다고 결정하는 동작; 및

상기 물리적 어드레스로의 가상 어드레스의 맵핑을 요청하는 동작을 포함하고,

상기 디바이스에 대한 어드레스 변환 요청에 대한 응답을 상기 스위치에 의해 수신하는 동작은, 상기 물리적 어드레스로의 가상 어드레스의 맵핑을 요청하는 동작에 응답하여 상기 응답을 수신하는 동작을 포함하는,

시스템.

#### 청구항 18

제 17 항에 있어서,

상기 동작들은,

상기 물리적 어드레스로의 가상 어드레스의 맵핑을 사용하여 상기 가상 어드레스에 대한 대응하는 물리적 어드레스를 결정하는 동작; 및

상기 대응하는 물리적 어드레스를 포함하는 어드레스 변환 요청에 대한 제 2 응답을 상기 디바이스에 제공하는 동작을 포함하는,

시스템.

#### 청구항 19

제 17 항에 있어서,

상기 동작들은, 상기 물리적 어드레스로의 가상 어드레스의 맵핑을 요청하는 동작과 동시에, 상기 메모리가 상기 물리적 어드레스로의 가상 어드레스의 맵핑을 포함하는지를 결정하는 동작을 포함하는,

시스템.

#### 청구항 20

제 17 항에 있어서,

상기 물리적 어드레스로의 가상 어드레스의 맵핑을 요청하는 동작은, 상기 물리적 어드레스로의 가상 어드레스의 맵핑을 중앙 프로세싱 유닛으로부터 요청하는 동작을 포함하는,

시스템.

#### 청구항 21

제 17 항에 있어서,

상기 물리적 어드레스로의 가상 어드레스의 맵핑을 요청하는 동작은, 상기 물리적 어드레스로의 가상 어드레스의 맵핑을 메모리로부터 요청하는 동작을 포함하는,

시스템.

**청구항 22**

제 17 항에 있어서,

상기 물리적 어드레스로의 가상 어드레스의 맵핑을 요청하는 동작은, 상기 물리적 어드레스로의 가상 어드레스의 맵핑을 IOMMU(input/output memory management unit)로부터 요청하는 동작을 포함하는,

시스템.

**청구항 23**

제 16 항에 있어서,

상기 디바이스가 상기 특정 물리적 어드레스에 의해 식별된 메모리 위치를 액세스하도록 허용되지 않는다고 결정하는 동작은, 상기 특정 물리적 어드레스가 상기 메모리에 저장되지 않는다고 결정하는 동작을 포함하는,

시스템.

**청구항 24**

컴퓨터-구현 방법으로서,

하나 이상의 디바이스들 각각과 스위치 사이의 버스에 직접적으로 연결된 상기 디바이스들로부터 패킷들을 수신하고, 패킷들을 상기 디바이스들로 전달하는 상기 스위치에 의해, 상기 버스에 의해 상기 스위치에 연결된 디바이스에 대한 어드레스 변환 요청에 대한 응답을 수신하는 단계 - 상기 응답은 특정 물리적 어드레스로의 가상 어드레스의 맵핑을 포함하고, 상기 스위치는 상기 버스에 직접적으로 연결됨 - ;

상기 물리적 어드레스로의 가상 어드레스의 맵핑을 저장하기 위해 상기 스위치에 통합된 메모리에, 상기 디바이스에 대한 상기 어드레스 변환 요청에 대한 응답을 수신하는 단계에 대한 응답으로, 상기 물리적 어드레스로의 가상 어드레스의 맵핑을 저장하는 단계;

상기 디바이스가 가상 어드레스-물리적 어드레스 맵핑들을 상기 디바이스 상의 TLB(translation lookaside buffer)에 현재 저장하고 있다는 것을, 상기 디바이스에 특정한 상기 스위치에 대한 설정이 표시한다고 결정하는 단계;

상기 디바이스가 가상 어드레스-물리적 어드레스 맵핑들을 상기 디바이스 상의 TLB(translation lookaside buffer)에 현재 저장하고 있다는 것을, 상기 디바이스에 특정한 상기 스위치에 대한 설정이 표시한다고 결정하는 단계에 응답하여, 상기 디바이스의 TLB로부터 엔트리를 제거하도록 상기 디바이스에 지시하는 메시지를 상기 디바이스로 전송하는 단계; 및

상기 디바이스가 가상 어드레스-물리적 어드레스 맵핑들을 상기 디바이스 상의 TLB(translation lookaside buffer)에 현재 저장하고 있다는 것을, 상기 디바이스에 특정한 상기 스위치에 대한 설정이 표시한다고 결정하는 단계에 응답하여, 상기 물리적 어드레스로의 가상 어드레스의 맵핑을 상기 디바이스에 제공하는 단계를 포함하는,

컴퓨터-구현 방법.

**청구항 25**

삭제

**발명의 설명**

**기술 분야**

[0001] 본 명세서는 스위치들, 예를 들면, 스위치 칩들에 관한 것이다.

**배경 기술**

[0002] IOMMU(input/output memory management unit)들은, 가상 머신들을 작동시키는 시스템들의 보호를 위해



그리고 변환 요청들에 대해, 디바이스 어드레스를 변환하기 위해 페이지 테이블들을 워킹(walk)한다. 일부 예들에서, IOMMU들은, 예를 들면, a) 제한된 메모리가 이용 가능할 때 공간을 보존하기 위해, b) IMOMMU가 매우 많은 수의 디바이스들에 대한 변환 요청들에 응답할 때, 또는 이 둘 모두의 경우에 부분적인 페이지 워크 캐싱(partial page walk caching)을 행할 수 있다.

[0003] [0003] PCIe(Peripheral Component Interconnect Express) ATS(address translation services)는 디바이스가 IOMMU로부터 어드레스 변환을 요청하고 디바이스 상에 로컬로, 예를 들면, TLB(translation lookaside buffer)에 변환을 캐싱하도록 허용한다. 일부 경우들에서, 디바이스의 TLB는 디바이스가 사용할 모든 가상 어드레스-물리적 어드레스 맵핑들을 저장하기에 충분히 크지 않을 수 있다.

**발명의 내용**

[0004] [0004] 버스, 예를 들면, PCI 또는 PCIe(Peripheral Component Interconnect Express) 버스에 사용되는 스위치 칩은 변환된 어드레스들을 수신하고, 적어도 부분적으로 스위치 칩에 의해 관리되는 버스에 연결된 디바이스들로부터의 메모리 액세스 요청들이 유효하다는 것을 확인하기 위해 변환된 어드레스들을 사용한다. 예를 들면, 스위치 칩은 페이지 테이블을 캐시에 저장하거나 물리적 어드레스들로의 가상 어드레스들의 맵핑을 TLB(translation lookaside buffer)에 저장하고, 적어도 부분적으로, 스위치 칩에 의해 관리되는 버스에 연결된 디바이스들로부터의 변환 요청들에 응답하거나, 그러한 디바이스들로부터의 액세스 요청들을 유효화하거나 이들들을 위해 페이지 테이블 또는 TLB로부터의 어드레스들을 사용할 수 있다. 간략함으로 위해, 명세서는, 메모리 요청들 및 어드레스 변환 요청들이, 적어도 부분적으로, 스위치 칩에 의해 제어 또는 관리되는 버스 또는 포트-투-포트 연결에 연결된 것을 의미하도록 이해되는, "스위치 칩에 연결된" 디바이스들에 관련될 수 있다.

[0005] [0005] 스위치 칩은 각각의 디바이스에 대한 페이지 테이블, 또는 페이지 테이블의 부분을 저장하는 IOMMU(input/output memory management unit)를 포함할 수 있다. 스위치 칩이 디바이스로부터 변환 요청을 수신할 때, 스위치 칩은 변환 요청을 통합된 IOMMU에 제공하고, 이에 대한 응답으로 통합된 IOMMU로부터 물리적 어드레스를 수신하고, 물리적 어드레스를 디바이스에 제공할 수 있다.

[0006] [0006] 스위치 칩이 디바이스로부터 물리적 어드레스들을 포함하는 메모리 액세스 요청들을 수신할 때, 스위치 칩은, 통합된 IOMMU에 저장된, 디바이스에 대한 페이지 테이블을 사용하여 페이지 테이블이 물리적 어드레스를 포함한다는 것을 확인하고, 그렇다면, 디바이스는 대응하는 메모리 위치를 액세스하도록 허용된다. 페이지 테이블이 물리적 어드레스를 포함하지 않는다면, 스위치 칩은 디바이스가 메모리 위치를 액세스하는 것을 방지한다.

[0007] [0007] 일부 예들에서, 스위치 칩은 TLB, 예를 들면, 캐시를 포함하고, 스위치 칩은 가상 어드레스들을 물리적 어드레스들로 맵핑하는, 예를 들면, 디바이스마다의 테이블을 캐시에 저장한다. 스위치 칩은, 디바이스가 스위치 칩과 통신하는 포트 넘버(number)를 사용하여 특정 테이블과 디바이스를 연관시킬 수 있다.

[0008] [0008] 스위치 칩이 디바이스로부터 특정 가상 어드레스를 갖는 어드레스 변환 요청을 수신하면, 스위치 칩은 TLB가 특정 가상 어드레스에 대한 맵핑을 포함하는지를 결정하고, 그렇다면, 대응하는 물리적 어드레스를 디바이스에 제공한다. 그렇지 않다면, 스위치 칩은 어드레스 변환 요청을 다른 디바이스, 예를 들면, 루트 콤플렉스(root complex)로 포워딩하고, 다른 디바이스로부터 응답을 수신한다. 스위치 칩은 응답을 요청 디바이스로 포워딩하고, 응답을 TLB에 캐싱한다. 스위치 칩이 디바이스마다의 TLB들을 포함하면, 스위치는 맵핑에 대한 그 특정 디바이스의 TLB만을 살펴보고, 맵핑이 그 TLB에 저장되지 않았다면, 다른 디바이스로부터 수신된 맵핑을 그 디바이스에 대한 TLB에 저장할 수 있다.

[0009] [0009] 스위치 칩이 디바이스로부터 액세스 요청을 수신할 때, 스위치 칩은, 디바이스가 액세스 요청에 포함된 물리적 어드레스에 의해 식별된 메모리 위치에 대한 액세스를 갖는다는 것, 예를 들면, 물리적 어드레스가 디바이스의 TLB에 포함되었다는 것을 디바이스가 확인하기 위해 TLB를 사용한다. 물리적 어드레스가 디바이스의 TLB 내에 있다면, 스위치 칩은 디바이스가 메모리 위치에 액세스하도록 허용한다. 물리적 어드레스가 디바이스의 TLB에 포함되지 않는다면, 스위치 칩은 디바이스가 메모리 위치를 액세스하는 것을 방지하고, 예를 들면, 요청을 다른 디바이스로 포워딩하지 않는다.

[0010] [0010] 일반적으로, 본 명세서에 설명된 요지의 하나의 혁신적인 양상은 시스템들로 구현될 수 있고, 시스템들은 버스에 연결된 하나 이상의 디바이스들 각각과 스위치 간aml 버스 상의 어떠한 컴포넌트들도 없이, 디바이스들로부터 패킷들을 수신하고, 패킷들을 디바이스들로 전달하는 스위치, 물리적 어드레스들(physical addresses)로의 가상 어드레스들(virtual addresses)의 맵핑을 저장하기 위해 스위치에 통합된 메모리, 및 스위치에 통

합되고, 스위치에 의해 실행 가능한 명령들을 저장하는 비밀시적인 컴퓨터 판독 가능 저장 매체를 포함하고, 명령들은 그러한 실행 시에 스위치로 하여금 동작들을 수행하게 하고, 동작들은, 버스에 의해 스위치에 연결된 디바이스에 대한 어드레스 변환 요청(address translation request)에 대한 응답을 스위치에 의해 수신하는 동작 - 응답은 물리적 어드레스로의 가상 어드레스의 맵핑을 포함함 -, 및 디바이스에 대한 어드레스 변환 요청에 대한 응답을 수신하는 동작에 대한 응답으로, 물리적 어드레스로의 가상 어드레스의 맵핑을 메모리에 저장하는 동작을 포함한다. 이러한 양상의 다른 실시예들은 대응하는 컴퓨터 시스템들, 장치, 방법들 및 하나 이상의 컴퓨터 저장 디바이스들 상에 기록된 컴퓨터 프로그램들을 포함하고, 이들 각각은 동작들의 액션들을 수행하도록 구성된다. 하나 이상의 컴퓨터들의 시스템은, 동작 중에 시스템으로 하여금 액션들을 수행하게 하는 소프트웨어, 펌웨어, 하드웨어 또는 이들의 조합이, 시스템 상에 설치되게 하는 것에 의해 특정 동작들 또는 액션들을 수행하도록 구성될 수 있다. 하나 이상의 컴퓨터 프로그램들은, 데이터 프로세싱 장치에 의해 실행될 때, 장치로 하여금 액션들을 수행하게 하는 명령들을 포함함에 의해 특정 동작들 또는 액션들을 수행하도록 구성될 수 있다.

[0011] 일반적으로, 본 명세서에 설명된 요지의 하나의 혁신적인 양상은 시스템들로 구현될 수 있고, 시스템들은 버스를 통해 패킷들을 라우팅하는 스위치, 물리적 어드레스들로의 가상 어드레스들의 맵핑을 저장하기 위해 스위치에 통합된 메모리, 및 스위치에 통합되고, 스위치에 의해 실행 가능한 명령들을 저장하는 비밀시적인 컴퓨터 판독 가능 저장 매체를 포함하고, 명령들은 그러한 실행 시에 스위치로 하여금 동작들을 수행하게 하고, 동작들은, 디바이스에 대한 어드레스 변환 요청에 대한 응답을 스위치에 의해 수신하는 동작 - 응답은 물리적 어드레스로의 가상 어드레스의 맵핑을 포함함 -, 디바이스에 대한 어드레스 변환 요청에 대한 응답을 수신하는 동작에 대한 응답으로, 물리적 어드레스로의 가상 어드레스의 맵핑을 메모리에 저장하는 동작, 특정 물리적 어드레스를 포함하는 메모리 액세스 요청을 디바이스로부터 수신하는 동작, 특정 물리적 어드레스가 메모리에 저장된다고 결정하는 동작, 및 특정 물리적 어드레스가 메모리에 저장된다고 결정하는 동작에 대한 응답으로, 서비스를 위해 메모리 액세스 요청을 다른 디바이스로 포워딩하는 동작을 포함한다. 이러한 양상의 다른 실시예들은 대응하는 컴퓨터 시스템들, 장치, 방법들 및 하나 이상의 컴퓨터 저장 디바이스들 상에 기록된 컴퓨터 프로그램들을 포함하고, 이들 각각은 동작들의 액션들을 수행하도록 구성된다. 하나 이상의 컴퓨터들의 시스템은, 동작 중에 시스템으로 하여금 액션들을 수행하게 하는 소프트웨어, 펌웨어, 하드웨어 또는 이들의 조합이, 시스템 상에 설치되게 하는 것에 의해 특정 동작들 또는 액션들을 수행하도록 구성될 수 있다. 하나 이상의 컴퓨터 프로그램들은, 데이터 프로세싱 장치에 의해 실행될 때, 장치로 하여금 액션들을 수행하게 하는 명령들을 포함함에 의해 특정 동작들 또는 액션들을 수행하도록 구성될 수 있다.

[0012] 일반적으로, 본 명세서에 설명된 요지의 하나의 혁신적인 양상은 시스템들로 구현될 수 있고, 시스템들은 버스를 통해 패킷들을 라우팅하는 스위치, 물리적 어드레스들로의 가상 어드레스들의 맵핑을 저장하기 위해 스위치에 통합된 메모리, 및 스위치에 통합되고, 스위치에 의해 실행 가능한 명령들을 저장하는 비밀시적인 컴퓨터 판독 가능 저장 매체를 포함하고, 명령들은 그러한 실행 시에 스위치로 하여금 동작들을 수행하게 하고, 동작들은, 디바이스에 대한 어드레스 변환 요청에 대한 응답을 스위치에 의해 수신하는 동작 - 응답은 물리적 어드레스로의 가상 어드레스의 맵핑을 포함함 -, 디바이스에 대한 어드레스 변환 요청에 대한 응답을 수신하는 동작에 대한 응답으로, 물리적 어드레스로의 가상 어드레스의 맵핑을 메모리에 저장하는 동작, 특정 물리적 어드레스를 포함하는 메모리 액세스 요청을 디바이스로부터 수신하는 동작, 특정 물리적 어드레스가 메모리에 저장되지 않는다고 결정하는 동작, 및 특정 물리적 어드레스가 메모리에 저장되지 않는다고 결정하는 동작에 대한 응답으로, 메모리 액세스 요청을 폐기하는 동작을 포함한다. 이러한 양상의 다른 실시예들은 대응하는 컴퓨터 시스템들, 장치, 방법들 및 하나 이상의 컴퓨터 저장 디바이스들 상에 기록된 컴퓨터 프로그램들을 포함하고, 이들 각각은 동작들의 액션들을 수행하도록 구성된다. 하나 이상의 컴퓨터들의 시스템은, 동작 중에 시스템으로 하여금 액션들을 수행하게 하는 소프트웨어, 펌웨어, 하드웨어 또는 이들의 조합이, 시스템 상에 설치되게 하는 것에 의해 특정 동작들 또는 액션들을 수행하도록 구성될 수 있다. 하나 이상의 컴퓨터 프로그램들은, 데이터 프로세싱 장치에 의해 실행될 때, 장치로 하여금 액션들을 수행하게 하는 명령들을 포함함에 의해 특정 동작들 또는 액션들을 수행하도록 구성될 수 있다.

[0013] 위의 그리고 다른 실시예들은 각각, 단독으로 또는 조합하여, 다음의 특징들 중 하나 이상의 특징을 선택적으로 포함할 수 있다. 시스템은 스위치에 통합된 IOMMU(input/output memory management unit)를 포함할 수 있고, IOMMU는 IOMMU 메모리를 포함한다. 메모리는 IOMMU 메모리를 포함할 수 있다. 디바이스에 대한 어드레스 변환 요청에 대한 응답을 스위치에 의해 수신하는 동작은, 디바이스에 대한 페이지 테이블(page table)의 부분을 스위치에 의해 수신하는 동작을 포함할 수 있다. 물리적 어드레스로의 가상 어드레스의 맵핑을 메모리

에 저장하는 동작은 페이지 테이블의 부분을 IOMMU에 저장하는 동작을 포함할 수 있다.

[0014] 일부 구현들에서, 메모리는 TLB(translation lookaside buffer)를 포함할 수 있다. 물리적 어드레스로의 가상 어드레스의 맵핑을 메모리에 저장하는 동작은, 물리적 어드레스로의 가상 어드레스의 맵핑을 TLB에 저장하는 동작을 포함할 수 있다. 시스템은 스위치에 대한 미리 결정된 수의 포트들을 포함할 수 있고, 포트들 각각은 특정 디바이스에 대응하고, 이 특정 디바이스에 대해 스위치는 단일 TLB를 포함한다. 동작들은, 디바이스에 대한 어드레스 변환 요청에 대한 응답을 수신하는 동작에 대한 응답으로, TLB가 빈(empty) 위치를 포함하지 않는다고 결정하는 동작, TLB 내의 위치로부터 엔트리를 제거하는 동작, 및 가상 어드레스를 물리적 어드레스로 맵핑하는 새로운 엔트리를 TLB 내의 위치에 저장하는 동작을 포함할 수 있다. 동작들은 디바이스가 TLB를 포함하고, 디바이스가 가상 어드레스-물리적 어드레스 맵핑들을 디바이스의 TLB에 현재 저장하고 있다는 것을 디바이스에 대한 설정이 표시한다고 결정하는 동작, 디바이스가 TLB를 포함하고, 디바이스가 가상 어드레스-물리적 어드레스 맵핑들을 디바이스의 TLB에 현재 저장하고 있다는 것을 디바이스에 대한 설정이 표시한다고 결정하는 동작에 대한 응답으로, 디바이스의 TLB로부터 엔트리를 제거하도록 디바이스에 지시하는 메시지를 디바이스로 전송하는 동작, 및 디바이스가 TLB를 포함하고, 디바이스가 가상 어드레스-물리적 어드레스 맵핑들을 디바이스의 TLB에 현재 저장하고 있다는 것을 디바이스에 대한 설정이 표시한다고 결정하는 동작에 대한 응답으로, 물리적 어드레스로의 가상 어드레스의 맵핑을 디바이스에 제공하는 동작을 포함할 수 있다. 동작들은 디바이스가 디바이스의 TLB로부터 엔트리를 제거하였다는 확인(confirmation)을 디바이스로부터 수신하는 동작을 포함할 수 있고, 물리적 어드레스로의 가상 어드레스의 맵핑을 디바이스에 제공하는 동작은, 디바이스가 디바이스의 TLB로부터 엔트리를 제거하였다는 확인을 수신하는 동작에 대한 응답으로, 물리적 어드레스로의 가상 어드레스의 맵핑을 디바이스에 제공하는 동작을 포함한다.

[0015] 일부 구현들에서, 동작들은 특정 물리적 어드레스를 포함하는 메모리 액세스 요청을 디바이스로부터 수신하는 동작, 특정 물리적 어드레스가 메모리에 저장된다고 결정하는 동작, 및 특정 물리적 어드레스가 메모리에 저장된다고 결정하는 동작에 대한 응답으로, 서비스를 위해 메모리 액세스 요청을 다른 디바이스로 포워딩하는 동작을 포함할 수 있다. 메모리는 디바이스에 대해 특정할 수 있고, 버스에 의해 스위치에 연결된 다른 디바이스들에 대한 임의의 가상 어드레스-물리적 어드레스 맵핑들을 포함하지 않을 수 있다. 시스템은, 스위치에 통합된 하나 이상의 추가적인 메모리들을 포함할 수 있고, 추가적인 메모리들 각각 및 메모리는 버스에 의해 스위치에 연결된 특정 디바이스에 대해 특정하다. 특정 물리적 어드레스가 메모리에 저장된다고 결정하는 동작은, 스위치 내의 특정 포트가 메모리 액세스 요청을 수신하였다고 결정하는 동작, 특정 포트를 사용하여 디바이스에 대한 메모리를 선택하는 동작, 및 특정 포트를 사용하여 디바이스에 대한 메모리를 선택하는 동작에 대한 응답으로, 특정 물리적 어드레스가 메모리에 저장된다고 결정하는 동작을 포함할 수 있다. 시스템은 중앙 프로세싱 유닛, 및 캐시를 포함할 수 있다. 디바이스에 대한 어드레스 변환 요청에 대한 응답을 수신하는 동작은 캐시로부터 물리적 어드레스로의 가상 어드레스의 맵핑을 수신하는 동작을 포함할 수 있다. 서비스를 위해 메모리 액세스 요청을 다른 디바이스로 포워딩하는 동작은, 메모리 액세스 요청을 중앙 프로세싱 유닛으로 포워딩하는 동작을 포함할 수 있다. 시스템은, 스위치를 제 2 버스를 통해 중앙 프로세싱 유닛 및 캐시에 연결하고, 제 2 버스를 사용하여 스위치 및 중앙 프로세싱 유닛 및 캐시로 그리고 이들로부터 응답들 및 요청들을 라우팅하는 제 2 버스 상의 제어기를 포함할 수 있다. 제어기는 루트 컴플렉스(root complex)를 포함할 수 있다. 시스템은 스위치를 포함하는 복수의 스위치들, 및 복수의 스위치들 각각을 제 2 버스를 통해 중앙 프로세싱 유닛 및 캐시에 연결하고, 제 2 버스를 사용하여 복수의 스위치들 각각 및 중앙 프로세싱 유닛 및 캐시로 그리고 이들로부터 응답들 및 요청들을 라우팅하는 제 2 버스 상의 제어기를 포함할 수 있다.

[0016] 일부 구현들에서, 시스템은, 마더보드, 및 마더보드에 통합된 버스를 포함하고, 마더보드에 대해 스위치는 주변 디바이스들이 마더보드에 연결되도록 허용하기 위한 요청들을 소스 디바이스로부터 목적지 디바이스로 라우팅하도록 구성된다. 동작들은, 특정 물리적 어드레스를 포함하는 메모리 액세스 요청을 디바이스로부터 수신하는 동작, 디바이스가 특정 물리적 어드레스에 의해 식별된 메모리 위치를 액세스하도록 허용되지 않는다고 결정하는 동작, 및 디바이스가 특정 물리적 어드레스에 의해 식별된 메모리 위치를 액세스하도록 허용되지 않는다고 결정하는 동작에 대한 응답으로, 메모리 액세스 요청을 폐기하는 동작을 포함할 수 있다. 동작들은, 특정 물리적 어드레스가 메모리에 저장되지 않는다고 결정하는 동작에 대한 응답으로 디바이스를 재설정하는 동작을 포함할 수 있다.

[0017] 일부 구현들에서, 동작들은, 가상 어드레스를 포함하는 어드레스 변환 요청을 디바이스로부터 스위치에 의해 수신하는 동작, 가상 어드레스가 메모리에 저장되지 않는다고 결정하는 동작, 및 물리적 어드레스로의 가상 어드레스의 맵핑을 요청하는 동작을 포함할 수 있고, 디바이스에 대한 어드레스 변환 요청에 대한 응답을 스

위치에 의해 수신하는 동작은, 물리적 어드레스로의 가상 어드레스의 맵핑을 요청하는 동작에 응답하여 응답을 수신하는 동작을 포함할 수 있다. 동작들은 물리적 어드레스로의 가상 어드레스의 맵핑을 사용하여 가상 어드레스에 대한 대응하는 물리적 어드레스를 결정하는 동작; 및 대응하는 물리적 어드레스를 포함하는 변환 요청에 대한 응답을 디바이스에 제공하는 동작을 포함할 수 있다. 동작들은 물리적 어드레스로의 가상 어드레스의 맵핑을 요청하는 동작과 동시에, 메모리가 물리적 어드레스로의 가상 어드레스의 맵핑을 포함하는지를 결정하는 동작을 포함할 수 있다. 물리적 어드레스로의 가상 어드레스의 맵핑을 요청하는 동작은, 물리적 어드레스로의 가상 어드레스의 맵핑을 중앙 프로세싱 유닛으로부터 요청하는 동작을 포함할 수 있다. 물리적 어드레스로의 가상 어드레스의 맵핑을 요청하는 동작은, 물리적 어드레스로의 가상 어드레스의 맵핑을 메모리로부터 요청하는 동작을 포함할 수 있다. 물리적 어드레스로의 가상 어드레스의 맵핑을 요청하는 동작은, 물리적 어드레스로의 가상 어드레스의 맵핑을 IOMMU(input/output memory management unit)로부터 요청하는 동작을 포함할 수 있다.

[0018] 일부 구현들에서, 시스템은, 스위치에 통합된 미리 결정된 수의 포트들을 포함할 수 있고, 포트들 각각은 특정 디바이스에 대응하고, 특정 디바이스에 대해 메모리는 물리적 어드레스들로의 가상 어드레스들의 대응하는 맵핑을 저장하도록 구성되고, 메모리의 크기는 미리 결정된 수의 포트들에 대응한다. 스위치는 스위치 칩일 수 있다.

[0019] 본 명세서에서 설명되는 청구 대상은 특정 실시예들로 구현될 수 있으며, 다음의 이점들 중 하나 이상의 이점을 초래할 수 있다. 일부 구현들에서, 가상 어드레스-물리적 어드레스 맵핑들을 저장하는 메모리를 갖는 스위치 칩을 포함하는 시스템은, 부가적인 스위치 칩들이 부가될 때, 시스템이 스케일링 아웃(scale out)하도록 허용한다. 예를 들면, 스위치 칩은 시스템이 적어도 부분적으로 스위치 칩에 의해 관리되는 버스에 연결되는 더 많은 디바이스들, 적어도 부분적으로 다른 스위치 칩들에 의해 관리되는 다른 버스에 연결되는 더 많은 디바이스들, 또는 이 둘 모두를 포함하도록 허용한다. 일부 구현들에서, 아래에 설명되는 시스템들 및 방법들은, 가상 어드레스-물리적 어드레스 맵핑들을 위한 메모리를 갖는 스위치 칩을 포함하지 않는 시스템들보다 시스템이 어드레스 변환 요청들에 더 빠르게 응답하도록 허용한다. 일부 구현들에서, 아래에 설명되는 시스템들 및 방법들은, 디바이스가 디바이스로부터의 메모리 액세스 요청에 포함되는 특정 물리적 어드레스에 대한 액세스를 갖는다는 것을 시스템이 확인하도록 허용한다.

[0020] 본 명세서의 요지의 하나 이상의 실시예들의 상세들은 첨부된 도면들 및 아래의 설명에 제시된다. 요지의 다른 특징들, 양상들 및 이점들은 설명, 도면들 및 청구항들로부터 명백해질 것이다.

**도면의 간단한 설명**

[0021] 도 1은 스위치 칩이 물리적 어드레스들로의 가상 어드레스들의 맵핑을 저장하는 환경의 예이다.

[0022] 도 2는 변환 요청에 응답하기 위한 프로세스의 흐름도이다.

[0023] 도 3은 물리적 어드레스가 메모리에 저장되는지를 결정하기 위한 프로세스의 흐름도이다.

[0024] 다양한 도면들에서의 동일한 참조 번호들 및 표기들은 동일한 엘리먼트들을 표시한다.

**발명을 실시하기 위한 구체적인 내용**

[0022] 개관

[0025] 일부 구현들에서, 스위치 칩, 예를 들면, PCIe(Peripheral Component Interconnect Express) 스위치 칩은 스위치 칩에 의해 관리되는 버스에 연결된 디바이스들을 대신하여 ATS(address translation services) 변환을 캐싱한다. 예를 들면, 디바이스가 PCI(Peripheral Component Interconnect) 판독 또는 기록 요청을 버스 상으로 방출할 때, 스위치 칩은 요청에 포함된 가상 어드레스에 대해 스위치 칩에 포함된 TLB(translation lookaside buffer)를 체크하고, 적중 시에(on a hit), 물리적 어드레스를 결정하기 위해 가상 어드레스를 변환한다. 스위치 칩은 물리적 어드레스를 디바이스에 제공하거나, 물리적 어드레스를 요청에 포함하고, 예를 들면, 서비스를 위해 요청을 다른 디바이스로 포워딩할 수 있다.

[0026] TLB 미스(miss) 시에, 스위치 칩은, 가상 어드레스의 변환을 위해, 다른 버스에 의해 스위치 칩에 연결된, 예를 들면, 루트 컴플렉스의 IOMMU(input/output memory management units)로 ATS 요청을 방출하고, 변환을 수신하고, 변환을 스위치 칩의 TLB에 캐싱한다. 일부 구현들에서, 병행성(parallelism)을 위해, 스위치 칩은, 가상 어드레스에 대해 TLB를 체크하면서 동시에, 변환되지 않은 오리지널 요청을 루트 컴플렉스로 전송할 수 있다.

- [0025] [0027] 스위치 칩은, ATS 능력 비트(capability bit)를 1로 강제(force)하기 위해, 예를 들면, ATS 능력 비트를 인에이블하기 위해, 적어도 부분적으로, 스위치 칩에 의해 관리되는 버스에 연결된 디바이스들에 대한 PCIe 구성 공간 액세스들을 차단(intercept)할 수 있다. 이는, 스위치 칩 및 디바이스를 포함하는 하드웨어 상에서 실행되는 운영 시스템, 또는 운영 시스템 내의 디바이스 드라이버로 하여금 디바이스에 대한 ATS를 인에이블하게 할 수 있다. ATS가 디바이스에 대해 인에이블될 때, IOMMU는 어드레스 변환 요청들, 판독 또는 기록 액세스 요청들 또는 이 둘 모두에 대한 응답으로 가상 어드레스-물리적 어드레스 맵핑들을 스위치 칩에, 그리고 디바이스가 ATS를 지원하는 경우에 디바이스에 제공한다.
- [0026] [0028] 일부 예들에서, 운영 시스템 내의 디바이스 드라이버가 디바이스에 대한 ATS를 인에이블할 때, 디바이스 드라이버는 운영 시스템이 알려진 신뢰되는 스위치 칩들을 화이트리스트(whitelist)하도록 허용한다. 예를 들면, 디바이스 드라이버는, 메모리, 예를 들면, TLB를 포함하고, 가상 어드레스-물리적 어드레스 맵핑들을 저장하는 스위치 칩들, 및 가상 어드레스-물리적 어드레스 맵핑을 저장하기 위한 메모리를 포함하지 않는 스위치 칩들을 포함하는 하드웨어 상에서 운영 시스템이 실행되도록 허용할 수 있다. 디바이스 드라이버는, 스위치 칩들이 맵핑들을 수신할 수 있다는 것, 그러한 스위치 칩들로부터의 요청들이 유효화될 필요가 있다는 것, 또는 이 둘 모두를 표시하기 위한 메모리를 포함하는 그러한 스위치 칩들을 화이트리스트팅 할 것이다.
- [0027] [0029] 예를 들면, 스위치 칩은, 적어도 부분적으로, 스위치 칩에 의해 관리되는 버스에 연결된 디바이스들로부터 수신되는 판독 요청들, 기록 요청들 또는 이 둘 모두를 유효화하기 위해 자신의 메모리에 저장된 맵핑들을 사용할 수 있다. 다른 하드웨어 디바이스, 예를 들면, IOMMU 또는 프로세서가 그 스위치 칩으로부터 요청을 수신할 때, 다른 하드웨어 디바이스는, 요청이 유효화되어야 하는지 여부 및 요청을 생성한 디바이스가 대응하는 메모리 위치에 대한 액세스가 허용되어야 하는지 여부를 결정하기 위해 화이트리스트를 사용할 수 있다. 다른 하드웨어 디바이스가 화이트리스트팅 상에 없는 스위치 칩으로부터 요청을 수신할 때, 다른 하드웨어 디바이스는, 예를 들면, 요청을 생성한 디바이스가 악의적이거나, 잘못된 소프트웨어를 포함할 때 또는 이 양자의 경우에, 디바이스가 액세스를 갖지 않는 메모리 위치에 대한 액세스가 요청을 생성한 디바이스에 허용되지 않는다는 것을 보장하기 위해 요청을 유효화할 수 있다.
- [0028] [0030] 일부 구현들에서, 스위치 칩, 예를 들면, PCIe 스위치 칩은 IOMMU 및 선택적으로 페이지 테이블 저장소를 포함한다. 예를 들면, 스위치 칩은 페이지 테이블들을 저장하기 위한 온보드 메모리 및 페이지 테이블 워커(walker)를 포함한다. 스위치 칩은, 적어도 부분적으로, 스위치 칩에 의해 관리되는 버스에 연결된 디바이스들로부터 어드레스 변환 요청들을 수신하고, 대응하는 물리적 어드레스가 페이지 테이블들에 저장되는지를 결정할 수 있다. 그렇다면, 스위치 칩은 요청 디바이스에 대응하는 물리적 어드레스를 제공한다. 그렇지 않다면, 스위치 칩은 요청을 다른 디바이스, 예를 들면, 캐시 또는 루트 컴플렉스 IOMMU로 포워딩하고, 다른 디바이스로부터 수신된 응답을 스위치 칩의 메모리, 예를 들면, 페이지 테이블 저장소에 저장한다. 이어서, 스위치 칩은 오프지널 요청에 응답한다.
- [0029] 예시적인 시스템
- [0030] [0031] 도 1은 스위치 칩 A(102a)가 물리적 어드레스들로의 가상 어드레스들의 맵핑을 저장하는 환경(100)의 예이다. 일부 구현들에서, 스위치 칩 A(102a)는 스위치 칩 A(102a)가 맵핑을 저장하는 TLB(104)를 포함한다.
- [0031] [0032] 예를 들면, 디바이스들 A-C(108a-c) 중 하나가 환경(100)에 부가되고, 버스(101)를 통해 스위치 칩 A(102a)에 연결될 때, 스위치 칩 A(102a)는 포트 어드레스를 디바이스, 예를 들면, 디바이스 A(108a)에 할당한다. 디바이스 A(108a)가 물리적 어드레스로의 가상 어드레스의 변환을 요청할 때, 스위치 칩 A(102a)는 TLB(104)가 요청된 가상 어드레스에 대한 변환을 포함하는지를 결정한다. 스위치 칩 A(102a)는, TLB(104)가 임의의 어드레스 변환들을 포함하지 않는다고 초기에 결정하고, 제어기(110), 예를 들면, 제어기(110)에 포함된 IOMMU(112), 또는 다른 디바이스, 이를테면, 프로세서(114) 또는 캐시(116)로부터 변환을 요청할 수 있다.
- [0032] [0033] 일부 구현들에서, 환경(100)이 PCIe 버스를 포함하고, 예를 들면, 버스(101)가 PCIe 버스일 때, 제어기(110)는 루트 컴플렉스일 수 있다. 예를 들면, 루트 컴플렉스는 상이한 스위치 칩들 A-C(102a-c) 간에 데이터 및 상이한 스위치 칩들 A-C(102a-c)에 대해 관리되는 요청들을 라우팅하는 스위치일 수 있다.
- [0033] [0034] 스위치 칩 A(102a)는 변환에 대한 요청에 대한 응답을 수신하고, 요청된 가상 어드레스에 대한 물리적 어드레스를 결정하고, 물리적 어드레스를 디바이스 A(108a)에 제공한다. 일부 예들에서, 응답은 단일 가상 어드레스-물리적 어드레스 맵핑을 포함할 수 있다. 일부 예들에서, 응답은, 디바이스 A(108a)에 할당되는 다수의 상이한 가상 어드레스들의, 디바이스 A(108a)가 액세스하는 대응하는 물리적 어드레스 각각으로의 맵핑들을 포

함할 수 있다.

- [0034] [0035] 스위치 칩 A(102a)는, 디바이스 A(108a)가 스위치 칩 A(102a)에 의해 관리되는 버스(101)에 연결될 때, 디바이스 A(108a)에 대한 맵핑들을 요청할 수 있다. 예를 들면, 스위치 칩 A(102a)는, 디바이스 A(108a)가 스위치 칩 A(102a)에 의해 관리되는 버스(101)에 연결될 때, 다른 디바이스, 예를 들면, 제어기(110)로부터 미리 결정된 수량의 어드레스 변환들을 요청할 수 있다. 어드레스 변환들은 낮은 수의 가상 어드레스들, 높은 수의 가상 어드레스들, 디바이스 A(108a)에 의해 액세스될 가능성이 가장 높은 가상 어드레스들, 또는 이들 중 2 개 이상의 조합에 대한 것일 수 있다.
- [0035] [0036] 일단 스위치 칩 A(102a)가 TLB(104)에 저장된 가상 어드레스-물리적 어드레스 맵핑들을 갖는다면, 스위치 칩 A(102a)는, 다른 디바이스로부터 변환을 요청하지 않고서, 디바이스 A(108a)로부터 어드레스 변환 요청들에 응답할 수 있다. 예를 들면, 스위치 칩 A(102a)는, 특정 가상 어드레스에 대해, TLB(104)가 특정 물리적 어드레스로의 특정 가상 어드레스의 맵핑을 포함한다는 것을 결정하고, 특정 물리적 어드레스를 디바이스 A(108a)에 제공할 수 있다.
- [0036] [0037] 스위치 칩 A(102a)는, 디바이스 A(108a)에 대한 맵핑을 결정하기 위해 디바이스 A(108a)에 대한 포트 넘버, 버스-디바이스-기능 넘버, 또는 이 둘 모두를 사용할 수 있다. 예를 들면, TLB(104)는 디바이스 A(108a) 및 디바이스 B(108b) 둘 모두에 대한 맵핑들을 포함할 수 있고, 스위치 칩 A(102a)는 디바이스 B(108b)가 아니라 디바이스 A(108a)의 특정 기능에 대한 맵핑들만을 살펴보기 위해 디바이스 A(108a)에 대한 포트 넘버 및 버스-디바이스 기능 넘버를 사용할 수 있다.
- [0037] [0038] 일부 예들에서, 스위치 칩 A(102a)가 디바이스 A(108a)로부터 어드레스 변환에 대한 요청을 수신할 때, 스위치 칩 A(102a)는 서비스를 위해 요청을 다른 디바이스, 예를 들면, 제어기(110)로 포워딩하고, 동시에 TLB(104)가 요청에 대한 응답을 포함하는지를 결정할 수 있다. 여기서 스위치 칩 A(102a)는, 서비스를 위해 요청을 다른 디바이스로 포워딩하기 전에, TLB(104)가 대응하는 물리적 어드레스를 포함하지 않는다는 것을 결정하기 위해 대기하지 않는다.
- [0038] [0039] 스위치 칩 A(102a)는, 예를 들면, 스위치 칩 A(102a)가 부가적인 맵핑을 TLB(104)에 저장할 수 없을 때, 임의의 적절한 축출(eviction) 정책을 사용하여 TLB(104)로부터 엔트리들을 축출할 수 있다. 예를 들면, 스위치 칩 A(102a)는 가장 덜 최근에 사용된 엔트리(least recently used entry) 또는 가장 최근에 사용된 엔트리(most recently used entry)를 축출할 수 있다.
- [0039] [0040] 디바이스가 맵핑들을 그 자신의 메모리에 저장하고 스위치 칩 A(102a)가 TLB(104)로부터 엔트리를 축출하는 구현들에서, 스위치 칩 A(102a)는, 디바이스의 메모리로부터 동일한 엔트리를 축출하도록 디바이스에 지시하는 메시지를 대응하는 디바이스, 예를 들면, 디바이스 A(108a)로 전송할 수 있다. 예를 들면, 스위치 칩 A(102a)가 TLB(104)가 맵핑을 포함하지 않는 디바이스 A(108a)로부터의 어드레스 변환 요청을 수신할 때, 스위치 칩 A(102a)는 제어기(110)로부터 변환을 요청할 수 있다. 스위치 칩 A(102a)는, TLB(104)가 임의의 사용되지 않은 메모리 위치들을 포함하지 않고 가장 덜 최근에 사용된 엔트리가 TLB(104)로부터 축출되어야 한다는 것을 결정한다. 스위치 칩 A(102a)는 제어기(110)로부터 수신된 변환을 새롭게 비워진 메모리 위치에 저장하고, 디바이스 A의 메모리로부터 동일한 가장 덜 최근에 사용된 엔트리를 축출하도록 디바이스 A(108a)에 지시하는 메시지를 디바이스 A(108a)로 전송한다. 스위치 칩 A(102a)는, 디바이스 A(108a)가 엔트리를 축출하였다는 확인을 수신할 수 있다. 스위치 칩 A(102a)는, 예를 들면, 디바이스 A(108a)가 가장 덜 최근에 사용된 엔트리를 축출하였다는 확인의 수신에 대한 응답으로, 제어기(110)로부터 수신된 변환을 디바이스 A(108a)로 전송한다.
- [0040] [0041] 환경(100)은, 스위치 칩들 A-C(102a-c) 및 디바이스들 A-C(108a-c)이 어드레스 변환 맵핑들을 메모리 저장할 수 있는지를 표시하기 위해 ATS(address translation services)를 사용할 수 있다. 예를 들면, 환경(100)은, 디바이스 A(108a)가 ATS를 사용할 수 있고 ATS를 사용하도록 허용되는지를 표시하기 위해 ATS 비트를 사용할 수 있다. 디바이스 A(108a)가 스위치 칩 A(102a)에 의해 관리되는 버스(101)에 연결될 때, 스위치 칩 A(102a)는, 디바이스 A(108a)에 대한 ATS를 "인에이블"하기 위한, 예를 들면, 비트를 "1"의 값으로 설정하기 위한, 디바이스 A(108a)에 대한 구성 설정들, 예를 들면, PCIe 구성 공간 설정들을 차단할 수 있다.
- [0041] [0042] 디바이스 A(108a)가 ATS를 지원하지 않는 예들에서, 스위치 칩 A(102a)는 디바이스 A(108a)로부터 액세스 요청들을 수신하고, 변환을 위해 요청들을 제어기(110)로 포워딩할 수 있거나, 액세스 요청 자체에서 가상 어드레스 또는 가상 어드레스들을 변환할 수 있다. 예를 들면, 스위치 칩 A(102a)는 디바이스 A(108a)에 대한 ATS를 인에이블하고, 디바이스 A(108a)로부터 액세스 요청을 수신하고, 요청에서 가상 어드레스들을 결정하고,

대응하는 물리적 어드레스들로의 요청 내의 가상 어드레스들의 맵핑에 대한 메시지를 제어기(110)로 전송하고, 맵핑을 수신하고, 디바이스 A(108a)로부터 수신된 가상 어드레스들을 대응하는 물리적 어드레스들로 변환하기 위해, 수신된 맵핑을 사용할 수 있다.

- [0042] [0043] 일부 구현들에서, 디바이스 A(108a)가 ATS를 지원하지 않을 때, 스위치 칩 A(102a)는, 디바이스 A(108a)가 ATS를 지원한다는 것을 표시하기 위한 ATS 비트를 인에이블하지 않는다. 예를 들면, 스위치 칩 A(102a)가 디바이스 A(108a)로부터 수신된 요청들 내의 임의의 가상 어드레스들을 대응하는 물리적 어드레스들로 변환하지 않을 때, 스위치 칩 A(102a)는 ATS 비트를 인에이블하지 않는다.
- [0043] [0044] 디바이스 A(108a)가 ATS를 지원하는 예들에서, 환경(100)은 디바이스 A(108a)가 ATS 기능을 사용하도록 허용할 수 있거나 허용하지 않을 수 있다. 예를 들면, 환경(100)이 디바이스 A(108a)가 ATS 기능을 사용하도록 허용할 때, 스위치 칩 A(102a)는, ATS 비트가 인에이블되는 것, 예를 들면, 1로 설정되는 것을 보장하기 위해 디바이스 A(108a)에 대한 설정들을 체크하고, ATS 비트가 인에이블된다고 결정한 것에 대한 응답으로, ATS 비트를 수정하지 않을 수 있다. 스위치 칩 A(102a)는 디바이스 A(108a)로부터 어드레스 변환 요청들을 수신하고, 위에서 설명된 바와 같이 어드레스 변환 요청들에 응답할 수 있다.
- [0044] [0045] 스위치 칩 A(102a)는, 물리적 어드레스들, 예를 들면, 변환된 어드레스들을 포함하는, 디바이스 A(108a)로부터의 요청들을 유효화할 수 있다. 예를 들면, 스위치 칩 A(102a)가 디바이스 A(108a)로부터 메모리 액세스 요청을 수신할 때, 스위치 칩 A(102a)는 그 요청이 변환 요청이 아니라, 예를 들면, 메모리 액세스 요청이라고 결정한다. 스위치 칩 A(102a)는, 요청에 포함된 물리적 어드레스 또는 어드레스들 및 그러한 어드레스들이 TLB(104)에 포함되는지를 결정한다. 그러한 어드레스들이 TLB(104)에 포함되면, 스위치 칩 A(102a)는 서비스를 위해 요청을 다른 디바이스, 예를 들면, 프로세서(114), 캐시(116) 또는 랜덤 액세스 메모리(118)로 포워딩한다.
- [0045] [0046] 디바이스 A(108a)로부터의 액세스 요청에 포함된 물리적 어드레스들 중 하나 이상이 TLB(104)에 포함되지 않는다고 스위치 칩 A(102a)가 결정하면, 스위치 칩 A(102a)는 액세스 요청을 다른 디바이스로 포워딩하지 않는다. 예를 들면, 스위치 칩 A(102a)는, 디바이스 A(108a)가 TLB(104)에 포함되지 않는 물리적 어드레스들을 액세스 하지 않는다는 것 및 액세스 요청이 서비스되지 않아야 한다는 것을 결정한다.
- [0046] [0047] 메모리 액세스 요청이 서비스되지 않아야 한다고 스위치 칩 A(102a)가 결정할 때, 스위치 칩 A(102a)는 요청을 루트 컴플렉스를 통해 포워딩할 수 있다. 이러한 예들에서, 제어기(110)는, 예를 들면, 스위치 칩 A(102a)가 스위치 칩 A(102a)에 의해 수신된 모든 메모리 액세스 요청들을 유효화한다고 결정하기 위해 스위치 칩 A(102a)에 대한 식별자를 사용함으로써, 스위치 칩 A(102a)가 요청을 유효화하였다고 결정할 수 있다. 제어기(110)는 요청을 다른 디바이스로, 이를테면, 요청을 서비스할 것이고, 예를 들면, 요청 내의 물리적 어드레스에 의해 식별된 메모리 위치를 포함하는 목적지 디바이스로 포워딩할 수 있다.
- [0047] [0048] 디바이스 A(108a)가 ATS를 지원하지 않지만, 디바이스 A(108a)가 ATS 기능을 사용하도록 환경(100)이 허용하지 않는 예들에서, 스위치 칩 A(102a)는, 디바이스 A(108a)가 ATS 기능을 지원하지 않을 때와 유사한 방식으로, 디바이스 A(108a)로부터의 요청들을 프로세싱한다. 예를 들면, 스위치 칩 A(102a)는 디바이스 A(108a)로부터의 메모리 액세스 요청들에 포함된 가상 어드레스들을 변환할 수 있다. 일부 예들에서, 스위치 칩 A(102a)는, 예를 들면, 임의의 적절한 방법을 사용하여, 요청들이 물리적 어드레스를 포함하지 않는다고 결정하기 위해 디바이스 A(108a)로부터의 요청들을 체크할 수 있다.
- [0048] [0049] 일부 구현들에서, 스위치 칩 A(102a)는, 스위치 칩 A(102a)가 메모리 어드레스들을 저장하는 IOMMU(106)를 포함한다. 예를 들면, 스위치 칩 A(102a)는 IOMMU(106)를 포함하고, TLB(104)를 포함하지 않는다. IOMMU(106)는, IOMMU가 페이지 테이블들을 저장할 수 있는 메모리, 예를 들면, 페이지 테이블 저장소를 포함한다.
- [0049] [0050] 디바이스 B(108b)가 스위치 칩 A(102a)에 의해 관리되는 버스(101)에 연결될 때, 예를 들면, 디바이스 B(108b)가 디바이스 B(108b)와 프로세서(114) 간의 경로 상의 스위치 칩 A(102a) 및 버스(101)를 포함하는 물리적 연결을 사용하여 마더보드에 연결될 때, 스위치 칩 A(102a)는 디바이스 B(108b)에 대한 하나 이상의 페이지 테이블들을 요청할 수 있다. 일부 예들에서, 스위치 칩 A(102a)는, 디바이스 B(108b)로부터의 어드레스 변환 요청, 디바이스 B(108b)로부터의 메모리 액세스 요청, 또는 이 둘 모두를 수신한 것에 대한 응답으로, 디바이스 B(108b)에 대한 페이지 테이블들을 요청한다.
- [0050] [0051] 스위치 칩 A(102a)는, 스위치 칩 A(102a)가 버스(101)를 통해 연결되는 다른 디바이스가 아니라, 예를

들면, 디바이스 B(108b)에 특정하고 IOMMU(106)에 저장된 페이지 테이블들을 사용하여 디바이스 B(108b)에 대한 어드레스 변환 요청들에 응답한다. 예를 들면, 스위치 칩 A(102a)는, 가상 어드레스를 포함하는 어드레스 변환 요청을 디바이스 B(108b)로부터 수신한다. 스위치 칩 A(102a)는, 예를 들면, IOMMU(106) 내의 페이지 테이블 저장소를 액세스하는 페이지 테이블 워커를 사용하여, IOMMU(106)가 대응하는 물리적 어드레스로의 가상 어드레스의 맵핑을 포함하는지를 결정한다. IOMMU(106)가 맵핑을 포함할 때, 스위치 칩 A(102a)는 대응하는 물리적 어드레스를 결정하고, 물리적 어드레스를 디바이스 B(108b)에 제공한다. IOMMU(106)가 맵핑을 포함하지 않을 때, 스위치 칩 A(102a)는 다른 디바이스, 예를 들면, 캐시(116), 랜덤 액세스 메모리(118) 또는 제어기(110) 내의 IOMMU(112)로부터 부가적인 페이지 테이블들을 요청한다.

[0051] [0052] IOMMU(106)는 IOMMU의 메모리에 저장된 페이지 테이블들에 대한 추출 정책을 사용할 수 있다. 예를 들면, IOMMU(106)가 다른 페이지 테이블에 대한 공간을 포함하지 않을 때, IOMMU(106)는, 예를 들면, 스위치 칩 A(102a)에 의해 관리되는 버스(101)에 연결된 임의의 디바이스에 대한, 또는 스위치 칩 A(102a)가 새로운 페이지 테이블을 IOMMU(106)에 저장할 특정 디바이스에 대한 가장 덜 최근에 사용된 또는 가장 최근에 사용된 페이지 테이블을 추출할 수 있다.

[0052] [0053] 스위치 칩 A(102a)가 디바이스 B(108b)로부터 메모리 액세스 요청을 수신할 때, 스위치 칩 A(102a)는, 메모리 액세스 요청이 가상 어드레스를 포함하는지 또는 물리적 어드레스를 포함하는지를 결정할 수 있다. 메모리 액세스 요청이 가상 어드레스를 포함할 때, 스위치 칩 A(102a)는 IOMMU(106) 내의 페이지 테이블들을 사용하여 대응하는 물리적 어드레스를 결정하고, 메모리 액세스 요청 내의 가상 어드레스의 인스턴스들을 대응하는 물리적 어드레스로 대체한다. 이어서, 스위치 칩 A(102a)는 메모리 액세스 요청을 서비스를 위해 다른 디바이스, 예를 들면, 프로세서(114), 캐시(116) 또는 랜덤 액세스 메모리(118)로 포워딩할 수 있다.

[0053] [0054] 스위치 칩 A(102a)가 디바이스 B(108b)로부터 물리적 어드레스를 포함하는 메모리 액세스 요청을 수신할 때, 스위치 칩 A(102a)는 물리적 어드레스를 유효화한다. 예를 들면, 스위치 칩 A(102a)는 디바이스 B(108b)에 대한 IOMMU(106) 내의 페이지 테이블들을 결정하고, 물리적 어드레스가 결정된 페이지 테이블들에 포함되는지를 결정한다. 스위치 칩 A(102a)는, 디바이스 B(108b)에 대한 IOMMU(106) 내의 페이지 테이블들을 결정하기 위해 디바이스 B(108b)에 대한 포트 번호 또는 버스-디바이스 기능 번호를 사용할 수 있다. 스위치 칩 A(102a)는, 디바이스 A(108a) 또는 다른 디바이스가 액세스를 갖지만 디바이스 B(108b)가 액세스를 갖지 않는 물리적 메모리 위치에 대한 액세스를 디바이스 B(108b)가 획득하지 않는다고 보장하기 위해 디바이스 B(108b)에 대한 페이지 테이블들을 사용한다.

[0054] [0055] 일부 구현들에서, 각각의 미리 결정된 페이지 범위, 예를 들면, 4K 페이지 범위에 대해, 환경(100), 예를 들면, 스위치 칩 A(102a)는, 페이지 범위가 디바이스로 맵핑되는지를 표시하는 비트, 예를 들면, "이것이 맵핑되는가" 비트, 또는 판독 및 기록 허가들을 표시하는 2 비트들을 갖는다. 환경(100)은 각각의 디바이스 버스-디바이스-기능 번호에 대한, 예를 들면, 각각의 버스-디바이스-기능 조합에 대한 비트 식별자, 예를 들면, 단일 비트 또는 2 비트들을 포함할 수 있다.

[0055] [0056] 물리적 어드레스가 디바이스 B(108b)에 대한 페이지 테이블들에 포함될 때, 스위치 칩 A(102a)는 서비스를 위해 메모리 액세스 요청을 다른 디바이스, 예를 들면, 프로세서(114), 캐시(116) 또는 랜덤 액세스 메모리(118)로 포워딩한다. 물리적 어드레스가 디바이스 B(108b)에 대한 페이지 테이블들에 포함되지 않을 때, 스위치 칩 A(102a)는 요청을 서비스하지 않는다. 일부 예들에서, 스위치 칩 A(102a)는, 물리적 어드레스가 디바이스 B(108b)에 대한 페이지 테이블들에 포함되지 않을 때, 디바이스 B(108b)를 재설정하거나, 디바이스 B(108b)를 중단시키거나 이 둘 모두를 행할 수 있다.

[0056] [0057] 일부 구현들에서, 환경(100)은, 예를 들면, a) 스위치 칩들 A-C(102a-c) 중 하나 이상, b) 제어기(110), c) 프로세서(114), d) 캐시(116), 랜덤 액세스 메모리(118) 또는 이들 중 2 개 이상 중 하나 이상을 포함하는 마더보드, 컴퓨터 또는 다수의 컴퓨터들을 포함할 수 있다. 환경(100)은 하드웨어 상에서 실행되는, 예를 들면, 마더보드, 컴퓨터 또는 이 둘 모두 상에서 실행되는 운영 시스템을 포함한다.

[0057] [0058] 디바이스 A(108a)에 대한 ATS 비트를 인에이블하는 것, 예를 들면, ATS 비트의 값을 1로 설정하는 것은, 디바이스 A(108a) 및 스위치 칩 A(102a)가 가상 어드레스-물리적 어드레스 맵핑들을, 예를 들면, TLB(104)에 캐싱하도록 허용하기 위해 디바이스 A(108a)에 대한 ATS를 인에이블하도록, 스위치 칩 A(102a)를 포함하는 하드웨어 상에서 실행되는 운영 시스템에 지시할 수 있다. 스위치 칩 A(102a)는, 디바이스 A(108a)가 스위치 칩 A(102a)에 의해 관리되는 버스(101)에 연결된 것에 대한 응답으로 디바이스 A(108a)에 대한 ATS 비트를 인에이블할 수 있다.



- [0058] [0059] 일부 예들에서, 소프트웨어에 포함된 디바이스 드라이버는, 디바이스 A(108a)가 스위치 칩 A(102a)에 의해 관리되는 버스(101)에 연결될 때, 예를 들면, 스위치 칩 A(102a)로부터의 메시지에 대한 응답으로, ATS 비트를 인에이블할 수 있다. 이러한 예들에서, 디바이스 드라이버는, 운영 시스템이 어드레스 맵핑들을 캐싱할 수 있는 알려진 스위치 칩들을 화이트리스트팅하도록 허용하여, 그러한 스위치 칩들이 어드레스 맵핑들을 스위치 칩의 메모리, 예를 들면, TLB(104)에 캐싱하도록 허용할 수 있다.
- [0059] [0060] 환경(100) 또는 운영 시스템은, 대응하는 스위치 칩의 기능, 및 스위치 칩이 특정 동작들, 예를 들면, 통합된 메모리 내의 어드레스 맵핑들의 캐싱, 어드레스들의 유효화 또는 이 둘 모두를 수행하도록 허용되어야 하는지 여부를 결정하기 위해 화이트리스트를 사용할 수 있다. 예를 들면, 환경(100)은 상이한 타입들의 스위치 칩들을 포함할 수 있고, 화이트리스트를 사용하여 이러한 스위치 칩들 각각이 어떠한 동작들을 수행하도록 허용되는지를 결정할 수 있다.
- [0060] [0061] 일부 예들에서, 스위치 칩 A(102a)는 TLB를 포함할 수 있고, 스위치 칩 B(102b)는 IOMMU를 포함할 수 있고, 스위치 칩 C(102c)는 TLB 또는 IOMMU 중 어느 하나를 포함하지 않을 수 있다. 환경(100)은, ATS를 사용하는 디바이스들을 스위치 칩 A(102a)에 의해 관리되는 버스(101)에 연결하고, 물리적 메모리 어드레스들을 디바이스 상에 로컬로 캐싱하기 위해 다른 방법을 사용하는 디바이스들을 스위치 칩 B(102b)에 의해 관리되는 제 2 버스에 연결하고, 물리적 메모리 어드레스들을 디바이스 상에 로컬로 캐싱하지 않는 디바이스들을 스위치 칩 C(102c)에 의해 관리되는 제 3 버스에 연결할 수 있다. 환경(100)은 임의의 적절한 타입의 디바이스가 대응하는 버스를 통해 임의의 적절한 타입의 스위치 칩에 연결되도록 허용할 수 있다.
- [0061] 예시적인 어드레스 변환 프로세스 흐름
- [0062] [0062] 도 2는 변환 요청에 응답하기 위한 프로세스(200)의 흐름도이다. 예를 들면, 프로세스(200)는 환경(100)으로부터의 스위치 칩 A(102a)에 의해 사용될 수 있다.
- [0063] [0063] 스위치는, 디바이스로부터, 가상 어드레스를 포함하는 어드레스 변환 요청을 수신한다(202). 예를 들면, 스위치는 ATS 인에이블 디바이스로부터 어드레스 변환 요청을 수신한다.
- [0064] [0064] 스위치는, 가상 어드레스가 스위치의 메모리에 저장되지 않았다고 결정한다(204). 예를 들면, 스위치는, TLB 또는 IOMMU가 가상 어드레스, 및 대응하는 물리적 어드레스로의 가상 어드레스의 맵핑을 포함하는지를 결정하기 위해 스위치에 포함된 TLB 또는 IOMMU를 체크한다. 스위치는 TLB 또는 IOMMU가 가상 어드레스 및 대응하는 물리적 어드레스를 포함하지 않는다고 결정한다.
- [0065] [0065] 스위치는, 물리적 어드레스로의 가상 어드레스의 맵핑을 요청하는 어드레스 변환 요청을 전송한다(206). 일부 예들에서, 가상 어드레스가 메모리에 저장되지 않았다고 결정한 것에 대한 응답으로, 스위치는 어드레스 변환 요청을 다른 디바이스로 전송한다. 예를 들면, 스위치는, 예를 들면, 메모리가 TLB 또는 캐시 또는 랜덤 액세스 메모리일 때, 예를 들면, 메모리가 IOMMU일 때, 어드레스 변환 요청을 루트 컴플렉스로 전송한다.
- [0066] [0066] 스위치는 어드레스 변환 요청에 대한 응답을 수신하고, 응답은 물리적 어드레스로의 가상 어드레스의 맵핑을 포함한다(208). 스위치는 물리적 어드레스로의 가상 어드레스의 맵핑을 메모리에 저장한다(210). 예를 들면, 어드레스 변환 요청을 전송하는 것에 응답하여, 스위치는, 예를 들면, 루트 컴플렉스로부터 어드레스 변환 요청에 대한 응답을 수신하고, 응답 또는 응답으로부터의 데이터를 메모리에 저장한다. 스위치는 TLB에서 엔트리를 생성하기 위해 응답으로부터의 데이터를 사용할 수 있다. 일부 예들에서, 스위치는 페이지 테이블의 부분 또는 모두를 수신하고, 페이지 테이블의 부분을 IOMMU에 저장할 수 있다.
- [0067] [0067] 스위치는 물리적 어드레스로의 가상 어드레스의 맵핑을 사용하여 가상 어드레스에 대한 물리적 어드레스를 결정한다(212). 예를 들면, 스위치는, 가상 어드레스가 맵핑되는 물리적 어드레스를 결정하기 위해 메모리에 저장된 데이터 또는 응답을 사용한다.
- [0068] [0068] 스위치는 물리적 어드레스를 포함하는 변환 요청에 대한 응답을 디바이스에 제공한다(214). 예를 들면, 스위치는 루트 컴플렉스로부터 수신된 응답을 디바이스로 포워딩할 수 있다. 일부 예들에서, 스위치는 물리적 어드레스를 포함하는 새로운 응답을 생성하고, 새로운 응답을 디바이스에 제공한다.
- [0069] [0069] 위에서 설명된 프로세스(200)의 단계들의 순서는 단지 예시적이고, 변환 요청에 대해 응답하는 것은 상이한 순서들로 수행될 수 있다. 예를 들면, 스위치는, 가상 어드레스가 메모리에 저장되지 않았다고 결정하는 것, 예를 들면, 단계(204)를 수행하기 전에 어드레스 변환 요청을 전송하는 것, 예를 들면, 단계(206)를 수행할 수 있다. 일부 예들에서, 스위치는 단계들(204 및 206)을 동시에 수행할 수 있다.

- [0070] [0070] 일부 구현들에서, 프로세스(200)는 추가적인 단계들, 더 적은 단계들을 포함할 수 있거나, 그 단계들 중 일부는 다수의 단계들로 분리될 수 있다. 예를 들면, 스위치는 어드레스 변환 요청을 수신하고, 가상 어드레스가 메모리에 저장된다고 결정하고, 예를 들면, 단계들(204 내지 210)을 수행하지 않고서 물리적 어드레스로의 가상 어드레스의 맵핑을 사용하여 물리적 어드레스를 결정할 수 있다.
- [0071] [0071] 일부 구현들에서, 스위치는 다수의 상이한 어드레스 변환 요청들에 대해 프로세스(200) 또는 프로세스(200)의 부분을 수행할 수 있다. 예를 들면, 스위치는 제 1 디바이스로부터 제 1 어드레스 변환 요청을 수신하고, 제 1 요청에 응답하는 제 1 물리적 어드레스가 메모리에 저장된다고 결정하고, 제 1 물리적 어드레스를 제 1 디바이스에 제공할 수 있다. 스위치는 제 1 디바이스 또는 제 2의 상이한 디바이스로부터 제 2 어드레스 변환 요청을 수신하고, 제 2 요청에 응답하는 제 2 물리적 어드레스가 메모리에 저장되지 않는다고, 예를 들면, 제 2 요청으로부터의 가상 어드레스가 메모리에 저장되지 않는다고 결정하고, 다른 디바이스, 예를 들면, 루트 컴플렉스 또는 캐시로부터 가상 어드레스에 대한 맵핑을 요청한다. 스위치는 맵핑을 포함하는 다른 디바이스로부터 요청에 대한 응답을 수신하고, 제 2 물리적 어드레스를 요청 디바이스에 제공한다.
- [0072] [0072] 스위치는, 스위치가 가상 어드레스-물리적 어드레스 맵핑을 저장하는 디바이스들 각각에 대한 별개의 메모리를 포함할 수 있다. 일부 예들에서, 스위치는 TLB 및 IOMMU 둘 모두를 포함할 수 있다.
- [0073] 예시적인 유효화 프로세스 흐름
- [0074] [0073] 도 3은, 물리적 어드레스가 메모리에 저장되는지를 결정하기 위한 프로세스(300)의 흐름도이다. 예를 들면, 프로세스(300)는 환경(100)으로부터의 스위치 칩 A(102a) 또는 제어기(110)에 의해 사용될 수 있다.
- [0075] [0074] 스위치는 특정 물리적 어드레스를 포함하는 메모리 액세스 요청을 디바이스로부터 수신한다(302). 예를 들면, 스위치는 판독 또는 기록 요청을 수신한다.
- [0076] [0075] 스위치는, 특정 물리적 어드레스가 스위치의 메모리에 저장되는지를 결정한다(304). 메모리는 TLB 또는 IOMMU일 수 있다. 스위치는, 특정 물리적 어드레스가 메모리에 저장되는지를 결정함으로써 요청을 유효화하고, 디바이스는 특정 물리적 어드레스에 액세스하도록 허용된다. 메모리는, 예를 들면, 스위치가 가상 어드레스-물리적 어드레스 맵핑들을 저장하는 각각의 디바이스에 대한 하나의 메모리를 스위치가 가질 때, 그 디바이스에 대해 특정할 수 있다. 메모리는, 스위치가 대응하는 버스를 통해 연결하는 모든 디바이스들에 대한 것일 수 있다.
- [0077] [0076] 스위치는, 특정 물리적 어드레스가 메모리에 저장된다고 결정한다(306). 특정 물리적 어드레스가 디바이스에 대한 메모리에 저장된다고 스위치가 결정하면, 각각의 디바이스에 대해 단일 메모리가 존재할 때, 스위치는 요청을 유효화한다. 특정 물리적 어드레스가 모든 디바이스들에 대한 단일 메모리에 저장되고, 디바이스가 특정 물리적 어드레스에 액세스하도록 허용된다고 스위치가 결정하면, 스위치는 요청을 유효화한다.
- [0078] [0077] 특정 물리적 어드레스가 스위치의 메모리에 저장된다고 결정한 것에 대한 응답으로, 스위치는 서비싱을 위해 메모리 액세스 요청을 다른 디바이스로 포워딩한다(308). 예를 들면, 스위치는, 요청에 응답하는 데이터를 갖는 목적지 디바이스로 요청을 포워딩한다. 요청의 포워딩은 하나 이상의 중간 디바이스들을 통해 요청을 라우팅할 수 있다. 일부 예들에서, 캐시가 요청에 응답하는 데이터를 포함할 때, 스위치는 요청을 루트 컴플렉스를 통해 캐시로 포워딩할 수 있다.
- [0079] [0078] 스위치는, 특정 물리적 어드레스가 메모리에 저장되지 않는다고 결정한다(310). 예를 들면, 스위치는, 디바이스가 특정 물리적 어드레스에 의해 식별된 메모리 위치를 액세스하도록 허용되지 않는다고 결정한다. 각각의 디바이스가 그 자신의 메모리를 갖는 경우에, 특정 물리적 어드레스가 디바이스에 대한 것이 아닌 스위치의 다른 메모리에 저장되거나, 모든 디바이스들에 대한 단일 메모리에 저장되지만, 특정 물리적 어드레스가 디바이스와 연관되지 않고, 예를 들면, 디바이스가 특정 물리적 어드레스에 액세스하도록 허용되지 않아야 할 때, 스위치는 요청을 유효화하지 않는다.
- [0080] [0079] 특정 물리적 어드레스가 스위치의 메모리에 저장되지 않는다고 결정한 것에 대한 응답으로, 스위치는 메모리 액세스 요청을 폐기한다(312). 예를 들면, 스위치는 서비싱을 위해 요청을 다른 디바이스로 포워딩하지 않거나 요청에 응답하지 않거나 또는 그 어느 것도 하지 않는다. 일부 예들에서, 스위치는 폐기된 메모리 액세스 요청의 에러 식별 세부사항들, 예를 들면, 스위치의 메모리에 저장되지 않은 특정 물리적 어드레스 및 요청을 스위치로 전송한 소스 디바이스에 대한 식별자를 로깅(log)할 수 있다.
- [0081] [0080] 특정 물리적 어드레스가 스위치의 메모리에 저장되지 않는다고 결정한 것에 대한 응답으로, 스위치는 디

바이스를 재설정한다(314). 예를 들면, 스위치는, 디바이스가 악의적이거나 소프트웨어 버그를 갖거나 둘 모두라고 결정하고, 예를 들면, 디바이스가 액세스를 갖지 않는 메모리 위치를 디바이스가 액세스하는 것을 방지하기 위해 디바이스를 재설정할 수 있다.

[0082] [0081] 위에서 설명된 프로세스(300)의 단계들의 순서는 단지 예시적이고, 물리적 어드레스가 메모리에 저장되는지를 결정하는 것은 상이한 순서들로 수행될 수 있다. 예를 들면, 스위치는 디바이스를 재설정하고, 이어서 메모리 액세스 요청을 폐기하고, 예를 들면, 단계(314) 그리고 이어서 단계(312)를 수행할 수 있다.

[0083] [0082] 일부 구현들에서, 프로세스(300)는 부가적인 단계들, 더 적은 단계들을 포함할 수 있거나, 그 단계들 중 일부는 다수의 단계들로 분리될 수 있다. 예를 들면, 스위치는 다수의 상이한 메모리 액세스 요청들, 다수의 상이한 타입들의 메모리 액세스 요청들, 예를 들면, 판독, 기록 또는 이 둘 모두, 스위치에 의해 관리되는 버스에 연결된 다수의 상이한 디바이스들, 또는 이들 중 2 개 이상의 조합에 대한 프로세스(300)의 부분 또는 모두를 수행할 수 있다. 스위치는 요청들 중 일부를 유효화하거나, 요청들 중 일부를 무효화하거나 일부 요청들을 유효화할 뿐만 아니라 일부 요청들을 무효화할 수 있다.

[0084] [0083] 일부 구현들에서, TLB 또는 IOMMU를 갖는 다른 디바이스는 요청들을 유효화한다. 예를 들면, 루트 컴플렉스는 요청을 유효화하기 위한 프로세스(300)를 수행할 수 있다.

[0085] 선택적인 구현 세부사항들

[0086] [0084] 일부 구현들에서, 스위치 칩은, 스위치 칩이 어드레스 맵핑들을 저장하는 각각의 디바이스에 대한, 예를 들면, 디바이스가 스위치 칩에 의해 관리되는 버스에 연결하도록 허용하고 스위치 칩이 어드레스 맵핑들을 저장하는 각각의 포트에 대한 TLB를 포함할 수 있다. 스위치 칩은 어떠한 TLB가 액세스되어야 하는지를 결정하기 위해, 예를 들면, 특정 디바이스에 대한 어드레스 맵핑을 결정하거나 특정 디바이스에 대한 메모리 액세스 요청을 유효화하기 위해 포트 정보를 사용할 수 있다. 스위치 칩은, 특정 디바이스에 대해 어떠한 TLB를 액세스할 지를 결정하기 위해 임의의 적절한 방법을 사용할 수 있다.

[0087] [0085] 일부 구현들에서, 스위치 칩은, 디바이스를 식별하고 디바이스가 어드레스 맵핑들을 디바이스 상에 로컬로 캐싱할 수 있는지 또는 없는지를 결정하기 위해, 식별자, 예를 들면, 포트 식별자를 사용할 수 있다. 예를 들면, 스위치 칩은, 버스를 통해 각각의 포트에 연결된 디바이스가 ATS를 지원하는지 및 스위치 칩이 그 디바이스로부터의 어드레스 변환 요청들에 응답해야 하는지를 표시하는, 그 포트에 대한 비트를 포함할 수 있다.

[0088] [0086] 스위치 칩 내의 메모리, 예를 들면, IOMMU의 크기는, 메모리가 어드레스 맵핑들을 저장하는 디바이스들의 수, 예를 들면, 각각의 포트가, 스위치 칩에 의해 관리되는 버스에 연결될 수 있고 IOMMU가 페이지 테이블들을 저장하는 디바이스에 대응할 때 스위치 칩 내의 포트들의 수에 기초하여 선택될 수 있다. 예를 들면, 최대로(at most) 16 개의 디바이스들에 버스를 통해 연결하고 그 디바이스들에 대한 페이지 테이블들을 저장하기 위한 기능을 갖는 스위치 칩은 최대로 4 개의 디바이스들에 다른 버스를 통해 연결하고 그 디바이스들에 대한 페이지 테이블들을 저장하기 위한 기능을 갖는 다른 스위치 칩보다 더 큰 IOMMU를 포함할 수 있다.

[0089] [0087] 일부 구현들에서, IOMMU는 하나 이상의 디바이스들에 대한 페이지 테이블들의 총수의 퍼센티지를 저장할 수 있다. 예를 들면, 특정 디바이스가 매우 많은 수의 메모리 위치들을 액세스할 수 있을 때, IOMMU는 특정 디바이스에 대한 전부는 아니지만 일부 페이지 테이블들을 저장할 수 있다.

[0090] [0088] 스위치 칩은 IOMMU가 페이지 테이블들을 저장하는 각각의 디바이스에 대한 페이지 테이블들의 저장소에 미리 결정된 퍼센티지의 IOMMU를 할당할 수 있다. 예를 들면, 스위치 칩이 버스를 통해 최대로 16 개의 디바이스들에 연결하고 그 디바이스들에 대한 페이지 테이블들을 저장할 수 있고, 하나의 디바이스가 스위치 칩에 의해 관리되는 버스에 연결될 때, 스위치 칩은 하나의 디바이스에 대한 페이지 테이블들을 저장하기 위해 전체 IOMMU를 할당할 수 있다. 다른 디바이스가 스위치 칩에 의해 관리되는 버스에 연결될 때, 스위치 칩은 IOMMU 내의 메모리 중 절반을 디바이스들 각각에 할당하고, 부가적인 디바이스들에 대해 기타 등등일 수 있다. 일부 구현들에서, IOMMU는, 얼마나 많은 디바이스들이 스위치 칩에 의해 관리되는 버스에 실제로 연결되는지와 상관없이 메모리 중 1/16을 각각의 디바이스에 할당할 수 있다.

[0091] [0089] 일부 구현들에서, 스위치 칩은 IOMMU 대신에 MMU(memory management unit)를 포함할 수 있다. 예를 들면, 스위치 칩은 스위치 칩에 의해 관리되는 버스에 연결된 디바이스들에 대해 가상 어드레스들을 물리적 어드레스들로 변환하기 위해 MMU를 사용할 수 있다.

[0092] 부가적인 구현 세부사항들

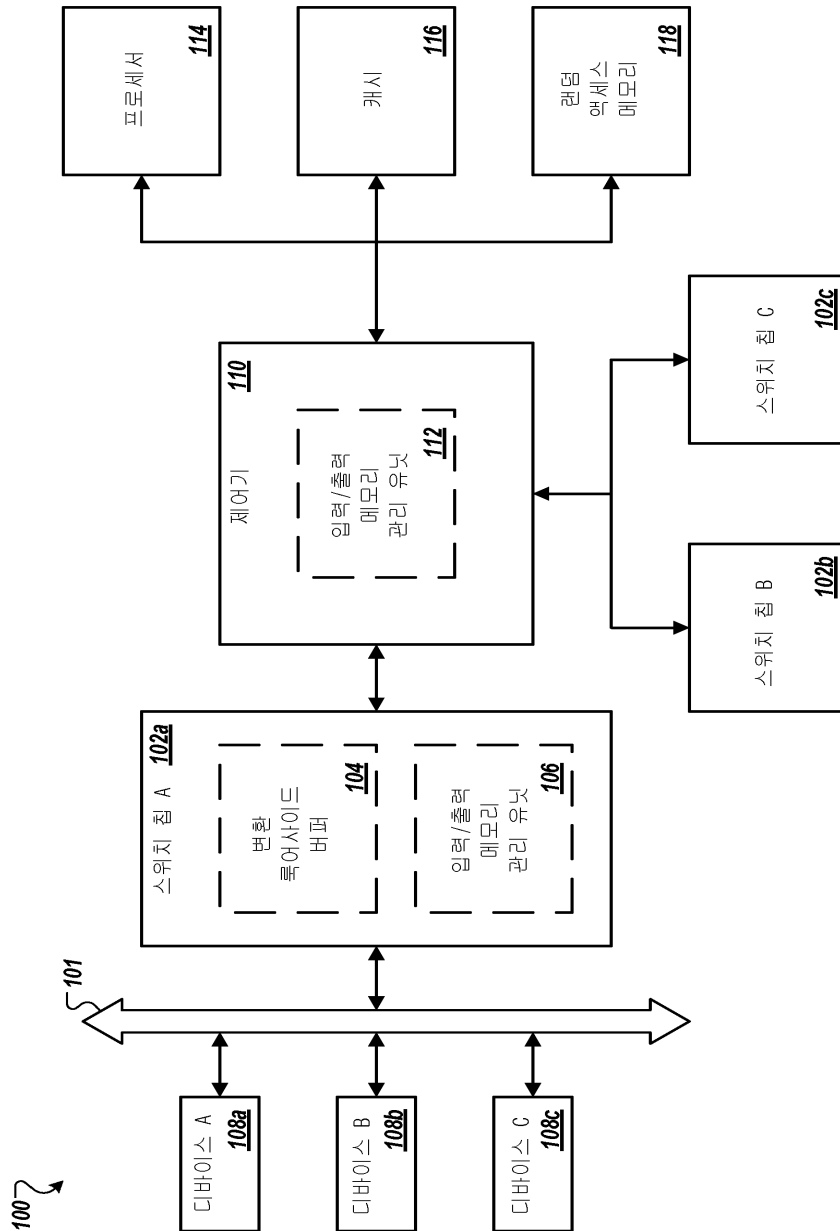
- [0093] [0090] 본 명세서에서 설명한 기능적 동작들 및 요지의 실시예들은 디지털 전자 회로에서, 유형적으로 구현된 컴퓨터 소프트웨어 또는 펌웨어에서, 본 명세서에 개시된 구조들 및 이들의 구조적 등가물들을 포함하는 컴퓨터 하드웨어에서, 또는 이들 중 하나 이상의 것의 결합들에서 구현될 수 있다. 본 명세서에서 설명한 요지의 실시예들은 하나 이상의 컴퓨터 프로그램들, 즉 데이터 프로세싱 장치에 의한 실행을 위해 또는 데이터 프로세싱 장치의 동작을 제어하기 위해 유형의 비일시적 프로그램 캐리어 상에 인코딩되는 컴퓨터 프로그램 명령들의 하나 이상의 모듈들로서 구현될 수 있다. 컴퓨터 저장 매체는 기계 판독 가능 저장 디바이스, 기계 판독 가능 저장 기관, 랜덤 또는 직렬 액세스 메모리 디바이스, 또는 이들 중 하나 이상의 것의 결합일 수 있다.
- [0094] [0091] "데이터 프로세싱 장치"라는 용어는 데이터 프로세싱 하드웨어를 지칭하고, 예로서 프로그래밍 가능 프로세서, 컴퓨터 또는 다수개의 프로세서들이나 컴퓨터들을 포함하여, 데이터를 프로세싱하기 위한 모든 종류의 장치, 디바이스들 및 기계들을 포괄한다. 장치는 또한 특수 목적 로직 회로, 예를 들어, FPGA(field programmable gate array) 또는 ASIC(application specific integrated circuit)이거나 이들을 더 포함할 수 있다. 장치는 선택적으로 하드웨어뿐만 아니라, 컴퓨터 프로그램들에 대한 실행 환경을 생성하는 코드, 예를 들어 프로세서 펌웨어, 프로토콜 스택, 데이터베이스 관리 시스템, 운영 시스템, 또는 이들 중 하나 이상의 것에 대한 결합을 구성하는 코드를 포함할 수 있다.
- [0095] [0092] 프로그램, 소프트웨어, 소프트웨어 애플리케이션, 모듈, 소프트웨어 모듈, 스크립트 또는 코드로 또한 지칭되거나 이로서 설명될 수 있는 컴퓨터 프로그램은 컴파일링된 또는 해석된 언어들, 또는 서술적 또는 절차적 언어들 포함하는 임의의 형태의 프로그래밍 언어로 기록될 수 있고, 이는 독립형 프로그램으로서 또는 모듈, 컴포넌트, 서브루틴, 또는 컴퓨팅 환경에 사용하기에 적절한 다른 유닛으로서의 형태를 포함하는 임의의 형태로 전개될 수 있다. 컴퓨터 프로그램은 파일 시스템 내의 파일에 대응할 수도 있지만 반드시 그런 것은 아니다. 프로그램은 다른 프로그램들 또는 데이터, 예를 들어 마크업 언어 문서에 저장된 하나 이상의 스크립트들을 보유하는 파일의 일부에, 해당 프로그램에 전용된 단일 파일에, 또는 다수개의 조정된 파일들, 예를 들어 하나 이상의 모듈들, 하위 프로그램들, 또는 코드의 부분들을 저장하는 파일들에 저장될 수 있다. 컴퓨터 프로그램은 하나의 컴퓨터 상에서 또는 한 사이트에 로케이팅되거나 다수개의 사이트들에 걸쳐 분포되어 통신 네트워크에 의해 상호 접속되는 다수개의 컴퓨터들 상에서 실행되도록 전개될 수 있다.
- [0096] [0093] 본 명세서에서 설명한 프로세스들 및 로직 흐름들은 입력 데이터에 대해 동작하여 출력을 발생시킴으로써 기능들을 수행하기 위해 하나 이상의 컴퓨터 프로그램들을 실행하는 하나 이상의 프로그래밍 가능 컴퓨터들에 의해 수행될 수 있다. 프로세스들 및 로직 흐름들은 또한 특수 목적 로직 회로, 예를 들어 FPGA(field programmable gate array) 또는 ASIC(application specific integrated circuit)에 의해 수행될 수 있으며, 장치가 또한 이로서 구현될 수 있다.
- [0097] [0094] 컴퓨터 프로그램 명령들 및 데이터를 저장하기에 적합한 컴퓨터 판독 가능 매체들은, 예로서 반도체 메모리 디바이스들, 예를 들어 EPROM, EEPROM, 및 플래시 메모리 디바이스들; 자기 디스크들, 예를 들어 내부 하드 디스크들 또는 착탈식 디스크들; 마그네토 광 디스크들; 그리고 CD ROM 및 DVD-ROM 디스크들을 포함하는 모든 형태들의 비휘발성 메모리, 매체들 및 메모리 디바이스들을 포함한다. 프로세서 및 메모리는 특수 목적 로직 회로에 의해 보완되거나 특수 목적 로직 회로에 포함될 수 있다.
- [0098] [0095] 본 명세서는 많은 특정 구현 세부사항들을 포함하지만, 이들은 청구될 수 있는 것의 범위에 대한 한정들로서가 아니라, 그보다는 특정 실시예들에 특정할 수 있는 특징들의 설명으로서 해석되어야 한다. 개별 실시예들과 관련하여 본 명세서에 설명되는 특정 특징들은 또한 단일 실시예로 결합하여 구현될 수 있다. 반대로, 단일 실시예와 관련하여 설명되는 다양한 특징들은 또한 다수개의 실시예들로 개별적으로 또는 임의의 적절한 하위 결합으로 구현될 수 있다. 더욱이, 특징들이 특정한 결합들로 작용하는 것으로 앞서 설명되고 심지어 초기에 이와 같이 청구될 수 있다 하더라도, 어떤 경우에는 청구된 결합으로부터의 하나 이상의 특징들이 그 결합으로부터 삭제될 수 있고, 청구된 결합은 하위 결합 또는 하위 결합의 변형에 관련될 수 있다.
- [0099] [0096] 유사하게, 동작들이 특정 순서로 도면들에 도시되지만, 이는 바람직한 결과들을 달성하기 위해 이러한 동작들이 도시된 특정 순서로 또는 순차적인 순서로 수행될 것을, 또는 예시된 모든 동작들이 수행될 것을 요구하는 것으로 이해되지 않아야 한다. 특정 상황들에서는, 다중 작업 및 병렬 프로세싱이 유리할 수도 있다. 더욱이, 앞서 설명한 실시예들에서 다양한 시스템 모듈들 및 컴포넌트들의 분리는 모든 실시예들에서 이러한 분리를 필요로 하는 것으로 이해되지 않아야 하며, 설명한 프로그램 컴포넌트들 및 시스템들은 일반적으로 단일 소프트웨어 제품으로 함께 통합되거나 다수개의 소프트웨어 제품들로 패키징될 수 있다는 것이 이해되어야 한다.

[0100]

[0097] 요지의 특정 실시예들이 설명되었다. 다른 실시예들이 다음의 청구항들의 범위 내에 있다. 예를 들어, 청구항들에서 언급되는 동작들은 다른 순서로 수행되며 여전히 바람직한 결과들을 달성할 수 있다. 일례로, 첨부 도면들에 도시된 프로세스들은 바람직한 결과들을 달성하기 위해 반드시 도시된 특정 순서 또는 순차적인 순서를 필요로 하는 것은 아니다. 일부 경우들에서, 다중 작업 및 병렬 프로세싱이 유리할 수 있다.

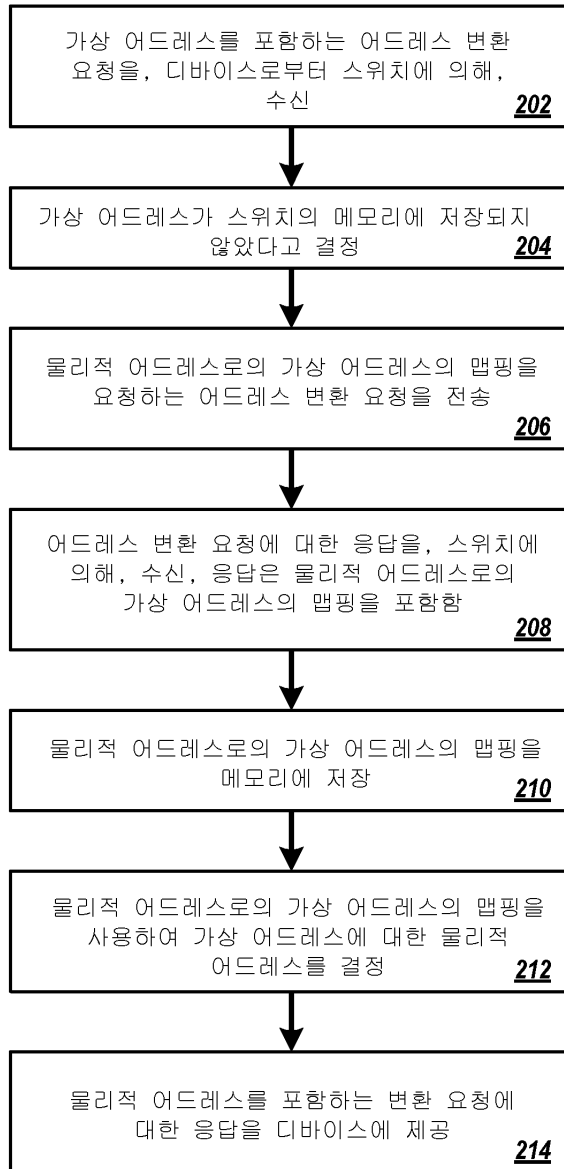
도면

도면1



도면2

200 ↘



도면3

300 ↘

