

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2015-118016

(P2015-118016A)

(43) 公開日 平成27年6月25日(2015.6.25)

(51) Int.Cl.			F I			テーマコード (参考)
GO1L	9/00	(2006.01)	GO1L	9/00	303H	2F055
GO1C	5/06	(2006.01)	GO1C	5/06		4M112
HO1L	29/84	(2006.01)	HO1L	29/84	B	
			HO1L	29/84	A	

審査請求 未請求 請求項の数 12 O L (全 22 頁)

(21) 出願番号 特願2013-261887 (P2013-261887)
 (22) 出願日 平成25年12月18日 (2013.12.18)

(71) 出願人 000002369
 セイコーエプソン株式会社
 東京都新宿区西新宿2丁目4番1号
 (74) 代理人 100091292
 弁理士 増田 達哉
 (74) 代理人 100091627
 弁理士 朝比 一夫
 (72) 発明者 松澤 勇介
 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
 Fターム(参考) 2F055 AA40 BB01 BB03 CC02 CC27
 DD05 EE14 FF43 GG11

最終頁に続く

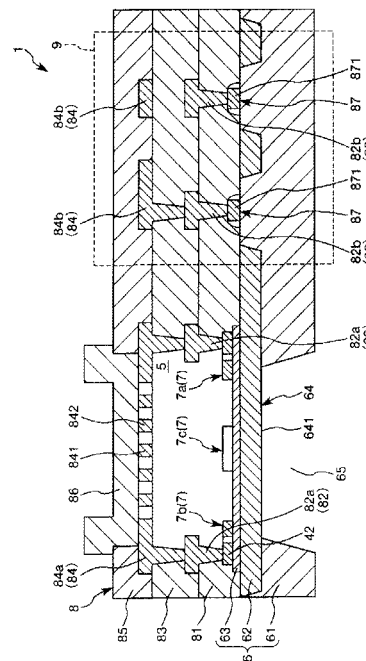
(54) 【発明の名称】 物理量センサー、圧力センサー、高度計、電子機器および移動体

(57) 【要約】

【課題】 低背化および低コスト化を図ることができる物理量センサーを提供すること、また、この物理量センサーを備える圧力センサー、高度計、電子機器および移動体を提供すること。

【解決手段】 本発明の物理量センサーは、半導体基板61と、半導体基板61に配置されていて受圧により撓み変形するダイヤフラム部64と、ダイヤフラム部64に配置されているセンサー素子7と、半導体基板61の一方の面側に配置されていてダイヤフラム部64とともに空洞部5を形成している素子周囲構造体8と、半導体基板61の素子周囲構造体8と同じ面側に設けられている半導体回路9と、を備えている。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

半導体基板と、
前記半導体基板に配置されていて受圧により撓み変形するダイヤフラム部と、
前記ダイヤフラム部に配置されているセンサー素子と、
前記半導体基板の一方の面側に配置されていて前記ダイヤフラム部とともにキャピティを構成している壁部と、
前記半導体基板の前記壁部と同じ面側に設けられている回路部と、
を備えていることを特徴とする物理量センサー。

【請求項 2】

前記センサー素子は、 piezo 抵抗を含んでいる請求項 1 に記載の物理量センサー。

10

【請求項 3】

前記センサー素子は、前記ダイヤフラム部の前記壁部と同じ面側に配置されている請求項 1 または 2 に記載の物理量センサー。

【請求項 4】

前記回路部は、前記半導体基板上に配置されている絶縁層と、前記絶縁層を貫通している配線部とを有しており、

前記壁部は、前記絶縁層および前記配線部のうちの少なくとも一方と同一の成膜により形成されている請求項 1 ないし 3 のいずれか 1 項に記載の物理量センサー。

【請求項 5】

前記ダイヤフラム部は、酸エッチング液に対するエッチングレートが前記絶縁層よりも低い材料で構成されている層を含んでいる請求項 4 に記載の物理量センサー。

20

【請求項 6】

前記ダイヤフラム部は、アルカリエッチング液に対するエッチングレートが前記半導体基板よりも低い材料で構成されている層を含んでいる請求項 1 ないし 5 のいずれか 1 項に記載の物理量センサー。

【請求項 7】

前記ダイヤフラム部は、シリコン酸化膜、シリコン窒化膜および金属膜のうちの少なくとも 1 つの膜を含んでいる請求項 1 ないし 6 のいずれか 1 項に記載の物理量センサー。

【請求項 8】

前記キャピティ内が大気圧よりも減圧されている請求項 1 ないし 7 のいずれか 1 項に記載の物理量センサー。

30

【請求項 9】

請求項 1 ないし 8 のいずれか 1 項に記載の物理量センサーを有することを特徴とする圧力センサー。

【請求項 10】

請求項 1 ないし 8 のいずれか 1 項に記載の物理量センサーを有することを特徴とする高度計。

【請求項 11】

請求項 1 ないし 8 のいずれか 1 項に記載の物理量センサーを有することを特徴とする電子機器。

40

【請求項 12】

請求項 1 ないし 8 のいずれか 1 項に記載の物理量センサーを有することを特徴とする移動体。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、物理量センサー、圧力センサー、高度計、電子機器および移動体に関するものである。

【背景技術】

50

【 0 0 0 2 】

受圧により撓み変形するダイヤフラムを備えた圧力センサーが広く用いられている。このような圧力センサーでは、ダイヤフラム上に例えばピエゾ抵抗素子、振動素子等のセンサー素子が配置されており、ダイヤフラムの撓みをセンサー素子で検出することにより、ダイヤフラムに加わった圧力を検出することができる。

例えば、特許文献 1 に記載の圧力センサーでは、ダイヤフラムが形成されたシリコン基板の一方の面上に、ピエゾ抵抗素子と、ピエゾ抵抗素子の駆動や検出等の回路を含む集積回路 (IC) とが設けられ、そのシリコン基板の他方の面上に、キャビティが設けられている。このキャビティを密閉することにより、絶対圧センサーを実現することができる。

【 0 0 0 3 】

しかし、特許文献 1 に記載の圧力センサーでは、キャビティがシリコン基板に対して集積回路とは反対側に設けられているため、シリコン基板の厚さ方向に寸法が大きくなってしまふという問題があった。また、特許文献 1 に記載の圧力センサーでは、密閉したキャビティを形成する場合、シリコン基板に別の基板を貼り合わせる工程が必要となるため、コストの増大を招くという問題もあった。

【 先行技術文献 】

【 特許文献 】

【 0 0 0 4 】

【 特許文献 1 】 特開平 8 - 9 7 4 3 9 号公報

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 0 5 】

本発明の目的は、低背化および低コスト化を図ることができる物理量センサーを提供すること、また、この物理量センサーを備える圧力センサー、高度計、電子機器および移動体を提供することにある。

【 課題を解決するための手段 】

【 0 0 0 6 】

このような目的は、下記の本発明により達成される。

[適用例 1]

本発明の物理量センサーは、半導体基板と、
前記半導体基板に配置されていて受圧により撓み変形するダイヤフラム部と、
前記ダイヤフラム部に配置されているセンサー素子と、
前記半導体基板の一方の面側に配置されていて前記ダイヤフラム部とともにキャビティを構成している壁部と、
前記半導体基板の前記壁部と同じ面側に設けられている回路部と、
を備えていることを特徴とする。

【 0 0 0 7 】

このような物理量センサーによれば、キャビティ (または壁部) および回路部が半導体基板の同じ面側に設けられているため、ギャビティを形成している構造体が半導体基板の回路部とは反対側から張り出すことがなく、低背化を図ることができる。また、CMOS プロセス (特に層間絶縁膜や配線層を形成する工程) を利用して、壁部を回路部と一括して形成することができる。そのため、物理量センサーの製造工程が簡略化され、その結果、物理量センサーの低コスト化を図ることができる。また、キャビティを封止する場合であっても、成膜法を用いてキャビティを封止することができ、従来のような基板を貼り合わせてキャビティを封止する必要がなく、この点でも、物理量センサーの製造工程が簡略化され、その結果、物理量センサーの低コスト化を図ることができる。

【 0 0 0 8 】

[適用例 2]

本発明の物理量センサーでは、前記センサー素子は、ピエゾ抵抗を含んでいることが好ましい。

10

20

30

40

50

これにより、 piezo抵抗および回路部が半導体基板の同じ面側にある場合、 CMOSプロセス（特にトランジスタを形成する工程）を利用して、 piezo抵抗を回路部と一括して形成することができる。そのため、物理量センサーの製造工程をより簡略化することができる。

【 0 0 0 9 】

[適用例 3]

本発明の物理量センサーでは、前記センサー素子は、前記ダイヤフラム部の前記壁部と同じ面側に配置されていることが好ましい。

これにより、 CMOSプロセス（特にトランジスタを形成する工程）を利用して、センサー素子を回路部と一括して形成することができる。そのため、物理量センサーの製造工程をより簡略化することができる。また、センサー素子をキャビティ内に収納することができ、そのため、センサー素子の劣化を防止したり、センサー素子の特性低下を低減したりすることができる。

10

【 0 0 1 0 】

[適用例 4]

本発明の物理量センサーでは、前記回路部は、前記半導体基板上に配置されている絶縁層と、前記絶縁層を貫通している配線部とを有しており、

前記壁部は、前記絶縁層および前記配線部のうちの少なくとも一方と同一の成膜により形成されていることが好ましい。

これにより、 CMOSプロセス（特に層間絶縁膜や配線層を形成する工程）を利用して、壁部を回路部と一括して形成することができる。

20

【 0 0 1 1 】

[適用例 5]

本発明の物理量センサーでは、前記ダイヤフラム部は、酸エッチング液に対するエッチングレートが前記絶縁層よりも低い材料で構成されている層を含んでいることが好ましい。

これにより、回路部が有する絶縁層と一体で形成された絶縁層を酸エッチング液によりエッチングしてキャビティ（壁部）を形成する際に、かかる層をエッチングストップ層として利用することができる。そのため、所望の厚さを有するダイヤフラム部を効率的に形成することができる。

30

【 0 0 1 2 】

[適用例 6]

本発明の物理量センサーでは、前記ダイヤフラム部は、アルカリエッチング液に対するエッチングレートが前記半導体基板よりも低い材料で構成されている層を含んでいることが好ましい。

これにより、半導体基板を壁部とは反対側からアルカリエッチング液によりエッチングしてダイヤフラム部を形成する際に、かかる層をエッチングストップ層として利用することができる。そのため、所望の厚さを有するダイヤフラム部を効率的に形成することができる。

40

【 0 0 1 3 】

[適用例 7]

本発明の物理量センサーでは、前記ダイヤフラム部は、シリコン酸化膜、シリコン窒化膜および金属膜のうちの少なくとも1つの膜を含んでいることが好ましい。

回路部が有する絶縁層は、一般にシリコン酸化膜で構成されているが、シリコン窒化膜は、酸エッチング液に対するエッチングレートがシリコン酸化膜よりも低い。したがって、回路部が有する絶縁層と一体で形成された絶縁層を酸エッチング液によりエッチングしてキャビティ（壁部）を形成する際に、シリコン窒化膜をエッチング停止層として利用することができる。

また、シリコン酸化膜、シリコン窒化膜および金属膜は、いずれも、アルカリエッチング液に対するエッチングレートがシリコンよりも低い。したがって、シリコン基板（半導

50

体基板)を壁部とは反対側からアルカリエッチング液によりエッチングしてダイヤフラム部を形成する際に、これらの膜をエッチングストップ層として利用することができる。

また、シリコン酸化膜およびシリコン窒化膜は、比較的高い絶縁性を有する。したがって、これらの膜上にセンサー素子を配置することにより、センサー素子の各部やセンサー素子から引き出された配線が短絡するのを防止することができる。

[適用例 8]

本発明の物理量センサーでは、前記キャビティ内が大気圧よりも減圧されていることが好ましい。

これにより、物理用センサーをいわゆる絶対圧センサーとして用いることができる。

【0014】

10

[適用例 9]

本発明の圧力センサーは、本発明の物理量センサーを有することを特徴とする。

これにより、低背化および低コスト化が図られた物理量センサーを備える圧力センサーを提供することができる。

[適用例 10]

本発明の高度計は、本発明の物理量センサーを有することを特徴とする。

これにより、低背化および低コスト化が図られた物理量センサーを備える高度計を提供することができる。

【0015】

[適用例 11]

20

本発明の電子機器は、本発明の物理量センサーを有することを特徴とする。

これにより、低背化および低コスト化が図られた物理量センサーを備える電子機器を提供することができる。

[適用例 12]

本発明の移動体は、本発明の物理量センサーを有することを特徴とする。

これにより、低背化および低コスト化が図られた物理量センサーを備える移動体を提供することができる。

【図面の簡単な説明】

【0016】

30

【図 1】本発明の物理量センサーの第 1 実施形態を示す断面図である。

【図 2】図 1 に示す物理量センサーのダイヤフラム部およびその近傍部の拡大平面図である。

【図 3】図 1 に示す物理量センサーが備えるセンサー素子(ピエゾ抵抗素子)を含むブリッジ回路を示す図である。

【図 4】図 1 に示す物理量センサーの作用を説明するための図であって、(a)は加圧状態を示す断面図、(b)は加圧状態を示す平面図である。

【図 5】図 1 に示す物理量センサーの製造工程を示す図である。

【図 6】図 1 に示す物理量センサーの製造工程を示す図である。

【図 7】本発明の物理量センサーの第 2 実施形態を示す断面図である。

40

【図 8】本発明の物理量センサーの第 3 実施形態を示す断面図である。

【図 9】本発明の圧力センサーの一例を示す断面図である。

【図 10】本発明の高度計の一例を示す斜視図である。

【図 11】本発明の電子機器の一例を示す正面図である。

【図 12】本発明の移動体の一例を示す斜視図である。

【発明を実施するための形態】

【0017】

以下、本発明の物理量センサー、圧力センサー、高度計、電子機器および移動体を添付図面に示す各実施形態に基づいて詳細に説明する。

< 第 1 実施形態 >

1. 物理量センサー

50

図 1 は、本発明の物理量センサーの第 1 実施形態を示す断面図、図 2 は、図 1 に示す物理量センサーのダイヤフラム部およびその近傍部の拡大平面図である。また、図 3 は、図 1 に示す物理量センサーが備えるセンサー素子（ピエゾ抵抗素子）を含むブリッジ回路を示す図である。また、図 4 は、図 1 に示す物理量センサーの作用を説明するための図であって、図 4 (a) は加圧状態を示す断面図、図 4 (b) は加圧状態を示す平面図である。

【 0 0 1 8 】

図 1 に示す物理量センサー 1 は、基板 6 と、センサー素子 7 と、素子周囲構造体 8 と、空洞部 5 (キャピティ) と、半導体回路 9 (回路部) とを有している。以下これらの各部について順次説明する。

- 基板 6 -

基板 6 は、板状をなしており、シリコン等の半導体で構成された半導体基板 6 1 と、半導体基板 6 1 の一方の面に設けられたシリコン酸化膜 6 2 と、シリコン酸化膜 6 2 上に設けられたシリコン窒化膜 6 3 とで構成されている。このような基板 6 の平面視形状は、特に限定されず、例えば略正方形または略長方形等の矩形や、円形とすることができる。ここで、シリコン酸化膜 6 2 およびシリコン窒化膜 6 3 は、いずれも、絶縁膜として用いることができる。

【 0 0 1 9 】

また、基板 6 には、周囲の部分よりも薄肉であり、受圧によって撓み変形するダイヤフラム部 6 4 が設けられている。ダイヤフラム部 6 4 は、基板 6 の下面に有底の凹部 6 5 を設けることで形成されている。このようなダイヤフラム部 6 4 は、その下面が受圧面 6 4 1 となっている。図 2 に示すように、ダイヤフラム部 6 4 は、正方形の平面視形状である。

【 0 0 2 0 】

ダイヤフラム部 6 4 は、半導体基板 6 1 に配置されている。本実施形態の基板 6 では、凹部 6 5 が半導体基板 6 1 を貫通しており、ダイヤフラム部 6 4 がシリコン酸化膜 6 2 およびシリコン窒化膜 6 3 の 2 層で構成されている。このようなダイヤフラム部 6 4 は、極めて薄くすることができる。そのため、物理量センサー 1 の感度が極めて高くなる。また、これらの膜は、後述するように、物理量センサー 1 を製造する際に用いるエッチングのエッチングストップ層として利用することができ、ダイヤフラム部 6 4 の厚さの製品ごとのバラツキを少なくすることができる。

なお、凹部 6 5 が半導体基板 6 1 を貫通せず、ダイヤフラム部 6 4 が半導体基板 6 1 の薄肉部、シリコン酸化膜 6 2 およびシリコン窒化膜 6 3 の 3 層で構成されていてもよい。

【 0 0 2 1 】

- センサー素子 7 -

センサー素子 7 は、図 2 に示すように、基板 6 のダイヤフラム部 6 4 上に設けられている複数 (本実施形態では 4 つ) のピエゾ抵抗素子 7 a、7 b、7 c、7 d で構成されている。

ピエゾ抵抗素子 7 a、7 b は、平面視で四角形をなすダイヤフラム部 6 4 の互いに対向する (図 2 にて左右方向に並んでいる) 1 対の辺 (以下、「第 1 の辺」ともいう) に対応して設けられ、ピエゾ抵抗素子 7 c、7 d は、平面視で四角形をなすダイヤフラム部 6 4 の他の互いに対向する (図 2 にて上下方向に並んでいる) 1 対の辺 (以下、「第 2 の辺」ともいう) に対応して設けられている。

【 0 0 2 2 】

ピエゾ抵抗素子 7 a は、ダイヤフラム部 6 4 の外周部近傍 (より具体的には図 2 にて右側の第 1 の辺近傍) に設けられたピエゾ抵抗部 7 1 a を有している。ピエゾ抵抗部 7 1 a は、第 1 の辺に平行な方向に沿って延びている長手形状をなしている。このピエゾ抵抗部 7 1 a の両端部には、それぞれ、配線 4 1 a が接続されている。

同様に、ピエゾ抵抗素子 7 b は、ダイヤフラム部 6 4 の外周部近傍 (より具体的には図 2 にて左側の第 1 の辺近傍) に設けられたピエゾ抵抗部 7 1 b を有している。このピエゾ抵抗部 7 1 b の両端部には、それぞれ、配線 4 1 b が接続されている。

10

20

30

40

50

【 0 0 2 3 】

一方、 piezo抵抗素子 7 c は、ダイヤフラム部 6 4 の外周部近傍（より具体的には図 2 にて上側の第 2 の辺近傍）に設けられた 1 対の piezo抵抗部 7 1 c と、1 対の piezo抵抗部 7 1 c 同士を接続している接続部 7 3 c と、を有している。この 1 対の piezo抵抗部 7 1 c は、互いに平行であり、かつ、第 2 の辺に対して垂直な方向（すなわち第 1 の辺に平行な方向）に沿って延びている長手形状をなしている。この 1 対の piezo抵抗部 7 1 c の一端部（ダイヤフラム部 6 4 の中心側の端部）同士は、接続部 7 3 c を介して接続されており、1 対の piezo抵抗部 7 1 c の他端部（ダイヤフラム部 6 4 の外周側の端部）には、それぞれ、配線 4 1 c が接続されている。

【 0 0 2 4 】

同様に、piezo抵抗素子 7 d は、ダイヤフラム部 6 4 の外周部近傍（より具体的には図 2 にて下側の第 2 の辺近傍）に設けられた 1 対の piezo抵抗部 7 1 d と、1 対の piezo抵抗部 7 1 d 同士を接続している接続部 7 3 d と、を有している。この 1 対の piezo抵抗部 7 1 d の一端部（ダイヤフラム部 6 4 の中心側の端部）同士は、接続部 7 3 d を介して接続されており、1 対の piezo抵抗部 7 1 d の他端部（ダイヤフラム部 6 4 の外周側の端部）には、それぞれ、配線 4 1 d が接続されている。

【 0 0 2 5 】

このような piezo抵抗素子 7 a、7 b、7 c、7 d の piezo抵抗部 7 1 a、7 1 b、7 1 c、7 1 d は、それぞれ、例えば、リン、ボロン等の不純物をドーブ（拡散または注入）したポリシリコン（多結晶シリコン）で構成されている。また、piezo抵抗素子 7 c、7 d の接続部 7 3 c、7 3 d および配線 4 1 a、4 1 b、4 1 c、4 d は、それぞれ、例えば、piezo抵抗部 7 1 a、7 1 b、7 1 c、7 1 d よりも高濃度でリン、ボロン等の不純物をドーブ（拡散または注入）したポリシリコン（多結晶シリコン）で構成されている。なお、接続部 7 3 c、7 3 d および配線 4 1 a、4 1 b、4 1 c、4 d は、それぞれ、金属で構成されていてもよい。

【 0 0 2 6 】

また、piezo抵抗素子 7 a、7 b、7 c、7 d は、自然状態における抵抗値が互いに等しくなるように構成されている。そして、これらの piezo抵抗素子 7 a、7 b、7 c、7 d は、配線 4 1 a、4 1 b、4 1 c、4 1 d 等を介して、互いに電氣的に接続され、図 4 に示すように、ブリッジ回路 7 0（ホイートストンブリッジ回路）を構成している。このブリッジ回路 7 0 には、駆動電圧 A V D C を供給する駆動回路（図示せず）が接続されている。そして、ブリッジ回路 7 0 は、piezo抵抗素子 7 a、7 b、7 c、7 d の抵抗値に応じた信号（電圧）を出力する。

また、このようなセンサー素子 7 は、前述したような極めて薄いダイヤフラム部 6 4 を用いても、共振子のような振動素子をセンサー素子として用いた場合のようにダイヤフラム部 6 4 への振動漏れによって Q 値が低下するという問題がない。

【 0 0 2 7 】

- 素子周囲構造体 8 -

素子周囲構造体 8 は、センサー素子 7 が配置されている空洞部 5 を画成するように形成されている。ここで、素子周囲構造体 8 は、半導体基板 6 1 の一方の面側に配置されていてダイヤフラム部 6 4 とともに空洞部 5 を形成している「壁部」を構成している。

この素子周囲構造体 8 は、基板 6 上にセンサー素子 7 を取り囲むように形成された層間絶縁膜 8 1 と、層間絶縁膜 8 1 上に形成された配線層 8 2 と、配線層 8 2 および層間絶縁膜 8 1 上に形成された層間絶縁膜 8 3 と、層間絶縁膜 8 3 上に形成され、複数の細孔（開孔）を備えた被覆層 8 4 1 を有する配線層 8 4 と、配線層 8 4 および層間絶縁膜 8 3 上に形成された表面保護膜 8 5 と、被覆層 8 4 1 上に設けられた封止層 8 6 とを有している。ここで、配線層 8 2、8 4 は、空洞部 5 を囲むように形成されている配線層 8 2 a、8 4 a と、半導体回路 9 の配線を構成する配線層 8 2 b、8 4 b とを含んでいる。また、配線層 8 2 a とシリコン窒化膜 6 3 との間には、層 4 2 が設けられている。この層 4 2 は、後述するようにセンサー素子 7 と一括して形成されるものであるが、省略してもよい。また

10

20

30

40

50

、図示しないが、配線層 8 2 a とシリコン窒化膜 6 3 との間には、層間絶縁膜 8 1 の一部が介在している。

【0028】

半導体基板 6 1 上およびその上方には、半導体回路 9 が作り込まれている。したがって、半導体回路 9 は、半導体基板 6 1 の素子周囲構造体 8 と同じ面側に設けられている。この半導体回路 9 は、MOS トランジスタ 8 7 等の能動素子、その他必要に応じて形成されたコンデンサ、インダクタ、抵抗、ダイオード、配線（センサー素子 7 に接続されている配線、配線層 8 2 b、8 4 b を含む）等の回路要素を有している。ここで、MOS トランジスタ 8 7 は、半導体基板 6 1 の上面にリン、ボロン等の不純物をドーピングして形成されたソースおよびドレイン（図示せず）と、そのソースとドレインと間に形成されるチャネル領域上に形成されたゲート絶縁膜（図示せず）と、そのゲート絶縁膜上に形成されたゲート電極 8 7 1 と、を有している。

10

【0029】

- 空洞部 5 -

基板 6 と素子周囲構造体 8 とによって画成された空洞部 5 は、センサー素子 7 を収容する収容部として機能している。また、空洞部 5 は、密閉された空間である。この空洞部 5 は、物理量センサー 1 が検出する圧力の基準値となる圧力基準室として機能する。本実施形態では、空洞部 5 が真空状態（300 Pa 以下）となっている。空洞部 5 を真空状態とすることによって、物理量センサー 1 を、真空状態を基準として圧力を検出する「絶対圧センサー」として用いることができ、その利便性が向上する。

20

ただし、空洞部 5 は、真空状態でなくてもよく、大気圧であってもよいし、大気圧よりも気圧が低い減圧状態であってもよいし、大気圧よりも気圧が高い加圧状態であってもよい。また、空洞部 5 には、窒素ガス、希ガス等の不活性ガスが封入されていてもよい。

以上、物理量センサー 1 の構成について簡単に説明した。

【0030】

このような構成の物理量センサー 1 は、図 4 (a) に示すように、ダイヤフラム部 6 4 の受圧面 6 4 1 が受ける圧力に応じて、ダイヤフラム部 6 4 が変形し、これにより、図 4 (b) に示すように、ピエゾ抵抗素子 7 a、7 b、7 c、7 d が歪み、ピエゾ抵抗素子 7 a、7 b、7 c、7 d の抵抗値が変化する。それに伴って、ピエゾ抵抗素子 7 a、7 b、7 c、7 d が構成するブリッジ回路 7 0（図 3 参照）の出力が変化し、その出力に基づいて、受圧面 6 4 1 で受けた圧力の大きさを求めることができる。

30

より具体的に説明すると、前述したように、ピエゾ抵抗素子 7 a、7 b、7 c、7 d の抵抗値が互いに等しいため、前述したようなダイヤフラム部 6 4 の変形が生じる前の自然状態では、ピエゾ抵抗素子 7 a、7 b の抵抗値の積とピエゾ抵抗素子 7 c、7 d の抵抗値の積とが等しく、ブリッジ回路 7 0 の出力（電位差）はゼロとなる。

【0031】

一方、前述したようなダイヤフラム部 6 4 の変形が生じると、図 4 (b) に示すように、ピエゾ抵抗素子 7 a、7 b のピエゾ抵抗部 7 1 a、7 1 b にその長手方向に沿って引張歪み、および幅方向に沿って圧縮歪みが生じるとともに、ピエゾ抵抗素子 7 c、7 d のピエゾ抵抗部 7 1 c、7 1 d にその長手方向に沿って圧縮歪み、およびその幅方向に沿って引張歪みが生じる。

40

【0032】

ここで、前述したようなダイヤフラム部 6 4 の変形により、ピエゾ抵抗部 7 1 a、7 1 b は、その幅方向の圧縮力を受けるが、ピエゾ抵抗部 7 1 a、7 1 b のポアソン比に応じて、ピエゾ抵抗部 7 1 a、7 1 b にその長手方向に沿って引張歪みが生じることとなる。また、前述したダイヤフラム部 6 4 の変形により、ピエゾ抵抗部 7 1 c、7 1 d は、その長手方向の圧縮力を受け、その圧縮力に応じて、ピエゾ抵抗部 7 1 c、7 1 d にその長手方向に沿って圧縮歪みが生じることとなる。

【0033】

このようなピエゾ抵抗部 7 1 a、7 1 b、7 1 c、7 1 d の歪みにより、ピエゾ抵抗素

50

子7 a、7 bの抵抗値の積と piezo 抵抗素子7 c、7 dの抵抗値の積との差が生じ、その差に応じた出力（電位差）がブリッジ回路7 0から出力される。このブリッジ回路7 0からの出力に基づいて、受圧面6 4 1で受けた圧力の大きさ（絶対圧）を求めることができる。

【0034】

ここで、前述したようなダイヤフラム部6 4の変形が生じたとき、piezo 抵抗素子7 a、7 bの抵抗値は増加し、piezo 抵抗素子7 c、7 dの抵抗値は減少するため、piezo 抵抗素子7 a、7 bの抵抗値の積と piezo 抵抗素子7 c、7 dの抵抗値の積との差の変化を大きくすることができ、それに伴って、ブリッジ回路7 0からの出力を大きくすることができる。その結果、圧力の検出感度を高めることができる。また、ブリッジ回路7 0を構成するpiezo 抵抗素子7 a、7 b、7 c、7 dのすべて温度感度がほぼ同一であるため、外部の温度変化に対する特性変化を低減することもできる。

10

【0035】

以上のような物理量センサー1では、空洞部5および半導体回路9が半導体基板6 1の同じ面側に設けられているため、空洞部5を形成している素子周囲構造体8が半導体基板6 1の半導体回路9とは反対側から張り出すことがなく、低背化を図ることができる。その上で、素子周囲構造体8は、層間絶縁膜8 1、8 3および配線層8 2、8 4のうちの少なくとも一方と同一の成膜により形成されている。これにより、CMOSプロセス（特に層間絶縁膜8 1、8 3や配線層8 2、8 4を形成する工程）を利用して、素子周囲構造体8を半導体回路9と一括して形成することができる。そのため、物理量センサー1の製造工程が簡略化され、その結果、物理量センサー1の低コスト化を図ることができる。また、本実施形態のように空洞部5を封止する場合であっても、成膜法を用いて空洞部5を封止することができ、従来のような基板を貼り合わせてキャビティを封止する必要がなく、この点でも、物理量センサー1の製造工程が簡略化され、その結果、物理量センサー1の低コスト化を図ることができる。

20

【0036】

また、前述したようにセンサー素子7がpiezo 抵抗素子7 a、7 b、7 c、7 dを含み、かつ、センサー素子7および半導体回路9が半導体基板6 1の同じ面側にあるため、CMOSプロセス（特にトランジスタ8 7を形成する工程）を利用して、センサー素子7を半導体回路9と一括して形成することができる。そのため、この点でも、物理量センサー1の製造工程をより簡略化することができる。

30

【0037】

また、センサー素子7がダイヤフラム部6 4の素子周囲構造体8側に配置されているため、センサー素子7を空洞部5内に収納することができ、そのため、センサー素子7の劣化を防止したり、センサー素子7の特性低下を低減したりすることができる。

また、ダイヤフラム部6 4は、酸系エッチング液に対するエッチングレートが層間絶縁膜8 1、8 3よりも低い材料で構成されている層として、シリコン窒化膜6 3を含んでいる。

【0038】

半導体回路9が有する層間絶縁膜8 1、8 3は、一般にシリコン酸化膜で構成されているが、シリコン窒化膜は、酸系エッチング液に対するエッチングレートがシリコン酸化膜よりも低い。したがって、半導体回路9が有する層間絶縁膜8 1、8 3と一体で形成された絶縁層を酸系エッチング液によりエッチングして空洞部5（素子周囲構造体8）を形成する際に、かかる層（シリコン窒化膜6 3）をエッチングストップ層として利用することができる。そのため、所望の厚さを有するダイヤフラム部6 4を効率的に形成することができる。

40

【0039】

また、ダイヤフラム部6 4は、アルカリエッチング液に対するエッチングレートが半導体基板6 1よりも低い材料で構成されている層として、シリコン酸化膜6 2およびシリコン窒化膜6 3を含んでいる。

50

これにより、シリコン酸化膜 6 2 およびシリコン窒化膜 6 3 は、いずれも、アルカリエッチング液に対するエッチングレートがシリコンよりも低い。したがって、半導体基板 6 1 を素子周囲構造体 8 とは反対側からアルカリエッチング液によりエッチングしてダイヤフラム部 6 4 を形成する際に、かかる層（本実施形態ではシリコン酸化膜 6 2）をエッチングストップ層として利用することができる。そのため、この点でも、所望の厚さを有するダイヤフラム部 6 4 を効率的に形成することができる。

また、シリコン酸化膜 6 2 およびシリコン窒化膜 6 3 は、比較的高い絶縁性を有する。したがって、これらの膜（本実施形態ではシリコン窒化膜 6 3）上にセンサー素子 7 を配置することにより、センサー素子 7 の各部やセンサー素子 7 から引き出された配線が短絡するのを防止することができる。

10

【0040】

次に、物理量センサー 1 の製造方法を簡単に説明する。

図 5 および図 6 は、図 1 に示す物理量センサーの製造工程を示す図である。以下、これらの図に基づいて説明する。

〔センサー素子・MOSトランジスタ形成工程〕

まず、図 5 (a) に示すように、シリコン基板等の半導体基板 6 1 A の上面を熱酸化することによりシリコン酸化膜 6 2 を形成し、さらに、シリコン酸化膜 6 2 上にシリコン窒化膜 6 3 をスパッタリング法、CVD法等により形成する。これにより、構造体 1 0 を得る。

シリコン酸化膜 6 2 は、半導体基板 6 1 およびその上方に半導体回路 9 を形成する際の素子間分離膜として機能する。また、シリコン窒化膜 6 3 は、後に行われる空洞部形成工程において実施されるエッチングに対する耐性を有しており、いわゆるエッチングストップ層として機能する。なお、シリコン窒化膜 6 3 は、パターンニング処理によって、センサー素子 7 を形成する平面範囲を含む範囲と半導体回路 9 内の一部の素子(コンデンサ)などの範囲に限定して形成する。これにより、半導体基板 6 1 およびその上方に半導体回路 9 を形成する際の障害となることがなくなる。

20

また、図示しないが、半導体基板 6 1 A の上面のうちシリコン酸化膜 6 2 およびシリコン窒化膜 6 3 が形成されていない部分には、MOSトランジスタ 8 7 のゲート絶縁膜を熱酸化により形成するとともに、半導体回路 9 の MOSトランジスタ 8 7 のソースおよびドレインをリン、ボロン等の不純物をドーピングして形成する。

30

【0041】

次に、構造体 1 0 の上面に、多結晶シリコン膜（またはアモルファスシリコン膜）をスパッタリング法、CVD法等により形成し、その多結晶シリコン膜をエッチングによりパターンニングして、図 5 (b) に示すように、センサー素子 7 を形成するための素子形成用膜 7 A と、層 4 2 と、ゲート電極 8 7 1 とを形成する。これにより、素子形成用膜 7 A および MOSトランジスタ 8 7 を有する構造体 1 0 A を得る。

ここで、多結晶シリコン膜の厚さは、特に限定されないが、例えば、200nm以上400nm以下程度とされる。

【0042】

次に、素子形成用膜 7 A が露出するように、構造体 1 0 A の上面の一部に、フォトレジスト膜 2 0 を形成した後、素子形成用膜 7 A にリン、ボロン等の不純物をドーピング(イオン注入)することにより、図 5 (c) に示すように、センサー素子 7 を形成する。これにより、センサー素子 7 および MOSトランジスタ 8 7 を有する構造体 1 0 B を得る。

40

このイオン注入では、ピエゾ抵抗部 7 1 a、7 1 b、7 1 c、7 1 d への不純物のドーピング量が接続部 7 3 c、7 3 d および配線 4 1 a、4 1 b、4 1 c、4 1 d よりも多くなるようにフォトレジスト膜 2 0 の形状やイオン注入条件等を調整する。

【0043】

例えば、ボロンを 17keV でイオン注入を行う場合、ピエゾ抵抗部 7 1 a、7 1 b、7 1 c、7 1 d へのイオン注入濃度を $1 \times 10^{13} \text{ atoms/cm}^2$ 以上 $1 \times 10^{15} \text{ atoms/cm}^2$ 以下程度とし、接続部 7 3 c、7 3 d および配線 4 1 a、4 1 b、4

50

1 c、4 1 dへのイオン注入濃度を $1 \times 10^{15} \text{ atoms/cm}^2$ 以上 $5 \times 10^{15} \text{ atoms/cm}^2$ 以下程度とする。

【0044】

[層間絶縁膜・配線層形成工程]

前述した工程で得られた構造体10Bの上面に、図5(d)に示すように、層間絶縁膜81A、83Aおよび配線層82、84を形成する。これにより、センサー素子7およびMOSトランジスタ87が層間絶縁膜81A、83Aおよび配線層82、84で覆われた構造体10Cを得る。

【0045】

層間絶縁膜81A、83Aの形成は、シリコン酸化膜をスパッタリング法、CVD法等により形成し、そのシリコン酸化膜をエッチングによりパターンニングすることにより行う。

10

ここで、層間絶縁膜81A、83Aのそれぞれの厚さは、特に限定されないが、例えば、1500nm以上5000nm以下程度とされる。

【0046】

また、配線層82、84の形成は、層間絶縁膜81A、83A上に、例えばアルミニウムよりなる層をスパッタリング法、CVD法等により形成した後、パターンニング処理することにより行う。

ここで、配線層82、84のそれぞれの厚さは、特に限定されないが、例えば、300nm以上900nm以下程度とされる。

20

【0047】

また、配線層82a、84aは、平面視で複数のセンサー素子7を囲むように環状をなしている。また、配線層82b、84bは、半導体基板61上およびその上方に形成された配線(例えば、半導体回路9の一部を構成する配線)に電気的に接続される。

このような層間絶縁膜と配線層との積層構造は、通常のCMOSプロセスにより形成され、その積層数は、必要に応じて適宜に設定される。すなわち、必要に応じてさらに多くの配線層が層間絶縁膜を介して積層される場合もある。

【0048】

[空洞部形成工程]

前述した工程で得られた構造体10Dの上面に、図6(a)に示すように、スパッタリング法、CVD法等により表面保護膜85を形成した後、エッチングにより空洞部5を形成する。これにより、空洞部5を有する構造体10Dを得る。

30

この表面保護膜85は、一種類以上の材料を含む複数の膜層で構成され、被覆層841の細孔842を封止してしまわないように形成する。なお、表面保護膜85の構成材料としては、シリコン酸化膜、シリコン窒化膜、ポリイミド膜、エポキシ樹脂膜など、素子を水分、ゴミ、傷などから保護するための耐性を有するもので形成される。

ここで、表面保護膜85の厚さは、特に限定されないが、例えば、500nm以上2000nm以下程度とされる。

【0049】

また、空洞部5の形成は、被覆層841に形成された複数の細孔842を通じたエッチングにより、層間絶縁膜83A、85Aの一部を除去することにより行う。ここで、かかるエッチングとしてウェットエッチングを用いる場合、複数の細孔842からフッ酸、緩衝フッ酸等のエッチング液を供給し、ドライエッチングを用いる場合、複数の細孔842からフッ化水素酸ガス等のエッチングガスを供給する。

40

【0050】

[封止工程]

次に、図6(b)に示すように、被覆層841上に、シリコン酸化膜、シリコン窒化膜、Al、Cu、W、Ti、TiN等の金属膜等からなる封止層86をスパッタリング法、CVD法等により形成し、各細孔842を封止する。これより、空洞部5が封止層86により封止された構造体10Eを得る。

50

ここで、封止層 8 6 の厚さは、特に限定されないが、例えば、1000 nm 以上 5000 nm 以下程度とされる。

【0051】

[ダイヤフラム形成工程]

最後に、半導体基板 6 1 A の下面を研削し、図 6 (c) に示すように、全体が薄肉化された半導体基板 6 1 B を得た後、さらに、半導体基板 6 1 B の下面の一部を、図 6 (d) に示すように、例えば、ドライエッチングにより除去する。これにより、周囲よりも薄肉なダイヤフラム部 6 4 が形成された物理量センサー 1 を得る。

ここで、半導体基板 6 1 A を研削により除去する厚さは、特に限定されないが、例えば、100 μm 以上 400 μm 以下程度とされる。

【0052】

また、半導体基板 6 1 B の下面の一部を除去する際、シリコン酸化膜 6 2 がエッチングストップ層として機能する。これにより、ダイヤフラム部 6 4 の厚さを高精度に規定することができる。

なお、半導体基板 6 1 B の下面の一部を除去する方法としては、ドライエッチングに限らず、ウェットエッチング等であってもよい。また、ダイヤフラム部 6 4 が半導体基板 6 1 の一部を含む場合、その部分における半導体基板 6 1 の厚さを 80 μm 以下程度とすればよい。

【0053】

以上のような工程により、物理量センサー 1 を製造することができる。なお、半導体回路 9 が有する MOS トランジスタ 8 7 以外の能動素子、コンデンサ、インダクタ、抵抗、ダイオード、配線等の回路要素は、上述した適宜の工程中（例えば、振動素子形成工程、絶縁膜形成工程、被覆層形成工程、封止層形成工程）途中において作り込んでおくことができる。例えば、シリコン酸化膜 6 2 とともに回路素子間分離膜を形成したり、センサー素子 7 とともにゲート電極、容量電極、配線等を形成したり、層間絶縁膜 8 1、8 3 とともにゲート絶縁膜、容量誘電体層、層間絶縁膜を形成したり、配線層 8 2、8 4 とともに回路内配線を形成したりすることができる。

【0054】

< 第 2 実施形態 >

次に本発明の物理量センサーの第 2 実施形態について説明する。

図 7 は、本発明の物理量センサーの第 2 実施形態を示す断面図である。

以下、本発明の物理量センサーの第 2 実施形態について説明するが、前述した実施形態との相違点を中心に説明し、同様の事項はその説明を省略する。

第 2 実施形態は、ダイヤフラム部の構成が異なること以外は、前記第 1 実施形態と同様である。

【0055】

図 7 に示す物理量センサー 1 A が備えるダイヤフラム部 6 4 A は、シリコン窒化膜 6 3 で構成されている。ダイヤフラム部 6 4 A は、基板 6 の下面に、半導体基板 6 1 およびシリコン酸化膜 6 2 を貫通する凹部 6 5 A を設けることによって形成されている。このダイヤフラム部 6 4 A は、シリコン窒化膜 6 3 の下面が受圧面 6 4 1 A となっている。

シリコン窒化膜 6 3 はアルカリエッチング液に対するエッチングレートがシリコンよりも低いことから、半導体基板 6 1 を素子周囲構造体 8 とは反対側からアルカリエッチング液によりエッチングしてダイヤフラム部 6 4 A を形成する際に、シリコン窒化膜 6 3 をエッチングストップ層として利用することができる。

また、ダイヤフラム部 6 4 A をシリコン窒化膜 6 3 のみで構成することにより、極めて薄いダイヤフラム部 6 4 A を実現することができる。

以上説明したような物理量センサー 1 A によっても、低背化および低コスト化を図ることができる。

【0056】

< 第 3 実施形態 >

10

20

30

40

50

次に本発明の物理量センサーの第3実施形態について説明する。

図8は、本発明の物理量センサーの第3実施形態を示す断面図である。

以下、本発明の物理量センサーの第3実施形態について説明するが、前述した実施形態との相違点を中心に説明し、同様の事項はその説明を省略する。

第3実施形態は、ダイヤフラム部の構成が異なること以外は、前記第1実施形態と同様である。

【0057】

図8に示す物理量センサー1Bが備えるダイヤフラム部64Bは、シリコン窒化膜63および金属膜67で構成されている。

金属膜67は、シリコン酸化膜62とシリコン窒化膜63との間に配置されている。なお、ダイヤフラム部64Bの近傍におけるシリコン酸化膜62の一部を省略してもよく、この場合、金属膜67は、半導体基板61とシリコン窒化膜63との間に配置されることとなる。

ダイヤフラム部64Bは、半導体基板61、シリコン酸化膜62、金属膜67およびシリコン窒化膜63がこの順で積層された基板6Bの下面に、半導体基板61およびシリコン酸化膜62を貫通する凹部65Bを設けることによって形成されている。このダイヤフラム部64Bは、金属膜67の下面が受圧面641Bとなっている。

【0058】

金属膜67はアルカリエッチング液に対するエッチングレートがシリコンよりも低いことから、半導体基板61Bを素子周囲構造体8とは反対側からアルカリエッチング液によりエッチングしてダイヤフラム部64Bを形成する際に、金属膜67をエッチングストップ層として利用することができる。

また、ダイヤフラム部64Aをシリコン窒化膜63および金属膜67で構成することにより、極めて薄いダイヤフラム部64Bを実現することができる。

また、金属膜67は導電性に優れていることから、金属膜67を例えば接地配線として利用することもできる。

【0059】

このような金属膜67の構成材料としては、特に限定されず、各種金属材料を用いることができるが、CMOSプロセスとの親和性の観点からアルミニウム、銅等の配線材料を用いることが好ましい。また、ダイヤフラム部64Bの機械的特性を優れたものとする観点から、金属膜67の構成材料として、Ni-Ti合金、Cu-Zn合金、Ni-Al合金、Cu-Cd合金、Au-Cd合金、Au-Cd-Ag合金、Ti-Al-V合金などの超弾性合金、形状記憶合金や比較的弾性の高い材料を用いることもできる。

以上説明したような物理量センサー1Bによっても、低背化および低コスト化を図ることができる。

【0060】

2. 圧力センサー

次に、本発明の物理量センサーを備える圧力センサー（本発明の圧力センサー）について説明する。図9は、本発明の圧力センサーの一例を示す断面図である。

図9に示すように、本発明の圧力センサー100は、物理量センサー1と、物理量センサー1を収納する筐体101と、物理量センサー1から得た信号を圧力データに演算する演算部102とを備えている。物理量センサー1は、配線103を介して演算部102と電気的に接続されている。

【0061】

物理量センサー1は、筐体101の内側に、図示しない固定手段により固定されている。また、筐体101には、物理量センサー1のダイヤフラム部64が、例えば大気（筐体101の外側）と連通するための貫通孔104を有している。

このような圧力センサー100によれば、貫通孔104を介してダイヤフラム部64が圧力を受ける。この受圧した信号を配線103を介して演算部に送信し、圧力データに演算する。この演算された圧力データは、図示しない表示部（例えば、パーソナルコンピュ

10

20

30

40

50

ーターのモニター等)を介して表示することができる。

【0062】

3. 高度計

次に、本発明の物理量センサーを備える高度計(本発明の高度計)の一例について説明する。図10は、本発明の高度計の一例を示す斜視図である。

高度計200は、腕時計のように、手首に装着することができる。また、高度計200の内部には、物理量センサー1(圧力センサー100)が搭載されており、表示部201に現在地の海拔からの高度、または、現在地の気圧等を表示することができる。

なお、この表示部201には、現在時刻、使用者の心拍数、天候等、様々な情報を表示することができる。

【0063】

4. 電子機器

次に、本発明の物理量センサーを備える電子機器を適用したナビゲーションシステムについて説明する。図11は、本発明の電子機器の一例を示す正面図である。

ナビゲーションシステム300には、図示しない地図情報と、GPS(全地球測位システム:Global Positioning System)からの位置情報取得手段と、ジャイロセンサーおよび加速度センサーと車速データとによる自立航法手段と、物理量センサー1と、所定の位置情報または進路情報を表示する表示部301とを備えている。

【0064】

このナビゲーションシステムによれば、取得した位置情報に加えて高度情報を取得することができる。高度情報を得ることにより、例えば、一般道路と位置情報上は略同一の位置を示す高架道路を走行する場合、高度情報を持たない場合には、一般道路を走行しているのか高架道路を走行しているのかナビゲーションシステムでは判断できず、優先情報として一般道路の情報を使用者に提供してしまっていた。そこで、本実施形態に係るナビゲーションシステム300では、高度情報を物理量センサー1によって取得することができ、一般道路から高架道路へ進入することによる高度変化を検出し、高架道路の走行状態におけるナビゲーション情報を使用者に提供することができる。

【0065】

なお、表示部301は、例えば液晶パネルディスプレイや、有機EL(Organic Electro-Luminescence)ディスプレイなど、小型かつ薄型化が可能な構成となっている。

なお、本発明の物理量センサーを備える電子機器は、上記のものに限定されず、例えば、パーソナルコンピューター、携帯電話、医療機器(例えば電子体温計、血圧計、血糖計、心電図計測装置、超音波診断装置、電子内視鏡)、各種測定機器、計器類(例えば、車両、航空機、船舶の計器類)、フライトシュミレーター等に適用することができる。

【0066】

5. 移動体

次いで、本発明の物理量センサーを適用した移動体(本発明の移動体)について説明する。図12は、本発明の移動体の一例を示す斜視図である。

図12に示すように、移動体400は、車体401と、4つの車輪402とを有しており、車体401に設けられた図示しない動力源(エンジン)によって車輪402を回転させるように構成されている。このような移動体400には、ナビゲーションシステム300(物理量センサー1)が内蔵されている。

【0067】

以上、本発明の物理量センサー、圧力センサー、高度計、電子機器および移動体を図示の各実施形態に基づいて説明したが、本発明はこれらに限定されるものではなく、各部の構成は、同様の機能を有する任意の構成のものに置換することができる。また、他の任意の構成物や、工程が付加されていてもよい。

また、前述した実施形態では、センサー素子としてピエゾ抵抗素子を用いた場合を例に説明したが、本発明は、これに限定されず、例えば、フラップ型の振動子、櫛歯電極等の

10

20

30

40

50

他のMEMS振動子や、水晶振動子等の振動素子を用いることもできる。

また、前述した実施形態では、4つのセンサー素子を用いる場合を例に説明したが、本発明は、これに限定されず、センサー素子の数は、1つ以上3つ以下、または、5つ以上であってもよい。

【0068】

また、前述した実施形態では、ダイヤフラム部の受圧面と反対側の面上にセンサー素子を配置した場合を例に説明したが、本発明はこれに限定されず、例えば、ダイヤフラム部の受圧面にセンサー素子が配置されていてもよく、ダイヤフラム部の両面にセンサー素子が配置されていてもよい。

また、前述した実施形態では、ダイヤフラム部の外周部側にセンサー素子を配置した場合を例に説明したが、本発明はこれに限定されず、ダイヤフラム部の中央部にセンサー素子が配置されていてもよい。

【符号の説明】

【0069】

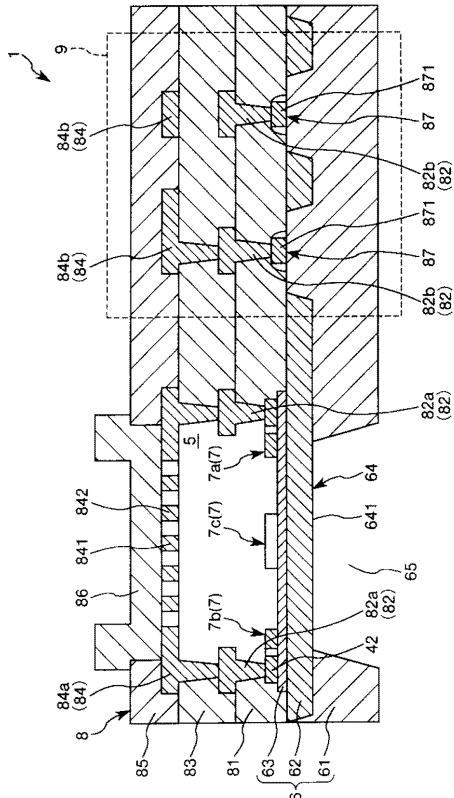
- 1 物理量センサー 1 A 物理量センサー 1 B 物理量センサー 5 空洞
- 部 6 基板 6 B 基板 7 センサー素子 7 A 素子形成用膜 7 a
- ピエゾ抵抗素子 7 b ピエゾ抵抗素子 7 c ピエゾ抵抗素子 7 d ピエゾ抵
- 抗素子 8 素子周囲構造体 9 半導体回路 10 構造体 10 A 構造体
- 10 B 構造体 10 C 構造体 10 D 構造体 10 E 構造体 20
- フォトレジスト膜 41 a 配線 41 b 配線 41 c 配線 41 d 配
- 線 42 層 61 半導体基板 61 A 半導体基板 61 B 半導体基板
- 62 シリコン酸化膜 63 シリコン窒化膜 64 ダイヤフラム部 64 A
- ダイヤフラム部 64 B ダイヤフラム部 65 凹部 65 A 凹部 65 B
- 凹部 67 金属膜 70 ブリッジ回路 71 a ピエゾ抵抗部 71 b
- ピエゾ抵抗部 71 c ピエゾ抵抗部 71 d ピエゾ抵抗部 73 c 接続部
- 73 d 接続部 81 層間絶縁膜 81 A 層間絶縁膜 82 配線層 8
- 2 a 配線層 82 b 配線層 83 層間絶縁膜 83 A 層間絶縁膜 84
- 配線層 84 a 配線層 84 b 配線層 85 表面保護膜 86 封止
- 層 87 トランジスタ 100 圧力センサー 101 筐体 102 演算
- 部 103 配線 104 貫通孔 200 高度計 201 表示部 300
- ナビゲーションシステム 301 表示部 400 移動体 401 車体
- 402 車輪 641 受圧面 641 A 受圧面 641 B 受圧面 841
- 被覆層 842 細孔 871 ゲート電極

10

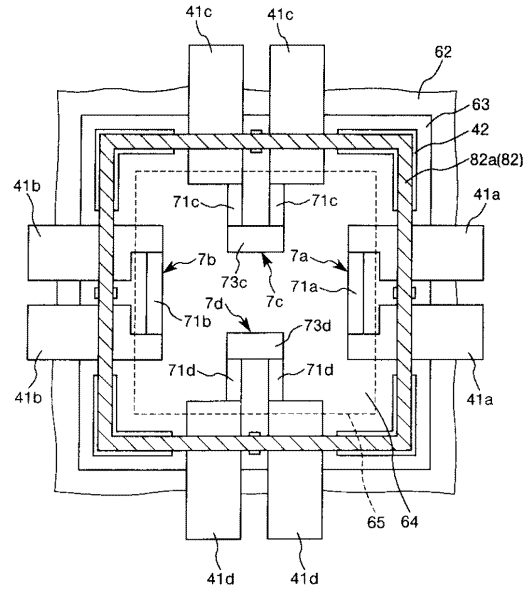
20

30

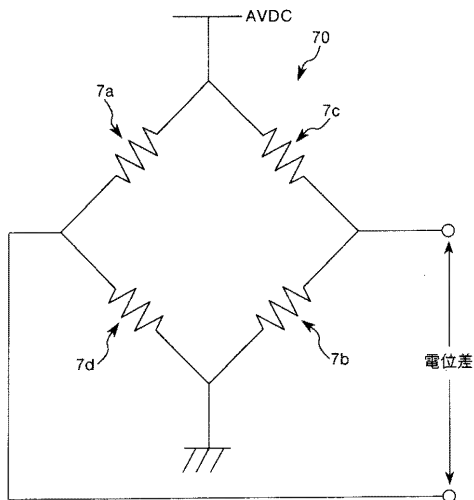
【 図 1 】



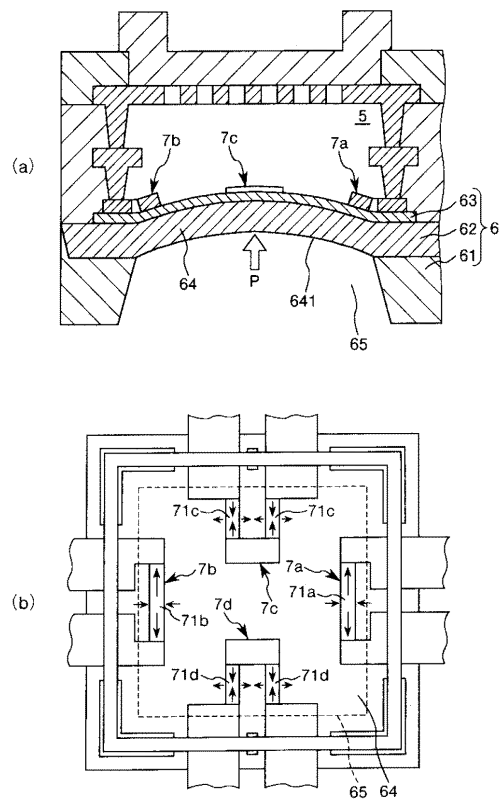
【 図 2 】



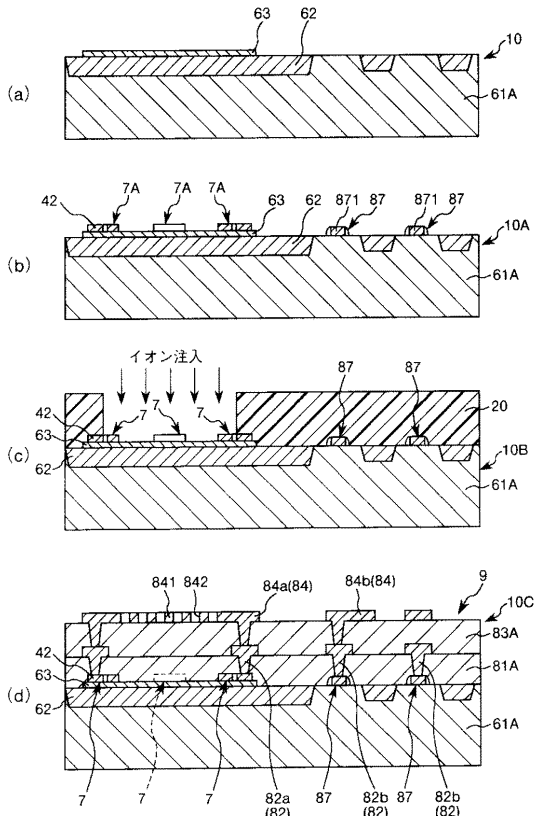
【 図 3 】



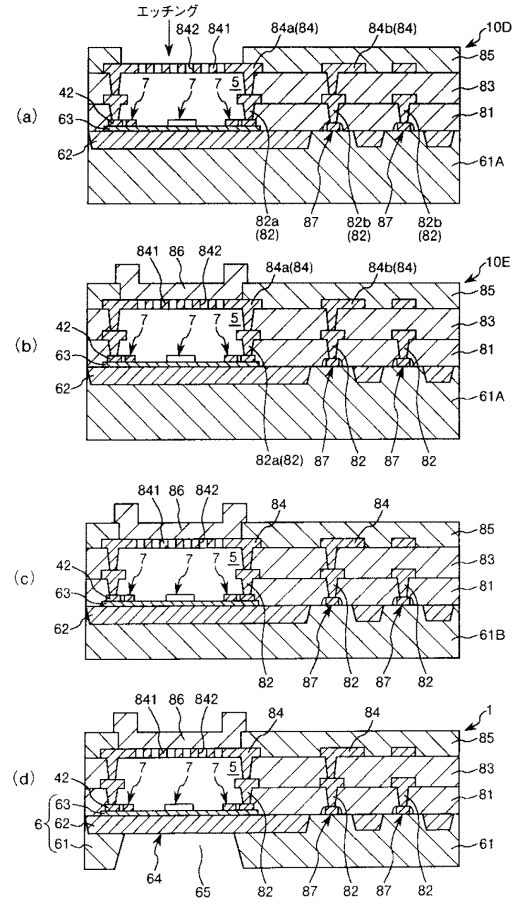
【 図 4 】



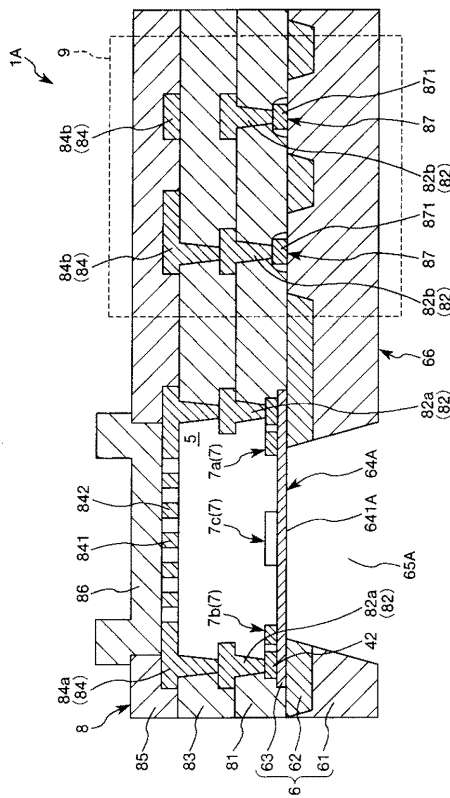
【図5】



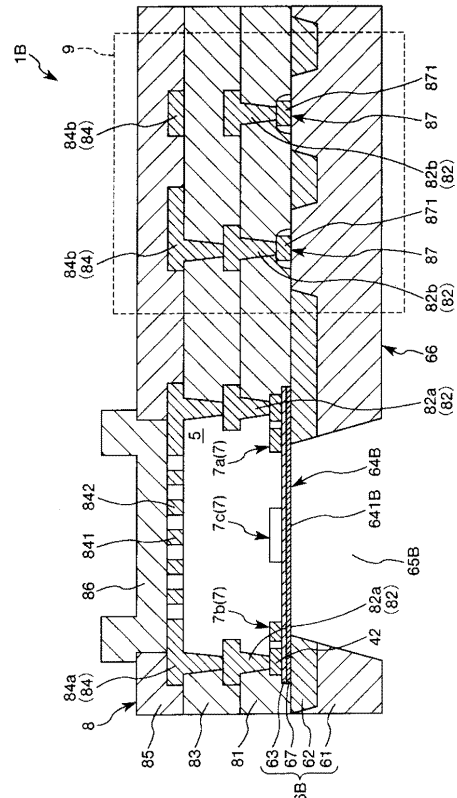
【図6】



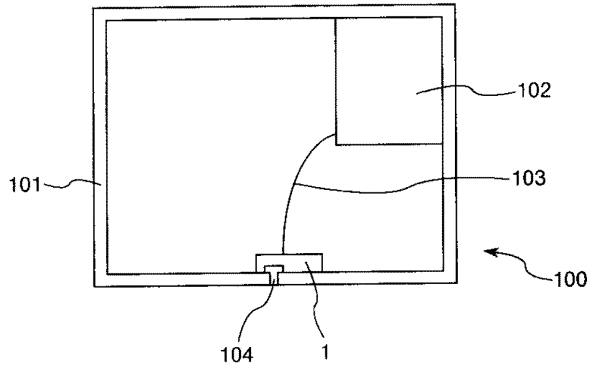
【図7】



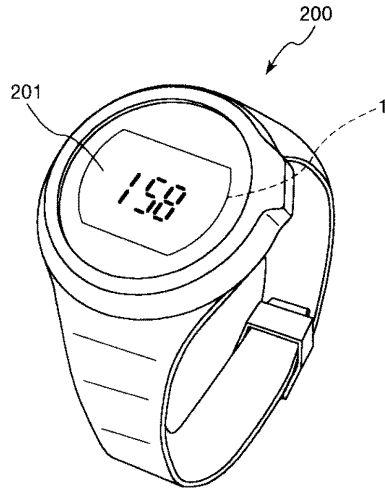
【図8】



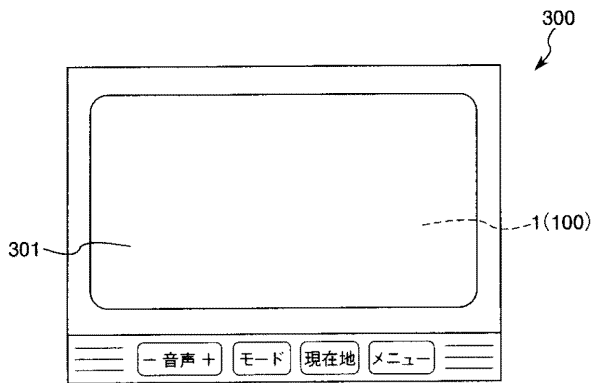
【図 9】



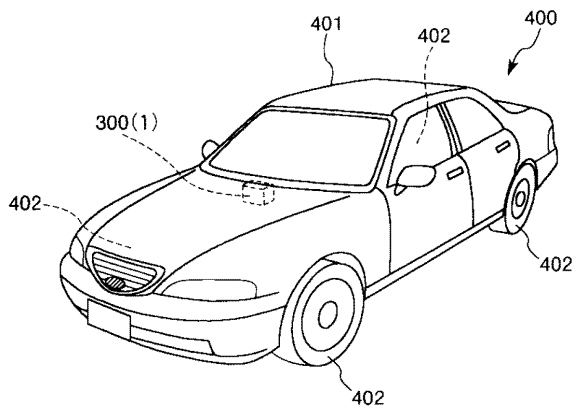
【図 10】



【図 11】



【図 12】



【手続補正書】

【提出日】平成26年12月9日(2014.12.9)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

半導体基板と、
前記半導体基板に配置されていて受圧により撓み変形するダイヤフラム部と、
前記ダイヤフラム部に配置されているセンサー素子と、
前記半導体基板の一方の面側に配置されていて前記ダイヤフラム部とともにキャビティを構成している壁部と、
前記半導体基板の前記壁部と同じ面側に設けられている回路部と、
を備えていることを特徴とする物理量センサー。

【請求項2】

前記センサー素子は、ピエゾ抵抗素子を含んでいる請求項1に記載の物理量センサー。

【請求項3】

前記センサー素子は、前記ダイヤフラム部の前記壁部と同じ面側に配置されている請求項1または2に記載の物理量センサー。

【請求項4】

前記回路部は、前記半導体基板上に配置されている絶縁層と、前記絶縁層を貫通している配線部とを有しており、
前記壁部は、前記絶縁層および前記配線部のうちの少なくとも一方と同一の成膜により形成されている請求項1ないし3のいずれか1項に記載の物理量センサー。

【請求項5】

前記ダイヤフラム部は、酸エッチング液に対するエッチングレートが前記絶縁層よりも低い材料で構成されている層を含んでいる請求項4に記載の物理量センサー。

【請求項6】

前記ダイヤフラム部は、アルカリエッチング液に対するエッチングレートが前記半導体基板よりも低い材料で構成されている層を含んでいる請求項1ないし5のいずれか1項に記載の物理量センサー。

【請求項7】

前記ダイヤフラム部は、シリコン酸化膜、シリコン窒化膜および金属膜のうちの少なくとも1つの膜を含んでいる請求項1ないし6のいずれか1項に記載の物理量センサー。

【請求項8】

前記キャビティ内が大気圧よりも減圧されている請求項1ないし7のいずれか1項に記載の物理量センサー。

【請求項9】

請求項1ないし8のいずれか1項に記載の物理量センサーを有することを特徴とする圧力センサー。

【請求項10】

請求項1ないし8のいずれか1項に記載の物理量センサーを有することを特徴とする高度計。

【請求項11】

請求項1ないし8のいずれか1項に記載の物理量センサーを有することを特徴とする電子機器。

【請求項12】

請求項1ないし8のいずれか1項に記載の物理量センサーを有することを特徴とする移

動体。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0008

【補正方法】変更

【補正の内容】

【0008】

[適用例 2]

本発明の物理量センサーでは、前記センサー素子は、ピエゾ抵抗素子を含んでいることが好ましい。

これにより、ピエゾ抵抗素子および回路部が半導体基板の同じ面側にある場合、CMOSプロセス（特にトランジスタを形成する工程）を利用して、ピエゾ抵抗素子を回路部と一括して形成することができる。そのため、物理量センサーの製造工程をより簡略化することができる。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0013

【補正方法】変更

【補正の内容】

【0013】

[適用例 7]

本発明の物理量センサーでは、前記ダイヤフラム部は、シリコン酸化膜、シリコン窒化膜および金属膜のうち少なくとも1つの膜を含んでいることが好ましい。

回路部が有する絶縁層は、一般にシリコン酸化膜で構成されているが、シリコン窒化膜は、酸エッチング液に対するエッチングレートがシリコン酸化膜よりも低い。したがって、回路部が有する絶縁層と一体で形成された絶縁層を酸エッチング液によりエッチングしてキャビティ（壁部）を形成する際に、シリコン窒化膜をエッチング停止層として利用することができる。

また、シリコン酸化膜、シリコン窒化膜および金属膜は、いずれも、アルカリエッチング液に対するエッチングレートがシリコンよりも低い。したがって、シリコン基板（半導体基板）を壁部とは反対側からアルカリエッチング液によりエッチングしてダイヤフラム部を形成する際に、これらの膜をエッチングストップ層として利用することができる。

また、シリコン酸化膜およびシリコン窒化膜は、比較的高い絶縁性を有する。したがって、これらの膜上にセンサー素子を配置することにより、センサー素子の各部やセンサー素子から引き出された配線が短絡するのを防止することができる。

[適用例 8]

本発明の物理量センサーでは、前記キャビティ内が大気圧よりも減圧されていることが好ましい。

これにより、物理量センサーをいわゆる絶対圧センサーとして用いることができる。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0025

【補正方法】変更

【補正の内容】

【0025】

このようなピエゾ抵抗素子7a、7b、7c、7dのピエゾ抵抗部71a、71b、71c、71dは、それぞれ、例えば、リン、ボロン等の不純物をドーブ（拡散または注入）したポリシリコン（多結晶シリコン）で構成されている。また、ピエゾ抵抗素子7c、7dの接続部73c、73dおよび配線41a、41b、41c、41dは、それぞれ、例えば、ピエゾ抵抗部71a、71b、71c、71dよりも高濃度でリン、ボロン等の

不純物をドーブ（拡散または注入）したポリシリコン（多結晶シリコン）で構成されている。なお、接続部 7 3 c、7 3 d および配線 4 1 a、4 1 b、4 1 c、4 1 d は、それぞれ、金属で構成されていてもよい。

【手続補正 5】

【補正対象書類名】明細書

【補正対象項目名】0 0 5 8

【補正方法】変更

【補正の内容】

【0 0 5 8】

金属膜 6 7 はアルカリエッチング液に対するエッチングレートがシリコンよりも低いことから、半導体基板 6 1 B を素子周囲構造体 8 とは反対側からアルカリエッチング液によりエッチングしてダイヤフラム部 6 4 B を形成する際に、金属膜 6 7 をエッチングストップ層として利用することができる。

また、ダイヤフラム部 6 4 B をシリコン窒化膜 6 3 および金属膜 6 7 で構成することにより、極めて薄いダイヤフラム部 6 4 B を実現することができる。

また、金属膜 6 7 は導電性に優れていることから、金属膜 6 7 を例えば接地配線として利用することもできる。

【手続補正 6】

【補正対象書類名】明細書

【補正対象項目名】0 0 6 4

【補正方法】変更

【補正の内容】

【0 0 6 4】

このナビゲーションシステムによれば、取得した位置情報に加えて高度情報を取得することができる。高度情報を得ることにより、高架道路と一般道路を区別できる。例えば、一般道路と位置情報上は略同一の位置を示す高架道路を走行する場合、高度情報を持たない場合には、一般道路を走行しているのか高架道路を走行しているのかナビゲーションシステムでは判断できず、優先情報として一般道路の情報を使用者に提供してしまっていた。そこで、本実施形態に係るナビゲーションシステム 3 0 0 では、高度情報を物理量センサー 1 によって取得することができ、一般道路から高架道路へ進入することによる高度変化を検出し、高架道路の走行状態におけるナビゲーション情報を使用者に提供することができる。

フロントページの続き

Fターム(参考) 4M112 AA01 BA01 CA01 CA03 CA04 CA09 CA12 CA13 CA14 DA03
DA04 DA06 DA09 DA10 EA04 EA05 EA06 EA07 EA10 EA11
FA05 FA11 FA20