

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4673396号
(P4673396)

(45) 発行日 平成23年4月20日(2011.4.20)

(24) 登録日 平成23年1月28日(2011.1.28)

(51) Int.Cl. F I
HO4N 5/374 (2011.01) HO4N 5/335 740
HO4N 5/378 (2011.01) HO4N 5/335 780

請求項の数 11 (全 29 頁)

(21) 出願番号	特願2008-217326 (P2008-217326)	(73) 特許権者	000001007
(22) 出願日	平成20年8月26日 (2008.8.26)		キヤノン株式会社
(65) 公開番号	特開2009-89367 (P2009-89367A)		東京都大田区下丸子3丁目30番2号
(43) 公開日	平成21年4月23日 (2009.4.23)	(74) 代理人	100076428
審査請求日	平成22年6月7日 (2010.6.7)		弁理士 大塚 康德
(31) 優先権主張番号	特願2007-240182 (P2007-240182)	(74) 代理人	100112508
(32) 優先日	平成19年9月14日 (2007.9.14)		弁理士 高柳 司郎
(33) 優先権主張国	日本国(JP)	(74) 代理人	100115071
早期審査対象出願			弁理士 大塚 康弘
		(74) 代理人	100116894
			弁理士 木村 秀二
		(74) 代理人	100130409
			弁理士 下山 治
		(74) 代理人	100134175
			弁理士 永川 行光

最終頁に続く

(54) 【発明の名称】 撮像装置及び撮像システム

(57) 【特許請求の範囲】

【請求項1】

光電変換部をそれぞれ含む第1の画素および第2の画素と、
 前記第1の画素および前記第2の画素に接続された列信号線と、
 前記列信号線を介して前記第1の画素および前記第2の画素から信号を読み出す読み出し回路と、
 前記読み出し回路に接続された出力線と、
 前記読み出し回路によって前記出力線に出力された信号に応じて画像信号を出力する出力部とを備え、
 前記読み出し回路は、
 前記列信号線に出力された信号を保持する第1の蓄積部と、
 前記列信号線と前記第1の蓄積部との接続を開閉する第1の開閉部と、
 第2の蓄積部と、
 前記第1の蓄積部に保持された信号を前記第2の蓄積部へ伝達するインピーダンス変換器と、
 前記インピーダンス変換器と前記第2の蓄積部との接続を開閉する第2の開閉部とを含み、
 前記第1の蓄積部の容量は、前記第2の蓄積部の容量よりも小さく、
 前記出力部には、前記第2の蓄積部に保持された信号を前記第2の蓄積部の容量と前記出力線の容量とで容量分割した信号が出力され、

第 1 の期間において、前記インピーダンス変換器により前記第 1 の画素の信号が前記第 1 の蓄積部から前記第 2 の蓄積部へ伝達され、

前記第 1 の期間に続く第 2 の期間において、前記列信号線に出力された前記第 2 の画素の信号が前記第 1 の蓄積部に蓄積される動作と、前記第 1 の画素の信号が前記第 2 の蓄積部から前記出力部へ伝達される動作と、が並行してなされる、

ことを特徴とする撮像装置。

【請求項 2】

前記第 2 の蓄積部と前記出力線との接続を開閉する第 3 の開閉部をさらに備え、

前記第 3 の開閉部は、前記第 2 の蓄積部と前記出力線との接続を閉状態にすることにより、前記第 2 の蓄積部と前記出力線とを接続し、前記第 2 の蓄積部に保持された信号が読み出されるようにする

ことを特徴とする請求項 1 に記載の撮像装置。

【請求項 3】

前記インピーダンス変換器は、前記第 1 の蓄積部が保持する電荷に応じた信号を前記第 2 の蓄積部に供給する

ことを特徴とする請求項 1 又は 2 に記載の撮像装置。

【請求項 4】

前記インピーダンス変換器は、MOSトランジスタを含み、

前記MOSトランジスタは、前記第 1 の蓄積部に保持された信号がゲートに入力され、前記ゲートに入力された信号に応じた信号を、ソースを介して前記第 2 の蓄積部へ出力する

ことを特徴とする請求項 3 に記載の撮像装置。

【請求項 5】

前記読み出し回路は、前記第 2 の蓄積部の電位をリセットするリセット部をさらに含み、

前記インピーダンス変換器は、前記第 1 の蓄積部からの信号をゲートで受けて該信号に応じた信号をソースから出力するN型MOSトランジスタを含み、前記ソースは、前記第 2 の開閉部を介して前記第 2 の蓄積部に接続され、

前記第 1 の蓄積部の電位を V_1 、前記N型MOSトランジスタの閾値電圧を V_{thn} 、前記第 2 の蓄積部の電位を V_2 としたとき、前記リセット部は、前記インピーダンス変換器と前記第 2 の蓄積部との電気的な接続が遮断された状態で、

$$V_2 = V_1 - V_{thn}$$

になるように、前記第 2 の蓄積部の電位 V_2 をリセットし、

前記N型MOSトランジスタは、前記ソースが前記第 2 の開閉部を介して前記第 2 の蓄積部に電気的に接続された際に、前記第 2 の蓄積部の電位を、前記リセット部によりリセットされた電位から、前記第 1 の蓄積部に保持された信号に応じた電位へ引き上げる

ことを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の撮像装置。

【請求項 6】

前記読み出し回路は、前記第 2 の蓄積部の電位をリセットするリセット部をさらに含み、

前記インピーダンス変換器は、前記第 1 の蓄積部からの信号をゲートで受けて該信号に応じた信号をソースから出力するP型MOSトランジスタを含み、前記ソースは、前記第 2 の開閉部を介して前記第 2 の蓄積部に接続され、

前記第 1 の蓄積部の電位を V_1 、前記P型MOSトランジスタの閾値電圧を V_{thp} 、前記第 2 の蓄積部の電位を V_2 としたとき、前記リセット部は、前記インピーダンス変換器と前記第 2 の蓄積部との電気的な接続が遮断された状態で、

$$V_2 = V_1 + V_{thp}$$

になるように、前記第 2 の蓄積部の電位 V_2 をリセットし、

前記P型MOSトランジスタは、前記ソースが前記第 2 の開閉部を介して前記第 2 の蓄積部に電気的に接続された際に、前記第 2 の蓄積部の電位を、前記リセット部によりリセ

10

20

30

40

50

ットされた電位から、前記第 1 の蓄積部に保持された信号に応じた電位へ引き下げることを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の撮像装置。

【請求項 7】

前記第 1 の期間において前記インピーダンス変換器により前記第 1 の画素の信号を前記第 1 の蓄積部から前記第 2 の蓄積部へ伝達するために要する時間は、前記第 2 の期間において前記列信号線に出力された信号を前記第 1 の蓄積部に蓄積するために要する時間よりも短い

ことを特徴とする請求項 1 乃至 6 のいずれか 1 項に記載の撮像装置。

【請求項 8】

光電変換部を含む画素と、
前記画素に接続された列信号線と、
前記列信号線を介して前記画素から信号を読み出す読み出し回路と、
前記読み出し回路に接続された出力線と、
前記読み出し回路によって前記出力線に出力された信号に応じて画像信号を出力する出力部とを備え、

10

前記読み出し回路は、
前記列信号線に出力された信号を保持する第 1 の蓄積部と、
前記列信号線と前記第 1 の蓄積部との接続を開閉する第 1 の開閉部と、
第 2 の蓄積部と、
前記第 1 の蓄積部に保持された信号を前記第 2 の蓄積部へ伝達するインピーダンス変換器と、
前記インピーダンス変換器と前記第 2 の蓄積部との接続を開閉する第 2 の開閉部とを含み、

20

前記第 1 の蓄積部の容量は、前記第 2 の蓄積部の容量よりも小さく、
前記出力部には、前記第 2 の蓄積部に保持された信号を前記第 2 の蓄積部の容量と前記出力線の容量とで容量分割した信号が出力され、

前記第 1 の蓄積部は、
前記列信号線に出力されたノイズ信号を保持するノイズ信号用の第 1 の蓄積部と、
前記列信号線に出力された光信号を保持する光信号用の第 1 の蓄積部とを含み、
前記第 2 の蓄積部は、
前記ノイズ信号用の第 1 の蓄積部に保持された信号が伝達されるノイズ信号用の第 2 の蓄積部と、

30

前記光信号用の第 1 の蓄積部に保持された信号が伝達される光信号用の第 2 の蓄積部とを含み、

前記インピーダンス変換器は、前記ノイズ信号用の第 1 の蓄積部及び前記光信号用の第 1 の蓄積部が入力端子に接続され、前記ノイズ信号用の第 2 の蓄積部及び前記光信号用の第 2 の蓄積部が出力端子に接続され、

前記出力部は、前記ノイズ信号用の第 2 の蓄積部に保持された信号と、前記光信号用の第 2 の蓄積部に保持された信号との差分を演算して、画像信号を出力する

ことを特徴とする撮像装置。

40

【請求項 9】

第 1 の画素と、
第 2 の画素と、
前記第 1 の画素及び前記第 2 の画素に接続された列信号線と、
前記列信号線を介して前記第 1 の画素及び前記第 2 の画素から信号を読み出す読み出し回路と、

前記第 1 の画素、前記第 2 の画素、及び前記読み出し回路を駆動する駆動部と、
前記読み出し回路に接続された出力線と、

前記読み出し回路によって前記出力線に出力された信号に応じて画像信号を出力する出力部とを備え、

50

前記読み出し回路は、
 前記列信号線に出力された信号を保持する第 1 の蓄積部と、
 前記列信号線と前記第 1 の蓄積部との接続を開閉する第 1 の開閉部と、
 第 2 の蓄積部と、
 入力端子及び出力端子に前記第 1 の蓄積部が接続され、前記出力端子に前記第 2 の蓄積部が接続され、前記第 1 の蓄積部に保持された信号を前記第 2 の蓄積部へ伝達するインピーダンス変換器と、
 前記第 1 の蓄積部及び前記インピーダンス変換器と前記第 2 の蓄積部との接続を開閉する第 2 の開閉部とを含み、
 前記第 1 の蓄積部の容量は、前記第 2 の蓄積部の容量よりも小さく、
 前記出力部には、前記第 2 の蓄積部に保持された信号を前記第 2 の蓄積部の容量と前記出力線の容量とで容量分割した信号が出力され、
 前記駆動部は、
 第 1 の期間において、前記第 1 の画素の信号が前記第 1 の蓄積部から読み出されて前記インピーダンス変換器を介して前記第 2 の蓄積部へ伝達され、
 前記第 1 の期間に続く第 2 の期間において、前記列信号線に出力された前記第 2 の画素の信号が前記第 1 の蓄積部へ蓄積される動作と、前記第 1 の画素の信号が前記第 2 の蓄積部から読み出されて前記出力部へ伝達される動作と、が並行してなされるように、前記第 1 の画素、前記第 2 の画素、及び前記読み出し回路を駆動することを特徴とする撮像装置。

10

20

【請求項 10】

前記インピーダンス変換器は、前記出力端子から前記第 1 の蓄積部を介して帰還された信号及び前記列信号線に出力された信号に基づく信号と基準信号との差分を差動信号として出力することを特徴とする請求項 9 に記載の撮像装置。

【請求項 11】

請求項 1 乃至 10 のいずれか 1 項に記載の撮像装置と、
 前記撮像装置の撮像面へ像を形成する光学系と、
 前記撮像装置から出力された信号を処理して画像データを生成する信号処理部と、
 を備えたことを特徴とする撮像システム。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、撮像装置及び撮像システムに関する。

【背景技術】

【0002】

特許文献 1 の技術では、複数の画素が行方向及び列方向に配列された画素配列において、行方向に延びた複数の行制御線により駆動するための信号が各画素に供給され、列方向に延びた複数の列信号線を介して各画素の信号が読み出される。各列信号線の一端と他端とはそれぞれ蓄積部が接続され、2 つの蓄積部のいずれか一方の信号が読み出されているとき、画素から出力された信号が 2 つの蓄積部の他方に蓄積される。これにより、ランキング期間（センサ出力のない期間）を低減でき、総読み出し期間を短縮できる。

40

【0003】

特許文献 2 の技術では、複数の列信号線のそれぞれに、2 つの蓄積部と 2 つのアンプとが交互に接続され、2 つの蓄積部の一方に蓄積された信号が 2 つのアンプの一方により増幅されて 2 つの蓄積部の他方に蓄積される。その 2 つの蓄積部の他方に蓄積された信号は、2 つのアンプの他方により増幅されて後段の出力線へと読み出される。

【特許文献 1】特開 2001 - 45378 号公報

【特許文献 2】特開平 11 - 150255 号公報

【発明の開示】

50

【発明が解決しようとする課題】

【0004】

特許文献1の技術では、画素配列における第1の行の画素の信号が一方の蓄積部に蓄積され、第2の行の画素の信号が他方の蓄積部に蓄積される。ここで、それぞれの蓄積部から後段の出力線へ転送される信号には、それぞれの蓄積部の容量値と出力線の有する容量値とで決まる容量分割比によるゲインがかかる。これは、例えば蓄積部の容量値をC1、出力線の有する容量値をC2とした場合に、 $C1 / (C1 + C2)$ で表されるようなゲインとなる。出力線の有する容量値とは、出力線に対する寄生容量や、出力線上に設けられた容量素子などによる容量の値を含む。このような容量分割による読み出しを行う特許文献1の技術では、一方の蓄積部の容量及び他方の蓄積部の容量のそれぞれの絶対値が小さいと、各蓄積部の容量に対する後段の出力線の容量分割比によるゲインが小さくなり、S/N比が低下する。逆に、一方の蓄積部の容量及び他方の蓄積部の容量のそれぞれの絶対値を大きくすると、各蓄積部の容量に対する後段の出力線の容量分割比によるゲインが大きくなり、S/N比を向上させることができる。しかし、一方の蓄積部及び他方の蓄積部のそれぞれの電極面積が増大するので、チップ面積の増大を招く。

10

【0005】

また、特許文献2の技術では、上述のように、2つの蓄積部の他方に蓄積された信号は、2つのアンプの他方により増幅されて後段へと読み出されるので、上記容量分割比によるゲインは考慮せずに後段の出力線へ信号を読み出すことができる。しかし、複数の列信号線のそれぞれに1つの信号に対して2つのアンプが接続されているので、チップ面積が増大し、消費電力が増加する可能性がある。

20

【0006】

本発明の目的は、画素の信号を高速に読み出す場合でも、チップ面積を低減でき、消費電力の増加を抑制できる撮像装置及び撮像システムを提供することにある。

【課題を解決するための手段】

【0007】

本発明の第1の側面に係る撮像装置は、光電変換部をそれぞれ含む第1の画素および第2の画素と、前記第1の画素および前記第2の画素に接続された列信号線と、前記列信号線を介して前記第1の画素および前記第2の画素から信号を読み出す読み出し回路と、前記読み出し回路に接続された出力線と、前記読み出し回路によって前記出力線に出力された信号に応じて画像信号を出力する出力部とを備え、前記読み出し回路は、前記列信号線に出力された信号を保持する第1の蓄積部と、前記列信号線と前記第1の蓄積部との接続を開閉する第1の開閉部と、第2の蓄積部と、前記第1の蓄積部に保持された信号を前記第2の蓄積部へ伝達するインピーダンス変換器と、前記インピーダンス変換器と前記第2の蓄積部との接続を開閉する第2の開閉部とを含み、前記第1の蓄積部の容量は、前記第2の蓄積部の容量よりも小さく、前記出力部には、前記第2の蓄積部に保持された信号を前記第2の蓄積部の容量と前記出力線の容量とで容量分割した信号が出力され、第1の期間において、前記インピーダンス変換器により前記第1の画素の信号が前記第1の蓄積部から前記第2の蓄積部へ伝達され、前記第1の期間に続く第2の期間において、前記列信号線に出力された前記第2の画素の信号が前記第1の蓄積部に蓄積される動作と、前記第1の画素の信号が前記第2の蓄積部から前記出力部へ伝達される動作と、が並行してなされる。

30

40

本発明の第2の側面に係る撮像装置は、光電変換部を含む画素と、前記画素に接続された列信号線と、前記列信号線を介して前記画素から信号を読み出す読み出し回路と、前記読み出し回路に接続された出力線と、前記読み出し回路によって前記出力線に出力された信号に応じて画像信号を出力する出力部とを備え、前記読み出し回路は、前記列信号線に出力された信号を保持する第1の蓄積部と、前記列信号線と前記第1の蓄積部との接続を開閉する第1の開閉部と、第2の蓄積部と、前記第1の蓄積部に保持された信号を前記第2の蓄積部へ伝達するインピーダンス変換器と、前記インピーダンス変換器と前記第2の蓄積部との接続を開閉する第2の開閉部とを含み、前記第1の蓄積部の容量は、前記第2

50

の蓄積部の容量よりも小さく、前記出力部には、前記第2の蓄積部に保持された信号を前記第2の蓄積部の容量と前記出力線の容量とで容量分割した信号が出力され、前記第1の蓄積部は、前記列信号線に出力されたノイズ信号を保持するノイズ信号用の第1の蓄積部と、前記列信号線に出力された光信号を保持する光信号用の第1の蓄積部とを含み、前記第2の蓄積部は、前記ノイズ信号用の第1の蓄積部に保持された信号が伝達されるノイズ信号用の第2の蓄積部と、前記光信号用の第1の蓄積部に保持された信号が伝達される光信号用の第2の蓄積部とを含み、前記インピーダンス変換器は、前記ノイズ信号用の第1の蓄積部及び前記光信号用の第1の蓄積部が入力端子に接続され、前記ノイズ信号用の第2の蓄積部及び前記光信号用の第2の蓄積部が出力端子に接続され、前記出力部は、前記ノイズ信号用の第2の蓄積部に保持された信号と、前記光信号用の第2の蓄積部に保持された信号との差分を演算して、画像信号を出力する。

10

【0008】

本発明の第3の側面に係る撮像装置は、第1の画素と、第2の画素と、前記第1の画素及び前記第2の画素に接続された列信号線と、前記列信号線を介して前記第1の画素及び前記第2の画素から信号を読み出す読み出し回路と、前記第1の画素、前記第2の画素、及び前記読み出し回路を駆動する駆動部と、前記読み出し回路に接続された出力線と、前記読み出し回路によって前記出力線に出力された信号に応じて画像信号を出力する出力部とを備え、前記読み出し回路は、前記列信号線に出力された信号を保持する第1の蓄積部と、前記列信号線と前記第1の蓄積部との接続を開閉する第1の開閉部と、第2の蓄積部と、入力端子及び出力端子に前記第1の蓄積部が接続され、前記出力端子に前記第2の蓄積部が接続され、前記第1の蓄積部に保持された信号を前記第2の蓄積部へ伝達するインピーダンス変換器と、前記第1の蓄積部及び前記インピーダンス変換器と前記第2の蓄積部との接続を開閉する第2の開閉部とを含み、前記第1の蓄積部の容量は、前記第2の蓄積部の容量よりも小さく、前記出力部には、前記第2の蓄積部に保持された信号を前記第2の蓄積部の容量と前記出力線の容量とで容量分割した信号が出力され、前記駆動部は、第1の期間において、前記第1の画素の信号が前記第1の蓄積部から読み出されて前記インピーダンス変換器を介して前記第2の蓄積部へ伝達され、前記第1の期間に続く第2の期間において、前記列信号線に出力された前記第2の画素の信号が前記第1の蓄積部へ蓄積される動作と、前記第1の画素の信号が前記第2の蓄積部から読み出されて前記出力部へ伝達される動作と、が並行してなされるように、前記第1の画素、前記第2の画素、及び前記読み出し回路を駆動する。

20

30

【0009】

本発明の第3側面に係る撮像システムは、本発明の第1側面又は第2側面に係る撮像装置と、前記撮像装置の撮像面へ像を形成する光学系と、前記撮像装置から出力された信号を処理して画像データを生成する信号処理部とを備えたことを特徴とする。

【発明の効果】

【0010】

本発明によれば、画素の信号を高速に読み出す場合でも、チップ面積を低減でき、消費電力の増加を抑制できる。

【発明を実施するための最良の形態】

40

【0011】

本発明は、特にビデオカメラ、デジタルスチルカメラ、イメージスキャナ用のイメージ入力装置などに広範に用いられる撮像装置に関するものである。

【0012】

本発明の第1実施形態に係る撮像装置100について、図1を用いて説明する。図1は、本発明の第1実施形態に係る撮像装置100の構成図である。

【0013】

撮像装置100は、画素配列PA、垂直走査回路(VSR、駆動部)101、読み出し回路110、水平走査回路(HSR、駆動部)102、行制御線CL1~CL4、及び列信号線RL1~RL4を備える。撮像装置100は、第1の水平出力線121、第2の水

50

平出力線 1 2 2、及び出力部 1 2 0 を備える。

【 0 0 1 4 】

画素配列 P A は、複数の画素 A 1 1 ~ B 2 4 が 2 次元的に（行方向及び列方向に）配列されている。ここでは、説明の簡略化のために画素が 4 行 4 列で配列されている場合を例示的に説明する。各画素 A 1 1 ~ B 2 4 は、光電変換部 P D を含む。光電変換部 P D は、例えば、フォトダイオードである。

【 0 0 1 5 】

垂直走査回路（V S R）1 0 1 は、行制御線 C L 1 ~ C L 4 を介して、各画素 A 1 1 ~ B 2 4 に駆動するための信号を供給する。例えば、垂直走査回路（V S R）1 0 1 は、画素配列 P A において行ごとに各画素の信号を列信号線 R L 1 ~ R L 4 へ出力させる。また、垂直走査回路（V S R）1 0 1 は、読み出し回路 1 1 0 を駆動するための水平走査信号（H S R）以外の信号を供給する。

10

【 0 0 1 6 】

読み出し回路 1 1 0 は、列信号線 R L 1 ~ R L 4 を介して、各画素 A 1 1 ~ B 2 4 から信号を読み出す。読み出し回路 1 1 0 は、第 1 の開閉部群 1 0 3、第 1 の蓄積部群 1 0 4、伝達部群 1 0 5、第 2 の開閉部群 1 0 6、第 2 の蓄積部群 1 0 7、及び第 3 の開閉部群 1 0 8 を含む。

【 0 0 1 7 】

第 1 の開閉部群 1 0 3 は、列ごとに設けられた複数の第 1 の開閉部を含む。

【 0 0 1 8 】

第 1 の蓄積部群 1 0 4 は、列ごとに設けられた複数の第 1 の蓄積部を含む。第 1 の蓄積部は、列信号線 R L 1 ~ R L 4 に出力された信号を保持する。

20

【 0 0 1 9 】

伝達部群 1 0 5 は、列ごとに設けられた複数の伝達部を含む。伝達部は、第 1 の蓄積部に保持された信号を第 2 の蓄積部へ伝達する。伝達部は、第 1 の蓄積部が保持する電荷に応じた信号を第 2 の蓄積部に供給する。

【 0 0 2 0 】

第 2 の開閉部群 1 0 6 は、列ごとに設けられた複数の第 2 の開閉部を含む。第 2 の蓄積部群 1 0 7 は、列ごとに設けられた複数の第 2 の蓄積部を含む。

【 0 0 2 1 】

第 3 の開閉部群 1 0 8 は、列ごとに設けられた複数の第 3 の開閉部を含む。第 3 の開閉部は、第 2 の蓄積部と第 1 の水平出力線 1 2 1 又は第 2 の水平出力線 1 2 2 との接続を開閉する。例えば、第 3 の開閉部は、第 2 の蓄積部と第 1 の水平出力線 1 2 1 又は第 2 の水平出力線 1 2 2 との接続を閉状態にすることにより、第 2 の蓄積部と第 1 の水平出力線 1 2 1 又は第 2 の水平出力線 1 2 2 とを導通させる。

30

【 0 0 2 2 】

水平走査回路（H S R）1 0 2 は、読み出し回路における各列の構成へ供給する水平走査信号（H S R）を順次にアクティブにすることにより、各列の第 3 の開閉部を順次に閉じる。これにより、水平走査回路（H S R）1 0 2 は、読み出し回路 1 1 0（の第 2 の蓄積部）から列ごとに信号を読み出して、その信号を第 1 の水平出力線 1 2 1 及び第 2 の水平出力線 1 2 2 経由で出力部 1 2 0 へ出力する。

40

【 0 0 2 3 】

第 1 の水平出力線 1 2 1 及び第 2 の水平出力線 1 2 2 は、それぞれ、読み出し回路 1 1 0（の第 2 の蓄積部）と出力部 1 2 0 とを接続する。

【 0 0 2 4 】

出力部 1 2 0 は、読み出し回路 1 1 0 から第 1 の水平出力線 1 2 1 及び第 2 の水平出力線 1 2 2 経由で出力された信号に応じて、画像信号を出力する。すなわち、出力部 1 2 0 は、第 2 の蓄積部に保持された信号に基づいて、画像信号を出力する。出力部 1 2 0 には、第 2 の蓄積部の容量と第 1 の水平出力線 1 2 1 又は第 2 の水平出力線 1 2 2 の有する容量との容量分割により、第 2 の蓄積部に保持された信号が読み出される。

50

【 0 0 2 5 】

次に、読み出し回路の構成について、図 2 を用いて説明する。図 2 は、読み出し回路における 1 列分の回路構成を示す図である。列信号線 R L 1 に接続された回路を中心に説明するが、他の列信号線 R L 2 ~ R L 4 に接続された回路に関しても同様である。

【 0 0 2 6 】

列信号線 R L 1 には、その上流側に、例えば、第 1 の画素 A 1 1 と第 2 の画素 B 1 1 と（図 1 参照）が接続されている。また、列信号線 R L 1 には、その下流側に、第 1 の開閉部 2 1 0、第 1 の蓄積部 2 0 3、伝達部 2 0 4、第 2 の開閉部 2 0 5、第 2 の蓄積部 2 0 6、及び第 3 の開閉部 2 2 0 がこの順番に接続されている。第 3 の開閉部 2 2 0 の後段には、第 1 の水平出力線 1 2 1 及び第 2 の水平出力線 1 2 2（図 1 参照）が接続されている。

10

【 0 0 2 7 】

第 1 の開閉部 2 1 0 は、光信号用のスイッチ 2 0 1 と、ノイズ信号用のスイッチ 2 0 2 とを含む。第 1 の蓄積部 2 0 3 は、光信号用の蓄積部（光信号用の第 1 の蓄積部）C t s 1 と、ノイズ信号用の蓄積部（ノイズ信号用の第 1 の蓄積部）C t n 1 とを含む。伝達部 2 0 4 は、それぞれインピーダンス変換器である光信号用のバッファアンプ A M S と、ノイズ信号用のバッファアンプ A M N とを含む。第 2 の開閉部 2 0 5 は、光信号用のスイッチ 2 3 1 と、ノイズ信号用のスイッチ 2 3 2 とを含む。第 2 の蓄積部 2 0 6 は、光信号用の蓄積部（光信号用の第 2 の蓄積部）C t s 2 と、ノイズ信号用の蓄積部（ノイズ信号用の第 2 の蓄積部）C t n 2 とを含む。第 3 の開閉部 2 2 0 は、光信号用のスイッチ 2 0 7 と、ノイズ信号用のスイッチ 2 0 8 とを含む。

20

【 0 0 2 8 】

なお、図 2 に示すような 1 列分の回路構成において、各スイッチ 2 0 1 等は、N M O S トランジスタを含んでも良いし、P M O S トランジスタを含んでも良い。

【 0 0 2 9 】

次に、読み出し回路の動作について、図 3 を用いて説明する。図 3 は、読み出し回路の動作を示すタイミングチャートである。図 3 では、信号がハイレベルでアクティブになる場合が示されているが、信号がローレベルでアクティブになる場合についても信号レベルを全体的に論理反転させたものとなること以外は同様である。図 3 では、T S 1、T N 1、T S N 2 が、垂直走査回路（V S R）1 0 1 から読み出し回路へ供給される信号であり、H S R が、水平走査回路（H S R）1 0 2 から読み出し回路へ供給される信号である。

30

【 0 0 3 0 】

B L K a（第 2 の期間）の期間において、T N 1 がアクティブになる期間にスイッチ 2 0 2 が O N して、列信号線 R L 1 に出力された第 1 の画素 A 1 1 のノイズ信号がノイズ信号用の蓄積部 C t n 1 に蓄積される。そして、T S 1 がアクティブになる期間にスイッチ 2 0 1 が O N して、列信号線 R L 1 に出力された第 1 の画素 A 1 1 の光信号が光信号用の蓄積部 C t s 1 に蓄積される。すなわち、列信号線 R L 1 に出力された第 1 の画素 A 1 1 の信号が第 1 の蓄積部 2 0 3 に蓄積される。

【 0 0 3 1 】

次に、B L K c の期間（第 1 の期間）において、T S N 2 がアクティブになる期間にスイッチ 2 3 1、2 3 2 が O N する。そして、光信号用のバッファアンプ A M S により第 1 の画素 A 1 1 の光信号が光信号用の蓄積部 C t s 1 から読み出されて光信号用の蓄積部 C t s 2 へ伝達される。ノイズ信号用のバッファアンプ A M N により第 1 の画素 A 1 1 のノイズ信号がノイズ信号用の蓄積部 C t n 1 から読み出されてノイズ信号用の蓄積部 C t n 2 へ伝達される。すなわち、伝達部 2 0 4 により第 1 の画素 A 1 1 の信号が第 1 の蓄積部 2 0 3 から読み出されて第 2 の蓄積部 2 0 6 へ伝達される。

40

【 0 0 3 2 】

B L K c の期間（第 1 の期間）に続く B L K b の期間（第 2 の期間）において、T N 1 がアクティブになる期間にスイッチ 2 0 2 が O N して、列信号線 R L 1 に出力された第

50

2の画素B11のノイズ信号がノイズ信号用の蓄積部Ctn1に蓄積される。そして、TS1がアクティブになる期間にスイッチ201がONして、列信号線RL1に出力された第2の画素B11の光信号が光信号用の蓄積部Cts1に蓄積される。すなわち、列信号線RL1に出力された第2の画素B11の信号が第1の蓄積部203に蓄積される。

【0033】

また、BLKbの期間(第2の期間)において、水平走査信号HSRにおける列信号線RL1用の信号HSR1がアクティブになる期間にスイッチ207及びスイッチ208がONして、第1の画素A11の信号が第2の蓄積部206から読み出される。すなわち、第1の画素A11の光信号が、光信号用の蓄積部Cts2の容量と第1の水平出力線121の有する容量との容量分割により、光信号用の蓄積部Cts2から第1の水平出力線121へ読み出される。これにより、第1の画素A11の光信号は、第1の水平出力線121経由で出力部120へ伝達される。第1の画素A11のノイズ信号が、ノイズ信号用の蓄積部Ctn2の容量と第2の水平出力線122の有する容量との容量分割により、ノイズ信号用の蓄積部Ctn2から第2の水平出力線122へ読み出される。これにより、第1の画素A11のノイズ信号は、第2の水平出力線122経由で出力部120へ伝達される。出力部120は、第1の水平出力線121経由で伝達された光信号と、第2の水平出力線122経由で伝達されたノイズ信号との差分を演算して、両者の差動信号を画像信号として後段へ出力する。

【0034】

以下、同様の動作が繰り返される。

【0035】

なお、他の列信号RL2~RL4について、水平走査信号HSRを除く図3に示す信号は同様である。水平走査信号HSRにおいて、列信号線RL1用の信号HSR1がアクティブになる期間の後に、他の列信号RL2~RL4(図1参照)用の信号HSR2~HSR4が順次アクティブになる。

【0036】

ここで、第1の画素A11から第1の蓄積部203へ信号を読み出すBLKa期間よりも、第1の蓄積部203に保持された信号を第2の蓄積部206へ伝達するBLKc期間の方が短い。また、第2の画素B11から第1の蓄積部203へ信号を読み出すBLKb期間よりも、第1の蓄積部203に保持された信号を第2の蓄積部206へ伝達するBLKc期間の方が短い。なぜなら、画素配列PAの領域(例えば一辺が数mm~数十mmの領域)に対して読み出し回路110の領域が小さいので、画素配列PAの領域を信号が伝搬するのに要する時間に比べて、読み出し回路110の領域を信号が伝搬するのに要する時間が少ないからである。

【0037】

また、第1の蓄積部203の容量(電極面積)を第2の蓄積部206の容量(電極面積)より小さくできる。その理由は、以下の通りである。

【0038】

特許文献1の技術では、上述のように、複数の列信号線のそれぞれに接続された2つの蓄積部において、読み出しに係るゲインを合わせるために一方の蓄積部の容量(電極面積)と他方の蓄積部の容量(電極面積)とを同一にする必要がある。また、2つの蓄積部のそれぞれから水平出力線へ信号が読み出される際に、各蓄積部の容量と水平出力線の配線容量との容量分割比に応じて読み出しゲインが決まる。そこで読み出しゲインが低下しすぎないように、2つの蓄積部の容量(電極面積)を両方とも大きくする必要がある。その結果、チップ面積が増大し、チップ収量の減少は避けられない。

【0039】

しかしながら、本実施形態では、第1の蓄積部203と第2の蓄積部206との間に、光信号用のバッファアンプAMS及びノイズ信号用のバッファアンプAMNを含む伝達部204が設けられている。この伝達部204は、第1の蓄積部203が保持する電荷そのものを第2の蓄積部206へ供給せずに、第1の蓄積部203が保持する電荷に応じ

10

20

30

40

50

た信号を第2の蓄積部206に供給する。これにより、第2の蓄積部206と第1の水平出力線121又は第2の水平出力線122の有する容量との容量分割により出力部120へ信号を読み出す際に、第1の蓄積部203の容量はその容量分割に影響を与えない。なぜなら、第1の蓄積部203の容量を第2の蓄積部206の容量より小さくしても、第1の蓄積部203から第2の蓄積部206へ信号を読み出す場合には容量分割で読み出していないからである。その結果、ゲイン、S/Nを向上しながら、チップ面積を増大させることもなく、したがって、チップ収量を減少させることなく、良質な画像で、高速に読み出すことができる。すなわち、本実施形態によれば、画素の信号を高速に読み出す場合でも、画質の劣化を低減でき、チップ面積を低減できる。

【0040】

10

特許文献2の技術では、上述のように、複数の列信号線のそれぞれに、1つの信号に対して2つの蓄積部と2つのアンプとが交互に接続され、2つの蓄積部の一方に蓄積された信号が2つのアンプの一方により増幅されて2つの蓄積部の他方に蓄積される。その2つの蓄積部の他方に蓄積された信号は、2つのアンプの他方により増幅されて後段の出力線へと読み出される。この場合、2つの蓄積部からの信号は容量分割によっては読み出されないため2つの蓄積部の容量に関わらず、ゲインを低下させずに読み出すことができる。しかし、複数の列信号線のそれぞれに2つのアンプが接続されているので、チップ面積が増大し、消費電力が増加する可能性がある。

【0041】

しかしながら、本実施形態では、複数の列信号線のそれぞれに1つの信号に対して1つのアンプしか接続されていないので、特許文献2の技術に比べて、チップ面積を低減でき、消費電力を抑制できる。すなわち、画素の信号を高速に読み出す場合でも、チップ面積を低減でき、消費電力の増加を抑制できる。

20

【0042】

なお、伝達部204の各バッファアンプAMS、AMNは、ゲインを掛ける構成にしてもよい。あるいは、第1の蓄積部203と第2の蓄積部206との間で容量分割比によるゲイン低下を避ける目的であれば、単にゲイン1のバッファでもよい。ボルテージフォロワ(ゲイン=1)の場合のバッファアンプの一例を図4に示す。

【0043】

次に、本発明の撮像装置100を適用した撮像システムの一例を図5に示す。

30

【0044】

撮像システム90は、図5に示すように、主として、光学系、撮像装置100及び信号処理部を備える。光学系は、主として、シャッター91、レンズ92及び絞り93を備える。信号処理部は、主として、撮像信号処理回路95、A/D変換器96、画像信号処理部97、メモリ部87、外部I/F部89、タイミング発生部98、全体制御・演算部99、記録媒体88及び記録媒体制御I/F部94を備える。なお、信号処理部は、記録媒体88を備えなくても良い。

【0045】

シャッター91は、光路上においてレンズ92の手前に設けられ、露出を制御する。

【0046】

40

レンズ92は、入射した光を屈折させて、撮像装置100の撮像面(画素配列PA)へ被写体の像を形成する。

【0047】

絞り93は、光路上においてレンズ92と撮像装置100との間に設けられ、レンズ92を通過後に撮像装置100へ導かれる光の量を調節する。

【0048】

撮像装置100は、撮像面(画素配列PA)に形成された被写体の像を画像信号に変換する。撮像装置100は、その画像信号を画素配列PAから読み出して出力する。

【0049】

撮像信号処理回路95は、撮像装置100に接続されており、撮像装置100から出力

50

された画像信号を処理する。

【 0 0 5 0 】

A / D 変換器 9 6 は、撮像信号処理回路 9 5 に接続されており、撮像信号処理回路 9 5 から出力された処理後の画像信号（アナログ信号）を画像信号（デジタル信号）へ変換する。

【 0 0 5 1 】

画像信号処理部 9 7 は、A / D 変換器 9 6 に接続されており、A / D 変換器 9 6 から出力された画像信号（デジタル信号）に各種の補正等の演算処理を行い、画像データを生成する。この画像データは、メモリ部 8 7、外部 I / F 部 8 9、全体制御・演算部 9 9 及び記録媒体制御 I / F 部 9 4 などへ供給される。

10

【 0 0 5 2 】

メモリ部 8 7 は、画像信号処理部 9 7 に接続されており、画像信号処理部 9 7 から出力された画像データを記憶する。

【 0 0 5 3 】

外部 I / F 部 8 9 は、画像信号処理部 9 7 に接続されている。これにより、画像信号処理部 9 7 から出力された画像データを、外部 I / F 部 8 9 を介して外部の機器（パソコン等）へ転送する。

【 0 0 5 4 】

タイミング発生部 9 8 は、撮像装置 1 0 0、撮像信号処理回路 9 5、A / D 変換器 9 6 及び画像信号処理部 9 7 に接続されている。これにより、撮像装置 1 0 0、撮像信号処理回路 9 5、A / D 変換器 9 6 及び画像信号処理部 9 7 へタイミング信号を供給する。そして、撮像装置 1 0 0、撮像信号処理回路 9 5、A / D 変換器 9 6 及び画像信号処理部 9 7 がタイミング信号に同期して動作する。

20

【 0 0 5 5 】

全体制御・演算部 9 9 は、タイミング発生部 9 8、画像信号処理部 9 7 及び記録媒体制御 I / F 部 9 4 に接続されており、タイミング発生部 9 8、画像信号処理部 9 7 及び記録媒体制御 I / F 部 9 4 を全体的に制御する。

【 0 0 5 6 】

記録媒体 8 8 は、記録媒体制御 I / F 部 9 4 に取り外し可能に接続されている。これにより、画像信号処理部 9 7 から出力された画像データを、記録媒体制御 I / F 部 9 4 を介して記録媒体 8 8 へ記録する。

30

【 0 0 5 7 】

以上の構成により、撮像装置 1 0 0 において良好な画像信号が得られれば、良好な画像（画像データ）を得ることができる。

【 0 0 5 8 】

次に、本発明の第 2 実施形態に係る撮像装置 3 0 0 について、図 6 及び図 7 を用いて説明する。図 6 は、本発明の第 2 実施形態に係る撮像装置 3 0 0 の構成図である。図 7 は、読み出し回路における 1 列分の回路構成を示す図である。以下では、第 1 実施形態と異なる部分を中心に説明し、同様の部分に関しては説明を省略する。

【 0 0 5 9 】

撮像装置 3 0 0 は、その基本的な構成は第 1 実施形態と同様であるが、読み出し回路 3 1 0 を備える点で第 1 実施形態と異なる。読み出し回路 3 1 0 は、伝達部群 3 0 5 を含む点で第 1 実施形態と異なる。

40

【 0 0 6 0 】

伝達部群 3 0 5 に含まれる各列の伝達部 5 0 4 は、図 7 に示すように、光信号用のソースフォロワ S F s 及びノイズ信号用のソースフォロワ S F n を含む。光信号用のソースフォロワ S F s は、N 型 MOS トランジスタ M S と定電流源 I s とを含む。ノイズ信号用のソースフォロワ S F n は、N 型 MOS トランジスタ M N と定電流源 I n とを含む。

【 0 0 6 1 】

M O S トランジスタ M S は、第 1 の蓄積部 2 0 3 の光信号用の蓄積部 C t s 1 に保持さ

50

れた信号がゲートを介して入力され、ゲートに入力された信号に応じた信号を、ソースを介して第2の蓄積部206の光信号用の蓄積部Cts2へ出力する。

【0062】

MOSTランジスタMNは、第1の蓄積部203のノイズ信号用の蓄積部Ctn1に保持された信号がゲートを介して入力され、ゲートに入力された信号に応じた信号を、ソースを介して第2の蓄積部206の光信号用の蓄積部Ctn2へ出力する。

【0063】

このような伝達部504は、光信号用のソースフォロワSFs及びノイズ信号用のソースフォロワSFnを含むので、簡略な構成により、入力インピーダンスが高くでき、出力インピーダンスを低くできる。ここで、伝達部504は、第1の蓄積部203が保持する電荷そのものを第2の蓄積部206へ供給せずに、第1の蓄積部203が保持する電荷に応じた信号を第2の蓄積部206に供給する点で、第1実施形態と同様である。

【0064】

なお、伝達部504の光信号用のソースフォロワSFs及びノイズ信号用のソースフォロワSFnは、N型MOSTランジスタ(MOSTランジスタMS、MOSTランジスタMN)の代わりにP型MOSTランジスタを含んでも良い。

【0065】

次に、本発明の第3実施形態に係る撮像装置600について、図8～図11を用いて説明する。図8は、本発明の第3実施形態に係る撮像装置600の構成図である。図9は、読み出し回路における1列分の回路構成を示す図である。図10は、読み出し回路の動作を示すタイミングチャートである。図11は、リセット電位を説明する図である。以下では、第1実施形態及び第2実施形態と異なる部分を中心に説明し、同様の部分については説明を省略する。

【0066】

撮像装置600は、その基本的な構成は第1実施形態及び第2実施形態と同様であるが、読み出し回路610を備える点で第1実施形態及び第2実施形態と異なる。読み出し回路610は、第2の蓄積部群107と第3の開閉部群108との間に第1のリセット部群609を含む点で、第1実施形態及び第2実施形態と異なる。

【0067】

第1のリセット部群609に含まれる各列の第1のリセット部709は、図9に示すように、第2の蓄積部206と第3の開閉部220との間に設けられている。第1のリセット部709は、光信号用のリセットトランジスタMRS及びノイズ信号用のリセットトランジスタMRNを含む。光信号用のリセットトランジスタMRSは、光信号用の蓄積部Cts2の電位V2をリセットする。ノイズ信号用のリセットトランジスタMRNは、ノイズ信号用の蓄積部Ctn2の電位V2をリセットする。すなわち、第1のリセット部709は、第2の蓄積部206の電位V2をリセットする。

【0068】

なお、第1のリセット部709は、第2の蓄積部206の電位V2をリセット可能な位置であれば、第2の蓄積部206と第3の開閉部220との間以外の位置に設けられていても良い。

【0069】

また、読み出し回路の動作が、図10に示すように、次の点で第1実施形態及び第2実施形態と異なる。

【0070】

BLKcの期間(第1の期間)において、CTRがアクティブになる期間に、第1のリセット部709の光信号用のリセットトランジスタMRS及びノイズ信号用のリセットトランジスタMRNがONする。このとき、第2の開閉部205はOFFしているので、第1のリセット部709は、伝達部504と第2の蓄積部206との電気的な接続が遮断された状態で、第2の蓄積部の電位V2をリセットする。すなわち、第1のリセット部709は、第1の蓄積部203の電位をV1、N型MOSTランジスタMS、MNの閾値電

10

20

30

40

50

圧を V_{thn} 、第2の蓄積部206の電位を V_2 としたとき、

$$V_2 = V_1 - V_{thn} \cdots \text{数式 1}$$

なるように、第2の蓄積部206の電位 V_2 をリセットする。

【0071】

そして、 T_{SN2} がアクティブになる期間にスイッチ231, 232がONする。これにより、光信号用のソースフォロワ SF_s のN型MOSトランジスタ M_S と、ノイズ信号用のソースフォロワ SF_n のN型MOSトランジスタ M_N とは、それぞれ、第2の蓄積部206に電氣的に接続される。この際、N型MOSトランジスタ M_S は、光信号用の蓄積部 C_{ts2} の電位 V_2 を、第1のリセット部709によりリセットされた電位(数式1参照)から、光信号用の蓄積部 C_{ts1} に保持された信号に応じた電位へ引き上げる。N型MOSトランジスタ M_N は、ノイズ信号用の蓄積部 C_{tn2} の電位 V_2 を、第1のリセット部709によりリセットされた電位(数式1参照)から、ノイズ信号用の蓄積部 C_{tn1} に保持された信号に応じた電位へ引き上げる。すなわち、N型MOSトランジスタ M_S, M_N は、第2の蓄積部206に電氣的に接続された際に、第2の蓄積部206の電位 V_2 を、第1のリセット部709によりリセットされた電位から、第1の蓄積部203に保持された信号に応じた電位へ引き上げる。

10

【0072】

ここで、第1のリセット部709が第2の蓄積部206の電位 V_2 を数式1で示す電位にリセットすべき理由について、図11を用いて説明する。N型MOSトランジスタ NM と定電流源 I_c とを含むソースフォロワ SF がスイッチ SW を介して容量負荷 CL に接続された回路を考える。N型MOSトランジスタ NM のゲート電位を V_g 、ドレイン電位を V_d 、ソース電位を V_s 、閾値電圧を V_{th} 、ドレイン電流を I_d とする。定電流源 I_c が供給する一定の電流値を I_b とする。容量負荷 CL の電位を V_{CL} とする。

20

【0073】

スイッチ SW をONするための信号 T_{SN2} がアクティブになるタイミング T_{on} より前の容量負荷 CL の電位 V_{CL} の初期値によって場合別けしている。容量負荷 CL の電位 V_{CL} が、第2の蓄積部206の電位 V_2 に相当し、 V_g の電位が第1の蓄積部203の電位 V_1 に相当する。容量負荷 CL の電位 V_{CL} は、定電流源 I_c の電流値 I_b とN型MOSトランジスタ NM のドレイン電流 I_d との差によって決まる。スイッチ SW がONするタイミング T_{on} より前において、

$$V_{CL} = V_g - V_{th} \cdots \text{数式 2}$$

の場合、タイミング T_{on} において、ソースフォロワ SF のN型MOSトランジスタ NM がONしており、そのドレイン - ソース間にドレイン電流 I_d が流れる。図11に示す回路が5極管で動作するとき、

30

$$I_d = (V_g - V_{th})^2 \cdots \text{数式 3}$$

であるため、N型MOSトランジスタ NM は、容量負荷 CL を瞬時に充電しその電位 V_{CL} を持ち上げる。N型MOSトランジスタ NM がそのソース電位 $V_s (= V_{CL})$ を略 $V_g - V_{th}$ にし、タイミング T_{on} から時間 T_1 経過後に、 $I_d = I_b$ の電流が流れる状態になり定常状態となる。

【0074】

一方、スイッチ SW がONするタイミング T_{on} より前において、

$$V_{CL} > V_g - V_{th} \cdots \text{数式 4}$$

の場合、タイミング T_{on} において、スイッチ SW がOFFしており、そのドレイン - ソース間にドレイン電流 I_d が流れない。そして、定電流源 I_c が電流値 I_b で容量負荷 CL から電荷を引き抜き、単位時間当たり一定の割合で容量負荷 CL の電位 V_{CL} を引き下げる。定電流源 I_c がN型MOSトランジスタ NM のソース電位 $V_s (= V_{CL})$ を略 $V_g - V_{th}$ にし、タイミング T_{on} から時間 T_2 経過後に、 $I_d = I_b$ の電流が流れる状態になり定常状態となる。この場合、定電流源 I_c の電流値 I_b を大きくすれば、容量負荷 CL の電位 V_{CL} を引き下げる時間を短くできるが、常にその電流値 I_b が流れることになり、消費電流が増え、良質な撮像装置とはいえない。そこで、消費電流を抑えるた

40

50

めに定電流源 I_c の電流値 I_b も抑えることになり、図 1 1 に示すように、

$$T_1 < T_2 \cdots \text{数式 5}$$

となる傾向にある。

【 0 0 7 5 】

したがって、本実施形態では、第 1 のリセット部 7 0 9 が、伝達部 5 0 4 と第 2 の蓄積部 2 0 6 との電氣的な接続が遮断された状態で、第 2 の蓄積部 2 0 6 の電位 V_2 を数式 1 で示す電位にリセットする。これにより、B L K c の期間を短かくでき、撮像装置 6 0 0 の消費電流を低減できる。

【 0 0 7 6 】

なお、図 1 2 に示すように、伝達部 7 0 4 a は、光信号用のソースフォロワ $S F s a$ 及びノイズ信号用のソースフォロワ $S F n a$ を含んでも良い。光信号用のソースフォロワ $S F s a$ は、P 型 MOS トランジスタ $M S a$ と定電流源 $I s a$ とを含む。ノイズ信号用のソースフォロワ $S F n a$ は、P 型 MOS トランジスタ $M N a$ と定電流源 $I n a$ とを含む。このとき、第 1 のリセット部 7 0 9 a は、伝達部 7 0 4 a と第 2 の蓄積部 2 0 6 との電氣的な接続が遮断された状態で、第 2 の蓄積部 2 0 6 の電位 V_2 をリセットする。すなわち、第 1 のリセット部 7 0 9 a は、第 1 の蓄積部 2 0 3 の電位を V_1 、P 型 MOS トランジスタの閾値電圧を V_{thp} 、第 2 の蓄積部 2 0 6 の電位を V_2 としたとき、

$$V_2 = V_1 + V_{thp} \cdots \text{数式 6}$$

になるように、第 2 の蓄積部 2 0 6 の電位 V_2 をリセットする。P 型 MOS トランジスタ $M S a$ 、 $M N a$ は、第 2 の蓄積部 2 0 6 に電氣的に接続された際に、第 2 の蓄積部 2 0 6 の電位 V_2 を、第 1 のリセット部 7 0 9 a によりリセットされた電位から、第 1 の蓄積部 2 0 3 に保持された信号に応じた電位へ引き下げる。

【 0 0 7 7 】

次に、本発明の第 4 実施形態に係る撮像装置 8 0 0 について、図 1 3 ~ 図 1 6 を用いて説明する。図 1 3 は、本発明の第 4 実施形態に係る撮像装置 8 0 0 の構成図である。図 1 4 は、読み出し回路における 1 列分の回路構成を示す図である。図 1 5 は、読み出し回路の動作を示すタイミングチャートである。以下では、第 1 実施形態 ~ 第 3 実施形態と異なる部分を中心に説明し、同様の部分に関しては説明を省略する。

【 0 0 7 8 】

撮像装置 8 0 0 は、その基本的な構成は第 1 実施形態 ~ 第 3 実施形態と同様であるが、読み出し回路 8 1 0 を備える点で第 1 実施形態 ~ 第 3 実施形態と異なる。読み出し回路 8 1 0 は、第 1 の開閉部群、第 1 の蓄積部群、及び伝達部群 8 0 3 と、第 2 の開閉部群 8 0 6 とを含む点で、第 1 実施形態 ~ 第 3 実施形態と異なる。

【 0 0 7 9 】

第 1 の開閉部群、第 1 の蓄積部群、及び伝達部群 8 0 3 に含まれる各列の第 1 の開閉部 1 1 1 0、第 1 の蓄積部 1 1 0 3、及び伝達部 1 1 0 4 は、図 1 4 に示すような回路構成をしている。

【 0 0 8 0 】

すなわち、伝達部 1 1 0 4 は、反転入力端子及び出力端子に第 1 の蓄積部 1 1 0 3 が接続され、出力端子に第 2 の開閉部 1 1 0 5 が接続され、非反転入力端子に参照電位 V_{ref} を供給するための端子が接続されている。これにより、伝達部 1 1 0 4 は、出力端子から第 1 の蓄積部 1 1 0 3 を介して帰還された信号及び列信号線 $R L 1$ に出力された信号に基づく信号と、基準信号 V_{ref} との差分を演算して、差動信号を出力する。このようにして、伝達部 1 1 0 4 は、第 1 の蓄積部 1 1 0 3 に保持された信号を第 2 の開閉部 1 1 0 5 経由で第 2 の蓄積部 2 0 6 へ伝達する。伝達部 1 1 0 4 は、第 1 の蓄積部 1 1 0 3 が保持する電荷に応じた信号を第 2 の蓄積部 2 0 6 に供給する。第 2 の開閉部 1 1 0 5 は、伝達部 1 1 0 4 の出力端子と第 2 の蓄積部 2 0 6 ($C t s 2$, $C t n 2$) との接続を開閉する。

【 0 0 8 1 】

また、図 1 4 において、開閉部 1 1 0 1 は、列信号線 $R L 1$ と容量 $C 0$ とをショートも

10

20

30

40

50

しくはオープンする。開閉部 1102 は、伝達部 1104 の帰還経路をショートもしくはオープンするである。

【0082】

この読み出し回路 810 の構成は、一般的に列アンプ方式といわれ、 C_0 / C_f の比のゲインを掛けることができる。第 1 の蓄積部 1103 の容量 C_f (C_{f1} , C_{f2} , C_{f3}) は、第 1 の開閉部 1110 の開閉状態 (ON しているスイッチの個数) により、容量を変化することができ、用途に応じてゲインを設定することができる。図 14 では、 C_{f1} が選択された状態を例として示している。

【0083】

また、読み出し回路 810 の動作が、図 15 に示すように、次の点で第 1 実施形態 ~ 第 3 実施形態と異なる。

【0084】

BLKa の期間 (第 2 の期間) では、信号 VL がアクティブになり、列信号線 RL1 と開閉部 1101 とを介して、第 1 の画素 A11 から出力されたノイズ信号 (VN) が C_0 に入力される。そして、信号 PCOR がアクティブになる期間に、開閉部 1102 が ON して、第 1 の蓄積部 1103 の容量 C_f (C_{f1} , C_{f2} , C_{f3}) は、その両端子が V_{ref} でリセットされ、その保持していた電荷が電源または GND に排出されリセット状態となる。その後、信号 PCOR がノンアクティブになると、開閉部 1102 が OFF し、第 1 の画素 A11 から出力された光信号 ($V_S + V_N$) が列信号線 RL1 及び開閉部 1101 を介して C_0 に入力される。このとき、伝達部 1104 の出力端子には、

$$V_{out1} = (V_S + V_N - V_N) * C_0 / C_f + V_{ref} + V_{offset} \dots \text{数式 7}$$

の信号が現れる。すなわち、第 1 の画素 A11 の光信号からノイズ成分が除去された信号に C_0 / C_f のゲインを掛けた V_{ref} 基準の出力が V_{out1} として現れる。ここで V_{offset} は、伝達部 1104 のオフセットノイズである。これにより、第 1 の蓄積部 1103 には、第 1 の画素 A11 の信号として、

$$V_{cf} = V_{out1} - V_{ref} = (V_S + V_N - V_N) * C_0 / C_f + V_{offset} \dots \text{数式 8}$$

が蓄積される。

【0085】

次に、BLKc の期間 (第 1 の期間) では、信号 TS がアクティブになる期間に、数式 7 で示す V_{out1} の信号が第 1 の蓄積部 1103 からスイッチ 1231 を介して第 2 の蓄積部 206 の光信号用の蓄積部 C_{ts2} に伝達される。第 2 の蓄積部 206 の光信号用の蓄積部 C_{ts2} は、 V_{out1} の信号を保持する。そして、信号 TS がノンアクティブになるとともに信号 PCOR がアクティブになる期間に、第 1 の蓄積部 1103 がリセットされ、伝達部 1104 の出力端子には、

$$V_{out2} = V_{offset} \dots \text{数式 9}$$

の信号が現れる。その後、信号 PCOR がノンアクティブになるとともに信号 TN がアクティブになる期間に、数式 9 で示す V_{out2} の信号が第 1 の蓄積部 1103 からスイッチ 1232 を介して第 2 の蓄積部 206 のノイズ信号用の蓄積部 C_{tn2} に伝達される。第 2 の蓄積部 206 のノイズ信号用の蓄積部 C_{tn2} は、 V_{out2} の信号を保持する。

【0086】

なお、第 2 の蓄積部に信号を書き込む前に第 1 のリセット部 709 が第 2 の蓄積部 206 の電位を一旦リセットしてもよい。

【0087】

BLKc の期間 (第 1 の期間) に続く BLKb の期間 (第 2 の期間) において、信号 VL がアクティブになり、列信号線 RL1 と開閉部 1101 とを介して、第 2 の画素 B11 から出力されたノイズ信号 (VN) が C_0 に入力される。そして、信号 PCOR がアクティブになる期間に、開閉部 1102 が ON して、第 1 の蓄積部 1103 の容量 C_f (

10

20

30

40

50

C f 1 , C f 2 , C f 3) は、その両端子が V r e f でリセットされ、その保持していた電荷が電源または G N D に排出されリセット状態となる。その後、信号 P C O R がノンアクティブになると、開閉部 1 1 0 2 が O F F し、第 2 の画素 B 1 1 から出力された光信号 (V S + V N) が列信号線 R L 1 及び開閉部 1 1 0 1 を介して C 0 に入力される。このとき、伝達部 1 1 0 4 の出力端子には、数式 7 と同様の信号が現れる。すなわち、第 2 の画素 B 1 1 の光信号からノイズ成分が除去された信号に C 0 / C f のゲインを掛けた V r e f 基準の出力が V o u t 1 として現れる。ここで V o f f s e t は、伝達部 1 1 0 4 のオフセットである。これにより、第 1 の蓄積部 1 1 0 3 に第 2 の画素 B 1 1 の信号として、数式 8 と同様の信号が蓄積される。

【 0 0 8 8 】

また、B L K b の期間 (第 2 の期間) において、水平走査信号 H S R における列信号線 R L 1 用の信号 H S R 1 がアクティブになる期間にスイッチ 2 0 7 及びスイッチ 2 0 8 が O N して、第 1 の画素 A 1 1 の信号が第 2 の蓄積部 2 0 6 から読み出される。すなわち、第 1 の画素 A 1 1 の V o u t 1 の信号が、光信号用の蓄積部 C t s 2 の容量と第 1 の水平出力線 1 2 1 の有する容量との容量分割により、光信号用の蓄積部 C t s 2 から第 1 の水平出力線 1 2 1 へ読み出される。これにより、第 1 の画素 A 1 1 の V o u t 1 の信号は、第 1 の水平出力線 1 2 1 経由で出力部 1 2 0 へ伝達される。第 1 の画素 A 1 1 の V o u t 2 の信号が、ノイズ信号用の蓄積部 C t n 2 の容量と第 2 の水平出力線 1 2 2 の有する容量との容量分割により、ノイズ信号用の蓄積部 C t n 2 から第 2 の水平出力線 1 2 2 へ読み出される。これにより、第 1 の画素 A 1 1 の V o u t 2 の信号は、第 2 の水平出力線 1 2 2 経由で出力部 1 2 0 へ伝達される。出力部 1 2 0 は、第 1 の水平出力線 1 2 1 により伝達された V o u t 1 の信号 (数式 7 参照) と、第 2 の水平出力線 1 2 2 により伝達された V o u t 2 の信号 (数式 9 参照) との差分

$$\begin{aligned} V &= V o u t 1 - V o u t 2 \\ &= (V S + V N - V N) * C 0 / C f + V r e f \cdot \cdot \cdot \text{数式 1 0} \end{aligned}$$

を演算して、差動信号 V を画像信号として後段へ出力する。この差動信号 V は、伝達部 1 1 0 4 のオフセットノイズが除去された信号である。

【 0 0 8 9 】

すなわち、読み出し回路 8 1 0 における伝達部 1 1 0 4 は、ノイズ信号を伝達する動作と光信号を伝達する動作とを同一の列アンプで行う。このため、伝達部 1 1 0 4 は、同一のオフセットノイズを含むノイズ信号と光信号とを第 2 の蓄積部 2 0 6 へ伝達できる。そして、後段の出力部 1 2 0 がノイズ信号と光信号との差分を演算することにより、列アンプのオフセットノイズが除去された画像信号を得ることができる。ここで、伝達部 1 1 0 4 は、第 1 の蓄積部 1 1 0 3 が保持する電荷そのものを第 2 の蓄積部 2 0 6 へ供給せずに、第 1 の蓄積部 1 1 0 3 が保持する電荷に応じた信号を第 2 の蓄積部 2 0 6 に供給する点で、第 1 実施形態と同様である。

【 0 0 9 0 】

なお、出力部 1 2 2 0 は、図 1 6 に示すように、ダブルエンドの出力であってもよい。

【 0 0 9 1 】

また、図 1 4 に示す読み出し回路 8 1 0 において、スイッチ 1 2 3 2、ノイズ信号用の蓄積部 C t n 2、リセットトランジスタ M R N、スイッチ 2 0 8 を設けずに、撮像装置 8 0 0 からは、V o u t 1 の信号のみを後段に出力しても良い。そして伝達部 1 1 0 4 の列毎のオフセット成分の V o u t 2 の信号は、後段の信号処理部 (図 5 参照) で除去してもよい。

【 0 0 9 2 】

例えば、撮像装置 8 0 0 において光が照射されない画素、通称 O B 画素の出力を列毎に求めておくか、暗時出力を列毎に求め、その画素から出力される信号を V o u t 2 の信号としてメモリ部 8 7 等に補正データとして保存しておく。そして、画像信号処理部 9 7 等が撮影毎に V o u t 1 の信号から V o u t 2 の信号を引き算することで容易にオフセット成分を除去することができる。また補正データは、カメラ・ビデオ等の組み立て中に保存

10

20

30

40

50

したものでよいし、撮影毎、もしくは、カメラ・ビデオ等の電源を投入したとき、もしくは、カメラ・ビデオ等の使用状況の変化に応じて保存されるものでよい。

【0093】

また、BLKaもしくはBLKbの期間に、画素の信号を伝達部1104が伝達する状態で、すなわち、画素の信号をCfに保持した状態でBLKcの期間を待つ間に、列信号線RL1に何らかのノイズが飛び込んでくる可能性がある。その可能性を回避する方法として、図15に示すVLの破線のようにせずに実線のように、BLKaまたはBLKbの期間が終了したら、開閉部1101を一旦オープンにして、画素の信号をCfにサンプルホールドしておくことも有効である。

【0094】

次に、本発明の第5実施形態に係る撮像装置900について、図17～図19を用いて説明する。図17は、本発明の第5実施形態に係る撮像装置900の構成図である。図18は、読み出し回路における1列分の回路構成を示す図である。図19は、読み出し回路の動作を示すタイミングチャートである。以下では、第3実施形態と異なる部分を中心に説明し、同様の部分については説明を省略する。

【0095】

撮像装置900は、その基本的な構成は第3実施形態と同様であるが、読み出し回路910を備える点で第3実施形態と異なる。読み出し回路910は、伝達部群905、第2のリセット部群915、及び第4の開閉部群911を含む点で、第3実施形態と異なる。伝達部群905は、画素配列PAの列ごとに設けられた複数の伝達部1304を含む。第2のリセット部群915は、画素配列PAの列ごとに設けられた複数の第2のリセット部1315を含む。第4の開閉部群911は、画素配列PAの列ごとに設けられた複数の第4の開閉部1310を含む。

【0096】

第3実施形態では、伝達部504がノイズ信号と光信号とを別々のソースフォロワSFs, SFnで第2の蓄積部206に伝達するため、ソースフォロワSFs, SFnの間にはばらつきが存在すると、固定パターンノイズとなって画質劣化の要因となる。つまり、第2の蓄積部206に保持されるノイズ信号と光信号とに含まれるソースフォロワのオフセットがそれぞれ異なることになる。すなわち、ソースフォロワSFsのN型MOSトランジスタMSの閾値電圧とソースフォロワSFnのN型MOSトランジスタMNの閾値電圧とがばらつくために、ノイズ信号と光信号との差分を演算しても除去できずに固定パターンノイズとなる。この固定パターンノイズは列ごとにばらつくので、ノイズ信号と光信号との差分を演算して得られた画像信号による画像において、縦スジ状のノイズとなる。

【0097】

それに対して本実施形態では、伝達部1304は、ノイズ信号用の第1の蓄積部Ctn1及び光信号用の第1の蓄積部Cts1が選択的に入力端子に接続され、ノイズ信号用の第2の蓄積部Ctn2及び光信号用の第2の蓄積部Cts2が出力端子に接続される。すなわち、伝達部1304は、ノイズ信号用のスイッチ1312を介してノイズ信号用の第1の蓄積部Ctn1が接続され、光信号用のスイッチ1311を介して光信号用の第1の蓄積部Cts1が接続される。伝達部1304は、ノイズ信号用のスイッチ232を介してノイズ信号用の第2の蓄積部Ctn2が接続され、光信号用のスイッチ232を介して光信号用の第2の蓄積部Cts2が接続される。これにより、伝達部1304は、ノイズ信号と光信号とを選択的に共通のソースフォロワSFsnで第2の蓄積部206に伝達できるため、第2の蓄積部206に保持されるノイズ信号と光信号とに含まれる固定パターンノイズを同じにできる。すなわち、ソースフォロワSFsnのN型MOSトランジスタMSNの閾値電圧がばらつくことに起因した固定パターンノイズが、ノイズ信号と光信号との差分を演算することにより除去できる。

【0098】

なお、第2のリセット部1315は、リセット用のトランジスタMRAを含む。伝達部1304は、リセット用のトランジスタMRAが入力端子にさらに接続されている。リセ

10

20

30

40

50

ット用のトランジスタMRAは、ソースフォロワSFsnのN型MOSトランジスタMSNのゲートの電位をリセットする。

【0099】

具体的には、読み出し回路910は、図19に示すように駆動される。なお、CTRは、図10に示すCTRと同様である。

【0100】

BLKcの期間(第1の期間)において、CTRがアクティブになる期間に、Rもアクティブになる。これにより、リセット用のトランジスタMRAは、ソースフォロワSFsnのN型MOSトランジスタMSNのゲートの電位を(例えば、グラウンドレベルに)リセットする。

10

【0101】

そして、TS2がアクティブになる期間に、TS3もアクティブになる。これにより、光信号用の第1の蓄積部Cts1に保持された光信号は、光信号用のスイッチ1311、伝達部1304、及び光信号用のスイッチ231を介して、光信号用の第2の蓄積部Cts2に伝達される。

【0102】

その後、Rが再度アクティブになる。これにより、リセット用のトランジスタMRAは、ソースフォロワSFsnのN型MOSトランジスタMSNのゲートの電位を(例えば、グラウンドレベルに)再度リセットする。

【0103】

さらに、TN2がアクティブになる期間に、TN3もアクティブになる。これにより、ノイズ信号用の第1の蓄積部Ctn1に保持されたノイズ信号は、ノイズ信号用のスイッチ1312、伝達部1304、及びノイズ信号用のスイッチ232を介して、ノイズ信号用の第2の蓄積部Ctn2に伝達される。

20

【0104】

TN2がアクティブになる前に、Rを再度アクティブにして、リセット用のトランジスタMRAが再度リセットを行うようにする理由は次の通りである。光信号用の第1の蓄積部Cts1に保持された光信号は、入射光量に応じて変化するので、伝達部1304の入力端子(入力ノードNX1)の寄生容量Cp1に残留する信号(残留信号)も光に応じて大きくばらつく。これにより、TN2がアクティブになる期間に、伝達部1304は、ノイズ信号用の第1の蓄積部Ctn1に保持された信号と、ばらつきを有する残留信号とに応じた信号を、出力端子から出力することになる。したがって、Rを再度アクティブにしないと、入射光量に応じた線形性が悪くなり、良好な信号を得られなくなる可能性がある。

30

【0105】

なお、図20に示すように、TN2及びTN3がアクティブになる期間をTS2及びTS3がアクティブになる期間よりも前にすれば、Rを再度アクティブにする必要がない。その理由は次の通りである。

【0106】

ノイズ信号用の第1の蓄積部Ctn1に保持されたノイズ信号が入射光量に依存せずほぼ一定であるので、伝達部1304の入力端子の寄生容量に残留する信号(残留信号)も入射光量に依存せずほぼ一定である。これにより、TS2がアクティブになる期間に、伝達部1304は、光信号用の第1の蓄積部Cts1に保持された信号と、ほぼ一定の残留信号とに応じた信号を、出力端子から出力することになる。したがって、Rを再度アクティブにしなくても、入射光量に応じた線形性が悪化せず、若干のゲイン低下が起こるのみである。そのゲイン低下の量は、伝達部1304の入力端子の寄生容量と光信号用の第1の蓄積部Cts1との容量値の比になる。

40

【0107】

例えば、伝達部1304の入力端子の寄生容量は、数十fFである。光信号用の第1の蓄積部Cts1の容量は、通常、数pFで設計される。この場合、ゲインの低下は、図1

50

9の駆動方法に対して数パーセントであり問題ない。図20の駆動方法によれば、Rを再度アクティブにしないので、図19の駆動方法に比べて、読出し時間を短縮できる。

【0108】

次に、本発明の第6実施形態に係る撮像装置1000について、図21～図23を用いて説明する。図21は、本発明の第6実施形態に係る撮像装置1000の構成図である。図22は、読み出し回路における1列分の回路構成を示す図である。図23は、読み出し回路の動作を示すタイミングチャートである。以下では、第5実施形態と異なる部分を中心に説明し、同様の部分に関しては説明を省略する。

【0109】

撮像装置1000は、その基本的な構成は第5実施形態と同様であるが、読み出し回路1010を備える点で第5実施形態と異なる。読み出し回路1010は、第1のリセット部群609及び第2のリセット部群915を含まず、伝達部群1005を含む点で、第5実施形態と異なる。伝達部群1005は、画素配列PAの列ごとに設けられた複数の伝達部1404を含む。

10

【0110】

伝達部1404は、ノイズ信号と光信号とに共通のバッファアンプAMSNを含む。これにより、第1の蓄積部203に保持されたノイズ信号と光信号とを選択的に共通のバッファアンプAMSNで第2の蓄積部206に伝達できる。このため、第2の蓄積部206に保持されるノイズ信号と光信号とに含まれる固定パターンノイズを同じにできる点は、第5実施形態と同様である。

20

【0111】

なお、バッファアンプAMSNは、入力された信号を増幅して出力する点で、第5実施形態におけるソースフォロワSFsnと同様である。

【0112】

第5実施形態では、ソースフォロワSFsnの入力ノードNX1の寄生容量Cp1をリセット用のトランジスタMRAがリセット(初期化)している。これにより、寄生容量Cp1の残留電荷が排斥されるので、入射光量に応じた線形性が悪くなることを回避できる。

【0113】

それに対して、本実施形態では、バッファアンプAMSNの入力ノードNX2の寄生容量Cp2をリセットするためのトランジスタを設けなくても、下記の様な動作を行うので、入射光量に応じた線形性が悪くなることを回避できる。

30

【0114】

すなわち、読み出し回路1010の動作が、図23に示すように、次の点で第5実施形態と異なる。

【0115】

時刻t1において、TN1をアクティブにし、列信号線RL1から光信号用の蓄積部Ctn1へノイズ信号を転送する。その際同時に、TN2をアクティブにし、バッファアンプAMSNの入力ノードNX2へもノイズ信号を転送し、入力ノードNX2の電位をリセットレベルVnにする。これにより、入力ノードNX2の初期電位はノイズ信号用の蓄積部Ctn1と同一電位のVnとなる。すなわち、画素から出力されたノイズ信号を用いて入力ノードNX2をリセットするので、寄生容量Cp2をリセットするためのトランジスタを設けなくても寄生容量Cp2をリセットすることができる。

40

【0116】

時刻t2において、TN2をノンアクティブにし、列信号線RL1からノードNX2への経路を遮断する。これにより、寄生容量Cp2のリセットが完了する。

【0117】

時刻t3において、TN1をノンアクティブにする。これにより、ノイズ信号用のスイッチ202がオフするので、ノイズ信号用の蓄積部Ctn1がノイズ信号を保持する。

【0118】

50

時刻 t_4 において、 $T S 1$ をアクティブにする。これにより、スイッチ $2 0 1$ は、オンして、列信号線 $R L 1 \sim R L 4$ を介して伝達されたの光信号を光信号用の蓄積部 $C t s 1$ へ転送する。

【 0 1 1 9 】

時刻 t_5 において、 $T S 1$ をノンアクティブにする。これにより、スイッチ $2 0 1$ がオフするので、光信号用の蓄積部 $C t s 1$ は、転送された光信号を保持する。その際の信号電圧を V_s とすると、光信号用の蓄積部 $C t s 1$ には $V_n + V_s$ なる電圧が保存されることになる。

【 0 1 2 0 】

時刻 t_6 において、 $T N 2$ をアクティブにして、ノイズ信号用の蓄積部 $C t n 1$ に保持されたノイズ信号を、ノイズ信号用の蓄積部 $C t n 1$ の容量値と寄生容量 $C p 2$ の容量値との容量分割により、ノード $N X 2$ に読み出す。このとき、ノイズ信号用の蓄積部 $C t n 1$ により保持された電圧と寄生容量 $C p 2$ により保持された電圧とが $-$ の V_n であるため、ノード $N X 2$ の電圧の変化は生じない。すなわち、ノード $N X 2$ に読み出されるノイズ信号は、

$$V \times n = V_n \cdot \dots \text{数式 1 1}$$

となる。

【 0 1 2 1 】

また、 $T N 3$ をアクティブにして、ノード $N X 2$ に読み出されたノイズ信号を、バッファアンプ $A M S N$ を介してノイズ信号用の蓄積部 $C t n 2$ に伝搬させる。

【 0 1 2 2 】

時刻 t_7 において、 $T N 3$ をノンアクティブにする。これにより、スイッチ $2 3 2$ がオフするので、ノイズ信号用の蓄積部 $C t n 2$ は、転送されたノイズ信号を保持する。

【 0 1 2 3 】

時刻 t_8 において、 $T N 2$ をノンアクティブにする。これにより、スイッチ $1 3 1 2$ がオフする。

【 0 1 2 4 】

時刻 t_9 において、 $T S 2$ をアクティブにして、光信号用の蓄積部 $C t s 1$ に保持された光信号を、光信号用の蓄積部 $C t s 1$ の容量値と寄生容量 $C p 2$ の容量値との容量分割により、ノード $N X 2$ に読み出す。

【 0 1 2 5 】

ここで、光信号用の蓄積部 $C t s 1$ の容量値を $C 1$ とすると、光信号用の蓄積部 $C t s 1$ における基準側（グラウンド側）電極に対向した電極には、

$$Q 1 = C 1 * (V_s + V_n) \cdot \dots \text{数式 1 2}$$

の電荷が蓄積されている。また、寄生容量 $C p 2$ の容量値を $C p$ とすると、ノード $N X 2$ には、

$$Q p = C p * V_n \cdot \dots \text{数式 1 3}$$

の電荷が蓄積されている。ノード $N X 2$ に読み出される光信号は、

$$\begin{aligned} V \times s &= (Q 1 + Q p) / (C 1 + C p) \\ &= \{ C 1 / (C 1 + C p) \} * V_s + V_n \cdot \dots \text{数式 1 4} \end{aligned}$$

になる。

【 0 1 2 6 】

また、 $T S 3$ をアクティブにして、ノード $N X 2$ に読み出された光信号を、バッファアンプ $A M S N$ を介して光信号用の蓄積部 $C t s 2$ に伝搬させる。

【 0 1 2 7 】

時刻 t_{10} において、 $T S 3$ をノンアクティブにする。これにより、スイッチ $2 3 1$ がオフするので、光信号用の蓄積部 $C t s 2$ は、転送された光信号を保持する。

【 0 1 2 8 】

時刻 t_{11} において、 $T S 2$ をノンアクティブにする。これにより、スイッチ $1 3 1 1$ がオフする。

【 0 1 2 9 】

10

20

30

40

50

その後、出力部120(図21参照)により、数式11に示す $V \times n$ と数式14に示す $V \times s$ との差分がとられて生成される画像信号は、

$$V = V \times n - V \times s \\ = \{ C1 / (C1 + Cp) \} * Vs \dots \text{数式15}$$

となる。数式15に示されるように、ノイズ信号 Vn が除去された画像信号 V が得られる。

【0130】

このように、本実施形態によれば、第2のリセット部(リセット用のトランジスタMRA)を設けなくても、伝達部の入力ノードの寄生容量をリセットすることができる。これにより、入射光量に応じた線形性が悪くなることを回避できる。

10

【0131】

なお、第6実施形態では、ノイズ信号用の蓄積部 $Ctn1$ とノードNX2とが同電位となるようにノードNX2をリセットする。そして、蓄積部 $Ctn1$ に保持されたノイズ信号を、ノイズ信号用の蓄積部 $Ctn1$ の容量値とノードNX2の寄生容量 $Cp2$ の容量値との容量分割により、ノードNX2へ読み出している。

【0132】

その代わりに、光信号用の蓄積部 $Cts1$ とノードNX2とが同電位となるようにノードNX2をリセットしてもよい。そして、蓄積部 $Cts1$ に保持された光信号を、光信号用の蓄積部 $Ctn1$ の容量値とノードNX2の寄生容量 $Cp2$ の容量値との容量分割により、ノードNX2へ読み出してもよい。

20

【0133】

この場合、図24に示すように、時刻 $t1 \sim t2$ の期間に $TN1$ をアクティブにする代わりに、時刻 $t4i \sim t12i$ の期間に $TS2$ をアクティブにする。

【0134】

時刻 $t12i$ において、 $TS2$ をノンアクティブにする。これにより、光信号用の蓄積部 $Cts1$ とノードNX2とは $Vn+Vs$ なる電圧がそれぞれ保存されることになる。すなわち、画素から出力された光信号を用いて入力ノードNX2をリセットするので、寄生容量 $Cp2$ をリセットするためのトランジスタを設けなくても寄生容量 $Cp2$ をリセットすることができる。

【0135】

時刻 $t6$ において、 $TN2$ をアクティブにして、ノイズ信号用の蓄積部 $Ctn1$ に保持されたノイズ信号を、ノイズ信号用の蓄積部 $Ctn1$ の容量値と寄生容量 $Cp2$ の容量値との容量分割により、ノードNX2に読み出す。

30

【0136】

ここで、ノイズ信号用の蓄積部 $Ctn1$ の容量値を $C2$ とすると、ノイズ信号用の蓄積部 $Ctn1$ における基準側(グランド側)電極に対向した電極には、

$$Q2 = C2 * Vn \dots \text{数式16}$$

の電荷が蓄積されている。また、寄生容量 $Cp2$ の容量値を Cp とすると、ノードNX2には、

$$Qp = Cp * (Vs + Vn) \dots \text{数式17}$$

の電荷が蓄積されている。ノードNX2に読み出されるノイズ信号は、

$$V \times n = (Q2 + Qp) / (C2 + Cp) \\ = \{ Cp / (C2 + Cp) \} * Vs + Vn \dots \text{数式18}$$

40

となる。

【0137】

時刻 $t9$ において、 $TS2$ をアクティブにして、光信号用の蓄積部 $Cts1$ に保持された光信号を、光信号用の蓄積部 $Cts1$ の容量値と寄生容量 $Cp2$ の容量値との容量分割により、ノードNX2に読み出す。このとき、ノードNX2に読み出される光信号は、

$$V \times s = Vs + Vn \dots \text{数式19}$$

になる。

50

【0138】

その後、出力部120（図21参照）により、数式18に示す $V \times n$ と数式19に示す $V \times s$ との差分がとられて生成される画像信号は、

$$V = V \times n - V \times s \\ = \{ C2 / (C2 + Cp) \} * Vs \cdots \text{数式20}$$

となる。数式20に示されるように、ノイズ信号 Vn が除去された画像信号 V が得られる。

【0139】

このように、本変形例によっても、第2のリセット部（リセット用のトランジスタMRA）を設けなくても、伝達部の入力ノードの寄生容量をリセットすることができる。これにより、入射光量に応じた線形性が悪くなることを回避できる。

10

【図面の簡単な説明】

【0140】

- 【図1】本発明の第1実施形態に係る撮像装置の構成図。
- 【図2】読み出し回路における1列分の回路構成を示す図。
- 【図3】読み出し回路の動作を示すタイミングチャート。
- 【図4】伝達部の回路構成を示す図。
- 【図5】第1実施形態に係る撮像装置を適用した撮像システムの構成図。
- 【図6】本発明の第2実施形態に係る撮像装置300の構成図。
- 【図7】読み出し回路における1列分の回路構成を示す図。
- 【図8】本発明の第3実施形態に係る撮像装置600の構成図。
- 【図9】読み出し回路における1列分の回路構成を示す図。
- 【図10】読み出し回路の動作を示すタイミングチャート。
- 【図11】リセット電位を説明する図。
- 【図12】読み出し回路における1列分の回路構成を示す図（変形例）。
- 【図13】本発明の第4実施形態に係る撮像装置800の構成図
- 【図14】読み出し回路における1列分の回路構成を示す図。
- 【図15】読み出し回路の動作を示すタイミングチャート。
- 【図16】出力部の構成を示す図。
- 【図17】本発明の第5実施形態に係る撮像装置900の構成図
- 【図18】読み出し回路における1列分の回路構成を示す図。
- 【図19】読み出し回路の動作を示すタイミングチャート。
- 【図20】読み出し回路の動作を示すタイミングチャート。
- 【図21】本発明の第6実施形態に係る撮像装置1000の構成図。
- 【図22】読み出し回路における1列分の回路構成を示す図。
- 【図23】読み出し回路の動作を示すタイミングチャート。
- 【図24】読み出し回路の動作を示すタイミングチャート。

20

30

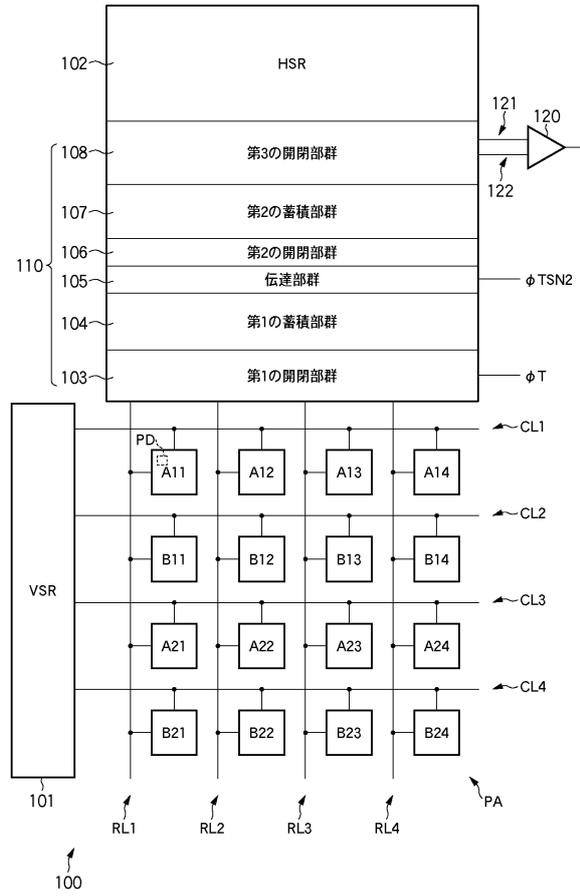
【符号の説明】

【0141】

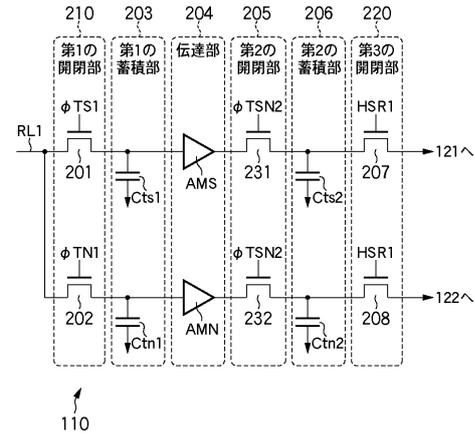
- 90 撮像システム
- 100, 300, 600, 800, 900 撮像装置
- 101 垂直走査回路（駆動部）
- 102 水平走査回路（駆動部）
- 110, 310, 610, 810, 910 読み出し回路
- 203, 1103 第1の蓄積部
- 206 第2の蓄積部
- 204, 504, 1104, 1304 伝達部
- 120, 1220 出力部

40

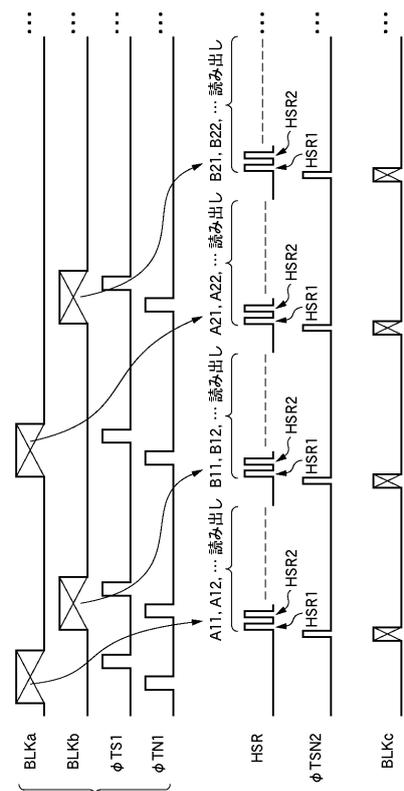
【図1】



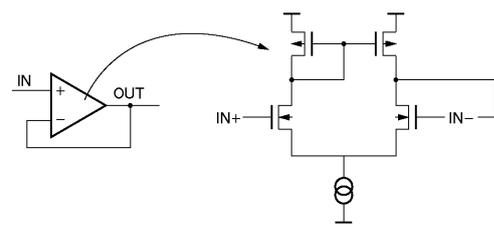
【図2】



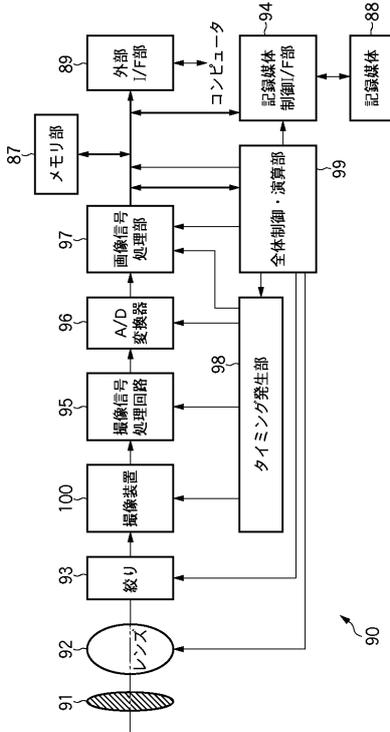
【図3】



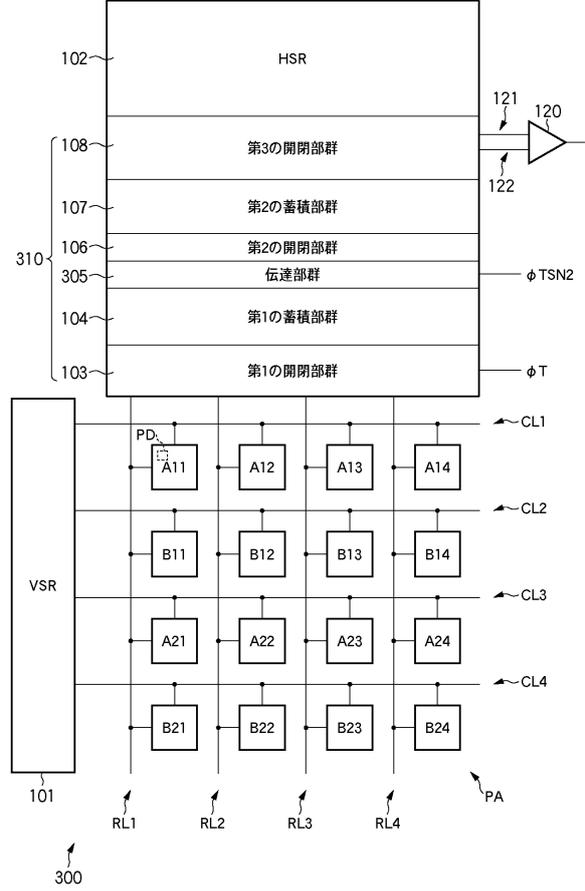
【図4】



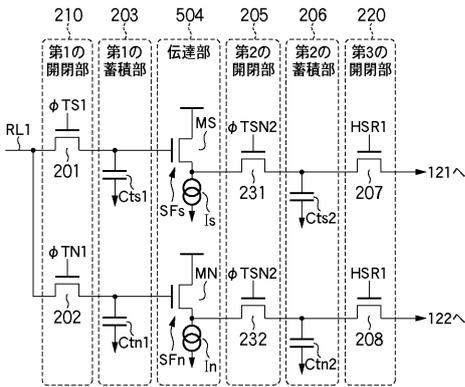
【図5】



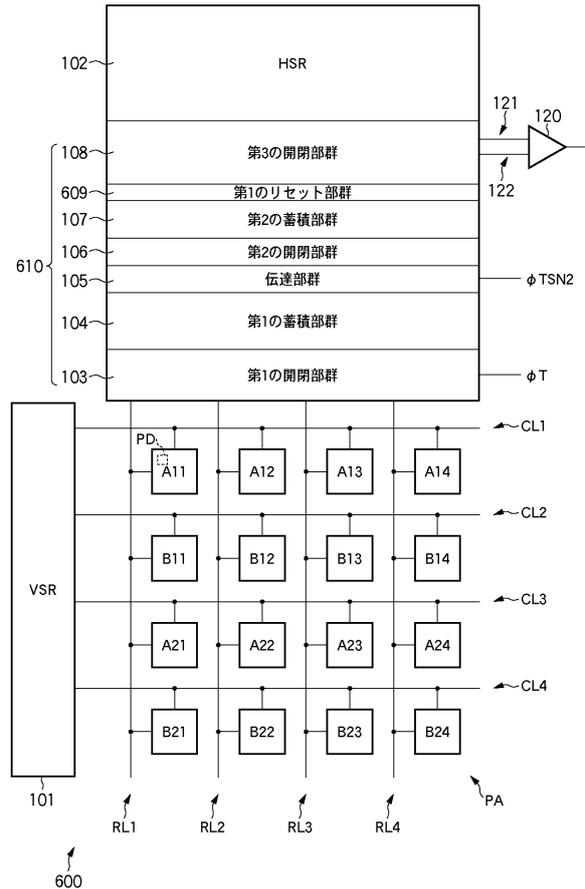
【図6】



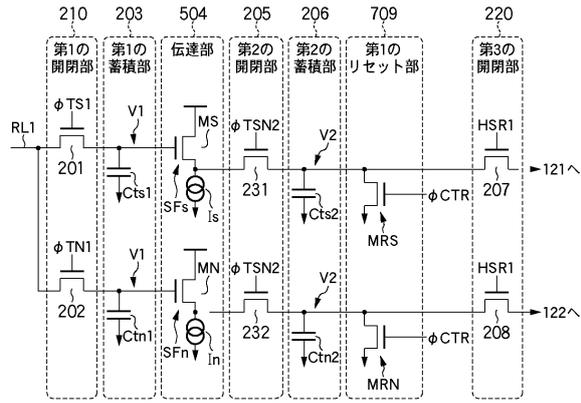
【図7】



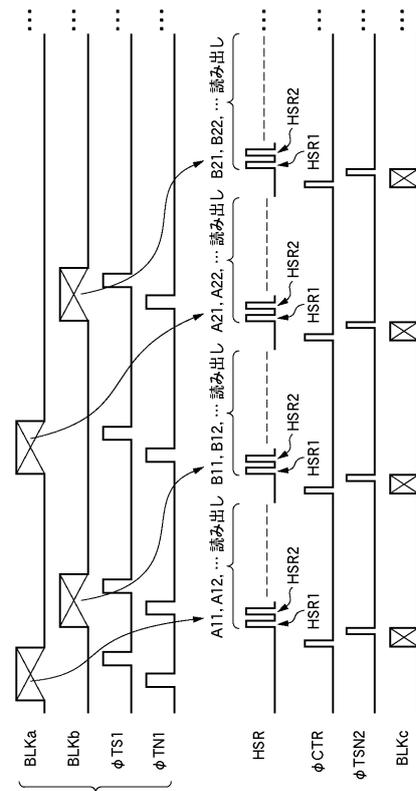
【図8】



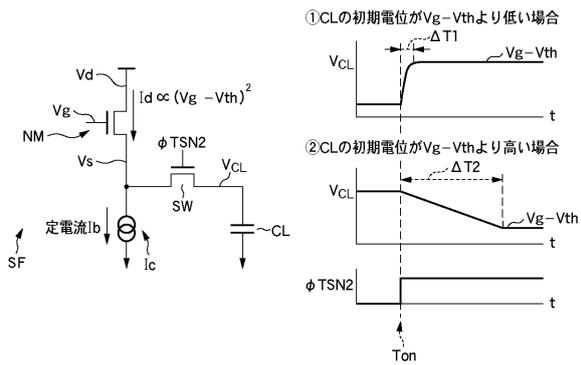
【図9】



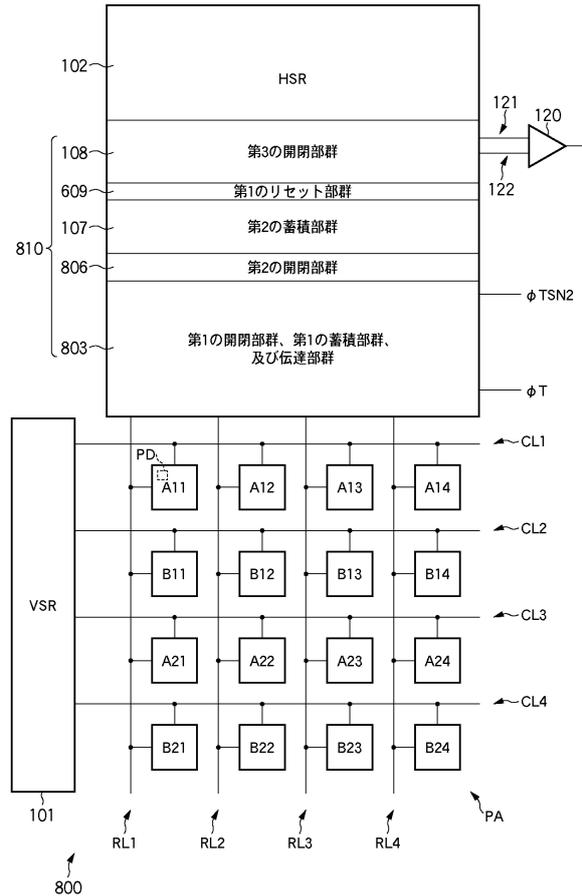
【図10】



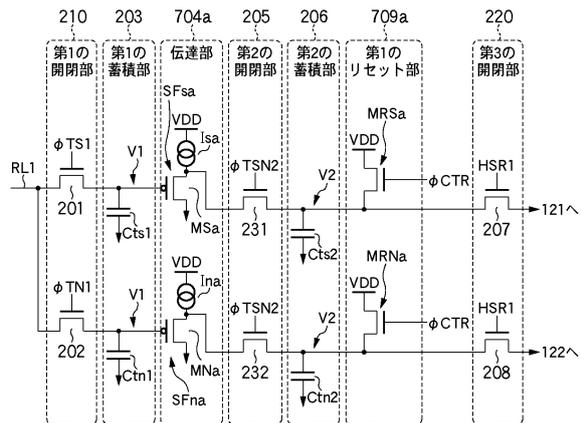
【図11】



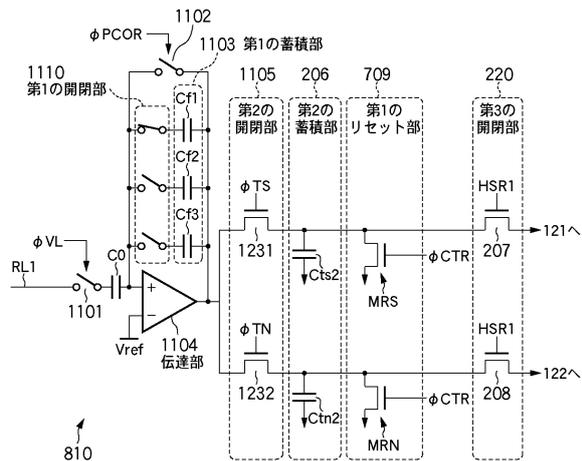
【図13】



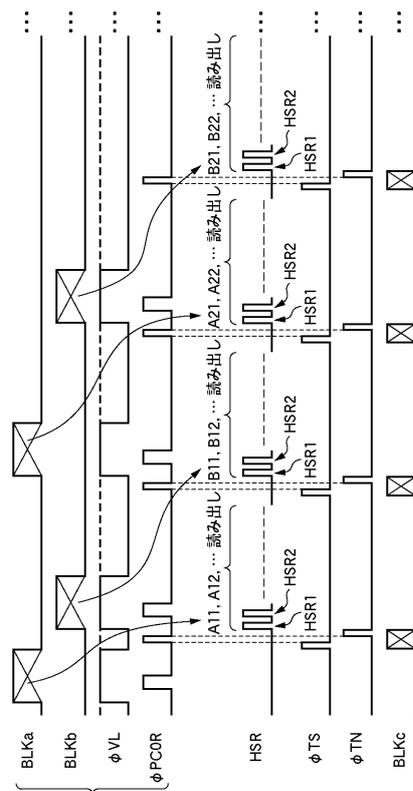
【図12】



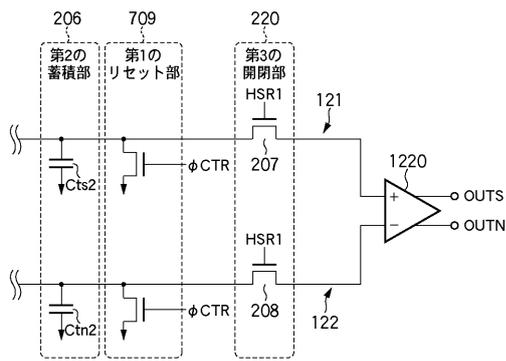
【図14】



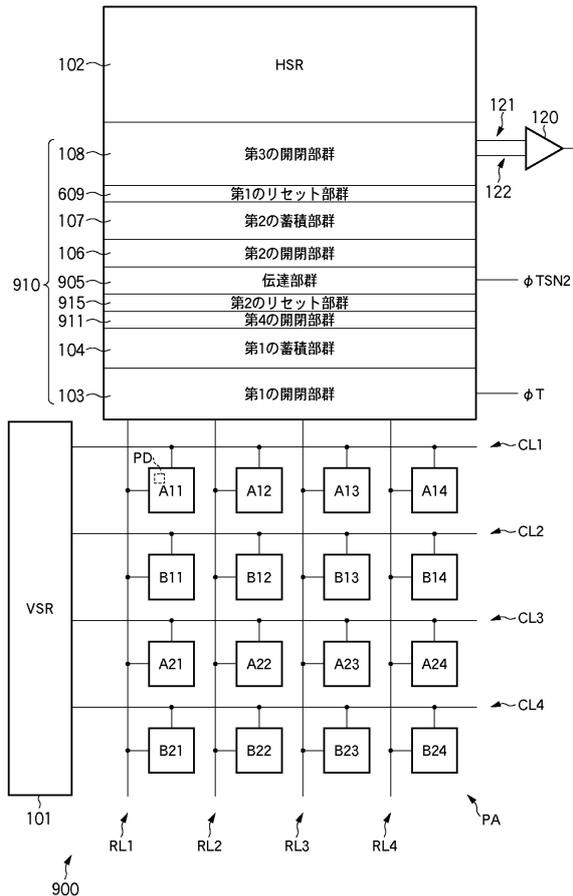
【図15】



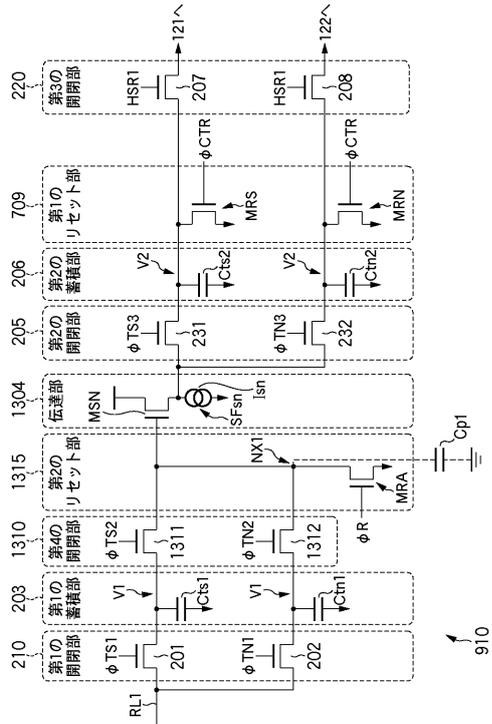
【図16】



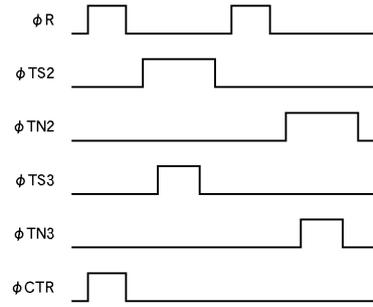
【図17】



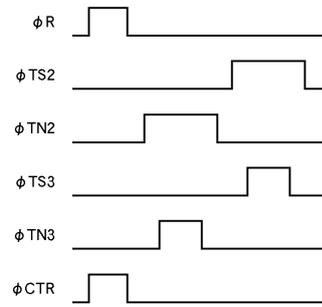
【図18】



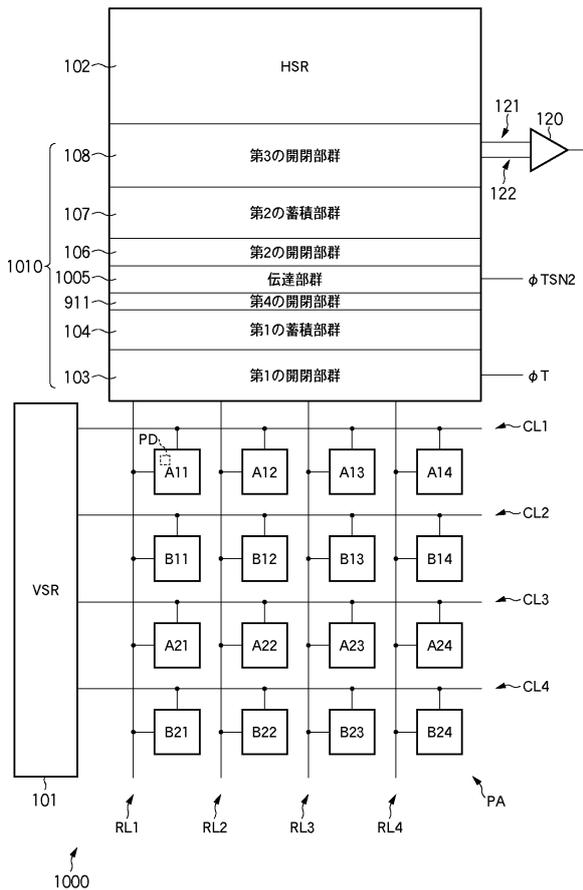
【図19】



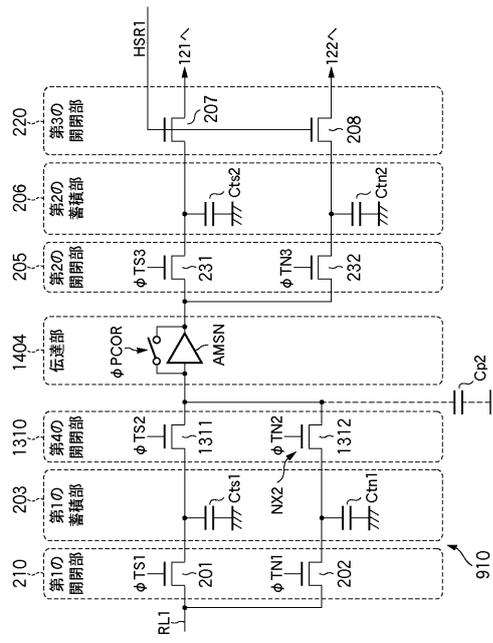
【図20】



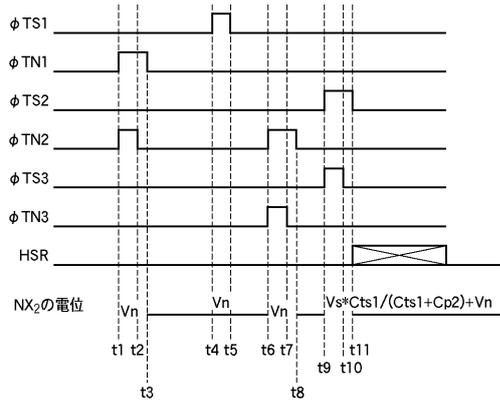
【図21】



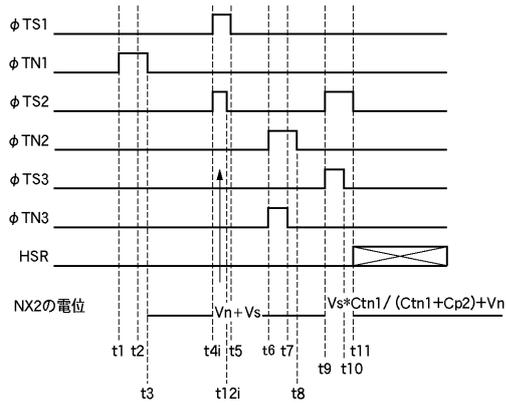
【図22】



【 図 2 3 】



【 図 2 4 】



フロントページの続き

- (72)発明者 菊池 伸
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
- (72)発明者 領木 達也
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
- (72)発明者 小泉 徹
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
- (72)発明者 小倉 正徳
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

審査官 鈴木 肇

- (56)参考文献 特開2005-348042(JP,A)
特開2005-348040(JP,A)
特開2005-354484(JP,A)
特開2001-245219(JP,A)
特開2005-333462(JP,A)
特開平10-233964(JP,A)

- (58)調査した分野(Int.Cl., DB名)
H04N 5/30 - 5/335