



(12) **Offenlegungsschrift**

(21) Aktenzeichen: **10 2013 211 266.1**

(22) Anmeldetag: **17.06.2013**

(43) Offenlegungstag: **02.01.2014**

(51) Int Cl.: **G06F 11/30 (2013.01)**

**G06F 11/34 (2013.01)**

(30) Unionspriorität:

**13/539,318**                      **30.06.2012**      **US**

**13/780,204**                      **28.02.2013**      **US**

(71) Anmelder:

**International Business Machines Corporation,  
Armonk, N.Y., US**

(72) Erfinder:

**Arges, Christopher J., Austin, Tex., US; Schopp,  
Joel H., Austin, Tex., US; Strosaker, Michael T.,  
Austin, Tex., US; Fontenot, Nathan D., Austin,  
Tex., US; VanderWiele, Mark, Austin, Tex., US;  
George, Jeffrey D., Austin, Tex., US**

(74) Vertreter:

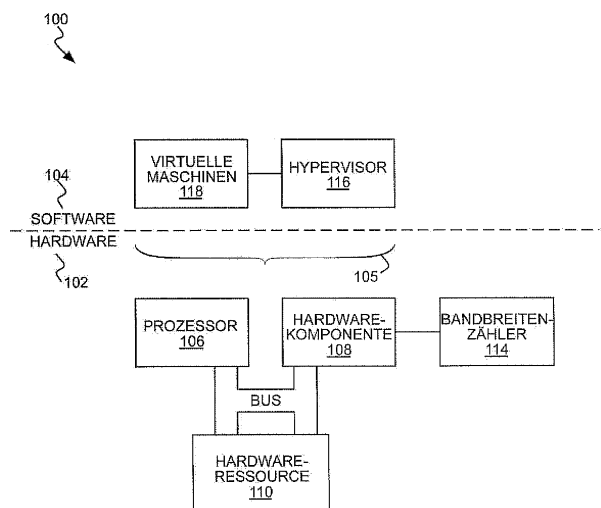
**RICHARDT PATENTANWÄLTE GbR, 65185,  
Wiesbaden, DE**

Prüfungsantrag gemäß § 44 PatG ist gestellt.

**Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen**

(54) Bezeichnung: **Aufrechterhalten der Bandbreiten-Servicequalität einer Hardware-Ressource über einen Hardware-Zähler**

(57) Zusammenfassung: Jedes Mal, wenn eine gegenwärtig geplante virtuelle Maschine (VM) über die auf einem Prozessor ausgeführte gegenwärtig geplante VM auf eine Hardware-Ressource über einen Bus für die Hardware-Ressource zugreift, passt eine Hardware-Komponente einen Bandbreitenzähler an, der zur Nutzung des Busses für die Hardware-Ressource zugehörig ist, ohne die gegenwärtig geplante VM oder einen Hypervisor einzubeziehen, der die gegenwärtig geplante VM verwaltet. Als Reaktion darauf, dass der Bandbreitenzähler einen Schwellenwert erreicht, gibt die Hardware-Komponente einen Interrupt aus, der durch den Hypervisor verarbeitet wird, um die Bandbreiten-QoS (QoS = Quality of Service, Servicequalität) der mit der Hardware-Ressource im Zusammenhang stehenden Busbandbreite aufrechtzuerhalten. Nach Ablauf eines regelmäßigen Zeitintervalls, bevor der Bandbreitenzähler den Schwellenwert erreicht, setzt die Hardware-Komponente den Bandbreitenzähler auf einen zur gegenwärtig geplanten VM zugehörigen vorgegebenen Wert zurück, ohne die gegenwärtig geplante VM oder den Hypervisor einzubeziehen; die Hardware-Komponente gibt keinen Interrupt aus. Bei der Hardware-Ressource kann es sich um Speicher handeln.



**Beschreibung**

## VERWANDTE ANMELDUNGEN

**[0001]** Die vorliegende Patentanmeldung ist eine Fortsetzung der zuvor eingereichten und gegenwärtig anhängigen Patentanmeldung mit der Seriennummer 13/539,318, die am 30. Juni 2012 eingereicht wurde.

## HINTERGRUND

**[0002]** Eine Datenverarbeitungseinheit führt normalerweise eine Instanz eines Betriebssystems aus, die Zugriff auf die Hardware-Ressourcen der Datenverarbeitungseinheit hat. Eine als Virtualisierung bekannte Methode ermöglicht einer Datenverarbeitungseinheit jedoch, eine Anzahl von Instanzen von Betriebssystemen auszuführen. Bei der Virtualisierung instanziiert die Datenverarbeitungseinheit eine Reihe derartiger virtueller Maschinen (VMs), und jede VM führt ihre eigene Instanz eines Betriebssystems aus.

## KURZDARSTELLUNG

**[0003]** Bei einem Verfahren einer Ausführungsform der Offenbarung passt eine Hardware-Komponente jedes Mal, wenn eine gegenwärtig geplante virtuelle Maschine (VM) über die auf einem Prozessor ausgeführte gegenwärtig geplante VM auf eine Hardware-Ressource über einen Bus für die Hardware-Ressource zugreift, einen Bandbreitenzähler an, der zur Nutzung des Busses für die Hardware-Ressource zugehörig ist, ohne die gegenwärtig geplante VM oder einen Hypervisor einzubeziehen, der die gegenwärtig geplante VM verwaltet. Das Verfahren weist als Reaktion darauf, dass der Bandbreitenzähler einen Schwellenwert erreicht, das Ausgeben eines Interrupts durch die Hardware-Komponente auf, der durch den Hypervisor verarbeitet wird, um die Bandbreiten-QoS (QoS = Quality of Service, Servicequalität) der mit der Hardware-Ressource im Zusammenhang stehenden Busbandbreite aufrechtzuerhalten. Bei der Hardware-Ressource und der Hardware-Komponente handelt es sich jeweils um andere Hardware als den Prozessor. Der Bandbreitenzähler ist im Gegensatz zu einem mittels Software realisierten Zähler direkt in Hardware realisiert.

**[0004]** Bei einem Verfahren einer weiteren Ausführungsform der Offenbarung verringert eine Steuereinheit des Hardware-Speichers jedes Mal, wenn eine gegenwärtig geplante virtuelle Maschine (VM) über die auf einem Prozessor ausgeführte gegenwärtig geplante VM auf einen Hardware-Speicher über einen Bus für den Hardware-Speicher zugreift, einen Bandbreitenzähler, der zur Nutzung des Busses für die Hardware-Ressource zugehörig ist, ohne die gegenwärtig geplante VM oder einen Hypervisor einzu-

beziehen, der die gegenwärtig geplante VM verwaltet. Das Verfahren weist als Reaktion darauf, dass der Bandbreitenzähler null erreicht, das Ausgeben eines Interrupts durch die Steuereinheit des Hardware-Speichers auf, der durch den Hypervisor verarbeitet wird, um die Bandbreiten-Servicequalität der mit dem Hardware-Speicher im Zusammenhang stehenden Busbandbreite aufrechtzuerhalten. Der Bandbreitenzähler ist im Gegensatz zu einem mittels Software realisierten Zähler direkt in Hardware realisiert.

## KURZBESCHREIBUNG DER VERSCHIEDENEN ANSICHTEN IN DEN ZEICHNUNGEN

**[0005]** Die Zeichnungen, auf die hierin Bezug genommen wird, bilden einen Teil der Beschreibung. In der Zeichnung gezeigte Merkmale veranschaulichen lediglich einige Ausführungsformen der Offenbarung und nicht alle Ausführungsformen der Offenbarung, sofern in der ausführlichen Beschreibung nicht ausdrücklich etwas anderes angegeben ist, und die Leser der Beschreibung sollten daraus keine gegenteiligen Schlussfolgerungen ziehen.

**[0006]** Fig. 1 ist ein Blockschaltbild eines beispielhaften Datenverarbeitungssystems, bei dem die Bandbreiten-Servicequalität (Bandbreiten-Servicequalität) der Hardware-Ressource über einen Hardwarezähler aufrechterhalten wird.

**[0007]** Fig. 2 ist ein Ablaufplan eines beispielhaften Verfahrens zum Aufrechterhalten der Bandbreiten-Servicequalität der Hardware über einen Hardwarezähler im Datenverarbeitungssystem von Fig. 1.

**[0008]** Fig. 3 ist ein Blockschaltbild eines weiteren beispielhaften Datenverarbeitungssystems, bei dem die Bandbreiten-Servicequalität der Hardware-Ressource über einen Hardwarezähler aufrechterhalten wird, wobei das Datenverarbeitungssystem mit dem Datenverarbeitungssystem von Fig. 1 übereinstimmt, aber mehr Einzelheiten aufweist.

**[0009]** Fig. 4 ist ein Ablaufplan eines beispielhaften Verfahrens zum Aufrechterhalten der Bandbreiten-Servicequalität der Hardware-Ressource über einen Hardwarezähler im Datenverarbeitungssystem von Fig. 3, wobei das Verfahren mit dem Verfahren von Fig. 2 übereinstimmt, aber mehr Einzelheiten aufweist.

## AUSFÜHRLICHE BESCHREIBUNG

**[0010]** Die folgende ausführliche Beschreibung beispielhafter Ausführungsformen der Offenbarung nimmt auf die beigefügten Zeichnungen Bezug, die einen Bestandteil der Beschreibung bilden. Die Zeichnungen veranschaulichen konkrete beispielhafte Ausführungsformen, in denen die Offenbarung praktisch umgesetzt sein kann. Die ausführliche Be-

schreibung einschließlich der Zeichnungen erläutert diese Ausführungsformen so detailliert, dass der Fachmann in der Lage ist, die Offenbarung in die Praxis umzusetzen. Fachleute können ferner andere Ausführungsformen der Offenbarung nutzen und logische, mechanische und andere Änderungen vornehmen, ohne vom gedanklichen Gehalt oder Schutzbereich der Offenbarung abzuweichen. Leser der folgenden ausführlichen Beschreibung sollten daher die Beschreibung nicht in einem einschränkenden Sinn auslegen, und nur die beigefügten Ansprüche legen den Schutzbereich der Ausführungsform der Offenbarung fest.

**[0011]** Wie im Abschnitt „Hintergrund“ erwähnt, ist die Virtualisierung eine Methode, mit deren Hilfe eine Datenverarbeitungseinheit mehr als eine Instanz eines Betriebssystems, die als „virtuelle Maschinen (VMs)“ bezeichnet werden, auf derselben Datenverarbeitungseinheit so ausführen kann, als seien mehrere Datenverarbeitungseinheiten vorhanden. Die VMs nutzen normalerweise Hardware-Ressourcen einer bestimmten Datenverarbeitungseinheit wie zum Beispiel Speicher und Prozessoren gemeinsam. Ein VM-Manager (VMM) oder Hypervisor verwaltet die VMs, indem er dafür sorgt, dass sie die Hardware-Ressourcen der Datenverarbeitungseinheit in Übereinstimmung mit bestimmten Einschränkungen, Zuweisungen oder Prioritäten zweckentsprechend gemeinsam nutzen, die allgemein mit dem Oberbegriff oder Ausdruck „Servicequalität“ (Quality of Service, QoS) bezeichnet werden, die den VMs zugeordnet ist.

**[0012]** Während bei einer bestimmten Hardware-Ressource wie zum Beispiel beim Hardware-Speicher die Gesamtgröße des Speichers der Datenverarbeitungseinheit reserviert werden kann, die einer bestimmten VM zugewiesen ist, kann ein damit zusammenhängendes Maß, die Busbandbreite für diesen oder im Zusammenhang mit diesem Speicher, nicht so einfach festgelegt werden. Wenn eine VM auf einem Prozessor einer Datenverarbeitungseinheit ausgeführt wird, greift die VM auf Hardware-Speicher über einen Bus zu, über den eine Speichersteuereinheit wie zum Beispiel eine Speicherverwaltungseinheit (Memory Management Unit, MMU) mit sowohl dem Hardware-Speicher als auch dem Prozessor verbunden sein kann. Im Grunde genommen nutzen Zugriffe der VM auf den Speicher aufgrund der Tatsache, dass die VM auf dem betreffenden Prozessor ausgeführt wird, Bandbreite des Busses. Es ist jedoch nur unter Schwierigkeiten zu erreichen, dass jeder VM die entsprechende Bandbreite zugeteilt wird, insbesondere, ohne die VMs selbst in einer kooperativen Weise einzubeziehen und/oder ohne den Hypervisor selbst einzubeziehen. Der Einsatz derartiger Software-orientierter Lösungen zur Verwaltung der Speicherbandbreiten-Servicequalität kann zu ei-

ner unerwünschten Verschlechterung der Leistung der VMs führen.

**[0013]** Hierin offenbarte Methoden stellen im Gegensatz dazu eine Hardware-orientierte Lösung – und bei mindestens einigen Realisierungsformen tatsächlich eine reine Hardware-Lösung – bereit, um die Busbandbreite im Zusammenhang mit Hardware-Speicher und anderen Hardware-Ressourcen zu verwalten und diese Busbandbreiten-Servicequalität aufrechtzuerhalten. Ein Hardware-Register, auf das eine bestimmte Hardware-Komponente wie zum Beispiel eine Speichersteuereinheit direkt zugreifen kann, ohne Software wie zum Beispiel einen Hypervisor oder eine VM einzubeziehen, kann auf einen vorgegebenen Wert gesetzt werden, der zur VM zugehörig ist, die gegenwärtig zur Ausführung auf einem Prozessor geplant ist. Wenn die VM beginnt, auf dem Prozessor ausgeführt zu werden, oder unmittelbar vor dem Beginn wird der vorbestimmte Wert aus dem Hardware-Register in einen Bandbreitenzähler kopiert. Bei dem Bandbreitenzähler selbst kann es sich um ein anderes Hardware-Register handeln, auf das die betreffende Hardware-Komponente direkt zugreifen kann.

**[0014]** Während die VM über einen entsprechenden Bus auf den betreffenden Hardware-Speicher oder eine andere betreffende Hardware-Ressource zugreift, passt die Hardware-Komponente einen zur Nutzung des Busses zugehörigen Bandbreitenzähler an. Eine derartige Anpassung, in die weder die gegenwärtig geplante VM, der Hypervisor, der diese VM verwaltet, noch eine beliebige andere VM einbezogen sind, kann zum Beispiel eine Verringerung sein. Tatsächlich bemerken die VMs möglicherweise nicht und haben möglicherweise keine Kenntnis davon, dass ihre Busbandbreite für die Hardware-Ressource überwacht wird.

**[0015]** Wenn das Ablaufen des Bandbreitenzählers vor einem regelmäßigen Zeitintervall von beispielsweise einer Millisekunde einen Schwellenwert erreicht, gibt die Hardware-Komponente einen Interrupt aus. Der Schwellenwert kann für den Fall, dass der Bandbreitenzähler verringert wird, null betragen. Der Hypervisor verarbeitet diesen Interrupt, bei dem es sich normalerweise um einen Hardware-Interrupt handelt, sodass die QoS der mit der betreffenden Hardware-Ressource zusammenhängenden Busbandbreite aufrechterhalten wird. Beispielsweise kann der Hypervisor sogar schon vor Ablauf des regelmäßigen Zeitintervalls die gegenwärtig geplante VM so schalten, dass eine andere VM auf dem Prozessor ausgeführt wird, da die gegenwärtig geplante VM ihre Busbandbreitenzuweisung für das regelmäßige Zeitintervall aufgebraucht hat (entsprechend dem vorbestimmten Wert für die VM, der aus dem Hardware-Register in den Bandbreitenzähler kopiert wurde).

**[0016]** Wenn im Vergleich hierzu das regelmäßige Zeitintervall abläuft, ohne dass der Bandbreitenzähler den Schwellenwert erreicht, setzt die Hardware-Komponente den Bandbreitenzähler zurück, indem der für die VM vorgegebene Wert aus dem Hardware-Register in den Bandbreitenzähler kopiert wird. In diesem Fall ist der Hypervisor nicht in das Zurücksetzen des Bandbreitenzählers einbezogen, und die Hardware-Komponente gibt keinen Interrupt aus. Im Grunde genommen wird die Busnutzung für die betreffende Hardware-Ressource vollständig in Hardware über einen Bandbreitenzähler überwacht, der direkt in Hardware realisiert ist (im Gegensatz zu einem mittels Software realisierten Zähler). Daher bezieht die Aufrechterhaltung der QoS den Hypervisor nicht ein, sofern und solange die aktuelle VM ihre zulässige Bandbreite nicht nutzt, was dazu führt, dass die Hardware-Komponente einen Interrupt ausgibt.

**[0017]** Dieser Prozess wird wiederholt, bis ein Interrupt erzeugt wird oder der Zeitpunkt erreicht ist, an dem als Teil der normalen Planung für den Prozessor von der aktuellen VM auf eine neue VM umgeschaltet wird, die auf dem Prozessor ausgeführt werden soll. Im letztgenannten Fall kopiert der Hypervisor einen vorgegebenen Wert in das Hardware-Register, der der Busbandbreitenzuweisung der neuen VM entspricht, und der oben beschriebene Prozess wird für die neue VM erneut gestartet, die auf dem Prozessor ausgeführt werden soll, indem der vorgegebene Wert aus dem Hardware-Register in den Bandbreitenzähler kopiert wird, wodurch der Zähler bei jedem über den Bus stattfindenden Zugriff auf die Hardware-Ressourcen angepasst wird, und so weiter. Jede VM kann einen anderen vorgegebenen Wert aufweisen, der ihrer Busbandbreitenzuweisung für die Hardware-Ressource entspricht.

**[0018]** Der Hypervisor ist somit lediglich – und bei mindestens zwei Realisierungsformen ausschließlich – zwei Mal einbezogen: wenn die Hardware-Komponente einen Interrupt ausgibt und wenn die gegenwärtig auf dem Prozessor ausgeführte VM auf einen anderen Prozessor umgeschaltet werden soll. Daher erfordern die hierin beschriebenen Methoden, sofern überhaupt, nur einen geringen Aufwand auf Seiten des Hypervisors, da der Hypervisor die Bandbreitenutzung der Hardware-Ressourcen durch die VMs nicht selbst überwacht, während diese Bandbreite verwendet wird; stattdessen erledigt dies die Hardware-Komponente. Des Weiteren müssen die VMs keine Kenntnis davon haben, dass ihre Bandbreitenutzung überwacht wird, und sie haben bei mindestens zwei Realisierungsformen diese Kenntnis tatsächlich nicht.

**[0019]** Fig. 1 zeigt ein beispielhaftes Datenverarbeitungssystem **100**, das auf einer einzigen Datenverarbeitungseinheit wie zum Beispiel auf einem einzigen Computer realisiert oder über mehrere Datenver-

arbeitungseinheiten wie zum Beispiel mehrere Computer verteilt sein kann. Das Datenverarbeitungssystem **100** weist Hardware **102** und Software **104** auf. Die Software **104** wird wie mithilfe der geschweiften Klammer **105** angezeigt insoweit durch die Hardware **102** umgesetzt, als die Hardware **102** die Software **104** ausführt.

**[0020]** Die Hardware **102** des Datenverarbeitungssystems **100** weist mindestens einen Prozessor **106**, eine Hardware-Komponente **108** und eine Hardware-Ressource **110** auf. Der Prozessor **106**, die Hardware-Komponente **108** und die Hardware-Ressource **110** sind über einen Hardware-Bus **112** physisch untereinander verbunden, der mit der Hardware-Ressource **110** im Zusammenhang steht und/oder für diese vorgesehen ist. Zum Beispiel kann es sich bei der Hardware-Komponente **108** um eine MMU (MMU = Memory Management Unit, Speicherverwaltungseinheit) oder um eine andere Speichersteuerungseinheit handeln, wenn die Hardware-Ressource **110** ein Hardware-Speicher ist, sodass es sich bei dem Bus **112** um einen Hardware-Speicherbus handelt. Die Hardware **102** kann außer dem Prozessor **106**, der Hardware-Komponente **108**, der Hardware-Ressource **110** und dem Bus **112**, die in Fig. 1 abgebildet sind, andere Hardware aufweisen und weist diese in der Regel auch auf. Um nur ein Beispiel zu nennen, können Prozessoren zusätzlich zum Prozessor **106** vorhanden sein.

**[0021]** Bei dem Beispiel aus Fig. 1 greift der Prozessor **106** über den Hardware-Bus **112** direkt auf die Hardware-Ressource **110** zu. Wenn es sich bei der Hardware-Ressource **110** um Hardware-Speicher handelt, kann eine derartige Realisierungsform als Direktzugriffsspeicher-Ansatz (DMA-Ansatz) (DMA = Direct Memory Access) bezeichnet werden, mit dessen Hilfe der Prozessor **106** auf den Hardware-Speicher zugreift. Bei anderen Realisierungsformen kann der Zugriff durch den Prozessor **106** auf die Hardware-Ressource **110** über die Hardware-Komponente **108** selbst erfolgen. Anzumerken ist, dass der hierin verwendete Terminologieprozessor **106** einen einzelnen Kern eines Mehrkernprozessors aufweisen kann, wobei dieser Kern ein virtueller oder tatsächlicher physischer Prozessorkern ist. Zum Beispiel können einige Prozessoren zwei oder mehrere physische Kerne aufweisen, und jeder physische Kern kann in zwei oder mehrere virtuelle Kerne aufgeteilt sein. Der Fachausdruck „Prozessor“ umfasst demzufolge jeden derartigen physischen Kern und/oder jeden derartigen virtuellen Kern eines Mehrkernprozessors.

**[0022]** Die Hardware **102** des Datenverarbeitungssystems **100** weist außerdem einen Bandbreitenzähler **114** auf, den die Hardware-Komponente **108** anpasst, um die Nutzung des Busses **112** zu überwachen, wenn der Prozessor **106** auf die Hard-

ware-Ressource **110** zugreift. Beispielsweise kann die Hardware-Komponente **108** den Bandbreitenzähler **114** jedes Mal verringern, wenn der Prozessor **106** auf die Hardware-Ressource **110** zugreift. Der Bandbreitenzähler **114** kann ein Hardware-Register sein, auf das die Hardware-Komponente **108** ohne Unterstützung oder Einbeziehung beliebiger Software **104** des Datenverarbeitungssystems **100** direkt zugreifen kann. Der Bandbreitenzähler **114** kann ein Teil der Hardware-Komponente **108** selbst oder des Prozessors **106** oder der Hardware-Ressource **110** selbst sein, zum Beispiel in Form eines Hardware-Registers davon, obwohl der Zähler **114** in **Fig. 1** aus Gründen der Übersichtlichkeit der Veranschaulichung mit einem separaten Bezugszeichen versehen ist.

**[0023]** Die Software **104** des Datenverarbeitungssystems **100** weist einen Hypervisor **116** und eine Reihe von VMs **118** wie zum Beispiel mindestens eine VM **118** auf. Der Hypervisor **116** verwaltet die Instanziierung und Löschung der VMs **118** und verwaltet ferner die Planung der VMs **118** zur Ausführung auf dem Prozessor **106**. Der Hypervisor **116** wird auch als VMM bezeichnet. Jede virtuelle Maschine **112** ist eine Softwarerealisierung einer tatsächlichen physischen Maschine, d. h. eines Computers oder einer Datenverarbeitungseinheit, die Software ausführt, als würde es sich um eine separate physische Maschine handeln. Jede VM **118** weist normalerweise ihr eigenes Betriebssystem auf, das als Gastbetriebssystem bezeichnet wird und lediglich die VM **118** und keine anderen VMs **118** steuert, die unter Umständen auf demselben betreffenden Host-Datenverarbeitungssystem **110** ausgeführt werden.

**[0024]** **Fig. 2** zeigt ein beispielhaftes Verfahren **200**, mit dessen Hilfe die Busbandbreite der Hardware-Ressource **110** innerhalb des Datenverarbeitungssystems **100** zu Servicequalitätszwecken in einer Hardware-orientierten Weise verwaltet wird. Das Verfahren **200** kann innerhalb einer Planungsmethodik arbeiten, bei der der Hypervisor **116** plant, dass unterschiedliche VMs **118** zu unterschiedlichen Zeiten auf dem Prozessor **106** ausgeführt werden. Insbesondere können regelmäßige Zeitintervalle von zum Beispiel jeweils einer Millisekunde vorhanden sein. Der Hypervisor **116** kann planen, dass eine erste VM **118** während X Zeitintervallen auf dem Prozessor **106** ausgeführt wird, worauf eine zweite VM **118** während Y Zeitintervallen auf dem Prozessor **106** ausgeführt wird, und so weiter, wobei X gleich oder ungleich Y sein kann. Wenn jedoch die erste VM **118** ihre zugewiesene Busbandbreite für die Hardware-Ressource **110** innerhalb eines bestimmten Zeitintervalls nutzt, kann der Hypervisor **116** die erste VM **118** ausschalten, sodass die zweite VM **118** früher auf dem Prozessor **106** ausgeführt wird, bevor der Prozessor **106** seine X Zeitintervalle der Prozessorzeit genutzt hat.

**[0025]** Auf diese Weise plant der Hypervisor **116** die Ausführung einer VM **118** auf dem Prozessor **106** (**202**). Diese VM **118** wird als „gegenwärtig geplante VM **118**“ bezeichnet. Ein vorgegebener Wert für die gegenwärtig geplante VM **118** wird in den Bandbreitenzähler **114** (**204**) kopiert. Der vorgegebene Wert ist zur gegenwärtig geplanten VM **118** zugehörig und entspricht dem Betrag der Bandbreite des Busses **112**, die die VM **118** während jedes regelmäßigen Zeitintervalls nutzen darf, während die VM **118** beim Zugreifen auf die Hardware-Ressource **110** auf dem Prozessor **106** ausgeführt wird. Das heißt, dass der vorgegebene Wert während jedes regelmäßigen Zeitintervalls der Busbandbreiten-Servicequalität der gegenwärtig geplanten VM **118** für die Hardware-Ressource **110** entspricht. Somit beginnt ein regelmäßiges Zeitintervall (**206**).

**[0026]** Jedes Mal, wenn die gegenwärtig geplante VM **118** während der Ausführung auf dem Prozessor **106** über den Bus **112** auf die Hardware-Ressource **110** zugreift, passt die Hardware-Komponente **108** den Bandbreitenzähler **114** entsprechend an (**208**). Wenn der Bandbreitenzähler **114** infolge einer derartigen Anpassung einen Schwellenwert erreicht (**210**), gibt die Hardware-Komponente **108** einen Interrupt wie zum Beispiel einen Hardware-Interrupt aus (**212**). Der Interrupt signalisiert dem Hypervisor **116**, dass die gegenwärtig geplante VM **118** zugunsten einer anderen, neuen VM **118** (d. h. einer neu geplanten VM **118**) auf dem Prozessor **106** ausgeschaltet werden muss, sodass das Verfahren **200** bei Teil **202** wiederholt wird.

**[0027]** Wenn jedoch der Bandbreitenzähler **114** den Schwellenwert nicht erreicht hat (**210**), und wenn das gegenwärtige regelmäßige Zeitintervall noch nicht verstrichen oder abgelaufen ist (**214**), kehrt das Verfahren **200** zum Teil **208** zurück. Wenn der Bandbreitenzähler **114** während des gegenwärtigen regelmäßigen Zeitintervalls den Schwellenwert nicht erreicht, geht das Verfahren **200** von Teil **210** zu Teil **214** und dann zu Teil **216** über. Wenn es noch nicht an der Zeit ist, eine neue VM **118** (d. h. eine neu geplante VM **118**) zur Ausführung auf dem Prozessor **106** zu planen, setzt die Hardware-Komponente **108** den Bandbreitenzähler **114** auf den für die gegenwärtig geplante VM **118** vorgegebenen Wert zurück (**218**), und das Verfahren **200** kehrt zum Teil **206** zurück, wobei ein neues regelmäßiges Zeitintervall beginnt.

**[0028]** An sich wird zu einem bestimmten Zeitpunkt der Moment kommen, auf dem Prozessor **106** eine neue VM **118** zur Ausführung auf dem Prozessor **106** zu planen, wenn die gegenwärtig geplante VM **118** nie ihre QoS für die mit der Hardware-Ressource **110** zusammenhängende Busbandbreite überschreitet, sodass der Bandbreitenzähler **114** während eines beliebigen Zeitintervalls bei Ausführung dieser VM **118** auf dem Prozessor **106** nie den Schwel-

lenwert erreicht. Zu diesem Zeitpunkt geht das Verfahren **200** von Teil **216** zu Teil **212** über, bei dem die Hardware-Komponente **108** einen Hardware-Interrupt ausgeben kann, der dem Hypervisor **116** außerdem signalisiert, dass es Zeit ist, die VM **118** auszuswitchen, die auf dem Prozessor **106** ausgeführt wird. Beispielsweise wird in dem oben aufgeführten Beispiel, bei dem eine erste VM **118** zur Ausführung auf dem Prozessor **106** während X regelmäßigen Zeitintervallen geplant ist, die erste VM **118** auf dem Prozessor **106** zugunsten der zweiten VM **118** ausgeschaltet, sobald X derartige Intervalle abgelaufen sind, ohne dass die erste VM **118** während eines beliebigen vorgegebenen Intervalls ihre Busbandbreiten-Servicequalität aufgebraucht hat.

**[0029]** Anzumerken ist daher, dass mit Ausnahme des Falles, dass der Hypervisor **116** eine VM **118** zur Ausführung auf dem Prozessor **106** planen muss, während der Überwachung der Busbandbreitennutzung für die gegenwärtig auf dem Prozessor **106** ausgeführte VM **118** keine Software einbezogen ist, während diese VM **118** über den Bus **112** auf die Hardware-Ressource **110** zugreift. Insbesondere sind weder der Hypervisor **116** noch beliebige der VMs **118** einbezogen. Lediglich Hardware ist in die Überwachung dieser Bandbreitennutzung einbezogen, insbesondere die Hardware-Komponente **108**, die den Bandbreitenzähler **114** anpasst, der direkt in Hardware realisiert ist und auf den die Komponente **108** direkt zugreifen kann. Wenn ein regelmäßiges Zeitintervall endet und es noch nicht an der Zeit ist, eine neue VM **118** zur Ausführung auf dem Prozessor **106** zu planen, setzt die Hardware-Komponente **108** ohne Einbeziehung jeglicher Software den Bandbreitenzähler **114** in Teil **218** zurück.

**[0030]** Eigentlich ist der Hypervisor **116** zumindest bei einigen Realisierungsformen nur als Reaktion auf die Ausgabe eines Interrupts durch die Hardware-Komponente **108**, und allgemeiner ausgedrückt, einbezogen, wenn wie oben erwähnt eine neue VM **118** zur Ausführung auf dem Prozessor **106** geplant werden soll. Ab Teil **210** gibt die Hardware-Komponente **108** bei Teil **212** einen Interrupt aus, um dem Hypervisor **116** zu signalisieren, dass die gegenwärtig ausgeführte VM **118** ihre Bandbreiten-Servicequalität für die Hardware-Ressource **110** pro regelmäßigem Zeitintervall überschritten hat. Ab Teil **216** kann die Hardware-Komponente **108** einen Interrupt ausgeben, um dem Hypervisor **116** zu signalisieren (oder der Hypervisor **116** kann anderweitig Kenntnis davon erlangen), dass die gegenwärtig geplante VM **118** ihre vorgeplante Anzahl regelmäßiger Zeitintervalle auf dem Prozessor **106** nicht vorzeitig beendet hat (im Gegensatz zur derartigen vorzeitigen Beendigung, wenn der Schwellenwert in Teil **210** erreicht ist).

**[0031]** Des Weiteren können wie oben erwähnt unterschiedliche VMs **118** unterschiedliche Bus-

bandbreiten-Servicequalität aufweisen, sodass unterschiedliche VMs **118** unterschiedliche vorgegebene Werte aufweisen können, die in Teil **204** in den Bandbreitenzähler **114** kopiert werden und auf die der Bandbreitenzähler **114** in Teil **218** zurückgesetzt wird. Beispielsweise verwalten im Rahmen eines Datenverarbeitungs-Dienst-Szenarios Auftraggeber oder Kunden ihre eigenen Datenverarbeitungssysteme unter Umständen nicht selbst, sondern bezahlen einen Dienstanbieter dafür, dass er diesen Dienst demselben Auftraggeber oder anderen Auftraggebern als eine oder mehrere VMs **118** bereitstellt. Ein bestimmter Auftraggeber zahlt unter Umständen mehr für eine höhere Bandbreiten-Servicequalität im Zusammenhang mit der betreffenden Hardware-Ressource **110**, sodass der VM **118** oder den VMs **118** dieses Auftraggebers ein höherer vorgegebener Wert für den Bandbreitenzähler **114** bereitgestellt wird.

**[0032]** Die verschiedenen Teile des Verfahrens **200** sind zur Verdeutlichung der Veranschaulichung in einer bestimmten Reihenfolge abgebildet. In Wirklichkeit können jedoch zumindest einige Teile des Verfahrens **200** stärker ereignisgesteuert sein, als aus der in Fig. 2 gezeigten Reihenfolge geschlussfolgert werden kann. Beispielsweise kann das Ereignis, dass der Prozessor **106**, auf dem die gegenwärtig geplante VM **118** ausgeführt wird, über den Bus **112** auf die Hardware-Ressource **110** zugreift, die Durchführung des Teils **208** auslösen. Das Ereignis, dass der Bandbreitenzähler **114** den Schwellenwert erreicht, kann die Durchführung des Teils **212** auslösen. Das Ereignis, dass ein regelmäßiges Zeitintervall abläuft, kann die Durchführung des Teils **218** auslösen. Das Ereignis, dass es an der Zeit ist, eine neue VM **118** zur Ausführung auf dem Prozessor **106** zu planen, kann die Durchführung des Teils **212** auslösen.

**[0033]** Fig. 3 zeigt ein weiteres Beispiel eines Datenverarbeitungssystems **100**, das mehr Einzelheiten enthält, aber mit dem in Fig. 1 abgebildeten beispielhaften Datenverarbeitungssystem übereinstimmt. In Fig. 3 sind die Hardware **102**, die Software **104**, der Prozessor **106**, die Hardware-Komponente **108**, der Bus **112**, der Hypervisor **116** und die VMs **118** wie in Fig. 1 abgebildet. Die Hardware-Ressource **110** ist in Fig. 3 jedoch konkreter als Hardware-Speicher **310** gezeigt, bei dem es sich um eine bestimmte Art der Hardware-Ressource **110** handelt. Des Weiteren weist die abgebildete Hardware-Komponente **108** zwei Hardware-Register **320** und **322** auf, in denen der Bandbreitenzähler **114** bzw. ein vorgegebener Wert **324** gespeichert sind. Anders ausgedrückt ist der Bandbreitenzähler **114** als Hardware-Register **320** realisiert.

**[0034]** Anzumerken ist, dass andere Realisierungsformen des Datenverarbeitungssystems **100** einige, aber nicht alle Aspekte der in Fig. 3 enthaltenen aus-

fürlicheren Darstellung der **Fig. 1** aufweisen können. Zum Beispiel kann der Hardware-Speicher **310** durch eine andere Art von Hardware-Ressource **110** ersetzt sein, aber die Hardware-Register **320** und **322** können wie in **Fig. 3** abgebildet realisiert sein, oder umgekehrt. Des Weiteren können die Hardware-Register **320** und **322** Teil einer anderen Hardware als der Hardware-Komponente **108** sein, zum Beispiel des Hardware-Speichers **310** selbst, des Prozessors **106**, einer anderen Hardware-Ressource **110** oder einer anderen Art von Hardware.

**[0035]** In **Fig. 3** speichert das Hardware-Register **320** demzufolge den Bandbreitenzähler **114**, der im Zusammenhang mit den vorhergehenden **Fig. 1** und **Fig. 2** beschrieben wurde. Das Hardware-Register **322** speichert den vorgegebenen Wert **324**, bei dem es sich um den vorgegebenen Wert **324** handelt, auf den der Bandbreitenzähler **114** gesetzt wird, wenn eine neue VM **118** zur Ausführung auf dem Prozessor **106** geplant wird, und auf den der Bandbreitenzähler **114** am Ende eines regelmäßigen Zeitintervalls zurückgesetzt wird, wenn der vorgegebene Schwellenwert nicht erreicht worden ist. Der Hypervisor **116** kann den vorgegebenen Wert **324** innerhalb des Hardware-Registers **322** setzen, wenn eine neue VM **118** zur Ausführung auf dem Prozessor **106** geplant wird, den die Hardware-Komponente **108** anschließend in den Bandbreitenzähler **114** innerhalb des Hardware-Registers **320** kopieren kann. Im Vergleich hierzu setzt die Hardware-Komponente **108** am Ende des regelmäßigen Zeitintervalls den Bandbreitenzähler **114** innerhalb des Hardware-Registers **320** auf den vorgegebenen Wert **324** innerhalb des Hardware-Registers **322** zurück, wenn der vorgegebene Schwellenwert nicht erreicht worden ist.

**[0036]** **Fig. 4** zeigt das beispielhafte Verfahren **200**, mit dessen Hilfe die Busbandbreite des Hardware-Speichers **310** innerhalb des Datenverarbeitungssystems **100** des Beispiels aus **Fig. 3** zu Servicequalitätszwecken in einer Hardware-orientierten Weise verwaltet wird. In **Fig. 4** sind die Teile **202**, **206**, **212**, **214** und **216** wie in **Fig. 2** abgebildet. Teil **204** von **Fig. 2** wurde in **Fig. 4** jedoch durch Teil **404** ersetzt, und Teil **418** von **Fig. 4** kann darüber hinaus als innerhalb von Teil **204** innerhalb von **Fig. 2** durchgeführt angesehen werden. Teil **208** von **Fig. 2** wurde durch Teil **408** ersetzt, und Teil **210** wurde in **Fig. 4** durch Teil **410** ersetzt. Des Weiteren kann Teil **418** von **Fig. 4** als anstelle von oder für Teil **218** in **Fig. 2** durchgeführt angesehen werden. Teil **418** von **Fig. 4** kann daher als innerhalb jedes der Teile **204** und **216** von **Fig. 2** durchgeführt angesehen werden.

**[0037]** Der Hypervisor **116** plant eine VM **118** zur Ausführung auf dem Prozessor **106** (**202**). Der Hypervisor **116** kopiert (**404**) ferner den vorgegebenen Wert, der der Busbandbreiten-Servicequalität dieser gegenwärtig geplanten VM **118** für den Hardware-

Speicher **310** entspricht, als vorgegebenen Wert **342** in das Hardware-Register **322**. Bevor oder wenn ein regelmäßiges Zeitintervall beginnt, kopiert die Hardware-Komponente **108** (**418**), bei der es sich um eine Speichersteuereinheit wie zum Beispiel eine MMU handeln kann, den vorgegebenen Wert **324** aus dem Hardware-Register **322** als Bandbreitenzähler **114** in das Hardware-Register **320**. Somit beginnt ein regelmäßiges Zeitintervall (**206**).

**[0038]** Jedes Mal, wenn die gegenwärtig geplante VM **118** während der Ausführung auf dem Prozessor **106** über den Bus **112** auf die Hardware-Ressource **310** zugreift, verringert die Hardware-Komponente **108** (**408**) den Bandbreitenzähler **114** des Hardware-Registers **320** entsprechend. Wenn der Bandbreitenzähler **114** infolge einer derartigen Verringerung einen Schwellenwert von null erreicht (**410**), gibt die Hardware-Komponente **108** einen Interrupt aus (**212**). Dieser Interrupt signalisiert dem Hypervisor **116**, dass die gegenwärtig geplante VM **118** zugunsten einer anderen, neuen VM **118** (d. h. einer neu geplanten VM **118**) auf dem Prozessor **106** ausgeschaltet werden muss, sodass das Verfahren **200** bei Teil **202** wiederholt wird.

**[0039]** Wenn jedoch der Bandbreitenzähler **114** des Hardware-Registers **320** noch nicht null erreicht hat (**410**), und wenn das gegenwärtige regelmäßige Zeitintervall noch nicht verstrichen oder abgelaufen ist (**214**), kehrt das Verfahren **200** zum Teil **214** zurück. Wenn der Bandbreitenzähler **114** des Hardware-Registers **320** während des gegenwärtigen regelmäßigen Zeitintervalls nicht null erreicht, geht das Verfahren **200** von Teil **410** zu Teil **214** und dann zu Teil **216** über. Wenn es noch nicht an der Zeit zur Planung einer neuen VM **118** (d. h. einer neu geplanten VM **118**) ist, die auf dem Prozessor **106** ausgeführt werden soll, setzt die Hardware-Komponente **108** den Bandbreitenzähler **114** des Hardware-Registers **320** auf den für die gegenwärtig geplante VM **118** vorgegebenen Wert **324** zurück. Das heißt, dass das Verfahren **200** zu Teil **418** zurückkehrt, bei dem die Hardwarekomponente **108** den vorgegebenen Wert **324** erneut aus dem Hardware-Register **322** in das Hardware-Register **320** kopiert, um den Bandbreitenzähler **114** zurückzusetzen. Das Verfahren **200** wird anschließend fortgesetzt, wobei bei Teil **206** ein neues regelmäßiges Zeitintervall beginnt.

**[0040]** **Fig. 4** stellt somit **Fig. 2** auf mindestens folgende Arten ausführlicher dar. Erstens betrifft das im Zusammenhang mit **Fig. 4** beschriebene Verfahren **200** das Datenverarbeitungssystem **100** im Beispiel aus **Fig. 3** im Gegensatz zu dem Beispiel aus **Fig. 1**, bei dem es sich um das im Zusammenhang mit **Fig. 2** beschriebene Verfahren **200** handelt. Zweitens stellt das im Zusammenhang mit **Fig. 4** beschriebene Verfahren **200** das Kopieren des für eine VM **118** vorgegebenen Wertes in Teil **204** von **Fig. 2** be-

reit, indem der vorgegebene Wert **324** in Teil **404** in das Hardware-Register **322** kopiert und anschließend dieser vorgegebene Wert **324** in Teil **418** als Bandbreitenzähler **114** aus dem Hardware-Register **322** in das Hardware-Register **320** kopiert wird. Ebenso stellt das im Zusammenhang mit **Fig. 4** beschriebene Verfahren **200** drittens in Teil **218** von **Fig. 2** das Zurücksetzen des Bandbreitenzählers **114** bereit, in dem ebenfalls in Teil **418** der vorgegebene Wert **324** als Bandbreitenzähler **114** aus dem Hardware-Register **322** in das Hardware-Register **320** kopiert wird. Wie bei der ausführlicheren Darstellung der **Fig. 1** mithilfe von **Fig. 3** kann jedoch die ausführlichere Darstellung von **Fig. 2** mithilfe von **Fig. 4** eini-ge, aber nicht alle Aspekte von **Fig. 4** aufweisen.

**[0041]** Anzumerken ist, wie Fachleuten klar sein wird, dass Aspekte der vorliegenden Erfindung in Form eines Systems, Verfahrens oder Computerprogrammprodukts verkörpert sein können. Dementsprechend können Aspekte der Ausführungsformen der vorliegenden Erfindung die Form einer vollständig in Hardware realisierten Ausführungsform, einer vollständig in Software realisierten Ausführungsform (darunter Firmware, residente Software, Mikrocode usw.) oder einer Ausführungsform annehmen, die Software- und Hardwareaspekte miteinander kombiniert, die hier allgemein als „Schaltung“, „Modul“ oder „System“ bezeichnet wird. Des Weiteren können Aspekte der vorliegenden Erfindung die Form eines Computerprogrammprodukts annehmen, das in einem oder mehreren computerlesbaren Medien verkörpert ist, auf denen computerlesbarer Programmcode verkörpert ist.

**[0042]** Es können beliebige Kombinationen eines oder mehrerer computerlesbarer Medien verwendet werden. Das computerlesbare Medium kann ein computerlesbares Signalmedium oder ein computerlesbares Speichermedium sein. Zu computerlesbaren Speichermedien können beispielsweise, ohne darauf beschränkt zu sein, ein elektronisches, magnetisches, optisches oder elektromagnetisches System bzw. ein Infrarot- oder Halbleitersystem bzw. eine derartige Vorrichtung oder Einheit oder eine beliebige geeignete Kombination des Vorstehenden gehören. Zu den konkreteren Beispielen (unvollständige Liste) computerlesbarer Speichermedien zählen unter anderem folgende: eine elektrische Verbindung mit einer oder mehreren Leitungen, eine tragbare Computerdiskette, eine Festplatte, ein Direktzugriffsspeicher (RAM), ein Nur-Lese-Speicher (ROM), ein löschbarer programmierbarer Nur-Lese-Speicher (EPROM oder Flash-Speicher), ein Lichtwellenleiter, ein tragbarer Nur-Lese-Speicher in Form einer Compact Disc (CD-ROM), eine optische Speichereinheit, eine magnetische Speichereinheit oder eine beliebige geeignete Kombination des Vorstehenden. Im Kontext des vorliegenden Dokuments kann ein computerlesbares Speichermedium jedes beliebige vergegenständlich-

te Medium sein, das ein Programm enthalten oder speichern kann, das von oder in Verbindung mit einem System, einer Vorrichtung oder einer Einheit zur Befehlsausführung genutzt werden kann.

**[0043]** Ein computerlesbares Signalmedium kann unter anderem ein im Basisband oder als Teil einer Trägerwelle übertragenes Datensignal mit darin verkörpertem computerlesbarem Programmcode aufweisen. Ein derartiges übertragenes Signal kann eine beliebige Vielfalt von Formen annehmen, einschließlich, ohne darauf beschränkt zu sein, einer elektromagnetischen oder optischen Form oder einer beliebigen geeigneten Kombination davon. Ein computerlesbares Signalmedium kann ein beliebiges computerlesbares Medium sein, bei dem es sich nicht um ein computerlesbares Speichermedium handelt und das ein Programm übertragen, senden oder transportieren kann, das von oder in Verbindung mit einem System, einer Vorrichtung oder einer Einheit zur Befehlsausführung genutzt werden kann. Auf einem computerlesbaren Medium verkörperter Programmcode kann unter Verwendung jedes beliebigen geeigneten Mediums, einschließlich, ohne darauf beschränkt zu sein, drahtloser, drahtgebundener Medien, Lichtwellenleitern, HF usw., oder unter Verwendung einer beliebigen geeigneten Kombination des Vorstehenden übertragen werden.

**[0044]** Im Allgemeinen weist ein Computerprogrammprodukt ein computerlesbares Medium auf, auf dem ein oder mehrere Computerprogramme gespeichert sind. Die Ausführung der Computerprogramme von dem computerlesbaren Medium durch einen oder mehrere Prozessoren einer oder mehrerer Hardwareeinheiten bewirkt, dass ein Verfahren durchgeführt wird. Beispielsweise kann das durchzuführende Verfahren eines oder mehrere der Verfahren sein, die oben beschrieben wurden.

**[0045]** Die Computerprogramme selbst weisen Computerprogrammcode auf Computerprogrammcode zum Ausführen von Operationen bei Aspekten der vorliegenden Erfindung kann in einer beliebigen Kombination aus einer oder mehreren Programmiersprachen, darunter in einer objektorientierten Programmiersprache wie Java, Smalltalk, C++ oder dergleichen und in herkömmlichen prozeduralen Programmiersprachen wie „C“ oder ähnlichen Programmiersprachen geschrieben sein. Der Programmcode kann vollständig auf dem Computer des Benutzers, teilweise auf dem Computer des Benutzers, als eigenständiges Softwarepaket, teilweise auf dem Computer des Benutzers und teilweise auf einem entfernt angeordneten Computer oder vollständig auf dem entfernt angeordneten Computer oder Server ausgeführt werden. Beim letztgenannten Szenario kann der entfernt angeordnete Computer mit dem Computer des Benutzers über eine beliebige Art von Netzwerk verbunden sein, unter anderem über ein loka-



les Netzwerk (LAN) oder über ein Weitverkehrsnetzwerk (WAN), oder die Verbindung kann zu einem externen Computer hergestellt werden (beispielsweise über das Internet unter Nutzung eines Internet-Diensteanbieters (Internet Service Provider)).

**[0046]** Aspekte der vorliegenden Erfindung wurden oben unter Bezugnahme auf Ablaufpläne und/oder Blockschaltbilder von Verfahren, Vorrichtungen (Systemen) und Computerprogrammprodukten gemäß Ausführungsformen der Erfindung beschrieben. Es versteht sich, dass jeder Block der Ablaufpläne und/oder der Blockschaltbilder und Kombinationen von Blöcken in den Ablaufplänen und/oder Blockschaltbildern durch Computerprogrammanweisungen realisiert werden kann bzw. können. Diese Computerprogrammanweisungen können einem Prozessor eines Mehrzweckcomputers, eines Spezialcomputers oder anderen programmierbaren Datenverarbeitungsvorrichtungen bereitgestellt werden, um eine Maschine zu erzeugen, sodass die Anweisungen, die über den Prozessor des Computers oder anderer programmierbarer Datenverarbeitungsvorrichtungen ausgeführt werden, Mittel zum Realisieren der in einem Block bzw. in den Blöcken des Ablaufplans und/oder des Blockschaltbildes angegebenen Funktionen/Aktionen schaffen.

**[0047]** Diese Computerprogrammanweisungen können ebenfalls in einem computerlesbaren Medium gespeichert sein, das einen Computer, andere programmierbare Datenverarbeitungsvorrichtungen oder andere Einheiten anweisen kann, in einer bestimmten Weise zu funktionieren, sodass die im computerlesbaren Medium gespeicherten Anweisungen ein Erzeugnis schaffen, das die Anweisungen aufweist, die die in einem Block bzw. in den Blöcken des Ablaufplans und/oder des Blockschaltbildes angegebene Funktion/Aktion realisieren.

**[0048]** Die Computerprogrammanweisungen können auch in einen Computer, in andere programmierbare Datenverarbeitungsvorrichtungen oder in andere Einheiten geladen werden, um zu bewirken, dass auf dem Computer, auf anderen programmierbaren Vorrichtungen oder anderen Einheiten eine Reihe von Arbeitsschritten ausgeführt wird, um einen mittels Computer realisierten Prozess zu schaffen, sodass die Anweisungen, die auf dem Computer oder auf anderen programmierbaren Vorrichtungen ausgeführt werden, Prozesse zur Realisierung der in einem Block bzw. in den Blöcken des Ablaufplans und/oder des Blockschaltbildes angegebenen Funktionen/Aktionen bereitstellen.

**[0049]** Der Ablaufplan und die Blockschaltbilder in den Figuren veranschaulichen die Architektur, Funktionalität und Wirkungsweise möglicher Realisierungsformen von Systemen, Verfahren und Computerprogrammprodukten gemäß den verschiede-

nen Ausführungsformen der vorliegenden Erfindung. Dementsprechend kann jeder einzelne Block im Ablaufplan bzw. in den Blockschaltbildern ein Modul, ein Segment oder einen Teil des Codes darstellen, der eine oder mehrere ausführbare Anweisungen zur Realisierung der angegebenen Logikfunktion bzw. Logikfunktionen aufweist. Außerdem sollte beachtet werden, dass bei einigen alternativen Realisierungsformen die im Block angegebenen Funktionen in einer anderen als der in den Figuren angegebenen Reihenfolge ausgeführt werden können. Beispielsweise können zwei hintereinander aufgeführte Blöcke tatsächlich im Wesentlichen gleichzeitig ausgeführt werden, oder die Blöcke können je nach der damit verbundenen Funktionalität manchmal in umgekehrter Reihenfolge ausgeführt werden. Darüber hinaus ist anzumerken, dass jeder Block der dargestellten Blockschaltbilder und/oder des dargestellten Ablaufplans sowie Kombinationen von Blöcken in den dargestellten Blockschaltbildern und/oder im dargestellten Ablaufplan mithilfe von bestimmten Zwecken dienenden, hardwaregestützten Systemen zur Ausführung der angegebenen Funktionen bzw. Aktionen oder mithilfe von Kombinationen aus bestimmten Zwecken dienender Hardware und Computeranweisungen realisiert werden kann bzw. können.

**[0050]** Abschließend ist anzumerken, dass es, obwohl bestimmte Ausführungsformen hierin veranschaulicht und beschrieben wurden, für den Fachmann klar sein wird, dass beliebige Anordnungen, die zur Erzielung desselben Zwecks berechnet wurden, die gezeigten konkreten Ausführungsformen ersetzen können. Diese Anmeldung ist demzufolge so zu verstehen, dass sie beliebige Anpassungen oder Variationen der Ausführungsformen der vorliegenden Erfindung einschließt. Im Grunde genommen und demzufolge ist erklärtermaßen beabsichtigt, dass diese Erfindung nur durch die Ansprüche und deren Äquivalente beschränkt wird.

## Patentansprüche

### 1. Verfahren, aufweisend:

jedes Mal, wenn eine gegenwärtig geplante virtuelle Maschine (VM) über die auf einem Prozessor ausgeführte gegenwärtig geplante VM auf eine Hardware-Ressource über einen Bus für die Hardware-Ressource zugreift, Anpassen eines Bandbreitenzählers, der zur Nutzung des Busses für die Hardware-Ressource zugehörig ist, durch eine Hardware-Komponente, ohne die gegenwärtig geplante VM oder einen Hypervisor einzubeziehen, der die gegenwärtig geplante VM verwaltet; und  
als Reaktion darauf, dass der Bandbreitenzähler einen Schwellenwert erreicht, Ausgeben eines Interrupts durch die Hardware-Komponente, der durch den Hypervisor verarbeitet wird, um die Bandbreiten-QoS (QoS = Quality of Service, Servicequalität) der

mit der Hardware-Ressource im Zusammenhang stehenden Busbandbreite aufrechtzuerhalten, wobei es sich bei der Hardware-Ressource und der Hardware-Komponente jeweils um andere Hardware als den Prozessor handelt, und wobei der Bandbreitenzähler im Gegensatz zu einem mittels Software realisierten Zähler direkt in Hardware realisiert ist.

2. Verfahren nach Anspruch 1, ferner aufweisend: nach Ablauf eines regelmäßigen Zeitintervalls, bevor der Bandbreitenzähler den Schwellenwert erreicht, Zurücksetzen des Bandbreitenzählers durch die Hardware-Komponente auf einen zur gegenwärtig geplanten VM zugehörigen vorgegebenen Wert, ohne die gegenwärtig geplante VM oder den Hypervisor einzubeziehen, sodass durch die Hardware-Komponente kein Interrupt ausgegeben wird und der Hypervisor nicht in das Zurücksetzen des Bandbreitenzählers einbezogen ist.

3. Verfahren nach Anspruch 2, bei dem das Zurücksetzen des Bandbreitenzählers auf den vorgegebenen Wert durch die Hardware-Komponente aufweist:

Kopieren des vorgegebenen Wertes durch die Hardware-Komponente ohne Einbeziehung der gegenwärtig geplanten VM oder des Hypervisors aus einem Hardware-Register, das für die Hardware-Komponente direkt zugriffsfähig ist.

4. Verfahren nach Anspruch 1, ferner aufweisend: nachdem die gegenwärtig geplante VM zugunsten einer neu geplanten VM umgeschaltet werden muss, die jetzt anstelle der gegenwärtig geplanten VM auf dem Prozessor ausgeführt werden soll, Zurücksetzen des Bandbreitenzählers auf einen zur neu geplanten VM zugehörigen vorgegebenen Wert durch den Hypervisor.

5. Verfahren nach Anspruch 4, ferner aufweisend: nachdem die gegenwärtig geplante VM zugunsten einer neu geplanten VM umgeschaltet werden muss, Kopieren des vorgegebenen Wertes in ein Hardware-Register, das im Gegensatz zu einem mittels Software realisierten Register direkt in Hardware realisiert ist, durch den Hypervisor, wobei das Hardware-Register für die Hardware-Komponente direkt zugriffsfähig ist.

6. Verfahren nach Anspruch 1, ferner aufweisend: vor dem Anpassen des Bandbreitenzählers bei jedem Mal, wenn die gegenwärtig geplante VM über den Bus für die Hardware-Ressource auf die Hardware-Ressource zugreift, Zurücksetzen des Bandbreitenzählers auf einen zur gegenwärtig geplanten VM zugehörigen vorgegebenen Wert.

7. Verfahren nach Anspruch 6, ferner aufweisend:

vor dem Anpassen des Bandbreitenzählers bei jedem Mal, wenn die gegenwärtig geplante VM über den Bus für die Hardware-Ressource auf die Hardware-Ressource zugreift, Kopieren des vorgegebenen Wertes in ein Hardware-Register, das im Gegensatz zu einem mittels Software realisierten Register direkt in Hardware realisiert ist, durch den Hypervisor, wobei das Hardware-Register für die Hardware-Komponente direkt zugriffsfähig ist.

8. Verfahren nach Anspruch 1, bei dem der Bandbreitenzähler ein Hardware-Register ist, wobei das Hardware-Register für die Hardware-Komponente direkt zugriffsfähig ist, und/oder bei dem die Hardware-Ressource ein Hardware-Speicher und die Hardware-Komponente eine Steuereinheit des Hardware-Speichers ist.

9. Verfahren, aufweisend: jedes Mal, wenn eine gegenwärtig geplante virtuelle Maschine (VM) über die auf einem Prozessor ausgeführte gegenwärtig geplante VM auf einen Hardware-Speicher über einen Bus für den Hardware-Speicher zugreift, Verringern eines Bandbreitenzählers, der zur Nutzung des Busses für die Hardware-Ressource zugehörig ist, durch eine Steuereinheit des Hardware-Speichers, ohne die gegenwärtig geplante VM oder einen Hypervisor einzubeziehen, der die gegenwärtig geplante VM verwaltet; und als Reaktion darauf, dass der Bandbreitenzähler null erreicht, Ausgeben eines Interrupts durch die Steuereinheit des Hardware-Speichers, der durch den Hypervisor verarbeitet wird, um die Bandbreiten-Servicequalität (QoS) der mit dem Hardware-Speicher im Zusammenhang stehenden Busbandbreite aufrechtzuerhalten, wobei der Bandbreitenzähler im Gegensatz zu einem mittels Software realisierten Zähler direkt in Hardware realisiert ist.

10. Verfahren nach Anspruch 9, ferner aufweisend: nach Ablauf eines regelmäßigen Zeitintervalls, bevor der Bandbreitenzähler null erreicht, Zurücksetzen des Bandbreitenzählers auf einen zur gegenwärtig geplanten VM zugehörigen vorgegebenen Wert durch die Steuereinheit des Hardware-Speichers, ohne die gegenwärtig geplante VM oder den Hypervisor einzubeziehen, sodass durch die Steuereinheit des Hardware-Speichers kein Interrupt ausgegeben wird und der Hypervisor nicht in das Zurücksetzen des Bandbreitenzählers einbezogen ist, und/oder wobei das Verfahren ferner aufweist: nachdem die gegenwärtig geplante VM zugunsten einer neu geplanten VM umgeschaltet werden muss, die jetzt anstelle der gegenwärtig geplanten VM auf dem Prozessor ausgeführt werden soll, Zurücksetzen des Bandbreitenzählers auf einen zur neu geplanten VM zugehörigen vorgegebenen Wert durch den Hypervisor, und/oder

wobei das Verfahren ferner aufweist:

Kopieren eines zur gegenwärtig geplanten VM zugehörigen vorgegebenen Wertes in ein erstes Hardware-Register, das im Gegensatz zu einem mittels Software realisierten Register direkt in Hardware realisiert ist, durch den Hypervisor, wobei das erste Hardware-Register für die Steuereinheit des Hardware-Speichers direkt zugriffsfähig ist, wobei der Bandbreitenzähler ein zweites Hardware-Register ist, das durch die Steuereinheit des Hardware-Speichers direkt zugriffsfähig ist.

11. System, aufweisend:  
 einen Prozessor;  
 eine virtuelle Maschine (VM), die auf dem Prozessor ausgeführt werden soll;  
 einen Hypervisor, um die VM zu verwalten und zu planen, dass die VM auf dem Prozessor ausgeführt wird;  
 eine Hardware-Ressource;  
 einen Bus, der den Prozessor mit der Hardware-Ressource verbindet;  
 einen zur Nutzung des Busses für die Hardware-Ressource zugehörigen Bandbreitenzähler, der im Gegensatz zu einem mittels Software realisierten Zähler direkt in Hardware realisiert ist; und  
 ein Hardware-Komponente zur Anpassung des Bandbreitenzählers ohne Einbeziehung der VM oder des Hypervisors bei jedem Mal, wenn die VM während der Ausführung auf dem Prozessor über den Bus auf die Hardware-Ressource zugreift, wobei es sich bei der Hardware-Ressource und der Hardware-Komponente jeweils um andere Hardware als den Prozessor handelt.

12. System nach Anspruch 11, bei dem die Hardware-Komponente nach Ablauf eines regelmäßigen Zeitintervalls, bevor der Bandbreitenzähler einen Schwellenwert erreicht, den Bandbreitenzähler auf einen zur gegenwärtig geplanten VM zugehörigen vorgegebenen Wert zurücksetzen muss, ohne die gegenwärtig geplante VM oder den Hypervisor einzubeziehen, sodass durch die Hardware-Komponente kein Interrupt ausgegeben wird und der Hypervisor nicht in das Zurücksetzen des Bandbreitenzählers einbezogen ist.

13. System nach Anspruch 12, ferner aufweisend ein Hardware-Register, das durch die Hardware-Komponente direkt zugriffsfähig ist, das Hardware-Register zur Speicherung des vorgegebenen Wertes und die Hardware-Komponente zum Zurücksetzen des Bandbreitenzählers durch Kopieren des vorgegebenen Wertes aus dem Hardware-Register.

14. System nach Anspruch 11, bei dem die VM eine erste VM ist, wobei das System ferner eine zweite VM aufweist, die auf dem Prozessor ausgeführt werden soll, sowie den Hypervisor, um die zweite VM zu verwalten und

zu planen, dass die zweite VM auf dem Prozessor ausgeführt wird, und wobei der Hypervisor den Bandbreitenzähler auf einen zur zweiten VM zugehörigen vorgegebenen Wert zurücksetzen muss, nachdem die erste VM auf dem Prozessor ausgeführt wird und zugunsten der zweiten VM umgeschaltet werden muss, die jetzt anstelle der ersten VM auf dem Prozessor ausgeführt werden soll.

15. System nach Anspruch 14, ferner aufweisend ein Hardware-Register, das durch die Hardware-Komponente direkt zugriffsfähig ist, und den Hypervisor, um den vorgegebenen Wert in das Hardware-Register zu kopieren.

16. Computerlesbares Datenspeichermedium, auf dem ein Computerprogramm gespeichert ist, das durch einen Prozessor ausführbar ist, um einen Hypervisor zu realisieren, wobei auf dem Prozessor ferner eine erste virtuelle Maschine (VM) und eine zweite VM ausgeführt werden, die vom Hypervisor verwaltet werden und vom Hypervisor zur Ausführung auf dem Prozessor geplant werden, wobei das Computerprogramm bewirkt, dass der Hypervisor ein Verfahren durchführt, aufweisend:

als Reaktion darauf, dass ein Interrupt durch eine Hardware-Komponente als Reaktion darauf ausgegeben wird, dass ein zur Nutzung eines Busses für eine Hardware-Ressource gehöriger Bandbreitenzähler einen Schwellenwert erreicht und anzeigt, dass die erste VM, die gegenwärtig auf dem Prozessor ausgeführt wird, eine vorgegebene Bandbreitenzuweisung im Zusammenhang mit der Hardware-Ressource genutzt hat,  
 Schalten der zweiten VM zur Ausführung auf dem Prozessor anstelle der ersten VM; und  
 Zurücksetzen des Bandbreitenzählers auf einen zur zweiten VM gehörigen vorgegebenen Wert, wobei es sich bei der Hardware-Ressource und der Hardware-Komponente jeweils um andere Hardware als den Prozessor handelt,  
 und wobei der Bandbreitenzähler im Gegensatz zu einem mittels Software realisierten Zähler direkt in Hardware realisiert ist.

17. Computerlesbares Datenspeichermedium nach Anspruch 16, bei dem das Verfahren als Reaktion darauf, dass der Interrupt durch die Hardware-Komponente ausgegeben wird, ferner aufweist:  
 Kopieren des vorgegebenen Wertes in ein Hardware-Register, das im Gegensatz zu einem mittels Software realisierten Register direkt in Hardware realisiert ist, wobei das Hardware-Register durch die Hardware-Komponente direkt zugriffsfähig ist.

Es folgen 4 Seiten Zeichnungen

Anhängende Zeichnungen

FIG 1

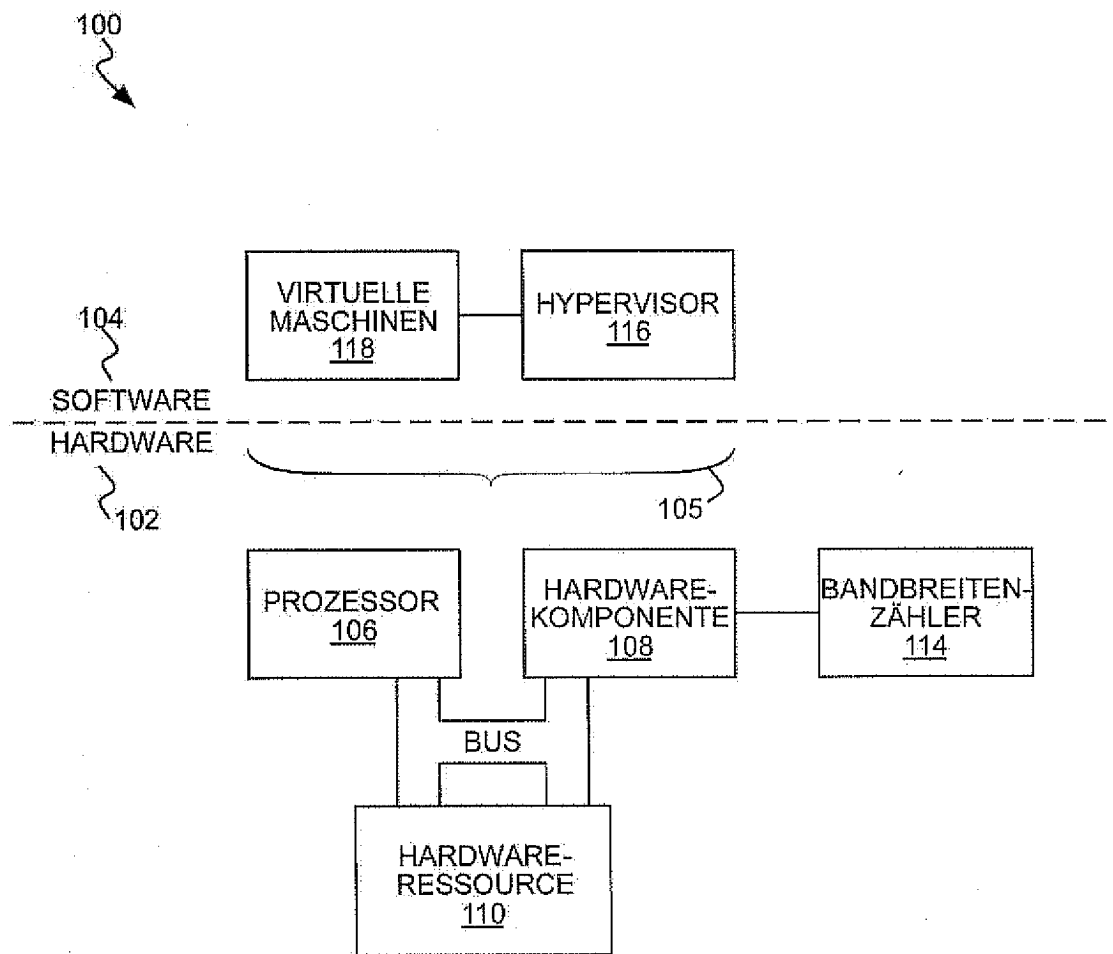


FIG 2

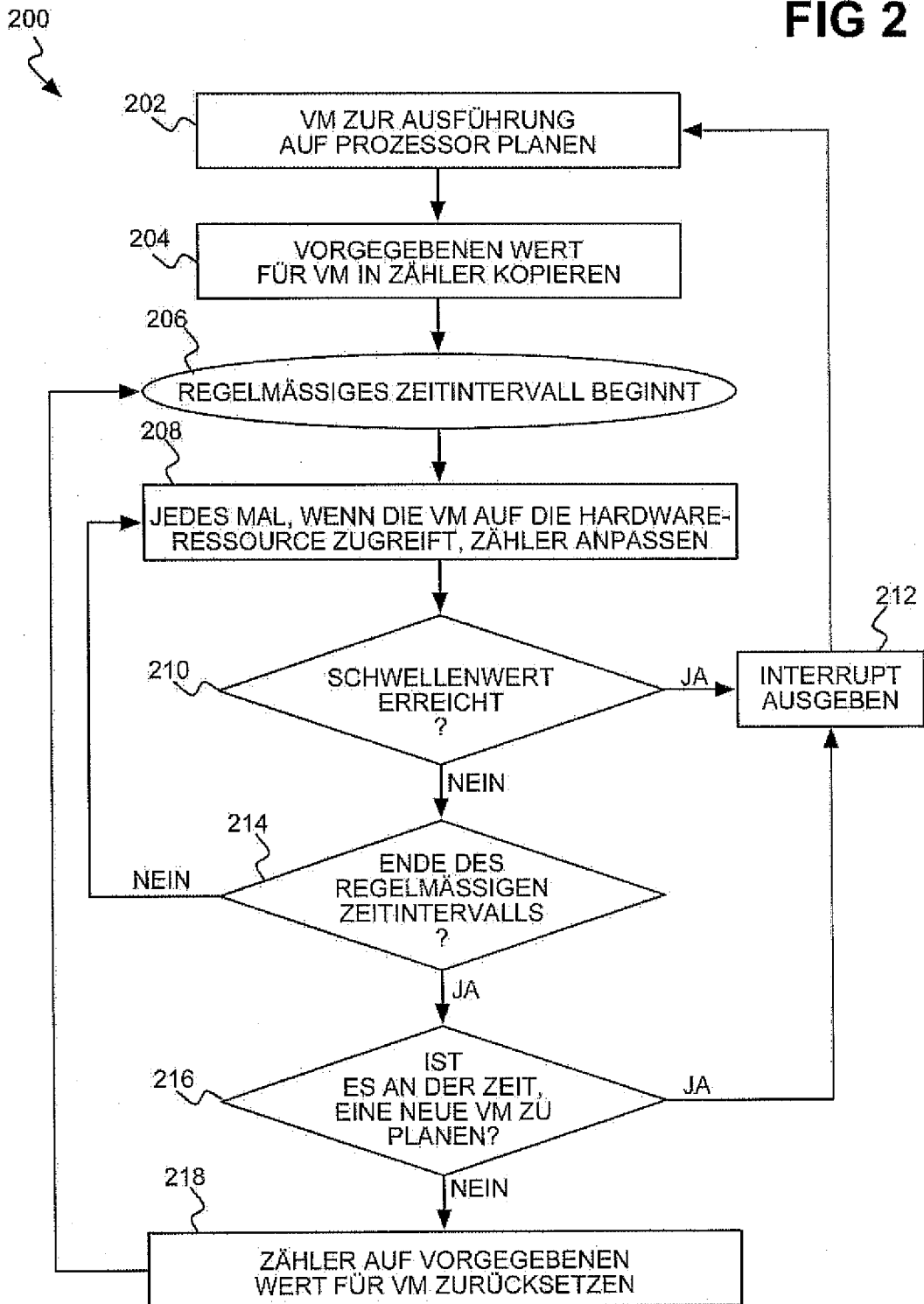


FIG 3

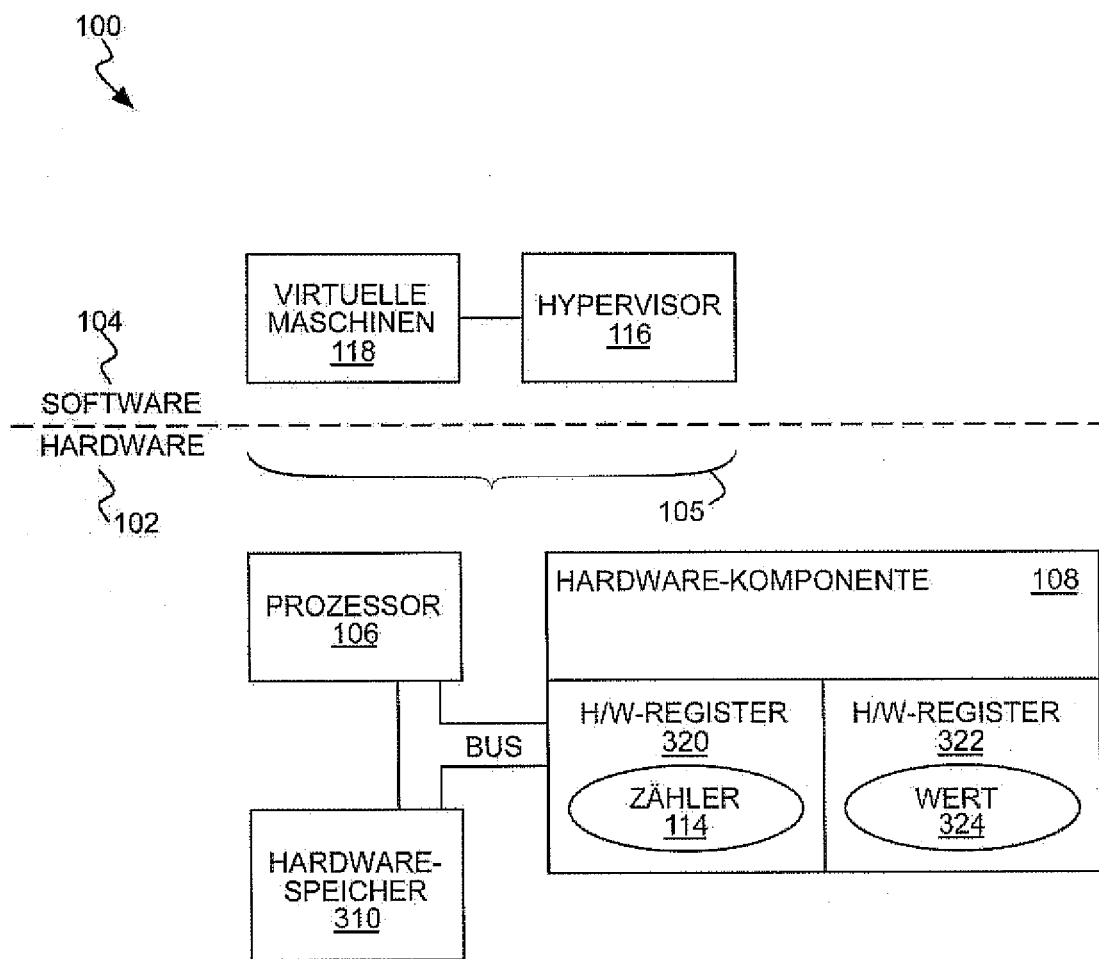


FIG 4

