



(12) 发明专利申请

(10) 申请公布号 CN 113347067 A

(43) 申请公布日 2021.09.03

(21) 申请号 202110888725.9

(22) 申请日 2021.08.04

(71) 申请人 苏州浪潮智能科技有限公司  
地址 215100 江苏省苏州市吴中区吴中经济开发区郭巷街道官浦路1号9幢

(72) 发明人 李健

(74) 专利代理机构 北京集佳知识产权代理有限公司 11227

代理人 史翠

(51) Int. Cl.

H04L 12/26 (2006.01)

G06F 17/14 (2006.01)

权利要求书2页 说明书10页 附图3页

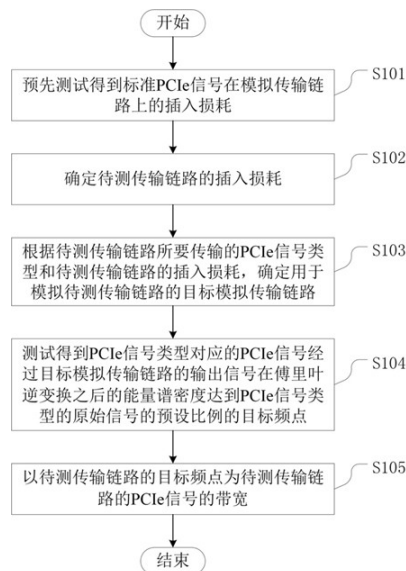
(54) 发明名称

一种PCIe信号的带宽确定方法、装置及设备

(57) 摘要

本申请公开了一种PCIe信号的带宽确定方法、装置、设备及计算机可读存储介质,通过测试得到待测传输链路的PCIe信号在经过待测传输链路的输出信号在傅里叶逆变换之后的能量谱密度达到原始信号的预设比例(依据待测传输链路的测量误差需求而定)的目标频点,以该目标频点为该待测传输链路的PCIe信号的带宽,从而实现精确的高速信号带宽选择;而为了实现对目标频点的测量,预先测试得到标准PCIe信号在模拟传输链路上的插入损耗,在确定待测传输链路的插入损耗之后选择目标模拟传输链路来模拟待测传输链路进行测试,实现了在待测传输链路设计阶段完成信号带宽选择的测试,从而实现了

CN 113347067 A



1. 一种PCIe信号的带宽确定方法,其特征在于,包括:

预先测试得到标准PCIe信号在模拟传输链路上的插入损耗;

确定待测传输链路的插入损耗;

根据所述待测传输链路所要传输的PCIe信号类型和所述待测传输链路的插入损耗,确定用于模拟所述待测传输链路的目标模拟传输链路;

测试得到所述PCIe信号类型对应的PCIe信号经过所述目标模拟传输链路的输出信号在傅里叶逆变换之后的能量谱密度达到所述PCIe信号类型的原始信号的预设比例的目标频点;

以所述待测传输链路的目标频点为所述待测传输链路的PCIe信号的带宽;

其中,所述预设比例依据所述待测传输链路的测量误差需求而定。

2. 根据权利要求1所述的带宽确定方法,其特征在于,所述测试得到标准PCIe信号在模拟传输链路上的插入损耗,具体包括:

测试得到所述标准PCIe信号在码间串扰板的各传输链路上的插入损耗;

以所述码间串扰板的各所述传输链路上的插入损耗为所述标准PCIe信号在所述模拟传输链路上的插入损耗。

3. 根据权利要求2所述的带宽确定方法,其特征在于,所述测试得到所述标准PCIe信号在码间串扰板的各传输链路上的插入损耗,具体为:

使用矢量网络分析仪测量所述标准PCIe信号所兼容的PCIe信号对应的各频点在所述码间串扰板的各所述传输链路上的插入损耗。

4. 根据权利要求2所述的带宽确定方法,其特征在于,所述测试得到所述PCIe信号类型对应的PCIe信号经过所述目标模拟传输链路的输出信号在傅里叶逆变换之后的能量谱密度达到所述PCIe信号类型的原始信号的预设比例的目标频点,具体为:

测试得到所述PCIe信号类型对应的PCIe信号经过合成器合成干扰信号后再经过所述目标模拟传输链路的输出信号在傅里叶逆变换之后的能量谱密度达到所述PCIe信号类型的原始信号的预设比例的目标频点。

5. 根据权利要求1所述的带宽确定方法,其特征在于,所述测试得到所述PCIe信号类型对应的PCIe信号经过所述目标模拟传输链路的输出信号在傅里叶逆变换之后的能量谱密度达到所述PCIe信号类型的原始信号的预设比例的目标频点,具体包括:

将所述PCIe信号类型对应的PCIe信号通过所述目标模拟传输链路引进高带宽示波器并抓取测试波形;

对所述测试波形进行傅里叶变换以获取所述测试波形的频域包络曲线图;

基于所述频域包络曲线图量取所述PCIe信号类型对应的PCIe信号经过所述目标模拟传输链路的输出信号在傅里叶逆变换之后的能量谱密度达到所述PCIe信号类型的原始信号的所述预设比例的所述目标频点。

6. 根据权利要求1所述的带宽确定方法,其特征在于,在所述根据所述待测传输链路所要传输的PCIe信号类型和所述待测传输链路的插入损耗,确定用于模拟所述待测传输链路的目标模拟传输链路之前,还包括:

判断是否存在与所述待测传输链路的插入损耗相同的已测试目标频点的已测传输链路;

如果是,则以所述已测传输链路的目标频点为所述待测传输链路的目标频点后,进入所述以所述待测传输链路的目标频点为所述待测传输链路的PCIe信号的带宽的步骤;

如果否,则进入所述根据所述待测传输链路所要传输的PCIe信号类型和所述待测传输链路的插入损耗,确定用于模拟所述待测传输链路的目标模拟传输链路的步骤;

在所述测试得到所述PCIe信号类型对应的PCIe信号经过所述目标模拟传输链路的输出信号在傅里叶逆变换之后的能量谱密度达到所述PCIe信号类型的原始信号的预设比例的目标频点之后,还包括:

存储所述待测传输链路的插入损耗与所述待测传输链路的目标频点的对应关系。

7.根据权利要求1所述的带宽确定方法,其特征在于,所述确定待测传输链路的插入损耗,具体为:

通过仿真软件仿真测试得到所述待测传输链路的插入损耗。

8.一种PCIe信号的带宽确定装置,其特征在于,包括:

预测试单元,用于预先测试得到标准PCIe信号在模拟传输链路上的插入损耗;

第一确定单元,用于确定待测传输链路的插入损耗;

第二确定单元,用于根据所述待测传输链路所要传输的PCIe信号类型和所述待测传输链路的插入损耗,确定用于模拟所述待测传输链路的目标模拟传输链路;

测试单元,用于测试得到所述PCIe信号类型对应的PCIe信号经过所述目标模拟传输链路的输出信号在傅里叶逆变换之后的能量谱密度达到所述PCIe信号类型的原始信号的预设比例的目标频点;

匹配单元,用于以所述待测传输链路的目标频点为所述待测传输链路的PCIe信号的带宽;

其中,所述预设比例依据所述待测传输链路的测量误差需求而定。

9.一种PCIe信号的带宽确定设备,其特征在于,包括:

存储器,用于存储指令,所述指令包括权利要求1至7任意一项所述PCIe信号的带宽确定方法的步骤;

处理器,用于执行所述指令。

10.一种计算机可读存储介质,其上存储有计算机程序,其特征在于,所述计算机程序被处理器执行时实现如权利要求1至7任意一项所述PCIe信号的带宽确定方法的步骤。

## 一种PCIe信号的带宽确定方法、装置及设备

### 技术领域

[0001] 本申请涉及信号传输技术领域,特别是涉及一种PCIe信号的带宽确定方法、装置、设备及计算机可读存储介质。

### 背景技术

[0002] 在时钟频率为 kHz或者仅有几十MHz的低速时代,电子工程师的主要精力集中在电路功能和逻辑的设计上,认为“0”“1”码流能准确无误的通过电压或者电流波形传输到接收端,并被接收端准确无误的判断出来,但随着电路工作频率的不断提升,尽管“0”“1”码流传递的信息是数字的,但承载这些信息的电压或者电流波形却是模拟的,噪声、损耗、供电的不稳定等多种因素都会使电压或电流波形发生畸变,如果畸变严重到一定程度,接收器就可能错误判断发送器输出的“0”“1”码,这就是所谓的信号完整性问题。

[0003] 信号完整性问题和很多因素有关:频率提高、上升时间减小、摆幅降低、互联通道不理想、供电环境恶劣、通道之间延时不一致等都会导致信号完整性问题。但究其根源,导致信号完整性问题的根本原因主要是信号上升时间减小了:上升时间减小,信号中包含的高频成分就会越多,高频分量和通道间相互作用就可能使信号产生严重的畸变。而信号完整性研究的一个重要内容就是互联通道对信号的影响,互联通道对不同频率的信号响应不同,因此对于信号分析,我们关注的是其频域响应,实质上就是傅里叶逆变换的过程,由信号的频谱可以得到时域波形。对于理想方波信号,上升时间为0,每一个频率分量都是必须的,因此理论上理想的方波信号带宽是无穷大的,但实际工程应用中,由于信号的上升时间有限,对于某个频率分量,如果其频谱幅度足够小,以至于我们可以把它对波形的贡献忽略掉,那么我们就可以不考虑它的影响,这就是定义信号带宽的根本原因:使用有限宽度的频谱来代替无穷宽的频谱,进而在时域上得到一个对原信号可接受的近似。信号带宽与上升时间的关系也是信号完整性问题的基础和前提。

[0004] 目前,业界针对不同的应用场景也存在着多个带宽选择法则,例如:五倍法则、三倍正弦波频率法则、1.8倍法则、1/3法则等。当前,在使用示波器进行高速信号完整性验证时所遵循的基本都是三倍正弦波频率法则,即示波器带宽最小需为正弦信号频率的三倍。一方面,随着无线通讯、电子信息产品的不断升级换代及信号传输的高速化、高频化发展,如在服务器、计算机、存储器等研发领域比较常用到的PCIe信号从第一代PCIe 1.0(2.5 GT/s)、到第二代PCIe 2.0(5.0 GT/s)、到第三代PCIe 3.0(8.0 GT/s)、到第四代PCIe 4.0(16 GT/s)、到第五代PCIe 5.0(32 GT/s)再到即将研发使用的PCIe 6.0(64 GT/s),速率得到了很大的提升,相应的芯片厂商的生产工艺也在不断改进,如目前主流的CPU厂商Intel芯片从Romeley Platform的32nm工艺到Grantley Platform的22nm工艺到Purley Platform的14nm工艺到Whitley Platform的10nm工艺再到目前的Eagalstream Platform的7nm工艺,晶体管沟道长度大大缩短,导致晶体管开关时间更短,这也意味着信号上升时间的缩短,而芯片制造厂商为了降低成本,提高产量,采用标准化的生产方法,即使是速率很低的器件也可能采用先进的生产工艺加工,这也导致了低速的信号也有较短的上升时

间,如果根据工程上传统的三倍正弦波频率法则(3.5/Tr),这也意味着带宽的需求也越来越大。

[0005] 但与此同时,系统厂商如服务器行业对外设(CEM)的需求配置较多的情况下,通道损耗也在不断增加,发送端信号经过较大的链路损耗之后,在接收端接受到的高频信号会得到大幅度的抑制,这就会导致实际的带宽需求往往并不需要三倍正弦波频率那么大,如果再按照经验法则反而会导致测得的信号信噪比降低(带宽越高,底噪越高);另一方面,在信号完整性验证时必须使用到的设备——示波器,随着带宽的升高,价格也会越来越贵,如目前用到的50GHz的高带宽精密示波器单价已达五百多万,每个公司在产品研发过程中,基本都会有多个项目并行开发的情况,这也导致了经常出现人均设备资源不足的状况,如果通过购买多台高阶示波器解决此问题,势必会给公司带来较大的研发开支。

[0006] 可见,这种通过经验法选择PCIe信号带宽的方式已经越来越暴露出带宽设置不合理的问题。如何精确确定PCIe信号的带宽,是本领域技术人员需要解决的技术问题。

## 发明内容

[0007] 本申请的目的是提供一种PCIe信号的带宽确定方法、装置、设备及计算机可读存储介质,用于精确确定PCIe信号的带宽,从而既能更可靠地定位电路设计问题,又能避免使用过高带宽的示波器所带来的成本问题和信噪比降低的问题。

[0008] 为解决上述技术问题,本申请提供一种PCIe信号的带宽确定方法,包括:

预先测试得到标准PCIe信号在模拟传输链路上的插入损耗;

确定待测传输链路的插入损耗;

根据所述待测传输链路所要传输的PCIe信号类型和所述待测传输链路的插入损耗,确定用于模拟所述待测传输链路的目标模拟传输链路;

测试得到所述PCIe信号类型对应的PCIe信号经过所述目标模拟传输链路的输出信号在傅里叶逆变换之后的能量谱密度达到所述PCIe信号类型的原始信号的预设比例的目标频点;

以所述待测传输链路的目标频点为所述待测传输链路的PCIe信号的带宽;

其中,所述预设比例依据所述待测传输链路的测量误差需求而定。

[0009] 可选的,所述测试得到标准PCIe信号在模拟传输链路上的插入损耗,具体包括:

测试得到所述标准PCIe信号在码间串扰板的各传输链路上的插入损耗;

以所述码间串扰板的各所述传输链路上的插入损耗为所述标准PCIe信号在所述模拟传输链路上的插入损耗。

[0010] 可选的,所述测试得到所述标准PCIe信号在码间串扰板的各传输链路上的插入损耗,具体为:

使用矢量网络分析仪测量所述标准PCIe信号所兼容的PCIe信号对应的各频点在所述码间串扰板的各所述传输链路上的插入损耗。

[0011] 可选的,所述测试得到所述PCIe信号类型对应的PCIe信号经过所述目标模拟传输链路的输出信号在傅里叶逆变换之后的能量谱密度达到所述PCIe信号类型的原始信号的预设比例的目标频点,具体为:

测试得到所述PCIe信号类型对应的PCIe信号经过合成器合成干扰信号后再经过

所述目标模拟传输链路的输出信号在傅里叶逆变换之后的能量谱密度达到所述PCIe信号类型的原始信号的预设比例的目标频点。

[0012] 可选的,所述测试得到所述PCIe信号类型对应的PCIe信号经过所述目标模拟传输链路的输出信号在傅里叶逆变换之后的能量谱密度达到所述PCIe信号类型的原始信号的预设比例的目标频点,具体包括:

将所述PCIe信号类型对应的PCIe信号通过所述目标模拟传输链路引进高带宽示波器并抓取测试波形;

对所述测试波形进行傅里叶变换以获取所述测试波形的频域包络曲线图;

基于所述频域包络曲线图量取所述PCIe信号类型对应的PCIe信号经过所述目标模拟传输链路的输出信号在傅里叶逆变换之后的能量谱密度达到所述PCIe信号类型的原始信号的所述预设比例的所述目标频点。

[0013] 可选的,在所述根据所述待测传输链路所要传输的PCIe信号类型和所述待测传输链路的插入损耗,确定用于模拟所述待测传输链路的目标模拟传输链路之前,还包括:

判断是否存在与所述待测传输链路的插入损耗相同的已测试目标频点的已测传输链路;

如果是,则以所述已测传输链路的目标频点为所述待测传输链路的目标频点后,进入所述以所述待测传输链路的目标频点为所述待测传输链路的PCIe信号的带宽的步骤;

如果否,则进入所述根据所述待测传输链路所要传输的PCIe信号类型和所述待测传输链路的插入损耗,确定用于模拟所述待测传输链路的目标模拟传输链路的步骤;

在所述测试得到所述PCIe信号类型对应的PCIe信号经过所述目标模拟传输链路的输出信号在傅里叶逆变换之后的能量谱密度达到所述PCIe信号类型的原始信号的预设比例的目标频点之后,还包括:

存储所述待测传输链路的插入损耗与所述待测传输链路的目标频点的对应关系。

[0014] 可选的,所述确定待测传输链路的插入损耗,具体为:

通过仿真软件仿真测试得到所述待测传输链路的插入损耗。

[0015] 为解决上述技术问题,本申请还提供一种PCIe信号的带宽确定装置,包括:

预测试单元,用于预先测试得到标准PCIe信号在模拟传输链路上的插入损耗;

第一确定单元,用于确定待测传输链路的插入损耗;

第二确定单元,用于根据所述待测传输链路所要传输的PCIe信号类型和所述待测传输链路的插入损耗,确定用于模拟所述待测传输链路的目标模拟传输链路;

测试单元,用于测试得到所述PCIe信号类型对应的PCIe信号经过所述目标模拟传输链路的输出信号在傅里叶逆变换之后的能量谱密度达到所述PCIe信号类型的原始信号的预设比例的目标频点;

匹配单元,用于以所述待测传输链路的目标频点为所述待测传输链路的PCIe信号的带宽;

其中,所述预设比例依据所述待测传输链路的测量误差需求而定。

[0016] 为解决上述技术问题,本申请还提供一种PCIe信号的带宽确定设备,包括:

存储器,用于存储指令,所述指令包括上述任意一项所述PCIe信号的带宽确定方法的步骤;

处理器,用于执行所述指令。

[0017] 为解决上述技术问题,本申请还提供一种计算机可读存储介质,其上存储有计算机程序,所述计算机程序被处理器执行时实现如上述任意一项所述PCIe信号的带宽确定方法的步骤。

[0018] 本申请所提供的PCIe信号的带宽确定方法,通过测试得到待测传输链路的PCIe信号在经过待测传输链路的输出信号在傅里叶逆变换之后的能量谱密度达到原始信号的预设比例(依据待测传输链路的测量误差需求而定)的目标频点,以该目标频点为该待测传输链路的PCIe信号的带宽,从而实现精确的高速信号带宽选择;而为了实现目标频点的测量,由于高速信号经过较大的链路损耗后在接收端接收到的高频信号会得到大幅度的抑制,故预先测试得到标准PCIe信号在模拟传输链路上的插入损耗,在确定待测传输链路的插入损耗之后选择目标模拟传输链路来模拟待测传输链路进行测试,实现了在待测传输链路设计阶段完成信号带宽选择的测试,从而实现了PCIe信号带宽的合理选择。

[0019] 本申请还提供一种PCIe信号的带宽确定装置、设备及计算机可读存储介质,具有上述有益效果,在此不再赘述。

## 附图说明

[0020] 为了更清楚的说明本申请实施例或现有技术的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单的介绍,显而易见地,下面描述中的附图仅仅是本申请的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0021] 图1为本申请实施例提供的一种PCIe信号的带宽确定方法的流程图;  
图2为本申请实施例提供的一种目标频点的测试系统的结构示意图;  
图3为本申请实施例提供的另一种PCIe信号的带宽确定方法的流程图;  
图4为本申请实施例提供的一种PCIe信号的带宽确定装置的结构示意图;  
图5为本申请实施例提供的一种PCIe信号的带宽确定设备的结构示意图。

## 具体实施方式

[0022] 本申请的核心是提供一种PCIe信号的带宽确定方法、装置、设备及计算机可读存储介质,用于精确确定PCIe信号的带宽,从而既能更可靠地定位电路设计问题,又能避免使用过高带宽的示波器所带来的成本问题和信噪比降低的问题。

[0023] 下面将结合本申请实施例中的附图,对本申请实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本申请一部分实施例,而不是全部的实施例。基于本申请中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本申请保护的范围。

[0024] 图1为本申请实施例提供的一种PCIe信号的带宽确定方法的流程图;图2为本申请实施例提供的一种目标频点的测试系统的结构示意图。

[0025] 如图1所示,本申请实施例提供的PCIe信号的带宽确定方法包括:  
S101:预先测试得到标准PCIe信号在模拟传输链路上的插入损耗。

[0026] S102:确定待测传输链路的插入损耗。

[0027] S103:根据待测传输链路所要传输的PCIe信号类型和待测传输链路的插入损耗,确定用于模拟待测传输链路的目标模拟传输链路。

[0028] S104:测试得到PCIe信号类型对应的PCIe信号经过目标模拟传输链路的输出信号在傅里叶逆变换之后的能量谱密度达到PCIe信号类型的原始信号的预设比例的目标频点。

[0029] S105:以待测传输链路的目标频点为待测传输链路的PCIe信号的带宽。

[0030] 其中,预设比例依据待测传输链路的测量误差需求而定。

[0031] 在信号速率不断提升及芯片加工工艺的不断改进致使信号上升时间减小、同时系统厂商如服务器行业对外设(CEM)的需求配置较多的情况下,PCIe信号的传输链路的插入损耗也在不断增加(例如,PCIe 3.0全通道插入损耗预计为22 dB,PCIe 4.0全通道插入损耗预计为28 dB,PCIe 5.0全通道插入损耗预计为36 dB),如果根据经验法则选择PCIe信号带宽往往会不符合PCIe信号的实际需要,通常情况下经验法所选的带宽会高于PCIe信号所需带宽,导致后续测试中测得的信号信噪比降低且对测试设备的要求较高。当信号速率上升到32 Gb/s通过发送端经过较大的链路损耗之后,在接收端接收到的高频信号会得到大幅度的抑制,经过实验可以得到,随着传输链路长度的增加,接收端收到的PCIe信号中所包含的高频信号逐渐减少,则所需带宽也逐渐降低。插入损耗(insertion loss,IL)指在传输系统的某处由于元件或器件的插入而发生的负载功率的损耗,它表示为该元件或器件插入前负载上所接收到的功率与插入后同一负载上所接收到的功率以分贝为单位的比值。在本申请实施例中,在PCIe信号类型确定的情况下,待测传输链路的插入损耗主要由待测传输链路的物理特性决定。因此可以认为,传输同一类型的PCIe信号的传输链路,若插入损耗相同,则可以认为二者所需的PCIe信号带宽相同。

[0032] 可以理解的是,为测得目标频点,也可以利用待测传输链路的装置本身进行实验测量,此时无需关心待测传输链路的插入损耗,也可以精确确定待测传输链路的PCIe信号的带宽。但是由于待测传输链路在设计阶段,搭建实体并进行测试成本较高,故在本申请实施例提供的PCIe信号的带宽确定方法中,设置模拟传输链路来模拟待测传输链路进行测试,从而降低测试成本、增强测试可行性。

[0033] 在具体实施中,对于步骤S101来说,预先准备用于模拟不同插入损耗的传输链路的模拟传输链路,利用误码仪的码型发生器功能生成标准幅度、码型的标准的PCIe伪随机二进制序列(Pseudo-Random Binary Sequence,PRBS)信号。测试并记录标准PCIe信号在不同的模拟传输链路上的插入损耗,建立数据库。标准PCIe信号的幅度、码型、速率等参数根据PCIe协议而定,如PCIe 5.0信号的传输速率为32 Gb/s。为提供更多可以参考的数据,在步骤S101中可以预先测试并记录多种标准PCIe信号在不同的模拟传输链路上的插入损耗。

[0034] 模拟传输链路可以采用由PCI-Sig协会组织提供的具有唯一性和标准性的码间串扰(Inter Symbol Interference,ISI)板。码间串扰板上具有多组不同长度的传输链路(pair),且包括传输链路中具有连接器和传输链路中不具有连接器的,有助于形成多组标准数据。则步骤S101具体可以包括:

测试得到标准PCIe信号在码间串扰板的各传输链路上的插入损耗;

以码间串扰板的各传输链路上的插入损耗为标准PCIe信号在模拟传输链路上的插入损耗。

[0035] 由于PCIe信号向下兼容,例如PCIe 5.0信号可以兼容PCIe 4.0信号、PCIe 3.0信



号等,为建立更多可参考的数据,测试得到标准PCIe信号在码间串扰板的各传输链路上的插入损耗,具体可以为:

使用矢量网络分析仪(vector network analyzer,VNA)测量标准PCIe信号所兼容的PCIe信号对应的各频点在码间串扰板的各传输链路上的插入损耗。

[0036] 对于步骤S102来说,确定待测传输链路的插入损耗,具体可以为通过仿真软件仿真测试得到待测传输链路的插入损耗。通过仿真软件及相关评估手段预估实际工程应用中相关高速链路对应的插入损耗,以之为待测传输链路的插入损耗。

[0037] 对于步骤S103来说,在确定待测传输链路的插入损耗后,根据待测传输链路所要传输的PCIe信号类型,寻找到步骤S101中建立的数据库中同一标准PCIe信号的插入损耗相同的模拟传输链路,以该模拟传输链路作为用于模拟待测传输链路的目标模拟传输链路。

[0038] 对于步骤S104来说,预设比例依据待测传输链路的测量误差需求而定。具体地,预设比例通常采用99.9%,此时对应的测量误差小于3%。

[0039] 在具体实施中,搭建由误码仪、目标模拟传输链路和高带宽示波器依次连接后组成的测试系统,利用误码仪生成待测传输链路的信号类型对应的标准PCIe信号输入目标模拟传输链路,输出信号进入高带宽示波器。此时为获取到精确的PCIe信号带宽,选用一个带宽较大的示波器进行测量。需要说明的是,此测量过程不同于后续对待测传输链路进行信号完整性的测试中利用三倍法选择高带宽示波器,即此时对待测传输链路进行一次测试后,在后续对待测传输链路投入生产、使用中时进行的所有信号测试均可以进行精确的PCIe信号带宽选择,其所带来的测量准确性提升、成本降低的效果是足以弥补此时增加采用高带宽示波器测量目标频点的步骤所带来的测试复杂度提升的问题的。

[0040] 基于该测试系统,步骤S104:测试得到PCIe信号类型对应的PCIe信号经过目标模拟传输链路的输出信号在傅里叶逆变换之后的能量谱密度达到PCIe信号类型的原始信号的预设比例的目标频点,具体包括:

将PCIe信号类型对应的PCIe信号通过目标模拟传输链路引进高带宽示波器并抓取测试波形;

对测试波形进行傅里叶变换以获取测试波形的频域包络曲线图;

基于频域包络曲线图量取PCIe信号类型对应的PCIe信号经过目标模拟传输链路的输出信号在傅里叶逆变换之后的能量谱密度达到PCIe信号类型的原始信号的预设比例的目标频点。

[0041] 即同步步骤S101中一样利用误码仪的码型发生器功能生成待测传输链路的PCIe信号类型对应的标准PCIe信号的伪随机二进制序列序号,将之通过目标模拟传输链路传输后,通过高带宽示波器抓取波形,即为测试波形;由于测试波形是时域波形,利用高带宽示波器的功能将测试波形进行傅里叶变换得到测试波形的频域包络曲线图,而后基于频域包络曲线图量取经过傅里叶逆变换后能量谱密度达到原始信号(即误码仪生成的纯净的伪随机二进制序列信号)的能量谱密度的预设比例的目标频点。

[0042] 若目标模拟传输链路采用的是码间串扰板上的传输链路,则步骤S104可以利用如图2所示的测试系统执行,该测试系统包括误码仪201、码间串扰板202、高带宽示波器203构成。

[0043] 将误码仪201、码间串扰板202上的目标模拟传输链路、高带宽示波器203依次连

接,其中,根据待测传输链路的PCIe信号类型的PCIe协议确定所用的连接器(cable),如可以采用SMA连接器(通常为PCIe 4.0信号所用)或MMPX连接器(通常为PCIe 5.0信号所用)。

[0044] 优选的,还可以在误码仪201和码间串扰板202上的目标模拟传输链路之间设置合成器204,在通过仿真得到待测传输链路的干扰信号等影响因素的前提下,在误码仪201生成的纯净的伪随机二进制序列信号中合成干扰信号后再通过码间串扰板202上的目标模拟传输链路传输,从而更好地模拟待测传输链路。则步骤S104:测试得到PCIe信号类型对应的PCIe信号经过目标模拟传输链路的输出信号在傅里叶逆变换之后的能量谱密度达到PCIe信号类型的原始信号的预设比例的目标频点,具体为:

测试得到PCIe信号类型对应的PCIe信号经过合成器合成干扰信号后再经过目标模拟传输链路的输出信号在傅里叶逆变换之后的能量谱密度达到PCIe信号类型的原始信号的预设比例的目标频点。

[0045] 在步骤S105中,即可以步骤S104中记录的目标频点作为待测传输链路的PCIe信号的带宽,即在实际进行信号完整性验证时,可以采用该目标频点配置示波器带宽。基于这种相较于经验法更为精准的高速信号带宽选择方法,一方面,在研究信号完整性问题时选择更为合适的带宽,如果评估出来的带宽比经验法则需要的带宽大,则能更好、更稳健、更可靠的定位电路设计时的问题所在;另一方面,如果评估出来的带宽比经验法则需要的带宽小,则能更好的提高信噪比(因为示波器毕竟不是一个理想的仪器,测量系统本身会有底噪),也能有效的减小在信号完整性验证过程中的高带宽示波器的需求,解决人均设备资源不足的状况,同时减小公司研发开支从而增加经济效益。

[0046] 相较于现有技术中在进行PCIe信号传输链路的信号完整性测试时通过经验法确定PCIe信号带宽,本申请所提供的PCIe信号的带宽确定方法通过测试得到待测传输链路的PCIe信号在经过待测传输链路的输出信号在傅里叶逆变换之后的能量谱密度达到原始信号的预设比例(依据待测传输链路的测量误差需求而定)的目标频点,以该目标频点为该待测传输链路的PCIe信号的带宽,从而实现精确的高速信号带宽选择;而为了实现对目标频点的测量,由于高速信号经过较大的链路损耗后在接收端接收到的高频信号会得到大幅度的抑制,故预先测试得到标准PCIe信号在模拟传输链路上的插入损耗,在确定待测传输链路的插入损耗之后选择目标模拟传输链路来模拟待测传输链路进行测试,实现了在待测传输链路设计阶段完成信号带宽选择的测试,从而实现了对于PCIe信号带宽的合理选择。在现今PCIe信号速率越来越高、外设需求配置越来越多、生产工艺日益先进的趋势下,面对经验法所确定的PCIe信号带宽已经越来越不匹配PCIe信号传输链路的实际状态的情况,能够精确确定待测传输链路所需的PCIe信号带宽,适应行业发展需求。

[0047] 可以理解的是,本申请实施例提供的PCIe信号的带宽确定方法针对现今PCIe信号速率越来越高、外设需求配置越来越多、生产工艺日益先进的趋势将日益呈现突出的技术效果,尤其是对现今的PCIe5.0信号、PCIe6.0信号以及日后将出现的更高速率的信号。而对于PCIe3.0、PCIe4.0等信号上升时间相对较长的信号虽然可能与经验法得到的带宽差异较小,但也可以在对带宽精确度要求较高的场合发挥实际作用。

[0048] 图3为本申请实施例提供的另一种PCIe信号的带宽确定方法的流程图。

[0049] 在上述实施例的基础上,如图3所示,在步骤S103:根据待测传输链路所要传输的PCIe信号类型和待测传输链路的插入损耗,确定用于模拟待测传输链路的目标模拟传输链

路之前,本申请实施例提供的PCIe信号的带宽确定方法还包括:

S301:判断是否存在与待测传输链路的插入损耗相同的已测试目标频点的已测传输链路;如果是,则进入步骤S302;如果不是,则进入步骤S103。

[0050] S302:以已测传输链路的目标频点为待测传输链路的目标频点后,进入步骤S105。

[0051] 在步骤S104:测试得到PCIe信号类型对应的PCIe信号经过目标模拟传输链路的输出信号在傅里叶逆变换之后的能量谱密度达到PCIe信号类型的原始信号的预设比例的目标频点之后,还包括:

S303:存储待测传输链路的插入损耗与待测传输链路的目标频点的对应关系。

[0052] 待测传输链路在投入生产使用后可能会进行批量生产,或出现大量相似的传输链路,此时通过存储待测传输链路的插入损耗与待测传输链路的目标频点的对应关系,将之与步骤S101中标准PCIe信号在模拟传输链路上的插入损耗一并存入数据库,有助于减少日后所需测试传输链路的目标频点的次数。

[0053] 需要说明的是,步骤S303和步骤S105无顺序关系。

[0054] 上文详述了PCIe信号的带宽确定方法对应的各个实施例,在此基础上,本申请还公开了与上述方法对应的PCIe信号的带宽确定装置、设备及计算机可读存储介质。

[0055] 图4为本申请实施例提供的一种PCIe信号的带宽确定装置的结构示意图。

[0056] 如图4所示,本申请实施例提供的PCIe信号的带宽确定装置包括:

预测试单元401,用于预先测试得到标准PCIe信号在模拟传输链路上的插入损耗;

第一确定单元402,用于确定待测传输链路的插入损耗;

第二确定单元403,用于根据待测传输链路所要传输的PCIe信号类型和待测传输链路的插入损耗,确定用于模拟待测传输链路的目标模拟传输链路;

测试单元404,用于测试得到PCIe信号类型对应的PCIe信号经过目标模拟传输链路的输出信号在傅里叶逆变换之后的能量谱密度达到PCIe信号类型的原始信号的预设比例的目标频点;

匹配单元405,用于以待测传输链路的目标频点为待测传输链路的PCIe信号的带宽;

其中,预设比例依据待测传输链路的测量误差需求而定。

[0057] 可选的,本申请实施例提供的PCIe信号的带宽确定装置还包括:

判断子单元,用于在第二确定单元403根据待测传输链路所要传输的PCIe信号类型和待测传输链路的插入损耗,确定用于模拟待测传输链路的目标模拟传输链路之前,判断是否存在与待测传输链路的插入损耗相同的已测试目标频点的已测传输链路;如果是,则进入匹配子单元;如果不是,则进入第二确定单元403;

匹配子单元,用于以已测传输链路的目标频点为待测传输链路的目标频点;

本申请实施例提供的PCIe信号的带宽确定装置还包括:

存储单元,用于在测试单元404测试得到PCIe信号类型对应的PCIe信号经过目标模拟传输链路的输出信号在傅里叶逆变换之后的能量谱密度达到PCIe信号类型的原始信号的预设比例的目标频点之后,存储待测传输链路的插入损耗与待测传输链路的目标频点的对应关系。

[0058] 由于装置部分的实施例与方法部分的实施例相互对应,因此装置部分的实施例请

参见方法部分的实施例的描述,这里暂不赘述。

[0059] 图5为本申请实施例提供的一种PCIe信号的带宽确定设备的结构示意图。

[0060] 如图5所示,本申请实施例提供的PCIe信号的带宽确定设备包括:

存储器510,用于存储指令,所述指令包括上述任意一项实施例所述的PCIe信号的带宽确定方法的步骤;

处理器520,用于执行所述指令。

[0061] 其中,处理器520可以包括一个或多个处理核心,比如3核心处理器、8核心处理器等。处理器520可以采用数字信号处理DSP(Digital Signal Processing)、现场可编程门阵列FPGA(Field-Programmable Gate Array)、可编程逻辑阵列PLA(Programmable Logic Array)中的至少一种硬件形式来实现。处理器520也可以包括主处理器和协处理器,主处理器是用于对在唤醒状态下的数据进行处理的处理单元,也称中央处理器CPU(Central Processing Unit);协处理器是用于对在待机状态下的数据进行处理的低功耗处理器。在一些实施例中,处理器520可以集成有图像处理GPU(Graphics Processing Unit),GPU用于负责显示屏所需要显示的内容的渲染和绘制。一些实施例中,处理器520还可以包括人工智能AI(Artificial Intelligence)处理器,该AI处理器用于处理有关机器学习的计算操作。

[0062] 存储器510可以包括一个或多个计算机可读存储介质,该计算机可读存储介质可以是非暂态的。存储器510还可包括高速随机存取存储器,以及非易失性存储器,比如一个或多个磁盘存储设备、闪存存储设备。本实施例中,存储器510至少用于存储以下计算机程序511,其中,该计算机程序511被处理器520加载并执行之后,能够实现前述任一实施例公开的PCIe信号的带宽确定方法中的相关步骤。另外,存储器510所存储的资源还可以包括操作系统512和数据513等,存储方式可以是短暂存储或者永久存储。其中,操作系统512可以为Windows。数据513可以包括但不限于上述方法所涉及到的数据。

[0063] 在一些实施例中,PCIe信号的带宽确定设备还可包括有显示屏530、电源540、通信接口550、输入输出接口560、传感器570以及通信总线580。

[0064] 本领域技术人员可以理解,图5中示出的结构并不构成对PCIe信号的带宽确定设备的限定,可以包括比图示更多或更少的组件。

[0065] 本申请实施例提供的PCIe信号的带宽确定设备,包括存储器和处理器,处理器在执行存储器存储的程序时,能够实现如上所述的PCIe信号的带宽确定方法,效果同上。

[0066] 需要说明的是,以上所描述的装置、设备实施例仅仅是示意性的,例如,模块的划分,仅仅为一种逻辑功能划分,实际实现时可以有另外的划分方式,例如多个模块或组件可以结合或者可以集成到另一个系统,或一些特征可以忽略,或不执行。另一点,所显示或讨论的相互之间的耦合或直接耦合或通信连接可以是通过一些接口,装置或模块的间接耦合或通信连接,可以是电性,机械或其它的形式。作为分离部件说明的模块可以是或者也可以不是物理上分开的,作为模块显示的部件可以是或者也可以不是物理模块,即可以位于一个地方,或者也可以分布到多个网络模块上。可以根据实际的需要选择其中的部分或者全部模块来实现本实施例方案的目的。

[0067] 另外,在本申请各个实施例中的各功能模块可以集成在一个处理模块中,也可以是各个模块单独物理存在,也可以两个或两个以上模块集成在一个模块中。上述集成的模

块既可以采用硬件的形式实现,也可以采用软件功能模块的形式实现。

[0068] 集成的模块如果以软件功能模块的形式实现并作为独立的产品销售或使用,可以存储在一个计算机可读存储介质中。基于这样的理解,本申请的技术方案本质上或者说对现有技术做出贡献的部分或者该技术方案的全部或部分可以以软件产品的形式体现出来,该计算机软件产品存储在一个存储介质中,执行本申请各个实施例所述方法的全部或部分步骤。

[0069] 为此,本申请实施例还提供一种计算机可读存储介质,该计算机可读存储介质上存储有计算机程序,计算机程序被处理器执行时实现如PCIe信号的带宽确定方法的步骤。

[0070] 该计算机可读存储介质可以包括:U盘、移动硬盘、只读存储器ROM(Read-Only Memory)、随机存取存储器RAM(Random Access Memory)、磁碟或者光盘等各种可以存储程序代码的介质。

[0071] 本实施例中提供的计算机可读存储介质所包含的计算机程序能够在被处理器执行时实现如上所述的PCIe信号的带宽确定方法的步骤,效果同上。

[0072] 以上对本申请所提供的一种PCIe信号的带宽确定方法、装置、设备及计算机可读存储介质进行了详细介绍。说明书中各个实施例采用递进的方式描述,每个实施例重点说明的都是与其他实施例的不同之处,各个实施例之间相同相似部分互相参见即可。对于实施例公开的装置、设备及计算机可读存储介质而言,由于其与实施例公开的方法相对应,所以描述的比较简单,相关之处参见方法部分说明即可。应当指出,对于本技术领域的普通技术人员来说,在不脱离本申请原理的前提下,还可以对本申请进行若干改进和修饰,这些改进和修饰也落入本申请权利要求的保护范围内。

[0073] 还需要说明的是,在本说明书中,诸如第一和第二等之类的关系术语仅仅用来将一个实体或者操作与另一个实体或操作区分开来,而不一定要求或者暗示这些实体或操作之间存在任何这种实际的关系或者顺序。而且,术语“包括”、“包含”或者其任何其他变体意在涵盖非排他性的包含,从而使得包括一系列要素的过程、方法、物品或者设备不仅包括那些要素,而且还包括没有明确列出的其他要素,或者是还包括为这种过程、方法、物品或者设备所固有的要素。在没有更多限制的情况下,由语句“包括一个……”限定的要素,并不排除在包括所述要素的过程、方法、物品或者设备中还存在另外的相同要素。

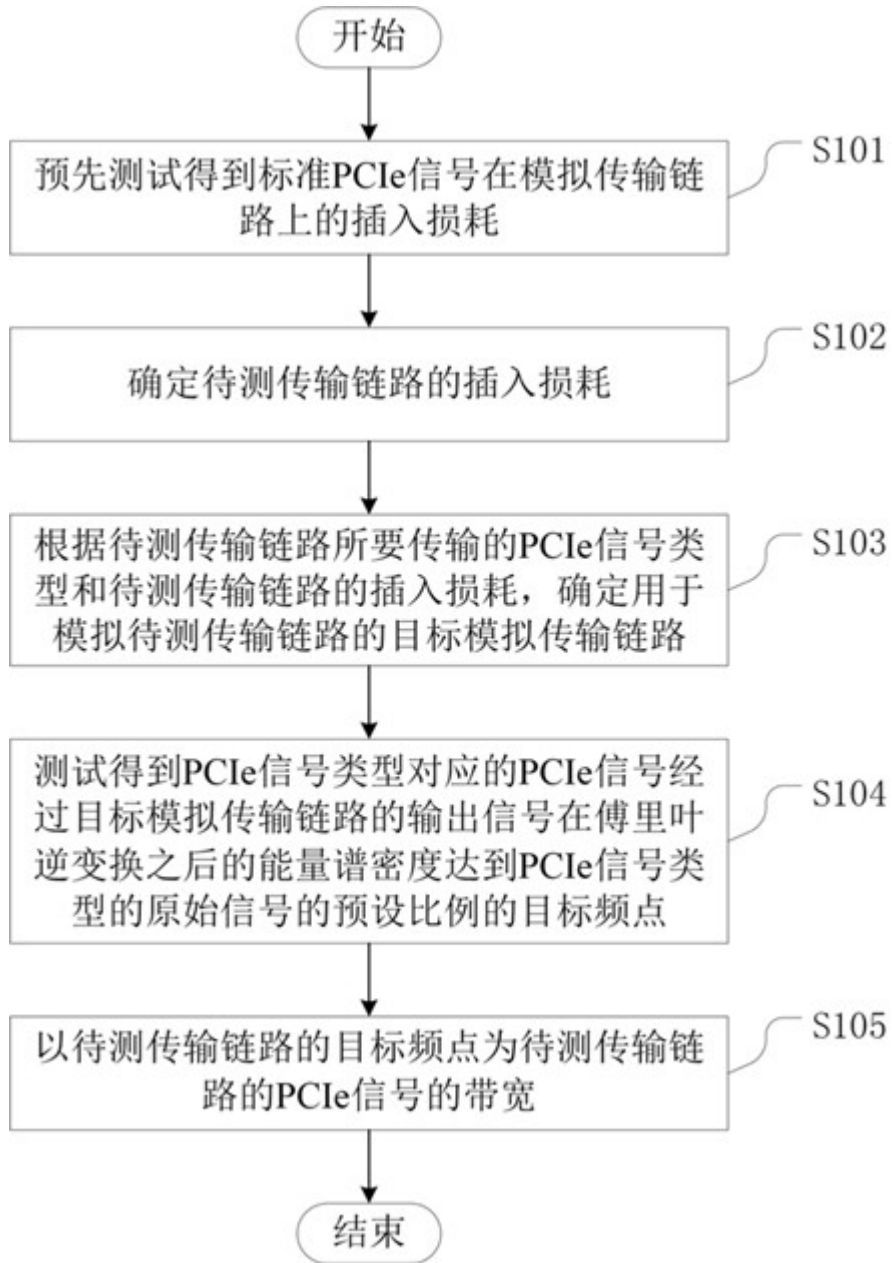


图1



图2

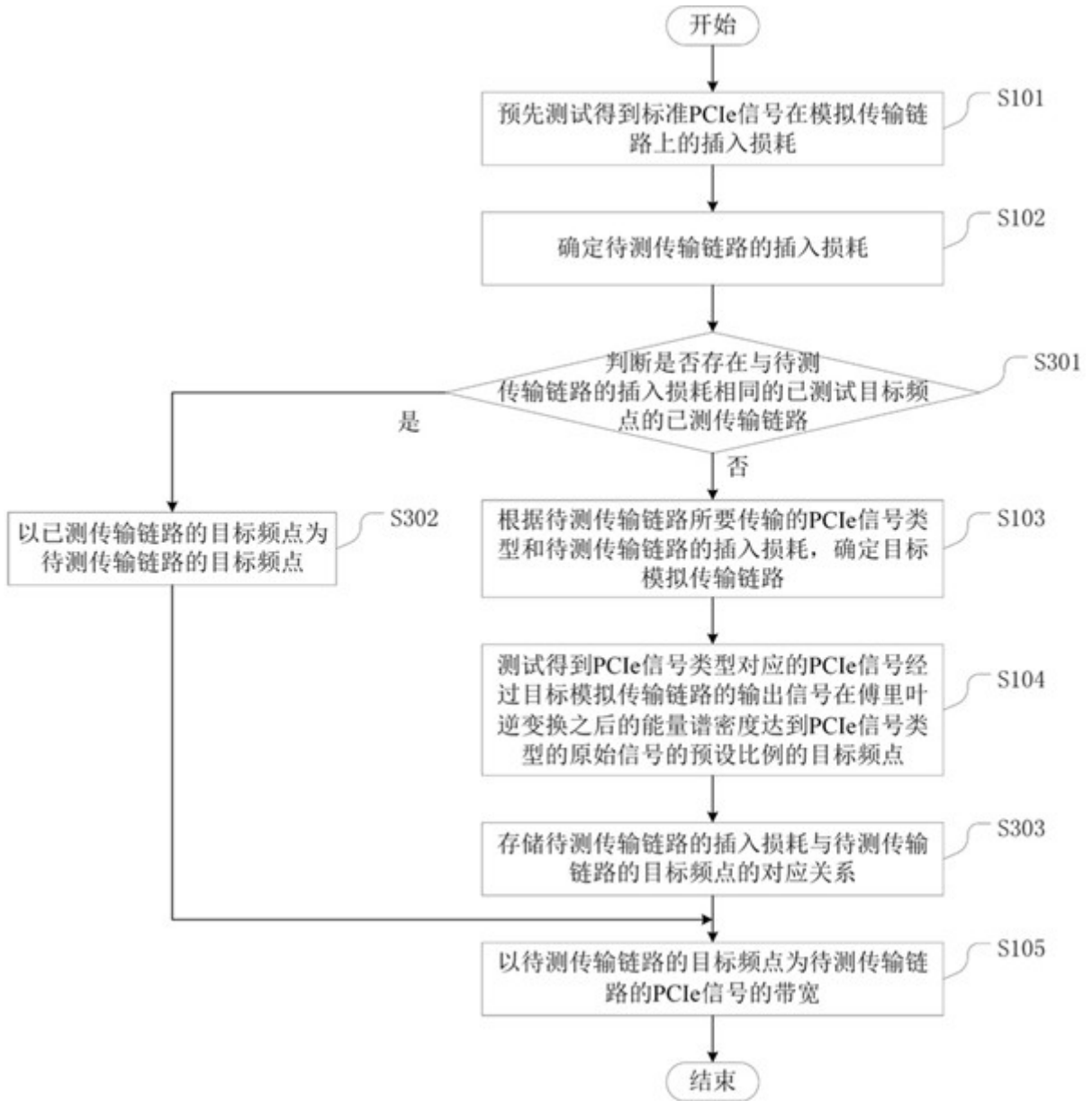


图3

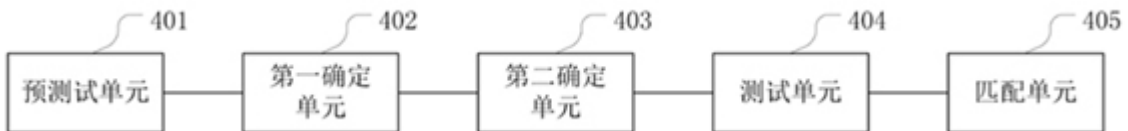


图4

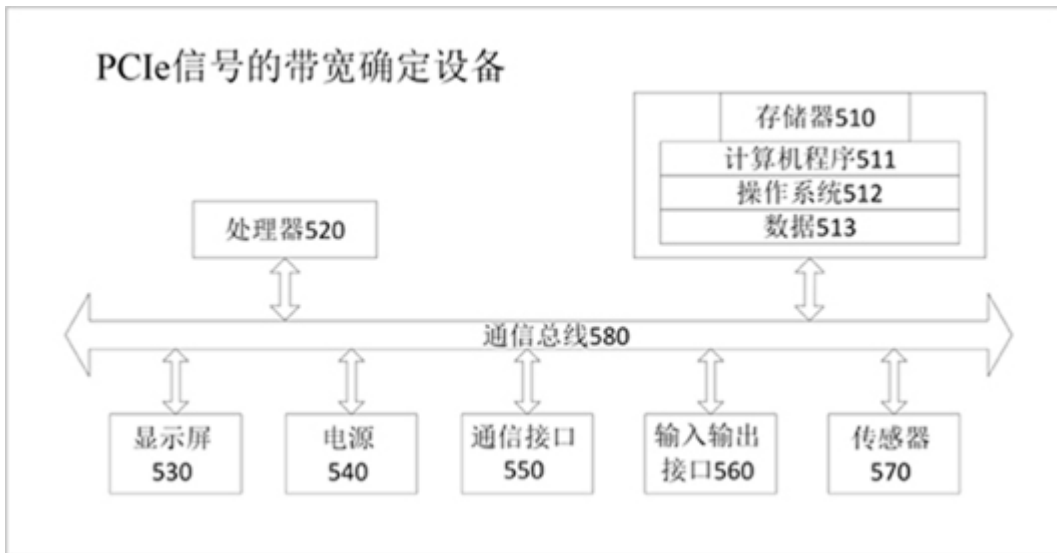


图5