



(12) 发明专利

(10) 授权公告号 CN 103138070 B

(45) 授权公告日 2015. 05. 27

(21) 申请号 201110391047. 1

US 2008311792 A1, 2008. 12. 18,

(22) 申请日 2011. 11. 25

审查员 王东

(73) 专利权人 致伸科技股份有限公司

地址 中国台湾台北市

(72) 发明人 彭俊清 苏春男

(74) 专利代理机构 隆天知识产权代理有限公司

72003

代理人 张龙哺 冯志云

(51) Int. Cl.

H01R 13/02(2006. 01)

H01R 13/502(2006. 01)

H01R 12/55(2011. 01)

H01R 43/20(2006. 01)

(56) 对比文件

US 2010159747 A1, 2010. 06. 24,

CN 101477411 A, 2009. 07. 08,

CN 201937036 U, 2011. 08. 17,

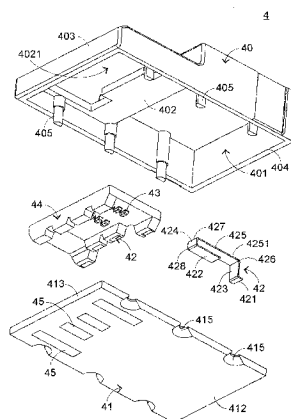
权利要求书3页 说明书12页 附图12页

(54) 发明名称

通用串行总线应用装置及其组装方法

(57) 摘要

本发明公开了一种通用串行总线应用装置及其组装方法,该通用串行总线应用装置包括一本体、一电路板、一接脚板以及多个第一导电接脚。多个第一导电接脚预先被包覆于接脚板中,且连接多个第一导电接脚的一第一端于电路板上,使第一导电接脚通过电路板的一第一表面而立体延伸。电路板被设置于本体内,且接脚板也与本体结合,使多个第一导电接脚部分曝露于本体。本发明的通用串行总线应用装置的组装方法,其可简化设置多个第一导电接脚于电路板上的过程。



1. 一种通用串行总线应用装置,用以插接于一母座连接插槽,该母座连接插槽包含多个连接接脚,该通用串行总线应用装置包括:

- 一本体;
- 一电路板,设置于该本体内;
- 一接脚板,设置于该本体上且曝露于该本体之外;

多个第一导电接脚,每一该第一导电接脚的第一端连接于该电路板并通过该电路板的第一表面而立体延伸至该接脚板,使该多个第一导电接脚部分曝露于该接脚板而与该母座连接插槽的该多个连接接脚接触;其中该接脚板与该电路板之间形成一空间;以及

多个电子元件,设置于该电路板的该第一表面上;其中该多个电子元件中的至少一电子元件被设置于该接脚板与该电路板之间形成的该空间内。

2. 如权利要求 1 所述的通用串行总线应用装置,还包括一外壳,套设于该本体上,使该外壳与该本体之间形成一插接空间。

3. 如权利要求 1 所述的通用串行总线应用装置,其中该本体包括:

一本体开口,设置于该本体的一底部上,使该电路板的一第二表面曝露于该本体开口;以及

一承载部,由该本体往该本体的一前端延伸而形成,且该承载部具有一承载部开孔,该承载部开孔用以容置该接脚板于其中且使该接脚板曝露于该承载部开孔之外。

4. 如权利要求 3 所述的通用串行总线应用装置,其中该本体还包括一卡勾部,设置于该承载部的一前端,用以支撑该电路板,而该卡勾部具有一斜面,用以引导该电路板伸入该本体内。

5. 如权利要求 1 所述的通用串行总线应用装置,其中每一该第一导电接脚的该第一端与一第二端中的至少一者以表面粘着技术或焊接技术而连接于该电路板的该第一表面。

6. 如权利要求 1 所述的通用串行总线应用装置,其中该多个第一导电接脚中的至少一第一导电接脚包括一第一固定区段、一第二固定区段、一第一延伸区段、一第二延伸区段以及一接触区段,该第一固定区段为每一该第一导电接脚的该第一端,且该第二固定区段为每一该第一导电接脚的一第二端,该第一延伸区段以及该第二延伸区段位于该电路板的该第一表面与该本体之间,且该接触区段的一第一表面曝露于该本体,该接触区段的该第一表面用以与该连接接脚接触,而该第一延伸区段以及该第二延伸区段分别与该接触区段之间形成一第一弯折结构以及一第二弯折结构,其中该接脚板包覆该第一延伸区段以及该第二延伸区段,而该接脚板部分包覆该接触区段。

7. 如权利要求 6 所述的通用串行总线应用装置,其中该电路板包括多个延伸导线,且每一该延伸导线对应一该第一导电接脚,每一该第一固定区段与每一该第二固定区段皆连接于该电路板且靠近于该电路板的一前端,而每一该延伸导线连接于所对应的该第一固定区段与该第二固定区段中的至少一者,并以朝向该电路板的一后端的方向延伸设置;其中,该延伸导线直接形成于该电路板。

8. 如权利要求 1 所述的通用串行总线应用装置,其中该多个第一导电接脚中的至少一第一导电接脚包括一固定区段、一第一延伸区段、一第二延伸区段、一接触区段以及一内弯区段,该固定区段为该至少一第一导电接脚的该第一端,该内弯区段为该至少一第一导电接脚的一第二端且部分曝露于该接脚板与该电路板之间的该空间内而不连接于该电路板,

该第一延伸区段以及该第二延伸区段位于该电路板的该第一表面与该本体之间,且该接触区段的一第一表面曝露于该本体,该接触区段的该第一表面用以与该连接接脚接触,该第一延伸区段以及该第二延伸区段分别与该接触区段之间形成一第一弯折结构以及一第二弯折结构,而该第二延伸区段与该内弯区段之间形成一第三弯折结构,其中该接脚板包覆该第一延伸区段以及该第二延伸区段,而该接脚板部分包覆该接触区段以及该内弯区段。

9. 如权利要求 8 所述的通用串行总线应用装置,其中该电路板包括多个延伸导线,且每一该延伸导线对应一该第一导电接脚,每一该固定区段连接于该电路板且靠近于该电路板的一前端,而每一该延伸导线连接于所对应的该固定区段,并以朝向该电路板的一后端的延伸设置;其中,该延伸导线直接形成于该电路板。

10. 如权利要求 1 所述的通用串行总线应用装置,还包括多个第二导电接脚,设置于该电路板的该第一表面上,用以与该母座连接插槽的多个另一连接接脚接触;其中该多个第一导电接脚构成一 USB 2.0 传输接口,而该多个第一导电接脚与该多个第二导电接脚共同构成一 USB 3.0 传输接口。

11. 如权利要求 1 所述的通用串行总线应用装置,还包括多个第三导电接脚,设置于该电路板的一第二表面上,用以与该连接插座的该多个连接接脚接触;其中该多个第三导电接脚构成一另一 USB 2.0 传输接口,使该通用串行总线应用装置具有一双面插接功能。

12. 如权利要求 1 所述的通用串行总线应用装置,其中该接脚板与该多个第一导电接脚通过一嵌入式射出成型技术而形成,使该接脚板部分包覆该多个第一导电接脚。

13. 一种通用串行总线应用装置的组装方法,该通用串行总线应用装置包括一本体以及一电路板,包括以下步骤:

提供一接脚板且该接脚板部分包覆多个第一导电接脚;

设置多个电子元件以及多个第一导电接脚于该电路板上;其中每一该第一导电接脚的一第一端连接于该电路板,且每一该第一导电接脚通过该电路板的一第一表面而立体延伸,使该接脚板与该电路板之间形成一空间;以及

设置该电路板于该本体内并结合该接脚板与该本体,使该多个第一导电接脚部分曝露于该本体。

14. 如权利要求 13 所述的通用串行总线应用装置的组装方法,其中设置每一该第一导电接脚的该第一端于该电路板上通过表面粘着技术或焊接技术而连接于该电路板的该第一表面。

15. 如权利要求 14 所述的通用串行总线应用装置的组装方法,其中该电路板包括多个延伸导线,且每一该延伸导线对应一该第一导电接脚,于设置多个电子元件以及多个第一导电接脚于该电路板上的步骤中,每一该第一导电接脚的该第一端连接于该电路板且靠近于该电路板的一前端,而每一该延伸导线连接于所对应的该第一端,并以朝向该电路板的一后端的延伸设置;其中,该延伸导线直接形成于该电路板。

16. 如权利要求 13 所述的通用串行总线应用装置的组装方法,其中该接脚板部分包覆该多个第一导电接脚通过一嵌入式射出成型技术而形成。

17. 如权利要求 13 所述的通用串行总线应用装置的组装方法,其中该本体包括一底部以及一承载部,且该承载部具有一承载部开孔,设置该电路板于该本体内的步骤包括:

插入该电路板于该本体的该底部,使该电路板的一第二端通过该底部而伸入该本体

内 ; 以及

翻转该电路板的一第一端, 使该电路板的该第一端通过该底部而位于该本体内, 且该接脚板伸入于该承载部开孔中而结合该接脚板与该本体, 使该多个第一导电接脚部分曝露于该本体。

18. 如权利要求 17 所述的通用串行总线应用装置的组装方法, 其中该本体包括一卡勾部且该卡勾部具有一斜面, 该翻转该电路板的该第一端的步骤包括: 使该电路板的该第一端与该卡勾部接触且该第一端沿着该卡勾部的该斜面翻转, 使该电路板的该第一端位于该本体内。

19. 如权利要求 13 所述的通用串行总线应用装置的组装方法, 其中该本体包括一底部、一承载部以及多个凸柱结构, 且该承载部具有一承载部开孔, 设置该电路板于该本体内的步骤包括:

插入该电路板于该本体的该底部, 且该接脚板伸入于该承载部开孔中而结合该接脚板与该本体, 使该多个第一导电接脚部分曝露于该本体 ; 以及

加热该多个凸柱结构, 使该多个凸柱结构产生热熔变形而形成多个卡勾结构, 以固定该电路板于该本体内。

20. 如权利要求 13 所述的通用串行总线应用装置的组装方法, 其中于设置该电路板于该本体内的后还包括: 套设一外壳于该本体上。

21. 如权利要求 13 所述的通用串行总线应用装置的组装方法, 其中设置该多个电子元件以及该多个第一导电接脚于该电路板上的步骤中还包括: 设置该多个电子元件的至少一电子元件于该接脚板与该电路板之间所形成的该空间内。

通用串行总线应用装置及其组装方法

技术领域

[0001] 本发明涉及一种传输接口应用装置,且尤其涉及通用串行总线应用装置及其组装方法。

背景技术

[0002] 由于通用串行总线 (Universal Serial Bus, USB) 传输接口具有可提供使用者在使用上便捷性、扩充性以及高传输速度等优点,因此其被广泛应用于各种电脑周边装置、信息家电产品 (Information Appliances, IA) 或 3C 消费性电子产品中,是现今人们工作和家庭生活中不可或缺的传输接口工具。当然,具有通用串行总线传输接口的通用串行总线装置也广泛地应用于随身碟、MP3 播放器等存储存储装置以及无线接收器领域中。

[0003] 无线接收器被广泛地使用于电脑周边装置,例如鼠标,键盘等,用以接收无线周边装置所发出的信号。目前所使用的无线接收器大多通过通用串行总线传输接口而连接于电脑。而无线周边装置内部设置有发射器,用来将使用者操作无线周边装置所产生的指令以无线信号形式发送至连接于电脑的接收器,再将该指令传输至电脑,无线周边装置因此而得以运作。

[0004] 接下来说明通用串行总线装置的结构,以传统的接收器为例说明。请同时参阅图 1 以及图 2,图 1 为现有接收器的外观结构示意图,图 2 为现有接收器的内部结构示意图。现有接收器 1 包括一电路板 10、一本体 11 以及一金属外壳 12。本体 11 具有一承载板 111,电路板 10 设置于本体 11 内且电路板的一前端 101 显露于本体 11 之外,且电路板 10 的前端 101 设置于承载板 111 上。电路板 10 的前端 101 上设置有多个导电接脚 1011、1012、1013 以及 1014,且导电接脚 1011、1012、1013 以及 1014 分别为一 VCC 电源线路、一 GND 电源线路、一 D+ 数据传输线路以及一 D- 数据传输线路,其中 D+ 数据传输线路以及 D- 数据传输线路用以进行数据的传输,而 VCC 电源线路以及 GND 电源线路则用以接受来自一母座连接插槽 2 (请参照图 3) 或由一电源供应器所提供的工作电流。

[0005] 金属外壳 12 以环绕方式包覆其电路板 10 的前端 101,用以保护电路板 10,且电路板 10 的前端 101 与金属外壳 12 之间形成一插接空间 112,并使多个导电接脚 1011、1012、1013 以及 1014 显露于插接空间 112。而插接空间 112 用以提供一空间使现有接收器 1 插接于母座连接插槽 2 中,同时,电路板 10 上的多个导电接脚 1011、1012、1013 以及 1014 与母座连接插槽 2 的多个连接接脚 21 连接,如图 3 所示。

[0006] 图 2 中,设置于本体 11 内部的电路板 10 还包括一控制电路 102 以及一存储元件 103。存储元件 103 用以储存数据,而控制电路 102 的两端分别连接于存储元件 103 以及多个导电接脚 1011、1012、1013 以及 1014,并作为两者之间数据传输或储存的控制装置。

[0007] 现有接收器 1 的本体 11 扣除金属外壳 12 的部分被定义为握持部,其用处为供使用者握持现有接收器 1,由图 1 可知,现有接收器 1 的握持部的长度为 L1,而握持部的长度是根据本体 11 内部的电路板 10 上的各种电子元件的设置而决定。一般而言,现有接收器 1 被收纳于无线鼠标内部,而现有接收器 1 具有一定长度的握持部,使得无线鼠标为了容置

现有接收器 1 而必须具有一定程度的体积,故无法满足使用者对于无线鼠标在体积轻薄化上的要求。除了接收器之外,应用于其他领域的通用串行总线装置的薄型化也受到使用者的重视。因此,需要一种具有较小体积的通用串行总线应用装置。

[0008] 此外,现有接收器 1 于组装方法上也存在着需要改善之处。请再次参阅图 2,首先,通过焊接技术分别将多个导电接脚 1011、1012、1013 以及 1014 连接于电路板 10 的前端 101 上,再设置控制电路 102 以及存储元件 103 于电路板 10 上。接下来放置电路板 10 于本体 11 内,最后,套设金属外壳 12 于电路板 10 的前端 101。于设置多个导电接脚 1011、1012、1013 以及 1014 于电路板 10 的过程中,每一导电接脚必须准确地被焊接电路板 10 上,使多个导电接脚 1011、1012、1013 以及 1014 的所在位置对应于母座连接插槽 2 的多个连接接脚 21,以避免现有接收器 1 连接于母座连接插槽 2 时发生多个导电接脚 1011、1012、1013 以及 1014 无法对准多个连接接脚 21 的情形。因此,需要一种组装容易的通用串行总线装置的组装方法。

发明内容

[0009] 为解决现有技术中的上述问题,本发明的目的在于提供一种具有较小体积的通用串行总线应用装置。

[0010] 本发明的另一目的在于提供一种组装容易的通用串行总线应用装置的组装方法。

[0011] 于一较佳实施例中,本发明提供一种通用串行总线应用装置,用以插接于一母座连接插槽,该母座连接插槽包含多个连接接脚,该通用串行总线应用装置包括:

[0012] 一本体;

[0013] 一电路板,设置于该本体内;

[0014] 一接脚板,设置于该本体上且曝露于该本体之外;

[0015] 多个第一导电接脚,每一该第一导电接脚的一第一端连接于该电路板并通过该电路板的一第一表面而立体延伸至该接脚板,使该多个第一导电接脚部分曝露于该接脚板而与该母座连接插槽的该多个连接接脚接触;其中该接脚板与该电路板之间形成一空间;以及

[0016] 多个电子元件,设置于该电路板的该第一表面上。

[0017] 于一较佳实施例中,本发明通用串行总线应用装置还包括一外壳,套设于该本体上,使该外壳与该本体之间形成一插接空间。

[0018] 于一较佳实施例中,该多个电子元件中的至少一电子元件被设置于该接脚板与该电路板之间形成的该空间内。

[0019] 于一较佳实施例中,该本体包括:

[0020] 一本体开口,设置于该本体的一底部上,使该电路板的一第二表面曝露于该本体开口;以及

[0021] 一承载部,由该本体往该本体的一前端延伸而形成,且该承载部具有一承载部开孔,该承载部开孔用以容置该接脚板于其中且使该接脚板曝露于该承载部开孔之外。

[0022] 于一较佳实施例中,该本体还包括一卡勾部,设置于该承载部的一前端,用以支撑该电路板,而该卡勾部具有一斜面,用以引导该电路板伸入该本体内。

[0023] 于一较佳实施例中,该多个电子元件中的至少一电子元件设置于该多个第一导电

接脚的至少一第一导电接脚的一第二端上,且该第二端部分曝露于该接脚板与该电路板之间的该空间内。

[0024] 于一较佳实施例中,至少一该第一导电接脚包括一延伸结构,自该第一导电接脚的一第二端伸出,用以设置该多个电子元件中的至少一电子元件于其上。

[0025] 于一较佳实施例中,每一该第一导电接脚的该第一端与一第二端中的至少一者以表面粘着技术或焊接技术而连接于该电路板的该第一表面。

[0026] 于一较佳实施例中,该多个第一导电接脚中的至少一第一导电接脚包括一第一固定区段、一第二固定区段、一第一延伸区段、一第二延伸区段以及一接触区段,该第一固定区段为每一该第一导电接脚的该第一端,且该第二固定区段为每一该第一导电接脚的一第二端,该第一延伸区段以及该第二延伸区段位于该电路板的该第一表面与该本体之间,且该接触区段的一第一表面曝露于该本体,该接触区段的该第一表面用以与该连接接脚接触,而该第一延伸区段以及该第二延伸区段分别与该接触区段之间形成一第一弯折结构以及一第二弯折结构,其中该接脚板包覆该第一延伸区段以及该第二延伸区段,而该接脚板部分包覆该接触区段。

[0027] 于一较佳实施例中,该电路板包括多个延伸导线,且每一该延伸导线对应一该第一导电接脚,每一该第一固定区段与每一该第二固定区段皆连接于该电路板且靠近于该电路板的一前端,而每一该延伸导线连接于所对应的该第一固定区段与该第二固定区段中的至少一者,并以朝向该电路板的一后端的的方向延伸设置;其中,该延伸导线直接形成于该电路板。

[0028] 于一较佳实施例中,该多个第一导电接脚中的至少一第一导电接脚包括一固定区段、一第一延伸区段、一第二延伸区段、一接触区段以及一内弯区段,该固定区段为该至少一第一导电接脚的该第一端,该内弯区段为该至少一第一导电接脚的一第二端且部分曝露于该接脚板与该电路板之间的该空间内而不连接于该电路板,该第一延伸区段以及该第二延伸区段位于该电路板的该第一表面与该本体之间,且该接触区段的一第一表面曝露于该本体,该接触区段的该第一表面用以与该连接接脚接触,该第一延伸区段以及该第二延伸区段分别与该接触区段之间形成一第一弯折结构以及一第二弯折结构,而该第二延伸区段与该内弯区段之间形成一第三弯折结构,其中该接脚板包覆该第一延伸区段以及该第二延伸区段,而该接脚板部分包覆该接触区段以及该内弯区段。

[0029] 于一较佳实施例中,该电路板包括多个延伸导线,且每一该延伸导线对应一该第一导电接脚,每一该固定区段连接于该电路板且靠近于该电路板的一前端,而每一该延伸导线连接于所对应的该固定区段,并以朝向该电路板的一后端的的方向延伸设置;其中,该延伸导线直接形成于该电路板。

[0030] 于一较佳实施例中,本发明通用串行总线应用装置还包括多个第二导电接脚,设置于该电路板的该第一表面上,用以与该母座连接插槽的多个另一连接接脚接触;其中该多个第一导电接脚构成一 USB 2.0 传输接口,而该多个第一导电接脚与该多个第二导电接脚共同构成一 USB 3.0 传输接口。

[0031] 于一较佳实施例中,本发明通用串行总线应用装置还包括多个第三导电接脚,设置于该电路板的一第二表面上,用以与该连接插座的该多个连接接脚接触;其中该多个第三导电接脚构成一另一 USB 2.0 传输接口,使该通用串行总线应用装置具有一双面插接功

能。

[0032] 于一较佳实施例中,该接脚板与该多个第一导电接脚通过一嵌入式射出成型技术而形成,使该接脚板部分包覆该多个第一导电接脚。

[0033] 于一较佳实施例中,本发明还提供一种通用串行总线应用装置的组装方法,该通用串行总线应用装置包括一本体以及一电路板,包括以下步骤:

[0034] 提供一接脚板且该接脚板部分包覆多个第一导电接脚;

[0035] 设置多个电子元件以及多个第一导电接脚于该电路板上;其中每一该第一导电接脚的第一端连接于该电路板,且每一该第一导电接脚通过该电路板的第一表面而立体延伸,使该接脚板与该电路板之间形成一空间;以及

[0036] 设置该电路板于该本体内并结合该接脚板与该本体,使该多个第一导电接脚部分曝露于该本体。

[0037] 于一较佳实施例中,设置每一该第一导电接脚的第一端于该电路板上系通过表面粘着技术或焊接技术而连接于该电路板的该第一表面。

[0038] 于一较佳实施例中,该电路板包括多个延伸导线,且每一该延伸导线对应一该第一导电接脚,于设置多个电子元件以及多个第一导电接脚于该电路板上的步骤中,每一该第一导电接脚的第一端连接于该电路板且靠近于该电路板的一前端,而每一该延伸导线连接于所对应的该第一端,并以朝向该电路板的一后端的方向延伸设置;其中,该延伸导线直接形成于该电路板。

[0039] 于一较佳实施例中,该接脚板部分包覆该多个第一导电接脚系通过一嵌入式射出成型技术而形成。

[0040] 于一较佳实施例中,该本体包括一底部以及一承载部,且该承载部具有一承载部开孔,设置该电路板于该本体内的步骤包括:

[0041] 插入该电路板于该本体的该底部,使该电路板的一第二端通过该底部而伸入该本体内;以及

[0042] 翻转该电路板的第一端,使该电路板的该第一端通过该底部而位于该本体内,且该接脚板伸入于该承载部开孔中而结合该接脚板与该本体,使该多个第一导电接脚部分曝露于该本体。

[0043] 于一较佳实施例中,该本体包括一卡勾部且该卡勾部具有一斜面,该翻转该电路板的该第一端的步骤包括:使该电路板的该第一端与该卡勾部接触且该第一端沿着该卡勾部的该斜面翻转,使该电路板的该第一端位于该本体内。

[0044] 于一较佳实施例中,中该本体包括一底部、一承载部以及多个凸柱结构,且该承载部具有一承载部开孔,设置该电路板于该本体内的步骤包括:

[0045] 插入该电路板于该本体的该底部,且该接脚板伸入于该承载部开孔中而结合该接脚板与该本体,使该多个第一导电接脚部分曝露于该本体;以及

[0046] 加热该多个凸柱结构,使该多个凸柱结构产生热熔变形而形成多个卡勾结构,以固定该电路板于该本体内。

[0047] 于一较佳实施例中,于设置该电路板于该本体内的后还包括:套设一外壳于该本体上。

[0048] 于一较佳实施例中,于设置该多个电子元件以及该多个第一导电接脚于该电路板

上的步骤中还包括：设置该多个电子元件的至少一电子元件于该接脚板与该电路板之间所形成的该空间内。

[0049] 于一较佳实施例中，于提供该接脚板且该接脚板部分包覆该多个第一导电接脚之后还包括：设置该多个电子元件的至少一电子元件于该多个第一导电接脚的至少一第一导电接脚的一第二端。

[0050] 于一较佳实施例中，于提供该接脚板且该接脚板部分包覆该多个第一导电接脚之后还包括：设置该多个电子元件的至少一电子元件于该多个第一导电接脚的至少一第一导电接脚的一第二端的一邻近处上。

附图说明

[0051] 图 1 为现有接收器的外观结构示意图。

[0052] 图 2 为现有接收器的内部结构示意图。

[0053] 图 3 为现有接收器的连接插槽的结构示意图。

[0054] 图 4 为本发明通用串行总线应用装置于第一较佳实施例中的结构爆炸示意图。

[0055] 图 5 为本发明通用串行总线应用装置于第一较佳实施例中的外观结构示意图。

[0056] 图 6 为本发明通用串行总线应用装置于第一较佳实施例中的结构剖面示意图。

[0057] 图 7 为本发明通用串行总线应用装置的组装方法于第一较佳实施例中的方块流程图。

[0058] 图 8A ~ 图 8D 为本发明通用串行总线应用装置于第一较佳实施例中被组装的结构侧视图。

[0059] 图 9 为本发明通用串行总线应用装置于第二较佳实施例中的另一视角的结构爆炸示意图。

[0060] 图 10 为本发明通用串行总线应用装置于第二较佳实施例中的外观结构示意图。

[0061] 图 11 为本发明通用串行总线应用装置于第二较佳实施例中的结构剖面示意图。

[0062] 图 12 为本发明通用串行总线应用装置的组装方法于第二较佳实施例中的方块流程图。

[0063] 图 13A ~ 图 13C 为本发明通用串行总线应用装置于第二较佳实施例中被组装的结构侧视图。

[0064] 图 14 为本发明通用串行总线应用装置于第三较佳实施例中的另一视角的结构爆炸示意图。

[0065] 图 15 为本发明通用串行总线应用装置于第三较佳实施例中的结构剖面示意图。

[0066] 图 16 为本发明通用串行总线应用装置的组装方法于第三较佳实施例中的方块流程图。

[0067] 其中，附图标记说明如下：

[0068] 1：接收器

[0069] 2：母座连接插槽

[0070] 3、4、5：通用串行总线应用装置

[0071] 10、31、41、51：电路板

[0072] 11、30、40、50：本体

- [0073] 12 :金属外壳
- [0074] 21 :连接接脚
- [0075] 32、42、52、1011、1012、1013、1014 :第一导电接脚
- [0076] 33、43、53 :电子元件
- [0077] 34、44、54 :接脚板
- [0078] 35 :外壳
- [0079] 36、46、56 :空间
- [0080] 37、112 :插接空间
- [0081] 45 :第三导电接脚
- [0082] 55 :第二导电接脚
- [0083] 101 :电路板的前端
- [0084] 102 :控制电路
- [0085] 103 :存储元件
- [0086] 111 :承载板
- [0087] 301、401、501 :本体开口
- [0088] 302、402、502 :承载部
- [0089] 303、403 :本体的前端
- [0090] 304、404 :本体的底部
- [0091] 305 :卡勾部
- [0092] 311、411、511 :电路板的第一表面
- [0093] 311、412 :电路板的第二表面
- [0094] 313、413 :电路板的第一端
- [0095] 314 :电路板的第二端
- [0096] 315、414 :延伸导线
- [0097] 321、421、521 :第一导电接脚的第一端 (第一固定区段)
- [0098] 322、422、522 :第一导电接脚的第二端 (第二固定区段、内弯区段)
- [0099] 323、423、523 :第一延伸区段
- [0100] 324、424、524 :第二延伸区段
- [0101] 325、425、525 :接触区段
- [0102] 326、426 :第一弯折结构
- [0103] 327、427 :第二弯折结构
- [0104] 405、505 :凸柱结构 (卡勾结构)
- [0105] 415 :缺口
- [0106] 428 :第三弯折结构
- [0107] 3021、4021、5021 :承载部开孔
- [0108] 3051 :斜面
- [0109] 3251、4251 :接触区段的第一表面
- [0110] 3252 :接触区段的第二表面
- [0111] 5022 :开孔

[0112] 5221 :延伸结构 (第一导电接脚的第二端的邻近处)

[0113] L1、L2 :长度

[0114] S1 ~ S4、S1' ~ S4'、S1* ~ S4*、S3-1、S3-2、S4-1'、S4-2' :步骤

具体实施方式

[0115] 本发明提供一种通用串行总线应用装置。请参阅图 4,其为本发明通用串行总线应用装置于第一较佳实施例中的结构爆炸示意图。通用串行总线应用装置 3 包括一本体 30、一电路板 31、多个第一导电接脚 32、多个电子元件 33、一接脚板 34 以及一外壳 35。本体 30 包括一本体开口 301、一承载部 302 以及一卡勾部 305,本体开口 301 设置于本体 30 的一底部 304 上,使电路板 31 的一第二表面 312 曝露于本体开口 301,而承载部 302 由本体 30 往本体 30 的一前端 303 延伸而形成,且承载部 302 具有一承载部开孔 3021。卡勾部 305 设置于承载部 302 的一前端 3022,且卡勾部 305 具有一斜面 3051。电路板 31 包括多个延伸导线 315,每一延伸导线 315 对应一个第一导电接脚 32,且每一延伸导线 315 位于电路板 31 的第一表面 311 上,并以朝向电路板 31 的第二端 314 的方向延伸设置,其中多个延伸导线 315 直接形成于电路板 31 的第一表面 311。于本较佳实施例中,电路板 31 的第一表面 311 为其上表面,且电路板 31 的第二表面 312 为其下表面,而电路板 31 的第二端 314 则为其后端。

[0116] 多个电子元件 33 设置于电路板 31 的第一表面 311,而接脚板 34 具有多个接脚板开孔 341,其对应于多个第一导电接脚 32,每一第一导电接脚 32 被接脚板 34 部分包覆并通过相对应的接脚板开孔 341 而部分曝露于接脚板 34 之外。每一第一导电接脚 32 中,每一第一导电接脚 32 的第一端 321 连接于电路板 31 并通过电路板 31 的第一表面 311 而立体延伸至接脚板 34,也即往电路板 31 的上方延伸,且每一第一导电接脚 32 的第二端 322 也连接于电路板 31,使每一第一导电接脚 32 跨过电路板 31 上的多个电子元件 33 中的至少一电子元件 33,也即部分包覆每一第一导电接脚 32 的接脚板 34 与电路板 31 之间形成一空间 36 (请参照图 6),使得多个电子元件 33 中的至少一电子元件 33 可设置于该空间 36 内。于本较佳实施例中,接脚板 34 部分包覆多个第一导电接脚 32 将多个第一导电接脚 32 放置于一模具槽内,并通过一嵌入式射出成型技术而形成,且第一导电接脚 32 的第一端 321 以及第一导电接脚 32 的第二端 322 未被包覆而显露于外,其中第一导电接脚 32 的第一端 321 为第一导电接脚 32 的前端,第一导电接脚 32 的第二端 322 则为第一导电接脚 32 的后端。

[0117] 而外壳 35 用以保护电路板 31,于本较佳实施例中,外壳 35 采用金属材质而制成。于其他较佳实施例中,外壳也可采用塑胶材质而制成。

[0118] 关于上述各元件结合的情况请同时参阅图 5 以及图 6,图 5 为本发明通用串行总线应用装置于第一较佳实施例中的外观结构示意图,且图 6 为本发明通用串行总线应用装置于第一较佳实施例中的结构剖面示意图。电路板 31 被设置于本体 30 内,且接脚板 34 伸入承载部开孔 3021 中而结合接脚板 34 与本体 30,使接脚板 34 曝露于承载部开孔 3021 之外,以此被接脚板 34 部分包覆的多个第一导电接脚 32 得以部分曝露于本体 30 之外。外壳 35 套设于本体 30 上,使外壳 35 与本体 30 之间形成一插接空间 37,而插接空间 37 用以使通用串行总线应用装置 3 插接于母座连接插槽 2 (请参照图 3) 中,并使曝露出的多个第一导电接脚 32 与连接插槽 2 的多个连接接脚 21 (请参照图 3) 接触。

[0119] 图6中,本体30的卡勾部305设置于承载部302的前端3022,用以支撑电路板31而避免电路板31由本体30的底部304脱出。而卡勾部305的斜面3051,用以引导电路板31由本体30的底部304伸入本体30内。

[0120] 于本较佳实施例中,每一第一导电接脚32被定义为一第一固定区段321(也即其第一端)、一第二固定区段322(也即其第二端)、一第一延伸区段323、一第二延伸区段324以及一接触区段325。第一固定区段321以及第二固定区段322皆曝露于接脚板34之外并通过表面粘着技术(Surface Mounted Technology, SMT)而连接于电路板31,且第一固定区段321以及第二固定区段322靠近于电路板31的一第一端313,其中电路板31的第一端313为其前端。第一延伸区段323以及第二延伸区段324被接脚板34包覆且位于电路板31的第一表面311与本体30之间,且接触区段325被部分包覆于接脚板34中,也即接触区段325的一第一表面3251通过相对应的接脚板开孔341而曝露于本体30的开孔3021,且接触区段325的一第二表面3252则被接脚板34包覆于其中。其中,第一延伸区段323以及第二延伸区段324分别与接触区段325之间形成一第一弯折结构326以及一第二弯折结构327,且第一弯折结构326以及第二弯折结构327以接近垂直或等于垂直的角度连接于接触区段325。综言之,多个第一导电接脚32构成一USB 2.0传输接口,也就是说,多个第一导电接脚32作为公插头接触部,与其连接的母座连接插槽2的多个连接接脚21也为USB 2.0传输接口而得以传输数据。

[0121] 需特别说明的是,于本较佳实施例中,每一第一导电接脚32的第一端321通过表面粘着技术而连接于电路板31并通过电路板31的第一表面311而往接脚板34延伸,且每一第一导电接脚32的第一端321连接于相对应的延伸导线315。而每一第一导电接脚32的第二端322也通过表面粘着技术而连接于电路板31。而于其他较佳实施例中,每一第一导电接脚32的第一端321以及第二端322中的至少一者则可采用焊接技术而连接于电路板31的第一表面311。

[0122] 接下来请同时参阅图7以及图8A~图8D,图7为本发明通用串行总线应用装置的组装方法于第一较佳实施例中的方块流程图,而图8A~图8D为本发明通用串行总线应用装置于第一较佳实施例中被组装的结构侧视图。通用串行总线应用装置3的组装方法包括:步骤S1:提供一接脚板34且接脚板34部分包覆多个第一导电接脚32,如图4所示、步骤S2:设置多个电子元件33以及多个第一导电接脚32于电路板31上,其中每一第一导电接脚32的一第一端321连接于电路板31,且每一第一导电接脚32通过电路板31的一第一表面311而立体延伸,使接脚板34与电路板31之间形成一空间36,如图8A所示、步骤S3:设置电路板31于本体30内并结合接脚板34与本体30,使多个第一导电接脚32部分曝露于本体30、以及步骤S4:套设一外壳35于本体30上,如图8D所示。步骤S3还包括步骤S3-1:插入电路板31于本体30的底部304,使电路板31的一第二端314通过底部304而伸入本体30内,如图8B所示、以及步骤S3-2:翻转电路板31的一第一端313,使电路板31的第一端313通过底部304而位于本体30内,且接脚板34伸入于承载部开孔3021中而结合接脚板34与本体30,使多个第一导电接脚32部分曝露于本体30。

[0123] 步骤S1中,接脚板34与多个第一导电接脚32间的结合通过一嵌入式射出成型技术而形成,使接脚板34部分包覆多个第一导电接脚32。步骤S2中,设置多个第一导电接脚32的第一端321于电路板31上通过表面粘着技术而连接于电路板31的第一表面311,且多

个电子元件 33 也通过表面粘着技术而连接于电路板 31 的第一表面 311, 其中, 多个电子元件 33 中的至少一电子元件 33 被设置于接脚板 34 与电路板 31 的第一表面 311 之间形成的空间 36 内。而步骤 S3-2 中, 电路板 31 的第一端 313 与卡勾部 305 接触且其第一端 313 沿着卡勾部 305 的斜面 3051 翻转, 使电路板 31 的第一端 313 位于本体 30 内, 如图 8C 所示。

[0124] 需特别说明的有三, 第一, 通过于多个第一导电接脚 32 设置第一延伸区段 323 以及第二延伸区段 324 而升高多个第一导电接脚 32 的高度, 使多个第一导电接脚 32 形成一立体结构。因此部分包覆多个第一导电接脚 32 的接脚板 34 与电路板 31 之间形成空间 36, 且该空间 36 可设置多个电子元件 33 或容纳其他结构, 由此, 电路板 31 的第一端 313 (也即前端) 可使用的面积可增加, 使电路板 31 的第二端 314 (也即后端) 需要被使用的面积缩小, 而可裁切其第二端 314 以缩短电路板 31 的长度, 故通用串行总线应用装置 3 的握持部的长度可缩短, 且其长度为 L_2 (请参照图 5), 因此通用串行总线应用装置 3 的体积也得以缩小。

[0125] 第二, 由图 4 可知, 虽然多个第一导电接脚 32 不与电子元件 33 接触而可避免电性干扰, 但本发明并非限制第一导电接脚 32 不与电子元件 33 接触, 其也可根据不同需求而设计为第一导电接脚与电子元件接触, 例如必须配置第一导电接脚接地时, 可连接第一导电接脚与电子元件而使其第一导电接脚接地。通过第一导电接脚的结构, 本发明通用串行总线应用装置可提升其电路配置的灵活度。第三, 于本较佳实施例中, 多个延伸导线 315 曝露于电路板 31 的第一表面 311。而于其他较佳实施例中, 多个延伸导线也可设置于电路板内, 且多个延伸导线设置于电路板内的设置方式尤其可应用于多层式电路板的结构中。

[0126] 再者, 本发明还提供一第二较佳实施例。请参阅图 9, 其为本发明通用串行总线应用装置于第二较佳实施例中的另一视角的结构爆炸示意图。通用串行总线应用装置 4 包括一本体 40、一电路板 41、多个第一导电接脚 42、多个电子元件 43、一接脚板 44 以及多个第三导电接脚 45。本体 40 包括一本体开口 401、一承载部 402 以及一多个凸柱结构 405, 本体开口 401 设置于本体 40 的一底部 404 上, 使电路板 41 的一第二表面 412 曝露于本体开口 401, 而承载部 402 由本体 40 往本体 40 的一前端 403 延伸而形成, 且承载部 402 具有一承载部开孔 4021。多个凸柱结构 405 设置于本体 40 的一底部 404 的两侧, 且电路板 41 具有多个缺口 415, 多个缺口 415 对应于多个凸柱结构 405, 使电路板 41 可通过多个缺口 415 以及多个凸柱结构 405 而直接由本体 40 的底部 404 进入本体 40 内。

[0127] 当电路板 41 位于本体 40 内时, 通过对多个凸柱结构 405 加热, 使每一凸柱结构 405 产生热熔变形而形成卡勾结构 405, 且多个卡勾结构由电路板 41 的下方勾住电路板 41 而固定电路板 41 于本体 40 内, 如图 13C 所示。至于电路板 41 上的多个延伸导线 414 (请参照图 11) 与第一较佳实施例相同, 而不再赘述。

[0128] 接下来说明上述各元件结合的情形。请同时参阅图 10 以及图 11, 图 10 为本发明通用串行总线应用装置于第二较佳实施例中的外观结构示意图, 且图 11 为本发明通用串行总线应用装置于第二较佳实施例中的结构剖面示意图。电路板 41 被设置于本体 40 内, 且接脚板 44 伸入承载部开孔 4021 中而结合接脚板 44 与本体 40, 使接脚板 44 曝露于承载部开孔 4021 之外, 由此被接脚板 44 部分包覆的多个第一导电接脚 42 得以部分曝露于本体 40 之外。由于本体 40 上并未套设外壳, 使部分曝露于本体 40 的多个第一导电接脚 42 得以于串行总线应用装置 4 插接于母座连接插槽 2 (请参照图 3) 中时与连接插槽 2 的多个连接

接脚 21(请参照图 3)接触,也就是说,通用串行总线应用装置 4 为一薄型通用串行总线应用装置。

[0129] 于本较佳实施例中,通用串行总线应用装置 4 的每一第一导电接脚 42 被定义为一第一固定区段 421(也即其第一端)、一内弯区段 422(也即其第二端)、一第一延伸区段 423、一第二延伸区段 424 以及一接触区段 425。第一固定区段 421 通过焊接技术而连接于电路板 41 的第一表面 411 连接于电路板 41 的第一表面 411 且靠近于电路板 41 的第一端 413,而第一延伸区段 423 以及第二延伸区段 424 位于电路板 41 的第一表面 411 与接脚板 44 之间。接触区段 425 的第一表面 4251 曝露于本体 40,使接触区段 425 的第一表面 4251 得以与母座连接插槽 2 的连接接脚 21(请参照图 3)接触,且第一延伸区段 423 以及第二延伸区段 424 分别与接触区段 425 之间形成一第一弯折结构 426 以及一第二弯折结构 427,其中第一弯折结构 426 以及第二弯折结构 427 以接近垂直或等于垂直的角度连接于接触区段 425。而内弯区段 422 由第二延伸区段 424 延伸而形成,且不连接于电路板 41,此外,内弯区段 422 部分曝露于接脚板 44 与电路板 41 间的一空间 46 内,使多个电子元件 44 中的至少一电子元件 44 得以设置于内弯区段 422(也即第一导电接脚 42 的第二端 422)上,其中第二延伸区段 424 与内弯区段 422 之间形成一第三弯折结构 428。由图 12 可知,接脚板 44 包覆第一延伸区段 423 以及第二延伸区段 424,而接脚板 44 部分包覆接触区段 425 以及内弯区段 422。

[0130] 图 11 中,通用串行总线应用装置 4 还包括多个第三导电接脚 45,多个第三导电接脚 45 设置于电路板 41 的第二表面 412 上,多个第三导电接脚 45 用以与母座连接插槽 2 的多个连接接脚 21(请参照图 3)接触,使多个第三导电接脚 45 构成一另一 USB 2.0 传输接口,而得以令多个第一导电接脚 42 或多个第三导电接脚 45 皆可与多个连接接脚 21 接触以传输数据,也即通用串行总线应用装置 4 具有一双面插接功能。至于其他结构与第一较佳实施例相同而不再多加说明。

[0131] 而本较佳实施例的通用串行总线应用装置的组装方法与第一较佳实施例不同。请同时参阅图 12 以及图 13A~图 13C,图 12 为本发明通用串行总线应用装置的组装方法于第二较佳实施例中的方块流程图,而图 13A~图 13C 为本发明通用串行总线应用装置于第二较佳实施例中被组装的结构示意图。通用串行总线应用装置 4 的组装方法包括:步骤 S1':提供一接脚板 44 且接脚板 44 部分包覆多个第一导电接脚 42、步骤 S2':设置多个电子元件 43 的至少一电子元件 43 于多个第一导电接脚 42 的至少一第一导电接脚 42 的第二端 422、步骤 S3':设置多个电子元件 43 以及多个第一导电接脚 42 于电路板 41 上,其中每一第一导电接脚 42 的第一端 421 连接于电路板 41,且每一第一导电接脚 42 通过电路板 41 的第一表面 411 而立体延伸,使接脚板 44 与电路板 41 之间形成一空间 46、以及步骤 S4':设置电路板 41 于本体 40 内并结合接脚板 44 与本体 40,使多个第一导电接脚 42 部分曝露于本体 40。

[0132] 步骤 S4' 还包括步骤 S4-1':插入该电路板 41 于本体 40 的底部 404,且接脚板 44 伸入于一承载部开孔 4021 中而结合接脚板 44 与本体 40,使多个第一导电接脚 42 部分曝露于本体 40、以及步骤 S4-2':加热多个凸柱结构 405,使多个凸柱结构 405 产生热熔变形而形成多个卡勾结构 405,以卡合电路板 41 的多个缺口 415 而固定电路板 41 于本体 40 内。

[0133] 此外,本发明还提供一第三较佳实施例。请参阅图 14 以及图 15,图 14 为本发明通

用串行总线应用装置于第三较佳实施例中的结构爆炸示意图,且图 15 为本发明通用串行总线应用装置于第三较佳实施例中的结构剖面示意图。通用串行总线应用装置 5 包括一本体 50、一电路板 51、多个第一导电接脚 52、多个电子元件 53、一接脚板 54 以及多个第二导电接脚 55。本体 50 包括一本体开口 501、一承载部 502 以及多个凸柱结构 505,且承载部 502 包括一承载部开孔 5021 以及多个开孔 5022。而每一第一导电接脚 52 被定义为一第一固定区段 521(也即其第一端)、一内弯区段 522(也即其第二端)、一第一延伸区段 523、一第二延伸区段 524 以及一接触区段 525,本较佳实施例的通用串行总线应用装置 5 与第二较佳实施例的通用串行总线应用装置 4 的结构大致上相同,而不再多加说明。

[0134] 关于本较佳实施例与第二较佳实施例的不同之处有三,第一,本较佳实施例的通用串行总线应用装置 5 的多个第一导电接脚 52 中的至少一第一导电接脚 52 还包括一延伸结构 5221,其自第一导电接脚 52 的内弯区段 522(也即其第二端)伸出而,用以设置多个电子元件 53 中的至少一电子元件 53 于其上,也就是说,延伸结构 5221 由内弯区段 522 往一侧边延伸而形成,使得设置于延伸结构 5221 上的电子元件 53 不位于内弯区段 522 的正下方。因此,接脚板 54 与电路板 50 所形成的一空间 56 内可设置电子元件 53,且第一导电接脚 52 上的延伸结构 5221 也可设置电子元件 53,使电子元件 53 的可设置位置增加而可进一步地缩短电路板 51 的长度,也即缩小通用串行总线应用装置 5 的体积。

[0135] 第二,本较佳实施例的通用串行总线应用装置 5 的本体 50 还包括多个开孔 5022,且多个开孔 5022 相邻于承载部开孔 5021,用以相对应地被多个第二导电接脚 55 穿过,使每一第二导电接脚 55 部分曝露于所对应的开孔 5022。其中多个第一导电接脚 52 构成一 USB 2.0 传输接口,而多个第一导电接脚 52 与多个第二导电接脚 55 共同构成一 USB 3.0 传输接口。

[0136] 第三,本较佳实施例的通用串行总线应用装置 5 的组装方法包括步骤 S1*:提供一接脚板 54 且接脚板 54 部分包覆多个第一导电接脚 52、步骤 S2*:设置多个电子元件 53 的至少一电子元件 53 于多个第一导电接脚 52 的至少一第一导电接脚 52 的一第二端 522 的一邻近处 5221 上、步骤 S3*:设置多个电子元件 53 以及多个第一导电接脚 52 于电路板 51 上,其中每一第一导电接脚 52 的一第一端 521 连接于电路板 51,且每一第一导电接脚 52 通过电路板 51 的一第一表面 511 而立体延伸,使接脚板 54 与电路板 51 之间形成一空间 56、以及步骤 S4*:设置电路板 51 于本体 50 内并结合接脚板 54 与本体 50,使多个第一导电接脚 52 部分曝露于本体 50,如图 15 所示。

[0137] 综言之,本较佳实施例的通用串行总线应用装置 5 的组装方法与第二较佳实施例中的通用串行总线应用装置 4 的组装方法大致上相同,其不同的处仅在于第二较佳实施例中的步骤 S2' 以步骤 S2*来取代,而其第二端 522 的邻近处 5221 即为由内弯区段 522 往一侧边延伸而形成的延伸结构 5221。

[0138] 根据上述各较佳实施例可知,本发明通用串行总线应用装置的多个第一导电接脚被弯折,使多个第一导电接脚形成一立体结构,因此电路板与多个第一导电接脚之间形成一空间而得以设置多个电子元件或作为其他用途。另外,本发明通用串行总线应用装置的电子元件也可设置于第一导电接脚中被往内弯折的部分,也即内弯区段。或者,内弯区段也延伸出一延伸结构,使得电子元件可设置于其延伸结构上。藉此,本发明通用串行总线应用装置可将原本设置于电路板的后端的多个电子元件移动至多个第一导电接脚与电路板之

间的空间内、内弯区段上以及延伸结构中的至少一者上,使得电路板后端不被使用而可被省略,因此可缩短现有电路板的长度,进而缩小接收器的体积。

[0139] 此外,为了简化多个第一导电接脚的组装过程,本发明通用串行总线应用装置的组装方法预先设置多个第一导电接脚于接脚板上,使得于结合多个第一导电接脚与电路板的过程中,仅需进行一次第一导电接脚的对准工作即可设置所有的第一导电接脚于电路板上。其中,第一导电接脚与接脚板的结合经过精密设计,使得多个第一导电接脚不会歪斜或定位不准确,以便与母座连接插槽的多个连接接脚接触。当然,本发明通用串行总线应用装置可使用在各种技术领域,包括随身碟、MP3 播放器等储存存储装置、与连接导线结合而形成的 USB 连接插头以及各种接收器,其中各种接收器包括无线鼠标接收器、无线键盘接收器以及 Wi-Fi 无线网路接收器等。

[0140] 以上所述仅为本发明的较佳实施例,并非用以限定本发明的申请专利范围,因此凡其它未脱离本发明所揭示的精神下所完成的等效改变或修饰,均应包含于本案的申请专利范围内。

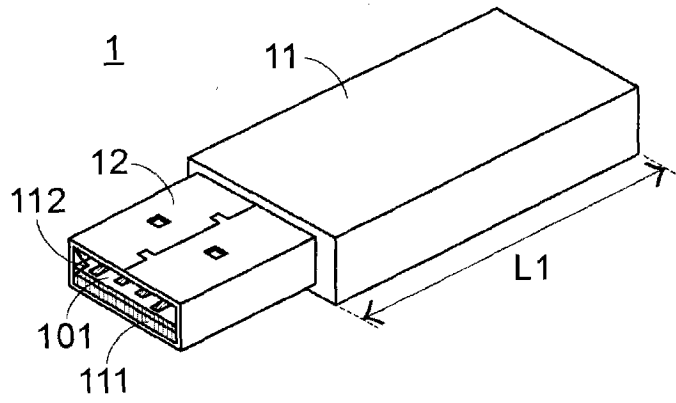


图 1

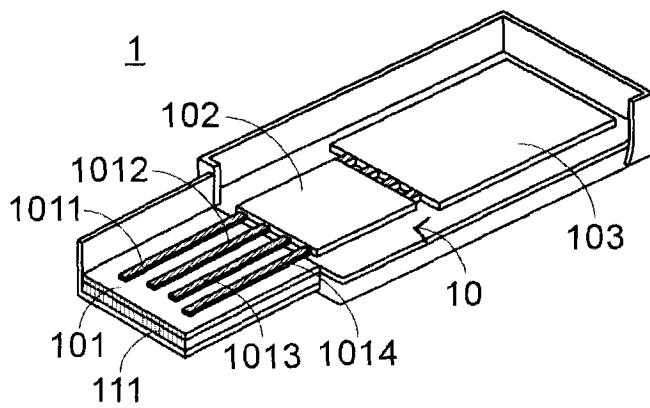


图 2

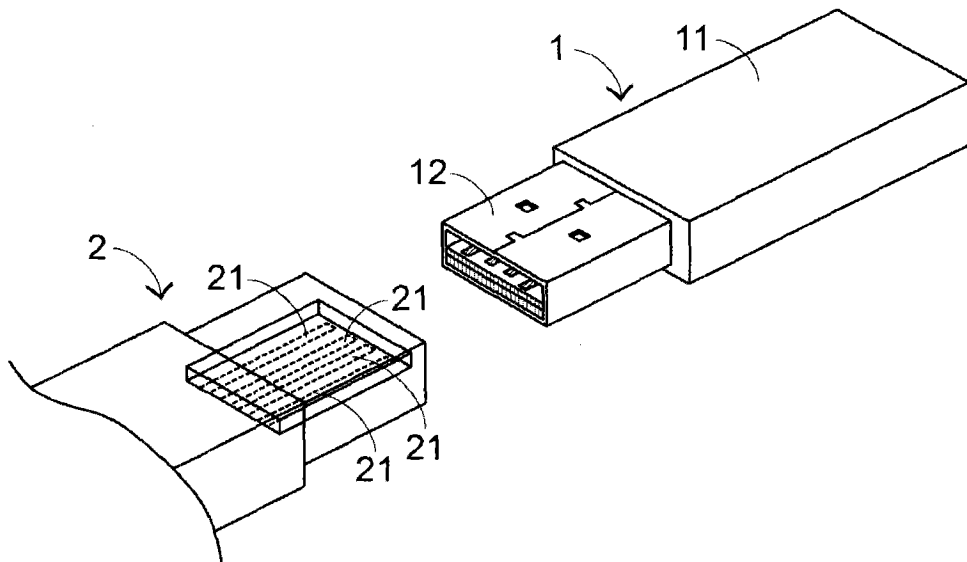


图 3

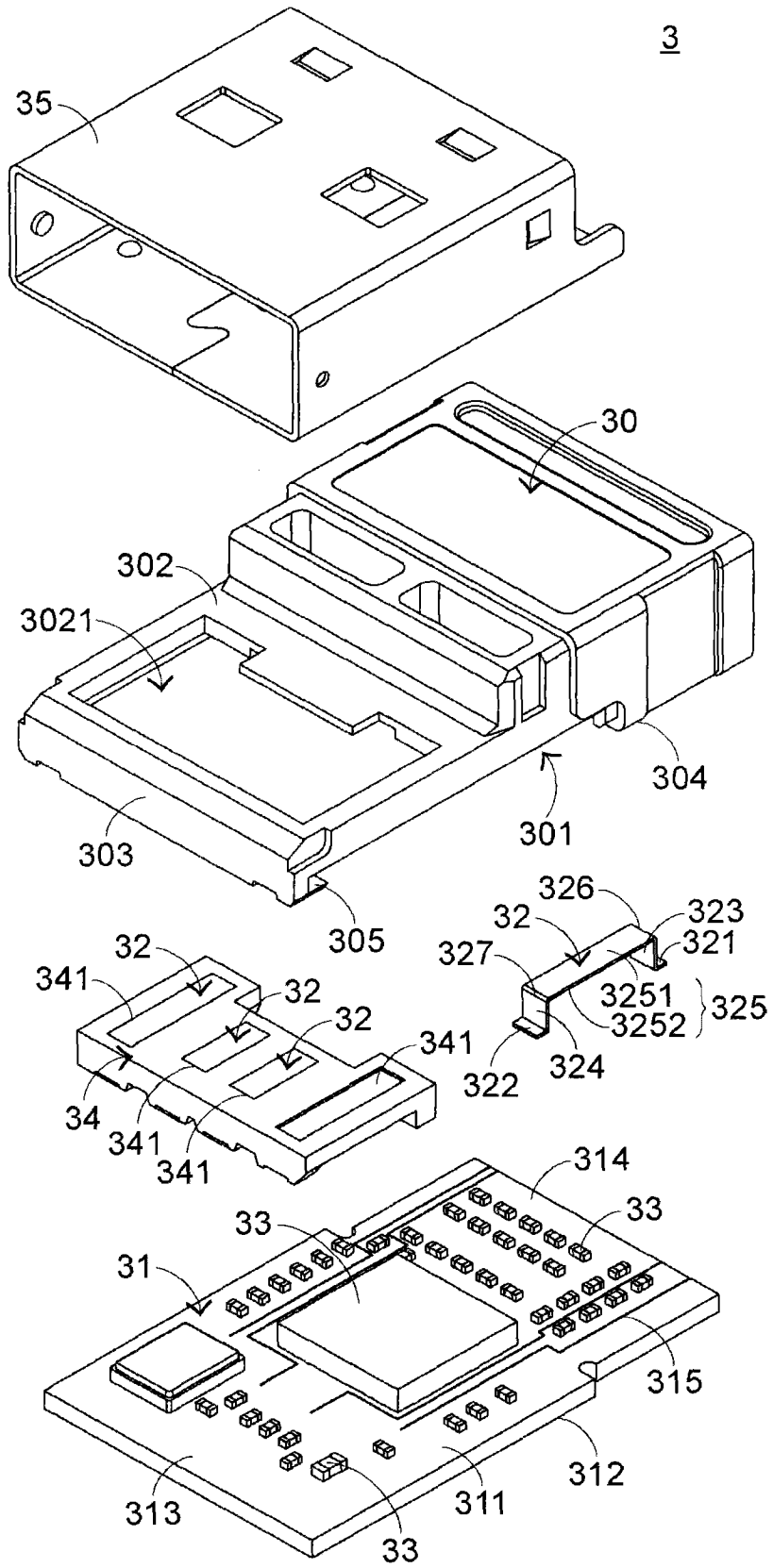


图 4

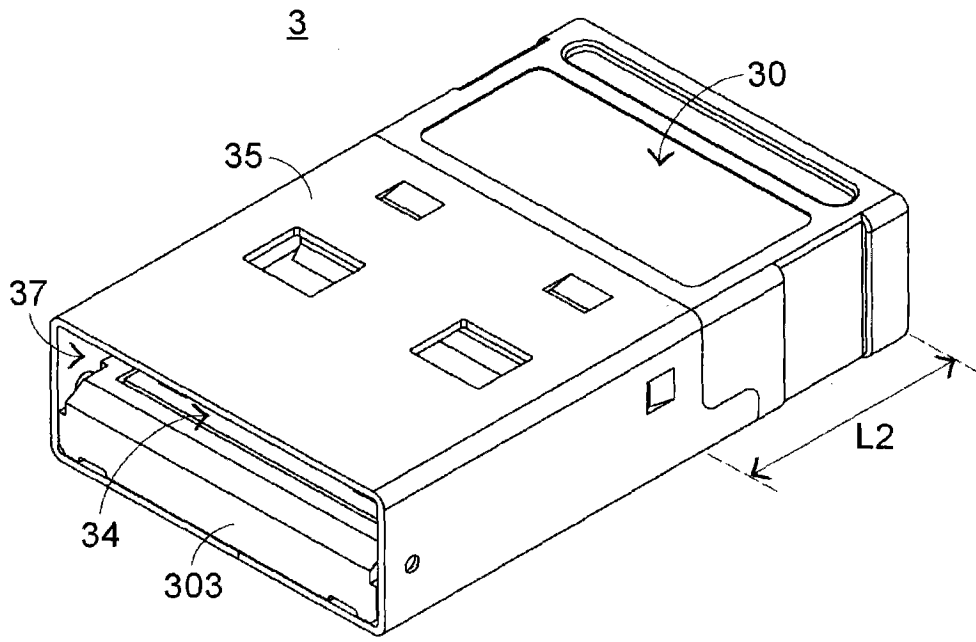


图 5

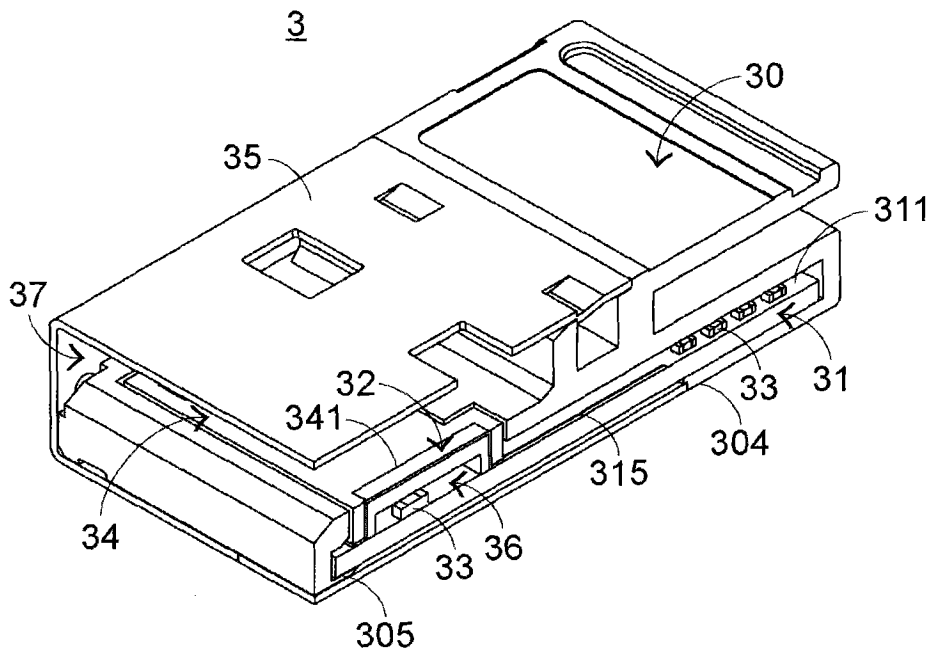


图 6

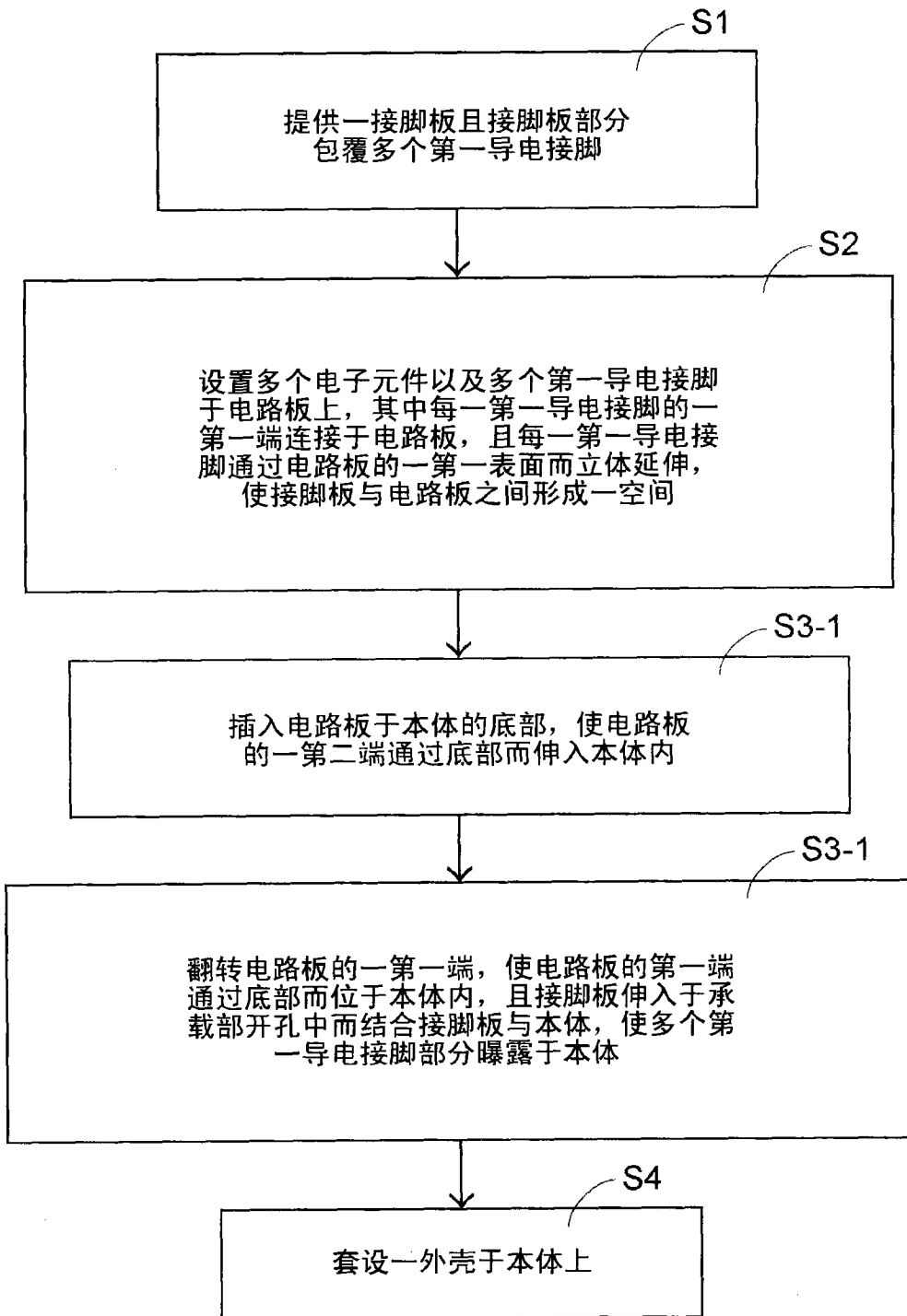


图 7

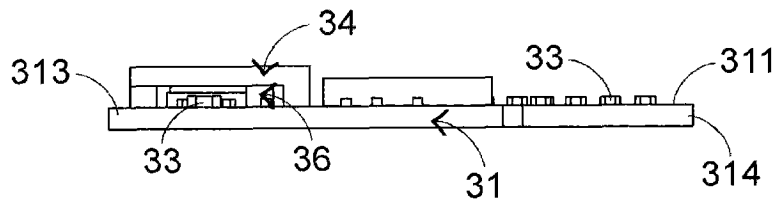


图 8A

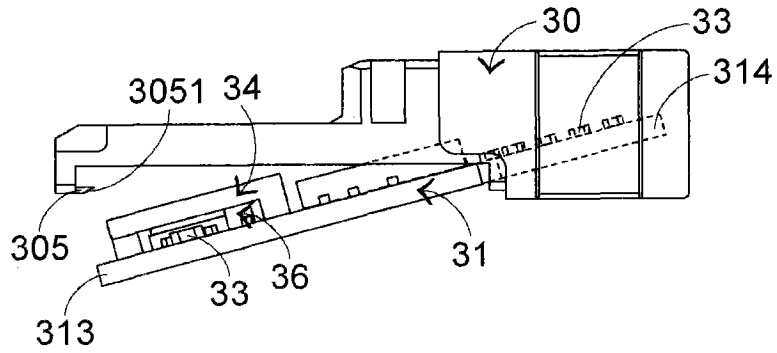


图 8B

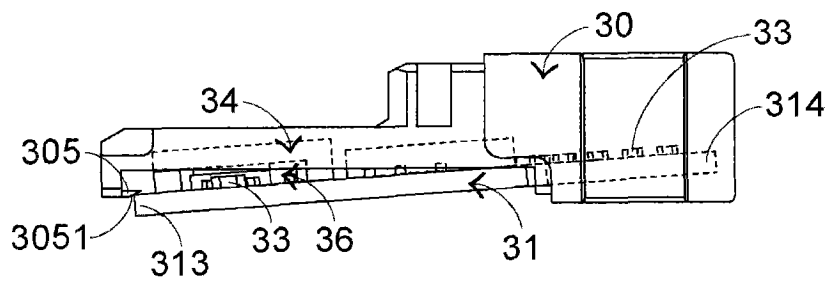


图 8C

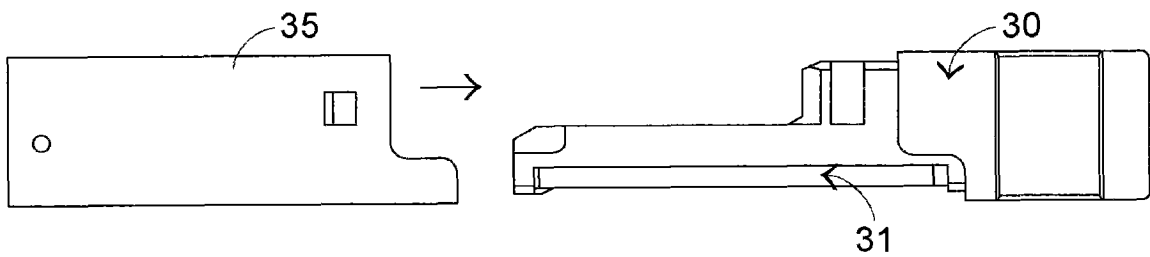


图 8D

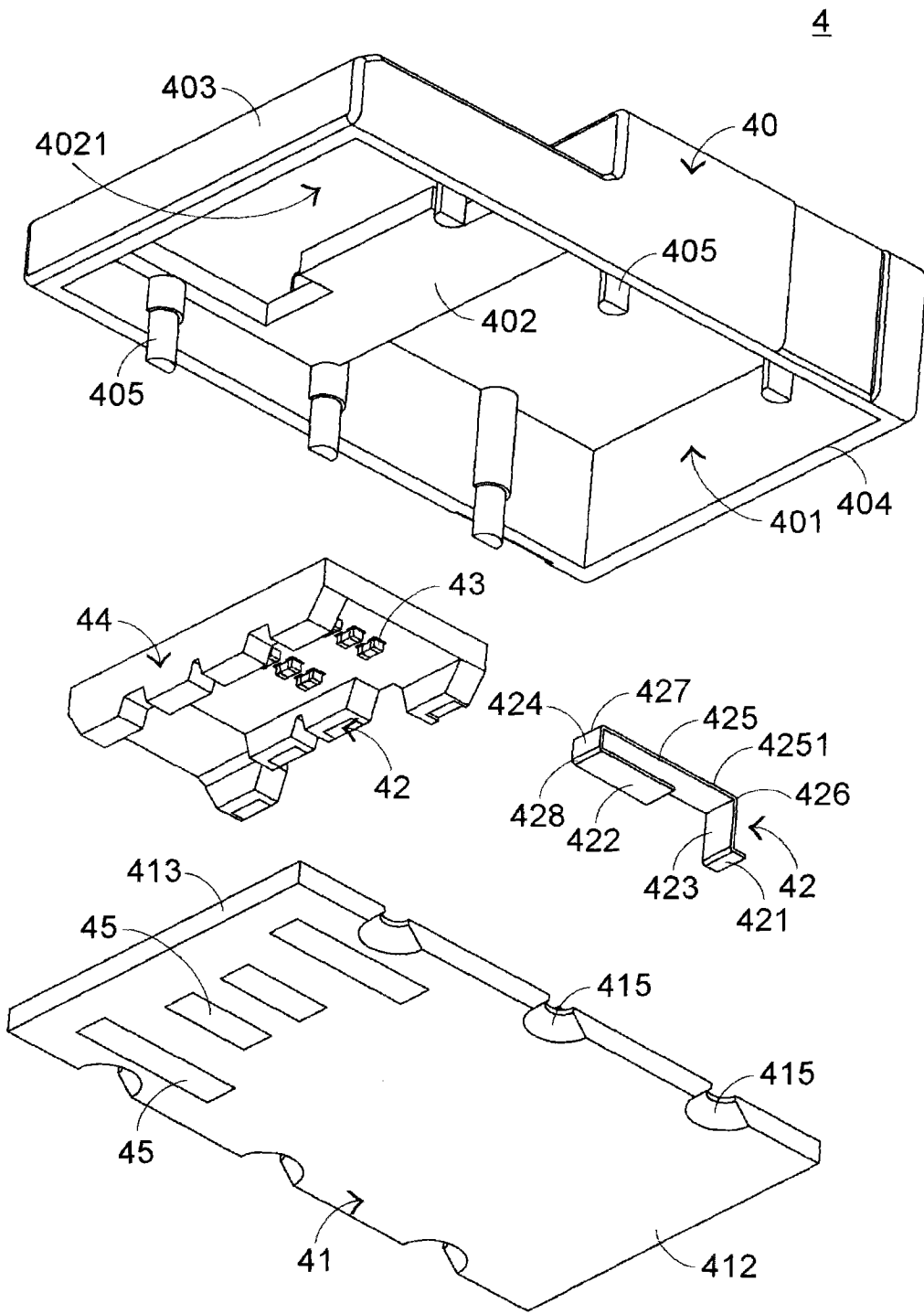


图 9

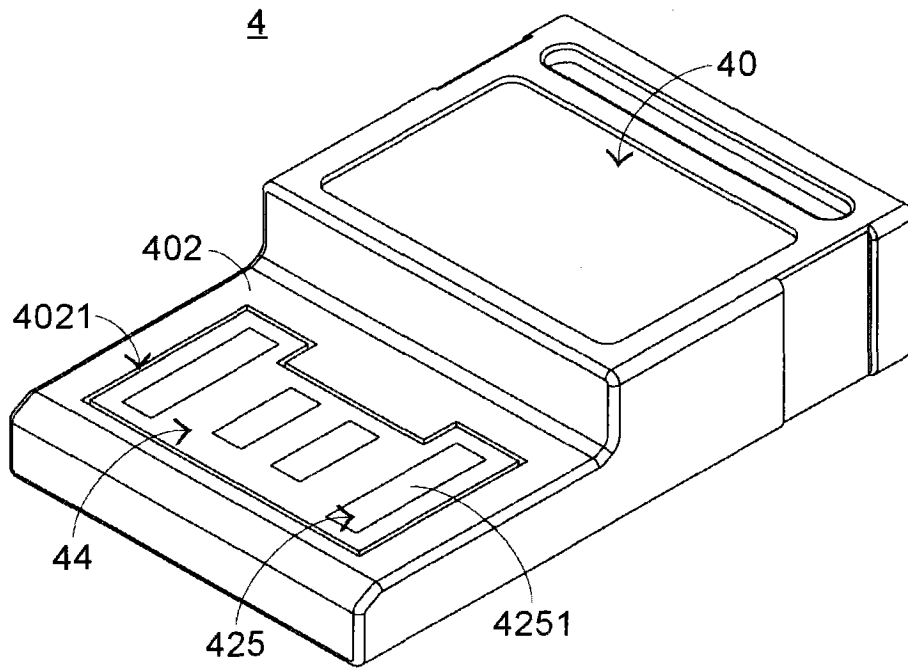


图 10

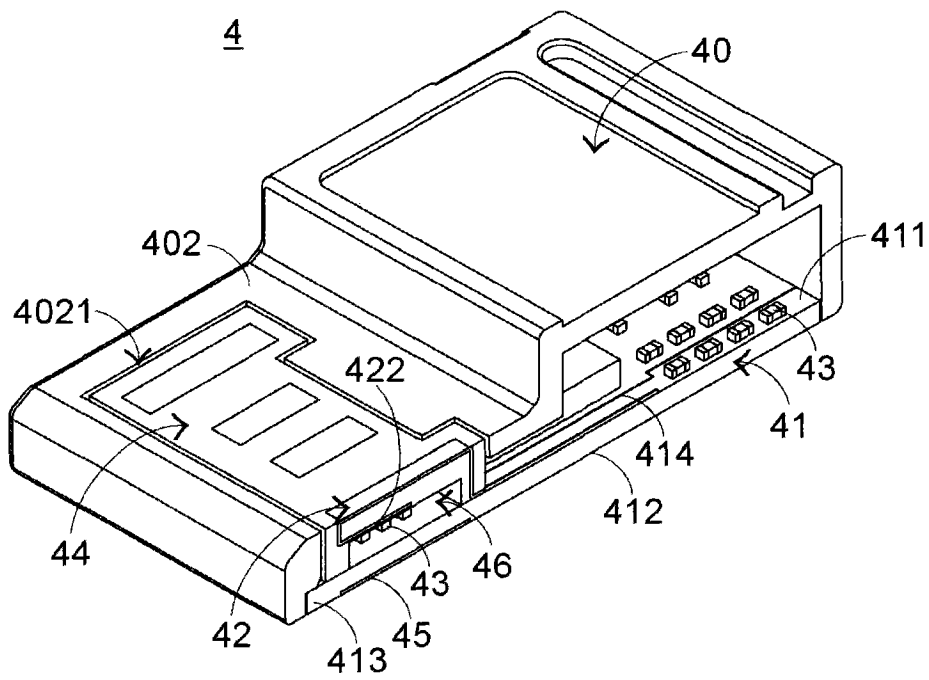


图 11

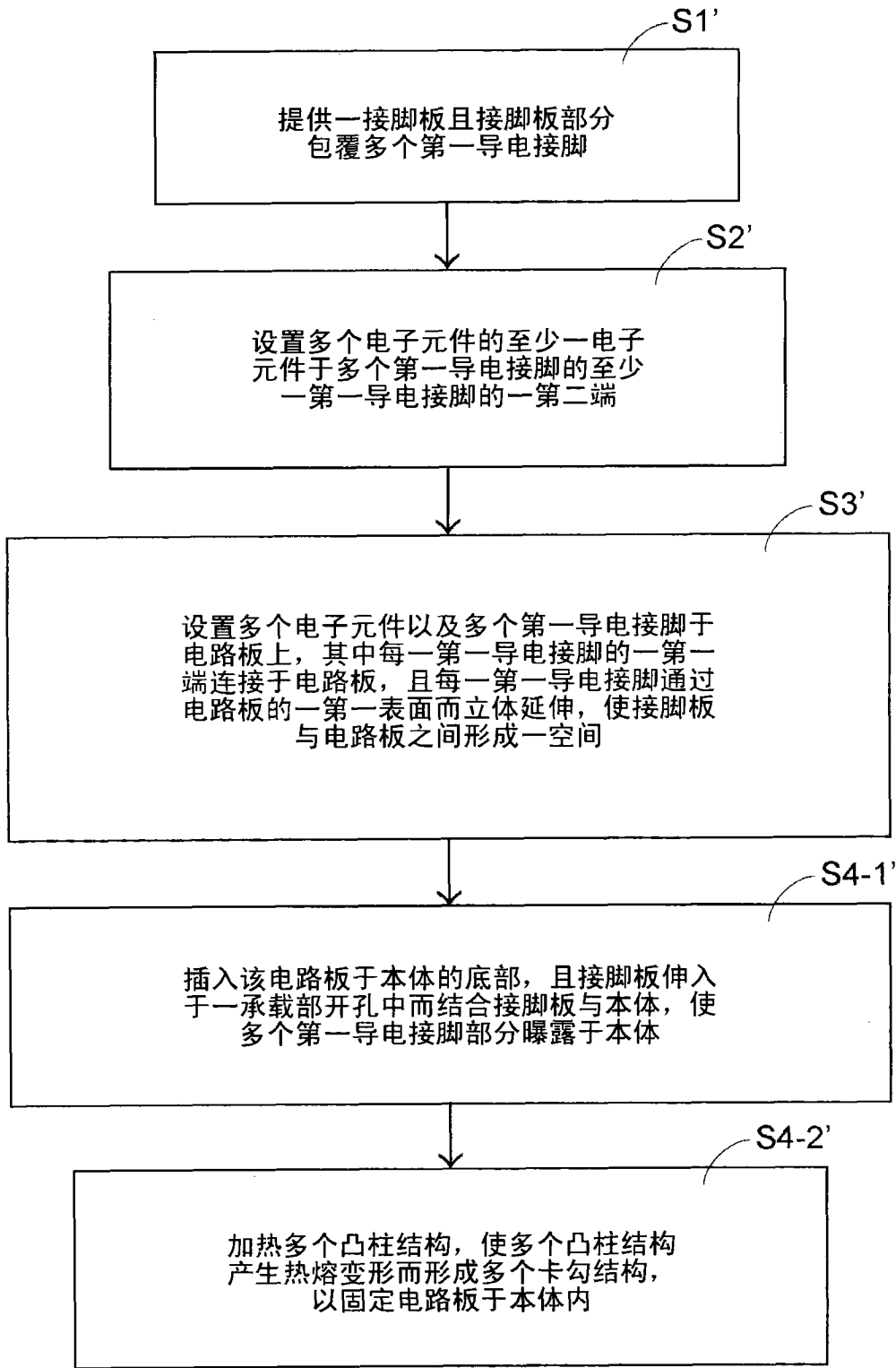


图 12

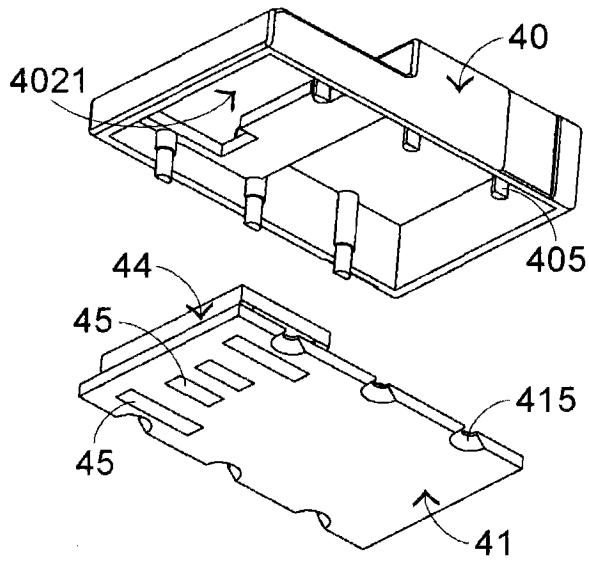


图 13A

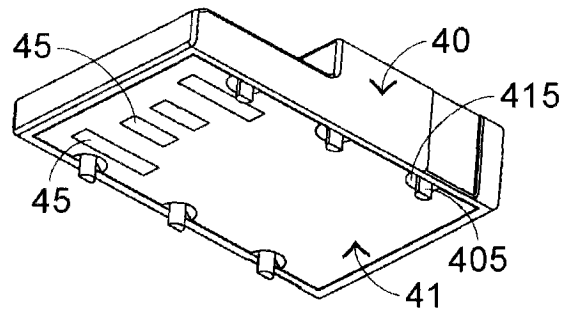


图 13B

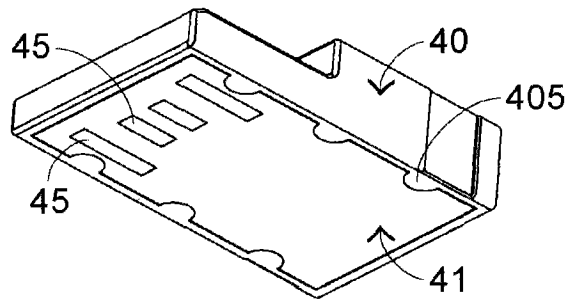


图 13C

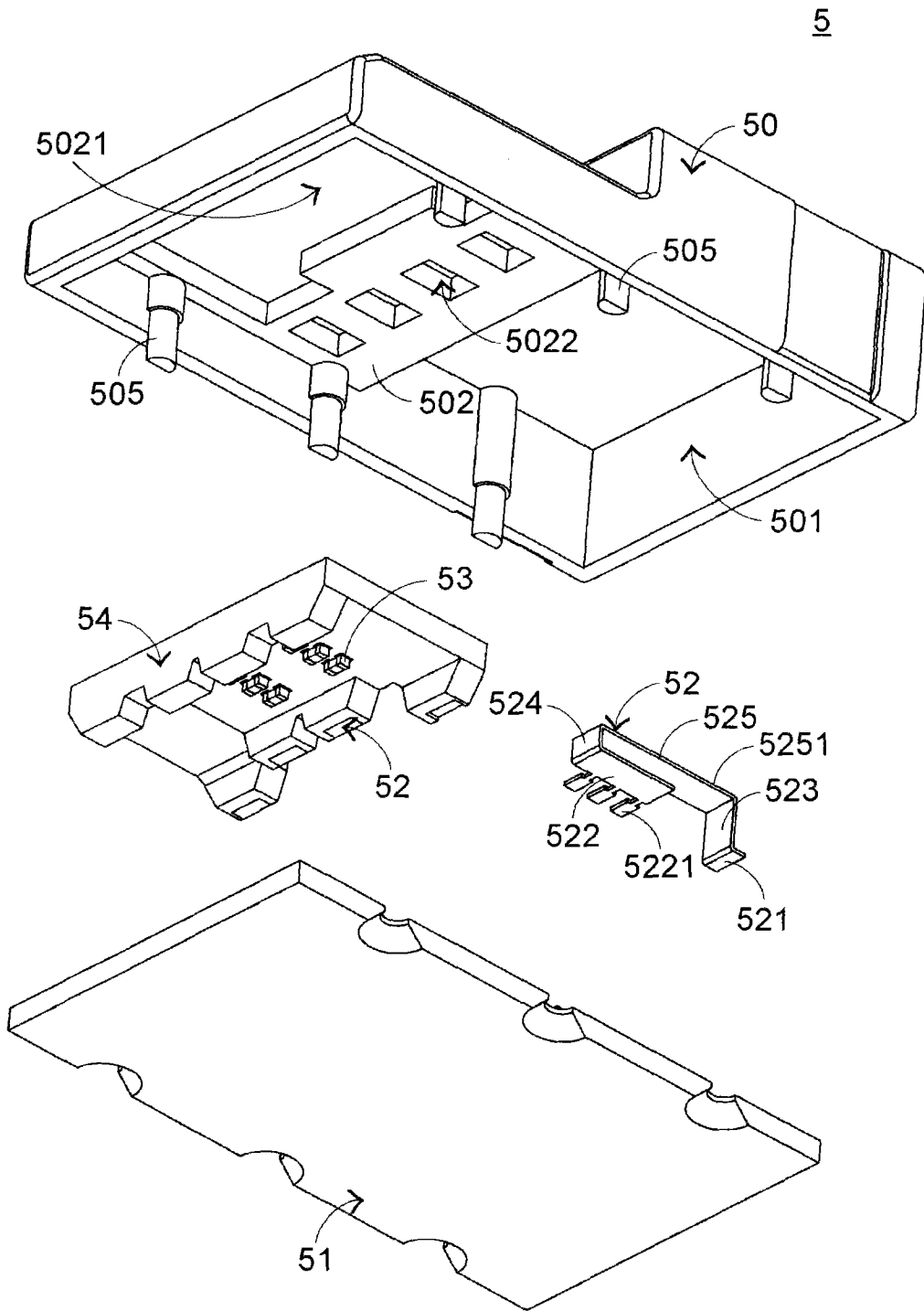


图 14

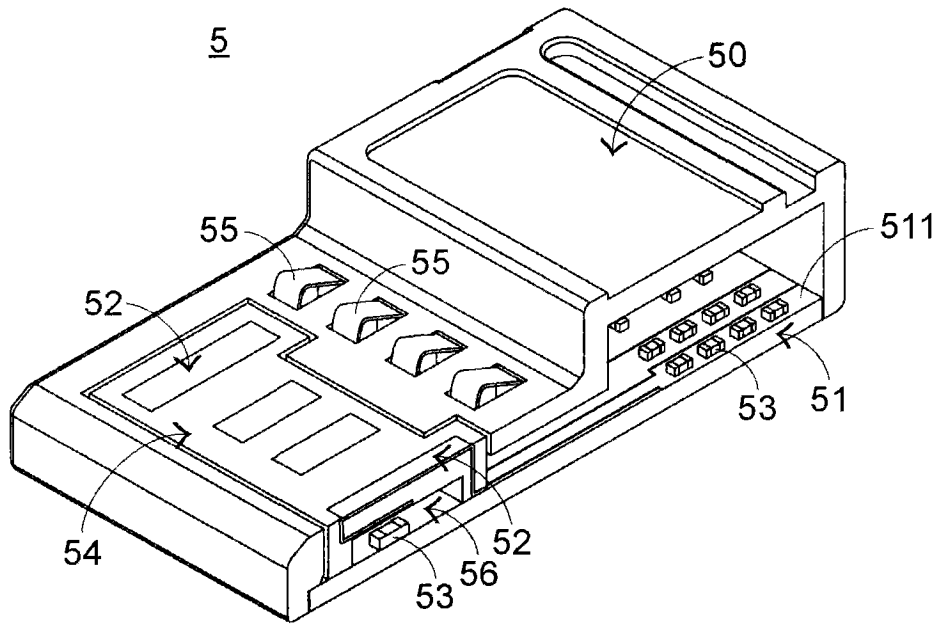


图 15

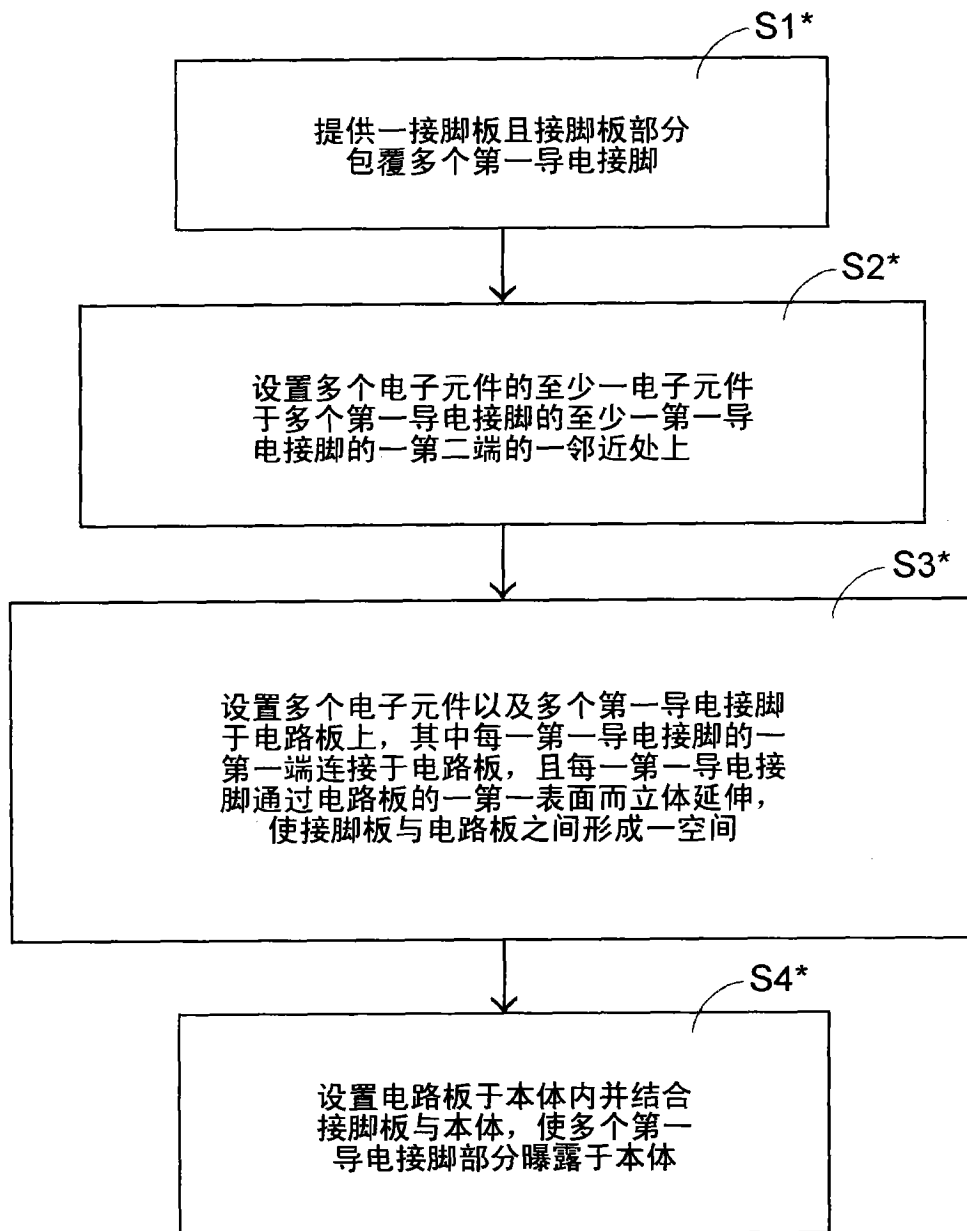


图 16