

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-59157
(P2011-59157A)

(43) 公開日 平成23年3月24日(2011.3.24)

(51) Int.Cl.	F I	テーマコード (参考)
GO2F 1/1343 (2006.01)	GO2F 1/1343	2H090
GO2F 1/1368 (2006.01)	GO2F 1/1368	2H092
GO2F 1/1333 (2006.01)	GO2F 1/1333 500	
GO2F 1/1337 (2006.01)	GO2F 1/1337 520	

審査請求 未請求 請求項の数 6 O L (全 24 頁)

(21) 出願番号 特願2009-205605 (P2009-205605)
(22) 出願日 平成21年9月7日(2009.9.7)

(71) 出願人 000002369
セイコーエプソン株式会社
東京都新宿区西新宿2丁目4番1号
(74) 代理人 100095728
弁理士 上柳 雅誉
(74) 代理人 100107261
弁理士 須澤 修
(74) 代理人 100127661
弁理士 宮坂 一彦
(72) 発明者 寺尾 幸一
長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
Fターム(参考) 2H090 HA03 HA04 HA11 HB03X HB04X
HB08Y HD07 HD12 KA04 MA02

最終頁に続く

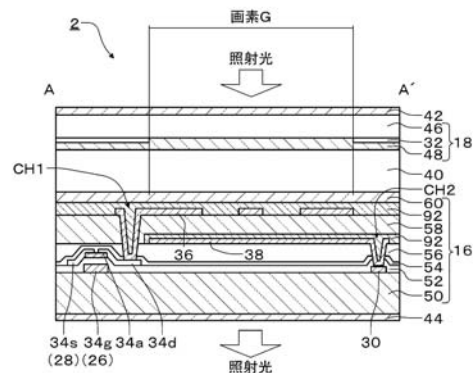
(54) 【発明の名称】 液晶装置及び電子機器

(57) 【要約】

【課題】フリッカ現象や焼き付き現象を抑制できる液晶装置及び電子機器を提供する。

【解決手段】液晶装置2は、第1基板16に設けられた第1配向膜60と、第2基板18に設けられた第2配向膜48と、第1配向膜60と第2配向膜48との間に挟持された液晶層40と、第1基板16に設けられ、液晶層40に電界を印加して液晶層40を調光駆動するための第1電極36及び第2電極38と、電界が発生する第1電極36及び第2電極38の各界面に設けられた第1絶縁膜92と、第1基板16に設けられ、画素スイッチング素子34の表面を被覆する第2絶縁膜58と、を含み、第1電極36は、第2電極38と同一の材料で構成され、第2配向膜48は、第1配向膜60よりも比抵抗が高い材料で構成され、第1配向膜60は、第1絶縁膜92よりも比抵抗が高い材料で構成され、第1絶縁膜92は、第2絶縁膜58よりも比抵抗が低い材料で構成されている。

【選択図】 図4



【特許請求の範囲】

【請求項 1】

複数の画素の各々に画素スイッチング素子が設けられた第 1 基板と、
 前記第 1 基板に対向する第 2 基板と、
 前記第 1 基板に設けられた第 1 配向膜と、
 前記第 2 基板に設けられた第 2 配向膜と、
 前記第 1 配向膜と前記第 2 配向膜との間に挟持された液晶層と、
 前記第 1 基板に設けられ、前記液晶層に電界を印加して該液晶層を調光駆動するための
 第 1 電極及び第 2 電極と、
 前記電界が発生する前記第 1 電極及び前記第 2 電極の各界面に設けられた第 1 絶縁膜と

10

、
 前記第 1 基板に設けられ、前記画素スイッチング素子の表面を被覆する第 2 絶縁膜と、
 を含み、
 前記第 1 電極は、前記第 2 電極と同一の材料で構成され、
 前記第 2 配向膜は、前記第 1 配向膜よりも比抵抗が高い材料で構成され、
 前記第 1 配向膜は、前記第 1 絶縁膜よりも比抵抗が高い材料で構成され、
 前記第 1 絶縁膜は、前記第 2 絶縁膜よりも比抵抗が低い材料で構成されていることを特
 徴とする液晶装置。

【請求項 2】

請求項 1 に記載の液晶装置において、
 前記第 1 電極は、前記第 1 基板において前記第 2 電極よりも前記液晶層側に設けられて
 いるとともに、前記画素の各々の領域内に所定の間隔を隔てて設けられた複数のスリット
 状の開口部を有していることを特徴とする液晶装置。

20

【請求項 3】

請求項 1 に記載の液晶装置において、
 前記第 1 電極及び前記第 2 電極は、前記第 1 基板において同層に設けられているととも
 に櫛歯形状を有しており、各々の前記櫛歯形状をなす部分が互い違いに入り込んだ状態で
 対向して配置されていることを特徴とする液晶装置。

【請求項 4】

請求項 1 ~ 3 のいずれか一項に記載の液晶装置において、
 前記第 1 及び第 2 電極のうち少なくとも一方は、前記第 1 絶縁膜の層中に埋め込まれて
 いることを特徴とする液晶装置。

30

【請求項 5】

請求項 1 ~ 3 のいずれか一項に記載の液晶装置において、
 前記第 1 及び第 2 電極のうち少なくとも一方は、前記第 1 絶縁膜に包囲されていること
 を特徴とする液晶装置。

【請求項 6】

請求項 1 ~ 5 のいずれか一項に記載の液晶装置を備えた電子機器。

【発明の詳細な説明】

【技術分野】

40

【0001】

本発明は、液晶装置及び電子機器に関するものである。

【背景技術】

【0002】

近年、テレビ、グラフィックディスプレイ等の表示装置を構成する液晶表示装置（液晶
 装置）については、高精細化、小型化、そして高視野角化が要求されている。この高視野
 角化を図る手段の一つとして、ガラス基板に対して面内方向の電界、すなわち横電界を発
 生させ、この横電界で液晶分子を基板に平行な面内で回転させることで透過率を変化させ
 る光スイッチング機能を持たせる方式の技術が実用化されている。ガラス基板の面に平行
 な平行場を利用した、いわゆるインプレンススイッチング（以下、IPS（In Plane Switc

50

hing) という) 方式や、IPS 方式をさらに改良したフリッジフィールドスイッチング (以下、FFS (Fringe-Field Switching) という) 方式を用いて開口率を向上させる液晶表示装置が知られている。

【0003】

ここで、FFS 方式では、共通電極の上に絶縁膜を介して画素電極を配置し、画素電極にスリットを設け、そのスリットを利用することで、画素電極から共通電極へ向かう電界を発生させている。この電界は、横方向電界とともに電極の縁の近傍で基板に垂直な方向にも強い電界成分を有しており、このことで、電極上方に位置する液晶分子も駆動することができる。したがって、透明電極を用いれば、電極部分も表示に寄与させることができ、開口率が向上することになる。

10

【0004】

上記のような横電界方式を用いることは、液晶表示装置において高視野角化等を実現することができるので有用であるが、スイッチング素子を用いて液晶分子を駆動する液晶表示装置においては、スイッチング素子の制御端子と、画素電極に接続される出力端子との間の寄生容量のために、スイッチング素子の制御端子にバイアス電圧が生じることがある。このバイアス電圧は、制御端子に印加される制御電位と、液晶容量成分とそれ以外の保持容量成分に関係する。このバイアス電圧は共通電極電位を最適化することで最小化されるが、表示する画像により異なるので、完全に取り除くことはできず、焼き付き発生の原因となる。

20

【0005】

このような焼き付き現象を防止・抑制するために、例えば、IPS 方式の液晶表示装置において、液晶層や配向膜、絶縁膜内に生じた分極による電荷を速く緩和させるために、表面抵抗が $3.3 \times 10^{11} \sim 2.5 \times 10^{18} \Omega$ の範囲である配向膜や絶縁膜を用いることや、液晶、配向膜、絶縁膜それぞれの誘電率と抵抗率の積で表される緩和時間の相対的關係を規定する方法が提案されている (例えば、特許文献 1 参照)。

【0006】

一方、FFS 方式の液晶パネルにおいて、電極端部近傍で局所的に発生する電解集中を緩和させ、電界強度ピーク値の引き下げを図ることを目的として、第 1 の絶縁膜を介して互いに異層に形成された画素電極及び共通電極のうち液晶配向膜に近い方の電極と液晶配向膜との間に、前記第 1 の絶縁膜とは別材料からなる第 2 の絶縁膜を配置してなり、かつ

30

前記第 1 の絶縁膜の誘電率 (1) と前記第 2 の絶縁膜の誘電率 (2) において (2) > (1) を満足する構造について提案されている (例えば、特許文献 2 参照)。

【先行技術文献】

【特許文献】

【0007】

【特許文献 1】特開平 7 - 159786 号公報

【特許文献 2】特開 2003 - 29247 号公報

【発明の概要】

【発明が解決しようとする課題】

【0008】

40

しかしながら、特許文献 1 の構成によると、液晶 / 配向膜界面の緩和速度を速めて焼き付き現象を抑制する対策は、画像のチラツキといったフリッカ現象が発生しやすくなるという背反課題を生ずる虞がある。特に、横電界駆動における電界強度が集中する領域、例えば、IPS 方式での一対の駆動電極と同一平面とその周辺領域や FFS 方式の電極端近傍の領域では、電荷の速い移動に伴う液晶層の電圧降下・リーク現象が起こりやすくなり、局所的なフリッカ現象として発生する虞がある。VT 曲線が急峻な傾きとなる中間長表示の階調でフリッカが見やすくなる虞がある。

【0009】

一方、特許文献 2 の構成によると、電極端部近傍で局所的に発生する電界集中を緩和させ、電界強度ピーク値の引き下げることによって、焼き付き現象やフリッカ現象を抑制す

50

ることができるが、長時間駆動に対しては、依然としてバイアス電圧により徐々にパネル内に電荷が蓄積し、焼き付き現象やフリッカ現象が生ずる虞がある。

【課題を解決するための手段】

【0010】

本発明は、上述の課題の少なくとも一部を解決するためになされたものであり、以下の形態又は適用例として実現することが可能である。

【0011】

[適用例1] 複数の画素の各々に画素スイッチング素子が設けられた第1基板と、前記第1基板に対向する第2基板と、前記第1基板に設けられた第1配向膜と、前記第2基板に設けられた第2配向膜と、前記第1配向膜と前記第2配向膜との間に挟持された液晶層と、前記第1基板に設けられ、前記液晶層に電界を印加して該液晶層を調光駆動するための第1電極及び第2電極と、前記電界が発生する前記第1電極及び前記第2電極の各界面に設けられた第1絶縁膜と、前記第1基板に設けられ、前記画素スイッチング素子の表面を被覆する第2絶縁膜と、を含み、前記第1電極は、前記第2電極と同一の材料で構成され、前記第2配向膜は、前記第1配向膜よりも比抵抗が高い材料で構成され、前記第1配向膜は、前記第1絶縁膜よりも比抵抗が高い材料で構成され、前記第1絶縁膜は、前記第2絶縁膜よりも比抵抗が低い材料で構成されてことを特徴とする液晶装置。

10

【0012】

これによれば、横電界駆動の液晶パネルにおいて、第1電極に近く電界強度が強い第1配向膜については、バイアス電圧により蓄積される電荷を緩和しやすくなる機能を重視して比抵抗の低い配向膜を配置し、一方、比較的電界強度が小さい対向する第2配向膜には、第1配向膜よりも比抵抗が高い配向膜を配置して、フリッカ現象を抑制する。言い換えると、第1電極に近い第1配向膜と対向するように第2配向膜を配置し、この第2配向膜が第1配向膜よりも比抵抗を高くすることにより、フリッカ現象や焼き付き現象を抑制できる。

20

【0013】

また、第1電極上に第1配向膜の比抵抗値以下である第1容量絶縁膜を配置することによって、蓄積した電荷の緩和速度に影響を与えることなく、電極端部近傍で局所的に発生する電界集中を緩和させ、液晶層にかかる電界強度ピーク値の引き下げを図り、フリッカ現象を抑制する。

30

【0014】

さらに、液晶パネルを交流駆動する際、液晶容量成分に印加されるプラス電圧とマイナス電圧のバランスが崩れると表示画像のチラツキやフリッカとして表示品位を著しく低下させる。このようなフリッカ現象の一つの発生要因として、第1及び第2電極と第1及び第2容量絶縁膜や第1及び第2配向膜などの絶縁膜との界面のショットキー障壁による微量の電流量差、すなわちパネルに溜まる注入電荷量差が挙げられる。交流駆動におけるプラス電圧とマイナス電圧との間で、このような注入電荷量差があると、駆動時間とともにバイアス電圧が経時的に変化してしまう。その結果、初期的に最適化された第2電極電位が変動し、フリッカ現象や焼き付き現象が悪化してしまう。

40

【0015】

したがって、上記の第1電極界面と第2電極界面におけるショットキー障壁の影響を抑制・軽減し、経時的なフリッカ現象の悪化を防止するために、同一の材料で形成された第1電極及び第2電極に対して、パネル駆動時に電界が発生する電極面との界面に同一の材料からなる絶縁膜が形成されていることが望ましい(第1電極と第2電極が異種材料で形成された場合や電極に接する絶縁膜の材料が異なる場合であっても、プラス電圧とマイナス電圧のバランスを取るとは理論的には可能であるが、非常に難しい層構造の組み合わせが必要となる)。

【0016】

これにより、フリッカ現象や焼き付き現象を抑制できる液晶装置を提供することができ、また、横電界で駆動されるFFS方式やIPS方式の場合のフリッカ現象や焼き付き

50

現象を抑制できる液晶装置を提供することができる。

【0017】

[適用例2] 上記液晶装置であって、前記第1電極は、前記第1基板において前記第2電極よりも前記液晶層側に設けられているとともに、前記画素の各々の領域内に所定の間隔を隔てて設けられた複数のスリット状の開口部を有していることを特徴とする液晶装置。

【0018】

これによれば、横電界により液晶を駆動するFFS方式の液晶装置を容易に実現できる。

【0019】

[適用例3] 上記液晶装置であって、前記第1電極及び前記第2電極は、前記第1基板において同層に設けられているとともに櫛歯形状を有しており、各々の前記櫛歯形状をなす部分が互い違いに入り込んだ状態に対向して配置されていることを特徴とする液晶装置。

10

【0020】

これによれば、横電界により液晶を駆動するIPS方式の液晶装置を容易に実現できる。

【0021】

[適用例4] 上記液晶装置であって、前記第1及び第2電極のうち少なくとも一方は、前記第1絶縁膜の層中に埋め込まれていることを特徴とする液晶装置。

20

【0022】

これによれば、第1電極は、第2電極と同一の材料で構成され、この第1電極が第1絶縁膜層中に埋め込まれ、かつ第2電極上にも同じ第1絶縁膜を形成することによって、フリッカ現象の経時変化も抑制できる。

【0023】

[適用例5] 上記液晶装置であって、前記第1及び第2電極のうち少なくとも一方は、前記第1絶縁膜に包囲されていることを特徴とする液晶装置。

【0024】

これによれば、第1電極は、第2電極と同一の材料で構成され、この第1電極が第1絶縁膜に包囲され、かつ第2電極上にも同じ第1絶縁膜を形成することによって、フリッカ現象の経時変化も抑制できる。

30

【0025】

[適用例6] 上記のいずれか一項に記載の液晶装置を備えた電子機器。

【0026】

これによれば、上記のいずれか一項に記載の液晶装置を備えることにより、フリッカ現象や焼き付き現象を抑制できる電子機器を提供することができる。

【図面の簡単な説明】

【0027】

【図1】第1の実施形態に係る液晶装置を光変調素子(ライトバルブ)として備えた電子機器としてのプロジェクターの概略構成を示した構成図。

40

【図2】画像を表示する複数の画素が設けられた液晶装置の構成を模式的に示した説明図。

【図3】図2において液晶装置の左上部分に例示した4つの画素について、各画素に形成された配線の様子を示した模式平面図。

【図4】図3のA-A'線に沿う断面図。

【図5】第2の実施形態に係る液晶装置の断面図。

【図6】第3の実施形態に係る液晶装置の断面図。

【図7】第4の実施形態に係る液晶装置を構成するTFTアレイ基板の隣り合う複数の画素の平面図。

【図8】図7のB-B'線に沿う断面図。

50

【図 9】第 5 の実施形態に係る液晶装置の断面図。

【図 10】本実施形態に係る液晶装置を直視型表示装置として用いた電子機器の説明図。

【発明を実施するための形態】

【0028】

(第 1 の実施形態)

以下、本実施形態に基づいて説明する。なお、以降の説明において用いる図面は、説明のために誇張して図示している場合もあり、必ずしも実際の大きさや長さを示すものでないことは言うまでもない。

【0029】

図 1 は、本実施形態に係る液晶装置 2 を光変調素子（ライトバルブ）として備えた電子機器としてのプロジェクター 4 の概略構成を示した構成図である。このプロジェクター 4 は、光源 10 から照射された照射光を、偏光ビームスプリッター 12 によって偏光方向が揃えられた光にする。そして、この偏光方向が揃えられた照射光を液晶装置 2 に設けられた各画素を透過する際に光変調する。そして画素毎に光変調した照射光を所定の距離を隔てて設置されたスクリーン（不図示）上に投射レンズ 14 によって投射する。このようにして、液晶装置 2 に表示された画像が投射される。もとより、プロジェクター 4 は、液晶装置 2 を複数備え、複数の液晶装置 2 に応じた光学系（ミラーやクロスプリズムなど）を形成したものであってもよい。

10

【0030】

本実施形態では、偏光ビームスプリッター 12 によって揃えられた照射光の偏光方向を、プロジェクター 4 の本体の厚さ方向（図面上下方向）となる Y 軸方向とする。ここでは説明を省略するが、偏光ビームスプリッター 12 の製造上の理由や、プロジェクター 4 において構成される光学系の設計上の理由などから、表示画面の縦方向または横方向を偏光方向と一致させることが多い。そこで、本実施形態では偏光方向を Y 軸方向とする。もとより、Y 軸方向と直交する X 軸方向としてもよい。

20

【0031】

また、液晶装置 2 に画像が表示されない状態、つまり液晶装置 2 における各画素において、後述する画素電極と共通電極間に電圧が印加されない初期状態では、スクリーンに何も投射されない黒の状態とすることが使用上好ましい。したがって、本実施形態のプロジェクター 4 では、液晶装置 2 はノーマリーブラック表示を行うものとする。もとより、画素電極と共通電極間に電圧が印加されない初期状態で白の状態となるノーマリーホワイト表示を行うものとしても差し支えない。

30

【0032】

次に、液晶装置 2 について説明する。図 2 は、画像を表示する複数の画素が設けられた液晶装置 2 の構成を模式的に示した説明図である。液晶装置 2 は、第 1 基板としての基板 16 と第 2 基板としての基板 18 とが、図示しない液晶層（後述する）を封止状態で挟んで重ね合わされた構造を有している。

【0033】

基板 16 は、その外周部分に、走査駆動回路 20 とデータ駆動回路 22、及び共通端子 24 とが、ガラスや石英あるいは樹脂などの透明基板上（図面表面側）に形成されたものである。走査駆動回路 20 からは X 軸方向に走査線 26 が、データ駆動回路 22 からは Y 軸方向にデータ線 28 が、図 2 に示したようにそれぞれ出力配線されている。また、走査線 26 とデータ線 28 の交点付近には、各画素 G に対応して図示しない薄膜トランジスタ（後述する）が形成されている。各薄膜トランジスタは、走査線 26 によって供給される電圧によってオン・オフが制御され、オン時において、データ線 28 によって供給される電圧が、第 1 の電極としての画素電極（後述する）に印加されるように構成されている。

40

【0034】

共通端子 24 は、これに接続された共通配線 30 によって、各画素 G に形成された第 2 の電極としての共通電極（後述する）に対して共通な電圧（例えば接地電位）を供給する

50

。したがって、各画素Gにおいて、薄膜トランジスタのオンによってデータ線28から供給される電圧と、共通配線30によって供給される電圧（つまり接地電位の電圧）との差分電圧が、画素Gに対応する液晶層に印加されるように構成されている。

【0035】

基板18は、画素Gに対応する領域部分を開口領域（光透過領域）とし、その他の領域部分が遮光領域となるように金属膜などの所定の遮光層が、ガラスや石英又は樹脂などの透明基板上（図面裏側）に形成されたものである。したがって、画素間においては、Y軸方向及びX軸方向にはそれぞれ遮光層32が形成される。そして、基板18を基板16に重ね合わせたとき、遮光層32はデータ線28、走査線26、共通配線30、及び薄膜トランジスタと重なるように構成されている。

10

【0036】

次に、本実施形態における液晶装置2において、各画素に形成された画素電極と共通電極の様子を、図3及び図4を用いて説明する。図3は、図2において液晶装置2の左上部分に例示した4つの画素Gについて、各画素Gに形成された配線の様子を示した模式平面図であり、液晶装置2を、基板18側から、基板18を透視状態で見たと示している。また、図4は、液晶装置2の部分断面を示す模式図である。

【0037】

基板16には、図3に示すように、データ線28がY軸方向に、走査線26がX軸方向に、それぞれ形成されている。そして、この両配線の交点付近には、画素スイッチング素子としての薄膜トランジスタ（以降、単に「トランジスタ」）34が形成されている。すなわち、データ線28の配線が延伸して形成されたソース電極34sと、チャンネル領域が形成された半導体層34aと、走査線26が兼ねるゲート電極34gと、ドレイン電極34dと、からなるトランジスタ34が形成されている。そして、ドレイン電極34dは、コンタクトホールCH1を介して、第1電極としての画素電極36と電気的に接続されている。したがって、走査線26すなわちゲート電極34gに供給される電圧によって、トランジスタ34がオンすると、データ線28に供給された電圧が、ドレイン電極34dを介して画素電極36に印加される。

20

【0038】

本実施形態では、画素電極36は、電極の長手方向の外形線がY軸方向に対して、リバースツイストを抑制するために、度（例えば10度～20度）時計方向（図面右側への回転方向）に傾き、一端が開放状態で、他端が連結されて電気的に接続された櫛歯状を呈する3つの帯状電極部で形成されているものとする。もとより、電極の長手方向の外形線がY軸方向に対して、度（例えば10度～20度）反時計方向（図面左側への回転方向）に傾いて形成されるものとしてもよい。また、帯状電極部は少なくとも2つ形成されていればよい。画素電極36は、基板16において共通電極38よりも液晶層40側に設けられているとともに、画素Gの各々の領域内に所定の間隔を隔てて設けられた複数のスリット状の開口部を有している。

30

【0039】

また、基板16には、共通配線30がX軸方向に形成されている。そして、この共通配線30とコンタクトホールCH2を介して電気的に接続された共通電極38が、画素Gの領域を含む大きさのベタ電極で形成されている。したがって、画素Gの領域において、画素電極36と共通電極38とは、平面的に重なるように形成されている。

40

【0040】

このように形成された画素電極36と共通電極38との間に印加される電圧によって、液晶層40に対して基板16に沿う方向の横電界が発生し、前述したようにFFS方式による液晶分子の配向制御が行われる。画素電極36は、共通電極38と同一の材料で構成されている。例えば、画素電極36及び共通電極38は、導電性を有する透光性の材料（例えばインジウム錫酸化物（Indium Tin Oxide, 以下、ITOと略記する）で構成されている。

【0041】

50

次に、液晶装置 2 の断面構成について、図 4 を用いて説明する。図 4 は、図 3 における A - A' 断面を示した模式図である。図示するように、液晶装置 2 は、基板 1 6 と基板 1 8 とによって液晶層 4 0 を挟持した構成を有している。そして基板 1 8 の液晶層 4 0 と反対側には偏光板 4 2 が、また基板 1 6 の液晶層 4 0 と反対側には偏光板 4 4 が、それぞれ所定の偏光軸方向を呈するように貼り付けられている。なお、本実施形態では、液晶層 4 0 は、分極方向が配向方向と同方向であるポジ型の液晶分子によって形成されているものとする。もとより、分極方向が配向方向と直交しているネガ型の液晶分子によって形成されていることとしてもよい。

【0042】

基板 1 8 は、平板としての基材 4 6 に対して、液晶層 4 0 側の基板面に、遮光層 3 2、第 2 配向膜 4 8 が順次形成されたものである。遮光層 3 2 は金属膜（例えばクロム）や樹脂からなる。第 2 配向膜 4 8 は、例えばポリイミド樹脂からなり、遮光層 3 2 及び画素 G の領域を覆うように形成されている。なお、基板 1 8 において、第 2 配向膜 4 8 と遮光層 3 2 との間に、第 2 配向膜 4 8 を平坦化するための平坦化層やオーバーコート層が形成されることとしてもよい。また、基板 1 8 において、基材 4 6 と第 2 配向膜 4 8 との間に、少なくとも画素 G の領域に相当する光透過領域に、所定の色を透過するカラーフィルター層が形成されることとしてもよい。

10

【0043】

基板 1 6 は、平板としての基材 5 0 に対して、液晶層 4 0 側の基板面に、走査線 2 6（ゲート電極 3 4 g）と共通配線 3 0、ゲート絶縁膜 5 2、半導体層 3 4 a、データ線 2 8（ソース電極 3 4 s）とドレイン電極 3 4 d、層間絶縁膜 5 4、平坦化層 5 6、共通電極 3 8、第 1 絶縁膜としての第 1 容量絶縁膜 9 2、第 2 絶縁膜としての第 2 容量絶縁膜 5 8、画素電極 3 6、第 1 容量絶縁膜 9 2、及び第 1 配向膜 6 0 が順次形成されたものである。

20

【0044】

画素電極 3 6 上及び共通電極 3 8 上に第 1 容量絶縁膜 9 2 を形成し、かつ画素電極 3 6 及び共通電極 3 8 が同一の材料（p - ITO（多結晶 ITO（ポリ ITO））など）によって形成されている。また、第 1 容量絶縁膜 9 2 は第 1 配向膜 6 0 の比抵抗の値以下であり、具体的には SiN_x 膜が好ましい。さらに、第 1 容量絶縁膜 9 2 よりも第 2 容量絶縁膜 5 8 は、比抵抗が高く、異なる電気物性の絶縁膜が形成されたものである。

30

【0045】

第 1 容量絶縁膜 9 2 は、画素電極 3 6 界面及び共通電極 3 8 界面におけるショットキー障壁の高さを共通にするために、各電極に接するよう形成される。また第 1 配向膜 6 0 よりも比抵抗が低い膜を形成することによって、第 1 配向膜 6 0 層界面に溜まった電荷を効率的に逃がし、緩和させる機能を持たせる。

【0046】

一方、第 2 容量絶縁膜 5 8 では共通電極 3 8 と画素電極 3 6 間の耐電圧や書き込み容量のバランスを取るために形成され、第 1 容量絶縁膜 9 2 よりも第 2 容量絶縁膜 5 8 は比抵抗が高く、異なる電気物性の絶縁膜を形成する。例えば、SiN と SiO₂ のような組み合わせの場合や、成膜条件の異なる 2 種類のシリコン窒化膜（SiN_x）を形成する組み合わせなどが考えられる。

40

【0047】

走査線 2 6（ゲート電極 3 4 g）、共通配線 3 0、データ線 2 8（ソース電極 3 4 s）、及びドレイン電極 3 4 d は、金属材料（例えばアルミニウム）によって形成されている。半導体層 3 4 a は、アモルファスシリコンやポリシリコン等の半導体が用いられる。また、ゲート絶縁膜 5 2 は例えば酸化シリコンが、層間絶縁膜 5 4 は例えば酸化シリコンや窒化シリコンが、平坦化層 5 6 は樹脂材料が、第 2 容量絶縁膜 5 8 及び第 1 容量絶縁膜 9 2 は例えば酸化シリコンや窒化シリコンが、それぞれ用いられ、いずれも透光性を有する層として形成される。第 1 配向膜 6 0 は、例えばポリイミド樹脂からなり、画素電極 3 6 の液晶層 4 0 に接する側であって、少なくとも画素電極 3 6 を覆うように形成されている

50

。

【0048】

さて、本実施形態では、液晶装置2は前述するように、ノーマリーブラック表示を行うように構成されている。また、液晶層がポジ型の液晶分子で形成され、基板18側から液晶装置2に入射する照射光の偏光方向がY軸方向であることから、液晶分子の初期的な配向方向がY軸方向となるように、第1配向膜60及び第2配向膜48が配向処理されている。すなわち、第2配向膜48及び第1配向膜60の配向処理方向は、ともにY軸方向であって互いにプレチルト角が反対向きになるように施されている。

【0049】

第1配向膜60と第2配向膜48とは異なる材料で構成されている。第2配向膜48は第1配向膜60よりも比抵抗が高い材料で構成されている。例えば、第1配向膜60の材料は日産化学社製 SE-6514である。なお、配向膜成膜条件により形成される比抵抗値は、 $1.0 \times 10^{14} \sim 1.0 \times 10^{15}$ ・ cmの範囲で変動する。また、第2配向膜48の材料は、JSR社製 AL16157である。なお、配向膜成膜条件により形成される比抵抗値は、 $1.0 \times 10^{15} \sim 1.0 \times 10^{16}$ ・ cmの範囲で変動する。

10

【0050】

また、偏光板42はY軸方向に透過軸を呈し、偏光板44はX軸方向に透過軸を呈するクロスニコル配置となるように貼り付けられている。もとより、基板18に入射する照射光が、ほぼY軸方向のみに振動する偏光光である場合は、照射光の入射側となる偏光板42は無くても差し支えない。

20

【0051】

本実施形態によれば、横電界駆動の液晶パネルにおいて、画素電極36に近く電界強度が強い第1配向膜60については、バイアス電圧により蓄積される電荷を緩和しやすくなる機能を重視して比抵抗の低い配向膜を配置し、一方、比較的電界強度が小さい対向する第2配向膜48には、第1配向膜60よりも比抵抗が高い配向膜を配置して、フリッカ現象を抑制する。

【0052】

また、画素電極36上に第1配向膜60の比抵抗値以下である第1容量絶縁膜92を配置することによって、蓄積した電荷の緩和速度に影響を与えることなく、電極端部近傍で局所的に発生する電界集中を緩和させ、液晶層40にかかる電界強度ピーク値の引き下げを図り、フリッカ現象を抑制する。

30

【0053】

さらに、液晶パネルを交流駆動する際、液晶容量成分に印加されるプラス電圧とマイナス電圧のバランスが崩れると表示画像のチラツキやフリッカとして表示品位を著しく低下させる。このようなフリッカ現象の一つの発生要因として、画素及び共通電極36, 38と第1及び第2容量絶縁膜92, 58や第1及び第2配向膜60, 48などの絶縁膜との界面のショットキー障壁による微量の電流量差、すなわちパネルに溜まる注入電荷量差が挙げられる。交流駆動におけるプラス電圧とマイナス電圧との間で、このような注入電荷量差があると、駆動時間とともにバイアス電圧が経時的に変化してしまう。その結果、初期的に最適化された共通電極38電位が変動し、フリッカ現象や焼き付き現象が悪化してしまう。

40

【0054】

したがって、上記の画素電極36界面と共通電極38界面におけるショットキー障壁の影響を抑制・軽減し、経時的なフリッカ現象の悪化を防止するために、同一の材料で形成された画素電極36及び共通電極38に対して、パネル駆動時に電界が発生する電極面との界面に同一の材料からなる絶縁膜が形成されていることが望ましい(画素電極36と共通電極38が異種材料で形成された場合や電極に接する絶縁膜の材料が異なる場合であっても、プラス電圧とマイナス電圧のバランスを取ることは理論的には可能であるが、非常に難しい層構造の組み合わせが必要となる)。

【0055】

50

(第2の実施形態)

本実施形態に係る液晶装置は、画素電極36と第1容量絶縁膜92との構成を除いて第1の実施形態に係る液晶装置2と同様である。

図5は、本実施形態に係る液晶装置6の断面図である。この液晶装置6において、基板16は、平板としての基材50に対して、液晶層40側の基板面に、走査線26(ゲート電極34g)と共通配線30、ゲート絶縁膜52、半導体層34a、データ線28(ソース電極34s)とドレイン電極34d、層間絶縁膜54、平坦化層56、共通電極38、第1容量絶縁膜92、第2容量絶縁膜58、画素電極36、第1容量絶縁膜92、及び第1配向膜60が順次形成されたものである。

【0056】

本実施形態では画素電極36が第1容量絶縁膜92の層中に埋め込まれている。

【0057】

本実施形態に係る液晶装置6によれば、第1の実施形態に係る液晶装置2により得られる効果と同様の効果が得られる。

【0058】

(第3の実施形態)

本実施形態に係る液晶装置は、画素電極36と第1容量絶縁膜92との構成を除いて第1の実施形態に係る液晶装置2と同様である。

図6は、本実施形態に係る液晶装置8の断面図である。この液晶装置8において、基板16は、平板としての基材50に対して、液晶層40側の基板面に、走査線26(ゲート電極34g)と共通配線30、ゲート絶縁膜52、半導体層34a、データ線28(ソース電極34s)とドレイン電極34d、層間絶縁膜54、平坦化層56、共通電極38、第1容量絶縁膜92、第2容量絶縁膜58、画素電極36、第1容量絶縁膜92、及び第1配向膜60が順次形成されたものである。

【0059】

本実施形態では、画素電極36が第1容量絶縁膜92で包囲されている。

【0060】

本実施形態に係る液晶装置8によれば、第1の実施形態に係る液晶装置2により得られる効果と同様の効果が得られる。

【0061】

(第4の実施形態)

本実施形態の液晶装置は、プロジェクターの液晶ライトバルブ用途を想定したIPS方式の透過型液晶装置の例である。

図7は、同液晶装置を構成するTFTアレイ基板の隣り合う複数の画素の平面図である。また、図8は、図7におけるB-B'線に沿う断面図である。尚、図7及び図8において、図3及び図4に示した第1の実施形態に係る構成要素と同様の構成要素に同一の参照符合を付し、それらの説明は適宜省略する。

【0062】

本実施形態に係る液晶装置96は、図7及び図8に示すように、第1基板としてのTFTアレイ基板62上に複数のデータ線28と複数の走査線26とが格子状に設けられており、これらデータ線28と走査線26とに囲まれた領域に対応する複数の画素Gがマトリクス状に設けられている。そして、各画素Gに対応して第1電極としての画素電極66と第2電極としての共通電極74とが設けられている。走査線26は、半導体層76のうち、チャンネル領域76aに対向するゲート電極78にコンタクトホールCH3を介して電気的に接続されており、ゲート電極78のパターンは走査線26のパターンの内側に含まれる形となっている。そして、ゲート電極78とデータ線28との交差する箇所には、チャンネル領域76a上にゲート電極78が対向配置された画素スイッチング素子としてのTFT68が設けられている。

【0063】

液晶装置96は、図8に示すように、基材50を有するTFTアレイ基板62と、基材

10

20

30

40

50

46を有する第2基板としての対向基板64とを備えている。TFTアレイ基板62上には、画素電極66と共通電極74とが設けられており、その上層側にはラビング処理等の所定の配向処理が施された第1配向膜60が設けられている。画素電極66は、例えばITO等の透明導電性材料から構成されている。他方、対向基板64上には、ラビング処理等の所定の配向処理が施された第2配向膜48が設けられている。TFTアレイ基板62と対向基板64との間には、シール材(不図示)により囲まれた空間に液晶が封入され、液晶層40が形成されている。液晶層40は、電界が印加されていない状態で第1及び第2配向膜60, 48により所定の初期配向状態をとる。

【0064】

TFTアレイ基板62上には、上述の画素電極66、共通電極74、第1配向膜60の他、これらを含む各種の構成要素が積層構造をなして備えられている。図8において下から順に、走査線26を含む層を「第1層」、ゲート電極78、TFT68等を含む層を「第2層」、蓄積容量72を含む層を「第3層」、データ線28等を含む層を「第4層」、容量配線70等を含む層を「第5層」、画素電極66、共通電極74、第1容量絶縁膜92、及び第1配向膜60等を含む層を「第6層(最上層)」と称する。また、第1層と第2層との間には下地絶縁膜80、第2層と第3層との間には第1層間絶縁膜82、第3層と第4層との間には第2層間絶縁膜84、第4層と第5層との間には第3層間絶縁膜86、第5層と第6層との間には第4層間絶縁膜(第2容量絶縁膜)58がそれぞれ設けられており、前述の各要素間の短絡を防止している。また、これら各種の絶縁膜80, 82, 84, 86, 58には、上下の導電層間を電氣的に接続するコンタクトホール等も設けら

10

20

【0065】

(画素電極と共通電極の構成)

次に、本実施形態の最大の特徴点である画素電極66と共通電極74の構成について、図8を用いて説明する。

【0066】

本実施形態では、図8に示すように、画素電極66及び共通電極74が第1容量絶縁膜92層中に埋め込まれている。また、画素電極66は、2本の帯状電極部66a(電極部)と、2本の帯状電極部66a間を連結する連結部66bとを有し、いわゆるU字状に形成されている。ここでは、画素電極66の各部を帯状電極部、連結部と分けて呼ぶが、実際には一体の電極パターンであり、例えばITO等の透明導電材料で形成されている。2本の帯状電極部66aは、データ線28及び走査線26に対して斜めに交差する方向に延在し、互いに平行に配置されている。本実施形態の場合、帯状電極部66aの延在方向と走査線26の延在方向とのなす角度は70度に設定されている。画素電極66は、図7における各帯状電極部66aの下端側で連結部66bと連結されており、各帯状電極部66aの上端側が開放端となっている。

30

【0067】

一方、共通電極74も画素電極66と同様、2本の帯状電極部74aと、2本の帯状電極部74a間を連結する連結部74bとを有し、U字状に形成されている。共通電極74もITO等の透明導電材料で形成された一体のパターンである。2本の帯状電極部74aは、走査線26の延在方向に対して70度の角度をなすように互いに平行に延在している。共通電極74は、画素電極66とは逆に、図7における各帯状電極部74aの上端側で連結部74bと連結されており、各帯状電極部74aの下端側が開放端となっている。画素電極66や共通電極74をITO等の透明導電材料で形成したことによって、これら電極66, 74の帯状電極部66a, 74aの直上もある程度表示に寄与させることができるため、開口率をより高めることができる。

40

【0068】

画素電極66の2本の帯状電極部66aの間に共通電極74の1本の帯状電極部74aが配置され、共通電極74の2本の帯状電極部74aの間に画素電極66の1本の帯状電極部66aが配置されている。すなわち、U字状の画素電極66と共通電極74とが噛み

50

合うように配置されており、走査線 26 の延在方向に沿って見ると、画素電極 66 の帯状電極部 66a と共通電極 74 の帯状電極部 74a とが 1 本ずつ交互に配置されている。画素電極 66 の 2 本の帯状電極部 66a の大部分は、ブラックマトリクス 90 が開口した各画素 G の光透過領域内に位置している。その一方、共通電極 74 の 2 本の帯状電極部 74a のうち、1 本の帯状電極部 74a (図 7 における左側の帯状電極部 74a) の大部分は各画素 G の光透過領域内に位置するが、残りの 1 本の帯状電極部 74a (図 7 における右側の帯状電極部 74a) はデータ線 28 (図 7 では図示略) や容量配線 70 等と交差し、走査線 26 の延在方向に沿って隣り合う 2 つの画素 G に跨って配置されている。

【 0069 】

本実施形態に係る液晶装置 96 によれば、第 1 の実施形態に係る液晶装置 2 により得られる効果と同様の効果が得られる。

10

【 0070 】

(第 5 の実施形態)

本実施形態に係る液晶装置は、画素電極 66 と第 1 容量絶縁膜 92 との構成を除いて第 4 の実施形態に係る液晶装置 96 と同様である。

図 9 は、本実施形態に係る液晶装置 98 の断面図である。この液晶装置 98 において、図 9 において下から順に、走査線 26 を含む層を「第 1 層」、ゲート電極 78、TFT 68 等を含む層を「第 2 層」、蓄積容量 72 を含む層を「第 3 層」、データ線 28 等を含む層を「第 4 層」、容量配線 70 等を含む層を「第 5 層」、画素電極 66、共通電極 74、第 1 容量絶縁膜 92、及び第 1 配向膜 60 等を含む層を「第 6 層 (最上層) 」と称する。また、第 1 層と第 2 層との間には下地絶縁膜 80、第 2 層と第 3 層との間には第 1 層間絶縁膜 82、第 3 層と第 4 層との間には第 2 層間絶縁膜 84、第 4 層と第 5 層との間には第 3 層間絶縁膜 86、第 5 層と第 6 層との間には第 4 層間絶縁膜 (第 2 容量絶縁膜) 58 がそれぞれ設けられており、前述の各要素間の短絡を防止している。

20

【 0071 】

本実施形態では、画素電極 66 及び共通電極 74 が第 1 容量絶縁膜 92 で包囲されている。

【 0072 】

本実施形態に係る液晶装置 98 によれば、第 4 の実施形態に係る液晶装置 96 により得られる効果と同様の効果が得られる。

30

【 0073 】

(電子機器)

上記実施形態では、液晶装置 2 を、図 1 に示すプロジェクター 4 のライトバルブとして用いたが、以下に説明する電子機器の直視型表示装置に液晶装置 2 を用いてもよい。

【 0074 】

図 10 は、本実施形態に係る反射型の液晶装置 2 を直視型の表示装置として用いた電子機器の説明図である。まず、図 10 (A) に示す携帯電話機 100 は、複数の操作ボタン 102、スクロールボタン 104、並びに表示ユニットとしての液晶装置 2 を備える。スクロールボタン 104 を操作することによって、液晶装置 2 に表示される画面がスクロールされる。図 10 (B) に示す情報携帯端末 (PDA : Personal Digital Assistants) 200 は、複数の操作ボタン 202、電源スイッチ 204、並びに表示ユニットとしての液晶装置 2 を備えており、電源スイッチ 204 を操作すると、住所録やスケジュール帳といった各種の情報が液晶装置 2 に表示される。また、本実施形態に係る液晶装置 2 が搭載される電子機器としては、図 10 (A) 及び (B) に示すものの他、ヘッドマウントディスプレイ、デジタルスチールカメラ、液晶テレビ、ビューファインダー型、モニター直視型のビデオテープレコーダー、カーナビゲーション装置、ページャー、電子手帳、電卓、ワードプロセッサ、ワークステーション、テレビ電話、POS 端末、銀行端末などの電子機器などが挙げられる。

40

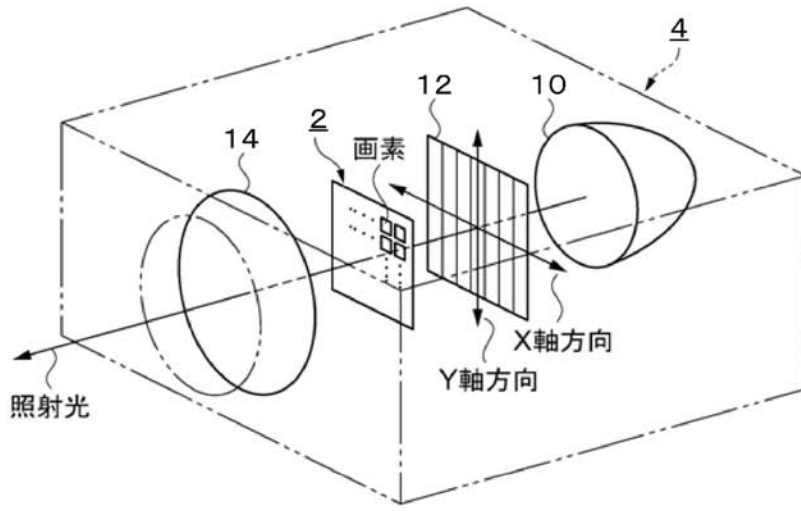
【 符号の説明 】

【 0075 】

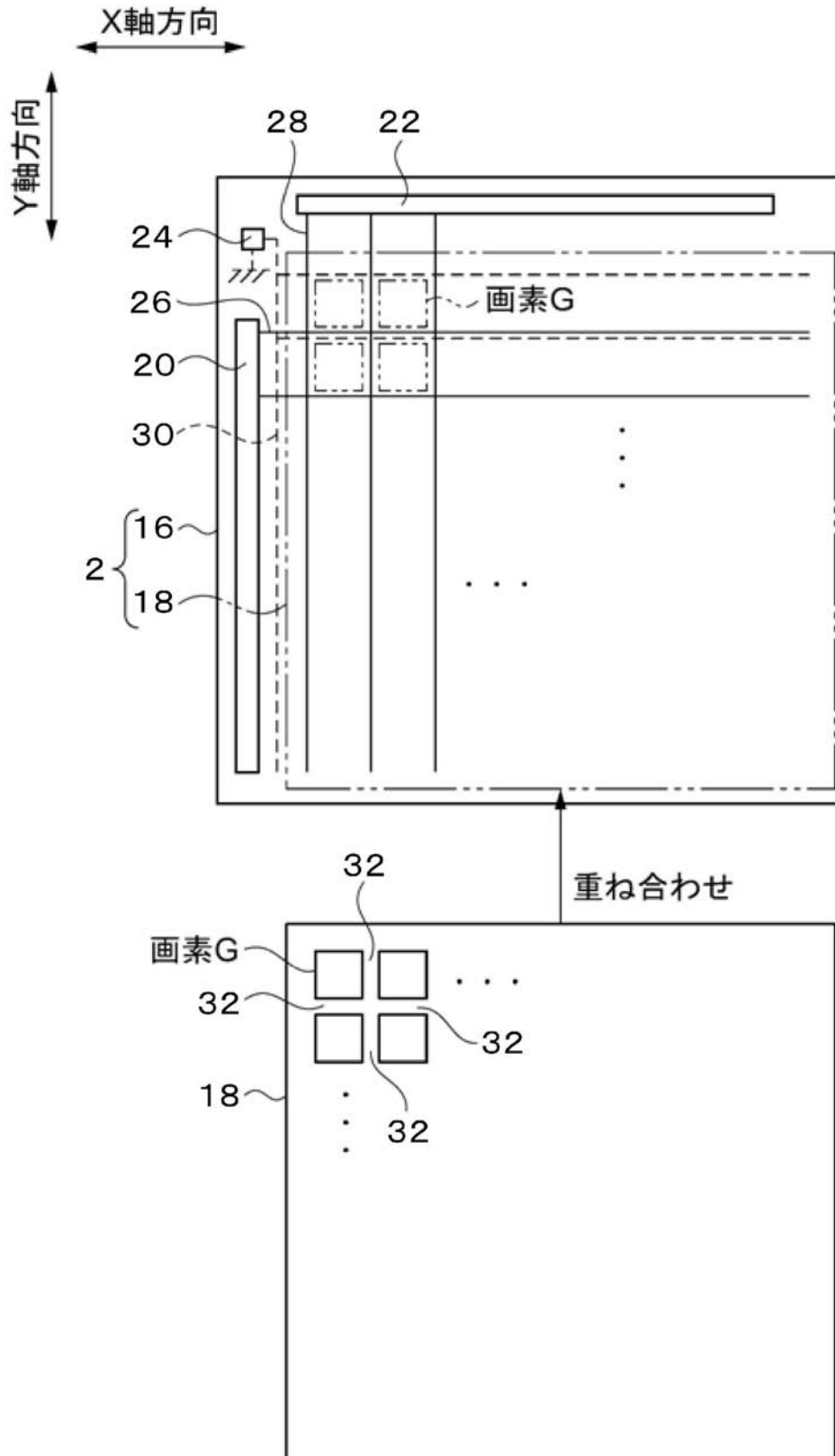
50

2 ... 液晶装置 4 ... プロジェクター 6, 8 ... 液晶装置 10 ... 光源 12 ... 偏光ビームスプリッター 14 ... 投射レンズ 16 ... 基板 (第1基板) 18 ... 基板 (第2基板) 20 ... 走査駆動回路 22 ... データ駆動回路 24 ... 共通端子 26 ... 走査線 28 ... データ線 30 ... 共通配線 32 ... 遮光層 34 ... 薄膜トランジスタ (画素スイッチング素子) 34 a ... 半導体層 34 g ... ゲート電極 34 d ... ドレイン電極 34 s ... ソース電極 36 ... 画素電極 (第1電極) 38 ... 共通電極 (第2電極) 40 ... 液晶層 42 ... 偏光板 44 ... 偏光板 46 ... 基材 48 ... 第2配向膜 50 ... 基材 52 ... ゲート絶縁膜 54 ... 層間絶縁膜 56 ... 平坦化層 58 ... 第2容量絶縁膜 (第4層間絶縁膜) (第2絶縁膜) 60 ... 第1配向膜 62 ... TFTアレイ基板 (第1基板) 64 ... 対向基板 (第2基板) 66 ... 画素電極 (第1電極) 66 a ... 帯状電極部 66 b ... 連結部 68 ... TFT (画素スイッチング素子) 70 ... 容量配線 72 ... 蓄積容量 74 ... 共通電極 (第2電極) 74 a ... 帯状電極部 74 b ... 連結部 76 ... 半導体層 76 a ... チャネル領域 78 ... ゲート電極 80 ... 下地絶縁膜 82 ... 第1層間絶縁膜 84 ... 第2層間絶縁膜 86 ... 第3層間絶縁膜 90 ... ブラックマトリクス 92 ... 第1容量絶縁膜 (第1絶縁膜) 96, 98 ... 液晶装置 100 ... 携帯電話機 102 ... 操作ボタン 104 ... スクロールボタン 200 ... 情報携帯端末 202 ... 操作ボタン 204 ... 電源スイッチ。

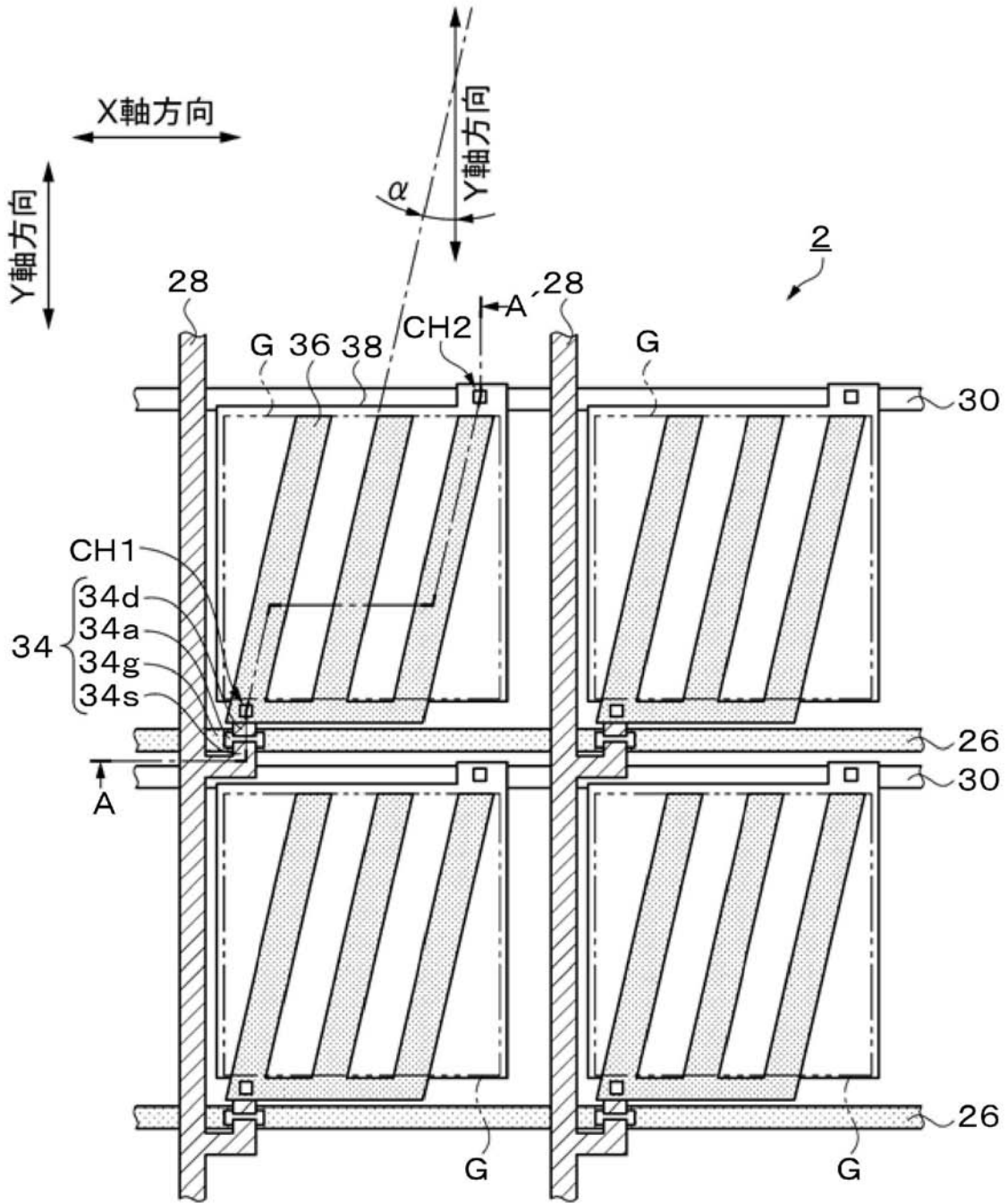
【 図 1 】



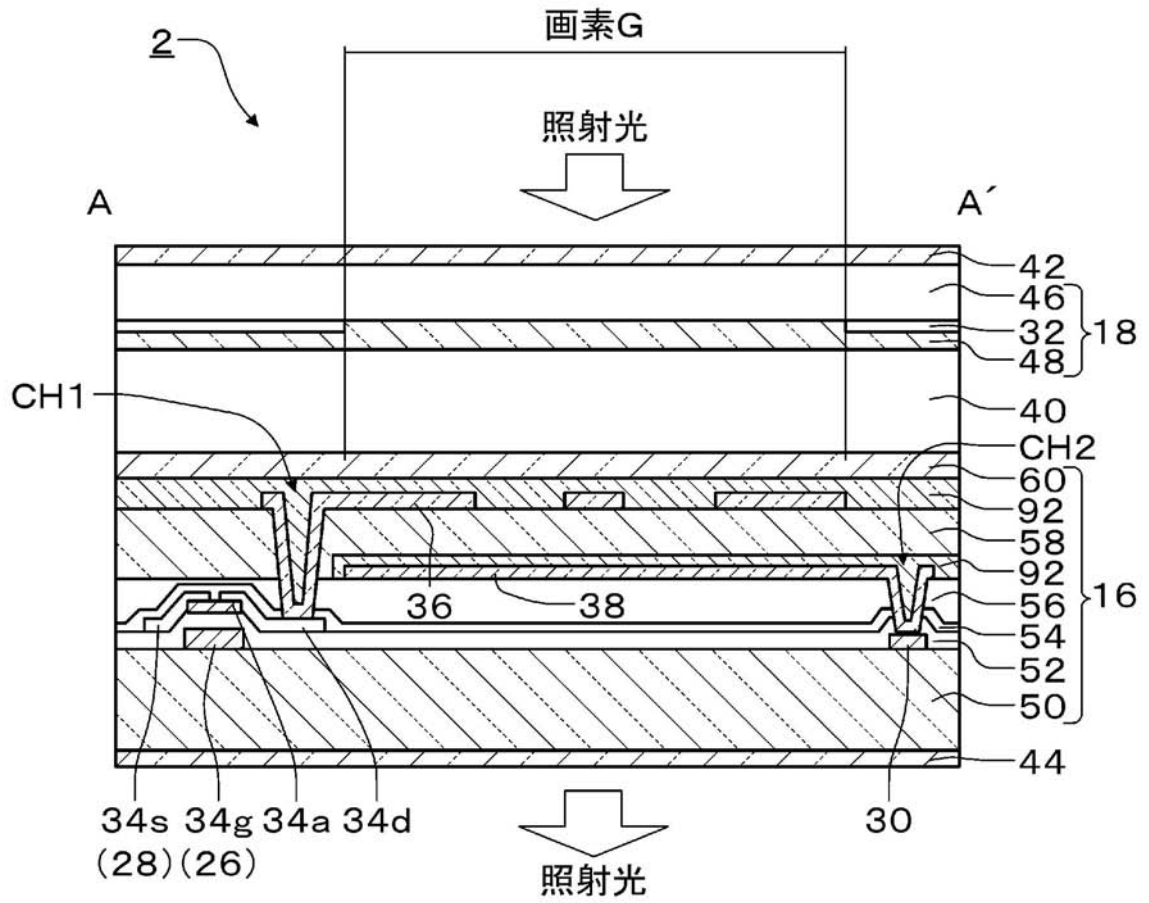
【図2】



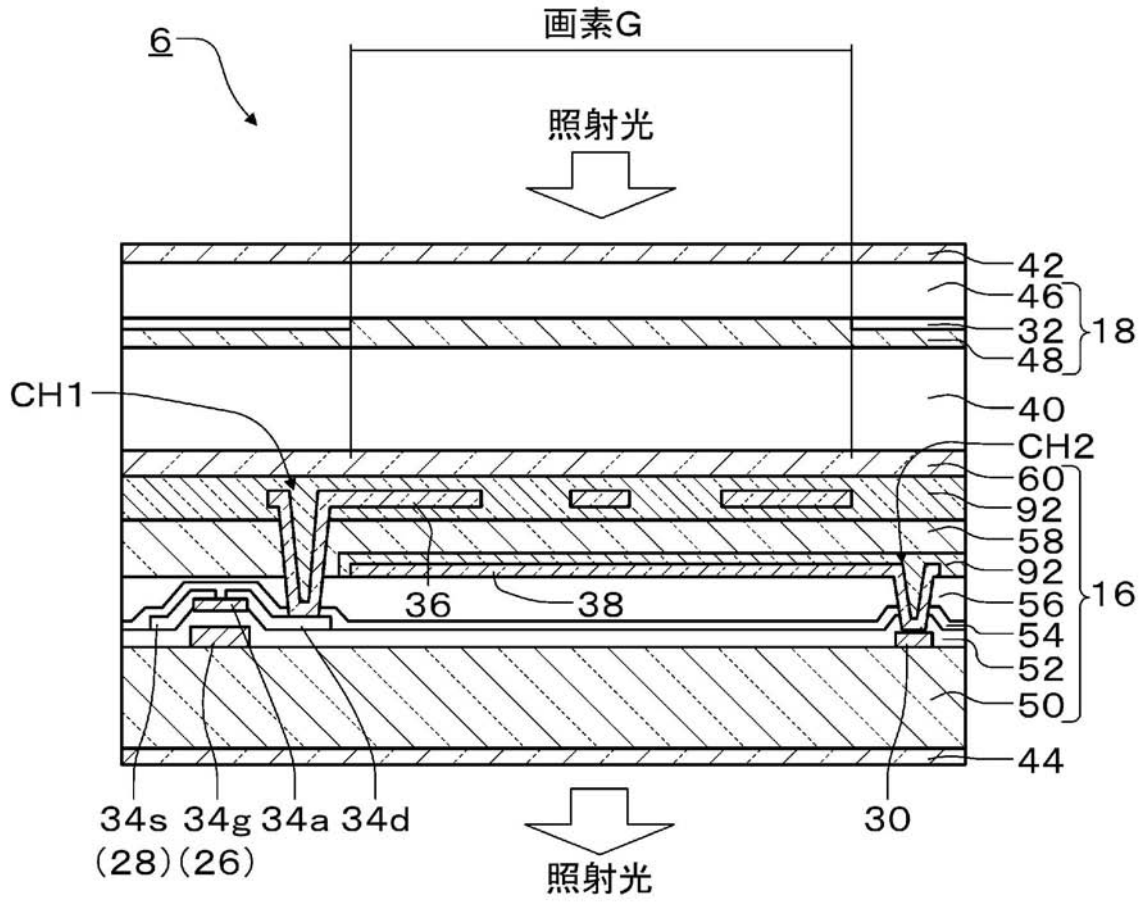
【 図 3 】



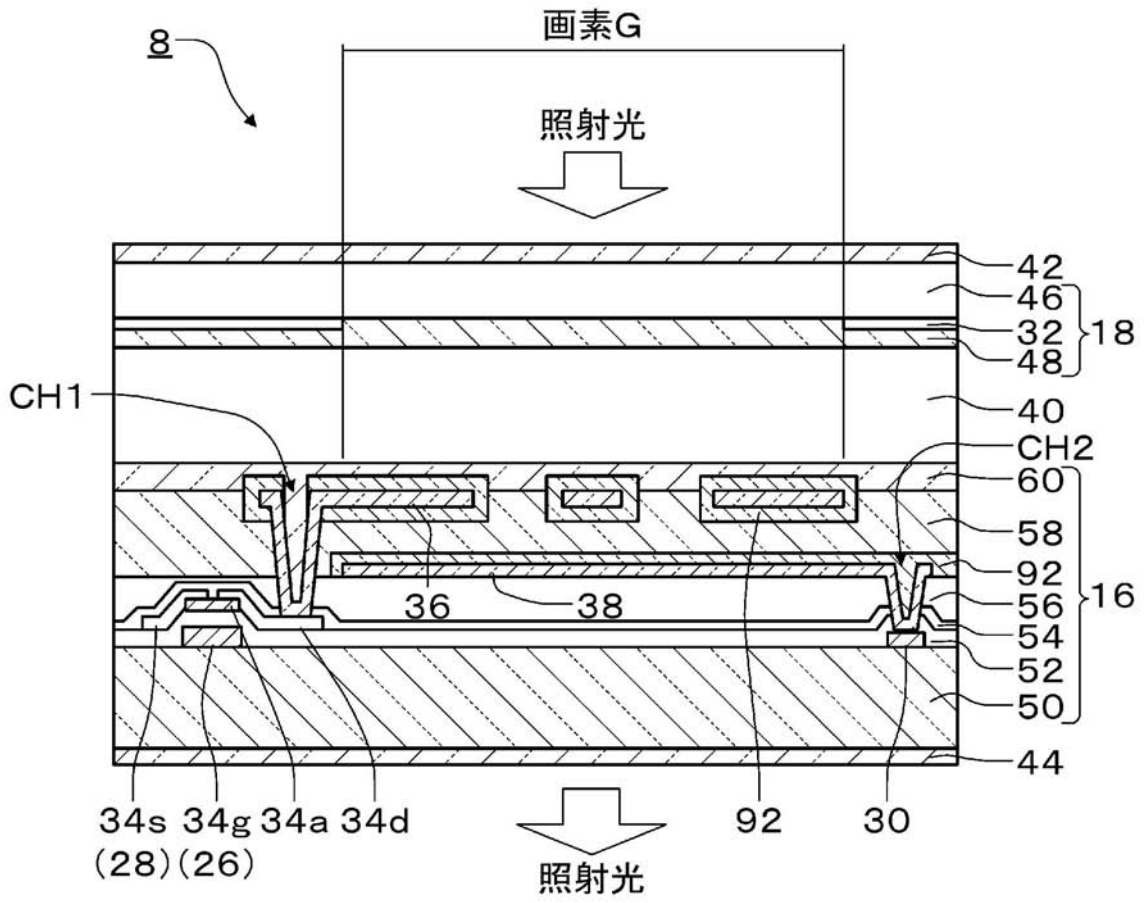
【 図 4 】



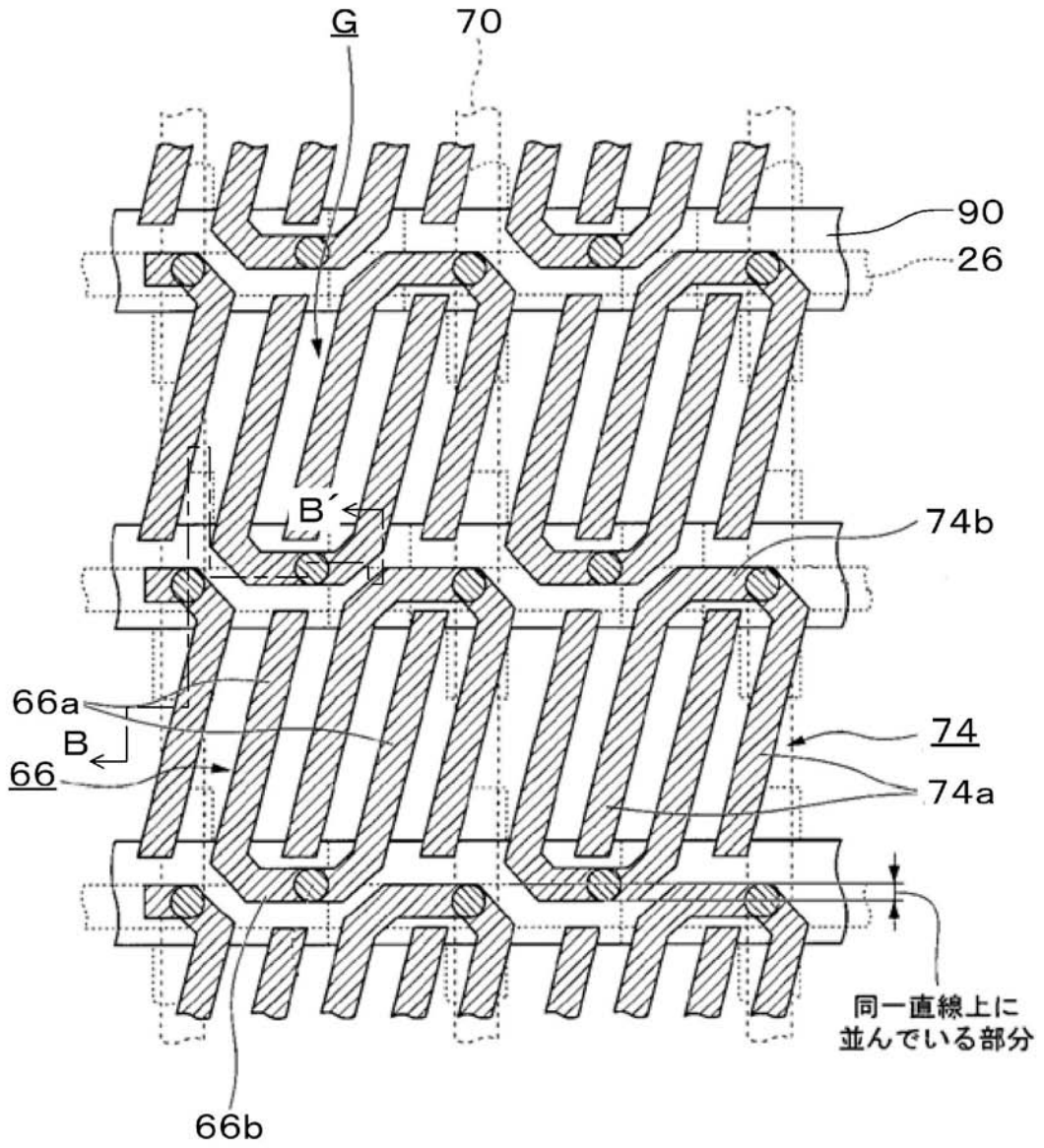
【 図 5 】



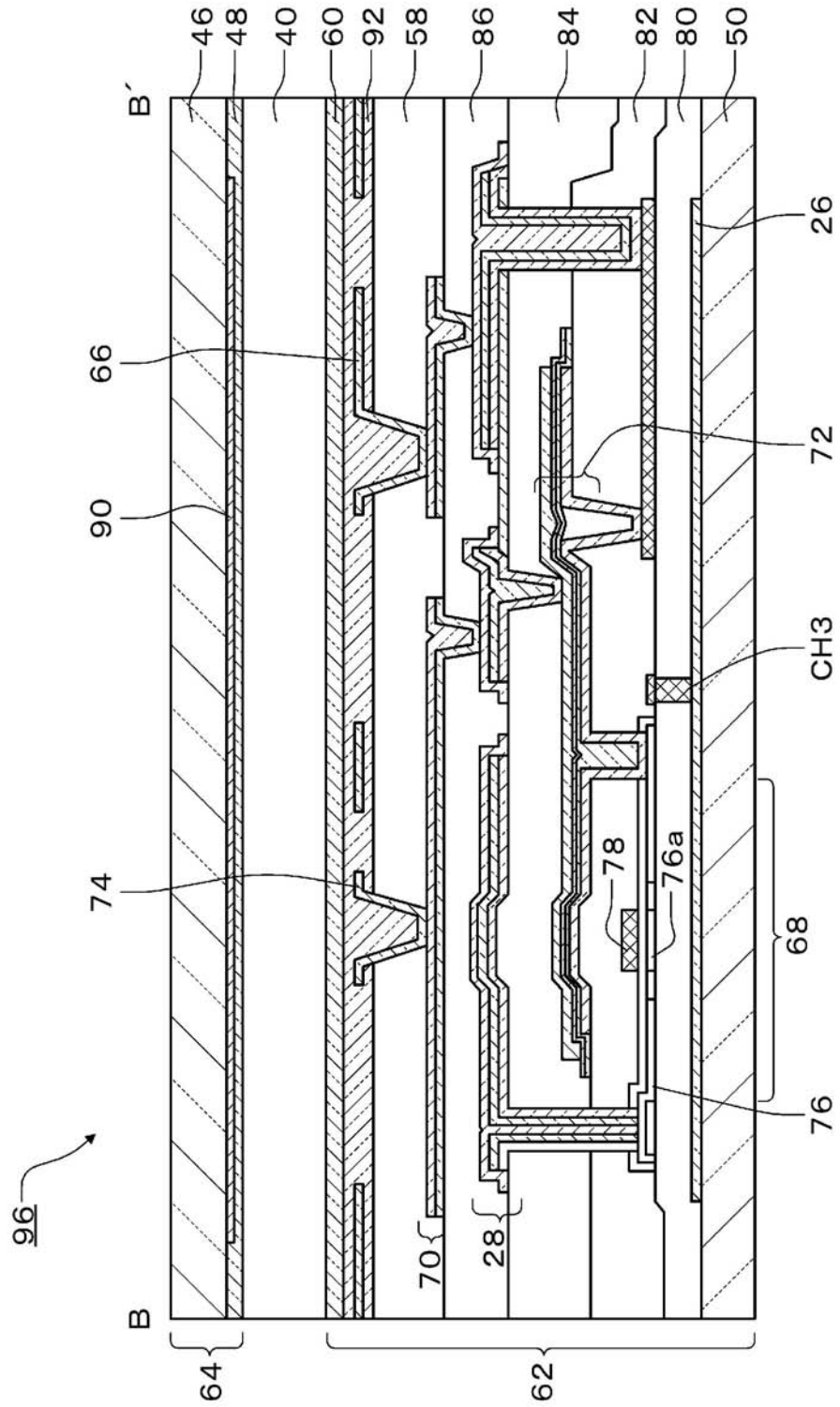
【 図 6 】



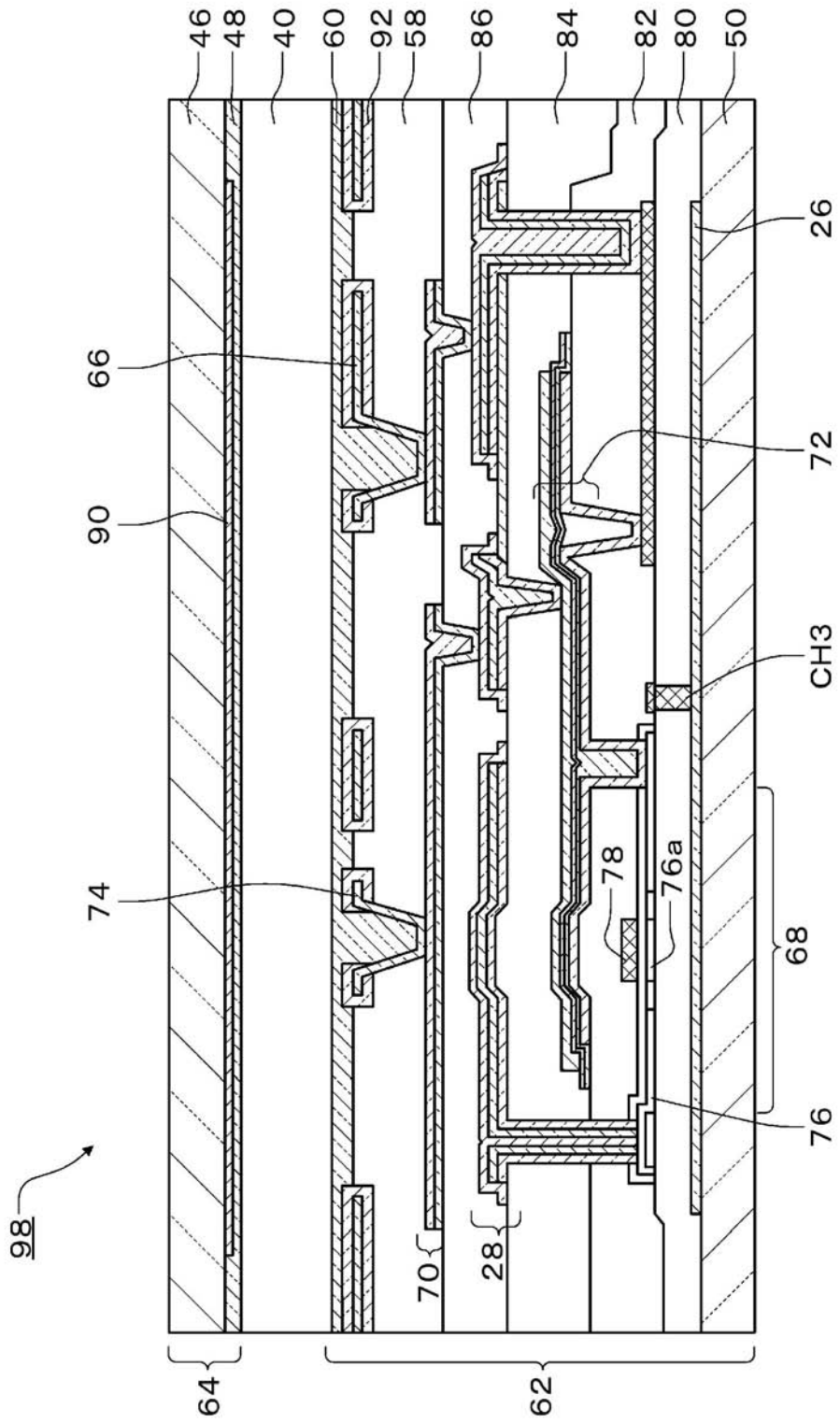
【 図 7 】



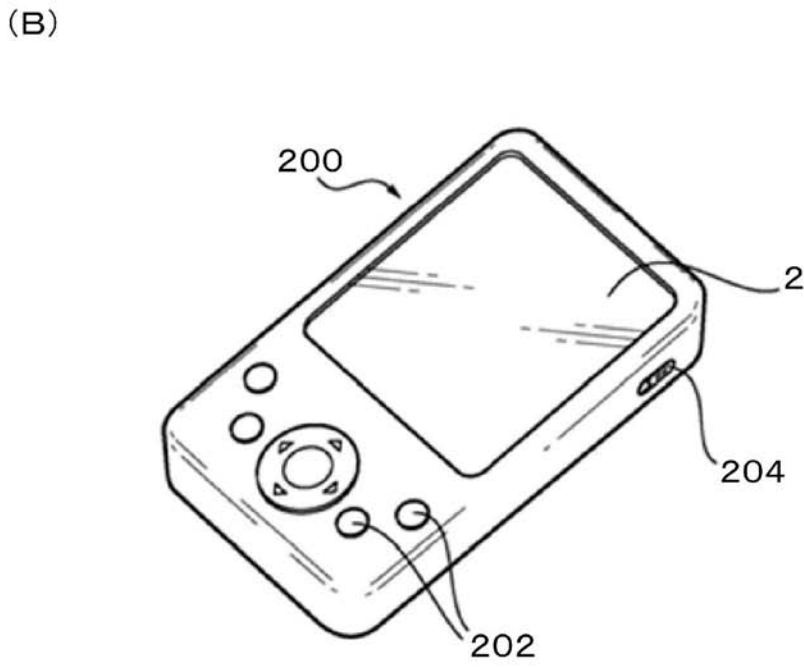
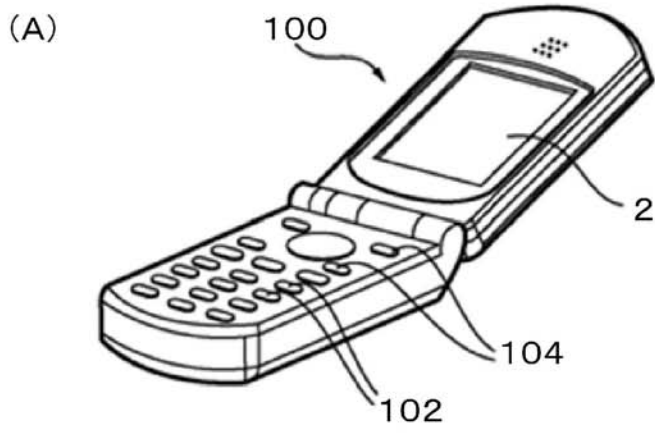
【図 8】



【図 9】



【 図 1 0 】



フロントページの続き

Fターム(参考) 2H092 GA14 GA16 GA17 HA02 JA24 JB56 JB68 JB69 KA03 KA04
KB14 NA01 PA06 QA06 RA05 RA10