

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014年4月10日(10.04.2014)

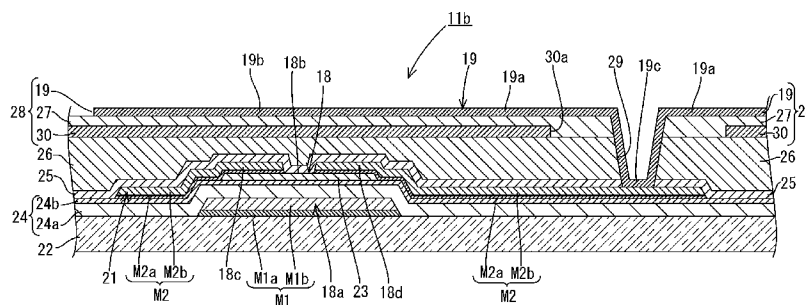


(10) 国際公開番号
WO 2014/054569 A1

- (51) 国際特許分類:
H01L 21/336 (2006.01) H01L 29/786 (2006.01)
G02F 1/1368 (2006.01)
 - (21) 国際出願番号: PCT/JP2013/076509
 - (22) 国際出願日: 2013年9月30日(30.09.2013)
 - (25) 国際出願の言語: 日本語
 - (26) 国際公開の言語: 日本語
 - (30) 優先権データ:
特願 2012-221240 2012年10月3日(03.10.2012) JP
 - (71) 出願人: シャープ株式会社(SHARP KABUSHIKI KAISHA) [JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町2番2号 Osaka (JP).
 - (72) 発明者: 原 猛(HARA Takeshi). 錦 博彦(NISHIKI Hirohiko). 石田 和泉(ISHIDA Izumi). 村重 正悟(MURASHIGE Shogo).
 - (74) 代理人: 特許業務法人暁合同特許事務所(AKATSUKI UNION PATENT FIRM); 〒4600008 愛知県名古屋市中区栄二丁目1番1号 日土地名古屋ビル5階 Aichi (JP).
 - (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
 - (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告 (条約第 21 条(3))

(54) Title: SEMICONDUCTOR DEVICE AND DISPLAY DEVICE

(54) 発明の名称: 半導体装置及び表示装置



(57) Abstract: This semiconductor device (11b) is provided with: a semiconductor film (23) that comprises an oxide semiconductor, and includes a channel region (18b); a first inorganic insulating film (25) formed on the semiconductor film (23); a first organic insulating film (26) formed on the first inorganic insulating film (25); and an inorganic film group (28). The inorganic film group (28) has: a first electrode (30) comprising an inorganic conductive film formed on the first organic insulating film (26); a second inorganic insulating film (27) formed on the first electrode (30); and a second electrode (19) that comprises an inorganic conductive film formed on the second inorganic insulating film (27), and is electrically connected to the semiconductor film (23) via openings (29, 30a) formed in such a manner as to penetrate the first inorganic insulating film (25), the first organic insulating film (26), the first electrode (30) and the second inorganic insulating film (27). The first organic insulating film (26) is disposed between the first inorganic insulating film (25) and the inorganic film group (28).

(57) 要約:

[続葉有]



WO 2014/054569 A1



本発明に係る半導体装置 1 1 b は、酸化物半導体からなりチャネル領域 1 8 b を含む半導体膜 2 3 と、半導体膜 2 3 上に形成される第 1 無機絶縁膜 2 5 と、第 1 無機絶縁膜 2 5 上に形成される第 1 有機絶縁膜 2 6 と、第 1 有機絶縁膜 2 6 上に形成される無機導電膜からなる第 1 電極 3 0 と、第 1 電極 3 0 上に形成される第 2 無機絶縁膜 2 7 と、第 2 無機絶縁膜 2 7 上に形成される無機導電膜からなり、第 1 無機絶縁膜 2 5、第 1 有機絶縁膜 2 6、第 1 電極 3 0 及び第 2 無機絶縁膜 2 7 を貫通するように形成された開口部 2 9、3 0 a を介して半導体膜 2 3 に電気的に接続される第 2 電極 1 9 とを有し、第 1 無機絶縁膜 2 5 との間で第 1 有機絶縁膜 2 6 を挟む無機膜群 2 8 とを備える。

明 細 書

発明の名称：半導体装置及び表示装置

技術分野

[0001] 本発明は、半導体装置及び表示装置に関する。

背景技術

[0002] 液晶表示装置に用いられる液晶パネルには、各画素の動作を制御するためのスイッチング素子として、薄膜トランジスタ（以下、TFT）がマトリクス状（行列状）に多数個配設されている。従来、TFTに用いられる半導体膜としては、アモルファスシリコン等のシリコン半導体を用いられるのが一般的であった。しかしながら、近年、半導体膜としてより電子移動度の高い酸化物半導体を用いることが新たに提案されている。特許文献1～3には、このような酸化物半導体を用いたTFTを、スイッチング素子として採用した液晶表示装置が記載されている。酸化物半導体は、電子移動度が高く、TFTを従来品よりも小型化することが可能であり、液晶パネルの開口率の向上等を図ることができる。

先行技術文献

特許文献

[0003] 特許文献1：特開2004-103957号公報

特許文献2：特開2006-165528号公報

特許文献3：特開2007-73705号公報

[0004] （発明が解決しようとする課題）

ところで、酸化物半導体は、水分と接触すると、その電気的な特性が劣化し易い。そのため、酸化物半導体を用いたTFTに、外部や他の膜等からの水分が取り込まれてしまうと、スイッチング素子が正常に作動できなくなるおそれがあり、問題となっていた。

発明の概要

[0005] 本発明は、酸化物半導体の膜からなる半導体膜に、水分等の異物が侵入す

ることが抑制された半導体装置、及び前記半導体装置を備えた表示装置を提供することである。

[0006] (課題を解決するための手段)

本発明に係る半導体装置は、酸化物半導体の膜からなり、チャンネル領域を有する半導体膜と、前記チャンネル領域を覆う形で前記半導体膜上に形成される第1無機絶縁膜と、前記チャンネル領域と重なる部分を有する形で前記第1無機絶縁膜上に形成される第1有機絶縁膜と、前記チャンネル領域と重なる部分を有する形で前記第1有機絶縁膜上に形成される無機導電膜からなる第1電極と、前記チャンネル領域と重なる部分を有する形で前記第1電極上に形成される第2無機絶縁膜と、前記チャンネル領域と重なる部分を有する形で前記第2無機絶縁膜上に形成される無機導電膜からなり、前記チャンネル領域と重ならない形で前記第1無機絶縁膜、前記第1有機絶縁膜、前記第1電極及び前記第2無機絶縁膜を貫通するように形成された開口部を介して前記半導体膜に電氣的に接続される第2電極とを有し、前記第1無機絶縁膜との間で前記第1有機絶縁膜を挟む無機膜群とを備える。

[0007] 前記半導体装置において、酸化物半導体の膜からなる半導体膜は、チャンネル領域を有しており、そのチャンネル領域を覆う形で前記半導体膜上に前記第1無機絶縁膜が形成されている。また、前記第1無機絶縁膜上には、前記第1有機絶縁膜が形成されており、そして、前記第1無機絶縁膜との間で前記第1有機絶縁膜を挟むように前記無機膜群が形成されている。このように、前記第1無機絶縁膜との間で前記第1有機絶縁膜を挟む前記無機膜群を備えることにより、外部から水分等の異物が前記無機膜群を通過して前記半導体膜側に移動することが抑制される。また、前記第1有機絶縁膜中に微量の水分等の異物が含まれていても、その異物は前記第1無機絶縁膜と前記無機膜群との間で閉じ込められることになる。その結果、前記半導体膜に水分等の異物が侵入することが抑制され、ひいては、前記半導体装置の前記半導体膜の電氣的な特性の変化(劣化)が抑制される。

[0008] また、本発明に係る半導体装置は、酸化物半導体の膜からなり、チャンネル

領域を有する半導体膜と、前記チャネル領域を覆う形で前記半導体膜上に形成される第1無機絶縁膜と、前記チャネル領域と重なる部分を有する形で前記第1無機絶縁膜上に形成される第1有機絶縁膜と、前記チャネル領域と重なる部分を有する形で第1有機絶縁膜上に形成される無機導電膜からなる第1電極と、前記チャネル領域と重なる部分を有する形で前記第1電極上に形成される第2有機絶縁膜と、前記チャネル領域と重なる部分を有する形で前記第2有機絶縁膜上に形成される無機導電膜からなり、前記チャネル領域と重ならない形で前記第1無機絶縁膜、前記第1有機絶縁膜、前記第1電極及び前記第2有機絶縁膜を貫通するように形成された開口部を介して前記半導体膜に電氣的に接続される第2電極と、を備える。

[0009] 前記半導体装置において、酸化物半導体の膜からなる半導体膜は、チャネル領域を有しており、そのチャネル領域を覆う形で前記半導体膜上に前記第1無機絶縁膜が形成されている。また、前記チャネル領域と重なる部分を有する形で前記第1無機絶縁膜上に第1有機絶縁膜が形成され、そして、前記チャネル領域と重なる部分を有する形で第1有機絶縁膜上に無機導電膜からなる第1電極が形成される。更に、前記チャネル領域と重なる部分を有する形で第2有機絶縁膜が前記第1電極上に形成され、また更に、前記チャネル領域と重なる部分を有する形で、前記第2有機絶縁膜上に無機導電膜からなる第2電極が形成される。つまり、前記半導体膜上に形成される各膜は、下層（半導体膜）側から順に、無機膜（第1無機絶縁膜）、有機膜（第1有機絶縁膜）、無機膜（第1電極）、有機膜（第2有機絶縁膜）、無機膜（第2電極）となっており、無機膜と有機膜とが交互に積層された形となっている。このように、無機膜と有機膜とが交互に積層された形となっていると、第1有機絶縁膜や第2有機絶縁膜中に微量の水分等の異物が含まれていても、その異物は、各無機膜の間で閉じ込められることになる。また、外部から水分等の異物が前記第2電極を透過しても、その異物は第2有機絶縁膜によって捕捉等されることになる。前記第2有機絶縁膜は、無機絶縁膜と比べて親水性を備えている。その結果、前記半導体膜に水分等の異物が侵入すること

が抑制され、ひいては、前記半導体装置の前記半導体膜の電気的な特性の変化（劣化）が抑制される。

[0010] 前記半導体装置において、前記第2有機絶縁膜は、塗布型有機絶縁材料からなることが好ましい。前記塗布型有機絶縁材料は、膜の表面を平坦化しやすく、特に好ましい。

[0011] 前記半導体装置において、基板と、前記基板上に形成される第3電極と、前記基板上であって、前記第3電極を覆う形で形成される第3電極側絶縁膜と、を備え、前記半導体膜は、前記第3電極側絶縁膜上に形成されるものであってもよい。

[0012] 前記半導体装置において、前記チャネル領域を覆う形で前記半導体膜と前記第1無機絶縁膜との間に配される保護膜を備えるものであってもよい。前記半導体装置において、前記保護膜は、前記チャネル領域に水分等の異物が侵入することを抑制するため、好ましい。

[0013] 前記半導体装置において、前記チャネル領域を挟んで互いに前記半導体膜上で対向し、各々が前記半導体膜の表面と直に接触する接触部を有する一対の第4電極及び第5電極を備え、前記保護膜は、前記接触部が接触する部分以外の前記半導体膜の表面を覆う形で形成されるものであってもよい。前記半導体装置において、前記保護膜が、前記接触部が接触する部分以外の前記半導体膜の表面を覆うことにより、前記半導体膜の前記チャネル領域が、水分等からより確実に保護されることになる。また、前記第4電極及び前記第5電極の形成時等においても、前記チャネル領域を含む前記半導体膜を水分等から保護することができる。

[0014] 前記半導体装置において、前記半導体膜が、インジウム（In）、ガリウム（Ga）、アルミニウム（Al）、銅（Cu）、亜鉛（Zn）及びスズ（Sn）からなる群より選ばれる少なくとも1種を含む酸化物からなるものであってもよい。前記半導体装置において、前記半導体膜が上記構成を備えていると、アモルファスであっても電子移動度が高く、スイッチング素子のオン抵抗を大きくすることができる。

- [0015] 前記半導体装置において、前記半導体膜が、酸化インジウムガリウム亜鉛からなるものであってもよい。前記半導体装置において、前記半導体膜が酸化インジウムガリウム亜鉛からなると、高移動度、低オフ電流という良好な特性を得ることができる。
- [0016] 前記半導体装置において、前記第1有機絶縁膜は、アクリル系樹脂からなるものであってもよい。アクリル系樹脂は、水分を含み易い性質を有しているため、その水分により前記半導体膜が酸化されるおそれがあるものの、前記無機膜群や、無機膜で挟まれた第2有機絶縁膜が設けられていることにより、外部等からの水分が前記第1有機絶縁膜に移動することが抑制される。その結果、前記第1有機絶縁膜として、前記アクリル系樹脂を利用しても、前記半導体膜の電気的な特性の変化（劣化）が抑制される。
- [0017] 前記半導体装置において、前記保護膜は、シリコン酸化物からなるものであってもよい。シリコン酸化物は、例えばシリコン窒化物や有機絶縁材料等と比べて、前記半導体膜を酸化又は還元し難い材料であり、前記半導体膜の電気的な特性の変化（劣化）を抑制することができる。
- [0018] 前記半導体装置において、前記第2無機絶縁膜は、シリコン窒化物からなるものであってもよい。
- [0019] 前記半導体装置において、前記半導体膜は、前記第3電極と重なる形で前記第3電極側絶縁膜上に形成されるものであってもよい。
- [0020] 前記半導体装置において、前記第2電極は、前記第5電極と電氣的に接続されるものであってもよい。
- [0021] 前記半導体装置において、前記第3電極側絶縁膜は、シリコン窒化物からなる下層第3電極側絶縁膜と、この下層第3電極側絶縁膜と前記半導体膜との間に配されシリコン酸化物からなる上層第3電極側絶縁膜との積層構造を有するものであってもよい。シリコン酸化物は、例えばシリコン窒化物や有機絶縁材料等と比べて、前記半導体膜を酸化又は還元し難い材料である。このシリコン酸化物からなる前記上層第3電極側絶縁膜が、前記下層第3電極側絶縁膜と前記半導体膜との間に配されることにより、前記半導体膜の電気

的な特性の変化（劣化）が抑制されている。

[0022] 本発明に係る表示装置は、前記半導体装置と、前記半導体装置と対向するように配置された対向基板と、前記半導体装置と前記対向基板との間に配置された液晶層とを備える。前記表示装置が、上記構成を備えていると、前記半導体膜の電気的な特性の変化（劣化）が抑制され、動作信頼性等に優れる。

[0023] （発明の効果）

本発明によれば、酸化物半導体の膜からなる半導体膜に、水分等の異物が侵入することが抑制された半導体装置、及び前記半導体装置備えた表示装置を提供することができる。

図面の簡単な説明

- [0024] [図1]実施形態1に係る液晶表示装置の断面図
[図2]液晶表示装置に搭載される液晶モジュールの平面図
[図3]アレイ基板の画素を拡大した平面図
[図4]図3のA-A'線断面図
[図5]実施形態2に係るアレイ基板の画素を拡大した平面図
[図6]図5のB-B'線断面図
[図7]実施形態3に係るアレイ基板の画素を拡大した平面図
[図8]図7のC-C'線断面図
[図9]実施形態4に係るアレイ基板の画素を拡大した平面図
[図10]図9のD-D'線断面図
[図11]実施形態5に係るアレイ基板の画素を拡大した平面図
[図12]図11のE-E'線断面図
[図13]実施形態6に係るアレイ基板の画素を拡大した平面図
[図14]図13のF-F'線断面図

発明を実施するための形態

[0025] <実施形態1>

本発明の実施形態1を、図1から図4を参照しつつ説明する。本実施形態

では、液晶表示装置（表示装置の一例）10と、この液晶表示装置10に利用されるアレイ基板（半導体装置の一例）11bについて例示する。なお、各図面には、互いに直交するX軸、Y軸及びZ軸が示されている。また、図1の上側を表側とし、同図の下側を裏側として、液晶表示装置10等を説明する。

[0026] 図1は、実施形態1に係る液晶表示装置10の断面図である。液晶表示装置10は、全体として、扁平な略直方体状の外観形状をなしている。図1には、長手方向かつ厚み方向（表裏方向）に沿って切断された液晶表示装置10の断面構成が示されている。液晶表示装置10は、図1に示されるように、主として、液晶モジュールLMと、バックライト装置（照明装置）12とを備えている。

[0027] 図2は、液晶モジュールLMの平面図である。図2に示されるように、液晶モジュールLMは、画像を表示可能な表示部AAと、この表示部AAの周縁に配される枠状（額縁状）の非表示部NAAとを有する液晶パネル（表示パネルの一例）11と、この液晶パネル11を駆動するドライバ13と、このドライバ13に対して各種入力信号を外部から供給する制御回路基板14と、液晶パネル11と制御回路基板14とを電気的に接続するフレキシブル基板15とを備えている。

[0028] 液晶パネル11は、図2に示されるように、全体的には、縦長の矩形状をなしており、その長手方向における一方の端部側（図2の上側）に片寄った状態で表示部（アクティブエリア）AAが配されている。そして、その周縁に画像が表示されない非表示部（ノンアクティブエリア）NAAが配されている。そして、その長手方向における他方の端部側（図2の下側）の非表示部NAAに、ドライバ13及びフレキシブル基板15が配されている。なお、図2等において、液晶パネル11の短辺方向（短手方向）がX軸方向と一致し、その長辺方向（長手方向）がY軸方向と一致している。なお、液晶パネル11の詳細は、後述する。

[0029] バックライト装置12は、液晶モジュールLMが有する液晶パネル11に

対して、光を供給するための装置であり、液晶モジュールLM（液晶パネル11）の背面（裏側）側に配される形で、液晶モジュールLMに組み付けられる。バックライト装置12は、主として、表側（液晶パネル11側）に向けて開口した略箱形をなすシャーシ12aと、このシャーシ12a内に収容された光源（不図示）と、シャーシ12aの開口した部分を覆う形で配され、光源からの光を透過させて面状の光を出射する光学シート（不図示）とを備えている。光源としては、例えば、LED、冷陰極管等が利用される。また、光学シートは、光源から発せられた光を均一な面状の光となるように調整する。

[0030] バックライト装置12と液晶パネル11とは、互いに組み付けられた状態で、表裏一對の外装部材（筐体）16, 17に収容かつ保持される。表側の外装部材16は、表側から平面視した際、概ね枠状（額縁状）をなしており、その中央部分に開口部16aが設けられている。そして、この開口部16aから、液晶パネル11の表示部AAが現れ、この表示部AAが利用者によって視認される。

[0031] フレキシブル基板15は、絶縁性及び可撓性を有する合成樹脂材料（例えば、ポリイミド系樹脂等）からなる樹脂基材を備えており、その樹脂基材上に多数本の配線パターン（不図示）が形成されている。フレキシブル基板15は、全体的には帯状をなしており、その一方の端部に制御回路基板14が接続され、その他方の端部に液晶パネル11の端部が接続される。このフレキシブル基板15によって、制御回路基板14側から供給される入力信号が液晶パネル11側に伝送される。なお、液晶表示装置10内において、フレキシブル基板15は、断面が略U字型となるように曲げられた状態で収容されている。

[0032] ドライバ13は、内部に駆動回路を有するLSIチップから構成され、信号供給源である制御回路基板14から供給される信号に基づいて作動する。このようにドライバ13が作動すると、ドライバ13は、制御回路基板14から供給される入力信号を処理して出力信号を生成し、その出力信号を液晶

パネル11へ向けて出力する。ドライバ13は、液晶パネル11の背面側の基板（後述するアレイ基板11b）の非表示部NAA上に、所謂、COG（Chip On Glass）方式で直接実装されている。

[0033] 本実施形態の液晶表示装置10は、携帯型情報端末（電子ブックやPDA等を含む）、携帯電話（スマートフォン等を含む）、ラップトップパソコン（タブレット型等を含む）、デジタルフォトフレーム、携帯型ゲーム機、電子インクペーパー等の各種電子機器に用いられるものである。なお、本実施形態の液晶表示装置10に利用される液晶パネル11は、一般的に、小型又は中小型に分類されるものであり、その画面サイズが数インチ～十数インチ程度となっている。

[0034] ここで、液晶パネル11について詳細に説明する。液晶パネル11は、図1等に示されるように、一对の基板11a、11bと、両基板11a、11b間に介在し、電界印加に伴って光学特性が変化する液晶分子を含む液晶層11cとを備えている。両基板11a、11bは、液晶層11cの厚み分のギャップ（間隔）を維持した状態で枠状のシール材11dによって互いに貼り合わされている。シール材11dの内側に、液晶層11cが一对の基板11a、11b間で挟まれた状態で封入される。一对の基板11a、11bのうち、表側がカラーフィルタ（以下、CF）基板（対向基板）11aであり、裏側がアレイ基板（アクティブマトリクス基板、半導体装置の一例）11bである。液晶パネル11の表示部AA内には、多数個の画素Pがマトリクス状（行列状）に設けられている。

[0035] 本実施形態の液晶パネル11の動作モードは、一方の基板11bに一对の電極を設けて、液晶分子に基板面に平行な方向（横方向）に電界を印加する横方向電界方式のモードであり、一般的には、FFS（Fringe Field Switching）モードとして知られている。そのため、本実施形態のアレイ基板（半導体装置の一例）11bには、一对の電極（後述する画素電極19及び共通電極30）が形成されている。

[0036] CF基板11a及びアレイ基板11bは、共に略透明であり高い透光性を

有するガラス基板を備えており、このガラス基板上に各種の膜が所定パターンで積層形成されたものからなる。図2に示されるように、CF基板11aの短手方向の長さ、アレイ基板11bの短手方向の長さとは、概ね互いに同じとなるように設定されている。これに対して、CF基板11aの長手方向の長さは、アレイ基板11bの長手方向の長さよりも、短く設定されている。そして、CF基板11aとアレイ基板11bとは、長手方向における一方（図2の上側）の端部同士が揃えられた状態で、互いに貼り合わされている。そのため、アレイ基板11bの長手方向における他方（図2の下側）の端部は、CF基板11aとは重ならず、外側に露出した状態となっている。この露出した部分に、上述したドライバ13及びフレキシブル基板15を実装するための範囲（実装領域）が確保されている。

[0037] なお、両基板11a、11bの内面側には、液晶層11cに含まれる液晶分子を配向させるための配向膜（不図示）がそれぞれ形成されている。また、両基板11a、11bの外側には、それぞれ偏光板（不図示）が貼り付けられている。

[0038] CF基板11aには、R（赤色）、G（緑色）、B（青色）の各着色部（CF、不図示）が、マトリクス状に配設されている。各着色部は、画素毎に割り当てられており、後述するアレイ基板11bの各画素電極に対して、平面視で重畳する形となっている。また、各着色部は、CF基板11aにおいて、遮光性を有する格子状のブラックマトリクス（不図示）によって仕切られている。なお、ブラックマトリクスは、後述するアレイ基板11bのゲート配線及びソース配線と平面視で重畳する形となっている。各着色部及びブラックマトリクスの上に、上述した配向膜が形成される。なお、本実施形態のCF基板11aでは、R（赤色）、G（緑色）及びB（青色）の3色の着色部群によって、液晶パネル11の表示単位である1つの表示画素（絵素）が構成されている。

[0039] 次いで、図3及び図4を参照しつつ、アレイ基板11bについて詳細に説明する。図3は、アレイ基板11bの画素を拡大した平面図であり、図4は

、図3のA-A'線断面図である。アレイ基板11bの内側（液晶層11c側）に設けられている各構成は、公知の成膜技術、フォトリソグラフィ技術等を利用して形成されている。図3に示されるように、アレイ基板11bの表示部AAには、複数個のTFT（薄膜トランジスタ）18及び画素電極19が、それぞれマトリクス状に配設されている。TFT18は、スイッチング素子として利用されるものである。そして、TFT18及び画素電極19の周りには、互いに交差する形で配設されている複数本のゲート配線（走査線）20及びソース配線（信号線）21によって取り囲まれている。つまり、TFT18及び画素電極19は、格子状をなしたゲート配線（走査線）20及びソース配線（信号線）21の各交差部に割り当てられている形となっている。

[0040] TFT18は、ゲート配線20に延設されているゲート電極（第3電極）18aと、チャンネル領域18bを有する半導体膜23と、ソース配線21に延設されているソース電極（第4電極）18cと、ドレイン電極（第5電極）18dとを備えている。ソース電極18cと、ドレイン電極18dとは、チャンネル領域18bを挟んで互いに半導体膜23上で間隔を保ちつつ対向した状態となっている。ソース電極18c及びドレイン電極18dは、それぞれ半導体膜23に対して接続し、電氣的に接続されている。

[0041] 基板22は、ガラス基板、シリコン基板、耐熱性を有するプラスチック基板等の絶縁性を備える基板からなる。本実施形態の液晶表示装置10に利用される基板22としては、光を透過するガラス基板等の透明基板が好ましい。本実施形態では、基板22として、ガラス基板が用いられる。

[0042] 基板22の内側（液晶層11c側）の板面（表面）上には、第1金属膜M1からなるゲート配線20、ゲート電極18a等が形成されている。そして、第1金属膜M1からなるゲート配線20等を覆う形で、前記基板22上には、ゲート絶縁膜（第3電極側絶縁膜）24が形成されている。また、ゲート絶縁膜24上には、酸化物半導体の膜からなる半導体膜23、第2金属膜M2からなるソース配線21、ソース電極18c、ドレイン電極18d等が

形成されている。そして、半導体膜 23、ソース配線 21等を覆う形で、第1層間絶縁膜（第1無機絶縁膜）25がゲート絶縁膜 24上に形成されている。また、第1層間絶縁膜 25上に樹脂絶縁膜（第1有機絶縁膜）26が形成されており、更に、樹脂絶縁膜 26上には、透明な無機導電膜からなる共通電極（第1電極）30が形成されている。また更に、共通電極 30を覆うように、第2層間絶縁膜（第2無機絶縁膜）27が形成されており、第2層間絶縁膜 27上には、透明な無機導電膜からなる画素電極（第2電極）19が形成されている。上述した第1層間絶縁膜（第1無機絶縁膜）、樹脂絶縁膜（第1有機絶縁膜）26、共通電極（第1電極）30、第2層間絶縁膜（第2無機絶縁膜）27及び画素電極（第2電極）19は、いずれも TFT 18を覆う形で（つまり、TFT 18のチャンネル領域 18bを覆う部分を含む形で）アレイ基板 11b上に設けられている。

[0043] 第1金属膜M1は、チタン（Ti）及び銅（Cu）の積層膜から形成されている。第1金属膜M1は、チタン（Ti）からなる膜M1aが下層側に配され、銅（Cu）からなる膜M1bが上層側に配される構成となっている。第1金属膜M1は、スパッタリング法等によって、基板22上に形成される。そして、銅（Cu）膜M1bに対してフォトリソグラフィ及びウエットエッチングを行うと共に、そのチタン（Ti）膜M1aに対してドライエッチング、並びにレジストの剥離洗浄等を行うことにより、所定パターンを備えた第1金属膜M1からなるゲート配線20、ゲート電極18a等が基板22上に形成される。

[0044] ゲート絶縁膜（第3電極側絶縁膜）24は、シリコン窒化物（SiNx）からなる下層側ゲート絶縁膜（下層第3電極側絶縁膜）24aと、シリコン酸化物（SiOx、例えばx=2）からなる上層側ゲート絶縁膜（上層第3電極側絶縁膜）24bとの積層膜により形成されている。ゲート絶縁膜24は、CVD法等を利用して、適宜、形成される。

[0045] 半導体膜23は、酸化物半導体の一種である酸化インジウムガリウム亜鉛の膜からなる。半導体膜23を構成する酸化インジウムガリウム亜鉛膜は、

非晶質（アモルファス）又は結晶質からなり、特に結晶質の場合、C軸配向結晶と呼ばれる結晶構造を有する。半導体膜23は、TFT18のチャンネル領域18b等を構成する。なお、半導体膜23は、表示用のTFTのみならず、非表示部NAAに配されている非表示用のTFT（不図示）等にも利用される。半導体膜23は、スパッタリング法により、酸化インジウムガリウム亜鉛膜が形成され、その後、フォトリソグラフィ、ウエットエッチング及びレジストの剥離洗浄等を行うことにより、所定パターンを有する半導体膜23がゲート絶縁膜24上に形成される。

[0046] 第2金属膜M2は、チタン（Ti）及び銅（Cu）の積層膜から形成されている。第2金属膜M2は、チタン（Ti）からなる膜M2aが下層側に配され、銅（Cu）からなる膜M2bが上層側に配される構成となっている。第2金属膜M2は、スパッタリング法等によって、ゲート絶縁膜24上に形成される。そして、銅（Cu）膜M2bに対してフォトリソグラフィ及びウエットエッチングを行うと共に、そのチタン（Ti）膜M2aに対してドライエッチング、並びにレジストの剥離洗浄等を行うことにより、所定パターンを備えた第2金属膜M2からなるソース配線21、ソース電極18c、ドレイン電極18d等がゲート絶縁膜24上に形成される。そして、半導体膜23のチャンネル領域18bがソース電極18cとドレイン電極18dとの間から露出される。

[0047] TFT18のチャンネル領域18bは、主として、ソース電極18cとドレイン電極18dとの間に挟まれた半導体膜23の部分（領域）からなり、ソース電極18cとドレイン電極18dとの間で、電子の移動を可能としている。上述したように、本実施形態の半導体膜23は、酸化インジウムガリウム亜鉛膜であり、電子移動度は、従来のアモルファスシリコン膜等と比べると、20～50倍程度高くなっている。そのため、酸化インジウムガリウム亜鉛膜（半導体膜23）を利用したTFT18は、従来と比べて、小型化することが可能であり、表示領域（画素P）の開口率を高く設定することが可能である。TFT18は、基板22上において、ゲート電極18aが最下層

に配されており、そのゲート電極 18 a 上にゲート絶縁膜 24 を介して半導体膜 23 のチャネル領域 18 b が積層される構成となっている。つまり、TFT 18 は、所謂、逆スタガ型（ボトムゲート型）となっている。

[0048] 第 1 層間絶縁膜（第 1 無機絶縁膜）25、樹脂絶縁膜（第 1 有機絶縁膜）26 及び第 2 層間絶縁膜（第 2 無機絶縁膜）27 には、ドレイン電極 18 d の一部を露出させるための開口部（コンタクトホール）29 が設けられている。開口部 29 は、第 1 層間絶縁膜 25、樹脂絶縁膜 26 及び第 2 層間絶縁膜 27 を貫通する形で設けられている。また、開口部（コンタクトホール）29 は、半導体膜 23 のチャネル領域 18 b と重ならない個所に設けられている。

[0049] 第 1 層間絶縁膜（第 1 無機絶縁膜）25 は、シリコン酸化物（ SiO_x 、例えば $x = 2$ ）からなり、プラズマ CVD 法等を利用して、ソース電極 18 c、ドレイン電極 18 d、半導体膜 23 等を覆うように形成される。

[0050] 樹脂絶縁膜（第 1 有機絶縁膜）26 は、有機材料であるアクリル系樹脂材料（例えば、ポリメチルメタクリレート（PMMA）等）からなり、平坦化膜として機能する。アクリル系樹脂材料としては、感光性のものが好ましい。樹脂絶縁膜（第 1 有機絶縁膜）26 は、例えば、スピンコート法、スリットコート法等を利用して、第 1 層間絶縁膜 25 上に塗布される。

[0051] 本実施形態の場合、透明な無機導電膜からなる共通電極（第 1 電極）30 と、第 2 層間絶縁膜（第 2 無機絶縁膜）27 と、透明な無機導電膜からなる画素電極（第 2 電極）19 とが 1 つの無機膜群 28 をなしている。共通電極 30、第 2 層間絶縁膜 27 及び画素電極 19 は、いずれも無機系の膜からなり、有機系の膜と比べて、疎水性を備えている。そのため、これらの積層物からなる無機膜群 28 も、疎水性を備えている。

[0052] 共通電極（第 1 電極）30 は、ITO（Indium Tin Oxide）、ZnO（Zinc Oxide）等の透明な無機導電膜からなる。共通電極 30 は、複数の画素 P で共用されるように複数の画素 P を覆う形で樹脂絶縁膜 26 上に形成される。共通電極 P は、アレイ基板 11 b の表示部

AAの略全域を覆うように、形成される。なお、共通電極30には、開口部30aが設けられており、この開口部30aの内側に、第1層間絶縁膜25、樹脂絶縁膜26及び第2層間絶縁膜27を貫通する形で設けられている上述した開口部（コンタクトホール）29が配されている。つまり、第1層間絶縁膜（第1無機絶縁膜）25、樹脂絶縁膜（第1有機絶縁膜）26及び第2層間絶縁膜（第2無機絶縁膜）27に設けられている開口部29と、共通電極（第1電極）30に設けられている開口部30aとは、1つの開口部を形成している。

[0053] 第2層間絶縁膜（第2無機絶縁膜）27は、無機絶縁膜であるシリコン窒化物（ SiN_x ）からなり、プラズマCVD法等を利用して、チャンネル領域18bを覆う部分を有する形で、共通電極30上に形成される。

[0054] 共通電極30に利用される透明な無機導電膜は、例えば、スパッタリング法を利用して、樹脂絶縁膜26（第1有機絶縁膜）上に形成される。そして、この透明な無機導電膜に対して、フォトリソグラフィ、ウエットエッチング及びレジストの剥離洗浄等を施すことにより、所定パターンを有する共通電極30が形成される。共通電極（第1電極）30は、樹脂絶縁膜26（第1有機絶縁膜）と第2層間絶縁膜（第2無機絶縁膜）27との間で挟まれた状態となっている。

[0055] 画素電極（第1電極）19は、上述した共通電極30と同様、ITO（Indium Tin Oxide）、ZnO（Zinc Oxide）等の透明な無機導電膜からなる。画素電極19は、アレイ基板11bを平面視した際に、ゲート配線20とソース配線21とで囲まれた矩形状の領域（画素P）内に納まるように配されている。また、画素電極19は、主として、第2層間絶縁膜（第2無機絶縁膜）27上に形成されている。画素電極19は、アレイ基板11bを平面視した際、画素P領域を覆う矩形状の本体部19aと、TFT18と重なる重畳部19bと、開口部（コンタクトホール）29を通過してドレイン電極18dと接続する接続部19cとを備えている。画素電極19は、接続部19cが開口部29を通過してドレイン電極18dと

接続することにより、TF T 1 8の半導体膜23に対して電氣的に接続されている。

[0056] 本体部19aには、ソース配線21の配設方向(Y軸方向)に沿って細長く伸びたスリット部19dが複数本設けられている。本実施形態の場合、スリット部19dは、3本設けられている。スリット部19d同士は、互いに等間隔を保った状態で、本体部19aに設けられている。

[0057] 重畳部19bは、画素電極19の一部からなり、ITO等の透明な無機導電膜からなる。重畳部19bは、アレイ基板11bを平面視した際、TF T 1 8は、重畳部19bの内側に納まる状態となっている。そのため、重畳部19bは、平面視で、TF T 1 8の半導体膜23(チャンネル領域18b)が内側に納まる形で、半導体膜23と重なっている。このように、重畳部19bがTF T 1 8の半導体膜23と平面視で重なる形で、第2層間絶縁膜(第2無機絶縁膜)27及び共通電極(第1電極)30と共に、無機膜群28を構成している。

[0058] 画素電極19は、例えば、スパッタリング法を利用して形成されたITO等の透明な無機導電膜を、フォトリソグラフィ、ウエットエッチング及びレジストの剥離洗浄等を施すことによって形成される。

[0059] 画素電極19の本体部19a及び重畳部19bは、第2層間絶縁膜27を介して共通電極30と対向している。共通電極30には、図示されない共通配線から共通電位(基準電位)が印加される。そして、画素電極19に印加される電位を、TF T 1 8により制御することにより、画素電極19と共通電極30との間に所定の電位差を生じさせている。

[0060] なお、画素電極19と共通電極30との間に所定の電位差が生じると、アレイ基板11bとCF基板11aとの間にある液晶層11cには、スリット部19dを有する画素電極19によって、アレイ基板11bの板面に沿う成分に加えて、アレイ基板11bの板面に対する法線方向の成分を含むフリンジ電界(斜め電界)が印加される。この電界が適宜、制御されることによって、液晶層11c中の液晶分子の配向状態を適切に切り替えることができる。

。

[0061] 以上のように、本実施形態の液晶表示装置 10 で利用されるアレイ基板（半導体装置） 11 b は、酸化物半導体の膜からなり、チャネル領域 18 b を有する半導体膜 23 と、チャネル領域 18 b を覆う形で半導体膜 23 上に形成される第 1 層間絶縁膜（第 1 無機絶縁膜） 25 と、チャネル領域 18 b と重なる部分を有する形で第 1 層間絶縁膜（第 1 無機絶縁膜） 25 上に形成される樹脂絶縁膜（第 1 有機絶縁膜） 26 と、チャネル領域 18 b と重なる部分を有する形で樹脂絶縁膜（第 1 有機絶縁膜） 26 上に形成される無機導電膜からなる共通電極（第 1 電極） 30 と、チャネル領域 18 b と重なる部分を有する形で共通電極（第 1 電極） 30 上に形成される第 2 層間絶縁膜（第 2 無機絶縁膜） 27 と、チャネル領域 18 b と重なる部分を有する形で第 2 層間絶縁膜（第 2 無機絶縁膜） 27 上に形成される無機導電膜からなり、チャネル領域 18 b と重ならない形で第 1 層間絶縁膜（第 1 無機絶縁膜） 25、樹脂絶縁膜（第 1 有機絶縁膜） 26、共通電極（第 1 電極） 30 及び第 2 層間絶縁膜（第 2 無機絶縁膜） 27 を貫通するように形成された開口部 29、30 a を介して半導体膜 23 に電氣的に接続される画素電極（第 2 電極） 19 とを有し、第 1 層間絶縁膜（第 1 無機絶縁膜） 25 との間で樹脂絶縁膜（第 1 有機絶縁膜） 26 を挟む無機膜群 28 とを備える。

[0062] このように、第 1 層間絶縁膜（第 1 無機絶縁膜） 25 との間で樹脂絶縁膜（第 1 有機絶縁膜） 26 を挟む無機膜群 28 を備えることにより、外部（例えば、外気や液晶層 11 c）から水分等の異物が無機膜群 28 を通過して半導体膜 23 側に移動することが抑制される。また、樹脂絶縁膜（第 1 有機絶縁膜） 26 中に微量の水分等の異物が含まれていても、その異物は第 1 層間絶縁膜（第 1 無機絶縁膜） 25 と無機膜群 28 との間で閉じ込められることになる。その結果、半導体膜 23 に水分等の異物が侵入することが抑制され、ひいては、アレイ基板（半導体装置） 11 b の半導体膜 23 の電氣的な特性の変化（劣化）が抑制される。

[0063] また、本実施形態のアレイ基板 11 b は、基板 22 と、基板 22 上に形成

されるゲート電極（第3電極）18aと、基板22上であって、ゲート電極（第3電極）18aを覆う形で形成されるゲート絶縁膜（第3電極側絶縁膜）24とを備え、半導体膜23は、ゲート絶縁膜（第3電極側絶縁膜）24上に形成される構成となっている。

[0064] また、本実施形態のアレイ基板11bにおいて、半導体膜23が、インジウム（In）、ガリウム（Ga）、アルミニウム（Al）、銅（Cu）、亜鉛（Zn）及びスズ（Sn）からなる群より選ばれる少なくとも1種を含む酸化物からなるものが好ましい。半導体膜23がこのような構成を備えていると、アモルファスであっても電子移動度が高く、スイッチング素子のオン抵抗を大きくすることができる。

[0065] また、本実施形態のアレイ基板11bにおいて、半導体膜23が、酸化インジウムガリウム亜鉛からなるものが好ましい。特に、半導体膜23としては、C軸配向結晶の酸化インジウムガリウム亜鉛膜が好ましい。半導体膜23が、このような酸化インジウムガリウム亜鉛膜からなると、形成されると、高移動度、低オフ電流という良好な特性を得ることができる。特に、半導体膜23が、C軸配向結晶の酸化インジウムガリウム亜鉛膜からなる場合、半導体膜23に水分等の異物が侵入すると、半導体膜23の電気的な特性が変化（劣化）し易い。そのため、本実施形態のようにアレイ基板11bが、無機膜群28を備えていると、半導体膜23の電気的な特性の劣化を特に効果的に抑制することができる。

[0066] また、本実施形態のアレイ基板11bにおいて、樹脂絶縁膜（第1有機絶縁膜）26は、アクリル系樹脂からなる。アクリル系樹脂は、水分を含み易い性質を有しているため、その水分により前記半導体膜が酸化されるおそれがあるものの、無機膜群28が設けられていることにより、外部等からの水分が樹脂絶縁膜（第1有機絶縁膜）26に移動することが抑制される。その結果、樹脂絶縁膜（第1有機絶縁膜）26として、アクリル系樹脂を利用しても、半導体膜23の電気的な特性の変化（劣化）が抑制される。

[0067] また、本実施形態のアレイ基板11bにおいて、第2層間絶縁膜（第2無

機絶縁膜) 27は、シリコン窒化物からなるものである。

[0068] また、本実施形態のアレイ基板11bにおいて、ゲート絶縁膜(第3電極側絶縁膜)24は、シリコン窒化物からなる下層ゲート絶縁膜(下層第3電極側絶縁膜)24aと、この下層ゲート絶縁膜(下層第3電極側絶縁膜)24aと半導体膜23との間に配されシリコン酸化物からなる上層ゲート絶縁膜(上層第3電極側絶縁膜)24bとの積層構造を有するものである。シリコン酸化物は、例えばシリコン窒化物や有機絶縁材料等と比べて、半導体膜23を酸化又は還元し難い材料である。このシリコン酸化物からなる上層ゲート絶縁膜(上層第3電極側絶縁膜)24bが、下層ゲート絶縁膜(下層第3電極側絶縁膜)24aと半導体膜23との間に配されることにより、半導体膜23の電気的な特性の変化(劣化)が抑制されている。

[0069] また、本実施形態に係る液晶表示装置10は、アレイ基板(半導体装置)11bと、アレイ基板(半導体装置)11bと対向するように配置されたCF基板(対向基板)11aと、アレイ基板(半導体装置)11bとCF基板(対向基板)11aとの間に配置された液晶層11cとを備えるものからなる。本実施形態の液晶表示装置10が、上記構成を備えていると、半導体膜23の電気的な特性の変化(劣化)が抑制され、動作信頼性等に優れるものとなる。

[0070] <実施形態2>

次いで、本発明の実施形態2を、図5及び図6を参照しつつ説明する。なお、以降の実施形態では、実施形態1と同じ部分については、実施形態1と同じ符号を付して、その詳細な説明は省略する。本実施形態では、半導体装置としてのアレイ基板111bを例示する。図5は、実施形態2に係るアレイ基板111bの画素Pを拡大した平面図であり、図6は、図5のB-B'線断面図である。

[0071] 本実施形態のアレイ基板111bの基本的な構成は、実施形態1と同様である。ただし、本実施形態のアレイ基板111bは、実施形態1とは異なり、チャンネル領域18bを覆う形で、半導体膜23と第1層間絶縁膜(第1無

機絶縁膜) 25との間に配される保護膜(エッチングストップ膜) 31を備えている。本実施形態の保護膜31は、主として、半導体膜23のチャンネル領域18bを保護するものである。なお、半導体膜23上に配されているソース電極(第4電極) 18cの端部は、保護膜31上に、若干、乗り上がった状態となっている。また、ドレイン電極(第5電極) 18dについても同様に、半導体膜23上において、その端部は、保護膜31上に、若干、乗り上がった状態となっている。

[0072] 本実施形態の保護膜31は、シリコン酸化物(SiO_x 、例えば $x=2$)からなる。この保護膜31は、プラズマCVD法等によって形成されたシリコン酸化物の膜を、フォトリソグラフィ、エッチング及びレジストの剥離洗浄等を行うことによって、形成される。アレイ基板111bにおいて、半導体膜23のチャンネル領域18bを覆うように、保護膜31が形成されていると、アレイ基板111bの製造時(特に、ソース電極18c等の第2金属膜M2の加工時)において、チャンネル領域18bが水分等の異物から保護される。また、アレイ基板111bの完成後、表示装置に搭載された状態においても、半導体膜23のチャンネル領域18bを覆うように、保護膜31が形成されていると、半導体膜23のチャンネル領域18bに水分等の異物が侵入することが抑制され、半導体膜23の劣化が抑制される。

[0073] なお、シリコン酸化物は、例えばシリコン窒化物や有機絶縁材料等と比べて、半導体膜23を酸化又は還元し難い材料であり、半導体膜23の電気的な特性の変化(劣化)を抑制することができる。

[0074] 本実施形態のアレイ基板111bのように、保護膜31によってチャンネル領域18bが保護された半導体膜23と、平面視で重なるように、無機膜群28が設けられていると、実施形態1と比べて、水分等の異物の侵入による半導体膜23の電気的な特性の劣化が更に、抑制される。

[0075] <実施形態3>

次いで、本発明の実施形態3を、図7及び図8を参照しつつ説明する。本実施形態では、半導体装置としてのアレイ基板211bを例示する。図7は

、実施形態3に係るアレイ基板211bの画素Pを拡大した平面図であり、図8は、図7のC-C'線断面図である。本実施形態のアレイ基板211bの基本的な構成は、実施形態1と同様である。ただし、本実施形態のアレイ基板211bは、実施形態1とは異なり、半導体膜23の略全表面を覆う形で、半導体膜23と第1層間絶縁膜（第1無機絶縁膜）25との間に配される保護膜（エッチングストップ膜）31を備えている。つまり、本実施形態のアレイ基板211bは、実施形態2と同様、半導体膜23上に保護膜31が形成されているものの、本実施形態の場合、保護膜31が形成される範囲が、実施形態2の場合よりも広く設定されている。なお、保護膜31も、実施形態2と同様、シリコン酸化物（ SiO_x 、例えば $x=2$ ）からなる。

[0076] 本実施形態の場合、保護膜31は、半導体膜23において、ソース電極18cが半導体膜23と接触する部分と、ドレイン電極18dが半導体膜23と接触する部分とを除いた残りの表面を覆う形で、設けられている。なお、説明の便宜上、ソース電極18cが半導体膜23と接触している部分を、接触部18c1と称し、また、ドレイン電極18dが半導体膜23と接触している部分を、接触部18d1と称する。保護膜31には、接触部18c1を半導体膜23に接触させるための開口部31aと、接触部18d1を半導体膜23に接触させるための開口部31bとがそれぞれ設けられている。本実施形態の場合、ゲート絶縁膜（第3電極側絶縁膜）24上を全域的に覆う形で（開口部31a、31b以外の部分を除く）保護膜31が形成されている。本実施形態の保護膜31も、実施形態2と同様、プラズマCVD法等によって形成されたシリコン酸化物の膜を、フォトリソグラフィ、エッチング及びレジストの剥離洗浄等を行うことによって、形成される。

[0077] 本実施形態のアレイ基板211bは、チャンネル領域18bを挟んで互いに半導体膜23上で対向し、各々が半導体膜23の表面と直に接触する接触部18c1、18d1を有する一対のソース電極（第4電極）18c及びドレイン電極（第5電極）18dを備えている。そして、アレイ基板211bに形成されている保護膜31は、接触部18c1、18d1が接触する部分以

外の半導体膜 23 の表面を覆う形で形成されている。保護膜 31 が、このように、接触部 18c1, 18d1 が接触する部分以外の半導体膜 23 の表面を覆うことによって、半導体膜 23 (特に、チャネル領域 18b) が、水分等からより確実に保護されることになる。また、ソース電極 18c 及びドレイン電極 18d の形成時等においても、チャネル領域 18b を含む半導体膜 23 を水分等から保護することができる。

[0078] 本実施形態のアレイ基板 211b のように、保護膜 31 によって保護された半導体膜 23 と、平面視で重なるように、無機膜群 28 が設けられていると、実施形態 1 及び実施例 2 と比べて、水分等の異物の侵入による半導体膜 23 の電気的な特性の劣化が更に、抑制される。

[0079] <実施形態 4>

次いで、本発明の実施形態 4 を、図 9 及び図 10 を参照しつつ説明する。本実施形態では、半導体装置としてのアレイ基板 311b を例示する。図 9 は、実施形態 4 に係るアレイ基板 311b の画素 P を拡大した平面図であり、図 10 は、図 9 の D-D' 線断面図である。本実施形態のアレイ基板 311b の基本的な構成は、実施形態 1 と同様である。ただし、本実施形態のアレイ基板 311b では、TFT 118 が備えるゲート電極 118a が、実施形態 1 のゲート電極 18a よりも、X 軸方向 (ゲート配線 20 の配設方向) における線幅が狭く設定されている。そのため、半導体膜 123 は、X 軸方向 (ゲート配線 20 の配設方向) における両端部が、平面視で、ゲート電極 118a からはみ出した状態で、ゲート絶縁膜 24 を介してゲート電極 118a 上に重なっている。また、図 10 に示されるように、ゲート電極 118a と重なっている半導体膜 123 の中央部分は、概ね平坦であり、この平坦な部分にチャネル領域 118b が形成されている。そして、その平坦な部分の外側にある両端部は、図 10 に示されるように、それぞれ傾斜した形となっている。また、このような半導体膜 123 上に、ソース電極 118c とドレイン電極 118d とが、互いにチャネル領域 118b を挟みつつ対向するように、それぞれ載せられている。

[0080] そして、本実施形態の場合、第2層間絶縁膜35が、実施形態1とは異なり、有機絶縁膜（第2有機絶縁膜）からなる。第2層間絶縁膜（第2有機絶縁膜）35には、塗布型有機絶縁材料が用いられている。塗布型有機絶縁材料としては、SOG材料等の塗布型のSiO₂膜が挙げられる。塗布型有機絶縁材料は、膜の表面を平坦化し易く、特に好ましい。

[0081] 以上のような本実施形態に係るアレイ基板311bは、酸化物半導体の膜からなり、チャンネル領域118bを有する半導体膜123と、チャンネル領域118bを覆う形で半導体膜123上に形成される第1層間絶縁膜（第1無機絶縁膜）25と、チャンネル領域118bと重なる部分を有する形で第1層間絶縁膜（第1無機絶縁膜）25上に形成される樹脂絶縁膜（第1有機絶縁膜）26と、チャンネル領域118bと重なる部分を有する形で樹脂絶縁膜（第1有機絶縁膜）26上に形成される無機導電膜からなる共通電極（第1電極）30と、チャンネル領域118bと重なる部分を有する形で共通電極（第1電極）30上に形成される第2層間絶縁膜（第2有機絶縁膜）35と、チャンネル領域118bと重なる部分を有する形で第2層間絶縁膜（第2有機絶縁膜）35上に形成される無機導電膜からなり、チャンネル領域118bと重ならない形で第1層間絶縁膜（第1無機絶縁膜）25、樹脂絶縁膜（第1有機絶縁膜）26、共通電極（第1電極）30及び第2層間絶縁膜（第2有機絶縁膜）35を貫通するように形成された開口部29、30aを介して半導体膜123に電氣的に接続される画素電極（第2電極）19とを備えている。

[0082] 本実施形態のアレイ基板311bにおいて、半導体膜123上に形成される各膜は、下層（半導体膜123）側から順に、無機膜（第1層間絶縁膜（第1無機絶縁膜）25）、有機膜（樹脂絶縁膜（第1有機絶縁膜）26）、無機膜（共通電極（第1電極）30）、有機膜（第2層間絶縁膜（第2有機絶縁膜）35）、無機膜（画素電極（第2電極）19）となっており、無機膜と有機膜とが交互に積層された形となっている。このように、無機膜と有機膜とが交互に積層された形となっていると、第1層間絶縁膜（第1無機絶

縁膜) 25や第2層間絶縁膜(第2有機絶縁膜) 35中に微量の水分等の異物が含まれていても、その異物は、各無機膜の間で閉じ込められることになる。また、外部から水分等の異物が画素電極(第2電極) 19を透過しても、その異物は第2層間絶縁膜(第2有機絶縁膜) 35によって捕捉等されることになる。第2層間絶縁膜(第2有機絶縁膜) 35は、無機絶縁膜と比べて親水性を備えている。その結果、半導体膜123に水分等の異物が侵入することが抑制され、ひいては、アレイ基板311bの半導体膜123の電気的な特性の変化(劣化)が抑制される。

[0083] なお、本実施形態においては、上述したように、半導体膜123上に形成される各膜は、下層(半導体膜123)側から順に、無機膜と有機膜とが交互に積層された形となっているため、共通電極30、第2層間絶縁膜27及び画素電極19は、実施形態1のような無機膜群28を構成していない。

[0084] <実施形態5>

次いで、本発明の実施形態5を、図11及び図12を参照しつつ説明する。本実施形態では、半導体装置としてのアレイ基板411bを例示する。図11は、実施形態5に係るアレイ基板411bの画素Pを拡大した平面図であり、図12は、図11のE-E'線断面図である。本実施形態のアレイ基板411bの基本的な構成は、実施形態4と同様であり、ゲート電極118aの線幅(X軸方向における線幅)が細く設定されているTFT118を備えている。そして、第2層間絶縁膜(第2有機絶縁膜) 35が、実施形態4と同様、塗布型有機絶縁材料(有機絶縁膜)から構成されている。

[0085] ただし、本実施形態のアレイ基板411bは、実施形態4とは異なり、半導体膜123のチャンネル領域118bを保護する保護膜131を備えている。この保護膜131は、実施形態2の保護膜31と同様、シリコン酸化物(SiO_x 、例えば $x=2$)からなる。つまり、本実施形態のアレイ基板411bは、実施形態4のTFT118に、実施形態2と同様の範囲に保護膜131を追加した構成となっている。

[0086] 本実施形態のアレイ基板411bは、半導体膜123上に形成される各膜

は、実施形態4と同様、下層（半導体膜123）側から順に、無機膜と有機膜とが交互に積層された形となっている。そして更に、半導体膜123のチャンネル領域118bは、保護膜131によって保護されている。そのため、実施形態4と比べて、半導体膜123に水分等の異物が侵入することが更に抑制され、ひいては、アレイ基板411bの半導体膜123の電気的な特性の変化（劣化）が更に抑制される。

[0087] <実施形態6>

次いで、本発明の実施形態6を、図13及び図14を参照しつつ説明する。本実施形態では、半導体装置としてのアレイ基板511bを例示する。図13は、実施形態6に係るアレイ基板511bの画素Pを拡大した平面図であり、図14は、図13のF-F'線断面図である。本実施形態のアレイ基板511bの基本的な構成は、実施形態4と同様であり、ゲート電極118aの線幅（X軸方向における線幅）が細く設定されているTFT118を備えている。そして、第2層間絶縁膜（第2有機絶縁膜）35が、実施形態4と同様、塗布型有機絶縁材料（有機絶縁膜）から構成されている。

[0088] ただし、本実施形態のアレイ基板511bは、実施形態4とは異なり、半導体膜123の略全表面を覆う形で、半導体膜123と第1層間絶縁膜（第1無機絶縁膜）25との間に配される保護膜131を備えている。つまり、本実施形態6のアレイ基板511bは、実施形態5と同様、半導体膜123上に保護膜131が形成されているものの、本実施形態の場合、保護膜131が形成される範囲が、実施形態5の場合よりも広く設定されている。要するに、本実施形態のアレイ基板511bは、実施形態4のTFT118に、実施形態3と同様の範囲に保護膜131を追加した構成となっている。

[0089] 本実施形態の場合、保護膜131は、半導体膜123において、ソース電極118cが半導体膜123と接触する部分と、ドレイン電極118dが半導体膜123と接触する部分とを除いた残りの表面を覆う形で、設けられている。なお、説明の便宜上、ソース電極118cが半導体膜123と接触している部分を、接触部118c1と称し、また、ドレイン電極118dが半

導体膜 1 2 3 と接触している部分を、接触部 1 1 8 d 1 と称する。保護膜 1 3 1 には、接触部 1 1 8 c 1 を半導体膜 1 2 3 に接触させるための開口部 1 3 1 a と、接触部 1 1 8 d 1 を半導体膜 1 2 3 に接触させるための開口部 1 3 1 b とがそれぞれ設けられている。本実施形態の場合、ゲート絶縁膜（第 3 電極側絶縁膜） 2 4 上を全域的に覆う形で（開口部 1 3 1 a, 1 3 1 b 以外の部分を除く）保護膜 1 3 1 が形成されている。本実施形態の保護膜 1 3 1 も、実施形態 2 等と同様、プラズマ CVD 法等によって形成されたシリコン酸化物の膜を、フォトリソグラフィ、エッチング及びレジストの剥離洗浄等を行うことによって、形成される。

[0090] 本実施形態のアレイ基板 5 1 1 b は、半導体膜 1 2 3 上に形成される各膜は、実施形態 4 と同様、下層（半導体膜 1 2 3）側から順に、無機膜と有機膜とが交互に積層された形となっている。そして更に、半導体膜 1 2 3 のチャネル領域 1 1 8 b は、ゲート絶縁膜（第 3 電極側絶縁膜） 2 4 上を全域的に覆う形で設けられている保護膜 1 3 1 によって保護されている。そのため、実施形態 4 及び実施形態 5 と比べて、半導体膜 1 2 3 に水分等の異物が侵入することが更に抑制され、ひいては、アレイ基板 5 1 1 b の半導体膜 1 2 3 の電気的な特性の変化（劣化）が更に抑制される。

[0091] 本実施形態のアレイ基板 5 1 1 b のように、保護膜 1 3 1 によって保護された半導体膜 1 2 3 と、平面視で重なるように、画素電極 1 9 の重畳部 1 9 b が設けられていると、同じ TFT 1 1 8 の構造を有する実施形態 4 及び実施形態 5 と比べて、水分等の異物の侵入による半導体膜 1 2 3 の電気的な特性の劣化が更に、抑制される。

[0092] <他の実施形態>

本発明は上記記述及び図面によって説明した実施形態に限定されるものではなく、例えば次のような実施形態も本発明の技術的範囲に含まれる。

[0093] (1) 上記実施形態では、FFSモードの液晶表示装置、及びこれに利用されるアレイ基板を例示したが、本発明の目的を損なわない範囲において、他の実施形態においては、例えば、IPS (In-Plane-Sw i t c

hing) モード、VA (Vertical Alignment) モード等の他の動作モードにおける液晶表示装置、及びこれらに利用されるアレイ基板であってもよい。

[0094] (2) 上記実施形態1～3に示される無機膜群を備えるアレイ基板の構成を、実施形態4～6のような、ゲート電極の線幅が細く設定されているTFTを備えたアレイ基板に適用してもよい。

[0095] (3) また、上記実施形態4～6等に示される第2有機絶縁膜(第2層間絶縁膜)を備えるアレイ基板の構成を、実施形態1～3のような、ゲート電極の線幅が太く設定されているTFTを備えたアレイ基板に適用してもよい。

[0096] (4) 上記実施形態において、第1層間絶縁膜は、シリコン酸化物(SiO_x)からなるものであったが、他の実施形態においては、シリコン窒化物(SiN_x)、シリコン窒化酸化物(SiN_xO_y 、 $x > y$)、シリコン酸化窒化物(SiO_xN_y 、 $y > x$)等の他の無機系材料を使用してもよい。

[0097] (5) 上記実施形態1～3において、第2層間絶縁膜は、シリコン窒化物(SiN_x)からなるものであったが、他の実施形態においては、シリコン酸化物(SiO_x)、シリコン窒化酸化物(SiN_xO_y 、 $x > y$)、シリコン酸化窒化物(SiO_xN_y 、 $y > x$)等他の無機系材料を使用してもよい。

[0098] (6) 上記実施形態では、ゲート配線、ゲート電極等に利用される第1金属膜と、ソース配線、ソース電極、ドレイン電極等に利用される第2金属膜は、それぞれ二層(二種類)の金属膜を積層した構造であったが、他の実施形態においては、例えば、一層(一種類)の金属膜からなるものであってもよい。

[0099] (7) 上記実施形態では、第1金属膜及び第2金属膜は、共に、下層側がチタン(Ti)膜となっており、そのチタン(Ti)膜上に、上層側の銅(Cu)膜が形成される構成となっていた。他の実施形態においては、下層側のチタン(Ti)膜に替えて、モリブデン(Mo)、窒化モリブデン(Mo

N)、窒化チタン (TiN)、タングステン (W)、ニオブ (Nb)、タンタル (Ta)、モリブデンチタン (MoTi) 及びモリブデンタングステン (MoW) からなる群より選ばれる少なくとも1種からなる金属膜を、利用してもよい。

[0100] (8) 上記実施形態において、ゲート絶縁膜は、二層構造であったが、他の実施形態においては、単層構造であってもよいし、三層以上の積層構造であってもよい。また、ゲート絶縁膜としては、シリコン窒化物 (SiNx) や、シリコン酸化物 (SiOx) 以外に、シリコン窒化酸化物 (SiNxOy、 $x > y$)、シリコン酸化窒化物 (SiOxNy、 $y > x$) 等を使用してもよい。

[0101] (9) 上記実施形態では、アレイ基板上に、容量配線が設けられていなかったが、他の実施形態においては、必要に応じて、容量配線が設けられてもよい。

[0102] (10) 上記実施形態では、画素電極をドレイン電極に接続させるための開口部 (コンタクトホール) の位置が、TFTから比較的、離れた個所に設定されていたが、他の実施形態においては、上記実施形態よりもTFT側に近い個所に、前記開口部を設けてもよい。

[0103] (11) 上記実施形態では、画素電極の材料として、ITO等の透明な無機導電膜を利用したが、他の実施形態 (例えば、反射型の液晶表示装置に利用される場合) においては、例えば、チタン、タングステン、ニッケル、金、白金、銀、アルミニウム、マグネシウム、カルシウム、リチウム、及びこれらの合金からなる導電膜を利用してもよい。なお、本明細書においては、これらの導電膜も、無機導電膜に含まれるものとする。

[0104] (12) 上記実施形態では、半導体装置として液晶パネルに利用されるアレイ基板を例示したが、他の実施形態においては、例えば、有機ELデバイス、無機ELデバイス、電気泳動デバイス等の他のデバイスに利用される半導体装置であってもよい。

符号の説明

[0105] 10…液晶表示装置（表示装置）、11…液晶パネル（表示パネル）、11a…CF基板、11b, 111b, 211b, 311b, 411b, 511b…アレイ基板（半導体装置）、11c…液晶層、11d…シール材、12…バックライト装置（照明装置）、12a…シャーシ、13…ドライバ、14…制御回路基板、15…フレキシブル基板、16, 17…外装部材、18, 118…TFT（薄膜トランジスタ）、18a…ゲート電極（第3電極）、18b…チャネル領域、18c…ソース電極（第4電極）、18d…ドレイン電極（第5電極）、19…画素電極（第2電極）、20…ゲート配線、21…ソース配線、22…基板、23…半導体膜、24…ゲート絶縁膜（第3電極側絶縁膜）、25…第1層間絶縁膜（第1無機絶縁膜）、26…樹脂絶縁膜（第1有機絶縁膜）、27…第2層間絶縁膜（第2無機絶縁膜）、28…無機膜群、29…開口部（コンタクトホール）、30…共通電極、31, 131…保護膜、35…第2層間絶縁膜（第2有機絶縁膜）、LM…液晶モジュール（表示モジュール）、M1…第1金属膜、M2…第2金属膜

請求の範囲

[請求項1]

酸化物半導体の膜からなり、チャンネル領域を有する半導体膜と、
前記チャンネル領域を覆う形で前記半導体膜上に形成される第1無機絶縁膜と、

前記チャンネル領域と重なる部分を有する形で前記第1無機絶縁膜上に形成される第1有機絶縁膜と、

前記チャンネル領域と重なる部分を有する形で前記第1有機絶縁膜上に形成される無機導電膜からなる第1電極と、前記チャンネル領域と重なる部分を有する形で前記第1電極上に形成される第2無機絶縁膜と、前記チャンネル領域と重なる部分を有する形で前記第2無機絶縁膜上に形成される無機導電膜からなり、前記チャンネル領域と重ならない形で前記第1無機絶縁膜、前記第1有機絶縁膜、前記第1電極及び前記第2無機絶縁膜を貫通するように形成された開口部を介して前記半導体膜に電氣的に接続される第2電極とを有し、前記第1無機絶縁膜との間で前記第1有機絶縁膜を挟む無機膜群とを備える半導体装置。

[請求項2]

酸化物半導体の膜からなり、チャンネル領域を有する半導体膜と、
前記チャンネル領域を覆う形で前記半導体膜上に形成される第1無機絶縁膜と、

前記チャンネル領域と重なる部分を有する形で前記第1無機絶縁膜上に形成される第1有機絶縁膜と、

前記チャンネル領域と重なる部分を有する形で第1有機絶縁膜上に形成される無機導電膜からなる第1電極と、

前記チャンネル領域と重なる部分を有する形で前記第1電極上に形成される第2有機絶縁膜と、

前記チャンネル領域と重なる部分を有する形で前記第2有機絶縁膜上に形成される無機導電膜からなり、前記チャンネル領域と重ならない形で前記第1無機絶縁膜、前記第1有機絶縁膜、前記第1電極及び前記第2有機絶縁膜を貫通するように形成された開口部を介して前記半導

体膜に電氣的に接続される第2電極と、を備える半導体装置。

[請求項3] 前記第2有機絶縁膜は、塗布型有機絶縁材料からなる請求項2に記載の半導体装置。

[請求項4] 基板と、
前記基板上に形成される第3電極と、
前記基板上であって、前記第3電極を覆う形で形成される第3電極側絶縁膜と、を備え、

前記半導体膜は、前記第3電極側絶縁膜上に形成される請求項1から請求項3のいずれか一項に記載の半導体装置。

[請求項5] 前記チャンネル領域を覆う形で前記半導体膜と前記第1無機絶縁膜との間に配される保護膜を備える請求項1から請求項4のいずれか一項に記載の半導体装置。

[請求項6] 前記チャンネル領域を挟んで互いに前記半導体膜上で対向し、各々が前記半導体膜の表面と直に接触する接触部を有する一对の第4電極及び第5電極を備え、

前記保護膜は、前記接触部が接触する部分以外の前記半導体膜の表面を覆う形で形成される請求項5に記載の半導体装置。

[請求項7] 前記半導体膜が、インジウム (In)、ガリウム (Ga)、アルミニウム (Al)、銅 (Cu)、亜鉛 (Zn) 及びスズ (Sn) からなる群より選ばれる少なくとも1種を含む酸化物からなる請求項1から請求項6のいずれか一項に記載の半導体装置。

[請求項8] 前記半導体膜が、酸化インジウムガリウム亜鉛からなる請求項1から請求項7のいずれか一項に記載の半導体装置。

[請求項9] 前記第1有機絶縁膜は、アクリル系樹脂からなる請求項1から請求項8のいずれか一項に記載の半導体装置。

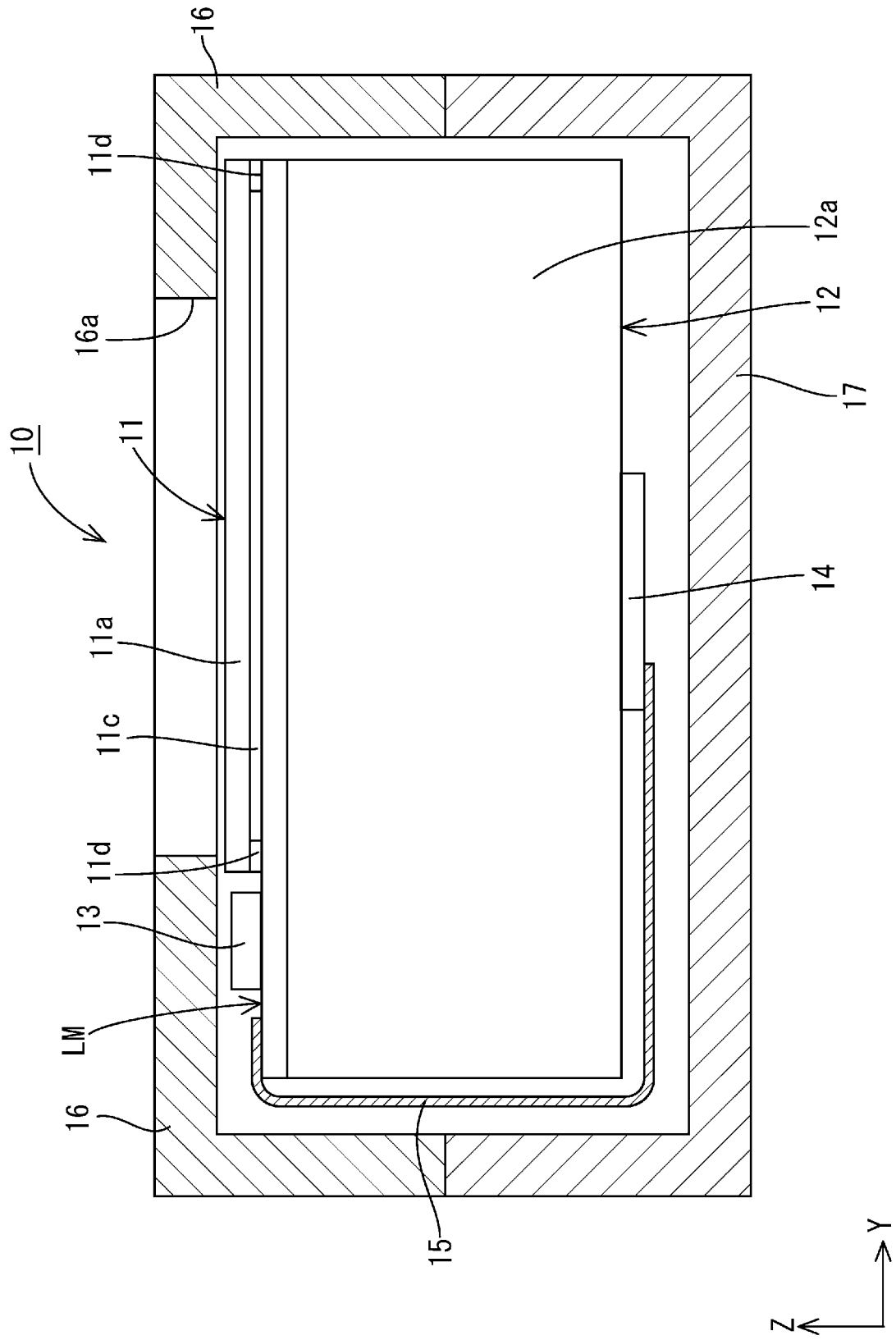
[請求項10] 前記保護膜は、シリコン酸化物からなる請求項5に記載の半導体装置。

[請求項11] 前記第2無機絶縁膜は、シリコン窒化物からなる請求項1に記載の

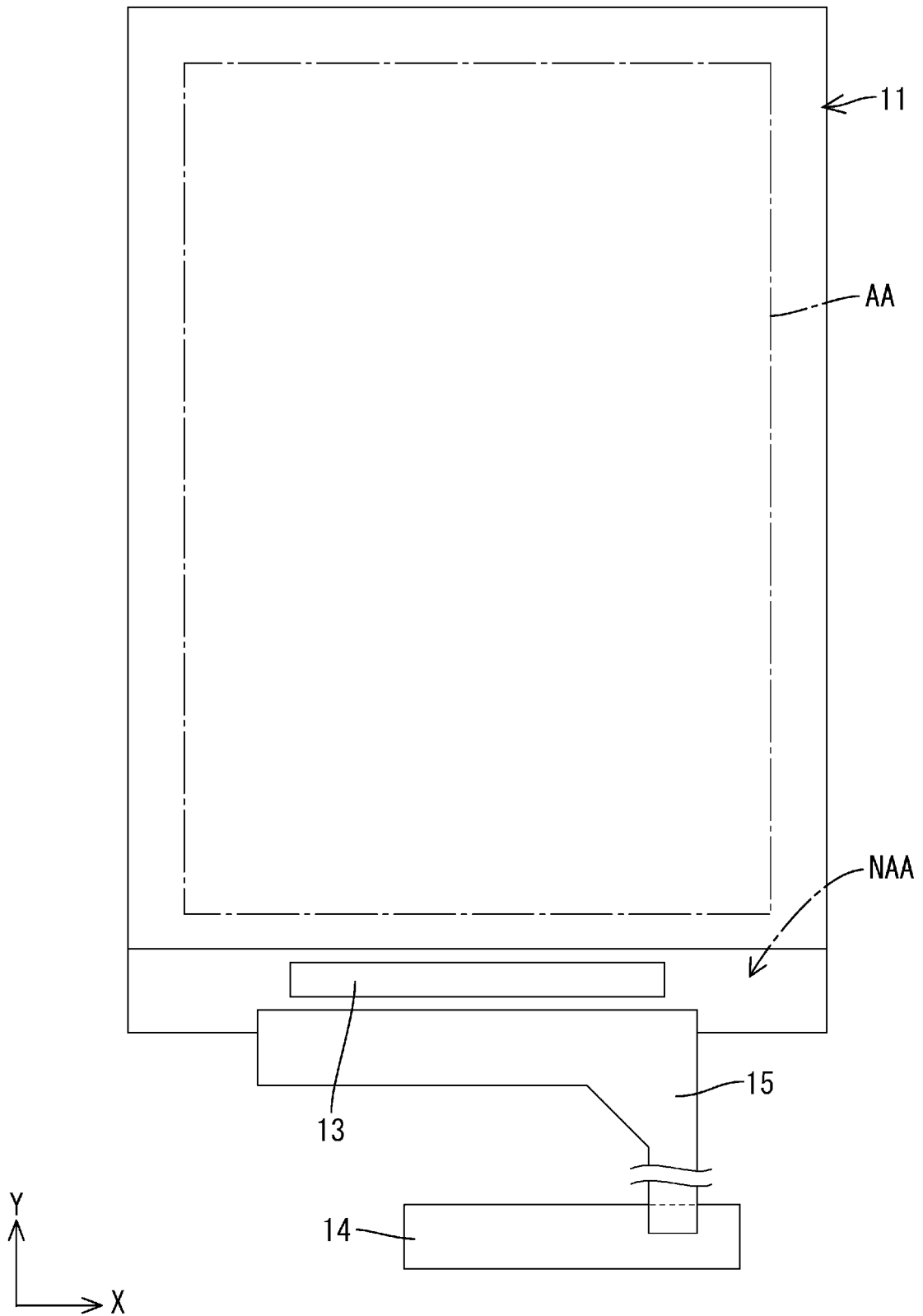
半導体装置。

- [請求項12] 前記半導体膜は、前記第3電極と重なる形で前記第3電極側絶縁膜上に形成される請求項4に記載の半導体装置。
- [請求項13] 前記第2電極は、前記第5電極と電氣的に接続される請求項6に記載の半導体装置。
- [請求項14] 前記第3電極側絶縁膜は、シリコン窒化物からなる下層第3電極側絶縁膜と、この下層第3電極側絶縁膜と前記半導体膜との間に配されシリコン酸化物からなる上層第3電極側絶縁膜との積層構造を有する請求項4に記載の半導体装置。
- [請求項15] 請求項1から請求項14のいずれか一項に記載の半導体装置と、前記半導体装置と対向するように配置された対向基板と、前記半導体装置と前記対向基板との間に配置された液晶層とを備える表示装置。

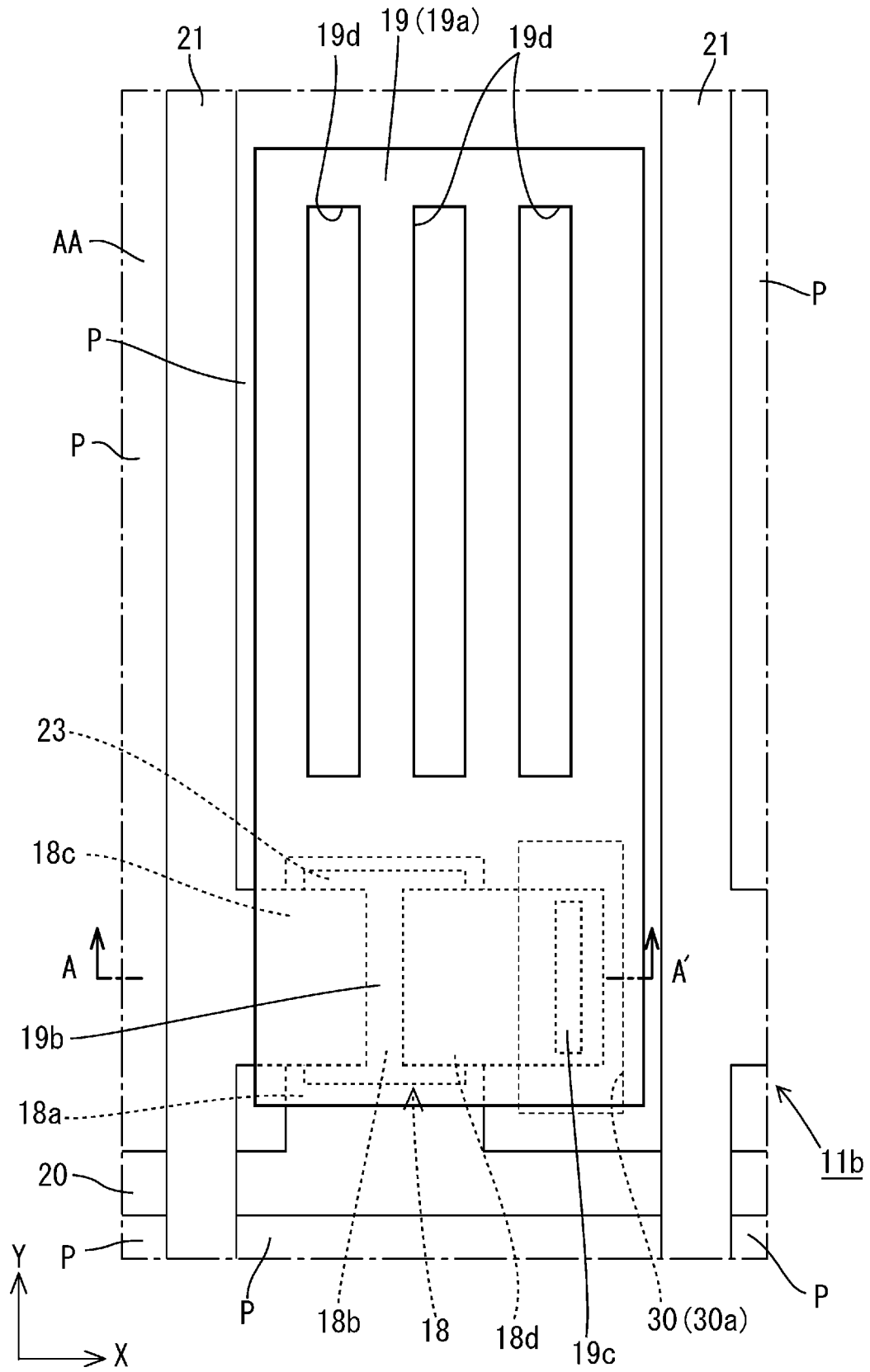
[図1]



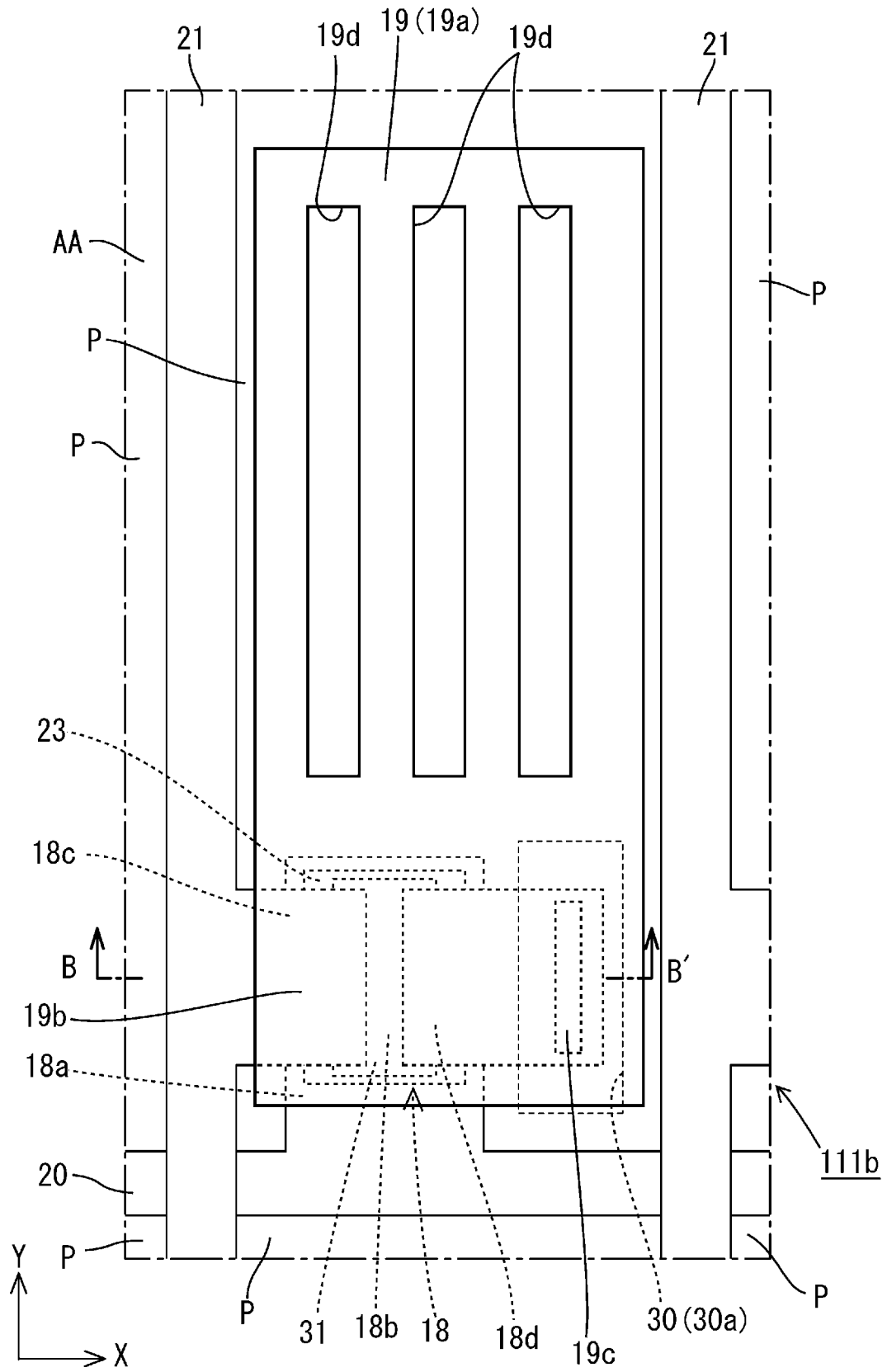
[図2]



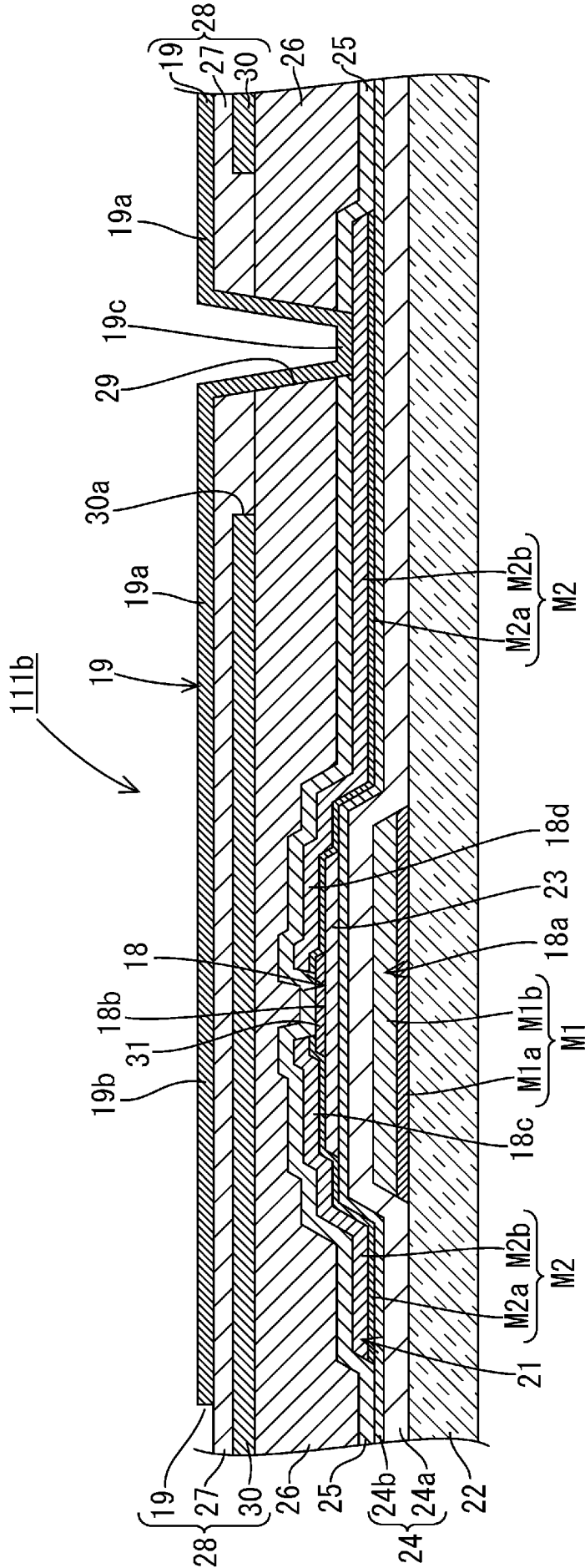
[図3]



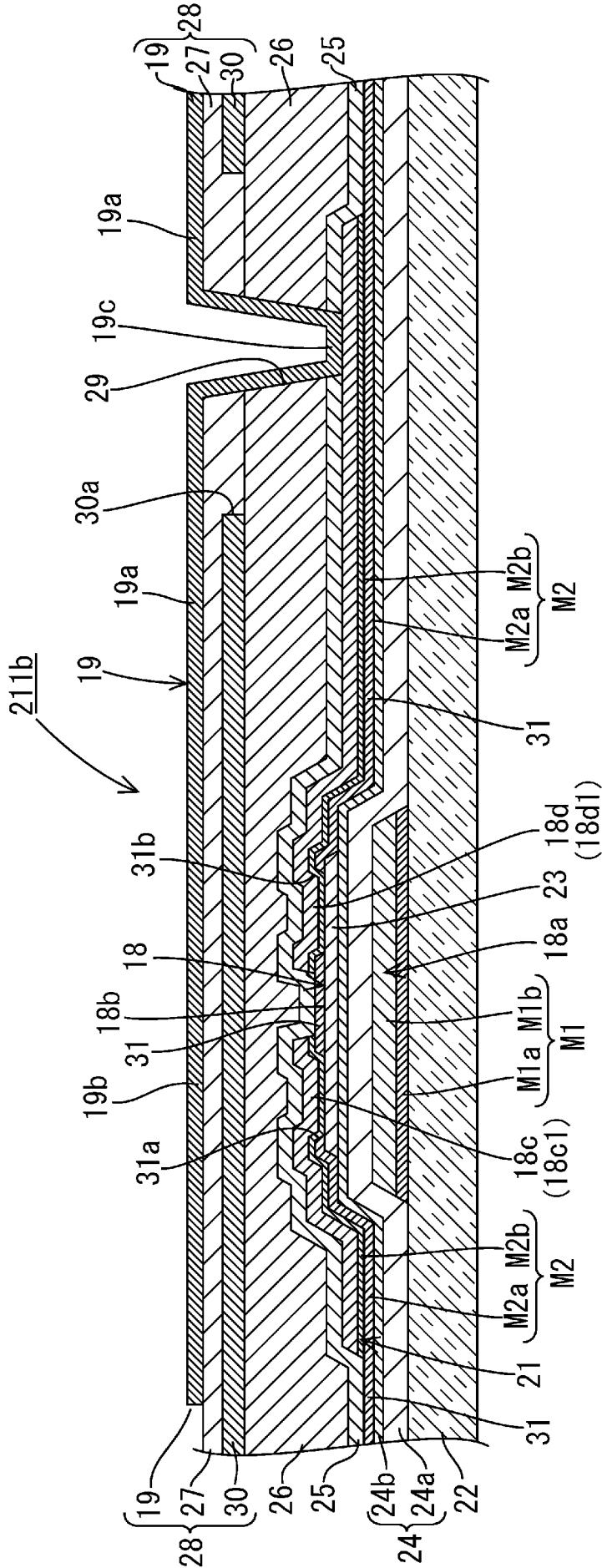
[図5]



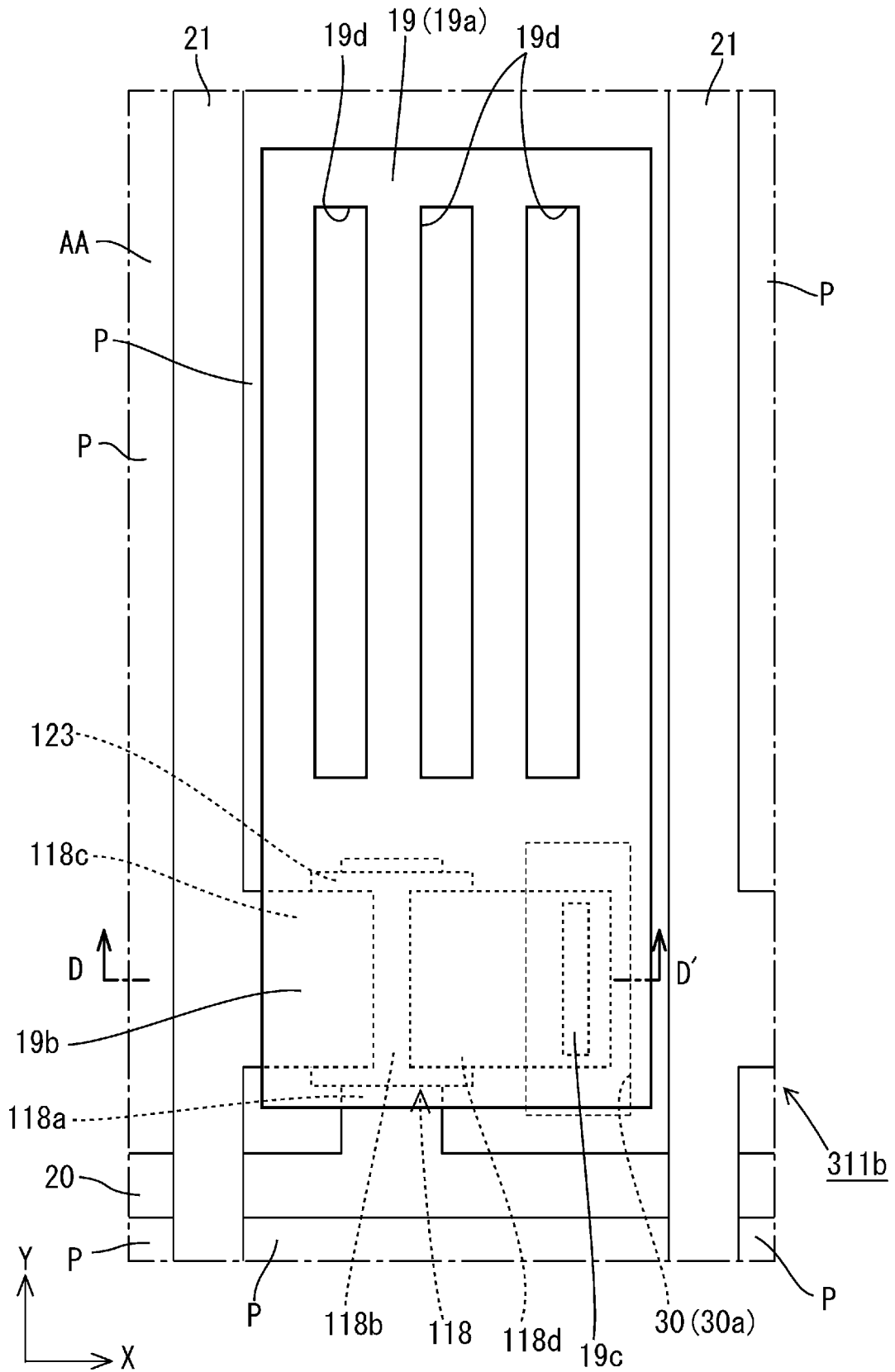
[図6]



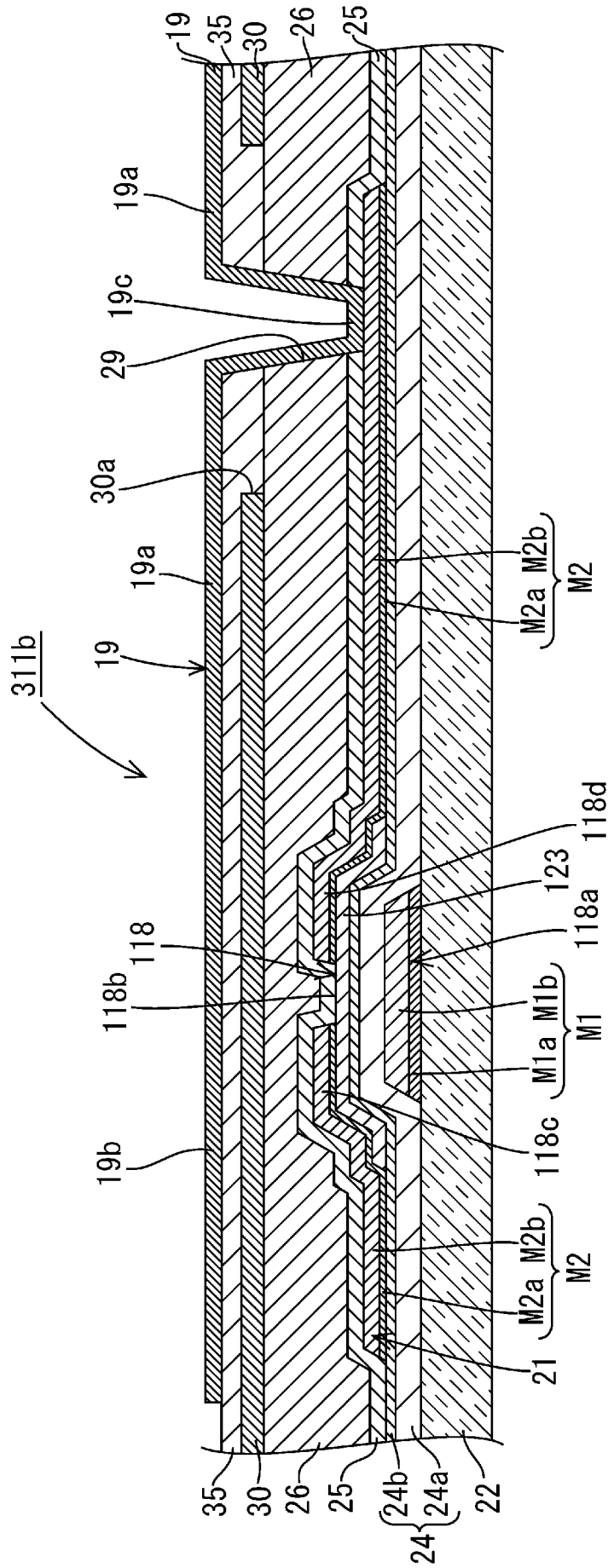
[図8]



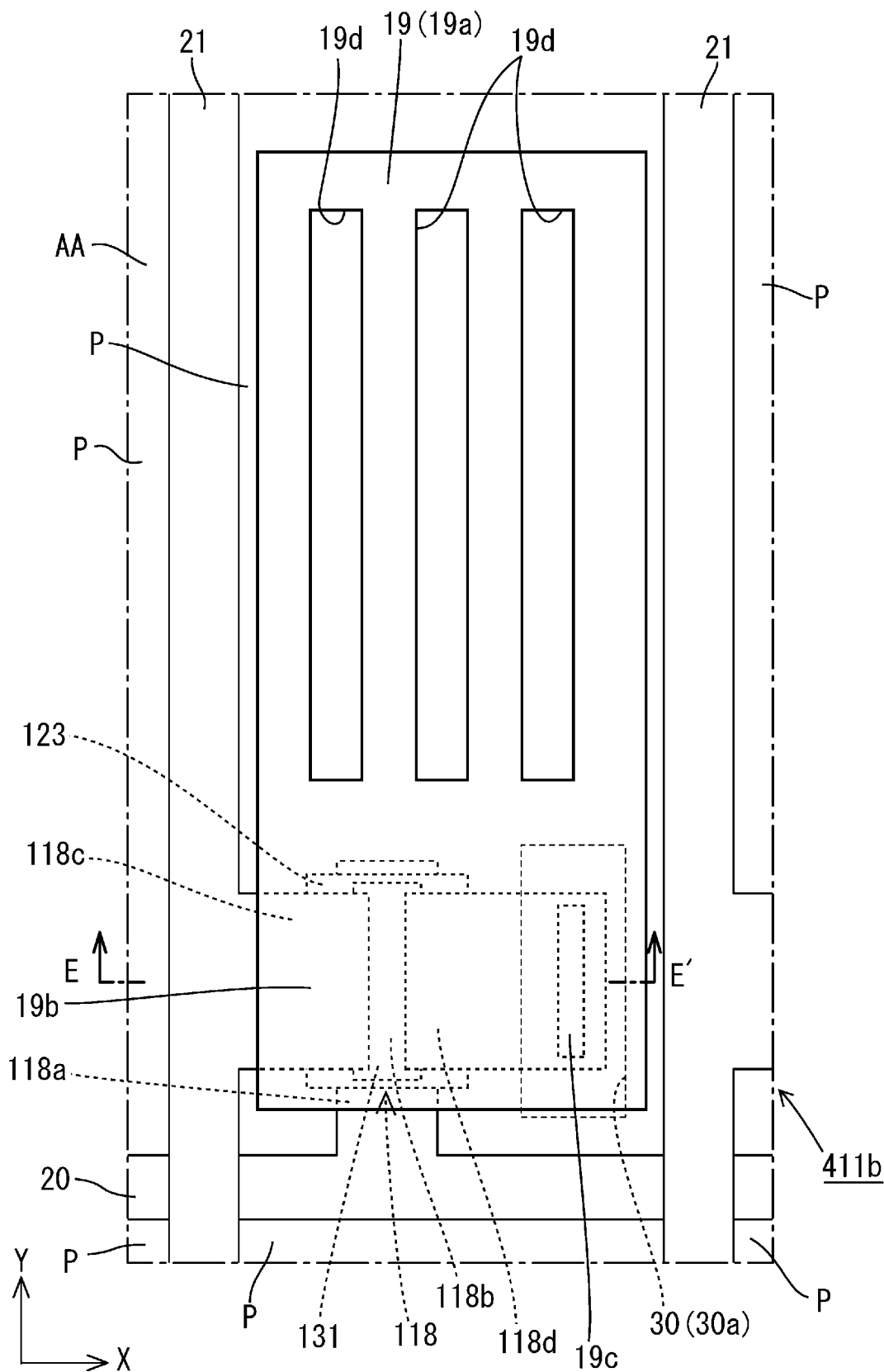
[図9]



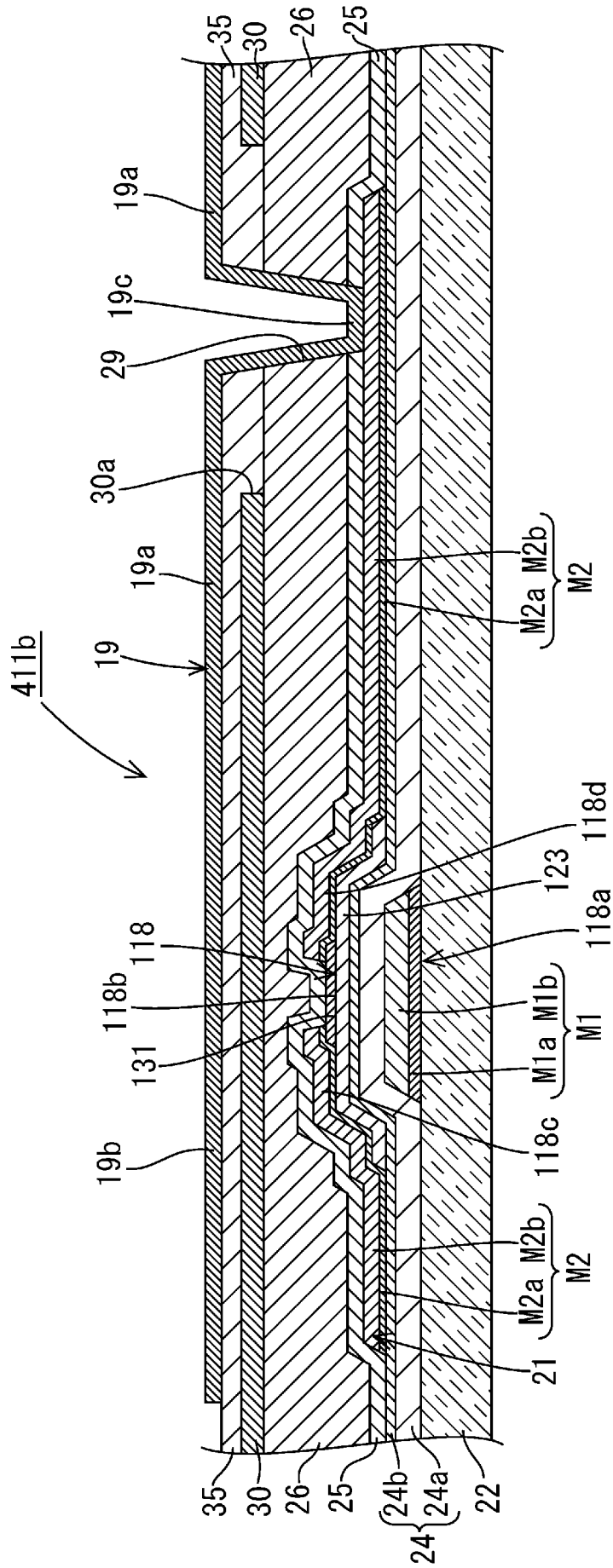
[図10]



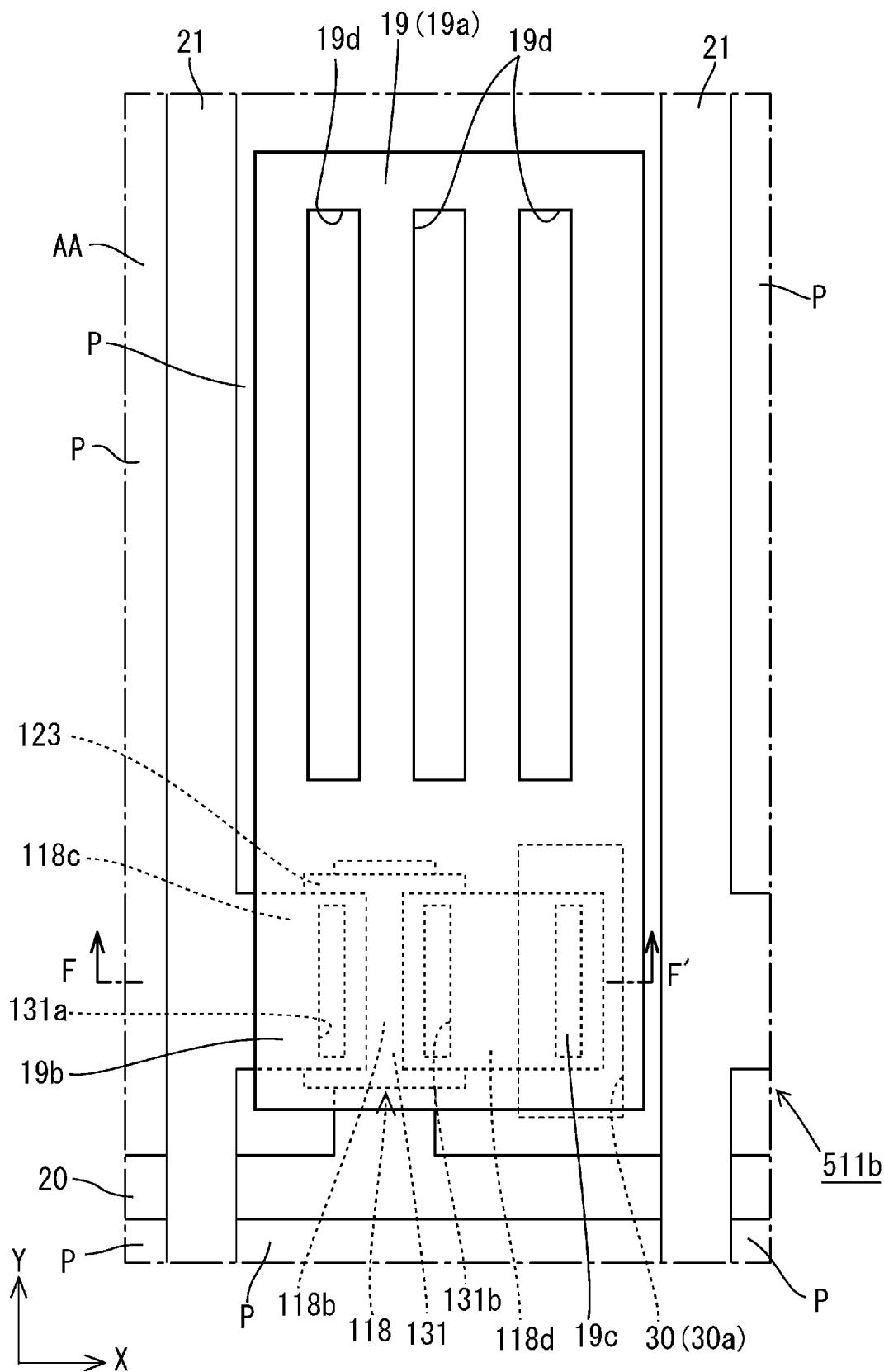
[図11]



[図12]



[図13]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2013/076509

A. CLASSIFICATION OF SUBJECT MATTER
H01L21/336(2006.01)i, G02F1/1368(2006.01)i, H01L29/786(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01L21/336, G02F1/1368, H01L29/786

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2013
Kokai Jitsuyo Shinan Koho	1971-2013	Toroku Jitsuyo Shinan Koho	1994-2013

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2011-53443 A (Sony Corp.), 17 March 2011 (17.03.2011), paragraphs [0028] to [0033]; fig. 1 to 3 & US 2011/0050551 A1 & CN 102004360 A	1-15
Y	WO 2012/086513 A1 (Sharp Corp.), 28 June 2012 (28.06.2012), paragraphs [0061] to [0066], [0109] to [0114], [0137] to [0139]; fig. 4, 15 to 17, 25 & CN 103270601 A	1-15
Y	JP 9-197390 A (Semiconductor Energy Laboratory Co., Ltd.), 31 July 1997 (31.07.1997), paragraphs [0063] to [0087]; fig. 4 & CN 1160927 A & US 5952708 A & TW 384412 B	2-3

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 29 November, 2013 (29.11.13)	Date of mailing of the international search report 10 December, 2013 (10.12.13)
---	--

Name and mailing address of the ISA/ Japanese Patent Office	Authorized officer
Facsimile No.	Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/076509

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2003-86808 A (Masashi KAWASAKI), 20 March 2003 (20.03.2003), paragraphs [0030] to [0044]; fig. 2 & US 2003/0047785 A1 & TW 552718 B & KR 10-2003-0022692 A & CN 1405898 A	14

A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. H01L21/336(2006.01)i, G02F1/1368(2006.01)i, H01L29/786(2006.01)i										
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. H01L21/336, G02F1/1368, H01L29/786										
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2013年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2013年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2013年</td> </tr> </table>			日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2013年	日本国実用新案登録公報	1996-2013年	日本国登録実用新案公報	1994-2013年
日本国実用新案公報	1922-1996年									
日本国公開実用新案公報	1971-2013年									
日本国実用新案登録公報	1996-2013年									
日本国登録実用新案公報	1994-2013年									
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)										
C. 関連すると認められる文献										
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号								
Y	JP 2011-53443 A (ソニー株式会社) 2011.03.17, 段落[0028]-[0033]、図 1-3 & US 2011/0050551 A1 & CN 102004360 A	1-15								
Y	WO 2012/086513 A1 (シャープ株式会社) 2012.06.28, 段落[0061]-[0066], [0109]-[0114], [0137]-[0139]、図 4, 15-17, 25 & CN 103270601 A	1-15								
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。										
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的な技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献										
国際調査を完了した日 29.11.2013	国際調査報告の発送日 10.12.2013									
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 竹口 泰裕 電話番号 03-3581-1101 内線 3559	50 4054								

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 9-197390 A (株式会社半導体エネルギー研究所) 1997. 07. 31, 段落[0063]-[0087]、図 4 & CN 1160927 A & US 5952708 A & TW 384412 B	2-3
Y	JP 2003-86808 A (川崎 雅司) 2003. 03. 20, 段落[0030]-[0044]、図 2 & US 2003/0047785 A1 & TW 552718 B & KR 10-2003-0022692 A & CN 1405898 A	14