



(12)发明专利

(10)授权公告号 CN 106299691 B

(45)授权公告日 2019.03.15

(21)申请号 201610649068.1

(22)申请日 2016.08.09

(65)同一申请的已公布的文献号
申请公布号 CN 106299691 A

(43)申请公布日 2017.01.04

(73)专利权人 中国舰船研究设计中心
地址 430064 湖北省武汉市武昌区紫阳路
268号

(72)发明人 谭辉 方重华 杜平 黄明亮
陶理

(74)专利代理机构 湖北武汉永嘉专利代理有限
公司 42102
代理人 胡建平 杨晓燕

(51)Int.Cl.
H01Q 1/52(2006.01)

(56)对比文件

CN 201348786 Y,2009.11.18,
CN 102571655 A,2012.07.11,
CN 1294764 A,2001.05.09,
CN 101854183 B,2012.09.26,
CN 102237906 A,2011.11.09,
KR 20040035316 A,2004.04.29,

审查员 郭艳芳

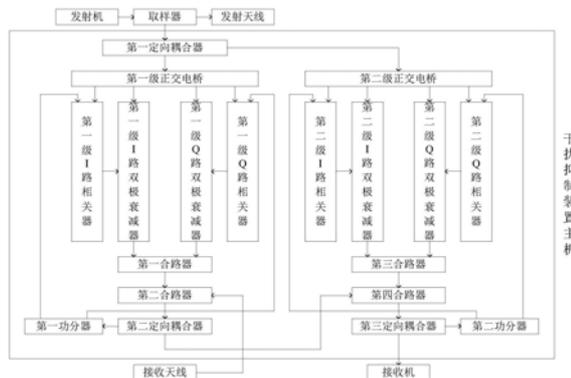
权利要求书2页 说明书5页 附图1页

(54)发明名称

具有两级对消功能的收发天线共址耦合干
扰抑制装置

(57)摘要

具有两级对消功能的收发天线共址耦合干
扰抑制装置,包括取样器和干扰抑制装置主机,
干扰抑制装置主机包括:第一定向耦合器,第一
级正交电桥,第一级I路双极衰减器,第一级I路
相关器,第一级Q路双极衰减器,第一级Q路相关
器,第一合路器,第二合路器,第二定向耦合器,
第一功分器,第二级正交电桥,第二级I路双极衰
减器,第二级I路相关器,第二级Q路双极衰减器,
第二级Q路相关器,第三合路器,第四合路器,第
三定向耦合器,第二功分器。本发明相对于单级
对消具有更大的干扰抑制比,在不降低频谱资源
利用率的情况下,抑制共场地收发天线间的耦合
干扰电平,保障共址接收机正常工作。



1. 具有两级对消功能的收发天线共址耦合干扰抑制装置,包括取样器和干扰抑制装置主机,取样器包括输入端、输出端和耦合端三个端口,取样器的输入端与发射机连接,输出端与发射天线连接;干扰抑制装置主机的输入端与取样器的耦合端相联接,输出端与接收机相联接,其特征在于,所述的干扰抑制装置主机包括:

第一定向耦合器,其输入端连接取样器的耦合端,其输出端连接第一级正交电桥的输入端,耦合端连接第二级正交电桥的输入端;

第一级正交电桥,其四个输出端分别为I路输出端、I路耦合端、Q路输出端和Q路耦合端;

第一级I路双极衰减器,其输入端与第一级正交电桥的I路输出端相联接;

第一级I路相关器,包括I路取样信号端、I路误差信号输入端和I路运算输出端,I路取样信号端与第一级正交电桥的I路耦合端相联接,I路运算输出端与第一级I路双极衰减器的控制端相联接;

第一级Q路双极衰减器,其输入端与第一级正交电桥的Q路输出端相联接;

第一级Q路相关器,包括Q路取样信号端、Q路误差信号输入端和Q路运算输出端,Q路取样信号端与第一级正交电桥的Q路耦合端相联接,Q路运算输出端与第一级Q路双极衰减器的控制端相联接;

第一合路器,其两个输入端分别与第一级I路双极衰减器和第一级Q路双极衰减器的输出端相联接;

第二合路器,其两个输入端分别与第一合路器的输出端和接收天线相联接;

第二定向耦合器,其输入端与第二合路器的输出端联接;

第一功分器,其输入端连接第二定向耦合器耦合端,其两个输出端分别连接第一级I路相关器的误差信号输入端和第一级Q路相关器的误差信号输入端;

第二级正交电桥,其四个输出端分别为I路输出端、I路耦合端、Q路输出端和Q路耦合端;

第二级I路双极衰减器,其输入端与第二级正交电桥的I路输出端相联接;

第二级I路相关器,包括取样信号输入端、误差信号输入端和运算输出端,取样信号输入端与第二级正交电桥的I路耦合端相联接,运算输出端与第二级I路双极衰减器的控制端相联接;

第二级Q路双极衰减器,其输入端与第二级正交电桥的Q路输出端相联接;

第二级Q路相关器,包括取样信号输入端、误差信号输入端和运算输出端,取样信号输入端与第二级正交电桥的Q路耦合端相联接,运算输出端与第二级Q路双极衰减器的控制端相联接;

第三合路器,其两个输入端分别与第二级I路双极衰减器和第二级Q路双极衰减器的输出端相联接;

第四合路器,其两个输入端分别与第三合路器的输出端和第二定向耦合器的输出端相联接;

第三定向耦合器,其输入端连接第四合路器输出端,输出端连接接收机;

第二功分器,输入端连接第三定向耦合器耦合端,两个输出端分别连接第二级I路相关器和第二级Q路相关器的误差信号输入端。

2. 根据权利要求1所述的具有两级对消功能的收发天线共址耦合干扰抑制装置, 其特征在于, 所述第一级I路双极衰减器包括输入传输线变压器、PIN二极管电桥和输出传输线变压器; 输入传输线变压器的外侧采用共模结构、内侧采用差模结构, 且内侧与外侧线圈匝数相等; 输出传输线变压器结构与输入传输线变压器相同; 输入传输线变压器内侧线圈中间输入为控制端, 输出传输线变压器内侧线圈中间接地; PIN二极管电桥由四支PIN二极管正负极依次连接构成。

3. 根据权利要求2所述的具有两级对消功能的收发天线共址耦合干扰抑制装置, 其特征在于, 所述的第一级Q路双极衰减器、第二级I路双极衰减器、第二级Q路双极衰减器与第一级I路双极衰减器结构相同。

4. 根据权利要求1所述的具有两级对消功能的收发天线共址耦合干扰抑制装置, 其特征在于, 所述的第一级I路相关器由四象限模拟乘法电路、低通滤波电路和电压跟随电路串联而成; 所述的第一级Q路相关器、第二级I路相关器、第二级Q路相关器与第一级I路相关器结构相同。

5. 根据权利要求4所述的具有两级对消功能的收发天线共址耦合干扰抑制装置, 其特征在于, 所述的四象限模拟乘法电路采用模拟乘法器芯片AD835; 所述的低通滤波电路和电压跟随电路由集成运放芯片OP07构成。

具有两级对消功能的收发天线共址耦合干扰抑制装置

技术领域

[0001] 本发明属于干扰控制领域,具体涉及一种具有两级对消功能的收发天线共址耦合干扰抑制装置。

背景技术

[0002] 共址收发天线间的耦合干扰是常见的电磁干扰形式之一。由于收发天线共场地布置,二者间距小、隔离度低。发射天线的发射功率较高,会在附近的接收天线处产生较大的耦合干扰电平,影响接收机正常工作,导致接收机阻塞甚至被烧毁。

[0003] 干扰源是某电台的发射天线,所产生的电磁干扰是具有一定中心频率的窄带正弦信号;被干扰物是另一部电台的接收天线。干扰发射天线(简称发射天线)会在被干扰接收天线(简称接收天线)处产生一定的耦合电压,这样接收天线处具有两种信号成份:有用信号和干扰信号,耦合电压产生的就是干扰信号。有用信号和干扰信号同为窄带正弦信号,不过二者具有不同的中心频率,并且中心频率不固定,因此不能采用具有固定参数的滤波器。

[0004] 公开号为ZL201010198092.0的发明专利公开了一种超短波电磁干扰对消装置,该装置采用单级干扰对消方案,耦合干扰抑制能力相对较小,具有较大的残存干扰电平。

发明内容

[0005] 本发明要解决的技术问题是,针对现有技术存在的上述不足,提供一种具有两级对消功能的收发天线共址耦合干扰抑制装置,相对于单级对消具有更大的干扰抑制比,在不降低频谱资源利用率的情况下,抑制共场地收发天线间的耦合干扰电平,保障共址接收机正常工作。

[0006] 本发明为解决上述技术问题所采用的技术方案是:

[0007] 具有两级对消功能的收发天线共址耦合干扰抑制装置,包括取样器和干扰抑制装置主机,取样器包括输入端、输出端和耦合端三个端口,取样器的输入端与发射机连接,输出端与发射天线连接;干扰抑制装置主机的输入端与取样器的耦合端相联接,输出端与接收机相联接;

[0008] 所述的干扰抑制装置主机包括:

[0009] 第一定向耦合器,其输入端连接取样器的耦合端,其输出端连接第一级正交电桥的输入端,耦合端连接第二级正交电桥的输入端;

[0010] 第一级正交电桥,其四个输出端分别为I路输出端、I路耦合端、Q路输出端和Q路耦合端;

[0011] 第一级I路双极衰减器,其输入端与第一级正交电桥的I路输出端相联接;

[0012] 第一级I路相关器,包括I路取样信号端、I路误差信号输入端和I路运算输出端,I路取样信号端与第一级正交电桥的I路耦合端相联接,I路运算输出端与第一级I路双极衰减器的控制端相联接;

[0013] 第一级Q路双极衰减器,其输入端与第一级正交电桥的Q路输出端相联接;

[0014] 第一级Q路相关器,包括Q路取样信号端、Q路误差信号输入端和Q路运算输出端,Q路取样信号端与第一级正交电桥的Q路耦合端相联接,Q路运算输出端与第一级Q路双极衰减器的控制端相联接;

[0015] 第一合路器,其两个输入端分别与第一级I路双极衰减器和第一级Q路双极衰减器的输出端相联接;

[0016] 第二合路器,其两个输入端分别与第一合路器的输出端和接收天线相联接;

[0017] 第二定向耦合器,其输入端与第二合路器的输出端联接;

[0018] 第一功分器,其输入端连接第二定向耦合器耦合端,其两个输出端分别连接第一级I路相关器的误差信号输入端和第一级Q路相关器的误差信号输入端;

[0019] 第二级正交电桥,其四个输出端分别为I路输出端、I路耦合端、Q路输出端和Q路耦合端;

[0020] 第二级I路双极衰减器,其输入端与第二级正交电桥的I路输出端相联接;

[0021] 第二级I路相关器,包括取样信号输入端、误差信号输入端和运算输出端,取样信号输入端与第二级正交电桥的I路耦合端相联接,运算输出端与第二级I路双极衰减器的控制端相联接;

[0022] 第二级Q路双极衰减器,其输入端与第二级正交电桥的Q路输出端相联接;

[0023] 第二级Q路相关器,包括取样信号输入端、误差信号输入端和运算输出端,取样信号输入端与第二级正交电桥的Q路耦合端相联接,运算输出端与第二级Q路双极衰减器的控制端相联接;

[0024] 第三合路器,其两个输入端分别与第二级I路双极衰减器和第二级Q路双极衰减器的输出端相联接;

[0025] 第四合路器,其两个输入端分别与第三合路器的输出端和第二定向耦合器的输出端相联接;

[0026] 第三定向耦合器,其输入端连接第四合路器输出端,输出端连接接收机;

[0027] 第二功分器,输入端连接第三定向耦合器耦合端,两个输出端分别连接第二级I路相关器和第二级Q路相关器的误差信号输入端。

[0028] 按上述方案,所述第一级I路双极衰减器包括输入传输线变压器、PIN二极管电桥和输出传输线变压器;输入传输线变压器的外侧采用共模结构、内侧采用差模结构,且内侧与外侧线圈匝数相等;输出传输线变压器结构与输入传输线变压器相同;输入传输线变压器内侧线圈中间输入为控制端,输出传输线变压器内侧线圈中间接地;PIN二极管电桥由四支PIN二极管正负极依次连接构成。

[0029] 所述的第一级Q路双极衰减器、第二级I路双极衰减器、第二级Q路双极衰减器与第一级I路双极衰减器结构相同。

[0030] 按上述方案,所述的第一级I路相关器由四象限模拟乘法电路、低通滤波电路和电压跟随电路串联而成;所述的第一级Q路相关器、第二级I路相关器、第二级Q路相关器与第一级I路相关器结构相同。

[0031] 按上述方案,所述的四象限模拟乘法电路采用模拟乘法器芯片AD835;所述的低通滤波电路和电压跟随电路由集成运放芯片OP07构成。

[0032] 本发明的工作原理:

[0033] 假设因发射天线大功率发射耦合到接收天线上的干扰信号用方程 (1) 表示

[0034]

$$N(t) = A \sin(\omega t + \varphi_0) = A_I' \sin(\omega t) + A_Q' \cos(\omega t) \quad (1)$$

[0035] 其中 $N(t)$ 为干扰信号, A 为干扰信号的归一化幅度, ω 为干扰信号角频率, φ_0 为干扰信号的初相位, t 为时间, A_I' 为干扰信号 I 路分量的归一化幅度, A_Q' 为干扰信号 Q 路分量的归一化幅度。为了抵消该干扰信号, 本发明从干扰发射机中取样干扰信号, 并将取样信号等分成相位彼此正交的 I、Q 两路, 可用下述方程来表示

$$[0036] \quad X_I(t) = \sin(\omega t)$$

$$[0037] \quad X_Q(t) = \cos(\omega t)$$

[0038] 其中 I 路取样信号 $X_I(t)$ 和 Q 路取样信号 $X_Q(t)$ 的角频率与干扰信号 $N(t)$ 相同, $X_I(t)$ 和 $X_Q(t)$ 的归一化幅度为 1; 两路取样信号的加权和记做对消信号 $C(t)$, 表示为

$$[0039] \quad C(t) = A_I \cdot X_I(t) + A_Q \cdot X_Q(t) \quad (2)$$

[0040] 其中 A_I 和 A_Q 分别表示 I、Q 两路的权系数。对比方程 (1) 和方程 (2), 可以看出方程 (1)、(2) 左右两边分别相加可得

$$[0041] \quad N(t) + C(t) = (A_I + A_I') \sin(\omega t) + (A_Q + A_Q') \cos(\omega t) \quad (3)$$

[0042] 根据方程 (3), 当 $A_I = -A_I'$ 且 $A_Q = -A_Q'$ 时, 干扰信号与对消信号之和为 0, 即干扰信号被抵消了。

[0043] 从方程 (3) 还可以看出, 只需同时控制 I、Q 两路取样信号幅度就可以达到控制对消信号幅度和相位的效果, 使对消信号与干扰信号等幅反相, 就可以消除接收天线中的干扰信号

[0044] 本发明中取样器从干扰发射机中取样干扰信号。第一级正交电桥、第一级 I 路双极衰减器、第一级 Q 路双极衰减器进行取样信号第一级的幅度和相位调整, 使之与接收天线中的干扰信号等幅反相; 第一级 I 路相关器和第一级 Q 路相关器则对误差信号与取样信号进行相关性运算, 运算结果分别控制第一级 I 路、Q 路双极衰减器, 构成负反馈回路, 实现干扰信号最大程度的抵消。第二级正交电桥、第二级 I 路双极衰减器、第二级 Q 路双极衰减器进行取样信号第二级的幅度和相位调整, 进一步消除残存干扰信号; 第二级 I 路相关器和第二级 Q 路相关器则对误差信号与取样信号进行相关性运算, 运算结果分别控制第二级 I 路、Q 路双极衰减器。

[0045] 本发明与现有技术相比具有如下有益效果:

[0046] 1、通过对干扰发射机取样信号的闭环矢量调制及相关反馈运算, 使其与耦合干扰等幅反相, 通过信号合成和抵消耦合干扰, 保障共址接收机正常工作; 新增了两极干扰对消功能, 可大幅度提升共址耦合干扰抑制度, 提升干扰抑制装置性能指标;

[0047] 2、将第一级干扰对消的结果作为输入引入到第二级的干扰对消电路之中, 对比于单级干扰对消可以更进一步提高干扰抑制比。

附图说明

[0048] 图 1 是本发明具有两级对消功能的收发天线共址耦合干扰抑制装置的结构框图。

具体实施方式

[0049] 下面根据具体实施例并结合附图,对本发明作进一步详细的说明。

[0050] 参照图1所示,本发明实施例所述的具有两级对消功能的收发天线共址耦合干扰抑制装置,包括取样器和干扰抑制装置主机。

[0051] 取样器包括输入端、输出端和耦合端三个端口,取样器的输入端与发射机相联接,输出端与发射天线相联接,耦合端与干扰抑制装置主机相联接;取样器的作用是从发射机中获取一定能量的干扰信号,输送到干扰抑制装置主机之中,进行幅度和相位变换,使之与接收天线中的干扰信号等幅反相。取样器的耦合度根据发射机发射功率与接收天线上的干扰功率的比值确定,通常取值范围是10~20dB。取样器输出端获得了输入端的大部分功率,不影响发射机的正常发射状态,干扰抑制装置主机只获取了很小一部分发射功率。

[0052] 干扰抑制装置主机包括:

[0053] 第一定向耦合器,其输入端连接取样器的耦合端,将取样信号分成两路,其输出端连接第一级正交电桥的输入端,用于第一级干扰对消,其耦合端连接第二级正交电桥的输入端,用于第二级干扰对消;

[0054] 第一级正交电桥,用于将取样信号等分成幅度相等、相位正交的两路输出信号;第一级正交电桥的四个输出端分别为I路输出端、I路耦合端、Q路输出端和Q路耦合端;第一级正交电桥的I路耦合端、Q路耦合端与I路输出端、Q路输出端之间采用电阻分压,I路输出端、Q路输出端与I路耦合端、Q路耦合端的信号相位相同,I路耦合端和Q路耦合端的耦合度相等,大约为20dB;

[0055] 第一级I路双极衰减器,其输入端连接第一级正交电桥的I路输出端,用于对第一级正交电桥的I路输出端输出的信号进行幅度衰减;第一级I路双极衰减器由输入传输线变压器、PIN二极管电桥和输出传输线变压器组成,输入、输出传输线变压器采用平衡-不平衡结构,外侧采用共模方式、内侧采用差模方式,外侧与内侧的线圈匝数相同,PIN二极管电桥由四支PIN二极管D1、D2、D3和D4正负极依次连接构成,PIN二极管型号为UM4301;当直流控制电流变化时,双极衰减器的射频阻抗也随之变化,控制电流变小、射频阻抗增大、对于输入信号的衰减增大,控制电流变大、射频阻抗减小、对于输入信号的衰减减小;当直流控制电流极性发生变化时,输出信号的极性也会相应发生变化,直流控制电流为正极性时、输出电压也为正极性,直流控制电流为负极性时、输出电压也为负极性;

[0056] 第一级I路相关器,包括I路取样信号端、I路误差信号输入端和I路运算输出端;I路取样信号端与第一级正交电桥的I路耦合端相联接;I路误差信号输入端与第一功分器的一路输出端相联接;I路运算输出端与第一级I路双极衰减器的控制端相联接,控制第一级I路双极衰减器的幅度衰减和极性,构成负反馈回路,实现干扰信号最大程度的抵消。第一级I路相关器包括四象限模拟乘法电路、低通滤波电路和电压跟随电路三部分,对I路取样信号进行相关运算,并加入负反馈回路的误差信号,使得运算结果更加准确;

[0057] 第一级Q路双极衰减器,结构与第一级I路双极衰减器相同,其输入端与第一级正交电桥的Q路输出端相联接,用于对第一级正交电桥的Q路输出端输出的信号进行幅度衰减;

[0058] 第一级Q路相关器,与第一级I路相关器结构相同,包括Q路取样信号端、Q路误差信号输入端和Q路运算输出端,Q路取样信号端与第一级正交电桥的Q路耦合端相联接,Q路运

算输出端与第一级Q路双极衰减器的控制端相联接；

[0059] 第一合路器,其两个输入端分别与第一级I路双极衰减器和第一级Q路双极衰减器的输出端相联接;用于将经过幅度和极性调整之后的I、Q两路取样信号进行合成,形成对消信号;

[0060] 第二合路器,其两个输入端分别与第一合路器的输出端和接收天线相联接;用于将接收天线信号与对消信号进行合成,形成误差信号,即第一级残存误差信号,误差信号中包含着有用信号成份和残存干扰信号成份两部分;

[0061] 第二定向耦合器,其输入端与第二合路器的输出端相联接,第一级残存误差信号分成两路,一路进行相关运算,另一路作为第二级干扰对消的输入;

[0062] 第一功分器,其输入端与第二定向耦合器的耦合端相联接,将误差信号等分成两路,两个输出端分别连接第一级I路相关器的误差信号输入端和第一级Q路相关器的误差信号输入端;

[0063] 第二级正交电桥、第二级I路双极衰减器、第二级Q路双极衰减器、第二级I路相关器、第二级Q路相关器用于第二级的干扰对消和相关性运算,与第一级结构相同。

[0064] 四象限模拟乘法电路采用模拟乘法器芯片AD835构成,对取样信号 $X_I(t)$ 和误差信号 $E(t)$ 进行乘法运算,如方程(4)所示:

[0065]

$$X_I(t) \cdot E(t) = \frac{A_I' + A_I}{2} + X_I(t) \cdot S(t) - \frac{A_I' + A_I}{2} \cos(2\omega t) + \frac{A_Q' + A_Q}{2} \sin(2\omega t) \quad (4)$$

[0066] $S(t)$ 为有用信号,其输出电压的直流成份包含了残存干扰信号的幅度以及与取样信号的相位关系信息。

[0067] 四象限模拟乘法电路的输出端与低通滤波电路的输入端相连接,低通滤波电路由集成运放芯片OP07构成,用于滤除乘法运算结果中的高频信号成份、即方程(4)右边的后三项,这样低通滤波电路的输出信号就只剩下直流成份了。

[0068] 低通滤波电路的输出端与电压跟随电路的输入端相连接,电压跟随电路由集成运放芯片OP07构成,利用了OP07高输入阻抗、低输出阻抗的特点,增强输出信号的带负载能力,避免输出电压与负载电路之间的相互影响。低通滤波电路的输出信号即相关运算电路的输出信号。

[0069] 显然,上述实施例仅仅是为清楚地说明本发明所作的举例,而并非是对本发明的实施方式的限定。对于所属领域的普通技术人员来说,在上述说明的基础上还可以做出其它不同形式的变化或变动。这里无需也无法对所有的实施方式予以穷举。而这些属于本发明的精神所引伸出的显而易见的变化或变动仍处于本发明的保护范围之内。

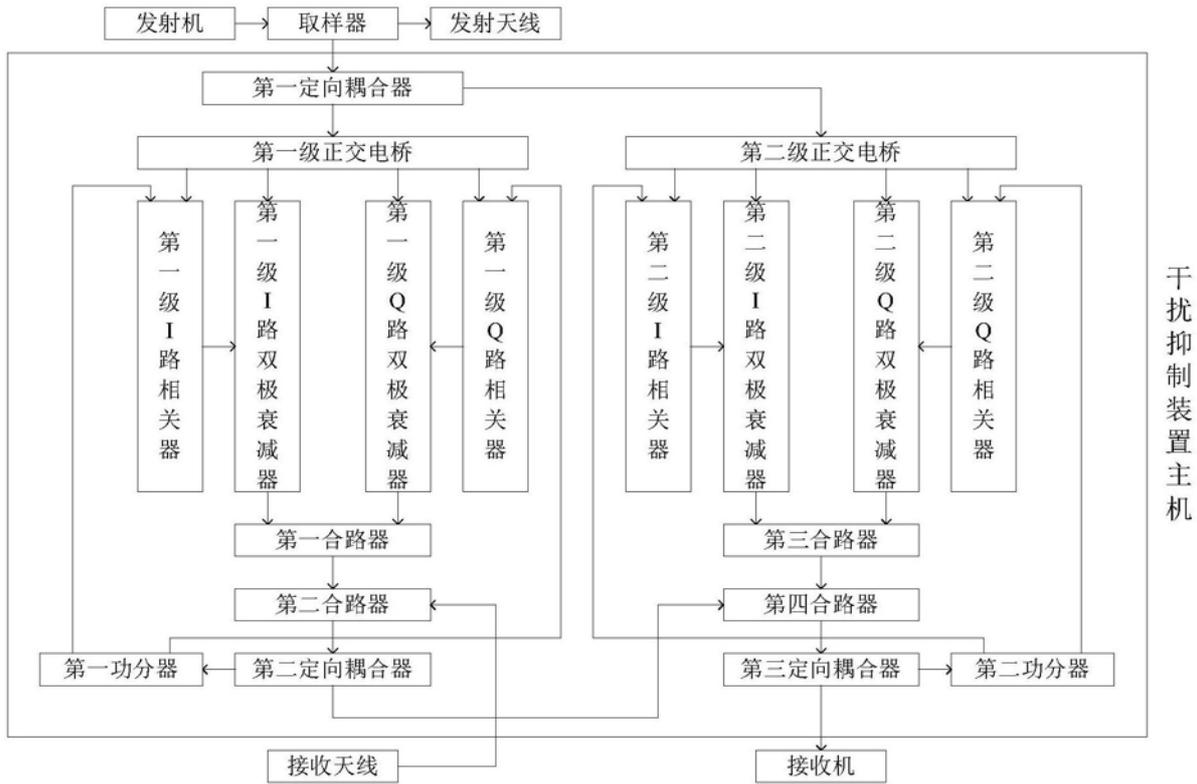


图1