



(12) 发明专利

(10) 授权公告号 CN 101228625 B

(45) 授权公告日 2011.04.13

(21) 申请号 200680003302.8

H01L 23/48 (2006.01)

(22) 申请日 2006.02.10

H01L 21/00 (2006.01)

(30) 优先权数据

11/058,913 2005.02.15 US

(56) 对比文件

CN 1567577 A, 2005.01.19, 说明书第 4 页最后 1 行 - 第 5 页第 1 行、附图 2A.

(85) PCT 申请进入国家阶段日

2007.07.27

US 5567656 A, 1996.10.22, 全文.

(86) PCT 申请的申请数据

PCT/US2006/004729 2006.02.10

US 2003/0102538 A1, 2003.06.05, 说明书第 66-78 段、附图 4-9.

(87) PCT 申请的公布数据

WO2007/094759 EN 2007.08.23

审查员 吕媛

(73) 专利权人 万国半导体股份有限公司

地址 百慕大哈密尔敦

(72) 发明人 罗礼雄 刘凯 孙明 张晓天

(74) 专利代理机构 上海新天专利代理有限公司

31213

代理人 王敏杰

(51) Int. Cl.

H01L 23/02 (2006.01)

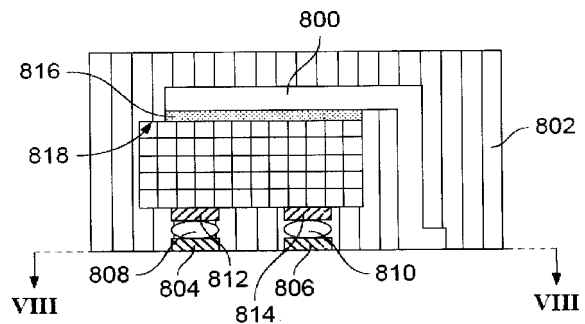
权利要求书 1 页 说明书 6 页 附图 9 页

(54) 发明名称

具有镀金属连接部的半导体封装

(57) 摘要

本发明是提供一种半导体封装架构及其方法，此半导体封装结构是具有一顶表面与一黏结表面，在此之间包含有一芯片、一导电连接材、一镀金属材以及一绝缘材，其中，此芯片具有一表面，其是经过处理且设置于面对上述黏结表面的位置，在此经过处理的表面上是形成有一裸金属连接部，且导电连接材形成在此裸金属连接部上，而镀金属材则是与导电连接材相互连接，同时，绝缘材包覆在导电连接材外，镀金属材则是延伸至外部的绝缘材上。



1. 一种半导体封装，其特征在于，其是具有一顶表面与一黏结表面，该半导体封装是包括：

一芯片，其是具有一经过处理的表面，该经过处理的表面是与该黏结表面相对，并以一裸金属连接部相互连接；

一导电连接材，其是形成于该裸金属连接部上；

一镀金属材，其是与该导电连接材连接；以及

一个平板，所述平板具有两平行平面，所述平板的一个平面与芯片未经处理的表面连接，所述平板的另一个平面与镀金属材连接；

一绝缘材，其是具有一突出部以包围该导电连接材的周围，且该镀金属材是延伸至该绝缘材的该突出部。

2. 如权利要求 1 所述的半导体封装，其特征在于，该裸金属连接部的厚度是等同于其它在制程时生成于该经过处理的表面的层状结构的厚度。

3. 如权利要求 1 所述的半导体封装，其特征在于，该镀金属材是金。

4. 如权利要求 1 所述的半导体封装，其特征在于，该镀金属材是贵金属。

5. 如权利要求 1 所述的半导体封装，其特征在于，该导电连接材是一金球。

6. 如权利要求 1 所述的半导体封装，其特征在于，所述平板是黏附于该芯片的一未经处理的表面上。

7. 如权利要求 1 所述的半导体封装，其特征在于，所述平板是为一胶带式内连接。

8. 如权利要求 1 所述的半导体封装，其特征在于，所述平板是黏附于该芯片的一未经处理的表面上，且该未经处理的表面是位在一漏极上或相邻于该漏极。

9. 如权利要求 1 所述的半导体封装，其特征在于，所述平板为一电性连接部，且该电性连接部是自该芯片的一表面延伸至该绝缘材的该突出部上，而该表面不是该经过处理的表面，且该电性连接部是延伸至与该镀金属材相同的表面上。

10. 如权利要求 1 所述的半导体封装，其特征在于，该绝缘材与该镀金属材的生成是由一可移除基板以达成。

11. 如权利要求 1 所述的半导体封装，其特征在于，该绝缘材与该镀金属材的生成是由一可移除基板以达成，且该可移除基板是可在进行制程的同时，用以承载复数组件。

12. 如权利要求 1 所述的半导体封装，其特征在于，该镀金属材是用以连接至一印刷电路板。

13. 如权利要求 1 所述的半导体封装，其特征在于，所述平板是用以连接至一印刷电路板。

14. 如权利要求 1 所述的半导体封装，其特征在于，该绝缘材是具有复数表面，而该镀金属材是延伸至该绝缘材的该突出部，以使该金属材裸露在该绝缘材的该复数表面上。

具有镀金属连接部的半导体封装

技术领域

[0001] 本发明是有关一种半导体封装，特别是有关一种具有镀金属连接部的半导体封装架构及其方法。

背景技术

[0002] 半导体封装是用来保护且维护包裹于其内的集成电路（或是，所谓的芯片）的安全性。已完成封装的集成电路装置是黏结在一印刷电路板上，以与此印刷电路板上其它的装置相互作用，或是也可以与其它印刷电路板上的装置进行作用。为了确保已封装的集成电路装置是否可发挥其适当的功效，或是否可与其它装置进行恰当的作用，半导体封装的设计可随特殊的温度、电学性质以及物理性质而变动以符合需求，例如：封装结构可为了达到符合特定的散热的效果、输入/输出阻抗的要求或是尺寸的需求，而有特殊的设计。

[0003] 覆晶封装是为一种半导体封装技术，其是摒除打线接合并选择使用球形接合的方式，以将芯片与覆晶封装架构外部的连接部进行电性与机械性的连接。而针对特定型的集成电路装置，进行更近一步的覆晶封装技术发展，将是相当有益处的。

发明内容

[0004] 本发明的主要目的，是提供一种具有镀金属连接部的半导体封装，其在芯片表面上贴附一镀金属板，而芯片表面与镀金属板之间是利用裸金属连接部及位于其上的导电连接材以进行连接，并以封装胶体材将上述组件进行包覆，而本发明所提出的封装结构是可轻易地依据不同的需求，而做出恰当的结构变化。

[0005] 本发明是公开一种具有镀金属连接部的半导体封装，其中，本发明是包含有一导线架，其是由一可移除基板与一镀金属材所构成，而在芯片进行制造的同时，一经过处理的芯片表面上即形成有一裸金属连接部，在此裸金属连接部上则是形成有一导电连接材，芯片是透过排列整齐的导电连接材与导线架上的镀金属材连接，最后，将一封装胶体材注入以包覆在芯片、镀金属材与连接部的外部；另外，连接部也可贴附在未经处理的芯片表面上，而镀金属材则是作为一导电胶黏剂使用。因此，本发明是可针对特定的散热的效果、输入/输出阻抗的要求或是尺寸的需求，以制作出适当的半导体封装结构。

附图说明

[0006] 图 1A 为本发明的一导线架的俯视图；

[0007] 图 1B 为图 1A 的结构于 I 截面的截面剖视图；

[0008] 图 2A 为本发明之一经过处理的芯片表面上贴附一导电连接材的结构俯视图；

[0009] 图 2B 为图 2A 中的结构于 II 截面的截面剖视图；

[0010] 图 3A 为本发明之一导电架黏结在芯片上的结构的侧视图；

- [0011] 图 3B 为本发明的另一导电架黏结在芯片上的结构的侧视图；
- [0012] 图 4A 为本发明之一连接部连接于芯片的结构俯视图；
- [0013] 图 4B 为图 4A 所提出的结构的 XL 截面的截面剖视图；
- [0014] 图 4C 为图 4A 所提出的结构的 XLI 截面的截面剖视图；
- [0015] 图 5 为本发明之一绝缘材形成于镀金属材、导电连接材与芯片周围的截面剖视图；
- [0016] 图 6A 为本发明之一已移除可移除基板的封装结构的截面剖视图；
- [0017] 图 6B 为图 6A 中的结构在 VI 截面的仰视图；
- [0018] 图 7A 为本发明的单一栅极突起引线取代多重栅极突起引线结构的截面剖视图；
- [0019] 图 7B 为图 7A 中的结构在 VII 截面的仰视图；
- [0020] 图 8A 为本发明的一平板突出于封装胶体的结构地截面剖视图；
- [0021] 图 8B 为图 8A 中的结构在 VIII 截面的仰视图；
- [0022] 图 9A 为本发明的突起引线延伸至一个以上的封装胶体表面结构的侧视图；
- [0023] 图 9B 为图 9A 中的结构在 IX 截面的仰视图；
- [0024] 图 10A 为本发明的具有不同形状的突起引线结构的俯视图；
- [0025] 图 10B 为图 10A 中的结构在 X 截面的截面剖视图。

具体实施方式

[0026] 本发明是可通过多种方法加以实现，其中包括象是制程、装置、系统、构成式的事件、计算机可读的媒介，如计算机可读的储存媒介或是通过光学沟通联机或是电子沟通联机的计算机网络所传输的程序指令。在此说明书中的实施例或是任何其它本发明可提供的形式，仍应是为本发明的范畴。通常而言，为了达成公开发明的步骤可进行替换，但是，其仍需在本发明所包含的范围内。

[0027] 本发明的详细的实施例说明，将在以下提出并同时佐以图式配合，以公开本发明的精神。本发明利用以下实施例加以解说，但不受任一实施例所限制，本发明的范围是仅由本发明的权利要求与本发明中所包含的可选择的条件、等效修改或是等同于本发明精神以决定。数个特定的细节是在下列描述中提出用以了解本发明，此细节是用以作为说明例子之用，且本发明无需透过此细节而仅需以权利要求即可实现。为了达到简明扼要的目的，在此技术领域，与本发明有关的现有技术材料将在细节中不再使用，以避免文字混淆不清。

[0028] 本发明是公开一种于一芯片表面上贴附一镀金属板的半导体封装制程，其中，本发明的封装架构中之一导线架是由一可移除基板与一镀金属材所构成，在芯片经过处理的表面上，裸金属连接部是在芯片制造时即形成于此表面上，而导电连接材则是贴附在裸金属连接部上，芯片是透过其上排列整齐的导电连接材与导线架上的镀金属材连接，然而，在某些实施例中，一连接部是可贴附在未经处理的芯片表面上，镀金属材则是作为一导电胶黏剂使用，且若此连接部是为一种胶带式内连接部则更为理想。一封装胶体材是注入至芯片、镀金属材与连接部的周遭，在某些实施例中，剥离的部分是切削为分散的组件。

[0029] 图 1A 是提供一实施例的导线架俯视图。在此实施例中导线架 100 是包含一设置

在可移除基板 102 上的镀金属材 104，当可移除基板 102 剥离后，此镀金属材 104 是形成一连接部以与半导体封装的外部进行连接，而此可移除基板 102 是由一平面的金属或是塑料等材料所构成，在可移除基板 102 上有数个镀金属材 104 区域即是为所谓的突起引线 (raised lead)，在此实施例中，突起引线 104 可由金或是其它贵金属经由黄光微影成像制程来形成，而可移除基板 102 则由一种或数种合金所构成，且此合金是可在封装胶体成型后进行剥离。

[0030] 图 1B 则是图 1A 的结构于 I 截面的截面剖视图。在此视角中，突起引线 104 是在同一平面上，可移除基板 102 是用以作为突起引线 104 在进行封装制程时的平面基底。当在可移除基板 102 上进行镀金属时，突起引线 104 之间仍相互保持固定之间距，同时，在封装制程中，可移除基板 102 是可使相关机台在操作时更为方便，举例来说，数种机台是可由抓取可移除基板 102 以进行转动、其它材料的贴附或是装置的传递的动作。而可移除基板 102 在封装制程中是会被除去，而突起引线 104 则将被整并至封装结构的中以作为集成电路封装装置中的电性连接。

[0031] 在某些实施例中，突起引线 104 具有不同的外观型态、尺寸，例如可利用不同黄光微影成像制程的光罩设计，以使突起引线 104 的直角改变为圆角的形状。而在其它一些实施例中，修改过的突起引线 104 所提供的电性连接是可被改变其电特性，例如在某一应用中，由修改突起引线 104 的尺寸，像是改变其长度、截面积等等，即可有效地降低电阻抗。

[0032] 在图 2A 中是提供另一实施例的俯视图，在此实施例中是公开了一经过处理的芯片表面上贴附一导电连接材的结构，其中，导电连接材是为一金球，而芯片 210 的其中一表面是经过数个半导体制作流程处理，像是黄光微影成像制程、蚀刻等等，以在经过处理的表面 206 上形成一或多层的金属层做为传输路径。而金球 203 是经由超音波或是其它方法以黏结在经过处理的表面 206 上，用以提供集成电路封装装置的电性连接。

[0033] 在图 2B 中则是公开图 2A 中的芯片表面结构于 II 截面的截面剖视图。在此视角中，是提供一具有三个金球 203、三个裸金属连接部 212 以及一芯片 210 的结构，其中，三个金球 203 分别黏附在裸金属连接部 212 (也可称为输入 / 输出垫片 (IO pad)) 上，而芯片 210 是具有一经过处理的表面 206 以及位于其对面位置的另一未经处理的表面 208，且在经过处理的表面 206 上设置有垫片 212。在某些实施例中，经过处理的表面 206 上是一具有惰性层的介电保护层，而在蚀刻此惰性层后，垫片 212 是可穿过接触窗而裸露出来，且金球 203 是形成在垫片 212 上以提供集成电路封装装置的电性连接。

[0034] 在图 3A 中是提供一导电架黏结在芯片上的结构的侧视图。在此实施例中，芯片 300 是以经过处理的表面 314 朝下的相位设置，而在此经过处理的表面 314 上设置有三个垫片 303，且每个垫片 303 皆各自连接有一金球 307，每一金球 307 则又依序与位于可移除基板 315 上的突起引线 311 连接，其中，垫片 303、金球 307 与突起引线 311 是提供集成电路封装装置的电性连接，而可移除基板 315 则将剥离，以下，将针对此提出说明。

[0035] 在图 3B 中则提出另一种导电架黏结在芯片上的结构的侧视图。在此一实施例中并非所有的突起引线 311、312、313 皆与金球连接，其中，突起引线 311、312 是分别与金球 307、308 连接，而突起引线 313 则是处于未连接有任何金球的状态，在突起引线 311 上的金球 307 更连接垫片 303，且突起引线 312 上的金球 308 更连接垫片 304，而所有的

突起引线 311、312、313 都位于可移除基板 315 上。

[0036] 形成在可移除基板 315 上的镀金属的突起引线 311、312、313，是因为利用黄光微影成像制程以形成，故其生成的位置是可弹性调整，例如，若形成在经过处理的表面 314 上的垫片 303、304 是为紧密排列的，则可在黄光微影成像制程中，利用重新设计的光罩以使形成的镀金属突起引线得以缩短间距，若也或在是垫片 303、304 的位置是为不规则或是不对称的情况的下，仍然可以在黄光微影成像制程中，依据垫片的位置以重新设计光罩使形成的镀金属突起引线得以具有可与垫片对应的不规则或是不对称的排列。

[0037] 在图 4A 中是提供一连接部连接于芯片的结构之俯视图。在此实施例中连接部也可称为一平板，而在某些实施例中连接部则为一胶带式内连接部。平板 400 具有两平面，其中之一的平面是如本图所示，在此视角下，平板 400 的形状是为矩形，且当连接至芯片 402 时，平板 400 的三个边缘皆无延伸至芯片 402 的边缘，且平板 400 的另一边缘则是突出在芯片的另一边缘的外。

[0038] 在图 4B 中则是图 4A 所提出的芯片结构的 XL 截面的截面剖视图。在此实施例中的平面 400 是透过胶黏剂 404 黏附在芯片 402 上，其中，胶黏剂 404 是可为环氧树脂或是焊料。透过胶黏剂 404 可将平面 400 黏附在未经处理的芯片 406 表面上，而在经过处理的表面 408 上，垫片 410 是与金球 412 连接，且金球 412 更再与位在可移除基板 416 上的突起引线 414 连接。

[0039] 在图 4C 中则是图 4A 所提出的芯片结构的 XLI 截面的截面剖视图。在此视角中的平板 400 结构是具有两平行平面，其中之一平面是利用胶黏剂 404 与未经处理的表面 406 连接，另一平面则利用胶黏剂 418 与突起引线 420 连接，其中的胶黏剂 418 是可为环氧树脂或是焊料。在此视角上，突起引线是连接一金球或是一平板，例如突起引线 414 是与连接在垫片 410 上的金球 412 连接，而垫片 410 则是位在经过处理的芯片 408 表面上，突起引线 420 则是黏附在平板 400 上。

[0040] 在上述的实施例中，平板 400 是由铜所构成，而在其它的实施例里，可能为了不同的电性质或热性质需求，而改选择其它不同性质的金属。

[0041] 当平板 400 与芯片 402 进行电连接后，将使芯片的两个相对应的表面产生电性连接，而此结构是在封装一垂直方向上具有组件的芯片时，换句话说，也就是当经过处理（或是未经处理）的芯片表面朝下时，位于其上的数个组件的配置是具有相互为上、下的空间关系者，相当地有帮助。在此实施例中，当一组件（如：漏极）是位在或是靠近于一未经处理的表面 406，且其它组件（如：栅极与源极）是位在或是靠近于一经过处理的表面 408 时，突起引线 414 是与此栅极或源极电性连接，而突起引线 420 则是电性连接至漏极上。而在垂直方向上的组件配置或是组件相位皆可进行更动，以构成不同的实施例。

[0042] 图 5 是公开了另一实施例的截面剖视图，其中，一绝缘材形成于镀金属材、导电连接材与芯片的周围。在此视角中，因为绝缘材 500 的使用使得在外部可见的部分是仅有绝缘材 500 与可移除基板 502，而绝缘材 500 又可称作封装胶体，其是由塑料材质所构成，而此封装胶体 500 是完全包覆平板 504 与芯片 506，且完全填满于金球 508 与金球 510 之间，也填满于金球 510 与平板 504 之间。在其它的一些实施例中，一部份的平板 504 是裸露在外界以与空气接触，使得热能有较好的传导效果。

[0043] 当封装胶体 500 完全包覆着平板 504、芯片 506 与金球 508、510 时，可移除基板

502 是可进行移除，因为可移除基板 502 是仅在进行封装制程时才能发挥其功用，但却非集成电路封装装置之一部份，因此，在此实施例中，可移除基板 502 将剥离以移除。

[0044] 图 6A 中公开一已移除可移除基板的封装结构的截面剖视图。在此视角中，显露在封装结构外部的仅有封装胶体 600 以及突起引线 602、604、608，平板 610、芯片 606、金球 620、622 以及垫片 616、618 则是完全被包覆在封装胶体 600 的中。因为在此实施例中，突起引线 602 是透过位在栅极上的垫片 616 以与一金氧半场效晶体管的栅极连接，突起引线 604 是透过位在源极上的垫片 618 以与源极连接，而平板 610 则是由位在未经处理的表面 612 上的漏极以提供突起引线 604 一电性连接。因此，突起引线 602、突起引线 604、突起引线 608 是分别与垫片 616、垫片 618 及平板 610 连接，以提供与的连接的印刷电路板的外部电性连接。

[0045] 在图 6B 中是提供图 6A 中的结构在 VI 截面的仰视图，在此视角中可观察到裸露在封装装置外部是为三种型式的突起引线，其中，突起引线 602 是与连接于栅极的垫片电连接，突起引线 604 则是与连接于源极的垫片电连接，而突起引线 608 是与连接于漏极的平板进行电连接。

[0046] 在其它的实施例中，上述施行在多重组件的制程是在同一时间内进行，举例来说，在一个较大的可移除基板上具有多个导线架，每个导线架上黏结有芯片，并在封装胶体形成后，整片基板是进行芯片切割以构成单一独立的组件，而基板的移除步骤是可在芯片切割完毕后，于单一独立组件中进行，或是也可先将基板脱离，再进行芯片的切割。而在另一种实施例中，多数个芯片是位在同一晶圆上以同时进行制程，且此完整的晶圆黏结在一可移除基板上，并使可移除基板上的导线架布局与晶圆上的芯片布局可对准在相互吻合的位置，此晶圆 - 基板的组合体将细分割为细条状或单一独立的组件以黏附在上平板，且在封装胶体形成后将基板移除。此外，也可将上述的切割制程在不同的步骤里进行，以达成不同的实施例。

[0047] 在上述的某些实施例里，是包含有多种不同的半导体封装制程变化，其中一种变化是可是为将一组件连接至多重组件上的制程，另一种变化则是为将上述在半导体封装制程中所包含的组件加以移除。而当组件配置具有不同的几何排列时，也可构成其它不同的实施例。

[0048] 在图 7A 中是公开出以单一栅极突起引线取代多重栅极突起引线结构的截面剖视图。在此视角中突起引线 702 是与金球 710 及其它金球（未绘示于图中）连接，其中，金球 710 是与垫片 712 连接，突起引线 700 即透过金球 708 与垫片 706 以与栅极电连接，而由胶黏剂 716 使突起引线 704 得以与平板 714 进行电连接，而因为上述的突起引线 702 是与垫片 712 连接，因此，其是为与源极连接。另外，黏结表面 720 是为当集成电路封装装置进行黏结时，集成电路封装装置用以与印刷电路板连接的表面，而位在黏结表面 720 对面的表面即为顶表面 718。

[0049] 图 7B 中是为图 7A 中的结构在 VII 截面的仰视图。在此视角中，其是有三个突起引线与一突起引线 702，而其中，突起引线 702 是与多个金球未绘示于图中电连接，突起引线 700 是与栅极电连接，突起引线 702 是经由多个金球与源极电连接，而突起引线 704 则是与漏极电连接。在此实施例中，突起引线 702 是与未经封装的芯片建构出一电性连接。当封装装置进行黏结时，承载有突起引线 700、702 与 704 的黏结表面 720 是与印

刷电路板电连接，且，此种型态是可提供印刷电路板一较大的散热面积。

[0050] 图 8A 是提供一平板突出于封装胶体的结构地截面剖视图，在此视角中，平板 800、突起引线 804、806 是皆自封装胶体 802 的内部延伸至外部，突起引线 804 是由金球 808 与垫片 812 以与栅极电连接，突起引线 806 是由金球 810 与垫片 814 以与源极电连接，而胶黏剂 816 则用以连接平板 800 与未经处理的表面 818，并由平板 800 以提供漏极一电性连接。而在外部的部份，仅有封装胶体 802、平板 800 及突起引线 804、806 曝露在外。

[0051] 图 8B 中是为图 8A 中的结构在 VIII 截面的仰视图。在此视角中，平板 800 是自封装胶体 802 的内部延伸至外部，平板 800 是电连接于漏极、突起引线 804 是电连接于栅极，且突起引线 806 是电连接于源极，其中，平板 800、突起引线 804、806 是环绕着封装胶体 802，但却并非完全被封装胶体 802 包覆。当黏结于印刷电路板时，突起引线 804、806 与平板 800 皆与此印刷电路板进行接触。

[0052] 在图 9A 中是提供突起引线延伸至一个以上的封装胶体表面结构的侧视图。在此视角中，突起引线 902、904、906 是延伸到至少一个的封装胶体 900 表面上，上述的其中一个表面，如侧表面，是公开于本图中，包括突起引线 902 是与栅极电连接，突起引线 904 是与源极电连接，而突起引线 906 则是与漏极电连接。

[0053] 图 9B 中是为图 9A 中的结构在 IX 截面的仰视图。在此视角中，突起引线 902、904、906 是延伸到至少一个的封装胶体 900 表面上，上述的其中一个表面，如侧表面，是公开于本图中，包括突起引线 902 是与栅极电连接，突起引线 904 是与源极电连接，而突起引线 906 则是与漏极电连接。当黏结于印刷电路板时，突起引线 902、904、906 皆与此印刷电路板进行接触，且铺路再外的表面是可提供此印刷电路板一较佳的接触。

[0054] 在图 10A 中是提供不同形状的突起引线结构的俯视图。在此视角中，一镀金属板 1000 的其中一平面的形状并非为四边形而是呈现「E」字型，其是具有三个突出指状的架构，镀金属板 1000 是与芯片 1002 连接，在此，为了显示出镀金属板 1000 的形状，故在此图中未绘示出封装胶体的结构。此视角中，此种镀金属板 1000 的形状是用以降低热应力，当半导体封装中的不同材料随温度而产生不同速率的热膨胀时，形成于此 E 字型镀金属板 1000 其中的 I 平面的组件的热应力，是较生成于四边形的镀金属板 1000 的平面上的组件的热应力为低。虽然此视角中所显示的镀金属板 1000 是仅具有一个表面，然，其实际的结构是为具有两相互平行的表面者。

[0055] 图 10B 中是为图 10A 中的结构在 X 截面的截面剖视图。在此视角中，镀金属板 1000 是利用胶黏剂 1004 与芯片 1002 连接，而为了能呈现出与图 10A 具有一致性的镀金属板 1000 的表面形状结构，于此，也不绘示出封装胶体的结构。在此视角上仍仅公开出镀金属板 1000 的其中的一表面，然，此镀金属板 1000 的实际型态是为一具有两相互平行表面的结构。

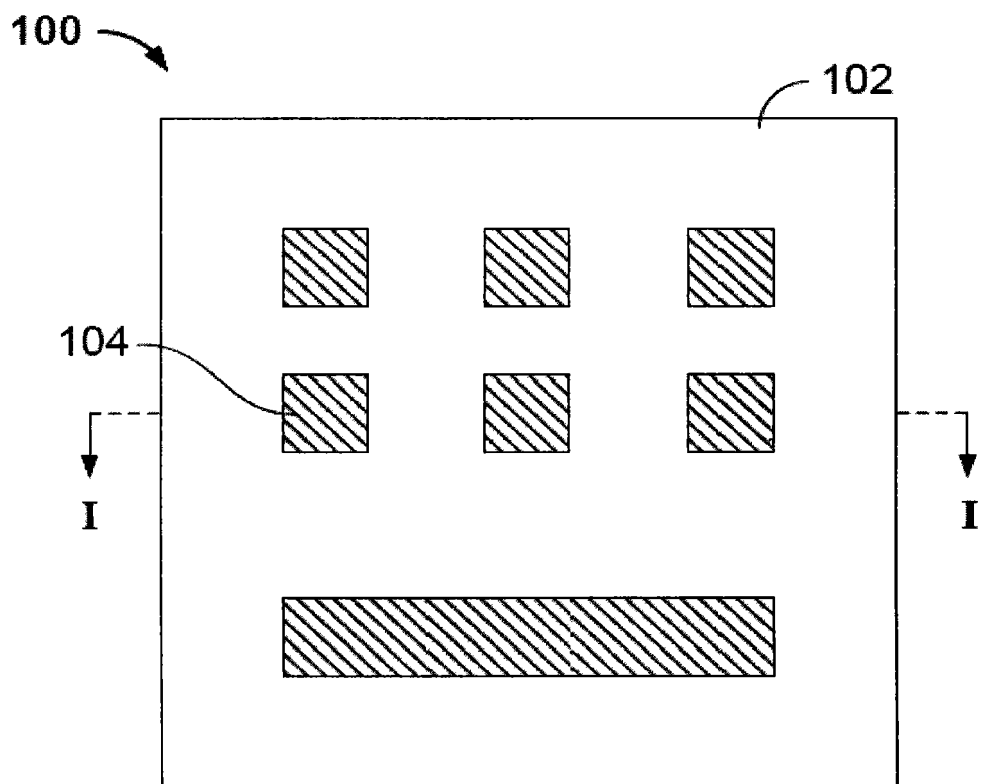


图 1A

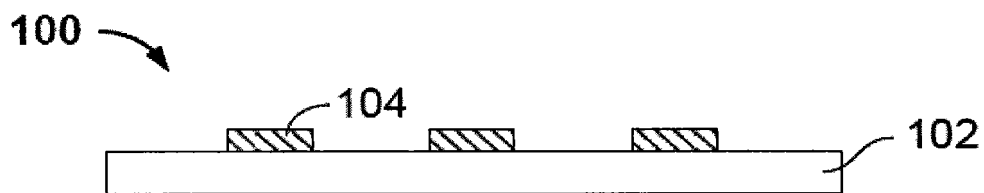


图 1B

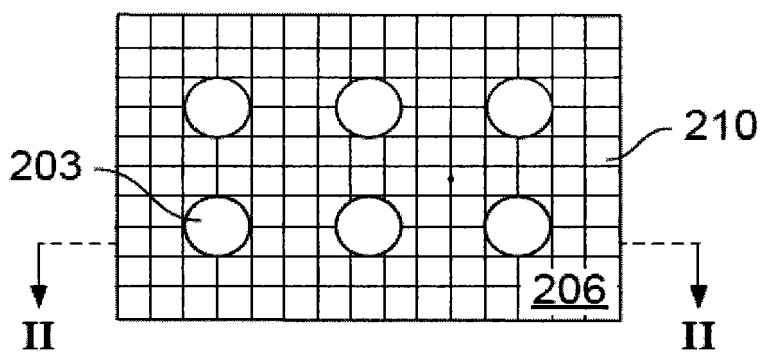


图 2A

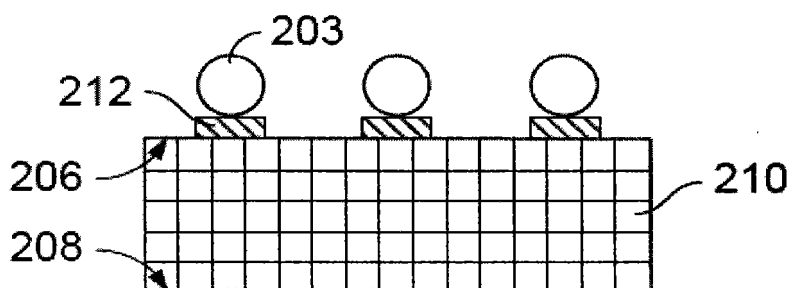


图 2B

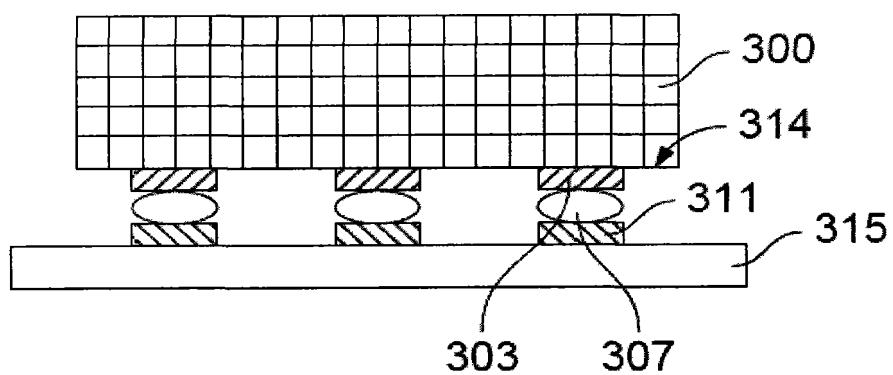


图 3A

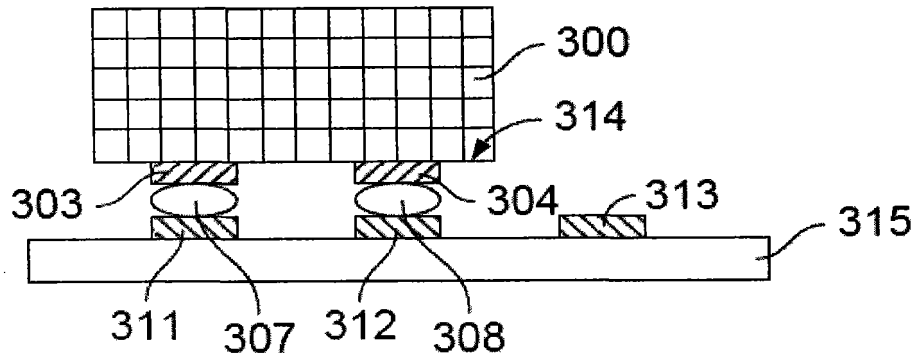


图 3B

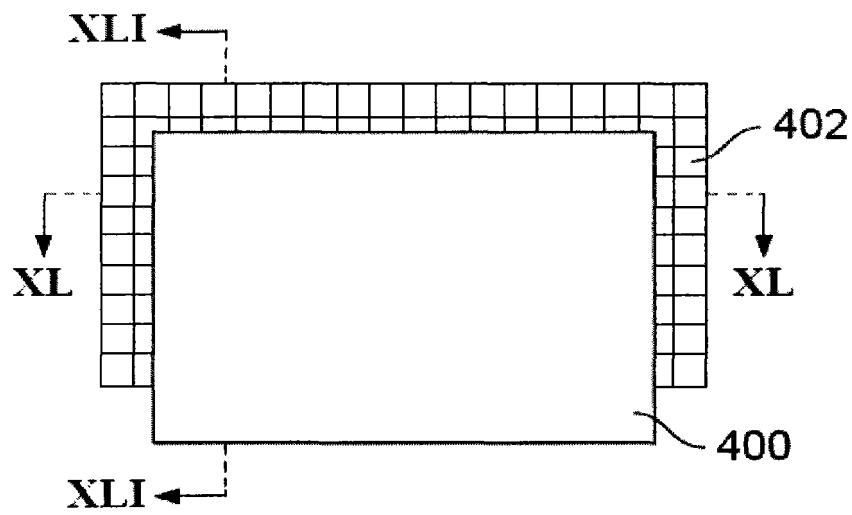


图 4A

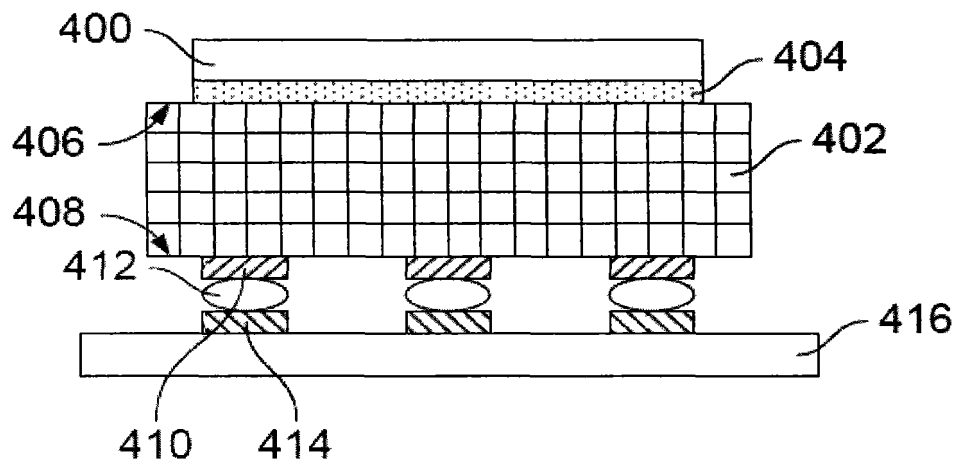


图 4B

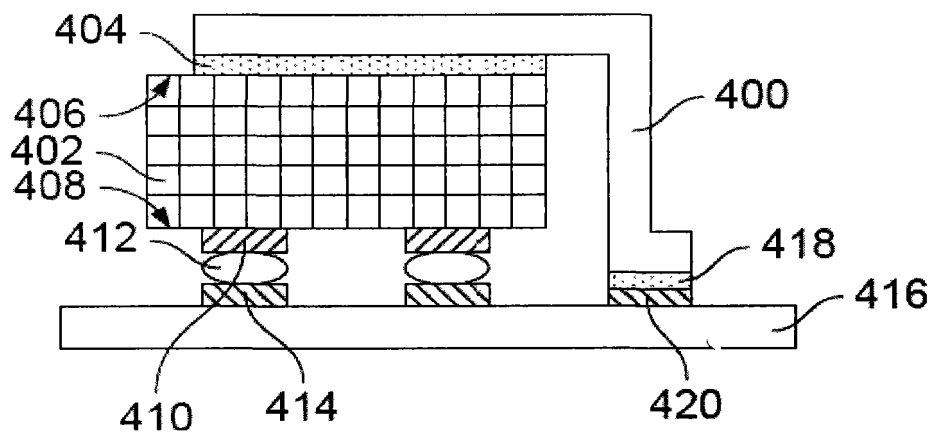


图 4C

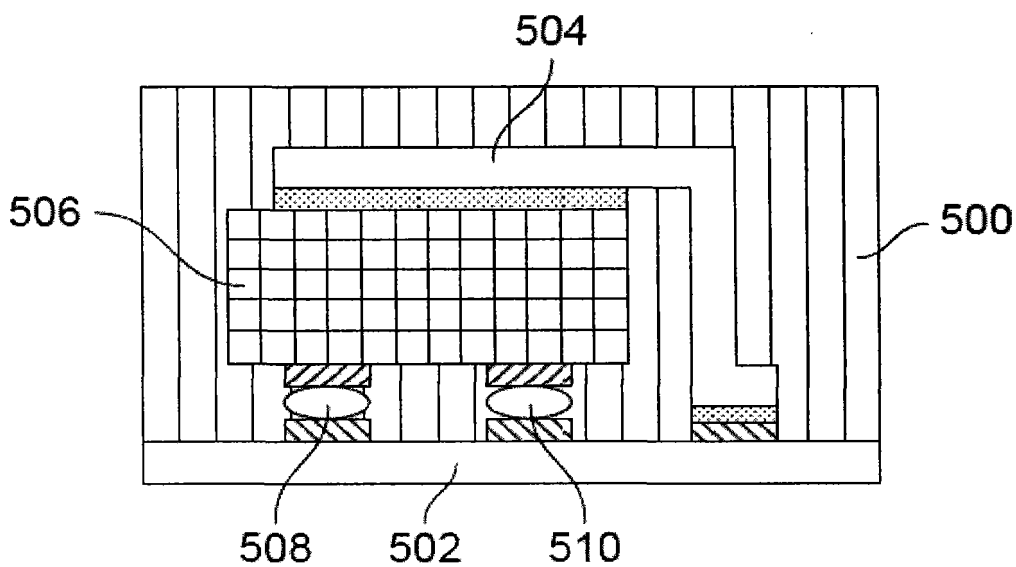


图 5

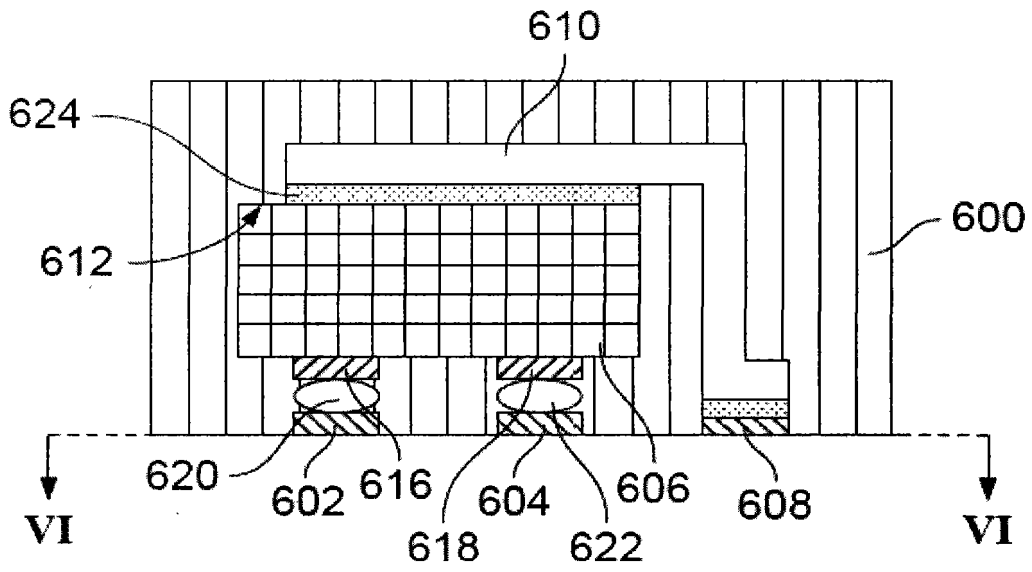


图 6A

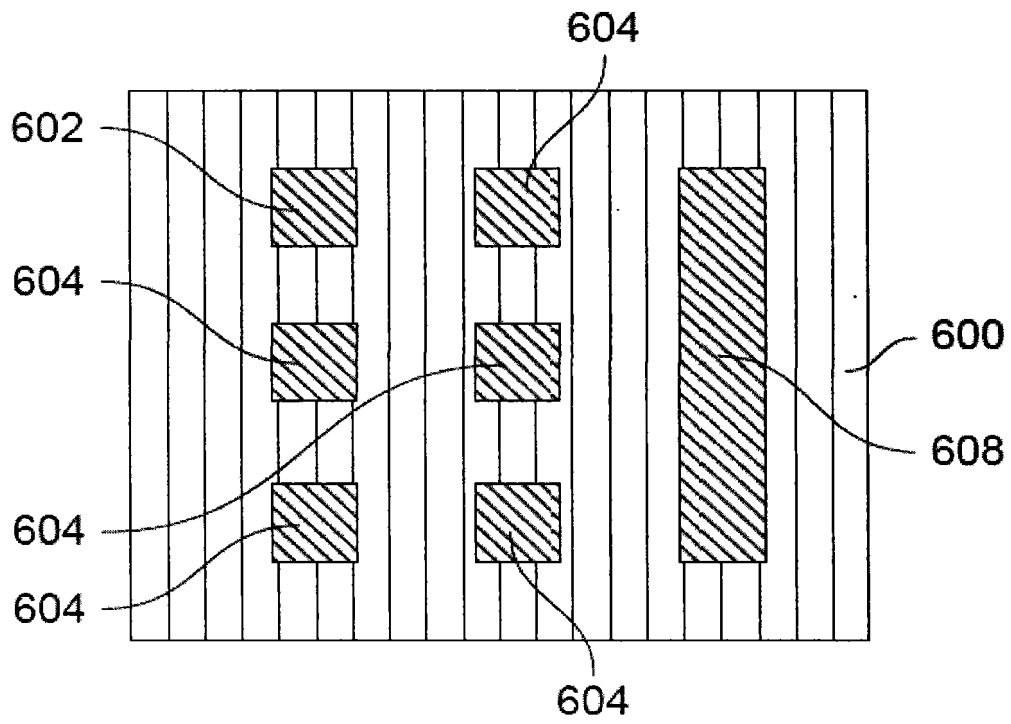


图 6B

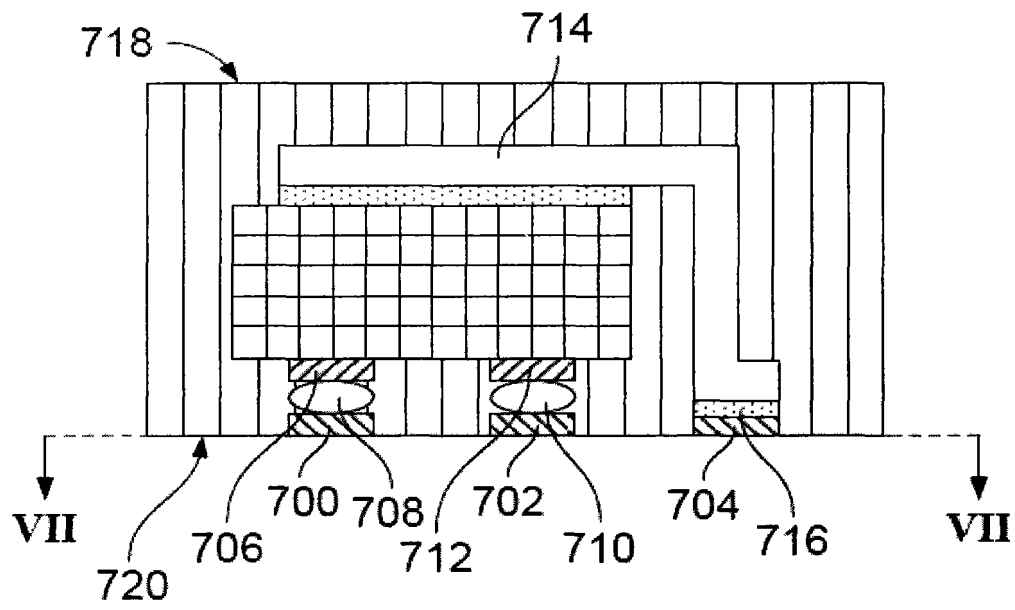


图 7A

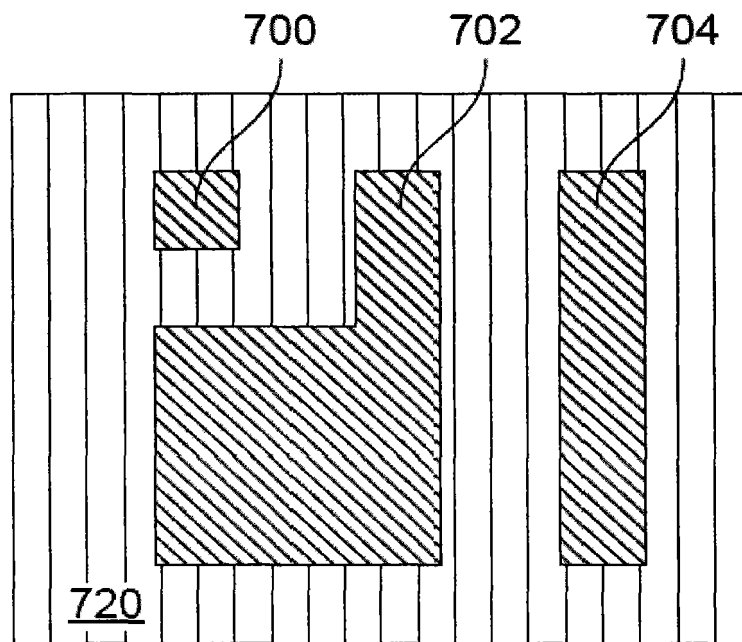


图 7B

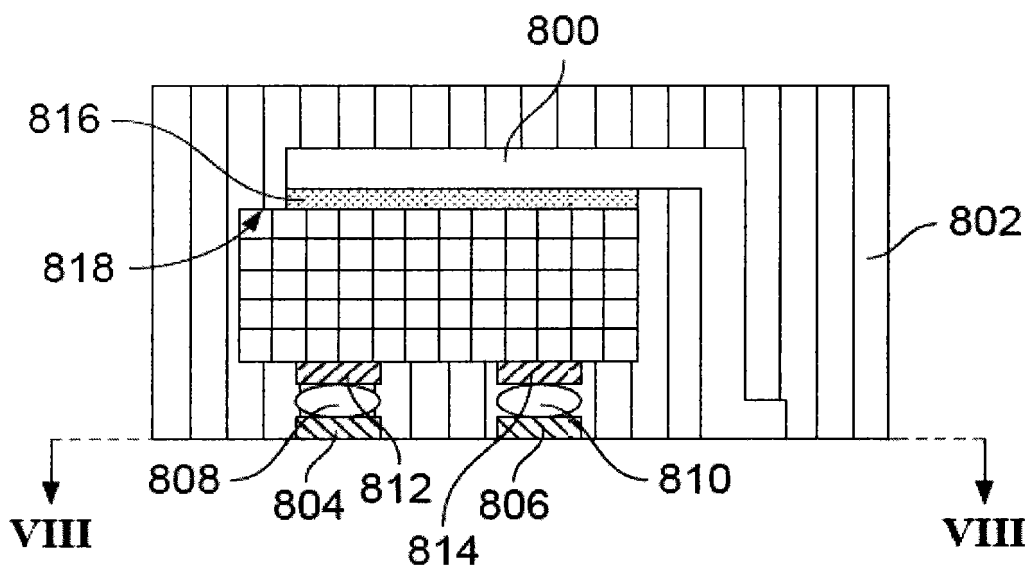


图 8A

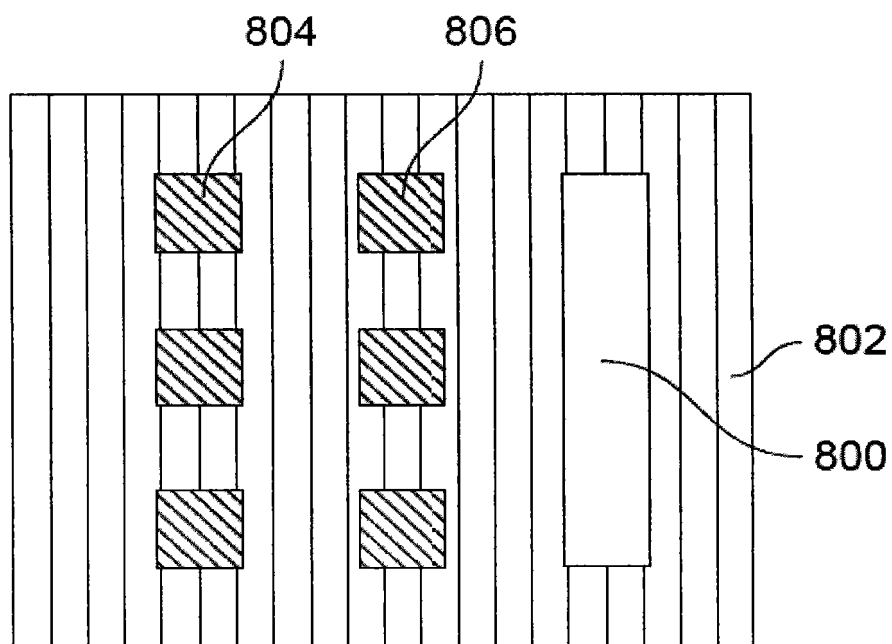


图 8B

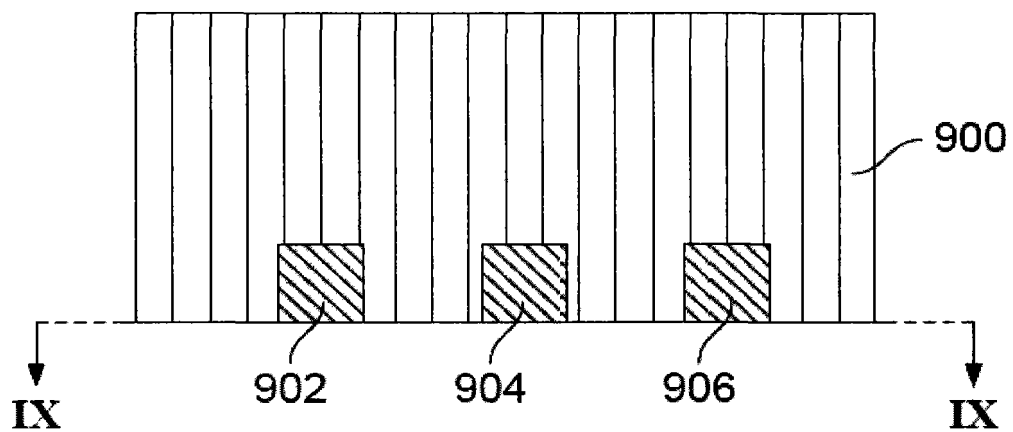


图 9A

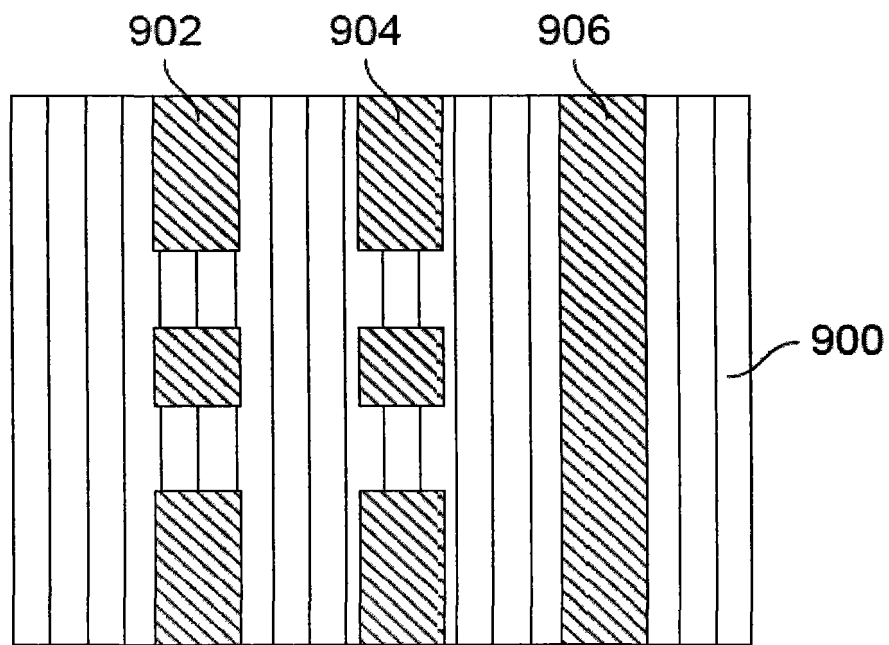


图 9B

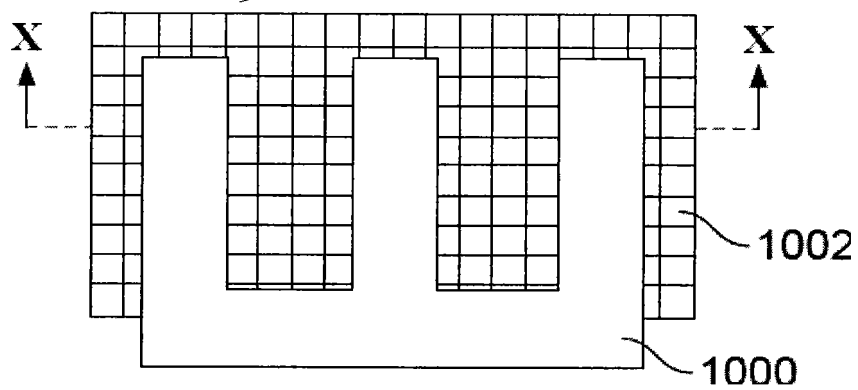


图 10A

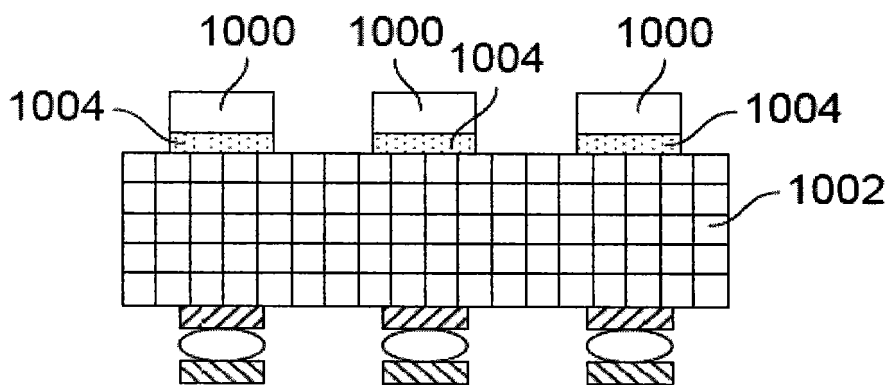


图 10B