

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2006年12月14日 (14.12.2006)

PCT

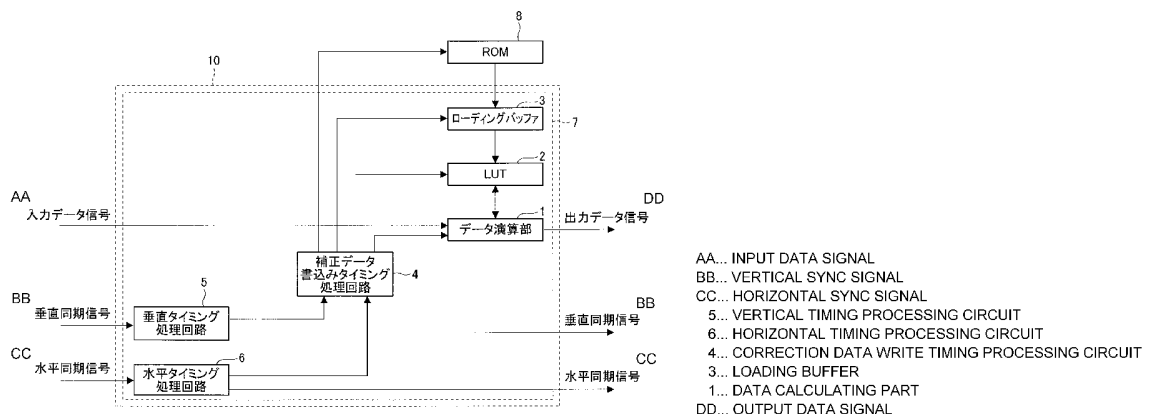
(10) 国際公開番号
WO 2006/132069 A1

- (51) 国際特許分類:
H04N 5/202 (2006.01)
- (21) 国際出願番号: PCT/JP2006/310058
- (22) 国際出願日: 2006年5月19日 (19.05.2006)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2005-170156 2005年6月9日 (09.06.2005) JP
- (71) 出願人(米国を除く全ての指定国について): シャープ株式会社 (SHARP KABUSHIKI KAISHA) [JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町2番2号 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人(米国についてのみ): 竹内 正和 (TAKEUCHI, Masakazu). 岩本 明久 (IWAMOTO, Akihisa). 森井 秀樹 (MORII, Hideki). 水永 隆行 (MIZUNAGA, Takayuki).
- (74) 代理人: 特許業務法人原謙三国際特許事務所 (HARAKENZO WORLD PATENT & TRADE-MARK); 〒5300041 大阪府大阪市北区天神橋2丁目北2番6号 大和南森町ビル Osaka (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

[続葉有]

(54) Title: VIDEO SIGNAL PROCESSING METHOD, VIDEO SIGNAL PROCESSING APPARATUS, AND DISPLAY APPARATUS

(54) 発明の名称: 映像信号処理方法、映像信号処理装置、および表示装置



(57) Abstract: A video signal processing method wherein video correction data is read from a ROM (8) and written into a LUT (2), and the video correction data written in the LUT (2) is used to perform data correction of an externally inputted video signal. The video correction data written in the LUT (2) is updated during the horizontal blanking interval of the video signal.

(57) 要約: 本発明の映像信号処理方法は、ROM (8) より映像補正データを読み出してLUT (2) に書き込み、LUT (2) に書き込まれた映像補正データを用いて、外部から入力される映像信号をデータ補正する映像信号処理方法において、映像信号の水平ブランキング期間に、LUT (2) に書き込まれた映像補正データを更新する。

WO 2006/132069 A1



添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

明 細 書

映像信号処理方法、映像信号処理装置、および表示装置

技術分野

[0001] 本発明は、ルックアップテーブルに記憶された映像補正データの映像信号処理方法、映像信号処理装置、および表示装置に関するものである。

背景技術

[0002] 液晶表示装置などの表示装置では、映像データを用いて、液晶表示部に映像が表示される。この映像データに対しては、液晶表示装置が有するコントロール回路において、ガンマ補正などのデータ補正が行われる。このデータ補正は、一般に、ルックアップテーブル(LUT)を用いて行われる。このデータ補正の内容に応じてLUTのパラメータを変えられるように、LUTを、書き換え可能なRAMで構成しておき、予め映像補正データを格納しておいた外部ROMから映像表示前にLUTに映像補正データを読み込むような構成とする場合が多い。

[0003] しかしながら、このような構成の液晶表示装置では、映像表示中に静電気などのノイズによって、LUTの内容が破壊される場合がある。LUTの内容が破壊されると、思い通りのデータ処理が行われられないという問題が生じる。

[0004] これに対して、ROMからLUTにリフレッシュをかけて、LUTのデータが破壊された場合にLUTのデータを復旧する、という技術が既に開示されている。この技術について、図9および図10を用いて説明する。なお、この技術は例えば日本国特許公開公報(特開平8-237519号公報(公開日:1996年9月13日))に記載されている。

[0005] 図9は、従来の液晶表示装置における、映像データを補正するコントロール回路を示す説明図である。このコントロール回路は、同図に示すように、データ演算部80、LUT81、およびROM82を備えている。

[0006] ROM82には、予めLUT81に記憶された映像補正データと同一内容の映像補正データが書き込まれている。そして、外部からデータ演算部80に入力データ信号が入力されると、この入力データ信号が補正され、出力データ信号として、出力される。

[0007] LUT81は、表示期間中にデータ演算部80と互いに通信している。そして、垂直帰

線期間に、予めLUT81と同一内容の映像補正データが書き込まれたROM82からLUT81へ映像補正データが転送され、LUT81の映像補正データがリフレッシュ(更新)される。

[0008] 次に、図9に示すコントロール回路を用いた、映像データの補正のタイミングについて、図10に示すタイミングチャートを用いて説明する。なお、このタイミングチャートにおいて、 $t_{51} \sim t_{52}$ 、 $t_{53} \sim t_{54}$ 、および $t_{55} \sim t_{56}$ は表示期間を示しており、 $t_{52} \sim t_{53}$ 、および $t_{54} \sim t_{55}$ は水平帰線期間(水平ブランキング期間)を示しており、 $t_{56} \sim t_{57}$ は垂直帰線期間(垂直ブランキング期間)を示している。

[0009] 波形(x)に示す表示期間において、データ演算部80がLUT81と通信し、補正された映像データが、データ演算部80を介して出力される。この表示期間以外の期間が帰線期間(水平帰線期間および垂直帰線期間)となり、波形(x)に示すようにこの帰線期間と表示期間とが交互に繰り返される。

[0010] また、ROM82-LUT81間の制御信号(第6の制御信号)は、波形(y)に示すように、垂直帰線期間において‘L’レベルとなる一方、表示期間および水平帰線期間において‘H’レベルとなる。

[0011] 具体的に説明すると、時刻 t_{51} において、波形(x)に示すように、垂直帰線期間から表示期間へ切り替わり、データ演算部80からLUT81へのアクセスがONとなる。このとき、波形(y)に示すように、第6の制御信号が‘H’レベルとなる。時刻 t_{52} において、表示期間から水平帰線期間へ切り替わり、波形(x)に示すように、データ演算部80からLUT81へのアクセスがOFFとなる。このとき、波形(y)に示すように、第6の制御信号は‘H’レベルのままである。時刻 t_{53} において、水平帰線期間から表示期間へ切り替わり、波形(x)に示すように、データ演算部80からLUT81へのアクセスがONとなる。このとき、波形(y)に示すように、第6の制御信号は‘H’レベルのままである。

[0012] 時刻 t_{54} において、波形(x)に示すように、表示期間から水平帰線期間へ切り替わり、データ演算部80からLUT81へのアクセスがOFFとなる。このとき、波形(y)に示すように、第6の制御信号は‘H’レベルのままである。時刻 t_{55} において、波形(x)に示すように、水平帰線期間から表示期間へ切り替わり、データ演算部80からLUT81

へのアクセスがONとなる。このとき、波形(y)に示すように、第6の制御信号は‘H’レベルのままである。時刻t56において、波形(x)に示すように、表示期間から垂直帰線期間へ切り替わり、データ演算部80からLUT81へのアクセスがOFFとなる。このとき、波形(y)に示すように、第6の制御信号は、‘L’レベルとなる。

[0013] 垂直帰線期間においてのみ、ROM82からLUT81に映像補正データを転送される。さらに換言すれば、垂直帰線期間毎に、LUT81の映像補正データの内容が更新(リライト;リフレッシュ)される。従って、静電気などのノイズによってLUT81のデータが破壊された場合でも補正動作を正常に行うことができる。

発明の開示

[0014] しかしながら、上記の特許公開公報に記載の方法では、LUT81の映像補正データの修復が不十分である、という問題がある。

[0015] すなわち、上記の特許文献1に記載の方法では、ROM82からLUT81へのデータ転送を垂直帰線期間毎に行っている。そのため、ある垂直帰線期間から次の垂直帰線期間までの間には、LUT81内の映像補正データが更新されない。従って、映像補正データの更新が遅くなり、表示画像に欠陥が生じる、という問題点があった。

[0016] 本発明は、上記の各問題点を解決するためになされたもので、その目的は、LUT内の映像補正データについて十分な更新をする映像信号処理方法、および映像信号処理装置を提供することである。

[0017] 本発明の映像信号処理方法は、上記課題を解決するために、記憶部より映像補正データを読み出してルックアップテーブルに書き込み、上記ルックアップテーブルに書き込まれた映像補正データを用いて、外部から入力される映像信号をデータ補正する映像信号処理方法において、上記映像信号の水平ブランキング期間に、上記ルックアップテーブルに書き込まれた映像補正データを更新することを特徴としている。

[0018] また、本発明の映像信号処理装置は、外部から入力された映像信号のデータ補正に用いる映像補正データが記憶された記憶部と、上記記憶部より読み出された映像補正データが書き込まれるルックアップテーブルと、上記ルックアップテーブルに書き込まれた映像補正データを用いて、外部より入力される映像信号のデータ補正を行

うデータ処理部と、上記映像信号の水平ブランキング期間に、上記ルックアップテーブルに書き込まれた映像補正データを更新する制御部とを有することを特徴としている。

- [0019] データ処理部は、外部から入力された映像信号のデータ補正を行うものである。そして、このデータ補正を行うときの映像補正データがルックアップテーブルに記憶されている。つまり、データ処理部とルックアップテーブルとが互いに通信し、映像信号のデータ補正を行うようになっている。
- [0020] ところが、ルックアップテーブルは高速アクセスの一種のRAMである。そのため、静電気などのノイズによって、記憶された補正データが破壊されてしまうことがある。これを防止するために、上記のように記憶部を設けている。つまり、記憶部にルックアップテーブルに記憶させた補正データと同一内容の映像補正データを記憶させて、制御部によってこの記憶部からルックアップテーブルに映像補正データを転送して、ルックアップテーブルのデータを更新させるようにしている。
- [0021] 上記の通り、従来は、ルックアップテーブルに記憶された映像補正データの更新を垂直ブランキング期間においてのみ行っていた。そのため、ある垂直ブランキングとその次に垂直ブランキング期間との間では全くルックアップテーブルに記憶された補正データが更新されず、この間においてルックアップテーブルに記憶された補正データが破壊された場合には、適切な映像信号のデータ補正が行われず、表示に欠陥が生じるという問題があった。
- [0022] これに対して、本発明の映像信号処理方法および映像信号処理装置によれば、ルックアップテーブルに記憶された映像補正データの更新が水平ブランキング期間において行われる。水平ブランキング期間は、垂直ブランキング期間よりもその頻度(回数)が多いため、ルックアップテーブルに記憶された補正データをこまめに(多頻度で)更新することができる。従って、適切な表示を行うことができる。
- [0023] 本発明のさらに他の目的、特徴、および優れた点は、以下に示す記載によって十分わかるであろう。また、本発明の利益は、添付図面を参照した次の説明で明白になるであろう。

図面の簡単な説明

- [0024] [図1(a)]本発明の映像補正データの転送方法を示すタイミングチャートである。
- [図1(b)]本発明のASICとROMとを示すブロック図である。
- [図2]図1(a)に示すタイミングチャートをさらに詳細に説明するタイミングチャートである。
- [図3]本発明のコントロール回路の内部およびROMの構成を示すブロック図である。
- [図4]本発明の液晶表示装置の概略構成を示す説明図である。
- [図5]図2に示すタイミングチャートの変形例を示すタイミングチャートである。
- [図6(a)]図1(a)においてローディングバッファがない場合の映像補正データの転送方法を示すタイミングチャートである。
- [図6(b)]図1(b)においてローディングバッファがない場合のASICとROMとを示すブロック図である。
- [図7]図2においてローディングバッファがない場合を示すタイミングチャートである。
- [図8]参考例の映像データの転送方法を示すタイミングチャートである。
- [図9]従来のデータ演算部、LUT、およびROMを示すブロック図である。
- [図10]従来の映像データの転送方法を示すタイミングチャートである。

発明を実施するための最良の形態

- [0025] (液晶表示装置の概略説明)
- 本発明の一実施形態について、図面を用いて説明する。
- [0026] 本実施の形態の液晶表示装置(表示装置)における種々の表示方式のうち、高精細な表示を行える方式として、スイッチング素子にTFT(Thin Film Transistor; 薄膜トランジスタ)を用いたアクティブマトリックス方式が知られている。
- [0027] このアクティブマトリックス方式の液晶表示装置20は、図4に示すように、液晶表示部11と、この液晶表示部11を駆動する液晶駆動回路12とを備えている。
- [0028] 液晶表示部11は、TFT方式の液晶パネル13を有している。液晶パネル13は、図示しない各画素(ピクセル)がマトリックス(格子)状に、例えば1024×768ドット(XGA)にて配列されたものであり、画像データに基づき、水平走査線(ライン)毎に順次または間欠的に順次垂直方向に表示することで画像を表示できるようになっている。上記XGAの場合、水平走査線の数は計768本となり、一水平走査線は1024ドットとなる

。上記各画素の数としては、必要に応じて、1280×1024ドット(SXGA)、1600×1200ドット(UXGA)、3200×2400ドット(2.7p/J)などが用いられる。

[0029] 液晶駆動回路12は、IC (integrated circuit; 集積回路) からなる複数のソースドライバ14および複数のゲートドライバ15と、コントロール回路10と、電源回路16と、ROM8とを備えている。

[0030] コントロール回路10は、外部からの入力データ信号を処理して、出力データ信号を生成する。また、このコントロール回路10は、液晶駆動制御信号としての水平同期信号・垂直同期信号(ラッチ信号, スタートパルス信号)等を生成する。

[0031] コントロール回路10は、生成した出力データ信号および水平同期信号をソースドライバ14に出力するとともに、生成した垂直同期信号をゲートドライバ15に出力する。電源回路16は、ソースドライバ14およびゲートドライバ15のなどの駆動源としての役割を有している。

[0032] ソースドライバ14は、図示しないシフトレジスタ、D/Aコンバータ、およびラッチ回路などを備えており、コントロール回路10からの出力データ信号をアナログ映像として、コントロール回路10からの水平同期信号などの制御信号に基づいて、液晶パネル13の図示しないソースラインに出力する。

[0033] ゲートドライバ15は、シフトレジスタ、およびバッファなどを備えており、コントロール回路10からの垂直同期信号などの制御信号に基づいて、液晶パネル13の図示しないゲートラインに信号を供給して、液晶パネル13を駆動し、画像を表示する。
(コントロール回路などの構成)

次に、コントロール回路10の構成、および、ROM8について説明する。なお、コントロール回路10とROM8とを合わせたものを映像信号処理装置と称する。

[0034] コントロール回路10は、図3に示すように、データ演算部(データ処理部)1、ルックアップテーブル(LUT)2、LOADINGバッファ(バッファ)3、補正データ書込みタイミング処理回路(処理回路; 制御部)4、垂直タイミング処理回路5、および水平タイミング処理回路6を備えている。そして、データ演算部1、LUT2、バッファ3、補正データ書込みタイミング処理回路4、垂直タイミング処理回路5、および水平タイミング処理回路6が1つのASIC (Application Specific Integrated Circuit; 集積回路) 7に搭載さ

れている。

- [0035] データ演算部1は、外部から入力された入力データ信号に関する映像補正データ(補正值)をLUT2にアクセスし、LUT2に記憶された映像補正データに基づいて、入力データ信号を補正(例えばガンマ補正などのデータ補正)して、出力データ信号として出力する。
- [0036] LUT2は、映像補正データを記憶しているRAMである。このLUT2は、電源を切ると、記憶している映像補正データが失われるため、電源投入後、ROM8から映像補正データを読み込むことができるようになっている。
- [0037] バッファ3は、ROM8から転送された映像補正データを分割して読み込み、この映像補正データを一時的に記憶して(蓄えて)から、まとめてLUT2へ転送する。
- [0038] 垂直タイミング処理回路5は、外部から入力された垂直同期信号に基づいて、データ演算部1、LUT2、バッファ3、ROM8の制御信号、および液晶駆動回路12の垂直同期信号などの各種(制御)信号を生成する。一方、水平タイミング処理回路6は、外部から入力された水平同期信号に基づいて、データ演算部1、LUT2、バッファ3、ROM8の制御信号、および液晶駆動回路12の水平同期信号などの各種(制御)信号を生成する。
- [0039] 処理回路4は、ROM8－バッファ3間、バッファ3－LUT2間、およびLUT2－データ演算部1間で行われるデータ転送の制御信号を生成する回路である。
- [0040] ROM8は、コントロール回路10に外付けされている。このROM8には、予めLUT2に記憶された映像補正データと同じ映像補正データが書き込まれている。
(転送のタイミング;映像信号処理方法)
- 次に、本発明の最重要部分である、ROM8からバッファ3、および、バッファ3からLUT2への映像補正データの転送方法(転送のタイミング)について、図1(a)に示すタイミングチャート、および、図1(b)に示すブロック図を用いて説明する。
- [0041] 上記した通り、ROM8には、LUT2に記憶された映像補正データと同じ映像補正データが予め記憶されている。なお、ROM8への映像補正データの書き込み方法は、特に問わない。つまり、どのようなインターフェースを用いてROM8に映像データを書き込んでよい。

- [0042] 上記した通り、LUT2は、ASIC7に内蔵されている。そのため、LUT2に記憶された映像補正データは、静電気などのノイズによって、破壊されることがある。LUT2の映像補正データが破壊されると、思い通りのデータ処理が行われないう問題が生じる。そのため、ROM8に記憶された映像補正データをROM8からLUT2へ転送することによって更新(リフレッシュ)するようになっている。
- [0043] 図1(a)において、波形(a)は、映像補正データ(映像データ)の表示期間と、帰線期間(水平帰線期間および垂直帰線期間)とを示すタイミングチャートである。また、波形(b)は、ROM8—バッファ3間のデータ転送(Load1)を示すタイミングチャートである一方、波形(c)は、バッファ3—LUT2間のデータ転送(Load2)を示すタイミングチャートである。
- [0044] 波形(a)に示すように、データ演算部1がLUT2と通信し、補正された映像補正データが、データ演算部1を介して、液晶表示部11に表示される(データ演算部1からLUT2へのアクセスがONとなる)。この表示される期間が表示期間となる。そして、この表示期間以外の期間が帰線期間(データ演算部1からLUT2へのアクセスがOFFとなる期間)となり、この帰線期間と表示期間とが交互に繰り返される。
- [0045] そして、ROM8—バッファ3間の制御信号(第1のLoad制御信号;第1の制御信号)は、波形(b)に示すように、垂直帰線期間および水平帰線期間において‘L’レベルとなる一方、表示期間において‘H’レベルとなる。そして、特に、バッファ3—LUT2間の制御信号(第2のLoad制御信号;第1の制御信号)は、波形(c)に示すように、垂直帰線期間および水平帰線期間において‘H’レベルとなる一方、表示期間において‘L’レベルとなる。
- [0046] 図1(a)において、時刻t1~t2、時刻t3~t4、および時刻t5~t6は表示期間であり、時刻t2~t3、および時刻t4~t5は水平帰線期間であり、時刻t6~t7は垂直帰線期間である。
- [0047] 具体的に説明すると、時刻t1において、波形(a)に示すように、垂直帰線期間から表示期間へ切り替わり、データ演算部1からLUT2へのアクセスがONとなる。このとき、波形(b)に示すように、第1のLoad制御信号が‘H’レベルとなる共に、波形(c)に示すように、第2のLoad制御信号が‘L’レベルとなる。時刻t2において、波形(a)

)に示すように、表示期間から水平帰線期間へ切り替わり、データ演算部1からLUT2へのアクセスがOFFとなる。このとき、波形(b)に示すように、第1のLOAD制御信号が‘L’レベルとなると共に、波形(c)に示すように、第2のLOAD制御信号が‘H’レベルとなる。

[0048] また、時刻t3において、波形(a)に示すように、水平帰線期間から表示期間へ切り替わり、データ演算部1からLUT2へのアクセスがONとなる。このとき、波形(b)に示すように、第1のLOAD制御信号が‘H’レベルとなる共に、波形(c)に示すように、第2のLOAD制御信号が‘L’レベルとなる。時刻t4において、波形(a)に示すように、表示期間から水平帰線期間へ切り替わり、データ演算部1からLUT2へのアクセスがOFFとなる。このとき、波形(b)に示すように、第1のLOAD制御信号が‘L’レベルとなると共に、波形(c)に示すように、第2のLOAD制御信号が‘H’レベルとなる。

[0049] また、時刻t5において、波形(a)に示すように、水平帰線期間から表示期間へ切り替わり、データ演算部1からLUT2へのアクセスがONとなる。このとき、波形(b)に示すように、第1のLOAD制御信号が‘H’レベルとなる共に、波形(c)に示すように、第2のLOAD制御信号が‘L’レベルとなる。時刻t6において、波形(a)に示すように、表示期間から垂直帰線期間へ切り替わり、データ演算部1からLUT2へのアクセスがOFFとなる。このとき、波形(b)に示すように、第1のLOAD制御信号が‘L’レベルとなると共に、波形(c)に示すように、第2のLOAD制御信号が‘H’レベルとなる。以後、t7はt1と同一であるため、その説明を省略する。

[0050] 図2は、図1(a)に示すタイミングチャートをさらに詳細に説明するタイミングチャートである。

[0051] まず、入力される垂直同期信号に対応して、垂直帰線期間が生じる。また、垂直帰線期間以外の期間では、水平帰線信号の立ち上がり立ち下がりとの間に表示期間が生じ、表示期間と表示期間の間に、水平帰線期間が生じる。なお、波形(c)は、垂直同期信号の波形を示している一方、波形(d)は水平同期信号を示している。

[0052] そして、図2に示すように、垂直帰線期間→表示期間→水平帰線期間→表示期間→水平帰線期間→…→表示期間を一周期(1V期間ともいう)として、この周期が繰り返される。

- [0053] 垂直帰線期間では、バッファ3-LUT2間における制御信号(第2のLOAD制御信号)のレベルが、波形(h)に示すように、'H'であり、このとき、波形(i)に示すように、バッファ3に蓄積された映像補正データがLUT2へ転送される。
- [0054] また、この垂直帰線期間では、ROM8-バッファ3間における制御信号(第1のLOAD制御信号)のレベルが、波形(f)に示すように、'L'であり、このときは、波形(g)に示すように、ROM8からバッファ3への映像補正データの転送は行われぬ。さらに、垂直帰線期間では、LUT2-データ演算部1間における互いの通信は行われぬ。
- [0055] 表示期間では、LUT2-データ演算部1間において、LUT2とデータ演算部1とが互いに通信し、データ演算部1に入力された映像データが補正される。また、この表示期間では、第1のLOAD制御信号のレベルが、波形(f)に示すように、'H'であり、波形(g)に示すように、ROM8からバッファ3へ映像補正データが転送され、バッファ3に映像補正データが一時的に格納される(蓄えられる)。さらに、この表示期間では、第2のLOAD制御信号のレベルが、波形(h)に示すように、'L'であり、このときは、波形(i)に示すように、バッファ3からLUT2への映像補正データの転送は行われぬ。
- [0056] 水平帰線期間では、バッファ3-LUT2間において、第2のLOAD制御信号のレベルは、波形(h)に示すように、'H'であり、このとき、波形(i)に示すように、バッファ3に格納された映像補正データが、LUT2へ転送される。また、この水平帰線期間では、ROM8-バッファ3間における第1の制御信号のレベルは、波形(f)に示すように、'L'であり、このときは、波形(g)に示すように、ROM8からバッファ3への映像補正データの転送は行われぬ。さらに、水平帰線期間では、LUT2-データ演算部1間における互いの通信は行われぬ。
- [0057] 具体的に説明すると、時刻t1において、第1のLOAD制御信号が、波形(f)に示すように、'H'レベルとなる。そして、波形(g)に示すように、時刻t1~t2の表示期間において、ROM8からバッファ3へ映像補正データが転送され、バッファ3に映像補正データが一時的に格納される。時刻t2において、第2のLOAD制御信号が、波形(h)に示すように、'H'レベルとなる。そして、波形(i)に示すように、時刻t2~t3の水平

帰線期間において、バッファ3に格納された映像補正データが、LUT2へ転送される。

- [0058] 時刻t3において、第1のLOAD制御信号が、波形(f)に示すように、‘H’レベルとなる。そして、波形(g)に示すように、時刻t3～t4の表示期間において、ROM8からバッファ3へ映像補正データが転送され、バッファ3に映像補正データが一時的に格納される。時刻t4において、第2のLOAD制御信号が、波形(h)に示すように、‘H’レベルとなる。そして、波形(i)に示すように、時刻t4～t5の水平帰線期間において、バッファ3に格納された映像補正データが、LUT2へ転送される。
- [0059] 時刻t5において、第1のLOAD制御信号が、波形(f)に示すように、‘H’レベルとなる。そして、波形(g)に示すように、時刻t5～t6の表示期間において、ROM8からバッファ3へ映像補正データが転送され、バッファ3に映像補正データが一時的に格納される。時刻t6において、第2のLOAD制御信号が、波形(h)に示すように、‘H’レベルとなる。そして、波形(i)に示すように、時刻t6～t7の垂直帰線期間において、バッファ3に格納された映像補正データが、LUT2へ転送される。
- [0060] 以上のように、本実施の形態の映像補正データ更新方法では、水平帰線期間において、バッファ3に蓄積されたデータをLUT2に伝送している。すなわち、水平帰線期間毎に、LUT2のデータを更新(リフレッシュ)している。そのため、垂直帰線期間毎にデータを更新するよりも、こまめにデータを更新することができる(回数が多い)。また、水平帰線期間だけでなく、垂直帰線期間にもLUT2のデータを更新することによって、上記の一周期における転送可能なデータ量が多くすることができる。
- [0061] 本実施の形態の液晶表示装置20では、ROM8をASIC7の外側に設けている。そのため、ROM8から直接LUT2に映像補正データを転送したのでは、スピードが遅くなる。さらに、LUT2は、ROM8とデータ演算部1との両方と同時にアクセスすることができない。そのため、LUT2がデータ演算部1と通信していない期間(帰線期間)にしかROM8からLUT2へ映像補正データを転送することができない。
- [0062] これに対して、本実施の形態では、ASIC7の中にバッファ3を設けている。バッファ3をASIC7の中に設けることにより、上記のように、ROM8に記憶された映像補正データを表示期間(LUT2がデータ演算部1と通信している間)にバッファ3に転送して

、帰線期間にバッファ3からLUT2に映像補正データを転送すれば、バッファ3はASIC7の中に内蔵されているため、ASIC7のクロック周波数によってバッファ3の映像補正データをLUT2に転送することができる。そのため、スピードアップを図ることができる。

[0063] また、本実施の形態では、ROM8をASIC7の外側に設けている。そのため、ASIC7(自身の)ゲートの数を削減することができる。このように、必要最小限のLUT2内蔵ASIC7に対して、ROM8を外部に持たせることができ、さらに、同一のLUT2内蔵ASIC7を使用することができ、部品の共有化が可能となる。

[0064] また、上記ではROM8をASIC7の外側に設けているため、ASIC7の回路構成を簡略化することができると共に、ASIC7の製造プロセスを簡単にすることができる。また、ROM8をASIC7の外側に設けていることにより、さらに、ROM8に書き込んだ映像補正データが、静電気などのノイズによって書き換わることを防止することができる。また、ROM8を用いているため、静電気などのノイズによって記憶された映像補正データが書き換わりにくい。

[0065] なお、上記では、図2の波形(i)に示すように、全ての垂直帰線期間($t_6 \sim t_7$)および水平帰線期間($t_2 \sim t_3$, $t_4 \sim t_5$)において、バッファ3に格納された映像補正データがLUT2へ転送されている。

[0066] しかしながら、必ずしも垂直帰線期間に、バッファ3に格納された映像補正データをLUT2へ転送する必要はない。

[0067] また、全ての水平帰線期間においてバッファ3に格納された映像補正データがLUT2へ転送される必要はなく、少なくとも1つの水平帰線期間においてバッファ3に格納された映像補正データをLUT2へ転送すればよい。さらに、水平帰線期間の少なくとも一部においてバッファ3に格納された映像補正データをLUT2へ転送する場合であってもよい。

[0068] また、上記では、図2の波形(g)に示すように、表示期間($t_1 \sim t_2$, $t_3 \sim t_4$, $t_5 \sim t_6$)においてのみROM8からバッファ3へ映像補正データを転送している。しかしながら、これに限られず、水平帰線期間および/または垂直帰線期間においてROM8からバッファ3へ映像補正データを転送してもよい。

- [0069] すなわち、垂直帰線期間および／または水平帰線期間におけるバッファ3からLUT2へ映像補正データを転送しない期間には、ROM8からバッファ3へ映像補正データを転送してもよい。この場合の具体例について図5を用いて説明する。なお、簡単のため、図2における波形(g)および波形(i)に相当する波形(q)および(r)のみ用いて説明する。
- [0070] なお、時刻t1～t7は図2と同一の記号を用いる。
- [0071] 時刻t1～t8(ただしt4<t8<t5)において、波形(q)に示すように、ROM8からバッファ3へ映像補正データを転送して、水平帰線期間の一部である時刻t8～t5において、波形(r)に示すように、バッファ3からLUT2へ映像補正データを転送してもよい。その他の時刻については図2と同様であるため省略する。
- [0072] なお、上記ROM8を設けているが、必ずしもROM8である必要はなく、RAMであってもよいし、EEPROMであってもよい。
- [0073] ROM8の場合には、記憶データの書き換えが不可能なため、特性の異なる液晶表示装置20毎に、一対一で補正值(映像補正データ)を書き込んだROM8を必要とする。従って、異なる特性の液晶表示装置20の種類だけ、異なるROM8を必要とする。
- [0074] ところが、ROM8の代わりに、EEPROMを用いれば、補正值を何度でも外部から書き換え可能であるため、異なる特性の液晶表示装置20に対しても対応でき、部品の共有化が可能である。また、ROM8の代わりに、RAMにすれば、何度でも映像補正データの内容を書き替えることができる。
- [0075] 上記では、ROM8がコントロール回路10の外側に設けられている。さらに、ROM8がASIC7の外側に設けている。
- [0076] しかしながら、ROM8をASIC7に内蔵する構成であってもよい。ただし、ROM8の代わりにRAMを用いて、さらに、このRAMをASIC7に内蔵させる場合には、ASIC内部の静電気などにより、RAMの補正值が書き換わることを防止する必要がある。そのため、RAMは、少なくともLUT2より静電気などのノイズに強いものである必要がある。
- [0077] さらに、バッファ3は、必ずしも設けられている必要はない。バッファ3を設けない場

合のROM8からLUT2への映像補正データの転送方法(転送のタイミング)について、図6(a)に示すタイミングチャート、および、図6(b)に示すブロック図を用いて説明する。

- [0078] 図6(a)において、波形(j)は上記の波形(a)と同一の波形である(図1(a)参照)。波形(k)は、ROM8-LUT2間のデータ転送(Load3)のタイミングチャートを示している。
- [0079] そして、ROM8-LUT2間の制御信号(第3のLoad制御信号)は、波形(k)に示すように、垂直帰線期間および水平帰線期間において‘H’レベルとなる一方、表示期間において‘L’レベルとなる。
- [0080] 図6(a)において、時刻t11~t12、時刻t13~t14、および時刻t15~t16は表示期間であり、時刻t12~t13、および時刻t14~t15は水平帰線期間であり、時刻t16~t17は垂直帰線期間である。
- [0081] 時間を追って説明すると、時刻t11において、波形(j)に示すように、垂直帰線期間から表示期間へ切り替わり、データ演算部1からLUT2へのアクセスがONとなる。このとき、波形(k)に示すように、第3のLoad制御信号が‘L’レベルとなる。時刻t12において、波形(j)に示すように、表示期間から水平帰線期間へ切り替わり、データ演算部1からLUT2へのアクセスがOFFとなる。このとき、波形(k)に示すように、第3のLoad制御信号が‘H’レベルとなる。時刻t13において、波形(j)に示すように、水平帰線期間から表示期間へ切り替わり、データ演算部1からLUT2へのアクセスがONとなる。このとき、波形(k)に示すように、第3のLoad制御信号が‘L’レベルとなる。時刻t14において、波形(j)に示すように、表示期間から水平帰線期間へと切り替わり、データ演算部1からLUT2へのアクセスがOFFとなる。このとき、波形(k)に示すように、第3のLoad制御信号が‘H’レベルとなる。時刻t15において、波形(j)に示すように、水平帰線期間から表示期間へと切り替わり、データ演算部1からLUT2へのアクセスがONとなる。このとき、波形(k)に示すように、第3のLoad制御信号が‘L’レベルとなる。時刻t16において、波形(j)に示すように、表示期間から垂直帰線期間へと切り替わり、データ演算部1からLUT2へのアクセスがOFFとなる。このとき、波形(k)に示すように、第3のLoad制御信号が‘H’レベルとなる。時刻t17に

において、波形(j)に示すように、垂直帰線期間から表示期間へと切り替わり、データ演算部1からLUT2へのアクセスがONとなる。このとき、波形(k)に示すように、第3のLOAD制御信号が‘L’レベルとなる。

[0082] 図7は、図6(a)に示すタイミングチャートをさらに詳細に説明するタイミングチャートである。

[0083] 同図に示す波形(l)は上記の波形(c)と同様の波形であり、波形(m)は上記の波形(d)と同様の波形である(図2参照)。

[0084] 垂直帰線期間では、ROM8-LUT2間における制御信号(第3のLOAD制御信号)のレベルが、波形(o)に示すように、‘H’であり、このとき、波形(p)に示すように、ROM8からLUT2へ映像補正データが転送される。また、この垂直帰線期間では、LUT2-データ演算部1間における通信は行われない。

[0085] 表示期間では、LUT2-データ演算部1間において、LUT2とデータ演算部1とが互いに通信し、データ演算部1に入力された映像データが補正される。また、この表示期間では、第3のLOAD制御信号のレベルが、波形(o)に示すように、‘L’であり、このとき、波形(p)に示すように、ROM8からLUT2への映像データの転送は行われない。

[0086] 水平帰線期間では、ROM8-LUT2間において、第3のLOAD制御信号のレベルが、波形(o)に示すように、‘H’レベルであり、このとき、波形(p)に示すように、ROM8からLUT2へ映像補正データが転送される。また、この水平帰線期間では、LUT2-データ演算部1間における通信は行われない。

[0087] 具体的に説明すると、時刻t11において、第3のLOAD制御信号が、波形(o)に示すように、‘L’レベルとなる。それゆえ、波形(p)に示すように、時刻t11~t12の表示期間では、ROM8からLUT2への映像補正データの転送は行われない。時刻t12において、第3のLOAD制御信号が、波形(o)に示すように、‘H’レベルとなる。そして、波形(p)に示すように、時刻t12~t13の水平帰線期間において、ROM8からLUT2へ映像補正データが転送される。時刻t13において、第3のLOAD制御信号が、波形(o)に示すように、‘L’レベルとなる。それゆえ、波形(p)に示すように、時刻t13~t14の表示期間では、ROM8からLUT2への映像補正データの転送は行われ

ない。

[0088] 時刻t14において、第3のLOAD制御信号が、波形(o)に示すように、‘H’レベルとなる。それゆえ、波形(p)に示すように、時刻t14～t15の水平帰線期間において、ROM8からLUT2へ映像補正データが転送される。時刻t15において、第3のLOAD制御信号が、波形(o)に示すように、‘L’レベルとなる。それゆえ、波形(p)に示すように、時刻t15～t16の表示期間では、ROM8からLUT2への映像補正データの転送は行われぬ。時刻t16において、第3のLOAD制御信号が、波形(o)に示すように、‘H’レベルとなる。それゆえ、波形(p)に示すように、時刻t16～t17の垂直帰線期間において、ROM8からLUT2へ映像補正データが転送される。

[0089] また、図1(b)においてROM8からバッファ3への映像補正データの転送レートは、例えば400kHzである。また、図1(b)においてバッファ3からLUT2への映像補正データの転送レートは、例えば65MHzである。

[0090] 液晶表示装置20を用いているが、表示装置であれば何でもよく、例えば、有機EL(electroluminescence)を用いた表示装置であってもよい。

[参考例]

次に、上記で説明した本実施の形態の図1(a)に対する参考例について図8を用いて簡単に説明する。

[0091] 同図に示す、t31～t32、時刻t33～t34、および時刻t35～t36は表示期間であり、時刻t32～t33、および時刻t34～t35は水平帰線期間であり、時刻t36～t37は垂直帰線期間である。

[0092] また、同図に示す波形(s)は、映像データの表示期間と、帰線期間(水平帰線期間および垂直帰線期間)とを示すタイミングチャートである。また、波形(t)は、ROM－バッファ間のデータ転送を示すタイミングチャートである一方、波形(u)は、バッファ－LUT間のデータ転送を示すタイミングチャートである。

[0093] ROM－バッファ間の制御信号(第4の制御信号)は、波形(t)に示すように、表示期間および水平帰線期間において‘H’レベルとなる一方、垂直帰線期間において‘L’レベルとなる。そして、バッファ－LUT間の制御信号(第5の制御信号)は、波形(u)に示すように、表示期間および水平帰線期間において‘L’レベルとなる一方、垂

直帰線期間において‘H’レベルとなる。すなわち、この参考例では、垂直帰線期間においてのみ、LUTの映像補正データの内容をリフレッシュしている。

- [0094] なお、本発明の映像信号処理方法および映像信号処理装置では、さらに、上記ルックアップテーブルに書き込まれた上記映像補正データの更新を上記映像信号の垂直ブランキング期間にも行うことが好ましい。
- [0095] 上記構成によれば、垂直ブランキング期間にもルックアップテーブルに記憶された補正データの更新を行っている。つまり、水平ブランキング期間および垂直ブランキング期間の両方においてルックアップテーブルに記憶された映像補正データの更新を行っている。そのため、1周期(垂直ブランキング期間から次の垂直ブランキング期間までの期間)でのルックアップテーブルへ転送可能な補正データ量が多くなる。そのため、リフレッシュサイクルがより一層短縮され、ルックアップテーブルの復旧をより早く行うことができる。
- [0096] また、本発明の映像信号処理方法では、上記ルックアップテーブルと上記記憶部との間に、ローディングバッファを設け、上記記憶部からの映像補正データを少なくとも表示期間に一旦上記ローディングバッファに蓄え、この蓄えた映像補正データを上記ローディングバッファから上記ルックアップテーブルに転送することによって上記ルックアップテーブルに書き込まれた映像補正データを更新することが好ましい。
- [0097] また、本発明の映像信号処理装置では、上記ルックアップテーブルと上記記憶部との間に、ローディングバッファが設けられており、上記制御部は、上記記憶部からの映像補正データを少なくとも表示期間に一旦上記ローディングバッファに蓄え、この蓄えた映像補正データを上記ローディングバッファから上記ルックアップテーブルに転送することによって上記ルックアップテーブルに書き込まれた映像補正データを更新することが好ましい。
- [0098] 上記構成によれば、ルックアップテーブルと記憶部との間にローディングバッファを設けている。そして、記憶部に記憶された補正データを記憶部から直接ルックアップテーブルに転送するのではなくて、一旦ローディングバッファに蓄えて、このローディングバッファからルックアップテーブルに転送している。従って、ルックアップテーブルへの補正データ転送のスピードアップを図ることができる。さらに、水平帰線期間にこ

ために、ローディングバッファからルックアップテーブルへ映像データを転送しているため、垂直帰線期間にまとめて補正データを転送する場合に比べて、ローディングバッファの容量を小さくすることができる。それゆえ、ローディングバッファの小型化を図ることができる。

[0099] また、本発明の信号処理方法および信号処理装置では、上記垂直ブランキング期間および上記水平ブランキング期間以外の期間である上記映像信号の表示期間に、上記記憶部から上記ローディングバッファに映像補正データを蓄えることが好ましい。

[0100] 上記構成によれば、上記垂直ブランキング期間および上記水平ブランキング期間以外の期間である上記映像信号の表示期間に、上記記憶部から上記ローディングバッファに映像補正データを蓄えている。つまり、表示期間の間に記憶部からローディングバッファに映像補正データを蓄えている。従って、垂直ブランキング期間および水平ブランキング期間に、ローディングバッファから効率的にルックアップテーブルに適正な映像補正データを送ることができる。

[0101] また、本発明の映像信号処理装置では、上記データ処理部と上記ルックアップテーブルとが集積されている同一集積回路内に上記ローディングバッファが設けられていることが好ましい。

[0102] 上記構成によれば、このローディングバッファとルックアップテーブルとが同一の集積回路に搭載されている。そのため、ローディングバッファからルックアップテーブルへの補正データの転送は集積回路のクロック周波数にて行うことができる。従って、さらにルックアップテーブルへの補正データ転送のスピードアップを図ることができる。

[0103] また、本発明の映像信号処理装置では、上記記憶部は、上記データ処理部と上記ルックアップテーブルとが集積された集積回路外に設けられていることが好ましい。

[0104] 上記構成によれば、集積回路のゲート数を減らすことができ、記録部に関係なく、同一のルックアップテーブル内蔵集積回路を用いることができる。

[0105] また、本発明の映像信号処理装置では、上記記憶部はROMであることが好ましい。

[0106] 上記構成によれば、記憶部がROMであるため、静電気などのノイズにより、容易に

記憶された映像補正データが破壊されない。

- [0107] また、本発明の映像信号処理装置では、上記記憶部はEEPROMであることが好ましい。
- [0108] 上記構成によれば、記憶部がEEPROMである。そのため、補正値を何度でも外部から書き換え可能であるため、異なる特性の表示装置にも対応でき、部品の共有化が可能である。
- [0109] また、本発明の表示装置は、上記いずれかに記載の映像信号処理装置を備えていることが好ましい。
- [0110] また、本発明の映像信号処理方法は、以上のように、記憶部より映像補正データを読み出してルックアップテーブルに書き込み、上記ルックアップテーブルに書き込まれた映像補正データを用いて、外部から入力される映像信号をデータ補正する映像信号処理方法において、上記映像信号の水平ブランキング期間に、上記ルックアップテーブルに書き込まれた映像補正データを更新している。
- [0111] また、本発明の映像信号処理装置は、以上のように、外部から入力された映像信号のデータ補正に用いる映像補正データが記憶された記憶部と、上記記憶部より読み出された映像補正データが書き込まれるルックアップテーブルと、上記ルックアップテーブルに書き込まれた映像補正データを用いて、外部より入力される映像信号のデータ補正を行うデータ処理部と、上記映像信号の水平ブランキング期間に、上記ルックアップテーブルに書き込まれた映像補正データを更新する制御部とを有している。
- [0112] 従って、ルックアップテーブル内の映像補正データについて十分な更新をすることができる、という効果を奏する。
- [0113] また、例えば、上記ルックアップテーブルと上記記憶部との間に、ローディングバッファを設けておき、上記記憶部より映像補正データを少なくとも表示期間に一旦上記ローディングバッファに蓄え、この蓄えた映像補正データをローディングバッファからルックアップテーブルに転送することによってルックアップテーブル内の映像補正データを更新する、という構成を上記の本発明の映像信号処理方法に加えてもよい。
- [0114] さらに、また、例えば、上記ルックアップテーブルと上記記憶部との間に、ローディングバッファが設けられており、上記制御部は、上記記憶部より映像補正データを少な

くとも表示期間に一旦上記ローディングバッファに蓄え、この蓄えた映像補正データをローディングバッファからルックアップテーブルに転送することによってルックアップテーブル内の映像補正データを更新する、という構成を上記の本発明の映像信号処理装置に加えてもよい。

[0115] このように例示した映像信号処理方法および映像信号処理装置によれば、水平帰線期間にこまめに、ローディングバッファからルックアップテーブルへ映像データを転送しているため、垂直帰線期間にまとめて補正データを転送する場合に比べて、ローディングバッファの容量を小さくすることができる。それゆえ、ローディングバッファの小型化を図ることができる。

[0116] 本発明は上述した実施形態に限定されるものではなく、請求項に示した範囲で種々の変更が可能である。すなわち、請求項に示した範囲で適宜変更した技術的手段を組み合わせて得られる実施形態についても本発明の技術的範囲に含まれる。

産業上の利用の可能性

[0117] 本発明の映像信号処理方法および映像信号処理装置は、液晶表示装置などの表示装置に特に好適に用いることができる。

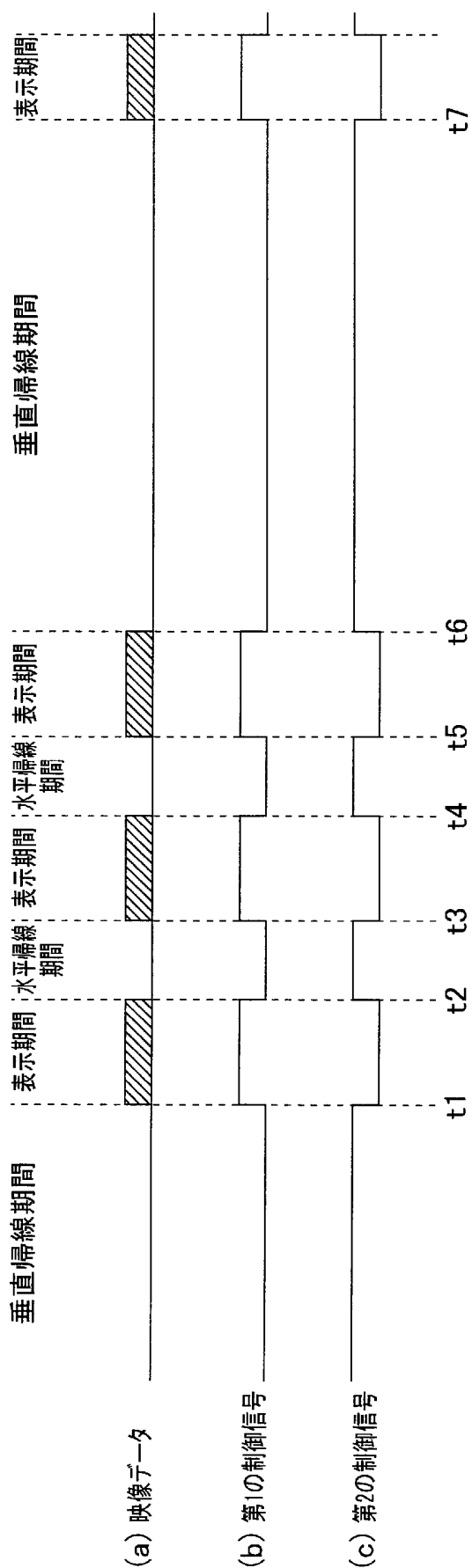
請求の範囲

- [1] 記憶部より映像補正データを読み出してルックアップテーブルに書き込み、上記ルックアップテーブルに書き込まれた映像補正データを用いて、外部から入力される映像信号をデータ補正する映像信号処理方法において、
- 上記映像信号の水平ブランキング期間に、上記ルックアップテーブルに書き込まれた映像補正データを更新することを特徴とする映像信号処理方法。
- [2] さらに、上記ルックアップテーブルに書き込まれた上記映像補正データの更新を上記映像信号の垂直ブランキング期間にも行うことを特徴とする請求の範囲第1項に記載の映像信号処理方法。
- [3] 上記ルックアップテーブルと上記記憶部との間に、ローディングバッファを設け、上記記憶部からの映像補正データを少なくとも表示期間に一旦上記ローディングバッファに蓄え、
- この蓄えた映像補正データを上記ローディングバッファから上記ルックアップテーブルに転送することによって上記ルックアップテーブルに書き込まれた映像補正データを更新することを特徴とする請求の範囲第1項または第2項に記載の映像信号処理方法。
- [4] 上記垂直ブランキング期間および上記水平ブランキング期間以外の期間である上記映像信号の表示期間に、上記記憶部から上記ローディングバッファに映像補正データを蓄えることを特徴とする請求の範囲第3項に記載の映像信号処理方法。
- [5] 外部から入力された映像信号のデータ補正に用いる映像補正データが記憶された記憶部と、
- 上記記憶部より読み出された映像補正データが書き込まれるルックアップテーブルと、
- 上記ルックアップテーブルに書き込まれた映像補正データを用いて、外部より入力される映像信号のデータ補正を行うデータ処理部と、
- 上記映像信号の水平ブランキング期間に、上記ルックアップテーブルに書き込まれた映像補正データを更新する制御部とを有する映像信号処理装置。
- [6] さらに、上記制御部は上記ルックアップテーブルに書き込まれた映像補正データの

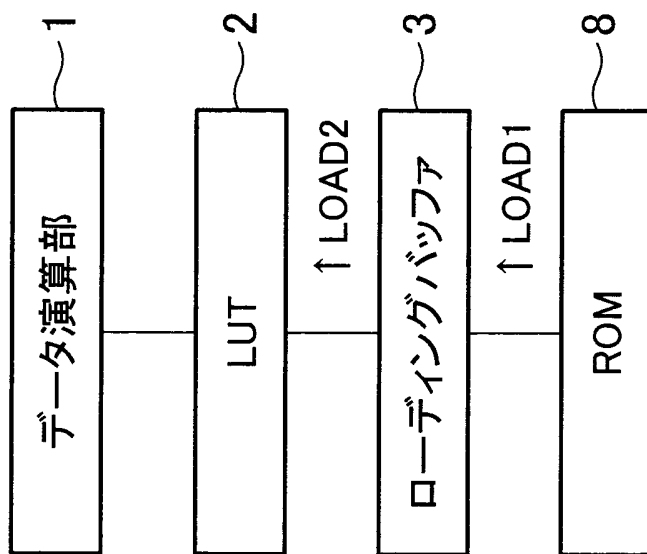
更新を上記映像信号の垂直ブランキング期間にも行うことを特徴とする請求の範囲第5項に記載の映像信号処理装置。

- [7] 上記ルックアップテーブルと上記記憶部との間に、ローディングバッファが設けられており、上記制御部は、上記記憶部からの映像補正データを少なくとも表示期間に一旦上記ローディングバッファに蓄え、
この蓄えた映像補正データを上記ローディングバッファから上記ルックアップテーブルに転送することによって上記ルックアップテーブルに書き込まれた映像補正データを更新することを特徴とする請求の範囲第5項または第6項に記載の映像信号処理装置。
- [8] 上記垂直ブランキング期間および上記水平ブランキング期間以外の期間である上記映像信号の表示期間に、上記記憶部から上記ローディングバッファに映像補正データが蓄えられることを特徴とする請求の範囲第7項に記載の映像信号処理装置。
- [9] 上記データ処理部と上記ルックアップテーブルとが集積されている同一集積回路内に上記ローディングバッファが設けられていることを特徴とする請求の範囲第7項または第8項に記載の映像信号処理装置。
- [10] 上記記憶部は、上記データ処理部と上記ルックアップテーブルとが集積された集積回路外に設けられていることを特徴とする請求の範囲第5項ないし第9項のいずれか1項に記載の映像信号処理装置。
- [11] 上記記憶部はROMであることを特徴とする請求の範囲第5項ないし第10項のいずれか1項に記載の映像信号処理装置。
- [12] 上記記憶部はEEPROMであることを特徴とする請求の範囲第5項ないし第10項のいずれか1項に記載の映像信号処理装置。
- [13] 上記請求の範囲第5項ないし第12項のいずれか1項に記載の映像信号処理装置を備えてなることを特徴とする表示装置。

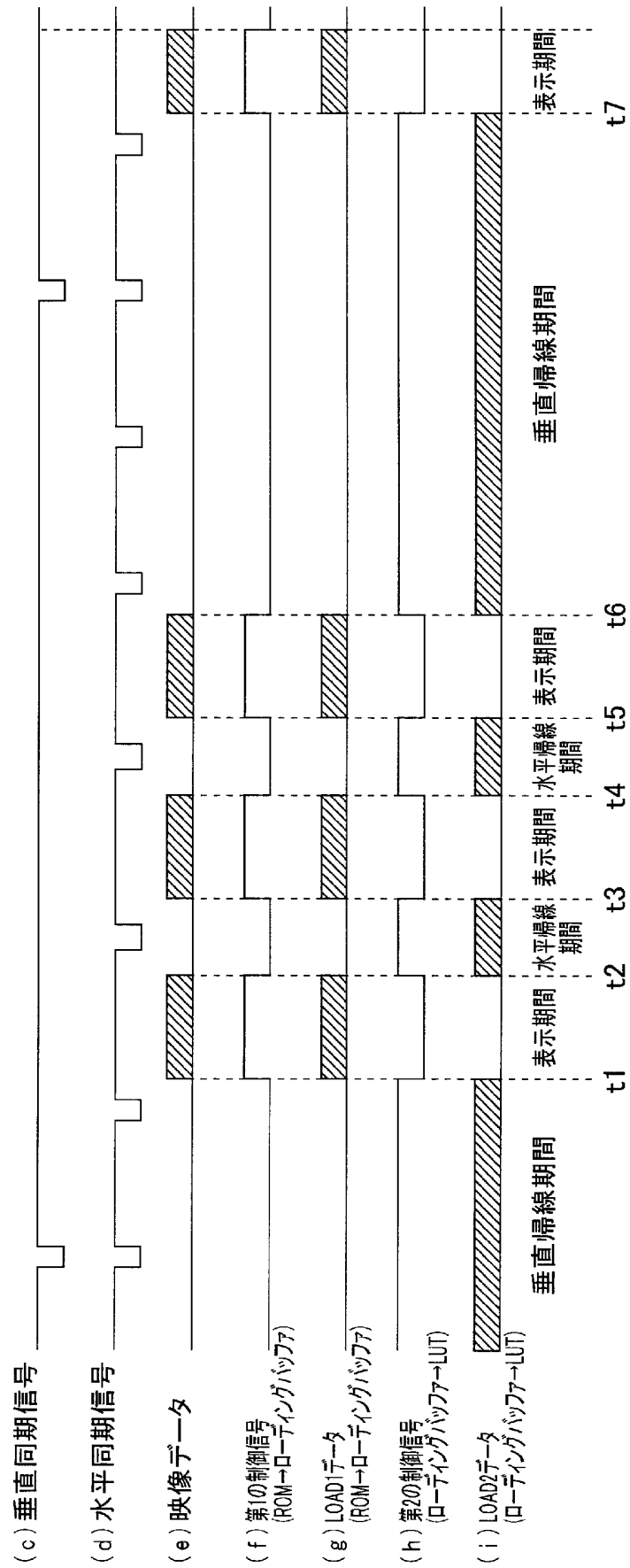
[図1(a)]



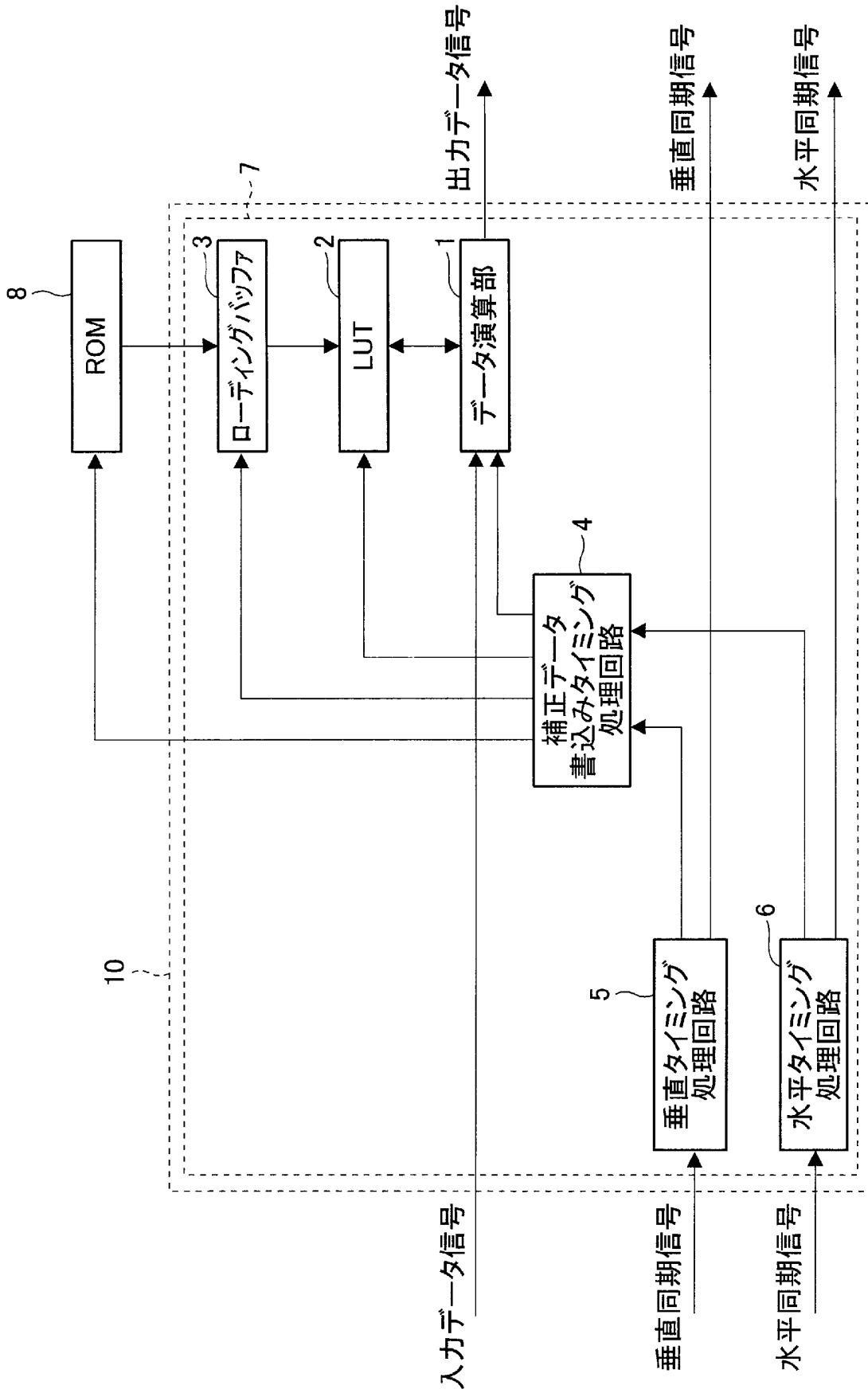
[図1(b)]



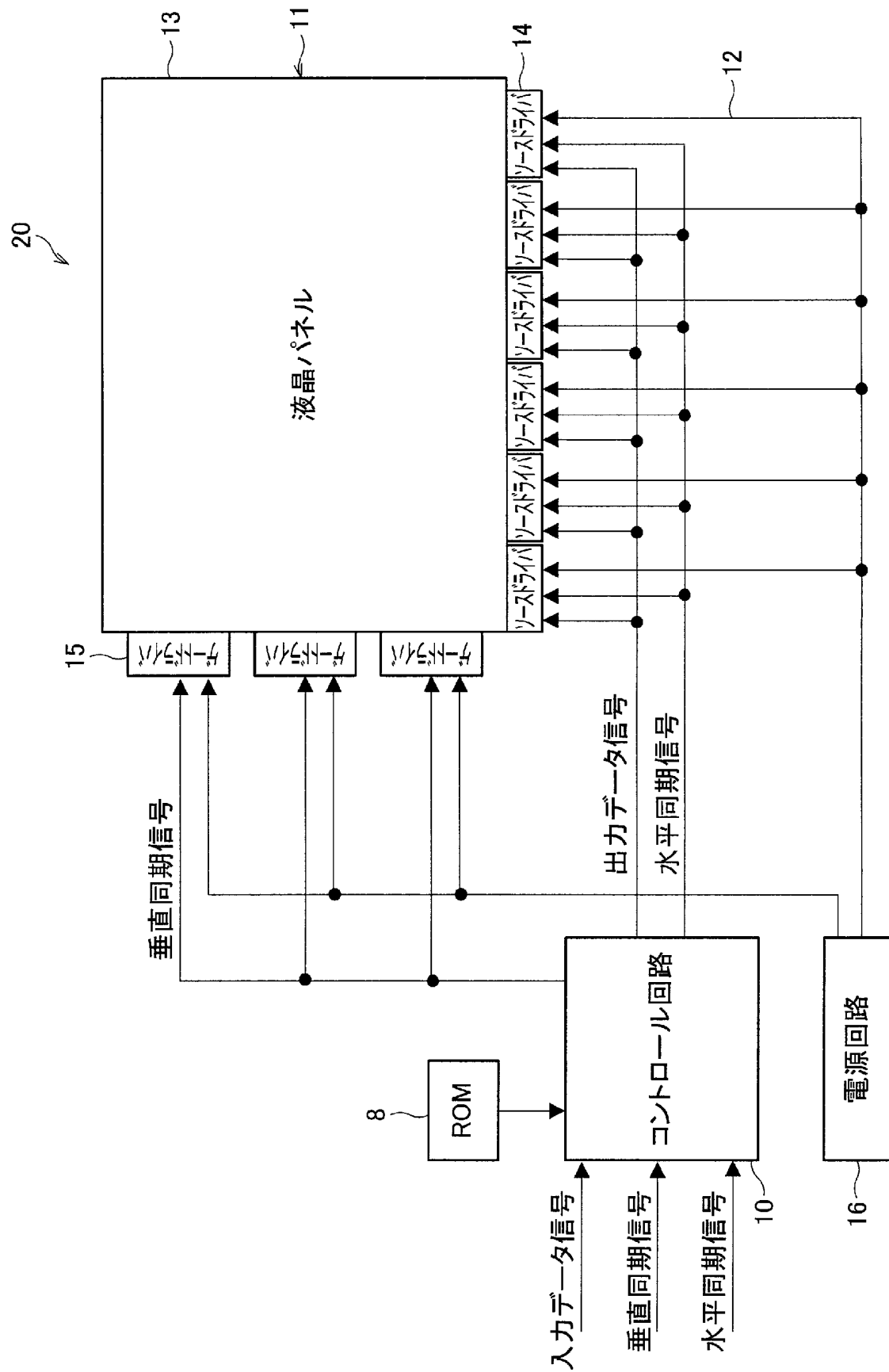
[図2]



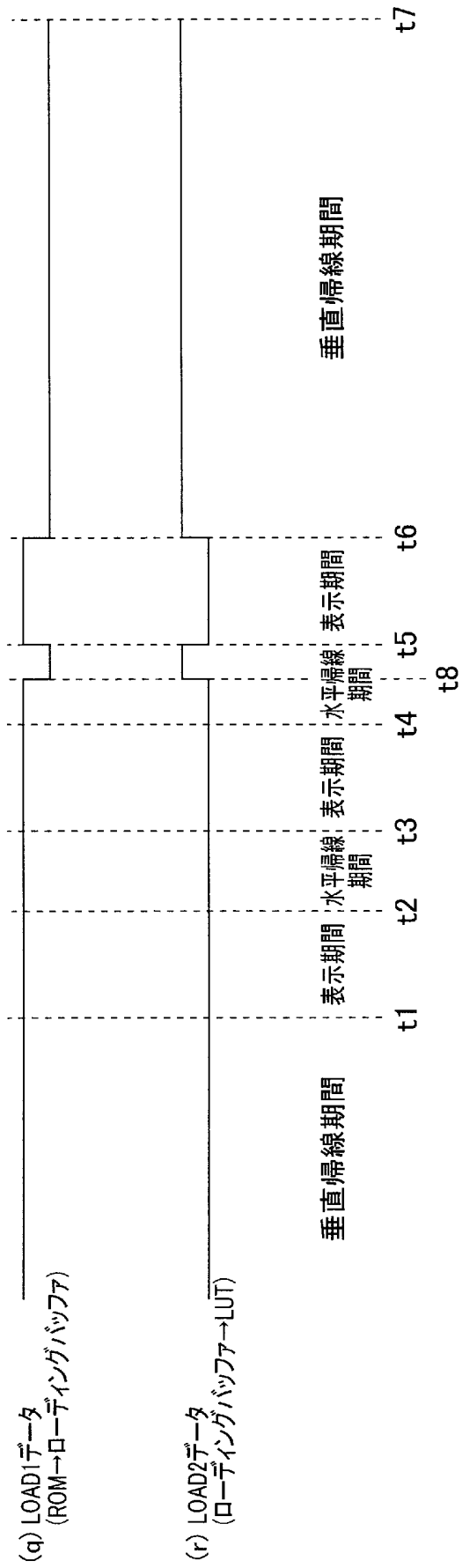
[図3]



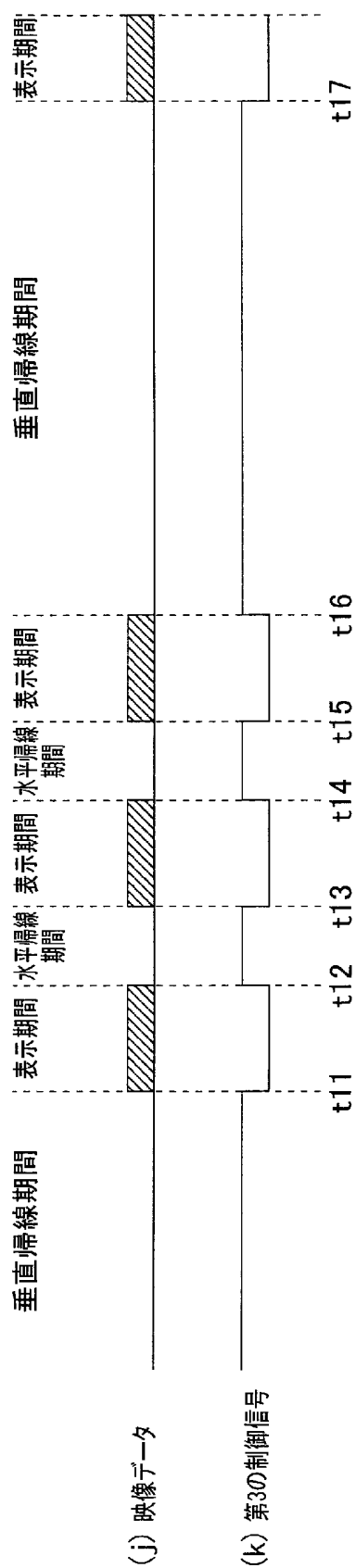
[図4]



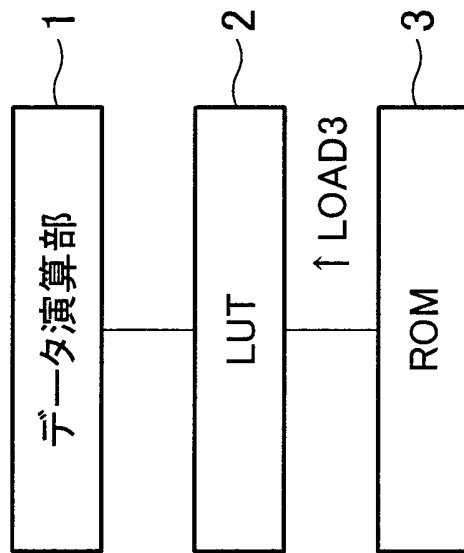
[図5]



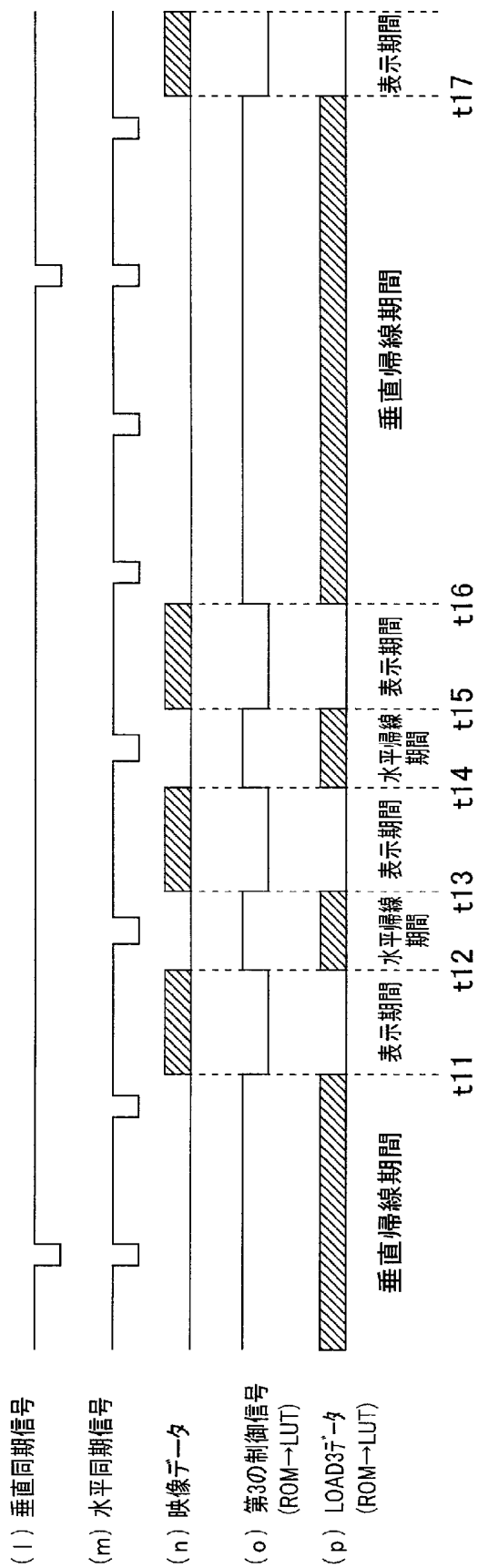
[図6(a)]



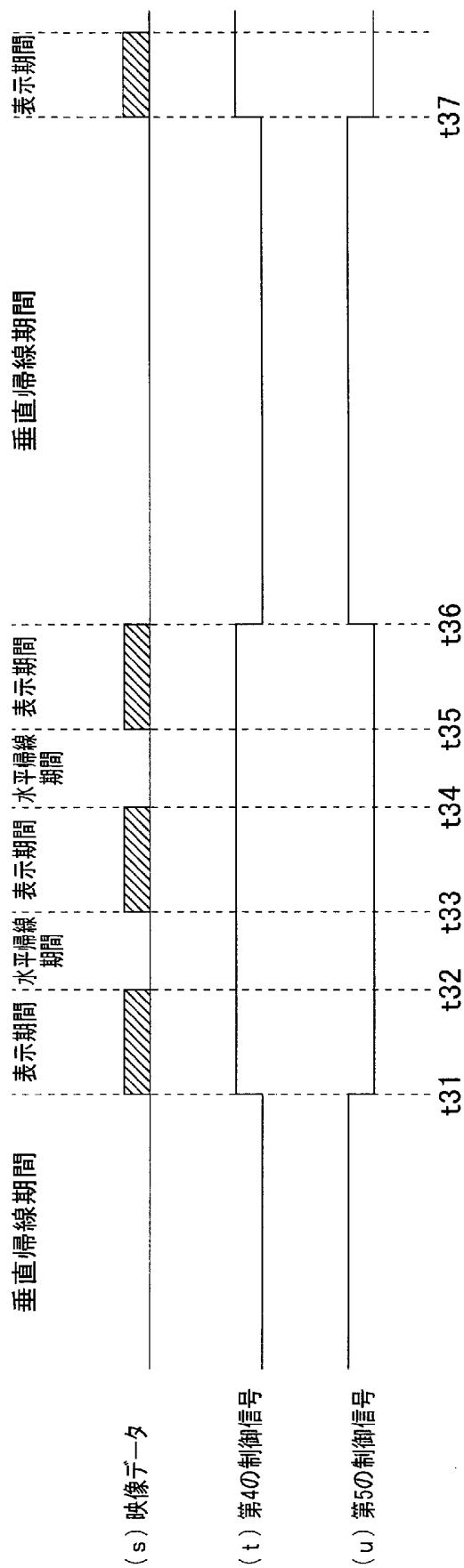
[図6(b)]



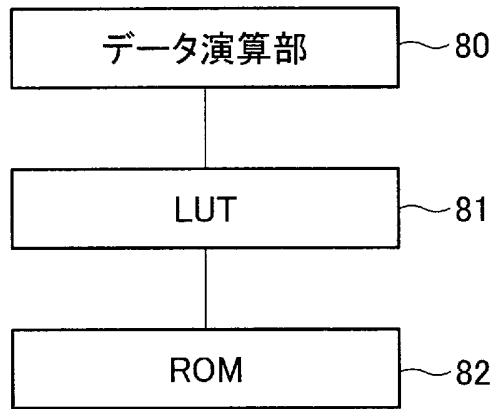
[図7]



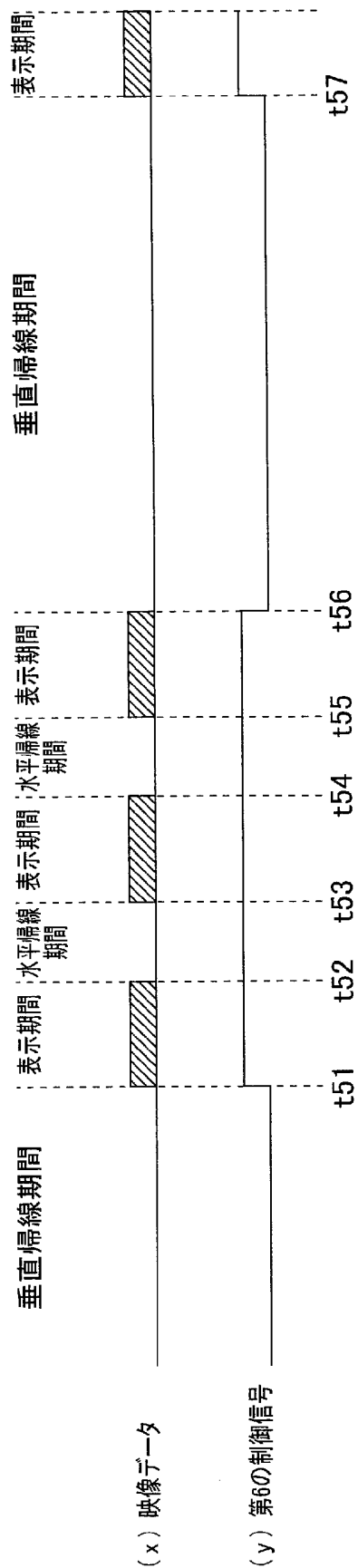
[図8]



[図9]



[図10]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2006/310058

A. CLASSIFICATION OF SUBJECT MATTER

H04N5/202 (2006.01)

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04N5/202 (2006.01)

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2006
Kokai Jitsuyo Shinan Koho 1971-2006 Toroku Jitsuyo Shinan Koho 1994-2006

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 5-67203 A (Sony Corp.), 19 March, 1993 (19.03.93), Par. No. [0027]; Fig. 1 (Family: none)	1, 2, 5, 6 3, 4, 7-13
Y	JP 2003-150948 A (Minolta Co., Ltd.), 23 May, 2003 (23.050.03), Par. Nos. [0028] to [0029]; Figs. 1, 2 (Family: none)	3, 4, 7-13
Y	JP 2001-337667 A (Sharp Corp.), 07 December, 2001 (07.12.01), Full text; all drawings & EP 1137266 A2 & US 2001/0026283 A1	13

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
28 June, 2006 (28.06.06)

Date of mailing of the international search report
11 July, 2006 (11.07.06)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2006/310058

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 61-280174 A (Nippon Kogaku Kogyo Kabushiki Kaisha), 10 December, 1986 (10.12.86), Page 2, upper right column, line 6 to lower left column, line 4; Fig. 2 (Family: none)	1-13

A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. H04N5/202 (2006.01)		
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. H04N5/202 (2006.01)		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2006年 日本国実用新案登録公報 1996-2006年 日本国登録実用新案公報 1994-2006年		
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 5-67203 A (ソニー株式会社) 1993.03.19, 段落[0027], 図1 (ファミリーなし)	1, 2, 5, 6
Y		3, 4, 7-13
Y	JP 2003-150948 A (ミノルタ株式会社) 2003.05.23, 段落[0028]-[0029], 図1, 2 (ファミリーなし)	3, 4, 7-13
Y	JP 2001-337667 A (シャープ株式会社) 2001.12.07, 全文, 全図 & EP 1137266 A2 & US 2001/0026283 A1	13
A	JP 61-280174 A (日本光学工業株式会社) 1986.12.10, 第2頁右側欄第6行~左下欄第4行, 図2 (ファミリーなし)	1-13
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献		
国際調査を完了した日 28.06.2006	国際調査報告の発送日 11.07.2006	
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 清水 正一 電話番号 03-3581-1101 内線 3581	5 P 8942