

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4816186号
(P4816186)

(45) 発行日 平成23年11月16日(2011.11.16)

(24) 登録日 平成23年9月9日(2011.9.9)

(51) Int.Cl. F I
G O 6 F 11/18 (2006.01) G O 6 F 11/18 3 1 0 G

請求項の数 1 (全 9 頁)

<p>(21) 出願番号 特願2006-85598 (P2006-85598) (22) 出願日 平成18年3月27日 (2006. 3. 27) (65) 公開番号 特開2007-264754 (P2007-264754A) (43) 公開日 平成19年10月11日 (2007.10.11) 審査請求日 平成20年9月29日 (2008. 9. 29)</p>	<p>(73) 特許権者 000006507 横河電機株式会社 東京都武蔵野市中町2丁目9番32号 (74) 代理人 100090033 弁理士 荒船 博司 (74) 代理人 100093045 弁理士 荒船 良男 (72) 発明者 黒野 光宏 東京都武蔵野市中町2丁目9番32号 横 河電機株式会社内 (72) 発明者 小宮 浩義 東京都武蔵野市中町2丁目9番32号 横 河電機株式会社内 審査官 石川 亮</p>
--	---

最終頁に続く

(54) 【発明の名称】 制御モジュール

(57) 【特許請求の範囲】

【請求項 1】

制御装置に設けられ、互いに通信可能に接続された他の制御モジュールと多重化して演算処理を行う制御モジュールであって、

当該制御モジュールの初期化の際に、当該制御モジュールにおける演算処理を行うマイクロプロセッサの動作モードに関する設定情報を前記他の制御モジュールから取得するモード設定取得手段と、

前記制御モジュールの初期化におけるマイクロプロセッサの初期化の際に、前記取得されたマイクロプロセッサの動作モードに関する設定情報を当該マイクロプロセッサから読み出し可能に格納するモード設定記憶手段と、

を備え、

前記モード設定取得手段は、マイクロプロセッサの動作モードに関する設定情報を前記他の制御モジュールに要求した際に、前記他の制御モジュールから取得された応答信号によりエラーが検出された場合には、当該他の制御モジュールが前記モード設定取得手段としての機能を備えない旧製品であると判断し、前記旧製品に対応する動作モードに関して予め設定されている情報から前記マイクロプロセッサの動作モードに関する設定情報を生成し、

前記他の制御モジュールからマイクロプロセッサの動作モードに関する設定情報が要求された場合に、前記モード設定記憶手段から、当該モード設定記憶手段に格納された当該制御モジュールのマイクロプロセッサの動作モードに関する設定情報を受け取って出力す

ることを特徴とする制御モジュール。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、二重又は多重化して制御を行う制御モジュールに関する。

【背景技術】

【0002】

工業プラントなどを制御する制御装置では、高い信頼性のもとに恒常的に処理を行うために、当該制御装置内に2つ又は複数の制御モジュールを備え、各制御モジュールで同一の処理を行う二重又は多重化した制御処理で冗長化しているものがある（例えば、特許文献1を参照）。この制御モジュールは活線挿抜が可能であり、制御装置が行う処理を停止させることなく交換対象の制御モジュールのみの交換を行うことが可能であるため、制御装置は制御モジュールの交換に際しても処理を継続している。

10

【0003】

図3に従来の制御モジュール101で二重化した制御装置100を例示する。図3に示すように、制御モジュール101は、制御装置100のシステムバス102と接続するとともに制御モジュール101の制御を行うモジュール制御部110、演算処理を行うためのマイクロプロセッサ120及び制御モジュール101の交換時などの起動（リセット）時に初期化をおこなうためのイニシャライズ回路130を有する。

【0004】

20

制御モジュール101の交換などにより、稼働中である制御装置100のシステムバス102へ新たな制御モジュール101が接続されて、その制御モジュール101の電源が投入されると、イニシャライズ回路130はマイクロプロセッサ120に対してマイクロプロセッサ初期化信号をアサートする。そして、一定時間後、アサートされていたマイクロプロセッサ初期化信号はネゲートされ、それに応じてマイクロプロセッサ120はモード設定ピン121の設定（この図の場合はGND）を認識する。マイクロプロセッサ120は、そのモード設定ピン121の認識結果に応じてマイクロプロセッサ120の動作モードを決定し、その動作モードでの制御装置100における演算処理を開始する。

【特許文献1】特開平6-230995号公報

【発明の開示】

30

【発明が解決しようとする課題】

【0005】

上述したように、従来の制御モジュールでは、マイクロプロセッサの動作モードがモード設定ピンにより予め設定される構成であり、交換時において、制御装置の動作状況に応じてオンラインで設定することはできなかった。このため、新たに交換する制御モジュールは、制御装置の設定状況等に応じて開発・設計を行う必要があり、その制御モジュールの開発費や制御装置の保守費などのコストを増大させていた。

【0006】

本発明は、このような課題に鑑みてなされたものであり、その目的とするところは、制御モジュールを多重化して高い信頼性のもとに継承して処理を行う制御装置において、低コストで交換が可能な制御モジュールを提供することである。

40

【課題を解決するための手段】

【0007】

上記課題を解決するために、請求項1に記載の発明は、制御装置に設けられ、互いに通信可能に接続された他の制御モジュールと多重化して演算処理を行う制御モジュールであって、当該制御モジュールの初期化の際に、当該制御モジュールにおける演算処理を行うマイクロプロセッサの動作モードに関する設定情報を前記他の制御モジュールから取得するモード設定取得手段と、前記制御モジュールの初期化におけるマイクロプロセッサの初期化の際に、前記取得されたマイクロプロセッサの動作モードに関する設定情報を当該マイクロプロセッサから読み出し可能に格納するモード設定記憶手段と、を備えることを特

50

徴とする。

【 0 0 0 8 】

また、前記モード設定取得手段は、マイクロプロセッサの動作モードに関する設定情報を前記他の制御モジュールに要求した際に、前記他の制御モジュールから取得された応答信号によりエラーが検出された場合には、当該他の制御モジュールが前記モード設定取得手段としての機能を備えない旧製品であると判断し、前記旧製品に対応する動作モードに関して予め設定されている情報から前記マイクロプロセッサの動作モードに関する設定情報を生成することを特徴とする。

【 0 0 0 9 】

また、前記モード設定取得手段は、前記他の制御モジュールからマイクロプロセッサの動作モードに関する設定情報が要求された場合に、前記モード設定記憶手段から、当該モード設定記憶手段に格納された当該制御モジュールのマイクロプロセッサの動作モードに関する設定情報を受け取って出力することを特徴とする。

10

【 発明の効果 】

【 0 0 1 0 】

請求項 1 に記載の発明によれば、制御モジュールの初期化の際に、当該制御モジュールにおけるマイクロプロセッサの動作モードに関する設定情報を通信可能に接続された他の制御モジュールから取得し、マイクロプロセッサの初期化に際してその設定情報を読み出し可能に格納する構成であるため、制御モジュールを多重化して処理を行う制御装置で制御モジュールの交換を行う場合に、交換する制御モジュールにおけるマイクロプロセッサの動作モードを他の制御モジュールにあわせて予め設定・設計する必要が無く、低コストで行うことができる。

20

【 0 0 1 1 】

また、請求項 1 に記載の発明によれば、マイクロプロセッサの動作モードに関する設定情報を他の制御モジュールから取得する際の応答信号によりエラーが検出された場合には、当該他の制御モジュールが前記モード設定取得手段としての機能を備えない旧製品であると判断し、当該旧製品に対応する動作モードに関して予め設定されている情報からマイクロプロセッサの動作モードに関する設定情報を生成するため、他の制御モジュールが動作モードに関する設定情報を出力せずに応答信号のみを出力する場合であってもマイクロプロセッサの動作モードを設定することができる。

30

【 0 0 1 2 】

また、請求項 1 に記載の発明によれば、マイクロプロセッサの動作モードに関する設定情報を他の制御モジュールから要求された場合に、当該制御モジュールのマイクロプロセッサの動作モードに関する設定情報を出力することができ、さらに制御モジュールを追加する場合であっても対応することができる。

【 発明を実施するための最良の形態 】

【 0 0 1 3 】

以下、この発明の実施の形態について、図を参照して説明するが、この発明は以下の実施の形態に限定しない。また、この発明の実施の形態は発明の最も好ましい形態を示すものであり、発明の用途や用語はこれに限定するものではない。

40

【 0 0 1 4 】

[第 1 の実施の形態]

先ず、第 1 の実施の形態について、図 1 を参照して説明する。図 1 は、従来の制御モジュール 1 0 1 を有する制御装置 1 に本発明である制御モジュール 2 を接続した機能的構成を模式的に示すブロック図である。

【 0 0 1 5 】

図 1 に示すように、制御装置 1 は、前述した従来の制御モジュール 1 0 1 にシステムバス 3 を介して制御モジュール 2 を接続する構成である。制御モジュール 2 は、モジュール制御部 1 0、マイクロプロセッサ 2 0、イニシャライズ回路 3 0 及び論理回路 4 0 を有する。

50

【 0 0 1 6 】

モジュール制御部 1 0 は、特に図示しない制御用 I C (Integrated Circuit)、 R O M (Read Only Memory)、 R A M (Random Access Memory)、通信インターフェイスなどを備え、システムバス 3 と接続するとともに制御モジュール 2 の制御を行う回路部である。モジュール制御部 1 0 は、上述した回路部における制御用 I C が R O M に格納されたプログラムを R A M に展開して順次実行することで、モード設定取得手段 1 1、モード設定記憶手段 1 2 としての機能を実現する。

【 0 0 1 7 】

モード設定取得手段 1 1 は、マイクロプロセッサ 2 0 における動作周波数、エンディアンモード、バスモード、データ転送モード等の各種動作モードに関する情報をシステムバス 3 と接続する他の制御モジュールに問い合わせ、このモード設定取得手段 1 1 での問い合わせに基づいたマイクロプロセッサ 2 0 の動作モードに関する情報をモード設定記憶手段 1 2 に格納する。モード設定記憶手段 1 2 は、格納するマイクロプロセッサ 2 0 の動作モードに関する情報に応じてアサート/ネゲートした信号をモード設定ピン 2 1 に出力し、マイクロプロセッサ 2 0 の初期化後などの動作モード設定時にその設定情報を読み出し可能に格納する。

10

【 0 0 1 8 】

マイクロプロセッサ 2 0 は、 L S I (Large-Scale Integration) や R A M などを組み合わせ、制御装置 1 における演算処理を行う回路部である。また、マイクロプロセッサ 2 0 は、初期化後の動作開始時などに動作モードの設定をモード設定記憶手段 1 2 から読み出すモード設定ピン 2 1 を有する。

20

【 0 0 1 9 】

イニシャライズ回路 3 0 は、制御モジュール 2 の交換時などの起動 (リセット) 時に当該制御モジュール 2 の初期化を指示する回路部であり、制御モジュール 2 のシステムバス 3 への接続 (駆動電源の供給開始) などの検出に応じて初期化信号を出力する。論理回路 4 0 は、モード設定取得手段 1 1 又はイニシャライズ回路 3 0 から入力される信号がアサートされた場合にマイクロプロセッサ 2 0 に入力する信号をアサートする O R などの論理回路部である。

【 0 0 2 0 】

ここで、図 1 に示すように、交換などにより新たに制御モジュール 2 が稼働中の制御装置 1 へ接続された場合の制御モジュール 2 の動作について説明する。

30

【 0 0 2 1 】

制御モジュール 2 がシステムバス 3 に接続されると、イニシャライズ回路 3 0 が動作し、マイクロプロセッサ初期化信号 S 1、モジュール制御部初期化信号 S 2 が一定時間アサートされる。マイクロプロセッサ初期化信号 S 1 は、論理回路 4 0 を介してアサートされるマイクロプロセッサ初期化信号 S 3 としてマイクロプロセッサ 2 0 に入力され、マイクロプロセッサ 2 0 を初期化させる。モジュール制御部初期化信号 S 2 は、モジュール制御部 1 0 に入力されて、モジュール制御部 1 0 を初期化させる。このモジュール制御部 1 0 の初期化では、モード設定記憶手段 1 2 に格納されるマイクロプロセッサ 2 0 の動作モードに関する情報が初期設定値にリセットされる。

40

【 0 0 2 2 】

次いで、一定時間経過後、イニシャライズ回路 3 0 でアサートされていたマイクロプロセッサ初期化信号 S 1、モジュール制御部初期化信号 S 2 がネゲートされて初期化が解除される。マイクロプロセッサ初期化信号 S 1 のネゲートに応じてマイクロプロセッサ初期化信号 S 3 がネゲートされ、マイクロプロセッサ 2 0 は、モード設定ピン 2 1 からモード設定記憶手段 1 2 に格納されている動作モード (初期設定値) を認識して、その動作モードでの動作を開始する。

【 0 0 2 3 】

モード設定取得手段 1 1 は、モジュール制御部 1 0 に入力されるモジュール制御部初期化信号 S 2 のネゲートに応じて、システムバス 3 と接続する他の制御モジュールである制

50

御モジュール 101 に設定要求信号 S4 を出力し、制御装置 1 におけるマイクロプロセッサ 20 の動作モードに関する情報を問い合わせる。この問い合わせは、他の制御モジュールにおけるモード設定取得手段 11 に対応するアドレスへのアクセス要求などである。従来の制御モジュール 101 におけるモジュール制御部 110 は、モード設定取得手段 11 としての機能を備えておらず、上述のモード設定取得手段 11 からの問い合わせに対しては未定義領域 111 へのアクセスとなるため、エラーを示す応答信号 S5 を出力する。

【0024】

モード設定取得手段 11 は、制御モジュール 101 からの応答信号 S5 の受信によりエラーを検出し、そのエラーの検出に基づいて制御装置 1 で稼働中の他の制御モジュールが旧製品であると判断し、モード設定記憶手段 12 に格納するための情報を予め ROM など
10
に設定されている旧製品に対応する動作モードに関する情報から生成し、その生成した情報であるモード設定信号 S6 をモード設定記憶手段 12 に出力して格納させる。

【0025】

次いで、モード設定取得手段 11 は、論理回路 40 に入力するマイクロプロセッサ初期化信号 S7 を一定時間アサートする。この一定時間アサートされるマイクロプロセッサ初期化信号 S7 は、論理回路 40 を介してアサートされるマイクロプロセッサ初期化信号 S3 としてマイクロプロセッサ 20 に入力されてマイクロプロセッサ 20 を初期化させる。一定時間経過後にマイクロプロセッサ初期化信号 S7 がネゲートされると、マイクロプロセッサ初期化信号 S3 がネゲートされ、マイクロプロセッサ 20 は、モード設定ピン 21
20
からモード設定記憶手段 12 に格納されている情報（旧製品に対応する動作モード）をモード設定信号 S8 として読み出して認識し、その動作モードでの動作を開始する。

【0026】

以上のように、制御モジュール 2 は、その制御モジュール 2 の初期化時において、他の制御モジュールからマイクロプロセッサ 20 の動作モードに関する情報をモード設定取得手段 11 で取得し、マイクロプロセッサ 20 を初期化して起動する際、その取得した動作モードに関する情報をマイクロプロセッサ 20 から読み込み可能にモード設定記憶手段 12 に格納する構成である。

【0027】

このため、制御モジュール 2 は、制御モジュールを多重化して処理をおこなう制御装置で制御モジュールの交換に際して、マイクロプロセッサの動作モードをその制御装置で稼
30
動している他の制御モジュールにあわせて予め設定・設計する必要が無く、低コストで制御モジュールの交換を行うことができる。

【0028】

また、制御モジュール 2 は、モード設定取得手段 11 において、他の制御モジュールからマイクロプロセッサ 20 の動作モードに関する情報を取得する場合に、その動作モードに関する情報以外のエラーなどの応答信号に応じて、動作モードに関する情報を生成してモード設定記憶手段 12 に格納させる構成である。

【0029】

このため、制御モジュール 2 は、モード設定取得手段 11 からの動作モードに関する問い合わせに対してエラー信号を出力する従来の制御モジュールで処理を行う制御装置にお
40
ける制御モジュールの交換に際しても、予めマイクロプロセッサの動作モードを設定・設計する必要がなく、低コストで制御モジュールの交換を行うことができる。

【0030】

[第2の実施の形態]

次に、第2の実施の形態について、図2を参照して説明する。図2は、制御モジュール2、制御モジュール2a（制御モジュール2と同じ構成）を有する制御装置1aの機能的構成を模式的に示すブロック図である。なお、前述した図1と同様の構成や動作については同一の符号を付して説明を省略し、この実施の形態では、稼働中である制御モジュール2aを有する制御装置1aに交換などにより新たに制御モジュール2を接続する際の動作
50
について説明する。

【 0 0 3 1 】

図 2 に示すように、制御装置 1 a に接続された制御モジュール 2 は、前述と同様の動作が行われて、システムバス 3 と接続する他の制御モジュールである制御モジュール 2 a に設定要求信号 S 4 を出力し、制御装置 1 a におけるマイクロプロセッサ 2 0 の動作モードに関する情報を問い合わせる。

【 0 0 3 2 】

制御モジュール 2 a におけるモード設定取得手段 1 1 は、設定要求信号 S 4 に応じてモード設定記憶手段 1 2 に格納された情報を要求する設定要求信号 S 4 1 をモード設定記憶手段 1 2 に出力し、モード設定記憶手段 1 2 からその設定要求信号 S 4 1 に応じて出力される制御モジュール 2 a におけるマイクロプロセッサ 2 0 の動作モードに関する情報である
10 応答信号 S 4 2 を受け取って、応答信号 S 5 として制御モジュール 2 へ出力する。

【 0 0 3 3 】

制御モジュール 2 におけるモード設定取得手段 1 1 は、制御モジュール 2 a のマイクロプロセッサ 2 0 の動作モードに関する情報を含む応答信号 S 5 に基づいたモード設定信号 S 6 をモード設定記憶手段 1 2 に出力して格納させ、マイクロプロセッサ初期化信号 S 7 を一定時間アサートさせてマイクロプロセッサ 2 0 を初期化するとともに、そのモード設定記憶手段 1 2 に格納させた動作モードでマイクロプロセッサ 2 0 の動作を開始させる。

【 0 0 3 4 】

以上のように、制御装置 1 a で稼動している制御モジュール 2 a は、交換などで新たに接続する制御モジュール 2 から動作モードに関する情報の要求があった場合に、モード設定記憶手段 1 2 に格納されている制御モジュール 2 a のマイクロプロセッサ 2 0 の動作モードに関する情報を要求があった制御モジュール 2 に出力する構成である。
20

【 0 0 3 5 】

このため、制御モジュール 2 a に制御モジュール 2 を新たに追加する場合であっても、予めマイクロプロセッサの動作モードに関する設定・設計を要することなく低コストで対応することができる。

【 0 0 3 6 】

なお、本実施の形態における記述は、本発明の一例を示すものであり、これに限定するものではない。本実施の形態における制御モジュール 2 の構成及び動作に関しては、本発明の趣旨を逸脱しない範囲で適宜変更が可能である。例えば、論理回路 4 0 は、OR 回路
30 以外に、NOR 回路などであってよく、マイクロプロセッサ 2 0 に対してイニシャライズ回路 3 0 やモジュール制御部 1 0 からの初期化を指示する信号を入力する構成であれば特に限定しない。

【 0 0 3 7 】

また、本実施の形態においては、制御装置 1、1 a と制御モジュール 2 との接続は、システムバス 3 で行う構成（パラレル通信）を例示したが、シリアル通信で行う構成であってもよく、LAN（Local Area Network）やインターネット等のネットワーク通信、更には有線通信以外に無線通信であってよい。

【 0 0 3 8 】

また、本実施の形態では、制御モジュールを二重化して制御する制御装置 1、制御装置 1 a の構成を例示したが、交換などで初期化する制御モジュールが他のいずれかの制御モジュールからマイクロプロセッサの動作モードに関する情報を取得する構成であれば、さらに複数の制御モジュールで多重化して制御を行う制御装置であってよい。
40

【 図面の簡単な説明 】

【 0 0 3 9 】

【 図 1 】 本発明である制御装置 1 の機能的構成を模式的に示すブロック図である。

【 図 2 】 制御装置 1 a の機能的構成を模式的に示すブロック図である。

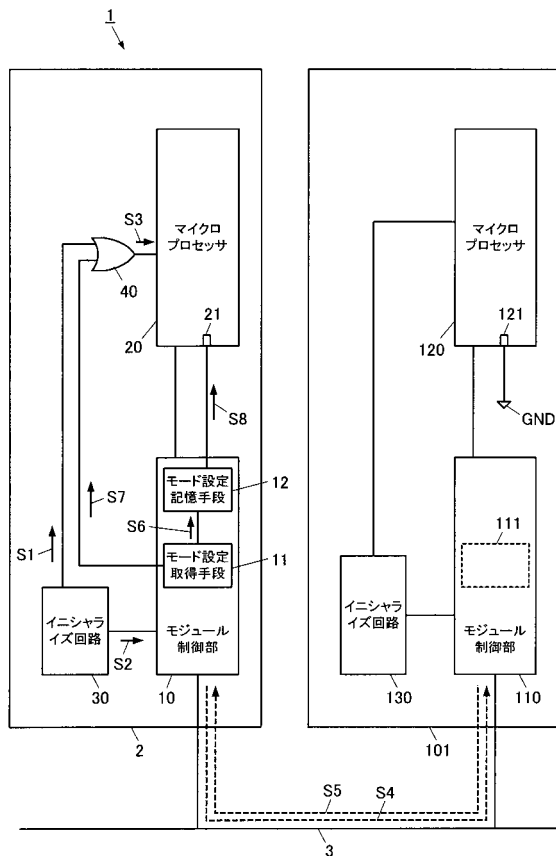
【 図 3 】 従来の制御モジュール 1 0 1 で二重化された制御装置 1 0 0 の概略を示すブロック図である。

【 符号の説明 】

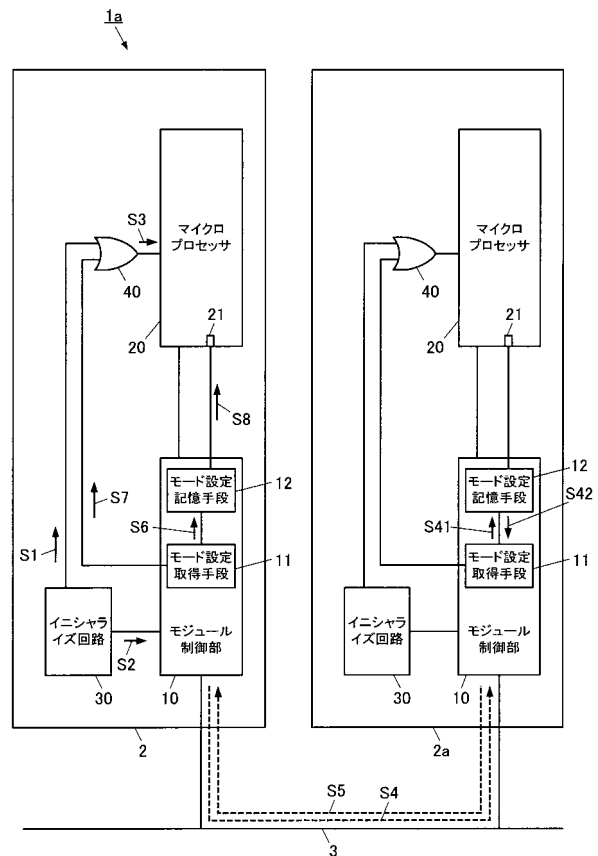
【 0 0 4 0 】

- 1、 1 a、 1 0 0 制御装置
- 2、 2 a、 1 0 1 制御モジュール
- 3、 1 0 2 システムバス
- 1 0、 1 1 0 モジュール制御部
- 1 1 モード設定取得手段
- 1 2 モード設定記憶手段
- 2 0、 1 2 0 マイクロプロセッサ
- 2 1、 1 2 1 モード設定ピン
- 3 0、 1 3 0 イニシャライズ回路
- 4 0 論理回路
- 1 1 1 未定義領域
- S 1、 S 3、 S 7 マイクロプロセッサ初期化信号
- S 2 モジュール制御部初期化信号
- S 4、 S 4 1 設定要求信号
- S 5、 S 4 2 応答信号
- S 6、 S 8 モード設定信号

【 図 1 】



【 図 2 】



フロントページの続き

- (56)参考文献 特開2004 - 164394 (JP, A)
特開平06 - 259274 (JP, A)
特開平07 - 013791 (JP, A)
特開2001 - 256070 (JP, A)

- (58)調査した分野(Int.Cl., DB名)
G06F 11/16 - 11/20