



(12) 发明专利申请

(10) 申请公布号 CN 116318041 A

(43) 申请公布日 2023.06.23

(21) 申请号 202310096371.3

H03H 9/145 (2006.01)

(22) 申请日 2023.01.17

H03H 9/02 (2006.01)

(30) 优先权数据

H03H 3/08 (2006.01)

18/056,799 2022.11.18 US

18/056,788 2022.11.18 US

(71) 申请人 深圳新声半导体有限公司

地址 518109 广东省深圳市福田区梅林街
道梅都社区中康路136号深圳新一代
产业园3栋801

(72) 发明人 请求不公布姓名

(74) 专利代理机构 北京康盛知识产权代理有限

公司 11331

专利代理师 武旭妹

(51) Int. Cl.

H03H 9/64 (2006.01)

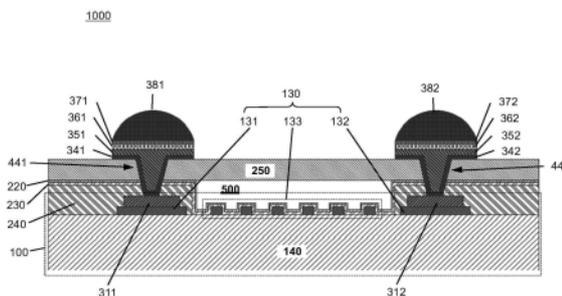
权利要求书5页 说明书8页 附图16页

(54) 发明名称

声表面波滤波器及其制造方法

(57) 摘要

本申请涉及半导体器件领域,公开一种声表面波(surface acoustic wave,SAW)滤波器及其制造方法。该滤波器包括:第一衬底、以及设置于第一衬底的叉指换能器(IDT),IDT包括第一输入输出端、第二输入输出端以及叉指部。SAW滤波器还包括:设置于滤波器晶圆的介质层,介质层覆盖IDT的第一输入输出端以及第二输入输出端,并暴露叉指部;设置于介质层的钝化层;设置于钝化层的键合层;第二衬底,其经由键合层键合至滤波器晶圆;以及由第二衬底和键合层合围空腔。



1. 一种声表面波滤波器,其特征在于,包括:
滤波器晶圆,包括:
第一衬底,以及
叉指换能器,设置于所述第一衬底;其中,所述叉指换能器包括第一输入输出端、第二输入输出端以及叉指部;
介质层,设置于所述滤波器晶圆;其中,所述介质层覆盖所述叉指换能器的所述第一输入输出端以及所述第二输入输出端,并暴露所述叉指部;钝化层,设置于所述介质层;
键合层,设置于所述钝化层;
第二衬底,经由所述键合层键合至所述滤波器晶圆;以及
空腔,由所述第二衬底和所述键合层合围而成。
2. 根据权利要求1所述的声表面波滤波器,其特征在于,所述介质层由氧化硅、氮化硅或者以上材料的组合叠层形成。
3. 根据权利要求1所述的声表面波滤波器,其特征在于,
所述钝化层覆盖所述介质层的顶面和侧面,以及所述叉指换能器的所述叉指部的顶面和侧面;
所述钝化层由氧化硅、氮化硅、氮化铝或以上材料中的两种及以上材料的组合叠层形成;或者
所述钝化层的厚度范围从2nm到50nm。
4. 根据权利要求1所述的声表面波滤波器,其特征在于,所述键合层设置于所述钝化层的顶面和侧面;
所述键合层由硅形成;或者
所述键合层的厚度范围从3nm到50nm。
5. 根据权利要求1所述的声表面波滤波器,其特征在于,所述第一衬底由钽酸锂或铌酸锂形成。
6. 根据权利要求1所述的声表面波滤波器,其特征在于,
所述第二衬底是硅片,或者
所述第二衬底的面向所述滤波器晶圆的至少一个表层由硅形成。
7. 根据权利要求1所述的声表面波滤波器,其特征在于,还包括:
第一pad金属层,设置于所述叉指换能器的所述第一输入输出端的上方;以及
第二pad金属层,设置于所述叉指换能器的所述第二输入输出端的上方。
8. 根据权利要求7所述的声表面波滤波器,其特征在于,还包括:
第一过硅通孔和第二过硅通孔形成于所述第二衬底、所述键合层、所述介质层和所述钝化层,其中,所述第一过硅通孔暴露所述第一pad金属层,所述第二过硅通孔暴露所述第二pad金属层。
9. 根据权利要求8所述的声表面波滤波器,其特征在于,还包括:
第一籽晶层,覆盖所述第一过硅通孔的侧面和底部以及围绕所述第一过硅通孔的所述第二衬底顶面的第一部;
第二籽晶层,覆盖所述第二过硅通孔的侧面和底部以及围绕所述第二过硅通孔的所述第二衬底顶面的第二部;

第一金属填充层,设置于所述第一籽晶层并填充于所述第一过硅通孔;
第二金属填充层,设置于所述第二籽晶层并填充于所述第二过硅通孔;
第一镍层,设置于所述第一金属填充层;
第二镍层,设置于所述第二金属填充层;
第一金层,设置于所述第一镍层;以及
第二金层,设置于所述第二镍层。

10. 根据权利要求9所述的声表面波滤波器,其特征在于,还包括:

第一焊锡球,设置于所述第一过硅通孔上方,并经由所述第一pad金属层、所述第一金属填充层、所述第一镍层和所述第一金层电连接至所述叉指换能器的所述第一输入输出端;以及

第二焊锡球,设置于所述第二过硅通孔上方,并经由所述第二pad金属层、所述第二金属填充层、所述第二镍层和所述第二金层电连接至所述叉指换能器的所述第二输入输出端。

11. 一种声表面波滤波器,其特征在于,包括:

滤波器晶圆,包括:

第一衬底,以及

叉指换能器,设置于所述第一衬底,其中,所述叉指换能器包括第一输入输出端、第二输入输出端以及叉指部;

温度补偿层,设置于所述第一衬底,覆盖所述叉指换能器;以及

钝化层,设置于所述温度补偿层;

介质层,设置于所述滤波器晶圆,并暴露所述钝化层于所述叉指换能器的所述叉指部上方的一部分;

键合层,设置于所述介质层;

第二衬底,经由所述键合层键合至所述滤波器晶圆;以及

空腔,由所述第二衬底和所述键合层合围而成。

12. 根据权利要求11所述的声表面波滤波器,其特征在于,所述温度补偿层由氧化硅形成。

13. 根据权利要求11所述的声表面波滤波器,其特征在于,所述钝化层由氮化硅、氮化铝、无定型硅或以上材料中的两种及以上材料的组合叠层形成。

14. 根据权利要求11所述的声表面波滤波器,其特征在于,所述介质层由氧化硅、氮化硅或者以上材料的组合叠层形成。

15. 根据权利要求11所述的声表面波滤波器,其特征在于,所述键合层由硅形成,或者所述键合层的厚度范围从3nm到50nm。

16. 根据权利要求11所述的声表面波滤波器,其特征在于,所述第一衬底由钽酸锂或铌酸锂形成。

17. 根据权利要求11所述的声表面波滤波器,其特征在于,

所述第二衬底是硅片,或者

所述第二衬底的面向所述滤波器晶圆的至少一个表层由硅形成。

18. 根据权利要求11所述的声表面波滤波器,其特征在于,还包括:

第一pad金属层,设置于所述叉指换能器的所述第一输入输出端的上方;以及

第二pad金属层,设置于所述叉指换能器的所述第二输入输出端的上方;

第一过硅通孔和第二过硅通孔形成于所述第二衬底、所述键合层、所述介质层和所述钝化层,其中,所述第一过硅通孔暴露所述第一pad金属层,所述第二过硅通孔暴露所述第二pad金属层。

19.根据权利要求18所述的声表面波滤波器,其特征在于,还包括:

第一籽晶层,覆盖所述第一过硅通孔的侧面和底部以及围绕所述第一过硅通孔的所述第二衬底顶面的第一部;

第二籽晶层,覆盖所述第二过硅通孔的侧面和底部以及围绕所述第二过硅通孔的所述第二衬底顶面的第二部;

第一金属填充层,设置于所述第一籽晶层并填充于所述第一过硅通孔;

第二金属填充层,设置于所述第二籽晶层并填充于所述第二过硅通孔;

第一镍层,设置于所述第一金属填充层;

第二镍层,设置于所述第二金属填充层;

第一金层,设置于所述第一镍层;以及

第二金层,设置于所述第二镍层。

20.根据权利要求19所述的声表面波滤波器,其特征在于,还包括:

第一焊锡球,设置于所述第一过硅通孔上方,并经由所述第一pad金属层、所述第一金属填充层、所述第一镍层和所述第一金层电连接至所述叉指换能器的所述第一输入输出端;以及

第二焊锡球,设置于所述第二过硅通孔上方,并经由所述第二pad金属层、所述第二金属填充层、所述第二镍层和所述第二金层电连接至所述叉指换能器的所述第二输入输出端。

21.一种声表面波滤波器的制造方法,其特征在于,包括:

获取滤波器晶圆,其包括:

形成第一衬底;以及

形成叉指换能器于所述第一衬底,所述叉指换能器包括:第一输入输出端、第二输入输出端以及叉指部;

形成介质层于所述滤波器晶圆,所述介质层覆盖所述叉指换能器的所述第一输入输出端和所述第二输入输出端,并暴露所述叉指部;

形成钝化层于所述介质层;

形成键合层于所述钝化层;以及

经由所述键合层键合第二衬底至所述滤波器晶圆,其中,空腔由所述第二衬底和所述键合层所包围。

22.根据权利要求21所述的制造方法,其特征在于,所述形成键合层于所述钝化层,包括:

在真空环境中,溅射靶材,以沉积所述键合层于所述钝化层的顶面和侧面。

23.根据权利要求22所述的制造方法,其特征在于,所述第二衬底用作靶材。

24.根据权利要求22所述的制造方法,其特征在于,在所述键合层沉积于所述钝化层之

后,在真空环境中,键合所述第二衬底至所述滤波器晶圆。

25. 根据权利要求21所述的制造方法,其特征在于,所述介质层由氧化硅、氮化硅或者以上材料的组合叠层形成。

26. 根据权利要求21所述的制造方法,其特征在于,所述钝化层形成于所述介质层的顶面和侧面,并由氧化硅、氮化硅、氮化铝或以上材料中的两种及以上材料的组合叠层形成。

27. 根据权利要求21所述的制造方法,其特征在于,所述键合层形成于所述钝化层的顶面和侧面,所述键合层由硅形成,以及所述键合层的厚度范围从3nm到50nm。

28. 根据权利要求21所述的制造方法,其特征在于,
所述第一衬底由钽酸锂或铌酸锂形成。

29. 根据权利要求21所述的制造方法,其特征在于,
所述第二衬底的面向所述滤波器晶圆的至少一个表层由硅形成。

30. 根据权利要求21所述的制造方法,其特征在于,还包括:

在所述叉指换能器的所述第一输入输出端上方,形成第一pad金属层;

在所述叉指换能器的所述第二输入输出端上方,形成第二pad金属层;

形成第一过硅通孔和第二过硅通孔于所述第二衬底、所述键合层、所述钝化层和所述介质层;其中,所述第一过硅通孔暴露所述第一pad金属层,所述第二过硅通孔暴露所述第二pad金属层;

形成第一籽晶层,所述第一籽晶层覆盖所述第一过硅通孔的侧面和底部,以及围绕所述第一过硅通孔的第二衬底顶面的第一部;

形成第二籽晶层,所述第二籽晶层覆盖所述第二过硅通孔的侧面和底部,以及围绕所述第二过硅通孔的第二衬底顶面的第二部;

形成第一金属填充层于所述第一籽晶层,并填充所述第一过硅通孔;

形成第二金属填充层于所述第二籽晶层,并填充所述第二过硅通孔;

形成第一镍层于所述第一金属填充层;

形成第二镍层于所述第二金属填充层;

形成第一金层于所述第一镍层;

形成第二金层于所述第二镍层;

形成第一焊锡球于所述第一过硅通孔的上方,所述第一焊锡球通过所述第一金属填充层电连接至所述第一pad金属层;以及

形成第二焊锡球于所述第二过硅通孔的上方,所述第二焊锡球通过所述第二金属填充层电连接至所述第二pad金属层。

31. 一种声表面波滤波器的制造方法,其特征在于,包括:

获取滤波器晶圆,其包括:

形成第一衬底;

形成叉指换能器于所述第一衬底,所述叉指换能器包括:第一输入输出端、第二输入输出端以及叉指部;

形成温度补偿层于所述第一衬底,覆盖所述叉指换能器;以及

形成钝化层于所述温度补偿层;

形成介质层于所述滤波器晶圆,并暴露所述钝化层于所述叉指换能器的所述叉指部上

方的一部分；

形成键合层于所述介质层；以及

经由所述键合层键合第二衬底至所述滤波器晶圆，其中，空腔由所述第二衬底和所述键合层所包围。

32. 根据权利要求31所述的制造方法，其特征在于，所述形成所述键合层于所述介质层，包括：

在真空环境中，溅射靶材，以沉积所述键合层至所述介质层的顶面和侧面。

33. 根据权利要求32所述的制造方法，其特征在于，所述第二衬底用作所述靶材。

34. 根据权利要求32所述的制造方法，其特征在于，在所述键合层沉积于所述介质层的顶面和侧面之后，在真空环境中，键合所述第二衬底至所述滤波器晶圆。

35. 根据权利要求31所述的制造方法，其特征在于，所述温度补偿层由氧化硅形成。

36. 根据权利要求31所述的制造方法，其特征在于，所述钝化层由氮化硅、氮化铝、无定型硅或以上材料中的两种及以上材料的组合叠层形成。

37. 根据权利要求31所述的制造方法，其特征在于，所述介质层由氧化硅、氮化硅或者以上材料的组合叠层形成。

38. 根据权利要求31所述的制造方法，其特征在于，所述键合层由硅形成，或者所述键合层的厚度范围从3nm到50nm。

39. 根据权利要求31所述的制造方法，其特征在于，所述第一衬底由钽酸锂或铌酸锂形成。

40. 根据权利要求31所述的制造方法，其特征在于，所述第二衬底是硅片，或者所述第二衬底的面向所述滤波器晶圆的至少一个表层由硅形成。

声表面波滤波器及其制造方法

技术领域

[0001] 本申请涉及半导体器件领域,特别涉及声表面波(surface acoustic wave,SAW)滤波器晶圆级封装结构和SAW晶片级封装方法。

背景技术

[0002] 声表面波(SAW)器件,例如声表面波谐振器和声表面波滤波器,广泛应用于射频(radio frequency,RF)滤波器等领域。典型的SAW滤波器包括形成于压电基底的多个叉指换能器(interdigital transducers, IDTs)。多个IDTs串联或并联地连接。

[0003] 随着声表面波滤波器在现代射频通信系统中的应用越来越多,对声表面波滤波器提出小尺寸、低成本的需求。

发明内容

[0004] 根据本发明的一个方面,本公开实施例提供了一种声表面波(SAW)滤波器。SAW滤波器包括滤波器晶圆,滤波器晶圆包括:第一衬底;以及设置于第一衬底的叉指换能器(IDT),IDT包括第一输入输出端、第二输入输出端以及叉指部。SAW滤波器还包括:设置于滤波器晶圆的介质层,介质层覆盖IDT的第一输入输出端以及第二输入输出端,并暴露叉指部;设置于介质层的钝化层;设置于钝化层的键合层(bonding layer);第二衬底,其经由键合层键合至滤波器晶圆;以及由第二衬底和键合层合围空腔。

[0005] 根据本公开的另一方面,本公开实施例提供了一种SAW滤波器。SAW滤波器包括滤波器晶圆,滤波器晶圆包括:第一衬底;叉指换能器(IDT),其设置于第一衬底,IDT包括第一输入输出端、第二输入输出端以及叉指部;温度补偿层,其设置于第一衬底,覆盖IDT;以及设置于温度补偿层的钝化层。SAW滤波器还包括:介质层,其设置于滤波器晶圆,并暴露钝化层的一部分,钝化层设置于IDT的叉指部上方;键合层,其设置于介质层;第二衬底,其经由键合层键合至滤波器晶圆;以及由第二衬底和键合层合围的空腔。

[0006] 根据本发明的一个方面,本公开实施例提供了一种声表面波(SAW)滤波器的制造方法。该方法包括:获取滤波器晶圆,其包括:形成第一衬底;以及形成叉指换能器(IDT)于第一衬底,IDT包括第一输入输出端、第二输入输出端以及叉指部。该方法还包括:形成介质层于滤波器晶圆,介质层覆盖IDT的第一输入输出端和第二输入输出端,并暴露叉指部;形成钝化层于介质层;形成键合层于钝化层;以及经由键合层键合第二衬底至滤波器晶圆。空腔由第二衬底和键合层所包围。

[0007] 根据本发明的一个方面,提供了一种声表面波(SAW)滤波器的制造方法。该方法包括:形成滤波器晶圆,其包括:获取第一衬底;形成叉指换能器(IDT)于第一衬底,IDT包括第一输入输出端、第二输入输出端以及叉指部;形成温度补偿层于第一衬底,覆盖IDT;以及形成钝化层于温度补偿层。该方法还包括形成介质层于滤波器晶圆,介质层暴露位于IDT的叉指部上方的钝化层的一部分;形成键合层于介质层;以及经由键合层键合第二衬底至滤波器晶圆。空腔由第二衬底和键合层所包围。

附图说明

[0008] 结合在本申请中并构成其一部分的附图示出了所公开的实施例,并且与以下描述一起用于解释所公开的实施例。

[0009] 图1A是本公开实施例的SAW滤波器的横截面图;

[0010] 图1B是本公开实施例的图1A中的选定部分的SAW滤波器的俯视图;

[0011] 图1C是本公开实施例的叉指换能器(IDT)的俯视图;

[0012] 图2是本公开实施例的图1A中的SAW滤波器的制造过程流程图;

[0013] 图3A-3M是本发明实施例的在图2的过程中所形成的结构的横截面图。

[0014] 图4A是本公开实施例的SAW滤波器的横截面图;

[0015] 图4B是本公开实施例的图4A中的选定部分的SAW滤波器的俯视图;

[0016] 图5是本公开实施例的图4A中的SAW滤波器的制造过程流程图;

[0017] 图6A-6L是本发明实施例的在图5的过程中所形成的结构的横截面图。

具体实施方式

[0018] 下面的文本结合附图中所示的特定实施例提供对本公开的详细描述。然而,这些实施例并不限制范围。本公开的保护范围覆盖了本领域普通技术人员在这些实施例的基础上对结构、方法或功能所做的改变。

[0019] 为了便于展示本公开中的附图,某些结构或部分的尺寸可以相对于其他结构或部分放大。因此,本公开中的附图仅用于说明本公开的发明主题的基本结构。除非另有表示,不同附图中的相同数字表示相同或相似的部件。

[0020] 此外,文本中指示相对空间位置的术语,例如“顶”、“底”、“上”、“下”、“之上”、“之下”等,用于说明在描述图中描绘的单元或特征与其中的另一单元或特征之间的关系。指示相对空间位置的术语还可以指的是,在器件正在使用或运行时,除了附图中所示的位置之外的位置。例如,如果在图中显示的器件被翻转,被描述为位于另一个单元或特征“上方”或“下方”的单元将位于另一个单元或特征上方。因此,说明性术语“下方”可以包括上面和下面的位置。器件可以以其他方式定向(例如,旋转90度或面向另一个方向),并且在文本中出现的与空间相关的描述性术语应该相应地解释。当一个部件或层被称为于另一个部件或层“上方”或“连接至”另一个部件或层时,它可以直接在另一个部件或层之上或直接连接到另一个部件或层,或者也可以有一个中间部件或层。

[0021] 一种传统的声表面波滤波器晶圆级封装结构采用双层有机干膜形成滤波器空腔。具体地说,双层有机干膜的第一有机层被图案化以形成空腔壁,第二有机层附于在第一有机层的顶部以形成该空腔的顶壁。采用双层有机干膜形成滤波器空腔的方案,具有以下缺点。首先,将空腔尺寸需要被控制到相对较小的尺寸,否则随后的衬底级封装工艺可能会导致覆盖滤波器空腔的有机干膜塌陷。为了将空腔尺寸控制在较小的范围内,在声表面波滤波器的谐振器之间设置了一个有机壁,尤其是当根据一定的设计要求谐振器的表面积需要较大时。由于将有机壁置于谐振器之间,因此SAW滤波器的谐振器间距较大,进而SAW滤波器芯片尺寸较大,生产成本较高。另外,双层有机干膜的价格相对较高,导致芯片成本较高。

[0022] 上述问题可以通过键合硅盖板来覆盖滤波腔来克服。传统的硅盖键合工艺(如硅盖-SiO₂键合、硅盖-有机膜键合、硅帽/金属层-金属层键合)需要达到200°C以上的高温的

加热过程才能完成。由于硅盖和声表面波滤波器衬底(通常由钽酸锂或铌酸锂制成)的热膨胀系数相差很大,在加热过程中钽酸锂和铌酸锂衬底会破裂,导致通过硅盖键合实现声表面波滤波器的晶圆级封装存在技术困难。

[0023] 本公开实施例提供了一种声表面波滤波器晶圆级封装结构及其制造方法,其采用介质层形成空腔的侧壁,并采用低温Si-Si键合以实现晶圆级封装。在制造过程中无需加热。从而,可以避免钽酸锂和铌酸锂衬底的破裂。

[0024] 图1A是本公开实施例的SAW滤波器1000的横截面图。图1B是本公开实施例的图1A中的选定部分的SAW滤波器1000的俯视图。图1A示出了沿图1B中的A-A'线的横截面图。图1A和1B中的SAW滤波器1000可称为“普通SAW”。

[0025] 如图1A和1B所示,SAW滤波器1000包括滤波器晶圆100,滤波器晶圆100包括第一衬底140、设置于第一衬底140的叉指换能器(IDT)130,其包括第一输入输出端131、第二输入输出端132和叉指部133,设置于IDT 130的第一输入输出端131上方的第一pad(焊接垫)金属层311、以及设置于IDT 130的第二输入输出端132上方的第二pad金属层312。SAW滤波器1000还包括设置于滤波器晶圆100的介质层240、设置于介质层240的钝化层230、设置于钝化层230的键合层220、经由键合层220键合至滤波器晶圆100的第二衬底250,以及由第二衬底250和键合层220合围的空腔500。介质层240覆盖IDT 130的第一输入输出端131和第二输入输出端132,并暴露叉指部133。图1C是本公开实施例的IDT 130的俯视图。

[0026] 如图1C所示,叉指部133设置于第一输入输出端131和第二输入输出端132之间。叉指部133包括:耦接至第一输入输出端131的第一组叉指电极1331,以及耦接至第二输入输出端132的第二组叉指电极1332。第二组叉指电极1332与第一组叉指电极1331交错,并平行于第一组叉指电极1331。

[0027] 在一些实施例中,介质层240覆盖除IDT 130的叉指部133之外的所有滤波器晶圆100。在另一些实施例中,介质层240覆盖除IDT 130的叉指部133之外的部分滤波器晶圆100。介质层240可以由氧化硅、氮化硅或这些材料的组合叠层形成。

[0028] 钝化层230覆盖介质层240的顶面和表层侧表面,以及IDT 130的叉指部133中的叉指电极1331和1332的顶面和侧面。钝化层230可以由氧化硅、氮化硅、氮化铝或这些材料的组合叠层形成。钝化层230的厚度范围从大约2nm到大约50nm。

[0029] 键合层220设置于钝化层230的顶面和侧面。键合层220可以是由硅形成的Si薄层,并且可以具有从大约3nm到大约50nm的厚度范围。

[0030] 第一衬底140可以由压电材料形成,例如钽酸锂或铌酸锂。

[0031] 第二衬底250的面向滤波器晶圆100的至少一个表层可以由硅形成。在一些实施例中,整个第二衬底250可以是硅片。

[0032] 第一过硅通孔(through silicon via,TSV)441和第二TSV 442形成于第二衬底250、键合层220、钝化层230和介质层240。第一TSV 441暴露第一pad金属层311,第二TSV 442暴露第二pad金属层312。

[0033] 第一籽晶层341覆盖第一TSV 441的侧面和底部以及围绕第一TSV441的第二衬底250的顶面的第一部。第二籽晶层342覆盖第二TSV 442的侧面和底部以及围绕第二TSV441的第二衬底250的顶面的第二部。第一籽晶层(seed layer)341和第二籽晶层342可以由钛(Ti)和铜(Cu)的叠合或铬(Cr)和铜(Cu)的叠合而形成。

[0034] 第一金属填充层351设置于第一籽晶层341并填充于第一TSV441。第二金属填充层352设置于第二籽晶层342并填充于第二TSV442。第一金属填充层351和第二金属填充层352可以由铜(Cu)形成。

[0035] 第一镍(Ni)层361设置于第一金属填充层351。第二镍层362设置于第二金属填充层352。第一镍层361和第二镍层362可以具有大约 $3\mu\text{m}$ 的厚度。

[0036] 第一金(Au)层371设置于第一镍层361。第二金层372设置于第二镍层362。第一金层371和第二金层372可以具有从大约 $0.05\mu\text{m}$ 到大约 $0.30\mu\text{m}$ 的厚度范围。

[0037] 第一焊锡球381设置于第一TSV 441上方,并经由第一pad金属层311、第一金属填充层351、第一镍层361和第一金层371电连接至IDT 130的第一输入输出端131。第二焊锡球382设置于第二TSV 442上方,并经由第二pad金属层312、第二金属填充层352、第二镍层362和第二金层372电连接至IDT 130的第二输入输出端132。

[0038] 图2是本公开实施例的图4A中的SAW滤波器1000的制造过程流程图。图3A-3M是本发明实施例的在图2的过程中所形成的结构的横截面图。如图3A所示,在步骤S0中,形成滤波器晶圆100。

[0039] 具体地,获得第一衬底140。第一衬底140可以由压电材料形成,例如钽酸锂或铌酸锂。然后形成IDT 130于第一衬底140。IDT 130包括:第一输入输出端131、第二输入输出端132和叉指部133。接着,在IDT 130的第一输入输出端131上方形成第一pad金属层311,在IDT 130的第二输入输出端132上方形成第二pad金属层312。由此,形成滤波器晶圆100。

[0040] 如图3B所示,在步骤S1中,沉积介质层240于滤波器晶圆100,并通过化学机械抛光(chemical mechanical polishing, CMP)使介质层240平坦化。介质层240完全覆盖IDT 130的第一输入输出端131、第二输入输出端132和叉指部133、第一pad金属层311以及第二pad金属层312。介质层240可以由氧化硅、氮化硅或其他绝缘材料,或者这些材料的组合叠层形成。

[0041] 如图3C所示,在步骤S2中,蚀刻介质层240以暴露IDT 130的叉指部133。

[0042] 如图3D所示,在步骤S3中,沉积钝化层230于介质层240。从而,钝化层230覆盖介质层240的顶面和表层侧表面,以及IDT 130的叉指部133中的叉指电极1331和1332的顶面和侧面。钝化层230的厚度范围从大约2nm到大约50nm。钝化层230由非导电材料形成,例如氧化硅、氮化硅、氮化铝、非晶硅或以上材料中的两种及以上材料的组合。

[0043] 如图3E所示,在步骤S4中,获得第二衬底250。在一些实施例中,第二衬底250可以是高阻硅片。在另一些实施例中,面向滤波器晶圆100的第二衬底250的至少表层由高阻硅材料形成。

[0044] 如图3F所示,在步骤S5中,在真空环境中溅射靶材以沉积键合层220于钝化层230。溅射工艺可以包括物理气相沉积(physical vapor deposition, PVD)或电子束照射等工艺。在一些实施例中,第二衬底250可用作溅射靶材。在另一些实施例中,另一硅片可用作溅射靶材。键合层220沉积于钝化层230的顶面和侧面。键合层220可以是由无定型硅(amorphous-Si)形成的,并且可以具有从大约3nm到大约50nm的厚度范围。

[0045] 如图3G所示,在步骤S6中,在沉积键合层220之后,并且不将键合层220暴露于空气,在真空环境中通过键合层220将第二衬底250键合至滤波器晶圆100。在本实施例中,键合工艺是无需热退火的低温工艺。本实施例的低温键合工艺可以避免,由于第一衬底140

(由钽酸锂或铌酸锂形成) 和第二衬底250(由硅形成) 的热膨胀系数之间的大差异所造成的, 在热退火工艺期间第一衬底140的破裂。作为键合工艺的结果, 形成空腔500。

[0046] 如图3H所示, 在步骤S7中, 减薄第二衬底250至所需厚度。在一些实施例中, 可以省略步骤S7。

[0047] 如图3I所示, 在步骤S8中, 通过蚀刻第二衬底250、键合层220、钝化层230和介质层240形成第一TSV 441和第二TSV 442。第一TSV 441暴露第一pad金属层311, 第二TSV 442暴露第二pad金属层312。

[0048] 如图3J所示, 在步骤S9中, 沉积籽晶层340于图3I的结构。籽晶层340覆盖第一TSV 441和第二TSV 442的底部和侧壁, 以及第二衬底250的顶面。籽晶层340可以由钛(Ti) 和铜(Cu) 的叠合或铬(Cr) 和铜(Cu) 的叠合而形成。

[0049] 如图3K所示, 在步骤S10中, 通过电镀形成第一金属填充层351和第二金属填充层352。第一金属填充层351和第二金属填充层352分别填充在第一TSV 441和第二TSV 442中, 并分别覆盖处于第一TSV 441和第二TSV 442边缘的籽晶层340。第一金属填充层351和第二金属填充层352可以由铜形成。接着, 通过电镀或化学镀分别形成第一镍层361和第二镍层362于第一金属填充层351和第二金属填充层352。第一镍层361和第二镍层362可以具有大约 $3\mu\text{m}$ 的厚度。接着, 通过电镀或化学镀分别形成第一金层371和第二金层372于第一镍层371和第二镍层372。第一金层371和第二金层372可以具有大约 $0.05\mu\text{m}$ 的厚度。

[0050] 如图3L所示, 在步骤S11中, 除去未被第一镍层371和第二镍层372以及第一金层371和第二金层372覆盖的籽晶层340的暴露部分。从而, 形成第一籽晶层341和第二籽晶层342。第一籽晶层341覆盖第一TSV 441的侧面和底部以及围绕第一TSV 441的第二衬底250的顶面的第一部。第二籽晶层342覆盖第二TSV 442的侧面和底部以及围绕第二TSV441的第二衬底250的顶面的第二部。

[0051] 如图3M所示, 在步骤S12中, 印刷焊膏于第一金层371和第二金层372, 并对印刷的焊膏执行热回流处理, 以形成第一焊锡球381于第一金层371和形成第二焊锡球382于第二金层372。这样, 图1A所示的SAW滤波器1000得以制造。

[0052] 图4A是本公开实施例的SAW滤波器2000的横截面图。图4B是本公开实施例的图1A中的选定部分的SAW滤波器2000的俯视图。图4A示出了沿图4B中的B-B' 线的横截面。图4A和4B中的SAW滤波器2000可称为“温度补偿(temperature compensated, TC) SAW”。

[0053] 如图4A和4B所示, SAW滤波器2000包括: 滤波器晶圆200, 滤波器晶圆200包括第一衬底140、设置于第一衬底140的叉指换能器(IDT) 130, 其包括第一输入输出端131、第二输入输出端132和叉指部133, 设置于IDT 130的第一输入输出端131上方的第一pad金属层311、设置于IDT 130的第二输入输出端132上方的第二pad金属层312、设置于第一衬底140并覆盖IDT 130的温度补偿层260、以及设置于温度补偿层260的钝化层270。除了滤波器晶圆200, SAW滤波器2000还包括: 设置于滤波器晶圆200的介质层240, 其暴露钝化层230于IDT 130的叉指部133上方的一部分、设置于介质层240的键合层220、经由键合层220键合至滤波器晶圆200的第二衬底250, 以及由第二衬底250和键合层220合围的空腔500。

[0054] 温度补偿层260覆盖IDT 130和第一pad金属层311和第二pad金属层312的下部的侧壁, 并且暴露第一pad金属层311和第二pad金属层312的上部的顶面和侧壁。温度补偿层260可以由氧化硅形成。

[0055] 钝化层270覆盖温度补偿层260以及第一pad金属层311和第二pad金属层312的上部的暴露的顶面和侧壁。钝化层270可以由氮化硅、氮化铝、无定型硅或这些材料的组合叠层形成。

[0056] 在一些实施例中,介质层240覆盖除IDT 130的叉指部133上方的钝化层270部分之外的所有钝化层270。在另一些实施例中,介质层240覆盖除IDT 130的叉指部133上方的钝化层270部分之外的部分的钝化层270。介质层240可以由氧化硅、氮化硅或这些材料的组合叠层形成。

[0057] 键合层220设置于介质层240的顶面和侧面。键合层220可以是由硅形成的Si薄层,并且可以具有从大约3nm到大约50nm的厚度范围。

[0058] 第一衬底140可以由压电材料形成,例如钽酸锂或铌酸锂。

[0059] 第二衬底250的面向滤波器晶圆200的至少一个表层可以由硅形成。在一些实施例中,整个第二衬底250可以是硅片。

[0060] 第一过硅通孔(TSV) 441和第二TSV 442形成于第二衬底250、键合层220、介质层240和钝化层270。第一TSV 441暴露第一pad金属层311,第二TSV 442暴露第二pad金属层312。

[0061] 第一籽晶层341覆盖第一TSV 441的侧面和底部以及围绕第一TSV 441的第二衬底250的顶面的第一部。第二籽晶层342覆盖第二TSV 442的侧面和底部以及围绕第二TSV 441的第二衬底250的顶面的第二部。第一籽晶层341和第二籽晶层342可以由钛(Ti)和铜(Cu)的叠合或铬(Cr)和铜(Cu)的叠合而形成。

[0062] 第一金属填充层351设置于第一籽晶层341并填充于第一TSV 441。第二金属填充层352设置于第二籽晶层342并填充于第二TSV 442。第一金属填充层351和第二金属填充层352可以由铜(Cu)形成。

[0063] 第一镍(Ni)层361设置于第一金属填充层351。第二镍层362设置于第二金属填充层352。第一镍层361和第二镍层362可以具有大约 $3\mu\text{m}$ 的厚度。

[0064] 第一金(Au)层371设置于第一镍层361。第二金层372设置于第二镍层362。第一金层371和第二金层372可以具有从大约 $0.05\mu\text{m}$ 到大约 $0.30\mu\text{m}$ 的厚度范围。

[0065] 第一焊锡球381设置于第一TSV 441上方,并经由第一pad金属层311、第一金属填充层351、第一镍层361和第一金层371电连接至IDT 130的第一输入输出端131。第二焊锡球382设置于第二TSV 442上方,并经由第二pad金属层312、第二金属填充层352、第二镍层362和第二金层372电连接至IDT 130的第二输入输出端132。

[0066] 图5是本公开实施例的图4A中的SAW滤波器2000的制造过程流程图。图6A-6L是本发明实施例的在图5的过程中所形成的结构的横截面图。

[0067] 如图6A所示,在步骤S0中,形成滤波器晶圆200。具体地,获得第一衬底140。第一衬底140可以由压电材料形成,例如钽酸锂或铌酸锂。然后形成IDT 130于第一衬底140。IDT 130包括:第一输入输出端131、第二输入输出端132和叉指部133。接着,在IDT 130的第一输入输出端131上方形成第一pad金属层311,在IDT 130的第二输入输出端132上方形成第二pad金属层312。温度补偿层260形成于IDT 130上,覆盖IDT 130和第一焊盘金属层311和第二焊盘金属层312的下部的侧壁,并且暴露第一焊盘金属层311和第二焊盘金属层312的上部的顶面和侧壁。温度补偿层260可以由氧化硅形成。钝化层270形成于温度补偿层260,覆

盖温度补偿层260以及第一pad金属层311和第二pad金属层312的上部的暴露的顶面和侧壁。钝化层270可以由氧化硅、氮化硅、无定型硅或这些材料的组合叠层形成。由此,形成滤波器晶圆200。

[0068] 如图6B所示,在步骤S1中,沉积介质层240于滤波器晶圆100,并通过化学机械抛光(chemical mechanical polishing,CMP)使介质层240平坦化。平坦化的介质层240完全覆盖钝化层270,包括钝化层270的顶面和侧面。介质层240可以由氧化硅、氮化硅或其他绝缘材料,或者这些材料的组合叠层形成。

[0069] 如图6C所示,在步骤S2中,蚀刻介质层240以暴露设置于IDT130的叉指部133上方的钝化层270的一部分。

[0070] 如图6D所示,在步骤S3中,获得第二衬底250。在一些实施例中,第二衬底250可以是高阻硅片。在另一些实施例中,面向滤波器晶圆100的第二衬底250的至少表层由高阻硅材料形成。

[0071] 如图6E所示,在步骤S4中,在真空环境中溅射靶材以于介质层240沉积键合层220。溅射工艺可以包括物理气相沉积(physical vapor deposition,PVD)或电子束照射等工艺。在一些实施例中,第二衬底250可用作溅射靶材。在另一些实施例中,另一硅片可用作溅射靶材。键合层220沉积于介质层240的顶面和侧面。键合层220可以是由无定型硅(amorphous-Si)形成的,并且可以具有从大约3nm到大约50nm的厚度范围。

[0072] 如图6F所示,在步骤S5中,在沉积键合层220之后,并且不将键合层220暴露于空气,在真空环境中通过键合层220将第二衬底250键合至滤波器晶圆200。在本实施例中,键合工艺是无需热退火的低温工艺。本实施例的低温键合工艺可以避免,由于第一衬底140(由钽酸锂或铌酸锂形成)和第二衬底250(由硅形成)的热膨胀系数之间的大差异所造成的,在热退火工艺期间第一衬底140的破裂。作为键合工艺的结果,形成空腔500。

[0073] 如图6G所示,在步骤S6中,减薄第二衬底250至所需厚度。在一些实施例中,可以省略步骤S6。

[0074] 如图6H所示,在步骤S7中,通过蚀刻第二衬底250、键合层220、介质层240和钝化层270形成第一TSV 441和第二TSV 442。第一TSV 441暴露第一pad金属层311,第二TSV 442暴露第二pad金属层312。

[0075] 如图6I所示,在步骤S8中,沉积籽晶层340于图6H的结构。籽晶层340覆盖第一TSV 441和第二TSV 442的底部和侧壁,以及第二衬底250的顶面。籽晶层340可以由钛(Ti)和铜(Cu)的叠合或铬(Cr)和铜(Cu)的叠合而形成。

[0076] 如图6J所示,在步骤S9中,通过电镀形成第一金属填充层351和第二金属填充层352。第一金属填充层351和第二金属填充层352分别填充于第一TSV 441和第二TSV 442,并分别覆盖处于第一TSV 441和第二TSV 442边缘的籽晶层340。第一金属填充层351和第二金属填充层352可以由铜形成。接着,通过电镀或化学镀分别形成第一镍层361和第二镍层362于第一金属填充层351和第二金属填充层352。第一镍层361和第二镍层362可以具有大约 $3\mu\text{m}$ 的厚度。接着,通过电镀或化学镀分别形成第一金层371和第二金层372于第一镍层371和第二镍层372。第一金层371和第二金层372可以具有大约 $0.05\mu\text{m}$ 的厚度。

[0077] 如图6K所示,在步骤S10中,除去未被第一镍层371和第二镍层372以及第一金层371和第二金层372覆盖的籽晶层340的暴露部分。从而,形成第一籽晶层341和第二籽晶层

342。第一籽晶层341覆盖第一TSV 441的侧面和底部以及围绕第一TSV 441的第二衬底250的顶面的第一部。第二籽晶层342覆盖第二TSV 442的侧面和底部以及围绕第二TSV441的第二衬底250的顶面的第二部。

[0078] 如图6L所示,在步骤S11中,印刷焊膏于第一金层371和第二金层372,并对印刷的焊膏执行热回流处理,以形成第一焊锡球381于第一金层371和形成第二焊锡球382于第二金层372。这样,图4A所示的SAW滤波器2000得以制造。

[0079] 本发明的其他实施例对于本领域的技术人员来说,从本公开的说明书和实践的考虑将是显而易见的。本说明书和实施例仅被认为是示例性的,本发明的真正范围和精神由权利要求书指定。

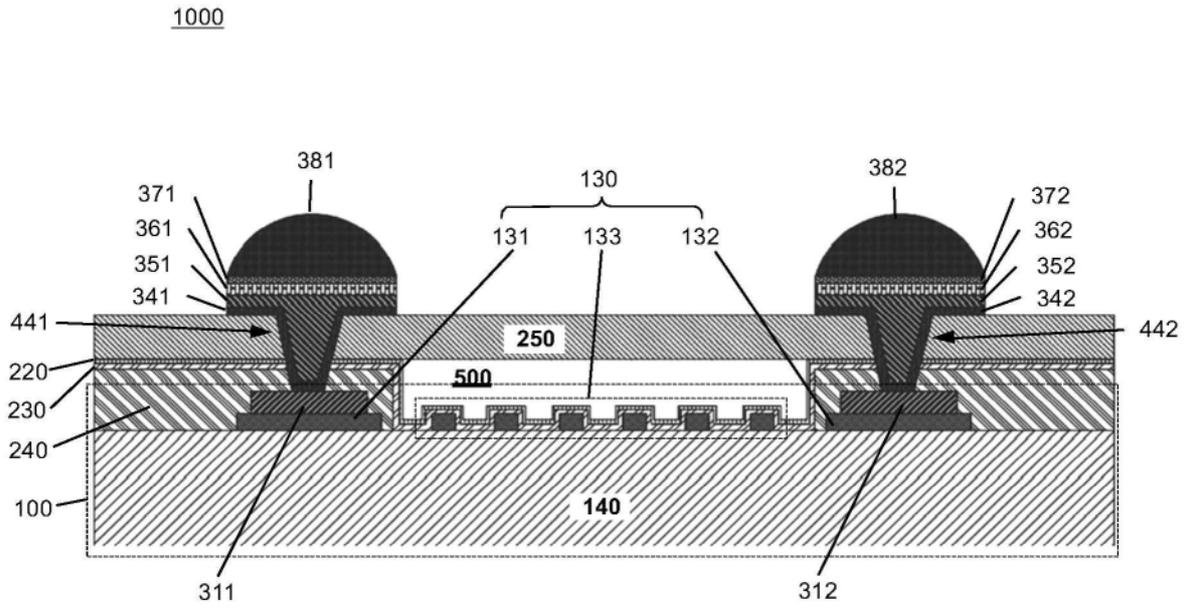


图1A

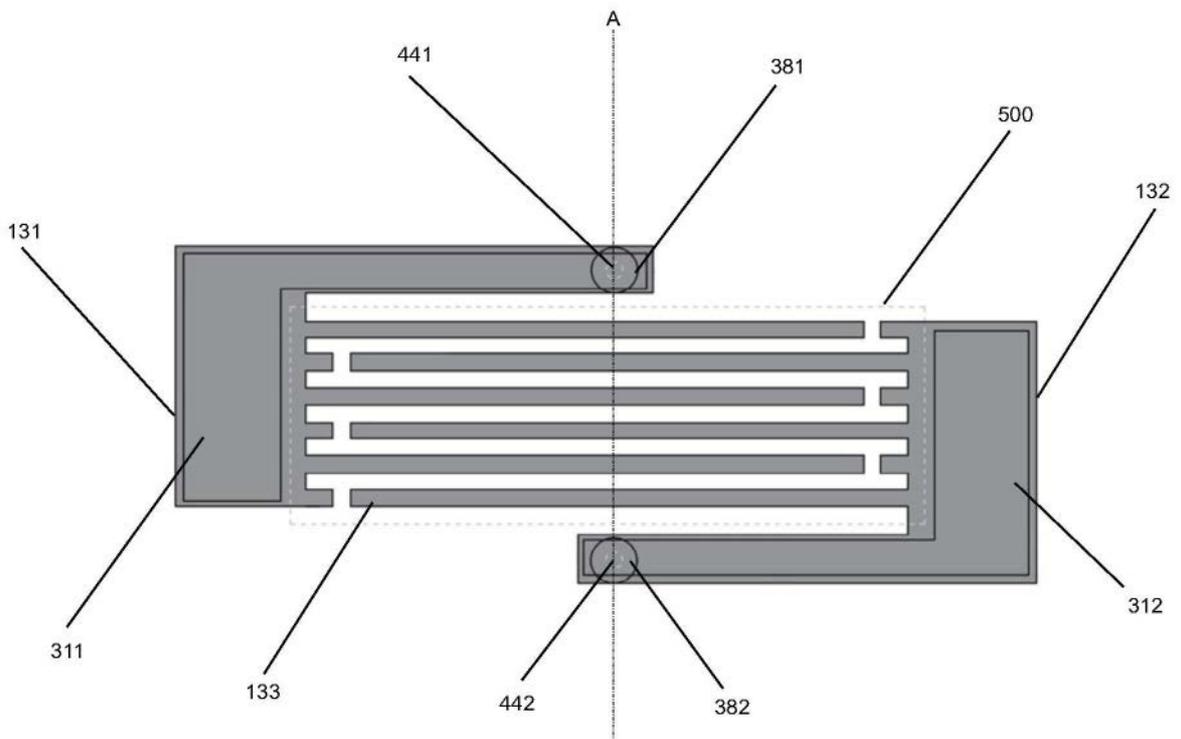


图1B

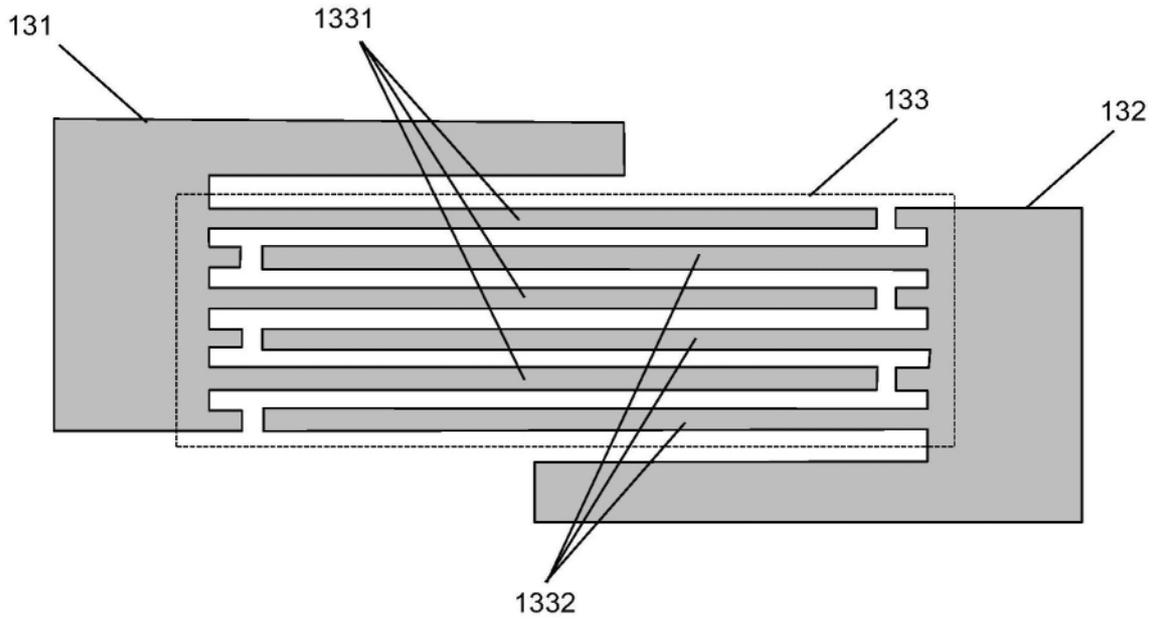


图1C

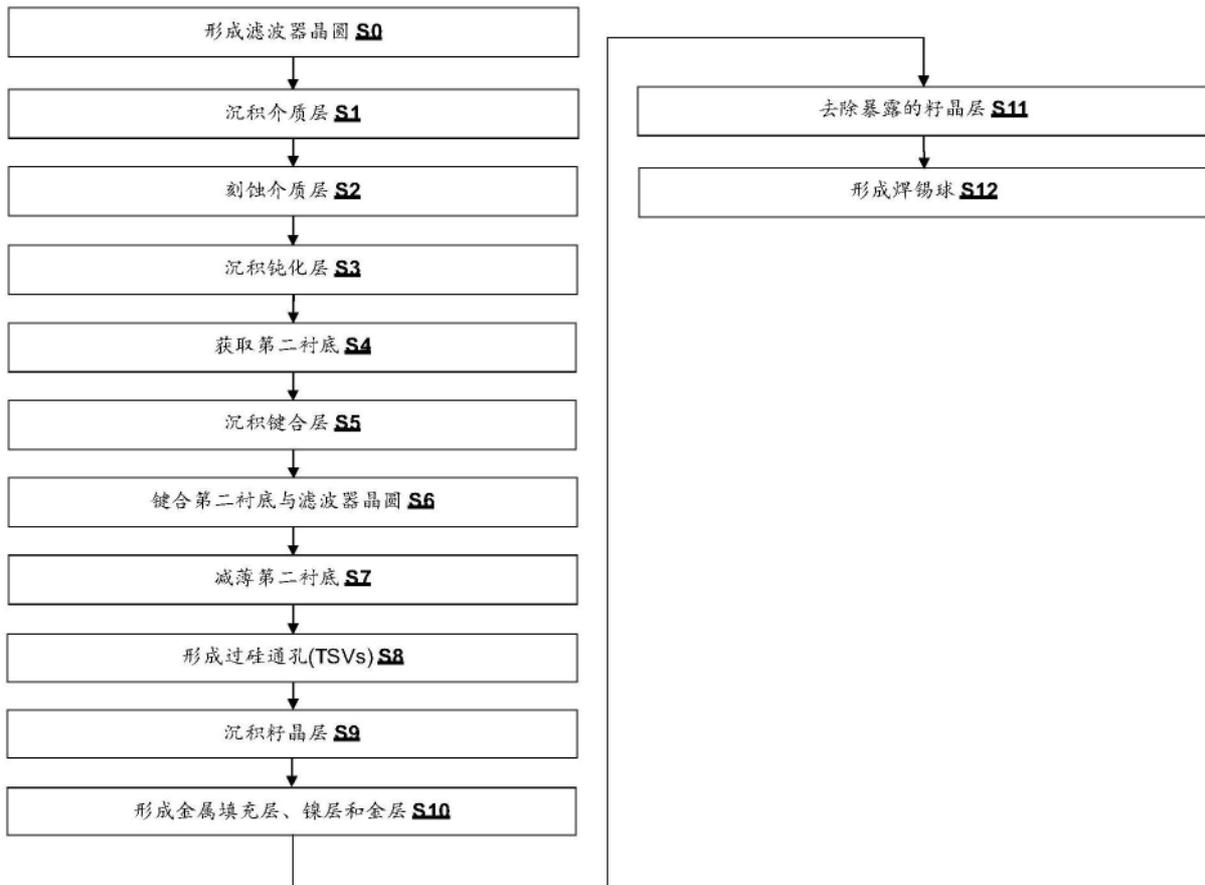


图2

S0

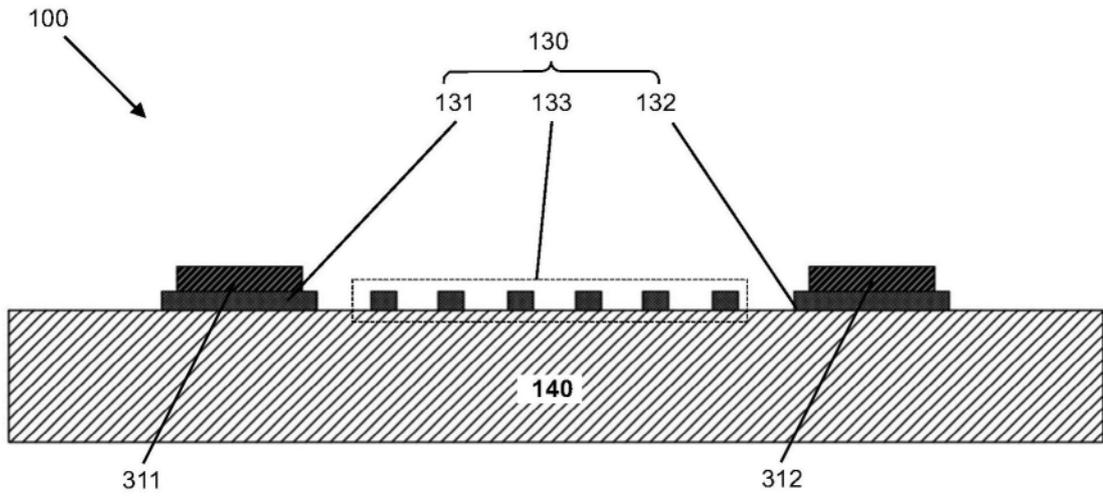


图3A

S1

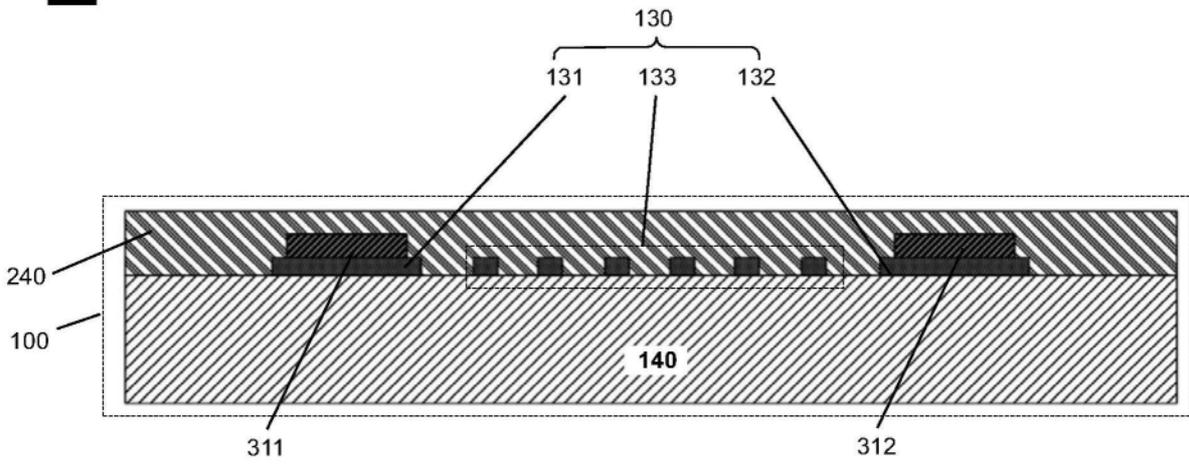


图3B

S2

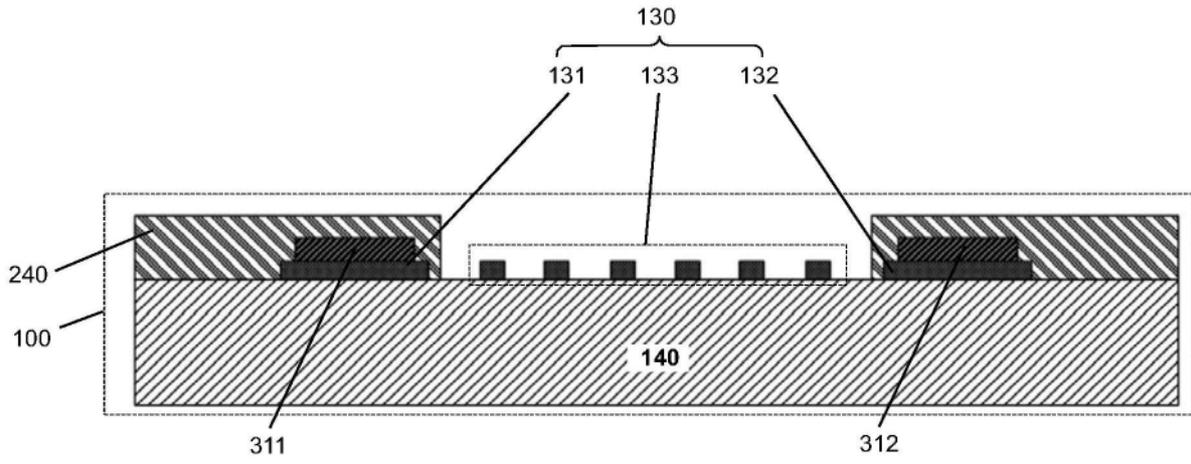


图3C

S3

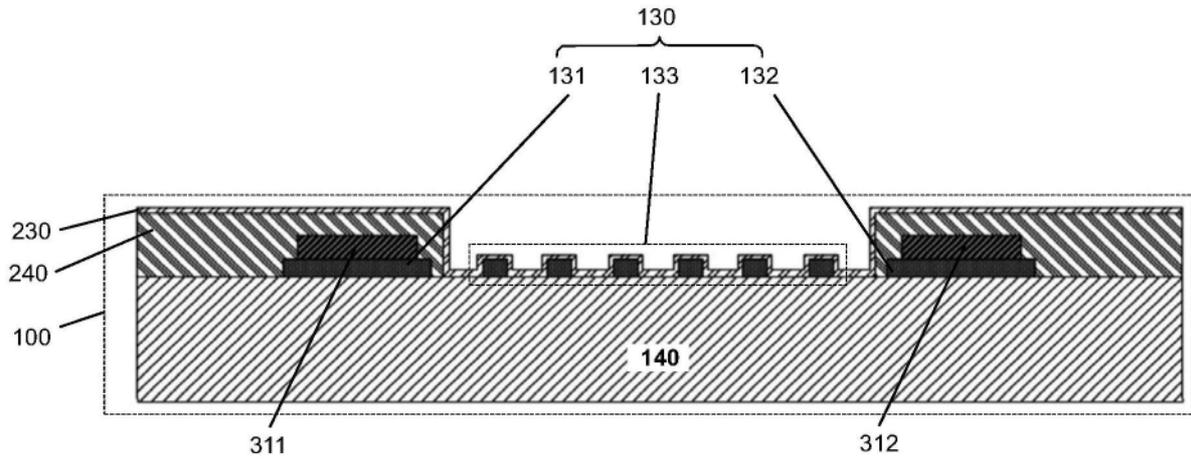


图3D

S4

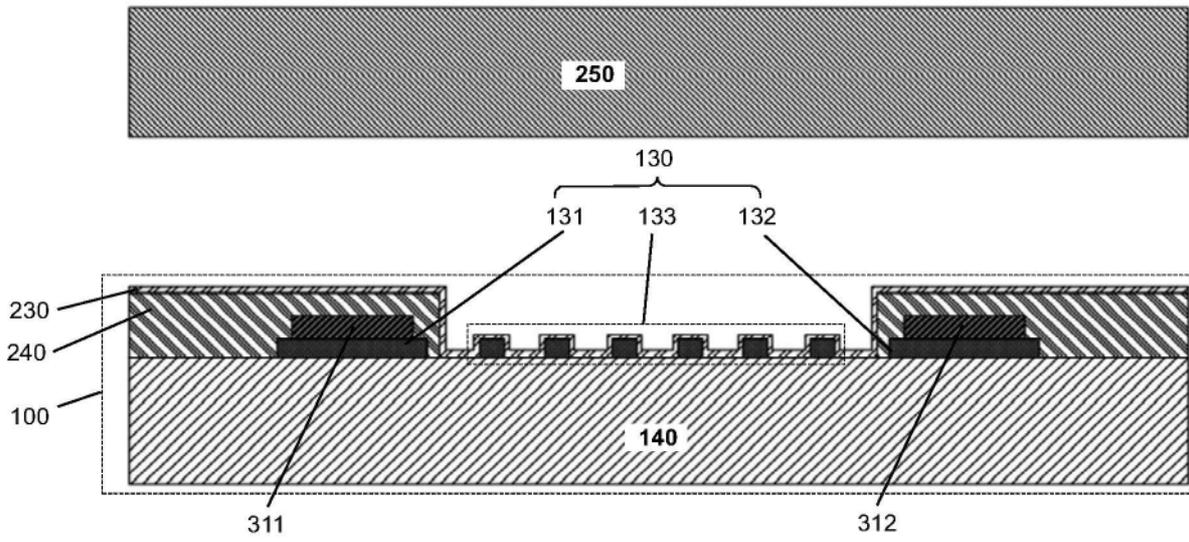


图3E

S5

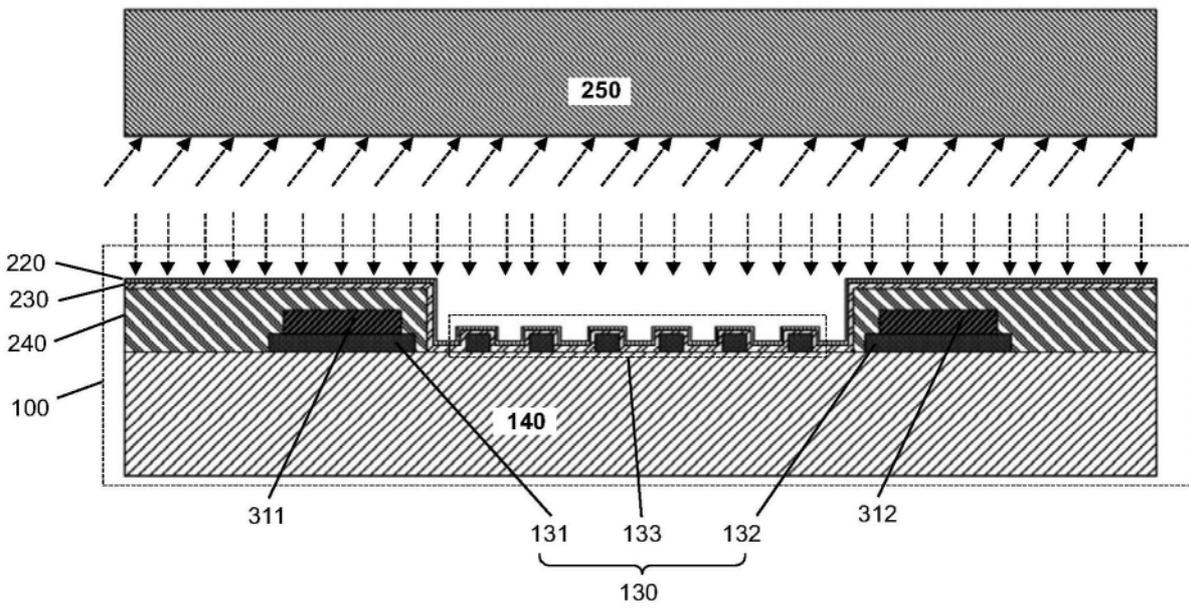


图3F

S6

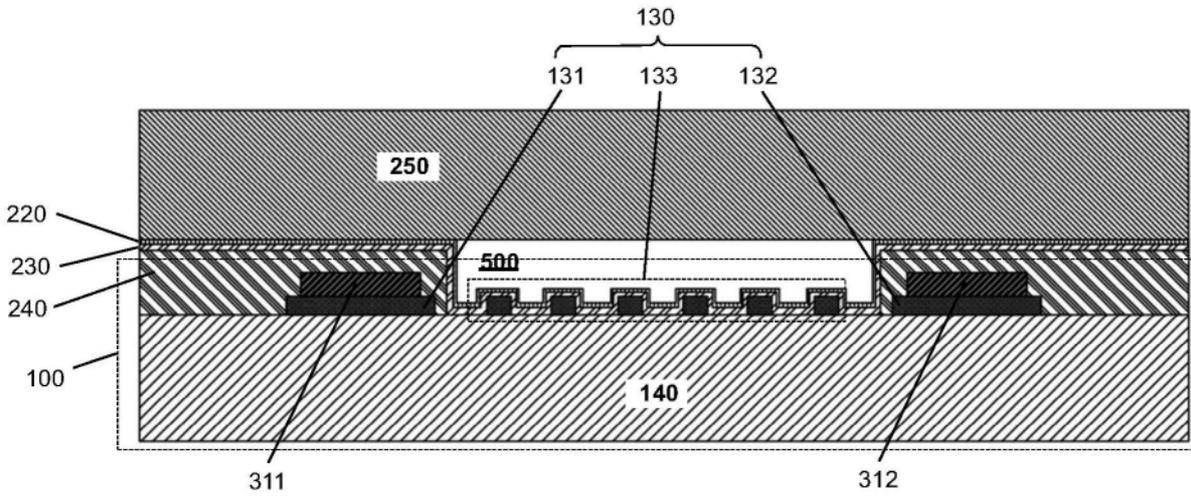


图3G

S7

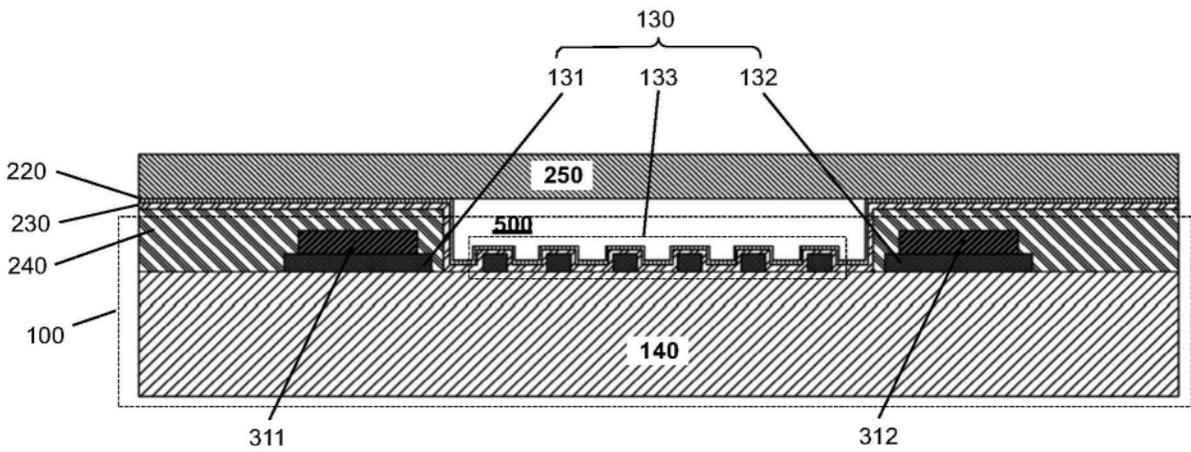


图3H

S8

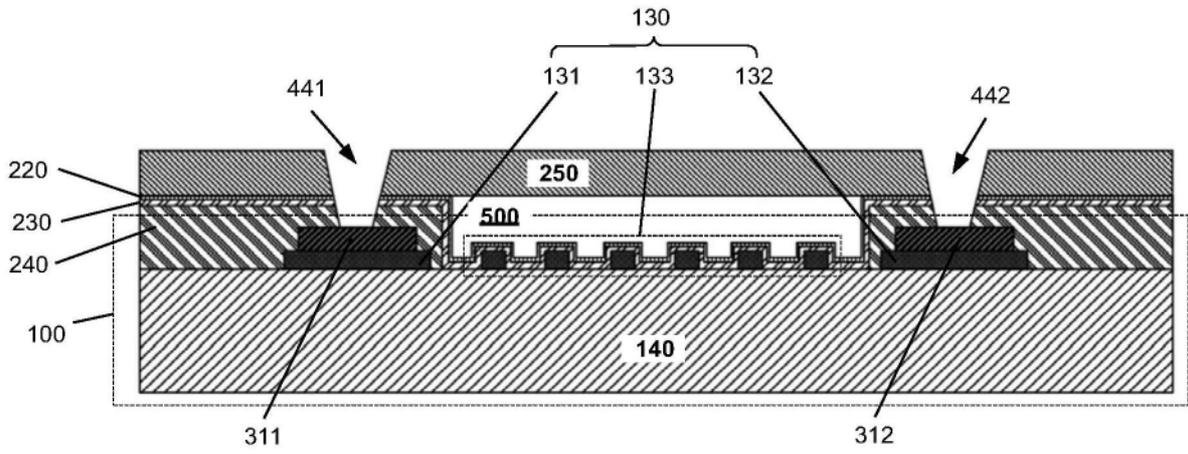


图3I

S9

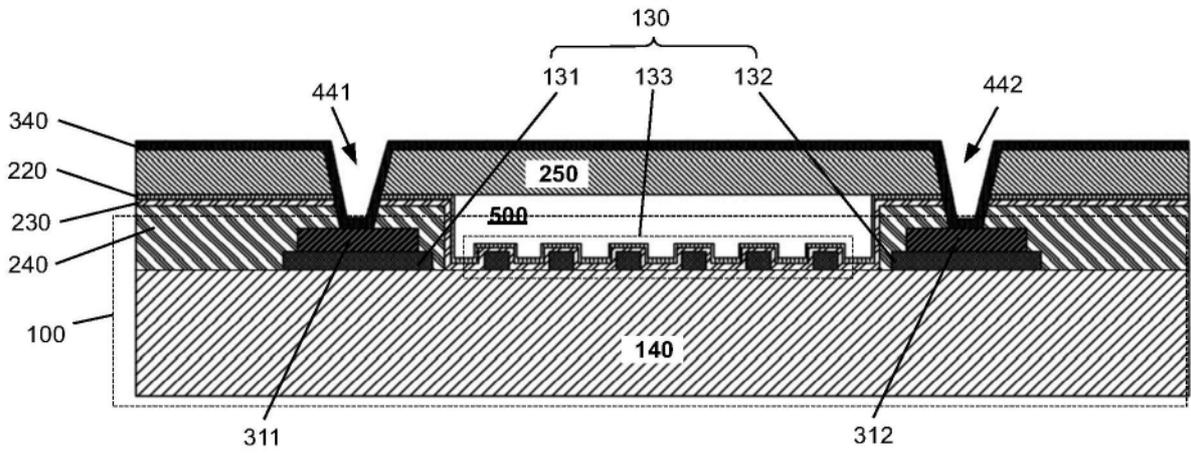


图3J

S10

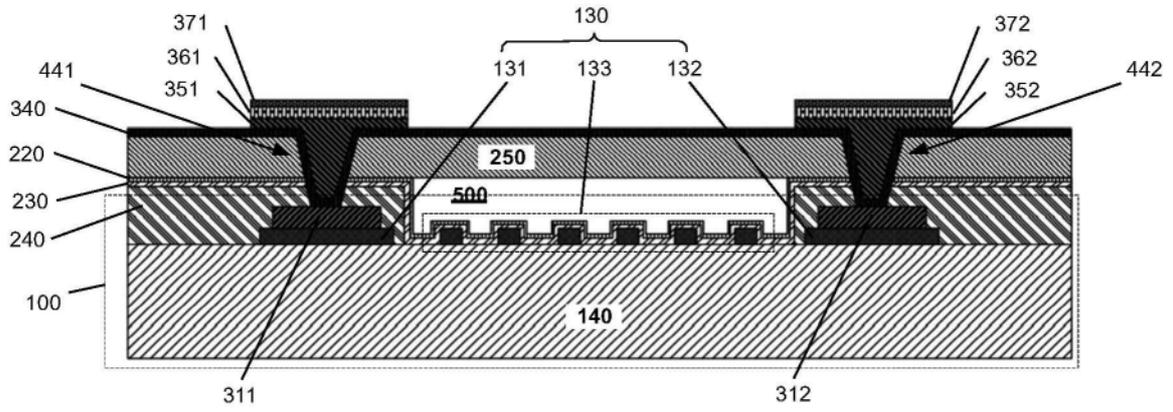


图3K

S11

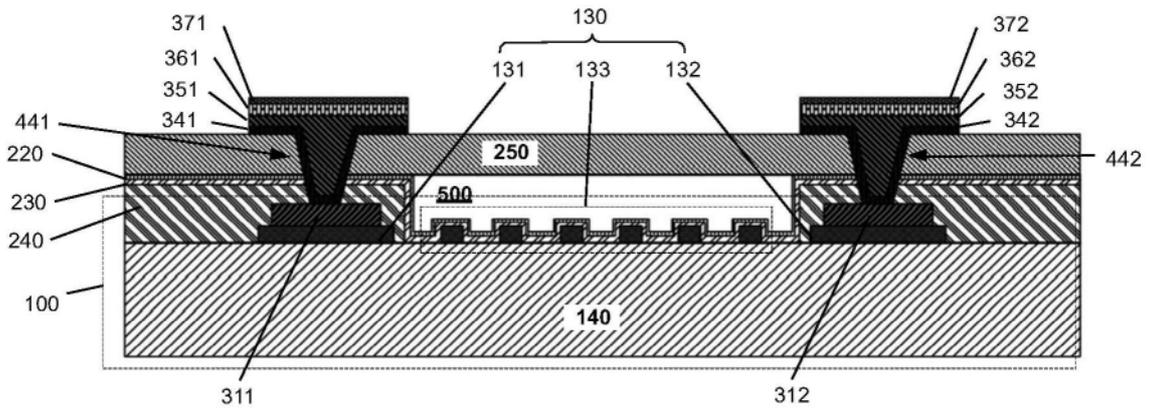


图3L

S12

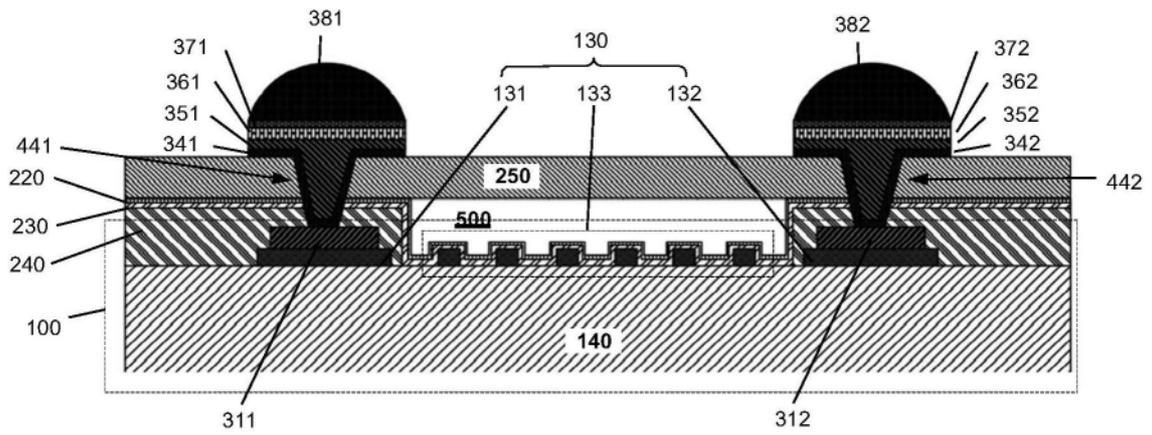


图3M

2000

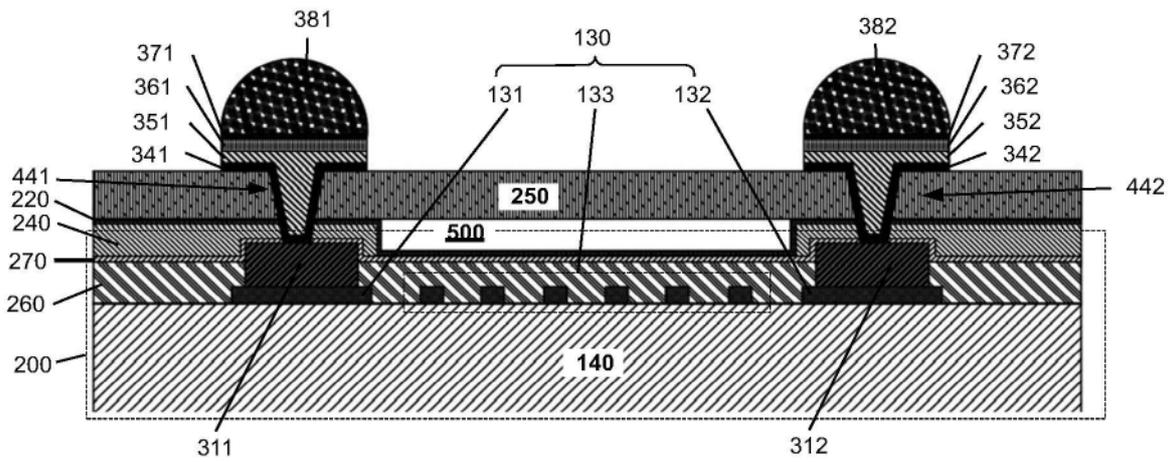


图4A

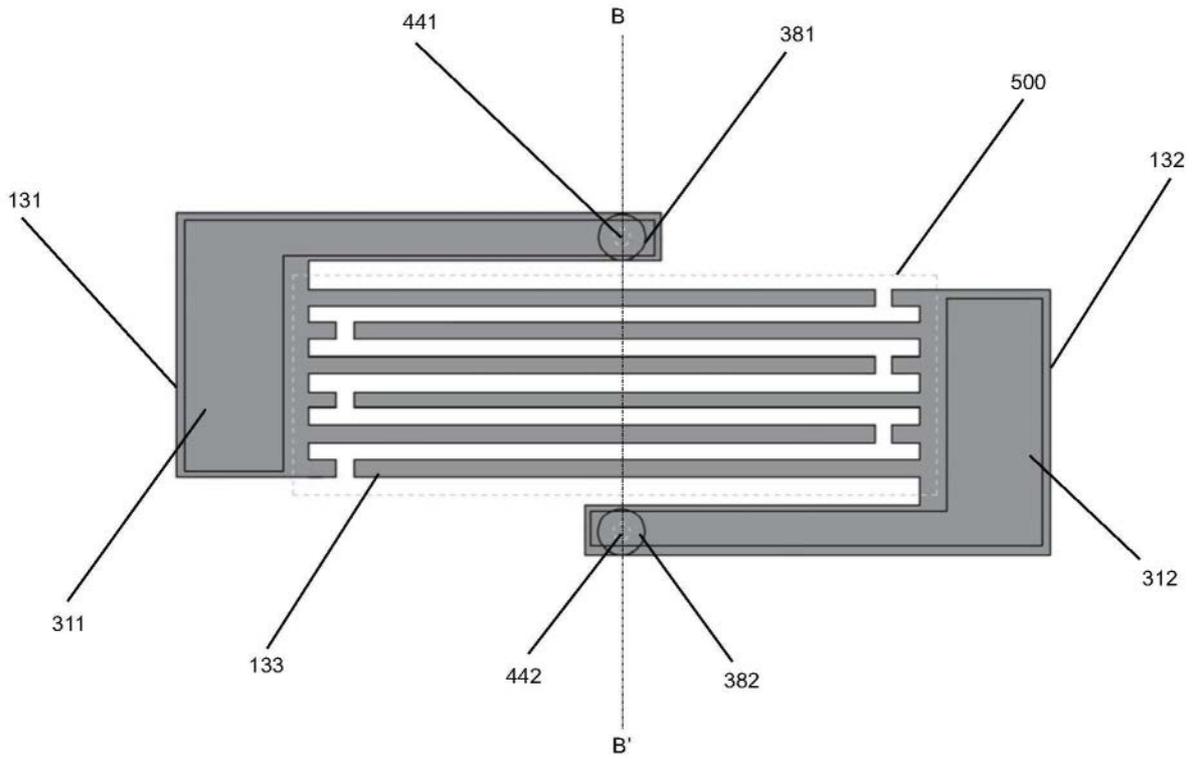


图4B

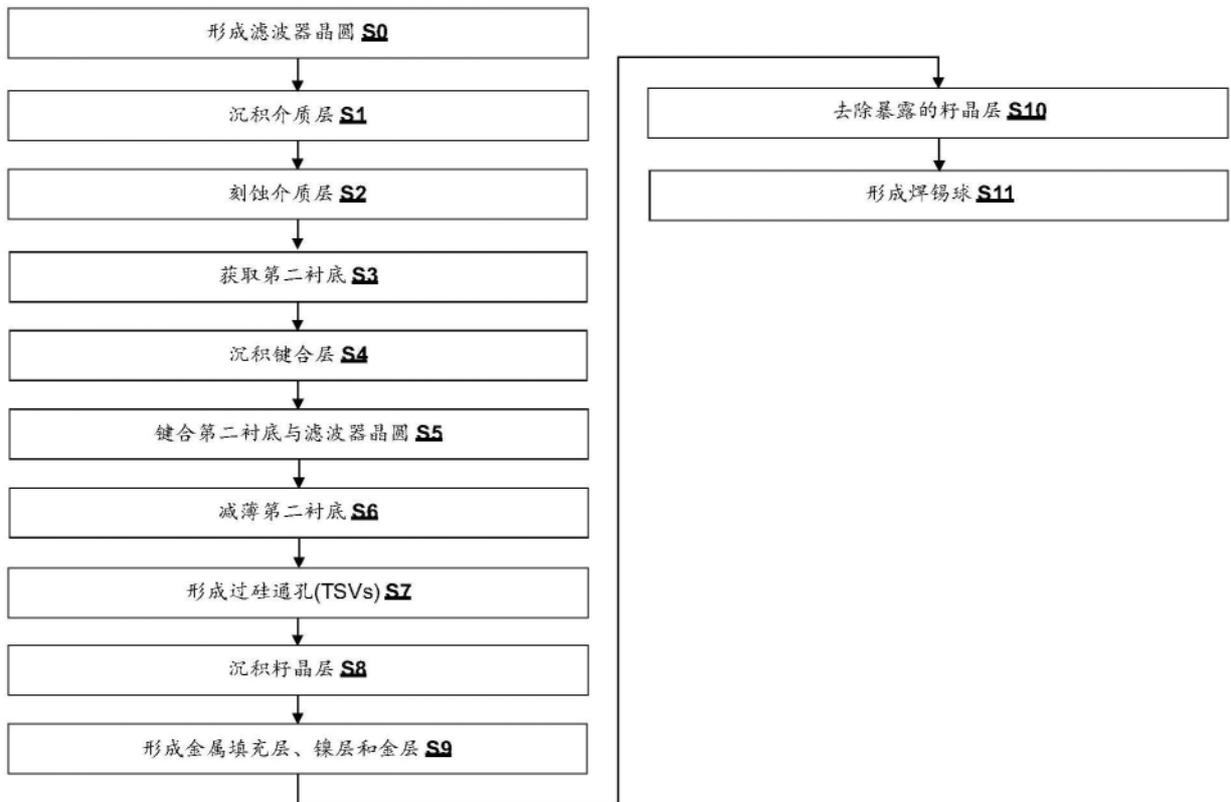


图5

S0

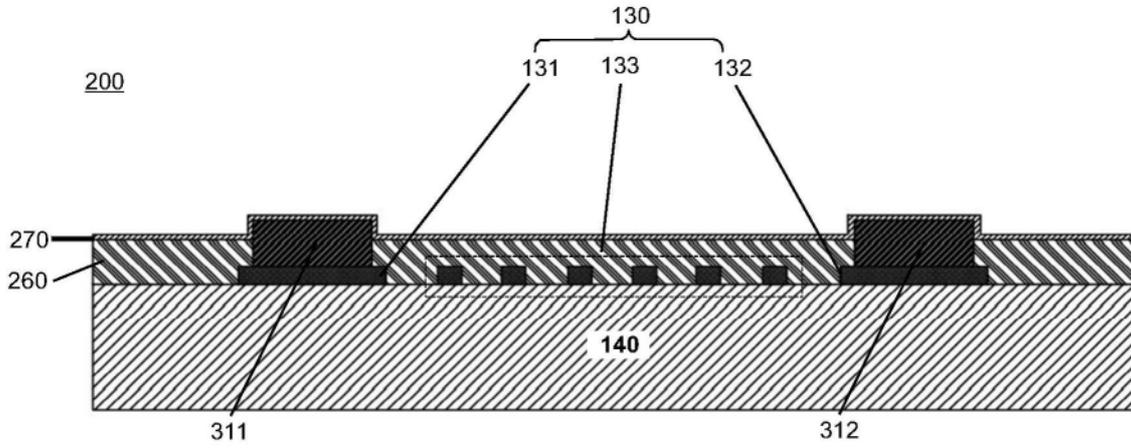


图6A

S1

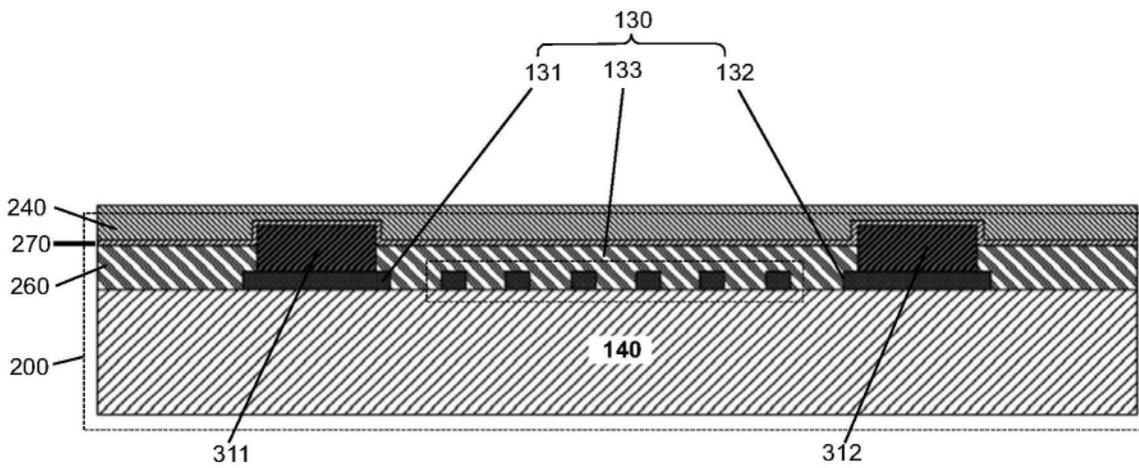


图6B

S2

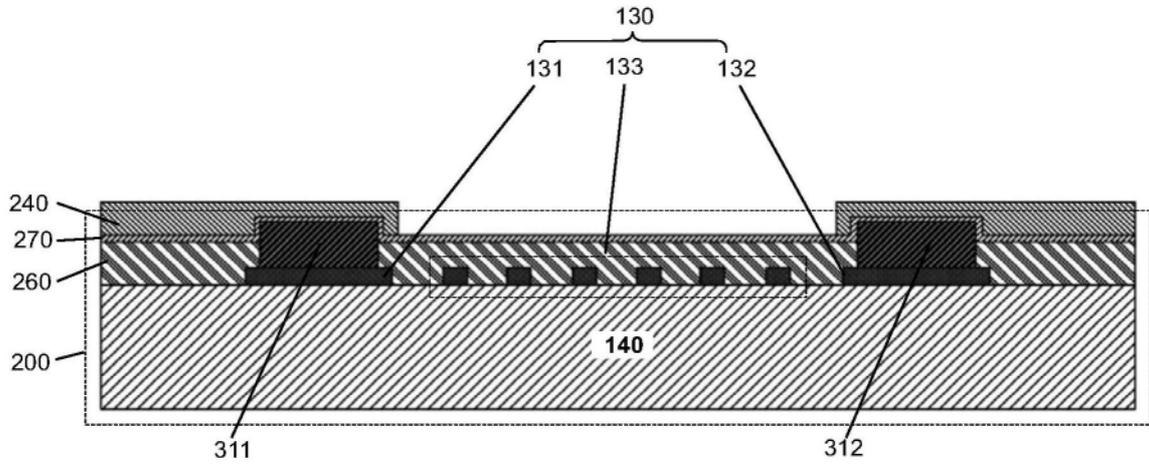


图6C

S3

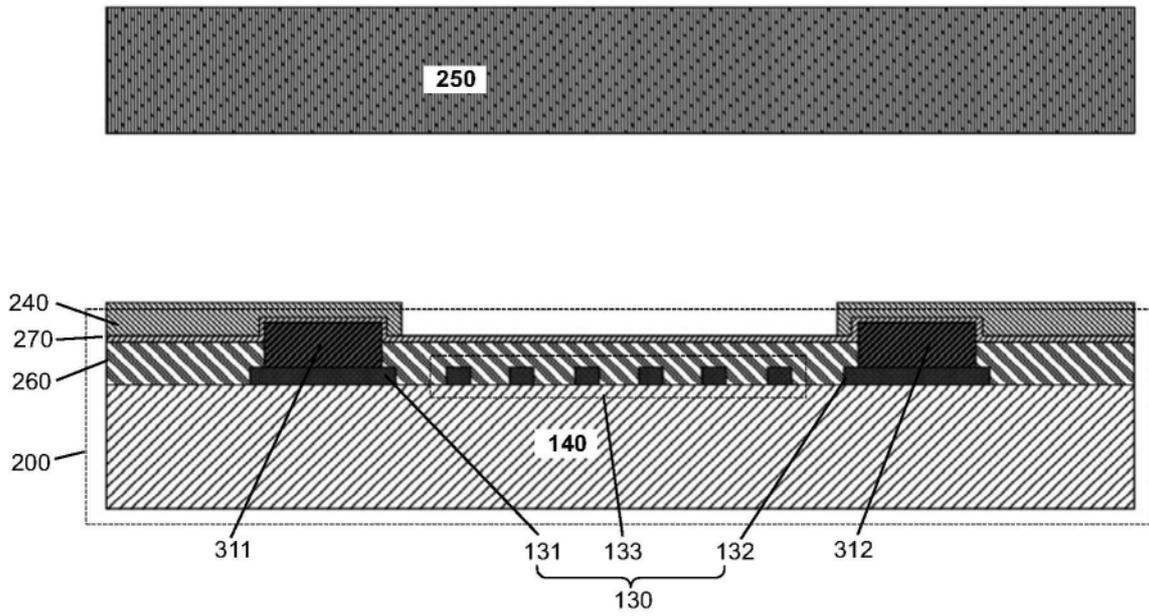


图6D

S4

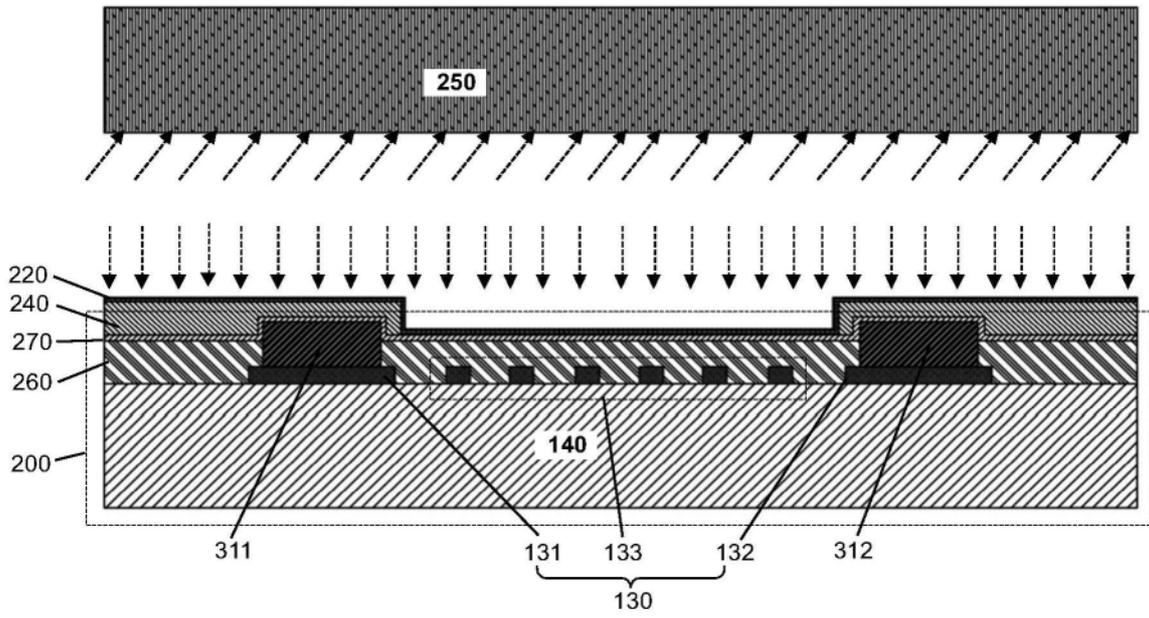


图6E

S5

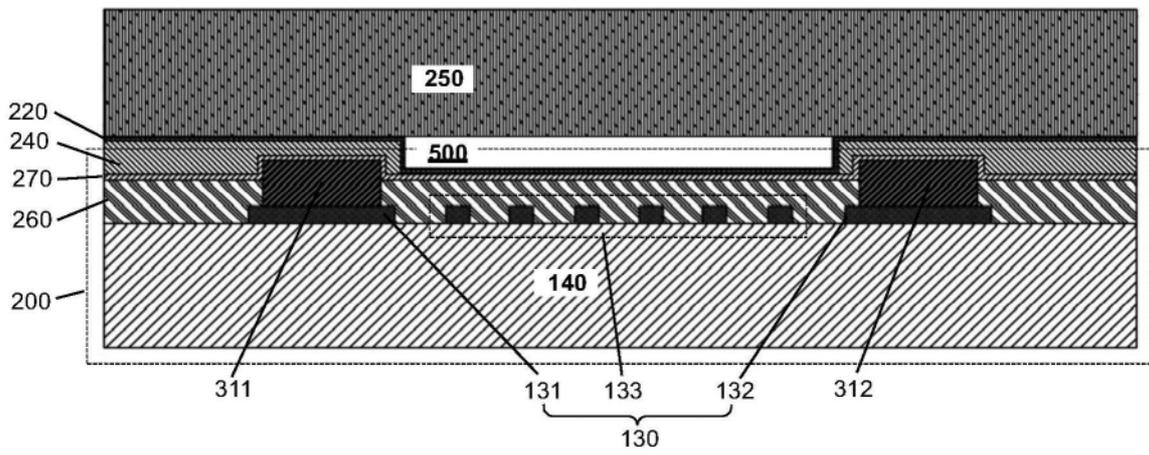


图6F

S6

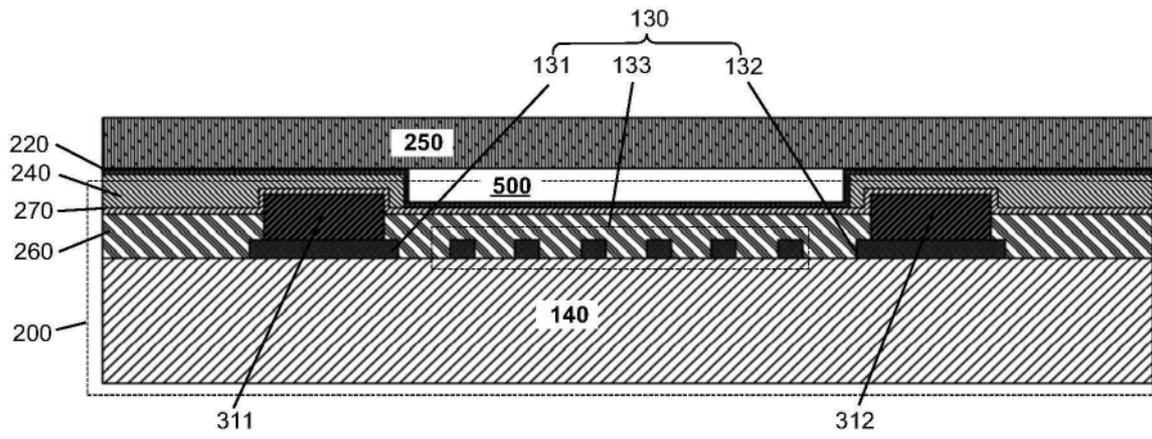


图6G

S7

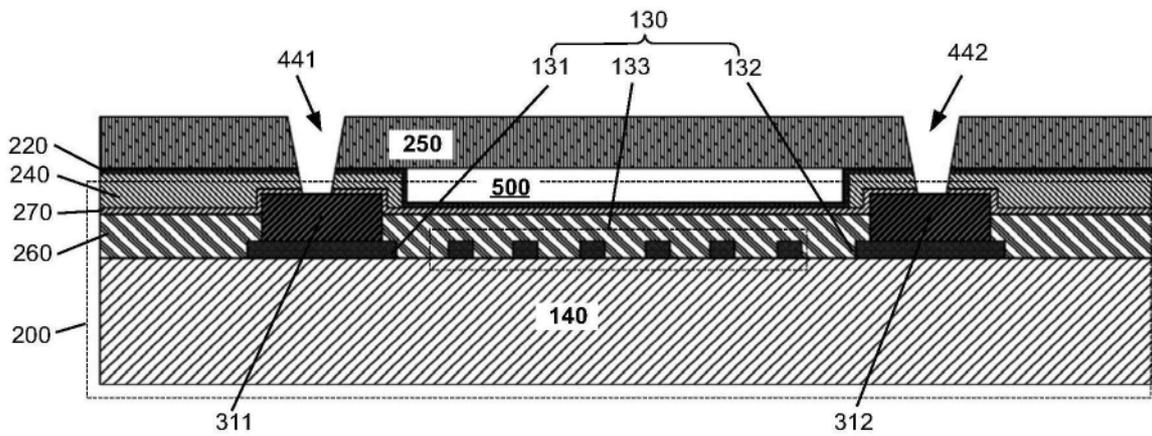


图6H

S8

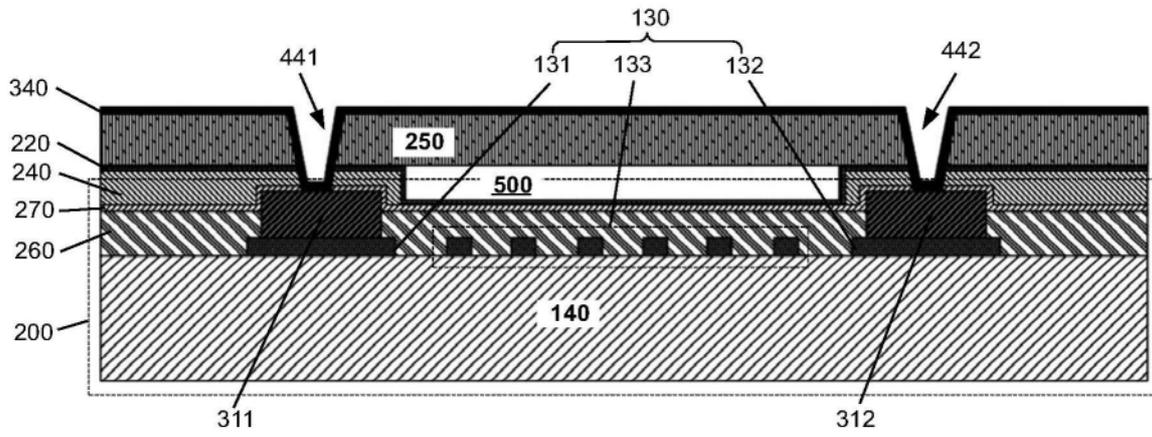


图6I

S9

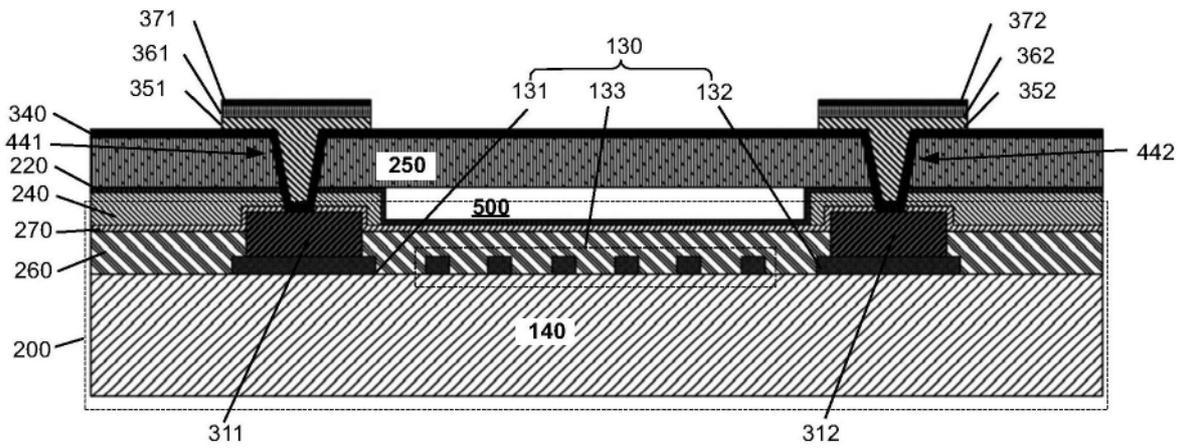


图6J

S10

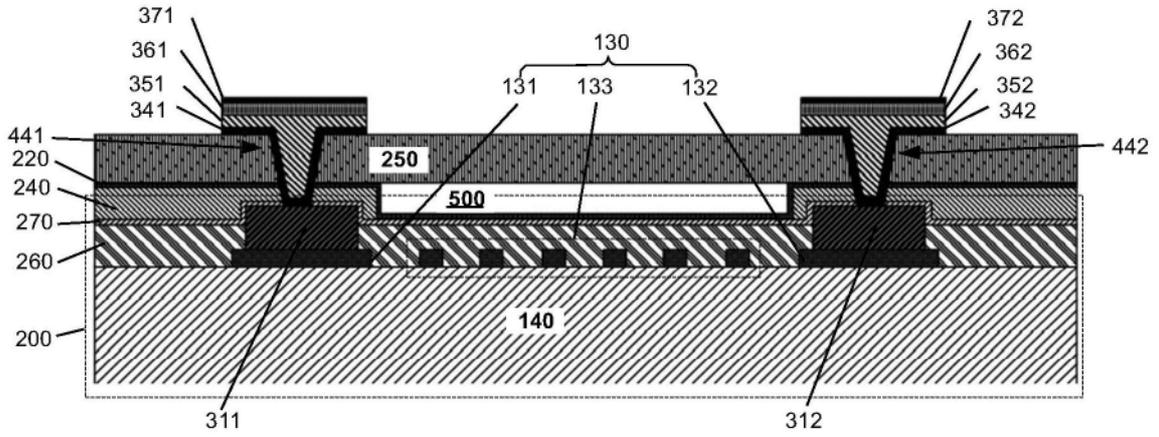


图6K

S11

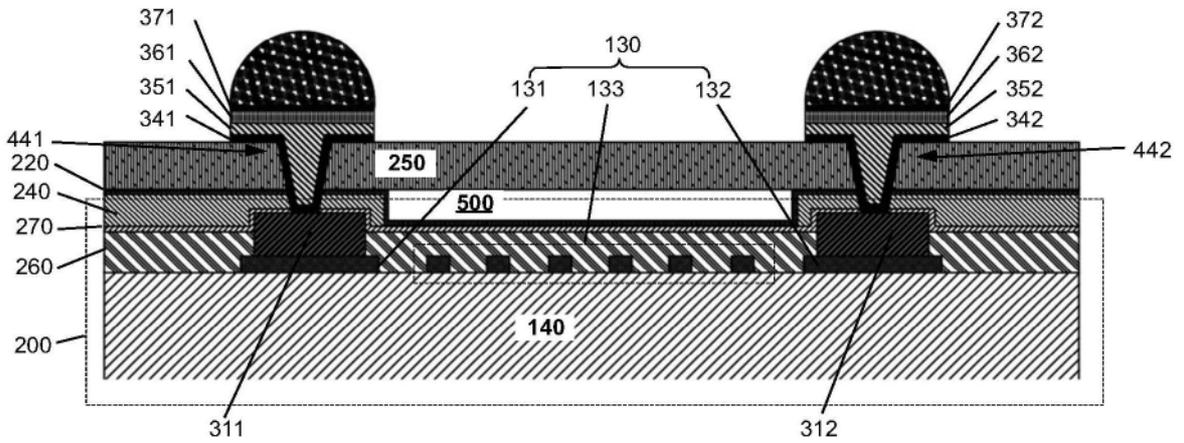


图6L