

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-142335
(P2011-142335A)

(43) 公開日 平成23年7月21日(2011.7.21)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 21/76 (2006.01)	HO 1 L 21/76	L 5 F O 3 2
HO 1 L 21/316 (2006.01)	HO 1 L 21/316	X 5 F O 3 3
HO 1 L 21/31 (2006.01)	HO 1 L 21/31	B 5 F O 4 5
HO 1 L 21/768 (2006.01)	HO 1 L 21/31	C 5 F O 5 8
HO 1 L 23/522 (2006.01)	HO 1 L 21/90	K

審査請求 有 請求項の数 3 O L (全 16 頁)

(21) 出願番号 特願2011-39478 (P2011-39478)
 (22) 出願日 平成23年2月25日 (2011. 2. 25)
 (62) 分割の表示 特願2009-172004 (P2009-172004) の分割
 原出願日 平成21年7月23日 (2009. 7. 23)
 (31) 優先権主張番号 特願2008-226323 (P2008-226323)
 (32) 優先日 平成20年9月3日 (2008. 9. 3)
 (33) 優先権主張国 日本国 (JP)
 (31) 優先権主張番号 特願2008-226324 (P2008-226324)
 (32) 優先日 平成20年9月3日 (2008. 9. 3)
 (33) 優先権主張国 日本国 (JP)
 (31) 優先権主張番号 特願2008-226325 (P2008-226325)
 (32) 優先日 平成20年9月3日 (2008. 9. 3)
 (33) 優先権主張国 日本国 (JP)

(71) 出願人 000001122
 株式会社日立国際電気
 東京都千代田区外神田四丁目14番1号
 (74) 代理人 110000350
 ポレール特許業務法人
 (72) 発明者 大橋 直史
 東京都千代田区外神田四丁目14番1号
 株式会社日立国際電気内
 (72) 発明者 和田 優一
 富山県富山市八尾町保内二丁目1番地 株
 式会社日立国際電気内
 (72) 発明者 大和田 伸郎
 東京都千代田区外神田四丁目14番1号
 株式会社日立国際電気内

最終頁に続く

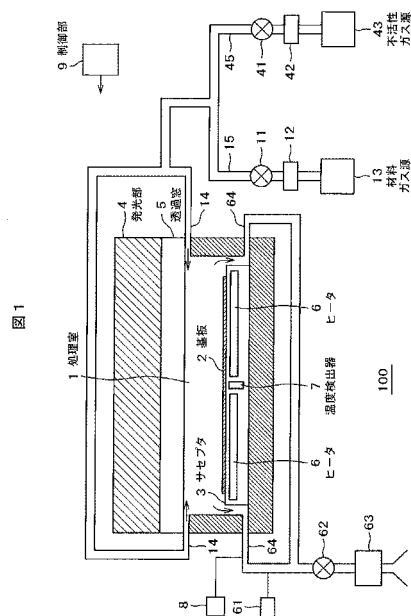
(54) 【発明の名称】 半導体装置の製造方法及び製造装置

(57) 【要約】

【課題】 高いアスペクト比で狭い幅の溝に、シリコン酸化膜を埋め込むことの可能な、スループットの高い半導体製造方法を提供する。

【解決手段】 半導体装置の製造方法において、基板を処理室内へ搬入する工程と、炭素及び水素を含むシリコン化合物ガスを処理室内へ供給して、処理室内を第1の圧力の状態にする工程と、処理室内を前記第1の圧力にした状態において、処理室内へ供給されたシリコン化合物ガスに紫外光を照射して、基板上にシリコン酸化膜を形成する工程と、処理室内を前記第1の圧力よりも低い第2の圧力の状態にする減圧処理工程とを行う。これにより、高アスペクト比で狭い幅の溝内に、緻密なシリコン酸化膜を形成することができる。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

素子間を分離する素子分離溝が形成された基板を処理室内へ搬入する工程と、炭素及び水素を含むシリコン化合物ガスを処理室内へ供給して、処理室内を第 1 の圧力の状態にする工程と、

処理室内を前記第 1 の圧力にした状態において、処理室内へ紫外光を照射して、前記素子分離溝内に絶縁膜を形成する絶縁膜形成工程と、

前記シリコン化合物ガスの処理室内への供給を停止した状態で、処理室内を前記第 1 の圧力よりも低い第 2 の圧力の状態にする減圧処理工程と、

を有する半導体装置の製造方法。

10

【請求項 2】

請求項 1 に記載された半導体装置の製造方法であって、

前記減圧処理工程において、処理室内へ紫外光を照射する半導体装置の製造方法。

【請求項 3】

基板を処理する処理室と、

炭素及び水素を含むシリコン化合物ガスを処理室内へ供給する処理ガス供給部と、

処理室内の雰囲気気を排気する排気部と、

処理室内に紫外光を照射する紫外光発光部と、

制御部とを備え、

該制御部は、素子分離溝を有する基板が処理室内に存在する状態において、前記シリコン化合物ガスを前記処理ガス供給部から処理室内へ供給し、処理室内を第 1 の圧力にした状態において、処理室内へ紫外光を照射して、前記素子分離溝内に絶縁膜を形成し、その後、前記シリコン化合物ガスの処理室内への供給を停止し、処理室内を前記第 1 の圧力よりも低い第 2 の圧力の状態にする減圧処理を行う制御部である半導体製造装置。

20

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、紫外光を用いた基板処理技術に関するものであり、例えば、半導体集積回路（以下、IC という。）が作り込まれる半導体基板（例えば、半導体ウエハ）に、酸化膜等を堆積（デポジション）して成膜等するうえで有効な、半導体装置の製造方法と製造装置に関する。

30

【背景技術】**【0002】**

IC の製造においては、IC の高集積化に伴い、IC を構成するトランジスタ等の回路素子の微細化が求められている。そのため、IC の素子分離形成方法として、現在では、寸法の制御性に優れ、かつ占有面積の小さい STI (Shallow Trench Isolation) 法が用いられている。STI 法は、半導体基板に溝を形成した後、TEOS (テトラエトキシシラン) と O_3 (オゾン) を用いた常圧 CVD (Chemical Vapor Deposition) 法や、TEOS を用いたプラズマ CVD 法等により、前記形成した溝中に絶縁膜を埋め込むことにより、素子分離領域を形成するものである。

40

【0003】

しかし、最近ではますます IC の高集積化が進み、素子分離溝の幅が $0.1 \mu m$ 以下となり、さらに、素子分離溝の深さと幅との比であるアスペクト比（溝の深さ / 溝の幅）が増大してきている。そのため、従来使用されてきた上記常圧 CVD 法等では、素子分離溝中に、後述するポイドやシームを作ることなく、絶縁膜を埋め込むことが困難となってきた。

その理由の 1 つは、従来の常圧 CVD 法等では、溝内の開口部における絶縁膜の成膜速度が、溝内の奥部（底部）における成膜速度よりも速いためである。溝内の開口部における成膜速度が、奥部よりも速いため、奥部へ絶縁膜を十分埋め込む前に、開口部が絶縁膜

50

で塞がれてしまう。このように、溝内の開口部が奥部よりも厚く成膜されることを、オーバーハング (over-hang) と呼ぶ。

【0004】

溝内の開口部における絶縁膜の成膜速度が、奥部よりも速い理由は、次のとおりである。従来使用されてきた常圧CVD法やプラズマCVD法では、熱等により材料ガスを分解し、化学反応が気相で起こり反応生成物が基板に付着することで絶縁膜が形成される。このため、成膜速度は、材料ガスの供給速度や気相での材料ガスの反応速度、反応生成物の基板への付着確率により律速される。

反応生成物の基板への付着確率が1に近い供給律速の条件では、溝内の開口部への絶縁膜の成膜速度が、溝内の奥部への成膜速度よりも速いため、溝内の奥部へ絶縁膜を十分埋め込む前に、溝内の開口部が絶縁膜で塞がれて、ポイドと呼ばれる空隙が形成される。反応生成物の基板への付着確率が0に近い反応律速の条件でも、絶縁膜は溝の両側の側壁から成長するため、両側の絶縁膜の継ぎ目で、シームと呼ばれるスリット状の欠陥が発生する。このシームという現象は、原理的に100%の段差被覆性を有するALD (Atomic Layer Deposition) 法の場合でも、不可避である。微細化技術に対応するALD法に関する基板処理装置が、例えば、特許文献1に開示されている。

オーバーハングによる溝内の開口部の閉塞に対して、例えば、HDP (High Density Plasma) CVD法では、成膜後に、アルゴン等の不活性ガスによるイオンエッチングを行い、成膜時に形成されたオーバーハングを削り、溝内の開口部の修復を行う例がある。しかしながら、この方法でも、溝の幅が65nm以下、かつアスペクト比が5以上の場合は、ポイドを形成することなく、溝内の奥部へ絶縁膜を埋め込むことは困難である。

【0005】

また、上述した素子の微細化に伴い、個々の素子の電極間隔も狭くなってきている。一般に、IC等の半導体装置においては、半導体基板上に形成されたトランジスタ、抵抗、及びキャパシタ等の素子電極とその上方に形成される金属配線との間に、PMD (Pre Metal Dielectric) 膜とよばれる層間絶縁膜が形成されており、このPMD膜は、素子電極と、該素子電極の上層の金属配線との間を絶縁するだけでなく、半導体基板上に形成された素子電極と素子電極の間を埋め込み、各層の平坦性を確保するものである。

【0006】

従来は、このPMD膜として、ボロン又はリン等の不純物を含んだシリコン酸化膜をCVD法によって堆積したのちに、加熱処理によって絶縁膜をリフローさせることによって素子電極間を埋め込む方法や、シリコン酸化膜の堆積とスパッタエッチングが同時に進行することによって素子電極間を埋め込むHDP-TEOS法が用いられてきた。しかし、素子電極間隔の微細化によって、これらの成膜技術では、素子電極間にポイドやシームを作らずに絶縁膜を埋め込むことが困難となってきている。

【0007】

その理由は、上述した素子分離溝の場合と同様に、電極間の開口部が塞がるオーバーハングが発生し、電極間の内部にポイドが発生するためである。この対策として、例えば、過水素化シラザン重合体溶液の塗布膜 (PSZ: Polysilazane) をスピコートすることによって、素子間に堆積し、その後、高温水蒸気酸化によって酸化・重合反応を促進させることによって、絶縁膜を形成するSOD (Spin On Dielectric) 法を用いた埋め込み技術が開発されている。

しかし、高温水蒸気酸化プロセスは、先に形成されているトンネル絶縁膜の信頼性を劣化させやすい。そのため、水蒸気酸化プロセスの温度や水蒸気量の最適化が図られているが、その最適化は簡単ではない。水蒸気酸化条件 (温度等) を軽減し過ぎた場合には、微細な電極間内部でのPSZ膜の酸化反応が十分に進行しないため、素子間の耐圧が低下し、信頼性不良が発生する。

【先行技術文献】

10

20

30

40

50

【特許文献】

【0008】

【特許文献1】特開2006-80291号公報

【発明の概要】

【発明が解決しようとする課題】

【0009】

本発明の目的は、高いアスペクト比で狭い幅の素子分離溝内に絶縁膜を埋め込むこと、あるいは、間隔の狭い素子電極と素子電極の間に絶縁膜を埋め込むことの可能な、半導体装置の製造方法や製造装置を提供することである。

【課題を解決するための手段】

【0010】

本願において開示される発明のうち、代表的なものは、次のとおりである。

すなわち、基板を処理室内へ搬入する工程と、炭素及び水素を含むシリコン化合物ガスを処理室内へ供給して、処理室内を第1の圧力の状態にする工程と、処理室内を前記第1の圧力にした状態において、処理室内へ供給されたシリコン化合物ガスに紫外光を照射して、基板上にシリコン酸化膜を形成する工程と、処理室内を前記第1の圧力よりも低い第2の圧力の状態にする減圧処理工程と、を有する半導体装置の製造方法。

【発明の効果】

【0011】

このように半導体装置の製造方法を構成すると、高アスペクト比で狭い幅の溝内に、緻密なシリコン酸化膜を形成することができる。

【図面の簡単な説明】

【0012】

【図1】本発明の半導体装置の製造方法を実施可能な、半導体製造装置の構成例（垂直断面図）である。

【図2】本発明の第1実施例における処理工程を示す図である。

【図3】本発明の第2実施例における処理工程を示す図である。

【図4】本発明の第3実施例における処理工程を示す図である。

【図5】本発明により、素子分離溝内にシリコン酸化膜を埋め込んだ事例を示す写真である。

【発明を実施するための形態】

【0013】

本発明の半導体装置の製造方法を実施する半導体製造装置の構成例について、図1を用いて説明する。図1は、本発明の半導体装置の製造方法を実施可能な半導体製造装置100の垂直断面図である。図1において、1は、その内部で基板を処理する基板処理室、すなわち、本発明の半導体装置製造工程を行う基板処理室。2は処理対象の基板であり、該基板2上にICが形成される。3は、基板2を処理する際に、基板2を載置するサセプタ（基板載置部）。4は、紫外光を発光する発光部。5は、前記発光部4から発光された紫外光を、処理室1内に透過させる透過窓であり、本実施の形態では石英から構成される。6は、基板2を加熱するためのヒータユニットで、本実施の形態では、抵抗ヒータで構成されている。7は、基板2の温度を検出するための温度検出器。8は、有機物（炭素、水素）の残留量を計測する残留ガス計測計。9は、処理室1内の圧力等を制御する制御部である。ヒータユニット6と温度検出器7は、制御部9に電気的に接続される。制御部9は、基板2の温度が所望のタイミングにて所望の温度分布となるように、前記温度検出器7により検出された温度情報に基づいて、ヒータユニット6への通電量を制御する。

【0014】

本半導体製造装置100においては、発光部4の内部には、エキシマランプを備えるとともに、アルゴン（ Ar_2 ）、クリプトン（ Kr_2 ）、キセノン（ Xe_2 ）等の希ガスが封入されている。これらの希ガスを封入することにより、紫外光の波長を設定することができる。例えば、 Ar_2 を封入した場合は波長126nmの紫外光、 Kr_2 を封入した場

10

20

30

40

50

合は波長146nmの紫外光、Xe₂を封入した場合は波長172nmの紫外光を発生することができる。本実施の形態では、Xe₂を封入して紫外光を発生させる。発生した紫外光は、石英製の透過窓5を通して、基板処理室1内に供給される。

本発明では、波長が200nm以下の真空紫外光を用いることにより、シリコン化合物ガスを効率的に分解するようにしている。波長が200nmより長いと、シリコン化合物ガスを効率的に分解できない。

基板処理室1と発光部4とは、石英製の透過窓5により、気密に分離されている。したがって、発光部4の内部の希ガスは、基板処理室1に流出せず、また、基板処理室1内のシリコン化合物ガス等が、発光部4内に流入することもない。

透過窓5の内側表面(基板処理室1側の面)と、サセプタ3上に載置された基板2との間の距離は、5~15mmが好ましい。この距離が小さすぎると、シリコン化合物ガスに紫外光が照射される時間が短いため、シリコン化合物ガスが活性化されにくく、分解しにくい。また、この距離が大きすぎると、紫外光により活性化したシリコン化合物ガスが活性を失いやすい。

【0015】

次に、処理ガス等のガス供給系について説明する。図1に示すように、処理室1のガス導入管14には、シリコン化合物ガス供給管15、不活性ガス供給管45が接続されている。シリコン化合物ガス供給管15には、上流から順に、シリコン化合物ガスを供給するシリコン化合物ガス供給源13、流量制御装置であるMFC(マスフローコントローラ)12、開閉バルブ11がそれぞれ設けられている。不活性ガス供給管45には、上流から順に、例えば、N₂(窒素)等の不活性ガスを供給する不活性ガス供給源43、MFC42、開閉バルブ41がそれぞれ設けられている。

【0016】

MFC12、42及び開閉バルブ11、41は、制御部9に電氣的に接続されている。制御部9は、処理室1内に供給するガスの種類が所望のタイミングにて所望のガス種となるよう、また、供給するガスの流量が所望のタイミングにて所望の流量となるよう、MFC12、42及び開閉バルブ11、41を制御する。

【0017】

シリコン化合物ガスとしては、例えば、OMTS(オクタメチルトリシロキサン: Si₂O₂(CH₃)₈)、TMCTS(テトラメチルシクロテトラシロキサン: [(CH₃)HSiO]₄)、HSQ(ヒドロジェンシルセキオキサン: Hydrogen Silsesquioxane)などのうち、1種類のガスを用いることができる。

また、シリコン化合物ガスを処理室1内に供給するときは、必要に応じ、不活性ガス源43から同時に不活性ガスを供給してもよい。不活性ガスとしては、アルゴン、ヘリウム、窒素ガス等を用いることができる。

【0018】

次に、処理室1のガス排気系について説明する。図1に示すように、処理室1内の雰囲気ガスを排気するガス排気管64には、上流から順に、残留ガス計測計8、圧力センサ61、圧力調整バルブであるAPC(Auto Pressure Controller)バルブ62、真空排気装置である真空ポンプ63が設けられている。真空ポンプ63は、処理室1内の圧力が所定の圧力(真空度)となるよう、処理室1内を真空排気する。APCバルブ62、圧力センサ61、残留ガス計測計8は、制御部9に電氣的に接続されている。制御部9は、処理室1内の圧力が所望のタイミングにて所望の圧力となるように、圧力センサ61により検出された圧力値に基づいて、APCバルブ62の開度を制御する。また、制御部9は、処理室1内の残留ガス濃度が所定の分圧以下となるよう、真空ポンプ63による排気を行う。

前記制御部9は、図示しない操作部、入出力部等を備えており、レシピ(成膜プロセスの制御シーケンス)に基づく温度制御や圧力制御、流量制御および機械駆動制御等を行う。また、制御部9は、ハードウェア構成として、CPU(中央演算ユニット)とメモリとを備えるものである。

10

20

30

40

50

【0019】

以下、図1に示す半導体製造装置100を用いる第1実施例～第3実施例を説明する。

(第1実施例)

まず、本発明の第1実施例を、図2を用いて説明する。図2は、本発明の第1実施例における処理工程を示す図である。第1実施例は、シリコン基板上の素子分離領域に形成されたトレンチ(溝)内に、図1の半導体製造装置100を用いて、真空紫外光CVD法により、シリコン酸化膜を埋め込むものである。

(A1) トレンチ形成工程

まず、シリコン基板上の素子分離領域に、STI法により、素子分離溝を所望の深さまで形成する。はじめに、図2(a)に示すように、シリコン基板2の表面に、公知の熱酸化法によりシリコン酸化膜(SiO₂)71を膜厚が5nm程度となるよう形成する。次に、このシリコン酸化膜の上に、公知の減圧CVD法により、シリコン窒化膜(SiN)72を膜厚が200nm程度となるよう堆積する。このシリコン窒化膜72は、シリコン基板に素子分離溝を形成する際の耐エッチングマスクとして使用するものである。

10

次に、図2(b)に示すように、リソグラフィ工程によってレジストパターン73を形成する。その後、図2(c)に示すように、RIE(Reactive Ion Etching)工程により、シリコン窒化膜72及びシリコン酸化膜71を選択的にエッチングし、素子分離溝を形成する際の耐エッチングマスク74を形成する。この状態で、シリコン基板2をRIE工程によってエッチングして、図2(d)に示すように、素子分離溝75を形成する。

20

【0020】

(B1) シリコン酸化膜形成工程

上述した(A1)トレンチ形成工程の後、公知の熱酸化法等により熱酸化処理等を行うことにより、素子分離溝の内面にシリコン酸化膜(図示しない)を形成する。上述したように、素子分離溝形成のための耐エッチングマスク74は、シリコン窒化膜72を含んで形成される。このシリコン窒化膜72と、後述する真空紫外光CVD処理により形成されるシリコン酸化膜との界面密着性はあまりよくない。したがって、素子分離溝75を形成した後、後述する真空紫外光CVD処理の前に、素子分離溝75の内面とシリコン窒化膜72の表面に、真空紫外光CVD処理以外の熱酸化処理等によりシリコン酸化膜を形成することが望ましい。これによって、真空紫外光CVD処理によって形成されるシリコン酸化膜との界面密着性が向上する。なお、この熱酸化処理工程は、常に必要ではなく、適宜、省略することができる。

30

【0021】

(C1) 基板搬入工程

次に、素子分離溝75が形成された基板2が、基板搬入口(図示しない)から基板処理室1内のサセプタ3に載置される。続いて、排気管64を介して真空ポンプ63により、基板処理室1の内部が所定の真空度(例えば、20Pa)に減圧され、ヒータユニット6により、基板2が所定の温度(例えば、80℃)に昇温される。

【0022】

(D1) 成膜工程

40

次に、図2(e)に示すように、真空紫外光CVDプロセスを用いて、基板上にシリコン酸化膜76を形成する。詳しくは次のとおりである。

成膜工程において、所定の材料ガス(シリコン化合物ガス)が、シリコン化合物ガス供給源13からガス導入管14を介して基板処理室1に供給される。このとき、窒素ガス等の不活性ガスが、不活性ガス供給源43から処理室1に供給されるようにしてもよいが、本実施例では、不活性ガスを供給しない。材料ガスが、基板処理室1に供給されている状態において、真空ポンプ63により基板処理室1内を所定の圧力に調整し、材料ガスに向けて、発光部4から紫外光を照射する。

材料ガスである有機シリコンは、Si-O-Si-R結合(Rは低級アルキル基)の状態にある。本実施例では、材料ガスのシリコン化合物ガスには、ポリシロキサンを用いて

50

いる。紫外光照射により、ポリシロキサンの $\text{Si}-\text{O}-\text{Si}-\text{R}$ 結合が分解、すなわち、 R が分離しシロキサン ($\text{Si}-\text{O}$ 結合) になるとともに、シロキサンが励起されて高分子化し、シロキサン ($\text{Si}-\text{O}$ 結合) を含むシリコン酸化膜が生成される。このとき、照射する紫外光の強度を、基板 2 の表面において $3\text{ mW}/\text{cm}^2$ 以上、 $100\text{ mW}/\text{cm}^2$ 以下とするのがよい。紫外光の強度を、 $3\text{ mW}/\text{cm}^2$ 以上とすることにより、成膜速度を向上し、また、成膜の表面が平坦となるように、成膜形成中における成膜の流動性を高く維持することができる。本実施例では、 $50\text{ mW}/\text{cm}^2$ とした。

なお、紫外光の強度が大きいほど、成膜の流動性は高くなる。また、材料ガスの圧力が高いほど、分解される材料ガスの分子が多くなるので、成膜の流動性が高くなる。

ここで、成膜の流動性とは、基板に付着した反応生成物の移動し易さである。基板に付着した反応生成物は、基板上において、界面張力により、自身の密度の小さい所へ移動しようとし、また、平坦になろうとする。したがって、成膜の流動性が高いと、溝の奥部まで成膜されやすくなる。

【0023】

成膜工程においては、基板 2 の温度を 0 以上 100 以下とし、かつ、基板処理室 1 内の圧力を 20 Pa 以上 100 Pa 以下とすることが望ましい。 20 Pa より小さい圧力では、成膜速度が低く実用的でない。また、基板に付着した反応生成物の密度が小さいので、成膜の流動性が低い。一方、 100 Pa より大きい圧力では、材料ガスの分子当たりのエネルギーが小さく、ガスの分解が進みにくい。

なお、上記の例では、材料ガスを基板処理室 1 に供給しつつ紫外光を照射するようにしているが、材料ガスを基板処理室 1 に供給した後、材料ガス供給を停止した状態で、紫外光を照射するようにすることもできる。

(E1) 減圧処理工程その後、図 2 (f) に示すように、前記成膜工程により堆積したシリコン酸化膜 76 を減圧処理することによって、シリコン酸化膜 76 中に含まれる残留有機物濃度の低い、緻密なシリコン酸化膜とする。減圧処理時においては、材料ガスの供給と紫外光の照射を停止し、停止後、基板処理室 1 内の雰囲気気を排気する。こうすることにより、基板処理室 1 内の圧力が、前記 (D1) 成膜工程の成膜時における圧力よりも低くなるので、シリコン酸化膜 76 中に含まれる残留有機物濃度を低くして、緻密な膜とすることができる。

この減圧処理は、上記 (D1) 成膜工程の後、約 30 秒以内に 0.1 Pa 以下とすることが望ましい。真空紫外光の照射を停止した後、早急に減圧処理することにより、分解された状態のシリコン化合物を処理することが可能となる。真空紫外光の照射を停止した後、約 30 秒以内であれば、シリコン化合物が分解された状態、つまり成膜の流動性の高い状態であるので、素子分離溝内にシリコン酸化膜あるいは絶縁膜を形成することが容易となる。逆に、真空紫外光の照射を停止した後、減圧処理するまでの時間が長い場合は、分解された状態のシリコン化合物の一部が再結合してしまい、成膜の流動性を失ってしまう可能性がある。その場合、素子分離溝内にシリコン酸化膜あるいは絶縁膜を形成することはより困難となる。したがって、真空紫外光が照射されたシリコン化合物が、所望の流動性を有している間に、減圧処理することが望ましい。また、真空紫外光の照射を停止した後、早急に減圧処理する場合は、減圧処理前に真空紫外光の照射を停止することが可能となるので、真空紫外光を発光するランプの寿命を延ばすことができる。

なお、減圧処理時において、紫外光を材料ガスに照射するようにしてもよい。このようにすると、減圧処理工程においても、基板に付着したシリコン化合物ガスが紫外光により分解され、成膜の流動性が高まり、素子分離溝内にシリコン酸化膜あるいは絶縁膜を形成することが、より容易となる。

また、上記減圧処理は、材料ガスの供給を停止することなく行うこともできる。上記 (D1) 成膜工程よりも、基板処理室 1 内の圧力を低くすることが必要であるから、そのため、例えば、基板処理室 1 内へのガス供給量を (D1) 成膜工程より減少させるか、又は、基板処理室 1 内からのガス排気量を (D1) 成膜工程より増加させるようにする。

【0024】

10

20

30

40

50

ところで、成膜の流動性が高い成膜条件（比較的、圧力が高い条件）では、生成されたシリコン酸化膜中の残留有機物濃度（炭素や水素の濃度）が高い。このため、残留した有機物が後工程で抜け、ボイドの原因になることがある。シリコン酸化膜中の残留有機物濃度を低くするために、上記の（D1）成膜工程に代えて、制御部9は、次のように、成膜処理と減圧処理を交互に行う（M）成膜・減圧工程を行うよう制御することができる。（M）成膜・減圧工程を行う場合は、上記（E1）減圧処理工程は省略できる。

（M）成膜・減圧工程

（M1）最初に、材料ガスの供給と紫外光の照射を行いながら、流動限界以下の圧力である10Pa以下の圧力で、つまり、成膜の流動性がほとんどないような低い圧力で、所定の基板温度（0以上100以下）で、1～2nm程度の膜厚の成膜を行う。このようにすると、材料ガスの分子当たりのエネルギーが大きいので、基板2のシリコンと密着性がよく、残留有機物濃度の低い、耐熱性の優れた膜を生成できる。

10

（M2）次に、材料ガスの供給と紫外光の照射を行いながら、高い成膜速度が得られる所定の圧力（20Pa以上100Pa以下）、及び、所定の基板温度（0以上100以下）で、所定の膜厚、例えば、溝の幅の1/4程度まで成膜を行う。

（M3）材料ガスの供給と紫外光の照射を停止し、停止後、基板処理室1内の雰囲気は排気する。こうすることにより、基板処理室1内の圧力が、前記（M2）の成膜時における圧力よりも低くなるので、膜中に含まれる残留有機物濃度を低くして、緻密な膜とすることができる。すなわち、（M3）工程は、上記（E1）減圧処理工程に相当するものである。このとき、排気中の有機物の分圧が、所定の分圧となるまで、残留ガス計測計8でモニタしながら排気するのが好ましい。この所定の分圧は、適切な値を予め実験等により求めておく。あるいは、排気中の有機物の分圧が所定の分圧となるまでの所定の時間を、予め計測しておき、前記所定の時間、排気するようにしてもよい。

20

（M4）基板処理室1内の雰囲気を排気した後、材料ガスを供給し、基板処理室1内が所定の圧力（20Pa以上100Pa以下）、及び、所定の基板温度（0以上100以下）になった後、材料ガスに向けて、発光部4から紫外光を照射する。こうして、所定の膜厚、例えば、溝の幅の3/4程度まで成膜を行う。

（M5）前記（M3）と同様に、材料ガスの供給と紫外光の照射を停止し、停止後、基板処理室1内の雰囲気を排気する。このとき、排気中の有機物の分圧が、所定の分圧となると、排気を終了する。

30

（M6）基板処理室1内の雰囲気を排気した後、材料ガスを供給し、基板処理室1内が所定の圧力（20Pa以上100Pa以下）、及び、所定の基板温度（0以上100以下）になった後、材料ガスに向けて、発光部4から紫外光を照射する。こうして、所定の膜厚となるまで、つまり、溝の内部を完全に埋めるまで成膜を行う。

以上の（M2）から（M6）のように、成膜と排気を繰り返すことにより、残留有機物の少ない平坦な絶縁膜を溝の奥部に形成することができる。

なお、上記の（M2）（M4）（M6）における圧力、基板温度は、すべて同一の圧力、基板温度としてもよいし、必要に応じ、異なる圧力、基板温度としてもよい。例えば、（M2）では20～30Pa、（M4）では30～40Pa、（M6）では40～100Paとする。このようにすると、（M2）よりも（M4）の成膜の流動性を高くすることができ、また、（M4）よりも（M6）の成膜の流動性を高くすることができる。したがって、（M2）よりも溝の幅が小さくなっている（M4）や、（M4）よりも溝の幅が小さくなっている（M6）の状態において、絶縁膜を溝内に形成しやすくなる。

40

また、（M1）と（M2）の間において、（M3）と同様な減圧処理を行うようにしてもよい。しかし、（M1）においては、（M2）よりも低い圧力で、（M2）よりも薄い成膜を行っているので、この（M1）直後の減圧処理は、必ずしも必要ではない。

【0025】

（F1）基板搬出工程

以上のようにして所望の絶縁膜が形成された後に、窒素ガス等の不活性ガスが、不活性ガス供給源43から処理室1に供給される。不活性ガスにより、基板処理室1内が置換さ

50

れ、大気圧に復帰した後に、処理済みの基板 2 が処理室 1 の外部に搬出される。

【0026】

(G1) 熱処理工程

その後、図 1 の半導体製造装置 100 とは別の公知の加熱装置において、酸素等の酸化性雰囲気または不活性雰囲気中で、上記(D1)成膜工程よりも高い温度で、基板 2 を熱処理することにより、さらにシリコン酸化膜 76 中の有機物密度を低くし、シリコン酸化膜 76 を緻密化する。この緻密化の熱処理は、700 から 1100 の範囲で行うことが望ましい。この熱処理温度は高いほどよいが、素子分離溝の埋め込み工程よりも前の工程で形成された形成物により制限される。例えば、後述する第 3 実施例のように、前の工程で電極を形成した場合は、700 以上の高温で加熱すると、電極の材質を変質させる。したがって、電極の材質に悪影響を与えない程度の温度で加熱する必要がある。

10

なお、ここでは加熱処理を、半導体製造装置 100 とは別の加熱装置で実施しているが、これに限るものではなく、前記(F1)基板搬出工程の前に、基板処理室 1 内の基板搬出部 3 のヒータ 6 により加熱処理することもできる。しかし、半導体製造装置 100 で加熱処理すると、加熱処理に多くの時間をとられる。したがって、別の加熱装置で加熱処理する方が、スループットが向上するので好ましい。

(H1) CMP 工程

シリコン酸化膜を緻密化した後に、図 2 (g) に示すように、CMP (Chemical Mechanical Polishing: 化学的、機械的研磨) 処理によって、基板上の不要なシリコン酸化膜を除去し、基板 2 の表面を平坦化する。

20

【0027】

(第 2 実施例)

次に、図 3 を用いて第 2 実施例を説明する。図 3 は、本発明の第 2 実施例における処理工程を示す図である。第 2 実施例は、第 1 実施例と同様に、シリコン基板上の素子分離領域に形成されたトレンチ内に、真空紫外光 CVD 法により、シリコン酸化膜を埋め込むものである。しかし、第 2 実施例では、第 1 実施例と異なり、素子分離溝内の一部に対し、真空紫外光 CVD 法によりシリコン酸化膜を埋め込むものである。

第 2 実施例においては、(A2) トレンチ形成工程、(B2) シリコン酸化膜形成工程、(C2) 基板搬入工程、(D2) 成膜工程、(E2) 減圧処理工程、(F2) 基板搬出工程、(P) プラズマ CVD 処理工程、(G2) 熱処理工程、(H2) CMP 工程の順に処理が行われる。(D2) 成膜工程、(P) プラズマ CVD 処理工程以外の各工程は、それぞれ、第 1 実施例における各工程と同じ処理なので、説明を省略する。

30

(D2) 成膜工程においても、第 1 実施例における(D1)成膜工程と同様の真空紫外光 CVD 処理条件(材料ガス種、圧力、温度等)で、素子分離溝内にシリコン酸化膜を堆積して埋め込む。しかし、(D2)成膜工程においては、図 3 (a) に示すように、真空紫外光 CVD 処理により素子分離溝内に堆積するシリコン酸化膜 76 の表面 81 は、素子部 82 の表面 83 より低い位置とする。その結果、基板 2 の表面には凹凸が生じる。図 3 (a) においては、素子部 82 のシリコン窒化膜 72 の下方のシリコン酸化膜 71 の下端に相当する位置まで、すなわち、基板 2 のシリコン部分の表面位置まで、素子分離溝内にシリコン酸化膜 76 が形成されている。

40

(D2) 成膜工程の後、図 3 (b) に示すように、(E2) 減圧処理工程により、真空紫外光 CVD 処理により堆積したシリコン酸化膜 76 を減圧処理することによって、緻密なシリコン酸化膜とする。

【0028】

その後、(P) プラズマ CVD 処理工程において、公知である一般的なプラズマ CVD 処理により、図 3 (c) に示すように、素子分離溝内に堆積するシリコン酸化膜の表面 84 が、素子部 82 の表面 83 より高い位置となるまで、シリコン酸化膜 85 を堆積する。このときに用いるプラズマ CVD 処理は、高密度プラズマ(HDP)による HDP-CVD 処理が好ましい。その理由は、後述するように、HDP-CVD 処理により堆積されるシリコン酸化膜 85 は密度が大きく、そのエッチングレートは、エッチングストッパ層を

50

形成するシリコン窒化膜 72 のエッチングレートと同程度だからである。なお、(P) プラズマ CVD 処理工程において、プラズマ CVD 処理に代えて、公知の熱 CVD 処理を行うようにしてもよい。公知の熱 CVD 処理によっても、真空紫外光 CVD 処理よりも密度の高いシリコン酸化膜 85 を形成することができる。

次に、(F2) 基板搬出工程において、基板処理室 1 内から基板 2 を搬出した後、(G2) 熱処理工程において、酸素等の酸化性雰囲気又は不活性雰囲気中で熱処理することにより、さらにシリコン酸化膜 76 を緻密化する。

その後、図 3 (d) に示すように、(H2) CMP 工程において、基板上の不要なシリコン酸化膜 85 を除去する。

【0029】

ここで、真空紫外光 CVD 処理によるシリコン酸化膜 76 は、有機物をより多く含むため、シリコン窒化膜 72 や、プラズマ CVD 処理又は熱 CVD 処理により形成されるシリコン酸化膜 85 よりも、膜密度が低い。したがって、真空紫外光 CVD 処理によるシリコン酸化膜 76 のエッチングレートは、エッチングストップ層を形成するシリコン窒化膜 72 のエッチングレートよりも大きい。また、プラズマ CVD 処理又は熱 CVD 処理によるシリコン酸化膜 85 のエッチングレートは、エッチングストップ層を形成するシリコン窒化膜 72 のエッチングレートと同程度である。したがって、真空紫外光 CVD 処理によるシリコン酸化膜 76 と、シリコン窒化膜 72 とが混在した基板をエッチングする場合は、エッチングレート差に起因した形状劣化、すなわち、基板 2 の表面に凹凸が発生しやすい。逆に、プラズマ CVD 処理又は熱 CVD 処理によるシリコン酸化膜 85 と、シリコン窒化膜 72 とが混在した基板をエッチングする場合は、エッチングレート差に起因した形状劣化が発生しにくい。

この第 2 実施例によると、素子分離溝の埋め込み工程に、真空紫外光 CVD 処理によるシリコン酸化膜 76 の堆積と、プラズマ CVD 処理又は熱 CVD 処理によるシリコン酸化膜 85 の堆積とが必要となり、工程数が増加する。しかし、(H2) CMP 工程において除去される素子分離溝内のシリコン酸化膜は、(P) プラズマ CVD 処理工程において堆積したシリコン酸化膜 85 となる。そのため、素子分離溝埋め込み工程が終了した後、シリコン窒化膜 72 およびシリコン酸化膜 85 を除去するためのウエットエッチング処理を実施する際に、素子部のシリコン窒化膜 72 と、素子分離溝内に埋め込まれたシリコン酸化膜 85 とのエッチングレート差が小さくなり、該エッチングレート差に起因する基板表面の形状劣化(凹凸)の発生が抑制される。

【0030】

(第 3 実施例)

第 3 実施例は、半導体基板上に形成されたトランジスタ等の素子電極と素子電極の間に、層間絶縁膜(PMD膜)として、真空紫外光 CVD 法により、シリコン酸化膜を埋め込むものである。

図 4 を用いて第 3 実施例を説明する。図 4 は、本発明の第 3 実施例における処理工程を示す図である。第 3 実施例においては、(J) 電極形成工程、(K) サイドウォール形成工程、(B3) シリコン酸化膜形成工程、(C3) 基板搬入工程、(D3) 成膜工程、(E3) 減圧処理工程、(F3) 基板搬出工程、(G3) 熱処理工程、(H3) CMP 工程の順に処理が行われる。(J) 電極形成工程、(K) サイドウォール形成工程以外の各工程は、それぞれ、第 1 実施例における各工程と同じ処理なので、説明を省略する。

(J) 電極形成工程において、はじめに、図 4 (a) に示すように、シリコン基板 2 の表面に、公知の熱酸化法により、ゲート絶縁膜(SiO_2) 91 を膜厚が約 8 nm 以下となるよう形成する。さらに、その上にゲート電極膜 92 として、多結晶シリコン膜を膜厚が 100 nm 程度となるよう形成する。前記電極膜 92 としては、WSi(タングステンシリサイド)、CoSi(コバルトシリサイド)等を用いた積層膜とすることも可能である。その場合の膜厚は 100 ~ 200 nm の範囲となる。その後、その上にシリコン窒化膜(SiN) 93 を形成する。

次に、リソグラフィ工程によってレジストパターンを形成した後に、RIE 工程により

10

20

30

40

50

、シリコン窒化膜 93 とゲート電極膜 92 をエッチングすることによって、図 4 (b) に示すように、ゲート電極 95 を形成する。

【 0 0 3 1 】

次に、(K) サイドウォール形成工程において、図 4 (c) に示すように、公知の熱 C V D 法により、シリコン基板全面に、例えばシリコン窒化膜 (S i N) を形成し、その後、公知のエッチバック工程によって、電極の側壁にサイドウォール膜 (S i N) 96 を形成する。

この後、(C 3) 基板搬入工程において、処理室 1 内に基板 2 を搬入した後、(D 3) 成膜工程において、図 4 (d) に示すように、図 1 の装置 100 を用いて真空紫外光 C V D 処理を行い、基板 2 上にシリコン酸化膜 97 を形成する。なお、第 1 実施例と同様に、(C 3) 基板搬入工程の前に、(B 3) シリコン酸化膜形成工程を行い、サイドウォール膜であるシリコン窒化膜上に、予めシリコン酸化膜を形成しておいてもよい。

【 0 0 3 2 】

その後、(E 3) 減圧処理工程において、処理室 1 内を減圧する。この減圧処理により、図 4 (e) に示すように、真空紫外光 C V D 処理により堆積したシリコン酸化膜 97 を、緻密なシリコン酸化膜とする。

(E 3) 減圧処理工程の後、(F 3) 基板搬出工程において、処理済の被処理基板 2 を基板処理室 1 から搬出する。

基板 2 を基板処理室 1 から搬出した後、(G 3) 熱処理工程において、公知の加熱装置によって、酸素等の酸化性雰囲気あるいは窒素等の不活性雰囲気中で、熱処理を行う。この熱処理は、電極の材質を変質させないよう、300 ~ 600 の範囲で行うことが望ましい。このように加熱処理を行うことにより、さらにシリコン酸化膜 97 を緻密化する。

上記 (G 3) 熱処理工程の後に、図 4 (f) に示すように、(H 3) C M P 工程において、C M P 処理によってシリコン酸化膜 97 を平坦化し、その後、公知のプラズマ C V D 法等によりシリコン酸化膜 98 を堆積し、その上に第 2 のゲート電極を形成する。

【 0 0 3 3 】

真空紫外光 C V D 処理によって、ポリシロキサンを励起して堆積したシリコン酸化膜は、S i - R 結合 (R は低級アルキル基) を含むため、一般的な 2 酸化ケイ素と比較して膜密度が低い。そのため、一般的な 2 酸化ケイ素の比誘電率がおよそ 4 . 0 であるのに対して、真空紫外光 C V D 処理によって堆積したシリコン酸化膜は、比誘電率が 2 . 6 ~ 3 . 8 の範囲となり、低誘電率絶縁膜となる。そのため、第 3 実施例の発明を用いると、電極間の絶縁容量を低減することによって信号遅延の改善が可能となり、能動デバイスの動作速度が向上する。

【 0 0 3 4 】

本発明の真空紫外光 C V D 処理を行った結果を図 5 に示す。図 5 は、第 1 実施例により、素子分離溝内にシリコン酸化膜を埋め込んだ事例を示す写真である。図 5 の事例では、深さが約 1000 n m、幅が約 100 n m の素子分離溝内に、ポイドやシームを発生することなく、シリコン酸化膜を形成した。このように、本発明によれば、ポイドやシームを発生することなく、幅の狭い素子分離溝内にシリコン酸化膜を埋め込むことができる。

【 0 0 3 5 】

以上の、本明細書の記載に基づき、少なくとも次の発明を把握することができる。すなわち、第 1 の発明は、基板を処理室内へ搬入する工程と、炭素及び水素を含むシリコン化合物ガスを処理室内へ供給して、処理室内を第 1 の圧力の状態にする工程と、処理室内を前記第 1 の圧力にした状態において、処理室内へ供給されたシリコン化合物ガスに紫外光を照射して、基板上にシリコン酸化膜を形成する工程と、前記シリコン化合物ガスの処理室内への供給を停止する工程と、前記シリコン化合物ガスの処理室内への供給を停止した状態で、処理室内を前記第 1 の圧力よりも低い第 2 の圧力の状態にする減圧処理工程と、を有する半導体装置の製造方法。

このように半導体装置の製造方法を構成すると、高アスペクト比で狭い幅の溝内に、緻密なシリコン酸化膜を形成することができる。なお、前記減圧処理工程において、シリコ

10

20

30

40

50

ン化合物ガスの処理室内への供給を停止しないようにすることも可能である。

【0036】

第2の発明は、素子間を分離する素子分離溝が形成された基板を処理室内へ搬入する工程と、炭素及び水素を含むシリコン化合物ガスを処理室内へ供給して、処理室内を第1の圧力の状態にする工程と、処理室内を前記第1の圧力にした状態において、処理室内へ紫外光を照射して、前記素子分離溝内に絶縁膜を形成する絶縁膜形成工程と、前記シリコン化合物ガスの処理室内への供給を停止する工程と、前記シリコン化合物ガスの処理室内への供給を停止した状態で、処理室内を前記第1の圧力よりも低い第2の圧力の状態にする減圧処理工程と、を有する半導体装置の製造方法。

このように半導体装置の製造方法を構成すると、高アスペクト比で狭い幅の溝内に、緻密な絶縁膜を形成することができる。なお、前記減圧処理工程において、シリコン化合物ガスの処理室内への供給を停止しないようにすることも可能である。

【0037】

第3の発明は、前記第2の発明の半導体装置の製造方法において、前記素子分離溝に隣接する素子形成部の表面にはシリコン窒化膜が形成されており、前記絶縁膜形成工程及び前記減圧処理工程により、前記シリコン窒化膜の表面より低い位置まで、素子分離溝内に絶縁膜を形成した後、熱CVD処理又はプラズマCVD処理により、素子分離溝内に絶縁膜を形成する半導体装置の製造方法。

このように半導体装置の製造方法を構成すると、熱CVD処理又はプラズマCVD処理により形成した絶縁膜と、シリコン窒化膜のエッチングレート差が小さいので、後工程においてシリコン窒化膜のウェットエッチング処理を実施する際に、前記エッチングレート差に起因する基板表面の形状劣化（凹凸化）を抑制することができる。

【0038】

第4の発明は、前記第1の発明の半導体装置の製造方法において、前記減圧処理工程の後、前記シリコン酸化膜を形成する工程よりも高い温度で前記シリコン酸化膜を形成した基板を熱処理する熱処理工程を行う半導体装置の製造方法。

このように半導体装置の製造方法を構成すると、高アスペクト比で狭い幅の溝内に、緻密なシリコン酸化膜を形成することができる。

【0039】

第5の発明は、前記第1の発明又は第2の発明の半導体装置の製造方法において、前記減圧処理工程において、処理室内へ紫外光を照射する半導体装置の製造方法。

このように半導体装置の製造方法を構成すると、減圧処理工程においても、基板に付着したシリコン化合物ガスが紫外光により分解され、素子分離溝内にシリコン酸化膜あるいは絶縁膜を形成することがより容易となる。

【0040】

第6の発明は、前記第1の発明ないし第5の発明の半導体装置の製造方法において、前記シリコン化合物ガスがシロキサンである半導体装置の製造方法。

このように半導体装置の製造方法を構成すると、素子分離溝内にシリコン酸化膜あるいは絶縁膜を、効率よく形成することができる。

【0041】

第7の発明は、前記第1の発明ないし第6の発明の半導体装置の製造方法において、前記シリコン化合物ガスがOMCTSである半導体装置の製造方法。

このように半導体装置の製造方法を構成すると、素子分離溝内にシリコン酸化膜あるいは絶縁膜を、効率よく形成することができる。

【0042】

第8の発明は、素子間を分離する素子分離溝が形成された基板を処理室内へ搬入する工程と、炭素及び水素を含むシリコン化合物ガスを処理室内へ供給して、処理室内を第1の圧力にした状態において、処理室内へ紫外光を照射して、前記素子分離溝内に絶縁膜を形成する第1の絶縁膜形成工程と、前記シリコン化合物ガスの処理室内への供給を停止した状態で、処理室内を前記第1の圧力よりも低い第2の圧力の状態にする第1の減圧処理工

10

20

30

40

50

程と、前記シリコン化合物ガスを処理室内へ供給して、処理室内を第3の圧力にした状態において、処理室内へ紫外光を照射して、前記素子分離溝内に絶縁膜を形成する第2の絶縁膜形成工程と、前記シリコン化合物ガスの処理室内への供給を停止した状態で、処理室内を前記第3の圧力よりも低い第4の圧力の状態にする第2の減圧処理工程と、を有する半導体装置の製造方法。

このように半導体装置の製造方法を構成すると、絶縁膜形成工程と減圧処理工程をそれぞれ1回だけ行う場合よりも、不純物の少ない絶縁膜を形成することができる。なお、前記減圧処理工程において、シリコン化合物ガスの処理室内への供給を停止しないようにすることも可能である。

【0043】

第9の発明は、前記第8の発明の半導体装置の製造方法において、前記第3の圧力は前記第1の圧力よりも高い半導体装置の製造方法。

このように半導体装置の製造方法を構成すると、溝の幅が比較的広い状態では、第1の絶縁膜形成工程により、流動性は低い但不純物の少ない絶縁膜を形成し、溝の幅が比較的狭い状態では、第2の絶縁膜形成工程により、不純物は増えるが流動性の高い絶縁膜を形成することができる。したがって、高アスペクト比で狭い幅の溝内に、緻密な絶縁膜を形成することが容易となる。

【0044】

第10の発明は、基板を処理する処理室と、炭素及び水素を含むシリコン化合物ガスを処理室内へ供給する処理ガス供給部と、処理室内の雰囲気を排気する排気部と、処理室内に紫外光を照射する紫外光発光部と、制御部とを備え、該制御部は、素子分離溝を有する基板が処理室内に存在する状態において、前記シリコン化合物ガスを前記処理ガス供給部から処理室内へ供給し、処理室内を第1の圧力にした状態において、処理室内へ紫外光を照射して、前記素子分離溝内に絶縁膜を形成し、その後、前記シリコン化合物ガスの処理室内への供給を停止し、処理室内を前記第1の圧力よりも低い第2の圧力の状態にする減圧処理を行う制御部である半導体製造装置。

このように半導体製造装置を構成すると、高アスペクト比で狭い幅の溝内に、緻密なシリコン酸化膜を形成することができる。なお、前記減圧処理を行う工程において、シリコン化合物ガスの処理室内への供給を停止しないようにすることも可能である。

【0045】

第11の発明は、基板を処理室内へ搬入する工程と、炭素及び水素を含むシリコン化合物ガスを処理室内へ供給して、処理室内を第1の圧力の状態にする工程と、処理室内を前記第1の圧力にした状態において、処理室内へ供給されたシリコン化合物ガスに紫外光を照射して、基板上にシリコン酸化膜を形成する工程と、処理室内を前記第1の圧力よりも低い第2の圧力の状態にする減圧処理工程と、前記シリコン酸化膜を形成する工程よりも高い温度で前記シリコン酸化膜を形成した基板を熱処理する熱処理工程と、を有する半導体装置の製造方法。

このように半導体装置の製造方法を構成すると、高アスペクト比で狭い幅の溝内に、緻密なシリコン酸化膜を形成することができる。

【0046】

第12の発明は、シリコン基板上に素子分離溝が形成される素子分離溝形成工程と、該素子分離溝内にシリコン酸化膜が形成される工程と、素子分離溝が形成された基板を処理室内へ搬入する工程と、炭素及び水素を含むシリコン化合物ガスを処理室内へ供給して、処理室内を第1の圧力の状態にする工程と、処理室内を前記第1の圧力にした状態において、処理室内へ紫外光を照射して、前記素子分離溝内に絶縁膜を形成する絶縁膜形成工程と、処理室内を前記第1の圧力よりも低い第2の圧力の状態にする減圧処理工程と、を有する半導体装置の製造方法。

このように半導体装置の製造方法を構成すると、絶縁膜形成工程において素子分離溝内に絶縁膜を形成する際に、形成される絶縁膜と素子分離溝内表面との界面密着性が向上する。

10

20

30

40

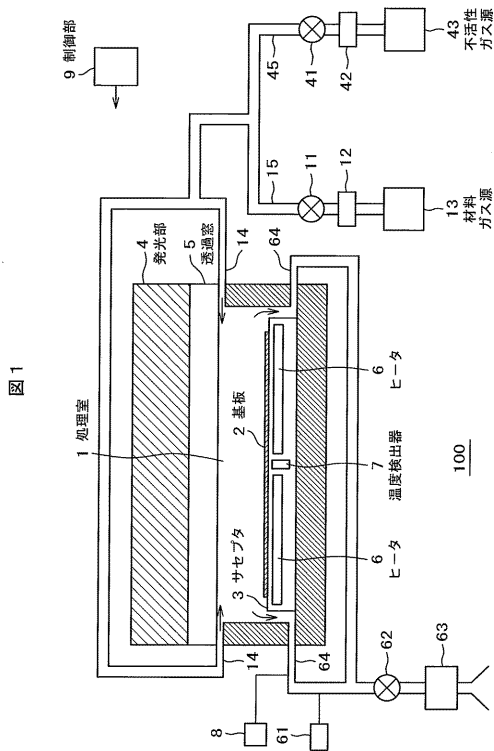
50

【符号の説明】

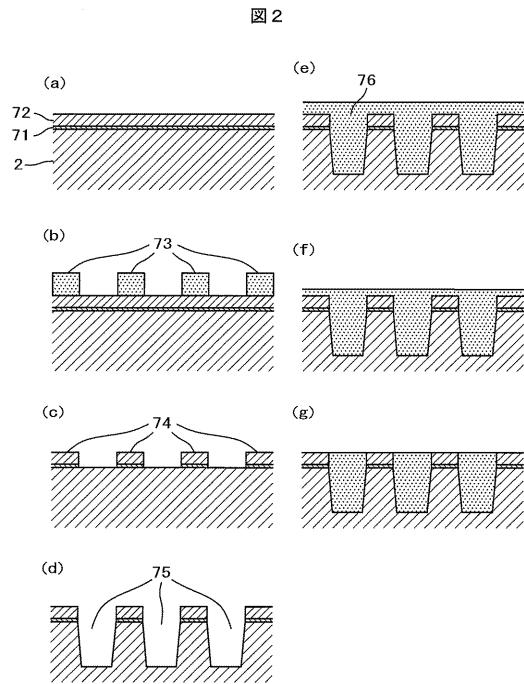
【0047】

1 基板処理室、2 基板、3 サセプタ（基板載置部）、4 紫外光発光部、5 紫外光透過窓、6 ヒータユニット、7 温度検出器、8 残留ガス計測計、9 制御部、11 開閉バルブ、12 MFC、13 シリコン化合物ガス源、14 ガス導入管、15 シリコン化合物ガス供給管、41 開閉バルブ、42 MFC、43 不活性ガス源、45 不活性ガス供給管、61 圧力センサ、62 APCバルブ、63 真空ポンプ、64 ガス排気管。

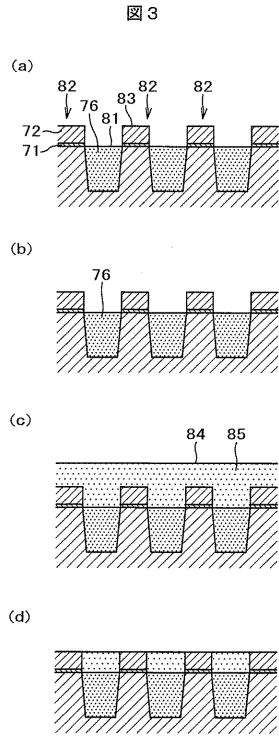
【図1】



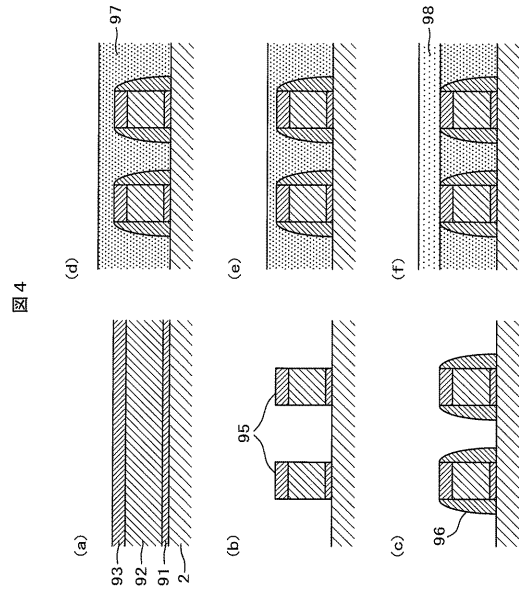
【図2】



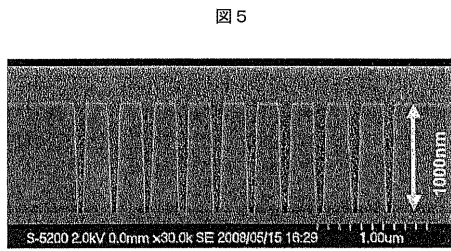
【 図 3 】



【 図 4 】



【 図 5 】



フロントページの続き

(31)優先権主張番号 特願2008-226326(P2008-226326)

(32)優先日 平成20年9月3日(2008.9.3)

(33)優先権主張国 日本国(JP)

(72)発明者 谷口 武志

富山県富山市八尾町保内二丁目1番地 株式会社日立国際電気内

Fターム(参考) 5F032 AA34 AA44 AA45 AA48 AA50 AA70 AA74 AA77 DA02 DA03
DA04 DA22 DA28 DA33 DA74 DA78
5F033 QQ48 QQ74 RR04 SS01 SS14 SS15 TT02 XX02 XX24 XX27
5F045 AA04 AA06 AA08 AA20 AB32 AC07 AD04 AD05 AE19 AF03
AF07 BB17 BB19 CA05 DC51 DP04 DQ10 EE08 HA16 HA18
HA23
5F058 BA09 BA10 BA20 BC02 BD01 BD04 BF05 BF06 BF07 BF27
BF29 BF52 BH02 BH03 BH04 BH17 BH20 BJ01