



(19)中華民國智慧財產局

(12)發明說明書公告本 (11)證書號數：TW I543283 B

(45)公告日：中華民國 105 (2016) 年 07 月 21 日

(21)申請案號：103124685

(22)申請日：中華民國 103 (2014) 年 07 月 18 日

(51)Int. Cl. : H01L21/60 (2006.01)

H01L23/48 (2006.01)

(71)申請人：矽品精密工業股份有限公司 (中華民國) SILICONWARE PRECISION INDUSTRIES CO., LTD. (TW)

臺中市潭子區大豐路 3 段 123 號

(72)發明人：林孟諺 LIN, MENG YEN (TW)；吳文寬 WU, WEN KUANG (TW)；葉煜岑 YEN, YU CHEN (TW)；袁宗德 YUAN, TSUNG TE (TW)；盧俊宏 LU, CHUN HUNG (TW)

(74)代理人：陳昭誠

(56)參考文獻：

TW 201227881A1

TW 201308700A1

TW 201311073A1

審查人員：邱迺軒

申請專利範圍項數：5 項 圖式數：2 共 20 頁

(54)名稱

中介基板之製法

METHOD OF MANUFACTURING A MEDIUM SUBSTRATE

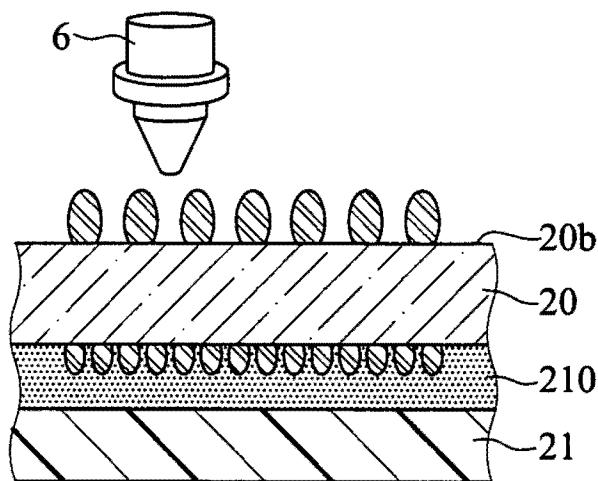
(57)摘要

一種中介基板之製法，係包括：提供一基板本體，該基板本體具有相對之置晶側與轉接側、及連通該置晶側與轉接側之導電穿孔，且該置晶側上覆蓋有一保護層，接著於該基板本體之轉接側上進行切單製程，再將該基板本體以其轉接側結合至一承載件上，之後移除該保護層，才移除該承載件，以取得複數該中介基板。藉由先進行切單製程，再移除該保護層，以省略習知重置作業，故能避免基板本體破裂、掉落或脫落之風險。

The invention provides a method for fabricating a medium substrate, comprising providing a substrate body having opposite die-mounting side and transfer side, a conductive via hole connecting the die-mounting side and the transfer side, wherein a protection layer is covered on the die-mounting side; performing a cutting process on the transfer side of the substrate body; connecting the transfer side of the substrate body onto a carrier member; removing first the protection layer and then the carrier member to obtain a plurality of medium substrates. The cutting process is first performed and then the protection layer to avoid repetitive processing as in conventional techniques while also preventing the breaking or falling off of the substrate body.

指定代表圖：

符號簡單說明：



第2B圖

公告本

發明摘要

※申請案號：103124685

※申請日：103. 7. 18

※IPC分類：

H01L 21/60 (2006.01)
H01L 21/48 (2006.01)

【發明名稱】(中文/英文)

中介基板之製法

METHOD OF MANUFACTURING A MEDIUM
SUBSTRATE

● 【中文】

一種中介基板之製法，係包括：提供一基板本體，該基板本體具有相對之置晶側與轉接側、及連通該置晶側與轉接側之導電穿孔，且該置晶側上覆蓋有一保護層，接著於該基板本體之轉接側上進行切單製程，再將該基板本體以其轉接側結合至一承載件上，之後移除該保護層，才移除該承載件，以取得複數該中介基板。藉由先進行切單製程，再移除該保護層，以省略習知重置作業，故能避免基板本體破裂、掉落或脫落之風險。

【英文】

The invention provides a method for fabricating a medium substrate, comprising providing a substrate body having opposite die-mounting side and transfer side, a conductive via hole connecting the die-mounting side and the transfer side, wherein a protection layer is covered on the die-mounting side; performing a cutting process on the transfer side of the substrate body; connecting the transfer side of the substrate body onto a carrier member; removing first the protection layer and then the carrier member to obtain a plurality of medium substrates. The cutting process is first performed and then the protection layer to avoid repetitive processing as in conventional techniques while also preventing the breaking or falling off of the substrate body.

【代表圖】

【本案指定代表圖】：第（2B）圖。

【本代表圖之符號簡單說明】：

20 基板本體

20b 轉接側

21 支撐件

210 保護層

6 雷射機

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無。

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

中介基板之製法

METHOD OF MANUFACTURING A MEDIUM
SUBSTRATE

【技術領域】

本發明係有關一種半導體封裝件，尤指一種提高製作良率之半導體封裝件及其製法。

【先前技術】

隨著電子產業的蓬勃發展，電子產品也逐漸邁向多功能、高性能的趨勢。目前應用於晶片封裝領域之技術，例如晶片尺寸構裝(Chip Scale Package, CSP)、晶片直接貼附封裝(Direct Chip Attached, DCA)或多晶片模組封裝(Multi-Chip Module, MCM)等覆晶型態的封裝模組、或將晶片立體堆疊化整合為三維積體電路(3D IC)晶片堆疊技術等。

第1圖係為習知3D晶片堆疊之半導體封裝件之製法之剖面示意圖。如第1圖所示，提供一矽中介板(Through Silicon interposer, TSI)1，該矽中介板1具有相對之置晶側10a與轉接側10b、及連通該置晶側10a與轉接側10b之複數導電矽穿孔(Through-silicon via, TSV)100，且該轉接側10b上具有一線路重佈結構(Redistribution layer, RDL)101。將間距較小之半導體晶片9之電極墊90係藉由複數銻錫凸塊102電性結合至該置晶側10a上，再以底

膠 92 包覆該些銻錫凸塊 102，且形成封裝膠體 8 於該矽中介板 1 上，以覆蓋該半導體晶片 9。於該線路重佈結構 101 上藉由複數如凸塊之導電元件 103 電性結合間距較大之封裝基板 7 之銻墊 70，並以底膠 72 包覆該些導電元件 103。

第 1A 至 1F 圖係為習知矽中介板之製法之示意圖。

如第 1A 圖所示，提供一已完成佈線製程而尚未切割之晶圓 10，其係由複數如第 1F 圖所示之矽中介板 1 所構成（其詳細內部結構可參考第 1F 圖），且該晶圓 10 之置晶側 10a 上覆蓋有一支撐件 11 之保護層 110，使該些銻錫凸塊 102 埋設於該保護層 110 中。

如第 1B 圖所示，將該晶圓 10 以其轉接側 10b 結合至一第一承載件 12 之第一膠膜 120 上，使該些導電元件 103 埋設於該第一膠膜 120 中。

如第 1C 圖所示，移除該支撐件 11 及其保護層 110，以外露該置晶側 10a。

如第 1C-1 圖所示，於該第一膠膜 120 上進行預切割製程，以產生複數 V 形預切割道 121 於該第一膠膜 120 上。

如第 1C-2 圖所示，以一機械手臂 5 固定（如真空吸附）該晶圓 10 之置晶側 10a。

如第 1C-3 圖所示，翻轉倒置整體結構，再移除該機械手臂 5。接著，利用預切割道 121 進行定位，使整體結構以該置晶側 10a 固定於定位板 4 上，再固化該第一膠膜 120。

如第 1C-4 圖所示，以另一機械手臂 5' 固定（如真空

吸附) 該第一承載件 12。

如第 1C-5 圖所示，移除該定位板 4，再將第二承載件 13 之第二膠膜 130 結合至該晶圓 10 之置晶側 10a，使該些鉀錫凸塊 102 埋設於該第二膠膜 130 中。

如第 1D 圖所示，移除該另一機械手臂 5' 與第一承載件 12，且藉由該預切割道 121 移除該第一膠膜 120。

如第 1E 圖所示，進行切單作業，以於該晶圓 10 之轉接側 10b 上藉由雷射機 6 進行隱形切割 (Stealth Dicing，簡稱 SD) 製程。

如第 1F 圖所示，以機械手臂(圖略)取出各該矽中介板 1。

目前製作該矽中介板 1，於晶圓 10 進行雷射切單時，因該置晶側 10a 具有特殊佈線而令雷射無法穿透，故於移除該支撐件 11 及其保護層 110 後，需先經過重置 (remount) 作業，即將第二承載件 13 之第二膠膜 130 結合至該晶圓 10 之置晶側 10a，使該轉接側 10b 朝上，再進行切割。

惟，前述習知矽中介板 1 之製法中，由於先將該晶圓 10 以其轉接側 10b 結合至第一承載件 12 之第一膠膜 120 上，再移除該支撐件 11 及其保護層 110，故於進行切單製程前，需進行重置作業，因而第 1C 圖至第 1D 圖的過程極為複雜，即需經過許多步驟(如第 1C-1 至 1C-5 圖所示)，導致於第 1C-2 圖所示之製程、第 1C-3 圖之翻轉倒置及定位步驟將產生破損 (crack) (因晶圓 10 之厚度僅 100um)

或掉落之風險、或於第 1D 圖之移除該第一膠膜 120 時，將產生該第二膠膜 130 脫落（peeling）之風險，以致於製造良率下降，因而增加產品成本。

再者，第 1C 圖至第 1D 圖之步驟繁多，將降低產量 (throughput)，而難以降低產品成本。

因此，如何克服上述習知技術的種種問題，實已成目前亟欲解決的課題。

【發明內容】

鑑於上述習知技術之種種缺失，本發明係提供一種中介基板之製法，係包括：提供一基板本體，該基板本體具有相對之置晶側與轉接側、及連通該置晶側與轉接側之導電穿孔，且該置晶側上覆蓋有一保護層；於該基板本體之轉接側上進行切單製程；將該基板本體以其轉接側結合至一承載件上；移除該保護層；以及移除該承載件，以取得複數該中介基板。

前述之製法中，該基板本體係為半導體板體。

前述之製法中，該基板本體係為晶圓型式。

前述之製法中，該中介基板係為晶片型式。

前述之製法中，該中介基板之轉接側係用以電性結合封裝基板，該置晶側係用以電性結合晶片。

另外，前述之製法中，該切單製程係為隱形切割製程。

由上可知，本發明之中介基板之製法，藉由先進行切單製程，再移除該保護層，以省略習知重置作業，故能避免習知技術之破裂、掉落或脫落之風險，以提高產品之良

率。

再者，本發明省略習知重置作業，故能節省製程時間及購買機台之成本，因而能提高製程效率。

又，本發明省略習知重置作業，因而能減少該基板本體於生產線上傳送時所造成之產品損壞問題。

另外，本發明省略習知重置作業，能避免該基板本體因該第二膠膜脫落而造成產品損壞之問題。

【圖式簡單說明】

第 1 圖係為習知半導體封裝件之剖面示意圖；

第 1A 至 1F 圖係為習知矽中介板之製法之剖面示意圖；其中，第 1C-1 至 1C-5 圖係為第 1C 至 1D 圖之步驟，第 1E 圖係為立體圖；以及

第 2A 至 2E 圖係為本發明之中介基板之製法的剖面示意圖。

【實施方式】

以下藉由特定的具體實施例說明本發明之實施方式，熟悉此技藝之人士可由本說明書所揭示之內容輕易地瞭解本發明之其他優點及功效。

須知，本說明書所附圖式所繪示之結構、比例、大小等，均僅用以配合說明書所揭示之內容，以供熟悉此技藝之人士之瞭解與閱讀，並非用以限定本發明可實施之限定條件，故不具技術上之實質意義，任何結構之修飾、比例關係之改變或大小之調整，在不影響本發明所能產生之功效及所能達成之目的下，均應仍落在本發明所揭示之技術

內容得能涵蓋之範圍內。同時，本說明書中所引用之如“上”及“一”等之用語，亦僅為便於敘述之明瞭，而非用以限定本發明可實施之範圍，其相對關係之改變或調整，在無實質變更技術內容下，當亦視為本發明可實施之範疇。

第 2A 至 2E 圖係為本發明之中介基板 2 之製法的剖面示意圖。

如第 2A 圖所示，提供一基板本體 20，該基板本體 20 具有相對之置晶側 20a 與轉接側 20b、及連通該置晶側 20a 與轉接側 20b 之導電穿孔 200（如第 2E 圖所示），且該置晶側 20a 上覆蓋有一支撐件 21 之保護層 210。

於本實施例中，該基板本體 20 係為矽晶圓（Si wafer）型式，即尚未切單。具體地，如第 2E 圖所示，該轉接側 20b 上具有一線路重佈結構（Redistribution layer, RDL）201 與複數設於該線路重佈結構 201 上之導電元件 203、結合至該置晶側 20a 上之導電穿孔 200 端面之複數銻錫凸塊 202。

再者，該些銻錫凸塊 202 埋設於該保護層 210 中。

如第 2B 圖所示，翻轉整體結構，以於該基板本體 20 之轉接側 20b 上進行切單作業。

於本實施例中，該切單作業係藉由雷射機 6 進行隱形切割。

如第 2C 圖所示，將該基板本體 20 以其轉接側 20b 結合至一承載件 22 之膠膜 220 上。

於本實施例中，該些導電元件 203 埋設於該膠膜 220

中。

如第 2D 圖所示，移除該支撐件 21 及其保護層 210，以外露出該置晶側 20a 與銻錫凸塊 202。

如第 2E 圖所示，移除該承載件 22 及其膠膜 220，且由於已進行切單作業，故能取得複數該中介基板 2。

於本實施例中，該中介基板 2 為晶片型式，且作為矽中介板，使該轉接側 20b 用以電性結合封裝基板（如第 1 圖所示之封裝基板 7），該置晶側 20a 用以電性結合晶片（如第 1 圖所示之半導體晶片 9）。

綜上所述，本發明之中介基板 2 之製法，係藉由將該基板本體 20 先進行切單作業，再移除該支撐件 21 及其保護層 210，故能省略習知重置作業（即第 1C-5 圖所示之第二承載件 13 之第二膠膜 130 結合至該晶圓 10 之置晶側 10a），以節省成本與時間，且能省略習知技術需經多個製程步驟所造成之風險。

再者，本發明之中介基板 2 之製法省略習知重置作業，故能節省製程時間，並能避免習知技術降低製程良率之問題，故能產量，以降低產品成本。

上述實施例係用以例示性說明本發明之原理及其功效，而非用於限制本發明。任何熟習此項技藝之人士均可在不違背本發明之精神及範疇下，對上述實施例進行修改。因此本發明之權利保護範圍，應如後述之申請專利範圍所列。

【符號說明】

1	矽中介板
10	晶圓
10a,20a	置晶側
10b,20b	轉接側
100	導電矽穿孔
101,201	線路重佈結構
102,202	鋸錫凸塊
103,203	導電元件
● 11,21	支撐件
110,210	保護層
12	第一承載件
120	第一膠膜
121	預切割道
13	第二承載件
130	第二膠膜
● 2	中介基板
20	基板本體
200	導電穿孔
22	承載件
220	膠膜
4	定位板
5,5'	機械手臂
6	雷射機
7	封裝基板

70	鋸 墊
72,92	底 膠
8	封 裝 膠 體
9	半 導 體 晶 片
90	電 極 墊

申請專利範圍

1. 一種中介基板之製法，係包括：

提供一基板本體，該基板本體具有相對之置晶側與轉接側、及連通該置晶側與轉接側之導電穿孔，該轉接側係用以電性結合封裝基板，該置晶側係用以電性結合晶片，且該置晶側上覆蓋有一保護層；

於該基板本體之轉接側上進行切單製程；

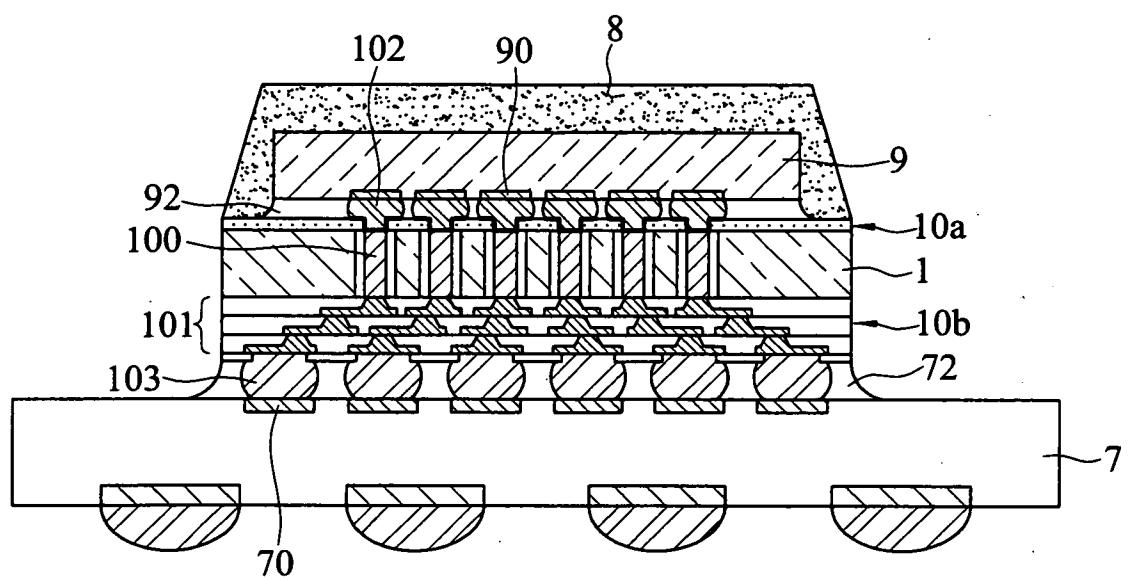
將該基板本體以其轉接側結合至一承載件上；

移除該保護層；以及

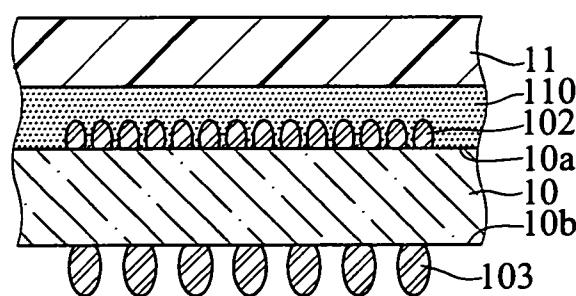
移除該承載件，以取得複數該中介基板。

2. 如申請專利範圍第 1 項所述之中介基板之製法，其中，該基板本體係為半導體板體。
3. 如申請專利範圍第 1 項所述之中介基板之製法，其中，該基板本體係為晶圓型式。
4. 如申請專利範圍第 1 項所述之中介基板之製法，其中，該中介基板係為晶片型式。
5. 如申請專利範圍第 1 項所述之中介基板之製法，其中，該切單製程係為隱形切割製程。

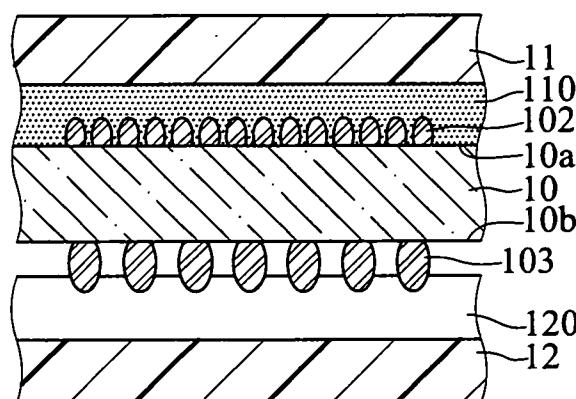
圖式



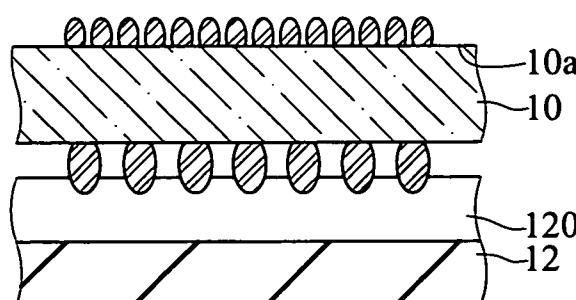
第1圖



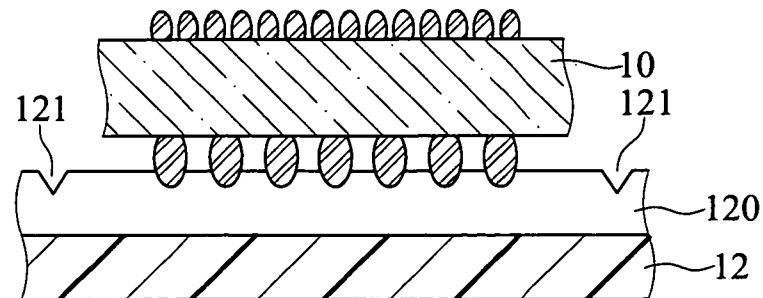
第1A圖



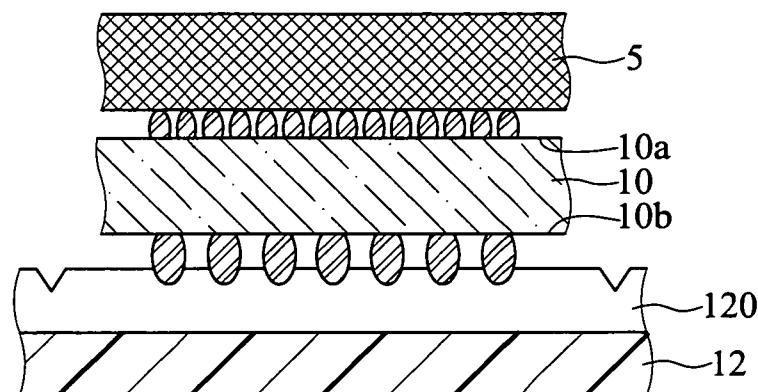
第1B圖



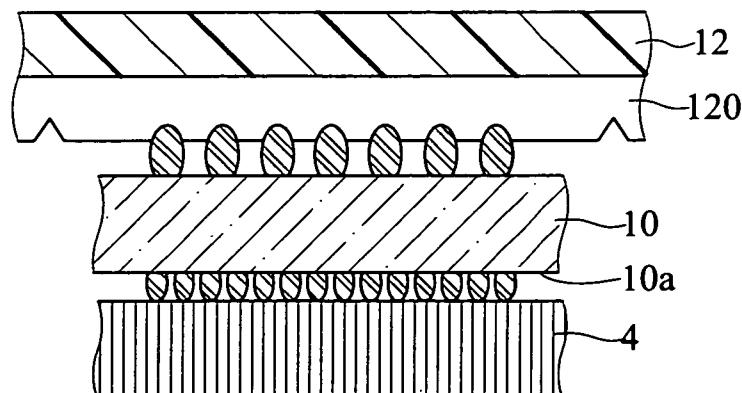
第1C圖



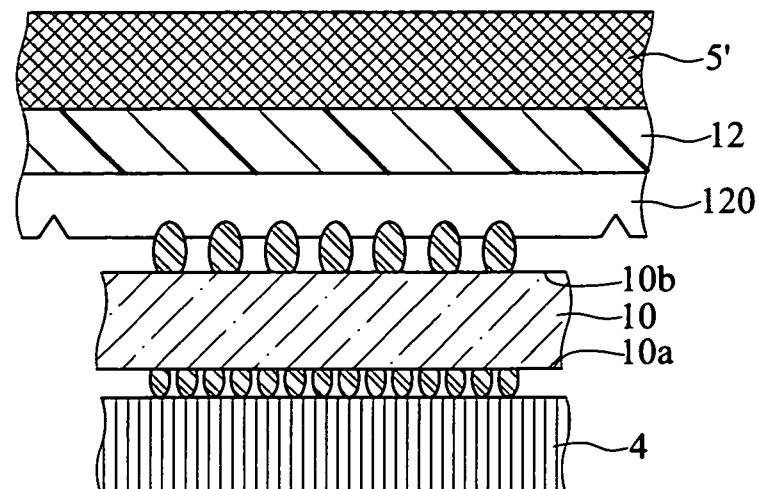
第1C-1圖



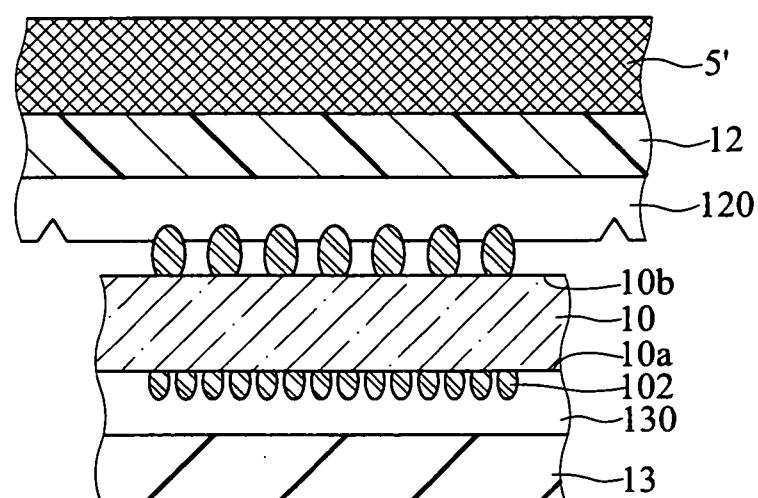
第1C-2圖



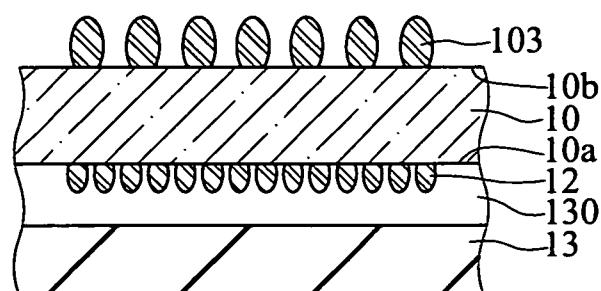
第1C-3圖



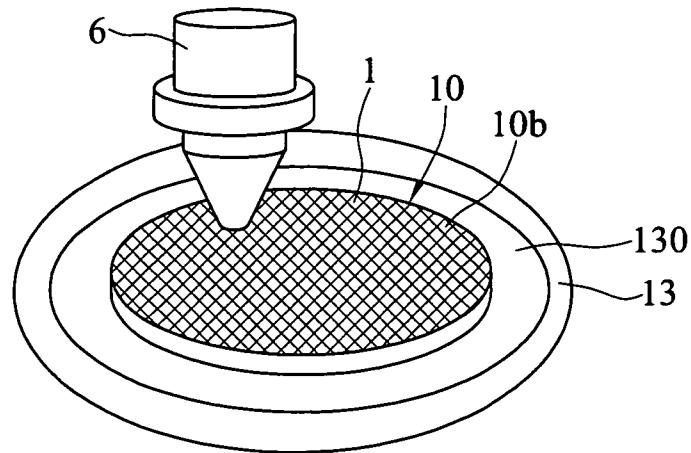
第1C-4圖



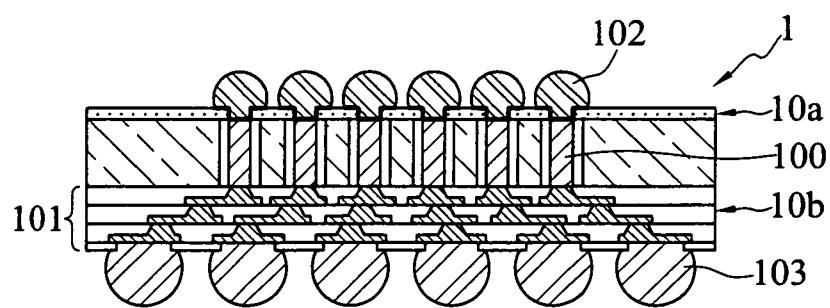
第1C-5圖



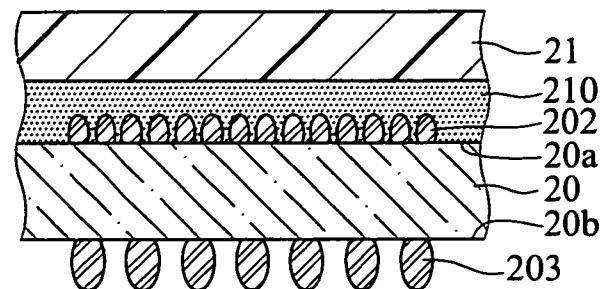
第1D圖



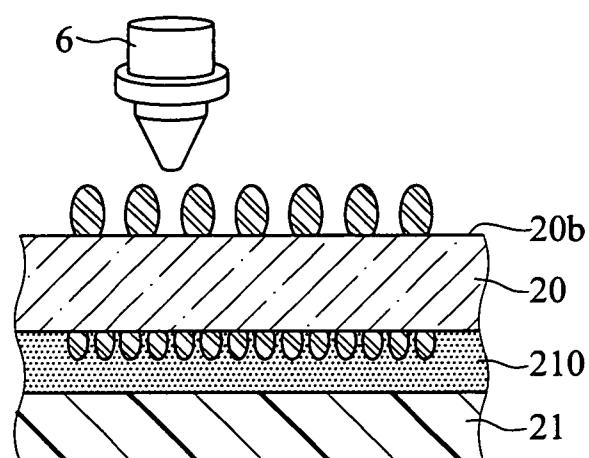
第1E圖



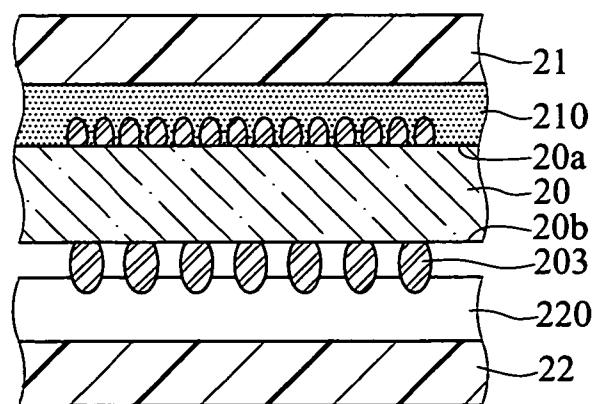
第1F圖



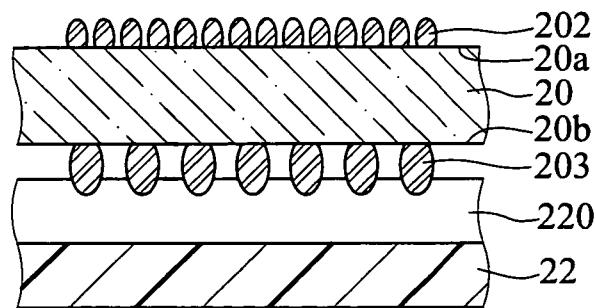
第2A圖



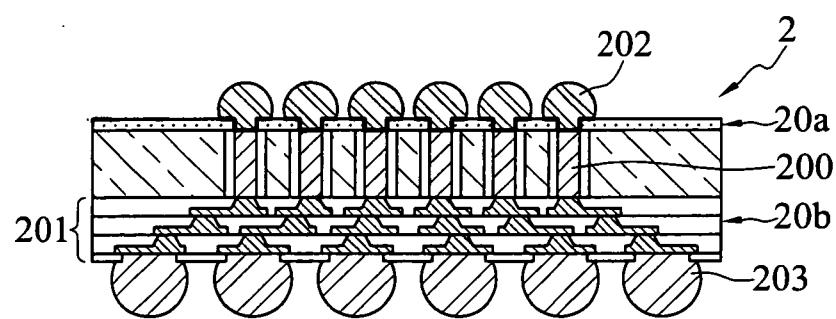
第2B圖



第2C圖



第2D圖



第2E圖