



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2016년04월22일
 (11) 등록번호 10-1614859
 (24) 등록일자 2016년04월18일

(51) 국제특허분류(Int. Cl.)
 G06F 21/76 (2013.01)
 (21) 출원번호 10-2014-7017193
 (22) 출원일자(국제) 2011년12월02일
 심사청구일자 2014년06월24일
 (85) 번역문제출일자 2014년06월23일
 (65) 공개번호 10-2014-0093734
 (43) 공개일자 2014년07월28일
 (86) 국제출원번호 PCT/US2011/063059
 (87) 국제공개번호 WO 2013/081629
 국제공개일자 2013년06월06일
 (56) 선행기술조사문헌
 US20080270805 A1
 US20110296410 A1
 US20080189350 A1
 KR1020070043061 A

(73) 특허권자
 엠파이어 테크놀로지 디벨롭먼트 엘엘씨
 미국 19808 텔라웨어주 윌밍턴 센터빌 로드 2711
 스위트 400
 (72) 발명자
 크룩릭, 이제키엘
 미국 캘리포니아 92064-2276 포웨이 디어그라스
 코트 13842
 (74) 대리인
 특허법인엠에이피에스

전체 청구항 수 : 총 18 항

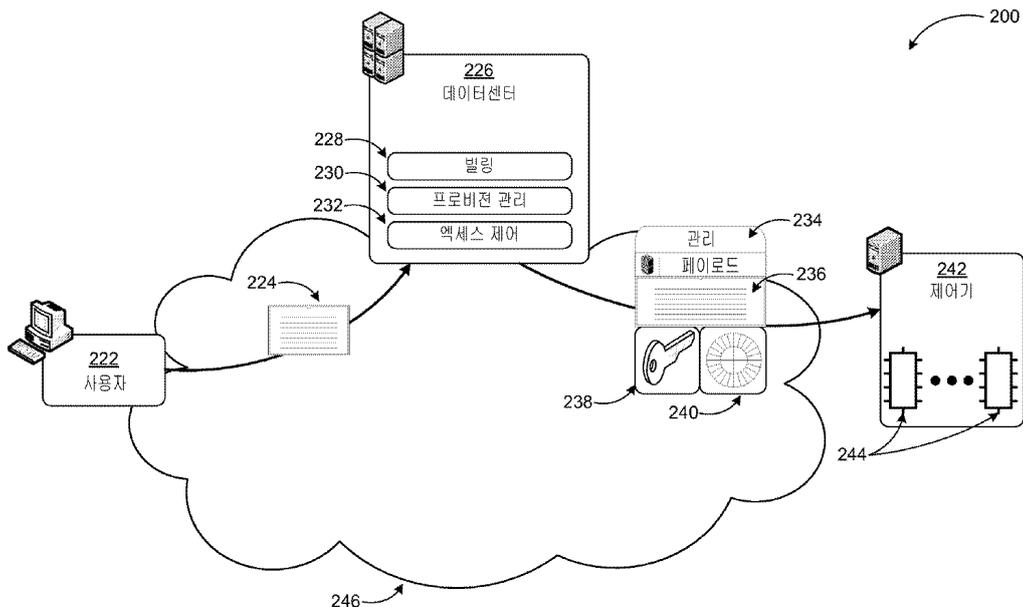
심사관 : 구분재

(54) 발명의 명칭 서비스로써의 집적 회로

(57) 요약

서비스로써 FPGA에 대한 액세스의 프로비저닝 및 관리에 관한 기술을 일반적으로 개시한다. 일부 예들에서, 공유된 FPGA 사용을 위한 관리의 프로비저닝과, 사용자의 프로세스가 그 사용자의 요구사항에 따라 프로그램된 FPGA에 액세스 가능하게 하는 액세스 제어를 허용하는 시스템은, 데이터센터 서버와 통신하여 FPGA에 대한 컴퍼 (뒷면에 계속)

대표도



일레이션을 위한 사용자 패키지를 수용할 수 있다. 사용자 패키지는 추가된 관리 페이로드와 함께 FPGA에 이미징(image)될 수 있으며, 드라이버 및 사용자 키가, 데이터 가상 머신을 위한 서비스로써의 FPGA에 대한 선택적인 액세스를 허용하도록 사용될 수 있다. 이들 구성요소들이 결합하여, 데이터센터가 렌탈 가능한 서비스로써의 집적 회로(ICaaS: integrated circuits as a service)를 프로비저닝하도록 허용한다. 빌링 트래킹, 프로비전 관리, 및 액세스 제어와 같은 추가적인 서비스는, 사용자에게 제공되어 저비용을 실현 가능하도록 하는 반면 데이터센터는 더 큰 투자회수를 실현한다.

명세서

청구범위

청구항 1

서비스로써 프로그램 가능한 집적 회로(IC)를 제공하는 방법에 있어서,

데이터센터에서 프로그램 가능한 집적 회로(IC) 설계 패키지를 수신하는 단계;

상기 IC 설계 패키지에 관리 페이로드를 추가하는 단계;

상기 IC 설계 패키지와 연관된 사용자 키를 생성하는 단계 - 상기 사용자 키는 상기 관리 페이로드와 일치함 -;

상기 사용자 키를 사용하여 상기 데이터센터의 하나 이상의 가상 머신을 통해 상기 프로그램 가능한 IC에 대한 선택적인 액세스를 제공하는 단계 - 상기 하나 이상의 가상 머신은 상기 사용자 키를 이용하여 상기 프로그램 가능한 IC와 통신하며, 상기 IC 설계 패키지와 연관된 사용자에 의해 업로딩된 커스텀(custom) 하드웨어 가속기를 사용함 -;

상기 하나 이상의 가상 머신의 시작을 가능하게 하는 단계 - 상기 하나 이상의 가상 머신은, 상기 프로그램 가능한 IC를 관리하는 제어를 통해 상기 프로그램 가능한 IC와 통신함-;

상기 프로그램 가능한 IC에서 상기 IC 설계 패키지를 실행하는 단계;

상기 프로그램 가능한 IC에서 상기 IC 설계 패키지의 실행과 연관된 프로비저닝 관리 서비스 및 빌링 트래킹 서비스 중의 적어도 하나를 제공하는 단계; 및

배치된 시간 및 소비된 전력을 포함하는 빌링 방법에 기초하여 상기 프로그램 가능한 IC의 사용을 트래킹하는 단계를 포함하는, 방법.

청구항 2

제1항에 있어서,

상기 프로그램 가능한 IC는 FPGA (Field Programmable Gate Array)인, 방법.

청구항 3

제2항에 있어서,

상기 설계 패키지의 컴파일레이션 전에 상기 관리 페이로드를 추가하는 단계 - 상기 컴파일레이션은 최종 설계를 위한 회로를 추가함 - 를 더 포함하는 방법.

청구항 4

제2항에 있어서,

메세징 인터페이스를 통해 상기 데이터센터로부터 상기 FPGA로 서버 기능을 연결하는 단계를 더 포함하는, 방법.

청구항 5

제4항에 있어서,

상기 메세징 인터페이스는, 네트워크 및 주변 컴퓨터 상호연결(PCI) 인터페이스 중의 하나를 이용하는, 방법.

청구항 6

제2항에 있어서,

상기 사용자 키의 사본을 이용하여 하나 이상의 반가상화된 드라이버를 갖는 하나 이상의 가상 머신의 시작을 가능하게 하는 단계를 더 포함하고,

상기 반가상화된 드라이버는 상기 FPGA로 소유권이 인증된 액세스를 제공하는, 방법.

청구항 7

삭제

청구항 8

삭제

청구항 9

제2항에 있어서,

상기 설계 패키지는, 상기 추가된 관리 페이로드를 갖는 상기 FPGA로 이미징되는, 방법.

청구항 10

제9항에 있어서,

상기 관리 페이로드는, 사용자 신분 확인을 보장하기 위해 상기 FPGA를 위한 메세징 인터페이스를 관리하고, 사전 정의된 빌딩 방법에 기초하여 상기 FPGA의 사용을 트래킹하는, 방법.

청구항 11

삭제

청구항 12

삭제

청구항 13

삭제

청구항 14

삭제

청구항 15

삭제

청구항 16

삭제

청구항 17

서비스로써 프로그램 가능한 집적 회로(IC)를 제공하는 컴퓨팅 장치에 있어서,

메모리; 및

상기 메모리에 연결되는 프로세서를 포함하며,

상기 프로세서는 애플리케이션을 실행하도록 구성되며, 상기 애플리케이션은,

데이터센터에서 프로그램 가능한 집적 회로(IC) 설계 패키지를 수신하며;

상기 IC 설계 패키지에 관리 페이로드를 추가하며;

상기 IC 설계 패키지와 연관된 사용자 키를 생성하며 - 상기 사용자 키는 상기 관리 페이로드와 일치함 -;

상기 사용자 키를 사용하여 상기 데이터센터의 하나 이상의 가상 머신을 통해 상기 프로그램 가능한 IC에 대한

선택적인 액세스를 제공하며 - 상기 하나 이상의 가상 머신은 상기 사용자 키를 이용하여 상기 프로그램 가능한 IC와 통신하며, 상기 IC 설계 패키지와 연관된 사용자에게 의해 업로딩된 커스텀(custom) 하드웨어 가속기를 사용함 -;

상기 하나 이상의 가상 머신의 시작을 가능하게 하며 - 상기 하나 이상의 가상 머신은, 상기 프로그램 가능한 IC를 관리하는 제어기를 통해 상기 프로그램 가능한 IC와 통신함-;

상기 프로그램 가능한 IC에서 상기 IC 설계 패키지를 실행하며;

상기 프로그램 가능한 IC에서 상기 IC 설계 패키지의 실행과 연관된 프로비저닝 관리 서비스 및 빌링 트래킹 서비스 중의 적어도 하나를 제공하며;

배치된 시간 및 소비된 전력을 포함하는 빌링 방법에 기초하여 상기 프로그램 가능한 IC의 사용을 트래킹하도록 구성된, 컴퓨팅 장치.

청구항 18

제17항에 있어서,

상기 프로그램 가능한 IC는 FPGA (Field Programmable Gate Array)인, 컴퓨팅 장치.

청구항 19

삭제

청구항 20

삭제

청구항 21

삭제

청구항 22

삭제

청구항 23

삭제

청구항 24

제18항에 있어서,

상기 애플리케이션은, 신뢰된 사용자, 인증된 페이로드를 갖는 사용자, 및 하드웨어 가상 개인 데이터센터 내의 사용자 중의 하나를 위해 상기 FPGA에 대한 직접 네트워크 액세스를 가능하도록 더 구성되는, 컴퓨팅 장치.

청구항 25

제18항에 있어서,

상기 설계 패키지는, 상기 추가된 관리 페이로드를 갖는 상기 FPGA로 이미징되는, 컴퓨팅 장치.

청구항 26

제25항에 있어서,

상기 관리 페이로드는, 사용자 신분 확인을 보장하기 위해 상기 FPGA를 위한 메세징 인터페이스를 관리하는, 컴퓨팅 장치.

청구항 27

삭제

청구항 28

삭제

청구항 29

제18항에 있어서,

상기 설계 패키지를 처리하는 관리자는 고정된 수의 게이트를 소비하며, 이것은 상기 사용자에게 가용한 용량으로부터 제거되는, 컴퓨팅 장치.

청구항 30

삭제

청구항 31

삭제

청구항 32

삭제

청구항 33

서비스로써 필드 프로그램 가능한 게이트 어레이(FPGA)를 제공하기 위해 저장된 명령어를 갖는 컴퓨터 판독가능 메모리 장치에 있어서,

상기 명령어는,

데이터센터에서 프로그램 가능한 집적 회로(IC) 설계 패키지를 수신하는 것;

상기 IC 설계 패키지에 관리 페이로드를 추가하는 것;

상기 IC 설계 패키지와 연관된 사용자 키를 생성하는 것 - 상기 사용자 키는 상기 관리 페이로드와 일치함 -;

상기 사용자 키를 사용하여 상기 데이터센터의 하나 이상의 가상 머신을 통해 상기 프로그램 가능한 IC에 대한 선택적인 액세스를 제공하는 것 - 상기 하나 이상의 가상 머신은 상기 사용자 키를 이용하여 상기 프로그램 가능한 IC와 통신하며, 상기 IC 설계 패키지와 연관된 사용자에게 의해 업로딩된 커스텀(custom) 하드웨어 가속기를 사용함 -;

상기 하나 이상의 가상 머신의 시작을 가능하게 하는 것 - 상기 하나 이상의 가상 머신은, 상기 프로그램 가능한 IC를 관리하는 제어기를 통해 상기 프로그램 가능한 IC와 통신함-;

상기 프로그램 가능한 IC에서 상기 IC 설계 패키지를 실행하는 것;

상기 프로그램 가능한 IC에서 상기 IC 설계 패키지의 실행과 연관된 프로비저닝 관리 서비스 및 빌링 트래킹 서비스 중의 적어도 하나를 제공하는 것;

배치된 시간 및 소비된 전력을 포함하는 빌링 방법에 기초하여 상기 프로그램 가능한 IC의 사용을 트래킹하는 것을 포함하는, 컴퓨터 판독가능 메모리 장치.

청구항 34

삭제

청구항 35

삭제

청구항 36

삭제

청구항 37

삭제

청구항 38

삭제

청구항 39

삭제

청구항 40

삭제

청구항 41

삭제

청구항 42

삭제

청구항 43

삭제

청구항 44

삭제

청구항 45

삭제

청구항 46

제33항에 있어서,

상기 관리 페이로드는, 상기 사용자가 FPGA 사용을 종료할 때 관리 메시지에 응답하여 경과된 시간을 보고하며, 전체 페이로드의 컴파일레이션의 시작 후의 시간을 기록하는 클럭인, 컴퓨터 판독가능 메모리 장치.

청구항 47

제33항에 있어서,

상기 관리 페이로드는, I/O 포트에 상주하며, 포맷이 후속하는 것 그리고 액세스 제어가 상기 사용자 키를 이용하여 실행되는 것을 보장하는, 컴퓨터 판독가능 메모리 장치.

청구항 48

제33항에 있어서,

상기 관리 페이로드는, 포트가 감시되며, 연결 활동이 빌링을 위해 계수되는 것을 보장하는, 컴퓨터 판독가능 메모리 장치.

발명의 설명

기술 분야

[0001] 본 발명은, 데이터센터 가상 머신을 위한 서비스로써, 필드 프로그램 가능한 게이트 어레이(Field Programmable

Gate Array(FPGA))와 같은 프로그램 가능한 집적 회로에 대한 선택적인 액세스를 가능하게 하는 기술을 일반적으로 개시한다.

배경 기술

- [0002] 본 명세서에서 다르게 기술되지 않는 한, 이 섹션에서 기술되는 자료들은 본원의 청구범위에 대한 종래 기술이 아니며, 이 섹션에서 포함함으로써 종래 기술이라고 자인하는 것은 아니다.
- [0003] FPGA는, 하드웨어 레벨에서 반복적으로 재구성하여 애플리케이션 특정 하드웨어를 제공하는 대규모의 프로그램 가능한 게이트 어레이이다. FPGA 시스템은, 특히 데이터센터 운영에 있어서 점차적으로 통용되는 데이터베이스 정렬 또는 비즈니스 분석과 같은 대규모 데이터 기능을 수행하는 경우에 대한 효율적이고 성능 대비 저비용의 해결책을 제공할 수 있다. 예를 들어, 금융 기관, 보험 회사 및 다른 사업체들을 위한 리스크 관리 계산에는, 대량의 계산 자원을 사용할 수 있으며, 이것은 범용의 컴퓨팅 시스템 대신에 FPGA를 이용함으로써 감소될 수 있다.
- [0004] FPGA를 사용함으로써 컴퓨팅 비용은 감소하고 효율은 증가할 수 있는 반면, 소규모 운영의 경우에 초기 투자비용은 상당히 클 수 있다. 더 큰 조직의 경우에도, FPGA 시스템은 전체 효율과 투자 비용을 감소하기 위해 전과정에서 사용되지 않을 수 있다. 유사한 예에는 데이터센터 운영이 포함된다. 데이터 저장장치, 서버, 방화벽, 및 다른 특수한 장비를 갖는 포괄적인 데이터센터는, 더 많은 데이터 저장용량, 접근성 및 보안이 요구될 수 있다. 그러나, 대규모의 데이터센터의 설립이 정당화되는 요구를 갖는 잠재적인 사용자의 수는 다소 제한적이다. 또한, 그러한 잠재적 사용자들도, 항상 대규모의 데이터센터의 능력을 전부 사용하지 않을 수 있다.
- [0005] 따라서, 대규모 데이터센터에서 FPGA에 기반한 기술의 효율성과 비용효율성을 인지하는 반면, 다양한 범위의 사용자들을 위한 그 효율성은, 초기 투자비용과 운영 관리 고려사항들에 의해 제한될 수 있다.

발명의 내용

- [0006] 본 발명은, 데이터센터 가상 머신을 위한 서비스로서, 필드 프로그래머블 게이트 어레이(Field Programmable Gate Array(FPGA))와 같은 프로그램 가능한 집적 회로에 대한 선택적인 액세스를 가능하게 하는 기술을 일반적으로 개시한다.
- [0007] 일부 예들에 따르면, 서비스로서 프로그램 가능한 집적 회로(IC)를 제공하는 방법은, 데이터센터에서 프로그램 가능한 집적 회로 설계 패키지를 수신하는 단계; IC 설계 패키지에 관리 페이로드를 추가하는 단계; IC 설계 패키지와 연관된 사용자 키를 생성하는 단계 - 사용자 키는 관리 페이로드와 일치함 -; 및 사용자 키를 사용하는 하나 이상의 가상 머신을 통해 프로그램 가능한 IC에 대한 선택적인 액세스를 제공하는 단계를 포함할 수 있다.
- [0008] 다른 예들에 따르면, 서비스로서 프로그램 가능한 집적 회로(IC)를 제공하는 데이터센터는, 데이터센터에서 프로그램 가능한 집적 회로 설계 패키지를 수신하며; IC 설계 패키지에 관리 페이로드를 추가하며; IC 설계 패키지와 연관된 사용자 키를 생성하며; 사용자 키를 사용하는 하나 이상의 가상 머신을 통해 프로그램 가능한 IC에 대한 선택적인 액세스를 제공하는 관리 서버를 포함할 수 있으며, 여기서 사용자 키는 관리 페이로드와 일치한다.
- [0009] 다른 예들에 따르면, 컴퓨터 관독 가능 저장 매체는, 서비스로서 프로그램 가능한 집적 회로(IC)를 제공하기 위한 명령어를 저장하여 포함할 수 있다. 명령어는, 데이터센터에서 프로그램 가능한 집적 회로 설계 패키지를 수신하는 것; IC 설계 패키지에 관리 페이로드를 추가하는 것; IC 설계 패키지와 연관된 사용자 키를 생성하는 것; 및 사용자 키를 사용하는 하나 이상의 가상 머신을 통해 프로그램 가능한 IC에 대한 선택적인 액세스를 제공하는 것을 포함할 수 있으며, 여기서 사용자 키는 관리 페이로드와 일치한다.
- [0010] 이상의 요약은 단순히 예시적인 것으로서 어떠한 방식으로든 제한적으로 의도된 것이 아니다. 이하의 상세한 설명과 도면을 참조함으로써, 상기 설명된 예시적인 양태들, 실시예들, 그리고 특징들에 더하여, 추가적인 양태들, 실시예들, 그리고 특징들 또한 명확해질 것이다.

도면의 간단한 설명

- [0011] 본 개시의 기술한 특징 및 다른 특징은 첨부 도면과 결합하여, 다음의 설명 및 첨부된 청구범위로부터 더욱 충분히 명백해질 것이다. 이들 도면은 본 개시에 따른 단지 몇 개의 예시를 묘사할 뿐이고, 따라서, 본 개시의 범위를 제한하는 것으로 고려되어서는 안 될 것임을 이해하면서, 본 개시는 첨부 도면의 사용을 통해 더 구체적

이고 상세하게 설명될 것이다.

도 1은, 서비스로써 사용될 수 있는, 예시적인 필드 프로그램 가능한 게이트 어레이의 구조를 도시한다.

도 2는, 서비스로써 집적 회로(IC)를 제공하는 시스템을 개념적으로 도시한다.

도 3은, 서비스로써 IC를 제공하는 시스템의 주요 구성요소들 사이의 상호작용을 도시한다.

도 4는, 서비스로써 IC를 제공하는 시스템을 관리하는데 사용될 수 있는, 범용 컴퓨팅 장치를 도시한다.

도 5는, 도 4의 장치와 같은 컴퓨팅 장치에 의해 실행될 수 있는, 서비스로써 IC를 제공하는 예시적인 방법을 도시하는 흐름도이다.

도 6은, 본원에 기술된 적어도 일부 실시예에 따라 배열된, 예시적인 컴퓨터 프로그램 제품의 블록도를 도시한다.

발명을 실시하기 위한 구체적인 내용

[0012] 이하의 상세한 설명에서 본 개시의 일부를 이루는 첨부된 도면이 참조된다. 문맥에서 달리 지시하고 있지 않은 한, 통상적으로, 도면에서 유사한 부호는 유사한 컴포넌트를 나타낸다. 상세한 설명, 도면, 그리고 청구범위에 설명되는 예시적인 예시는 제한적으로 여겨지지 않는다. 본 개시에서 제시되는 대상의 범위 또는 사상에서 벗어나지 않으면서도 다른 예시가 이용되거나, 다른 변경이 이루어질 수 있다. 여기에서 일반적으로 설명되고, 도면에 도시되는 본 개시의 양태는 다양한 다른 구성으로 배열, 대체, 조합, 분리, 및 설계될 수 있음과 이 모두가 여기에서 암시적으로 고려됨이 기꺼이 이해될 것이다.

[0013] 본 개시는, 무엇보다도 일반적으로, 서비스로써의 FPGA 또는 다른 프로그램 가능한 회로에 대한 액세스를 준비(provision)하고 관리하는 것에 관련된 방법, 장치, 시스템, 소자 및/또는 컴퓨터 프로그램 제품에 관한 것이다.

[0014] 간단히 기술하면, 공유된 FPGA 사용을 위한 관리의 프로비저닝(provision)과, 사용자의 프로세스가 그 사용자의 요구사항에 따라 프로그램된 FPGA에 액세스 가능하게 하는 액세스 제어를 허용하는 시스템은, 데이터센터 서버와 통신하여 FPGA에 대한 컴파일레이션(compilation)을 위한 사용자 패키지를 수용할 수 있다. 사용자 패키지는 추가된 관리 페이로드와 함께 FPGA에 이미징(image)될 수 있으며, 드라이버 및 사용자 키가, 데이터 가상 머신을 위한 서비스로써의 FPGA에 대한 선택적인 액세스를 허용하도록 사용될 수 있다. 이들 구성요소들이 결합하여, 데이터센터가 렌탈 가능한 서비스로써의 집적 회로(ICaaS: integrated circuits as a service)를 프로비저닝하도록 허용한다. 빌링 트래킹, 프로비저닝 관리, 및 액세스 제어와 같은 추가적인 서비스는, 사용자에게 제공되어 저비용을 실현 가능하도록 하는 반면 데이터센터는 더 큰 투자회수를 실현한다.

[0015] 도 1은, 본원에 개술된 적어도 일부 실시예들에 따라 배열된, 서비스로써 사용될 수 있는, 예시적인 필드 프로그램 가능한 게이트 어레이의 구조를 도시한다.

[0016] FPGA(field-programmable gate array)(100)은, 제조(필드 프로그래밍) 후에 구성되도록 설계된 집적 회로이다. FPGA는 임의의 논리적 기능을 구현하는데 사용될 수 있으며, 그 구성은 하드웨어 기술 언어(HDL: hardware description language)를 이용하여 일반적으로 특정될 수 있다.

[0017] 도 1에 도시된 FPGA(100)와 같은 FPGA는, 구성 가능한 논리 블록(110)이라고 불리우는 프로그램 가능한 논리 구성요소, 및 블록들이 다양한 상이한 구성 내에서 논리 게이트에 연결되도록 허용하는 재구성 가능한 상호연결(106)의 계층을 포함할 수 있다. 구성 가능한 논리 블록(110)은, 복잡한 조합 기능 또는 단지 AND 및 XOR과 같은 단순한 논리 게이트를 실행하도록 구성될 수 있다. 일부 FPGA에서, 구성 가능한 논리 블록(110)은, 각각 하나 이상의 논리셀(114)(예를 들어, 논리 게이트)를 포함하는 다수의 슬라이스(slice)(112)를 포함할 수 있다. 구성 가능한 논리 블록(110)은 또한, 단순한 플립플롭 또는 더욱 완결된 메모리 블록일 수 있는, 메모리 요소들을 포함할 수 있다.

[0018] FPGA(100)는 디지털 및/또는 아날로그 특징(feature)들을 가질 수 있다. 아날로그 특징들은, 차동 시그널링 채널에 연결되도록 설계된 입력 핀(102) 상에 차동 비교기를 포함한다. 따라서, FPGA의 기본 구조는 어레이에 기초하며, 여기서 각 집적 회로는, 수평 및 수직 라우팅 채널을 통해 상호 연결 가능한 구성 가능한 논리 블록(110)의 2차원 어레이를 포함한다. 입력 핀(102)은, 전형적인 FPGA 설계에서 입력 버퍼(104)를 통해 논리 블록에 입력을 제공할 수 있다.

- [0019] 도 2는, 본원에 개시된 적어도 일부 실시예에 따라 배열된, 서비스로써 집적 회로(IC)를 제공하는 시스템을 개념적으로 도시한다.
- [0020] 데이터센터는, 데이터 및 정보의 분리, 처리, 관리 및 저장을 위한 중앙집중화된 저장소이다. 데이터센터는 조직의 설비 내에 존재할 수 있거나 특별한 설비로써 관리될 수도 있다. 일부 데이터센터는, 서버 동작, 웹 트래픽, 관리 데이터 및 네트워크 성능을 모니터링하는 자동화된 시스템을 포함한 네트워크 운영 센터(NOC: network operations center)와 동기화될 수 있다. 다른 데이터센터는, 수집된 데이터의 관리 및, 분석 또는 유사한 계산과 같은 데이터 관련 서비스를 제공하는데 전문화될 수 있다. 데이터센터는 전형적으로 물리적 개체(예를 들어, 서버룸(server room), 서버팜(server farm) 등)과 연관되는 한편, 데이터센터는, 가상 서버 및 데이터 저장소를 통해 크기, 소유자 또는 다른 측면들에 기초하여 관리 데이터가 분리되어 있는, 가상 데이터센터(VDC: virtual datacenter)로써 구성될 수 있다.
- [0021] 일부 실시예에 따른 시스템은, 데이터센터 서버와 통신하여 FPGA에 대한 컴파일레이션을 위한 사용자 패키지를 수용함으로써, 사용자의 프로세스가 그 사용자의 요구사항을 반영하여 프로그램된 FPGA에 대한 액세스가 가능하게 하도록 하는 액세스 제어, 및 서비스로써의 공유된 FPGA 사용을 위한 관리 프로비저닝을 가능하게 한다. 관리 페이로드는 사용자 패키지에 추가될 수 있으며, 드라이버 및 사용자 키가 사용되어, 데이터센터 가상 머신을 통해 서비스로써 FPGA에 대한 선택적이고 관리된 액세스를 허용할 수 있다.
- [0022] 도 2의 다이어그램(200)을 참조하면, 데이터센터(226)는, 데이터를 저장하고, 사용자(222)와 같은 복수의 사용자(클라이언트)를 위한 하나 이상의 FPGA(244)에 대한 공유된 액세스와 같은 서비스를 제공할 수 있다. 사용자(222)는 하나 이상의 네트워크(246) 상에서 데이터센터(226)와 상호작용할 수 있다(예를 들어, 클라우드에 기초한 상호작용) 액세스 제어(232)와 같은 추가적인 서비스를 위해, 데이터센터(226)는, 다수의 서버 상에서 분산되거나 개별적인 서버 상에서 실행될 수 있는, 집적된 또는 분리된 어플리케이션 또는 모듈을 사용할 수 있다.
- [0023] 설계 패키지(224)를 수신하면, 예를 들어, 사용자(222)로부터, 데이터센터(226)는, 컴파일레이션(compilation) 전에, 신상확인(identity), 트래킹, 빌링, 및/또는 호환성의 목적을 위한 관리 페이로드들에 추가할 수 있다. 사용자 키(238)는 또한 관리 페이로드(234)에 일치하도록 생성되어, 사용자(222)가, 하나 이상의 FPGA(244)를 관리하는 제어기(242)와 통신할 반가상화된 드라이버(paravirtualized driver) 및/또는 가상 머신을 시작하도록 할 수 있다. FPGA 설계(236) 및 관리 페이로드(234)와 함께, 업로드된 데이터는 또한 사용자의 요구사항을 반영한 하드웨어 가속기(240)를 포함할 수 있다.
- [0024] 도 3은, 본원에 개시된 일부 실시예에 따라 배열된, 서비스로써 IC를 제공하는 시스템의 주요 구성요소들 사이의 상호작용을 도시한다.
- [0025] 도 3의 다이어그램(300)에 도시된 예시적인 시나리오에 따르면, 사용자(322)는 FPGA 설계(336)를 서비스로써의 집적 회로(ICaaS) 관리자(356)에 전달할 수 있다. ICaaS 관리자(356)는, 사용자에게 FPGA에 대한 액세스를 실질적으로 대여하는 데이터센터의 서비스 또는 하나 이상의 어플리케이션일 수 있다. ICaaS 관리자(356)는, 관리 페이로드(334)를 FPGA 설계(336)로 첨부할 수 있다. 관리 페이로드(334)는, 빌링 및 프로비저닝을 위해 요구되는 적절한 측정방법(metric)을 사용하여 FPGA 모듈의 사용을 트래킹하고 사용자 신분(identity)을 보장하기 위해, 메시지 인터페이스를 관리할 수 있다. 예를 들어, 배치된 시간 및 소비된 전력의 조합이 빌링 측정방법으로 사용될 수 있다. ICaaS 관리자(356)는 또한 ICaaS 사용자 키(338)를 생성할 수 있는데, 이는 관리 페이로드(334)와 일치될 수 있다. 사용자(322)는, 사용자의 가상 머신이 다수의 FPGA를 관리하는 FPGA 보드(354)와 통신하고 사용자의 요구사항을 반영하여 업로드된 하드웨어 가속기를 사용할 수 있도록, ICaaS 사용자 키(338)의 사본을 갖는 반가상화된 드라이버(340)와 함께 데이터센터의 가상 머신(352)을 시작할 수 있다. 가상 머신 및 반가상화된 드라이버, 네트워크 연결, 메세징, 또는 다른 FPGA 상호 연결 수단은, 데이터센터에서 가상 머신 호스트(350)에 의해 호스팅될 수 있다.
- [0026] FPGA로의 페이로드의 이미징(imaging)은, 컴파일레이션 단계를 포함한다. ICaaS 서비스를 관리하기 위해서, 관리 페이로드(334)가 컴파일레이션 전에 페이로드에 추가되며, 이에 따라 최종 설계에 존재하는 회로가 효율적으로 추가된다. 페이로드는 프리컴파일레이션 층(pre-compilation layer)에서 추가되기 때문에, 넓은 액세스를 가질 수 있으나, FPGA 컴파일레이션의 게이트 수준의 특성에 의해, 파괴될 프로그램 실행 가능한 공간과 침범될 공유 메모리 동작이 없기 때문에, 적절히 설계된 관리 페이로드가 사용자 설계 기능과 간섭을 일으킬 위험성은 없다. 관리 페이로드는 고정된 수의 게이트만을 소비하게 되고, 이는 사용자(322)가 사용가능한 용량으로부터 제거될 수 있다.

- [0027] 일부 예들에서, 관리 페이로드(334)는 단순히 컴파일레이션 후에 시작된 직후 시간을 기록하는 클럭일 수 있다. 이러한 클럭은, 사용자가 FPGA의 사용을 종료할 때 관리 메시지에 응답하여 경과된 시간에 관해 보고할 수 있다. 다른 예들에서, 관리 페이로드(334)는, 입력/출력 I/O 포트에 상주할 수 있으며, 포맷이 후속되거나, ICaaS 사용자 키(338)를 이용하여 액세스가 실행되도록 보장할 수 있다. 하드웨어에서 기능을 구현함으로써, 그러한 감시 의무에 대한 잠재적인 연기를 실질적으로 회피할 수 있다. 다른 예들에서, 관리 페이로드(334)는, 빌딩을 위한 포트를 모니터링할 수 있다. 예를 들어, FPGA가 저장 버스에 대한 직접 액세스를 가지면, 버스가 감시되고 빌딩을 위해 활동이 계수될 수 있다.
- [0028] 반가상화된 드라이버(340)가 사용되어, 하드웨어 액세스를 가상 머신으로 추상화(abstract)할 수 있다. 일부 실시예에 따른 시스템에서, 반가상화된 드라이버(340)는, 예를 들어 FPGA 보드(354)에 연결된 PCI버스에 대한 소유자 인증된 액세스를 제공할 수 있다. 일부 실시예에서, FPGA 보드(354)는, 네트워크 액세스가 가상 머신에 직접 연결되도록 요구함으로써, 보안 목적을 위해 네트워크에 직접 연결되지 않을 수 있다. 다른 실시예에서, FPGA 보드(354)는 적절한 보안 수단을 갖는 네트워크에 직접 연결될 수 있다. 예를 들어, 데이터센터는, 고객이 다른 사용자들에게 영향을 주지 않는 하드웨어에 기초한 가상 개인화 데이터센터(virtual private datacenter) 내, 또는 신뢰된 고객 또는 인증된 페이로드에 대한 직접 액세스를 허용하도록 선택될 수 있다.
- [0029] 상기 특정 예들 및 도 1 내지 3의 구성들로 실시예들이 논의되었지만, 이들은 서비스로서의 집적 회로를 제공하기 위해 사용되는 일반적인 가이드라인을 제공하기 위해 의도되었다. 이들 예는, 본원에 기술된 방법들을 이용하는 다른 구성요소, 모듈 및 구성을 이용하여 구현될 수 있는, 실시예들에 대한 제한을 의미하지 않는다. 예를 들어, FPGA 뿐만 아니라, 임의의 집적 회로를 액세스하는 것이 서비스로서 프로비저닝될 수 있다. 다른 예들에 따르면, 관리 페이로드가, 액세스 서비스를 제공하는 데이터센터의 FPGA 및 나머지 구성들 사이의 방화벽 상에 구현될 수 있다. 방화벽 또는 관리 페이로드를 구현하는 다른 유사한 구성요소는, 하드웨어, 소프트웨어 또는 이들의 조합으로써 구현될 수 있다. 또한, 이상 논의된 동작들은, 특히 얹히는 방법(interlaced fashion)을 포함하여 다양한 순서로 실행될 수 있다.
- [0030] 도 4는 본원에 개시된 적어도 일부 실시예에 따라 배열된, 서비스로서 IC를 제공하는 시스템을 관리하는데 사용될 수 있는 범용 컴퓨팅 장치를 도시한다. 매우 기본적인 구성(402)에서, 컴퓨팅 장치(400)는 전형적으로 하나 이상의 프로세서(404) 및 시스템 메모리(406)를 포함한다. 메모리 버스(408)가 프로세서(404)와 시스템 메모리(406) 사이의 통신을 위해 사용될 수 있다.
- [0031] 요구되는 구성에 따라, 프로세서(404)는 마이크로프로세서(μP), 마이크로컨트롤러(μC), 디지털 신호 프로세서(DSP) 또는 그 임의의 조합을 포함하는 임의의 유형일 수 있지만, 이에 한정되는 것은 아니다. 프로세서(414)는 레벨 1 캐시(412)와 같은 하나 이상의 레벨의 캐싱, 프로세서 코어(414) 및 레지스터(416)를 포함할 수 있다. 예시적인 프로세서 코어(414)는 ALU(arithmetic logic unit), FPU(floating point unit), DSP 코어(digital signal processing core), 또는 그 임의의 조합을 포함할 수 있다. 예시적인 메모리 컨트롤러(418)는 또한 프로세서(404)와 사용될 수 있거나, 또는 몇몇 구현예에서, 메모리 컨트롤러(418)는 프로세서(404)의 내부 부품일 수 있다.
- [0032] 요구되는 구성에 따라, 시스템 메모리(406)는 (RAM과 같은) 휘발성 메모리, (ROM, 플래시 메모리 등과 같은) 비휘발성 메모리, 또는 그 임의의 조합을 포함할 수 있지만, 이에 한정되지 않는 임의의 유형일 수 있다. 시스템 메모리(406)는 운영 체제(420), 하나 이상의 애플리케이션(422), 및 프로그램 데이터(424)를 포함할 수 있다. 애플리케이션(422)은, 사용자 프로세스가 그 사용자의 요구사항을 반영하여 프로그램된 FPGA를 액세스하도록 하는 액세스 제어가 본원에 개시된 바와 같은 데이터센터 서버와 통신하여 FPGA에 대한 컴파일레이션을 위한 사용자 패키지를 수용할 수 있으며, 공유된 FPGA 사용을 위한 프로비저닝 관리를 가능하게 할 수 있는, FPGA 제어 모듈(427), 추가의 서비스 모듈(425) 및 데이터센터 관리 모듈(423)을 포함할 수 있다. 프로그램 데이터(424)는, 다른 데이터 중에서도, 클라이언트에 대한 서비스로서 집적 회로 이용을 제공하는 것과 연관된 제어 파라미터(428)를 포함할 수 있다. 이렇게 기술된 기본 구성(402)는, 내부 섹션 내의 구성요소들에 의해 도 4에 도시된다.
- [0033] 컴퓨팅 장치(400)는 추가적인 특징 또는 기능, 및 기본 구성(402)과 임의의 요구되는 장치와 인터페이스 간 통신을 용이하게 하기 위한 추가적인 인터페이스를 가질 수 있다. 예를 들면, 버스/인터페이스 컨트롤러(430)는 저장 인터페이스 버스(434)를 통한 기본 구성(402)과 하나 이상의 데이터 저장 장치(432) 간의 통신을 용이하게 하는데 사용될 수 있다. 데이터 저장 장치(432)는 분리형 저장 장치(436), 비분리형 저장 장치(438), 또는 그들의 조합일 수 있다. 분리형 저장 장치 및 비분리형 저장 장치의 예로는, 몇 가지 말하자면, 플렉서블 디스크

드라이브 및 하드 디스크 드라이브(HDD)와 같은 자기 디스크 장치, 콤팩트 디스크(CD) 드라이브 또는 디지털 다기능 디스크(DVD) 드라이브와 같은 광 디스크 드라이브, 고체 상태 드라이브(solid state drive; SSD), 및 테이프 드라이브가 포함된다. 예시적인 컴퓨터 저장 매체는, 컴퓨터 판독가능 명령어, 데이터 구조, 프로그램 모듈 또는 다른 데이터와 같은 정보의 저장을 위한 임의의 방법 또는 기술로 구현된 휘발성 및 비휘발성의, 분리형 및 비분리형 매체를 포함할 수 있다.

[0034] 시스템 메모리(406), 분리형 저장 장치(436) 및 비분리형 저장 장치(438)는 모두 컴퓨터 저장 매체의 예이다. 컴퓨터 저장 매체는 RAM, ROM, EEPROM, 플래시 메모리 또는 다른 메모리 기술, CD-ROM, 디지털 다기능 디스크(DVD) 또는 다른 광학 저장 장치, 자기 카세트, 자기 테이프, 자기 디스크 저장 장치 또는 다른 자기 저장 장치, 또는 원하는 정보를 저장하는데 사용될 수 있고 컴퓨팅 장치(400)에 의해 액세스될 수 있는 임의의 다른 매체를 포함하지만, 이에 한정되는 것은 아니다. 그러한 임의의 컴퓨터 저장 매체는 장치(400)의 일부일 수 있다.

[0035] 컴퓨팅 장치(400)는 버스/인터페이스 컨트롤러(430)를 통한 다양한 인터페이스 장치(예를 들면, 출력 장치(442), 주변 인터페이스(444) 및 통신 장치(446))로부터 기본 구성(402)으로의 통신을 용이하게 하기 위한 인터페이스 버스(440)도 포함할 수 있다. 예시적인 출력 장치(442)는 그래픽 처리 유닛(448) 및 오디오 처리 유닛(450)을 포함하며, 이는 하나 이상의 A/V 포트(452)를 통해 디스플레이 또는 스피커와 같은 다양한 외부 장치로 통신하도록 구성될 수 있다. 예시적인 주변 인터페이스(444)는 직렬 인터페이스 컨트롤러(454) 또는 병렬 인터페이스 컨트롤러(456)를 포함하며, 이는 하나 이상의 I/O 포트(458)를 통해 입력 장치(예를 들면, 키보드, 마우스, 펜, 음성 입력 장치, 터치 입력 장치 등) 또는 다른 주변 장치(예를 들면, 프린터, 스캐너 등)와 같은 외부 장치와 통신하도록 구성될 수 있다. 예시적인 통신 장치(446)는 네트워크 컨트롤러(460)를 포함하며, 이는 하나 이상의 통신 포트(464)를 통해 네트워크 통신 상에서의 하나 이상의 다른 컴퓨팅 장치(462)와의 통신을 용이하게 하도록 배치될 수 있다.

[0036] 네트워크 통신 링크는 통신 매체의 일 예시일 수 있다. 통신 매체는 전형적으로 컴퓨터 판독가능 명령어, 데이터 구조, 프로그램 모듈, 또는 반송파 또는 다른 전송 매커니즘 같은 변조된 데이터 신호 내의 다른 데이터에 의해 구현될 수 있고, 임의의 정보 전달 매체를 포함할 수 있다. "변조된 데이터 신호"는 신호 내에 정보를 인코딩하기 위한 방식으로 설정되거나 변경된 특성 중 하나 이상을 갖는 신호일 수 있다. 제한적인지 않은 예로서, 통신 매체는 유선 네트워크 또는 직접 유선 접속과 같은 유선 매체, 및 음파, 무선 주파수(RF), 마이크로웨이브, 적외선(IR) 및 다른 무선 매체와 같은 무선 매체를 포함할 수 있다. 여기서 사용되는 컴퓨터 판독가능 매체라는 용어는 저장 매체 및 통신 매체 둘 다를 포함할 수 있다.

[0037] 컴퓨팅 장치(400)는, 범용 또는 특수목적의 서버, 메인프레임, 또는 이상 기능들의 임의의 일부를 포함하는 유사한 컴퓨터의 일부로써 구현될 수 있다. 컴퓨팅 장치(400)는 또한 랩톱 컴퓨터 및 랩톱이 아닌 컴퓨터 구성을 모두 포함하는 개인용 컴퓨터로서 구현될 수 있다.

[0038] 예시적인 실시예들은 또한 방법을 포함할 수 있다. 이들 방법은, 본원에 기술된 구조들을 포함하여 임의의 방법으로 구현될 수 있다. 이러한 방법의 하나는, 본원에 개시된 유형의 장치의 머신 동작에 의한 것이다. 다른 선택적인 방법은, 방법들의 개별 동작들의 하나 이상을 그 동작들의 일부를 실행하는 하나 이상의 인간 운영자들과 결합하여 실행하는 한편, 다른 동작들은 머신에 의해 실행되는 것이다. 이들 인간 운영자들은 서로 동일한 장소에 있을 필요는 없으나, 각 자는 프로그램의 일부를 실행하는 머신과 함께 있을 수 있다. 다른 예에서, 인간 상호작용은, 머신 자동화된 사전 선택된 범주에 의한 것과 같이 자동화될 수 있다.

[0039] 도 5는, 본원에 개시된 적어도 일부 실시예에 따라 배열된, 도 4의 장치와 같은 컴퓨팅 장치에 의해 실행될 수 있는 서비스로써 IC를 제공하는 예시적인 방법을 도시하는 흐름도이다. 예시적인 방법은, 하나 이상의 블록(522, 524, 526, 528 및/또는 530)에 의해 도시되는 하나 이상의 동작, 기능 또는 행위를 포함할 수 있다. 블록(522 및 530)에 기술되는 동작들은 또한, 컴퓨팅 장치(510)의 컴퓨터 판독가능 매체(520)와 같은 컴퓨터 판독가능 매체에서의 컴퓨터 실행가능 명령어으로써 저장될 수 있다.

[0040] 블록(522)("FPGA 설계를 수신")에서, 서비스로써 집적 회로(FPGA)에의 액세스를 제공하는 처리가 시작될 수 있다. 블록(522)에서, 데이터센터 관리 서버는, 도 2의 사용자(222)로부터의 설계 패키지(224)와 같이 사용자로부터 키지를 수신할 수 있다. 데이터센터 관리 서버는, 사용자(222)의 인증, 빌링 트래킹의 초기화, 복수 사용자들 사이의 프로비전 관리 등과 같은 추가의 작업을 더 실행할 수 있다.

[0041] 블록(522)에 이어서 블록(524)("관리 페이로드를 부착")이 실행될 수 있다. 블록(524)에서, 도 2의 관리 페이

로드(234)가, FPGA로의 컴파일레이션의 전에 설계 패키지(224)에 첨가될 수 있다. 관리 페이로드(234)는, FPGA로의 사용자 액세스의 모니터링, 빌링 트래킹 및 호환성(예를 들어, 적절한 포맷이 후속되는 것을 보장함)에 필요한 기능을 제공할 수 있다. 블록(524)에 이어서 블록(526)를 생성"이 실행될 수 있다. 블록(526)에서, 도 2의 사용자 키(238)과 같은 사용자 키가 생성될 수 있다. 사용자 키(238)는 관리 페이로드(234)와 일치할 수 있고, 사용자로 하여금 FPGA를 액세스하기 위해 가상 머신을 시작하게 할 수 있다.

[0042] 블록(526)에 이어서 블록(528)("사용자로 하여금 가상 머신/반가상화된 드라이버를 시작하게 함")이 실행될 수 있다. 블록(528)에서, 도 3의 반가상화된 드라이버(340) 및 가상 머신(352)과 같은 하나 이상의 가상 머신이 설계가 FPGA로 통신하게 할 수 있다. 반가상화된 드라이버(340)는, 가상 머신(352)으로 하드웨어 액세스를 추상화하는데 사용될 수 있다. 블록(528)은 블록(530)("FPGA로 사용자 설계의 업로딩을 가능하게 함")이 실행될 수 있다. 블록(530)에서, 사용자의 설계 패키지는, 사용자로 반환된 계산 결과 및 가상 머신을 통해 FPGA로 업로딩될 수 있다.

[0043] 상기한 프로세스에서 블록들에서 실행되는 기능들은, 예시적인 목적이다. 서비스로써 집적 회로를 제공하는 것은, 더 적은 또는 추가의 기능을 갖는 유사한 프로세스에 의해 처리될 수 있다. 일부 예들에서, 기능은 다른 순서로 실행될 수 있다. 일부 다른 예들에서, 다양한 기능이 제거될 수 있다. 또 다른 예들에서, 다양한 기능은 추가의 기능으로 분할되거나, 더 적은 기능으로 결합될 수 있다.

[0044] 도 6은, 본원에 개시된 적어도 일부 실시예에 따라 배열된, 예시적인 컴퓨터 프로그램 제품의 블록도를 도시한다. 일부 예들에서, 도 6에 도시된 바와 같이, 컴퓨터 프로그램 제품(600)은, 예를 들어 프로세서에 의해 실행될 때, 이상 도 4를 참조하여 기술된 기능을 제공할 수 있는 머신 판독가능 명령어(604)를 또한 포함할 수 있는 신호 베어링 매체(signal bearing medium)(602)를 포함할 수 있다. 따라서, 예컨대, 프로세서(404)를 참조하여, 데이터센터 관리 모듈(423), 추가의 서비스 모듈(425), 및 FPGA 제어 모듈(427)은, 매체(602)에 의하여 프로세서(504)로 전달되는 명령어(604)에 응답하여 도 6에서 도시된 작업들 중 하나 이상을 착수하여, 사용자 FPGA 설계의 수신, 관리 페이로드의 부착 및 사용자 키의 생성, 사용자로 하여금 가상 머신을 시작하게 함, 및 가상 머신으로 하여금 설계를 FPGA로 업로딩하도록 함과 연관된 동작을 실행할 수 있다.

[0045] 일부 구현예에서, 신호 베어링 매체(602)는 하드 디스크 드라이브, CD(Compact Disk), DVD(Digital Video Disk), 디지털 테이프, 메모리 등과 같은 컴퓨터 판독 가능 매체(606)를 포함할 수 있으나, 이에 제한되지는 않는다. 일부 구현예에서, 신호 베어링 매체(602)는 메모리, 읽기/쓰기(R/W) CD, R/W DVD 등과 같은 기록 가능 매체(608)를 포함할 수 있으나, 이에 제한되지는 않는다. 일부 구현예에서, 신호 베어링 매체(602)는 디지털 및/또는 아날로그 통신 매체(예컨대, 광섬유 케이블, 도파관(waveguide), 유선 통신 링크, 무선 통신 링크 등)와 같은 통신 매체(610)를 포함할 수 있으나, 이에 제한되지는 않는다. 따라서, 예컨대, 프로그램 제품(600)은, 신호 베어링 매체(602)가 무선 통신 매체(610)(예컨대, IEEE 802.11 표준에 따르는 무선 통신 매체)에 의해 전달되는 RF 신호 베어링 매체에 의하여 프로세서(404)의 하나 이상의 모듈로 전달될 수 있다.

[0046] 일부 예들에 따르면, 서비스로써 프로그램 가능한 집적 회로(IC)를 제공하는 방법은, 데이터센터에서 프로그램 가능한 집적 회로 설계 패키지를 수신하는 단계; 관리 페이로드를 IC 설계 패키지로 부가하는 단계; IC 설계 패키지와 연관된 사용자 키를 생성하는 단계 - 여기서, 사용자 키는 관리 페이로드와 일치함 -; 및 사용자 키를 사용하여 하나 이상의 가상 머신을 통해 프로그램 가능한 IC에 대한 선택적인 액세스를 제공하는 단계를 포함할 수 있다.

[0047] 프로그램 가능한 IC는 필드 프로그램 가능한 게이트 어레이(FPGA)일 수 있으며, 방법은, 설계 패키지의 컴파일레이션 전에 관리 페이로드를 부가하는 단계 - 여기서 컴파일레이션은 최종 설계를 위한 회로를 부가함 -를 더 포함할 수 있다. 방법은 또한, 메세징 인터페이스를 통해 데이터센터로부터의 서비 기능을 FPGA로 연결하는 단계를 포함할 수 있다. 메세징 인터페이스는, 네트워크 또는 주변 컴퓨터 상호연결(PCI: peripheral computer interconnect) 인터페이스일 수 있다. 방법은 또한, 사용자 키의 사본을 이용하여 하나 이상의 반가상화된 드라이버를 갖는 하나 이상의 가상 머신의 시작을 가능하게 하는 단계 - 여기서, 반가상화된 드라이버는 FPGA에 대한 사용자 인증된 액세스를 제공함 -를 포함할 수 있다.

[0048] 방법은, 빌링 트래킹 서비스, 프로비저닝 관리 서비스, 및 FPGA에서 수신된 설계 패키지의 실행과 관련된 액세스 제어의 세트 중에서 적어도 하나를 제공하는 단계를 더 포함할 수 있다. FPGA에 대한 직접 네트워크 액세스는, 신뢰된 사용자, 인증된 페이로드를 갖는 사용자, 및 하드웨어에 기초한 가상 개인 데이터센터 내의 사용자 중의 하나를 위해 제공될 수 있다. 설계 패키지는, 추가된 관리 페이로드를 갖는 FPGA로 이미징될 수 있다. 관리 페이로드는, FPGA를 위한 메세징 인터페이스를 관리하여, 사용자 식별 및 사전 정의된 빌링 방법에 기초한

FPGA의 사용의 트래킹을 보장할 수 있으며, 여기서 빌링 방법은, 배치된 시간 및/또는 소비된 전력 중의 하나 이상에 기초할 수 있다.

- [0049] 하나 이상의 가상 머신은, 사용자 키를 이용하여 FPGA와 통신할 수 있으며, IC 설계 패키지와 연관된 사용자에 의해 업로딩된 커스텀(custom) 하드웨어 가속기를 사용할 수 있다. 또한, 설계 패키지를 처리하는 관리자는, 고정된 수의 게이트를 소비할 수 있으며, 이것은 사용자에게 가용한 용량으로부터 제거될 수 있다. 일부 예에서, 관리 페이로드는, 전체 페이로드의 컴파일레이션의 시작의 후속 시간을 기록하는 클럭일 수 있으며, 사용자가 FPGA 사용을 종료할 때 관리 메시지에 응답하여 경과된 시간을 보고할 수 있다. 다른 예에서, 관리 페이로드는, I/O 포트에 상주할 수 있으며, 포맷이 후속하는 것 및/또는 사용자 키를 이용하여 액세스 제어가 실행되는 것을 보장할 수 있다. 관리 페이로드는 또한 빌링을 위해 연결 활동이 계수되며 포트가 감시되는 것을 보장할 수 있다.
- [0050] 다른 예들에 따르면, 서비스로써 프로그램 가능한 IC를 제공하는 데이터센터는, 데이터센터에서 프로그램 가능한 집적 회로 설계 패키지를 수신하고; IC 설계 패키지에 페이로드를 부가하며; IC 설계 패키지에 연관된 사용자 키를 생성하고, 사용자 키는 관리 페이로드와 일치하며; 사용자 키를 사용하여 하나 이상의 가상 머신을 통해 프로그램 가능한 IC에 대한 선택적인 액세스를 제공할 수 있는, 관리 서버를 포함할 수 있다.
- [0051] 프로그램 가능한 IC는 FPGA일 수 있으며, 관리 서버는, 설계 패키지의 컴파일레이션 전에 관리 페이로드를 더 부가할 수 있으며, 컴파일레이션은 최종 설계를 위한 회로를 부가한다. 관리 서버는 또한 데이터센터로부터의 서버 기능을, 메세징 인터페이스를 통해 FPGA에 연결할 수 있다. 메세징 인터페이스는, 네트워크 또는 주변 컴퓨터 상호연결(PCI) 인터페이스일 수 있다. 관리 서버는 또한 사용자 키의 사본을 이용하여 하나 이상의 반가상화된 드라이버를 갖는 하나 이상의 가상 머신의 시작을 가능하게 할 수 있으며, 반가상화된 드라이버는 FPGA에 대한 소유권이 인증된 액세스를 제공한다.
- [0052] 관리 서버는, 빌링 트래킹 서비스, 프로비저닝 관리 서비스, 및 FPGA에서 수신된 설계 패키지의 실행과 연관된 액세스 제어 서비스의 세트 중의 적어도 하나를 더 제공할 수 있다. FPGA에 대한 직접 네트워크 액세스는, 신된 사용자, 인증된 페이로드를 갖는 사용자, 및 하드웨어에 기초한 가상 개인 데이터센터 내의 사용자의 어느 하나를 위해 제공될 수 있다. 설계 패키지는, 부가된 관리 페이로드를 갖는 FPGA에 이미징될 수 있다. 관리 페이로드는, FPGA에 대한 메세징 인터페이스를 관리하여, 사용자 신분확인 및 사전 정의된 빌링 방법에 기초한 FPGA의 사용 트래킹을 보장하며, 빌링 방법은, 배치된 시간 및/또는 소비된 전력 중의 하나 이상에 기초할 수 있다.
- [0053] 하나 이상의 가상 머신은, 사용자 키를 이용하여 FPGA와 통신할 수 있으며, IC 설계 패키지와 연관된 사용자에 의해 업로딩된 커스텀 하드웨어 가속기를 사용할 수 있다. 또한, 설계 패키지를 처리하는 관리자는, 고정된 수의 게이트를 소비할 수 있으며, 이것은 사용자에게 가용한 용량으로부터 제거될 수 있다. 일부 예에서, 관리 페이로드는, 전체 페이로드의 컴파일레이션의 시작의 후속 시간을 기록하는 클럭일 수 있으며, 사용자가 FPGA 사용을 종료할 때 관리 메시지에 응답하여 경과된 시간을 보고할 수 있다. 다른 예에서, 관리 페이로드는, I/O 포트에 상주할 수 있으며, 포맷이 후속하는 것 및/또는 사용자 키를 이용하여 액세스 제어가 실행되는 것을 보장할 수 있다. 관리 페이로드는 또한 빌링을 위해 연결 활동이 계수되며 포트가 감시되는 것을 보장할 수 있다.
- [0054] 또 다른 예들에 따르면, 컴퓨터 관독가능한 저장 매체는, 서비스로써 프로그램 가능한 IC를 제공하기 위해 저장된 명령어를 포함할 수 있다. 명령어는, 데이터센터에서 프로그램 가능한 집적 회로 설계 패키지를 수신하는 것; IC 설계 패키지에 페이로드를 부가하는 것; IC 설계 패키지에 연관된 사용자 키를 생성하고, 사용자 키는 관리 페이로드와 일치하며; 사용자 키를 사용하여 하나 이상의 가상 머신을 통해 프로그램 가능한 IC에 대한 선택적인 액세스를 제공하는 것을 포함할 수 있다.
- [0055] 프로그램 가능한 IC는 FPGA일 수 있으며, 명령어는, 설계 패키지의 컴파일레이션 전에 관리 페이로드를 부가하는 것을 더 포함할 수 있으며, 컴파일레이션은 최종 설계를 위한 회로를 부가한다. 명령어는 또한 데이터센터로부터의 서버 기능을, 메세징 인터페이스를 통해 FPGA에 연결하는 것을 더 포함할 수 있다. 메세징 인터페이스는, 네트워크 또는 주변 컴퓨터 상호연결(PCI) 인터페이스일 수 있다. 명령어는 또한 사용자 키의 사본을 이용하여 하나 이상의 반가상화된 드라이버를 갖는 하나 이상의 가상 머신의 시작을 가능하게 하는 것을 더 포함할 수 있으며, 반가상화된 드라이버는 FPGA에 대한 소유권이 인증된 액세스를 제공한다.
- [0056] 명령어는, 빌링 트래킹 서비스, 프로비저닝 관리 서비스, 및 FPGA에서 수신된 설계 패키지의 실행과 연관된 액

세스 제어 서비스의 세트 중의 적어도 하나를 제공하는 것을 더 포함할 수 있다. FPGA에 대한 통신 액세스는, 신뢰된 사용자, 인증된 페이로드를 갖는 사용자, 및 하드웨어에 기초한 가상 개인 데이터센터 내의 사용자의 어느 하나를 위해 제공될 수 있다. 설계 패키지는, 부가된 관리 페이로드를 갖는 FPGA에 이미징될 수 있다. 관리 페이로드는, FPGA에 대한 메세징 인터페이스를 관리하여, 사용자 신분확인 및 사전 정의된 빌링 방법에 기초한 FPGA의 사용 트래킹을 보장하며, 빌링 방법은, 배치된 시간 및/또는 소비된 전력 중의 하나 이상에 기초할 수 있다.

[0057] 하나 이상의 가상 머신은, 사용자 키를 이용하여 FPGA와 통신할 수 있으며, IC 설계 패키지와 연관된 사용자에게 의해 업로딩된 커스텀 하드웨어 가속기를 사용할 수 있다. 또한, 설계 패키지를 처리하는 관리자는, 고정된 수의 게이트를 소비할 수 있으며, 이것은 사용자에게 가용한 용량으로부터 제거될 수 있다. 일부 예에서, 관리 페이로드는, 전체 페이로드의 컴파일레이션의 시작의 후속 시간을 기록하는 클럭일 수 있으며, 사용자가 FPGA 사용을 종료할 때 관리 메시지에 응답하여 경과된 시간을 보고할 수 있다. 다른 예에서, 관리 페이로드는, I/O 포트에 상주할 수 있으며, 포맷이 후속하는 것 및/또는 사용자 키를 이용하여 액세스 제어가 실행되는 것을 보장할 수 있다. 관리 페이로드는 또한 빌링을 위해 연결 활동이 계수되며 포트가 감시되는 것을 보장할 수 있다.

[0058] 시스템 양상들의 하드웨어와 소프트웨어 구현 사이에는 구별이 거의 없다. 하드웨어 또는 소프트웨어의 사용은 일반적으로 (그러나 어떤 맥락에서 하드웨어 및 소프트웨어 사이의 선택이 중요하게 될 수 있다는 점에서 항상 그런 것은 아니지만) 비용 대비 효율의 트레이드오프(tradeoff)를 나타내는 설계상 선택(design choice)이다. 여기에서 기술된 프로세스 및/또는 시스템 및/또는 다른 기술들이 영향 받을 수 있는 다양한 수단(vehicles)(예를 들어, 하드웨어, 소프트웨어 및/또는 펌웨어)이 있으며, 선호되는 수단은 프로세스 및/또는 시스템 및/또는 다른 기술이 사용되는 맥락(context)에 따라 변경될 것이다. 예를 들어, 구현자가 속도 및 정확도가 가장 중요하다고 결정하면, 구현자는, 주로 하드웨어 및/또는 펌웨어 장치들을 선택할 수

[0059] 전문한 상세한 설명은 블록도, 흐름도, 및/또는 예시의 사용을 통해 장치 및/또는 프로세스의 다양한 실시예를 설명하였다. 그러한 블록도, 흐름도, 및/또는 예시가 하나 이상의 기능 및/또는 동작을 포함하는 한, 당업자라면 그러한 블록도, 흐름도, 또는 예시 내의 각각의 기능 및/또는 동작은 하드웨어, 소프트웨어, 펌웨어, 또는 실질적으로 그들 임의의 조합의 넓은 범위에 의해 개별적으로 및/또는 집합적으로 구현될 수 있다는 것이 이해될 것이다. 일 실시예에서, 여기에서 기술된 대상의 몇몇 부분은 ASIC(Application Specific Integrated Circuit), FPGA(Field Programmable Gate Array), DSP(Digital Signal Processor) 또는 다른 집적의 형태를 통해 구현될 수 있다. 그러나, 당업자라면, 여기에서 기술된 실시예의 일부 양상이, 하나 이상의 컴퓨터 상에 실행되는 하나 이상의 컴퓨터 프로그램(예를 들어, 하나 이상의 컴퓨터 시스템 상에 실행되는 하나 이상의 프로그램), 하나 이상의 프로세서 상에서 실행되는 하나 이상의 프로그램(예를 들어, 하나 이상의 마이크로프로세서 상에서 실행되는 하나 이상의 프로그램), 펌웨어 또는 실질적으로 그들의 조합으로서, 전체적으로 또는 부분적으로 균등하게 집적 회로에 구현될 수 있다는 알 수 있으며, 소프트웨어 및/또는 펌웨어를 위한 코드의 작성 및/또는 회로의 설계는 본 개시에 비추어 당업자에게 자명할 것이다.

[0060] 본 개시는 다양한 태양의 예시로서 의도된 본 출원에 기술된 특정 실시예들에 제한되지 않을 것이다. 당업자에게 명백할 바와 같이, 많은 수정과 변형이 그 사상과 범위를 벗어나지 않으면서 이루어질 수 있다. 여기에 열거된 것들에 더하여, 본 개시의 범위 안에서 기능적으로 균등한 방법과 장치가 위의 설명으로부터 당업자에게 명백할 것이다. 그러한 수정과 변형은 첨부된 청구항의 범위에 들어가도록 의도된 것이다. 본 개시는 첨부된 청구항의 용어에 의해서만, 그러한 청구항에 부여된 균등물의 전 범위와 함께, 제한될 것이다. 본 개시가 물론 다양할 수 있는 특정 방법, 시약, 합성 구성 또는 생물학적 시스템에 제한되지 않는 것으로 이해될 것이다. 또한, 여기에서 사용된 용어는 단지 특정 예시들을 기술하기 위한 목적이고, 제한하는 것으로 의도되지 않음이 이해될 것이다.

[0061] 또한, 당업자라면, 여기에서 기술된 대상의 수단(mechanism)들이 다양한 형태의 프로그램 제품으로 분포될 수 있음을 이해할 것이며, 여기에서 기술된 대상의 예시는, 분배를 실제로 수행하는데 사용되는 신호 포함 매체(signal bearing medium)의 특정 유형과 무관하게 적용됨을 이해할 것이다. 신호 포함 매체의 예시는, 플로피 디스크, 하드 디스크 드라이브(HDD), CD(Compact Disc), DVD(Digital Versatile Disk), 디지털 테이프, 컴퓨터 메모리 등과 같은 판독가능 유형의 매체 및 디지털 및/또는 아날로그 통신 매체(예를 들어, 섬유 광학 케이블, 웨이브가이드, 유선 통신 링크, 무선 통신 링크 등)와 같은 전송 유형 매체를 포함할 수 있으나, 이에 제한되지는 않는다.

- [0062] 당업자라면, 여기서 설명된 형식으로 장치 및/또는 프로세스를 기술하고, 이후, 공학 실무를 사용하여 그러한 기술된 장치 및/또는 프로세스를 데이터 처리 시스템에 통합한다는 것은 당해 분야에서는 일반적이라 할 것이다. 즉, 여기서 기술된 장치 및/또는 방법의 적어도 일부는 합당한 실험 량을 통해 데이터 처리 시스템에 통합될 수 있다. 당업자라면, 전형적인 데이터 처리 시스템은 일반적으로 시스템 유닛 하우징, 비디오 디스플레이 장치, 휘발성 및 비휘발성 메모리 같은 메모리, 마이크로프로세서 및 디지털 신호 프로세서와 같은 프로세서, 운영 체제, 드라이버, 그래픽 사용자 인터페이스 및 애플리케이션 프로그램과 같은 컴퓨터 엔티티 (computational entities), 터치 패드 또는 스크린 같은 하나 이상의 상호작용 장치, 및/또는 피드백 루프 및 제어 모터(예를 들면, 위치 및/또는 속도를 감지하기 위한 피드백; 컴포넌트 및/또는 양(quantities)을 이동하고 및/또는 조정하기 위한 제어 모터)를 포함하는 제어 시스템 중 하나 이상을 일반적으로 포함한다는 것을 인식할 것이다.
- [0063] 전형적인 데이터 처리 시스템은 데이터 컴퓨팅/통신 및/또는 네트워크 컴퓨팅/통신 시스템에서 전형적으로 발견되는 바와 같은 임의의 적절한 상업적으로 이용 가능한 컴포넌트를 이용하여 구현될 수 있다. 여기에서 기술된 대상은 때때로 상이한 다른 컴포넌트 내에 포함되거나 접속된 상이한 컴포넌트를 도시한다. 도시된 그러한 아키텍처는 단순히 예시적인 것이고, 사실상 동일한 기능을 달성하는 다른 많은 아키텍처가 구현될 수 있다는 것이 이해되어야 한다. 개념적으로, 동일한 기능을 달성하기 위한 컴포넌트의 임의의 배치는 원하는 기능이 달성 되도록 유효하게 "연관"된다. 이에 따라, 특정 기능을 달성하기 위해 여기서 결합된 임의의 두 개의 컴포넌트는, 아키텍처 또는 중간 컴포넌트와는 무관하게, 원하는 기능이 달성되도록 서로 "연관"된 것으로 볼 수 있다. 마찬가지로, 연관된 임의의 두 개의 컴포넌트는 또한 원하는 기능을 달성하기 위해 서로 "동작적으로 접속"되거나 또는 "동작적으로 연결"되는 것으로 간주될 수 있고, 그와 같이 연관될 수 있는 임의의 두 개의 컴포넌트는 또한 원하는 기능을 달성하기 위해 서로 "동작적으로 연결가능"한 것으로 볼 수 있다. 동작적으로 연결가능하다는 것의 특징에는 물리적으로 양립가능(mateable)하고 및/또는 물리적으로 인터랙팅하는 컴포넌트 및/또는 무선으로 인터랙팅이 가능하고 및/또는 무선으로 인터랙팅하는 컴포넌트 및/또는 논리적으로 인터랙팅하고 및/또는 논리적으로 인터랙팅이 가능한 컴포넌트를 포함하지만, 이에 한정되는 것은 아니다.
- [0064] 여기에서 실질적으로 임의의 복수 및/또는 단수의 용어의 사용에 대하여, 당업자는 맥락 및/또는 응용에 적절하도록, 복수를 단수로 및/또는 단수를 복수로 해석할 수 있다. 다양한 단수/복수의 치환은 명확성을 위해 여기에서 명시적으로 기재될 수 있다.
- [0065] 당업자라면, 일반적으로 본 개시에 사용되며 특히 첨부된 청구범위(예를 들어, 첨부된 청구범위)에 사용된 용어들이 일반적으로 "개방적(open)" 용어(예를 들어, 용어 "포함하는"은 "포함하지만 이에 제한되지 않는"으로, 용어 "갖는"은 "적어도 갖는"으로, 용어 "포함하다"는 "포함하지만 이에 한정되지 않는" 등으로 해석되어야 함)로 의도되었음을 이해할 것이다. 또한, 당업자라면, 도입된 청구항의 기재사항의 특정 수가 의도된 경우, 그러한 의도가 청구항에 명시적으로 기재될 것이며, 그러한 기재사항이 없는 경우, 그러한 의도가 없음을 또한 이해할 것이다. 예를 들어, 이해를 돕기 위해, 이하의 첨부 청구범위는 "적어도 하나" 및 "하나 이상" 등의 도입 구절의 사용을 포함하여 청구항 기재사항을 도입할 수 있다. 그러나, 그러한 구절의 사용이, 부정관사 "하나"("a" 또는 "an")에 의한 청구항 기재사항의 도입이, 그러한 하나의 기재사항을 포함하는 예시들로, 그러한 도입된 청구항 기재사항을 포함하는 특정 청구항을 제한함을 암시하는 것으로 해석되어서는 안되며, 동일한 청구항이 도입 구절인 "하나 이상" 또는 "적어도 하나" 및 "하나"("a" 또는 "an")과 같은 부정관사(예를 들어, "하나"는 "적어도 하나" 또는 "하나 이상"을 의미하는 것으로 전형적으로 해석되어야 함)를 포함하는 경우에도 마찬가지로 해석되어야 한다. 이는 청구항 기재사항을 도입하기 위해 사용된 정관사의 경우에도 적용된다. 또한, 도입된 청구항 기재사항의 특정 수가 명시적으로 기재되는 경우에도, 당업자라면 그러한 기재가 전형적으로 적어도 기재된 수(예를 들어, 다른 수식어가 없는 "두개의 기재사항"을 단순히 기재한 것은, 전형적으로 적어도 두 개의 기재사항 또는 두 개 이상의 기재사항을 의미함)를 의미하도록 해석되어야 함을 이해할 것이다.
- [0066] 또한, "A, B 및 C 등 중의 적어도 하나"와 유사한 규칙이 사용된 경우에는, 일반적으로 그러한 해석은 당업자가 그 규칙을 이해할 것이라는 전제가 의도된 것이다(예를 들어, "A, B 및 C 중의 적어도 하나를 갖는 시스템"은, A만을 갖거나, B만을 갖거나, C만을 갖거나, A 및 B를 함께 갖거나, A 및 C를 함께 갖거나, B 및 C를 함께 갖거나, A, B, 및 C를 함께 갖는 시스템 등을 포함하지만 이에 제한되지 않음). "A, B 또는 C 등 중의 적어도 하나"와 유사한 규칙이 사용된 경우에는, 일반적으로 그러한 해석은 당업자가 그 규칙을 이해할 것이라는 전제가 의도된 것이다(예를 들어, "A, B 또는 C 중의 적어도 하나를 갖는 시스템"은, A만을 갖거나, B만을 갖거나, C만을 갖거나, A 및 B를 함께 갖거나, A 및 C를 함께 갖거나, B 및 C를 함께 갖거나, A, B, 및 C를 함께 갖는 시스템 등을 포함하지만 이에 제한되지 않음). 또한 당업자라면, 실질적으로 임의의 이접 접속어(disjunctive

word) 및/또는 두 개 이상의 대안적인 용어들을 나타내는 구절은, 그것이 상세한 설명, 청구범위 또는 도면에 있는지와 상관없이, 그 용어들 중의 하나, 그 용어들 중의 어느 하나, 또는 그 용어들 두 개 모두를 포함하는 가능성을 고려했음을 이해할 것이다. 예를 들어, "A 또는 B"라는 구절은 "A" 또는 "B" 또는 "A 및 B"의 가능성을 포함하는 것으로 이해될 것이다.

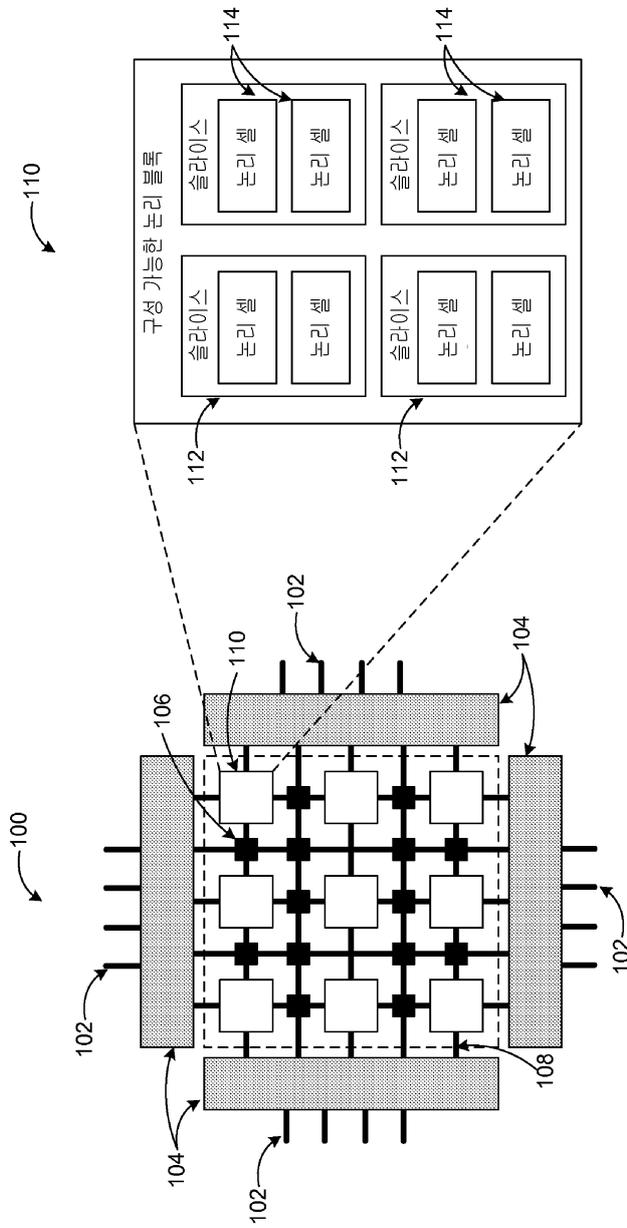
[0067] 추가적으로, 개시의 특징 또는 양태가 마쿠시(Markush) 그룹으로 기술되는 경우, 개시는 마쿠시 그룹의 임의의 개별 요소 또는 요소들의 하위 그룹 역시 포함하고 있다는 것을 당업자는 인식할 것이다.

[0068] 당업자에게 이해될 것과 같이, 임의의 그리고 모든 목적에서든, 기술 내용을 제공하는 것 등에 있어서, 여기에 개시되어 있는 모든 범위는 임의의 그리고 모든 가능한 하위범위와 그러한 하위범위의 조합을 또한 포함한다. 임의의 열거된 범위는 적어도 1/2, 1/3, 1/4, 1/5, 1/10 등으로 나누어지는 동일한 범위를 충분히 설명하고 실시가능하게 하는 것으로서 쉽게 인식될 수 있다. 제한하지 않는 예시로서, 여기서 논의되는 각각의 범위는 하위 1/3, 중앙 1/3, 상위 1/3 등으로 나누어질 수 있다. 또한, "까지", "적어도", "보다 많은", "보다 적은" 등과 같은 언어는 기재된 수를 포함하며, 전술한 하위범위로 후속적으로 나누어질 수 있는 범위를 지칭함이 당업자에게 이해되어야 한다. 마지막으로, 범위는 각각의 개별 요소를 포함함이 이해되어야 한다. 따라서, 예를 들어, 1-3개의 셀을 갖는 그룹은 1, 2 또는 3개의 셀을 갖는 그룹들을 의미한다. 유사하게, 1-5개의 셀을 갖는 그룹은 1, 2, 3, 4 또는 5개의 셀을 갖는 그룹을 의미한다.

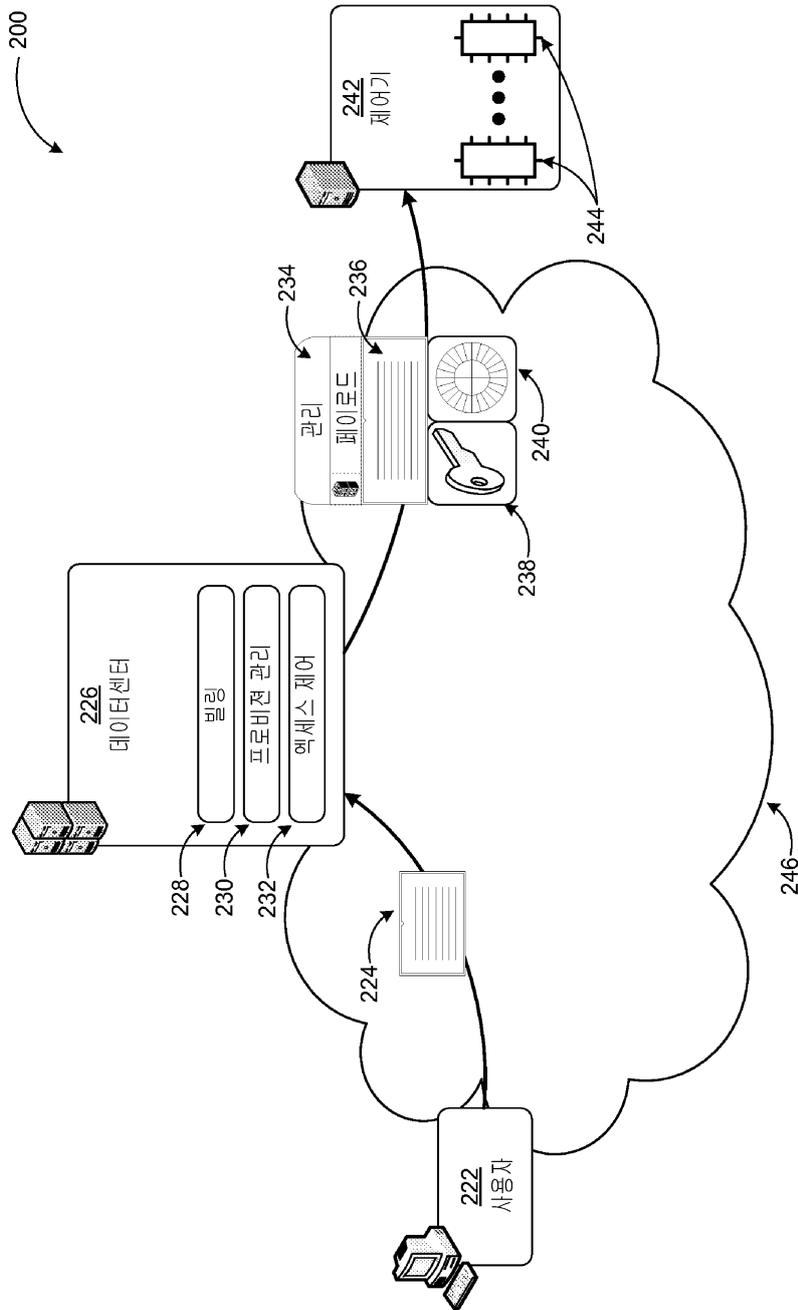
[0069] 다양한 양상 및 예시들이 여기에서 개시되었지만, 다른 양상 및 예시들이 당업자에게 명확할 것이다. 본 개시에 기재된 다양한 양상 및 예시는 예시의 목적으로 제시된 것이고, 제한하려고 의도된 것이 아니며, 진정한 범위와 사상은 이하 청구범위에 의해 나타낸다.

도면

도면1

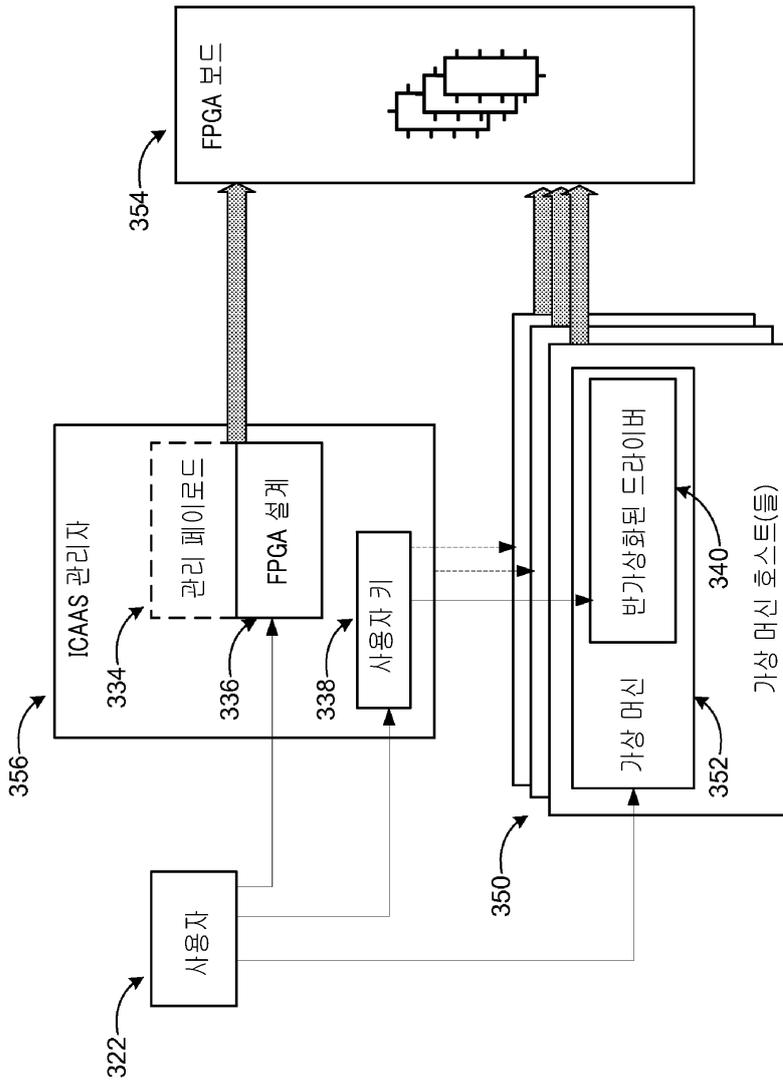


도면2

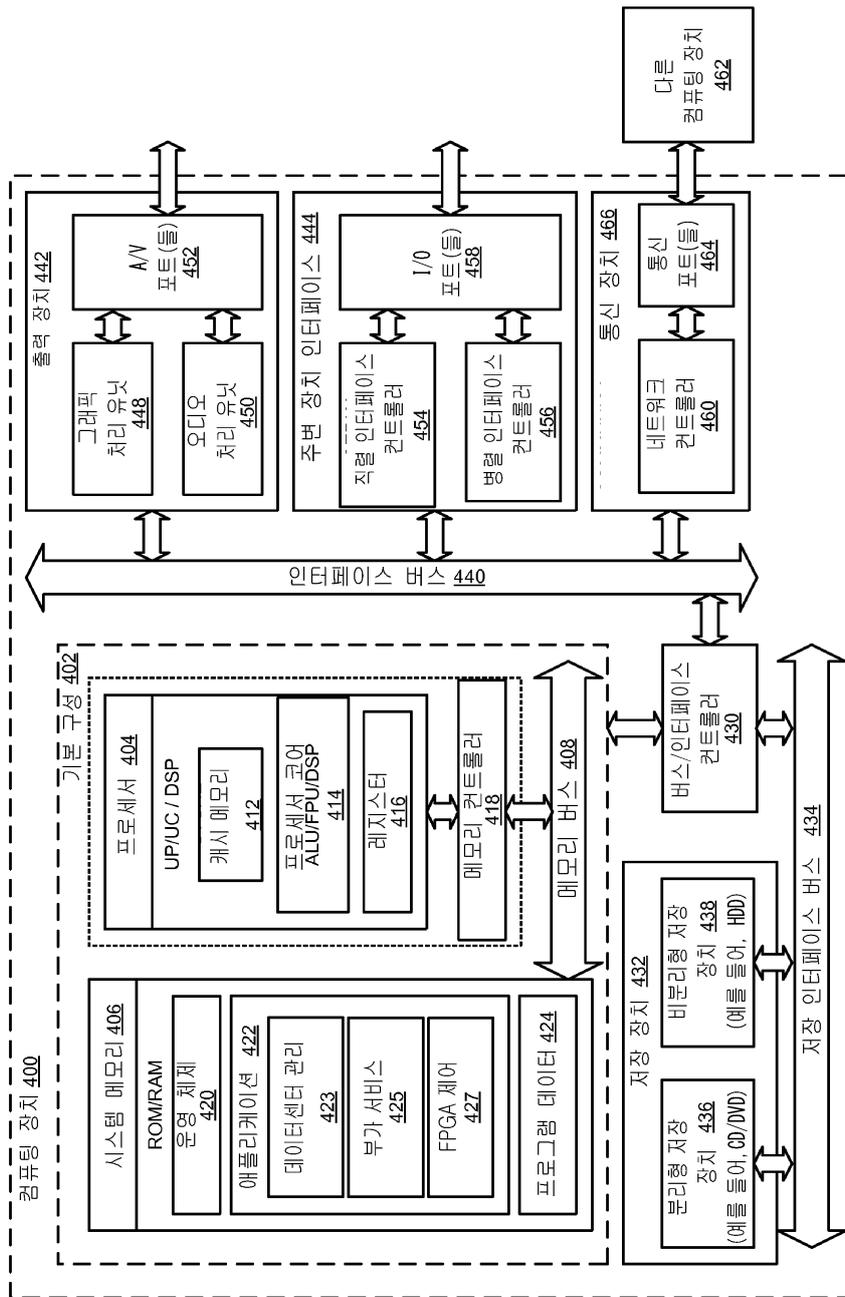


도면3

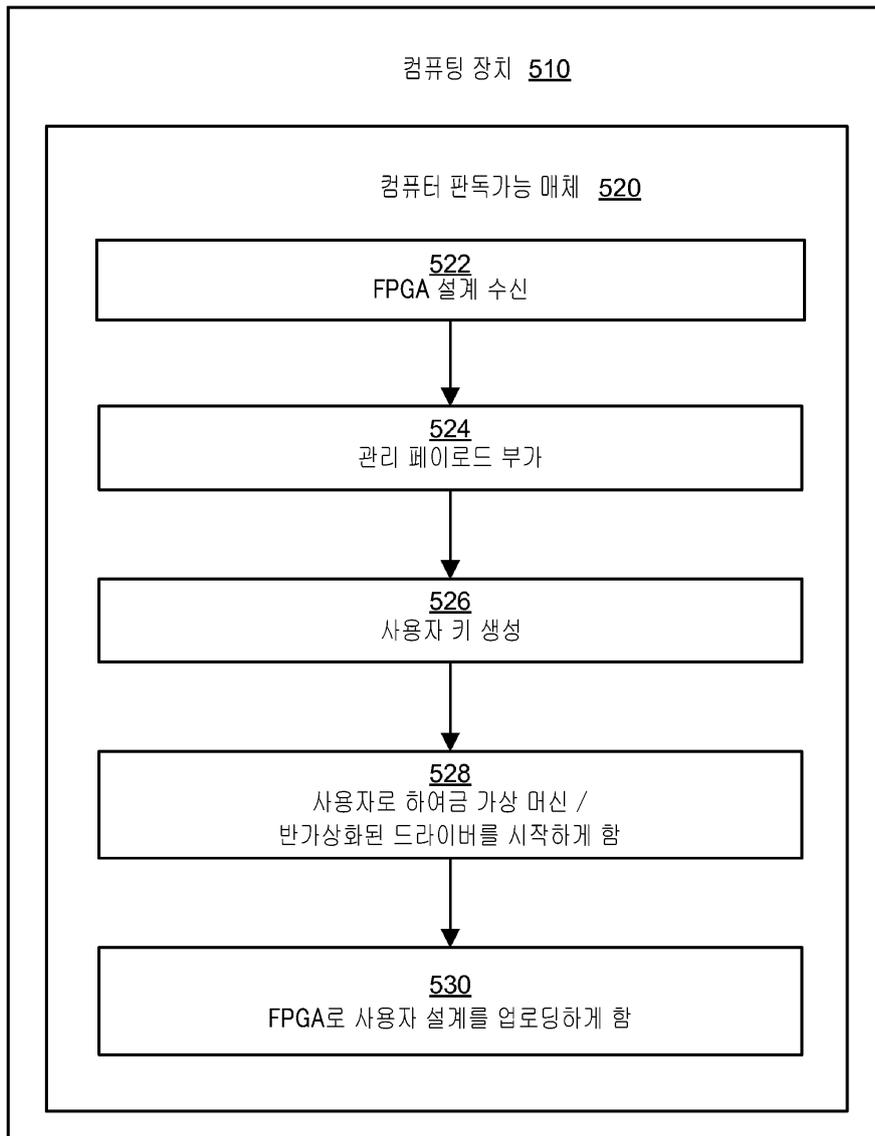
300



도면4



도면5



도면6

