



(19)
Bundesrepublik Deutschland
Deutsches Patent- und Markenamt

(10) **DE 100 56 869 B4** 2005.10.13

(12)

Patentschrift

(21) Aktenzeichen: **100 56 869.6**
(22) Anmeldetag: **16.11.2000**
(43) Offenlegungstag: **29.05.2002**
(45) Veröffentlichungstag
der Patenterteilung: **13.10.2005**

(51) Int Cl.7: **H01L 23/556**
H01L 23/488, H01L 21/60

Innerhalb von drei Monaten nach Veröffentlichung der Patenterteilung kann nach § 59 Patentgesetz gegen das Patent Einspruch erhoben werden. Der Einspruch ist schriftlich zu erklären und zu begründen. Innerhalb der Einspruchsfrist ist eine Einspruchsgebühr in Höhe von 200 Euro zu entrichten (§ 6 Patentkostengesetz in Verbindung mit der Anlage zu § 2 Abs. 2 Patentkostengesetz).

(73) Patentinhaber:
**Advanced Micro Devices, Inc., Sunnyvale, Calif.,
US**

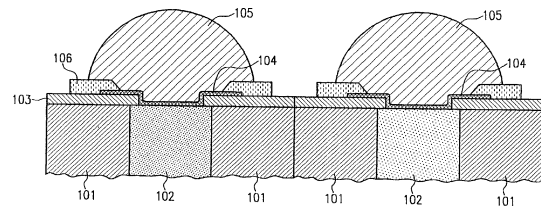
(74) Vertreter:
**Grünecker, Kinkeldey, Stockmair &
Schwanhäusser, 80538 München**

(72) Erfinder:
**Wieczorek, Karsten, 01468 Reichenberg, DE;
Hause, Frederick N., Austin, Tex., US; Horstmann,
Manfred, 01099 Dresden, DE**

(56) Für die Beurteilung der Patentfähigkeit in Betracht
gezogene Druckschriften:
EP 05 47 989 A2

(54) Bezeichnung: **Halbleiterbauteil mit einer strahlungsabsorbierenden leitenden Schutzschicht und Verfahren zur Herstellung derselben**

(57) Hauptanspruch: Halbleiterbauelement, das auf einem Substrat gebildet ist, mit:
einer dielektrischen Materialschicht mit mehreren Öffnungen, die mit einem Metall zum Anschluss an elektrisch aktive Gebiete in dem Halbleiterbauelement gefüllt sind;
einer leitenden Schutzschicht, die über dem Metall und der dielektrischen Schicht gebildet ist, wobei die leitende Schutzschicht schmale Gräben zur elektrischen Isolierung der metallgefüllten Öffnungen voneinander aufweist; und
einem über jeder der Öffnungen gebildeten Lötspitze, wobei ein seitlicher Abstand zweier benachbarter Lötspitzen größer als eine Breite eines schmalen Grabens ist, der elektrisch zwei benachbarte Lötspitzen isoliert.



Beschreibung

Hintergrund der Erfindung

1. Gebiet der Erfindung

[0001] Die vorliegende Erfindung betrifft ein Halbleiterbauteil, das eine erhöhte Widerstandsfähigkeit gegen strahlungsinduzierte Fehlfunktionen zeigt, und betrifft insbesondere ein Halbleiterbauteil mit einer reduzierten Eindringrate von α -Teilchen. Ferner betrifft die vorliegende Erfindung ein Verfahren zum Herstellen eines Halbleiterbauteils mit einer verringerten Eindringrate von α -Teilchen.

2. Beschreibung des Stands der Technik

[0002] Ständig kleiner werdende Struktur- bzw. Merkmalsgrößen in modernen integrierten Schaltungen (IC) erlauben die Herstellung von elektronischen Geräten, die eine komplexe Funktionalität zeigen, auf einem äußerst kleinen Volumen. Daher werden moderne IC's vermehrt in allen Arten von elektronischen Geräten als Kontrolleinheiten oder als Speichermedien verwendet, unabhängig davon, ob das Gerät ein Alltagsprodukt, etwa ein Personal-Computer oder ein in der Medizin, in der Technik oder in der Wissenschaft angewandtes Gerät ist. Unter dieser großen Anzahl an möglichen Anwendungen von integrierten Schaltungen erfordern gewisse kritische Anwendungen, beispielsweise Kontrolleinheiten in Fahrzeugen, medizinischen Geräten und dergleichen, äußerst zuverlässige Halbleiterbauteile, etwa Mikroprozessoren und Speicherbauteile, um schwerwiegende Fehlfunktionen des Halbleiterbauteils und etwaiger damit verbundener peripherer Geräte zu vermeiden. Aufgrund der ständig sinkenden Merkmalsgrößen moderner VLSI-Bauteile erweist sich die strahlungsinduzierte Ladungsträgererzeugung in Halbleiterbauelementen zusehends als eine mögliche Quelle von Fehlfunktionen des Bauteils, die daher die Zuverlässigkeit reduziert oder sogar einen kompletten Ausfall bewirkt und damit die Einsetzbarkeit des Geräts einschränkt. Es wurde herausgefunden, dass eine wesentliche Quelle strahlungsinduzierter Ladungsträgererzeugung die Aussendung von α -Teilchen aus Materialien ist, aus denen die Halbleiterbauelemente aufgebaut sind. Insbesondere wurden die Bleilötunkte, die in den Halbleiterbauelementen zur Verbindung mit entsprechenden Anschlussdrähten des Bauteils vorgesehen sind, als die Hauptquelle von α -Teilchen erkannt. Dieser nachteilige Effekt wird weiter verstärkt, wenn das Halbleiterbauelement in einer Umgebung verwendet wird, die eine hohe Dichte hochenergetischer Strahlung beinhaltet, beispielsweise in Flugzeugelektronikanwendungen, wo die Dichte hochenergetischer kosmischer Strahlungsteilchen deutlich erhöht ist. Im Wesentlichen tragen zwei Mechanismen zu der Erzeugung von Ladungsträgern innerhalb des Halbleiterbauelements bei, insbesondere innerhalb dielektri-

scher Schichten, die zu einer Ladungsträgerakkumulation führen, woraus dann eine Fehlfunktion des Bauteils resultieren kann. Erstens kann hochenergetische Strahlung direkt in innere Gebiete des Halbleiterbauelements eindringen und kann absorbiert werden, wodurch eine große Anzahl geladener Partikel erzeugt wird, die daraufhin wiederum das Betriebsverhalten des Bauteils verschlechtern. Zweitens, da die Bleilötunkte, die in dem Halbleiterbauteil verwendet werden, einen großen Absorptionsquerschnitt aufweisen, wird die hochenergetische einfallende Strahlung vorzugsweise in den Bleilötunkten absorbiert, um eine große Menge sekundärer Teilchen zu erzeugen, die möglicherweise weitere α -Teilchen enthalten, die sich zu den inhärent erzeugten α -Teilchen addieren, und die dann in die darunter liegenden Bauteilgebiete eindringen, insbesondere, wenn die Sekundärteilchen in der Nähe der Grenzschicht zwischen dem Blei und dem darunter liegenden Bauteil erzeugt werden.

[0003] Mit Bezug zu [Fig. 1](#) wird ein typisches Halbleiterbauelement nach dem Stand der Technik, etwa ein MOS-Transistor beschrieben. In [Fig. 1](#) ist lediglich der relevante Teil des MOS-Transistors gezeigt und der Fachmann auf diesem Gebiet erkennt leicht, dass die Zeichnung lediglich illustrativ ist, wobei der Einfachheit halber Grenzen zwischen unterschiedlichen Materialschichten als scharfe Grenzen gezeigt sind, und wobei relative Merkmalsgrößen teilweise vergrößert sind.

[0004] In [Fig. 1](#) ist eine schematische Querschnittsansicht eines oberen Bereichs, d.h. eines Kontaktbereichs, eines Halbleiterbauelements gezeigt. In einer dielektrischen Schicht **101** sind mehrere Öffnungen **102** gebildet. Die Öffnungen **102** sind mit einem geeigneten Metall gefüllt, um als Kontakte zu darunter liegenden elektrisch aktiven Gebieten des Halbleiterbauelements zu dienen. Über der dielektrischen Schicht **101** ist eine Passivierungsschicht **103**, die beispielsweise SiN, SiO₂, SiON und dergleichen umfasst, ausgebildet und so strukturiert, um Öffnungen über den Metallkontakten in den Öffnungen **102** zu ergeben. Anschließend ist eine Anschlussmetallschicht **104** mit beispielsweise Ta, TaN, TiN und dergleichen abgeschieden und strukturiert. Die Metallschicht **104** dient als eine Adhäsionsschicht für Pb/Zn-Lötunkte **105**, die in den Öffnungen **102** zu bilden sind. Vor dem Abscheiden der Lötunkte **105** wird eine Polyimidschicht **106** abgeschieden und so strukturiert, um eine verbesserte Haftung der Lötunkte **105** in einem endgültigen Gehäuse des Halbleiterbauelements zu erreichen. Wie zuvor erwähnt wurde, ist Blei eine effiziente Quelle für α -Teilchen, die, wenn sie in der Nähe des Übergangs des Lötpunkts **105** zu den darunter liegenden Materialien **106** und **104** erzeugt werden, in diese darunter liegenden Bereiche eindringen können. Obwohl die Anschlussmetallschicht **104** in der Lage ist, darunter lie-

gende Bereiche, d.h. innere Bauelemente, von der α -Strahlung abzuschirmen, fördert die große Überlappung des Löt punkts **105** über den Isolations-schichten, wie der Adhäsionsschicht **106** und der Passivierungsschicht **103**, einen wirkungsvollen Weg, der es α -Teilchen und/oder Sekundärteilchen, die von den ursprünglichen α -Teilchen erzeugt werden, erlaubt, die darunter liegenden Elemente zu erreichen, woraus eine verringerte Produktzuverlässigkeit und/oder eine Fehlfunktion des gesamten Halbleiterbauelements resultiert, insbesondere, wenn das Halbleiterbauelement einem erhöhten Pegel hochenergetischer Strahlung, beispielsweise in der Luftfahrt-elektronik oder in Raumfahrtanwendungen, wie zuvor erläutert, ausgesetzt ist.

Stand der Technik

[0005] Ein Verfahren und eine Vorrichtung zur Reduzierung von durch α -Teilchen verursachten Störungen, mittels einer aus einem Nichtleiter bestehenden, abschirmenden Schicht, sind in EP 0547 989 A2 offenbart.

Aufgabenstellung

[0006] Angesichts der oben erwähnten Probleme stellt sich die Aufgabe, in effizienter Weise die strahlungsinduzierte Ladungsträgererzeugung in Halbleiterbauelementen weiter zu reduzieren.

Überblick über die Erfindung

[0007] Gemäß einem Aspekt der vorliegenden Erfindung wird ein auf einem Substrat gebildetes Halbleiterbauelement bereit gestellt, wobei das Bauteil eine dielektrische Materialschicht mit mehreren Öffnungen, die mit einem Metall zur Verbindung mit darunter liegenden elektrischen aktiven Gebieten in dem Halbleiterbauelement gefüllt sind, und eine leitende Schutzschicht, die über dem Metall und der dielektrischen Metallschicht gebildet ist, umfasst, wobei die leitende Schutzschicht schmale Gräben zur gegenseitigen elektrischen Isolierung der mit dem Metall gefüllten Öffnungen umfasst. Ferner umfasst das Bauelement einen über jeder der Öffnungen gebildeten Löt punkt, wobei ein seitlicher Abstand zweier benachbarter Löt punkte größer als eine Breite eines schmalen Grabens ist, der elektrisch die zwei benachbarten Löt punkte isoliert.

[0008] Gemäß einem weiteren Aspekt der vorliegenden Erfindung wird ein Verfahren zur Bildung eines strahlungsresistenten Halbleiterbauelements bereit gestellt, wobei das Verfahren umfasst: Bereitstellen eines Substrats mit zumindest einem darauf gebildeten elektrischen Bauteil, Abscheiden einer dielektrischen Materialschicht über zumindest dem eine elektrischen Bauelement und Ausbilden mehrerer Öffnungen und Füllen der Öffnungen mit einem Me-

tall zur Herstellung einer Verbindung zu elektrisch aktiven Gebieten des zumindest einen Bauelements. Dabei umfasst das Verfahren das Ausbilden einer Platinsilizid (PtSi) Schutzschicht über der dielektrischen Materialschicht und den mit dem Metall gefüllten Öffnungen, Bilden schmaler Gräben zwischen benachbarten Öffnungen, um die mit dem Metall gefüllten Öffnungen voneinander elektrisch zu isolieren und Ausbilden eines Löt punkts über jeder Öffnung, so dass eine seitliche Ausdehnung des Löt punkts kleiner als eine Entfernung zwischen benachbarten schmalen Gräben ist, die sich im Wesentlichen in die gleiche Richtung erstrecken.

[0009] Das Verfahren zur Bildung eines strahlungsresistenten Halbleiterbauelements gemäß der vorliegenden Erfindung erlaubt die Bildung eines Halbleiterbauteils mit den gleichen Vorteilen und Merkmalen, die zuvor dargelegt wurden.

[0010] Weitere Vorteile und Ausführungsformen sind in den abhängigen Ansprüchen definiert.

Ausführungsbeispiel

Kurze Beschreibung der Zeichnungen

[0011] Die Möglichkeiten und Vorteile der vorliegenden Erfindung werden anhand der folgenden detaillierten Beschreibung, wenn diese mit Bezug zu den begleitenden Zeichnungen verwendet wird, deutlich; es zeigen:

[0012] [Fig. 1](#) schematisch eine Querschnittsansicht eines Teils eines typischen Halbleiterbauelements nach dem Stand der Technik;

[0013] [Fig. 2a](#) bis [Fig. 2e](#) schematische Querschnittsansichten eines Teils eines Halbleiterbauteils während diverser Herstellungsstadien des Halbleiterbauelements in Übereinstimmung mit einer Ausführungsform der vorliegenden Erfindung.

[0014] Anzumerken ist, dass die Figuren dieser Anmeldung lediglich schematische Darstellungen der diversen Herstellungsstadien des illustrativen betrachteten Bauteils sind. Ein Fachmann auf dem Gebiet erkennt leicht, dass die in den Figuren gezeigten Dimensionen nicht maßstabsgetreu sind und dass unterschiedliche Bereiche oder Schichten nicht durch scharfe Grenzen, wie sie in den Zeichnungen dargestellt sind, voneinander getrennt sind, sondern statt dessen kontinuierliche Übergänge aufweisen können.

Detaillierte Beschreibung der Erfindung

[0015] Diverse Verfahrensschritte, wie sie im Folgenden beschrieben sind, könnten unterschiedlich ausgeführt werden, abhängig von speziellen Design-

anforderungen. Weiterhin sind in dieser Beschreibung lediglich die relevanten Schritte der Herstellung und die Bereiche des Bauteils, die zum Verständnis der vorliegenden Erfindung nötig sind, in Betracht gezogen.

[0016] Mit Bezug zu den [Fig. 2a](#) bis [Fig. 2e](#) wird ein anschauliches Beispiel des Herstellens eines Halbleiterbauelements, das eine verbesserte Widerstandsfähigkeit gegenüber strahlungsinduzierter Ladungsträgererzeugung entsprechend einer Ausführungsform der vorliegenden Erfindung zeigt, beschrieben.

[0017] In [Fig. 2a](#) sind Öffnungen **202** in einer dielektrischen Materialschicht **201** gebildet. Die Öffnungen **202** sind mit einem leitenden Material, etwa Aluminium, Kupfer, Wolfram und dergleichen, zur Bereitstellung eines elektrischen Kontakts zu einem oder mehreren darunter liegenden elektrischen Bauteilen, die nicht in den Figuren gezeigt sind, gefüllt. Wie der Fachmann weiß, können die Seitenwände der Öffnungen mit einer geeigneten Barrierschicht vor dem Auffüllen mit dem leitenden Material beschichtet werden. Eine Passivierungsschicht **203** ist über der dielektrischen Materialschicht **201** abgeschieden und Öffnungen sind in der Passivierungsschicht **203** gebildet, um das leitende Material in den Öffnungen **202** freizulegen. Eine weitere Metallschicht **204** kann über der gesamten Wafer-Oberfläche abgeschieden werden. Die Metallschicht wird dann mittels herkömmlicher Fotolithografie und anisotropen Ätzens strukturiert und geätzt, um damit das Metall in der Öffnung **202** und teilweise über der Passivierungsschicht **203** zu bedecken. Schließlich wird eine relativ dicke Siliziumschicht **207** ganzflächig über der Passivierungsschicht **203** und der Metallschicht **204** mittels CVD-Abscheidung abgelagert. Die Dicke der Siliziumschicht **207** wird so gewählt, um mehrere Absorptionslängen für α -Teilchen mit einer Energie bis zu ungefähr 1–20 MeV zu übersteigen.

[0018] [Fig. 2b](#) zeigt das Halbleiterbauelement aus [Fig. 2a](#), nachdem die Siliziumschicht **207** mittels Fotolithografie und anisotropen Ätzens strukturiert worden ist, um schmale Gräben **208**, die benachbarte Öffnungen **202** voneinander isolieren, zu bilden. Die Breite der schmalen Gräben **208** ist durch die fotolithografische Maskenbildung bestimmt, und damit kann diese mit hoher Genauigkeit und somit deutlich kleiner als ein Abstand zwischen benachbarten Lötstellen hergestellt werden, die über den benachbarten Öffnungen **202** zu bilden sind. Ferner schirmt Silizium bekanntermaßen α -Teilchen effizient ab, und sendet inhärent α -Teilchen mit einer Rate aus, die geringer als ungefähr 0.005 α -Teilchen pro cm^2 pro Stunde ist. Daher ist die Anzahl der α -Teilchen, die inhärent in der Siliziumschicht **207** erzeugt werden, äußerst gering, und somit tritt keine Bauteilverschlechterung aufgrund von α -Teilchen aus der Silizium-

schicht **207**, die im Wesentlichen die gesamte Oberfläche des Halbleiterbauelements mit Ausnahme des kleinen Bereichs der schmalen Gräben **208** bedeckt, auf.

[0019] [Fig. 2c](#) zeigt das Halbleiterbauelement aus [Fig. 2b](#), wobei eine Platinschicht **209** über der Siliziumschicht **207** abgeschieden ist. Eine Dicke der Platinschicht **209** wird so gewählt, um sicher zu stellen, dass das gesamte Silizium der Siliziumschicht **207** mit dem Platin der Platinschicht **209** in einer anschließenden Wärmebehandlung reagiert. Vorzugsweise ist das Platin der Platinschicht **209** ein hochreines Platin, so dass diese eine sehr geringe intrinsische α -Teilchen-Emissionsrate aufweist. Diese intrinsische Emissionsrate liegt vorzugsweise bei ungefähr 0.005 α -Teilchen pro cm^2 pro Stunde oder darunter. Bekanntermaßen besitzt Platin eine äußerst kleine mittlere freie Weglänge für α -Teilchen aufgrund seiner hohen Ordnungszahl, so dass in eine dünne Platinschicht eindringende α -Teilchen höchst wirkungsvoll gestoppt werden, um somit darunter liegende Gebiete abzuschirmen. Da kein Verfahren zur Strukturierung einer reinen Platinschicht bekannt ist, dass mit gängigen Halbleiterherstellungsverfahren kompatibel ist, wird eine Wärmebehandlung, etwa ein schnelles thermisches Ausglühen durchgeführt, um die Siliziumschicht **207** und die Platinschicht **209** in eine Platinsilizidschicht umzuwandeln, die in weiteren Prozessen ein Strukturieren erlaubt und dennoch die Vorteile einer geringen intrinsischen α -Emissionsrate, eines geringen Widerstands und einer hohen Absorption von Strahlung, insbesondere von α -Teilchen, bietet. Da diese Festkörperreaktion bei Temperaturen unterhalb von 400°C initiiert werden kann, werden weder aluminiumbasierte noch kupferbasierte Bauteilanschluss-Integrationsverfahren nachteilig beeinflusst.

[0020] [Fig. 2d](#) zeigt das Bauelement aus [Fig. 2c](#), wobei überschüssiges Platin, das während dem schnellen thermischen Wärmezyklus nicht mit dem Silizium reagiert hat, insbesondere in den schmalen Gräben **208**, selektiv mittels beispielsweise aqua regia entfernt worden ist. Da die Dicke der Platinschicht **209** so gewählt worden ist, um eine vollständige Reaktion des Siliziums in der Siliziumschicht **207** zu bewirken, hat sich eine Platinsilizidschicht **210** gebildet, die in direktem Kontakt mit der Metallschicht **204** ist, wobei ein geringer Widerstand zwischen der Metallschicht **204** und der Platinsilizidschicht **210** gewährleistet ist. Ferner bedeckt die Platinsilizidschicht **210** den größten Teil der Wafer-Oberfläche, ausgenommen dort, wo die schmalen Gräben **208** mit einer kleinen Breite von ungefähr 0,25 bis ungefähr 1 μm nicht miteinander in Beziehung stehende Öffnungen **202** voneinander trennen.

[0021] In [Fig. 2e](#) ist das Bauteil aus [Fig. 2d](#) gezeigt, wobei eine Polyimidschicht **206** auf herkömmliche Art

und Weise gebildet worden ist, und wobei anschließend Lötunkte **205**, die aus Pb/Zn bestehen, über den Öffnungen **202** abgelagert worden sind. Wie aus [Fig. 2e](#) zu erkennen ist, ist eine seitliche Ausdehnung der Platinsilizidschicht **210**, die als eine leitende Schutzschicht dient, deutlich größer als eine seitliche Ausdehnung des Lötpunkts **205**, da die seitliche Ausdehnung der Platinsilizidschicht **210** mittels Fotolithografie und Ätzen definiert ist und daher bedeutend engere Abstände zwischen benachbarten Bereichen der Platinsilizidschicht **210** verwirklicht werden können im Vergleich zu dem Abstand der benachbarten Lötunkte **205**. Folglich werden α -Teilchen, die während des Zerfalls von Bleiatomen der Lötunkte in der Nähe einer Grenzfläche zwischen dem Lötunkt **205** und dem darunter liegenden Material, etwa der Polyimidschicht **206** oder der Platinsilizidschicht **210** erzeugt werden, wirksam vom Eindringen in darunter liegende Halbleiterbauelemente, etwa FET-Transistoren und dergleichen abgeschirmt. Die Dicke der Platinsilizidschicht **210** wird vorzugsweise so gewählt, um die α -Teilchen mit einer Energie von ungefähr 15 MeV oder weniger wirkungsvoll zu stoppen. Da ferner der größte Teil der Halbleiteroberfläche durch die Platinsilizidschicht **210** bedeckt ist, d.h. die gesamte Oberfläche mit Ausnahme der schmalen Gräben **208** ist bedeckt, wird das Eindringen von externer hochenergetischer Strahlung aufgrund des großen Absorptionsquerschnitts von PtSi deutlich verringert. In ähnlicher Weise werden in den Lötunkten **205** durch die einfallende hochenergetische Strahlung erzeugten Sekundärteilchen ebenfalls in wirkungsvoller Weise vom Eindringen in die darunter liegenden Materialschichten abgehalten. Wie bereits dargestellt wurde, hält das Verwenden hochreinen Platins und Siliziums die inhärente α -Teilchen-Erzeugungsratesrate äußerst klein, so dass die vorteilhafte abschirmende Wirkung erhalten wird, ohne dass zusätzliche inhärente α -Teilchen in der Platinsilizidschicht **210** erzeugt werden. Es sollte erwähnt werden, dass die Metallschicht **204** über den Öffnungen **202** nach dem Auffüllen mit einem Metall gebildet worden ist, wobei aber das Halbleiterbauelement alternativ ohne eine Zwischenschicht zwischen der Platinsilizidschicht **210** und dem Metall in den Öffnungen **202** gebildet werden kann. Ein Fachmann auf dem Gebiet wird ebenfalls leicht erkennen, dass die erfindungsgemäße leitende Schutzschicht auf einem beliebigen Halbleiterbauelement, etwa wie Mikroprozessoren, Speicherchips und dergleichen vorgesehen werden kann. Die erfindungsgemäße leitende Schutzschicht ist höchst vorteilhaft in VLSI-Schaltkreisen, in denen äußerst kleine Merkmalsgrößen von ungefähr 0,25 μm und weniger ein hohes Risiko der Bauteilbeeinträchtigung aufgrund strahlungsinduzierter Ladungsträgererzeugung aufweisen.

[0022] Ferner ist die vorliegende Erfindung nicht auf Silizium basierende Halbleiterbauelemente eingeschränkt, sondern diese kann ebenfalls auf andere

Halbleiterelemente, die auf Materialien wie etwa Germanium, GaAs und andere III-V, und II-VI Halbleitermaterialien basieren, angewendet werden.

[0023] Vorteilhafterweise bedeckt in einem Halbleiterbauelement gemäß der vorliegenden Erfindung die leitende Schutzschicht im Wesentlichen die gesamte Oberfläche der Halbleiteroberfläche, über der Lötunkte angeordnet sind, ausgenommen die schmalen Gräben, wobei die Lötunkte eine seitliche Ausdehnung aufweisen, die geringer als die seitliche Ausdehnung der leitenden Schutzschicht ist, die zwischen den jeweiligen schmalen Gräben eingeschlossen ist. Auf diese Weise werden α -Teilchen, die von den Lötunkten in eine Richtung zu den darunter liegenden Materialschichten hin ausgesandt werden, wirkungsvoll innerhalb der leitenden Schutzschicht absorbiert. Folglich ist eine Ladungsträgererzeugung aufgrund einfallender α -Teilchen, insbesondere in den dielektrischen Materialschichten wirkungsvoll unterdrückt, so dass eine Ladungsträgerakkumulation aufgrund inhärent erzeugter α -Teilchen die Betriebseigenschaft darunter liegender Bauelemente, etwa von FET-Transistoren, Kapazitäten und dergleichen nicht mehr beeinflusst. Ferner sind die Bauelemente, die unter der leitenden Schutzschicht liegen, ebenfalls zuverlässiger von externer hochenergetischer Strahlung abgeschirmt, da lediglich die schmalen Gräben, die einzelne Kontaktgebiete voneinander isolieren, der externen Strahlung ausgesetzt sind.

[0024] Wenn die inhärente α -Teilchen-Emissionsrate der leitenden Schutzschicht kleiner als ungefähr 0,005 α -Teilchen pro cm^2 pro Stunde gewählt wird, werden die α -Teilchen der darüber liegenden Lötunkte wirksam abgeschirmt, wobei andererseits die inhärente Emissionsrate der leitenden Schutzschicht äußerst gering ist, so dass von der leitenden Schutzschicht ausgesandte α -Teilchen im Wesentlichen nicht zu einer Bauteilbeeinträchtigung beitragen.

[0025] Vorteilhafterweise kann die leitende Schutzschicht Platinsilizid umfassen, das eine äußerst geringe intrinsische α -Teilchen-Emissionsrate aufweist und ebenfalls einen hohen Absorptionsquerschnitt für α -Teilchen aufweist. Ferner reagieren Silizium und Platin bei einer Temperatur unterhalb von 400°C. Daher ist der Prozess der Platinsilizidbildung mit vorhergehenden Herstellungsschritten, insbesondere mit Aluminium- und Kupferkontaktprozessen verträglich, so dass die Formierung von Platinsilizid die Eigenschaften des Halbleiterbauelements nicht nachteilig beeinflusst, insbesondere ist der Gesamtwiderstand des Kontakts zwischen den Lötunkten und dem Bauelement aufgrund des geringen Widerstands von Platinsilizid nicht verschlechtert.

Patentansprüche

1. Halbleiterbauelement, das auf einem Substrat

gebildet ist, mit:

einer dielektrischen Materialschicht mit mehreren Öffnungen, die mit einem Metall zum Anschluss an elektrisch aktive Gebiete in dem Halbleiterbauelement gefüllt sind;
einer leitenden Schutzschicht, die über dem Metall und der dielektrischen Schicht gebildet ist, wobei die leitende Schutzschicht schmale Gräben zur elektrischen Isolierung der metallgefüllten Öffnungen voneinander aufweist; und
einem über jeder der Öffnungen gebildeten Lötspunkt, wobei ein seitlicher Abstand zweier benachbarter Lötspunkte größer als eine Breite eines schmalen Grabens ist, der elektrisch zwei benachbarte Lötspunkte isoliert.

2. Halbleiterbauelement nach Anspruch 1, wobei die leitende Schutzschicht ein Material mit einem großen Wirkungsquerschnitt zum Stoppen von α -Teilchen umfasst.

3. Halbleiterbauelement nach Anspruch 2, wobei die Dicke der leitenden Schutzschicht eingestellt wird, um wirkungsvoll α -Teilchen mit Energien bis zu ungefähr 5 MeV zu stoppen.

4. Halbleiterbauelement nach Anspruch 1, wobei die inhärente α -Teilchen-Emissionsrate der leitenden Schutzschicht kleiner als ungefähr 0,01 α -Teilchen pro cm^2 pro Stunde ist.

5. Halbleiterbauelement nach Anspruch 1, wobei die inhärente α -Teilchen-Emissionsrate der leitenden Schutzschicht kleiner als ungefähr 0,05 α -Teilchen pro cm^2 pro Stunde ist.

6. Halbleiterbauelement nach Anspruch 1, wobei die leitende Schutzschicht Platinsilizid umfasst.

7. Halbleiterbauelement nach Anspruch 1, wobei der Lötspunkt Blei umfasst, und wobei von dem Lötspunkt emittierte α -Teilchen wirkungsvoll von der leitenden Schutzschicht blockiert werden.

8. Halbleiterbauelement nach Anspruch 1, wobei die Breite des schmalen Grabens ungefähr 10 μm oder weniger beträgt und wobei der Großteil der Halbleiteroberfläche von der leitenden Schutzschicht bedeckt ist.

9. Halbleiterbauelement nach Anspruch 1, wobei die Breite des schmalen Grabens ungefähr 2 μm oder weniger beträgt und wobei der Großteil der Halbleiteroberfläche von der leitenden Schutzschicht bedeckt ist.

10. Halbleiterbauelement nach Anspruch 1, wobei das Halbleiterbauelement Strukturgrößen von ungefähr 1 μm oder kleiner aufweist.

11. Halbleiterbauelement nach Anspruch 1, wobei das Halbleiterbauelement Größen von ungefähr 0,25 μm oder kleiner aufweist.

12. Halbleiterbauelement nach Anspruch 6, wobei die Dicke der Platinsilizid-Schicht ausreichend ist, um in die Platinsilizid-Schicht eindringende α -Teilchen zu stoppen.

13. Halbleiterbauelement nach Anspruch 1, wobei die inhärente α -Teilchen-Emissionsrate ungefähr 0,01 α -Teilchen pro cm^2 pro Stunde oder weniger beträgt.

14. Halbleiterbauelement nach Anspruch 1, wobei die inhärente α -Teilchen-Emissionsrate ungefähr 0,005 α -Teilchen pro cm^2 pro Stunde oder weniger beträgt.

15. Verfahren zur Bildung eines strahlungsresistenten Halbleiterbauelements, wobei das Verfahren umfasst:

Bereitstellen eines Substrats mit zumindest einem darauf gebildeten elektrischen Bauteil, wobei das Substrat eine dielektrische Schicht aufweist, die über zumindest einem elektrischen Bauteil gebildet ist, wobei mehrere Öffnungen in der dielektrischen Materialschicht vorgesehen sind, die mit einem leitenden Material zum Bereitstellen eines elektrischen Kontaktes zu elektrisch aktiven Gebieten des zumindest einen elektrischen Bauteils gefüllt sind;

Bilden einer Platinsilizid (PtSi) Schutzschicht über der dielektrischen Materialschicht und den Öffnungen;

Bilden von schmalen Gräben mit einer definierten Breite in der Platinsilizid (PtSi)-Schutzschicht zwischen benachbarten Öffnungen, um die Öffnungen elektrisch voneinander isoliert zu halten; und

Bilden eines Lötspunkts über jeder Öffnung, wobei ein seitlicher Abstand benachbarter Lötspunkte größer als eine Breite des schmalen Grabens ist, der die benachbarten Lötspunkte elektrisch isoliert.

16. Verfahren nach Anspruch 15, wobei das Bilden der Platinsilizid (PtSi) Schutzschicht ferner umfasst:

Abscheiden einer Siliziumschicht über der dielektrischen Materialschicht;

Abscheiden einer Platinschicht über der Siliziumschicht;

Ausführen einer schnellen Wärmebehandlung unter 400°C, um die Siliziumschicht in eine Platinsilizid-Schicht umzuwandeln; und

Entfernen von überschüssigem Platin, das während der schnellen Wärmebehandlung nicht mit dem Silizium reagiert hat.

Es folgen 4 Blatt Zeichnungen

Anhängende Zeichnungen

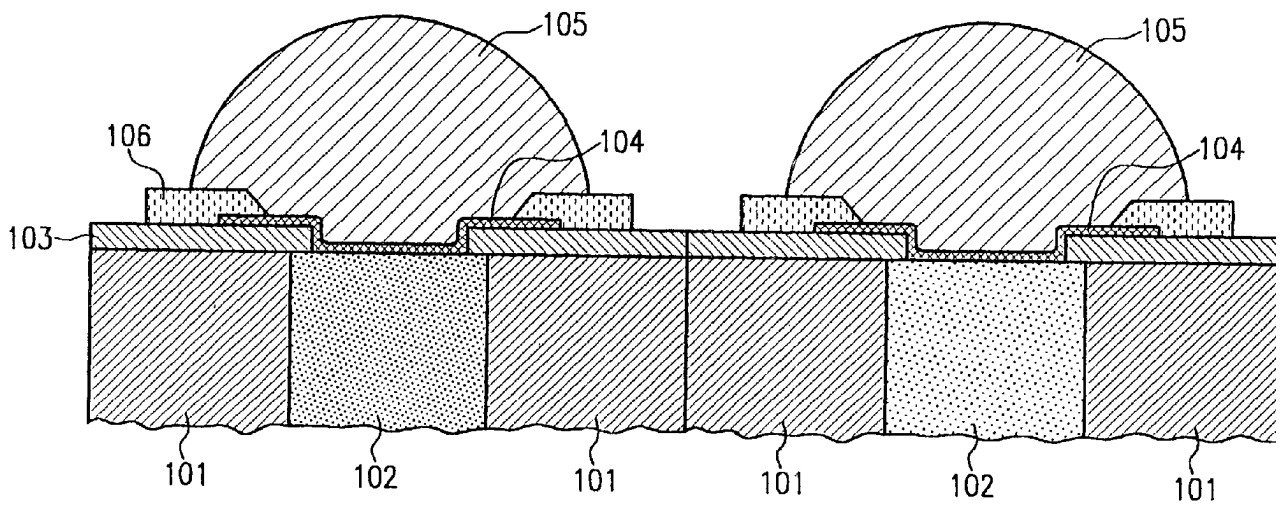


FIG. 1

Stand der Technik

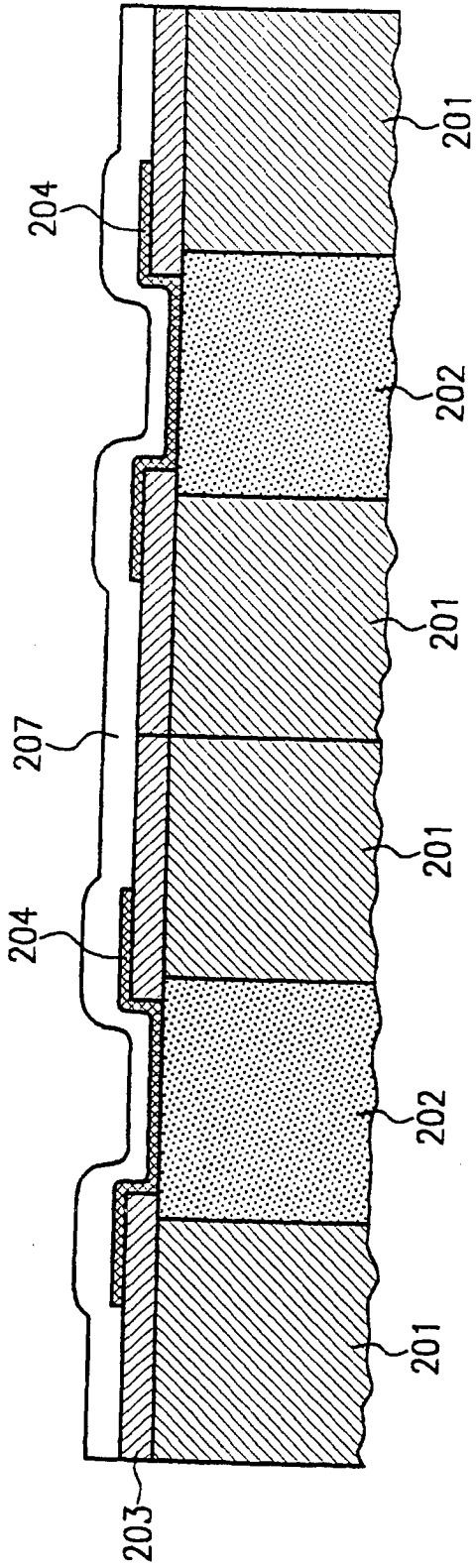


FIG. 2a

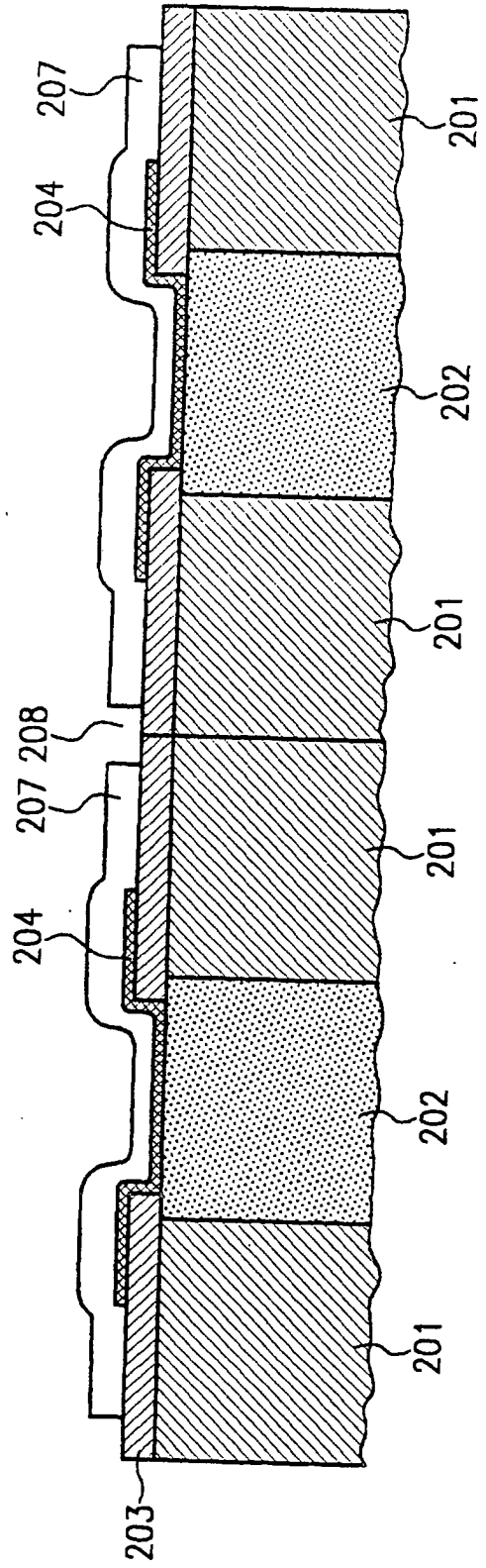


FIG. 2b

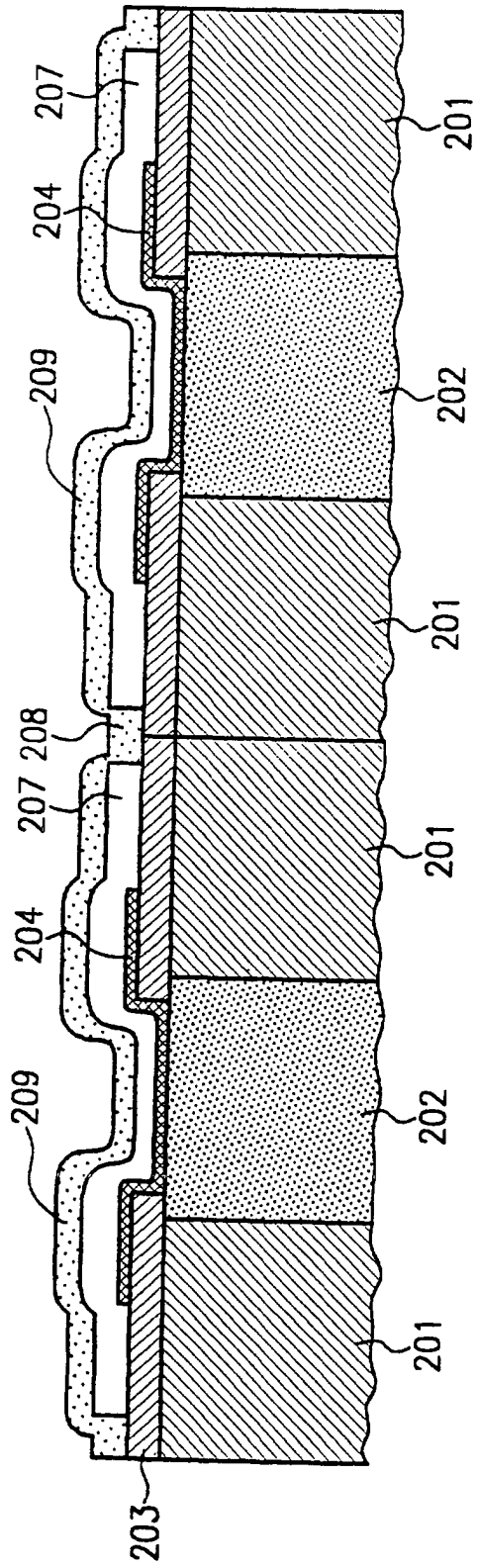


FIG. 2c

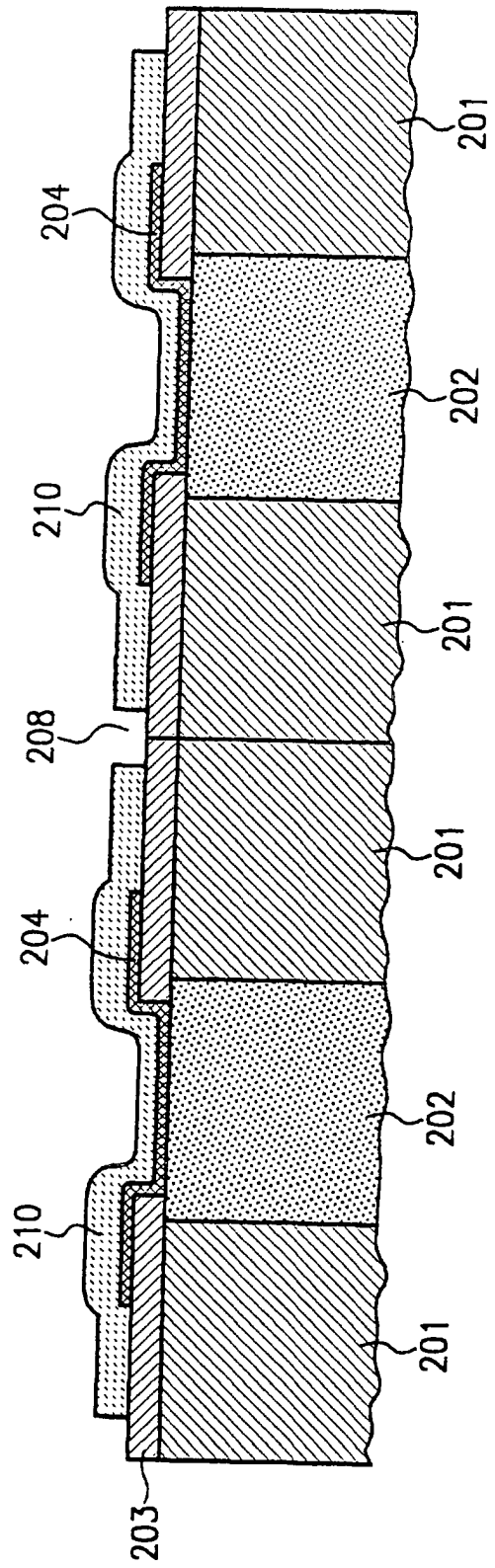


FIG. 2d

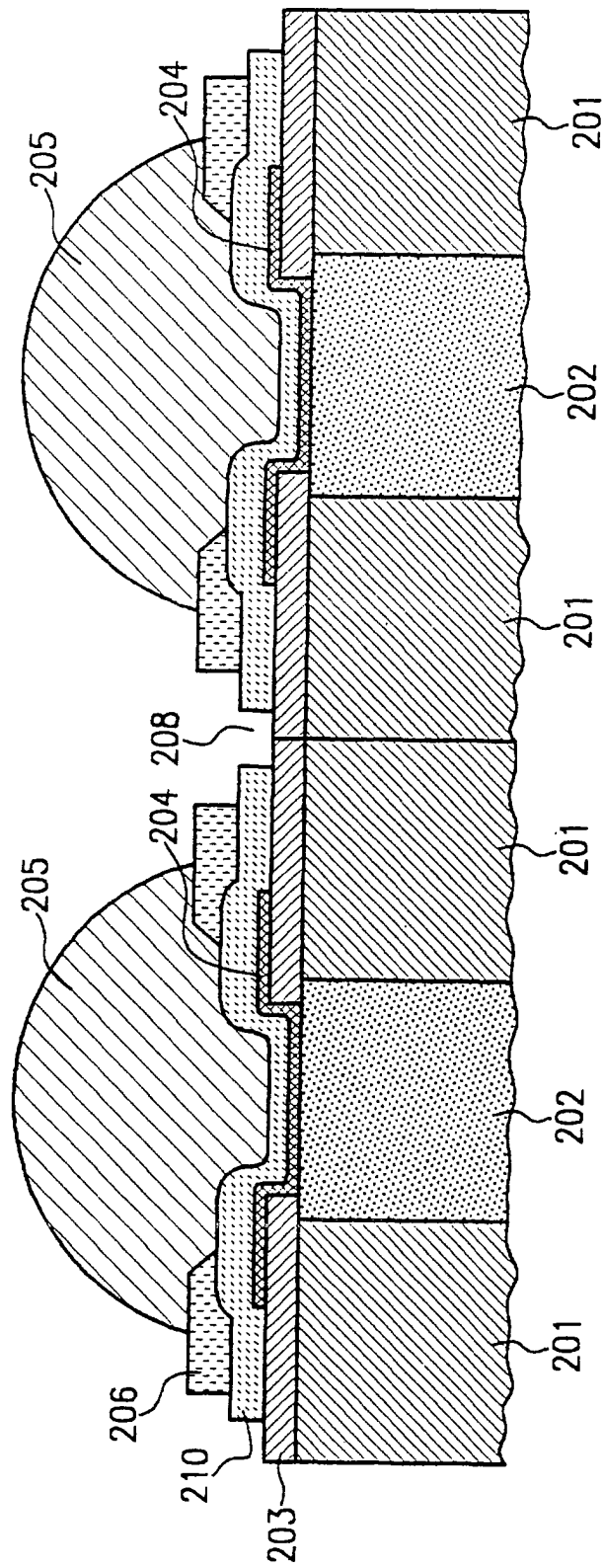


FIG. 2e