

[19] 中华人民共和国国家知识产权局



[12] 发明专利申请公布说明书

[21] 申请号 200910003571.X

[51] Int. Cl.

H01L 25/00 (2006.01)

H01L 25/18 (2006.01)

H01L 25/065 (2006.01)

H01L 23/488 (2006.01)

H01L 23/31 (2006.01)

G06K 19/077 (2006.01)

[43] 公开日 2009年8月12日

[11] 公开号 CN 101504939A

[22] 申请日 2009.1.15

[21] 申请号 200910003571.X

[30] 优先权

[32] 2008.2.8 [33] JP [31] 2008-029691

[32] 2008.7.31 [33] JP [31] 2008-198535

[71] 申请人 株式会社瑞萨科技

地址 日本东京都

[72] 发明人 筱原稔 荒木诚 杉山道昭

[74] 专利代理机构 北京市金杜律师事务所

代理人 王茂华

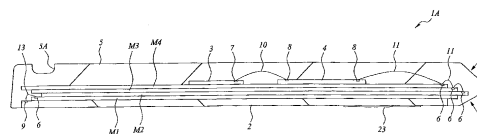
权利要求书6页 说明书32页 附图41页

[54] 发明名称

半导体器件

[57] 摘要

本发明提供一种半导体器件，其具有在布线衬底上层叠了存储器芯片和控制器芯片的封装结构，提高了连接存储器芯片和控制器芯片的布线的自由度。存储卡(1A)具有布线衬底(2)、层叠于其主面上的4片存储器芯片(M1~M4)、安装于最上层存储器芯片(M4)表面上的控制器芯片(3)和中介片(4)。存储器芯片(M1~M4)分别以其长边与布线衬底(2)的长边朝向相同方向的状态层叠于布线衬底(2)的表面上。最下层的存储器芯片(M1)为避免与布线衬底(2)的焊盘(9)重叠而以在存储卡(1A)的前端部方向错开预定距离的状态安装于布线衬底(2)上。层叠于存储器芯片(M1)上的3片存储器芯片(M2~M4)配置成其形成有焊盘(6)的一侧的短边位于存储卡(1A)的前端部。



1. 一种半导体器件，包括：

布线衬底，其具有主面和背面，且在上述背面上形成有外部连接端子；

存储器芯片，其安装于上述布线衬底的上述主面上；

控制器芯片，其安装于上述存储器芯片上并控制上述存储器芯片；以及

中介片，其安装于上述存储器芯片上并与上述控制器芯片电连接，

其特征在于：

在上述存储器芯片的第一边上形成有第一端子，

上述中介片配置于上述存储器芯片的上述第一边与上述控制器芯片之间，

在上述中介片的第一边上形成有第二端子，在与上述第一边正交的第二边上形成有第三端子，在与上述第一边相对的第三边上形成有第四端子，

形成于上述中介片的第一边上的上述第二端子与形成于上述存储器芯片的第一边上的上述第一端子电连接，

形成于上述中介片的第二边上的上述第三端子经由设置于上述布线衬底的上述主面上的一边的第五端子而与上述外部连接端子电连接，

形成于上述中介片的第三边上的上述第四端子与上述控制器芯片电连接。

2. 根据权利要求1所述的半导体器件，其特征在于：

以层叠有多片上述存储器芯片的状态被安装在上述布线衬底的上述主面上，

上述多片存储器芯片在与上述第一边正交的方向上错开而层叠，以使设置在各自的上述第一边上的第一端子露出。

3. 根据权利要求2所述的半导体器件，其特征在于：

上述多片存储器芯片中的最下层的存储器芯片和其他的存储器芯片在上述布线衬底的上述主面内以错开180度的状态而层叠，以使形成有上述第一端子的上述第一边彼此朝向相反的方向，

上述最下层的存储器芯片的上述第一端子经由与上述第五端子相接触的上述布线衬底的布线而与上述中介片电连接，

上述其他存储器芯片的上述第一端子与上述中介片的上述第二端子电连接。

4. 根据权利要求3所述的半导体器件，其特征在于：

上述控制器芯片经由设置于上述控制器芯片的第一边上的第六端子而与上述中介片的第四端子相连接，

上述中介片的第一边和第三边的长度比上述控制器芯片的第一边的长度更接近上述存储器芯片的第一边的长度。

5. 一种半导体器件，包括：

布线衬底，其具有主面和背面，且在上述背面上形成有外部连接端子；

存储器芯片，其安装于上述布线衬底的上述主面上；以及

控制器芯片，其安装于上述存储器芯片上，

其特征在于：

在上述存储器芯片的第一边上形成有第一端子，

在上述控制器芯片的第一边上形成有第二端子，在与上述第一边正交的第二边上形成有第三端子，

形成于上述控制器芯片的第一边上的上述第二端子与形成于上述存储器芯片的第一边上的上述第一端子电连接，

形成于上述控制器芯片的第二边上的上述第三端子经由设置于上述存储器芯片的与第一边正交的第二边一侧的上述布线衬底的上述主面上的第四端子而与上述外部连接端子电连接，

以层叠有多片上述存储器芯片的状态被安装在上述布线衬底的上述主面上，

上述多片存储器芯片在与上述第一边正交的方向上错开而层叠，以使设置在各自的上述第一边上的第一端子露出，

上述多片存储器芯片中的最下层的存储器芯片和其他的存储器芯片在上述布线衬底的上述主面内以错开 180 度的状态而层叠，以使形成有上述第一端子的上述第一边彼此朝向相反的方向，

上述最下层的存储器芯片的上述第一端子经由与上述第四端子相连接的上述布线衬底的布线而与上述控制器芯片电连接，

上述其他存储器芯片的上述第一端子与上述控制器芯片的上述第二端子电连接。

6. 一种半导体器件，以层叠有多片上述存储器芯片的状态被安装在布线衬底的主面上，其特征在于：

在上述多片存储器芯片的各自的第一边上形成有第一端子，

上述多片存储器芯片在与上述第一边正交的方向上错开而层叠，以使各自的上述第一边的第一端子露出，

上述多片存储器芯片内的最下层的存储器芯片的第一边与上述布线衬底的第一边并列而配置，

当设上述多片存储器芯片的片数为 n 片时，在同一方向上连续错开的存储器芯片的片数为 $n/2$ 片以下且 2 片以上，其中 n 为 4 以上，

上述多片存储器芯片内的除了最上层的存储器芯片且在同一方向上连续错开的多片存储器芯片组中的最上层的存储器芯片与组内的其他存储器芯片以上述第一边错开 180 度的状态而层叠。

7. 根据权利要求 6 所述的半导体器件，其特征在于：

在上述多片存储器芯片的最上层的存储器芯片上具有中介片，

上述中介片经由第一引线与在上述布线衬底的第一边一侧具有第一端子的存储器芯片或在上述布线衬底的与第一边侧相反一侧的边上具有第一端子的存储器芯片相连接，

并且，上述中介片经由第二引线与上述布线衬底相连接。

8. 根据权利要求 7 所述的半导体器件，其特征在于：

在上述中介片上设有用于控制存储器芯片的存储器控制器，

上述存储器控制器与上述中介片电连接，

上述中介片经由上述第一引线而分别与在上述布线衬底的第一边一侧具有第一端子的存储器芯片和在上述布线衬底的与第一边侧相反一侧的边上具有第一端子的存储器芯片相连接。

9. 根据权利要求6所述的半导体器件，其特征在于：

控制上述存储器芯片的存储器控制器设置于上述多片存储器芯片的最上层，

上述多片存储器芯片的最下层存储器芯片经由将上述布线衬底和上述最下层存储器芯片的第一端子连接起来的引线而与上述控制器芯片电连接。

10. 一种半导体器件，在布线衬底的主面上安装有半导体芯片，且通过树脂密封上述半导体芯片，其特征在于：

上述半导体芯片通过引线使形成于其第一边上的端子与上述布线衬底电连接，上述半导体芯片的与上述第一边相对的第二边延伸到上述布线衬底的外侧，

在上述第二边附近的上述树脂上施加了锥加工，以使与上述布线衬底的主面垂直的方向的厚度沿着从上述第一边向上述第二边的方向逐渐变薄。

11. 根据权利要求10所述的半导体器件，其特征在于：

以层叠有多片上述存储器芯片的状态被安装在上述布线衬底的上主面上，

上述多片存储器芯片在与上述第一边正交的方向上错开而层叠，以使设置在各自的上述第一边上的第一端子露出。

12. 一种半导体器件，包括：

布线衬底，其具有主面和背面，且在上述背面上形成有外部连接端子；

多片存储器芯片，其层叠于上述布线衬底的主面上；以及

控制器芯片和中介片，其安装于上述层叠的多片存储器芯片的最上层的存储器芯片上，

其特征在于:

上述多片存储器芯片的各芯片具有第一边和与上述第一边交叉的第二边,且上述各芯片错开而配置,以使沿上述第一边配置的多个第一端子露出,

上述多个第一端子与上述控制器芯片通过上述中介片而电连接,在上述布线衬底的主面上沿与上述第二边并列而相邻的上述布线衬底的边而配置有与上述外部连接端子电连接的多个第二端子,

在上述中介片的主面上,在上述多个第二端子的附近配置有多个第三端子,

通过用引线将上述多个第二端子和上述多个第三端子连接在一起,来使上述中介片与上述布线衬底电连接。

13. 根据权利要求 12 所述的半导体器件,其特征在于:

在上述中介片的主面上,在上述多个第一端子的附近配置有与上述多个第三端子和上述控制器芯片电连接的多个第四端子,

通过用引线将上述多个第一端子和上述多个第四端子连接在一起,来使上述多片存储器芯片和上述中介片电连接。

14. 根据权利要求 12 所述的半导体器件,其特征在于:

上述控制器芯片安装于上述中介片上。

15. 根据权利要求 14 所述的半导体器件,其特征在于:

在上述控制器芯片的主面上配置有多个第五端子,

在上述中介片的主面上,在上述多个第五端子的附近配置有与上述多个第三端子和上述多个第四端子电连接的多个第六端子,

通过用引线将上述多个第五端子和上述多个第六端子连接在一起,来使上述控制器芯片和上述中介片电连接。

16. 根据权利要求 15 所述的半导体器件,其特征在于:

上述多个第五端子沿上述控制器芯片的主面的 3 边而配置。

17. 根据权利要求 15 所述的半导体器件,其特征在于:

上述多个第五端子沿上述控制器芯片的主面的 4 边而配置。

18. 根据权利要求 12 所述的半导体器件,其特征在于:

上述中介片具有口字形的平面形状，

上述控制器芯片在上述口字形所包围的区域的内侧与上述中介片并列而被安装，

沿上述控制器芯片的主面的3边而形成有多个第五端子，

通过用引线将形成于上述控制器芯片的主面上的上述多个第五端子和形成于上述中介片上的多个端子中的配置于上述多个第五端子附近的多个第六端子连接在一起，来使上述控制器芯片和上述中介片电连接。

19. 根据权利要求18所述的半导体器件，其特征在于：

上述中介片通过将具有矩形平面形状的3片中介片并列安装在上述最上层存储器芯片上而构成为具有上述口字形的平面形状。

20. 根据权利要求12所述的半导体器件，其特征在于：

上述中介片具有内部呈矩形开口的口字形的平面形状，

上述控制器芯片在上述矩形开口的内侧与上述中介片并列而被安装，

沿上述控制器芯片的主面的4边而形成有多个第五端子，

通过用引线将形成在上述控制器芯片主面上的上述多个第五端子和形成在上述中介片上的多个端子中的配置于上述多个第五端子附近的多个第六端子连接在一起，来使上述控制器芯片和上述中介片电连接。

21. 根据权利要求20所述的半导体器件，其特征在于：

上述中介片通过将具有矩形平面形状的4片中介片并列安装在上述最上层存储器芯片上而构成为具有上述口字形的平面形状。

22. 根据权利要求12所述的半导体器件，其特征在于：

在上述最上层存储器芯片上分别各安装2片上述控制器芯片和上述中介片。

23. 根据权利要求12所述的半导体器件，其特征在于：

上述布线衬底的外形尺寸与微SD卡的布线衬底的外形尺寸相同。

半导体器件

技术领域

本发明涉及半导体器件，尤其涉及有效适用于具有在布线衬底上层叠存储器芯片和控制器芯片而形成的封装结构的半导体器件。

背景技术

近年来，为了谋求半导体存储器的大容量化和装置尺寸的小型化，开发出了在布线衬底上层叠有多个存储器芯片的各种半导体器件。

日本特开 2006-351664 号公报（专利文献 1）中公开了一种在布线衬底上层叠有多个存储器芯片和微机芯片的 SIP（System In Package: 系统封装）。该 SIP 在布线衬底的表面上层叠多个存储器芯片和微机芯片，与微机芯片相邻而在存储器芯片的表面上配置有由硅衬底构成的中介（interposer）芯片。另外，微机芯片的焊盘经中介芯片和接合线而与布线衬底的焊盘相连接。

日本特开 2002-33442 号公报（专利文献 2）、日本特开 2002-217356 号公报（专利文献 3）以及日本特开 2007-59541 号公报（专利文献 4）中公开了一种将一边形成有多个接合焊盘的半导体芯片层叠于布线衬底上的半导体器件。各半导体芯片分别以如下状态层叠，即形成有接合焊盘的一边朝相互相反方向地配置，且在与上述一边正交的方向上相互错开。

日本特开 2006-86149 号公报（专利文献 5）中公开了一种在布线衬底上层叠搭载了多个半导体芯片和再布线用元件（中介片）的堆叠型多芯片封装结构的半导体器件。再布线元件具有将多个半导体芯片之间、布线衬底与半导体芯片之间连接的布线，利用再布线元件实施多个半导体芯片之间的相互连接、半导体芯片的焊盘的再配置等。

日本特开 2005-244143 号公报（专利文献 6）中公开了一种在层叠的多个半导体芯片上层叠接口芯片的半导体器件。在多个半导体芯片下方配置有 Si 中介片和树脂中介片。Si 中介片配置于树脂中介片与多个半导体芯片之间，厚度厚于半导体芯片的厚度，且线膨胀系数小于树脂中介片的线膨胀系数、大于等于多个半导体芯片的线膨胀系数。

日本特开 2007-66922 号公报（专利文献 7）中公开了一种具有堆叠构造的封装的半导体集成电路器件。该半导体集成电路器件具有在印刷线路板上层叠多个半导体芯片而成的堆叠构造，在搭载于最下部的半导体芯片上设有接口电路。该接口电路由缓冲器和静电保护电路等构成，在多个半导体芯片输入输出的信号都经该接口电路进行输入输出。

日本特开 2007-128953 号公报（专利文献 8）中公开了一种在具有连接焊盘的布线衬底上层叠安装分别具有长边单侧焊盘构造的第一和第二半导体芯片的半导体器件。第二半导体芯片比第一半导体芯片小，且具有细长形状。第一和第二半导体芯片经接合线与布线衬底 2 的连接焊盘电连接，第二半导体芯片配置成长边 L 与线接合时的超声波施加方向 X 平行。

日本特开 2007-96071 号公报（专利文献 9）中公开了一种可搭载大容量的非易失性存储器芯片的半导体存储卡。该半导体存储卡包括矩形的电路衬底、矩形的非易失性存储器芯片和矩形的控制器芯片，该非易失性存储器芯片载置于电路衬底上，仅沿第一边形成有多个第一接合焊盘，并将该第一接合焊盘与同第一边接近形成的多个第一衬底端子线连接；上述控制器芯片以与第一边相邻的非易失性存储器芯片的第二边的方向同长边方向大致平行的方式载置于非易失性存储器芯片上。并且，在长边方向形成有多个第二接合焊盘，并将该第二接合焊盘与同长边接近地形成在电路衬底上的多个第二衬底端子线连接。

日本特开 2004-63579 号公报（专利文献 10）中公开了一种将在

相互正交的两边形成有接合焊盘的两片半导体芯片层叠而成的半导体器件。层叠于第一半导体芯片上的第二半导体芯片以在 X 和 Y 方向错开的状态层叠，从而使第一半导体芯片的两边的接合焊盘露出。

日本特开 2005-339496 号公报（专利文献 11）中公开了一种在布线衬底的主面上层叠安装多片闪存芯片，并在最上层的闪存芯片上安装了控制器芯片以及作为安全控制器的 IC 卡微机芯片的多功能存储卡。多片闪存芯片分别在一短边形成接合焊盘，在长边方向错开预定距离地层叠，以使该接合焊盘露出。

专利文献 1: 日本特开 2006-351664 号公报

专利文献 2: 日本特开 2002-33442 号公报

专利文献 3: 日本特开 2002-217356 号公报

专利文献 4: 日本特开 2007-59541 号公报

专利文献 5: 日本特开 2006-86149 号公报

专利文献 6: 日本特开 2005-244143 号公报

专利文献 7: 日本特开 2007-66922 号公报

专利文献 8: 日本特开 2007-128953 号公报

专利文献 9: 日本特开 2007-96071 号公报

专利文献 10: 日本特开 2004-63579 号公报

专利文献 11: 日本特开 2005-339496 号公报

发明内容

存储卡用作移动电话、数字照相机、数字播放机等各种便携式电子设备的记录介质。

如上述专利文献 11 所示，存储卡的一般结构是在布线衬底的主面上层叠安装多片闪存芯片，在最上层的闪存芯片之上安装控制器芯片。多片闪存芯片分别在与其一边正交的方向上错开预定距离地层叠，以使形成于芯片一边的接合焊盘露出。

近年来，沿着以移动电话为代表的各种便携式电子设备的记录介质所要求的存储容量的增加，搭载于存储卡的闪存芯片的层叠片数增

加，而且闪存芯片的尺寸大型化。另外，各种便携式电子设备逐渐小型、薄型化，因此，也要求存储卡小型、薄型化。

为此，由于存储芯片的尺寸接近存储卡的布线衬底的尺寸，因此在布线衬底上安装多片闪存芯片时，如上述专利文献 11 所述那样采用在一方向上错开地层叠闪存芯片的方法时，无法将上述闪存芯片收容到存储卡。

存储卡在层叠的闪存芯片的最上层搭载用于控制闪存的控制芯片，并通过形成于布线衬底的布线和 Au 线将闪存芯片与控制芯片电连接。但是，若闪存芯片的尺寸接近存储卡的布线衬底的尺寸，则在布线衬底的表面配置存储器芯片连接用接合焊盘和控制芯片连接用接合焊盘的空间减小以致消除。

本发明的目的在于提供一种如下的技术：在具有布线衬底上层叠了存储器芯片和控制芯片的封装结构的半导体器件中能够增加层叠安装于布线衬底上的存储器芯片的数量。

本发明的另一目的在于提供一种如下的技术：在具有布线衬底上层叠了存储器芯片和控制芯片的封装结构的半导体器件中能够提高连接存储器芯片和控制芯片的布线的自由度。

本发明的上述及其他目的和新特征，将通过本说明书的记载和附图而得以清楚。

简要说明本申请公开的发明中的代表性技术方案，如下所示。

(1) 一种半导体器件，包括：

布线衬底，其具有主面和背面，在上述背面形成有外部连接端子；

存储器芯片，其安装于上述布线衬底的主面上；

控制芯片，其安装于上述存储器芯片上，控制上述存储器芯片；

中介片，其安装于上述存储器芯片上，与上述控制芯片电连接，

其特征在于：

在上述存储器芯片的第一边形成有第一端子，

上述中介片配置于上述存储器芯片的上述第一边与上述控制芯片之间，

上述中介片的第一边形成有第二端子，在与上述第一边正交的第二边形成有第三端子，在与上述第一边相对的第三边形成有第四端子，

形成于上述中介片的第一边的上述第二端子与形成于上述存储器芯片的第一边的上述第一端子电连接，

形成于上述中介片的第二边的上述第三端子经由设置于上述布线衬底的上述主面上一边的第五端子而与上述外部连接端子电连接，

形成于上述中介片的第三边的上述第四端子与上述控制器芯片电连接。

(2) 一种半导体器件，包括：

布线衬底，其具有主面和背面，在上述背面形成有外部连接端子；

存储器芯片，其安装于上述布线衬底的上述主面上；

控制器芯片，其安装于上述存储器芯片上，其特征在于：

在上述存储器芯片的第一边形成有第一端子，

上述控制器芯片的第一边形成有第二端子，在与上述第一边正交的第二边形成有第三端子，

形成于上述控制器芯片的第一边的上述第二端子与形成于上述存储器芯片的第一边的上述第一端子电连接，

形成于上述控制器芯片的第二边的上述第三端子经由设置于上述存储器芯片的与第一边正交的第二边一侧的上述布线衬底的上述主面上的第四端子而与上述外部连接端子电连接，

以层叠有多片上述存储器芯片的状态被安装在上述布线衬底的上述主面上，

上述多片存储器芯片在与上述第一边正交的方向上错开而层叠，以使各自的上述第一边上设置的第一端子露出，

上述多片存储器芯片中的最下层存储器芯片和其他存储器芯片在上述布线衬底的上述主面内以错开 180 度的状态而层叠，以使形成有上述第一端子的上述第一边彼此朝向相反的方向，

上述最下层的存储器芯片的上述第一端子经由与上述第四端子

相连接的上述布线衬底的布线而与上述控制器芯片电连接，

上述其他存储器芯片的上述第一端子与上述控制器芯片的上述第二端子电连接。

(3) 一种半导体器件，以层叠有多片上述存储器芯片的状态被安装在布线衬底的主面上，其特征在于：

在上述多片存储器芯片的各自的第 1 边形成有第一端子，

上述多片存储器芯片在与上述第 1 边正交的方向上错开而层叠，以使各自的上述第 1 边的第一端子露出，

上述多片存储器芯片内的最下层的存储器芯片的第 1 边与上述布线衬底的第 1 边并列配置，

上述多片存储器芯片的片数为 n 片 (n 为 4 以上) 时，在同一方向上连续错开的存储器芯片的片数为 $(n/2)$ 片以下且 2 片以上，

上述多片存储器芯片内的除了最上层存储器芯片、在同一方向上连续错开的多片存储器芯片组中的最上层的存储器芯片，与组内的其他存储器芯片以上述第 1 边错开 180 度的状态层叠。

简要说明本申请公开的发明中的代表性技术方案所得到的效果，如下所示。

在具有布线衬底上层叠了存储器芯片和控制器芯片的封装结构的半导体器件中，能够增加层叠安装于布线衬底上的存储器芯片的数量。

在具有布线衬底上层叠了存储器芯片和控制器芯片的封装结构的半导体器件中，能够提高连接存储器芯片和控制器芯片的布线的自由度。

附图说明

图 1 是表示本发明一实施方式的存储卡的内部构造的概略俯视图。

图 2 是表示本发明一实施方式的存储卡的背面外观的俯视图。

图 3 是图 1 的 A-A 剖视图。

图 4 (a)、(b) 是改变了存储器芯片的层叠方法的存储卡的剖视图。

图 5 是表示本发明一实施方式的存储卡中控制器芯片、中介片、存储器芯片和布线衬底的连接关系的概略俯视图。

图 6 是表示本发明一实施方式的存储卡中控制器芯片、中介片、存储器芯片和布线衬底的连接关系的框图。

图 7 是在未图示中介片的情况下表示各芯片之间的连接关系的框图。

图 8 (a) 是将中介片的芯片选择用焊盘与存储器芯片的芯片选择用焊盘的连接部放大表示的俯视图, 图 8 (b) 是将控制器芯片的存储器固有控制焊盘与存储器芯片的芯片选择用焊盘的连接部放大表示的俯视图。

图 9 是表示存储器芯片的层叠方法的另一例子的剖视图。

图 10 是表示存储器芯片的层叠方法的另一例子的剖视图。

图 11 是表示存储器芯片的层叠方法的另一例子的剖视图。

图 12 是表示本发明另一实施方式的存储卡的剖视图。

图 13 是表示比较例的层叠方法的概略图。

图 14 是表示本发明另一实施方式的存储卡的内部构造的概略俯视图。

图 15 (a) 是表示本发明另一实施方式的存储卡的外观 (表面侧) 的俯视图, 图 15 (b) 是该存储卡的侧视图, 图 15 (c) 是表示该存储卡外观 (背面侧) 的俯视图。

图 16 是表示图 15 所示的存储卡的布线衬底的俯视图。

图 17 是表示图 15 所示的存储卡的布线衬底的剖视图。

图 18 是示意表示图 15 所示的存储卡的布线衬底、存储器芯片、控制器芯片和中介片的连接关系的电路图。

图 19 是表示本发明另一实施方式的存储卡的布线衬底的俯视图。

图 20 是表示本发明另一实施方式的存储卡的布线衬底的剖视图。

图 21 是表示本发明另一实施方式的存储卡的布线衬底的俯视图。

图 22 是表示本发明另一实施方式的存储卡的布线衬底的剖视图。

图 23 是表示本发明另一实施方式的存储卡的布线衬底的俯视图。

图 24 是表示本发明另一实施方式的存储卡的布线衬底的剖视图。

图 25 是用于制作中介片的图形化衬底的俯视图。

图 26 是表示由图 25 所示的图形化衬底制作中介片的方法的俯视图。

图 27 是表示由图 25 所示的图形化衬底制作中介片的方法的俯视图。

图 28 是表示使用由图 25 所示的图形化衬底得到的中介片组装存储卡的方法的俯视图。

图 29 是表示使用由图 25 所示的图形化衬底得到的中介片组装存储卡的方法的俯视图。

图 30 是表示使用由图 25 所示的图形化衬底得到的中介片组装存储卡的方法的俯视图。

图 31 是表示使用由图 25 所示的图形化衬底得到的中介片组装存储卡的方法的另一例子的俯视图。

图 32 是表示使用由图 25 所示的图形化衬底得到的中介片组装存储卡的方法的另一例子的俯视图。

图 33 是表示使用由图 25 所示的图形化衬底得到的中介片组装存储卡的方法的另一例子的俯视图。

图 34 是表示本发明另一实施方式的存储卡的布线衬底的俯视图。

图 35 是表示本发明另一实施方式的存储卡的布线衬底的俯视图。

图 36 是表示本发明另一实施方式的存储卡的布线衬底的俯视图。

图 37 是表示图 36 所示的存储卡的布线衬底的剖视图。

图 38 是示意表示图 36 所示的存储卡的布线衬底、存储器芯片控制器芯片和中介片的连接关系的电路图。

图 39 是表示本发明另一实施方式的存储卡的布线衬底的俯视图。

图 40 是表示本发明另一实施方式的存储卡的布线衬底的俯视图。

图 41 是表示本发明另一实施方式的球栅阵列构造的系统封装的

剖视图。

具体实施方式

以下，参照附图详细说明本发明的实施方式。在用于说明实施方式的所有附图中对同样构件标注相同附图标记，并省略其重复说明。

(实施方式1)

本实施方式适用于用作移动电话用记录介质的存储卡。

<层叠构造的概要>

图1是表示本实施方式的存储卡的内部构造的概略俯视图，图2是表示该存储卡背面外观的俯视图，图3是图1的A-A剖视图。

本实施方式的存储卡1A安装在移动电话机的卡槽中而使用，其外形尺寸例如长边×短边为15mm×12.5mm，厚度为1.2mm。该存储卡1A包括：以玻璃环氧树脂为主体而构成的布线衬底2；层叠于布线衬底2的主面（表面）上的4片存储器芯片M1、M2、M3、M4；安装于最上层的存储器芯片M4的表面上的控制器芯片3；以及中介片（interposer）4。在此，存储器芯片M1、M2、M3、M4大致为相同形状、相同尺寸。

布线衬底2和存储器芯片M1、M2、M3、M4通过粘结剂等而被相互固定。另外，控制器芯片3和中介片4通过粘结剂等而被分别固定于存储器芯片M4的表面。

布线衬底2的表面侧被用于密封上述存储器芯片M1~M4、控制器芯片3和中介片4的模制树脂5覆盖。模制树脂5例如由掺入了石英填料的热固性环氧树脂等构成。虽然未图示，在相当于存储卡1A表面的模制树脂5的表面上贴附有记载了产品名、制造厂商、存储容量等的绝缘性标签。也可以在模制树脂5的表面直接印刷上述内容，来代替这样的标签。

如图3所示，在将模制树脂5的一侧面（图中右端部）、即存储卡1A插入移动电话机的卡槽时，成为前端部（图中右端部）的一边（箭头所表示的部位）被施加了锥加工，以使前端部的厚度薄于其他

部分的厚度。通过将前端部做成这样的形状，从而在将存储卡 1A 插入卡槽时无论插入角度在上下方向偏离多少，都可以顺利插入。另外，在将存储卡 1A 插入移动电话机的卡槽时成为后端部（图中左端部）的一边（短边）附近的模制树脂 5 上设有凹槽 5A。该凹槽 5A 在将存储卡 1A 插入移动电话机的卡槽时成为防止存储卡 1A 的前端部与后端部反向的引导槽。通过设置凹槽 5A，能够容易从卡槽拔出存储卡 1A。

存储器芯片 M1~M4 分别由厚度为 0.09mm 左右的长方形的硅芯片构成，其主面（表面）上形成有可电擦除、写入的非易失性存储器（闪存），在此，该非易失性存储器具有 8 千兆位的存储容量。因此，搭载了 4 片存储器芯片 M1~M4 的本实施方式的存储卡 1A 具有存储容量 $8 \text{ 千兆位} \times 4 = 32 \text{ 千兆位}$ （4 千兆字节）。作为该闪存，使用例如 NAND 型闪存，但也可以使用 AG-AND（Assist Gate-AND）型闪存、NOR 型闪存等。在各存储器芯片 M1~M4 的表面的一边（短边）附近，多个焊盘（端子）6 在该短边方向集中形成。为了简化图示，图 1 中仅示出一部分焊盘 6。

各存储器芯片 M1~M4 分别以其长边与布线衬底 2 长边朝向相同方向的方式层叠在布线衬底 2 的表面上。布线衬底 2 配置成其长边与存储卡 1A 长边朝向相同的方向。

<控制器芯片>

控制器芯片 3 由面积小于存储器芯片 M1~M4 面积的长方形硅芯片构成。控制器芯片 3 的厚度为 0.1mm 左右。在控制器芯片 3 的主面（表面）上形成用于在存储器芯片 M1~M4 与外部之间进行数据收发的接口电路，以遵从于来自外部的指示的控制方式来控制外部接口工作和对存储器芯片 M1~M4 的存储器接口工作。在控制器芯片 3 的表面的一边（长边）附近形成有多个焊盘（端子）7 列。

形成于控制器芯片 3 上的接口电路具有多个接口控制方式，以遵从于外部指示的控制方式对外部接口工作和对存储器芯片 M1~M4 的存储器接口工作进行控制。存储卡接口方式基于各种单体存储卡的接

口标准。例如，接口控制器通过程序控制来实现支持这些存储卡的接口标准的存储卡控制器的功能。通过经网络下载等对接口控制器增加控制程序即格式软件，从而也可以以后支持预定的存储卡接口标准。而且，若利用经网络取得的许可信息等来禁止执行规定控制程序，则也可使以后不能使用预定的存储卡接口标准。

<中介片>

中介片 4 是其长边比存储器芯片 M1~M4 的短边稍短的长方形树脂衬底，其厚度为 0.13mm 左右。中介片 4 以其长边与布线衬底 2 的短边朝向相同方向的方式安装于控制器芯片 3 的附近。中介片 4 用作在将控制器芯片 3 连接于存储器芯片 M1~M4 和布线衬底 2 时的中继衬底，其表面的三边附近各形成一系列多个焊盘（端子）8 构成的列。

在此，在相对的两边的长边一边配置控制器芯片连接用焊盘，在另一边的边配置存储器芯片连接用焊盘。在一个短边配置布线衬底连接用焊盘。

中介片 4 上形成有多层布线。在此，由在表面和背面形成有布线的树脂衬底构成。虽然表述为中介片 4 是树脂衬底，但也可由例如形成了布线的硅芯片等构成该中介片。在布线衬底、存储器芯片、控制器芯片之间的连接不复杂时，可以不形成多层布线，而是形成单层布线。

如图 1 所示，中介片 4 和控制器芯片 3 由 Au 线 10 电连接。中介片 4 和存储器芯片 M2、M3、M4 以及存储器芯片 M2~M4 之间分别由 Au 线 11 电连接。中介片 4 和布线衬底 2 由 Au 线 12 电连接。该 Au 线 12 的一端所连接的布线衬底 2 侧的焊盘（端子）9 沿布线衬底 2 的一长边形成。

由于在控制器芯片 3 与存储器芯片 M2~M4 和布线衬底 2 之间设置了中介片 4，因此，通过改变中介片 4 的焊盘 8、布线布局，就能调换在中介片 4 输入输出的信号的顺序或改变焊盘间距。因此，与将控制器芯片 3 与存储器芯片 M2~M4 和布线衬底 2 直接连接的情况相比，提高了布线设计的自由度。尤其能增加线的布线自由度。

在本实施方式中，将中介片 4 的长边设定为比控制器芯片 3 的长边更接近存储器芯片 M1~M4 的短边长度。因此，通过调整中介片 4 内的布线，就能将存储器芯片 M1~M4 的焊盘 6 和中介片 4 的焊盘 8 的连接中的倾斜布线减少、缩短。

通过使中介片 4 的长边接近存储器芯片 M1~M4 的短边长度，与使中介片 4 符合控制器芯片 3 的尺寸相比，能够缩短设置于中介片 4 短边上的焊盘 8 与布线衬底 2 上的焊盘 9 的距离。因此，能够缩短焊盘之间的引线长。尤其本构造应用于对高低差严格的部位，因此能够缩短引线长，则会具有显著的可使引线连接稳定化的效果。

存储器芯片 M1~M4 的外形尺寸、焊盘 6 的布局因半导体厂商而异，但即使在安装不同半导体厂商的存储器芯片 M1~M4 的情况下，通过改变中介片 4 的规格即可，不需改变控制器芯片 3 的规格，因此，提高了控制器芯片 3 的通用性。

<布线衬底>

布线衬底 2 是厚度为 0.2mm 左右的长方形树脂衬底，虽然图 1~图 3 未图示，具有表面布线 20、背面布线 21 和将它们连接起来的导通孔 22。在布线衬底 2 的主面（表面）上，除了存储器芯片 M1~M4 之外，还可根据需要安装芯片电容器等小型被动元件（未图示）。

布线衬底 2 的背面不覆盖模制树脂 5，而是在存储卡 1A 的背面侧露出。如图 2 所示，在布线衬底 2 的背面形成多个外部连接端子 23。外部连接端子 23 由电源端子（Vcc）、接地端子（Vss）和数据输入输出端子构成，如后述那样，外部连接端子 23 经布线衬底 2 的背面布线 21、导通孔 22 和表面布线 20 等与控制器芯片 3 连接。

外部连接端子 23 形成在将存储卡 1A 插入移动电话机的卡槽时成为前端部的一边（短边）附近，沿该短边方向配置。因此，当将存储卡 1A 安装于移动电话机的卡槽时，内置于卡槽内的连接器的端子与外部连接端子 23 接触，在存储卡 1A 与移动电话机之间进行信号的收发和电源的供给。本实施方式的存储卡是用单一电源（例如 3.3V）进行工作的规格，但也能用多个电源（例如 1.8V 和 3.3V）进行工作。

此时,在最上层的存储器芯片 M4 的表面上另外安装电源控制用芯片。

<层叠界面构造>

如上所述,各存储器芯片 M1~M4 分别以其长边与布线衬底 2 的长边朝向相同方向的状态层叠于布线衬底 2 的表面上。如图 3 所示,最下层的存储器芯片 M1 配置成形成有焊盘 6 的一侧的短边位于存储卡 1A 的后端部(将存储卡 1A 插入移动电话机的卡槽时的后端部)。在位于存储卡 1A 后端部的布线衬底 2 的一边(短边)附近形成有多个焊盘 9,这些焊盘 9 和存储器芯片 M1 的焊盘 6 由 Au 线 13 电连接。即,最下层的存储器芯片 M1 以在存储卡 1A 的前端部方向错开预定距离的状态安装在布线衬底 2 上,以使得不与布线衬底 2 的焊盘 9 重叠。

另外,层叠于存储器芯片 M1 上的 3 片存储器芯片 M2~M4 与存储器芯片 M1 相反,配置成形成有焊盘 6 的一侧的短边位于存储卡 1A 的前端部。并且,为了使下层的存储器芯片 M1 的焊盘 6 露出,存储器芯片 M2 以在存储卡 1A 的前端部方向错开预定距离的状态安装在存储器芯片 M1 上。同样,为了使存储器芯片 M2 的焊盘 6 和存储器芯片 M3 的焊盘 6 露出,存储器芯片 M3、M4 以在存储卡 1A 的后端部方向错开预定距离的状态层叠。

如上述这样层叠存储器芯片 M1~M4 时,存储器芯片 M1、M2、M3 的各一端(存储卡 1A 的前端部侧的一端)比布线衬底 2 的端部更向外侧伸出。但是,如上所述,存储卡 1A 的前端部侧的模制树脂 5 被施加了锥加工,模制树脂 5 的厚度方向的中央部比上部和下部更向横向伸出,因此,存储器芯片 M1、M2、M3 的各端部即使从布线衬底 2 的端部伸出,也不会露出到模制树脂 5 的外部。

图 4(a)、(b)表示用与上述不同的方法层叠 4 片存储器芯片 M1~M4、并用与存储卡 1A 的模制树脂 5 相同尺寸的模制树脂 5 将其密封而成的存储卡的截面。

图 4(a)是表示将存储器芯片 M1、M3 和存储器芯片 M2、M4 相互反向地配置、并沿布线衬底 2 的长边方向交替错开而层叠存储器

芯片 M1~M4 的例子。此时，需要在布线衬底 2A 的靠存储卡 1A 前端部侧和后端部侧分别设置焊盘 9，因此与本实施方式的布线衬底 2 相比，布线衬底 2A 的长边方向尺寸变长，露出到模制树脂 5 的外侧。

图 4 (b) 是将 4 片存储器芯片 M1~M4 按同一朝向配置并使其沿存储卡的后端部方向错开预定距离而层叠以使存储器芯片 M2~M4 各自的焊盘 6 露出的例子。此时，布线衬底 2B 可以与本实施方式的布线衬底 2 为相同尺寸，但从最下层的存储器芯片 M1 的一端（存储卡的前端部侧）到最上层的存储器芯片 M4 的另一端（存储卡的后端部）的距离变长，因此，存储器芯片 M1~M4 露出到模制树脂 5 的外侧。

与此不同，本实施方式的构造为，最下层的存储器芯片 M1 与设置于布线衬底 2 的一短边侧的焊盘 9 连接，最下层之上的存储器芯片 M2~M4 与布线衬底 2 的短边侧的焊盘 9 不连接。即，最下层之上的存储器芯片 M2~M4 经由设置于布线衬底 2 一长边侧的焊盘 9 和设置于存储器芯片 M4 上的中介片 4 而相连接。由此，与在布线衬底 2 的两短边设置焊盘 9 的情况相比，可减少一边的焊盘面积。通过在布线衬底 2 的一边的长边侧设置焊盘 9，可自最下层连接上方的存储器芯片 M2~M4。

通过在布线衬底 2 的一短边侧和一长边侧设置焊盘 9，与在短边侧的两边设置焊盘的情况相比，短边和长边具有相同程度的尺寸余量，可使布线衬底 2 与存储器芯片 M1~M4 的尺寸接近。

在本实施方式中，最下层的存储器芯片 M1 的焊盘 6 配置在布线衬底 2 的一短边侧，最下层以外的存储器芯片 M2~M4 的焊盘 6 层叠在布线衬底 2 的另一短边侧。从布线衬底 2 看时，从下侧起第一层和第二层的存储器芯片 M1、M2 向图 3 的右方向依次错开，第三层和第四层的存储器芯片 M3、M4 向相反侧（图 3 的左方向）依次错开。这样层叠 4 片存储器芯片 M1~M4，从而能够减小 4 片存储器芯片 M1~M4 的层叠构造的长边方向长度。由此，即使在沿着形成于存储器芯片 M1~M4 的闪存的容量增加而芯片尺寸增加的情况下，可层叠 4 片存储器芯片 M1~M4 而收容于存储卡 1A 中，因此可促进存储卡

1A 的大容量化。

在本实施方式中，如图 3 所示，存储卡 1A 的侧面的外形不是左右对称。即，图 3 的右侧侧面具有锥部，该锥部上延伸有上层的存储器芯片 M2。在图 3 的左侧侧面（没有锥形的部分）不像在右侧那样延伸。如此，通过能在锥部配置存储器芯片 M2，从而能够消除层叠时的错开而对长度扩大的影响。

<与中介片的连接关系>

图 5 是比图 1 进一步详细地表示控制器芯片 3、中介片 4、存储器芯片 M1~M4、布线衬底 2 的连接关系的概略俯视图。

图 6 是表示控制器芯片 3、中介片 4、存储器芯片 M1~M4、布线衬底 2 的连接关系的框图。为了便于图示，对于焊盘（6~9）和与其连接的信号布线仅图示了一部分。为了便于图示，对电源用外部连接端子 23V 仅图示了 Vcc 和 Vss 中的一者，但实际上设置 Vcc 和 Vss 双方。图示中的“存储器通用”是指分别通用地施加于各存储器芯片，“存储器固有”是指施加于多个存储器芯片的某一个。

图 7 未图示中介片 4，表示了各芯片之间的连接关系。Vcc 和 GND（Vss）通用地施加于控制器芯片 3 和存储器芯片 M1~M4。在与控制器芯片 3 之间用于命令信号、地址信号和数据信号的 I/O_b 与各存储器芯片 M1~M4 和控制器芯片 3 连接。根据来自控制器芯片 3 的 Select 信号（1~4）选择存储器芯片 M1~M4 中的某一个。在此，与上述的“存储器通用”对应的是 I/O_b，与“存储器固有”对应的是 Select。

接着，使用图 5 说明上述的连接关系。经中介片 4 对存储器芯片 M1~M4 和控制器芯片 3 供给电源（Vcc、Vss）。即，通过中介片 4 的表面布线 15a1 连接控制器芯片 3 的电源焊盘 7a1 和存储器芯片 M2~M4 的电源焊盘 6a1。

表面布线 15a1 经导通孔 17 而与背面布线 16a1 和表面布线 15a2 连接，进而经 Au 线 12 等与布线衬底 2 的表面布线 20a 连接。表面布线 20a 与存储器芯片 M1 的电源焊盘 9a1 连接，进而与图 2 所示的布线衬底 2 的背面的外部连接端子 23（电源端子）连接。

存储器芯片 M1~M4 分别具有命令信号、地址信号和数据信号所使用的存储器通用信号用焊盘 6a2 和芯片选择信号所使用的芯片选择用焊盘（存储器固有信号用焊盘）6b。中介片 4 的一长边附近配置有存储器通用信号用焊盘 8a2 和芯片选择用焊盘（存储器固有信号用焊盘）8b。

4 片存储器芯片 M1~M4 中除了最下层的存储器芯片 M1 以外的存储器芯片 M2~M4 的各存储器通用信号用焊盘 6a2 经 Au 线 11 而相互连接，经中介片 4 的存储器通用信号用焊盘 8a2 而与控制器芯片 3 的存储器通用控制焊盘 7a2 连接。存储器芯片 M2~M4 的各芯片选择用焊盘 6b 经 Au 线 11 和中介片 4 的芯片选择用焊盘 8b 而与控制器芯片 3 的存储器固有控制焊盘 7b 连接。

另外，存储器芯片 M1 的存储器通用信号用焊盘 6a 经 Au 线 12、13、布线衬底 2 的存储器通用信号用焊盘 9a2 和形成于布线衬底 2 长边的表面布线 20 而与中介片 4 的存储器通用信号用焊盘 8a3 连接。该存储器通用信号用焊盘 8a3 配置于中介片 4 的一短边附近，经表面布线 15、导通孔 17 和背面布线 16 而与存储器通用信号用焊盘 8a2 和控制器芯片 3 的存储器通用控制焊盘 7a 连接。

存储器芯片 M1 的芯片选择用焊盘 6b 经 Au 线 12、13、布线衬底 2 的芯片选择用焊盘（存储器固有信号用焊盘）9b 和沿布线衬底 2 长边形成的表面布线 20 而与中介片 4 的芯片选择用焊盘 8b 连接。该芯片选择用焊盘 8b 配置于中介片 4 的一短边附近，经表面布线 15 与控制器芯片 3 的存储器固有控制焊盘 7b 连接。

在中介片 4 的一短边附近形成有与上述存储器芯片 M1 连接的存储器通用信号用焊盘 8a3 和芯片选择用焊盘 8b、以及外部输入输出用焊盘 8c。控制器芯片 3 的外部输入输出用焊盘 7c 经中介片 4 的外部输入输出用焊盘 8c、布线衬底 2 的表面布线 20、导通孔 22 和背面布线 21 而与外部连接端子 23 连接。

如此，在本实施方式中，将中介片 4 的长边的一边用于与层叠的第二层以上的存储器芯片 M2~M4 的连接，将中介片 4 的长边的另一

边用于与控制器芯片 3 的连接。进而，将中介片 4 的短边的一边用于与布线衬底 2 的连接。进一步详细而言，在第一层的存储器芯片 M1 和控制器芯片 3 的连接、控制器芯片 3、存储器芯片 M2~M4 的电源连接、与布线衬底 2 的背面的外部连接端子 23 的连接使用中介片的短边的一边。

如此，将中介片 4 的各边分别用于各连接对象，从而有效使用中介片 4。将排列有用于与布线衬底 2 连接的焊盘的中介片 4 的边（在此为短边）构成为比设有焊盘的其他边更接近对应的存储器芯片的边。由此，能够缩短将高低差较大的中介片 4 和布线衬底 2 连接的引线长，因此能够谋求连接的稳定性。

<中介片和芯片选择>

图 8(a) 是将中介片 4 的芯片选择用焊盘 8b 与存储器芯片 M2~M4 的各芯片选择用焊盘 6b 的连接部放大的俯视图。如上所述，当在控制器芯片 3 与存储器芯片 M1~M4 之间设有中介片 4 时，能够适当改变中介片 4 的焊盘 8 的间距和布局等。

因此，例如如图 8(a) 所示，若将与存储器芯片 M4 连接的芯片选择用焊盘 8b 配置于正中，将与存储器芯片 M2、M3 连接的芯片选择用焊盘 8b 配置于其两侧，则 Au 线 11 之间的间距扩大，因此能够抑制它们之间发生短路。

如图 8(b) 所示，在将控制器芯片 3 的存储器固有控制焊盘 7b 和存储器芯片 M2~M4 的各芯片选择用焊盘 6b 直接连接时，存储器固有控制焊盘 7b 彼此之间的间距较窄，且不能改变它们的布局，因此，Au 线 11 彼此之间的间距变窄，它们之间容易产生短路。如此，在控制器芯片 3 和存储器芯片 M2~M4 之间设置中介片 4 对于防止 Au 线 11 彼此之间的短路也是有效的。

实施方式 2

<存储器芯片的层叠方法>

在本实施方式中，表示与实施方式 1 不同的 4 片存储器芯片的层叠方法，即使如图 9、图 10 或图 11 所示那样配置层叠存储器芯片

M1~M4时,也能减小4片存储器芯片M1~M4的长边方向的长度。

<图9的层叠构造>

采用图9所示的层叠方法时,存储器芯片M1、M3配置成形成有焊盘6一侧的短边位于存储卡1A的后端部,存储器芯片M2、M4配置成形成有焊盘6一侧的短边位于存储卡1A的前端部。

存储器芯片M1、M2相对于布线衬底2层叠于图中右侧。存储器芯片M3以与布线衬底2大致重叠的方式层叠于存储器芯片M1、M2的图中左侧,存储器芯片M4相对于存储器芯片M3层叠于图中右侧。

存储器芯片M1通过引线13与布线衬底2连接。存储器芯片M2、M4在图中右侧与中介片4连接,存储器芯片M3在图中左侧与中介片4连接。中介片4通过引线12与布线衬底2的长边侧连接。

此时,为了分别缩短将存储器芯片M1、M3与中介片4连接的Au线11的长度、和将存储器芯片M2、M4与中介片4连接的Au线11的长度,使沿存储器芯片M1~M4的长边方向的中介片4的长度长于实施方式1中的中介片4长度。

此时,由于中介片4的面积变大,因此控制器芯片3安装于中介片4的表面上。在该层叠构造中,能够将线11分散于图中左右两侧。

<图10的层叠构造>

在图10中,存储器芯片M1和布线衬底2以大致重叠的方式配置。存储器芯片M2经存储器芯片M1与中介片4连接,存储器芯片M3、M4在与存储器芯片M1、M2相反一侧的边上与中介片4连接。对于其他的与图9的层叠构造相同的部分,省略其说明。

在该层叠构造中,由于存储器芯片M1和布线衬底2不直接连接,因此,在布线衬底2的短边侧不设置与存储器芯片M1直接连接的焊盘也可以。

<图11的层叠构造>

在图11中,存储器芯片M1、M2的图中左侧与布线衬底2连接,存储器芯片M3、M4的图中右侧与中介片4连接。

在该层叠构造中,由于存储器芯片M1、M2和布线衬底2直接连

接，因此，与将中介片 4 和 3 片以上的存储器芯片连接的构造相比，中介片 4 的连接不会复杂。

本实施方式的层叠方法与图 9~图 11 所示的层叠方法的共同点在于，将存储器芯片 M2~M4 的 2 片或 3 片以在最下层的存储器芯片 M1 的长边方向错开预定距离的状态层叠、和一部分存储器芯片 M3、M4 经中介片 4 与布线衬底 2 连接。图 9、图 10 的共同点在于从图中左右两侧连接中介片 4。

实施方式 3

图 12 是表示本实施方式的存储卡的剖视图。该存储卡 1B 是自下层起按 M1~M8 的顺序在布线衬底 2 的表面上层叠 8 片存储器芯片 M1~M8 而成的。

存储器芯片 M1~M8 都在一边（短边）附近形成有多个焊盘 6。在最上层的存储器芯片 M8 的表面上安装中介片 4，在中介片 4 的表面上安装控制器芯片 3。中介片 4 的两个短边附近形成有多个焊盘 8，这些焊盘 8 和存储器芯片 M3~M8 的焊盘 6 由 Au 线 11 连接。

最下层的存储器芯片 M1 和其上方的存储器芯片 M2 经 Au 线 13 与布线衬底 2 的表面布线（未图示）连接。该表面布线沿布线衬底 2 的一长边形成，经 Au 线 12 与中介片 4 的焊盘（未图示）连接，进而经 Au 线 10 与控制器芯片 3 连接。虽然未图示，Au 线 12 的一端所连接的中介片 4 的焊盘沿中介片 4 的长边形成。

沿中介片 4 的长边形成的上述焊盘的一部分经 Au 线 12 与布线衬底 2 的表面布线（未图示）连接，进而经该表面布线和未图示的导通孔、背面布线而与外部连接端子 23 连接。

在图 12 所示的例子中，经布线衬底 2 的表面布线将下层的 2 片存储器芯片 M1、M2 与中介片 4 连接，上层的存储器芯片 M3~M8 不经表面布线而与中介片 4 连接，但也可以下层的 3 片存储器芯片 M1~M3 经布线衬底 2 的表面布线与中介片 4 连接，上层的存储器芯片 M4~M8 不经表面布线而与中介片 4 连接。

在此，对在布线衬底 2 的表面上层叠 8 片存储器芯片 M1~M8 时

的层叠方法进行说明，通常在布线衬底的表面上层叠多片存储器芯片时，设存储器芯片的片数为 n 片（其中 n 为 4 以上），则通过使在同一方向上连续错开的存储器芯片的片数为 $(n/2)$ 片以下且 2 片以上，能够减小存储器芯片层叠而成的长度。

例如如本实施方式这样，在布线衬底 2 的表面上层叠 8 片存储器芯片 $M1 \sim M8$ 时，只要使在同一方向上连续错开的存储器芯片的片数小于 4 片且 2 片以上即可。在图示的例子中，3 片存储器芯片 $M1 \sim M3$ 在存储卡 1B 的前端部方向错开配置，其上部的 3 片存储器芯片 $M4 \sim M6$ 在存储卡 1B 的后端部方向错开配置，进而其上部的 2 片存储器芯片 $M7$ 、 $M8$ 在存储卡 1B 的前端部方向错开配置。连续错开的多片存储器芯片内（组内）的最上层的存储器芯片的设有（组内的）焊盘的边与其他存储器芯片的相反。即，存储器芯片 $M3$ 和存储器芯片 $M1$ 、 $M2$ 的焊盘的边相反，存储器芯片 $M6$ 和存储器芯片 $M4$ 、 $M5$ 的焊盘的边也相反。

关于所有存储器芯片中的最上层的存储器芯片、与中介片 4 最接近的存储器芯片，既可相反，也可不相反。在图示的例子中，存储器芯片 $M8$ 和存储器芯片 $M7$ 不相反。

例如如图 13 所示，在将存储器芯片 $M1 \sim M4$ 逐个交替错开的层叠方法中，在存储器芯片 $M1$ 的焊盘 6 的上方重叠两个以上的存储器芯片 $M3$ ，因此，若不在存储器芯片 $M1$ 的焊盘 6 接合上 Au 线 13，就无法层叠存储器芯片 $M3$ 。另外，若在同一方向上连续错开的存储器芯片的片数大于 $(n/2)$ 片，则层叠的存储器芯片的长度变长。

如此，做成使用了中介片 4 的层叠构造，从而能够缩短层叠存储器芯片时的长度。

实施方式 4

近年来，移动电话机用的存储卡如微 SD 卡（microSD card）所代表的那样追求小型化、薄型化。但是，另外收容于存储卡中的存储器芯片追求大容量化，因此尽可能使存储器芯片的尺寸接近存储卡的布线衬底的尺寸，且层叠多片存储器芯片，从而来谋求大容量化。对此，

收容于存储卡的控制器芯片为了增加能由 1 片半导体晶片制得的片数，倾向于芯片尺寸变小，与存储器芯片的尺寸差逐渐变大。与存储器芯片相比，控制器芯片的焊盘（接合焊盘）的数量较多，因此芯片尺寸变小时，则必须将以往沿芯片的 1 边或 2 边配置的焊盘沿芯片的 3 边或 4 边配置。

出于以上理由，在微 SD 卡那样的小型薄型存储卡中，在布线衬底上配置线接合用的焊盘的空间变得极其窄，难以用引线将控制器芯片和布线衬底连接。

若将焊盘沿控制器芯片的 3 边或 4 边配置，则用引线连接控制器芯片和其他部件（布线衬底、存储卡）时，由于其他部件的焊盘位置的影响，难以连线。而且，即使能用引线将控制器芯片和其他部件连接，在线长变长，因此产生接合不稳定的问题、由于无法降低线环路高度而难以使存储卡薄型化的问题。

本实施方式以及接下来的实施方式是为解决这些问题而做出的。以下，详细说明适用于微 SD 卡的实施方式。图 15 (a) 是表示本实施方式的存储卡的外观（表面侧）的俯视图，图 15 (b) 是该存储卡的侧视图，图 15 (c) 是表示该存储卡的外观（背面侧）的俯视图，图 16 是表示该存储卡的布线衬底的俯视图，图 17 是表示该存储卡的布线衬底的剖视图。

本实施方式的存储卡 1B 由合成树脂制的盖部 30、收容于该盖部 30 的布线衬底 2C 构成，其外形尺寸是长边×短边为 15mm×11mm，厚度是除了形成突起 31 的部分之外为 1.0mm。虽然未图示，在构成存储卡 1B 的表面的盖部 30 的表面上印刷了产品名、制造厂商、存储容量等。突起 31 沿将存储卡 1B 插入移动电话机的卡槽时成为后端部的盖部 30 的一边（短边）设置。通过设置该突起 31，使得将存储卡 1B 插入卡槽、或从卡槽拔出存储卡 1B 的操作变得容易。

收容于盖部 30 的布线衬底 2C 的主体由玻璃环氧树脂构成，其主面（表面）上安装有 2 片存储器芯片 M1、M2、1 片控制器芯片 3、1 片中介片 4。根据需要在布线衬底 2C 的主面上安装芯片电容器 24 等

小型被动元件。

如图 17 所示, 布线衬底 2C 的主面被将上述存储器芯片 M1、M2、控制器芯片 3 和中介片 4 密封的模制树脂 5 覆盖。模制树脂 5 例如由掺入了石英填料的热固性环氧树脂构成。布线衬底 2C 的厚度为 0.2mm 左右, 将布线衬底 2C 和模制树脂 5 合起来的厚度为 0.7mm 左右。

布线衬底 2C 的背面不覆盖盖部 30, 而是在存储卡 1B 的背面侧露出。如图 15 (c) 所示, 在布线衬底 2C 的背面形成 8 个外部连接端子 23。这些外部连接端子 23 例如由 1 个电源端子 (Vdd)、1 个接地端子 (Vss)、1 个命令端子 (CMD)、1 个时钟端子 (CLK) 和 4 个数据输入输出端子 (I/O) 构成, 与上述实施方式 1 的存储卡 1A 相同, 这些外部连接端子 23 经形成于布线衬底 2C 的未图示的背面布线、导通孔和表面布线等与中介片 4 连接, 进而经中介片 4 与控制器芯片 3 和存储器芯片 M1、M2 电连接。这些外部连接端子 23 与上述实施方式 1 的形成于存储卡 1A 的外部连接端子 23 相同, 沿将存储卡 1B 插入移动电话机的卡槽时成为前端部的一边 (短边) 配置。因此, 当将存储卡 1B 安装于移动电话机的卡槽时, 内置于卡槽内的连接器的端子与外部连接端子 23 接触, 在存储卡 1B 与移动电话机之间进行信号的收发和电源的供给。

如图 16 所示, 安装于布线衬底 2C 的主面上的 2 片存储器芯片 M1、M2 分别以其长边与布线衬底 2C 的长边朝向相同方向的方式安装于布线衬底 2C 的表面上, 布线衬底 2C 以其长边与存储卡 1B 的长边朝向相同方向的方式配置。在存储器芯片 M1、M2 的各主面的一边 (短边) 附近形成有与芯片内的存储元件 (电路) 部连接的多个焊盘 (端子) 6, 存储器芯片 M1、M2 分别以形成这些焊盘 6 的一侧短边位于存储卡 1B 的前端部的方式配置。因此, 层叠于存储器芯片 M1 上方的存储器芯片 M2 以露出下层存储器芯片 M1 的焊盘 6、且存储器芯片 M1 的后端部不超过存储卡 1B 后端部的程度在存储卡 1B 的后端部方向错开的状态安装于存储器芯片 M1 上。

存储器芯片 M1、M2 的各主面上形成有可电擦除、写入的非易失性存储器(闪存),该非易失性存储器具有例如 8 千兆位的存储容量。因此,搭载了 2 片存储器芯片 M1、M2 的本实施方式的存储卡 1B 具有存储容量 8 千兆位 $\times 2=16$ 千兆位(2 千兆字节)。

在上层的存储器芯片 M2 之上安装中介片 4。中介片 4 由例如形成有 2 层布线的、厚度为 0.09mm 左右的由玻璃环氧树脂衬底等构成。该中介片 4 的长边比存储器芯片 M1、M2 的短边稍短,以其一长边位于存储器芯片 M2 的焊盘 6 附近的方式安装于存储器芯片 M2 上。中介片 4 的上述长边附近形成有一列多个焊盘 8,这些焊盘 8 和存储器芯片 M2 的焊盘 6 经 Au 线 11 而电连接。下层的存储器芯片 M1 的焊盘 6 和上层的存储器芯片 M2 的焊盘 6 经 Au 线 11 而电连接。即,2 片存储器芯片 M1、M2 经 Au 线 11 而彼此电连接,且与中介片 4 电连接。用 Au 线 11 将存储器芯片 M1、M2 和中介片 4 电连接时,如上所述,通过将中介片 4 的焊盘 8 配置于存储器芯片 M2 的焊盘 6 附近,从而能够缩短 Au 线 11 的长度,因此能够降低 Au 线 11 的环路高度。

在中介片 4 之上安装控制器芯片 3。控制器芯片 3 由长方形硅芯片构成,其厚度为 0.1mm 左右。该控制器芯片 3 上沿其主面的 3 边形形成有多个焊盘 7。另外,在中介片 4 上以沿控制器芯片 3 的多个焊盘 7 的方式形成多个焊盘 8,这些焊盘 8 与控制器芯片 3 的焊盘 7 经 Au 线 10 而电连接。

控制器芯片 3 和中介片 4 经 Au 线 10 电连接时,如上所述,在中介片 4 之上安装控制器芯片 3,在控制器芯片 3 的附近配置中介片 4 的焊盘 8,从而能够缩短将沿 3 边形形成有多个焊盘 7 的控制器芯片 3 和中介片 4 电连接的 Au 线 10 的长度,因此能够降低 Au 线 10 的环路高度。

在布线衬底 2C 的主面上沿其一长边形成有多个焊盘 9。虽然未图示,与上述实施方式 1 的存储卡 1A 相同,这些焊盘 9 经形成于布线衬底 2C 的表面布线、导通孔和背面布线而与外部连接端子 23 连接。

另外，在中介片 4 上在这些焊盘 9 的附近形成有多个焊盘 8，这些焊盘 8 和布线衬底 2C 的焊盘 9 经 Au 线 12 电连接。用 Au 线 12 将焊盘 8 和布线衬底 2C 的焊盘 9 电连接时，如上所述，将中介片 4 的焊盘 8 配置在布线衬底 2C 的焊盘 9 附近，从而能够缩短 Au 线 12 的长度，能够降低 Au 线 12 的环路高度。

如图 16 所示，在布线衬底 2C 的一长边设有稍突出的突出部。布线衬底 2C 的主面的大部分被存储器芯片 M1、M2 占有，在除该突出部以外的区域没有配置焊盘 9 的空间。因此，本实施方式的存储卡 1B 利用设置于布线衬底 2C 一长边的稍突出的突出部分，在此突出部分配置焊盘 9 和小型被动元件（芯片电容器 24）。并且，在该焊盘 9 的附近配置中介片 4 的焊盘 8，经 Au 线 12 而将焊盘 9 和焊盘 8 电连接。

图 18 是示意表示布线衬底 2C、存储器芯片 M1、M2、控制器芯片 3 和中介片 4 的连接关系的电路图。

与上述实施方式 1 的中介片 4 相同，在中介片 4 上形成有 2 层布线 15、16。并且，存储器芯片 M1、M2、控制器芯片 3 和布线衬底 2C 经中介片 4 的布线 15、16 而彼此电连接。因此，与上述实施方式 1 的存储卡 1A 相同，通过改变中介片 4 的焊盘 8、布线 15、16 的布局，就能调换在中介片 4 输入输出的信号的顺序或改变焊盘间距。由此，与经形成于布线衬底 2C 的布线将存储器芯片 M1、M2、控制器芯片 3 和布线衬底 2C 相互连接的情况相比，提高了布线设计的自由度，可在有限的布线衬底 2C 上安装大面积的存储器芯片 M1、M2。

如上所述，在中介片 4 之上安装控制器芯片 3，在控制器芯片 3 的附近配置中介片 4 的焊盘 8，从而能够缩短将沿 3 边形成有焊盘 7 的控制器芯片 3 和中介片 4 电连接的 Au 线 10 的长度。由此，可在与模制树脂 5 合起来厚度为 0.7mm 左右的极薄的布线衬底 2C 上层叠安装存储器芯片 M1、M2、控制器芯片 3 和中介片 4。

中介片 4 除了由形成 2 层布线的玻璃环氧树脂衬底构成之外，还能够由例如形成了 2 层布线的硅芯片或挠性树脂衬底等构成。在布线

衬底 2C、存储器芯片 M1、M2 和控制器芯片 3 的相互连接不复杂的情况下，还能够使用单层布线构造的中介片。

在本实施方式中，对安装沿 3 边形成了多个焊盘 7 的控制器芯片 3 的情况进行了说明，但也可适用于安装沿 4 边形成了多个焊盘 7 的控制器芯片 3 的情况。即，如图 19 和图 20 所示，将沿 4 边形成了多个焊盘 7 的控制器芯片 3 安装在中介片 4 之上，将中介片 4 的焊盘 8 配置在控制器芯片 3 的焊盘 7 附近，从而能够得到与上述效果同样的效果。

本实施方式的存储卡 1B 在中介片 4 内侧的密封区域连接存储器芯片 M1、M2 和控制器芯片 3。因此，可将连接于中介片 4 的布线衬底 2C 的焊盘 9 的数量减少为 8 个（1 个电源端子（Vdd）、1 个接地端子（Vss）、1 个命令端子（CMD）、1 个时钟端子（CLK）和 4 个数据输入输出端子（I/O））。由此，可在设置于布线衬底 2C 的一长边上的稍突出的突出部分配置焊盘 9。

在根据存储卡 1B 的品种而改变存储器芯片 M1、M2 和控制器芯片 3 的制造厂商、或芯片数量变多时，芯片尺寸和焊盘的配置也发生改变。但是，在这样的情况下，也可利用上述实施方式的结构而仅改变中介片 4 的规格来应对品种，即使品种改变也能通用地使用布线衬底 2C。

实施方式 5

与上述实施方式相同，本实施方式 4 适用于微 SD 卡。图 21 是表示该存储卡的布线衬底的俯视图，图 22 是表示该存储卡的布线衬底的剖视图。

上述实施方式 4 的存储卡 1B 中，在中介片 4 之上安装了控制器芯片 3，但本实施方式的存储卡的特征在于，在存储器芯片 M2 之上并列安装控制器芯片 3 和中介片 4。

如图 21 所示，中介片 4 具有 \square 字形的平面形状，控制器芯片 3 被配置于中介片 4 的 \square 字形所包围的区域的内侧，并与中介片 4 并列安装。中介片 4 与上述实施方式 4 的中介片 4 相同，由例如形成了 2

层布线的厚度为 0.09mm 左右的玻璃环氧树脂衬底等构成。

中介片 4 的长边比存储器芯片 M1、M2 的短边稍短，以其一长边位于存储器芯片 M2 的焊盘 6 附近的方式安装于存储器芯片 M2 上。中介片 4 的长边附近形成有一列多个焊盘 8，这些焊盘 8 和存储器芯片 M2 的焊盘 6 经 Au 线 11 而电连接。下层的存储器芯片 M1 的焊盘 6 和上层的存储器芯片 M2 的焊盘 6 经 Au 线 11 而电连接。即，2 片存储器芯片 M1、M2 经 Au 线 11 而彼此电连接，且与中介片 4 电连接。用 Au 线 11 将存储器芯片 M1、M2 和中介片 4 电连接时，如上所述，通过将中介片 4 的焊盘 8 配置于存储器芯片 M2 的焊盘 6 附近，从而能够缩短 Au 线 11 的长度，因此能够降低 Au 线 11 的环路高度。

配置于中介片 4 的工字形所包围的区域内侧的控制器芯片 3 由长方形硅芯片构成，其厚度为 0.1mm 左右。该控制器芯片 3 上沿其主面的 3 边形成有多个焊盘 7。另外，在中介片 4 上以沿控制器芯片 3 的多个焊盘 7 的方式形成多个焊盘 8，这些焊盘 8 与控制器芯片 3 的焊盘 7 经 Au 线 10 而电连接。控制器芯片 3 和中介片 4 经 Au 线 10 电连接时，如上所述，在中介片 4 的工字形所包围的区域内侧配置控制器芯片 3，在控制器芯片 3 的附近配置中介片 4 的焊盘 8，从而能够缩短将沿 3 边形成有多个焊盘 7 的控制器芯片 3 和中介片 4 电连接的 Au 线 10 的长度，因此能够降低 Au 线 10 的环路高度。

在布线衬底 2C 的主面上沿其一长边形成有多个焊盘 9。虽然未图示，与上述实施方式 4 的存储卡 1B 相同，这些焊盘 9 经形成于布线衬底 2C 的表面布线、导通孔和背面布线而与外部连接端子 23 连接。另外，在中介片 4 上在这些焊盘 9 的附近形成有多个焊盘 8，这些焊盘 8 和布线衬底 2C 的焊盘 9 经 Au 线 12 电连接。用 Au 线 12 将布线衬底 2C 和中介片 4 电连接时，如上所述，将中介片 4 的焊盘 8 配置在布线衬底 2C 的焊盘 9 附近，从而能够缩短 Au 线 12 的长度，能够降低 Au 线 12 的环路高度。

虽然未图示，但与上述实施方式 4 的中介片 4 相同，在中介片 4 上形成有 2 层布线。并且，存储器芯片 M1、M2、控制器芯片 3 和布

线衬底 2C 经中介片 4 的布线而彼此电连接。因此，与上述实施方式 4 的存储卡 1B 相同，通过改变中介片 4 的焊盘 8、布线的布局，就能调换在中介片 4 输入输出的信号的顺序或改变焊盘间距。由此，与经形成于布线衬底 2C 的布线将存储器芯片 M1、M2、控制器芯片 3 和布线衬底 2C 相互连接的情况相比，提高了布线设计的自由度，可在有限的布线衬底 2C 上安装大面积的存储器芯片 M1、M2。

如上所述，中介片 4 的平面形状为 \square 字形，在该 \square 字形所包围的区域内侧配置控制器芯片 3，从而能够缩短将沿 3 边形成有多个焊盘 7 的控制器芯片 3 和中介片 4 电连接的 Au 线 10 的长度。进而，与在中介片 4 之上安装控制器芯片 3 的上述实施方式 4 不同，将控制器芯片 3 和中介片 4 并列安装在存储器芯片 M2 之上，从而能够降低从布线衬底 2C 的主面到 Au 线 10 的环路最顶部的高度。由此，容易在与模制树脂 5 合起来厚度为 0.7mm 左右的极薄的布线衬底 2C 上层叠安装存储器芯片 M1、M2、控制器芯片 3 和中介片 4。

在本实施方式中，对安装沿 3 边形成了多个焊盘 7 的控制器芯片 3 的情况进行了说明，但也可适用于安装沿 4 边形成了多个焊盘 7 的控制器芯片 3 的情况。此时，如图 23 和图 24 所示，使用具有 \square 字形平面形状的中介片 4。即，在中介片 4 的内侧设置比控制器芯片 3 稍大的矩形开口，在该开口的内侧配置控制器芯片 3，并沿该开口配置焊盘 8，从而能够得到与上述效果同样的效果。

具有 \square 字形平面形状的中介片 4 能够由作为一例的如下方法制作。图 25 是用于制作中介片 4 的图形化衬底 33 的俯视图。该图形化衬底 33 是面积大于中介片 4 面积的玻璃环氧树脂衬底，沿图中横向和纵向形成焊盘 8 和布线的多个单元。图中双点划线所示的区域表示构成 1 个中介片 4 的区域（1 单元）。在该图形化衬底 33 上形成有例如横向 10 单元、纵向 4 单元的焊盘 8 和布线。因此，从该图形化衬底 33 能够得到 $10 \times 4 = 40$ 片中介片 4。

由上述图形化衬底 33 制作中介片 4 时，首先如图 26 所示，在图形化衬底 33 的背面粘贴称为贴膜（die attach film）的厚度为

10 μm ~20 μm 的双面粘结带 34。该双面粘结带 34 是通过加热而产生粘着性的带，通过在将双面粘结带 34 铺敷图形化衬底 33 之下的状态下进行加热，能够将双面粘结带 34 贴附于图形化衬底 33 的背面。

接着，在该状态下从上方对图形化衬底 33 照射激光束，将各单元切断为 \square 字形。此时，也可以同时切断贴附于图形化衬底 33 背面的双面粘结带 34，但在此调节激光束能，而仅切断图形化衬底 33 而不切断背面的双面粘结带 34。

接着，如图 27 所示，沿各单元的分界部将图形化衬底 33 切断成横向和纵向为直线状。将图形化衬底 33 切断成直线状时，使用切断速度快于激光束速度的切割刀，将贴附于图形化衬底 33 的双面粘结带 34 也同时切断。也可以在用切割刀将图形化衬底 33 切断成直线状后，再用激光束切断成 \square 字形，但若将图形化衬底 33 切断成直线状，则各单元彼此分离而自原来的位置错开，因此，在切断成 \square 字形后再切断成直线状，能够高精度地切断。通过至此的工序能够制作在背面贴附有双面粘结带 34 的多个中介片 4。

在将图形化衬底 33 切断成直线状时可以使用激光束，此时，切断图形化衬底 33 的装置为 1 种即可。此时，将各单元切断成 \square 字形时，降低激光束能而仅切断图形化衬底 33，切断成直线状时，提高能量而同时切断双面粘结带 34。

接着，如图 28 所示，在安装于布线衬底 2C 上的存储器芯片 M1、M2 上定位了中介片 4 后，加热布线衬底 2C，从而通过双面粘结带 34 在存储器芯片 M2 之上安装中介片 4。此时，在中介片 4 的以 \square 字形包围的区域内侧露出双面粘结带 34。

接着，如图 29 所示，在双面粘结带 34 上定位了控制器芯片 3，接着对布线衬底 2C 加热，从而能够通过该双面粘结带 34 在存储器芯片 M2 之上安装控制器芯片 3。如此，将图形化衬底 33 分片化来制作中介片 4 时，在以 \square 字形包围的区域的内侧残留双面粘结带 34，从而能够简化安装控制器芯片 3 的工序。

其后，如图 30 所示，将布线衬底 2C 输送到线接合工序，分别用

Au 线 10、11、12 将中介片 4 的焊盘 8、控制器芯片 3 的焊盘 7、存储器芯片 M1、M2 的焊盘 6 和布线衬底 2C 的焊盘 9 电连接。

在此，说明了具有口字形平面形状的中介片 4 的制作方法，但对于具有图 23 所示那样的口字形平面形状的中介片 4，也能用与上述同样的方法制作。

在此，对用切割刀或激光束切断图形化衬底 33 时图形化衬底 33 的背面粘贴有双面粘结带 34 的情况进行了说明。但此时，检查由图形化衬底 33 取得的中介片 4 而发现其中一部分不良时，必须将不良的中介片 4 和粘结于其背面的双面粘结带 34 一起废弃，因此，会无端浪费双面粘结带 34。因此，也可以在不在背面贴附双面粘结带 34 而切断图形化衬底 33 后，在中介片 4 的背面涂覆粘结剂来安装到存储器芯片 M2 上。

作为其他方法可以是：如图 31 所示，预先将矩形的双面粘结带 34 粘结于存储器芯片 M2 之上，接着，如图 32 所示，将切断图形化衬底 33 而得到的中介片 4 粘结于该双面粘结带 34 之上，进而如图 33 所示，在中介片 4 的口字形所包围的区域的内侧露出的双面粘结带 34 之上粘结控制器芯片 3。如此，能够防止无端浪费双面粘结带 34。

在此，说明了使用具有口字形平面形状的中介片 4 的例子，但对于使用图 23 所示那样的具有口字形平面形状的中介片 4 时，通过预先将双面粘结带 34 粘结于存储器芯片 M2 之上，也能够防止无端浪费双面粘结带 34。

图 34 是不使用具有口字形平面形状的中介片 4、而将具有矩形平面形状的 3 片中介片 4a、4b、4c 组合成口字形地安装于存储器芯片 M2 之上后，在口字形所包围区域的内侧配置控制器芯片 3 的例子。此时，3 片中介片 4a、4b、4c 的焊盘数量、配置以及布线图案各不相同，因此，由三种图形化衬底制作三种中介片 4a、4b、4c。此时，中介片 4a、4b、4c 的平面形状都是矩形，因此，切断图形化衬底时，只要用切割刀切断成直线状即可，因此能够简化图形化衬底的切断工序。

在安装沿 4 边形成有多个焊盘 7 的控制器芯片 3 时也可以不使用上述图 23 所示那样的具有口字形平面形状的中介片 4，而是如图 35 所示那样将具有矩形平面形状的 4 片中介片 4d、4e、4f、4g 组合成口字形来安装于存储器芯片 M2 之上，然后在口字形所包围区域的内侧配置控制器芯片 3。

实施方式 6

图 36 是表示本实施方式的存储卡的布线衬底的俯视图，图 37 是表示该存储卡的布线衬底的剖视图，图 38 是示意表示该存储卡的布线衬底、存储器芯片、控制器芯片和中介片的连接关系的电路图。

例如沿着晶片工艺的进步，虽然是相同存储容量的存储器芯片，但与上一代芯片相比芯片尺寸变小，则不仅可在存储卡的布线衬底 2C 的长边侧配置焊盘 9，还可在短边侧配置焊盘 9，因此，可构成如下的安装构造。

在布线衬底 2C 的一长边和一短边分别形成多个焊盘 9。在该布线衬底 2C 的主面上安装两个存储器芯片 M1、M2，存储器芯片 M2 层叠于存储器芯片 M1 之上。在上层的存储器芯片 M2 之上安装中介片 4，在中介片 4 之上安装控制器芯片 3。

存储器芯片 M1、M2、中介片 4 和控制器芯片 3 具有长方形的平面形状，以各自的长边朝向相同方向的方式配置，中介片 4 和控制器芯片 3 以各自的一长边与存储器芯片 M1、M2 的一长边重叠的方式层叠。

2 片存储器芯片 M1、M2 的沿各自短边形成的焊盘 6 经 Au 线 11 与布线衬底 2C 的短边的焊盘 9 电连接。

在控制器芯片 3 的主面上沿其三边（一长边和两个短边）形成焊盘 7。沿控制器芯片 3 的长边形成的焊盘 7 经 Au 线 14 与布线衬底 2C 的长边的焊盘 9 电连接。沿控制器芯片 3 的两个短边形成的焊盘 7 经 Au 线 10 与中介片 4 的焊盘 8 电连接。这些焊盘 8 与将控制器芯片 3 的短边的焊盘 7 坐标变换 90 度的中介片 4 的布线 18 的一端连接，经形成于该布线 18 另一端的焊盘 8 和与该焊盘 8 连接的 Au 线 12 而与

布线衬底 2C 的长边的焊盘 9 电连接。

根据上述那样构成的本实施方式，能够减小中介片 4 的尺寸，且简化布线的绕线布置。

实施方式 7

图 39 是表示本实施方式的存储卡的布线衬底的俯视图。本实施方式的存储卡以在布线衬底 2C 的主面上层叠有 4 片存储器芯片 M1、M2、M3、M4 的状态安装。最上层的存储器芯片 M4 之上安装有两片控制器芯片 3。如此，在安装于布线衬底 2C 的主面上的存储器芯片数增加了时，为了防止存储器芯片-控制器芯片之间的访问速度的降低，要求在存储器芯片 M4 之上安装 2 片控制器芯片 3。

如图 39 所示，本实施方式的存储卡在最上层的存储器芯片 M4 之上安装 2 片具有口字形平面形状的中介片 4，各中介片 4 的口字形所包围的区域的内侧配置控制器芯片 3。一中介片 4 和另一中介片 4 经 Au 线 19 而电连接。

根据上述这样构成的本实施方式，可得到与上述实施方式 5 同样的效果，因此，可在存储器芯片 M4 之上安装 2 片控制器芯片 3。

取代使用 2 片具有口字形平面形状的中介片 4，而如图 40 所示那样将具有矩形平面形状的 3 片中介片 4a、4b、4c 和 3 片中介片 4h、4i、4j 分别组合成口字形来安装于存储器芯片 M4 上，在口字形所包围区域的内侧配置控制器芯片 3，此时也能得到同样的效果。

在此，对安装 2 片在 3 边形成焊盘 7 的控制器芯片 3 的情况进行了说明，但对于安装 2 片在 4 边形成焊盘 7 的控制器芯片 3 的情况，通过使用 2 片上述图 23 所示那样的具有口字形平面形状的中介片 4，也能在存储器芯片 M4 上安装 2 片控制器芯片 3。

以上，基于实施方式具体说明了本发明人做出的发明，不言而喻，本发明不限于上述实施方式，在不脱离其要旨的范围内可进行各种变更。

在上述实施方式中，层叠了在一短边设置焊盘的闪存芯片，但本发明也能适用于在一长边设置焊盘的闪存芯片。也可适用于在相对的

两边设置焊盘的闪存芯片上形成再布线而使焊盘集中于一边的情形。

在上述实施方式 4~7 中，对层叠了 2 片或 4 片的存储器芯片的情况进行了说明，但也能适用于层叠更多存储器芯片的存储卡。此时，通过采用在上述实施方式 1~3 中说明的各种层叠方法，可在有限尺寸的布线衬底上层叠多片存储器芯片。

在布线衬底上层叠闪存芯片时，可以在布线衬底与闪存芯片之间或在下层的闪存芯片与上层的闪存芯片之间设置间隔芯片。

在上述实施方式中，对适用于存储卡的情况进行了说明，但也可以适用于例如如图 41 所示那样的、在下表面连接许多凸块电极 40 的布线衬底 2C 上层叠了多片存储器芯片 M1、M2 和控制器芯片 3 的球栅阵列 (BGA) 构造的系统封装 (SIP) 等、存储卡以外的具有封装形式的半导体器件。

存储器芯片不限于闪存芯片，也能适用于安装例如 DRAM 等其他存储器芯片的情况。安装于布线衬底上的存储器芯片的片数可以是 1 片，也可以是多片。

在上述实施方式 1~3 中，在按照存储器芯片 M2~M4 的规格地定制设计控制器芯片 3，并直接连接控制器芯片 3、存储器芯片 M2~M4 和布线衬底 2 时，能够不需要中介片 4。此时，如图 14 所示，在控制器芯片 3 的一边配置用于连接存储器芯片 M2~M4 的焊盘 7，在与该一边正交的一边（与存储器芯片 M2~M4 的长边平行的边）配置用于与布线衬底 2 连接的焊盘 7。由此，能够减少存储卡 1A 的部件数和组装工序数。

本发明可适用于在布线衬底上层叠存储器芯片和控制器芯片的半导体器件。

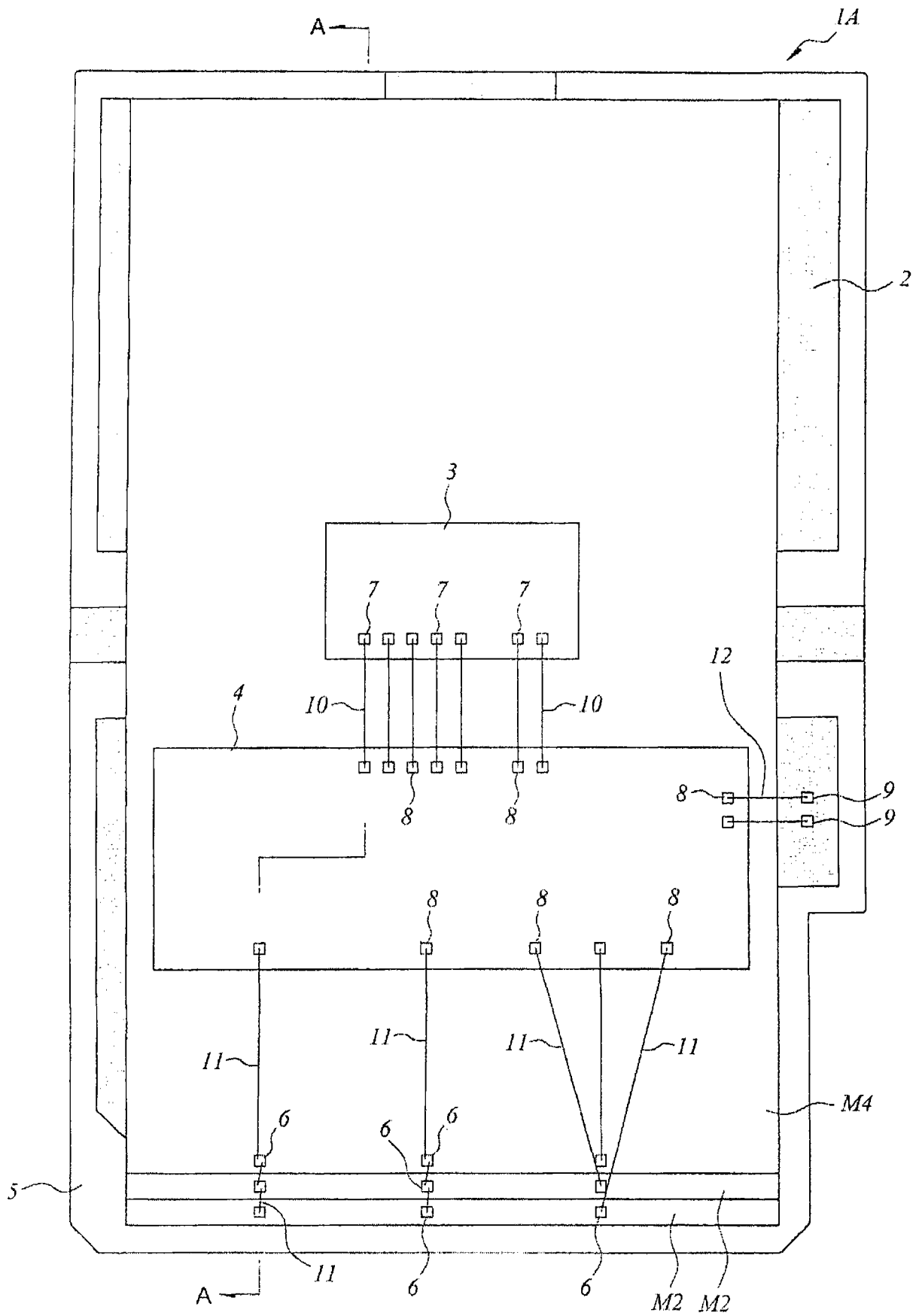


图 1

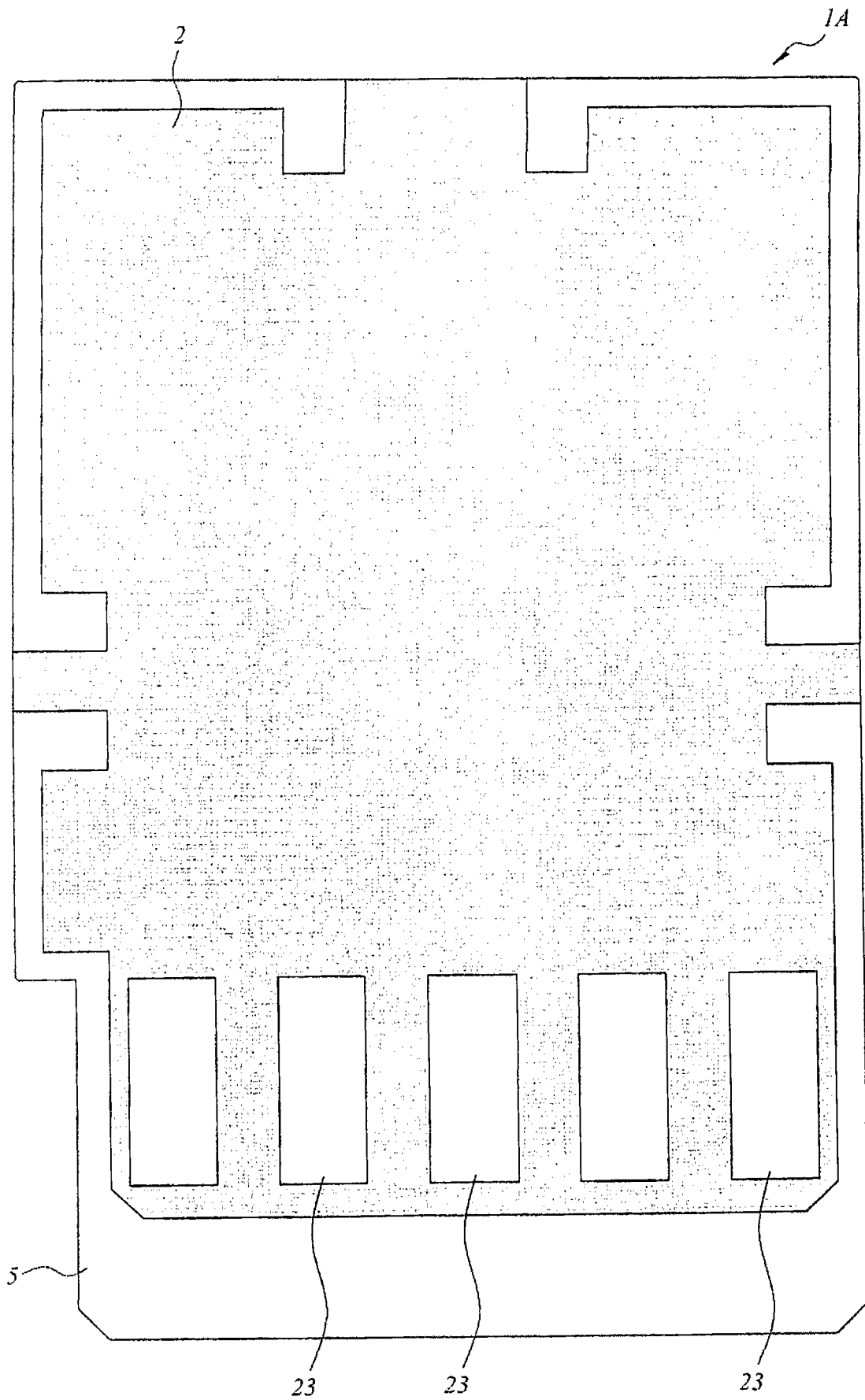


图 2

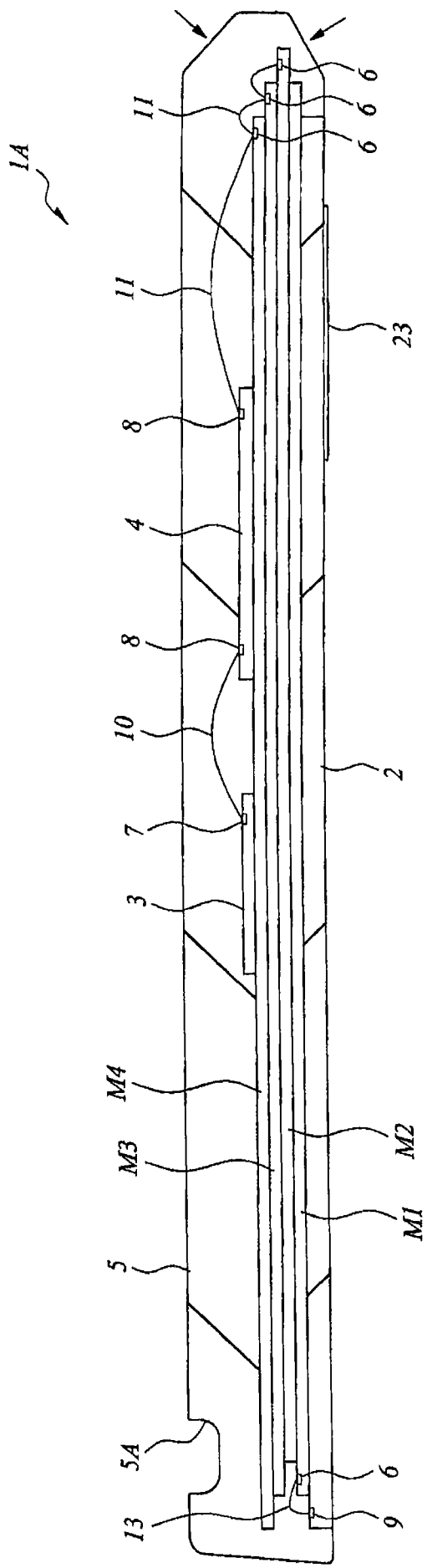


图 3

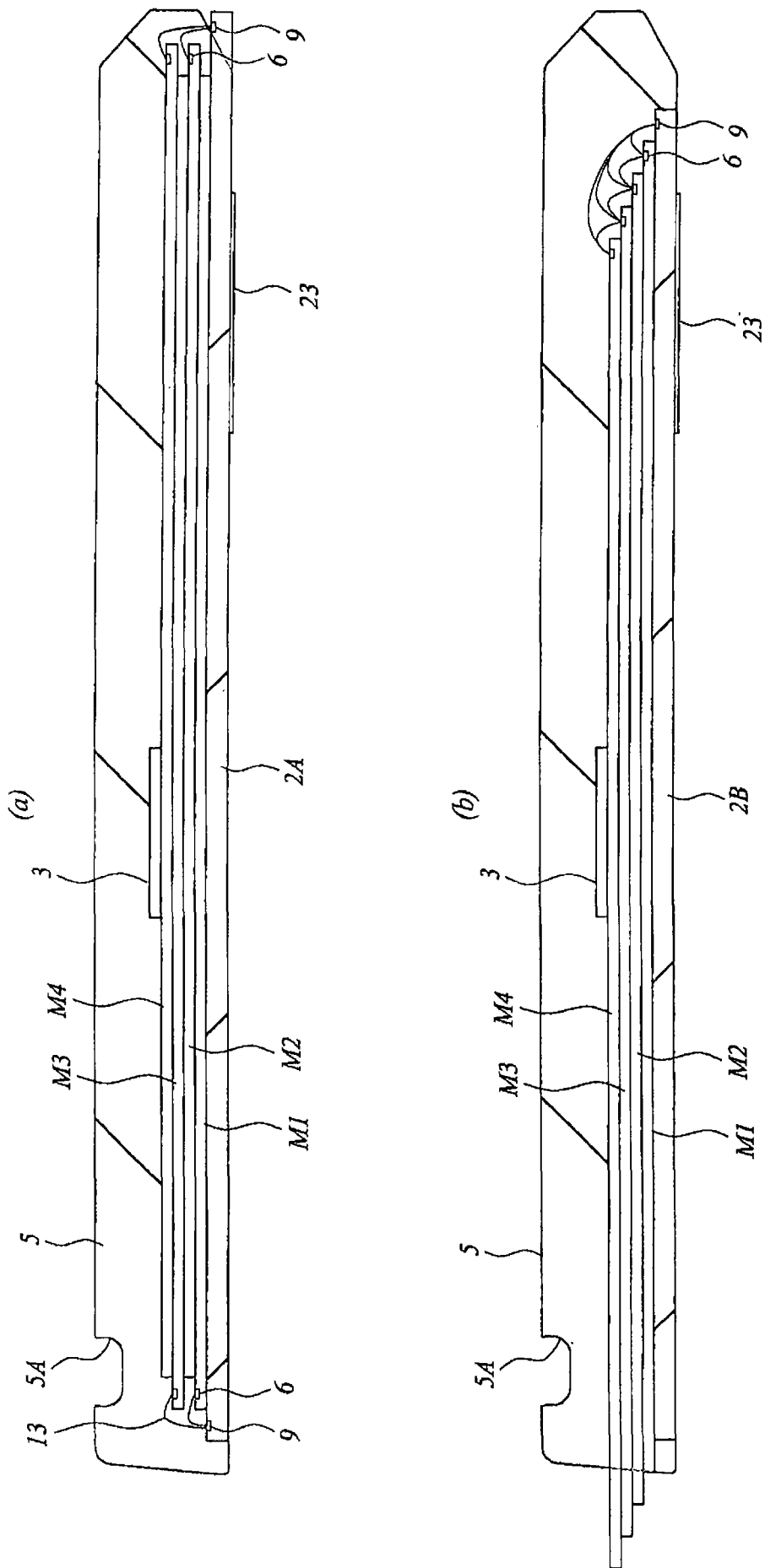


图 4

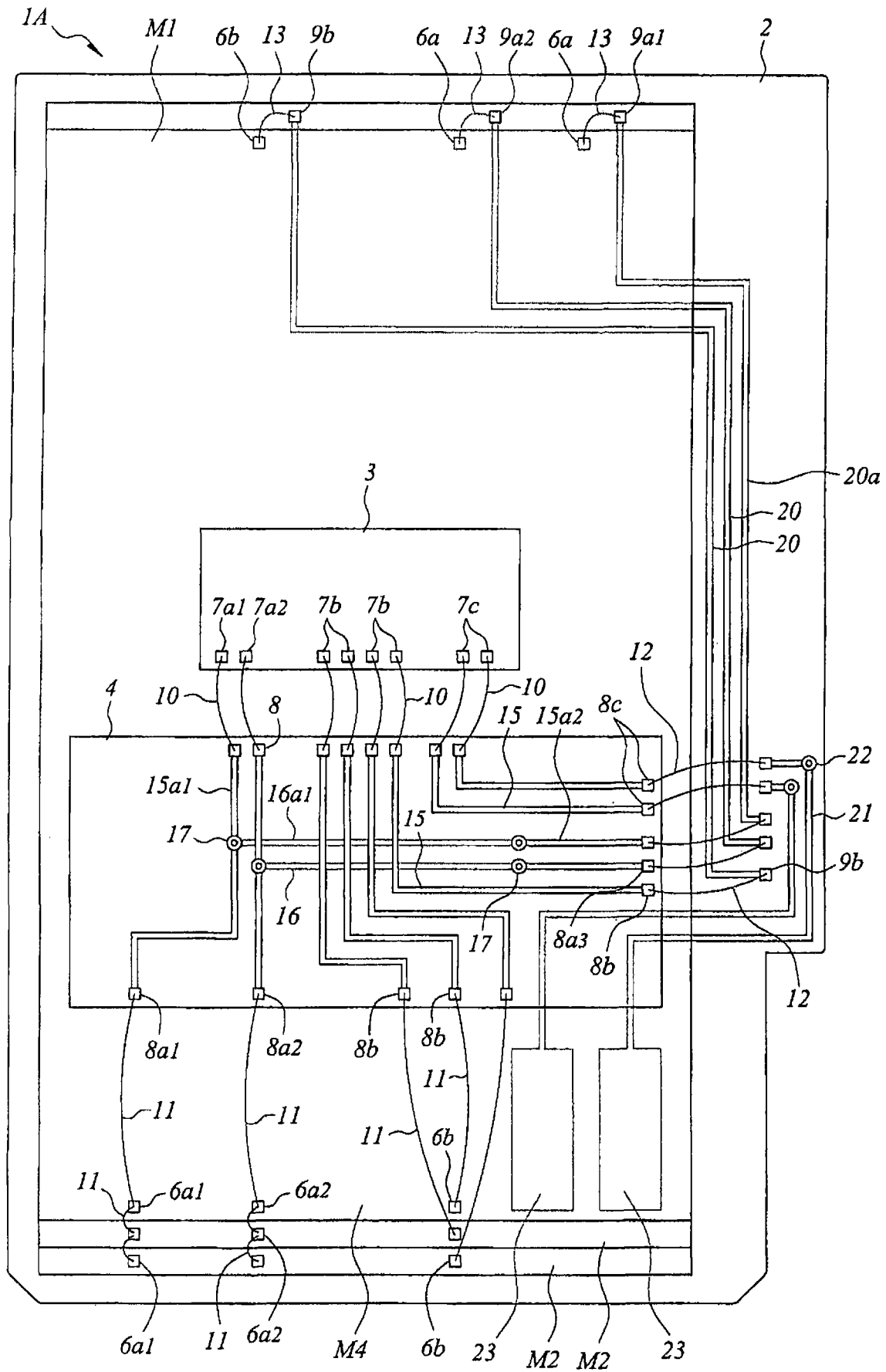


图 5

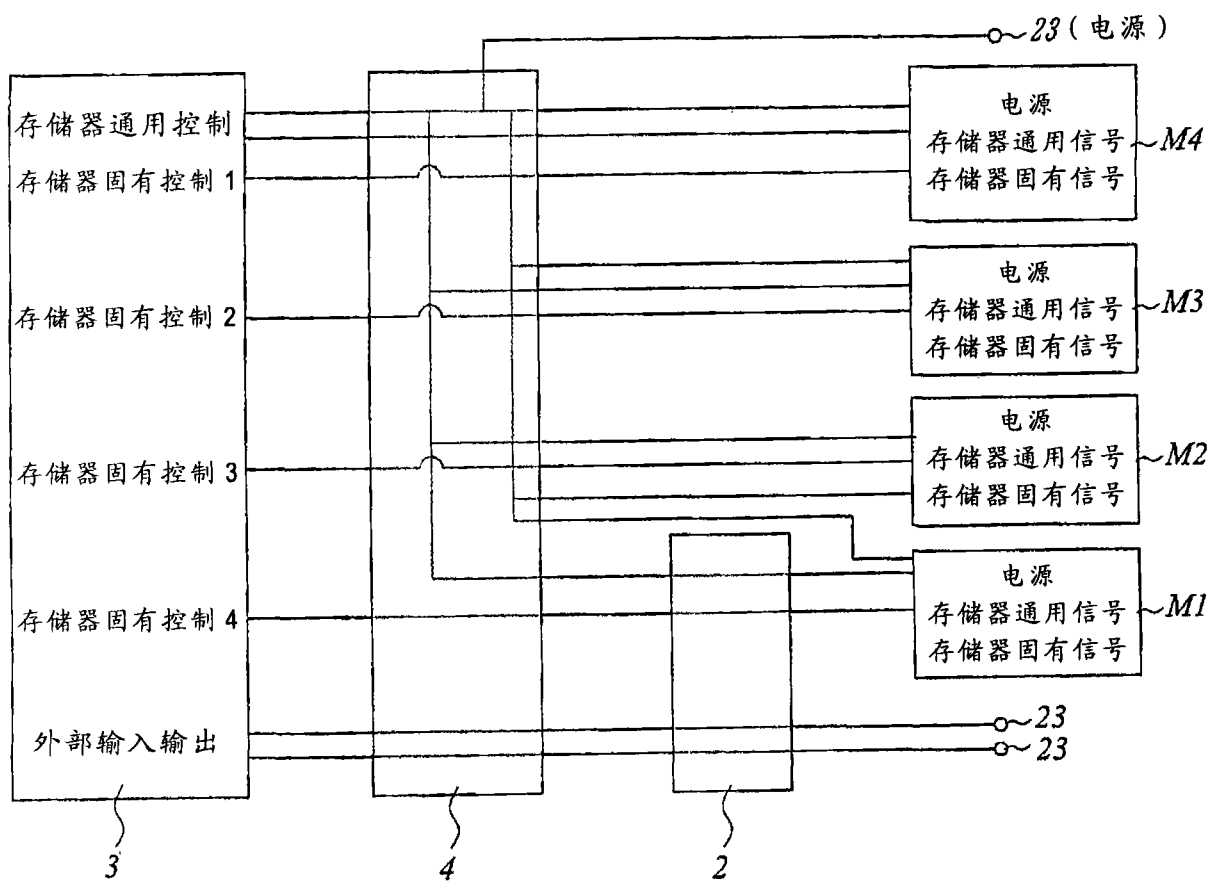


图 6

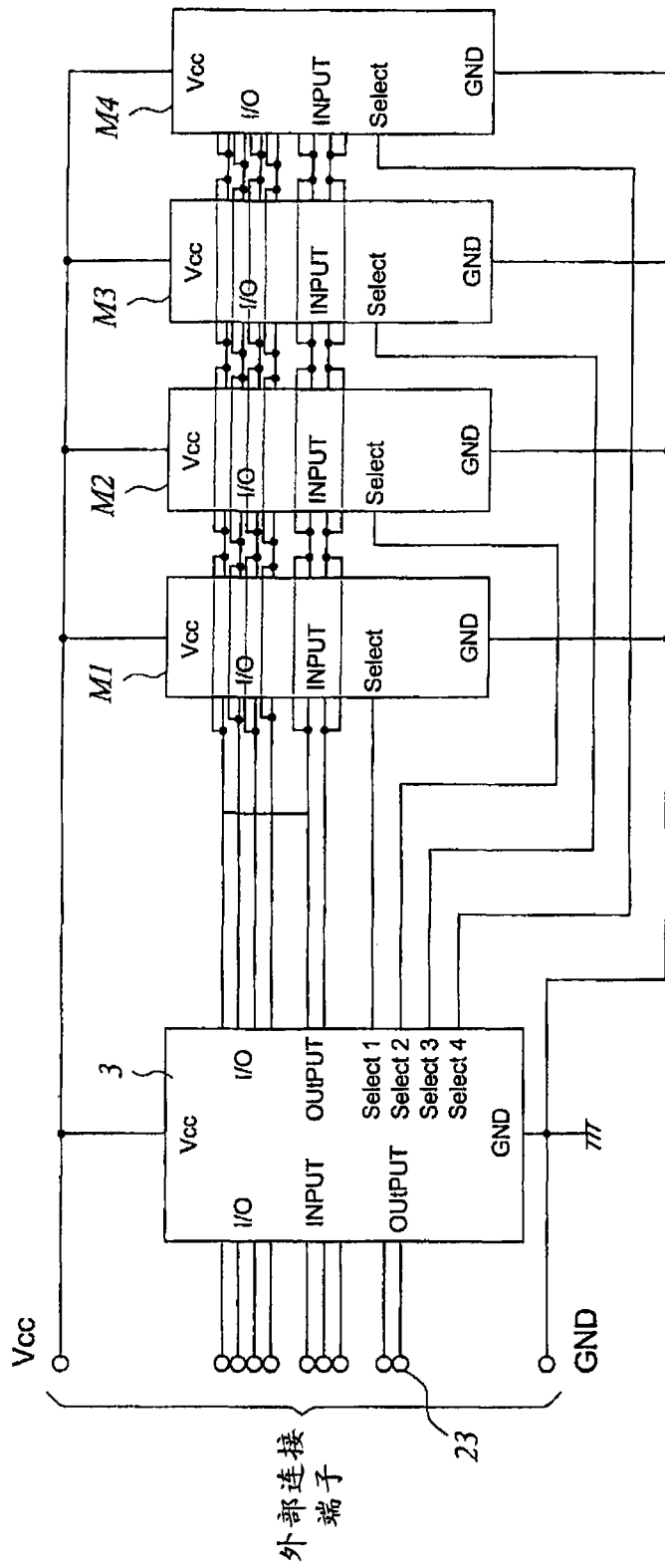


图 7

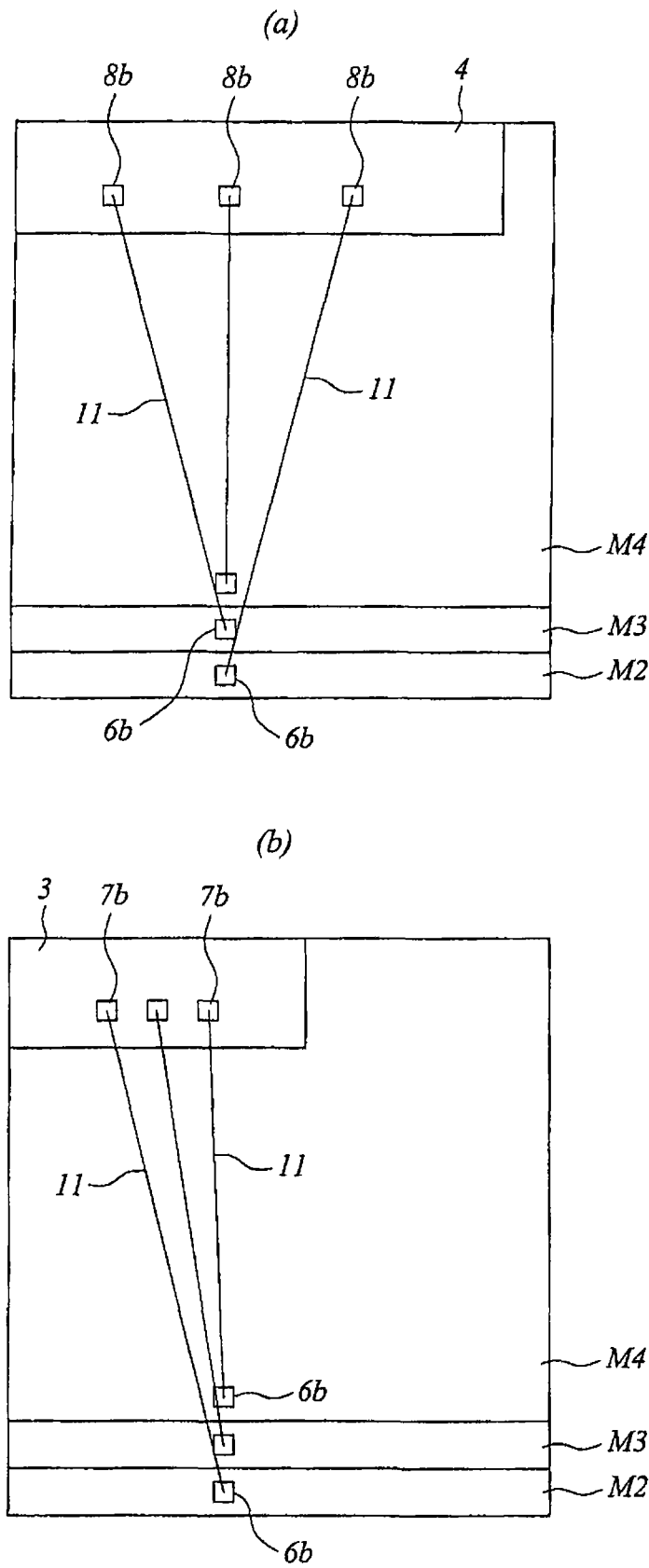


图 8

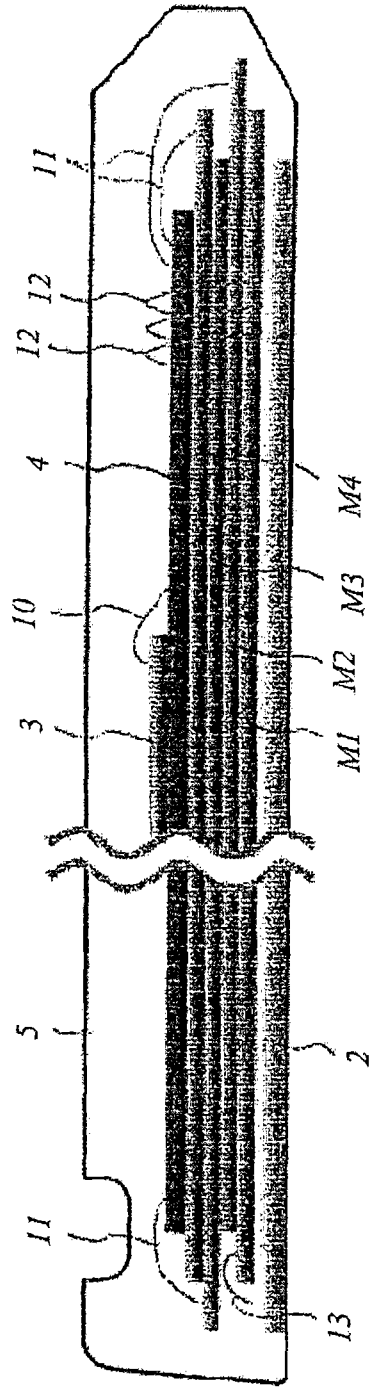


图 9

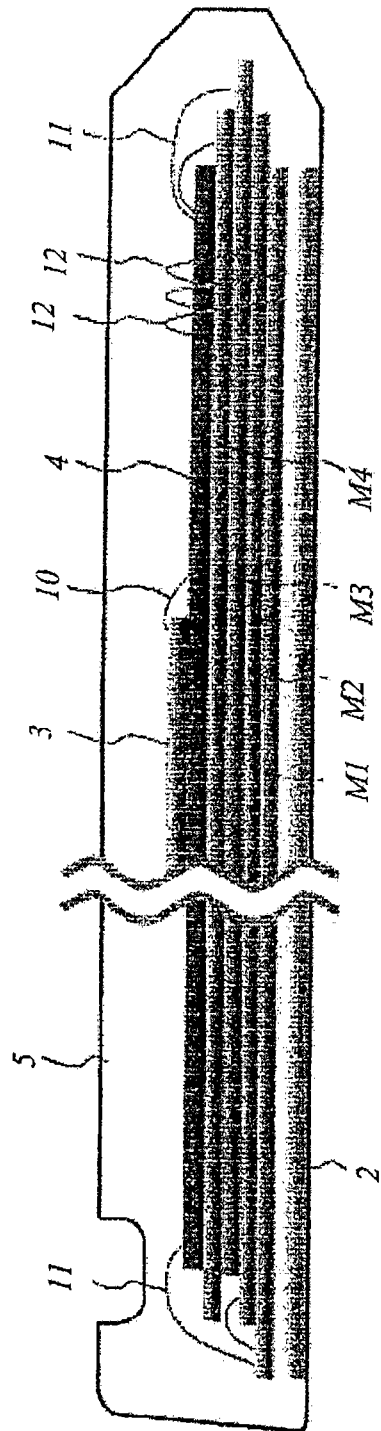


图 10

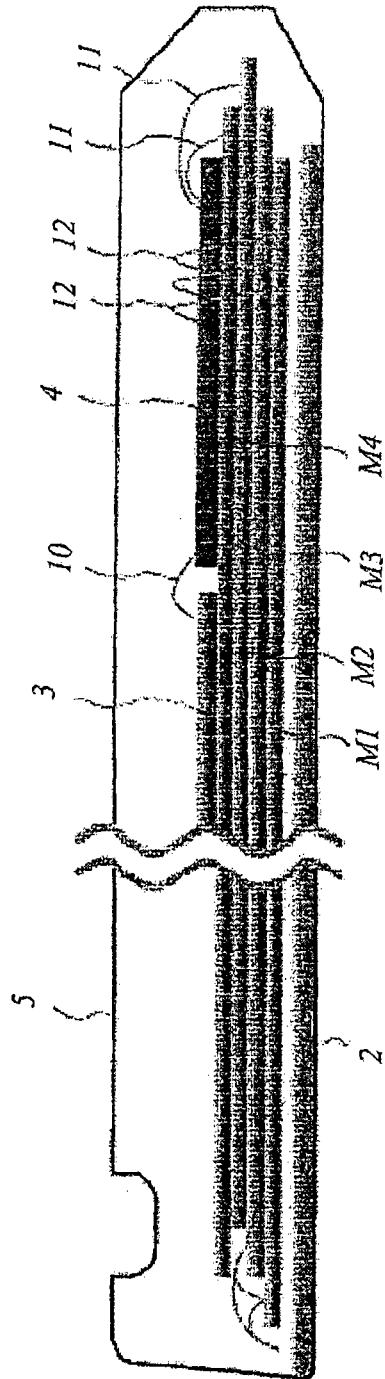


图 11

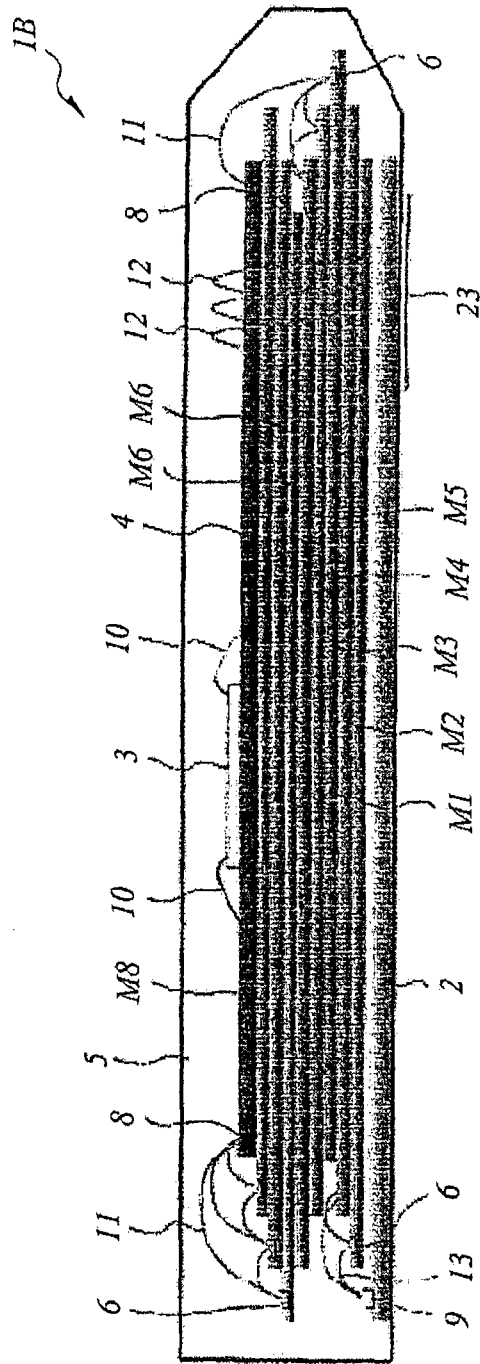


图 12

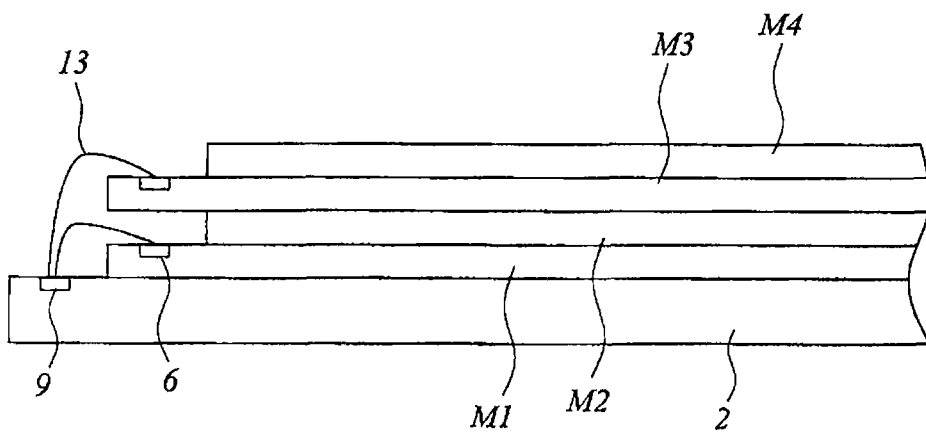


图 13

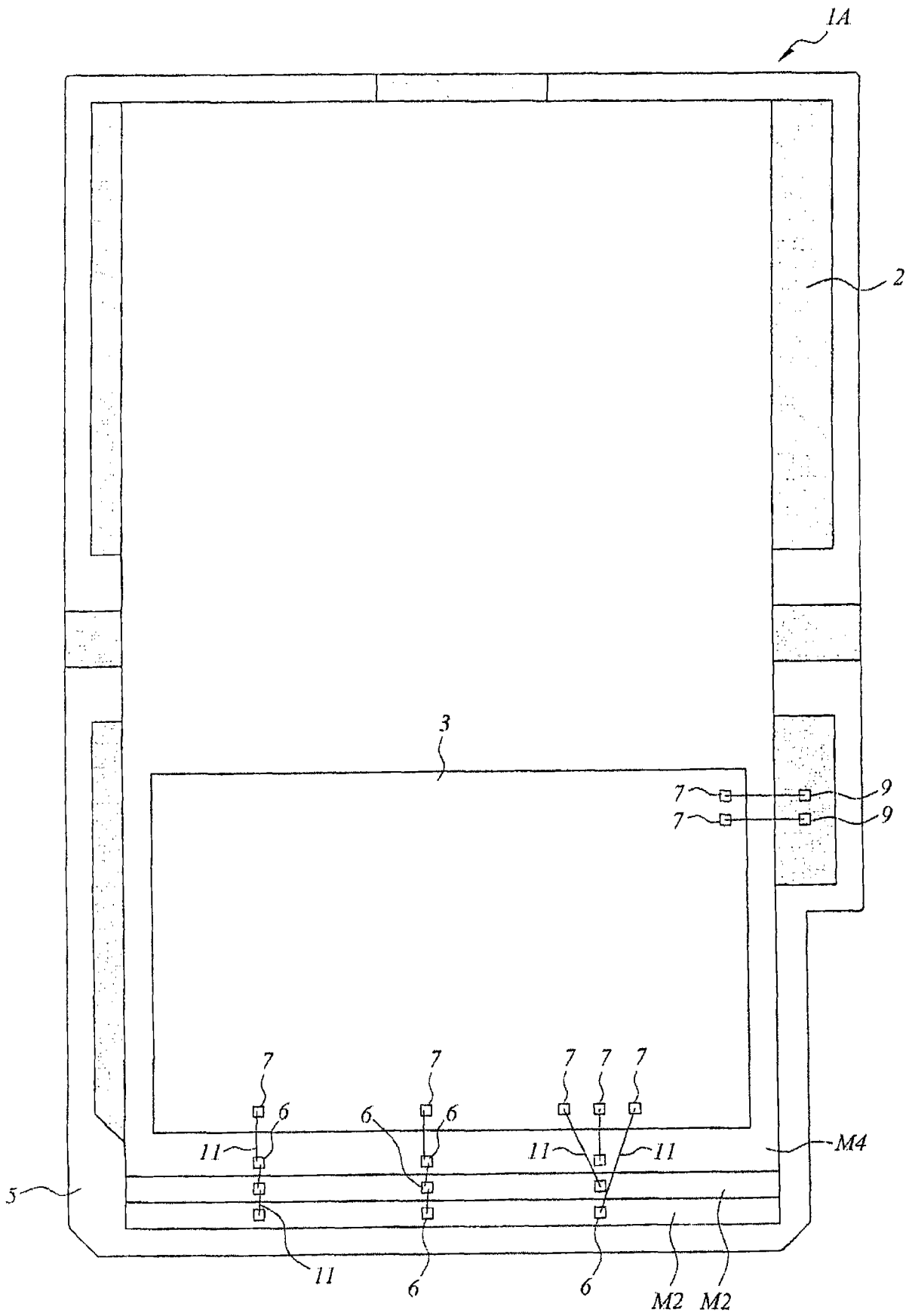


图 14

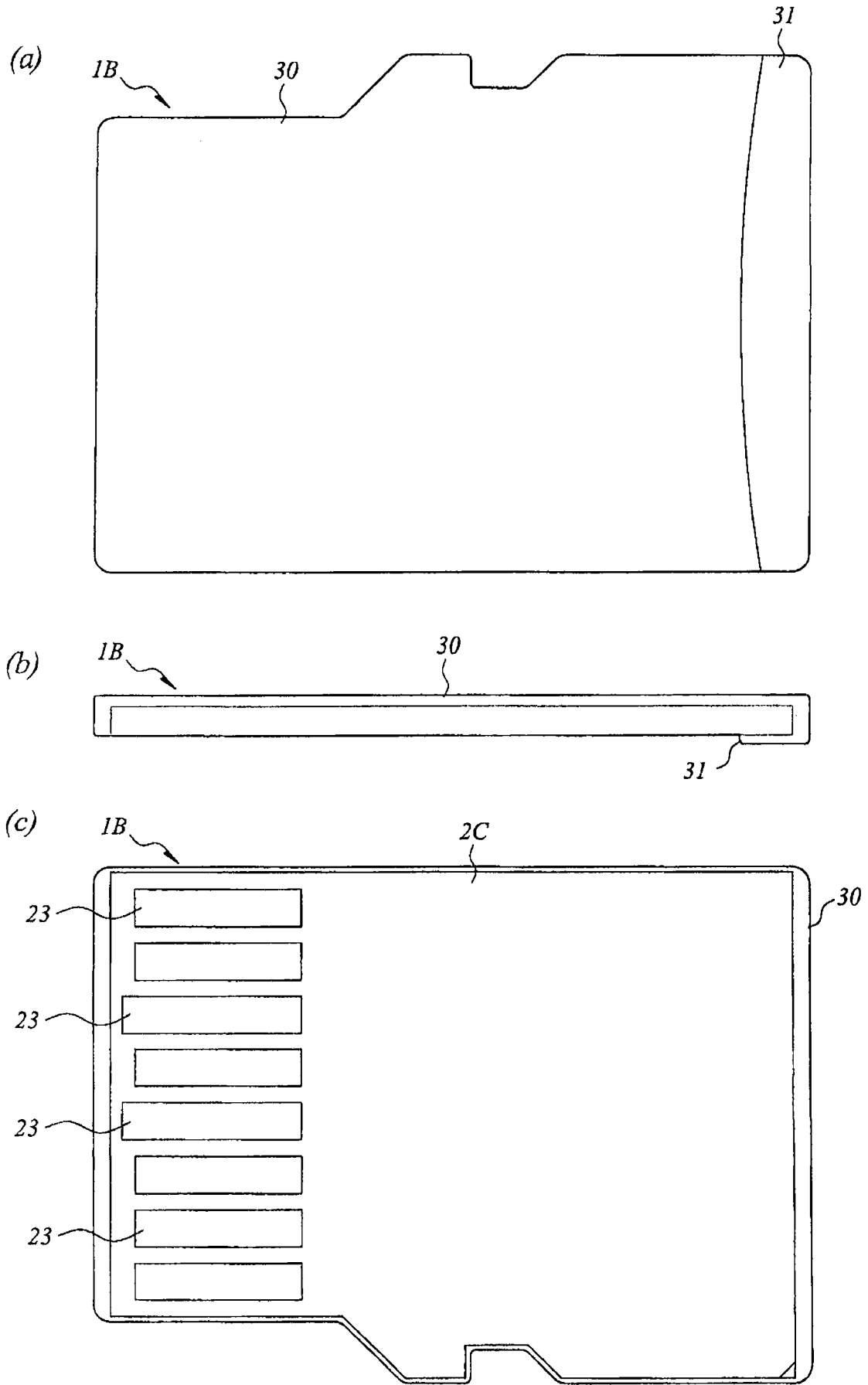


图 15

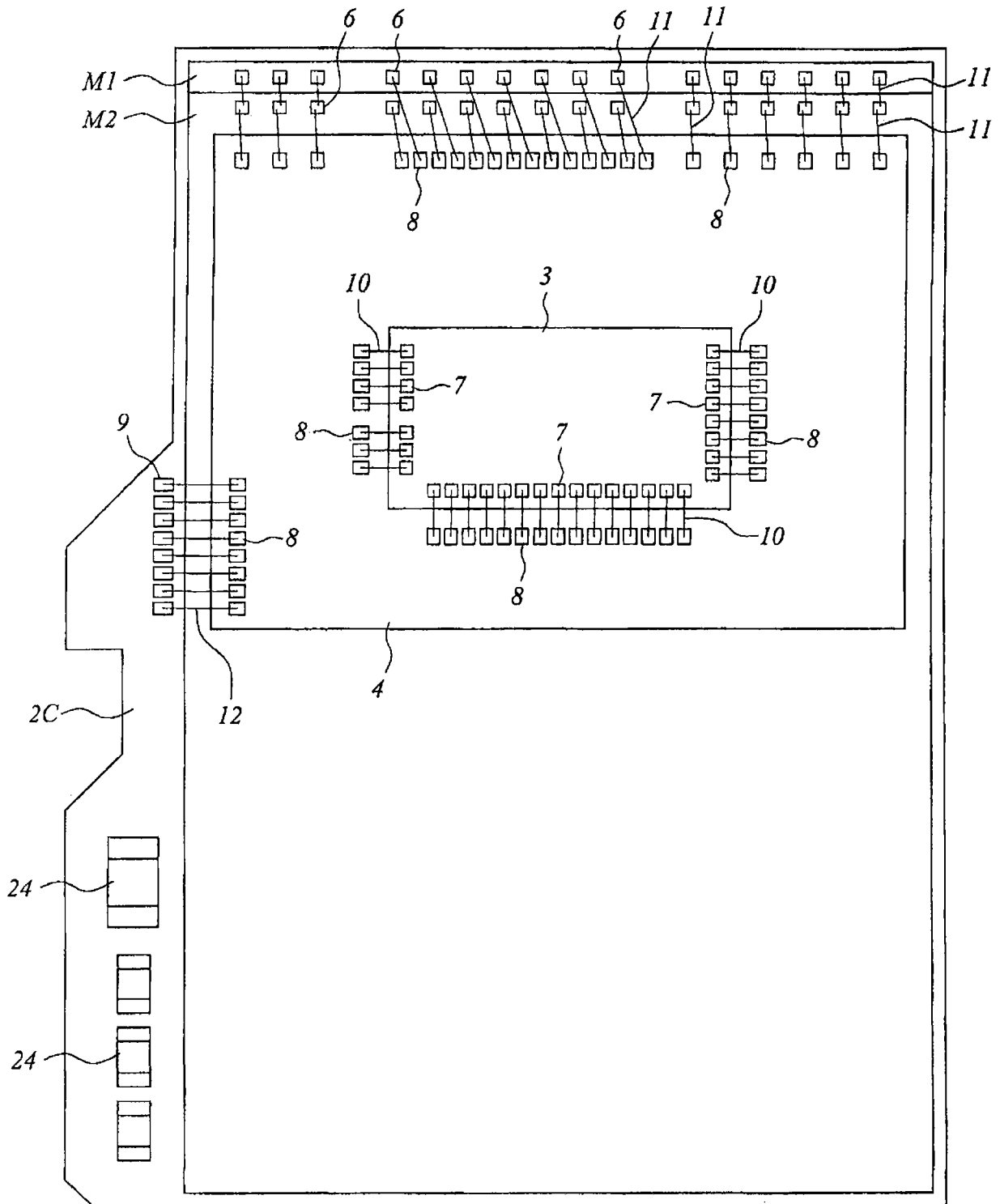


图 16

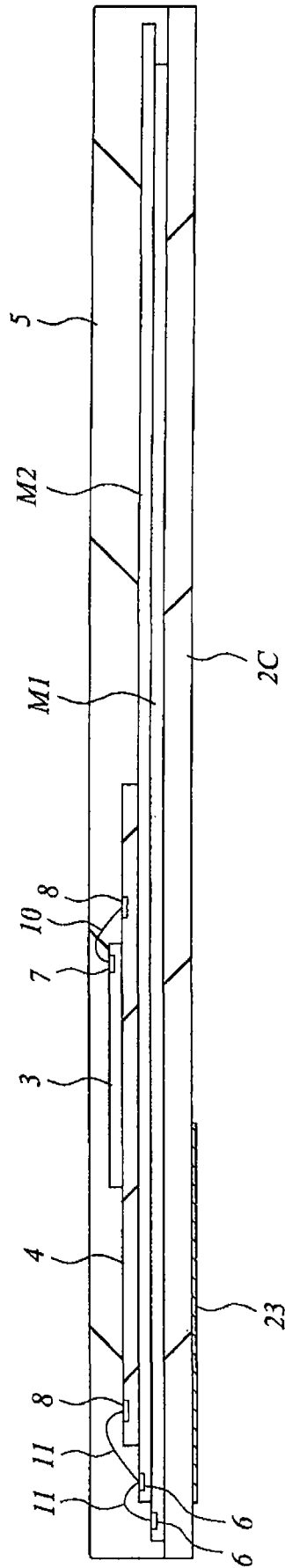


图 17

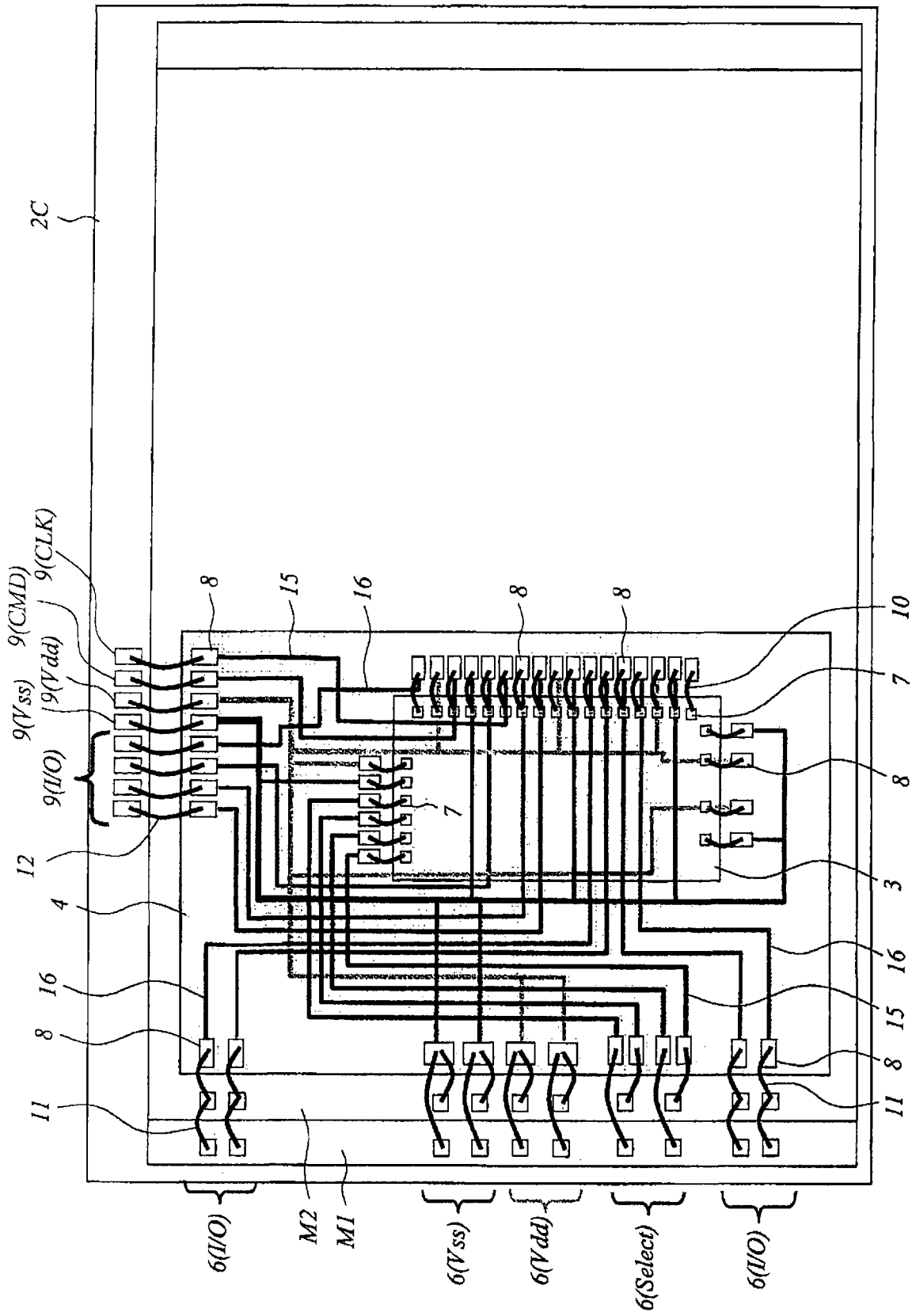


图 18

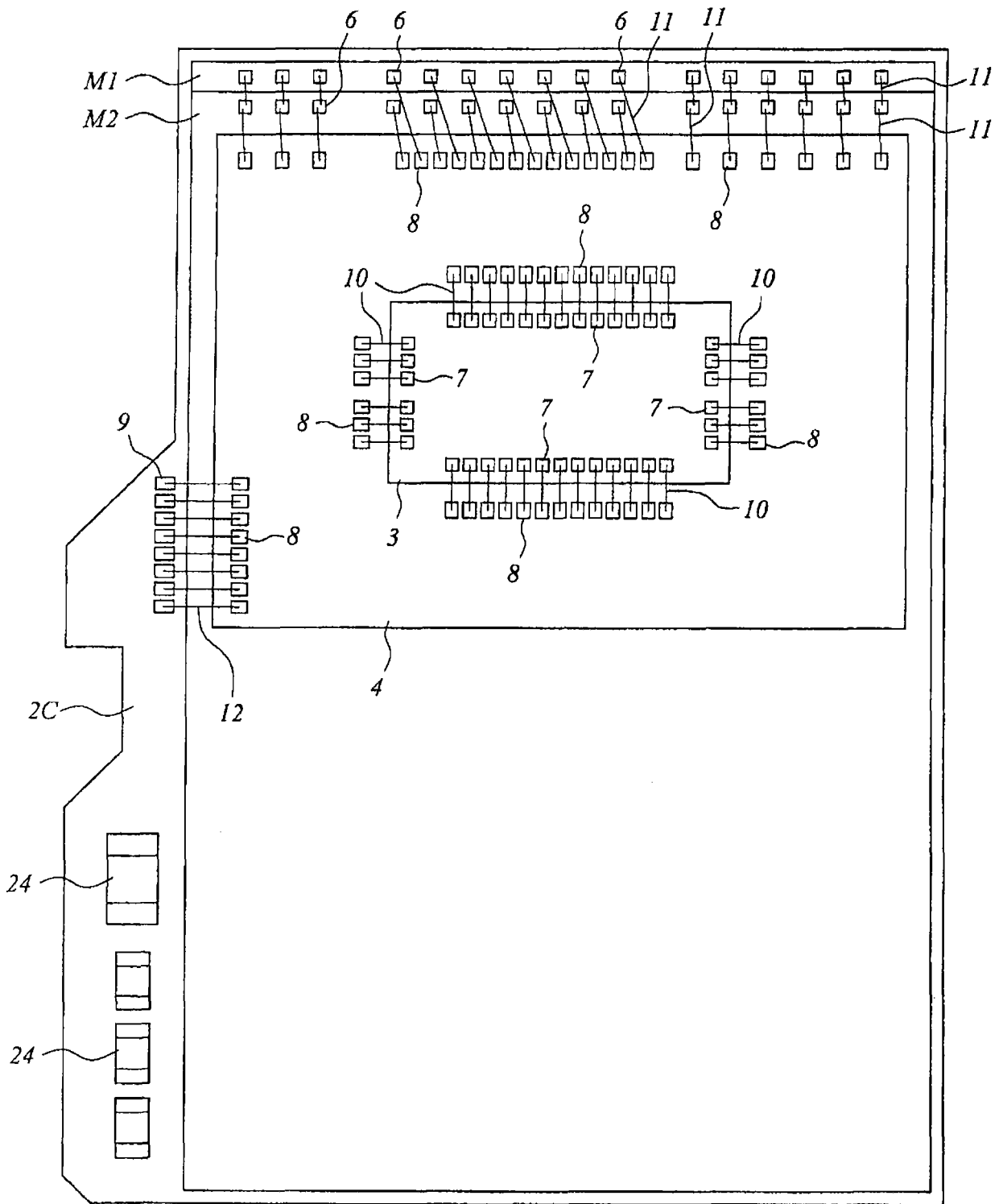


图 19

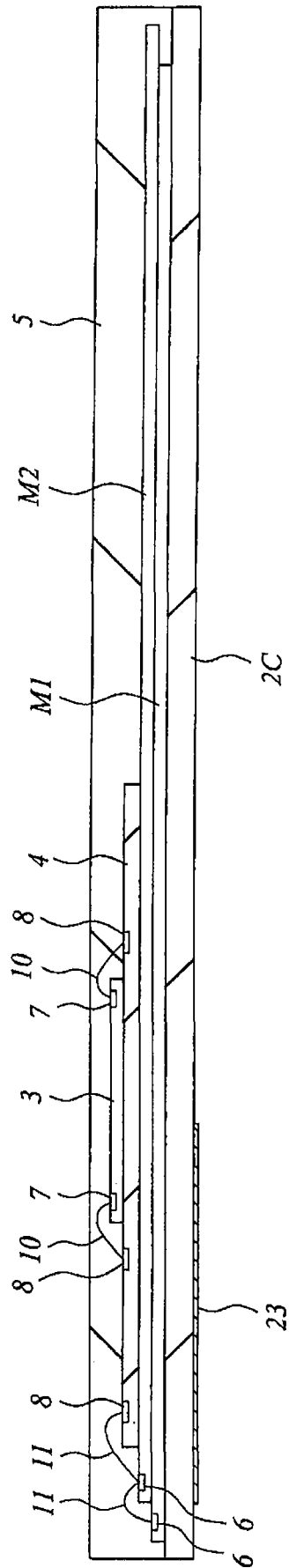


图 20

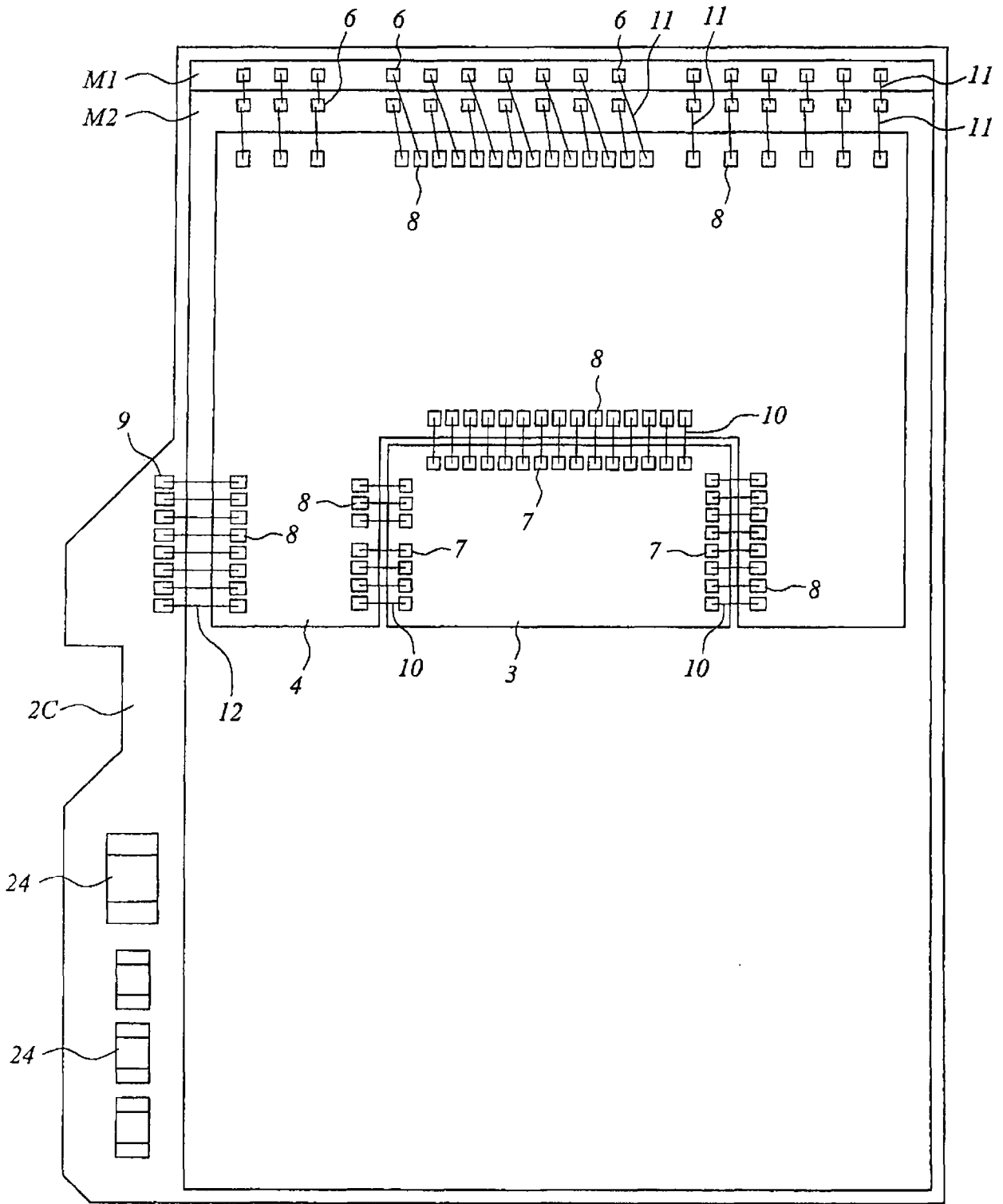


图 21

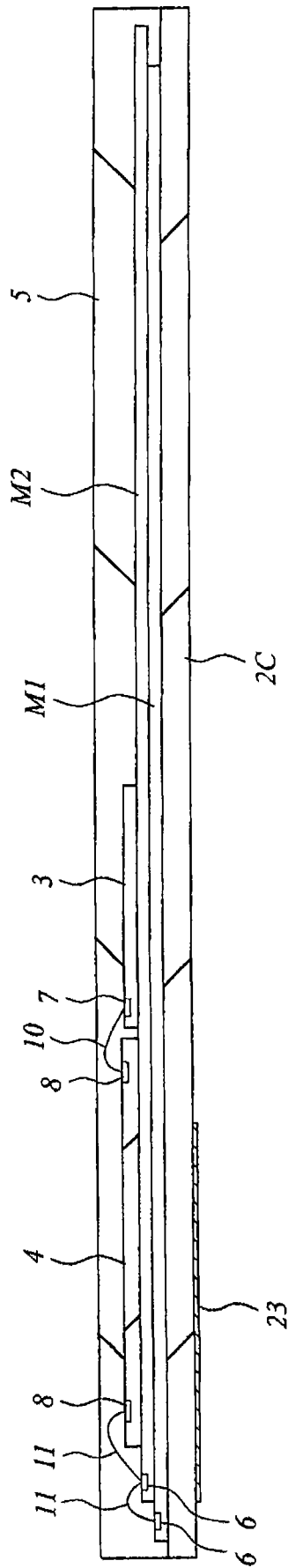


图 22

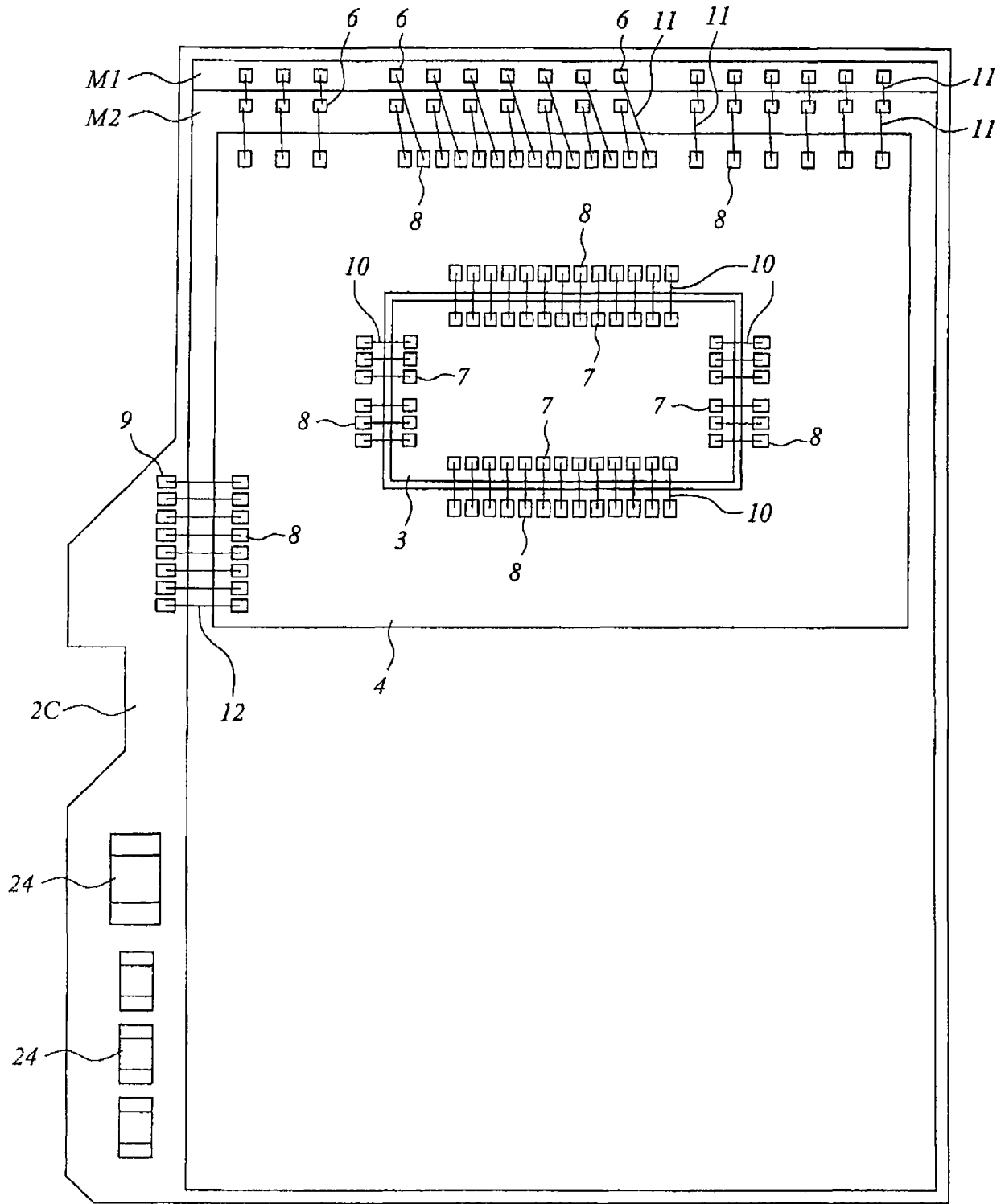


图 23

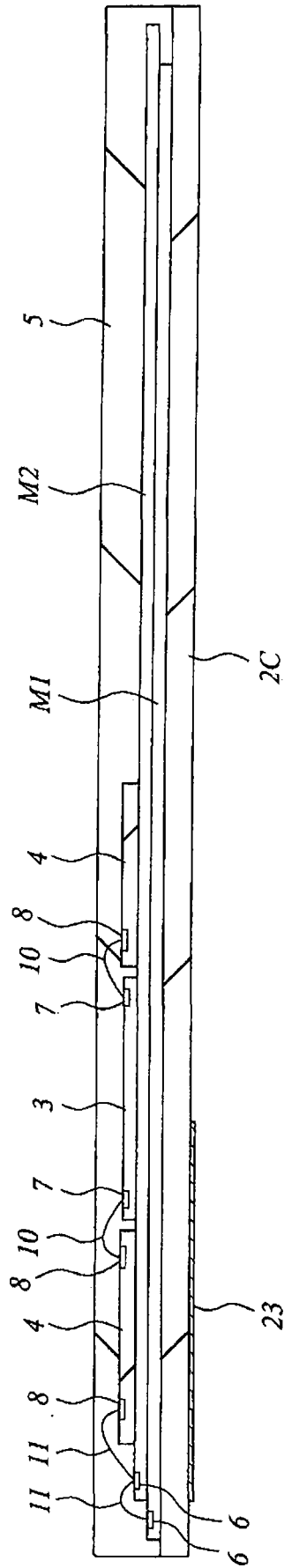


图 24

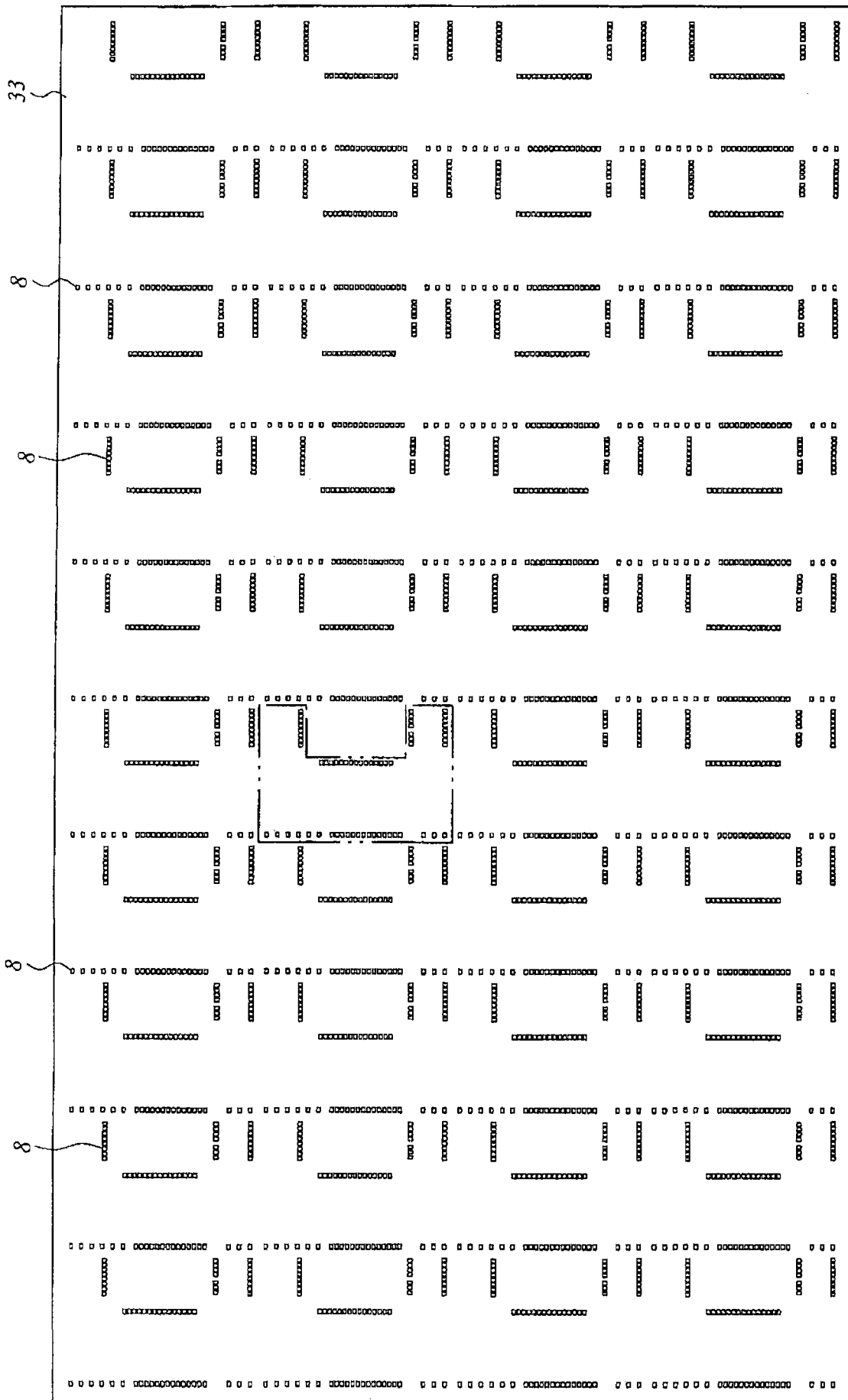


图 25

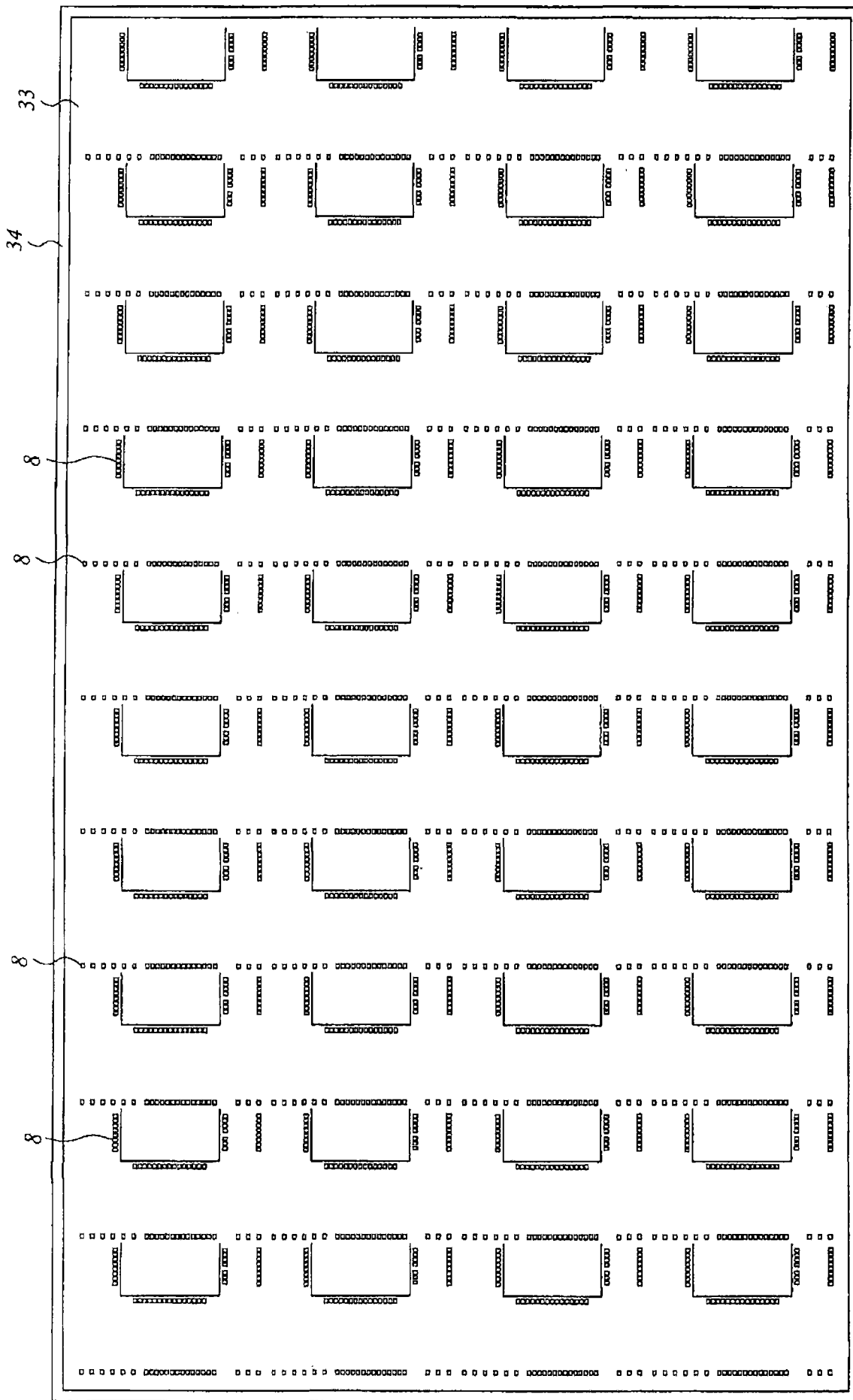


图 26

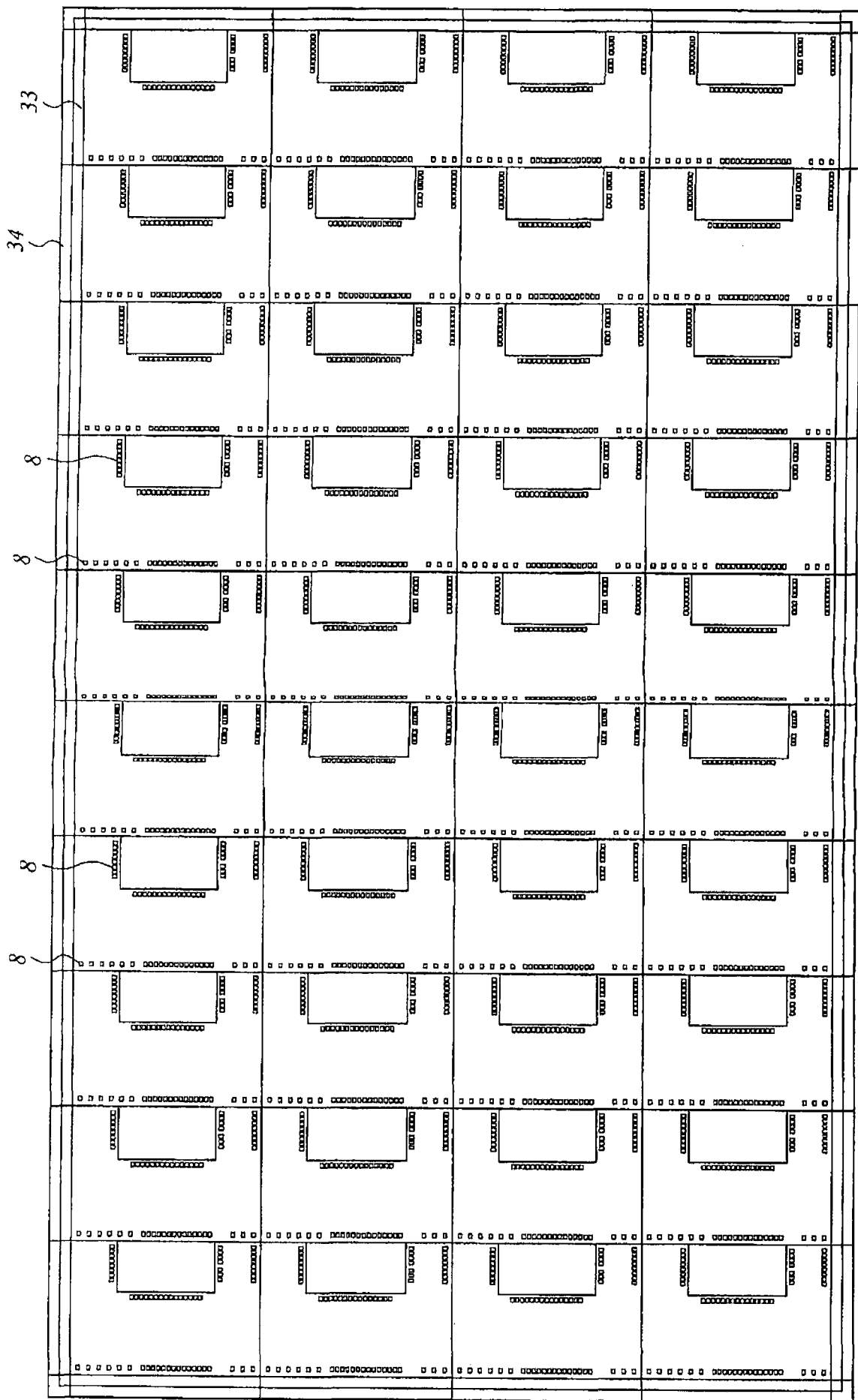


图 27

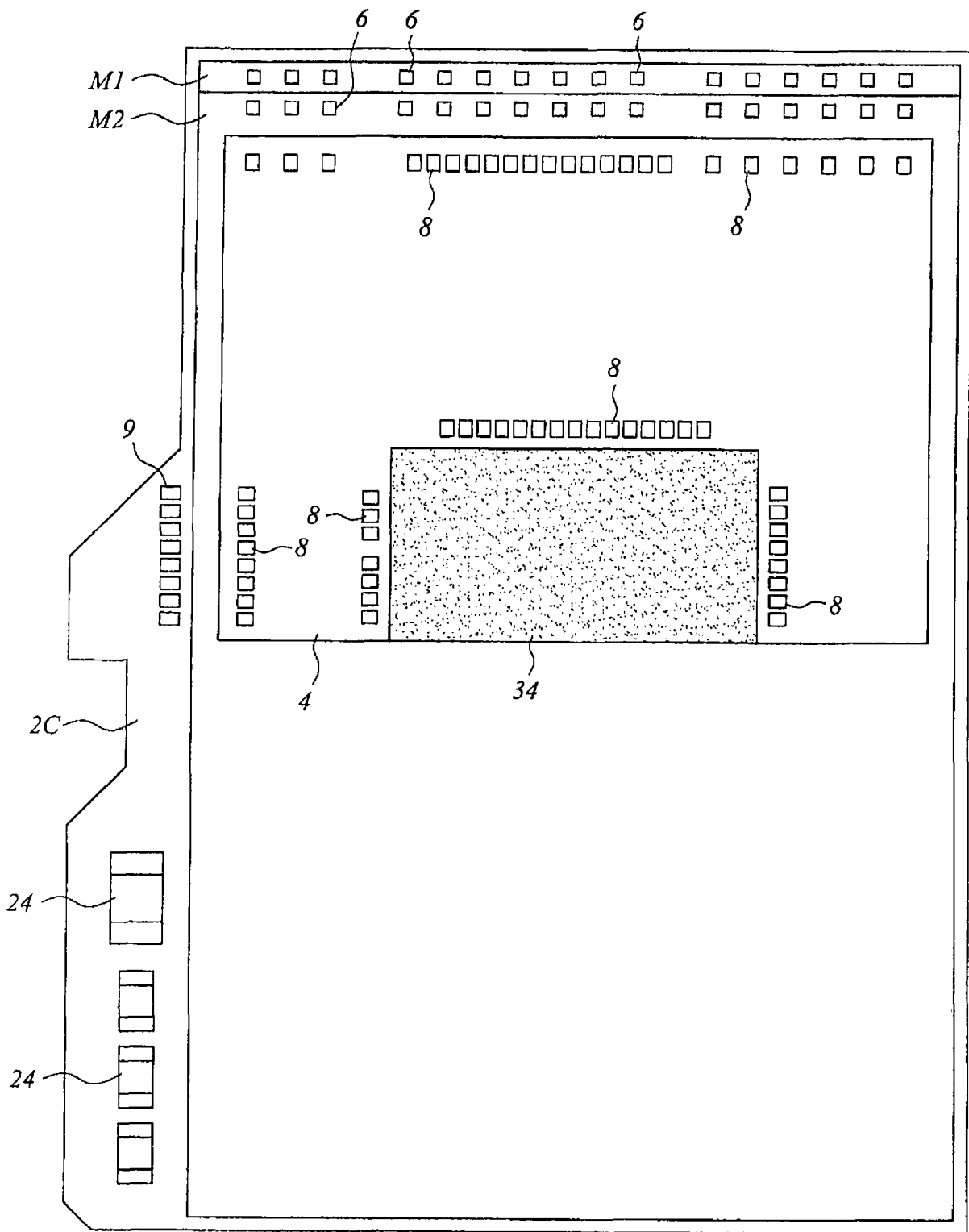


图 28

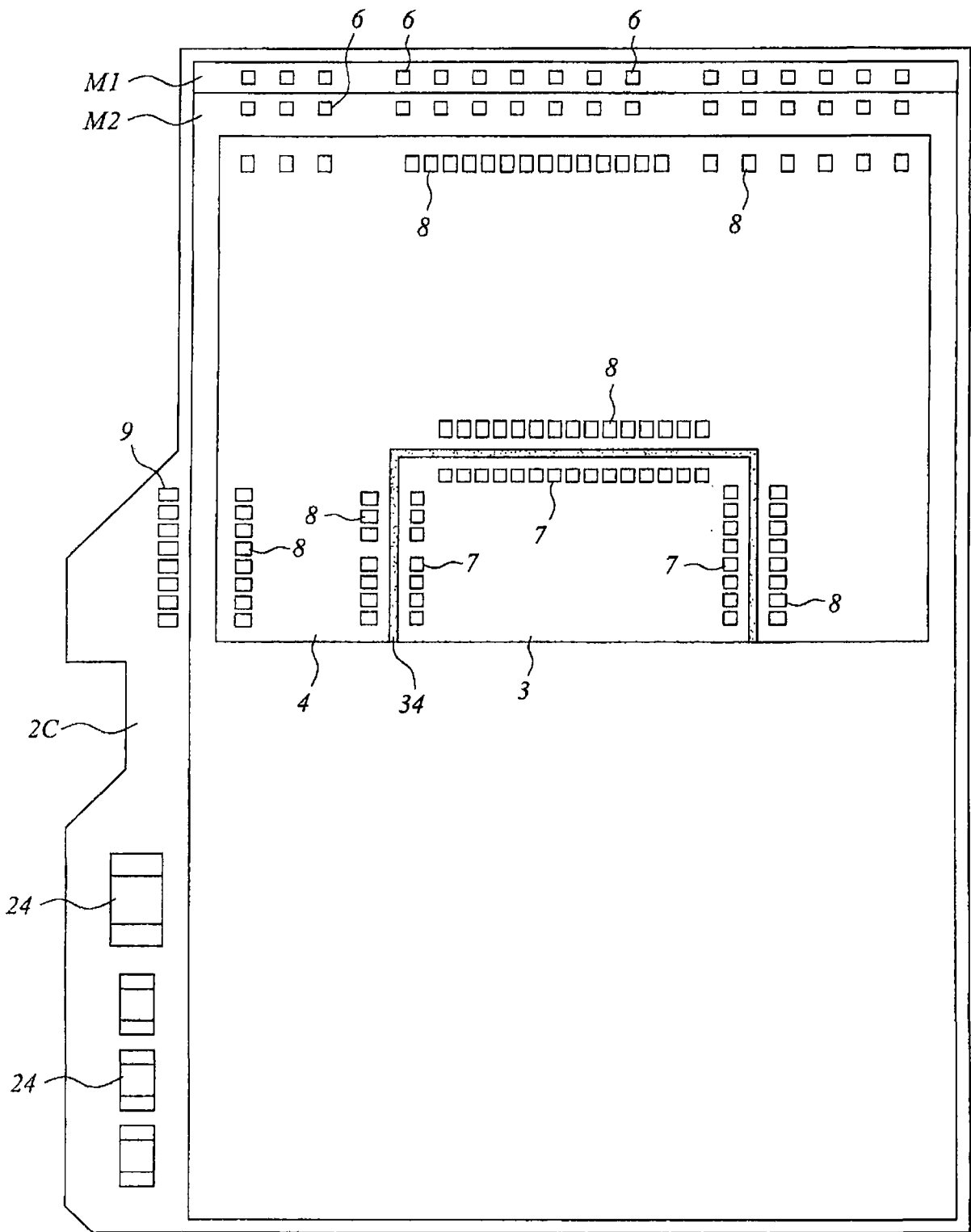


图 29

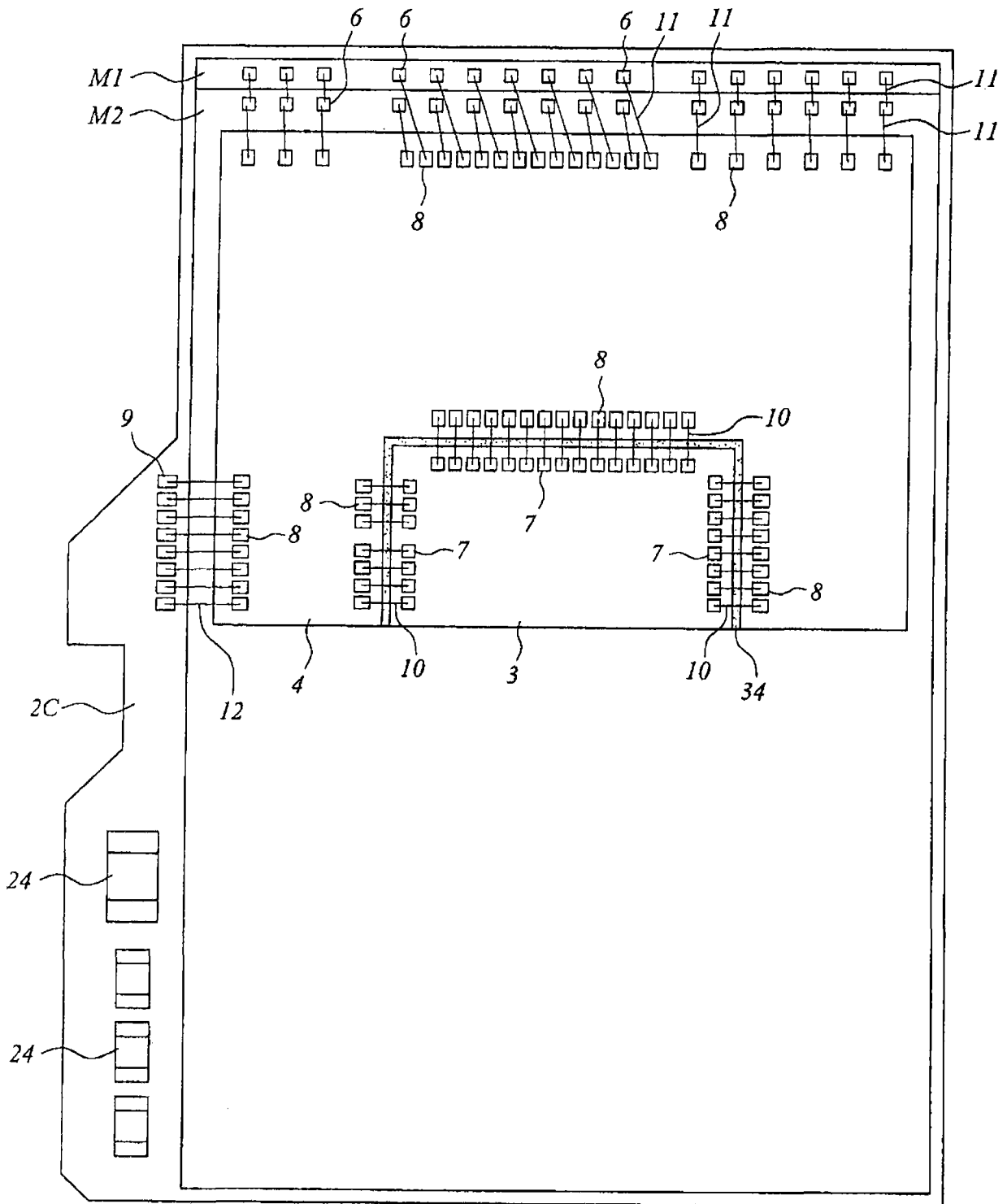


图 30

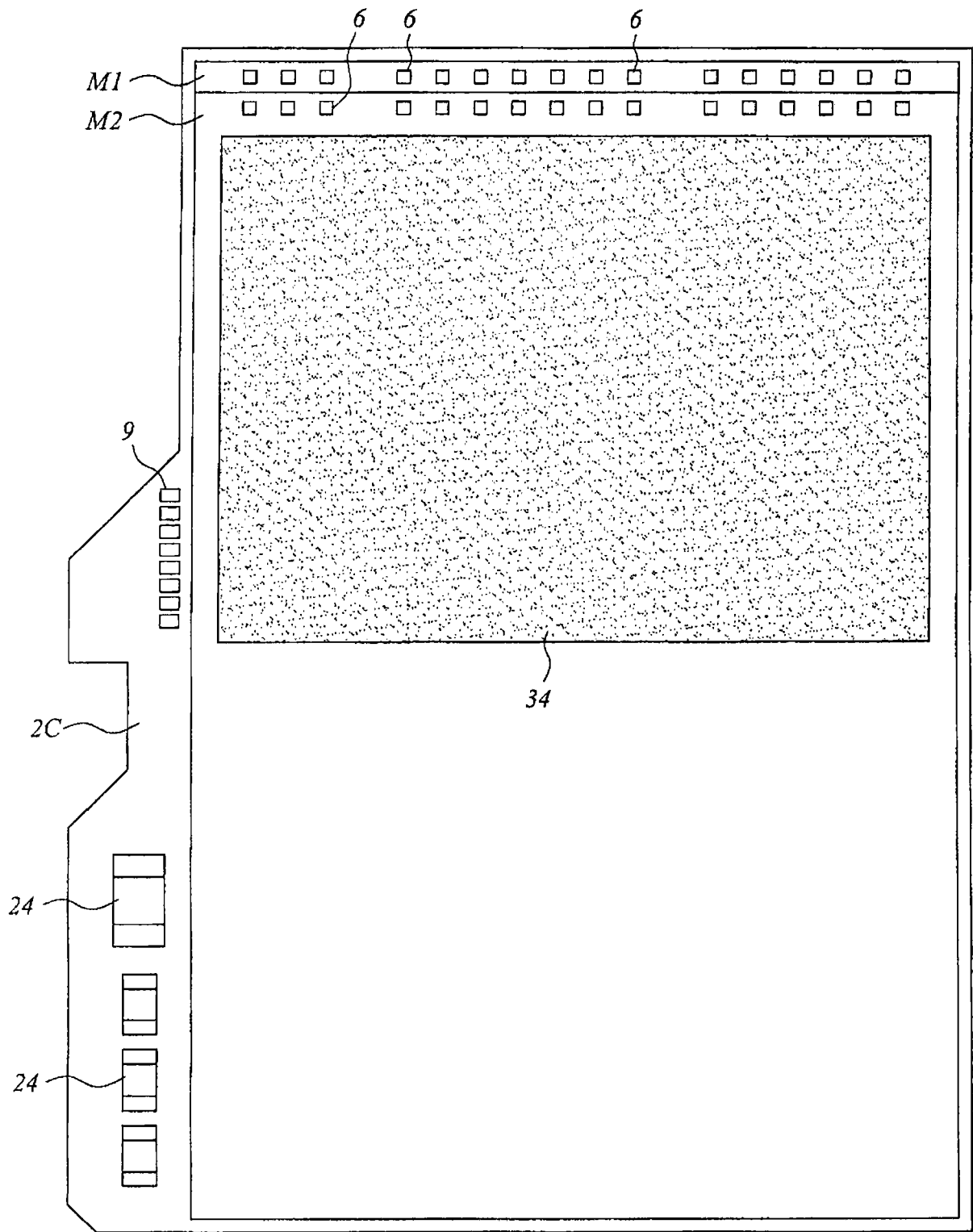


图 31

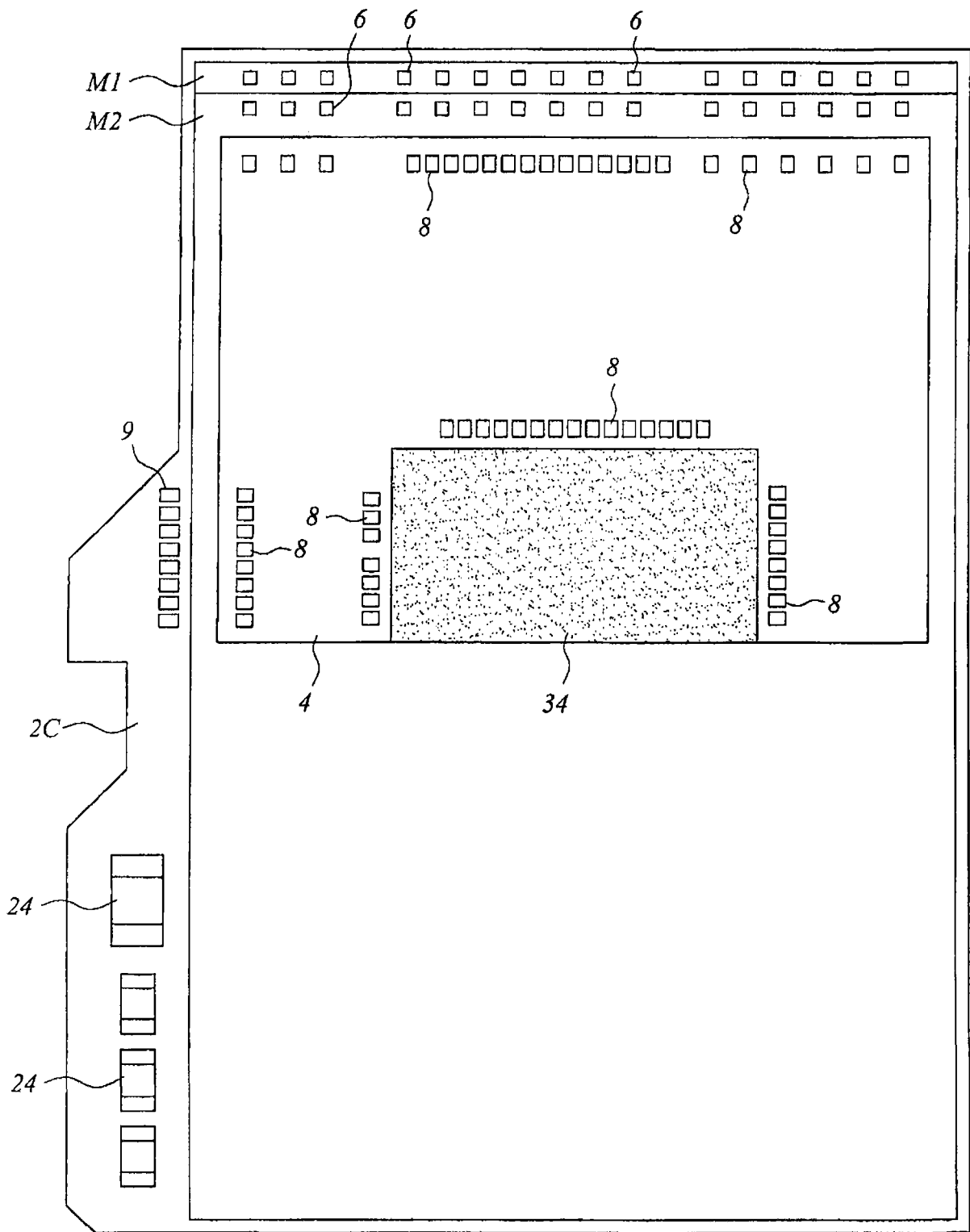


图 32

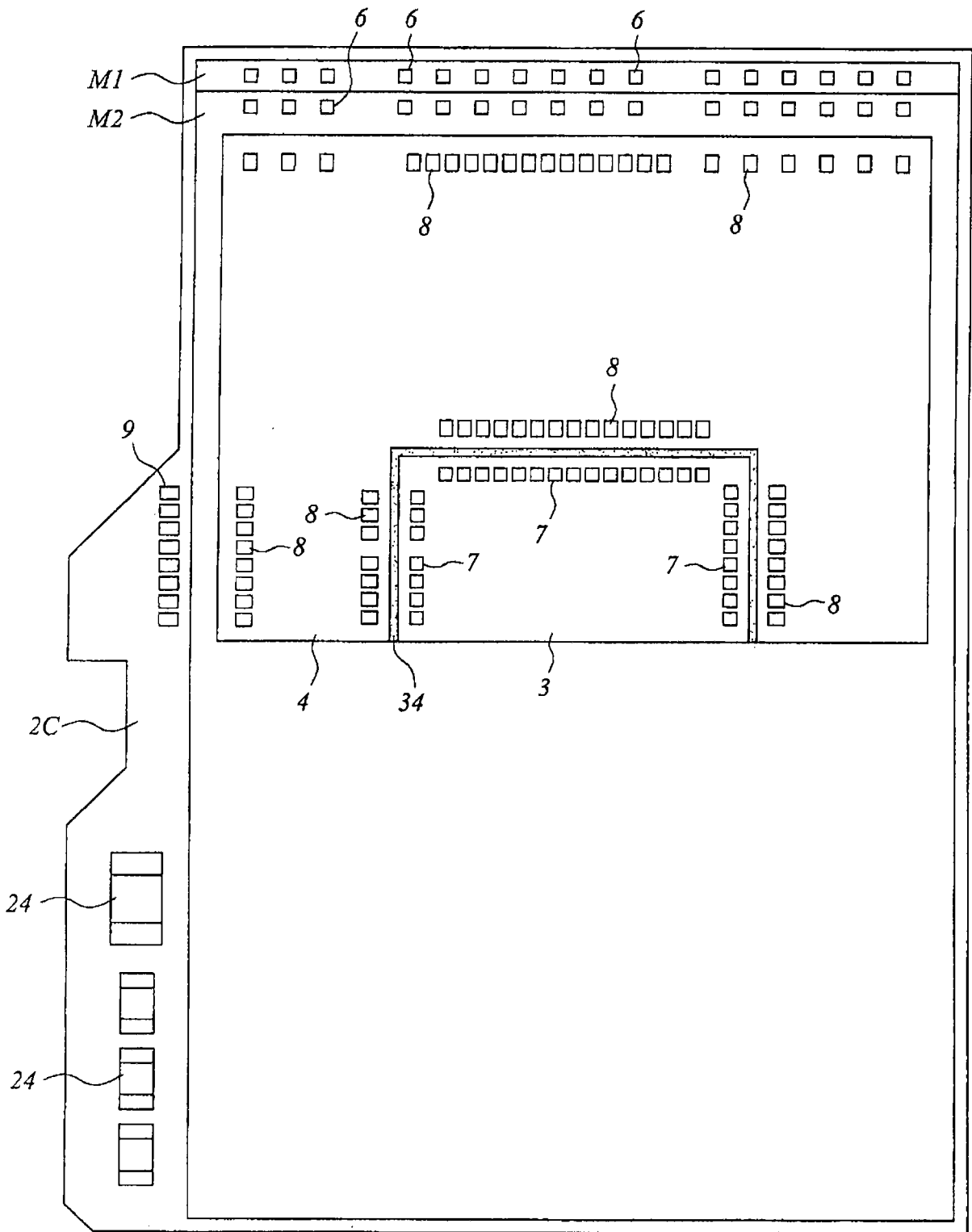


图 33

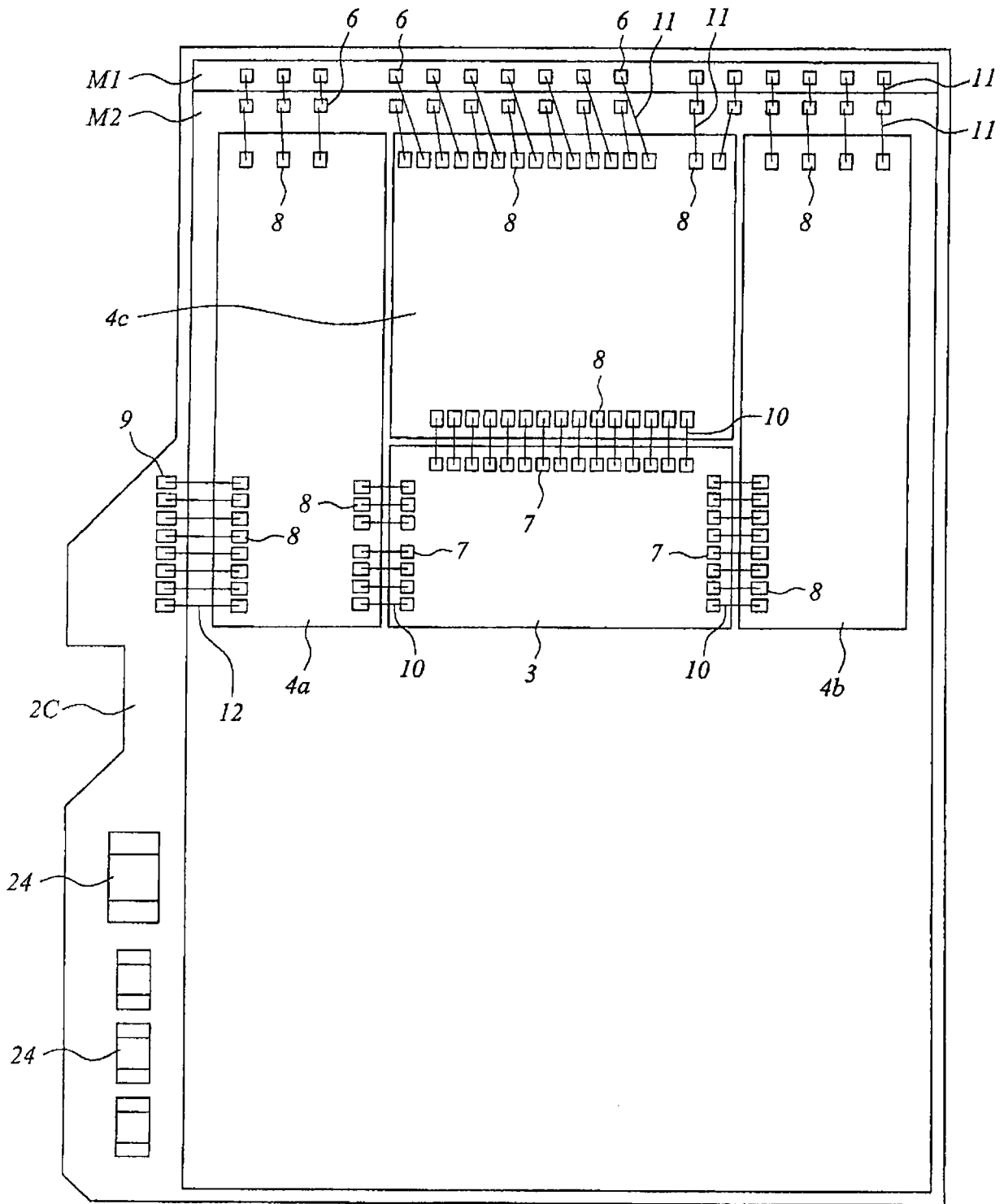


图 34

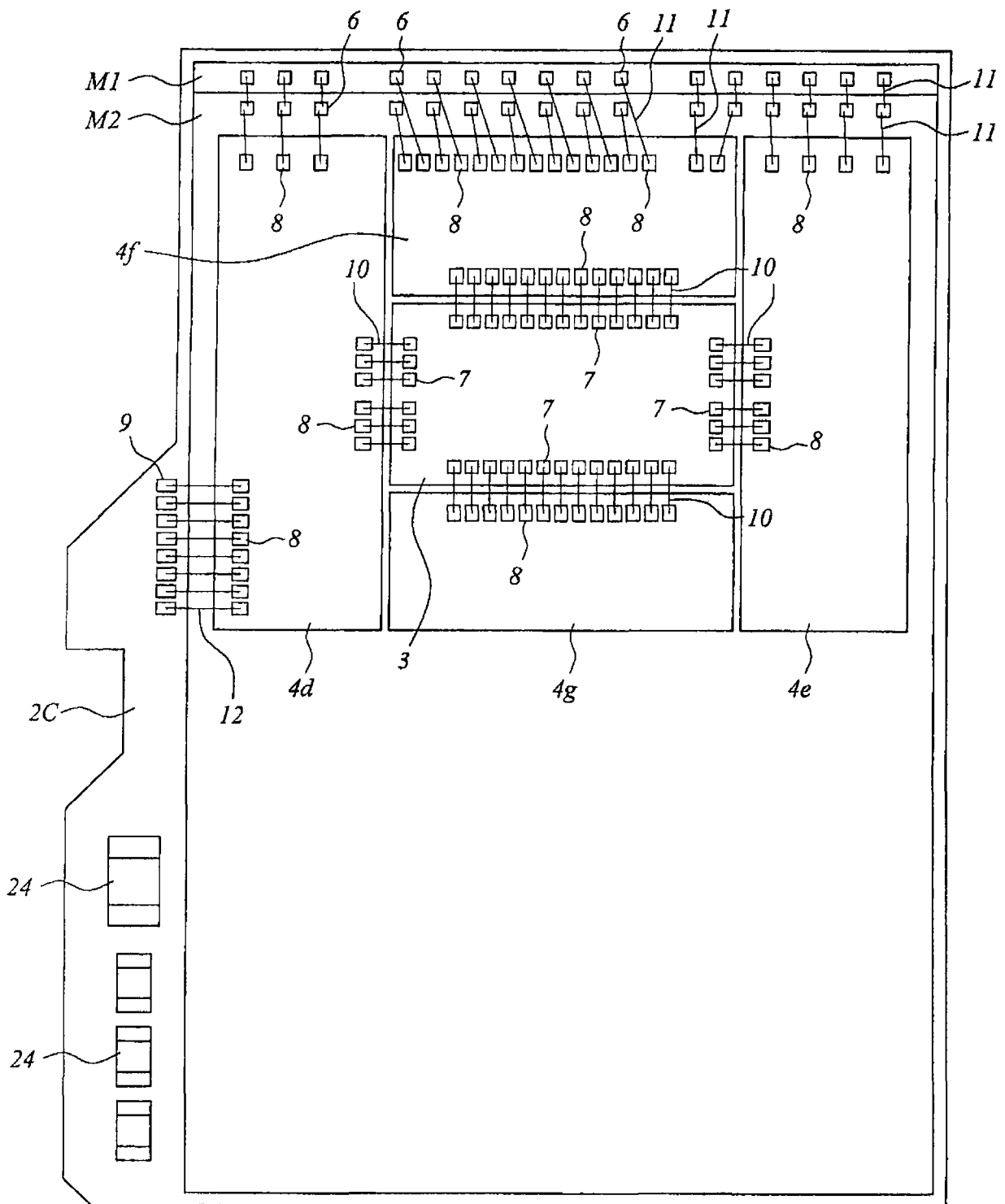


图 35

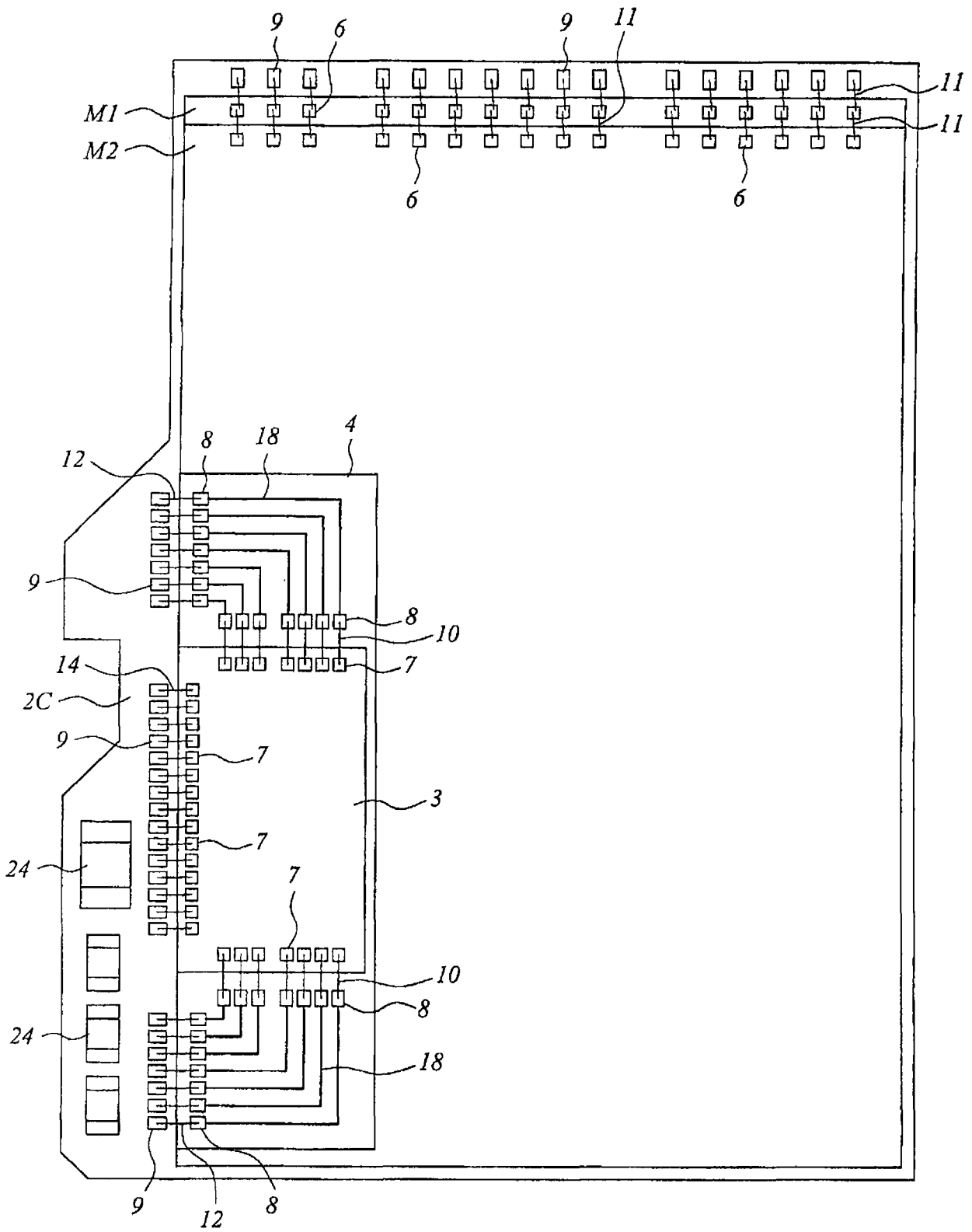


图 36

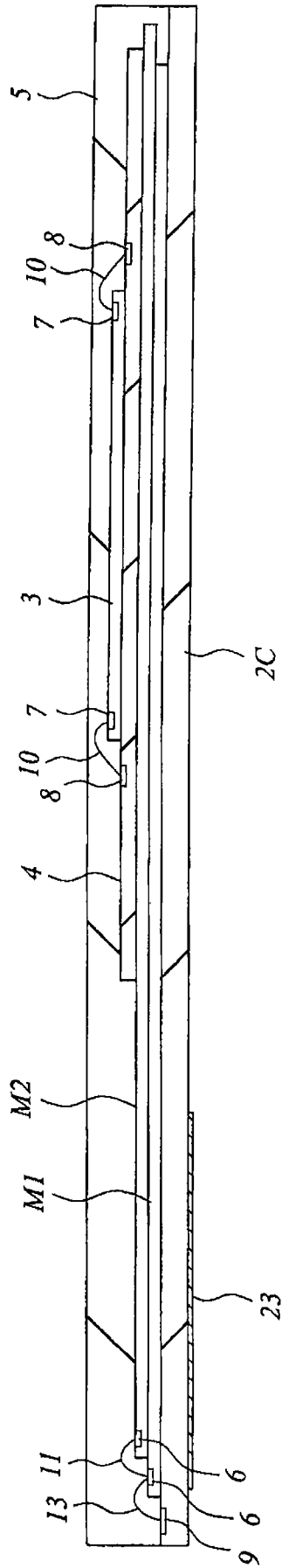


图 37

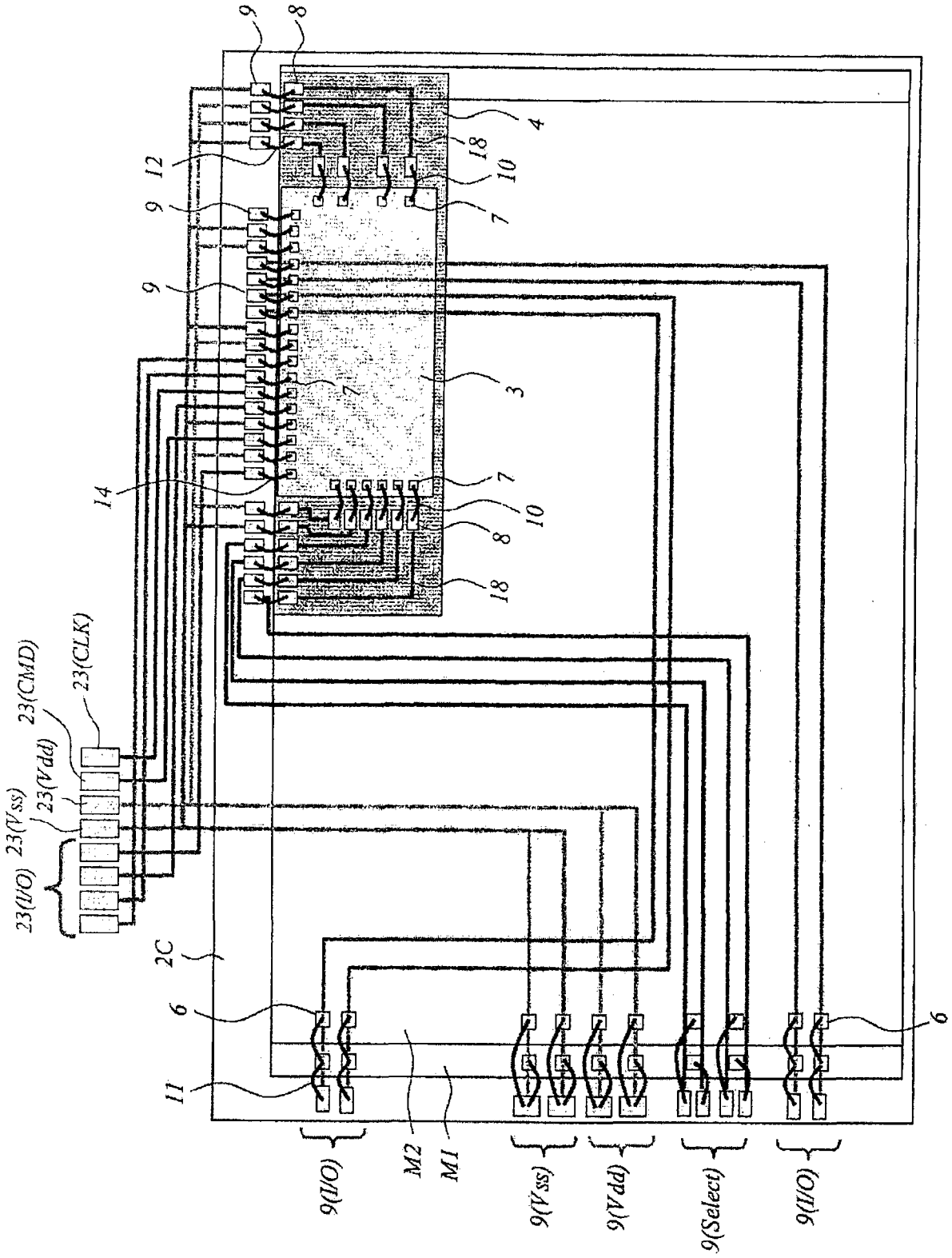


图 38

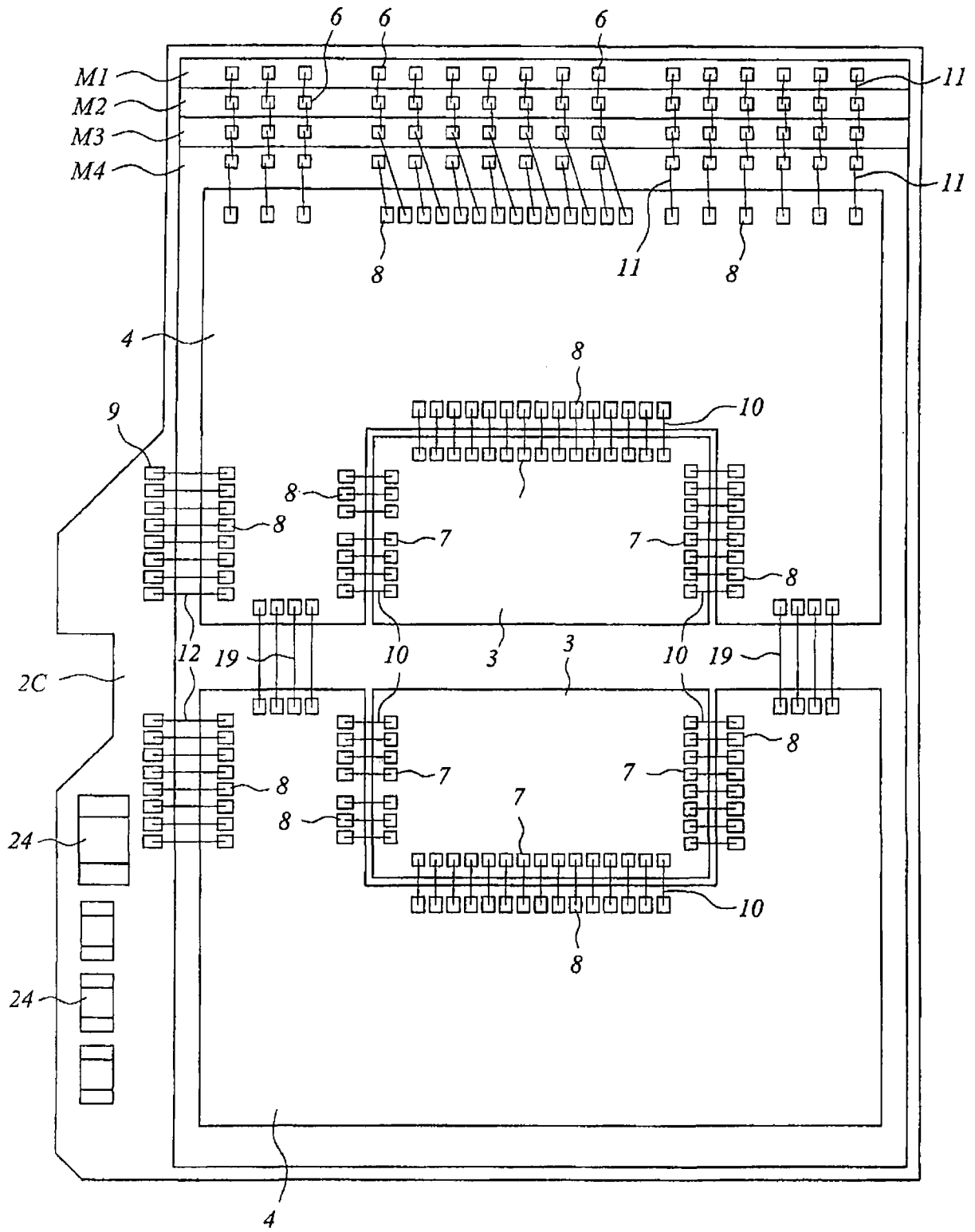


图 39

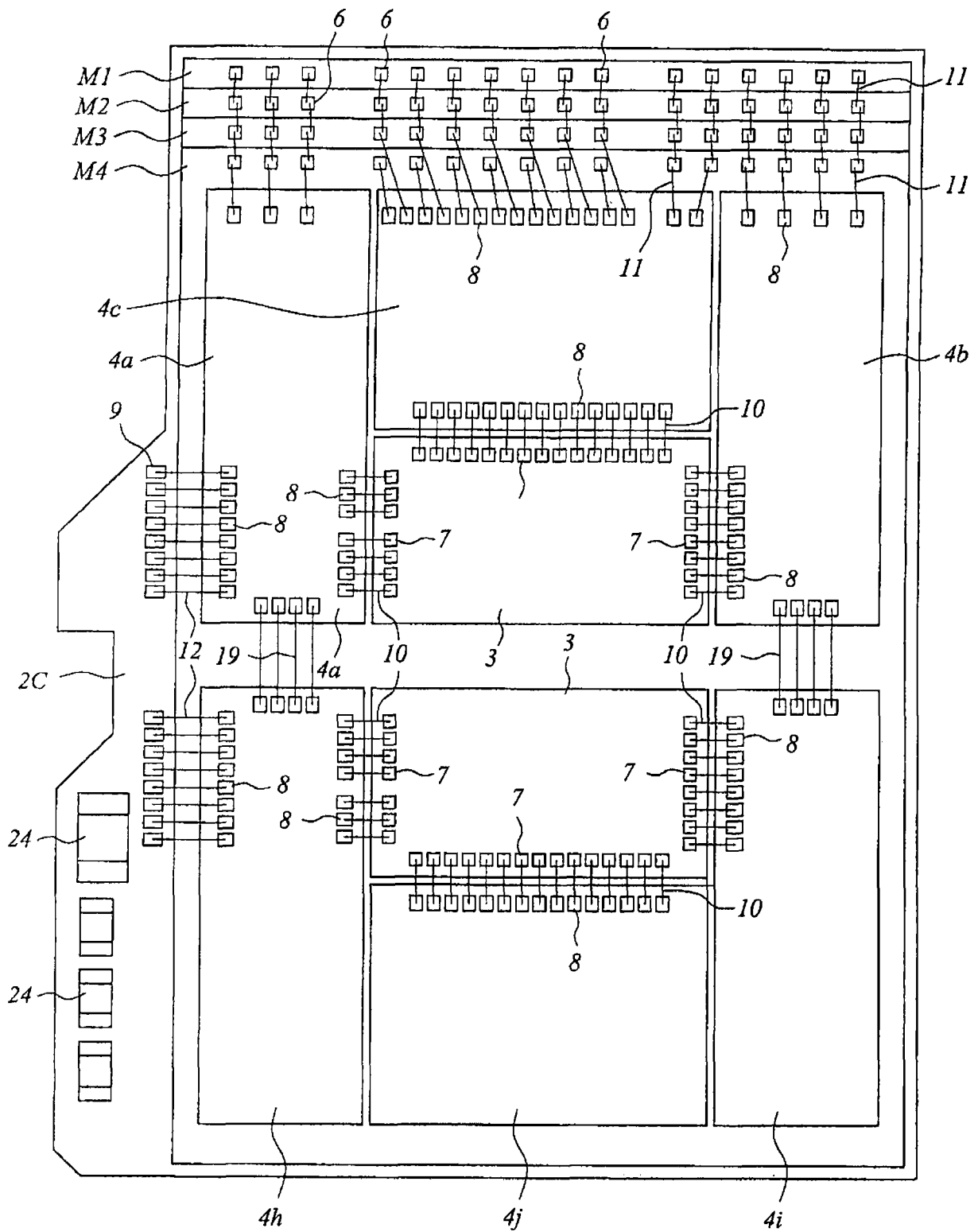


图 40

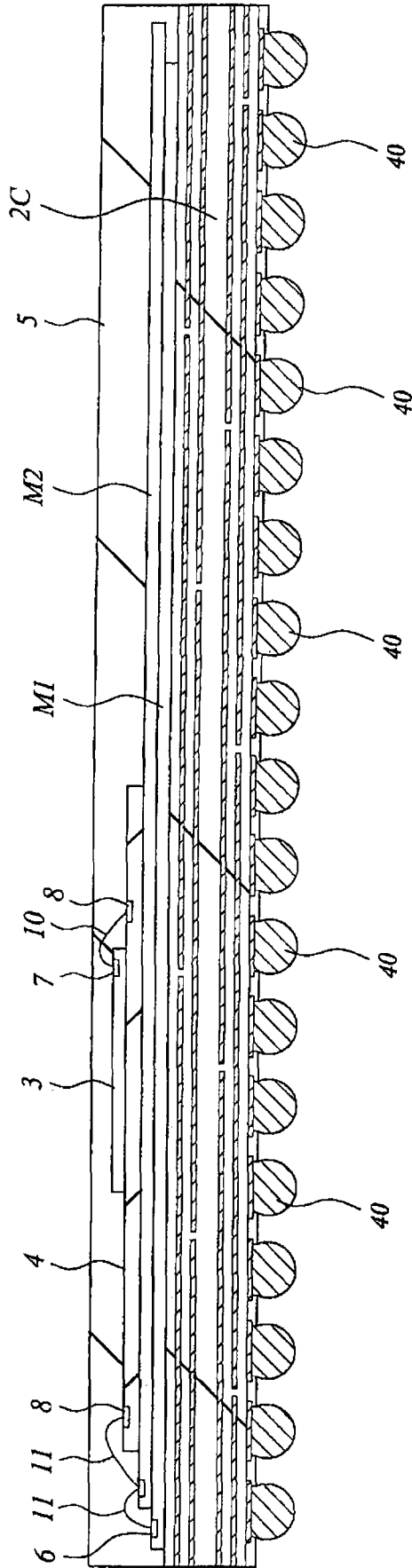


图 41