



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2009년07월22일
(11) 등록번호 10-0908753
(24) 등록일자 2009년07월14일

(51) Int. Cl.
H01L 21/60 (2006.01) H01L 23/48 (2006.01)
H01L 21/02 (2006.01)
(21) 출원번호 10-2007-0046091
(22) 출원일자 2007년05월11일
심사청구일자 2007년05월11일
(65) 공개번호 10-2008-0100032
(43) 공개일자 2008년11월14일
(56) 선행기술조사문헌
JP04284663 A*
KR1020010059916 A
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
엠코 테크놀로지 코리아 주식회사
광주 북구 대촌동 957
(72) 발명자
허병일
광주 북구 일곡동 청솔아파트 104동 306호
이해발
광주 광산구 신가동 신가 부영아파트 109동 1104호
이길수
광주 북구 임동 137-14
(74) 대리인
서경민, 서만규

전체 청구항 수 : 총 12 항

심사관 : 백양규

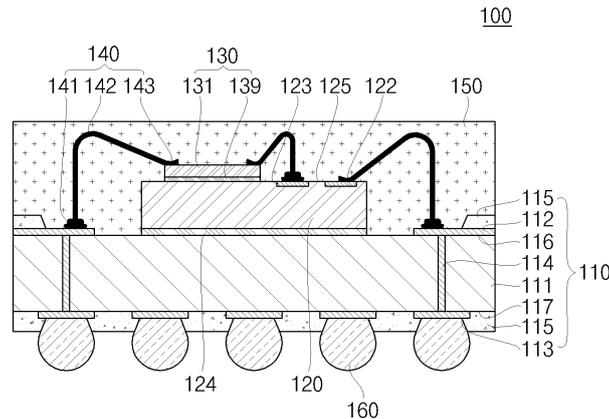
(54) 반도체 패키지

(57) 요약

본 발명은 도전성 와이어의 형성 경로를 변경하거나, 동일한 기능의 도전성 와이어를 통합 또는 분기 등이 가능하도록 도전성 와이어의 연결 경로상에 형성되는 브리지 리드를 가지는 반도체 패키지에 관한 것이다.

본 발명에 따른 반도체 패키지는 다수의 본드패드가 형성되는 반도체 다이; 상기 반도체 다이가 부착되고, 상기 반도체 다이와의 전기적 연결을 위한 복수의 본드핑거가 형성되는 서브스트레이트; 상기 반도체 다이 및 상기 서브스트레이트 중 적어도 어느 하나에 부착되고, 상기 반도체 다이와 상기 서브스트레이트의 전기적 연결을 중계하기 위한 브리지 리드; 및 상기 본드패드, 상기 본드핑거 및 상기 브리지 리드 중 선택된 어느 둘을 전기적으로 연결하기 위한 도전성 와이어를 포함하여 구성된다.

대표도 - 도1



특허청구의 범위

청구항 1

삭제

청구항 2

삭제

청구항 3

다수의 본드패드가 형성되는 반도체 다이와,

상기 반도체 다이가 부착되고, 상기 반도체 다이와의 전기적 연결을 위한 복수의 본드핑거가 형성되는 서브스트레이트와,

상기 반도체 다이 및 상기 서브스트레이트 중 적어도 어느 하나에 부착되고, 상기 반도체 다이와 상기 서브스트레이트의 전기적 연결을 중계하기 위한 브리지 리드와,

상기 본드패드, 상기 본드핑거 및 상기 브리지 리드 중 선택된 어느 둘을 전기적으로 연결하기 위한 도전성 와이어를 포함하고,

상기 브리지 리드는 상기 도전성 와이어와 접합되는 금속패턴과, 상기 금속패턴이 형성되는 절연체와, 상기 브리지 리드를 접합하기 위해 상기 절연체의 일면에 형성되는 접착층을 포함하며,

상기 브리지 리드는 상기 금속패턴의 형성을 위해 상기 절연체의 사이에 형성되는 베이스금속을 더 포함하여 구성되는 것을 특징으로 하는 반도체 패키지.

청구항 4

제 3 항에 있어서, 상기 금속패턴은 상기 절연체 및 상기 베이스금속 중 적어도 어느 하나의 상면에 형성되는 하부 금속층과, 상기 하부 금속층 상에 형성되는 상부 금속층을 포함하여 구성되는 것을 특징으로 하는 반도체 패키지.

청구항 5

제 3 항에 있어서, 상기 금속패턴은 복수로 구성되어 각각 전기적으로 절연되고, 각각의 상기 금속패턴은 서로 다른 상기 도전성 와이어와 전기적으로 연결되는 것을 특징으로 하는 반도체 패키지.

청구항 6

제 3 항에 있어서, 상기 금속패턴은 복수의 상기 도전성 와이어에 의해 복수의 상기 본드패드와 전기적으로 연결되며, 하나의 상기 본드핑거와 복수의 상기 도전성 와이어에 의해 전기적으로 연결되는 것을 특징으로 하는 반도체 패키지.

청구항 7

제 3 항에 있어서, 상기 금속패턴은 복수의 상기 도전성 와이어에 의해 복수의 상기 본드패드와 전기적으로 연결되며, 하나의 상기 본드핑거와 하나의 상기 도전성 와이어에 의해 전기적으로 연결되는 것을 특징으로 하는 반도체 패키지.

청구항 8

제 7 항에 있어서, 상기 본드패드와 상기 금속패턴을 연결하는 상기 도전성 와이어와, 상기 본드핑거와 상기 금속패턴을 연결하는 상기 도전성 와이어는 굵기 및 재질 중 어느 하나가 서로 다른 것을 특징으로 하는 반도체 패키지.

청구항 9

제 3 항에 있어서, 상기 금속패턴 및 상기 베이스금속 중 어느 하나는 상기 본드패드가 형성된 상기 반도체 다

이의 표면과 평행한 방향으로 절곡되는 것을 특징으로 하는 반도체 패키지.

청구항 10

제 3 항에 있어서, 상기 도전성 와이어는 상기 본드패드, 상기 본드핑거 및 상기 브리지 리드 중 선택된 어느 하나와 볼본딩에 의해 접합되는 것을 특징으로 하는 반도체 패키지.

청구항 11

제 10 항에 있어서, 상기 도전성 와이어는 상기 본드패드, 상기 본드핑거 및 상기 브리지 리드 중 선택된 어느 하나와 스티치본딩에 의해 접합되는 것을 특징으로 하는 반도체 패키지.

청구항 12

제 3 항에 있어서, 상기 서브스트레이트의 일면이 노출되도록 상기 서브스트레이트, 상기 반도체 다이, 상기 브리지 리드 및 상기 도전성 와이어를 봉지하는 인캡슐란트와, 상기 서브스트레이트의 노출된 일면에는 상기 본드핑거와 전기적으로 연결되는 볼랜드와, 상기 본드핑거와 상기 볼랜드의 연결을 위해 상기 서브스트레이트를 관통하도록 형성되는 도전성비아와, 상기 볼랜드에 접합되는 솔더를 더 포함하여 구성되는 것을 특징으로 하는 반도체 패키지.

청구항 13

제 3 항에 있어서, 상기 반도체 다이 및 상기 서브스트레이트 중 어느 하나에 부착되고, 상기 반도체 다이 및 상기 서브스트레이트 중 어느 하나와 전기적으로 연결되는 제 2 반도체 다이를 더 포함하여 구성되는 것을 특징으로 하는 반도체 패키지.

청구항 14

제 13 항에 있어서, 상기 브리지 리드는 상기 반도체 다이에 부착되고, 상기 제 2 반도체 다이의 본드패드 및 상기 서브스트레이트의 상기 본드핑거와 상기 도전성 와이어에 의해 각각 전기적으로 연결되는 것을 특징으로 하는 반도체 패키지.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <18> 본 발명은 반도체 패키지에 관한 것으로 특히, 도전성 와이어의 형성 경로를 변경하거나, 동일한 기능의 도전성 와이어를 통합 또는 분기 등이 가능하도록 도전성 와이어의 연결 경로상에 형성되는 브리지 리드를 가지는 반도체 패키지에 관한 것이다.
- <19> 반도체 패키지는 집약도의 향상, 회로 설계 및 형성 기술의 향상으로 인해 점점 더 고 기능화되고 있다. 이러한 추세를 반영하듯, 반도체 패키지는 과거와는 비교될 수 없을 만큼의 다양한 기능을 수행하게 되었고, 과거에는 인쇄회로기판의 상단한 면적을 할애해야 했던 칩셋이 하나의 칩에 의해 구현되는 수준에까지 이르렀다.
- <20> 이러한, 최근의 반도체 패키지는 과거보다 작아진 칩을 내장하고, 내장된 칩은 과거보다 더 많아진 외부 연결을 가지게 된다. 따라서, 종래와 동일한 면적의 칩을 내장하는 경우, 종래보다 많아진 외부 연결로 인해 연결단자를 형성하기 위한 더 많은 면적을 필요로하게 되었다. 즉, 종래와 동일한 면적 또는 이보다 작은 면적에 더 많은 외부연결단자를 형성하기 위한 연구가 활발하다.
- <21> 이러한 반도체 패키지 중 많은 입출력 단자를 가지는 형태의 패키지는 반도체 칩을 서브스트레이트나 리드프레임에 실장한 후, 이들과 반도체 칩을 도전성 와이어로 연결하는 방법이 이용되는 경우가 빈번하다. 이는 다른 연결방법들에 비해 도전성 와이어가 도전성 와이어 및 이의 부착공간을 협소하게 하는 것이 가능하고, 다양한 패키지에 적용이 가능 등의 장점이 있기 때문이다.
- <22> 이러한, 도전성 와이어도 최근의 반도체 패키지에서는 한계를 드러내고 있다. 이와 같은 도전성 와이어도 동일

한 평면 내에 형성된 입출력단자와 연결되기 때문에 배선의 한계가 있다. 즉, 반도체 칩으로부터 입출력단자로의 경로 즉, 반도체 칩의 패드로부터 서브스트레이트의 입출력단자로 연결되는 경로는 하나만 존재하게 된다. 따라서, 하나의 도전성 와이어가 하나의 경로를 이용하는 경우, 다른 도전성 와이어가 그 경로를 이용하기 위해서는 도전성 와이어의 형성 높이가 달라져야만 한다. 즉, 동일 선상에 형성되는 도전성 와이어들의 높이를 서로 달리 해야하기 때문에 반도체 패키지의 두께가 두꺼워지게 되어 소형화에 걸림돌이 되고 있다.

- <23> 또한, 더 많은 입출력단자를 형성하기 위해서는 도전성 와이어의 두께도 얇아져야 한다. 하지만, 현재보다 얇은 굵기의 도전성 와이어를 사용하는 경우 도전성 와이어의 전기적 특성 및 기계적 특성 저하로 인해 원하는 성능의 반도체 패키지를 제조하는 것이 어렵고, 도전성 와이어의 형성이 어려워지는 문제점이 있다.
- <24> 특히, 현재 이용되는 도전성 와이어의 굵기로도 어느 정도 이상의 거리를 연결하는 경우, 도전성 와이어의 늘어짐 등으로 인해 이웃한 도전성 와이어와의 접촉 등이 발생하는 문제점이 있다. 또한, 도전성 와이어의 연결거리가 증가하면 할수록 반도체 패키지의 몰딩시 도전성 와이어의 끊어짐, 스윙핑에 의한 도전성 와이어 간의 접촉이 문제가 되고 있다. 때문에, 도전성 와이어의 연결거리가 늘어나지 않도록 반도체 칩의 회로를 설계해야 하며, 이 때문에 회로 설계의 제약이 큰 문제점이 있다.
- <25> 이와 같은 이유로, 반도체 패키지의 성능을 유지하면서도 소형화하기 위해서 반도체 칩과 서브스트레이트 또는 반도체 칩과 리드프레임의 연결을 위한 새로운 방법이 필요한 실정이다.

발명이 이루고자 하는 기술적 과제

- <26> 따라서, 본 발명의 목적은 상술한 문제점을 해결하기 위한 것으로, 본 발명에 따른 반도체 패키지는 도전성 와이어의 형성 경로를 변경하거나, 동일한 기능의 도전성 와이어를 통합 또는 분기 등이 가능하도록 도전성 와이어의 연결 경로상에 형성되는 브리지 리드를 가지는 반도체 패키지를 제공하는 것이다.

발명의 구성 및 작용

- <27> 상기 목적을 달성하기 위하여 본 발명에 따른 반도체 패키지는 다수의 본드패드가 형성되는 반도체 다이; 상기 반도체 다이가 부착되고, 상기 반도체 다이와의 전기적 연결을 위한 복수의 본드핑거가 형성되는 서브스트레이트; 상기 반도체 다이 및 상기 서브스트레이트 중 적어도 어느 하나에 부착되고, 상기 반도체 다이와 상기 서브스트레이트의 전기적 연결을 중계하기 위한 브리지 리드; 및 상기 본드패드, 상기 본드핑거 및 상기 브리지 리드 중 선택된 어느 둘을 전기적으로 연결하기 위한 도전성 와이어를 포함하여 구성된다.
- <28> 상기 브리지 리드는 상기 도전성 와이어와 접합되는 금속패턴, 상기 금속패턴이 형성되는 절연체, 및 상기 브리지 리드를 접합하기 위해 상기 절연체의 일면에 형성되는 접착층,을 포함하여 구성될 수 있다.
- <29> 상기 브리지 리드는 상기 금속패턴의 형성을 위해 상기 절연체의 사이에 형성되는 베이스금속을 더 포함하여 구성될 수 있다.
- <30> 상기 금속패턴은, 상기 절연체 및 상기 베이스금속 중 적어도 어느 하나의 상면에 형성되는 하부 금속층, 상기 하부 금속층 상에 형성되는 상부 금속층을 포함하여 구성될 수 있다.
- <31> 상기 금속패턴은 복수로 구성되어 각각 전기적으로 절연되고, 각각의 상기 금속패턴은 서로 다른 상기 도전성 와이어와 전기적으로 연결될 수 있다.
- <32> 상기 금속패턴은 복수의 상기 도전성 와이어에 의해 복수의 상기 본드패드와 전기적으로 연결되며, 하나의 상기 본드핑거와 복수의 상기 도전성 와이어에 의해 전기적으로 연결될 수 있다.
- <33> 상기 금속패턴은 복수의 상기 도전성 와이어에 의해 복수의 상기 본드패드와 전기적으로 연결되며, 하나의 상기 본드핑거와 하나의 상기 도전성 와이어에 의해 전기적으로 연결될 수 있다.
- <34> 상기 본드패드와 상기 금속패턴을 연결하는 상기 도전성 와이어와, 상기 본드핑거와 상기 금속패턴을 연결하는 상기 도전성 와이어는 굵기 및 재질 중 어느 하나가 서로 다른 게 형성될 수 있다.
- <35> 상기 금속패턴 및 상기 베이스금속 중 어느 하나는 상기 본드패드가 형성된 상기 반도체 다이의 표면과 평행한 방향으로 절곡될 수 있다.
- <36> 상기 도전성 와이어는 상기 본드패드, 상기 본드핑거 및 상기 브리지 리드 중 선택된 어느 하나와 볼본딩에 의해 접합될 수 있다.

- <37> 상기 도전성 와이어는 상기 본드패드, 상기 본드핑거 및 상기 브리지 리드 중 선택된 어느 하나와 스티치본딩에 의해 접합될 수 있다.
- <38> 상기 서브스트레이트의 일면이 노출되도록 상기 서브스트레이트, 상기 반도체 다이, 상기 브리지 리드 및 상기 도전성 와이어를 봉지하는 인캡슐란트, 상기 서브스트레이트의 노출된 일면에는 상기 본드핑거와 전기적으로 연결되는 볼랜드, 상기 본드핑거와 상기 볼랜드의 연결을 위해 상기 서브스트레이트를 관통하도록 형성되는 도전성비아 및 상기 볼랜드에 접합되는 솔더를 더 포함하여 구성될 수 있다.
- <39> 상기 반도체 다이 및 상기 서브스트레이트 중 어느 하나에 부착되고, 상기 반도체 다이 및 상기 서브스트레이트 중 어느 하나와 전기적으로 연결되는 제 2 반도체 다이를 더 포함하여 구성될 수 있다.
- <40> 상기 목적 외에 본 발명의 다른 특징 및 작용들은 첨부도면을 참조한 실시예에 대한 상세한 설명을 통해 명백하게 드러나게 될 것이다.
- <41> 첨부된 도면과 관련하여 이하에서 개시되는 상세한 설명은 발명의 바람직한 실시예들을 설명할 의도로서 행해진 것이고, 발명이 실행될 수 있는 형태들만을 나타내는 것은 아니다. 본 발명의 사상이나 범위에 포함된 동일한 또는 등가의 기능들이 다른 실시예들에 의해서도 달성될 수 있음을 주지해야 한다.
- <42> 도면에 개시된 어떤 특징들은 설명의 용이함을 위해 확대한 것이고, 도면 및 그 구성요소들이 반드시 적절한 비율로 도시되어 있지는 않다. 그러나 당업자라면 이러한 상세 사항들을 쉽게 이해할 것이다.
- <43> 이하, 첨부도면을 참조하여 본 발명의 실시예에 대해 상세히 설명하기로 한다.
- <44> 도 1은 본 발명에 따른 반도체 패키지를 도시한 단면예시도이다.
- <45> 도 1을 참조하면, 본 발명에 따른 반도체 패키지(100)는 서브스트레이트(110), 반도체 다이(120), 브리지 리드(130), 도전성 와이어(140), 인캡슐란트(150) 및 솔더볼(160)을 포함하여 구성된다.
- <46> 서브스트레이트(110)는 절연체(111), 본드핑거(112), 볼랜드(113), 도전성비아(114) 및 솔더마스크(115)를 포함하여 구성된다. 이 서브스트레이트(110)는 제 1 면(116)에 도포되는 접착부재(124)에 의해 반도체 다이(120)와 접합된다. 여기서, 접착부재(124)는 페이스트 접착제, 양면접착테이프 및 이의 등가부재를 이용할 수 있으나, 이로써 본 발명을 한정하는 것은 아니다. 또한, 절연체(111)의 제 1 면(116)에는 본드핑거(112)가 형성되고, 이 본드핑거(112)는 도전성 와이어(140)에 의해 반도체 다이(120)와 전기적, 기계적으로 연결된다. 그리고, 본드핑거(112)는 절연체(111)를 관통하여 형성되는 도전성비아(114)에 의해 볼랜드(113)와 전기적으로 연결된다. 이 서브스트레이트(110)는 도시된 바와 같이 한층의 절연체(111)로 형성될 수도 있고, 절연체(111) 및 금속층을 여러층 적층하여 형성할 수도 있으나, 이로써 본 발명을 한정하는 것은 아니다. 아울러, 서브스트레이트(110)에는 본드핑거(112) 및 볼랜드(113)의 일부를 봉지하도록 솔더마스크(115)가 형성될 수 있으나, 이로써 본 발명을 한정하는 것은 아니다.
- <47> 반도체 다이(120)는 서브스트레이트(110)의 제 1 면(116)에 접착부재(124)에 의해 접착되어 부착된다. 그리고, 반도체 다이(120)는 서브스트레이트(110)의 본드핑거(112)와 도전성 와이어(140)에 의해 전기적으로 연결된다. 이를 위해, 반도체 다이(120)의 제 1 면(125)에는 본드패드(122, 123)가 다수 형성된다. 여기서, 본드패드(122, 123)는 알루미늄(Al) 및 이의 등가금속 또는 이의 합금속을 이용하여 형성하는 것이 가능하지만, 이로써 본 발명을 한정하는 것은 아니다. 특히, 반도체 다이(120)에 형성된 본드패드(122, 123) 중 일부 본드패드(123)는 브리지 리드(130)를 경유하는 도전성 와이어(140)에 의해 본드핑거(112)와 연결된다. 이를 위해, 반도체 다이(120)의 제 1 면(125)에는 브리지 리드(130)가 부착될 수 있다. 도 1에서는 브리지 리드(130)의 설명을 위해 본드패드(122, 123)가 반도체 다이(120)의 일편에만 형성된 것으로 도시하였으나, 본드패드(122, 123)의 형성위치는 다양하게 변경가능하며, 이로써 본 발명을 한정하는 것은 아니다.
- <48> 브리지 리드(130)는 본드패드(122, 123)와 본드핑거(112), 본드핑거(112)와 본드핑거(112) 간의 연결을 증대한다. 이를 위해, 브리지 리드(130)는 본드패드(123) 또는 본드핑거(112)와 연결된 도전성 와이어(140)들과 전기적으로 연결된다. 이 브리지 리드(130)는 금속패턴(131)과 절연층을 포함하여 구성되며, 접착층(139)에 의해 반도체 다이(120)의 제 1 면(125) 또는 서브스트레이트(110)의 제 1 면(116)에 접착된다. 여기서, 접착층(139)은 페이스트 접착제, 양면접착테이프 및 이의 등가부재일 수 있으나, 이로써 본 발명을 한정하는 것은 아니다. 다만, 브리지 리드(130) 상에 와이어본딩(미도시)의 캐필러리와 같은 장치에 의해 도전성 와이어(140)가 형성되는 경우, 도전성 와이어(140) 형성에 따른 스트레스를 최소화하기 위해 탄성계수가 낮은 접착층(139)을 사용하는 것이 바람직하다. 하지만, 이로써 본 발명을 한정하는 것은 아니다. 도 1에서는 브리지 리드(130)가 반도체

체 다이(120)의 제 1 면(125)에 부착되어, 본드패드(122, 123) 중 상대적으로 반도체 다이(120)의 중심방향에 형성되는 인너본드패드(123)와 본드핑거(112)의 연결을 증대하는 예를 도시하였다. 이와는 달리, 브리지 리드(130)가 서브스트레이트(110)에 부착되어 사용될 수도 있으며, 이로써 본 발명을 한정하는 것은 아니다. 이 브리지 리드(130)의 가용예와 그에 따른 상세한 설명은 이후의 도면을 참조하여 상세히 설명하기로 한다.

<49> 도전성 와이어(140)는 반도체 다이(120)의 본드패드(122, 123)와 본드핑거(112) 또는 본드핑거(112)와 본드핑거(112)를 전기적으로 연결한다. 특히, 도전성 와이어(140)는 본드패드(122, 123), 본드핑거(112) 간의 연결을 위해 브리지 리드(130)에 연결될 수 있다. 이 도전성 와이어(140)의 일단은 볼 형태의 범프를 형성하는 볼본딩(141)에 의해 본드핑거(112)나 본드패드(123)에 접합되고, 타단은 스티치본딩(143)될 수 있으나, 이로써 본 발명을 한정하는 것은 아니다. 도 1에서는 본드핑거(112)와 인너본드패드(123)에 볼본딩(141)이 이루어지고, 브리지 리드(130)에 스티치본딩(143)이 이루어진 것을 도시하였으나, 이로써 본 발명을 한정하는 것은 아니다. 아울러, 도전성 와이어(140)는 본드패드(122, 123), 본드핑거(112) 간의 연결을 위해 서로 다른 굵기로 형성될 수 있으나, 이로써 본 발명을 한정하는 것은 아니다.

<50> 인캡슐란트(150)는 서브스트레이트(110), 반도체 다이(120), 브리지 리드(130) 및 도전성 와이어(140)를 봉지한다. 이 인캡슐란트(150)는 서브스트레이트(110), 반도체 다이(120), 브리지 리드(130) 및 도전성 와이어(140)에 습기, 공기와 같은 이물질이 침입하는 것을 방지하고, 이들을 외부의 물리력으로부터 보호함과 아울러, 외부와의 전기적 절연을 확보한다. 이를 위해, 인캡슐란트(150)는 기계적 강도, 전기절연성을 가지며, 반도체 다이(120)로부터 발생하는 열을 방열하기 위해 양호한 방열특성을 가질 수 있으나, 이로써 본 발명을 한정하는 것은 아니다.

<51> 솔더볼(160)은 볼랜드(113)의 일면에 부착되어, 외부회로와 반도체 패키지(100) 간의 도전경로를 제공한다. 이 솔더볼(160)은 도 1에 도시된 바와 같이 구 형태로 가공하여 이용할 수 있으나, 이로써 본 발명을 한정하는 것은 아니다. 솔더볼(160)은 은(Ag), 납(Pb), 주석(Sn), 무연주석(Leadless Sn) 및 이의 등가금속 또는 이의 합금속을 이용할 수 있으나, 이로써 본 발명을 한정하는 것은 아니다.

<52> 도 2는 도 1에 도시된 브리지 리드의 단면을 도시한 예시도이다.

<53> 도 2를 참조하면, 본 발명에 따른 브리지 리드(130)는 금속패턴(131), 베이스금속(136), 절연체(137) 및 접착층(139)을 포함하여 구성될 수 있다.

<54> 금속패턴(131)은 둘 이상의 도전성 와이어(140)들과 접합된다. 이를 위해, 금속패턴(131)은 하부 금속층(133)과 상부 금속층(132)을 포함하여 구성될 수 있다. 하부 금속층(133)은 상부 금속층(132)에 비해 상대적으로 저렴한 금속, 단단한 금속을 이용하여 형성되며, 상부 금속층(132)을 형성하기 위한 기본 금속층으로 이용된다. 특히, 이 하부 금속층(133)은 하부에 배치되는 베이스금속(136) 및 상부에 형성되는 상부 금속층(132)과의 접합성이 좋고, 전기전도도가 우수한 금속을 이용하여 형성되며, 니켈(Ni) 및 이의 등가금속 또는 이의 합금속을 예로 들 수 있다. 하지만, 이로써 본 발명을 한정하는 것은 아니다. 이 상부 금속층(132)은 도전성 와이어(140)들이 안정적으로 금속패턴(131)과 접합되도록 하기 위해 하부 금속층(133) 상에 형성된다. 이를 위해, 상부 금속층(132)은 도전성 와이어(140)와 동종의 금속을 이용하여 형성되는 것이 좋으며, 금(Au), 팔라듐(Pd) 및 이의 등가금속 또는 이의 합금속을 예로 들 수 있으나, 이로써 본 발명을 한정하는 것은 아니다. 아울러, 이 금속패턴(131)은 도금, 증착 및 이의 등가공정을 이용하여 형성될 수 있으나, 이로써 본 발명을 한정하는 것은 아니며, 상부 금속층(132)과 하부 금속층(133)은 서로 다른 공정에 의해 형성될 수도 있다. 이러한 상부 금속층(132) 및 하부 금속층(133)은 구리 및 그 등가물중 선택된 어느 하나로 형성될 수 있으나, 여기서 그 재질을 한정하는 것은 아니다.

<55> 베이스금속(136)은 금속패턴(131)과 전기적으로 접촉하여, 금속패턴(131)의 부족한 전기 전도성을 보완하며, 금속패턴(131)의 형성을 위한 씨드금속(Seed)으로 이용된다. 또한, 베이스금속(136)은 접착층(139)과 함께, 와이어 언더(미도시)의 캐필러리에 의해 반도체 다이(120)에 스트레스가 가해지지 않도록 완충하는 역할을 수행한다. 금속패턴(131)이 도금에 의해 형성되는 경우, 이 베이스금속(136)은 상부에 형성되는 금속패턴(131)의 패턴형태와 거의 동일한 형태로 형성될 수 있다. 하지만, 이로써 본 발명을 한정하는 것은 아니다. 이 베이스금속(136)은 이웃한 베이스금속(136)과 절연체(137)에 의해 전기적으로 분리될 수 있다. 또한, 베이스금속(136)은 도시된 바와 같이 다층의 금속층으로 구성될 수 있으나, 이로써 본 발명을 한정하는 것은 아니다. 도 2에서는 2개의 층으로 구성된 베이스금속(136)을 예로 도시하였다. 이 제 1 베이스금속(134)과 제 2 베이스금속(135)은 서로 다른 금속을 접합하여 형성하거나, 동종의 금속을 다른 방법으로 가공한 후 이를 접합하여 형성할 수도 있다. 또한, 도 2에서와 같이 다층으로 구성되지 않고, 단일한 금속으로 형성되는 단일 금속층을 베이스금속

(136)으로 이용하는 것도 가능하며, 이로써 본 발명을 한정하는 것은 아니다.

- <56> 절연체(137)는 베이스금속(136)과 베이스금속(136)간, 금속패턴(131)과 금속패턴(131) 간의 절연을 확보하고, 금속패턴(137)의 형성을 위한 공간을 제공한다. 아울러, 절연체(137)의 하부에는 브리지 리드(130)를 반도체 다이(120) 또는 서브스트레이트(110)에 접촉하기 위한 접촉층(139)이 형성될 수 있다. 이때, 접촉층(139)은 페이스트 접촉제, 접촉테이프 및 이의 등가부재일 수 있으나, 이로써 본 발명을 한정하는 것은 아니다.
- <57> 도 2에 도시된 브리지 리드(130)를 실제 생산하는 경우, 브리지 리드(130)가 적용되는 반도체패키지(100) 및 도전성 와이어(140)의 규격에 따라 크기 및 규격이 변경된다. 이러한 브리지 리드(130)를 실제 양산하는 실험에서, 브리지 리드(130)의 두께(T1)는 대략 37~42 μm 로 형성되었다. 이 브리지 리드(130)의 두께(T1)는 접촉층(139)의 두께(T2)를 포함한 두께이며, 이 접촉층(139)의 두께(T2)는 대략 12~17 μm 이다. 또한, 절연체(138) 및 베이스금속(136)의 두께는 반도체 다이(120)에 가해지는 스트레스 및 전기전도도를 고려하여 최소 20 μm 이상이 되도록 제조하였다. 아울러, 이 베이스금속(136) 상부에 형성되는 하부 금속층(133)의 두께는 대략 3~8 μm , 상부 금속층(132)의 두께는 최소 0.5 μm 이상이 되도록 하였다. 그리고, 금속패턴(131) 간의 거리는 최소 25 μm 이상을 유지하도록 하였으며, 금속패턴(131)은 도전성 와이어(140)와의 접합을 위해 최소 65 μm 이상을 폭을 가지도록 제조하였다. 하지만, 이와같은 브리지 리드(130)의 규격은 브리지 리드(130)가 사용되는 반도체패키지(100), 접합되는 도전성 와이어(140) 및 공정에 따라 상이해질 수 있으며, 이로써 본 발명을 한정하는 것은 아니다.
- <58> 도 3a 내지 도 3c는 브리지 리드의 사용예를 도시한 평면도들로서, 반도체 다이 및 서브스트레이트의 일부를 도시하였다.
- <59> 도 3a를 참조하면, 브리지 리드(130)는 도전성 와이어(140)가 중첩된 경로에 배치되지 않도록 하는 역할과, 동일한 기능의 도전성 와이어(140)를 취합하는 역할을 수행할 수 있다. 상술한 바와 같이, 반도체 다이(120)에는 다수의 본드패드(122, 123)가 형성될 수 있다. 반도체 다이(120)와 서브스트레이트(110)의 연결이 많은 경우, 이 본드패드(122, 123)들은 도 3a에서와 같이 이너본드패드(123)와 아우터 본드패드(122)로 구분될 수 있다. 이 경우, 아우터본드패드(122)는 반도체 다이(120)로부터의 신호입출력을 위해 주로 사용되고, 이너본드패드(123)는 접지(GND) 또는 전원(Power)의 공급을 위한 단자로 사용될 수 있다. 하지만, 이로써 본 발명을 한정하는 것은 아니다.
- <60> 이러한 본드패드(122, 123)들은 서브스트레이트(110)의 외주연을 따라 방사상으로 배치되는 본드핑거(112)에 전기적으로 연결된다. 이를 위해, 종래에는 아우터본드패드(122)와 본드핑거(112)를 연결하는 제 1 도전성 와이어(144)가 형성된 후, 이너본드패드(123)와 본드핑거(112)를 연결하는 제 2 도전성 와이어(145)가 형성된다. 종래에는 중첩되는 경로를 가지는 도전성 와이어(144, 145) 즉, 제 2 도전성 와이어(145)와 제 1 도전성 와이어(144)의 단락을 방지하기 위해, 제 2 도전성 와이어(145)가 제 1 도전성 와이어(144)의 높이보다 높게 형성되었다. 하지만, 이 경우 인캡슐란트(101)의 몰딩시 제 2 도전성 와이어(145)의 쓸림(Sweep)이 발생하여 도전성 와이어(140) 간의 접촉이 발생하는 등의 문제와 함께, 제 2 도전성 와이어(145)의 높이로 인해, 반도체 패키지(100)의 두께가 두꺼워지는 문제점이 있었다. 특히, 동일한 기능, 예를 들어 접지전원과의 연결을 위한 도전성 와이어(140)를 하나의 본드핑거(117)에 통합하는 경우, 점선 A와 같이 제 1 도전성 와이어(144)와 제 2 도전성 와이어(145)의 경로가 교차하는 형태를 가지게 됨으로써 와이어간 접촉에 의한 불량 발생이 높았다. 또한, 얇은 굵기의 도전성 와이어(140)를 긴 거리에 걸쳐 형성함으로써 도전성 와이어의 늘어짐, 끊어짐, 저항의 증가와 같은 문제점이 발생하였다. 이 때문에, 본드핑거(112)를 형성하는 경우, 도전성 와이어(140)의 형성거리를 짧게 하고, 경로의 중첩을 배제하기 위해 본드핑거(112)들의 사이 사이에 같은 기능의 여러 본드핑거(112)를 배치하였다.
- <61> 본 발명의 브리지 리드(130)는 이러한 문제점을 개선하기 위해 사용될 수 있다. 즉, 도 3a에 도시된 바와 같이, 동일한 신호가 입출력되는 본드패드(122, 123)들 특히, 이너본드패드(123)를 브리지 리드(130)의 금속패턴(131)과 와이어본딩하고, 이 금속패턴(131)과 통합본드핑거(117)를 제 3 도전성 와이어(146)에 의해 전기적으로 연결할 수 있다. 이를 통해, 제 1 내지 제 3 도전성 와이어(144, 145, 146)간의 경로가 중첩되는 것을 방지할 수 있으며, 동일한 기능을 수행하는 복수의 본드핑거(112, 117)를 생략하여 다른 신호의 입출력에 사용하는 것이 가능해진다. 특히, 상대적으로 공간 낭비가 심한 반도체 다이(120) 및 서브스트레이트(110)의 모서리부분을 이용할 수 있는 장점이 있다. 또한, 도 3a의 경우 도전성 와이어(140)간의 경로가 중첩되지 않으므로, 특정 도전성 와이어(140)의 높이를 높게 하지 않고 형성이 가능하여, 반도체 패키지(100)의 두께가 두꺼워지는 것을 방지할 수 있다.

- <62> 특히, 도 3a에서는 통합본드핑거(117)가 반도체 다이(120)의 전원을 공급하는 단자로 이용되는 경우의 예를 도시한 것이다. 즉, 통합본드핑거(117)와 제 3 도전성 와이어(146)에 의해 인너본드패드(123)들에 공급되는 전력량을 모두 감당하는 경우, 도시된 바와 같이 제 3 도전성 와이어(146)를 복수로 구성하여 이를 해결할 수 있다. 더욱이, 통합본드핑거(117)와 브리지 리드(130)를 연결하는 제 3 도전성 와이어(140)의 와이어 수를 복수로 구성하는 경우, 같은 굵기로 제 1 내지 제 3 도전성 와이어(140)를 구성할 수 있는 장점이 있다.
- <63> 도 3b는 통합본드핑거(117)와 브리지 리드(130)를 하나의 도전성 와이어(246)에 의해 연결한 예를 도시한 예시도이다. 도 3a와 달리, 본 발명의 다른 실시예에 따른 반도체 패키지(100)는 통합본드핑거(117)와 브리지 리드(130)가 하나의 제 3 도전성 와이어(246)에 의해 연결될 수 있다. 이때, 제 3 도전성 와이어(246)는 제 1 및 제 2 도전성 와이어(144, 145)에 대해 상대적으로 굵은 와이어를 이용하여 형성될 수 있다. 예를 들어, 제 1 및 제 2 도전성 와이어(144, 145)를 직경 약 0.8 내지 1mil의 와이어를 이용해 형성하고, 제 3 도전성 와이어(246)는 직경 약 2 내지 3mil 와이어를 이용하여 형성할 수 있다. 이 경우, 제 3 도전성 와이어(246)와 통합본드핑거(117)를 접지전원(GND) 또는 전력공급용으로 사용하는 경우에도 충분한 용량을 확보하는 것이 용이하며, 한 번의 와이어본딩에 의해 용이하게 형성하는 것이 가능하다.
- <64> 도 3c는 이웃하지 않는 본드핑거와 본드패드를 중계하는 브리지 리드(330)의 예를 도시하였다. 도 3a 및 도 3b는 복수의 본드패드(122, 123)를 하나의 본드핑거(117)에 연결하는 예에 대한 것이었다. 반면에 도 3c에 도시된 브리지 리드(330)는 복수의 본드패드(122, 123)를 개개의 본드핑거(217)에 연결할 수 있다. 특히, 위치상의 제약으로 인해 본드핑거(217a)와 본드패드(345a)를 도전성 와이어(340)를 이용하여 연결하는 경우 다른 도전성 와이어(340)와 교차하게 된다. 하지만, 도 3c와 같이 브리지 리드(330)를 이용하는 경우, 도전성 와이어(340)의 교차없이 본드핑거(217a)와 본드패드(345a)를 연결할 수 있게 된다. 또한, 인너본드패드(123)와 다른 본드핑거(217)를 개별적으로 연결하는 것도 가능하다. 이를 위해, 도 3c에 도시된 브리지 리드(330)의 금속패턴(331)은 도 3a 및 도 3b와 달리 각각 전기적으로 구분되는 세 개의 패턴으로 구성된다. 이를 통해, 각각의 인너본드패드(123)와 본드핑거(217)를 각각 연결할 수 있게 된다. 여기서, 도시된 패턴의 형태, 패턴의 수 및 도전성 와이어의 연결은 예로 제시된 것일뿐, 이로써 본 발명을 한정하는 것은 아니다. 아울러, 도 3c에서는 하나의 본드패드(123)와 하나의 본드핑거(217)를 각각의 금속패턴(331)이 일대일로 중계하는 예를 도시하였으나, 이로써 본 발명을 한정하는 것은 아니다.
- <65> 도 4는 본 발명의 다른 실시예에 따른 반도체 패키지를 도시한 예시도이다.
- <66> 도 4를 참조하면, 본 발명의 다른 실시예에 따른 반도체 패키지(400)는 반도체 다이(420), 브리지 리드(430), 도전성 와이어(440), 리드프레임(450) 및 인캡슐란트(460)를 포함하여 구성된다.
- <67> 반도체 다이(420)는 접착부재(424)에 의해 리드프레임(450)의 다이패드들(451) 상에 접촉된다. 이 반도체 다이(420)는 도전성 와이어(440) 및 브리지 리드(430)에 의해 내부리드(452)와 전기적으로 연결되어, 내부리드(452) 및 외부리드(453)에 의해 외부와 연결된다. 이를 위해, 반도체 다이(420)의 제 1 면(425)에는 도전성 와이어(440)와의 연결을 위한 본드패드(422, 423)가 하나 이상 형성될 수 있다. 이 본드패드(422, 423)는 알루미늄(A1) 및 이의 등가금속 또는 이의 합금속을 이용하여 형성하는 것이 가능하지만, 이로써 본 발명을 한정하는 것은 아니다. 반도체 다이(420)에 형성되는 본드패드(422, 423) 중 일부는 브리지 리드(430)에 의해 내부리드(452), 다른 본드패드(422, 423)와 연결될 수 있다. 아울러, 반도체 다이(420)의 제 1 면(425)에는 도시된 바와 같이 브리지 리드(430)가 접촉될 수 있으나, 이로써 본 발명을 한정하는 것은 아니다.
- <68> 브리지 리드(430)는 본드패드(422, 423)와 내부리드(452) 또는 본드패드(422, 423) 간의 연결을 중계한다. 이를 위해, 브리지 리드(430)는 본드패드(422, 423) 또는 내부리드(452)와 도전성 와이어(440)에 의해 연결된다. 이 브리지 리드(430)는 금속패턴과 절연층을 포함하여 구성되며, 접착층에 의해 반도체 다이(430)의 제 1 면(425) 또는 리드프레임(450) 상에 부착된다. 도 4에서는 도 1에서와 같이 브리지 리드(430)가 반도체 다이(420)의 제 1 면(425)에 부착되어, 본드패드(422, 423) 중 인너본드패드(422)와 내부리드(452) 간의 연결을 중계하는 예를 도시하였다. 하지만, 이로써 본 발명을 한정하는 것은 아니다.
- <69> 도전성 와이어(440)는 반도체 다이(420)의 본드패드(422, 423)와 내부리드(452), 본드패드(422, 423)와 브리지 리드(430), 브리지 리드(430)와 내부리드(452)를 전기적으로 연결한다. 이를 위해, 도전성 와이어(440)는 일단이 범프에 의해 볼본딩되고, 타단은 스티치본딩에 의해 본딩될 수 있으나, 이로써 본 발명을 한정하는 것은 아니다.
- <70> 리드프레임(450)은 다이패드들(451)과 내외부리드(452, 453)가 일체형으로 제조된 뒤, 패키지 공정에서 분리되는

형태로 이용될 수 있다. 하지만, 이로써 본 발명을 한정하는 것은 아니다. 다이패들(451)에는 접착부재(424)에 의해 반도체 다이(420)가 부착 및 고정된다. 그리고, 내부리드(452)는 도전성 와이어(440)에 의해 반도체 다이(420)와 전기적, 기계적으로 연결된다. 리드프레임(450) 중 다이패들(451)과 내부리드(452)는 인캡슐란트(460)에 의해 봉지되고, 외부리드(453)는 인캡슐란트(460)의 외부로 노출되어 외부와 반도체 패키지(400)를 연결하게 된다. 이 리드프레임(450) 중 다이패들(451) 상에는 브리지 리드(430)가 부착될 수도 있으며, 이를 위해 다이패들(451)에는 브리지 리드(430)의 접착공간이 마련될 수 있다. 하지만, 이로써 본 발명을 한정하는 것은 아니다.

<71> 인캡슐란트(460)는 반도체 다이(420), 브리지 리드(430), 도전성 와이어(440) 및 리드프레임(450) 일부를 봉지한다. 이 인캡슐란트(460)는 반도체 다이(420), 브리지 리드(430), 리드프레임(450)의 다이패들(451)과 내부리드(452) 및 도전성 와이어(440)에 습기, 공기와 같은 이물질이 침입하는 것을 방지하고, 이들을 외부의 물리력으로부터 보호함과 아울러, 외부와의 전기적 절연을 확보한다.

<72> 도 5는 본 발명의 다른 실시예에 따른 반도체 패키지를 도시한 단면도이다.

<73> 도 5를 참조하면, 본 발명의 다른 실시예에 따른 반도체 패키지(500)는 서브스트레이트(510), 제 1 반도체 다이(520), 제 2 반도체 다이(525), 브리지 리드(530), 도전성 와이어(540), 인캡슐란트(550) 및 솔더볼(560)을 포함하여 구성된다.

<74> 서브스트레이트(510)는 절연체(511), 본드핑거(512), 볼랜드(513), 도전성비아(514) 및 솔더마스크(515)를 포함하여 구성된다. 이 서브스트레이트(510)는 제 1 면(516)에 도포되는 접착부재(529)에 의해 제 2 반도체 다이(525)와 접합된다. 여기서, 접착부재(529)는 페이스트 접착제, 양면접착테이프 및 이의 등가부재를 이용할 수 있으나, 이로써 본 발명을 한정하는 것은 아니다. 또한, 절연체(511)의 제 1 면(516)에는 본드핑거(512)가 형성되고, 이 본드핑거(512)는 도전성 와이어(540)에 의해 제 1 반도체 다이(520), 제 2 반도체 다이(525) 및 브리지 리드(530) 중 적어도 어느 하나와 전기적, 기계적으로 연결된다. 그리고, 본드핑거(512)는 절연체(511)를 관통하여 형성되는 도전성비아(514)에 의해 볼랜드(513)와 전기적으로 연결된다. 이 서브스트레이트(510)는 도시된 바와 같이 한층의 절연체(511)로 형성될 수도 있고, 절연체(511) 및 금속층을 여러층 적층하여 형성할 수도 있으나, 이로써 본 발명을 한정하는 것은 아니다. 아울러, 서브스트레이트(510)에는 본드핑거(512) 및 볼랜드(513)의 일부를 봉지하도록 솔더마스크(515)가 형성될 수 있으나, 이로써 본 발명을 한정하는 것은 아니다.

<75> 제 1 반도체 다이(520)는 제 2 반도체 다이(525) 상에 접착부재(524)에 의해 접착되어 부착된다. 이 제 1 반도체 다이(520)는 도전성 와이어(540)에 의해 제 2 반도체 다이(525) 또는 서브스트레이트(510)와 전기적으로 연결된다. 이때, 제 1 반도체 다이(520)는 브리지 리드(530)의 중계에 의해 제 2 반도체 다이(525) 또는 서브스트레이트(510)와 전기적으로 연결될 수 있다. 이를 위해, 제 1 반도체 다이(520)에는 브리지 리드(530)가 부착될 수 있다. 하지만, 이로써 본 발명을 한정하는 것은 아니다. 그리고, 제 1 반도체 다이(520)에는 도전성 와이어(540)와의 연결을 위한 본드패드(522)가 형성된다. 여기서, 본드패드(522)는 알루미늄(Al) 및 이의 등가금속 또는 이의 합금속을 이용하여 형성하는 것이 가능하지만, 이로써 본 발명을 한정하는 것은 아니다. 여기서, 접착부재(524)는 페이스트 접착제, 양면접착테이프 및 이의 등가부재를 포함할 수 있으나, 이로써 본 발명을 한정하는 것은 아니다.

<76> 제 2 반도체 다이(525)는 서브스트레이트(510) 상에 접착부재(529)에 의해 접착되어 부착되며, 제 1 반도체 다이(520)와 접착부재(524)에 의해 접착된다. 이 제 2 반도체 다이(525)는 제 1 반도체 다이(520) 또는 서브스트레이트(510)와 도전성 와이어(540)에 의해 전기적으로 연결될 수 있다. 이 제 2 반도체 다이(525)도 제 1 반도체 다이(520)와 마찬가지로, 제 1 반도체 다이(520) 또는 서브스트레이트(510)와 브리지 리드(530)의 중계에 의해 전기적으로 연결될 수 있다. 이를 위해, 제 2 반도체 다이(525)에는 브리지 리드(530)가 접착되어 부착될 수 있으나, 이로써 본 발명을 한정하는 것은 아니다.

<77> 브리지 리드(530)는 제 1 반도체 다이(520), 제 2 반도체 다이(525) 및 서브스트레이트(510) 간의 전기적 연결을 중계한다. 이를 위해, 브리지 리드(530)는 제 1 및 제 2 반도체 다이(520, 525)의 본드패드(522, 526), 서브스트레이트(510)의 본드핑거(512)와 도전성 와이어(540)에 의해 전기적으로 연결된다. 도 5에서는 브리지 리드(530)가 제 2 반도체 다이(525)에 부착된 것으로 도시하였으나 부착위치 및 부착대상은 변경이 가능하며, 도면에 의해 본 발명을 한정하는 것은 아니다. 즉, 브리지 리드(530)는 전기적 연결의 중계를 위해 필요에 따라 제 1 반도체 다이(520), 제 2 반도체 다이(525) 또는 서브스트레이트(510) 중 어느 하나 이상에 접착층에 의해 부착될 수 있다. 이 브리지 리드(530)는 제 1 반도체 다이(520)와 제 2 반도체 다이(525)의 본드패드(522, 526)의 연결을 중계할 수 있다. 특히, 브리지 리드(530)는 제 1 및 제 2 반도체 다이(520, 525)의 서로 다른

면 또는 반대면에 형성되는 본드패드(522, 526) 간의 연결을 중계할 수 있다. 또한, 브리지 리드(530)는 제 1 및 제 2 반도체 다이(520, 525)의 본드패드(522, 526)와 본드핑거(512)의 연결을 중계할 수도 있다. 특히, 브리지 리드(530)는 상대적으로 먼 거리의 본드패드(522, 526)와 본드핑거(512)의 연결을 중계할 수 있으며, 서로 다른 방향에 형성되어 도전성 와이어(540)의 교차가 불가피한 부분에 배치되어, 도전성 와이어(540) 간의 교차를 방지할 수 있다. 이에 대한, 상세한 설명은 이후의 도면을 참조하여 보다 상세하게 설명하기로 한다.

<78> 도전성 와이어(540)는 제 1 및 제 2 반도체 다이(520, 525)의 본드패드(522, 526)와 본드패드(522, 526), 본드패드(522, 526)와 본드핑거(512), 본드핑거(512)와 본드핑거(512)를 전기적으로 연결한다. 특히, 도전성 와이어(540)는 제 1 반도체 다이(520), 제 2 반도체 다이(525) 및 서브스트레이트(510) 간의 연결을 위해 브리지 리드(530)에 연결될 수 있다. 아울러, 이 도전성 와이어(540)는 서로 다른 굵기로 형성될 수 있으나, 이로써 본 발명을 한정하는 것은 아니다.

<79> 인캡슐란트(550)는 서브스트레이트(510), 제 1 반도체 다이(520), 제 2 반도체 다이(525), 브리지 리드(530) 및 도전성 와이어(540)를 봉지한다. 이 인캡슐란트(550)는 서브스트레이트(510), 제 1 반도체 다이(520), 제 2 반도체 다이(525), 브리지 리드(530) 및 도전성 와이어(540)에 습기, 공기와 같은 이물질이 침입하는 것을 방지하고, 이들을 외부의 물리력으로부터 보호함과 아울러, 외부와의 전기적 절연을 확보한다.

<80> 솔더볼(560)은 볼랜드(513)의 일면에 부착되어, 외부회로와 반도체 패키지(500) 간의 도전경로를 제공한다. 이 솔더볼(560)은 도 5에 도시된 바와 같이 구 형태로 가공하여 이용할 수 있으나, 이로써 본 발명을 한정하는 것은 아니다. 솔더볼(560)은 은(Ag), 납(Pb), 주석(Sn), 무연주석(Leadless Sn) 및 이의 등가금속 또는 이의 합금속을 이용할 수 있으나, 이로써 본 발명을 한정하는 것은 아니다.

<81> 도 6a 및 도 6b는 스택패키지에서 브리지 리드의 사용예를 도시한 예시도들이다.

<82> 도 6a를 참조하면, 브리지 리드(530)는 반도체 다이(520, 525)의 서로 다른 면(591, 592)에 배치되는 본드패드(522, 526)간의 연결을 중계할 수 있다. 마찬가지로, 브리지 리드(530)는 제 1 반도체 다이(520) 또는 제 2 반도체 다이(525)와 서브스트레이트(540)의 서로 다른 면에 배치되는 본드패드(522, 526)와 본드핑거(512) 간의 연결을 중계할 수 있다. 즉, 제 1 반도체 다이(520)의 일면(591)과 제 2 반도체 다이(525)의 일면(592)의 일변은 서로 90도의 각을 이룬다. 이러한 90도 이상의 각을 이루는 면에 형성되는 본드패드(522, 526)들을 도전성 와이어(540)로 연결하는 경우, 도전성 와이어(540)들의 경로가 중첩되어, 도전성 와이어(540)들의 높이를 서로 다르게 해야만 한다. 이로 인해, 상술한 바와 같이 반도체 패키지(500)의 높이가 높아지고, 도전성 와이어(540)의 솔딩에 의한 불량 발생할 수 있다.

<83> 하지만, 도 6a에서와 같이 브리지 리드(530)를 이용하는 경우, 도전성 와이어(540)들의 경로 겹침을 방지할 수 있다. 즉, 브리지 리드(530)를 도 6a에 도시된 바와 같이 제 1 반도체 다이(520)의 일면(591)과 제 2 반도체 다이(525)의 일면(592) 사이에 배치한다. 그리고, 브리지 리드(530)와 제 2 반도체 다이(525)의 본드패드(526), 브리지 리드(530)와 제 1 반도체 다이(520)의 본드패드(522)를 연결한다. 이를 통해, 도전성 와이어(540)를 우회시킴으로써 다른 면에 형성되는 본드패드(522, 526)를 전기적으로 연결할 수 있게 된다. 이를 위해, 브리지 리드(530)는 도시된 바와 같이 길이가 특정 방향으로 긴 형태의 금속패턴(531)을 가질 수 있으며, 도전성 와이어(540)의 용이한 연결을 위해 각 금속패턴(531) 서로 다른 각도 및 형태로 패터닝될 수 있다. 하지만, 이로써 본 발명을 한정하는 것은 아니다.

<84> 도 6b를 참조하면, 브리지 리드(630)는 도전성 와이어(540)의 연결거리를 연장하기 위해서도 사용될 수 있다. 반도체 패키지(600)의 경우 반도체 다이(520, 525)에 비해 서브스트레이트(510)이 상대적으로 큰 크기를 가지게 된다. 특히, 도 6b에 도시된 것과 같이 반도체 다이(520, 525)가 둘 이상 적층되는 스택형 반도체 패키지(600)의 경우 반도체 다이(520, 525)와 서브스트레이트(510)의 크기 차이가 더욱 심해질 수 있다. 이러한 경우 서브스트레이트(510)에 형성되는 본드핑거(512)와 반도체 다이(520, 525)에 형성되는 본드패드(522, 526) 간의 거리가 멀어지게 되고, 특히 제 1 반도체 다이(520)의 본드패드(522)와 본드핑거(512) 간의 거리가 가장 멀어지게 된다.

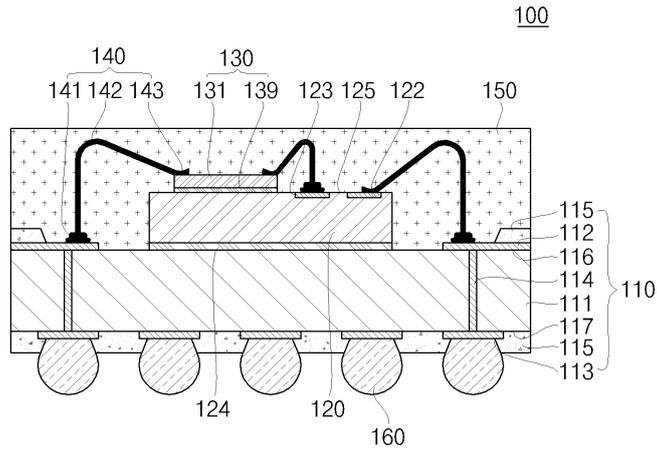
<85> 서로 멀리 떨어져 있는 본드패드(522)와 본드핑거(512)를 도전성 와이어(540)에 의해 연결하는 경우, 도전성 와이어(540)의 길이가 길어짐으로 인해 저항이 증가하여 전기적 특성이 저하된다. 또한, 도전성 와이어(540)의 늘어짐, 물당시의 솔딩 등이 발생하여 반도체 패키지(600)의 불량을 증가시킬 수 있다. 이러한 경우 도 6b에서와 같이 브리지 리드(630)를 사용하여 이러한 문제를 해결하는 것이 가능하다.

<86> 서로 멀리 떨어진 본드핑거(512)와 본드패드(522)를 연결하기 위해 브리지 리드(630)는 본드핑거(512)와 본드패

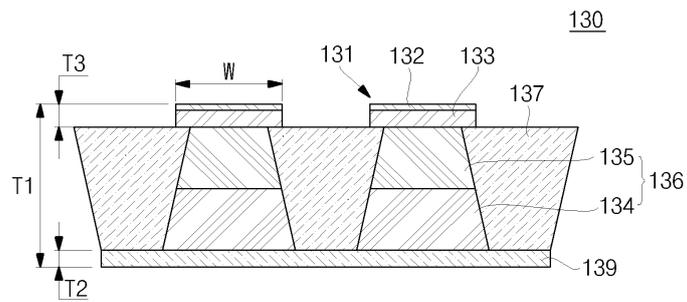
- <13> 131 : 금속패턴 132 : 상부 금속층
- <14> 133 : 하부 금속층 136 : 베이스금속
- <15> 139 : 접착층 140 : 도전성 와이어
- <16> 141 : 범프 142 : 와이어
- <17> 143 : 스티치본딩

도면

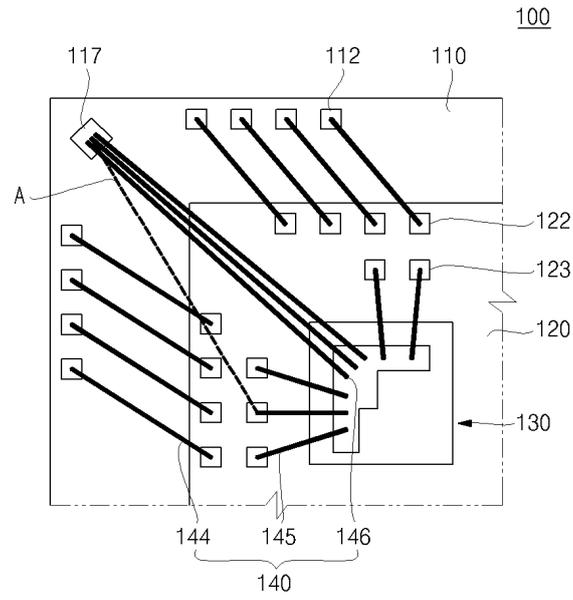
도면1



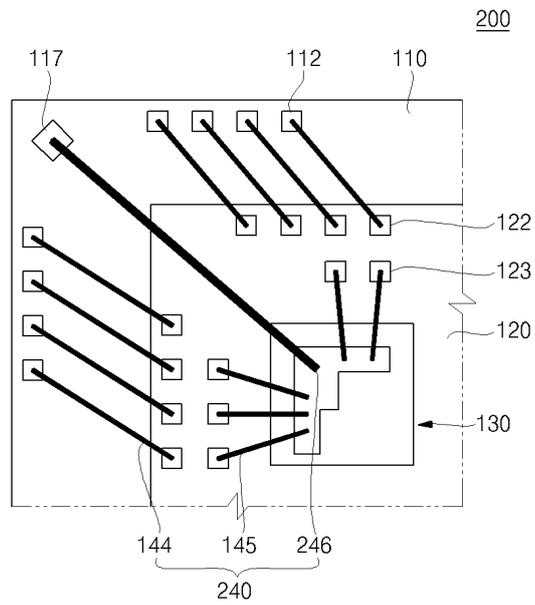
도면2



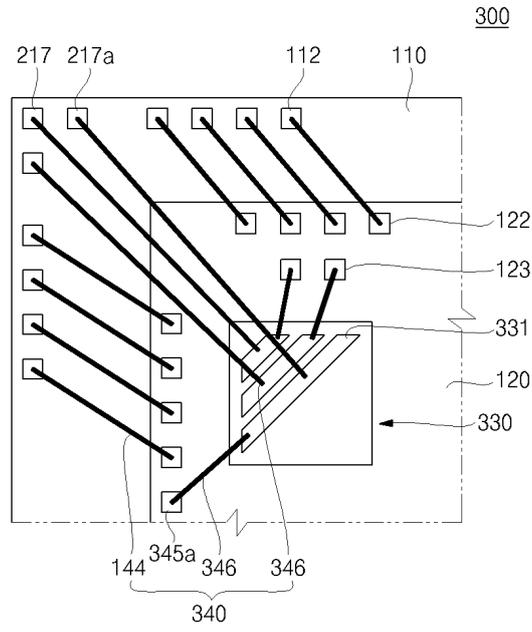
도면3a



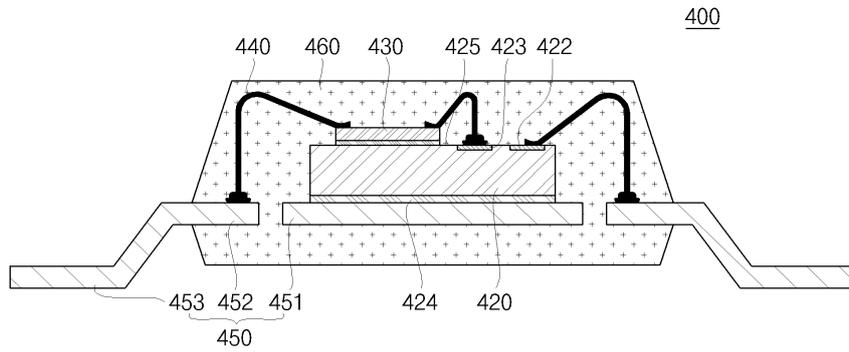
도면3b



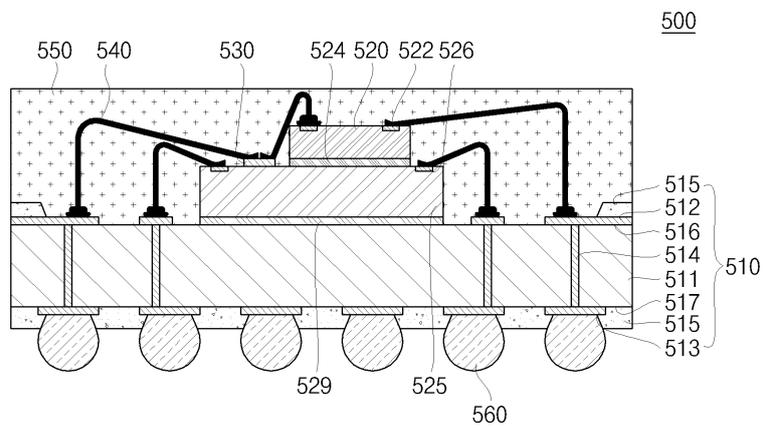
도면3c



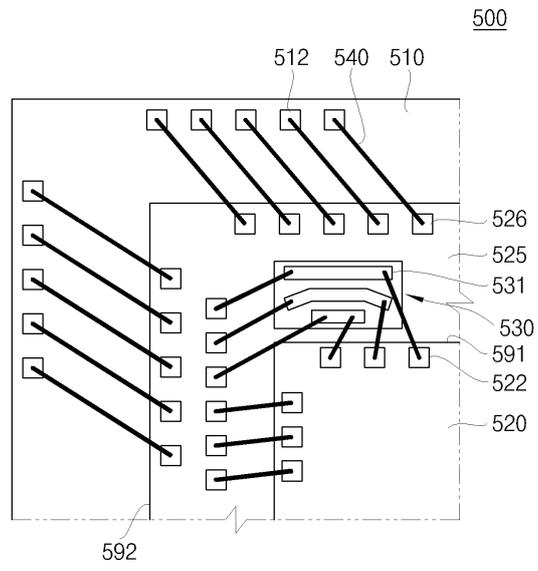
도면4



도면5



도면6a



도면6b

