



(12) 发明专利申请

(10) 申请公布号 CN 113658998 A

(43) 申请公布日 2021. 11. 16

(21) 申请号 202110810445.6

(22) 申请日 2021.07.19

(71) 申请人 中国船舶重工集团公司第七二三研究所

地址 225001 江苏省扬州市广陵区南河下26号

(72) 发明人 费新星 王勇 孙彪 韦玮 张兴稳

(74) 专利代理机构 南京理工大学专利中心 32203

代理人 岑丹

(51) Int. Cl.

H01L 29/40 (2006.01)

H01L 29/417 (2006.01)

H01L 29/778 (2006.01)

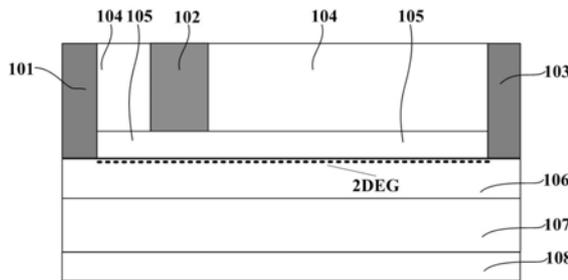
权利要求书1页 说明书3页 附图3页

(54) 发明名称

一种具有沟槽源极场板的AlGaIn/GaN高电子迁移率晶体管

(57) 摘要

本发明公开了一种具有沟槽源极场板的AlGaIn/GaN高电子迁移率晶体管,包括源极、漏极、栅极、钝化层、势垒层、沟道层、缓冲层、衬底和沟槽源极场板;其中,所述沟槽源极场板位于钝化层中,所述沟槽源极场板与源极相连,所述沟槽源极场板位于源极与栅极之间或者栅极与漏极之间。本发明在器件工作时受到HPM应力在栅极出现耦合电压时,减小栅极处的电流,减小由于HPM应力产生的高电压和高电流造成的高温,提高器件发生烧毁的耦合电压,延迟器件发生烧毁的时间,提高器件抗HPM加固特性。



1. 一种具有沟槽源极场板的AlGaIn/GaN高电子迁移率晶体管,其特征在于,包括衬底(208),设置在衬底(208)上的缓冲层(207),设置在缓冲层(207)上的沟道层(206),设置在沟道层(206)上的势垒层(205),设置在势垒层(205)上的钝化层(204),设置在势垒层(205)和钝化层(204)一端的源极(201),设置在势垒层(205)和钝化层(204)另一端的漏极(203),设置在钝化层(204)中的栅极(202),嵌在钝化层(204)且表面与钝化层(204)表面齐平的沟槽源极场板(209),所述沟槽源极场板(209)与源极(201)相连,所述沟槽源极场板(209)位于源极(201)和栅极(202)之间或者栅极(202)和漏极(203)之间。

2. 根据权利要求1所述的具有沟槽源极场板的AlGaIn/GaN高电子迁移率晶体管,其特征在于,当沟槽源极场板(209)位于栅极(202)与漏极(203)之间时,栅极(202)与沟槽源极场板(209)距离为 L_{GF} ,范围为 $0\mu\text{m} < L_{GF} \leq L_{GD} - W_{FP}$,其中, L_{GD} 为栅极(202)与漏极(203)距离, W_{FP} 为沟槽源极场板(209)长度,沟槽源极场板(209)长度 W_{FP} 范围为 $0\mu\text{m} < W_{FP} < L_{GD}$;

当沟槽源极场板(209)位于源极(201)与栅极(202)之间时,栅极(202)与沟槽源极场板(209)距离为 L_{GF} ,范围为 $0\mu\text{m} < L_{GF} \leq L_{SG} - W_{FP}$,其中, L_{SG} 为源极(201)和栅极(202)之间的距离, W_{FP} 为沟槽源极场板(209)长度,沟槽源极场板(209)的长度范围为 $0\mu\text{m} < W_{FP} < L_{SG}$ 。

3. 根据权利要求1所述的具有沟槽源极场板的AlGaIn/GaN高电子迁移率晶体管,其特征在于,所述沟槽极场板(209)厚度 H_{FP} 范围为 $0\mu\text{m} < H_{FP} \leq T_{Pass}$,式中, T_{Pass} 为钝化层(204)的厚度。

4. 根据权利要求1所述的具有沟槽源极场板的AlGaIn/GaN高电子迁移率晶体管,其特征在于,所述沟槽极场板(209)与势垒层(205)之间的距离 L_{FA} 范围为 $0\mu\text{m} \leq L_{FA} < T_{Pass} - H_{FP}$,式中, T_{Pass} 为钝化层(204)的厚度, H_{FP} 为沟槽源极场板(209)厚度。

5. 根据权利要求1所述的具有沟槽源极场板的AlGaIn/GaN高电子迁移率晶体管,其特征在于,所述势垒层(205)采用AlGaIn,AlGaIn中Al组分的摩尔量范围为0—1,掺杂杂质为C或Fe,掺杂浓度为范围为 $1 \times 10^{16} - 1 \times 10^{19} \text{cm}^{-3}$,厚度 $T_{barrier}$ 范围为0—1 μm 。

6. 根据权利要求1所述的具有沟槽源极场板的AlGaIn/GaN高电子迁移率晶体管,其特征在于,所述沟道层(206)掺杂杂质为C或Fe,掺杂浓度为范围为 $1 \times 10^{16} - 1 \times 10^{19} \text{cm}^{-3}$,厚度 $T_{channel}$ 范围为0—1 μm 。

7. 根据权利要求1所述的具有沟槽源极场板的AlGaIn/GaN高电子迁移率晶体管,其特征在于,所述缓冲层(207)掺杂杂质为C或Fe,掺杂浓度范围为 $1 \times 10^{16} - 1 \times 10^{18} \text{cm}^{-3}$,厚度 T_{buffer} 范围为0—4 μm 。

8. 根据权利要求1所述的具有沟槽源极场板的AlGaIn/GaN高电子迁移率晶体管,其特征在于,栅极(202)与漏极(203)距离 L_{GD} 范围为1—20 μm 。

9. 根据权利要求1所述的具有沟槽源极场板的AlGaIn/GaN高电子迁移率晶体管,其特征在于,源极(201)与栅极(202)距离 L_{SG} 范围为0—5 μm 。

10. 根据权利要求1所述的具有沟槽源极场板的AlGaIn/GaN高电子迁移率晶体管,其特征在于,所述衬底(208)所用材料为Si、GaIn、SiC或金刚石。

一种具有沟槽源极场板的AlGaIn/GaN高电子迁移率晶体管

技术领域

[0001] 本发明涉及半导体抗高功率微波损伤加固器件,主要是一种具有沟槽源极场板的AlGaIn/GaN高电子迁移率晶体管。

背景技术

[0002] 随着半导体技术的飞速发展,以硅(Si)、锗(Ge)为代表的第一代半导体材料和以砷化镓(GaAs)、磷化铟(InP)等为代表的第二代半导体材料已经广泛应用于现代社会的各个方面。但是现代电子设备对微波功率晶体管的工作频率和功率密度等方面的要求越来越高,从上个世纪九十年代开始,以氮化镓(GaN)等为典型代表的第三代半导体材料逐渐兴起,并在随后的二十多年中逐渐成为半导体材料研究领域的热点,其相关的器件研究也取得了重大突破。GaN HEMT作为射频功率放大器被认为具有极高的发展潜力,而作为无线系统的核心部件,其性能直接影响着整个系统。随着应用条件越来越苛刻,其可靠性问题也受到越来越多的重视。在射频应用领域,GaN HEMT器件易受到高功率微波(HPM)的作用在器件内部出现大电压造成器件温度的上升,导致器件烧毁。当HEMT器件栅极因为HPM应力耦合产生大的电压时,会在栅源之间和栅漏之间出现大电流,这个电流与耦合电压相互作用产生的热量导致器件温度上升。

发明内容

[0003] 本发明提出了一种具有沟槽源极场板的AlGaIn/GaN高电子迁移率晶体管,以解决现有GaN HEMT器件存在的问题。

[0004] 实现本发明目的的技术方案为:一种具有沟槽源极场板的AlGaIn/GaN高电子迁移率晶体管,包括衬底,设置在衬底上的缓冲层,设置在缓冲层上的沟道层,设置在沟道层上的势垒层,设置在势垒层上的钝化层,设置在势垒层和钝化层一端的源极,设置在势垒层和钝化层另一端的漏极,设置在钝化层中的栅极,嵌在钝化层且表面与钝化层表面齐平的沟槽源极场板,所述沟槽源极场板与源极相连,所述沟槽源极场板位于源极(201)和栅极之间或者栅极(202)和漏极之间。

[0005] 优选地,当沟槽源极场板位于栅极与漏极之间时,栅极与沟槽源极场板距离为 L_{GF} ,范围为 $0\mu\text{m} < L_{GF} \leq L_{GD} - W_{FP}$,其中, L_{GD} 为栅极与漏极距离, W_{FP} 为沟槽源极场板长度,沟槽源极场板长度 W_{FP} 范围为 $0\mu\text{m} < W_{FP} < L_{GD}$;

[0006] 当沟槽源极场板位于源极与栅极之间时,栅极与沟槽极场板距离为 L_{GF} ,范围为 $0\mu\text{m} < L_{GF} \leq L_{SG} - W_{FP}$,其中, L_{SG} 为源极(201)和栅极之间的距离, W_{FP} 为沟槽源极场板长度,沟槽源极场板的长度范围为 $0\mu\text{m} < W_{FP} < L_{SG}$ 。

[0007] 优选地,所述沟槽极场板厚度 H_{FP} 范围为 $0\mu\text{m} < H_{FP} \leq T_{Pass}$,式中, T_{Pass} 为钝化层的厚度。

[0008] 优选地,所述沟槽极场板与势垒层之间的距离 L_{FA} 范围为 $0\mu\text{m} \leq L_{FA} < T_{Pass} - H_{FP}$,式中, T_{Pass} 为钝化层的厚度, H_{FP} 为沟槽极场板厚度。

[0009] 本发明与现有技术相比,其显著优点为:

[0010] 本发明中,沟槽源极场板位于钝化层中并与源极相连,由于HPM应力会使栅极耦合电压出现较高的峰值,栅极电流主要由栅源电流和栅漏电流组成,而栅极处的电流又决定了器件的峰值温度,降低峰值栅极电压时的栅极处的电流可以有效的提高器件抗HPM烧毁特性;本发明在器件钝化层中引入沟槽源极场板后,在栅极处于峰值电压时,栅极与沟槽源极场板之间的二维电子气由于高峰值栅极电压的作用被耗尽,使栅极电流急剧减小,最终实现降低器件在峰值电压时的峰值温度,延长器件发生烧毁的时间,改善器件抗HPM加固特性。

附图说明

[0011] 图1是现有AlGaIn/GaN HEMT晶体管结构示意图。

[0012] 图2是一种具有沟槽源极场板的AlGaIn/GaN高电子迁移率晶体管结构示意图。

[0013] 图3是现有AlGaIn/GaN HEMT晶体管结构在栅极电压为120V和130V时温度和栅极电流随时间变化曲线。

[0014] 图4是一种具有沟槽源极场板的AlGaIn/GaN高电子迁移率晶体管在栅极电压为140V和150V时温度和栅极电流随时间变化曲线。

具体实施方式

[0015] 为使本发明的目的、技术方案和优点更加清楚,以下结合附图对本发明进行具体阐述。

[0016] 一种具有沟槽源极场板的AlGaIn/GaN高电子迁移率晶体管,如图2所示,包括衬底(208),设置在衬底(208)上的缓冲层(207),设置在缓冲层(207)上的沟道层(206),设置在沟道层(206)上的势垒层(205),设置在势垒层(205)上的钝化层(204),设置在势垒层(205)和钝化层(204)一端的源极(201),设置在势垒层(205)和钝化层(204)另一端的漏极(203),设置在钝化层(204)中的栅极(202),嵌在钝化层(204)且表面与钝化层(204)表面齐平的沟槽源极场板(209)所述沟槽源极场板由于与源极(201)相连,在栅极(202)耦合电压处在峰值时,栅极(202)与沟槽源极场板(209)之间的二维电子气被耗尽,在栅极(202)处于峰值电压时栅极(202)电流急剧下降,器件表面产生的热量降低,相同HPM应力下耦合电压导致器件的温度上升变缓,器件的抗HPM应力特性提升。

[0017] 为更好地实现本发明,进一步地,当沟槽源极场板(209)位于栅极(202)与漏极(203)之间时,栅极(202)与沟槽源极场板(209)距离为 L_{GF} ,范围为 $0\mu\text{m} < L_{GF} \leq L_{GD} - W_{FP}$,其中, L_{GD} 为栅极(202)与漏极(203)距离, W_{FP} 为沟槽源极场板(209)长度,沟槽源极场板(209)长度 W_{FP} 范围为 $0\mu\text{m} < W_{FP} < L_{GD}$ 。

[0018] 为更好地实现本发明,进一步地,当沟槽源极场板(209)位于源极(201)与栅极(202)之间时,栅极(202)与沟槽极场板(209)距离为 L_{GF} ,范围为 $0\mu\text{m} < L_{GF} \leq L_{SG} - W_{FP}$,其中, L_{SG} 为源极(201)和栅极(202)之间的距离, W_{FP} 为沟槽源极场板(209)长度,沟槽源极场板(209)的长度范围为 $0\mu\text{m} < W_{FP} < L_{SG}$ 。

[0019] 为更好地实现本发明,进一步地,沟槽极场板(209)厚度 H_{FP} 范围为 $0\mu\text{m} < H_{FP} \leq T_{Pass}$,式中, T_{Pass} 为钝化层(204)的厚度。

[0020] 为更好地实现本发明,进一步地,沟槽极场板(209)与势垒层(205)之间的距离 L_{FA} 范围为 $0\mu\text{m}\leq L_{FA}<T_{Pass}-H_{FP}$,式中, T_{Pass} 为钝化层(204)的厚度, H_{FP} 为沟槽极场板(209)厚度。

[0021] 为更好地实现本发明,进一步地,势垒层(205)采用AlGa_N,AlGa_N中Al组分的摩尔量范围为0—1,掺杂杂质为C或Fe,掺杂浓度为范围为 1×10^{16} — $1\times 10^{19}\text{cm}^{-3}$,厚度 $T_{barrier}$ 范围为0—1 μm 。

[0022] 为更好地实现本发明,进一步地,沟道层(206)掺杂杂质为C或Fe,掺杂浓度为范围为 1×10^{16} — $1\times 10^{19}\text{cm}^{-3}$,厚度 $T_{channel}$ 范围为0—1 μm 。

[0023] 为更好地实现本发明,进一步地,缓冲层(207)掺杂杂质为C或Fe,掺杂浓度范围为 1×10^{16} — $1\times 10^{18}\text{cm}^{-3}$,厚度 T_{buffer} 范围为0—4 μm 。

[0024] 为更好地实现本发明,进一步地,栅极(202)与漏极(203)距离 L_{GD} 范围为1—20 μm 。

[0025] 为更好地实现本发明,进一步地,源极(201)与栅极(202)距离 L_{SG} 范围为0—5 μm 。

[0026] 为更好地实现本发明,进一步地,所述衬底(208)所用材料为Si、Ga_N、SiC或金刚石。

[0027] 如图1所示为现有AlGa_N/Ga_N HEMT晶体管结构示意图,可作为本发明的对比器件之一,其包含:源极(101)、栅极(102)、漏极(103)、钝化层104、势垒层(105)、沟道层(106)、缓冲层(107)和衬底(108)。可以看出,相比本发明,其不包括沟槽源极场板结构。

[0028] 通过仿真这图1中结构和本发明的结构的HPM损伤特性进行对比,可以明显看出本发明能够获得的优点和效果。图3为现有AlGa_N/Ga_N HEMT晶体管结构在栅极电压为120V和130V时温度和栅极电流随时间变化曲线图,可以看出,当没有沟槽源极场板结构时,现有AlGa_N/Ga_N HEMT晶体管在栅极电压为120V时器件的温度在100ns内随时间呈单个周期上升-下降总体梯度上升的趋势,并在100ns内未出现温度在相邻周期内急剧上升的现象,而在栅极电压为130V时,器件的温度在63ns附近的几个周期内出现剧增现象,并且相应的栅极电流也急剧增加,器件发生烧毁。所以在HPM频率为1GHz时,现有AlGa_N/Ga_N HEMT晶体管能承受的栅极耦合电压阈值为120V。

[0029] 图4为具有沟槽源极场板的AlGa_N/Ga_N HEMT晶体管在栅极电压为140V和150V时温度和栅极电流随时间变化曲线图。相比于现有AlGa_N/Ga_N HEMT晶体管结构,在引入沟槽源极场板结构后,具有沟槽源极场板的AlGa_N/Ga_N HEMT晶体管在栅极电压为140V时,器件的温度在整体上也呈梯度上升趋势,并在100ns的各个相邻周期未发生温度和栅极电流急剧增加情况。只有当栅极电压为150V时,器件的温度在60ns附近的周期内出现急剧上升的现象,并且栅极电流也相应的急剧增加。在HPM频率为1GHz时,具有沟槽源极场板的AlGa_N/Ga_N HEMT晶体管结构的栅极耦合电压阈值为140V。器件的抗HPM加固特性有了明显改善。

[0030] 以上所述仅为本发明的较佳实施例,凡依本发明权利要求范围所做的均等变化与修饰,皆应属本发明权利要求的涵盖范围。

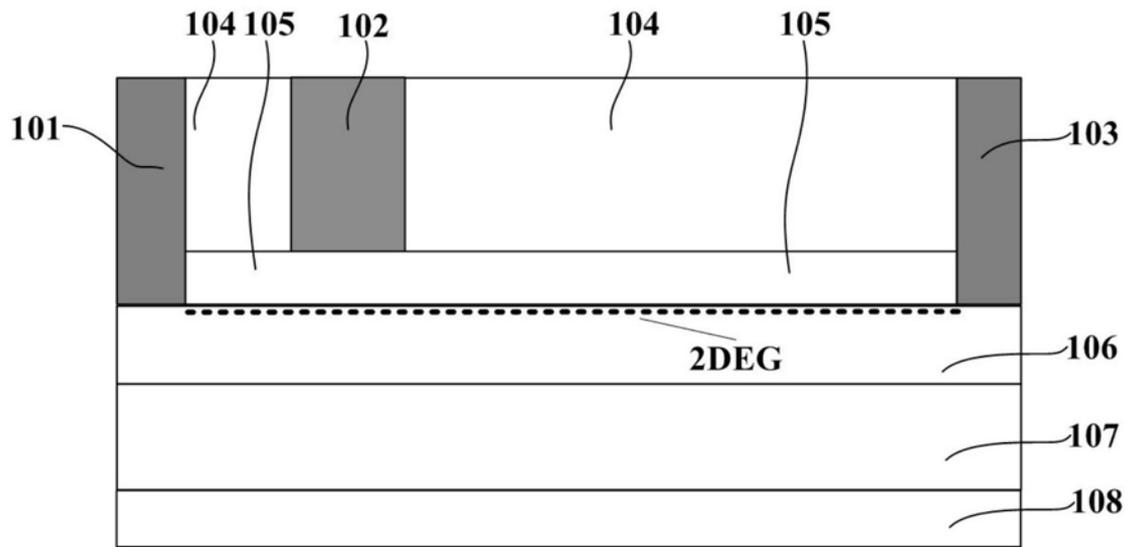


图1

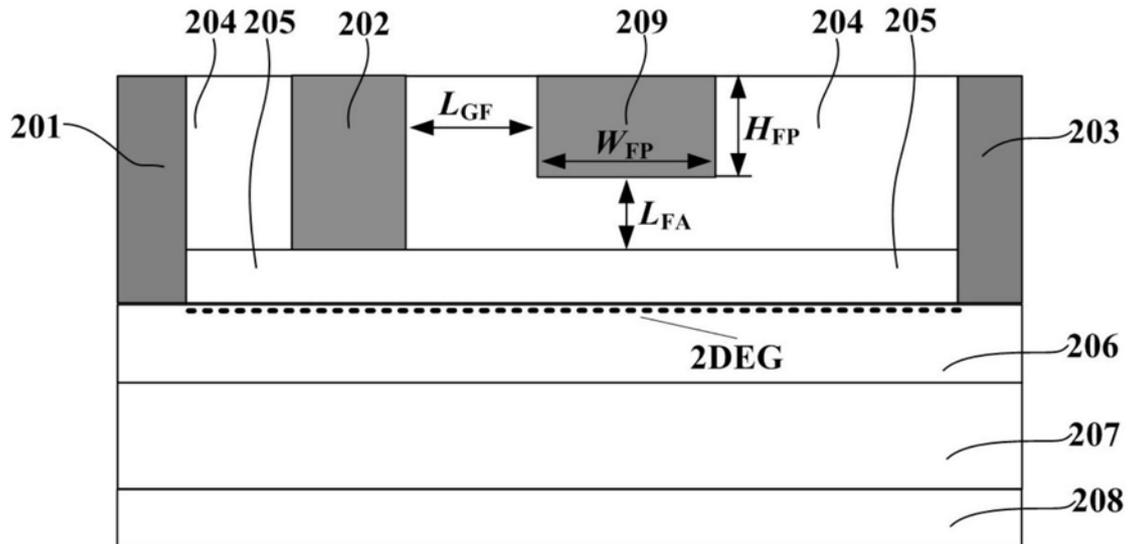


图2

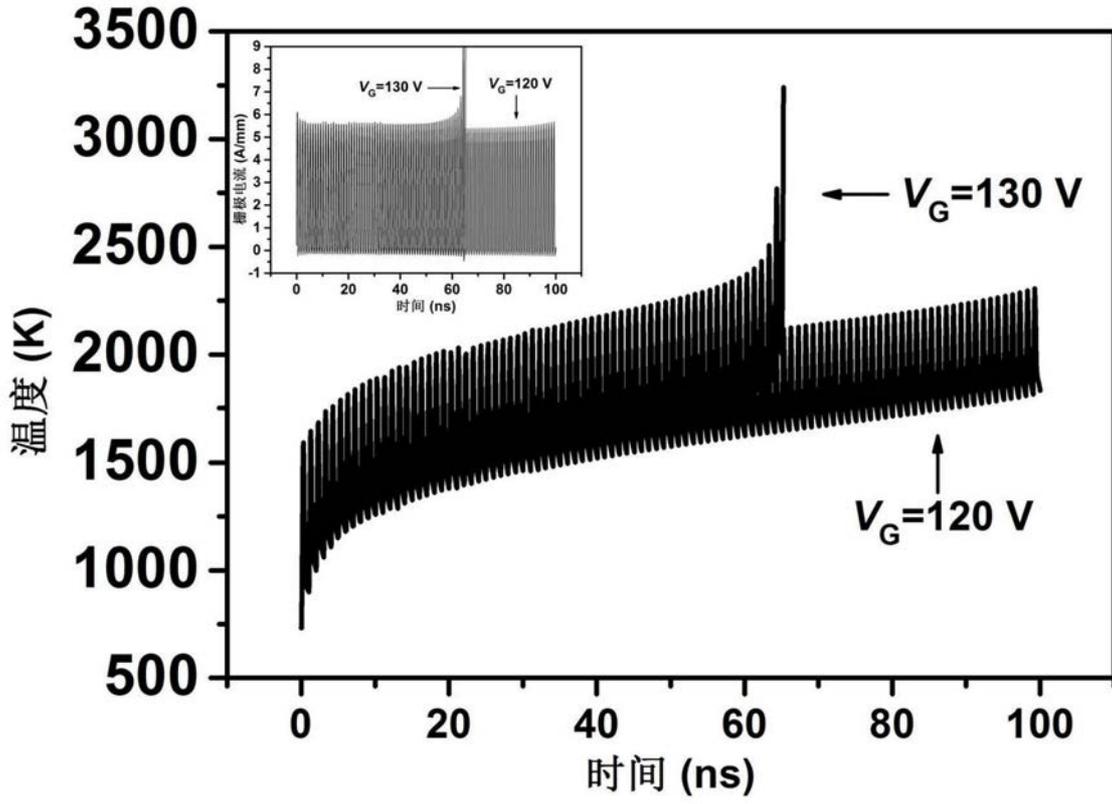


图3

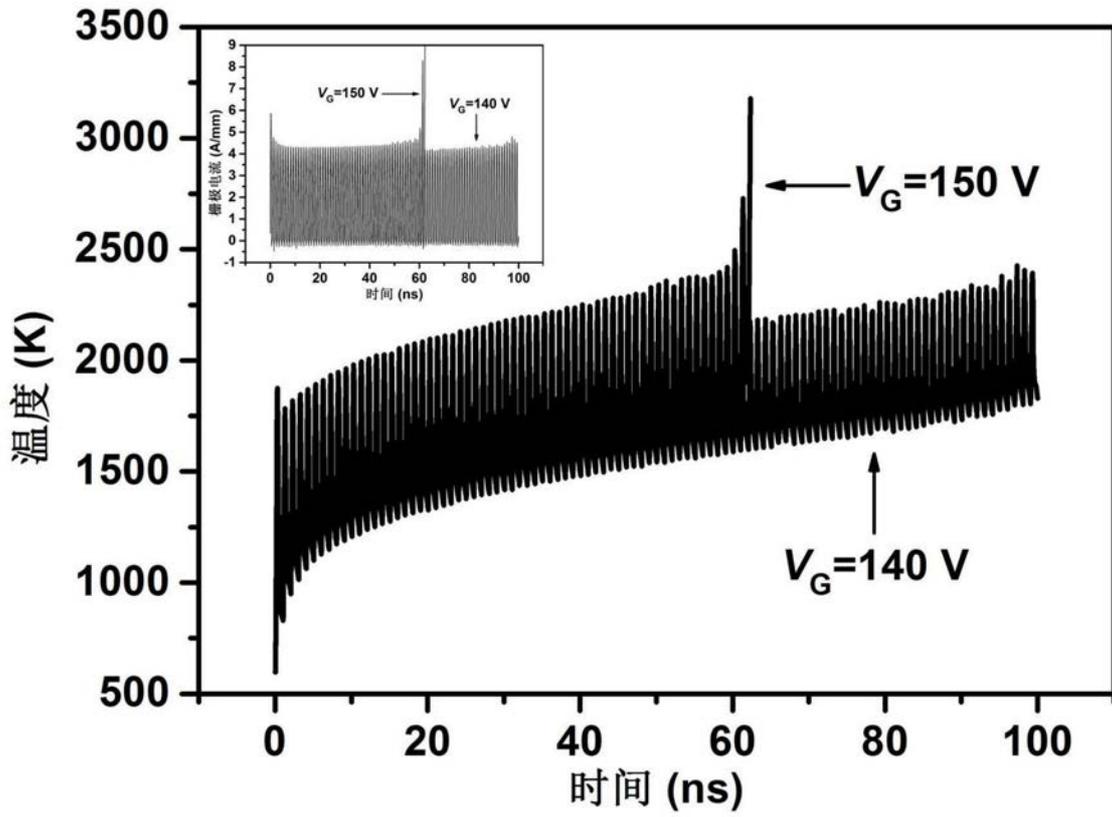


图4