



(12) 发明专利

(10) 授权公告号 CN 107181655 B

(45) 授权公告日 2021.05.04

(21) 申请号 201710103444.1

(22) 申请日 2017.02.24

(65) 同一申请的已公布的文献号
申请公布号 CN 107181655 A

(43) 申请公布日 2017.09.19

(30) 优先权数据
16159863.6 2016.03.11 EP

(73) 专利权人 恩智浦有限公司
地址 荷兰埃因霍温高科技园区60邮编:
5656AG

(72) 发明人 克莱门斯·G·J·德哈斯
马修斯·B·穆特
哈特穆特·K·哈奔
安东尼·亚当森

(74) 专利代理机构 中科专利商标代理有限责任
公司 11021

代理人 倪斌

(51) Int.Cl.
H04L 12/40 (2006.01)
H04L 25/12 (2006.01)

(56) 对比文件
CN 104731742 A, 2015.06.24
CN 104133800 A, 2014.11.05
CN 102790735 A, 2012.11.21
US 2009279617 A1, 2009.11.12
US 2014156893 A1, 2014.06.05

审查员 魏玉翀

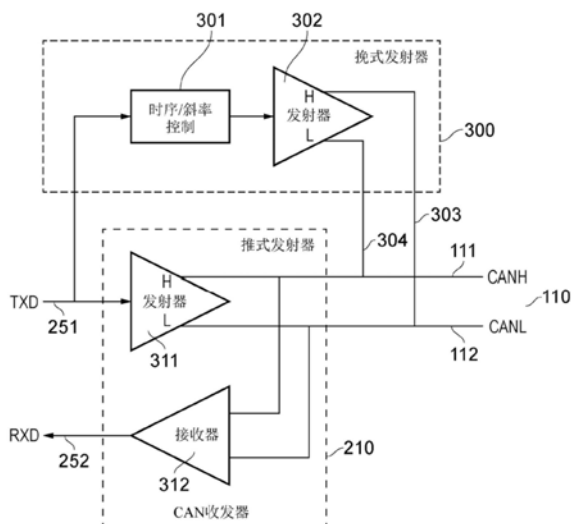
权利要求书1页 说明书9页 附图6页

(54) 发明名称

推挽式振铃抑制电路

(57) 摘要

本发明涉及推挽式振铃抑制电路。提供一种电路,其包括:耦合到总线收发器的发射数据输入的第一输入;以及耦合到总线的第一输出。所述电路被配置成与所述总线收发器并联耦合。所述电路被另外配置成响应于所述发射数据输入上的显性到隐性的转变而降低所述总线的阻抗。



1. 一种电路,其特征在于,包括:
耦合到总线收发器的发射数据输入的第一输入;以及
耦合到总线的第一输出;
其中所述电路被配置成与所述总线收发器并联耦合,并且被配置成响应于所述发射数据输入上的显性到隐性的转变而通过向所述总线输出负驱动电流来降低所述总线的阻抗。
2. 根据权利要求1所述的电路,其特征在于,所述负驱动电流是将所述总线驱动到低阻抗状态的第一驱动信号。
3. 根据在前的任一项权利要求所述的电路,其特征在于,包括:
控制器,其被配置成检测所述发射数据输入上的所述转变;以及
发射器,其被配置成响应于所述检测到的转变而输出第一驱动信号。
4. 根据权利要求3所述的电路,其特征在于,所述发射器以与所述总线收发器的发射器到所述总线的耦合反相的方式耦合到所述总线。
5. 根据权利要求3所述的电路,其特征在于,所述发射器被配置成以与所述总线收发器电路的发射器相反的极性的方式驱动所述总线。
6. 根据权利要求3所述的电路,其特征在于,所述第一驱动信号对应于由所述发射器输出的驱动电流。
7. 根据权利要求3所述的电路,其特征在于,响应于所述发射数据输入上的所述转变,所述控制器被配置成控制所述发射器以在第一值与第二值之间转变所述第一驱动信号。
8. 根据权利要求7所述的电路,其特征在于,当所述总线处于无源隐性状态时,所述第一值对应于由所述总线收发器输出的第二驱动信号的值。
9. 根据权利要求8所述的电路,其特征在于,当所述总线处于显性状态时,所述第二值对应于第三值,所述第三值是由所述总线收发器输出的所述第二驱动信号的所述值,其中所述第二值与所述第三值具有相等的量值和相反的极性。
10. 一种设备,其特征在于,包括:
总线收发器,其经耦合以接收发射数据输入且向总线提供驱动信号;以及
根据权利要求1所述的电路。

推挽式振铃抑制电路

技术领域

[0001] 本申请案涉及总线操作,并且具体地说,涉及振铃抑制电路。

背景技术

[0002] 控制器区域网络(CAN)总线是连接网络中一个或多个节点的多主控串行总线。CAN总线通常用于汽车和工业自动化应用,但是也可应用到其它应用。CAN总线的使用由各种ISO标准管理,例如针对CAN协议的ISO11898-1、针对高速CAN物理层的ISO 11898-2以及针对低速或容错CAN物理层的ISO 11898-3。

[0003] 当前的CAN总线可能能够支持不同的数据速率,在一些情况下,范围可为1Mb/s和10Mb/s之间。然而,对此类数据速率的支持取决于网络进行恰当的封端。在当前网络中,这种终端可包括(例如)在网络的末端节点和经由具有足够短的长度的短截线而连接到总线的中间节点处的120 Ω 终端电阻。终端用于阻止总线上的反射,所述反射可扭曲或损害总线上的信令的完整性。

[0004] CAN总线网的拓扑可包括定位在距离末端节点处的封端电阻不同距离处的多个节点。当节点中的一个发射(其可引起总线上的振铃)时,距离封端电阻器最远的节点可引起反射。这可降低总线可恰当操作的最大数据速率。

[0005] 传统上,例如总线电缆的长度的其它因素将数据速率限制在振铃将会成为一个问题的速度以下的速度。然而,CAN总线协议的进步,例如CAN总线弹性数据速率(CAN FD),已经将可能的数据速率增加到振铃会产生影响的点。

[0006] 因此,解决终端电阻和/或总线上振铃或反射的存在受到人们的关注。

[0007] US8593202提供通过其自身监测CAN总线上的信号来抑制振铃的方法。当检测到总线上的状态改变时,在固定时间段内关闭开关,以提供总线上阻抗的降低。

发明内容

[0008] 根据第一方面,提供电路,其包括:耦合到总线收发器的发射数据输入的第一输入;以及耦合到总线的第一输出;其中所述电路被配置成与总线收发器并联耦合,并且被配置成响应于发射数据输入上的显性到隐性的转变而降低总线的阻抗。

[0009] 阻抗可为总线的差分阻抗。总线可为CAN总线。降低总线的阻抗可包括:电路被配置成输出第一驱动信号以将总线驱动到低阻抗状态。电路可包括:控制器,其被配置成检测发射数据输入上的转变;以及发射器,其被配置成响应于检测到的转变而输出第一驱动信号。

[0010] 控制器可耦合到发射数据输入。发射器可以与总线收发器的发射器到总线的耦合反相的方式耦合到总线。发射器可被配置成以与总线收发器电路的发射器相反的极性的方式驱动总线。第一驱动信号可对应于由发射器输出的驱动电流。响应于发射数据输入上的转变,控制器可被配置成控制发射器以在第一值与第二值之间转变第一驱动信号。

[0011] 当总线处于隐性状态时,第一值可对应于由总线收发器输出的第二驱动信号的

值。第一值可基本上为0。当总线处于显性状态时,第二值对应于第三值,所述第三值是由总线收发器输出的第二驱动信号的值,在显性状态中,第二值与第三值具有相等的量值和相反的极性。控制器可被配置成控制发射器以响应于转变而在第一时间段内在第一值与第二值之间转变第一驱动信号。

[0012] 第一时间段可对应于第二驱动信号响应于发射数据输入上的转变而在第三值与第一值之间转变所花费的时间段。控制器可被另外配置成控制发射器以在第二时间段内以第二值输出第一驱动信号。控制器可被另外配置成控制第一驱动信号,以在第一改变速率下从第二值朝向第一值转变。第一改变速率可被配置成小于会引起振铃的改变速率。

[0013] 第一改变速率可经选择,以使得第一驱动信号在第二值与第一值之间转变所花费的时间小于总线的传播延迟的25%。第二驱动信号尚未达到发射数据输入上下一转变的第一值,控制器可被配置成控制第一驱动信号以在第三时间段内在其电流值与第一值之间转变。所述下一转变可为隐性到显性的转变。第三时间段可对应于第二驱动信号响应于所述下一转变而在第一值与第二值之间转变所花费的时间段。

[0014] 根据第二方面,提供设备,其包括:总线收发器,其经耦合以接收发射数据输入并向总线提供驱动信号;以及第一方面的电路。

附图说明

[0015] 将参考图式仅通过举例描述实施例,其中:

[0016] 图1是示出了具有多个节点的CAN总线网的例子的示意图;

[0017] 图2是根据例子的节点的示意图;

[0018] 图3是根据实施例的示出了总线收发器和电路的示意图;

[0019] 图4是示出了实施例的例子操作的信令图式;

[0020] 图5是示出了实施例的操作的另一例子的信令图式;以及

[0021] 图6是示出了实施例的操作的另一例子的信令图式。

[0022] 应了解,对于跨越超过一个图式的特征如附图标记指示类似的特征。

具体实施方式

[0023] 图1示出了包括经由CAN总线耦合在一起的多个节点的网络100的例子。

[0024] 网络100包括第一节点101、第二节点102、第三节点103、第n节点104和第(n+1)节点105。节点101到105耦合在一起以供CAN总线110进行通信。CAN总线110是包括CANH线111和CANL线112的两线总线。在此情况下,线111和112形成具有额定线路阻抗的双绞线。节点101到105中的每一个耦合到CANH 111和CANL 112线。

[0025] 在此例子中,额定线路阻抗是120 Ω ,其在CAN总线的一些汽车应用中是典型的。但是将了解,实施例适用于其它线路阻抗。还将了解,精确的线路阻抗可受物理因素影响,例如电缆和/或隔离材料。尽管线路阻抗假设为120 Ω ,但是实际线路阻抗可围绕这个值变化,并且可被视为大约120 Ω 。类似地,由于现实中的实施方案,终端电阻器在它们的精确值方面可变化。

[0026] 第一节点101是总线110的第一末端节点,并且具有120 Ω 的终端电阻131。应了解,120 Ω 是根据电缆阻抗的此例子。第二节点102是第二末端节点,并且具有120 Ω 的终端电阻

132。第三、第n和第(n+1)节点是中间节点,并且经由短截线140、141和142而耦合到CAN总线110。此类中间节点可能未封端,或任选地,在一些系统中施加有在千欧姆范围内的高阻终端。在一些例子中,高阻终端可在电缆的这些准开口端处提供有限的振铃抑制,但是由于偏离额定电缆阻抗,所以效力极其有限。

[0027] 节点中的每一个可耦合到其它电路,例如传感器或微控制器,所述其它电路可被配置成使用CAN总线110而与其它节点中的一个或多个通信。

[0028] 图2示出了节点201的例子,例如,更详细地说,节点101到105中的一个。

[0029] 节点201耦合到CAN总线110,其中短截线241耦合到CANH线111,短截线242耦合到CANL线112。短截线241、242耦合到节点201的CAN总线收发器210。应了解,在不需要短截线(例如,对于末端节点)的情况下,CAN总线收发器将直接耦合到线111和112。

[0030] CAN总线收发器210经由发射数据连接(TXD)251和接收数据连接(RXD)252而耦合到CAN控制器220。

[0031] CAN控制器220可形成节点201的微控制器230的部分。

[0032] 微控制器230可确定将在总线上发射的消息,并且将这些消息提供到CAN控制器220。微处理器可从来自CAN控制器220的总线接收消息,并解释它们。微控制器230可另外连接到其它实体,例如传感器或致动器,并且在它们与总线之间提供接口。

[0033] CAN控制器220可从总线(经由总线收发器210)接收位,并将位重新建构成将由微控制器解释的消息。CAN控制器可从微控制器230接收消息,并将其作为串行位而经由CAN收发器210提供到总线。

[0034] CAN收发器210可将来自CAN控制器220的TXD引脚251上的数字数据位转换成模拟总线信号。CAN收发器210可另外将模拟总线信号转换成数字位,以待经由RXD引脚252提供到CAN控制器220。

[0035] 网络100的实施方案可由某些参数管理以减少振铃,并且保护在更高数据速率下的经传信数据的完整性。例如,CAN总线110可具有最大长度,在所述最大长度下,可实现最大数据速率。在另一例子中,将中间节点101到105连接到CAN总线110的短截线140、141和142可保持尽可能的短以减少反射。在一种情况下,CAN总线的最大长度可限制在40m,并且短截线可限制成小于0.3m,但是应了解,这是作为例子。

[0036] 尽管具有这种要求,但是总线和短截线的长度可受制于其它因素。例如,在(例如)汽车应用程序中,CAN总线网的实施方案可由车辆的形状和大小以及节点的位置管理。可能不是一直都具有如所需的短的短截线。此外,即使在短截线是如其实际的短的情况下,振铃仍有可能在更高数据速率下出现。

[0037] 未封端的短截线线路中的振铃可破坏总线上的通信。这在其中数据速率更高的新协议(例如CAN FD)的情况下,问题更加严重。解决振铃的一种方法是重新设计网络拓扑结构以改进终端,但是这费时且价格昂贵。

[0038] 本申请案的实施例提供可实施在现有网络拓扑上的抑制振铃的方法。其它实施例可考虑实施这种抑制以及缓解在振铃抑制电路中发生干扰的可能性的速度。

[0039] 图3示出了根据实施例的振铃抑制电路300。图3的电路可实施为CAN收发器的部分,并且CAN收发器210已经在图中示出。

[0040] 图3的CAN收发器210耦合到发射数据输入引脚(TXD)251和接收数据输出引脚

(RXD) 252。应了解, 在一些例子中, TXD 251和RXD 252可连接到CAN控制器, 例如, CAN控制器220。TXD 251可经连接以接收将通过总线发射的数据, RXD 252可经连接以提供已经通过总线接收到的数据。

[0041] CAN收发器210另外耦合到CAN总线110的第一CANH线111和CAN总线110的第二CANL线112。CAN收发器210可包括发射器311, 其中输入耦合到TXD 251, 差分输出耦合到CANH 111和CANL 112。在一些例子中, 发射器311可为放大器。CAN收发器210可另外包括接收器, 例如接收比较器312, 其中输出耦合到RXD 252, 差分输入耦合到CANH 111和CANL 112。

[0042] 图3另外示出了耦合到TXD 251和CANH 111与CANL 112的振铃抑制电路300。电路300包括控制器301和发射器302。在此例子中, 发射器302可为差分放大器。到控制器301的输入耦合到TXD 251, 控制器301的输出耦合到发射器302的输入。发射器302的输出耦合到CAN总线110。在此例子中, 发射器302输出包括耦合到CANL 112的第一输出303和耦合到CANH 111的第二输出304。电路300的发射器303可以与总线收发器210的发射器311相反的极性的方式耦合到总线。例如, 尽管发射器311的高输出耦合到总线CANH的高线, 但是发射器302的高输出还可耦合到总线CANL的低线。类似地, 尽管发射器311的低输出耦合到总线CANH的低线, 但是发射器302的低输出还可耦合到总线CANL的高线。在此意义上, 发射器311可被视为推式发射器, 发射器302可被视为挽式发射器。

[0043] 在操作中, 总线收发器210的推式发射器311被配置成将总线驱动到显性状态或将总线返回到无源隐性状态。推式发射器311的操作响应于在TXD 251上接收的输入信号。在此例子中, 当TXD输入251是逻辑‘0’时, 推式发射器311被配置成将总线110驱动到显性状态。当TXD输入251是逻辑‘0’时, 推式发射器311被配置成将总线返回到无源隐性状态。当推式发射器311将总线驱动到显性状态时, 发射器311通过输出总线上的驱动电流, 有源地驱动总线以对应于显性状态。当推式发射器311将总线返回到隐性状态时, 它将其驱动电流减少到参考值, 在一些例子中, 减少到零。

[0044] 当总线处于无源隐性状态时, 总线上的阻抗由网络中的终端电阻器确定, 其为典型的总60ohm。当总线处于显性状态时, 总线上的阻抗由驱动总线低阻的发射器311输出级确定。

[0045] 当总线从隐性转变到显性状态时, 总线上的振铃可在某种程度上由发射器抑制。相比之下, 当总线从显性转变到隐性状态时, 振铃可能会变得更明显。

[0046] 振铃抑制电路的发射器302(挽式发射器)可被配置成响应于TXD输入251上显性到隐性的转变而将总线驱动到有源隐性状态。挽式发射器302的输出可以与推式发射器301反相的方式连接到总线110。换句话说, 挽式发射器302的驱动电流可为与推式发射器301的驱动电流相反的极性。

[0047] 转变可对应总线上的显性到隐性状态的转变。在此例子中, 在TXD251处输入信号上的从逻辑‘0’到逻辑‘1’的转变对应于总线上的显性到隐性状态的转变。但是, 将了解, 在其它实施方案中, TXD 251上的逻辑‘1’到逻辑‘0’的转变可对应于总线上的显性到隐性状态的转变。

[0048] 响应于TXD 251上的显性到隐性的转变, 控制器301可控制挽式发射器302, 以将总线驱动到有源隐性状态。在有源隐性状态中, CAN总线110的阻抗降低, 其目标是减少在未封端的节点处的任何潜在反射。挽式发射器可输出驱动电流, 以将总线驱动到有源隐性状态。

因为挽式发射器302利用与推式发射器311相反的极性而耦合到总线,所以挽式发射器驱动电流具有与推式发射器驱动电流相反的极性。挽式发射器驱动电流可开始降低总线电压,以使总线进入有源隐性状态。

[0049] 图4中示出了电路300的操作的例子。在图4的例子中,总线在具有2Mbits/s的数据速率的数据阶段中发射,但是应了解,这仅作为例子,并且在操作的数据阶段中,其它数据速率是可能的。

[0050] 图4示出了从CAN控制器提供到在连接TXD 251处的CAN收发器的位的信号400。在此例子中,发射位 t_{BIT} 所花费的时间是对应于2Mbits/s的数据速率的500ns,但是应了解,这仅仅是例子。应了解,发射位 t_{BIT} 所花费的时间对应于CAN总线的的数据速率。在此情况下,数据速率对应于500ns的 t_{BIT} 的位速率,但是数据速率可随着CAN总线的操作而改变。在此例子中,信号400上的逻辑‘0’对应于将在总线上输出的显性状态,逻辑‘1’对应于将在总线上输出的隐性状态。

[0051] 示出了推式发射器311的驱动信号411。在此例子中,驱动信号411对应于推式发射器311的驱动电流。驱动电流411在参考值(例如零)和正值 I_{CANBUS} 之间变化,其中参考值对应于推式发射器311不驱动总线(不提供驱动信号), I_{CANBUS} 对应于推式发射器311将总线驱动到显性状态。

[0052] 示出了挽式发射器302的驱动信号412。在此例子中,驱动信号412对应于挽式发射器302的驱动电流。驱动电流412在参考值(例如零)和负值 $-I_{CANBUS}$ 之间变化,其中参考值对应于挽式发射器302不驱动总线, $-I_{CANBUS}$ 对应于推式发射器302将总线驱动到有源隐性状态。应了解,在此例子中,正驱动电流411值 I_{CANBUS} 和负驱动电流412值 $-I_{CANBUS}$ 在量值上可为相等的,但是它们可具有相反的极性。

[0053] 驱动电流描述为在参考值和 $I_{CANBUS}/-I_{CANBUS}$ 之间变化。在一些例子中,参考值已经给定为等于零。应了解,参考值可采用其它值。例如,在系统中可存在电流偏移,在此情况下,电流将在零 \pm 偏移量、 $I_{CANBUS}\pm$ 偏移量和 $-I_{CANBUS}\pm$ 偏移量之间变化。

[0054] 示出了CAN总线上的信号420。CAN总线信号在最大值(显性)和最小值(有源隐性)之间变化。应了解,这些值可具有与它们之间的参考值相反的极性和与它们相等的量值。当CAN总线信号420为正(显性)时,断言显性状态,当CAN总线信号420在参考值处(在此例子中,大约零电流)时,总线处于无源隐性状态。当CAN总线信号420为负(有源隐性)时,在总线上断言有源隐性状态。

[0055] 信号430示出了在总线上由CAN总线收发器接收并且通过连接RXD 252提供到CAN控制器的位。

[0056] 在操作中,CAN总线控制器220向CAN发射器411提供串行位流400,以供在总线上发射。在时间440之前,总线420处于无源隐性状态,其中推式发射器311和挽式发射器302都没有断言总线上的驱动信号。

[0057] 在时间440处,TXD输入信号400从逻辑‘1’转变到逻辑‘0’。作为响应,推式发射器311的驱动电流411开始从0转变到 I_{CANBUS} ,以便将总线驱动到显性状态。驱动电流411从0转变到 I_{CANBUS} 所花费的时间示出为 t_{SLOPE1} 。控制器301可监测TXD 251上的转变,并且在这个实施例中,并不对隐性到显性的转变作出响应。响应于驱动电流411,总线的状态从无源隐性状态转变到显性状态。

[0058] 在时间441处, TXD信号400从逻辑‘0’转变到逻辑‘1’。推式发射器311通过将其驱动电流从 I_{CANBUS} 转变到0来对这种输入400作出响应。驱动电流411从 I_{CANBUS} 转变到0所花费的时间是 t_{SLOPE2} 。

[0059] 控制器301可监测引脚251中的TXD信号400, 并且检测在时间441处的转变。作为响应, 控制器301可控制挽式发射器302, 以将总线110驱动到有源隐性状态。控制器301可控制发射器302, 以将驱动信号412从0转变到 $-I_{CANBUS}$ 。控制器可另外控制驱动信号412的转变在时间段 t_{SLOPE2} 期间发生。添加使总线进入有源隐性状态的驱动电流412可降低总线上的阻抗。

[0060] 控制器301可控制挽式发射器302, 以在时间段 t_{ACTREC} 内将驱动电流保持在 $-I_{CANBUS}$, 在这之后, 驱动电流412可转变回到0。驱动电流412转变回到0所花费的时间可由控制器控制, 并且可为 t_{SLOPE3} 。时间 t_{SLOPE3} 可对应于驱动信号412的改变速率。这种改变速率可经选择以提供渐进转变, 从而缓解驱动信号412的转变引起另外的振铃。

[0061] 对应于 t_{SLOPE3} 的改变速率因此比 t_{SLOPE1} 和 t_{SLOPE2} 的改变速率慢, 以试图缓解CAN总线上的任何新的反射。在一些例子中, 这种改变速率可相对于电缆线延迟或总线的传播延迟进行设置, 所述延迟对应于总线的长度。例如, 改变速率可经设置以使得电缆线延迟小于斜率时间的25%, 但是应了解, 这仅仅是例子, 并且百分比可通过针对值测试系统来确定, 在所述系统中, 由转变引起的任何振铃小于所述总线系统的可接受阈值。作为特定例子, 10米CAN总线布线电缆乘以 $\sim 5\text{ns/m}$ 计算出50ns的传播延迟。在此情况下, 斜率时间 t_{SLOPE3} 可被选择为比250ns慢。

[0062] 在 t_{SLOPE3} 结束时, 驱动电流412可为零, 并且挽式发射器302可处于高阻状态。在时间 t_{SLOPE3} 期间, CAN总线420可同样在有源隐性状态与无源隐性之间转变。但是应了解, 在一些例子中, 总线可在比图3中给定的更快的数据速率下操作。在此情况下, t_{SLOPE3} 可能不能为挽式发射器驱动电流412从 $-I_{CANBUS}$ 转变回到零提供足够的时间。

[0063] 总线处于有源隐性状态的并包含总线从显性转变到有源隐性状态的的时间的总和和给定为 t_{PULL} 。

[0064] $t_{PULL} = t_{SLOPE2} + t_{ACTREC} + t_{SLOPE3}$

[0065] 应了解, 这可为任选的: 在时间段(t_{ACTREC})内将驱动电流412保持在等于 $-I_{CANBUS}$ 和在一些情况下, t_{ACTREC} 可为零。 t_{PULL} 可被设置成小于位时间 t_{BIT} 。在一些数据速率下, 这可允许总线返回到无源隐性状态或驱动电流在下一转变时处于参考值。应了解, 因为在一些例子中, 转变的改变速率根据传播延迟进行设置, 所以在其中总线是在更快数据速率下操作的一些情况下, 总线在下一转变之前可能不能返回到无源隐性状态。在例子中, 取决于网络拓扑结构, 参数 t_{ACTREC} 和 t_{SLOPE3} 可经选择以最有效地抑制振铃。例如500ns的 t_{PULL} 可被划分成在 $t_{ACTREC} = 50\text{ns}$ 和 $t_{SLOPE3} = 450\text{ns}$ 之间, 或在 $t_{ACTREC} = 100\text{ns}$ 和 $t_{SLOPE3} = 300\text{ns}$ 之间。

[0066] 响应于检测TXD信号400上显性到隐性的转变, 控制器301控制挽式发射器302以输出从隐性值(在此情况下为0)转变到 $-I_{CANBUS}$ 的驱动信号412。此转变发生在第一时间段 t_{SLOPE2} 期间。此时间段被定义为从推式发射器302输出的驱动信号411响应于在441处的转变而从 I_{CANBUS} 转变到隐性值(在此例子中为0)所花费的时间。

[0067] 在 t_{SLOPE2} 结束时, 控制器可使挽式发射器在第二时间段内将驱动信号412保持在 $-I_{CANBUS}$ 。如所论述的, 这是任选的, 并且在一些实施例中, 驱动信号412可紧接着开始从-

I_{CANBUS} 朝向隐性值转变。在此转变期间的驱动信号412的斜率或改变速率可相对于总线自身的传播延迟进行设置。在此例子中,信号的传播延迟和改变速率之间的关系可影响振铃。在特定例子中,转变的改变速率可被设置成小于总线的传播延迟的20%。

[0068] 在图3的例子中,总线是在2Mbits/s下操作,这产生500ns的 t_{BIT} 。在此例子中,在位时间 t_{BIT} 结束之前,完成驱动信号412在 $-I_{CANBUS}$ 和隐性值之间的转变。在此情况下,在TXD信号400上的下一转变之前,驱动信号412保持在隐性值。

[0069] 然而应了解,总线可在不同数据速率下操作。例如,在一些实施方案中,总线可在比图4中所示出的更快的数据速率下操作。时间 t_{SLOPE2} 取决于推式发射器驱动信号411的转变时间,而在443处的改变速率基于传播延迟进行设置。在此情况下,针对更快的数据速率,挽式发射器驱动信号412在位时间 t_{BIT} 结束之前可能还未达到隐性值。图5示出了这种情况。

[0070] 类似于图4,图5示出了数据发射信号400、推式发射器311的输出驱动信号411、挽式发射器302的输出驱动信号412、CAN总线信号420和在总线收发器430处从总线接收的信号。图5中例子的操作类似于图4中例子的操作,除了图5中例子的总线在比图4中例子的总线更快的数据速率下操作之外。在此例子中,总线可在5Mbit/s下操作,其具有200ns的位时间 t_{BIT} 。

[0071] 响应于在400处的TXD信号显性到隐性的转变,挽式发射器驱动信号412可在时间段 t_{SLOPE2} 内从隐性值转变到 $-I_{CANBUS}$ 。时间段 t_{SLOPE2} 可被设置成推式发射器驱动信号411在 I_{CANBUS} 与隐性值之间转变所花费的时间段。在朝向隐性值转变之前,挽式发射器驱动信号412可在时间段 t_{ACTREC} 内固持在 $-I_{CANBUS}$ 。因为数据速率已经增加,所以在 t_{BIT} 结束之前和在TXD信号上的下一转变之前,挽式发射器驱动信号可能还未达到隐性值。

[0072] 在此情况下,控制器可控制挽式发射器驱动信号412以在第三时间段内在其电流值与 I_{CANBUS} 之间转变。第三时间段可对应于推式发射器驱动信号在隐性值与 I_{CANBUS} 之间转变所花费的时间。应了解,TXD信号400上的下一转变可为从隐性到显性的转变。

[0073] 在此例子中,在从隐性到显性的转变中,挽式发射器302仍驱动CAN总线上的电流。控制器301可检测TXD引脚上的转变,并将改变从 t_{SLOPE3} 到 t_{SLOPE2} 的转变。

[0074] 在本申请案的例子中,振铃抑制电路对CAN总线收发器的发射数据输入引脚251上的显性到隐性的转变作出响应。系统中的每一节点可具有耦合到其的振铃抑制电路。在此情况下,节点中的每一个的振铃抑制电路可相对于总线自身上的信号转变,对不同信号做出反应。具体来说,这种问题可在一个或多个节点(或总线收发器)同时作用于总线上的情形中产生。

[0075] 在第一情况中,两个或两个以上节点(总线收发器)可作用于总线,但是可发射相同数据。在所述两个或两个以上节点发射显性到隐性的转变之后,所述两个或两个以上节点的振铃抑制电路将试图断言有源隐性状态。在此情况下,效果可类似于仅仅一个节点是有源的情况。

[0076] 在第二情况中,两个或两个以上节点可作用于总线,但是可发射不同数据。在此情形中,第一多个节点发射对应于隐性状态的位,第二多个节点发射对应于显性状态的位。发射隐性位的节点的振铃抑制电路将尝试断言有源隐性状态。这可导致总线上的电压不确定,因为总线上的阻抗可能会降低。然而,在实施例中,总线电压可变得不确定的时间段并不与总线由节点取样以用于接收信号的时间重叠。这相对于图6进行描述。

[0077] 在这三种情形中,总线上的数据速率对应于仲裁阶段的仲裁速度,所述仲裁速度比总线的数据阶段的数据速率慢。图6示出了根据这些情形中的一个或多个的正作用于总线的多个总线发射器的例子。

[0078] 图6是示出了第一和第二总线收发器以及相关联的振铃抑制电路的信令的信令图式。图6示出了其中第一和第二总线收发器均为有源并发射相同数据的第一情形651。图6还示出了其中第一和第二收发器均为有源并发射不同数据的第二情形652。

[0079] 对于第一收发器和相关联的振铃抑制电路,示出了发射数据引脚信号(TXD1) 610和接收数据引脚信号(RXD1) 640。应了解,这些信号可为存在于第一总线收发器210的发射数据输入引脚251和接收数据输出引脚252上的信号。

[0080] 对于第二收发器和相关联的振铃抑制电路,示出了发射数据引脚信号(TXD2) 650和接收数据引脚信号(RXD2) 670。应了解,这些信号可为存在于第二总线收发器210的发射数据输入引脚251和接收数据输出引脚252上的信号。

[0081] 还示出了信号(CAN总线) 630。此信号为CAN总线自身上的信号。

[0082] 根据图6,可看出在第一时间段651内,TDX1 610和TDX2 650发射相同数据。在此情况下,第一和第二总线收发器均为有源,并在总线上发射(或试图发射)相同数据。在时间620处,在第一总线收发器处的信号TXD1 610和在第二总线收发器处的信号TXD2 650都从低转变到高,这提供了显性到隐性的边缘。相应的总线收发器转换TXD1和TXD2以用于CAN总线上的输出。在第一总线收发器处的振铃抑制电路检测TXD1 610上的转变,在第二总线收发器处的振铃抑制电路检测TXD2 650上的转变。响应于对边缘的检测,相应的第一和第二振铃抑制电路的挽式发射器转变它们的驱动信号以提供有源隐性状态。CAN总线630从显性状态621经由由挽式发射器驱动信号引起的有源隐性状态623转变到无源隐性状态623。

[0083] 应注意,图6中例子的位速率给定为仲裁位速率。这是因为其中超过一个总线发射器同时为有源的情形出现全部对应于仲裁位速率而不是(更快的)数据位速率。本发明人已识别出其中超过一个总线发射器可同时有源的三种情形。

[0084] 在CAN/CANFD协议中存在三种情形,其中两个或两个以上发射器可同时作用于CAN总线。

[0085] 1) 在可出现在每一CAN帧开始处以确定允许发射的节点的仲裁阶段期间。在此例子中,实际仲裁速度是500kbit/s,其产生 $t_{BIT}=2\mu s$

[0086] 2) 在错误帧期间。在允许节点中断到信号的通信的任何时刻处,检测到错误。在此例子中,中断节点将以仲裁速度(例如500kbit/s,其中 $t_{BIT}=2\mu s$)发送六个显性位

[0087] 3) 在确认位期间。除已完成消息中的正在发送节点外的全部节点可向总线发送显性ACK位,以传信已发送CAN帧的正确格式。这以仲裁速度(500kbits/s,其中 $t_{BIT}=2\mu s$)进行。

[0088] 在此例子中,仲裁位速率给定为500kbit/s,其中位时间 t_{BIT} 690是 $2\mu s$ 。这仅作为例子,并且仲裁速率的值可改变。然而,应了解,仲裁位速率始终比数据阶段位速率慢。

[0089] 在此例子中,总线可处于有源隐性状态623。可看出,总线处于有源隐性状态的时间段在 t_{BIT} 时间中的百分比比给定其中总线在数据阶段中以更快数据速率操作的例子小。

[0090] 时间段624示出了其中第一和第二总线收发器试图向CAN总线发射不同数据的情况。在时间624处,第一总线收发器接收其TXD引脚(TXD1) 610上的低到高的转变,第二总线

收发器接收其TXD引脚(TXD2) 650上的高到低的转变。在仲裁时,第二总线收发器获得对总线的控制,TXD2上的信号被转换成总线级,并被第二总线收发器输出到CAN总线630。

[0091] 然而,第一总线收发器的振铃抑制电路检测TXD1 610上的转变,并且其挽式发射器输出驱动信号以将总线驱动成有源隐性状态。这可产生在与第一总线收发器相关联的振铃抑制电路的挽式发射器驱动信号小于隐性值的持续时间内的CAN总线630上的不确定电压625。

[0092] 如所论述的,这种情形在总线操作的仲裁阶段期间出现。如果总线上电压变得不确定,那么电压是不确定的的时间段比仲裁阶段 t_{BIT} 小。

[0093] 第一和第二总线收发器检测总线上的信号,并经由接收输出引脚信号RXD1 640和RXD2 670,将它们提供到它们相应的CAN控制器。RXD1 640和RXD2 670示出了提供到相应的CAN控制器的不确定的电压625。挽式发射器驱动信号试图将总线驱动成有源隐性状态的设置时间段比仲裁位时间小,并且因此电压是不确定的的时间段比 t_{BIT} 小。CAN控制器可对进入的RXD取样,并且这通常不在位的一开始处完成,而是在中间和结束之间完成。在625处示出了信号RXD1 640和RXD2 670的CAN控制器取样点。在一些例子中,取样时间可在位时间 t_{BIT} 的50%到80%处。可看出,在任何开关再次打开并且总线上的电压不再是不确定的之后,对信号RXD1和RXD2进行取样。

[0094] 在前述中,总线状态已经被描述为显性、无源隐性和有源隐性。总线可包括第一‘高’线CANH和第二‘低’线CANL。正和负电流(其可由总线上的驱动电流提供)参看总线负载来限定。例如,正电流(例如 I_{CANBUS})将从CANH通过总线负载流动回到CANL中。负电流(例如 $-I_{CANBUS}$)将从CANL通过总线流动回到CANH中。这也是 I_{CANBUS} 和 $-I_{CANBUS}$ 具有相反极性的含义。

[0095] 当正驱动电流(I_{CANBUS})存在于总线上时,总线可被视为处于显性状态。在显性状态中,CANH和CANL之间的差分总线电压可为正。当没有电流存在于总线上时,例如,当推式发射器和挽式发射器都不断言电流时,换句话说,当驱动电流基本上为零或处于参考值时,总线可被视为处于无源隐性状态。在无源隐性状态中,CANH和CANL之间的差分总线电压可为零。当在总线上断言负驱动电流时,总线可被视为处于有源隐性状态。在有源隐性状态中,CANH和CANL之间的差分总线电压可为负。

[0096] 在前述中,振铃抑制电路已经被描述为与总线收发器分离,但是应了解,这仅作为例子,并且在其它情况下,振铃抑制电路可形成总线收发器的部分。

[0097] 在前述中,已经做出对CAN总线的仲裁阶段和数据阶段的参考。CAN总线的接入机构是逐位仲裁,在此时间期间,总线的位速率降低。仲裁位速率还可用于具有错误检测的例子。CAN总线的数据速率比仲裁位速率快得多。例如,在仲裁位速率可在500bit/s附近时,在一些系统中,数据位速率可高于2Mbit/s。应了解,数据和仲裁位速率在不同的实施方案中可不同,但是仲裁位速率一定是数据位速率的一部分。

[0098] 在前述中,已经参看CAN总线描述例子。但是应了解,实施例可适用于其中可发出振铃的其它差分或两线总线。还应了解,尽管前述已经将TXD引脚上的显性到隐性的转变描述为从高到低的转变,但是这只是设计问题,并且它在一些其它系统中可为反向的。在一个例子中,实施例可根据CAN FD操作,在CAN FD中,数据阶段的位时间对应于CAN FD帧的位时间。

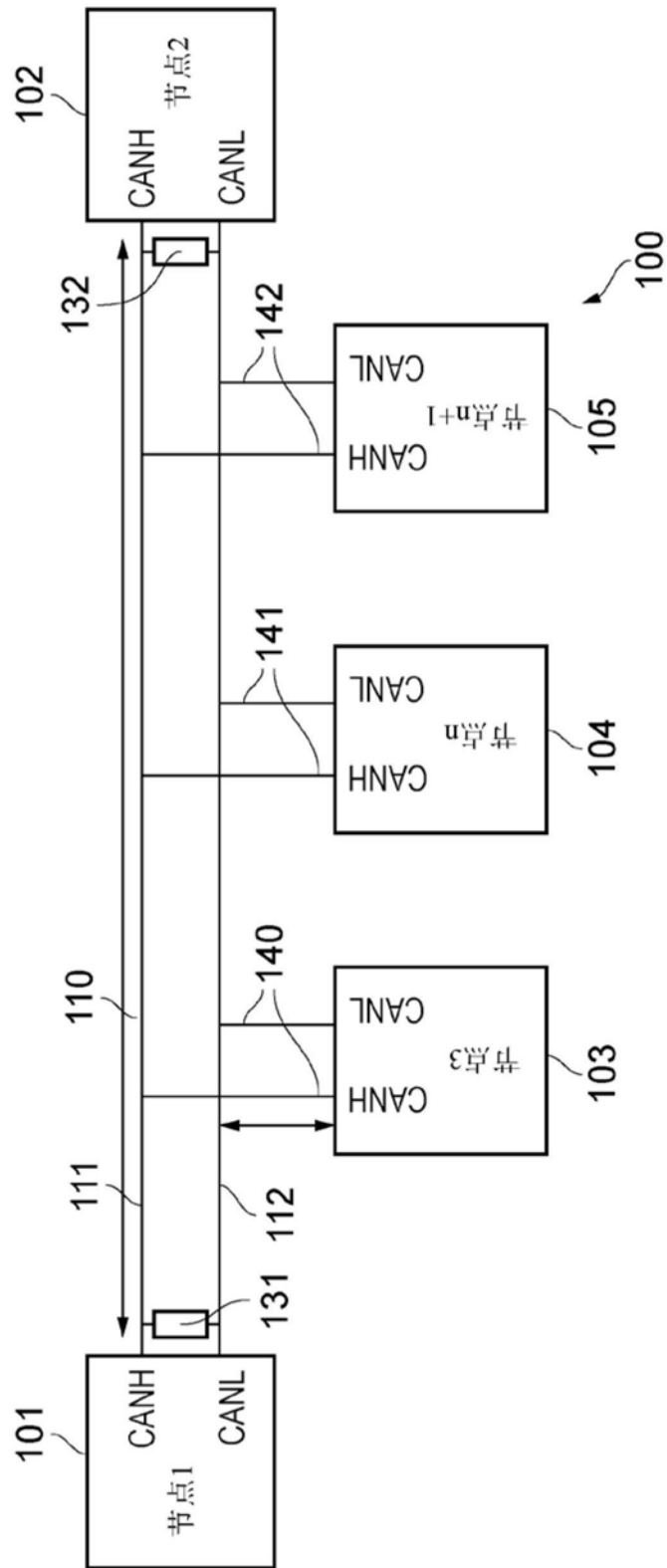


图1

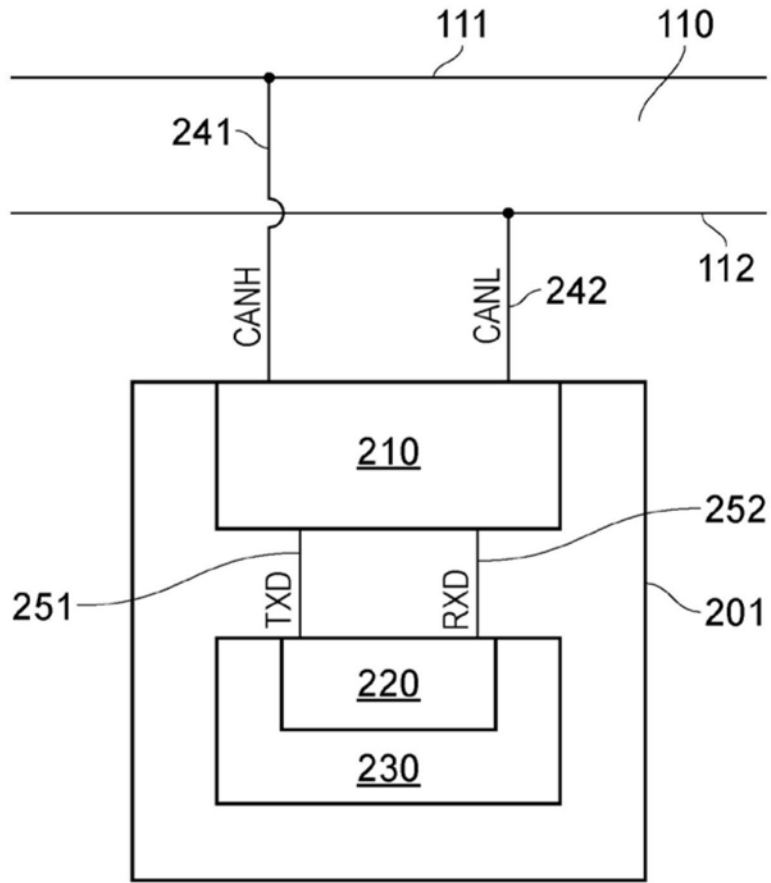


图2

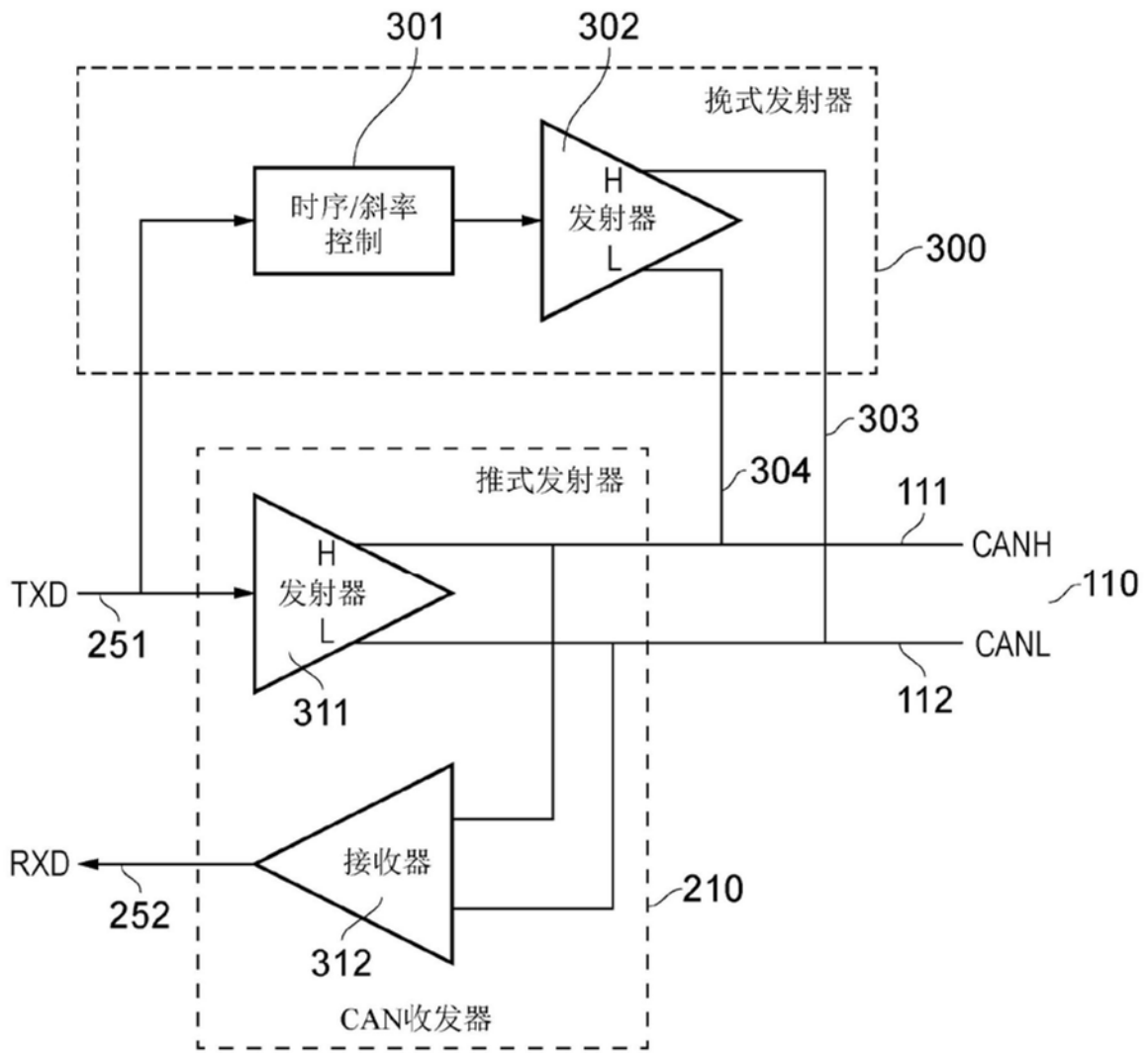


图3

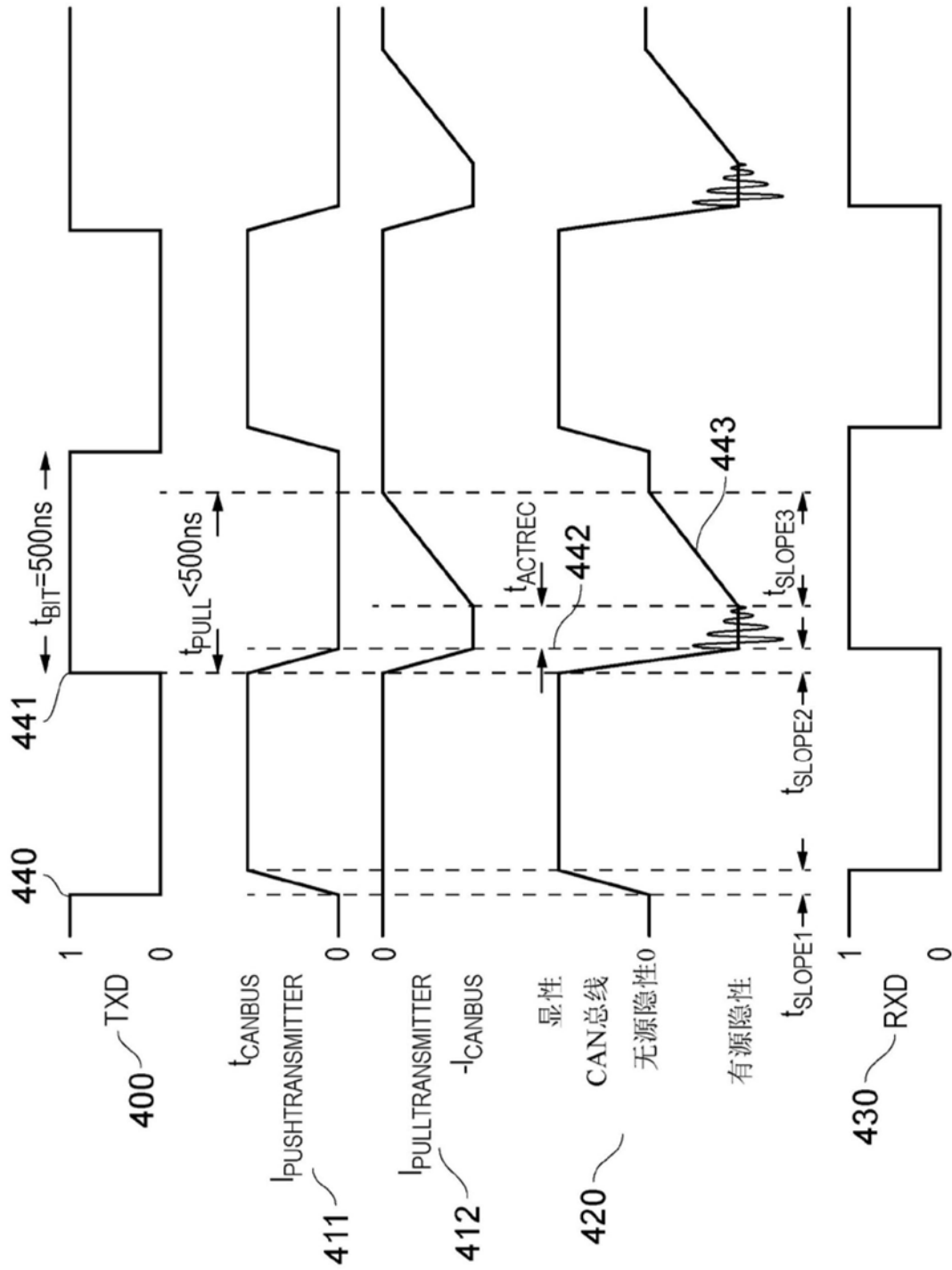


图4

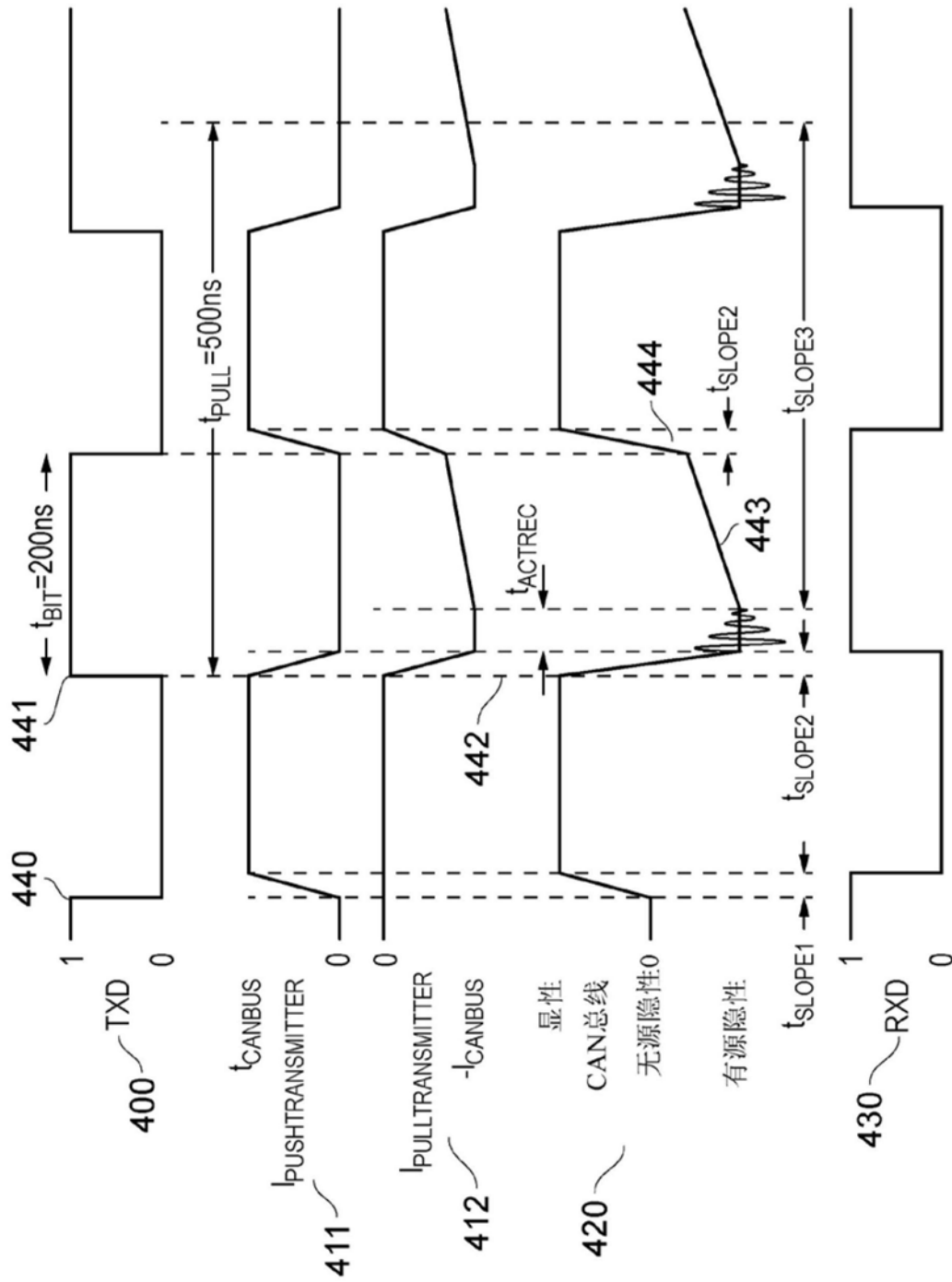


图5

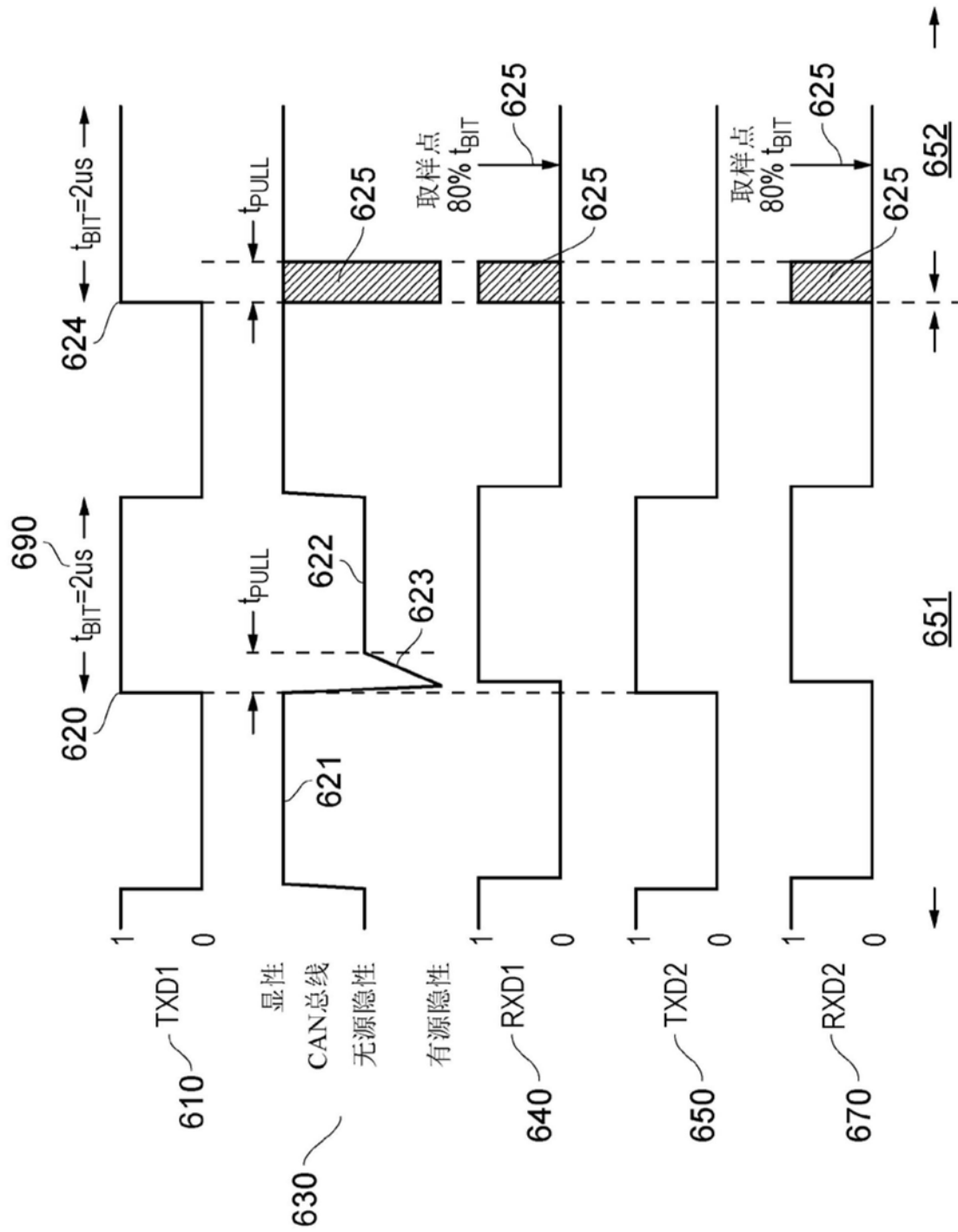


图6