

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5072952号
(P5072952)

(45) 発行日 平成24年11月14日(2012.11.14)

(24) 登録日 平成24年8月31日(2012.8.31)

(51) Int.Cl. F I
GO2F 1/1339 (2006.01) GO2F 1/1339 500
GO2F 1/1368 (2006.01) GO2F 1/1368

請求項の数 21 (全 25 頁)

<p>(21) 出願番号 特願2009-502430 (P2009-502430) (86) (22) 出願日 平成19年11月1日(2007.11.1) (86) 国際出願番号 PCT/JP2007/071306 (87) 国際公開番号 W02008/108031 (87) 国際公開日 平成20年9月12日(2008.9.12) 審査請求日 平成21年6月30日(2009.6.30) (31) 優先権主張番号 特願2007-57171 (P2007-57171) (32) 優先日 平成19年3月7日(2007.3.7) (33) 優先権主張国 日本国(JP)</p>	<p>(73) 特許権者 000005049 シャープ株式会社 大阪府大阪市阿倍野区長池町22番22号 (74) 代理人 110000914 特許業務法人 安富国際特許事務所 (72) 発明者 正楽 明大 日本国大阪府大阪市阿倍野区長池町22番 22号 シャープ株式会社内 (72) 発明者 山田 直 日本国大阪府大阪市阿倍野区長池町22番 22号 シャープ株式会社内 審査官 前川 慎喜</p>
-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------	-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------

最終頁に続く

(54) 【発明の名称】 液晶表示パネル、液晶表示装置及びテレビジョン受信機

(57) 【特許請求の範囲】

【請求項1】

第一基板と、第二基板と、第一基板及び第二基板に挟持された液晶層とを備え、
 該第一基板は、第一絶縁基板と、第一絶縁基板の液晶層側に形成された第一配線と、第一配線よりも液晶層側に形成された平坦化層とを有し、
 該第二基板は、第二絶縁基板と、第一配線及び平坦化層が重畳する領域に対応して第二絶縁基板の液晶層側に形成された柱状スペーサとを有する液晶表示パネルであって、
 該第一基板は、柱状スペーサに対応して形成された高さ調整層と、画素電極とを有し、
 該高さ調整層は、下記式(1)を満たすことを特徴とする液晶表示パネル。

$$0 < z < 2 \times (x - y) \quad (1)$$

式(1)中、zは、高さ調整層の厚みを、xは、柱状スペーサに対応する領域における第一配線の第一絶縁基板面からの高さh1と画素電極の厚みdpとの差(h1 - dp)を、
 yは、高さ調整層が設けられた領域における最上面の第一絶縁基板面からの高さh2から画素開口部に対応する領域における最上面の第一絶縁基板面からの高さh3及び高さ調整層の厚みzを引いたときの差(h2 - h3 - z)を表す。

【請求項2】

前記高さ調整層は、第一配線及び平坦化層以外の、第一基板に形成された部材と同一の材料からなる層を含んで構成されることを特徴とする請求項1記載の液晶表示パネル。

【請求項3】

前記第一基板は、スイッチング素子を有し、

該スイッチング素子は、半導体活性層を含んで構成され、
前記高さ調整層は、半導体活性層と同一の材料からなる層を含んで構成されることを特徴とする請求項 1 又は 2 記載の液晶表示パネル。

【請求項 4】

前記第一基板は、スイッチング素子を有し、
該スイッチング素子は、半導体活性層及び不純物添加半導体層を含んで構成され、
前記高さ調整層は、半導体活性層からなる層と不純物添加半導体層からなる層とを含んで構成されることを特徴とする請求項 1 ~ 3 のいずれかに 記載の液晶表示パネル。

【請求項 5】

前記高さ調整層は、画素電極と同一の材料からなる層を含んで構成されることを特徴とする請求項 1 ~ 4 のいずれかに 記載の液晶表示パネル。

10

【請求項 6】

前記第一基板は、第二配線を有し、
前記高さ調整層は、第二配線と同一の材料からなる層を含んで構成されることを特徴とする請求項 1 ~ 5 のいずれかに 記載の液晶表示パネル。

【請求項 7】

前記高さ調整層は、電氣的に絶縁された状態であることを特徴とする請求項 1 ~ 6 のいずれかに 記載の液晶表示パネル。

【請求項 8】

前記平坦化層は、層間絶縁膜として機能することを特徴とする請求項 1 ~ 7 のいずれかに 記載の液晶表示パネル。

20

【請求項 9】

前記第一基板は、第二配線を有し、
前記平坦化層は、第一配線と第二配線との間に配置され、層間絶縁膜として機能することを特徴とする請求項 1 ~ 8 のいずれかに 記載の液晶表示パネル。

【請求項 10】

前記第一基板は、第二配線を有し、
前記平坦化層は、第二配線と画素電極との間に配置され、層間絶縁膜として機能することを特徴とする請求項 1 ~ 9 のいずれかに 記載の液晶表示パネル。

【請求項 11】

30

前記第一基板は、第二配線を有し、
前記平坦化層は、層間絶縁膜として機能する第一平坦化層及び第二平坦化層を含んで構成され、
該第一平坦化層は、第一配線と第二配線との間に配置され、
該第二平坦化層は、第二配線と画素電極との間に配置されることを特徴とする請求項 1 ~ 10 のいずれかに 記載の液晶表示パネル。

【請求項 12】

前記平坦化層は、スピノングラス材料を含むことを特徴とする請求項 1 ~ 11 のいずれかに 記載の液晶表示パネル。

【請求項 13】

40

前記平坦化層は、有機物を含むことを特徴とする請求項 1 ~ 12 のいずれかに 記載の液晶表示パネル。

【請求項 14】

前記平坦化層は、樹脂を含むことを特徴とする請求項 1 ~ 13 のいずれかに 記載の液晶表示パネル。

【請求項 15】

前記平坦化層は、アクリル樹脂を含むことを特徴とする請求項 1 ~ 14 のいずれかに 記載の液晶表示パネル。

【請求項 16】

前記第二基板は、複数の色層を有し、

50

前記柱状スペーサは、複数の色層が積層された構造を有することを特徴とする請求項 1 ~ 15 のいずれかに記載の液晶表示パネル。

【請求項 17】

前記第二基板は、配向制御用突起を有し、
前記柱状スペーサは、配向制御用突起と同一の材料からなる層を含んで構成されることを特徴とする請求項 1 ~ 16 のいずれかに記載の液晶表示パネル。

【請求項 18】

前記第二基板は、複数の色層と配向制御用突起とを有し、
前記柱状スペーサは、配向制御用突起と同一の材料からなる層と、色層とが積層された構造を有することを特徴とする請求項 1 ~ 17 のいずれかに記載の液晶表示パネル。

10

【請求項 19】

前記高さ調整層は、下記式(2)を実質的に満たすことを特徴とする請求項 1 ~ 18 のいずれかに記載の液晶表示パネル。

$$z = x - y \quad (2)$$

式(2)中、 z は、高さ調整層の厚みを、 x は、柱状スペーサに対応する領域における第一配線の第一絶縁基板面からの高さ h_1 と画素電極の厚み d_p との差($h_1 - d_p$)を、 y は、高さ調整層が設けられた領域における最上面の第一絶縁基板面からの高さ h_2 から画素開口部に対応する領域における最上面の第一絶縁基板面からの高さ h_3 及び高さ調整層の厚み z を引いたときの差($h_2 - h_3 - z$)を表す。

【請求項 20】

20

請求項 1 ~ 19 のいずれかに記載の液晶表示パネルを含んで構成されることを特徴とする液晶表示装置。

【請求項 21】

請求項 20 記載の液晶表示装置を含んで構成されることを特徴とするテレビジョン受信機。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示パネル、液晶表示装置及びテレビジョン受信機に関する。より詳しくは、柱状スペーサを有する液晶表示パネル、液晶表示装置及びテレビジョン受信機に関するものである。

30

【背景技術】

【0002】

液晶表示装置は、液晶層を介して互いに対向する一対の基板(例えば、アクティブマトリクス基板及び対向基板)を有する液晶表示パネルを備える表示装置であり、用途の拡大とともに、高性能化が進んでいる。特に、広視野角特性を有するMVA(Multi domain Vertical Alignment)モード等の表示モード(液晶モード)が開発され、更なる改良が進んでいる。

【0003】

液晶表示装置の表示品位を向上するためには、どの表示モードを採用する場合においても、液晶層の厚さ(以下、「セルギャップ」ともいう。)を精密に制御することが必要である。特に、近年利用が進んでいる大型の液晶表示装置においては、非常に大きな面積にわたってセルギャップを均一に制御する必要がある。

40

【0004】

セルギャップは、一対の基板間に配置されるスペーサによって制御されている。従来、スペーサとしては、ファイバ状又は粒状のスペーサ(例えば、プラスチックビーズ)が用いられ、これらのスペーサは、基板上に散布されることによって配置されていた。しかしながら、プラスチックビーズ等のスペーサを散布する方式では、スペーサが配置される位置を制御できないため、画素(画素開口部)内の液晶分子の配向を乱す原因となることがあった。そして、画素内に液晶分子の配向が乱れた領域があると、その領域が表示の「ざら

50

つき」として視認されることがあった。また、このようなスペーサを用いた場合、基板に形成された下地層の凹凸の影響によりセルギャップにばらつきが生じ、表示むらを生じることもあった。

【0005】

そこで、近年では、感光性材料を用いたフォトリソグラフィプロセスで基板に柱状のスペーサを形成する方法が採用されるようになってきている。このようにして形成されるスペーサは、柱状スペーサ（フォトスペーサ）とも呼ばれる。

【0006】

図11及び13は、従来の液晶表示パネルの柱状スペーサが配置された領域近傍の構成を示す断面模式図である。柱状スペーサを形成する方法としては、図11に示すように、スペーサ用のレジストを使用して他の層とは別に柱状スペーサ117aを形成する方法が一般的であるが、図13に示すように、カラーフィルタ（色層）等を重ねて形成する積層タイプの柱状スペーサ117b（以下、「積層スペーサ」ともいう。）が開示されている（例えば、特許文献1～3参照。）。

10

【0007】

また近年、動画性能の向上や高精細化のために、液晶表示装置の高周波駆動が検討されている。しかしながら、従来の液晶表示装置においては、液晶表示パネルに寄生容量が存在し、信号の波形になまりが発生するため、高周波駆動を十分に達成することができなかった。

【0008】

それに対して、例えば、走査配線と信号配線との交差部に形成される容量を低減するための技術として、スピノングラス（以下、「SOG」ともいう。）材料を走査配線と信号配線との間に設ける技術が開示されている（例えば、特許文献4参照。）。

20

【特許文献1】特開2001-100221号公報

【特許文献2】特開平11-248921号公報

【特許文献3】特開2006-38951号公報

【特許文献4】国際公開第2006/022259号パンフレット

【発明の開示】

【発明が解決しようとする課題】

【0009】

しかしながら、SOG材料は、通常、スピノコートで塗布されるため、平坦化作用があり、下層に配線がない領域に比べ、配線がある領域ではSOG材料により形成された膜の膜厚が薄くなる傾向にあった。

30

【0010】

そのため、配線の存在する位置に対応して柱状スペーサを形成した場合、SOG材料により膜を形成した場合とSOG材料により膜を形成しない場合とで、液晶層の厚み（セルギャップ）を等しくするために、柱状スペーサの高さを変える必要があった。ここで、この原因について、図11～14を用いて、より詳細に説明する。図11及び12は、従来の液晶表示パネルの柱状スペーサが配置された領域近傍の構成を示す断面模式図である。また、図13及び14は、従来の液晶表示パネルの柱状スペーサ（積層スペーサ）が配置された領域近傍の構成を示す断面模式図である。なお、図11～14においては、配向膜は図示していない。

40

【0011】

例えば、図11と図12を比較して見る。図11に示した従来の液晶表示パネル200aにおいて、柱状スペーサ117aは、カラーフィルタ基板（以下、「CF基板」ともいう。）110aのゲートライン132に対応する位置に配置されている。なお、CF基板110aは、その他、絶縁基板111上に、ブラックマトリクス（BM）層112と、カラーフィルタ113と、対向電極116とを有する。一方、アクティブマトリクス基板（以下、「TFT基板」ともいう。）130aは、絶縁基板131上に、ゲートライン132と、画素電極142と、ゲートライン132及び画素電極142の間に形成されたゲート

50

絶縁膜 (G I) 1 3 5 及びパッシベーション膜 (P a s) 1 4 1 を有する。なお、 C F 基板 1 1 0 a 及び T F T 基板 1 3 0 a の間には液晶層 1 2 0 が挟持されている。そして、液晶表示パネル 2 0 0 a において、画素開口部におけるセルギャップ d_1 は、適切な光学特性が得られるように設定されている。なお、セルギャップ d_1 の最適値は、使用する液晶材料や表示モードによって変化する。また、所望のセルギャップ d_1 を得るように、柱状スペーサ 1 1 7 の高さ h_{s1} は設定される。

【 0 0 1 2 】

一方、図 1 2 に示した従来の液晶表示パネル 2 0 0 b において、 T F T 基板 1 3 0 b は、液晶表示パネル 2 0 0 a の T F T 基板 1 3 0 a と同様の構成に加えて、ゲート絶縁膜 1 3 5 及びゲートライン 1 3 2 の間に形成された S O G 膜 1 4 7 を有する。そして、液晶表示パネル 2 0 0 b においても、画素開口部におけるセルギャップ d_2 は、液晶表示パネル 1 0 0 のセルギャップ d_1 と同様に、適切な光学特性が得られるように設定される必要がある。

【 0 0 1 3 】

しかしながら、液晶表示パネル 2 0 0 a と液晶表示パネル 2 0 0 b とでは、画素電極 1 4 2 が形成された部分と柱状スペーサ 1 1 7 a に対応する部分との間の段差の大きさが異なる。すなわち、液晶表示パネル 2 0 0 a における段差の高さ x_1 と、液晶表示パネル 2 0 0 b における段差の高さ y_2 とは異なる。これは、液晶表示パネル 2 0 0 b においては、ゲートライン 1 3 2 と画素電極 1 4 2 との間には、ゲート絶縁膜 1 3 5 及び P a s 膜 1 4 1 に加えて S O G 材料から形成された膜 (S O G 膜 1 4 7) が配置されており、画素電極 1 4 2 に重畳する領域における S O G 膜 1 4 7 の膜厚を d_{s1} 、ゲートライン 1 3 2 上における S O G 膜 1 4 7 の膜厚を d_{s2} とした場合、 S O G 材料の平坦化作用のため、 $d_{s1} > d_{s2}$ となる。すなわち、 S O G 膜 1 4 7 は、平坦化層として機能する。このため、液晶表示パネル 2 0 0 a における段差の高さ x_1 と液晶表示パネル 2 0 0 b における段差の高さ y_2 とは異なることになる。したがって、液晶表示パネル 2 0 0 a 及び液晶表示パネル 2 0 0 b において、それぞれ所望のセルギャップ d_1 及びセルギャップ d_2 を得るためには、 S O G 膜 1 4 7 が不在の場合の柱状スペーサの高さ h_{s1} と S O G 膜 1 4 7 がある場合の柱状スペーサの高さ h_{s2} とは、適宜変更される必要があった。

【 0 0 1 4 】

なお、 S O G 材料は平坦化作用があるといっても、ゲートライン 1 3 2 等の配線部とそれ以外とで完全に平坦化はされない場合があり、図 1 2 及び 1 4 は、 S O G 材料が完全に平坦化されていない場合を示している。また、ゲート絶縁膜 1 3 5 (例えば S i N x 膜) 及び P a s 膜 1 4 1 (例えば S i N x 膜) については、 C V D (C h e m i c a l V a p e r D e p o s i t) 法で成膜されるのが一般であり、この場合、これらの膜に平坦化作用はなく、下層に配線があるところとないところでもこれらの膜の膜厚は、通常、変わらない。

【 0 0 1 5 】

また、 S O G 膜 1 4 7 は寄生容量低減のためには必要であるが、液晶表示パネルの製造コスト的には不利になる。したがって、特に高速駆動を必要としない液晶表示装置においては、 S O G 膜 1 4 7 を形成しない従来の構造を選択する場合がある。この場合、同じ画面サイズ及び解像度を有する機種でも、 T F T 基板の S O G 膜 1 4 7 の有無によって、柱状スペーサの高さの違う 2 種類の C F 基板を用意しなければならず、柱状スペーサの形成条件を切り替えるための時間のロスが発生したり、 C F 基板の在庫管理が煩雑になるといった点で改善の余地があった。

【 0 0 1 6 】

これらの課題は、柱状スペーサとして積層スペーサを形成した場合でも同様にあり、図 1 3 に示す S O G 膜 1 4 7 が不在の液晶表示パネル 2 0 0 c と、図 1 4 に示す S O G 膜 1 4 7 がある液晶表示パネル 2 0 0 d とにおいて、柱状スペーサ 1 1 7 b の高さ h_{s3} 及び h_{s4} を変える必要があった。また、液晶表示パネル 2 0 0 c 及び液晶表示パネル 2 0 0 d の C F 基板 1 1 0 b は、柱状スペーサ (積層スペーサ) 1 1 7 b を有するが、柱状スペーサ 1

10

20

30

40

50

17bは、図13及び14に示すように、ブラックマトリックス(BM)層112、各色のカラーフィルタ(赤のカラーフィルタ114R、緑のカラーフィルタ114G、青のカラーフィルタ114B)、MVAモードにおける配向制御用突起を形成するための樹脂層118等を積層することによって形成される場合が多い。そして、BM層112、各色のカラーフィルタ114R、114G、114B及び樹脂層118は、やはりそれぞれ適切な膜厚が規定されている場合が多く、図11及び12で示した柱状スペーサ117aと比較して、柱状スペーサ117bの高さの調整は更に困難である。例えば、配向制御用突起は、電圧印加時の液晶の配向方向を制御し、配向制御用突起の高さは、応答速度等の特性に密接な関係があるため、応答速度等の特性が適切になるように樹脂層118の膜厚は規定される。また、BM層112は、所定の遮光性を有するように規定される。更に、各色のカラーフィルタ層114R、114G、114Bは、適切な色や透過率となるよう膜厚が規定される。したがって、液晶表示パネル200c及び液晶表示パネル200dにおいて、それぞれ所望のセルギャップd3及びセルギャップd4を得ることは困難であった。また、液晶層120を形成する工程における液晶材料の切り替えにともなうロス(タイムロスやコストの増加)を低減するため、液晶表示パネル200a及び液晶表示パネル200bと、液晶表示パネル200c及び液晶表示パネル200dとはそれぞれ、同じ液晶材料が用いられることが多い。この場合、液晶表示パネル200aの適切なセルギャップd1及び液晶表示パネル200bの適切なセルギャップd2と、液晶表示パネル200cの適切なセルギャップd3及び液晶表示パネル200dの適切なセルギャップd4とはそれぞれ、等しい値とする必要がある($d1 = d2$ 、 $d3 = d4$)。しかしながら、前述したように、液晶表示パネル200a、200b、200c、200dに用いられる各柱状スペーサ117a、117bの形成条件を変えることは製造上のロス(タイムロスやコストの増加)があり、柱状スペーサ117bに至っては、柱の高さを変えること自体が困難であった。

【0017】

本発明は、上記現状に鑑みてなされたものであり、製造工程の時間短縮、CF基板の在庫管理の簡略化、及び、製造コストの削減が可能な液晶表示パネル、液晶表示装置及びテレビジョン受信機を提供することを目的とするものである。

【課題を解決するための手段】

【0018】

本発明者らは、製造工程の時間短縮、CF基板の在庫管理の簡略化、及び、製造コストの削減が可能な液晶表示パネル、液晶表示装置及びテレビジョン受信機について種々検討したところ、平坦化層が形成される基板の柱状スペーサに対応する領域に着目した。そして、ゲートライン等の配線と、配線よりも上層に形成された平坦化層とを有する基板に柱状スペーサに対応して高さ調整層を配置することにより、SOG膜147等の平坦化層がある場合とない場合とにおいて、CF基板を共用化することができ、柱状スペーサの形成条件を切り替えるための時間のロスや在庫管理の煩雑さを低減し、コスト的に有利な液晶表示パネルを実現できることを見だし、上記課題をみごとに解決することができることに想到し、本発明に到達したものである。

【0019】

すなわち、本発明は、第一基板と、第二基板と、第一基板及び第二基板に狭持された液晶層とを備え、上記第一基板は、第一絶縁基板と、第一絶縁基板の液晶層側に形成された第一配線と、第一配線よりも液晶層側に形成された平坦化層とを有し、上記第二基板は、第二絶縁基板と、第一配線及び平坦化層が重畳する領域に対応して第二絶縁基板の液晶層側に形成された柱状スペーサとを有する液晶表示パネルであって、上記第一基板は、柱状スペーサに対応して形成された高さ調整層を有する液晶表示パネルである。これにより、平坦化層を有さない従来の液晶表示パネルに用いられるCF基板を本発明の液晶表示パネルに利用することが可能となるため、柱状スペーサの形成条件を切り替える必要がなく、また、在庫管理の煩雑さを低減することができる。その結果、本発明の液晶表示パネルの製造工程の時間短縮、CF基板の在庫管理の簡略化、及び、液晶表示パネルの製造コストの

10

20

30

40

50

削減が可能となる。

【0020】

上記高さ調整層は、単層から構成されてもよいし、複数の層から構成されてもよい。また、上記高さ調整層は、複数の層が連続して積層された構造を有してもよいし、別々に配置された（異なる層間に配置された）複数の層から構成されてもよい。更に、上記高さ調整層は、柱状スペーサに接してもよいし、接していなくてもよい。そして、上記高さ調整層は、平坦化層よりも第一絶縁基板側に配置されてもよいし、平坦化層よりも液晶層側に配置されてもよい。

【0021】

なお、上記高さ調節層は、通常、画素開口部に配置されない。言い換えると、上記高さ調節層は、通常、第一配線に重畳する領域に配置され、また、遮光領域に配置される。このように、上記高さ調節層は、島状に形成されることが好ましく、第一配線に重畳する領域に島状に形成される形態、及び、遮光領域に島状に形成される形態がより好ましい。なお、画素開口部とは、画素内における開口部（光を透過する領域）であり、遮光領域とは、遮光部材によって遮光された領域である。遮光部材としては、走査信号線（ゲートライン）及びブラックマトリクス（BM）層が好適である。

10

【0022】

なお、上記平坦化層は、段差を平坦化（小さく）する平坦化作用を有する層である。また、上記平坦化層は、通常、表示領域となる領域を少なくとも覆うように形成される。

【0023】

本発明の液晶表示パネルの構成としては、このような構成要素を必須として形成されるものである限り、その他の構成要素を含んでいても含んでいなくてもよく、特に限定されるものではないが、上記第一基板は、通常、ゲート絶縁膜と、第二配線と、スイッチング素子と、画素電極とを有する。

20

【0024】

このとき、上記第一基板は、第一絶縁基板と、第一絶縁基板の液晶層側に形成された第一配線と、第一配線を覆うゲート絶縁膜と、少なくともゲート絶縁膜を介して第一配線と交差する第二配線と、第一配線に印加される電圧に応じて動作するスイッチング素子と、スイッチング素子を介して第二配線と電気的に接続され得る画素電極と、第一配線よりも液晶層側であり、かつ画素電極よりも絶縁基板側に形成された平坦化層とを有することが好ましい。

30

【0025】

上記第一配線は、データ信号線（ソースライン、データ配線）であってもよいし、上記第二配線は、走査信号線（ゲートライン、ゲート配線）であってもよいが、上述のように、上記第一配線としては、走査信号線が好適であり、上記第二配線としては、データ信号線が好適である。なお、上記第一配線は、保持容量配線であってもよい。

本発明の液晶表示パネルにおける好ましい形態について以下に詳しく説明する。なお、以下に示す各種の形態は、適宜組み合わせして用いられてもよい。

【0026】

上記高さ調整層は、第一配線及び平坦化層以外の、第一基板に形成された部材と同一の材料からなる層を含んで構成されることが好ましい。これにより、液晶表示パネルの製造プロセスを複雑化させることなく、高さ調整層を容易に形成することができる。

40

【0027】

なお、本明細書において、ある部材と同一の材料からなる層とは、ある部材とその層とを同一プロセスで形成した場合に実現可能な程度に同一の組成（材質）をその層が有すればよく、ある部材の組成とその層の組成との間には、これらを同一プロセスで形成したとしても生じ得る程度の差があってもよい。

【0028】

上記高さ調整層の具体的な形態としては以下の形態が好適であり、これらによっても、液晶表示パネルの製造プロセスを複雑化させることなく、高さ調整層を容易に形成すること

50

ができる。

【0029】

すなわち、上記第一基板は、スイッチング素子を有し、上記スイッチング素子は、半導体活性層を含んで構成され、上記高さ調整層は、半導体活性層と同一の材料からなる層を含んで構成される形態が好適である。この形態において、上記スイッチング素子は、通常、半導体活性層とともに、不純物添加半導体層を含んで構成されることが好ましい。

【0030】

また、上記第一基板は、スイッチング素子を有し、上記スイッチング素子は、半導体活性層及び不純物添加半導体層を含んで構成され、上記高さ調整層は、半導体活性層からなる層と不純物添加半導体層からなる層とを含んで構成される形態が好適である。

10

【0031】

更に、上記第一基板は、画素電極を有し、上記高さ調整層は、画素電極と同一の材料からなる層を含んで構成される形態が好適である。

【0032】

そして、上記第一基板は、第二配線を有し、上記高さ調整層は、第二配線と同一の材料からなる層を含んで構成される形態が好適である。

【0033】

なお、高さ調整層の所望の厚みを実現するために、上述の高さ調整層の具体的な形態は、適宜組み合わせられてもよい。

【0034】

上記高さ調整層は、電氣的に絶縁された状態であることが好ましい。これにより、高さ調整層と他の配線、電極等との間で発生する寄生容量を低減することができるとともに、高さ調整層と他の配線、電極等との間での短絡不良の発生を抑制することができる。

20

【0035】

上記平坦化層は、層間絶縁膜として機能する形態が好ましい。これにより、第一配線と、平坦化層を介して配置された配線、電極等との間を効果的に絶縁することができるとともに、これらの中で発生する寄生容量を低減することができる。

【0036】

このように、本明細書において、層間絶縁膜とは、ある配線と、層間絶縁膜を介して配置された他の配線、電極等とを絶縁する機能を有する膜である。より具体的には、上記層間絶縁膜としては、第一配線及び第二配線の間を絶縁する膜、及び、第二配線及び画素電極の間を絶縁する膜が好適である。

30

【0037】

上記第一基板は、第二配線を有し、上記平坦化層は、第一配線と第二配線との間に配置され、層間絶縁膜として機能することが好ましい。これにより、第一配線と、平坦化層を介して配置された第二配線との間を効果的に絶縁することができるとともに、これらの中で発生する寄生容量を低減することができる。したがって、本発明の液晶表示パネルにおいて、高周波駆動が可能となる。

【0038】

上記第一基板は、第二配線と画素電極とを有し、上記平坦化層は、第二配線と画素電極との間に配置され、層間絶縁膜として機能することが好ましい。これにより、第二配線と、平坦化層を介して配置された画素電極との間を効果的に絶縁することができるとともに、これらの中で発生する寄生容量を低減することができる。

40

【0039】

上記第一基板は、第二配線と画素電極とを有し、上記平坦化層は、層間絶縁膜として機能する第一平坦化層及び第二平坦化層を含んで構成され、上記第一平坦化層は、第一配線と第二配線との間に配置され、上記第二平坦化層は、第二配線と画素電極との間に配置されることが好ましい。これにより、第一配線及び第二配線の間と、第二配線及び画素電極の間とを効果的に絶縁することができるとともに、これらの中で発生する寄生容量を低減することができる。したがって、本発明の液晶表示パネルにおいて、高周波駆動が可能とな

50

る。

【0040】

上記平坦化層の材料としては、スピノングラス材料及び有機物が好適である。すなわち、上記平坦化層は、スピノングラス材料を含むことが好ましい。また、上記平坦化層は、有機物を含むことが好ましい。

【0041】

上記有機物としては、樹脂が好適であり、なかでも、アクリル樹脂が好適である。すなわち、上記平坦化層は、樹脂を含むことが好ましく、上記平坦化層は、アクリル樹脂を含むことがより好ましい。

【0042】

上記第二基板は、複数の色層を有し、上記柱状スペーサは、複数の色層が積層された構造を有することが好ましい。このように、第二基板が柱状スペーサとして、色層が積層された積層スペーサを有する場合には、柱状スペーサの高さを調節することは困難である。したがって、このような形態に本発明を適用することによって、より効果的に本発明の効果を奏することができる。

【0043】

なお、上記色層は、カラーフィルタと呼ばれるものであってもよい。また、上記色層は、通常、複数（好適には、3色以上）の異なる色の色層から構成される。

【0044】

上記第二基板は、配向制御用突起を有し、上記柱状スペーサは、配向制御用突起と同一の材料からなる層を含んで構成されることが好ましい。このように、第二基板が柱状スペーサとして、配向制御用突起と同一の材料からなる層が積層された積層スペーサを有する場合には、柱状スペーサの高さを調節することは困難である。したがって、このような形態に本発明を適用することによって、より効果的に本発明の効果を奏することができる。

【0045】

なお、上記配向制御用突起は、液晶層に含まれる液晶の配向を制御する突起である。また、配向制御用突起は、線状に形成されてもよいし、点状に形成されてもよい。

【0046】

上記第二基板は、複数の色層と配向制御用突起とを有し、上記柱状スペーサは、配向制御用突起と同一の材料からなる層と、色層とが積層された構造を有することが好ましい。このように、第二基板が柱状スペーサとして、色層と、配向制御用突起と同一の材料からなる層とが積層された積層スペーサを有する場合には、柱状スペーサの高さを調節することは困難である。したがって、このような形態に本発明を適用することによって、より効果的に本発明の効果を奏することができる。

【0047】

上記第一基板は、画素電極を有し、上記高さ調整層は、下記式(1)を満たすことが好ましい。これにより、平坦化層を有さない従来の液晶表示パネルのCF基板を本実施形態の液晶表示パネルに用いた場合におけるセルギャップの適正值からのずれを小さくすることができる。

【0048】

$$0 < z < 2 \times (x - y) \quad (1)$$

【0049】

上記第一基板は、画素電極を有し、上記高さ調整層は、下記式(2)を実質的に満たすことが好ましい。これにより、平坦化層を有さない従来の液晶表示パネルのCF基板を本実施形態の液晶表示パネルに用いた場合におけるセルギャップの適正值からのずれを実質的に無くすることができる。

【0050】

$$z = x - y \quad (2)$$

【0051】

上記式(1)及び(2)中、zは、高さ調整層の厚みを、xは、柱状スペーサに対応する

10

20

30

40

50

領域における第一配線の第一絶縁基板面からの高さ h_1 と画素電極の厚み d_p との差 ($h_1 - d_p$) を、 y は、高さ調整層が設けられた領域における最上面の第一絶縁基板面からの高さ h_2 から画素開口部に対応する領域における最上面の第一絶縁基板面からの高さ h_3 及び高さ調整層の厚み z を引いたときの差 ($h_2 - h_3 - z$) を表す。

【0052】

なお、高さ調整層が複数の層から構成される場合には、上記式(1)及び(2)の z は、高さ調整層を構成する各層の厚みの合計とすればよい。

【0053】

また、上記式(2)を実質的に満たすとは、平坦化層を有さない従来の液晶表示パネルのCF基板を本実施形態の液晶表示パネルに用い、セルギャップの適正值からのずれが実質的に無くなった場合における表示品位を実現できる程度に、上記(2)を満たせばよく、必ずしも上記(2)を厳密に満たす必要はない。

10

【0054】

本発明はまた、本発明の液晶表示パネルを含んで構成される液晶表示装置でもある。これにより、液晶表示装置の製造工程の時間短縮、CF基板の在庫管理の簡略化、及び、液晶表示装置の製造コストの削減が可能となる。

【0055】

本発明はまた、本発明の液晶表示装置を含んで構成されるテレビジョン受信機(液晶TV装置)でもある。これにより、液晶TV装置の製造工程の時間短縮、CF基板の在庫管理の簡略化、及び、液晶TV装置の製造コストの削減が可能となる。

20

【発明の効果】

【0056】

本発明の液晶表示パネルによれば、液晶表示パネルの製造工程の時間短縮、CF基板の在庫管理の簡略化、及び、液晶表示パネルの製造コストの削減が可能となる。

【発明を実施するための最良の形態】

【0057】

以下に実施形態を掲げ、本発明を図面を参照して更に詳細に説明するが、本発明はこれらの実施形態のみに限定されるものではない。

【0058】

(実施形態1)

30

実施形態1に係る液晶表示装置について説明する。図1は、実施形態1に係る液晶表示パネルの1画素の構成を示す平面模式図である。図2は、実施形態1に係るTFT基板の1画素の構成を示す平面模式図である。図3は、実施形態1に係るCF基板の1画素の構成を示す平面模式図である。図4は、図1中、 $X_1 - X_2$ 線における断面模式図であり、実施形態1に係る液晶表示パネルの柱状スペーサが配置された領域近傍の構成を示す。図5は、図2中、 $Y_1 - Y_2$ 線における断面模式図であり、実施形態1に係るTFT基板のTFTが配置された領域近傍の構成を示す。

【0059】

実施形態1の液晶表示パネル100aは、アクティブマトリクス基板(以下、「TFT基板」ともいう。)30aと、TFT基板30aに対向する対向基板(以下、「CF基板」ともいう。)10aと、これらの間に設けられた液晶層20とを備える。また、液晶表示パネル100aは、TFT基板30a及びCF基板10aの外側に、各偏光軸方向がクロスニコルに配置された一对の偏光板(図示せず)を備える。

40

【0060】

液晶層20は、負の誘電異方性を有するネマチック液晶材料を含む。

【0061】

CF基板10aは、透明の絶縁基板(例えば、ガラス基板)11と、ブラックマトリクス(BM)層12と、複数の色層(カラーフィルタ)13と、複数の配向制御用突起15と、対向電極(共通電極)16と、複数の柱状スペーサ17aと、これらの構成を全て覆う垂直配向膜(図示せず)とを有する。

50

【 0 0 6 2 】

一方、TFT基板30aは、透明の絶縁基板（例えば、ガラス基板）31と、複数のゲートライン32と、複数の容量保持配線33と、平坦化層34aと、ゲート絶縁膜35と、複数の半導体活性層36と、複数の不純物添加半導体層37と、複数のソースライン38と、ソース電極39と、ドレイン電極40と、パッシベーション膜（Pas膜）41と、複数の画素電極42と、複数の高さ調整層43aと、これらの構成を全て覆う垂直配向膜（図示せず）とを有する。

【 0 0 6 3 】

また、TFT基板30aは、1つの画素（サブ画素）60内に、ゲートライン32、ゲート絶縁膜35、半導体活性層36、不純物添加半導体層37、ソース電極39及びドレイン電極40から構成される2つのTFT44を有する。更に、TFT基板30aは、1つの画素60内に、2つのTFT44にそれぞれ電氣的に接続され得る2つの画素電極42を有する。すなわち、1つの画素60は、2つの副画素61から構成されている。

10

【 0 0 6 4 】

このように、それぞれ独立した2つのTFTによって駆動される2つの副画素に1つの画素を分割することによって、画素欠陥が発生した場合でも、その欠陥を目立たなくすることができる。すなわち、TFTの不良、画素電極及び対向電極の間のリーク等によって画素欠陥が起こったとしても、駆動画素が通常の画素より小さいサイズの副画素単位となっているため欠陥を目立たなくすることができる。また、各副画素の画素電極にかかる電圧を異ならせる、いわゆるマルチ画素駆動によって各画素を駆動することによって、視野角による階調のズレを抑制することもできる。このように副画素を形成することで、視野角、透過率、応答速度、コントラスト比等の表示特性をバランスよく調整することができ、より効率の良い画素構造とすることができる。

20

【 0 0 6 5 】

なお、画素60は、Csマルチ画素駆動法を実現できる画素の一例である。また、Csマルチ画素駆動法は、対象となる画素のTFTがオンになって選択され、その後TFTがオフになった後の非選択期間中に保持容量配線に印加される電圧を変動させ、各副画素電極の電位を変動させることで、マルチ画素駆動を実現する。

以下に、CF基板10a及びTFT基板30aの各構成について説明する。

【 0 0 6 6 】

BM層12は、各画素間を遮光する遮光部材であり、絶縁基板11上にゲートライン32及びソースライン38に対応して格子状に形成されている。

30

【 0 0 6 7 】

カラーフィルタ13は、赤（R）、緑（G）及び青（B）のカラーフィルタから構成され、絶縁基板11上のBM層12により区切られた領域に形成されている。なお、図4では、赤のカラーフィルタ14Rのみ図示しているが、実際には、R、G及びBのカラーフィルタがストライプ状に配列されている。

【 0 0 6 8 】

配向制御用突起15は、カラーフィルタ13上にV字状に形成されている。また、配向制御用突起15は、BM層12の延伸方向（パネルを正面視したときの上下左右方向）に対して、斜めの方向（好適には、略45°方向）に配置されている。

40

【 0 0 6 9 】

対向電極16は、BM層12及びカラーフィルタ13を覆って、表示領域の略全面に形成されている。

【 0 0 7 0 】

柱状スペーサ17aは、ゲートライン32に対応し、かつ対向電極16を介してBM層12の上方に形成されている。柱状スペーサ17aは、スペーサ用のフォトレジストにより形成されている。なお、柱状スペーサ17aは、全ての画素に対応して配置されていてもよいし、ある一定の割合の画素のみに対応して配置されてもよい。

【 0 0 7 1 】

50

ゲートライン 3 2 及び容量保持配線 3 3 は、絶縁基板 3 1 上に互いに略平行に形成されている。ゲートライン 3 2 及び容量保持配線 3 3 は、同一の導電膜（例えば、金属薄膜）をパターニングすることによって形成される。このように、ゲートライン 3 2 及び容量保持配線 3 3 は、遮光部材部材としても機能する。ゲートライン 3 2 及び容量保持配線 3 3 の膜厚は、好適には、400 nm とする。容量保持配線 3 3 は、画素電極 4 2 と、容量保持配線 3 3 及び画素電極 4 2 の間に介在するゲート絶縁膜 3 5 及び P a s 膜 4 1 とによって、保持容量を構成する。

【0072】

平坦化層 3 4 a 及びゲート絶縁膜 3 5 は、ゲートライン 3 2 を覆って、表示領域の略全面に形成されている。

10

【0073】

ゲート絶縁膜 3 5 は、CVD法により、窒化シリコン（SiNx）、酸化シリコン（SiOx）等の無機絶縁材料から形成されている。ゲート絶縁膜 3 5 の膜厚は、好適には、410 nm とする。

【0074】

平坦化層 3 4 a は、平坦化作用を有する膜である。平坦化層 3 4 a の材料としては、スピノングラス（SOG）材料を好適に用いることができ、なかでも、Si-O-C結合を骨格とする SOG 材料や、Si-C結合を骨格とする SOG 材料を好適に用いることができる。平坦化層 3 4 a の画素開口部における膜厚は、好適には、1500 nm とする。

【0075】

20

なお、SOG材料とは、スピノングラス等の塗布法によってガラス膜（シリカ系皮膜）を形成し得る材料である。SOG材料は、比誘電率が低く、厚膜の形成が容易である。したがって、平坦化層 3 4 a の材料として SOG 材料を用いることによって、平坦化層 3 4 a の比誘電率を低くし、平坦化層 3 4 a を厚く形成することが容易となる。その結果、ゲートライン 3 2 及びソースライン 3 8 の交差部に形成される寄生容量を効果的に削減することができる。

【0076】

一方、ゲート絶縁膜 3 5、半導体活性層 3 6、不純物添加半導体層 3 7 及び P a s 膜 4 1 は、CVD法により、無機物から形成されている。したがって、これらの層は、通常、平坦化作用を有さない。すなわち、ゲート絶縁膜 3 5、半導体活性層 3 6、不純物添加半導体層 3 7 及び P a s 膜 4 1 は、画素開口部における厚みと、ゲートライン 3 2 の上方における厚みとが実質的に等しい。

30

【0077】

また、後述するように、画素電極 4 2 も、スパッタリング法により、透明導電膜から形成されるので、平坦化作用を有さない。

【0078】

なお、TFT基板 3 0 a 及び CF 基板 1 0 a の最も液晶層側に配置される垂直配向膜については、ポリイミド等の樹脂から形成されるが、その膜厚は、通常、平坦化層 3 4 a 等と比べ、非常に薄いため、ほとんど平坦化作用を発揮しない。

【0079】

40

半導体活性層 3 6 は、平坦化層 3 4 a 及びゲート絶縁膜 3 5 を介してゲートライン 3 2 に重畳するように島状に形成されている。半導体活性層 3 6 の膜厚は、好適には、100 nm とする。

【0080】

不純物添加半導体層 3 7 は、2つの領域が半導体活性層 3 6 上にて対向して配置されている。また、不純物添加半導体層 3 7 は、半導体活性層 3 6 と、ソース電極 3 9 及びドレイン電極 4 0 とを接続するコンタクト層として機能する。

【0081】

半導体活性層 3 6 は、CVD法により、アモルファスシリコン（a-Si）から形成されている。また、不純物添加半導体層 3 7 は、CVD法により、リン（P）等の不純物がシ

50

リコン (S i) に添加された n^+ アモルファスシリコン ($n^+ a - S i$) から形成されている。

【 0 0 8 2 】

ソースライン 3 8 は、平坦化層 3 4 a 及びゲート絶縁膜 3 5 を介してゲートライン 3 2 に交差する (略直交する) ように形成されている。このように、ソースライン 3 8 及びゲートライン 3 2 は、層間絶縁膜として機能する平坦化層 3 4 a を介して配置されることから、ソースライン 3 8 及びゲートライン 3 2 の間で発生する寄生容量を効果的に低減することができる。したがって、液晶表示パネル 1 0 0 a は、高周波駆動が可能となる。

【 0 0 8 3 】

ソース電極 3 9 及びドレイン電極 4 0 は、半導体活性層 3 6 の上方にて対向するように形成され、また、不純物添加半導体層 3 7 を介して半導体活性層 3 6 と電氣的に接続される状態になっている。ソース電極 3 9、ドレイン電極 4 0 及びソースライン 3 8 は、同一の導電膜 (例えば、金属薄膜) をパターンングすることによって形成される。

10

【 0 0 8 4 】

このように、T F T 4 4 は、ボトムゲート型 (逆スタガ型とも呼ばれる) のアモルファスシリコン T F T である。

【 0 0 8 5 】

また、ソース電極 3 9 は、ソースライン 3 8 と一体的に形成されることによって、ソースライン 3 8 と電氣的に接続されている。

【 0 0 8 6 】

一方、ドレイン電極 4 0 は、P a s 膜 4 1 に設けられたコンタクトホール 4 5 内で画素電極 4 2 に接することによって、画素電極 4 2 と電氣的に接続されている。なお、ソース電極 3 9、ドレイン電極 4 0 及びソースライン 3 8 は、同一の導電膜 (例えば、金属薄膜) をパターンングすることによって形成される。このように、ソース電極 3 9、ドレイン電極 4 0 及びソースライン 3 8 は、遮光部材部材としても機能する。ソース電極 3 9、ドレイン電極 4 0 及びソースライン 3 8 の膜厚は、好適には、2 3 0 n m とする。

20

【 0 0 8 7 】

P a s 膜 4 1 は、T F T 4 4、ソースライン 3 8、ドレイン電極 4 0 等を覆うように形成され、絶縁層及び保護層として機能する。P a s 膜 4 1 は、C V D 法により、S i N x、S i O x 等の無機絶縁材料から形成されている。P a s 膜 4 1 の膜厚は、好適には、2 6 5 n m とする。

30

【 0 0 8 8 】

画素電極 4 2 は、副画素 6 1 の開口部に対応して P a s 膜 4 1 上に形成されている。画素電極 4 2 は、スパッタリング法により、インジウム錫酸化物 (I T O) 等の透明導電膜から形成される。画素電極 4 2 の膜厚は、好適には、7 0 n m とする。また、画素電極 4 2 には、V 字状の配向制御用スリット 4 6 が形成されている。

【 0 0 8 9 】

配向制御用スリット 4 6 は、画素電極 4 2 のエッジに対して、すなわち、ゲートライン 3 2 及びソースライン 3 8 に対して、斜めの方向 (好適には、略 4 5 ° 方向) に配置されている。また、配向制御用スリット 4 6 は、配向制御用突起 1 5 と略平行に形成される。なお、各画素電極 4 2 の各領域は、配向制御用スリット 4 6 が形成されない接続部分 (図示せず) を介して電氣的に接続されている。

40

【 0 0 9 0 】

この配向制御用スリット 4 6 と、上述の配向制御用突起 1 5 とによって液晶層 2 0 中の液晶分子の配向が制御され、液晶表示パネル 1 0 0 a は、マルチドメインを有することとなる。このように、液晶表示パネル 1 0 0 a の画像表示方式は、ノーマリブラックモードのマルチドメイン垂直配向 (M V A) 方式である。

【 0 0 9 1 】

そして、高さ調整層 4 3 a は、柱状スペーサ 1 7 a に対応して形成されている。より具体的には、高さ調整層 4 3 a は、ゲート絶縁膜 3 5 と P a s 膜 4 1 との間の層であり、かつ

50

柱状スペーサ17aに対応する領域に選択的に配置され、半導体活性層36と同一の材料をパターニングすることによって形成されている。したがって、高さ調整層43aの厚みzは、半導体活性層36の厚み(0.10~0.15 μ m程度)と実質的に同一である。また、高さ調整層43aは、通常、ほぼ均一な厚みを有する。

【0092】

なお、半導体活性層36は、通常、CVD法を用いて、ゲート絶縁膜35となるSiNx膜と、アモルファスシリコン(a-Si)膜と、n⁺アモルファスシリコン(n⁺a-Si)膜とを連続して堆積した後に、a-Si膜及びn⁺a-Si膜をパターニングすることによって、不純物添加半導体層37とともに島状に形成される。したがって、このとき、高さ調整層43aとなるa-Si膜上にもn⁺a-Si膜は成膜されている。しかしながら、その後、TFT44のチャネルエッチプロセスにおいて、n⁺a-Si膜のソース電極39及びドレイン電極が重なっていない部分は、ドライエッチングにより除去される。これにより、高さ調整層43aとして、半導体活性層36と同一の材料であるa-Si膜のみを配置することができる。

10

【0093】

また、高さ調整層43aの平面形状は円形に特に限定されず、楕円、四角形等、適宜設定することができる。

【0094】

更に、高さ調整層43aが柱状スペーサ17aを支える土台として機能する範囲内であれば、TFT基板30aとCF基板10aとのアライメントずれ等により、液晶表示パネル100aを平面視したときの高さ調整層43aの配置場所と、液晶表示パネル100aを平面視したときの柱状スペーサ17aの配置場所とは、多少ずれていてもよい。

20

【0095】

一方、高さ調整層43aを柱状スペーサ17aを支える土台として十分に機能させる観点からは、高さ調整層43aは、柱状スペーサ17aのTFT基板30aとの接触面と比べて、同等の又は大きい面積を有することが好ましい。

【0096】

また、高さ調整層43aは、他の電極、配線等と絶縁されていることが好ましい。すなわち、高さ調整層43aは、電氣的に絶縁された状態であることが好ましい。これは、導電性を発揮し得る高さ調整層43aが他の配線等と導通していると、寄生容量が増加したり、短絡不良が発生したりする場合があるためである。このような観点から、高さ調整層43aは、島状に形成されている。

30

【0097】

このように、本実施形態の液晶表示パネル100aは、柱状スペーサ17aに対応して配置された高さ調整層43aを有する。したがって、平坦化層を有する従来の液晶表示パネル200bにおけるゲートライン132に起因する段差(図12中、y2)が平坦化層を有さない従来の液晶表示パネル200aにおけるゲートライン132に起因する段差(図11中、x1)よりも小さかった(x1>y2であった)のに対して、平坦化層34aを有する本実施形態の液晶表示パネル100aにおけるゲートライン32に起因する段差Xは、高さ調整層43aの厚さzの分だけ大きくなる。したがって、平坦化層を有さない従来の液晶表示パネル200aに用いられるCF基板を本実施形態の液晶表示パネル100aにも利用することが可能となるため、柱状スペーサの形成条件を切り替える必要がなく、また、在庫管理の煩雑さを低減することができる。その結果、製造工程の時間短縮、CF基板の在庫管理の簡略化、及び、製造コストの削減が可能となる。

40

【0098】

また、高さ調整層43aは、半導体活性層36と同一の材料をパターニングすることによって形成されることから、製造プロセスを複雑化させることなく、高さ調整層43aを形成することができる。

【0099】

高さ調整層43aの厚さzとしては、平坦化層を有する従来の液晶表示パネル200bに

50

おけるゲートライン 132 に起因する段差 y_2 と平坦化層を有さない従来の液晶表示パネル 200a におけるゲートライン 132 に起因する段差 x_1 との差の 2 倍より小さいことが好ましい。これにより、平坦化層を有さない従来の液晶表示パネル 200a の CF 基板を本実施形態の液晶表示パネル 100a に用いた場合におけるセルギャップの適正值からのずれを、平坦化層を有さない従来の液晶表示パネル 200a の CF 基板を高さ調整層がない従来の液晶表示パネル 200b に用いた場合におけるセルギャップの適正值からのずれよりも小さくすることができる。

【0100】

また、実質的に $x_1 = y_2 + z$ となるような高さ調整層 43a と選ぶことがより好ましい。これにより、平坦化層を有さない従来の液晶表示パネル 200a の CF 基板を本実施形態の液晶表示パネル 100a に用いた場合におけるセルギャップの適正值からのずれを実質的になくすことができる。

10

【0101】

ここで、図 4 を参照して、高さ調整層 43a の好適な厚みについて更に詳細に説明する。なお、まず始めに、説明を簡略化するため、平坦化層を有する本実施形態の液晶表示パネル 100a におけるゲートライン 32 の膜厚と、平坦化層を有さない従来の液晶表示パネル 200a におけるゲートバスライン 132 の膜厚とが等しいと考えて説明する。

【0102】

柱状スペーサ 17a に対応する領域におけるゲートライン 32 の絶縁基板 31 面からの高さを h_1 (ゲートライン 32 の膜厚)、高さ調整層 43a が設けられた領域における最上面の絶縁基板 31 面からの高さ (柱状スペーサ 17a に対応する領域における高さ調整層 43a を含む各層の最上面の絶縁基板 31 面からの高さ) を h_2 、画素開口部に対応する領域における最上面の絶縁基板 31 面からの高さ (画素開口部に対応する領域における各層の最上面の絶縁基板 31 面からの高さ) を h_3 、画素電極 42 の厚みを d_p としたとき、高さ調整層 43a の厚みは、下記式 (3) を満たすように選択されることが好ましい。これにより、平坦化層を有さない従来の液晶表示パネル 200a の CF 基板を本実施形態の液晶表示パネル 100a に用いた場合におけるセルギャップの適正值からのずれを実質的になくすことができる。

20

【0103】

$$h_1 - d_p = h_2 - h_3 \quad (3)$$

30

【0104】

ここで、高さ調整層 43a の厚みを z 、 $(h_1 - d_p)$ を x 、 h_2 と z 及び h_3 との差 ($h_2 - h_3 - z$) を y として、上記式 (3) を変形すると、上記式 (2) となる。

【0105】

このように、高さ調整層 43a の厚み z は、上記式 (2) を満たすように選択されてもよい。これによっても、セルギャップの適正值からのずれを実質的になくすことができる。

【0106】

なお、 $x (= h_1 - d_p)$ は、平坦化層 34a が平坦化作用を有さず、かつ、高さ調整層 43a を形成しなかった場合における、柱状スペーサ 17a に対応する位置に形成された各層の最上面の絶縁基板 31 面からの高さ (画素開口部に対応する位置の絶縁基板 31 面からの高さ h_3 との差でもある。すなわち、 x は、図 11 で示した、平坦化層を有さない従来の液晶表示パネル 200a におけるゲートライン 132 に起因する段差 x_1 に相当するとも言える。

40

【0107】

また、 y は、ゲートライン 32 に重畳し、かつ、高さ調整層 43a に重畳しない領域における各層の最上面の絶縁基板 31 からの高さ (画素開口部に対応する領域における各層の最上面の絶縁基板 31 板からの高さとの差でもある。すなわち、 y は、図 12 で示した、平坦化層を有する従来の液晶表示パネル 200b におけるゲートライン 132 に起因する段差 y_2 に相当するとも言える。

【0108】

50

高さ調整層 4 3 a の厚みは、上記式 (1) を満たすように選択されていてもよく、これにより、高さ調整層 4 3 a が無い場合に比べて、セルギャップの適正值からのずれを小さくすることができる。

【 0 1 0 9 】

一方、 $z = 2 \times (x - y)$ となると、高さ調整層 4 3 a を設けない場合よりも適正なセルギャップからのずれが大きくなってしまふので好ましくない。

【 0 1 1 0 】

なお、平坦化層を有する本実施形態の液晶表示パネル 1 0 0 a におけるゲートライン 3 2 の膜厚と、平坦化層を有さない従来液晶表示パネル 2 0 0 a におけるゲートライン 1 3 2 の膜厚とが異なる場合には、 h_1 に平坦化層を有さない従来液晶表示パネル 2 0 0 a におけるゲートライン 1 3 2 の膜厚を代入した上で、上記式 (2) 及び / 又は (3) を満たすように、 x 、 z の値を求めればよい。これにより、このような場合にも、本質的には本発明を適用することができ、当初の課題を解決することができる。

10

【 0 1 1 1 】

また、実施形態 3、5 及び 6 で説明するように、高さ調整層が複数の層から構成される場合には、上記式 (1) 及び (2) の z には、高さ調整層を構成する各層の厚みの合計を代入すればよい。

【 0 1 1 2 】

液晶表示パネル 1 0 0 a を用いて液晶表示装置を作製する場合には、一般的なモジュール組み立て工程により、液晶表示パネル 1 0 0 a にドライバ、プリント配線基板、表示制御回路、バックライト等を接続すればよい。

20

【 0 1 1 3 】

また、このように作製された液晶表示装置を TV 装置に適用する場合には、一般的な方法により、この液晶表示装置に、更に、Y / C 分離回路、ビデオクロマ回路、A / D コンバータ、液晶コントローラ、バックライト駆動回路、マイコン (マイクロコンピュータ)、階調回路等を接続すればよい。

【 0 1 1 4 】

以上、MVA 方式の液晶表示パネルを例に用いて本実施形態を説明したが、本実施形態の液晶表示パネルの表示モードとしては特に限定されず、TN モード、STN モード、IPS モード等であってもよい。

30

【 0 1 1 5 】

また、液晶表示パネル 1 0 0 a における 1 つ画素の分割数 (副画素の数) は、2 つとして、本実施形態の液晶表示パネルにおいて、画素の分割数としては特に限定されず、2 つ以上であってもよい。もちろん、本実施形態の液晶表示パネルにおいて、画素は、分割されていなくともよい。

【 0 1 1 6 】

(実施形態 2)

実施形態 2 に係る液晶表示装置について説明する。なお、本実施形態と実施形態 1 とで重複する内容についての説明と図示とは省略する。図 6 は、実施形態 2 に係る液晶表示パネルの柱状スペーサが配置された領域近傍の構成を示す断面模式図である。

40

【 0 1 1 7 】

実施形態 2 の液晶表示パネル 1 0 0 b は、TFT 基板 3 0 b と CF 基板 1 0 b とを備える。

【 0 1 1 8 】

CF 基板 1 0 b は、柱状スペーサ 1 7 b として積層スペーサを有する。具体的には、赤のカラーフィルタ 1 4 R は、BM 層 1 2 上にも形成されるとともに、緑のカラーフィルタ 1 4 G 及び青のカラーフィルタ 1 4 B が赤のカラーフィルタ 1 4 R を介して BM 層 1 2 の上方 (図 6 中では下方) に積層されている。更に、緑のカラーフィルタ 1 4 G 及び青のカラーフィルタ 1 4 B を覆うように配向制御用突起と同一の材料からなる層 (樹脂層) 1 8 が形成されている。このように、柱状スペーサ 1 7 b は、異なる色のカラーフィルタ 1 4 R

50

、14G、14Bと、樹脂層18とが積層された構造を有する。

【0119】

また、TFT基板30bは、柱状スペーサ17bに対応して形成された高さ調整層43bを有する。より具体的には、高さ調整層43bは、ゲート絶縁膜35とPas膜41との間の層に配置され、ソースライン（図示せず）と同一の材料（導電膜）をパターンングすることによって形成されている。したがって、高さ調整層43bの厚みは、ソースラインの厚み（0.20～0.26μm程度）と実質的に同一となる。

【0120】

高さ調整層43bは、他の電極、配線等と絶縁されていることが好ましい。これは、導電性の高さ調整層43bが他の配線等と導通していると、寄生容量が増加したり、短絡不良が発生したりする可能性があるためである。

10

【0121】

このように、本実施形態の液晶表示パネル100bは、柱状スペーサ17bに対応して形成された高さ調整層43bを有することから、実施形態1と同様に、平坦化層を有さない従来の液晶表示パネル200cに用いられるCF基板を利用することが可能となるため、柱状スペーサの形成条件を切り替える必要がなく、また、在庫管理の煩雑さを低減することができる。その結果、製造工程の時間短縮、CF基板の在庫管理の簡略化、及び、製造コストの削減が可能となる。

【0122】

また、高さ調整層43bは、ソースラインと同一の材料をパターンングすることによって形成されることから、製造プロセスを複雑化させることなく、高さ調整層43bを形成することができる。

20

【0123】

更に、[発明が解決しようとする課題]で述べたように、積層スペーサは、その高さを調整することが困難である。すなわち、例えば、カラーフィルタの膜厚を変えると、色ズレが発生したり、透過率が変化したりする。また、配向制御用突起を形成するための樹脂の膜厚を変えると、配向制御用突起の高さや太さが変化し、応答速度や透過率が変化してしまう。したがって、積層スペーサを有する液晶表示パネルに本発明を適用することは、より好適である。

【0124】

（実施形態3）

実施形態3に係る液晶表示装置について説明する。なお、本実施形態と実施形態1及び2とで重複する内容についての説明と図示とは省略する。図7は、実施形態3に係る液晶表示パネルの柱状スペーサが配置された領域近傍の構成を示す断面模式図である。

30

【0125】

実施形態3の液晶表示パネル100cは、TFT基板30cと、実施形態2と同様の柱状スペーサ17bとして積層スペーサを有するCF基板10bとを備える。

【0126】

TFT基板30cは、柱状スペーサ17bに対応して形成された高さ調整層43c、43dを有する。より具体的には、高さ調整層43cは、ゲート絶縁膜35とPas膜41との間の層に配置され、半導体活性層（図示せず）と同一の材料をパターンングすることによって形成されている。一方、高さ調整層43dは、Pas膜41上に配置され、画素電極42と同一の材料（透明導電膜）をパターンングすることによって形成されている。したがって、高さ調整層43cの厚みは、半導体活性層の厚み（0.10～0.15μm程度）と実質的に同一となり、一方、高さ調整層43dの厚みは、画素電極の厚み（0.06～0.08μm程度）と実質的に同一となる。

40

【0127】

このように、本実施形態の液晶表示パネル100cは、柱状スペーサ17bに対応して形成された高さ調整層43c、43dを有することから、実施形態1と同様に、平坦化層を有さない従来の液晶表示パネル200cに用いられるCF基板を利用することが可能とな

50

るため、柱状スペーサの形成条件を切り替える必要がなく、また、在庫管理の煩雑さを低減することができる。その結果、製造工程の時間短縮、C F 基板の在庫管理の簡略化、及び、製造コストの削減が可能となる。

【 0 1 2 8 】

また、高さ調整層 4 3 c、4 3 d はそれぞれ、半導体活性層及び画素電極 4 2 と同一の材料をパターンングすることによって形成されることから、製造プロセスを複雑化させることなく、高さ調整層 4 3 c、4 3 d を形成することができる。

【 0 1 2 9 】

更に、液晶表示パネル 1 0 0 c は、異なる膜厚の高さ調整層 4 3 c、4 3 d を有することから、柱状スペーサ 1 7 b に対応する位置に形成された高さ調整層 4 3 c、4 3 d を含む各層の最上面の絶縁基板 3 1 面からの高さの微調整が可能となる。

10

【 0 1 3 0 】

なお、高さ調整層 4 3 c、4 3 d が柱状スペーサ 1 7 b を支える土台として機能する範囲内であれば、液晶表示パネル 1 0 0 c を平面視したときの高さ調整層 4 3 c の配置場所と、液晶表示パネル 1 0 0 c を平面視したときの高さ調整層 4 3 d の配置場所とは、多少ずれれていてもよい。

【 0 1 3 1 】

また、高さ調整層 4 3 c、4 3 d が柱状スペーサ 1 7 a を支える土台として機能する範囲内であれば、T F T 基板 3 0 c と C F 基板 1 0 b とのアライメントずれ等により、液晶表示パネル 1 0 0 c を平面視したときの高さ調整層 4 3 c、4 3 d の配置場所と、液晶表示パネル 1 0 0 a を平面視したときの柱状スペーサ 1 7 b の配置場所とは、それぞれ、多少ずれれていてもよい。

20

【 0 1 3 2 】

(実施形態 4)

実施形態 4 に係る液晶表示装置について説明する。なお、本実施形態と実施形態 1 ~ 3 とで重複する内容についての説明と図示とは省略する。図 8 は、実施形態 4 に係る液晶表示パネルの柱状スペーサが配置された領域近傍の構成を示す断面模式図である。

【 0 1 3 3 】

実施形態 4 の液晶表示パネル 1 0 0 d は、T F T 基板 3 0 d と、実施形態 2 と同様の柱状スペーサ 1 7 b として積層スペーサを有する C F 基板 1 0 b とを備える。

30

【 0 1 3 4 】

T F T 基板 3 0 d は、平坦化層 3 4 a の代わりに、P a s 膜 4 1 を覆って、表示領域の略全面に形成された平坦化層 3 4 b を有する。

【 0 1 3 5 】

平坦化層 3 4 b の材料としては、有機物を好適に用いることができ、なかでも樹脂を好適に用いることができ、特にアクリル樹脂を好適に用いることができる。より好適には感光性樹脂を用いることができる。平坦化層 3 4 b の画素開口部における膜厚は、好適には、2 6 0 0 n m とする。

【 0 1 3 6 】

このように、液晶表示パネル 1 0 0 d は、S O G 材料から形成される平坦化膜 3 4 a の代わりに、汎用性の高い樹脂等から形成される平坦化膜 3 4 b を有することから、液晶表示パネル 1 0 0 a に比べて、製造コストを安く抑えることができる。

40

【 0 1 3 7 】

なお、液晶表示パネル 1 0 0 d において、画素電極 4 2 は、P a s 膜 4 1 及び平坦化層 3 4 b を貫通するコンタクトホール(図示せず)を介してドレイン電極(図示せず)に接続されている。

【 0 1 3 8 】

また、T F T 基板 3 0 d は、柱状スペーサ 1 7 b に対応して形成された高さ調整層 4 3 e を有する。より具体的には、高さ調整層 4 3 e は、P a s 膜 4 1 上に配置され、画素電極 4 2 と同一の材料(透明導電膜)をパターンングすることによって形成されている。した

50

がって、高さ調整層43eの厚みは、画素電極の厚み(0.06~0.08 μ m程度)と実質的に同一となる。

【0139】

このように、本実施形態の液晶表示パネル100dは、柱状スペーサ17bに対応して形成された高さ調整層43eを有することから、実施形態1と同様に、平坦化層を有さない従来の液晶表示パネル200cに用いられるCF基板を利用することが可能となるため、柱状スペーサの形成条件を切り替える必要がなく、また、在庫管理の煩雑さを低減することができる。その結果、製造工程の時間短縮、CF基板の在庫管理の簡略化、及び、製造コストの削減が可能となる。

【0140】

また、高さ調整層43eは、画素電極42と同一の材料をパターンングすることによって形成されることから、製造プロセスを複雑化させることなく、高さ調整層43eを形成することができる。

【0141】

更に、液晶表示パネル100dは、薄い高さ調整層43eを有するので、平坦化層34bの平坦化作用が小さい場合に好適である。

【0142】

(実施形態5)

実施形態5に係る液晶表示装置について説明する。なお、本実施形態と実施形態1~4とで重複する内容についての説明と図示とは省略する。図9は、実施形態5に係る液晶表示パネルの柱状スペーサが配置された領域近傍の構成を示す断面模式図である。

【0143】

実施形態5の液晶表示パネル100eは、TFT基板30eと、実施形態2と同様の柱状スペーサ17bとして積層スペーサを有するCF基板10bとを備える。

【0144】

TFT基板30eは、平坦化層34aの代わりに、Pas膜41を覆って、表示領域の略全面に形成された平坦化層34cを有する。これより、ソースライン及び画素電極42の間を効果的に絶縁することができるとともに、これらの中で発生する寄生容量を低減することができる。

【0145】

平坦化層34cの材料としては、有機物を好適に用いることができ、なかでも樹脂を好適に用いることができ、特にアクリル樹脂を好適に用いることができる。

【0146】

このように、液晶表示パネル100eは、SOG材料から形成される平坦化膜34aの代わりに、汎用性の高い樹脂等から形成される平坦化膜34cを有することから、液晶表示パネル100aに比べて、製造コストを安く抑えることができる。

【0147】

なお、液晶表示パネル100eにおいて、画素電極42は、Pas膜41及び平坦化層34cを貫通するコンタクトホール(図示せず)を介してドレイン電極(図示せず)に接続されている。

【0148】

また、TFT基板30eは、柱状スペーサ17bに対応して形成された高さ調整層43f、43gを有する。より具体的には、高さ調整層43fは、ゲート絶縁膜35とPas膜41との間の層に配置され、半導体活性層(図示せず)と同一の材料をパターンングすることによって形成されている。一方、高さ調整層43gは、平坦化層34c上に配置され、画素電極42と同一の材料(透明導電膜)をパターンングすることによって形成されている。したがって、高さ調整層43fの厚みは、半導体活性層の厚み(0.10~0.15 μ m程度)と実質的に同一となり、一方、高さ調整層43gの厚みは、画素電極の厚み(0.06~0.08 μ m程度)と実質的に同一となる。

【0149】

10

20

30

40

50

このように、本実施形態の液晶表示パネル100は、柱状スペーサ17bに対応して形成された高さ調整層43f、43gを有することから、実施形態1と同様に、平坦化層を有さない従来の液晶表示パネル200cに用いられるCF基板を利用することが可能となるため、柱状スペーサの形成条件を切り替える必要がなく、また、在庫管理の煩雑さを低減することができる。その結果、製造工程の時間短縮、CF基板の在庫管理の簡略化、及び、製造コストの削減が可能となる。

【0150】

また、高さ調整層43f、43gはそれぞれ、半導体活性層及び画素電極42と同一の材料をパターニングすることによって形成されることから、製造プロセスを複雑化させることなく、高さ調整層43f、43gを形成することができる。

10

【0151】

更に、液晶表示パネル100は、異なる膜厚の高さ調整層43f、43gを有することから、柱状スペーサ17に対応する位置に形成された高さ調整層43f、43gを含む各層の最上面の絶縁基板31面からの高さの微調整が可能となる。

【0152】

(実施形態6)

実施形態6に係る液晶表示装置について説明する。なお、本実施形態と実施形態1~5とで重複する内容についての説明と図示とは省略する。図10は、実施形態6に係る液晶表示パネルの柱状スペーサが配置された領域近傍の構成を示す断面模式図である。

【0153】

実施形態6の液晶表示パネル100fは、TFT基板30fと、実施形態2と同様の柱状スペーサ17bとして積層スペーサを有するCF基板10bとを備える。

20

【0154】

TFT基板30fは、実施形態1と同様の平坦化層34aと、実施形態5と同様のPas膜41を覆う平坦化層34cを有する。これより、ゲートライン32及びソースラインの間と、ソースライン及び画素電極42の間とを効果的に絶縁することができるとともに、これらの中で発生する寄生容量を低減することができる。

【0155】

このように、TFT基板30fは、平坦化層を2層有するので、基板の平坦性がより向上する。その結果、平坦化層を有さない従来の液晶表示パネルのCF基板を転用するためには、本実施形態においては、高さ調整層をより高くする必要がある。

30

【0156】

そこで、TFT基板30fは、柱状スペーサ17bに対応して形成された高さ調整層43h、43i、43jを有する。より具体的には、高さ調整層43h、43i、43jは、ゲート絶縁膜35とPas膜41との間の層に配置されている。高さ調整層43hは、半導体活性層(図示せず)と同一の材料をパターニングすることによって形成されている。また、高さ調整層43iは、不純物添加半導体層(図示せず)と同一の材料をパターニングすることによって形成されている。更に、高さ調整層43jは、ソースライン(図示せず)と同一の材料(導電膜)をパターニングすることによって形成されている。したがって、高さ調整層43hの厚みは、半導体活性層の厚み(0.10~0.15 μ m程度)と実質的に同一となり、高さ調整層43iの厚みは、不純物添加半導体層の厚み(0.05~0.06 μ m程度)と実質的に同一となり、高さ調整層43jの厚みは、ソースラインの厚み(0.20~0.26 μ m程度)と実質的に同一となる。

40

【0157】

このように、本実施形態の液晶表示パネル100fは、TFT基板30fがより平坦化されているが、柱状スペーサ17bに対応して形成された高さ調整層43h、43i、43jを有することから、実施形態1と同様に、平坦化層を有さない従来の液晶表示パネル200cに用いられるCF基板を利用することが可能となるため、柱状スペーサの形成条件を切り替える必要がなく、また、在庫管理の煩雑さを低減することができる。その結果、製造工程の時間短縮、CF基板の在庫管理の簡略化、及び、製造コストの削減が可能とな

50

る。

【0158】

また、高さ調整層43h、43i、43jはそれぞれ、半導体活性層、不純物添加半導体層及びソースラインと同一の材料をパターンングすることによって形成されることから、製造プロセスを複雑化させることなく、高さ調整層43h、43i、43jを形成することができる。

【0159】

以上、実施形態1～6で説明したように、本発明においては、平坦化膜を有さない従来の液晶表示パネルのCF基板を用いて本発明の液晶表示パネルにおいて所望のセルギャップを実現できるように、TF T基板を構成する各材料の中から適宜高さ調整層を形成する材料が選択されることが好ましい。

10

【0160】

また、実施形態1～6により本発明を詳細に説明したが、各実施形態は、本発明の要旨を逸脱しない範囲において適宜組み合わせられてもよい。

【0161】

本願は、2007年3月7日に出願された日本国特許出願2007-57171号を基礎として、パリ条約ないし移行する国における法規に基づく優先権を主張するものである。該出願の内容は、その全体が本願中に参照として組み込まれている。

【図面の簡単な説明】

【0162】

20

【図1】実施形態1に係る液晶表示パネルの1画素の構成を示す平面模式図である。

【図2】実施形態1に係るTF T基板の1画素の構成を示す平面模式図である。

【図3】実施形態1に係るCF基板の1画素の構成を示す平面模式図である。

【図4】図1中、X1-X2線における断面模式図であり、実施形態1に係る液晶表示パネルの柱状スペーサが配置された領域近傍の構成を示す。

【図5】図2中、Y1-Y2線における断面模式図であり、実施形態1に係るTF T基板のTF Tが配置された領域近傍の構成を示す。

【図6】実施形態2に係る液晶表示パネルの柱状スペーサが配置された領域近傍の構成を示す断面模式図である。

【図7】実施形態3に係る液晶表示パネルの柱状スペーサが配置された領域近傍の構成を示す断面模式図である。

30

【図8】実施形態4に係る液晶表示パネルの柱状スペーサが配置された領域近傍の構成を示す断面模式図である。

【図9】実施形態5に係る液晶表示パネルの柱状スペーサが配置された領域近傍の構成を示す断面模式図である。

【図10】実施形態6に係る液晶表示パネルの柱状スペーサが配置された領域近傍の構成を示す断面模式図である。

【図11】従来の液晶表示パネルの柱状スペーサが配置された領域近傍の構成を示す断面模式図である。

【図12】従来の液晶表示パネルの柱状スペーサが配置された領域近傍の構成を示す断面模式図である。

40

【図13】従来の液晶表示パネルの柱状スペーサ（積層スペーサ）が配置された領域近傍の構成を示す断面模式図である。

【図14】従来の液晶表示パネルの柱状スペーサ（積層スペーサ）が配置された領域近傍の構成を示す断面模式図である。

【符号の説明】

【0163】

10a、10b、110a、110b：CF基板

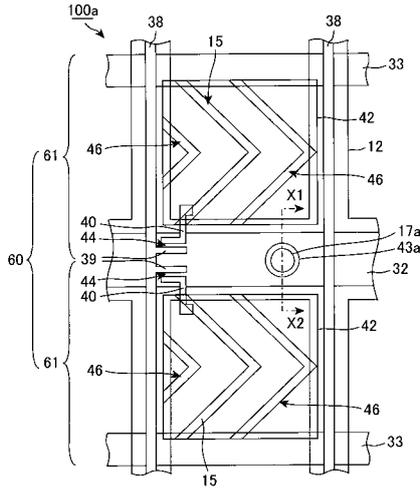
11、111：絶縁基板

12、112：BM層

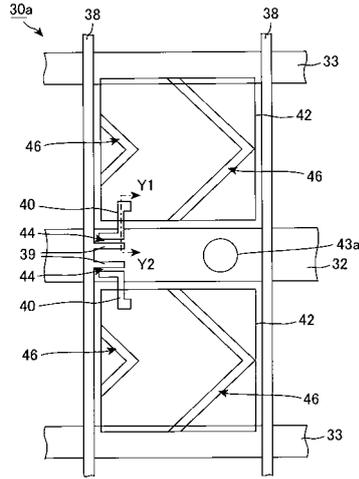
50

1 3、1 1 3	：カラーフィルタ	
1 4 R、1 1 4 R	：赤のカラーフィルタ（色層）	
1 4 G、1 1 4 G	：緑のカラーフィルタ（色層）	
1 4 B、1 1 4 B	：青のカラーフィルタ（色層）	
1 5	：配向制御用突起	
1 6、1 1 6	：対向電極	
1 7 a、1 7 b、1 1 7 a、1 1 7 b	：柱状スペーサ	
1 8、1 1 8	：樹脂層	
2 0、1 2 0	：液晶層	
3 0 a、3 0 b、3 0 c、3 0 d、3 0 e、3 0 f、1 3 0 a、1 3 0 b	：T F T基板（アクティブマトリクス基板）	10
3 1、1 3 1	：絶縁基板	
3 2、1 3 2	：ゲートライン	
3 3	：容量保持配線	
3 4 a、3 4 b、3 4 c	：平坦化層	
3 5、1 3 5	：ゲート絶縁膜	
3 6	：半導体活性層	
3 7	：不純物添加半導体層	
3 8	：ソースライン	
3 9	：ソース電極	20
4 0	：ドレイン電極	
4 1、1 4 1	：パッシベーション膜（P a s 膜）	
4 2、1 4 2	：画素電極	
4 3 a、4 3 b、4 3 c、4 3 d、4 3 e、4 3 f、4 3 g、4 3 h、4 3 i、4 3 j	：高さ調整層	
4 4	：T F T	
4 5	：コンタクトホール	
4 6	：配向制御用スリット	
6 0	：画素	
6 1	：副画素	30
1 0 0 a、1 0 0 b、1 0 0 c、1 0 0 d、1 0 0 e、1 0 0 f、2 0 0 a、2 0 0 b、2 0 0 c、2 0 0 d	：液晶表示パネル	
1 4 7	：S O G 膜	
d 1、d 2、d 3、d 4	：セルギャップ	
h s 1、h s 2、h s 3、h s 4	：柱状スペーサの高さ	
x 1、y 2	：段差の高さ	
d s 1、d s 2	：S O G 膜の膜厚	

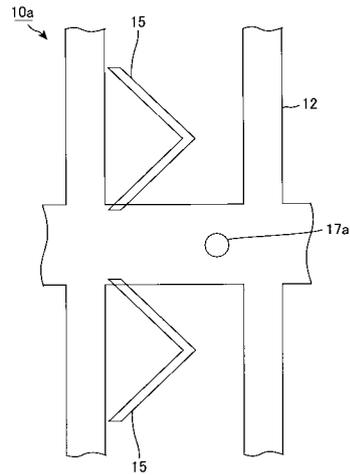
【図1】



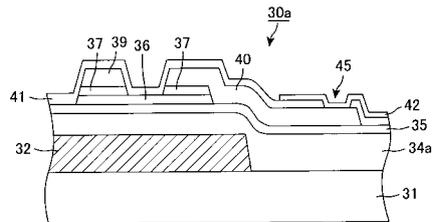
【図2】



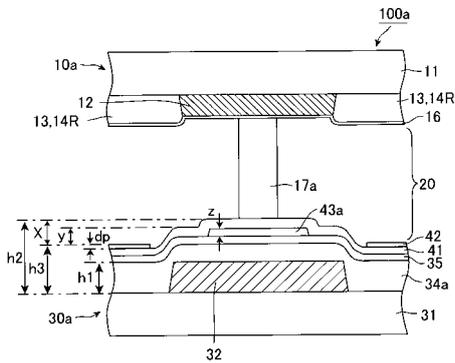
【図3】



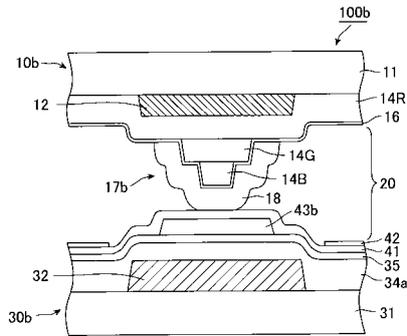
【図5】



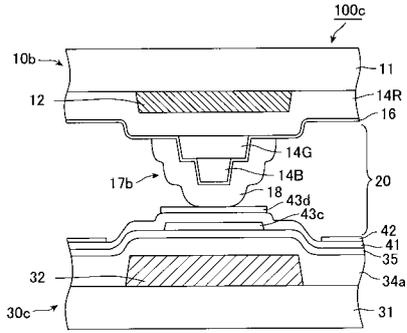
【図4】



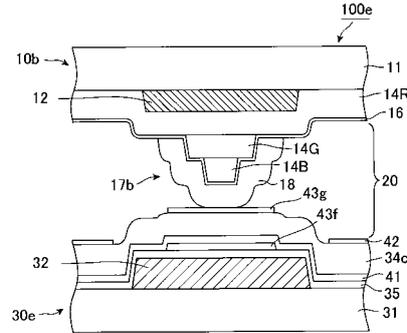
【図6】



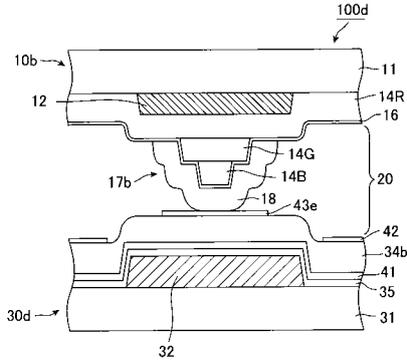
【 図 7 】



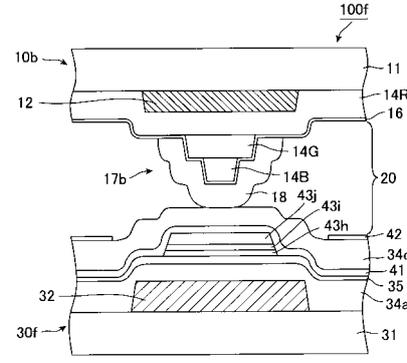
【 図 9 】



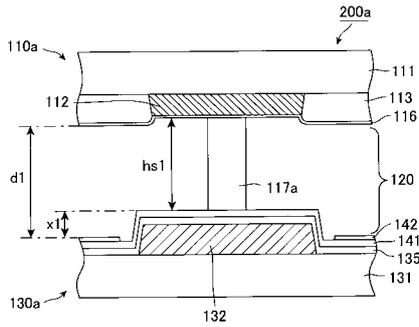
【 図 8 】



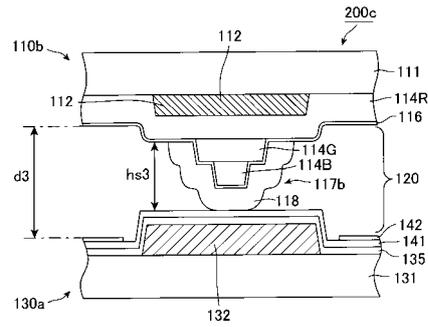
【 図 10 】



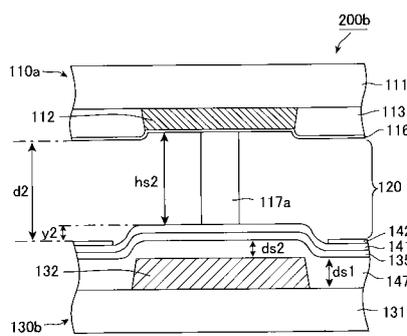
【 図 11 】



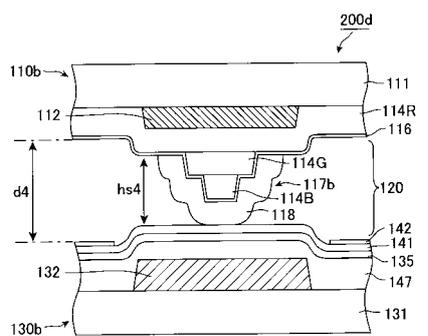
【 図 13 】



【 図 12 】



【 図 14 】



フロントページの続き

(56)参考文献 特開2005-338770(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1339

G02F 1/1368