



(12) 实用新型专利

(10) 授权公告号 CN 202309659 U

(45) 授权公告日 2012.07.04

(21) 申请号 201120456258.4

(22) 申请日 2011.11.17

(73) 专利权人 中兴通讯股份有限公司

地址 518057 广东省深圳市南山区高新技术
产业园科技南路中兴通讯大厦法务部

(72) 发明人 苏蓉 杨锐

(74) 专利代理机构 工业和信息化部电子专利中
心 11010

代理人 田俊峰

(51) Int. Cl.

H03K 17/687(2006.01)

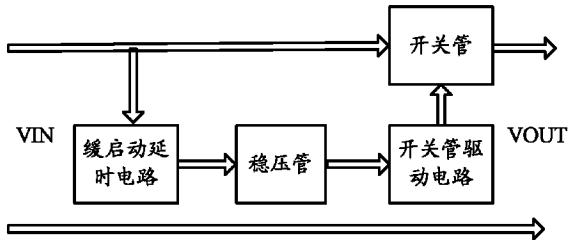
权利要求书 1 页 说明书 5 页 附图 2 页

(54) 实用新型名称

一种电源输入负载上电缓启动装置

(57) 摘要

本实用新型公开了一种电源输入负载上电缓启动装置，所述装置包括：缓启动延时电路，连接在电源的输出端；稳压管，与所述缓启动延时电路连接；开关管驱动电路，与所述稳压管连接；开关管，与所述开关管驱动电路连接。本实用新型将缓启动延时电路和开关管驱动电路隔离，在满足一定缓启动延时时间的同时，开关管能迅速开启，解决了现有开关管缓慢开启过程中电流输出能力不足的问题；另外，本实用新型采用分立元器件搭建，还具有灵活性强，成本低，可靠性高的优点。



1. 一种电源输入负载上电缓启动装置,其特征在于,所述装置包括:
缓启动延时电路,连接在电源的输出端;
稳压管,与所述缓启动延时电路连接;
开关管驱动电路,与所述稳压管连接;
开关管,与所述开关管驱动电路连接。
2. 如权利要求1所述的电源输入负载上电缓启动装置,其特征在于,所述缓启动延时电路包括:
第一电容,连接在所述电源的输出端的正负极之间;
串联连接的第一电阻和第二电阻,与所述第一电容并联连接;
第二电容,与所述第二电阻并联连接。
3. 如权利要求1或2所述的电源输入负载上电缓启动装置,其特征在于,所述开关管为MOS管。
4. 如权利要求3所述的电源输入负载上电缓启动装置,其特征在于,在将所述电源预先设置为正极进行上电缓启动时,所述MOS管为PMOS管;在将所述电源预先设置为负极进行上电缓启动时,所述MOS管为NMOS管。
5. 如权利要求3所述的电源输入负载上电缓启动装置,其特征在于,所述开关管驱动电路包括:
三极管,所述三极管的发射极与所述电源的正极连接;所述三极管的基极与第三电阻的一端连接,所述第三电阻的另一端与所述电源不需要进行上电缓启动的一端连接;
串联连接的第四电阻、第五电阻,所述第四电阻的另一端连接所述电源的负极,所述第五电阻的另一端连接所述三极管的集电极;
第六电阻,一端与所述第四电阻、第五电阻的连接点连接,另一端与所述MOS管的栅极连接;
第五电容,并联连接在所述MOS管的源极和漏极之间;所述MOS管的源极与所述电源需要进行上电缓启动的一端连接。
6. 如权利要求5所述的电源输入负载上电缓启动装置,其特征在于,所述稳压管的一端与所述第一电阻、第二电阻的连接点连接,另一端与所述三极管的基极连接。
7. 如权利要求5所述的电源输入负载上电缓启动装置,其特征在于,所述第四电阻两端并联连接有第四电容。
8. 如权利要求7所述的电源输入负载上电缓启动装置,其特征在于,所述第五电容与所述MOS管漏极之间连接有第七电阻。
9. 如权利要求8所述的电源输入负载上电缓启动装置,其特征在于,所述MOS管漏极与所述电源不需要进行上电缓启动的一端之间连接有第三电容。
10. 如权利要求5~9任一项所述的电源输入负载上电缓启动装置,其特征在于,在将所述电源预先设置为正极进行上电缓启动时,所述三极管为NPN管;在将所述电源预先设置为负极进行上电缓启动时,所述三极管为PNP管。

一种电源输入负载上电缓启动装置

技术领域

[0001] 本实用新型涉及热插拔缓启动控制电路技术领域,特别是涉及一种电源输入负载上电缓启动装置。

背景技术

[0002] 对于可以热插拔的模块或系统,需要在电源输入口加上负载上电缓启动电路。缓启动电路是电源的重要组成部分,是外部电源与内部功能模块的接口电路,它可以缓解上电瞬间对内部电路的冲击,同时可以过滤外部电源的噪声,使内部功能模块可靠工作。一般这样的缓启动电路只对电源的一级进行缓启动,另外一级采取直通的形式。

[0003] 目前,用于实现缓启动功能的电路主要有两种:专用的热插拔控制集成电路和分立器件搭建而成的电路,其中,后者因为成本低廉而得到了广泛应用。

[0004] 图1为现有技术的缓启动电路,上电后,电流源对并联在VT1栅、源极的电容C1充电,直至MOSFET(Metal-Oxide-Semiconductor Field Effect Transistor,金属-氧化物-半导体=效应晶体管,简称MOS管)达到阈值电压打开,导通电路,缓启动延时时间就是电流源为C1充电达到MOS开启阈值的时间,这种缓启动电路的延时电路和开关管的驱动电路是一体的。该电路存在下述缺点:该电路输出电压振荡波形如图2所示,电流源对C1充电,C1两端电压上升的同时,MOS管打开,打开后由于其栅压上升缓慢,因此,MOS管打开瞬间的电流输出能力不强,有可能不能满足负载开启的电流要求,使得电源电压被拉低,导致的电源电压振荡,影响后级电路的稳定性。

实用新型内容

[0005] 本实用新型要解决的技术问题是提供一种电源输入负载上电缓启动装置,用以解决现有技术中缓启动电路中开关管缓慢开启过程中电流输出能力不足的问题。

[0006] 为解决上述技术问题,本实用新型提供一种电源输入负载上电缓启动装置,所述装置包括:

- [0007] 缓启动延时电路,连接在电源的输出端;
- [0008] 稳压管,与所述缓启动延时电路连接;
- [0009] 开关管驱动电路,与所述稳压管连接;
- [0010] 开关管,与所述开关管驱动电路连接。
- [0011] 进一步,所述缓启动延时电路包括:
- [0012] 第一电容,连接在所述电源的输出端的正负极之间;
- [0013] 串联连接的第一电阻和第二电阻,与所述第一电容并联连接;
- [0014] 第二电容,与所述第二电阻并联连接。
- [0015] 进一步,所述开关管为MOS管。
- [0016] 进一步,在将所述电源预先设置为正极进行上电缓启动时,所述MOS管为PMOS管;在将所述电源预先设置为负极进行上电缓启动时,所述MOS管为NMOS管。

- [0017] 进一步，所述开关管驱动电路包括：
- [0018] 三极管，所述三极管的发射极与所述电源的正极连接；所述三极管的基极与第三电阻的一端连接，所述第三电阻的另一端与所述电源不需要进行上电缓启动的一端连接；
- [0019] 串联连接的第四电阻、第五电阻，所述第四电阻的另一端连接所述电源的负极，所述第五电阻的另一端连接所述三极管的集电极；
- [0020] 第六电阻，一端与所述第四电阻、第五电阻的连接点连接，另一端与所述 MOS 管的栅极连接；
- [0021] 第五电容，并联连接在所述 MOS 管的源极和漏极之间；所述 MOS 管的源极与所述电源需要进行上电缓启动的一端连接。
- [0022] 进一步，所述稳压管的一端与所述第一电阻、第二电阻的连接点连接，另一端与所述三极管的基极连接。
- [0023] 进一步，所述第四电阻两端并联连接有第四电容。
- [0024] 进一步，所述第五电容与所述 MOS 管漏极之间连接有第七电阻。
- [0025] 进一步，所述 MOS 管漏极与所述电源不需要进行上电缓启动的一端之间连接有第三电容。
- [0026] 进一步，在将所述电源预先设置为正极进行上电缓启动时，所述三极管为 NPN 管；在将所述电源预先设置为负极进行上电缓启动时，所述三极管为 PNP 管。
- [0027] 本实用新型有益效果如下：
- [0028] 本实用新型将缓启动延时电路和开关管驱动电路隔离，在满足一定缓启动延时时间的同时，开关管能迅速开启，解决了现有开关管缓慢开启过程中电流输出能力不足的问题；另外，本实用新型采用分立元器件搭建，还具有灵活性强，成本低，可靠性高的优点。

附图说明

- [0029] 图 1 是现有技术中缓启动电路的电路图；
- [0030] 图 2 是现有技术中缓启动电路的输出电压振荡波形图；
- [0031] 图 3 是本实用新型实施例中一种电源输入负载上电缓启动装置的电路原理图；
- [0032] 图 4 是本实用新型一种电源输入负载上电缓启动装置一个具体实施例的电路图。

具体实施方式

[0033] 为了解决现有技术中缓启动电路中开关管缓慢开启过程中电流输出能力不足的问题，本实用新型提供了一种电源输入负载上电缓启动装置，以下结合附图以及实施例，对本实用新型进行进一步详细说明。应当理解，此处所描述的具体实施例仅仅用以解释本实用新型，并不限定本实用新型。

[0034] 本实用新型提供了一种直流电源上电缓启动电路，利用稳压管在未达到稳压值前漏电流极低几乎不导通的特性，将延时电路和开关管驱动电路隔离开来，在满足缓启动延时时间的同时，又能保证开关 MOS 管迅速开启。

- [0035] 如图 3 所示，本实用新型实施例涉及一种电源输入负载上电缓启动装置，包括：
- [0036] 缓启动延时电路，连接在电源的输出端；
- [0037] 稳压管，与缓启动延时电路连接；

- [0038] 开关管驱动电路,与稳压管连接 ;
- [0039] 开关管,与开关管驱动电路连接。
- [0040] 其中,缓启动延时电路包括 :
- [0041] 第一电容,连接在电源的正负极之间,用于滤波和储能 ;
- [0042] 串联连接的第一电阻和第二电阻,与第一电容并联连接 ;其中,第一电阻一端与电源输入需要上电缓启动的一端相连,第二电阻一端与电源输入不需要缓启动的一端相连 ;第一电阻的瞬态耐压值和瞬态功率值要达到输入电源的要求值 ;为了保证稳压管的稳压能力,通过其电流不宜过小,第一电阻不宜选太大 ;
- [0043] 第二电容,与第二电阻并联连接。
- [0044] 开关管为 MOS 管,当电源的正极进行上电缓启动时,MOS 管为 PMOS 管 ;当电源的负极进行上电缓启动时,MOS 管为 NMOS 管。
- [0045] 开关管驱动电路包括 :
- [0046] 三极管,三极管的发射极与电源的正极连接 ;三极管的基极与第三电阻的一端连接,第三电阻的另一端与电源不需要进行上电缓启动的一端连接 ;为了满足三极管 B 极 (基极) 驱动电流,第三电阻应比第一电阻阻值大一个数量级 ;
- [0047] 串联连接的第四电阻、第五电阻,第四电阻的另一端连接电源的负极,第五电阻的另一端连接三极管的集电极 ;
- [0048] 第六电阻,一端与第四电阻、第五电阻的连接点连接,另一端与 MOS 管的栅极连接 ;用于保护 MOS 管栅极免受电流冲击 ;
- [0049] 第五电容,并联连接在 MOS 管的源极和漏极之间 ;MOS 管的源极与电源需要进行上电缓启动的一端连接,漏极与电源输出端相连。
- [0050] 稳压管的一端与第一电阻、第二电阻的连接点连接,另一端与三极管的基极连接。
- [0051] 第四电阻两端并联连接有第四电容,第四电容为高频滤波电容,一般选取不超过 $1 \mu F$ 。
- [0052] 第五电容与 MOS 管漏极之间连接有第七电阻。第五电容和第七电阻串联为缓冲电路,其作用是减少开关瞬间的高频振铃,振铃所产生的传导辐射和电磁干扰会引发周围 IC 的问题。
- [0053] MOS 管漏极与电源不需要进行上电缓启动的一端之间连接有第三电容,即 :第三电容连接在电源输出正极和电源输出负极之间,用于储能。
- [0054] 当电源的正极进行上电缓启动时,三极管为 NPN 管 ;当电源的负极进行上电缓启动时,三极管为 PNP 管。
- [0055] 如图 4 所示,本实用新型具体实施例为一负电源输入负载上电的缓启动电路,电路包括 :电容 C1,电容 C1 连接在电源的输入负极 VIN- 和输入正极 VIN+ 之间,具有滤波、储能作用。电阻 R1 与 R2 串联后,R1 一端与 VIN- 相连 ;R2 一端与 VIN+ 相连 ;电容 C2,与 R2 并联 ;稳压管 VD1,正端与 R1 和 R2 串联节点相连,另一端与电阻 R3 的一端连接 ;电阻 R3 的另一端与 VIN+ 相连 ;电阻 R4,一端与 VIN- 相连 ;另一端与电阻 R5 串联 ;VT1 为 PNP 型三极管,其基极 B 连接在电阻 R3 和 VD1 连节点上,发射极 (E 极) 与 VIN+ 相连,集电极 (C 极) 与 R5 的另一端连接 ;VT2 为 N 沟道型 MOS 管,栅极 (G 极) 与电阻 R6 的一端相连,电阻 R6 的另一端与 R4 和 R5 的串联节点相连 ;电阻 R7 与电容 C5 串联后,跨接在 VT2 的源极 (S 极)

和漏极 (D 极) 之间 ; 电容 C4 与电阻 R4 并联, 用于高频滤波 ; 电容 C3, 连接在电源输出负 VOUT- 和电源输出正 VOUT+ , 用于储能。负载连接在 VOUT- 和 VOUT+ 之间, 获得电源供电。

[0056] 上述电路中, 上电后, 对 C2 充电 (电流由 R1 决定), C2 电压未达到 VD1 稳压值和 VT1 发射结电压前, C2 电压由 R1 和 R2 分压决定, 当 VD1 和 VT1 导通后, C2 上的电压被钳位, 因此, R1 和 R2 分压, 共同决定了缓启动电路的开启电压。根据负载要求的不同, 可自行设计电阻 R1 和 R2 的比例关系。VD1 未打开前, R3 电阻相当于 VT1 基极的上拉电阻, 保证了 VT1 的完全关断。缓启动电路的延时时间由 R1 和 C2 决定。C2 的充电电压稳定值与 VD1 和 VT1 的发射结有关, 可以根据负载要求的不同自行设计。

[0057] 上电过程中, C1 作为滤波电容可以滤除上电时的毛刺, 同时快速储能, R1 为 C2 充电, 在 C2 电压未达到 VD1 稳压值和 VT1 发射极电压前, C2 的电压值决定于 R1 和 R2 的分压值, 当电源输入电压在 C2 上的电压超过 VD1 稳压值和 VT1 发射结电压值后, 随着输入电压的增加, VT1 的基极驱动电流迅速增大, PNP 从线性区过度到饱和区, R4、R5 和 VT1 分压, VT2 的栅源电压 V_{GS} 快速增加, VT2 打开, 缓启动电路打开, 后级负载上电。电路中缓启动延时电路为 VD1 前面的电路, R1 和 C2 决定了缓启动时间 ; VD1 后面的为开关管驱动电路, 由于三级管的开关特性, 一旦满足驱动电流要求, PNP 打开, 栅源电压建立, MOS 管打开。

[0058] 电阻 R1 的瞬时耐压和瞬时功率值应满足要求, 以防上电瞬间的电压、电流冲击。R1 不宜过大, 这样才能为 VT1 提供较大的基极驱动电流, 同时 R3 要至少比 R1 大一个量级, 这样能保证在满足 VT1 发射结导通电压前, 通过 VD1 的电流足够小, 近似于截至。在 VD1 和 VT1 满足电压要求的同时, 通过 R3 的电流足够小, 大部分电流都用于 VT1 基极驱动电流, 大的基极驱动电流可以使 VT1 从 PNP 输出特性曲线的截止区快速过度到线性区, 最后到饱和区, 即成为开关管。根据三极管的开关特性, 其开关速度较快。

[0059] 电阻 R4、R5 以及 VT1 分压, R4 两端的电压超过 VT2 的阈值后, VT2 打开, 根据公式, VT2 的导通电阻 $R_{on} = [\beta (V_{GS} - V_{TH})]^{-1}$ (其中 β 为 MOS 管的几何跨导因子, 与 MOS 管的材料和结构有关 ; V_{TH} 为阈值电压), 作为开关管希望 VT2 的 V_{GS} 在允许范围内尽量大, 这样 VT2 的导通电阻才小, 给负载的电压才能大。

[0060] C4 作为高频滤波电容, C4 一般选取不超过 $1 \mu F$, 对于对 MOS 管电流输出能力要求较高的电路, 电容的选取要谨慎, 防止电容过大, 开关管开启缓慢而造成的后级输出振荡。

[0061] R7、C5 的串联电路, 并联在 VT2 的源极和漏极, 起减小振铃的作用。

[0062] 下电时, C3 作为储能电容, 为负载提供电流 ; C1 从 R1 和 R2 放电 ; C2 从 R1 和 R2 放电 ; C4 从 R4 放电。

[0063] 由上述实施例可以看出, 本实用新型具有以下优点 :

[0064] 本实用新型利用稳压管的工作特性, 隔离了缓启动延时电路和开关管驱动电路, 在满足了一定缓启动时间的同时, 开关管驱动电路能够迅速驱动 MOS 管从截至区到饱和区, 最后到线性区, 也满足了负载电路上电瞬间需要大电流的要求 ;

[0065] 本实用新型应用灵活, 通过设置第一电阻、第二电阻的比例关系, 及稳压管的工作电压, 调整缓启动电路的开启电压值, 可以满足不同负载上电需求 ;

[0066] 本实用新型可靠性强, 第四电容采用高频率波电容, 防止工作过程中的高频干扰 ; 第六电阻具有防冲击的作用, 保护栅极免受电流冲击 ; 第五电容和第七电阻串联的缓冲电

路,可以减少 MOS 管开关瞬间的高频振铃。

[0067] 尽管为示例目的,已经公开了本实用新型的优选实施例,本领域的技术人员将意识到各种改进、增加和取代也是可能的,因此,本实用新型的范围应当不限于上述实施例。

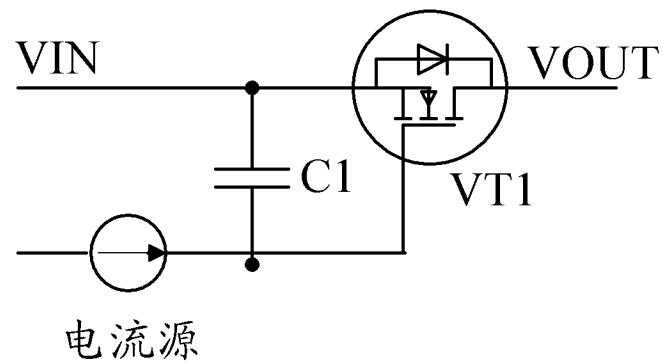


图 1

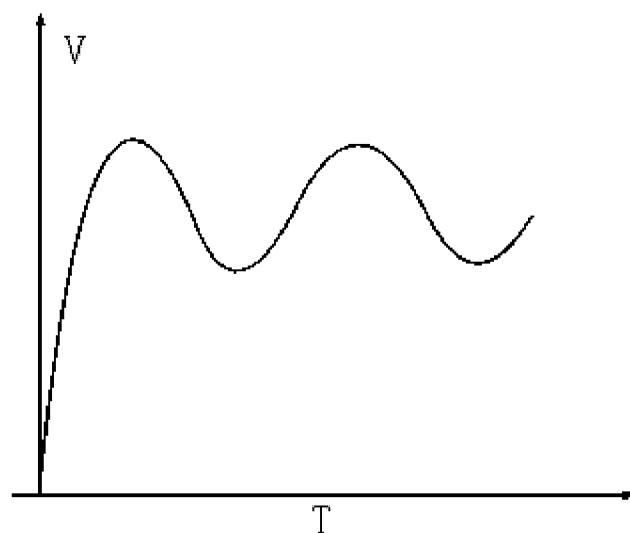


图 2

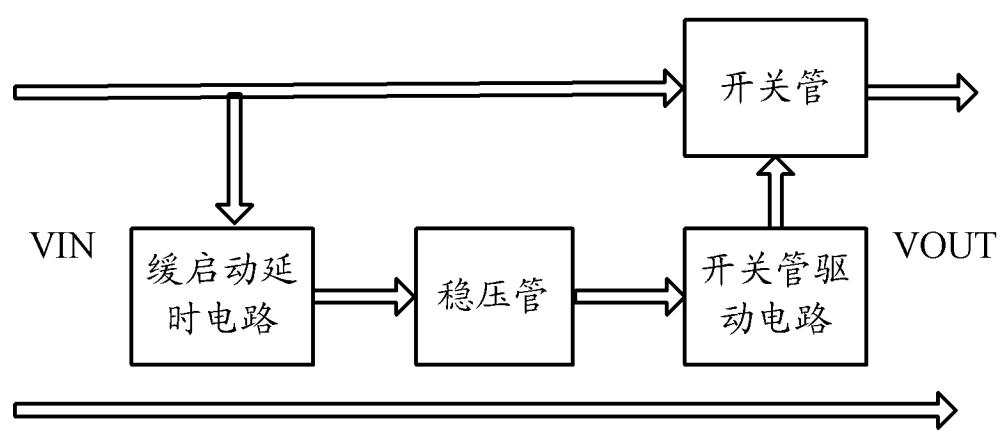


图 3

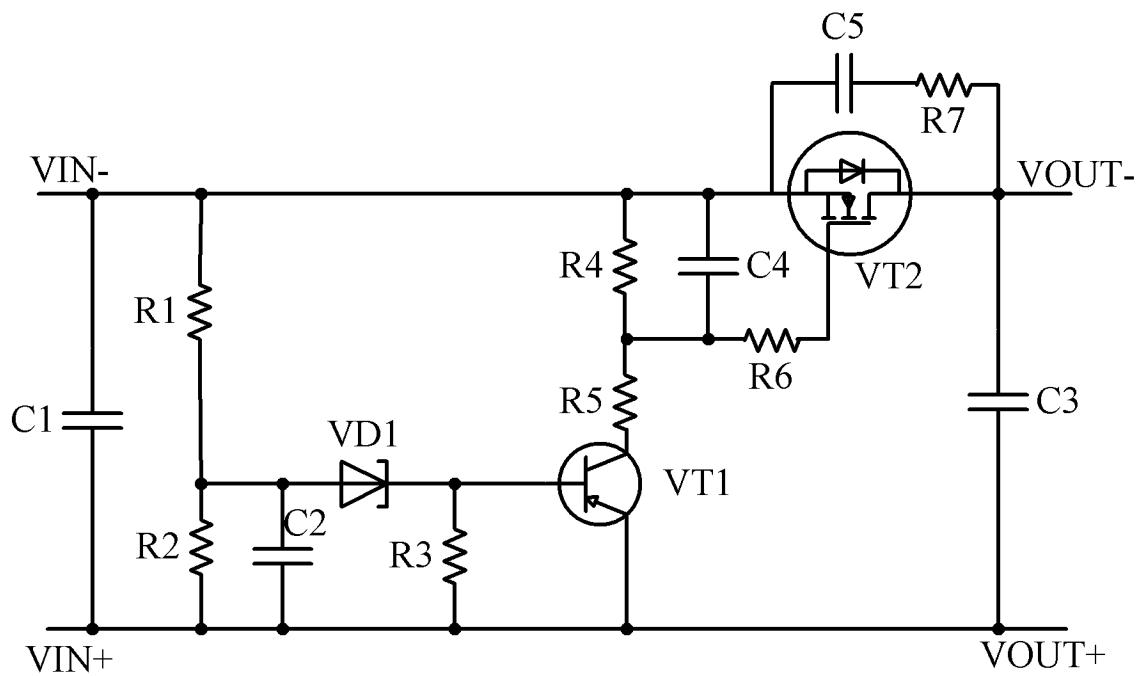


图 4