



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2015년01월12일

(11) 등록번호 10-1480060

(24) 등록일자 2014년12월31일

(51) 국제특허분류(Int. Cl.)

H01M 2/34 (2006.01)

(21) 출원번호 10-2013-0061928

(22) 출원일자 2013년05월30일

심사청구일자 2013년05월30일

(65) 공개번호 10-2014-0141780

(43) 공개일자 2014년12월11일

(56) 선행기술조사문헌

JP2011154999 A

KR100571247 B1

(73) 특허권자

주식회사 아이티엠반도체

충청북도 청원군 옥산면 과학산업1로 82-7

(72) 발명자

나혁휘

충북 청원군 오창읍 오창중앙로 105, 901동 7호
(쌍용스윗닷홈아파트)

황호석

경기 군포시 광정로 119, 721동 1204호 (산본동,
대림솔거아파트)

(뒷면에 계속)

(74) 대리인

김남식, 이인행, 양기혁, 한윤호

전체 청구항 수 : 총 7 항

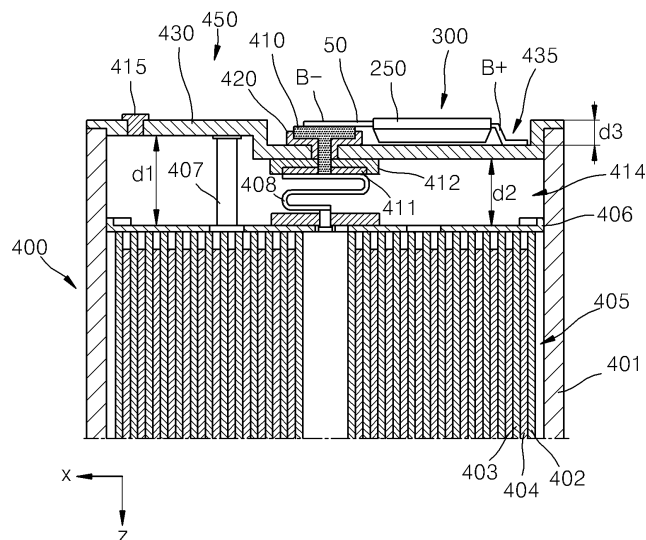
심사관 : 임창연

(54) 발명의 명칭 배터리 팩

(57) 요약

본 발명은 집적화 및 소형화에 유리한 배터리 팩에 관한 것으로서, 제 1 극성의 전극 단자와 제 2 극성의 캡 플레이트를 구비하는 베어셀; 및 상기 전극 단자와 상기 캡 플레이트와 전기적으로 연결되도록 접합되는 배터리 보호회로 패키지를 포함한다. 상기 캡 플레이트는 하방으로 단차를 형성하도록 오목부를 포함하고, 상기 배터리 보호회로 패키지의 적어도 일부는 상기 오목부 내에 배치되는 배터리 팩을 제공한다.

대표도 - 도1



(72) 발명자

박종운

대구 달서구 구마로39길 66, (성당동)

강향원

충북 청원군 오창읍 구룡택지로 26, 302호 (태양빌리지)

박승용

충남 천안시 동남구 목천읍 충절로 892, 101동 507호 (이수프라임아파트)

송성호

서울 강서구 까치산로14가길 5-21, 102호 (화곡동)

특허청구의 범위

청구항 1

제 1 극성의 전극 단자와 제 2 극성의 캡 플레이트를 구비하는 베어셀; 및
 상기 전극 단자 및 상기 캡 플레이트와 전기적으로 연결되도록 접합되는 배터리 보호회로 패키지;를 포함하고,
 상기 캡 플레이트는 하방으로 단차를 형성하도록 오목부를 포함하고, 상기 배터리 보호회로 패키지의 적어도 일부는 상기 오목부 내에 배치되고,
 상기 전극 단자 및 상기 배터리 보호회로 패키지는 상기 캡 플레이트에 형성된 상기 오목부 내에 위치하고,
 상기 배터리 보호회로 패키지는
 이격된 복수의 리드들을 포함하며, 상기 전극 단자 및 상기 캡 플레이트와 접합하는, 리드프레임; 및
 상기 리드프레임 상에 실장되며, 프로텍션 집적회로, 전계효과 트랜지스터 및 적어도 하나 이상의 수동소자를 포함하는, 배터리 보호회로 소자;를 구비하고,
 상기 수동소자는 상기 이격된 복수의 리드들 중의 적어도 일부를 연결하도록 배치되며, 상기 프로텍션 집적회로, 상기 전계효과 트랜지스터 및 상기 복수의 리드들로 이루어진 군(群)에서 선택된 어느 두 개를 전기적으로 연결하는 전기적 연결부재를 더 구비함으로써, 별도의 인쇄회로기판을 사용하지 않고 배터리 보호회로가 구성되는, 배터리 팩.

청구항 2

삭제

청구항 3

제 1 항에 있어서,
 상기 베어셀 및 상기 배터리 보호회로 패키지 상에 배치되며, 상기 배터리 보호회로 패키지의 외부연결단자를 노출시키는 개구부를 포함하는, 상부케이스;를 더 구비하는, 배터리 팩.

청구항 4

제 1 항에 있어서,
 상기 캡 플레이트에 형성된 상기 오목부의 적어도 일부를 충전(filling)함으로써 상기 배터리 보호회로 패키지의 적어도 일부를 밀봉하면서 고정하는 봉지재;를 더 구비하는, 배터리 팩.

청구항 5

제 4 항에 있어서,
 상기 봉지재는 상기 배터리 보호회로 패키지의 외부연결단자를 노출시키도록 구성되며, 상기 봉지재의 상부면은 상기 오목부 주변의 상기 캡 플레이트의 상부면과 동일한 평면을 이루는, 배터리 팩.

청구항 6

제 4 항에 있어서,
 상기 베어셀 및 상기 배터리 보호회로 패키지 상에 배치되며, 상기 배터리 보호회로 패키지의 외부연결단자를 노출시키는 개구부를 포함하는, 상부케이스;를 더 구비하는, 배터리 팩.

청구항 7

제 3 항 또는 제 6 항에 있어서,
 상기 상부케이스는 알루미늄, 알루미늄을 포함하는 합금, SUS 및 수지로 이루어진 군에서 선택된 적어도 어느

하나를 포함하는, 배터리 팩.

청구항 8

삭제

청구항 9

제 1 항에 있어서,

상기 리드프레임은,

양쪽가장자리부분에 각각 배치되며, 상기 전극 단자와 접합되는 제 1 내부연결단자용 리드 및 상기 캡 플레이트와 접합되는 제 2 내부연결단자용 리드;

상기 제 1 내부연결단자용 리드 및 제 2 내부연결단자용 리드 사이에 배치되며, 외부연결단자를 구성하는, 외부연결단자용 리드; 및

상기 제 1 내부연결단자용 리드 및 제 2 내부연결단자용 리드 사이에 배치되며, 상기 배터리 보호회로 소자가 실장될 수 있는, 소자실장용 리드;

를 포함하는, 배터리 팩.

청구항 10

삭제

명세서

기술분야

[0001] 본 발명은 배터리 팩에 관한 것으로, 보다 구체적으로는, 배터리 보호회로 패키지가 적용되는 배터리 팩에 관한 것이다.

배경기술

[0002] 일반적으로 휴대폰, PDA 등의 휴대단말기 등에 배터리가 사용되고 있다. 리튬이온 배터리는 휴대단말기 등에 가장 널리 사용되는 배터리로 과충전, 과전류 시에 발열하고, 발열이 지속되어 온도가 상승하게 되면 성능열화는 물론 폭발의 위험성까지 갖는다. 따라서, 통상의 배터리에는 과충전, 과방전 및 과전류를 감지하고 차단하는 보호회로모듈이 실장되어 있거나, 배터리 외부에서 과충전, 과방전, 발열을 감지하고 배터리의 동작을 차단하는 배터리 보호회로 패키지를 설치하여 사용할 수 있다. 그러나, 배터리 보호회로 패키지를 구성하는 프로텍션 집적회로(Protection Integrated Circuit)와 전계효과 트랜지스터(Field Effect Transistor, FET), 저항, 및 커패시터 등이 차지하는 공간이 너무 커서 배터리 팩의 소형화에 한계가 있다는 문제점이 있다.

발명의 내용

해결하려는 과제

[0003] 본 발명은 상기와 같은 문제점을 포함하여 여러 문제점들을 해결하기 위한 것으로서, 집적화 및 소형화에 유리한 배터리 팩을 제공하는 것을 목적으로 한다. 그러나 이러한 과제는 예시적인 것으로, 이에 의해 본 발명의 범위가 한정되는 것은 아니다.

과제의 해결 수단

[0004] 본 발명의 일 관점에 의한 배터리 팩이 제공된다. 상기 배터리 팩은 제 1 극성의 전극 단자와 제 2 극성의 캡 플레이트를 구비하는 베어셀; 및 상기 전극 단자 및 상기 캡 플레이트와 전기적으로 연결되도록 접합되는 배터리 보호회로 패키지;를 포함한다. 상기 캡 플레이트는 하방으로 단차를 형성하도록 오목부를 포함하고, 상기 배터리 보호회로 패키지의 적어도 일부는 상기 오목부 내에 배치된다.

[0005] 상기 배터리 팩에서 상기 전극 단자 및 상기 배터리 보호회로 패키지는 상기 캡 플레이트에 형성된 상기 오목부

내에 위치할 수 있다.

- [0006] 상기 배터리 팩은 상기 베어셸 및 상기 배터리 보호회로 패키지 상에 배치되며, 상기 배터리 보호회로 패키지의 외부연결단자를 노출시키는 개구부를 포함하는, 상부케이스를 더 구비할 수 있다.
- [0007] 상기 배터리 팩은 상기 캡 플레이트에 형성된 상기 오목부의 적어도 일부를 충전(filling)함으로써 상기 배터리 보호회로 패키지의 적어도 일부를 밀봉하면서 고정하는 봉지재를 더 구비할 수 있다. 상기 봉지재는 상기 배터리 보호회로 패키지의 외부연결단자를 노출시키도록 구성되며, 상기 봉지재의 상부면은 상기 오목부 주변의 상기 캡 플레이트의 상부면과 동일한 평면을 이룰 수 있다. 상기 배터리 팩은 상기 베어셸 및 상기 배터리 보호회로 패키지 상에 배치되며, 상기 배터리 보호회로 패키지의 외부연결단자를 노출시키는 개구부를 포함하는, 상부케이스를 더 구비할 수 있다.
- [0008] 상기 배터리 팩에서 상기 상부케이스는 알루미늄, 알루미늄을 포함하는 합금, SUS 및 수지로 이루어진 군에서 선택된 적어도 어느 하나를 포함할 수 있다.
- [0009] 상기 배터리 팩에서 상기 배터리 보호회로 패키지는 이격된 복수의 리드들을 포함하며, 상기 전극 단자 및 상기 캡 플레이트와 접합하는, 리드프레임; 및 상기 리드프레임 상에 실장되며, 프로텍션(Protection) IC, 전계효과 트랜지스터(FET) 및 적어도 하나 이상의 수동소자를 포함하는, 배터리 보호회로 소자;를 구비할 수 있다. 상기 수동소자는 상기 이격된 복수의 리드들 중의 적어도 일부를 연결하도록 배치되며, 상기 프로텍션 집적회로, 상기 전계효과 트랜지스터 및 상기 복수의 리드들로 이루어진 군(群)에서 선택된 어느 두 개를 전기적으로 연결하는 전기적 연결부재를 더 구비함으로써, 별도의 인쇄회로기판을 사용하지 않고 배터리 보호회로가 구성될 수 있다.
- [0010] 상기 배터리 팩에서 상기 리드프레임은, 양쪽가장자리부분에 각각 배치되며, 상기 전극 단자와 접합되는 제 1 내부연결단자용 리드 및 상기 캡 플레이트와 접합되는 제 2 내부연결단자용 리드; 상기 제 1 내부연결단자용 리드 및 제 2 내부연결단자용 리드 사이에 배치되며, 상기 외부연결단자를 구성하는, 외부연결단자용 리드; 및 상기 제 1 내부연결단자용 리드 및 제 2 내부연결단자용 리드 사이에 배치되며, 상기 배터리 보호회로 소자가 실장될 수 있는, 소자실장용 리드;를 포함할 수 있다.
- [0011] 상기 배터리 팩에서 상기 배터리 보호회로 패키지는 인쇄회로기판; 및 상기 인쇄회로기판 상에 배치된 프로텍션(Protection) IC, 전계효과 트랜지스터(FET) 및 적어도 하나 이상의 수동소자를 구비하는 배터리 보호회로 소자;를 포함할 수 있다.

발명의 효과

- [0012] 상기한 바와 같이 이루어진 본 발명의 일부 실시예들에 따르면, 집적화 및 소형화에 유리한 배터리 팩을 제공할 수 있다. 물론 이러한 효과에 의해 본 발명의 범위가 한정되는 것은 아니다.

도면의 간단한 설명

- [0013] 도 1은 본 발명의 일 실시예에 따른 배터리 팩의 일부를 도해하는 단면도이다.
- 도 2는 본 발명의 일 실시예에 따른 배터리 팩에 적용되는 배터리 보호회로 패키지의 일부를 구성하는 배터리 보호회로의 회로도이다.
- 도 3은 본 발명의 일 실시예에 따른 배터리 팩에 적용되는 배터리 보호회로 패키지의 일부를 구성하는 적층칩의 배치구조를 도해하는 도면이다.
- 도 4는 본 발명의 일 실시예에 따른 배터리 팩에 적용되는 배터리 보호회로 패키지의 일부를 구성하는 리드프레임의 구조를 도해하는 평면도이다.
- 도 5는 본 발명의 일 실시예에 따른 배터리 팩에 적용되는 배터리 보호회로 패키지의 일부를 구성하는 배터리 보호회로 소자의 배치구조를 도해하는 평면도이다.
- 도 6은 본 발명의 일 실시예에 따른 배터리 팩에 적용되는 배터리 보호회로 패키지를 도해하는 도면이다.
- 도 7 및 도 8은 본 발명의 일 실시예 및 변형된 실시예에 따른 배터리 팩에서 배터리 보호회로 패키지가 배터리 캔과 결합되는 과정을 도해하는 사시도들이다.
- 도 9는 본 발명의 일부 실시예들에 따른 배터리 팩의 외형을 도해하는 사시도이다.

도 10 및 도 11은 본 발명의 다른 실시예에 따른 배터리 팩의 일부를 도해하는 단면도 및 사시도이다.

도 12는 본 발명의 또 다른 실시예에 따른 배터리 팩의 일부를 도해하는 단면도이다.

도 13은 본 발명의 또 다른 실시예에 따른 배터리 팩에서 배터리 보호회로 패키지의 일부를 구성하는 PTC 구조체를 도해하는 사시도이다.

도 14는 본 발명의 또 다른 실시예에 따른 배터리 팩에서 배터리 보호회로 패키지를 도해하는 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0014] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 여러 실시예들을 상세히 설명하기로 한다.
- [0015] 본 발명의 실시예들은 당해 기술 분야에서 통상의 지식을 가진 자에게 본 발명을 더욱 완전하게 설명하기 위하여 제공되는 것이며, 하기 실시예는 여러 가지 다른 형태로 변형될 수 있으며, 본 발명의 범위가 하기 실시예에 한정되는 것은 아니다. 오히려 이들 실시예들은 본 개시를 더욱 충실하고 완전하게 하고, 당업자에게 본 발명의 사상을 완전하게 전달하기 위하여 제공되는 것이다. 또한, 도면에서 각 층의 두께나 크기는 설명의 편의 및 명확성을 위하여 과장된 것이다.
- [0016] 명세서 전체에 걸쳐서, 막, 영역 또는 기관과 같은 하나의 구성요소가 다른 구성요소 "상에", "연결되어", "적층되어" 또는 "커플링되어" 위치한다고 언급할 때는, 상기 하나의 구성요소가 직접적으로 다른 구성요소 "상에", "연결되어", "적층되어" 또는 "커플링되어" 접합하거나, 그 사이에 개재되는 또 다른 구성요소들이 존재할 수 있다고 해석될 수 있다. 반면에, 하나의 구성요소가 다른 구성요소 "직접적으로 상에", "직접 연결되어", 또는 "직접 커플링되어" 위치한다고 언급할 때는, 그 사이에 개재되는 다른 구성요소들이 존재하지 않는다고 해석된다. 동일한 부호는 동일한 요소를 지칭한다. 본 명세서에서 사용된 바와 같이, 용어 "및/또는"은 해당 열거된 항목 중 어느 하나 및 하나 이상의 모든 조합을 포함한다.
- [0017] 본 명세서에서 제 1, 제 2 등의 용어가 다양한 부재, 부품, 영역, 층들 및/또는 부분들을 설명하기 위하여 사용되지만, 이들 부재, 부품, 영역, 층들 및/또는 부분들은 이들 용어에 의해 한정되어서는 안됨은 자명하다. 이들 용어는 하나의 부재, 부품, 영역, 층 또는 부분을 다른 영역, 층 또는 부분과 구별하기 위하여만 사용된다. 따라서, 이하 상술할 제 1 부재, 부품, 영역, 층 또는 부분은 본 발명의 가르침으로부터 벗어나지 않고서도 제 2 부재, 부품, 영역, 층 또는 부분을 지칭할 수 있다.
- [0018] 또한, "상의" 또는 "위의" 및 "하의" 또는 "아래의"와 같은 상대적인 용어들은 도면들에서 도해되는 것처럼 다른 요소들에 대한 어떤 요소들의 관계를 기술하기 위해 여기에서 사용될 수 있다. 상대적 용어들은 도면들에서 묘사되는 방향에 추가하여 소자의 다른 방향들을 포함하는 것을 의도한다고 이해될 수 있다. 예를 들어, 도면들에서 소자가 뒤집어 진다면(turned over), 다른 요소들의 상부의 면 상에 존재하는 것으로 묘사되는 요소들은 상기 다른 요소들의 하부의 면 상에 방향을 가지게 된다. 그러므로, 예로써 든 "상의"라는 용어는, 도면의 특정한 방향에 의존하여 "하의" 및 "상의" 방향 모두를 포함할 수 있다. 소자가 다른 방향으로 향한다면(다른 방향에 대하여 90도 회전), 본 명세서에서 사용되는 상대적인 설명들은 이에 따라 해석될 수 있다.
- [0019] 본 명세서에서 사용된 용어는 특정 실시예를 설명하기 위하여 사용되며, 본 발명을 제한하기 위한 것이 아니다. 본 명세서에서 사용된 바와 같이, 단수 형태는 문맥상 다른 경우를 분명히 지적하는 것이 아니라면, 복수의 형태를 포함할 수 있다. 또한, 본 명세서에서 사용되는 경우 "포함한다(comprise)" 및/또는 "포함하는(comprising)"은 언급한 형상들, 숫자, 단계, 동작, 부재, 요소 및/또는 이들 그룹의 존재를 특정하는 것이며, 하나 이상의 다른 형상, 숫자, 동작, 부재, 요소 및/또는 그룹들의 존재 또는 부가를 배제하는 것이 아니다.
- [0020] 이하, 본 발명의 실시예들은 본 발명의 이상적인 실시예들을 개략적으로 도시하는 도면들을 참조하여 설명한다. 도면들에 있어서, 예를 들면, 제조 기술 및/또는 공차(tolerance)에 따라, 도시된 형상의 변형들이 예상될 수 있다. 따라서, 본 발명 사상의 실시예는 본 명세서에 도시된 영역의 특정 형상에 제한된 것으로 해석되어서는 아니 되며, 예를 들면 제조상 초래되는 형상의 변화를 포함하여야 한다.
- [0021] 도 1은 본 발명의 일 실시예에 따른 배터리 팩의 일부를 도해하는 단면도이다. 도 1을 참조하면, 본 발명의 일 실시예에 따른 배터리 팩은 제 1 극성의 전극 단자(410)와 제 2 극성의 캡 플레이트(430)를 구비하는 베어셀(400)을 포함한다.
- [0022] 구체적인 예를 살펴보면, 베어 셀(400)은 전극 조립체(405), 전극 조립체(405)를 수용하는 캔(401) 및 캔(401)의 개구부 상에 구비되는 캡 조립체(450)로 이루어질 수 있다. 전극 조립체(405)는 양극 집전체에 양극 활물질

을 도포해서 형성된 양극판(402), 음극 집전체에 음극 활물질을 도포해서 형성된 음극판(403) 및 양극판(402)과 음극판(403) 사이에 개재되어 두 극판(402, 403)의 단락을 방지하고 리튬 이온의 이동을 가능하게 하는 세퍼레이터(404)로 이루어질 수 있다.

[0023] 양극판(402)에는 양극 활물질이 도포되지 않는 양극 무지부가 형성되며, 음극판(403)에는 음극 활물질이 도포되지 않는 음극 무지부가 형성될 수 있다. 양극 무지부에는 캡 플레이트(430)와 전기적으로 연결되는 양극 탭(407)이 접합되며, 음극 무지부에는 전극 단자(410)와 전기적으로 연결되는 음극 탭(408)이 접합될 수 있다. 이때, 양극 탭(407) 및 음극 탭(408)은, 예를 들어, 용접에 의해 양극 무지부 및 음극 무지부에 접합될 수 있다.

[0024] 양극 집전체로는 스테인레스강, 니켈, 알루미늄, 티탄 또는 이들의 합금, 알루미늄 또는 스테인레스강의 표면에 카본, 니켈, 티탄, 은을 표면 처리시킨 것 등을 사용할 수 있으며, 호일, 필름, 시트, 펀칭된 것, 다공질체, 발포체 등의 형태로 제공될 수 있다. 양극 활물질은 리튬 이온을 흡장 또는 탈리할 수 있는 물질로서, 리튬과의 복합산화물, 코발트, 망간, 니켈에서 선택되는 적어도 하나 이상을 포함할 수 있다.

[0025] 음극 집전체로는 스테인레스강, 니켈, 구리, 티탄 또는 이들의 합금, 구리 또는 스테인레스강의 표면에 카본, 니켈, 티탄, 은을 표면 처리시킨 것 등을 사용할 수 있으며, 호일, 필름, 시트, 펀칭된 것, 다공질체, 발포체 등의 형태로 제공될 수 있다. 음극 활물질은 리튬 이온을 흡장 또는 탈리할 수 있는 물질로서, 결정질 탄소, 비정질 탄소, 탄소 복합체, 탄소 섬유 등의 탄소 재료, 리튬 금속, 리튬 합금 등이 사용될 수 있다.

[0026] 세퍼레이터(404)는, 예를 들어, 폴리에틸렌(PE), 폴리프로필렌(PP) 등의 열가소성 수지로 형성되며, 그 표면은 다공막 구조로 되어 있다. 이러한 다공막 구조는 배터리 내부의 온도 상승으로 열가소성 수지의 용점 근처가 되면 세퍼레이터(404)가 용융되어 막힘으로써 절연 필름이 될 수 있다. 이렇게 절연 필름으로 바뀔으로써, 양극판(402)과 음극판(403) 간의 리튬 이온 이동이 차단되고, 더 이상의 전류가 흐르지 못하게 됨으로써, 배터리 내부의 온도 상승이 중단될 수 있다.

[0027] 캔(401)은 개구된 상단부를 갖는 형태의 금속재로 형성될 수 있으며, 전극 조립체(405) 및 전해액을 수용하며, 전극 조립체(405)의 상부에 절연 케이스(406)를 수용할 수 있다. 금속재로는 가볍고 연성이 있는 알루미늄, 알루미늄 합금 또는 스테인레스강 등이 사용될 수 있으며, 캔(401)이 금속재로 형성되는 경우 극성을 가질 수 있기 때문에 전극 단자로 사용할 수도 있다. 캔(401)의 형상은 각형이거나 모서리가 둥글게 구부러진 타원형일 수 있으며, 캔(401)의 개구된 상단부는 캡 플레이트(430)와 용접 또는 열융착되어 밀봉될 수 있다.

[0028] 캡 조립체(450)는 절연 케이스(406), 캡 플레이트(430), 가스켓(420), 전극 단자(410), 절연 플레이트(412), 터미널 플레이트(411) 및 전해액 주입구 마개(415)를 구비할 수 있다. 절연 케이스(406)는 캔(401)의 내부에 삽입되는 전극 조립체(405)의 상부에 위치하여, 전극 조립체(405)의 유동을 방지한다. 또한, 절연 케이스(406)는 쇼트를 방지하도록 양극 탭(407)과 음극 탭(408)을 소정 거리 이격시킨다.

[0029] 캡 플레이트(430)는 캔(401)의 개구부를 밀봉할 수 있도록 캔(401)의 개구부에 결합되며, 가스켓(420)과 전극 단자(410)가 삽입될 수 있는 통공이 형성될 수 있다. 캡 플레이트(430)에는 캔(401)의 내부로 전해액을 주입하기 위한 통로를 제공하는 전해액 주입구가 형성되며, 전해액 주입구 마개(415)가 상기 전해액 주입구를 밀폐하며 결합된다.

[0030] 캡 플레이트(430)는 하방(예를 들어, 도 1의 Z방향)으로 단차를 형성하도록 오목부(435)를 포함한다. 즉, 캡 플레이트(430)는 오목부(435) 바닥면의 레벨(level)과 오목부(435) 주변의 레벨이 다르도록 단차가 형성된다. 오목부(435)는 형상 및 크기에 따라 홀(hole), 캐비티(cavity) 또는 트렌치(trench) 등으로 이해될 수 있다. 오목부(435)의 단면 형상은 다각형, 원형, 타원형 또는 임의의 무정형을 가질 수 있다. 오목부(435)는 상방(예를 들어, 도 1의 Z 방향의 반대방향)으로 열린(open) 구조를 가질 수 있다.

[0031] 가스켓(420)은 캡 플레이트(430)에 형성되는 통공에 결합되며, 제 1 극성의 전극 단자(410)와 제 2 극성의 캡 플레이트(430)를 절연시키기 위해 절연성 물질로 형성된다. 상기 제 1 극성은 음극이며 상기 제 2 극성은 양극으로 구성될 수 있으나, 필요에 따라, 상기 제 1 극성이 양극이며 상기 제 2 극성은 음극으로 구성될 수도 있다. 가스켓(420)의 중앙부는 전극 단자(410)가 결합될 수 있도록 홈을 형성할 수 있다. 전극 단자(410)는 가스켓(420)에 형성된 홈에 삽입되어 캡 플레이트(430)에 결합되며, 전극 단자(410)의 하단부는 캡 플레이트(430)를 관통한 상태에서 터미널 플레이트(411)와 연결된다. 절연 플레이트(412)는 캡 플레이트(430)의 하부면에 위치하며, 터미널 플레이트(411)의 외부면을 절연하고 전극 단자(410)와 터미널 플레이트(411)와의 연결을 위한 홈을 형성한다. 터미널 플레이트(411)는 절연 플레이트(412)의 하부면에 위치하며, 전도성 물질로 이루어져 전극 단자(410)와 연결되어 전기적 경로를 형성한다.

- [0032] 한편, 본 발명의 일 실시예에 따른 배터리 팩은 전극 단자(410) 및 캡 플레이트(430)와 전기적으로 연결되도록 접합되는 배터리 보호회로 패키지(300)를 포함한다. 배터리 보호회로 패키지(300)의 적어도 일부는 오목부(435) 내에 배치될 수 있다. 예를 들어, 배터리 보호회로 패키지(300)의 전체는 오목부(435) 내의 공간에 배치될 수 있다. 나아가, 배터리 보호회로 패키지(300)를 구성하는 봉지재(250)의 상부면은 오목부(435) 주변의 캡 플레이트(430)의 상부면과 동일한 평면을 이룰 수 있다. 필요에 따라, 전극 단자(410)도 오목부(435) 내에 배치될 수 있도록 구성될 수 있다. 한편, 배터리 보호회로 패키지(300)가 전극 단자(410) 및/또는 캡 플레이트(430)와 접합되는 방식은 레이저 용접, 저항용접, 납땀(soldering) 및 도전성 접착제(예를 들어, 도전성 에폭시), 도전성 테이프를 이루어진 군에서 선택된 어느 하나의 방식을 포함할 수 있다.
- [0033] 절연 케이스(406)와 캡 플레이트(430) 사이에 위치하는 공간(414)의 일부를 이용하여 오목부(435)를 형성하고 오목부(435) 내에 배터리 보호회로 패키지(300)의 적어도 일부를 배치함으로써 배터리 팩의 전체 높이를 낮출 수 있으며, 이에 따라 배터리 팩에서 전극 조립체(405)가 차지하는 비율을 증대시켜 고용량의 배터리 팩을 구현할 수 있다는 유리한 효과를 기대할 수 있다.
- [0034] 이하에서, 배터리 보호회로 패키지(300)의 구성에 대하여 설명하고자 한다.
- [0035] 도 2는 본 발명의 일 실시예에 따른 배터리 팩에 적용되는 배터리 보호회로 패키지의 일부를 구성하는 배터리 보호회로의 회로도이다.
- [0036] 도 2에 도시된 바와 같이, 본 발명의 일 실시예에 따른 배터리 보호회로 패키지(300)에 적용되는 배터리 보호회로(10)는 배터리 베어셀에 연결되기 위한 제 1 및 제 2 내부연결단자(B+, B-), 충전시에는 충전기에 연결되고, 방전시에는 배터리 전원에 의하여 동작되는 전자기기(예, 휴대단말기 등)와 연결되기 위한 제 1 내지 제 3 외부연결단자들(P+, CF, P-)을 구비한다. 여기서 제 1 내지 제 3 외부연결단자들(P+, CF, P-) 중 제 1 외부연결단자(P+) 및 제 3 외부연결단자(P-)는 전원공급을 위한 것이고 나머지 하나의 외부연결단자인 제 2 외부연결단자(CF)는 배터리를 구분하여 배터리에 맞게 충전을 하도록 한다. 또한, 충전시 배터리 온도로 감지하는 부품인 써미스터(Thermistor)를 적용할 수 있으며, 기타 기능이 적용되고 단자로서 활용될 수 있다.
- [0037] 그리고 배터리 보호회로(10)는 듀얼 FET칩(110), 프로텍션 집적회로(120), 저항(R1, R2, R3), 베리스터(varistor)(V1), 및 커패시터(C1, C2)의 연결구조를 가진다. 듀얼 FET칩(110)은 드레인 공통 구조를 가지는 제 1 전계효과 트랜지스터(FET1)와 제 2 전계효과 트랜지스터(FET2)로 구성된다. 프로텍션 집적회로(Protection IC, 120)는 저항(R1)을 통하여 배터리의 (+)단자인 제 1 내부연결단자(B+)와 연결되고 제 1 노드(n1)를 통해 충전전압 또는 방전전압이 인가되는 전압인가와 배터리 전압을 감지하는 단자(VDD단자), 프로텍션 집적회로(110) 내부의 동작전압에 대한 기준이 되는 기준단자(VSS단자), 충전 및 과전류 상태를 감지하기 위한 감지단자(V-단자), 과방전 상태에서 제 1 전계효과 트랜지스터(FET1)를 오프시키기 위한 방전차단신호 출력단자(DO단자), 과충전 상태에서 제 2 전계효과 트랜지스터(FET2)를 오프시키기 위한 충전차단신호 출력단자(CO단자)를 갖는다.
- [0038] 이때, 프로텍션 집적회로(120)의 내부는 기준전압 설정부, 기준전압과 충전 전압을 비교하기 위한 비교부, 과전류 검출부, 충전 전압 검출부를 구비하고 있다. 여기서 충전 및 방전상태의 판단 기준은 유저가 요구하는 스펙(SPEC)으로 변경이 가능하며 그 정해진 기준에 따라 프로텍션 집적회로(120)의 각 단자별 전압차를 인지하여 충전·방전상태를 판정한다.
- [0039] 프로텍션 집적회로(120)는 방전시에 과방전상태에 이르게 되면, DO단자는 로우(LOW)로 되어 제 1 전계효과 트랜지스터(FET1)를 오프시키고, 과충전 상태에 이르게 되면 CO 단자가 로우로 되어 제 2 전계효과 트랜지스터(FET2)를 오프시키고, 과전류가 흐르는 경우에는 충전시에는 제 2 전계효과 트랜지스터(FET2), 방전시에는 제 1 전계효과 트랜지스터(FET1)를 오프시키도록 구성되어 있다.
- [0040] 저항(R1)과 커패시터(C1)는 프로텍션 집적회로(120)의 공급전원의 변동을 안정시키는 역할을 한다. 저항(R1)은 배터리의 전원(V1) 공급노드인 제 1 노드(n1)와 프로텍션 집적회로(120)의 VDD 단자 사이에 연결되고, 커패시터(C1)는 프로텍션 집적회로의 VDD단자와 VSS단자 사이에 연결된다. 여기서 제 1 노드(n1)는 제 1 내부연결단자(B+)와 제 1 외부연결단자(P+)에 연결되어 있다. 저항(R1)을 크게 하면 전압 검출시 프로텍션 집적회로(120) 내부에 침투되는 전류에 의해서 검출전압이 높아지기 때문에 저항(R1)의 값은 1KΩ 이하의 적당한 값으로 설정된다. 또한 안정된 동작을 위해서 상기 커패시터(C1)의 값은 0.01μF 이상의 적당한 값을 가진다.
- [0041] 그리고 저항(R1)과 저항(R2)은 프로텍션 집적회로(120)의 절대 최대정격을 초과하는 고전압 충전기 또는 충전기가 거꾸로 연결되는 경우 전류 제한 저항이 된다. 저항(R2)은 프로텍션 집적회로(120)의 V-단자와 제 2 전계효과 트랜지스터(FET2)의 소오스 단자(S2)가 연결된 제 2 노드(n2) 사이에 연결된다. 저항(R1)과 저항(R2)은 전원

소비의 원인이 될 수 있으므로 통상 저항(R1)과 저항(R2)의 저항값의 합은 1KΩ 보다 크게 설정된다. 그리고 저항(R2)이 너무 크다면 과충전 차단후에 복귀가 일어나지 않을 수 있으므로, 저항(R2)의 값은 10KΩ 또는 그 이하의 값으로 설정된다.

[0042] 커패시터(C2)는 제 2 노드(n2)(또는 제 3 외부연결단자(P-))와 제 1 전계효과 트랜지스터(FET1)의 소오스 단자(S1)(또는 VSS 단자, 제 2 내부연결단자(B-)) 사이에 연결되는 구조를 가진다. 커패시터(C2)는 상기 배터리 보호회로 제품의 특성에 크게 영향을 끼치지 않지만, 유저의 요청이나 안정성을 위해 추가되고 있다. 상기 커패시터(C2)는 전압변동이나 외부 노이즈에 대한 내성을 향상시켜 시스템을 안정화시키는 효과를 위한 것이다.

[0043] 그리고 저항(R3) 및 배리스터(V1)는 ESD(Electrostatic Discharge), 서지(surge) 보호를 위한 소자들으로써, 서로 병렬연결되는 구조로 제 2 외부연결단자(CF)와 상기 제 2 노드(n2)(또는 제 3 외부연결단자(P-)) 사이에 연결 배치된다. 상기 배리스터(V1)는 과전압 발생시 저항이 낮아지는 소자로, 과전압이 발생하는 경우 저항이 낮아져 과전압으로 인한 회로손상 등을 최소화할 수 있다.

[0044] 본 발명에서는 외부연결단자들(P+,P-,CF), 내부연결단자(B+,B-)를 포함하여 도 2에 도시된 배터리 보호회로(10)를 패키징하여 구성한 배터리 보호회로의 패키지를 구현하고 있다.

[0045] 전술한 본 발명의 일 실시예에 따른 보호회로는 예시적이고, 전계효과 트랜지스터 또는 수동소자의 구성이나 수, 배치 등은 보호회로의 부가 기능에 따라서 적절하게 변형될 수 있다.

[0046] 도 3은 본 발명의 일 실시예에 따른 배터리 팩에 적용되는 배터리 보호회로 패키지의 일부를 구성하는 적층칩의 배치구조를 도해하는 도면이다.

[0047] 도 3에 도시된 바와 같이, 듀얼 FET칩(110)과 프로텍션 집적회로(120)의 배치는 듀얼 FET칩(110)과 프로텍션 집적회로(120)가 상하 적층된 구조를 가지거나 서로 인접 배치되는 구조를 가진다. 예를 들어, 듀얼 FET칩(110)의 상부면에 프로텍션 집적회로(120)가 적층된 구조를 가지거나, 프로텍션 집적회로(120)의 좌측 또는 우측에 인접되어 듀얼 FET칩(110)이 배치될 수 있다.

[0048] 듀얼 FET 칩(110)은 공통드레인 구조의 제 1 전계효과 트랜지스터 및 제 2 전계효과 트랜지스터, 즉 2개의 전계효과 트랜지스터를 내장하고 있으며, 외부연결단자는 제 1 전계효과 트랜지스터의 제 1 게이트단자(G1) 및 제 1 소오스 단자(S1)와 제 2 전계효과 트랜지스터의 제 2 게이트 단자(G2) 및 제 2 소오스 단자(S2)를 상기 듀얼 FET칩(110)의 상부면에 구비하는 구조를 가진다. 또한, 공통드레인 단자(D)가 듀얼 FET 칩(110)의 하부면에 구비되는 구조를 가질 수 있다.

[0049] 프로텍션 집적회로(120)는 듀얼 FET칩(110)의 상부면에 적층 배치되는 구조를 가진다. 프로텍션 집적회로(120)는 듀얼 FET 칩(110) 상의 외부연결단자들이 배치된 부분을 제외한 영역(예를 들면, 중앙부위)에 적층 배치된다. 이때 프로텍션 집적회로(120)와 듀얼 FET칩(110)의 사이에는 절연을 위한 절연막이 배치될 수 있고, 프로텍션 집적회로(120)와 듀얼 FET칩(110)은 절연성 재질의 접착제로 접촉될 수 있다. 통상적으로 듀얼 FET칩(110)의 사이즈가 프로텍션 집적회로(120) 보다는 크기 때문에, 듀얼 FET칩(110)의 상부에 프로텍션 집적회로(120)를 적층하는 배치구조를 채택한다.

[0050] 프로텍션 집적회로(120)가 듀얼 FET칩(110)의 상부면에 적층 배치된 이후에 프로텍션 집적회로(120)의 DO 단자(DO)는, 제 1 게이트 단자(G1)와 와이어 또는 배선을 통해 전기적으로 연결되고, 프로텍션 집적회로(120)의 CO 단자(CO)는, 제 2 게이트 단자(G2)와 와이어 또는 배선을 통해 전기적으로 연결되게 된다. 나머지 단자들의 연결구조는 추후 설명한다. 상술한 바와 같은 적층구조를 가지는 프로텍션 집적회로(120)와 듀얼 FET칩(110)을 적층칩(100a)이라고 통칭하기로 한다.

[0051] 본 발명의 일 실시예에 따른 배터리 팩에 적용되는 배터리 보호회로 패키지에서는 적층구조를 가지는 프로텍션 집적회로(120)와 듀얼 FET칩의 적층칩(100a)을 도입함으로써, 후술할 리드프레임 상에 실장하는 면적을 줄일 수 있으며 이에 따라 배터리의 소형화 또는 고용량화를 구현할 수 있다.

[0052] 배터리 보호회로 패키지(300)는 인쇄회로기판 및 상기 인쇄회로기판 상에 배치된 배터리 보호회로 소자를 포함할 수 있다. 또는, 배터리 보호회로 패키지(300)는 리드프레임 및 상기 리드프레임 상에 배치된 배터리 보호회로 소자를 포함할 수 있다. 여기에서, 배터리 보호회로 소자는 프로텍션 집적회로, 전계효과 트랜지스터 및 적어도 하나 이상의 수동소자를 포함할 수 있다. 본 발명의 실시예들에서, 리드프레임은 금속 프레임에 리드 단자들이 패터닝된 구성으로서, 절연코어 상에 금속 배선층이 형성된 인쇄회로기판과는 그 구조나 두께 등에서 구분될 수 있다. 이하에서는, 리드프레임 상에 배터리 보호회로 소자를 배치하는 패키지에 대하여 살펴본다.

- [0053] 도 4는 본 발명의 일 실시예에 따른 배터리 팩에 적용되는 배터리 보호회로 패키지의 일부를 구성하는 리드프레임의 구조를 도해하는 평면도이고, 도 5는 본 발명의 일 실시예에 따른 배터리 팩에 적용되는 배터리 보호회로 패키지의 일부를 구성하는 배터리 보호회로 소자의 배치구조를 도해하는 평면도이다.
- [0054] 도 4 및 도 5를 참조하면, 본 발명의 일 실시예에 따른 배터리 팩에 적용되는 배터리 보호회로 패키지에서 리드프레임(50)은 제 1 내부연결단자영역(A1), 외부연결단자영역(A2), 소자영역(A3) 및 칩영역(A4)의 보호회로영역, 제 2 내부연결단자영역(A5)이 순차적으로 배치되는 구조를 가진다. 상기 보호회로영역은 외부연결단자영역(A2)과 제 2 내부연결단자영역(A5) 사이에 배치되는 것으로, 소자영역(A3) 및 칩영역(A4)의 배치순서는 다양하게 변경 가능하다.
- [0055] 제 1 내부연결단자영역(A1) 및 제 2 내부단자영역(A5)은 패키지의 양쪽가장자리부분에 각각 구비되며, 베어 셀(400)을 구성하는 캡 조립체(450)와 연결되는 제 1 내부연결단자로서 기능하는 제 1 내부연결단자용 리드(B+)와 제 2 내부연결단자로서 기능하는 제 2 내부연결단자용 리드(B-)가 각각 배치된다.
- [0056] 외부연결단자영역(A2)은 제 1 내부연결단자영역(A1)에 인접되며, 복수의 외부연결단자들로서 기능하는 복수의 외부연결단자용 리드들인 제 1 내지 제 3 외부연결단자용 리드(P+, CF, P-)가 각각 순차적으로 배치된다. 제 1 내지 제 3 외부연결단자용 리드(P+, CF, P-)의 배치순서는 다양하게 달라질 수 있다. 여기서 제 1 외부연결단자용 리드(P+)와 제 1 내부연결단자용 리드(B+)는 서로 연결되어 있다. 즉 제 1 내부연결단자용 리드(B+)는 제 1 외부연결단자용 리드(P+)에서 연장되어 구성되거나, 제 1 외부연결단자용 리드(P+)가 제 1 내부연결단자용 리드(B+)에서 연장되어 구성될 수 있다.
- [0057] 소자영역(A3)은 배터리 보호회로를 구성하는 복수의 수동소자들(R1, R2, R3, C1, C2, V1)이 배치되기 위한 것으로, 예를 들어, 복수의 도전성 라인들로 구성된 제 1 내지 제 6 수동소자용 리드(L1, L2, L3, L4, L5, L6)가 배치된다. 예를 들어, 제 1 내지 제 3 수동소자용 리드(L1, L2, L3)는 상기 소자영역(A3)의 상부쪽에 순차적 배치구조를 가질 수 있고, 제 4 내지 제 6 수동소자용 리드(L4, L5, L6)는 소자영역(A3)의 하부쪽에 배치되는 구조를 가질 수 있다.
- [0058] 예를 들어, 제 1 수동소자용 리드(L1)는 외부연결단자영역(A2)에 인접된 소자영역(A3)에 일정크기로 배치되고, 제 2 수동소자용 리드(L2)는 제 1 수동소자용 리드(L1)에 인접하여 일정크기로 배치된다. 제 3 수동소자용 리드(L3)는 칩영역(A4)에 인접된 소자영역(A3)에 제 2 수동소자용 리드(L2)에 인접하여 일정크기로 배치된다. 제 4 수동소자용 리드(L4)는 외부연결단자영역(A2)에 인접된 소자영역(A3)에 일정크기로 배치되고, 제 5 수동소자용 리드(L5)와 제 6 수동소자용 리드(L6)는 제 5 수동소자용 리드(L5)가 제 6 수동소자용 리드(L6)를 둘러싸는 형태로 제 4 수동소자용 리드(L1)에 인접되어 배치된다.
- [0059] 칩영역(A4)은 소자영역(A3)에 인접되며 배터리 보호회로를 구성하는 프로텍션 집적회로 및 듀얼 FET칩이 배치되기 위한 영역으로, 적층칩(100a)이 장착되기 위한 다이패드(DP)가 배치될 수 있다. 다이패드(DP)는 적층칩(100a)을 구성하는 듀얼 FET칩(110)의 공통드레인 단자와 전기적으로 연결될 수 있으며, 후속공정의 패키징시 노출되도록 하여 외부연결단자로서 기능함과 동시에 방열특성을 개선하도록 할 수 있다.
- [0060] 도 4 및 도 5를 참조하면, 도 4의 리드프레임에 복수의 수동소자들(R1, R2, R3, C1, C2, V1) 및 적층칩(100a)이 배치되고, 와이어 본딩 등을 통해 도 2에 도시된 등가회로를 구성하게 된다.
- [0061] 우선 칩영역(A4)의 다이패드(DP) 상에 적층칩(100a)을 장착하고, 적층칩(100a)을 구성하는 프로텍션 집적회로(120)의 기준전압단자(VSS)는 제 1 전계효과 트랜지스터의 소오스 단자 또는 제 3 수동소자용 리드(L3)와 와이어 본딩을 수행하여 전기적으로 연결한다.
- [0062] 그리고 프로텍션 집적회로(120)에서 충전전압 및 방전전압이 인가되는 전압인가와 배터리 전압을 감지하는 단자(VDD)는 제 2 수동소자용 리드(L2)와 와이어 본딩 등을 통해 전기적으로 연결하고, 프로텍션 집적회로(120)에서 충전 및 과전류 상태를 감지하기 위한 감지단자(V-)를 제 6 수동소자용 리드(L6)에 와이어 본딩을 통해 전기적으로 연결한다.
- [0063] 제 1 전계효과 트랜지스터의 소오스단자(S1)는 제 3 수동소자용 리드(L3)와 와이어 본딩 등을 통해 전기적으로 연결하고, 제 2 전계효과 트랜지스터의 소오스단자(S2)는 제 5 수동소자용 리드(L5)와 와이어 본딩 등을 통해 전기적으로 연결하게 된다.
- [0064] 다음으로, 제 1 수동소자용 리드(L1)와 제 1 외부연결단자용 리드(P+)를 와이어 본딩 등을 통해 전기적으로 연결하고, 제 3 수동소자용 리드(L3)와 제 2 내부연결단자용 리드(B-)를 와이어 본딩 등을 통해 전기적으로 연결

한다. 제 4 수동소자용 리드(L4)는 제 2 외부연결단자용 리드(CF)와 와이어 본딩을 통해 전기적으로 연결되고, 제 5 수동소자용 리드(L5)는 제 3 외부연결단자용 리드(L3)와 와이어 본딩 등을 통해 전기적으로 연결된다. 그리고, 상기 복수의 수동소자들 중 제 1 저항(R1)은 제 1 수동소자용 리드(L1)와 제 2 수동소자용 리드(L2) 사이에 배치되고, 상기 복수의 수동소자들 중 제 2 저항(R2)은 제 5 수동소자용 리드(L5)와 제 6 수동소자용 리드(L6) 사이에 배치된다.

[0065] 복수의 수동소자들 중 서지보호회로를 구성하는 제 3 저항(R3)은 제 4 수동소자용 리드(L4)와 제 5 수동소자용 리드(L5) 사이에 배치되고, 상기 복수의 수동소자들 중 제 1 커패시터(C1)는 제 2 수동소자용 리드(L2)와 제 3 수동소자용 리드(L3) 사이에 배치되고, 상기 복수의 수동소자들 중 제 2 커패시터(C2)는 제 3 수동소자용 리드(L3)와 제 5 수동소자용 리드(L5) 사이에 배치된다. 상기 복수의 수동소자들 중 상기 서지보호회로를 구성하는 배리스터(varistor)(V1)는 제 3 저항(R3)과 병렬로 구성되어 제 4 수동소자용 리드(L4)와 제 5 수동소자용 리드(L5) 사이에 배치되게 된다.

[0066] 한편, 본 발명의 다른 실시예들에서, 도 2에 도시된 배터리 보호회로의 회로도 및 이를 구현하는 도 5에 도시된 보호회로 구조체(200a)는 다양하게 변형될 수 있으며, 이에 따라 다양한 변형된 구조체를 포함하여 실시될 수 있다.

[0067] 예를 들어, 변형된 제 1 구조체에서는, 제 1 전계효과 트랜지스터(FET1), 제 2 전계효과 트랜지스터(FET2), 및 프로텍션 집적회로가 하나의 칩에 통합되어 제공될 수 있다. 통합된 상기 하나의 칩은 리드프레임(50) 상에 플립칩 형태로 실장될 수 있다. 플립칩은, 별도의 와이어 본딩이 필요없이, 외부단자부분이 전기적 접속이 필요한 리드 등에 솔더링 결합되어 전기적 연결되므로 와이어 본딩 대비 전기전도도가 향상되고 생산단가가 낮아지고 공정단순화를 이룰 수 있는 장점이 있으며, 차지하는 부피를 줄일 수 있다는 장점이 있다.

[0068] 또한, 예를 들어, 변형된 제 2 구조체에서는, 제 1 전계효과 트랜지스터(FET1)와 제 2 전계효과 트랜지스터(FET2)가 리드프레임(50) 상에 듀얼 FET칩으로 구현되지 않고 서로 이격되어 배치될 수 있다. 이 경우, 제 1 전계효과 트랜지스터(FET1)의 드레인과 제 2 전계효과 트랜지스터(FET2)의 드레인이 서로 전기적으로 연결되도록 하기 위하여, 리드프레임(50)의 하부면을 서로 연결하는 도전성 플레이트를 추가로 배치할 수 있다.

[0069] 도 5에 도시된 보호회로 구조체(200a) 또는 상술한 상기 변형된 구조체들을 봉지재(250)로 몰딩하는 등의 공정을 통해 도 6에 도시된 바와 같이 배터리 보호회로 모듈 패키지(300)를 구성하게 된다. 봉지재(250)는, 예를 들어, 에폭시 몰딩 컴파운드(EMC)를 포함할 수 있다.

[0070] 도 6의 (a)는 본 발명의 일 실시예에 따른 배터리 보호회로 패키지(300)의 하부면을 나타낸 것이고, 도 6의 (b)는 배터리 보호회로 패키지(300)의 상부면을 나타낸 것이다. 예를 들어, 배터리 보호회로 패키지(300)의 하부면은 리드프레임(50)의 상면(50a)을 포함하여 대응되며, 배터리 보호회로 패키지(300)의 상부면은 리드프레임(50)의 하면(50b)을 포함하여 대응될 수 있다. 배터리 보호회로 패키지(300)의 하부면은, 예를 들어, 도 1에 도시된, 캡 플레이트(430)와 대향할 수 있다.

[0071] 본 발명의 일 실시예에 따른 배터리 보호회로 패키지(300)는 상부면에서 상기 외부연결단자들(P+, CF, P-)이 노출되고, 하부면에는 제 1 내부연결단자(B+) 및 제 2 내부연결단자(B-)가 노출되도록 구성된다. 여기서 패키지(300)의 상부면에는 방열이나 기타 필요에 따라 다이패드(DP)의 하부면(적층칩(100a)이 장착된 면의 반대면)이 추가로 노출되도록 패키징될 수 있다. 한편, 제 1 내부연결단자용 리드(B+) 및 제 2 내부연결단자용 리드(B-) 중에서 적어도 어느 하나는 걸뿔(gull-form) 형태로 절곡될 수 있다. 예를 들어, 제 1 내부연결단자용 리드(B+)는 전극 단자(410)의 상부면과 오목부(435)의 바닥면 사이의 단차를 보상하기 위하여 걸뿔(gull-form) 형태로 절곡될 수 있다.

[0072] 본 발명의 일 실시예에 따른 배터리 팩에 적용되는 배터리 보호회로 패키지에서, 리드프레임(50)을 포함하는 패키지(300)는 별도의 인쇄회로기판을 사용하지 않고 배터리 보호회로를 구성할 수 있다. 이러한 구성은 적어도 하나 이상의 수동소자가 이격된 복수의 리드들 중의 적어도 일부를 연결하도록 배치되며, 전계효과 트랜지스터(110), 프로텍션 집적회로(120) 및 상기 복수의 리드들로 이루어진 균에서 선택된 적어도 어느 두 개를 전기적으로 연결하는 전기적 연결부재를 제공함으로써 구현될 수 있다. 상기 전기적 연결부재는 본딩 와이어 또는 본딩 리본을 포함할 수 있다.

[0073] 본딩 와이어나 본딩 리본과 같은 전기적 연결부재를 리드프레임(50) 상에 배치하여 회로를 구성하므로, 배터리 보호회로를 구성하기 위한 리드프레임(50)을 설계하고 제조하는 과정이 단순화될 수 있다는 중요한 이점을 가진다. 만약, 본 발명의 실시예들에서 상술한 전기적 연결부재를 배터리 보호회로 구성부를 구현함에 있어서 도입

하지 않는다면 리드프레임(50)을 구성하는 복수의 리드들의 구성이 매우 복잡하게 되므로 적절한 리드프레임(50)을 효과적으로 제공하는 것이 용이하지 않을 수 있다.

[0074] 그리고, 프로텍션 집적회로(120) 및/또는 전계효과 트랜지스터(110)는 리드프레임(50) 상에 반도체 패키지의 형태로 삽입되어 고정되는 것이 아니라 표면실장기술(Surface Mounting Technology)에 의하여 리드프레임(50)의 표면의 적어도 일부 상에, 별도의 봉지재로 밀봉되지 않은 웨이퍼에서 소잉(sawing)된 칩 다이(chip die) 형태로, 실장되어 고정될 수 있다. 여기에서, 칩 다이(chip die)라 함은 어레이 형태의 복수의 구조체(예를 들어, 프로텍션 집적회로, 전계효과 트랜지스터)가 형성된 웨이퍼 상에 별도의 봉지재로 밀봉하지 않고 소잉 공정을 수행하여 구현된 개별적인 구조체를 의미한다. 즉, 리드프레임(50) 상에 프로텍션 집적회로 및 전계효과 트랜지스터(FET)로 이루어진 군에서 선택된 적어도 어느 하나를 실장할 때에는 별도의 봉지재로 밀봉하지 않은 상태에서 실장한 이후에, 후속의 봉지재(250)에 의하여 프로텍션 집적회로 및 전계효과 트랜지스터를 밀봉하므로, 배터리 보호회로 패키지(300)를 구현함에 있어서 봉지재를 형성하는 공정을 한 번만 수행할 수 있다. 이에 반하여, 프로텍션 집적회로 및/또는 전계효과 트랜지스터를 인쇄회로기판(PCB)에 별도로 삽입하여 고정하거나 실장하는 경우는, 각 부품에 대하여 한 번의 몰딩 공정이 먼저 필요하고, 인쇄회로기판 상에 고정하거나 실장한 이후에 실장된 각 부품에 대하여 또 한 번의 몰딩 공정이 추가로 필요하므로, 제조공정이 복잡하고 제조비용이 높아질 수 있다.

[0075] 도 7 및 도 8은 본 발명의 일 실시예 및 변형된 실시예에 따른 배터리 팩에서 배터리 보호회로 패키지가 배터리 캔과 결합되는 과정을 도해하는 사시도들이고, 도 9는 본 발명의 일부 실시예들에 따른 배터리 팩의 외형을 도해하는 사시도이다.

[0076] 도 7 내지 도 9를 참조하면, 배터리 보호회로 패키지(300)는 도 1에 도시된 베어셀(400)의 상부면과 상부케이스(500) 사이에 삽입되어 도 9에 도시된 바와 같은 배터리 팩(600)을 구성하게 된다. 상부케이스(500)는 알루미늄, 알루미늄을 포함하는 합금, SUS(Stainless Use Steel) 및 수지로 이루어진 군에서 선택된 적어도 어느 하나를 포함하여 구성될 수 있다. 상부케이스(500)는 배터리 보호회로 패키지(300)의 외부연결단자들(P+, CF, P-)이 노출될 수 있도록 대응되는 부분에 관통홀인 개구부(550)가 형성되어 있다. 상부케이스(500)의 테두리는 베어셀(400)을 구성하는 캔과 접합될 수 있는데, 예를 들어, 레이저 용접으로 접합하거나 볼트로 기계적으로 체결하여 접합할 수 있다. 배터리 팩(600)은 일반적으로 휴대폰이나 단말기 등에 삽입하는 배터리로 이해될 수 있다.

[0077] 제 1 내부연결단자용 리드(B+)는 캡 플레이트(430)와 접합하여 전기적으로 연결되고, 제 2 내부연결단자용 리드(B-)는 전극 단자(410)와 접합하여 전기적으로 연결될 수 있다. 이 경우, 리드프레임(50)의 길이는 캡 플레이트(430)의 일단에서 전극 단자(410)까지의 길이(L/2)에 해당할 수 있다. 이 실시예에 따르면, 캡 플레이트(430)의 중앙에 위치하는 전극 단자(410)를 기준으로 편측 영역만을 사용하여 배터리 보호회로 패키지(300)를 장착하므로, 배터리 팩의 소형화 또는 고용량화를 구현할 수 있다. 예를 들어, 전극 단자(410)를 기준으로 나머지 편측 영역에 셀을 더 형성하여 배터리 용량을 늘이거나 또는 다른 추가 기능을 갖는 칩 등을 배치함으로써 이러한 배터리를 갖는 응용제품의 소형화에 기여할 수 있다.

[0078] 한편, 도 7을 참조하면, 배터리 보호회로 패키지(300)가 배치되는 오목부(435)는 바닥면과 측면으로 한정되는 공간을 포함한다. 오목부(435)를 한정하는 측면은 y축에 수직이며 서로 대향하는 두 개의 측면과 x축에 수직이며 서로 대향하는 두 개의 측면으로 구성될 수 있다. 오목부(435)는 상방(예를 들어, z 방향의 반대방향)으로 열린(open) 구조를 가질 수 있다. 오목부(435)의 측면이 열린 구조가 아니므로 오목부(435) 내의 공간을 봉지재(도 10의 555)로 충전하는 것이 용이하다는 효과를 기대할 수 있다.

[0079] 도 8을 참조하면, 배터리 보호회로 패키지(300)가 배치되는 오목부(435)는 바닥면과 측면으로 한정되는 공간을 포함한다. 오목부(435)를 한정하는 측면은 x축에 수직이며 서로 대향하는 두 개의 측면으로 구성될 수 있다. 오목부(435)는 상방(예를 들어, z 방향의 반대방향) 및 측방(예를 들어, ±y 방향)으로 열린 구조를 가질 수 있다. 오목부(435)의 측방이 열린 구조를 가지므로, 오목부(435) 내에 배터리 보호회로 패키지(300)를 삽입 배치하는 공정이 용이하다는 효과를 기대할 수 있다.

[0080] 상부케이스(500)를 접합하기 이전에 오목부(435)의 적어도 일부를 봉지재로 충전하는 단계가 선택적으로 수행될 수 있다. 즉, 오목부(435) 내에 배터리 보호회로 패키지(300)를 접합한 후에 오목부(435)의 적어도 일부를 봉지재로 충전하지 않고 상부케이스(500)를 베어셀(400)을 구성하는 캔(401)에 접합할 수 있다. 한편, 이와는 달리, 오목부(435) 내에 배터리 보호회로 패키지(300)를 접합한 후에, 오목부(435)의 적어도 일부를 봉지재로 충전하고 상부케이스(500)를 베어셀(400)을 구성하는 캔(401)에 접합할 수도 있다.

- [0081] 도 10 및 도 11은 본 발명의 다른 실시예에 따른 배터리 팩의 일부를 도해하는 단면도 및 사시도이다.
- [0082] 도 10 및 도 11을 참조하면, 캡 플레이트(430)에 형성된 오목부(435)의 적어도 일부를 봉지재(555)로 충전함으로써 배터리 보호회로 패키지(300)의 적어도 일부를 밀봉하면서 고정시킬 수 있다. 예를 들어, 봉지재(555)는 배터리 보호회로 패키지(300)의 외부연결단자들(P+, CF, P-)을 노출시키도록 구성되며, 봉지재(555)의 상부면은 오목부(435) 주변의 캡 플레이트(430)의 상부면과 동일한 평면을 이루도록 구성될 수 있다. 이 경우, 본 발명의 다른 실시예에 따른 배터리 팩은, 도 11에 도시된 것처럼, 상부케이스(500)를 추가로 접합하지 않고도 구현될 수 있다. 물론, 도 11에 도시된 구조체 상에 상부케이스(500)를 접합함으로써 도 9에 도시된 배터리 팩을 구현할 수도 있다.
- [0083] 도 12는 본 발명의 또 다른 실시예에 따른 배터리 팩의 일부를 도해하는 단면도이다. 도 12를 참조하면, 본 발명의 또 다른 실시예에 따른 배터리 팩에서는, 도 1과 달리, 캡 플레이트(430)에 단차를 형성하는 오목부(435) 내에 전극 단자(410)가 위치하는 않는 구성이 제공된다. 복잡한 구조를 가지는 전극 단자(410) 및 가스켓(420) 등의 구조체가 오목부(435) 내에 위치하지 않으므로 오목부(435)를 구현하는 것이 용이한 장점이 있다. 또한, 절연 케이스(406)와 캡 플레이트(430) 사이에 위치하는 공간(414)의 일부를 이용하여 오목부(435)를 형성하고 오목부(435) 내에 배터리 보호회로 패키지(300)의 적어도 일부를 배치함으로써 배터리 팩의 전체 높이를 낮출 수 있으며, 이에 따라 배터리 팩에서 전극 조립체(405)가 차지하는 비율을 증대시켜 고용량의 배터리 팩을 구현할 수 있다는 유리한 효과를 기대할 수 있다.
- [0084] 다만, 전극 단자(410)가 오목부(435)의 외부에 위치하므로, 배터리 보호회로 패키지(300)의 일부만 오목부(435) 내의 공간에 위치하며, 배터리 보호회로 패키지(300)의 나머지 부분은 오목부(435) 내의 공간에서 상방으로 돌출되도록 위치하므로, 도 11에 도시된 배터리 팩의 구조체는 구현하기 어렵고, 도 9에 도시된 배터리 팩의 구조체를 최종적으로 구현할 수 있다.
- [0085] 이하에서는, 앞에서 상술한 본 발명의 일부 실시예들의 배터리 보호회로 패키지(300)에 추가적으로 접합될 수 있는 PTC 구조체를 설명한다.
- [0086] 도 13은 본 발명의 또 다른 실시예에 따른 배터리 팩에서 배터리 보호회로 패키지의 일부를 구성하는 PTC 구조체를 도해하는 사시도이고, 도 14는 본 발명의 또 다른 실시예에 따른 배터리 팩에서 배터리 보호회로 패키지를 도해하는 도면이다.
- [0087] 도 13 및 도 14를 참조하면, 본 발명의 또 다른 실시예에 따른 배터리 보호회로 패키지는 PTC 구조체(350)를 포함한다. PTC 구조체(350)는 PTC 소자(310), PTC 소자(310)의 상면 및 하면 중 어느 하나의 면인 제 1 면에 부착된 금속층(320), 및 PTC 소자(310)의 상면 및 하면 중 나머지 하나의 면인 제 2 면에 부착된 도전성의 연결부재(330, 340)를 포함한다. 금속층(320)은 제 1 내부연결단자용 리드(B+) 및 제 2 내부연결단자용 리드(B-) 중에서 선택된 어느 하나의 리드와 접합되고, 연결부재(330, 340)는 전극 단자(도 1의 410)와 접합될 수 있다. 예를 들어, 금속층(320), 연결부재(330, 340) 및/또는 리드프레임(50)은 니켈, 구리, 니켈 도금된 구리 또는 기타 금속으로 이루어질 수도 있다. 금속층(320)은 제 1 내부연결단자용 리드(B+) 및 제 2 내부연결단자용 리드(B-) 중에서 선택된 어느 하나의 리드와 레이저 용접, 저항용접, 납땜(soldering) 및 도전성 접착제(예를 들어, 도전성 에폭시), 도전성 테이프를 이루어진 군에서 선택된 어느 하나의 방식으로 접합될 수 있다.
- [0088] PTC(Positive Temperature Coefficient) 소자(310)는, 예를 들어, 도전성 입자를 결정성 고분자에 분산시켜 형성할 수 있다. 따라서 설정된 온도 이하에서 PTC 소자(310)는 금속층(320)과 도전성의 연결부재(330, 340) 사이에서 전류가 흐르는 통로가 된다. 그러나 과전류 발생으로 인해 설정 온도 이상이 되면 결정성 고분자가 팽창되어 결정성 고분자에 분산되어 있는 상기 도전성 입자 사이의 연결이 분리되면서 저항이 급격하게 증가된다. 따라서 금속층(320)과 도전성의 연결부재(330, 340) 사이의 전류의 흐름이 차단되거나 전류의 흐름이 감소된다. 이와 같이 PTC 소자(310)에 의해 전류의 흐름이 차단될 수 있으므로, PTC 소자(310)는 배터리의 과열을 방지하는 안전장치의 역할을 수행한다. 그리고 다시 설정 온도 이하로 냉각되면 PTC 소자(310)는 결정성 고분자가 수축하여 도전성 입자 사이의 연결이 복원되므로 전류의 흐름이 원활하게 이루어진다.
- [0089] 배터리 보호회로 패키지(300)를 구성하는 리드프레임(50)은 PTC 구조체를 개재하여 전극 단자(410)와 전기적으로 연결된다. 예를 들어, 리드프레임(50)의 제 2 내부연결단자용 리드(B-)는 PTC 구조체(350)를 개재하여 배터리 베어셀의 전극 단자(410)와 전기적으로 연결될 수 있다. 즉, 리드프레임(50)의 제 2 내부연결단자용 리드(B-)는 금속층(320)과 접합되고 PTC 소자(310)를 거쳐 도전성의 연결부재(330, 340)를 거쳐 배터리 베어셀의 전극 단자(410)에 전기적으로 연결된다. 이 경우, 금속층(320)은 PTC 소자(310)의 상면 상에서 상기 상면 내에 한정

되어 구성되고, 연결부재(330, 340)는 PTC 소자(310)의 하면 상에서 상기 배터리 베어셀의 전극 단자(410)까지 신장되도록 구성될 수 있다. PTC 구조체의 연결부재(330, 340)는 PTC 소자(310)의 일면에 부착되는 제 1 연결부재(330)와 제 1 연결부재(330)과 연결되어 배터리 베어셀의 전극 단자(410)까지 신장되는 제 2 연결부재(340)로 구성될 수 있다. 제 2 연결부재(340)가 전극 단자(410)와 접합할 수 있도록 적절한 레벨을 가져야하므로, 제 1 연결부재(330)와 제 2 연결부재(340)이 연결되는 부분은 절곡될 수 있다. 한편, 제 2 연결부재(340)는 배터리 베어셀의 전극 단자(410)와 레이저 용접, 저항용접, 납땜(soldering) 및 도전성 접착제(예를 들어, 도전성 에폭시), 도전성 테이프로 이루어진 군에서 선택된 어느 하나의 방식으로 접합될 수 있다.

[0090]

본 발명은 도면에 도시된 실시예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 당해 기술분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 다른 실시예가 가능하다는 점을 이해할 것이다. 따라서 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구범위의 기술적 사상에 의하여 정해져야 할 것이다.

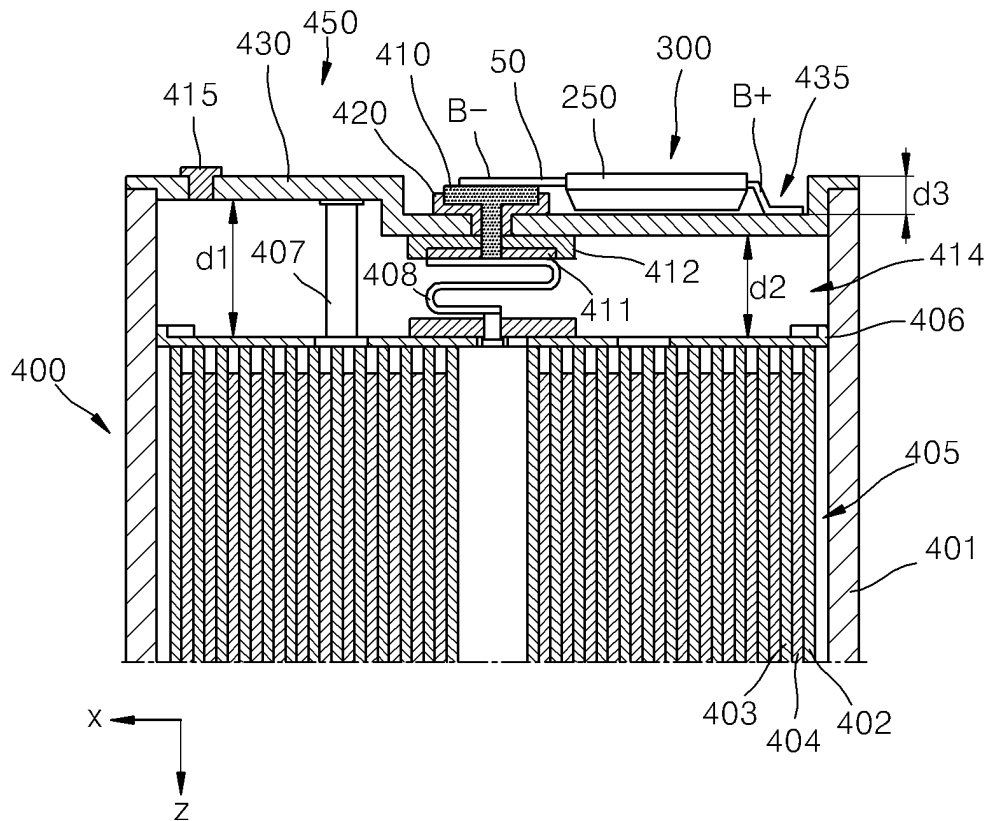
부호의 설명

[0091]

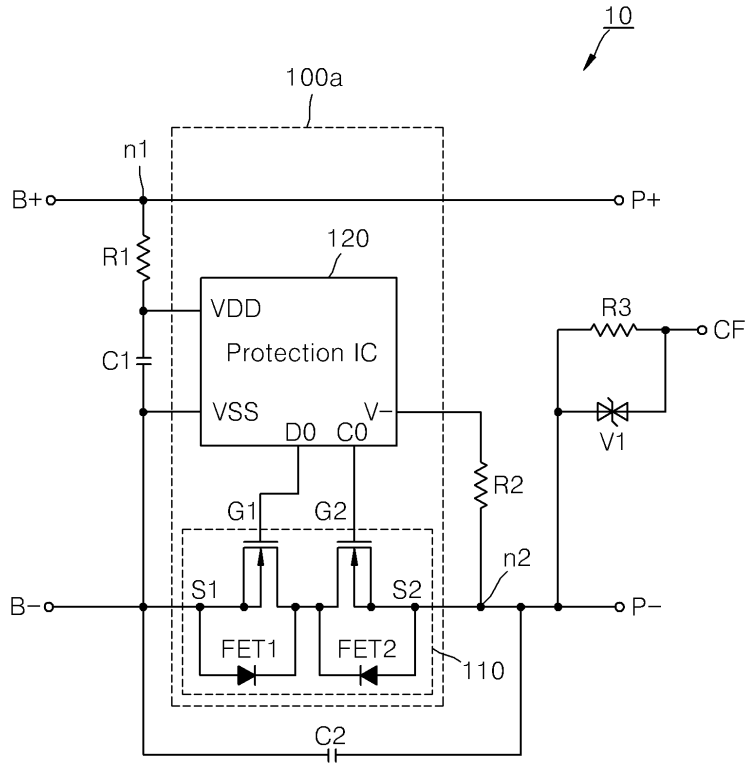
- 300 : 배터리 보호회로 패키지
- 400 : 베어 셀
- 410 : 전극 단자
- 430 : 캡 플레이트
- 500 : 상부케이스
- 555 : 봉지재
- 600 : 배터리 팩

도면

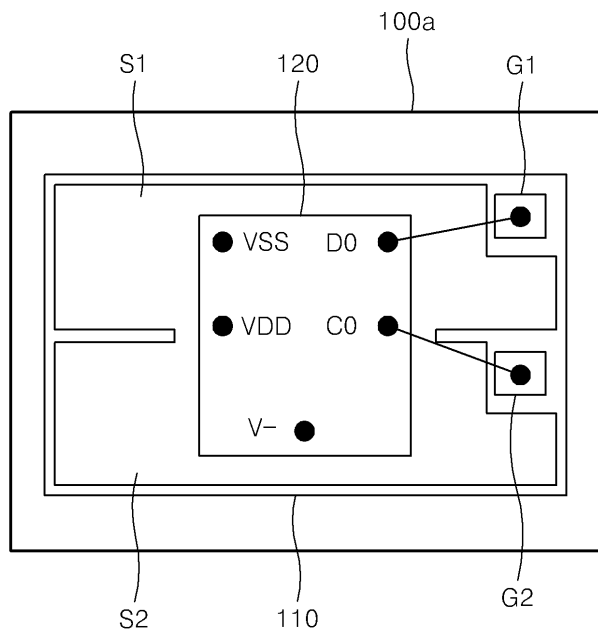
도면1



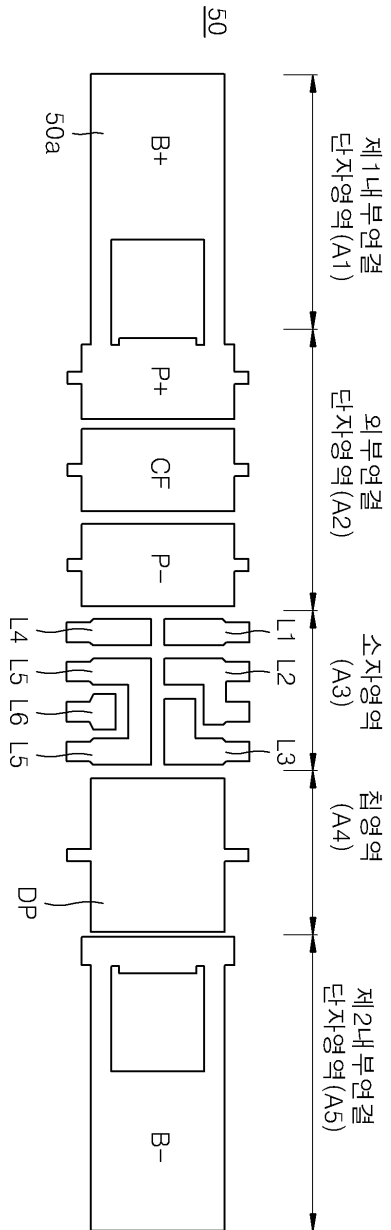
도면2



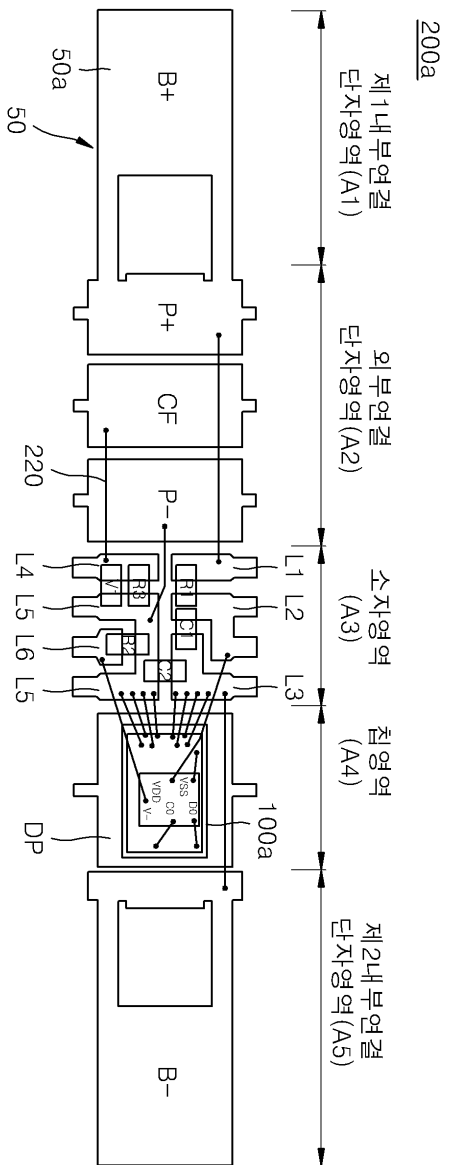
도면3



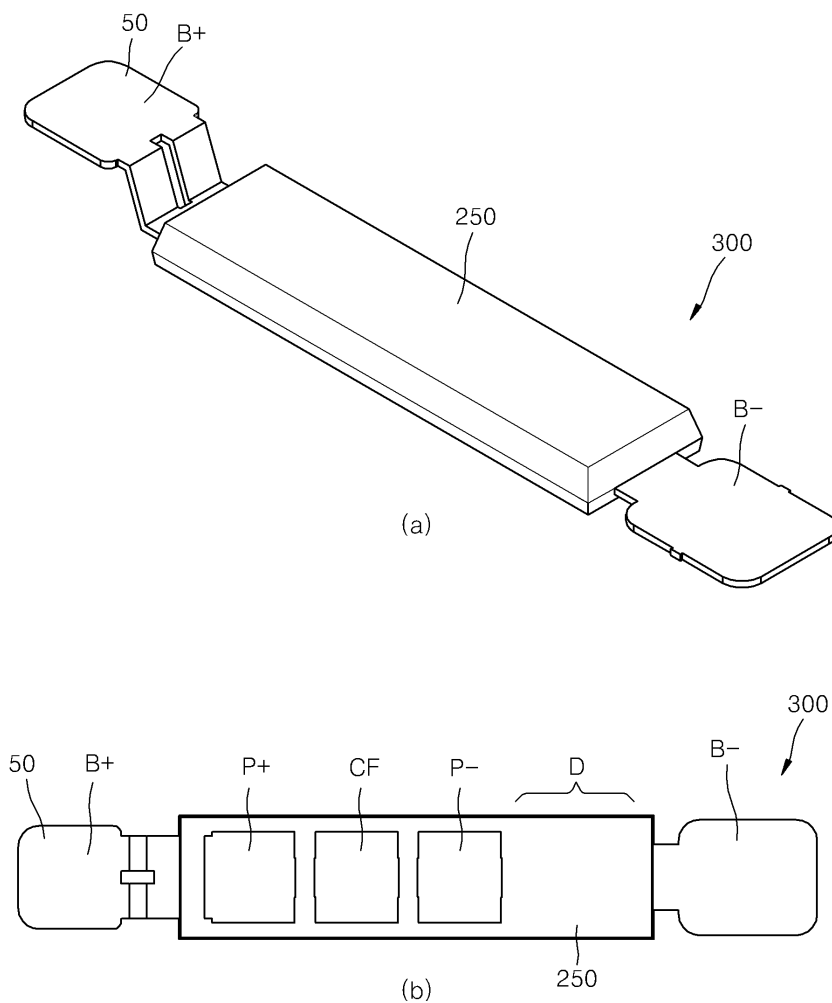
도면4



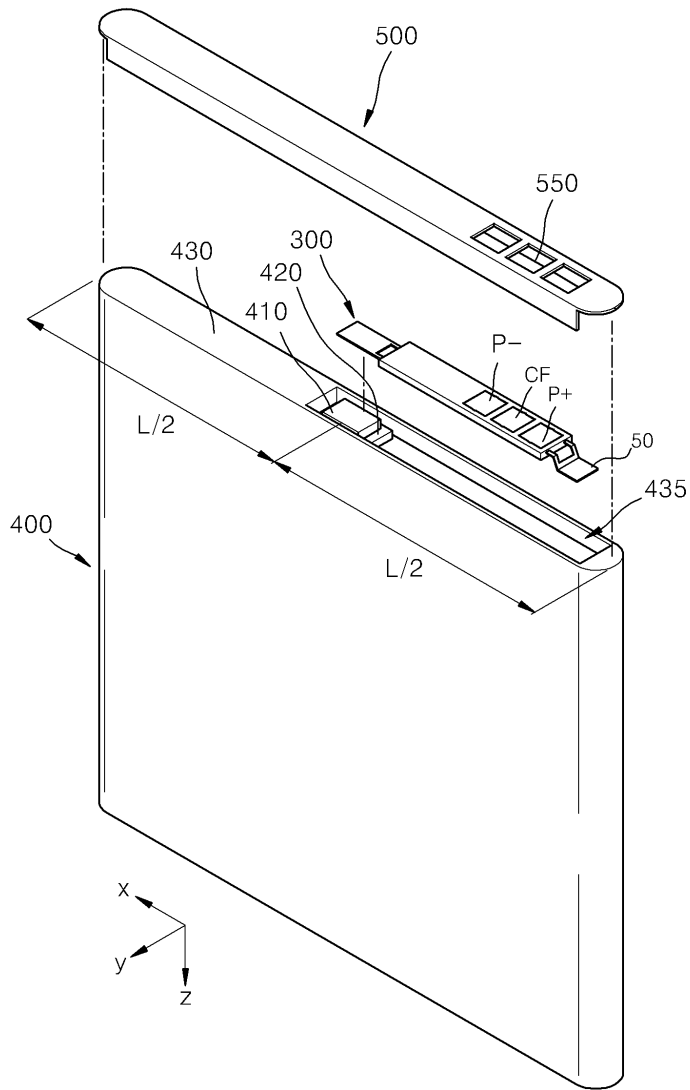
도면5



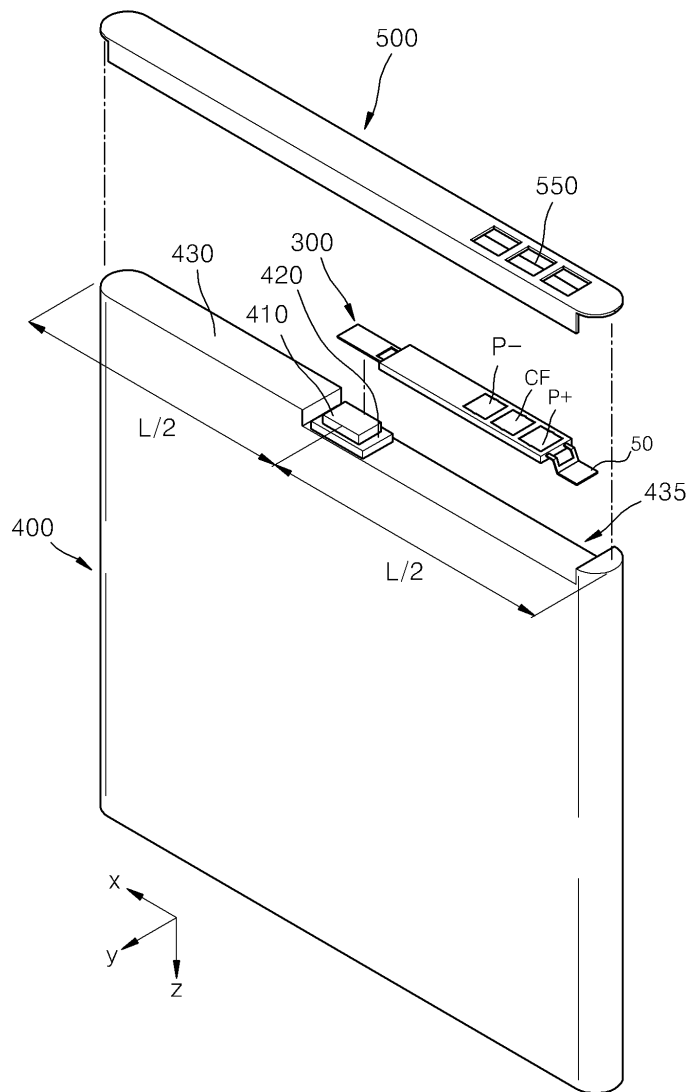
도면6



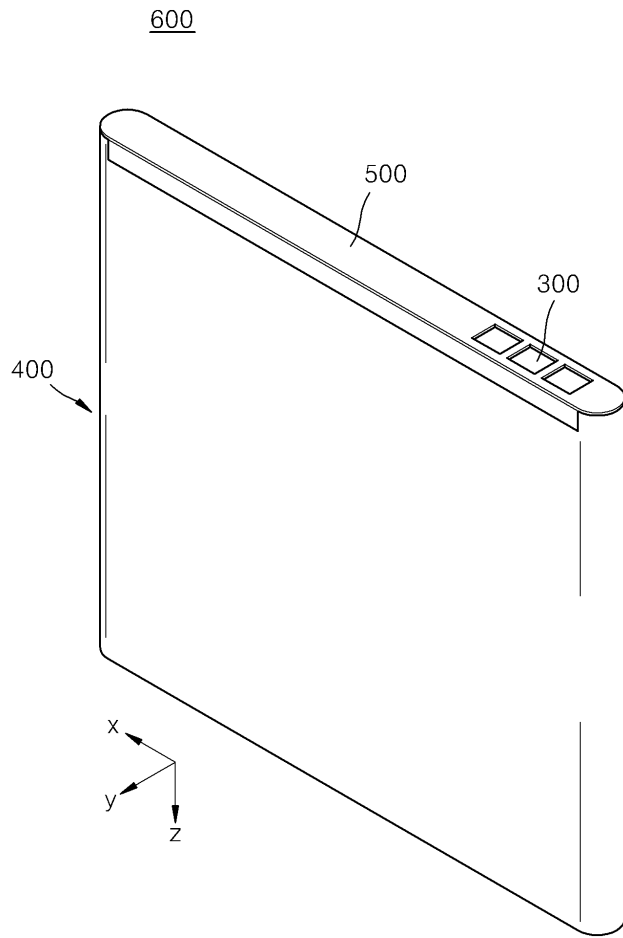
도면7



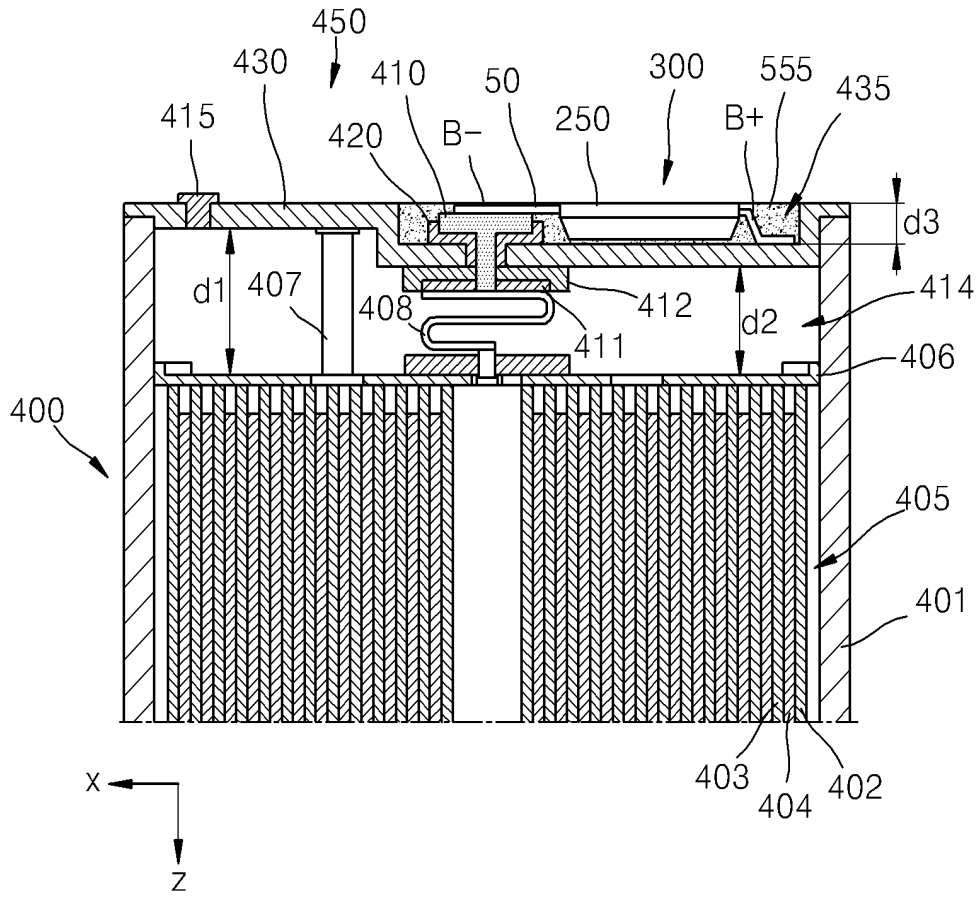
도면8



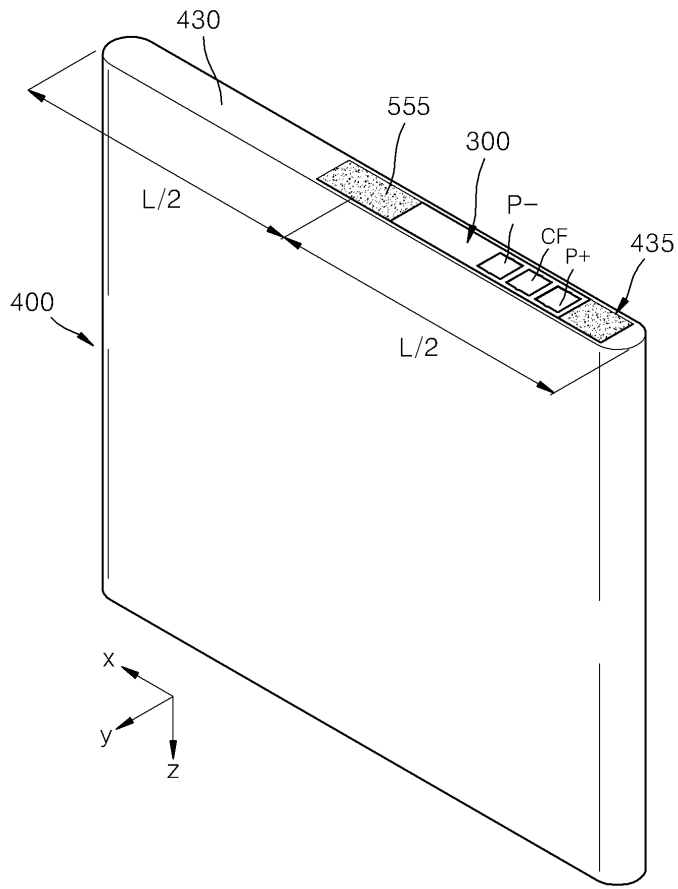
도면9



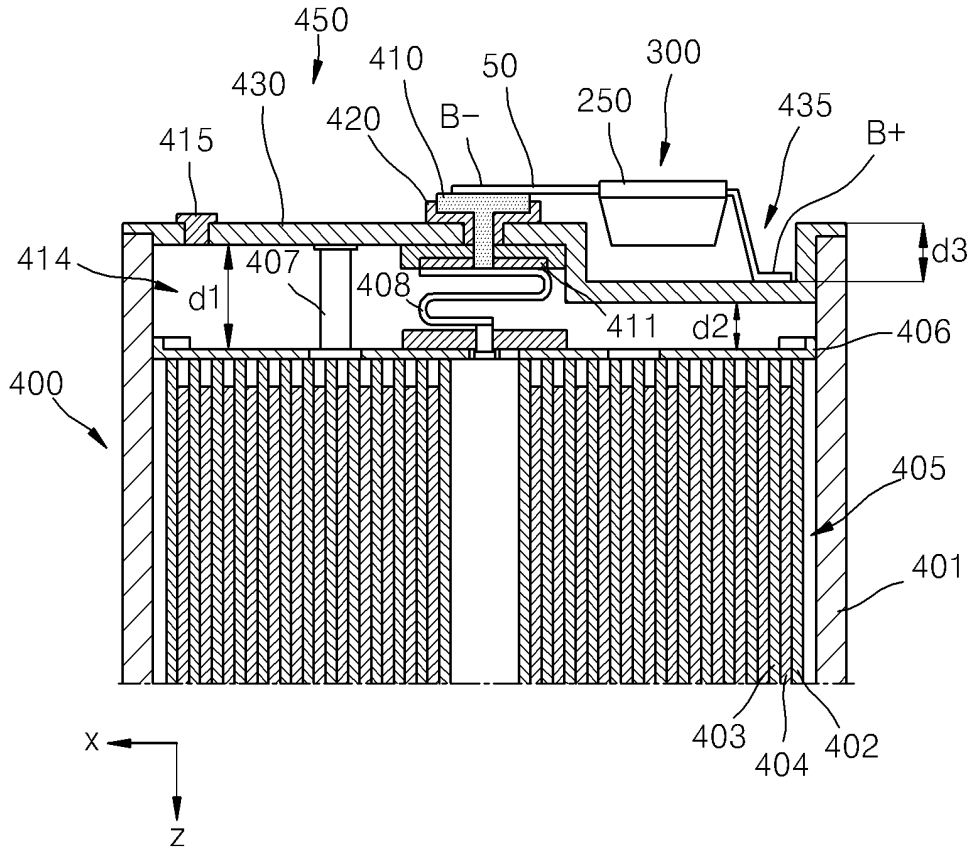
도면10



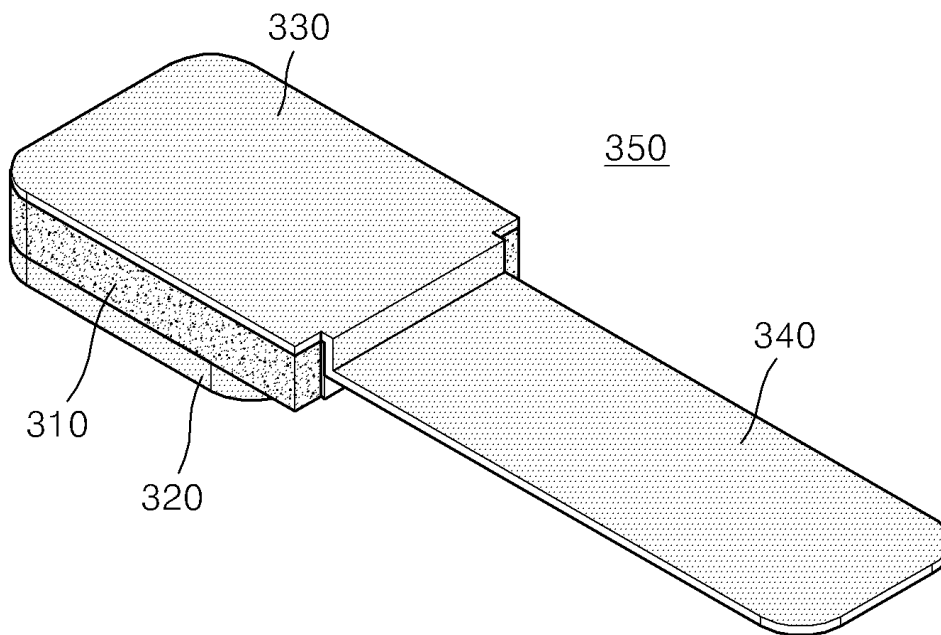
도면11



도면12



도면13



도면14

