



(12) **Offenlegungsschrift**

(21) Aktenzeichen: **10 2016 112 958.5**

(22) Anmeldetag: **14.07.2016**

(43) Offenlegungstag: **19.01.2017**

(51) Int Cl.: **H02M 1/08** (2006.01)

H02M 3/335 (2006.01)

H02M 3/158 (2006.01)

(30) Unionspriorität:
14/799,168 **14.07.2015** **US**

(71) Anmelder:
Infineon Technologies Austria AG, Villach, AT

(74) Vertreter:
Kraus & Weisert Patentanwälte PartGmbH, 80539 München, DE

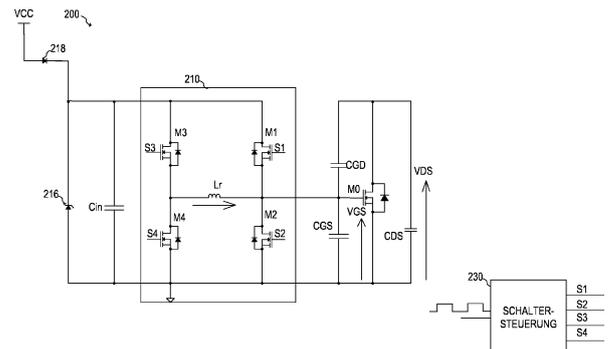
(72) Erfinder:
Leong, Kenneth Kin, Villach, AT; Notsch, Chris Josef, Villach, AT; Syed, Hadiuzzaman, Villach, AT

Prüfungsantrag gemäß § 44 PatG ist gestellt.

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

(54) Bezeichnung: **System und Verfahren zum Betreiben eines Schalttransistors**

(57) Zusammenfassung: Gemäß einer Ausführungsform umfasst ein Verfahren zum Betreiben eines Schalttransistors ein Ausschalten des Schalttransistors durch Übertragen von Ladung aus einer Gate-Drain-Kapazität des Schalttransistors zu einer Ladungsspeichervorrichtung und ein Einschalten des Schalttransistors durch Übertragen von Ladung aus der Ladungsspeichervorrichtung zu einem Gate des Schalttransistors. Das Ausschalten des Schalttransistors umfasst ein hartes Schalten und das Einschalten des Schalttransistors umfasst ein weiches Schalten.



Beschreibung

Technisches Gebiet

[0001] Die vorliegende Erfindung bezieht sich im Allgemeinen auf eine elektronische Vorrichtung und insbesondere auf ein System und ein Verfahren zum Betreiben eines Schalttransistors.

Hintergrund

[0002] Schaltmodus("switched mode")-Schaltungen, einschließlich Schaltmodus-Leistungsversorgungen und Motorsteuerungen, sind in vielen elektronischen Anwendungen von Computern bis zu Automobilen allgegenwärtig. Im Allgemeinen werden Spannungen innerhalb eines Schaltmodus-Leistungsversorgungssystems durch Durchführen einer Gleichstrom-Gleichstrom-(DC-DC-), Gleichstrom-Wechselstrom-(DC-AC-) und/oder Wechselstrom-Gleichstrom-Umsetzung (AC-DC-Umsetzung) durch Betätigen eines Schalters, der an einen Induktor oder einen Transformator gekoppelt ist, erzeugt. Schaltmodus-Leistungsversorgungen sind in der Regel effizienter als andere Arten von Leistungsumsetzungssystemen, da die Leistungsumsetzung durch gesteuertes Laden und Entladen einer Komponente mit geringen Verlusten wie etwa eines Induktors oder eines Transformators durchgeführt wird, wodurch die Energie, die aufgrund von Leistungsverlusten durch Widerstandsspannungsabfälle verloren geht, reduziert wird. In ähnlicher Weise können Schaltmodus-Motorsteuerungen verwendet werden, um bürstenlose Gleichstrommotoren mit geringen Verlusten in der Ansteuerschaltung effizient zu kommutieren.

[0003] In Bezug auf die Implementierung einer Schaltmodus-Schaltung wird eine spezielle Ansteuerschaltung verwendet, um einen Schalttransistor, der an die verschiedenen magnetischen Komponenten gekoppelt ist, effizient anzusteuern. Eine solche Schaltung kann dazu ausgelegt sein, Schaltsignale mit geeigneten Geschwindigkeiten und Spannungspegeln bereitzustellen. Diese Spannungspegel können beispielsweise unter Verwendung externer Gleichstromversorgungsspannungen, Spannungsregler, Pegelverschieber, Ladungspumpen und anderer Schaltungen erstellt werden, um sicherzustellen, dass der Schalttransistor ein- und ausgeschaltet wird. Jedes Mal, wenn die Ansteuerschaltung den Schalttransistor durch einen Schaltzyklus ansteuert, kann Energie aufgrund des Ladens und Entladens der Eingangskapazität des Schalttransistors verbraucht werden. Es ist daher eine Aufgabe, einen derartigen Energieverbrauch zu verringern.

Kurzfassung

[0004] Es werden ein Verfahren nach Anspruch 1, eine Schaltung nach Anspruch 20, ein Verfahren nach Anspruch 38 und ein System nach Anspruch 44 bereitgestellt. Die Unteransprüche definieren weitere Ausführungsformen.

[0005] Gemäß einer Ausführungsform umfasst ein Verfahren zum Betreiben eines Schalttransistors Folgendes: Ausschalten des Schalttransistors durch Übertragen von Ladung aus einer Gate-Drain-Kapazität des Schalttransistors zu einer Ladungsspeichervorrichtung und Einschalten des Schalttransistors durch Übertragen von Ladung aus der Ladungsspeichervorrichtung zu einem Gate des Schalttransistors. Das Ausschalten des Schalttransistors umfasst ein hartes Schalten und das Einschalten des Schalttransistors umfasst ein weiches Schalten.

Kurzbeschreibung der Zeichnungen

[0006] Für ein umfassenderes Verständnis der vorliegenden Erfindung und deren Vorzüge wird nun auf die folgenden Beschreibungen Bezug genommen, die in Verbindung mit den begleitenden Zeichnungen vorgenommen werden, wobei:

[0007] Fig. 1 ein Blockdiagramm eines beispielhaften Sperrumsetzers zeigt;

[0008] Fig. 2a–Fig. 2c ein Schema einer Ausführungsform eines Schalttransistor-Ansteuersystems mit dazugehörigen Wellenformdiagrammen zeigen;

[0009] Fig. 3 ein Schema einer weiteren Ausführungsform eines Schalttransistor-Ansteuersystems zeigt;

[0010] Fig. 4 ein Schema einer weiteren Ausführungsform eines Schalttransistor-Ansteuersystems zeigt;

[0011] Fig. 5a und Fig. 5b ein Schema einer weiteren Ausführungsform eines Schalttransistor-Ansteuersystems mit den jeweiligen dazugehörigen Wellenformdiagrammen zeigen;

[0012] Fig. 6a und Fig. 6b ein Schema einer weiteren Ausführungsform eines Schalttransistor-Ansteuersystems mit den jeweiligen dazugehörigen Wellenformdiagrammen zeigen;

[0013] Fig. 7a, Fig. 7b und Fig. 7c ein weiteres System zeigen, das ein Schalttransistor-Ansteuersystem verwendet; und

[0014] Fig. 8 ein Ablaufdiagramm einer Ausführungsform eines Verfahrens zeigt.

[0015] Entsprechende Zahlenzeichen und Symbole in verschiedenen Figuren im Allgemeinen beziehen sich, wenn nicht anders angegeben, auf entsprechende Teile. Die Figuren sind so gezeichnet, dass sie die relevanten Aspekte der bevorzugten Ausführungsformen deutlich zeigen, und sind nicht notwendigerweise maßstabgetreu. Um einige Ausführungsformen noch deutlicher zu zeigen, kann einer Zahl in den Figuren ein Buchstabe folgen, der Variationen derselben Struktur, Materials oder Prozessschritts angibt.

[0016] Genaue Beschreibung beispielhafter Ausführungsformen

[0017] Die Herstellung und Verwendung der hier bevorzugten Ausführungsformen wird unten ausführlich besprochen. Es sollte jedoch verstanden werden, dass die vorliegende Erfindung viele anwendbare erfinderische Konzepte vorsieht, die in einer großen Vielfalt von spezifischen Kontexten ausgeführt werden können. Die besprochenen spezifischen Ausführungsformen dienen ausschließlich illustrativen Zwecken, um spezifische Wege zum Herstellen und Verwenden der Erfindung zu zeigen, und beschränken den Geltungsbereich der Erfindung nicht.

[0018] Die vorliegende Erfindung wird mit Bezug auf bevorzugte Ausführungsformen in einem spezifischen Kontext beschrieben, nämlich einem System und einem Verfahren zum Ansteuern eines Schalt-MOSFET und zum Extrahieren von Energie aus dem Schalt-MOSFET für die weitere Wiederverwendung. Ausführungsformen der vorliegenden Erfindung können zudem auf verschiedene Systeme angewendet werden, die Schalttransistoren verwenden, wie etwa Schaltmodus-Leistungsversorgungen (SMPS) und verschiedene H-Brücken-Treiber. Ausführungsformen können zudem auf das Ansteuern von Vorrichtungen mit kapazitiv angesteuerten Gates wie Superjunction-MOSFET, IGBT, Galliumnitrid-MOSFET-Gate-Injektions-Transistoren (GaN-MOSFET-Gate-Injektions-Transistoren), GaN-Transistoren mit hoher Elektronenmobilität (GaN-HEMT) ausgerichtet sein.

[0019] In einer Ausführungsform der vorliegenden Erfindung wird die Energie, die verwendet wird, um das Gate oder den Steuerknoten eines Schalttransistors anzusteuern, aus der Gate-Drain-Kapazität des Schalttransistors selbst gesammelt. Dementsprechend kann während des normalen Betriebs die Gesamtheit oder ein Teil der Energie, die verwendet wird, um das Gate des Schalttransistors anzusteuern, aus dem Laden und Entladen des Schalttransistors anstelle oder zusätzlich zu der Leistung, die aus der lokalen Leistungsversorgung des Gate-Treibers zugeführt wird, erhalten werden.

[0020] Während des Betriebs einer Ausführungsform des Gate-Treibers wird eine Ladung, die in die Gate-Drain-Kapazität und/oder Gate-Source-Kapazität des Schalttransistors gelangt, gespeichert, wenn der Schalttransistor ausgeschaltet wird. Wenn das Gate des Schalttransistors heruntergezogen wird und wenn die Drain-Spannung des Schalttransistors in der Spannung steigt, wird ein Strom, der aus der Gate-Drain-Kapazität und/oder Gate-Source-Kapazität des Schalttransistors fließt, verwendet, um einen Induktor zu magnetisieren, der mit dem Gate des Schalttransistors gekoppelt ist. Diese Energie, die in dem Induktor gespeichert ist, kann an einen Kondensator oder eine andere Energiespeichervorrichtung übertragen werden. Wenn der Schalttransistor wieder eingeschaltet wird, wird die Energie, die in dem Kondensator oder einer anderen Energiespeichervorrichtung gespeichert ist, verwendet, um das Gate des Schalttransistors zu laden, um ihn einzuschalten. Wenn ein Nullspannungs- oder Talschaltungsschema verwendet wird, d. h., wenn der Schalttransistor eingeschaltet wird, wenn die Drain-Spannung gleich null oder niedrig ist, kann die Menge an Energie, die gesammelt wird, wenn der Schalttransistor ausgeschaltet wird, die Menge an Energie, die benötigt wird, um die Gate-Source-Kapazität des Schalttransistors zu laden, um ihn einzuschalten, übersteigen. Dementsprechend kann diese gesammelte Energie verwendet werden, um den Gate-Treiber selbst und/oder andere Schaltungen anzusteuern.

[0021] In einer Ausführungsform der vorliegenden Erfindung ist eine resonante Gate-Treiberschaltung dazu ausgelegt, Energie aus einem Schalttransistor, typischerweise einem MOSFET, zu extrahieren. Jedoch ist das Verfahren auf beliebige Vorrichtungen mit kapazitiv angesteuerten Gates anwendbar.

[0022] Während eines Ausschaltereignisses des Schalttransistors wird Energie über einen Gate-Drain-Kondensator gespeichert, während ein Drain-Knoten geladen wird. Während des Ausschaltereignisses wird eine Gate-Spannung entladen, indem sie mit einem Induktor über einen ersten Schalter verbunden wird. Der erregte Induktor überträgt seine Energie auf einen Speicherkondensator, der mit ihm gekoppelt ist. Der erste Schalter wird nach der Hälfte der Resonanzperiode ausgeschaltet, um eine Energieübertragung zu dem Speicherkondensator zu ermöglichen. Wenn die Gate-Spannung entladen ist, wird der Speicherkondensator von dem Gate des Schalttransistors über den ersten Schalter getrennt, bis es Zeit für ein nächstes Einschaltereignis ist. Bis das nächste Einschaltereignis auftritt, wird ein zweiter Schalter, der zwischen dem Gate und einem Referenzanschluss des Schalttransistors angeschlossen ist, aktiviert und eingeschaltet gehalten, um eine Restladung über das Gate in den Referenzanschluss zu entladen. Während des Einschaltereignisses wird der zweite Schalter ausgeschaltet und der erste Schalter eingeschaltet. Die gesammelte Energie, die in dem Speicherkondensator gespeichert ist, wird über den Induktor übertragen, um das Gate des Schalttransistors zu laden. Die Menge an Zeit, die benötigt wird, um Energie über einen LC-Schwingkreis, der durch den Induktor und eine Kombination aus dem Speicherkondensator und einem Gate-Source-Kondensator gebildet wird, zu übertragen, wird durch die Resonanzperiode des Schwingkreises gesteuert. Der erste Schalter wird nach einer Hälfte der Resonanzperiode des LC-Schwingkreises ausgeschaltet. Ein dritter Schalter, der zwischen einer Treiberleistungsversorgung und dem Gate-Knoten des Schalttransistors eingekoppelt ist, wird eingeschaltet, um einen Energieverlust während der Übertragung wiederaufzufüllen und das Gate auf die Treiberleistungsversorgung zu ziehen.

[0023] Fig. 1 zeigt ein Blockdiagramm eines Sperrumsetzers **100**, der einen Schalttransistor M umfasst, der mit einer Primärwicklungsgruppe eines Transformators **106** gekoppelt ist. Während des Betriebs wird der Transistor M über einen Schalttreiber **102** ein- und ausgeschaltet und magnetisiert die Primärwicklung des Transformators **106**. Wenn der Schalttransistor M ausgeschaltet wird, lädt Strom, der in die Sekundärwicklung des Transformators **106** induziert wird, einen Kondensator C und liefert Leistung an eine Last, die durch eine Lastimpedanz Z_L repräsentiert ist, durch eine Gleichrichterdiode D. Ein Controller **104** liefert ein pulsbreitenmoduliertes Signal an den Schalttreiber **102** und kann verwendet werden, um die Ausgangsspannung und/oder die Ausgangsstromstärke für den Sperrumsetzer **100** zu steuern. Im Verlauf des Ein- und Ausschaltens des Transistors M wird jedes Mal Leistung von dem Schalttreiber **102** übertragen, wenn das Gate des Schalttransistors M geladen wird. Daher ist in einigen herkömmlichen Schalttreibern die Gesamtverlustleistung durch den Schalttreiber **102** proportional zu der Schaltfrequenz sowie der Gate-Kapazität des Transistors M. In einigen Ausführungsformen umfasst der Sperrumsetzer **100** einen isolierten Koppler **105**, der ein Rückkopplungssignal an den Controller **104** basierend auf der Ausgangsspannung und/oder der Ausgangsstromstärke des Sperrumsetzers **100** liefert. In verschiedenen Ausführungsformen kann der isolierte Koppler **105** unter Verwendung eines Optokopplers, eines magnetischen Transformators, einer kapazitiven Kopplungsschaltung oder einer anderen Trennkopplungsschaltung, die in dem Stand der Technik bekannt ist, implementiert sein.

[0024] Fig. 2a zeigt eine Ausführungsform eines Gate-Ansteuersystems **200**, das eine resonante Gate-Treiberschaltung **210** umfasst, die zwischen dem Gate eines Schalttransistors M0 und einem Kondensator C_{in} eingekoppelt ist. Wie gezeigt ist die resonante Gate-Treiberschaltung **210** als eine H-Brückenschaltung mit Schaltern M1, M2, M3 und M4 und einem Induktor L_r, der über die H-Brückenschaltung gekoppelt ist, implementiert. Kondensatoren CGD, CGS und CDS, die mit dem Schalttransistor M0 gekoppelt sind, stellen jeweils die parasitären Gate-Drain-, Gate-Source- und Drain-Source-Kapazitäten des Schalttransistors M0 dar. Wie gezeigt sind die Schalter M1, M2, M3 und M4 unter Verwendung von NMOS-Transistoren implementiert. Alternativ können die Schalter M1, M2, M3 und M4 unter Verwendung anderer Transistortypen oder anderer Schaltstrukturen implementiert sein.

[0025] Während des Betriebs wird Energie aus der Gate-Drain-Kapazität CGD des Schalttransistors M0 gesammelt und in dem Kondensator C_{in} gespeichert, wenn der Schalttransistor M0 unter Verwendung einer Hartschalttopologie ausgeschaltet wird, und die Energie aus dem Kondensator C_{in} wird an das Gate des Schalttransistors M0 übertragen, wenn der Schalttransistor M0 eingeschaltet wird. In einigen Ausführungsformen kann Energie auch aus der Gate-Source-Kapazität CGS gesammelt werden.

[0026] Verschiedene Typen von Schalttopologien werden in einem Schaltmodus-Leistungsversorgungssystem zum Ein- und Ausschalten von Transistoren verwendet. Zwei dieser Topologien sind hartes Schalten und weiches Schalten. Während eines Einschaltereignisses mit hartem Schalten wird eine Spannung, die min-

destens gleich der Versorgungsspannung ist, über den Transistor angelegt und eine Stromstärke durch den Transistor steigt. Eine Überlagerung der Spannung und der Stromstärke verursacht eine Verlustleistung während eines Einschaltereignisses mit hartem Schalten. Während des Ausschaltereignisses mit hartem Schalten, nimmt die Stromstärke durch den Transistor ab und die Spannung über dem Ausgang des Transistors zu. Eine ähnliche Überlagerung von Spannung und Stromstärke während des Ausschaltens bewirkt eine Schaltverlustleistung. Neben Schaltverlusten ist die Hartschalttopologie mit elektromagnetischer Interferenz (EMI) aufgrund von hohem dv/dt und di/dt und Vorrichtungstress verbunden.

[0027] Eine Weichschalttopologie wird verwendet, um einige der Probleme, die beim harten Schalten beobachtet werden, zu verbessern. Das weiche Schalten beinhaltet ein Schalten des Transistors, nachdem eine Ausgangsspannung oder -stromstärke null erreicht. Das weiche Schalten kann während eines Ein- oder Ausschaltens eines Transistors unter Verwendung einer Nullspannungsschalttopologie (ZVS-Topologie) oder einer Nullstromschalttopologie (ZCS-Topologie) implementiert sein. Ein Nullspannungsschalten wird verwendet, um Schaltverluste während des Einschaltens zu verringern, wobei die Gate-Spannung angelegt wird, nachdem die Ausgangsspannung des Transistors auf einen minimalen Wert oder Nullwert gebracht worden ist. Ein Nullstromschalten wird während des Ausschaltens verwendet und die Gate-Spannung wird entladen, nachdem die Drain-Stromstärke des Transistors einen minimalen Wert oder Nullwert erreicht.

[0028] In einer Ausführungsform wird der Schalttransistor M0 durch Einschalten des Transistors M4, der die Gate-Source-Kapazität CGS des Schalttransistors M0 über den Induktor Lr entlädt, ausgeschaltet. Wenn der Schalttransistor M0 ausgeschaltet wird, steigt die Drain-Source-Spannung VDS über dem Schalttransistor M0 und lädt die Gate-Drain-Kapazität CGD. Um zu verhindern, dass die Gate-Spannung V_{GS} mittels der Gate-Drain-Kapazität CGD nach oben gezogen wird, wird weiterhin Ladung aus der geladenen Gate-Drain-Kapazität CGD über den Induktor Lr gezogen und der Induktor Lr wird während dieser Entladung erregt. In einigen Ausführungsformen wird der Schalter M4 für ein Viertel der Resonanzperiode geschlossen, um die Gate-Spannung zu entladen. Diese Resonanzperiode basiert auf dem Produkt der Induktivität Lr und der Gate-Kapazität des Schalttransistors M0 oder eines beliebigen externen Kondensators, der zwischen dem Gate und der Source des Schalttransistors M0 angeschlossen ist. Als nächstes werden der Schalter M2 und der Schalter M3 geschlossen, wodurch ermöglicht wird, dass der Induktor Lr einen Ladestrom an den Kondensator Cin liefert, während sichergestellt wird, dass die Gate-Spannung des Schalttransistors auf Masse gehalten wird. In einigen Ausführungsformen kann der Schalter M3 geöffnet bleiben, um zu ermöglichen, dass die Energie des Induktors über die Body-Diode des Schalters M3 an den Kondensator Cin übertragen wird. Es sollte verstanden werden, dass ein Ladestrom über die Body-Diode des Schalters M3 dann, wenn der Schalter offen bleibt, zu einer gewissen Verlustleistung führen kann.

[0029] Die Energie, die in dem Kondensator Cin gespeichert ist, kann verwendet werden, wenn der Schalttransistor M0 durch Schließen des Schalters M3 und Öffnen des Schalters M2 eingeschaltet wird. Dementsprechend wird die Energie, die in dem Kondensator Cin gespeichert ist, über den Induktor Lr an das Gate des Schalttransistors M0 übertragen, um das Gate des Schalttransistors M0 zu laden. In einigen Ausführungsformen wird nach der Hälfte der Resonanzperiode der Schalter M3 geöffnet und der Schalter M1 geschlossen, um zu ermöglichen, dass Energie aus dem Kondensator Cin zu der Gate-Source-Kapazität CGS übertragen wird. Der Schalter M1 stellt zudem sicher, dass das Gate des Schalttransistors auf der gleichen Spannung wie Cin gehalten wird, wenn der Schalttransistor M0 eingeschaltet wird.

[0030] In einigen Ausführungsformen kann mehr Energie aus der Gate-Drain-Kapazität CGD und der Gate-Source-Kapazität CGS des Schalttransistors M0 zu dem Kondensator Cin übertragen werden, als von dem Kondensator Cin an das Gate des Schalttransistors M0 übertragen wird. Solch eine Bedingung kann beispielsweise auftreten, wenn die VDS während des Einschaltens kleiner als die sich ergebende VDS unmittelbar nach dem Ausschalten des Schalttransistors M0 ist. In einigen Ausführungsformen können ein Talschaltenschema und/oder ein Nullspannungsschaltenschema, die im Stand der Technik bekannt sind, verwendet werden, um eine solche Bedingung zu erfüllen.

[0031] In Ausführungsformen, in denen mehr Energie aus der Gate-Drain-Kapazität CGD und der Gate-Source-Kapazität CGS des Schalttransistors M0 zu dem Kondensator Cin übertragen wird, als von dem Kondensator Cin an das Gate des Schalttransistors M0 übertragen wird, steigt die Spannung über dem Kondensator Cin weiter, da der Kondensator Ladung aus der Gate-Drain-Kapazität CGD und der Gate-Source-Kapazität CGS des Schalttransistors M0 empfängt. Um zu verhindern, dass die Spannung an den verschiedenen Schaltungskomponenten ihre maximalen Nennspannungen übersteigt, wird eine Zener-Diode **216** verwendet, um die Spannung über dem Kondensator Cin festzuklemmen. Eine Diode **218**, die mit einem Versorgungsknoten VCC gekoppelt ist, ermöglicht ein Vorladen des Kondensators Cin während des Starts. In verschiedenen Aus-

führungsformen ist die Zener-Klemmspannung der Zener-Diode **216** größer als VCC. In alternativen Ausführungsformen können andere bekannte Klemmschaltungen verwendet werden.

[0032] Fig. 2a zeigt zudem eine Schaltersteuerung **230** zum Erzeugen von Steuersignalen für die Schalter M1, M2, M3 und M4. Das Signal S1 steuert den Schalter M1, das Signal S2 steuert den Schalter M2, das Signal S3 steuert den Schalter M3 und das Signal S4 steuert den Schalter M4. Wenn das Steuersignal hoch geht, zeigt dies ein Einschaltereignis des Schalters an, und wenn das Steuersignal niedrig bleibt, zeigt dies ein Ausschaltereignis des Schalters an. Die Menge an Zeit, die die Schalter M3 und M4 eingeschaltet sind, ist vorbestimmt und basiert auf den Werten des Induktors L_r , der Gate-Source-Kapazität CGS und des Kondensators C_{in} . In der vorliegenden Ausführungsform sind die Schalter durch einen n-Kanal-MOSFET realisiert. Alternativ können andere Typen von Transistoren oder Vorrichtungen wie beispielsweise ein p-Kanal-MOSFET, ein BJT oder ein JFET oder andere Vorrichtungstypen verwendet werden, in Abhängigkeit von der speziellen Ausführungsform und Spezifikationen. In solchen alternativen Ausführungsformen kann das Verhalten der Schaltersteuerung **230** abgewandelt sein, um geeignete Signale für die verschiedenen alternativen Transistortypen bereitzustellen.

[0033] In verschiedenen Ausführungsformen wird eine Energieübertragung von dem Kondensator C_{in} an die Gate-Source-Kapazität CGS über den Induktor L_r verwendet, um den Schalttransistor einzuschalten. Der Schalttransistor wird eingeschaltet, indem der Gate-Source-Kondensator CGS geladen wird, wodurch die Gate-Source-Spannung steigt. In einer Ausführungsform kann eine Änderungsrate der Spannung eines Gate-Source-Knotens des Schalttransistors durch Anpassen eines Werts des Induktors L_r , der mit dem Gate des Schalttransistors gekoppelt ist, gesteuert werden. Eine Kombination aus dem Wert der Induktivität L_r und der Gate-Source-Kapazität CGS steuert die Änderungsrate der Spannung des Gate-Source-Knotens während des Einschaltereignisses des Schalttransistors.

[0034] Fig. 2b stellt ein Wellenformdiagramm dar, das verschiedene Signale in der Ausführungsform des Gate-Ansteuersystems **200** zeigt und Zeitvorgabeninformationen auf der horizontalen Achse und Spannungs- und Stromstärkeinformationen auf der vertikalen Achse zeigt. Die Wellenform, die mit $V_{C_{in}}$ bezeichnet ist, entspricht der Spannung über den Kondensator C_{in} , die Wellenform, die mit V_{DS} bezeichnet ist, entspricht einer Spannung über einen Drain und eine Source des Transistors M0, die Wellenform, die mit V_{GS} bezeichnet ist, entspricht einer Gate-Spannung des Transistors M0, und die Wellenform, die mit I_{LR} bezeichnet ist, entspricht der Stromstärke, die durch den Induktor L_r fließt. Das Wellenformdiagramm in Fig. 2b beschreibt zudem verschiedene Stromstärken und Spannungen für einen Vorlademodus und einen Nicht-Vorlademodus der Gate-Ansteuerung während des Ausschaltereignisses des Transistors M0. Bei einem Ansteuern im Vorlademodus wird der Induktor L_r durch eine Überlappung der Schaltsignale S2 und S3 vorgeladen. Bei einem Ansteuern im Nicht-Vorlademodus gibt es keine Überlappung der Schaltsignale S2 und S3, wie in der Wellenform während des Transistor-Einschaltereignisses gezeigt ist. Bei dem Ansteuern im Vorlademodus ist die Stromstärke in dem Induktor höher und eine höhere Energie wird aufgebaut. Dementsprechend ist das Laden von V_{CGS} schneller als bei dem Ansteuern im Nicht-Vorlademodus.

[0035] Fig. 2b zeigt ein Wellenformdiagramm verschiedener Signale während des Ausschaltereignisses des Schalttransistors M0 sowohl für Vorlade- als auch für Nicht-Vorladeansteuerbedingungen. Die Dauer des Vorladens wird durch die Überlappung der Signale S1 und S4 angegeben. Der Schalttransistor M0 wird zunächst eingeschaltet und die Gate-Spannung V_{GS} ist auf einem höheren Pegel als die Gate-Schwellenspannung. V_{GS} wird hoch gehalten, indem das Signal S1 hoch ist, was angibt, dass der Schalter M1 geschlossen ist. Signal S4 geht zuerst auf hoch über und stellt einen Vorladeweg für den Induktor über den Schalter M1, den Induktor L_r und den Schalter M4 bereit. Das Vorladen wird gestoppt, wenn das Signal S1 nach einiger Zeit auf niedrig übergeht. Der Induktorstrom wird durch die Body-Diode des Schalters M2 geliefert und V_{GS} sinkt unter die Massereferenz, bis das Signal S2 auf hoch übergeht. Dies schließt den Schalter M2 und V_{GS} wird auf der Massereferenz gehalten. Der Induktorstrom wird über den Schalter M2 wieder zurück zu $V_{C_{in}}$, dem Induktor L_r und dem Schalter M3 geführt. Dementsprechend erhöht sich die Spannung $V_{C_{in}}$ während dieser Zeit. Die Wellenformen für das Nicht-Vorlade-Ansteuern zeigen, dass das S1-Signal und das Signal S4 nicht überlappen. Der Induktorstrom I_{LR} beginnt sich aufzubauen, wenn das Signal S4 hoch wird, wodurch der Schalter M4 geschlossen wird. V_{GS} wird hoch gehalten, da der Transistor zu Beginn eingeschaltet ist. Die Spannung V_{GS} beginnt sich zu entladen, wenn das Signal S4 auf hoch übergeht, und sie wird über den Induktor L_r zu dem Massereferenzanschluss entladen. Der Schalter M4 wird geöffnet, wenn das Signal S4 auf niedrig übergeht, und V_{DS} beginnt umzuschalten, wenn V_{GS} unter die MOSFET-Gate-Schwellenspannung fällt. Das Signal S2 geht danach auf hoch über und bewirkt, dass der Induktorstrom über die Body-Diode des Schalters M3 zurück zu dem Kondensator C_{in} geführt wird.

[0036] Wie in **Fig. 2c** gezeigt startet die Induktorstromstärke I_{LR} bei null, das Signal S2 ist hoch, was angibt, dass der Schalter M2 geschlossen ist, und die Signale S1, S3 und S4 sind niedrig, was angibt, dass die Schalter M1, M3 und M4 jeweils offen sind. Die Spannung über den Kondensator C_{in} ist durch V_{Cin} bezeichnet und ist bei 10 V gezeigt und die Spannung V_{GS} an dem Gate des Schalttransistors M0 beträgt etwa 0 V, was angibt, dass der Schalttransistor M0 ausgeschaltet ist. Als Nächstes geht das Signal S3 auf hoch über, wodurch der Schalter M3 geschlossen wird. Während dieser Zeit sind der Schalter M2 und M3 geschlossen und dieser Zustand lädt den Induktor L_r vor und die Stromstärke baut sich über den Induktor auf, wie in der Stromstärkewellenform I_{LR} gezeigt ist. Die Spannung V_{Cin} zeigt einen Abfall während dieser Zeit, da der Ladestrom durch den Kondensator C_{in} bereitgestellt wird. Das Signal S2 geht dann auf niedrig über, was angibt, dass der Schalter M2 offen ist und dass V_{GS} auf V_{Cin} geladen wird. Das Signal S3 geht auf niedrig über, was angibt, dass der Schalter M3 geöffnet wird, und das Signal S1 geht auf hoch über, was angibt, dass der Schalter M1 geschlossen wird. Dies bewirkt, dass der überschüssige Induktorstrom zurück zu dem Kondensator C_{in} geführt wird. Dies zeigt sich dadurch, dass V_{Cin} wieder hoch wird, nachdem sie für eine kurze Weile gesunken war. Der Schalter M4 bleibt während dieser Zeit offen, wie es durch ein niedriges Signal S4 angegeben ist.

[0037] Wie in **Fig. 2c** gezeigt gibt die Wellenform mit dem Nicht-Vorladeansteuerzustand an, dass die Signale S2 und S3 nicht überlappend sind. Das Signal S2 bleibt am Anfang hoch und gibt eine geringe Spannung V_{GS} an dem Gate des Schalttransistors M0 an. Nach einiger Zeit geht das Signal S2 auf niedrig über, um den Schalter M2 zu öffnen, und das Signal S3 geht auf hoch über, um den Schalter M3 zu schließen. Dies bewirkt, dass der Induktor geladen wird, wie es in dem Stromstärkeanstieg in der Wellenform I_{LR} gezeigt ist. V_{Cin} fällt während dieser Zeit ab, um anzugeben, dass die Energie aus dem Kondensator C_{in} entnommen wird. Wenn das Signal S3 niedrig wird und das Signal S1 hoch wird, wird der Induktorstrom wieder durch den Schalter M1 zurückgeführt. Zu diesem Zeitpunkt endet das Sinken von V_{Cin} . Das Nicht-Vorlade-Verfahren verbraucht weniger Energie als das Vorlade-Verfahren in einigen Ausführungsformen.

[0038] **Fig. 3** veranschaulicht eine weitere Ausführungsform eines schaltenden Gate-Treibersystems **300**, das einen High-Side-Gate-Treiber **302** und einen Low-Side-Gate-Treiber **304** umfasst. In einigen Ausführungsformen kann der Low-Side-Gate-Treiber **304** zudem Leistung für ein Hilfssystem **306**, das auf Masse bezogen ist, bereitstellen. Der Low-Side-Gate-Treiber **304** ist ähnlich wie das schaltende Gate-Treibersystem **200**, das in **Fig. 2a** veranschaulicht ist, und umfasst einen Speicherkondensator CLS , um Energie, die aus einem Schalttransistor M_{LS} gesammelt wird, zu speichern. Ein Resonanzinduktor L_{r1} wird verwendet, um Energie aus dem Speicherkondensator CLS an das Gate des Schalttransistors M_{LS} in einer Weise zu übertragen, die ähnlich zu der ist, die oben mit Bezug auf **Fig. 2a** bis **Fig. 2c** beschrieben ist.

[0039] Der High-Side-Gate-Treiber **302** ist ähnlich zu dem Low-Side-Gate-Treiber **304** und umfasst einen Speicherkondensator CHS , der zwischen einer Treiberleistungsversorgung und einer Source des Schalttransistors M_{HS} eingekoppelt ist. Ein Induktor L_{r2} wird verwendet, um Energie aus dem Speicherkondensator CHS an das Gate des Schalttransistors M_{HS} zu übertragen. Eine Diode D_{HS} wird als Bootstrap-Diode verwendet, um Energie für die High-Side-Gate-Treiber bereitzustellen. In ähnlicher Weise ist eine optionale Diode D mit der Leistungsversorgung VCC in Reihe geschaltet, um einen Stromfluss zu der Versorgung während der Energiesammlung in dem Low-Side-Treiber zu sperren.

[0040] Die Ausführungsform des schaltenden Gate-Treibersystems **300**, die in **Fig. 3** gezeigt ist, kann verwendet werden, um ein Schalten für Systeme bereitzustellen, die sowohl High-Side- als auch Low-Side-Schalter verwenden, wie etwa Leistungsversorgungen und Motorsteuerungen. In einigen Ausführungsformen stellt eine Hilfsschaltung eine Schaltung dar, die durch Energie, die aus der Gate-Drain-Kapazität CGD_{LS} des Low-Side-Transistors M_{LS} gesammelt wird, lokal versorgt werden kann. Beispiele für eine solche Schaltung können beispielsweise andere Schaltungen und Systeme, die das schaltende Gate-Treibersystem **300** unterstützen, wie etwa Steuerungen, Vorspannungsschaltungen, PWM-Generatoren und dergleichen umfassen. In einigen Ausführungsformen kann das schaltende Gate-Treibersystem **300** verwendet werden, um Energie für einen isolierten Abschnitt eines Systems wie beispielsweise die Primärseite einer Schaltmodus-Leistungsversorgung, die einen Sekundärseiten-Controller aufweist, bereitzustellen.

[0041] **Fig. 4** veranschaulicht eine weitere Ausführungsform eines schaltenden Gate-Treibersystems **400**, das eine Gate-Treiberschaltung **401**, die mit einem Gate des Schalttransistor M0 gekoppelt ist, umfasst. Die Struktur der Gate-Treiberschaltung **401** ist ähnlich zu der Struktur des Gate-Treibers, der in **Fig. 2a** gezeigt ist, mit Ausnahme einer Schnittstelle zwischen der H-Brückenschaltung und einer Leistungsversorgung VCC . Wie in **Fig. 4** gezeigt ist die Treiberleistungsversorgung mit der Leistungsversorgung VCC über einen Durchlassschalter **420** gekoppelt. Dieser Durchlassschalter **420** wird durch einen Komparator **418** gesteuert, der als Ladungsspeicher-Überwachungsschaltung fungiert und eine Spannung an dem Kondensator C_{in} mit einer minimalen

Referenzspannung vergleicht. In einigen Ausführungsformen wird die minimale Referenzspannung durch einen Widerstand **416** und eine Zener-Diode **414** erzeugt. Wenn die Spannung über den Kondensator C_{in} unter den Spannungspegel fällt, der durch die Zenerdiode **414** festgelegt ist, schaltet der Komparator **418** den Durchgangsschalter **420** ein und die Spannung über den Kondensator C_{in} wird auf die Leistungsversorgung VCC gezogen. In alternativen Ausführungsformen kann die minimale Referenzspannung unter Verwendung vieler verschiedener Verfahren wie etwa eines Einsatzes einer externen Spannungsquelle oder eines Spannungsteilers oder einer On-Chip-Spannungsreferenz erzeugt werden. Während der Energieextraktion steigt die Spannung an dem Kondensator C_{in} weiter an, wenn die gesammelte Energie die durch den Gate-Treiber **401** abgeführte Energie übersteigt. Dementsprechend wird die Zener-Diode **412**, die mit dem Kondensator C_{in} parallel geschaltet ist, verwendet, um die Spannung über den Kondensator C_{in} so festzuklemmen, dass zusätzliche Energie über die Zener-Diode **412** abgeführt wird.

[0042] Fig. 5a veranschaulicht eine weitere Ausführungsform eines schaltenden Gate-Treibersystems **500**, das dazu ausgelegt ist, ein Gate eines Schalttransistors M0 mit einem Resonanzinduktor L_r und einer Kombination aus einem Speicherkondensator CS und einer Gate-Source-Kapazität CGS anzusteuern. Der Resonanzinduktor L_r ist mit dem Gate des Schalttransistors M0 über einen Schalter Ms3 sowie mit dem Speicherkondensator CS gekoppelt, um einen LC-Schwingkreis zu bilden, wenn der Schalter Ms3 geschlossen ist. Wie gezeigt umfasst das Gate-Treiber-System **500** einen Schalter Ms1, der verwendet wird, um das Gate des Schalttransistors M0 auf eine Treiber-versorgungsspannung V_{cc} zu ziehen, um den Schalttransistor M0 einzuschalten. Es umfasst zudem einen Schalter Ms2, um das Gate des Schalttransistors M0 auf eine Referenzspannung zu ziehen, um den Schalttransistor M0 auszuschalten. In einigen Ausführungsformen kann durch selektives Aktivieren und Deaktivieren des Schwingungszustands des LC-Schwingkreises das Gate des Schalttransistors M0 auf hoch oder auf niedrig gezogen werden, um ihn ein- oder auszuschalten. In verschiedenen Ausführungsformen kann der Resonanzinduktor L_r unter Verwendung von diskreten und/oder integrierten Induktoren implementiert sein und der Speicherkondensator CS kann unter Verwendung von diskreten und/oder integrierten Kondensatoren implementiert sein. In weiteren Ausführungsformen kann zusätzliche Kapazität mit der Gate-Source-Kapazität CGS des Schalttransistors M0 parallel geschaltet sein.

[0043] In einer Ausführungsform ist der Schalter Ms3 unter Verwendung einer Reihenkombination aus n-Kanal-MOSFET M3a und M3b, deren Body-Dioden in entgegengesetzte Richtungen weisen, implementiert. Die Schalter Ms1, Ms2 und Ms3 sind unter Verwendung von n-Kanal-MOSFET implementiert. Alternativ können andere Typen von Transistoren oder Vorrichtungen verwendet werden, wie beispielsweise p-Kanal-MOSFET, BJT oder JFET oder andere Vorrichtungstypen, in Abhängigkeit von der speziellen Ausführungsform und ihrer Spezifikationen.

[0044] Wie in Fig. 5a gezeigt erzeugt ein Schaltsignalgenerator **520** Schaltsignale S1, S2 und S3, die jeweils die Schalter Ms1, Ms2 und Ms3 ansteuern. Ein Signal mit hohem Pegel für S1 gibt ein Schließen des Schalters Ms1 an und ein Signal mit niedrigem Pegel für S1 gibt ein Öffnen des Schalters Ms1 an. Dies gilt auch für die Signale S2 und S3, die jeweils die Schalter Ms2 und Ms3 steuern. Alternativ können die Schaltsignale S1, S2 und S3 niedrig aktiv sein, wie beispielsweise in Ausführungsformen, die p-Kanal-MOSFET als H-Brückenschalttransistoren verwenden.

[0045] Der Schalttransistor M0 wird zunächst durch Schließen des Schalters Ms1 eingeschaltet, während der Schalter Ms2 und der Schalter Ms3 offen bleiben. Der Schalter Ms1 zieht die Gate-Spannung des Schalttransistors M0 auf die Treiberleistungsversorgung V_{cc} , wodurch er eingeschaltet wird.

[0046] Als Nächstes wird der Schalttransistor M0 durch Öffnen des Schalters Ms1 und durch Schließen des Schalters Ms3, um einen LC-Schwingkreis zu aktivieren, der durch einen Induktor L_r und eine Kombination aus dem Speicherkondensator CS und der Kapazität gebildet wird, die an dem Gate des Schalttransistors M0 gesehen wird, ausgeschaltet. Die Energie, die in der Gate-Source-Kapazität CGS und der Gate-Drain-Kapazität CGD während des Ausschaltens des Schalttransistors M0 gespeichert wird, wird durch Übertragen von Energie von der Eingangskapazität des Schalttransistors M0 zu dem Speicherkondensator CS über den Induktor L_r und den Schalter Ms3 gesammelt. In einigen Ausführungsformen wird der Schalter Ms3 für eine Hälfte einer Resonanzperiode des LC-Schwingkreises, der durch den Induktor L_r und die Kapazität an dem Gate des Schalttransistors M0 gebildet wird, eingeschaltet. Während dieser Zeit wird die Energie übertragen und die Übertragung wird beendet, wenn der Schalter Ms3 geöffnet wird. Nach dieser Zeit kann die Gate-Spannung des Schalttransistors M0 durch Schließen des Schalters Ms2 weiter entladen werden.

[0047] Um den Schalttransistor M0 einzuschalten, wird der Schalter Ms3 wieder eingeschaltet, um Ladung aus dem Speicherkondensator CS zu dem Gate des Schalttransistors M0 zu übertragen. Nach einer Hälfte

einer Resonanzperiode wird der Schalter Ms3 geöffnet und der Schalter Ms1 geschlossen, um eine zusätzliche Ladung bereitzustellen, um das Gate des Schalttransistors M0 auf die Treiberleistungsversorgung Vcc zu ziehen. Wenn der Schalttransistor M0 eingeschaltet wird, die Energie, die aus der Gate-Drain-Kapazität GGD während des Ausschaltens entzogen worden ist und in dem Speicherkondensator CS gespeichert worden ist, wiederverwendet.

[0048] In Ausführungsformen kann eine positive Nettoenergie durch Einschalten des Schalttransistor M0 bei einer Spannung, die kleiner als eine endgültige Abklingspannung des Transistors ist, beispielsweise unter Verwendung von Talschalten und/oder Nullspannungsschalten (ZVS) gewonnen werden. In einigen Ausführungsformen wird ZVS und/oder Talschalten durchgeführt, indem sichergestellt wird, dass der Drain-Knoten des Schalttransistors M0 unter einer bestimmten Spannung liegt und/oder ein lokales Minimum erreicht hat, wenn der Transistor M0 eingeschaltet wird. In anderen Ausführungsformen wird der Schalttransistor M0 eingeschaltet, nachdem die Spannung über den Ausgang des Schalttransistors M0 unter einen vorbestimmten Schwellenwert fällt.

[0049] In einer weiteren Ausführungsform, bei der der Schalttransistor unter ZVS- und/oder Talschalt-Bedingungen eingeschaltet wird, kann genügen überschüssige Energie vorhanden sein, die in dem Speicherkondensator CS gespeichert wird, wenn der Schalttransistor M0 ausgeschaltet wird, dass diese überschüssige Energie verwendet werden kann, um andere Abschnitte des Treibersystem zu versorgen. Dies kann auftreten, wenn die Spannung des CGS höher ist als die Summe aus VCC und der Durchlassspannung der Body-Diode des Transistors, der verwendet wird, um den Schalter Ms1 zu implementieren, nachdem der Speicherkondensator CS seine entzogene Energie während des Einschaltens übertragen hat. In diesem Fall wird die überschüssige Energie in einen Energiespeicher (nicht dargestellt), der mit VCC gekoppelt ist, übertragen. In einigen Ausführungsformen benötigt das schaltende Gate-Treibersystem **500** möglicherweise keine eigene Leistungsversorgung, nachdem das erste Laden des Gates des Schalttreibers ausgeschlossen ist.

[0050] Fig. 5b veranschaulicht ein Wellenformdiagramm, das verschiedene Signale innerhalb einer Ausführungsform des schaltenden Gate-Treibersystems **500** mit Zeitvorgabeninformationen auf der horizontalen Achse und Spannungs- und Stromstärkeinformationen auf der vertikalen Achse zeigt. Die Wellenformen, die mit V_{S1} , V_{S2} und V_{S3} bezeichnet sind, entsprechen jeweils den Schaltsteuersignalen für die Schalter Ms1, Ms2 und Ms3, die Wellenform, die mit IS1 bezeichnet ist, entspricht einer Stromstärke, die durch den Schalter Ms1 fließt, die Wellenform, die mit I_{LR} bezeichnet ist, entspricht einer Stromstärke, die durch den Induktor Lr fließt, die Wellenform, die mit I_{CGS} bezeichnet ist, entspricht einer Stromstärke durch die Gate-Drain-Kapazität des Schalttransistors M0, die Wellenform, die mit V_{CGS} bezeichnet ist, entspricht einer Spannung an dem Gate des Transistors M0 und V_{CS} entspricht einer Spannung an dem Speicherkondensator CS.

[0051] Wie in Fig. 5b gezeigt wird angenommen, dass vor einem Zeitpunkt t_0 der Schalttransistor M0 vollständig eingeschaltet ist, da seine Gate-Spannung auf die Treiberleistungsversorgung Vcc gezogen ist. Zu dem Zeitpunkt t_0 wird der Schalter Ms3 geschlossen und ein Schwingungszustand aufgrund der Gate-Source-Kapazität CGS, des Induktors Lr und des Speicherkondensators CS hergestellt. Dies leitet eine Energieübertragung von der Gate-Source-Kapazität CGS zu dem Speicherkondensator CS durch Laden des Induktors Lr ein. Der Schalter Ms3 ist für eine Hälfte eines Schwingungszyklus geschlossen, um zu ermöglichen, dass der Induktor Lr magnetisiert wird, wie in Fig. 5b gezeigt ist. Die Zeitspanne zwischen t_0 und t_1 ist durch Werte der Gate-Source-Kapazität CGS des Schalttransistors M0, des Speicherkondensators CS und des Induktors Lr folgendermaßen bestimmt:

$$t_1 - t_0 = 2\pi \sqrt{\frac{L_R \left(\frac{1}{CS} + \frac{1}{CGS} \right)}{2}} \quad 1,$$

wobei L_R der Induktor ist, CS der Speicherkondensator ist, und CGS die Gate-Source-Kapazität des Schalttransistors M0 ist.

[0052] Zu dem Zeitpunkt t_1 wird der Schalter Ms3 geöffnet und der Schalter Ms2 geschlossen und V_{CGS} wird auf die Referenzspannung V_0 gezogen. In einigen Ausführungsformen wird die Zeit zwischen t_1 und t_2 so gewählt, dass gewährleistet ist, dass die Gate-Spannung sich auf die Referenzspannung V_0 entlädt, die beispielsweise Masse sein kann. Diese Entladung wird durch die Stromstärke I_{CGS} in dem Wellenformdiagramm gezeigt. Der Schalter Ms2 wird zu einem Zeitpunkt t_2 geöffnet, was die Energie, die in dem Speicherkondensator CS gespeichert ist, isoliert. Alle Schalter werden bis zu einem Zeitpunkt t_3 geöffnet gehalten, zu dem es an der Zeit ist, den Schalttransistor M0 einzuschalten. Zu dem Zeitpunkt t_3 wird der Schalter Ms3 geschlossen und

der Schwingkreis wird wieder gebildet, wodurch eine Energieübertragung von dem Speicherkondensator CS zu der Gate-Source-Kapazität CGS durch Laden des Induktors Lr eingeleitet wird. Der Schalter wird bis zu einem Zeitpunkt t_4 geschlossen gehalten, um die Energieübertragung zwischen dem Speicherkondensator CS und dem Gate des Schalttransistors M0 sicherzustellen. In einigen Ausführungsformen ist die Zeit von t_3 bis t_4 eine Hälfte einer Resonanzperiode, wie es durch die Gleichung 1 beschrieben ist. Der Schwingungsstrom, der sich in dem Induktor Lr bildet, ist als positive Sinus-Halbwellen in der Wellenform I_{LR} gezeigt. Während der Zeitspanne von t_3 bis t_4 wird die Spannung über den Speicherkondensator CS von einem höheren Wert von V_{H2} auf einen niedrigeren Wert von V_{L2} entladen und die Spannung über der Gate-Source-Kapazität CGS steigt von einer Referenzspannung V_0 auf einen höheren Wert V_H .

[0053] In einigen Ausführungsformen kann die Spannung der Gate-Source-Kapazität CGS aufgrund von Energieverlusten während des Energieübertragungsprozesses nicht vollständig auf V_{CC} steigen. Zu dem Zeitpunkt t_4 wird der Schalter Ms3 geöffnet und der Schalter Ms1 geschlossen und die Gatespannung V_{CGS} wird über den Schalter Ms1 von V_H auf V_{CC} gezogen. Die Zeit zwischen t_4 und t_5 kann lang genug sein, um V_{CGS} vollständig von V_H auf V_{CC} zu laden. Die Zeitspanne zwischen t_4 und t_5 ist die Zeit, zu der Energie aus V_{CC} verwendet wird. Diese Energie ist sehr klein, wenn V_H sehr nahe an V_{CC} ist. Die positive Spitze in den Stromstärken I_{S1} und I_{CGS} ist ein Anzeichen dafür, dass Energie aus V_{CC} verwendet wird. Der Schalter Ms1 wird nach dem Zeitpunkt t_5 geöffnet. Jedoch kann dieser Schalter in einigen Ausführungsformen für längere Zeit eingeschaltet gehalten werden, um ein versehentliches Ausschalten des Schalttransistors M0 zu vermeiden. Der Zyklus wird wiederholt, wenn der Schalter Ms3 geschlossen wird, um Energie aus der Gate-Source-Kapazität CGS und der Gate-Drain-Kapazität CGS des Schalttransistors M0 zu übertragen.

[0054] Fig. 6a zeigt ein System 600 einer weiteren Ausführungsform, das einen Gate-Treiber 602 umfasst, der dazu ausgelegt ist, alternativ zwischen zwei Schalttransistoren M1 und M2 anzusteuern, die sich eine gemeinsame Referenzspannungsversorgung teilen. In einer Ausführungsform ist der Induktor Lr mit dem Gate-Steuerknoten von M1 und M2 jeweils über unabhängige Schalter SB und SA gekoppelt. Das System 600 umfasst ferner einen Gate-Pullup-Schalter S1, der zwischen einer Versorgung V_{CC} und dem Gate-Steuerknoten von M1 eingekoppelt ist, und einen Gate-Pulldown-Schalter S2, der zwischen dem Steuerknoten von M1 und einer Referenzspannungsversorgung eingekoppelt ist. Ein Schalter S3 wird verwendet, um das Gate des Schalttransistors M2 nach oben zu ziehen, und ein Schalter S4 wird verwendet, um das Gate des Schalttransistors M2 nach unten zu ziehen. Zwei Kondensatoren CS1 und CS2 sind mit dem Induktor Lr an seinen gegenüberliegenden Enden verbunden. Diese beiden Kondensatoren CS1 und CS2 können durch zwei unabhängige Schalter SD und SC jeweils mit der Referenzversorgung verbunden oder von ihr getrennt werden. Eine Kapazität CGD1 repräsentiert die parasitäre Kapazität zwischen dem Gate und dem Drain des Transistors M1 und eine Kapazität CGS1 repräsentiert die parasitäre Kapazität zwischen dem Gate und der Source des Transistors M1. In ähnlicher Weise repräsentiert eine Kapazität CGD2 eine parasitäre Kapazität zwischen dem Gate und dem Drain des Schalttransistors M2 und eine Kapazität CGS2 eine parasitäre Kapazität zwischen dem Gate und der Source des Schalttransistors M2.

[0055] Während des Betriebs überträgt das System 600 Ladung zwischen den Gates der Transistoren M1 und M2 über den Induktor Lr und eine Reihe von Schaltern hin und her. Dies geschieht durch Erregen des Induktors Lr und Speichern von Energie über einem der beiden Kondensatoren CS1 und CS2, die mit den jeweiligen Enden des Induktors Lr verbunden sind. Die Schalter SA und SB steuern die Richtung der Energieübertragung zu und von den Gate-Elektroden der beiden Schalttransistoren M1 und M2. Die Schalter SC und SD steuern die Energiespeicherung in den Kondensatoren CS1 bzw. CS2. Die Schalter SC und SD sind jeweils mit den unteren Platten der Kondensatoren CS2 und CS1 verbunden, um den entsprechenden Kondensator auszuwählen, in dem die Energie gespeichert wird. Schalter S2 und S4 sind jeweils mit den Gates der Schalttransistor M1 und M2 verbunden und sie werden verwendet, um eine Entladung jeglicher restlicher Ladungen nach der Energieübertragung über Resonanzwirkung sicherzustellen. Die Schalter SA und SB sind mit dem Induktor Lr in einer Richtung so gekoppelt, dass ihre Body-Dioden verhindern, dass der Induktor Lr erregt wird, wenn einer der Schalttransistoren M1 und M2 ausgeschaltet ist und der andere eingeschaltet ist. Mit anderen Worten verhindert dies, dass gespeicherte Energie aus den Speicherkondensatoren unbeabsichtigt während des Gate-Schaltens verbraucht wird.

[0056] Fig. 6a veranschaulicht zudem eine Schaltersteuerung 604 einer Ausführungsform, die verwendet werden kann, um Steuersignale zu erzeugen, die verwendet werden, um die Schalter SA, SB, SC, SD, S1, S2, S3 und S4 für das System 600 der Ausführungsform anzusteuern. Wie gezeigt steuert ein Signal V_{S1} den Gate-Steuerknoten des Schalters S1, ein Signal V_{S2} den Schalter S2, ein Signal V_{S3} den Schalter S3, ein Signal V_{S4} den Schalter S4, ein Signal V_{SA} den Schalter SA, ein Signal V_{SB} den Schalter SB, ein Signal V_{SC} den Schalter

SC und ein Signal V_{SD} den Schalter SD. Ein hohes Schaltersteuersignal aus der Schaltersteuerung **604** gibt einen Ein-Schalterzustand an und ein niedriges Schaltersteuersignal gibt einen Aus-Schalterzustand an.

[0057] Fig. 6b zeigt ein Wellenformdiagramm, das verschiedene Signale innerhalb des Systems **600** der Ausführungsform zeigt. Zeitvorgabeninformationen werden auf der horizontalen Achse dargestellt und Spannung und Stromstärke werden auf der vertikalen Achse dargestellt. Vor einem Zeitpunkt t_0 wird angenommen, dass alle Schalter ausgeschaltet sind und der Schalttransistor M1 eingeschaltet ist, da seine Gate-Spannung V_{CGS1} bei einer Versorgungsspannung V_{CC} ist. Zu dem Zeitpunkt t_0 werden die Signale V_{SB} und V_{SC} hoch und schalten somit die Schalter SB und SC ein. Der Schalter SC verbindet die untere Platte des Kondensators CS2 mit der Referenzversorgungsspannung, die den Schalttransistoren M1 und M2 gemeinsam ist. Das Einschalten des Schalters SB erzeugt einen LC-Schwingkreis, der durch den Induktor L_r , den Kondensator CS2 und den Kondensator CGS1 gebildet wird. Die Energie aus dem Kondensator CGS1 wird dann über den Induktor L_r zu dem Kondensator CS2 übertragen. Die Schalter SB und SC werden für die Hälfte der Resonanzperiode eingeschaltet gehalten. Der Resonanzstrom in dem Induktor I_{LR} wird in der Wellenform dargestellt, die einer negativen Sinushalbwellenform folgt. Die Spannung V_{CGS1} an dem Gate-Anschluss des Schalttransistors M1 wird entladen und erreicht einen niedrigeren Wert von V_L von einem höheren Wert von V_H . Zu der gleichen Zeit beginnt sich die Spannung an dem Speicherkondensator CS1, die in der Wellenform mit V_{CS1} bezeichnet ist, aufzubauen. Zu einem Zeitpunkt t_1 wird der Schalter SB ausgeschaltet, um zu verhindern, dass der Resonanzstrom Energie zurück zu dem Kondensator CGS1 überträgt und die Schalter SD und S2 eingeschaltet. Der Schalter S2 wird eingeschaltet, um die Gate-Spannung V_{CGS1} von ihrem unteren Wert von V_L auf die Referenzspannung zu entladen. Der Schalter S2 bleibt bis zu einem Zeitpunkt t_2 eingeschaltet. Alternativ kann der Schalter S2 bis zu einem Zeitpunkt t_{10} eingeschaltet bleiben, um sicherzustellen, dass V_{CGS1} ausbleibt.

[0058] Wie in Fig. 6b gezeigt verbindet der Schalter SD die untere Platte des Kondensators CS1 mit dem Referenzspannungsanschluss, so dass ein LC-Schwingkreis zwischen dem Induktor L_r , dem Kondensator CS1 und dem Kondensator CS2 gebildet wird, wenn der Schalter SD eingeschaltet ist. Die Schalter SC und SD werden für die Hälfte der Resonanzperiode eingeschaltet gehalten, um die Energie, die in dem Kondensator CS2 gespeichert ist, an den Kondensator CS1 zu übertragen. Die Übertragung endet zu einem Zeitpunkt t_3 , zu dem die Schalter SC und SD ausgeschaltet werden. Zwischen den Zeitpunkten t_3 und t_4 sind alle Schalter ausgeschaltet und der Kondensator CS1 speichert die gesamte Energie. Das Zeitintervall zwischen t_3 und t_4 wird durch die Totzeit-Anforderung zwischen den Schalttransistoren M1 und M2 oder eine spezifische Umsetzeranforderung gesteuert. Zu einem Zeitpunkt t_4 werden die Schalter SA und SD eingeschaltet, wodurch der Induktor L_r mit dem Gate-Steuerknoten des Schalttransistors M2 gekoppelt wird und die untere Platte des Kondensators CS1 mit dem Referenzanschluss verbunden wird. Somit tritt ein Schwingungszustand unter Verwendung der Komponenten CS1, L_r und CGS2 auf.

[0059] Eine Ladungsübertragung von dem Kondensator CS1 auf den Kondensator CGS2 erfolgt so, wie es durch eine Sinushalbwellenform der Stromstärke in I_{LR} gezeigt ist. Der Schalter SA wird eingeschaltet, um zu ermöglichen, dass die Induktorstromstärke bei t_5 , wenn er ausgeschaltet wird, auf null fällt. Die Zeitspanne zwischen t_4 und t_5 ist die Hälfte der Resonanzperiode und die Gate-Spannung V_{CGS2} geht von einem niedrigeren Wert von V_0 auf einen höheren Wert von V_H über. Zu der gleichen Zeit geht die Spannung an dem Kondensator CS1 von einem höheren Wert von V_{H2} auf einen niedrigeren Wert von V_{L2} über. Die Spannung an dem Kondensator CGS2 reicht von ihrem niedrigsten Wert V_0 bis zu einem höheren Wert V_H . Der Schalter S3 wird bei t_5 eingeschaltet, um V_{CGS2} auf V_{CC} zu ziehen, und kann für ein Zeitintervall zwischen t_5 und t_6 eingeschaltet bleiben oder der Schalter S3 kann bis zu dem Zeitpunkt t_7 eingeschaltet bleiben, und zwar in Abhängigkeit von der Totzeit zwischen der Aktivierung der Schalttransistoren M1 und M2 oder gemäß den jeweiligen Anforderungen des Systems.

[0060] Wie in Fig. 6b gezeigt sind alle Schalter während des Intervalls t_6 und t_7 ausgeschaltet. Zu dem Zeitpunkt t_7 wird die Energieübertragung aus dem Kondensator CGS2 zu dem Kondensator CS1 eingeleitet. Dies geschieht durch Einschalten der Schalter SA und SD. Die Aktivierung des Schalters SD koppelt die untere Platte des Kondensators CS1 mit dem Referenzanschluss und die Aktivierung des Schalters SA bildet einen Schwingkreis zwischen dem Kondensator CGS2, dem Induktor L_r und dem Kondensator CS1. Der Schalter SA wird für eine Hälfte der Resonanzperiode eingeschaltet gehalten, um eine Energieübertragung von dem Kondensator CGS2 zu dem Kondensator CS1 zu ermöglichen und zu einem Zeitpunkt t_8 wird der Schalter SA ausgeschaltet. Die Resonanzstromstärke I_{LR} ist durch eine positive Sinushalbwellenform und die Stromstärke durch den Kondensator CGS2 als eine negative Sinushalbwellenform dargestellt. Die Schalter SB und SA jeweils das Laden von CS2 und CGS1. Während der Zeitspanne zwischen t_7 und t_8 schwingt V_{CGS2} von V_{CC} auf einen niedrigeren Wert V_L und gleichzeitig schwingt die Spannung V_{CS1} von einem niedrigeren Wert V_{L2} auf einen höheren Wert V_{H2} , wodurch die Energieübertragung von CGS2 zu CS1 sichergestellt wird. Zu dem Zeitpunkt t_8 wird der

Schalter SA ausgeschaltet und die Schalter S4 und SC werden eingeschaltet. Der Schalter SA verhindert eine Ladungsübertragung von dem Kondensator CS1 zurück zu dem Kondensator CGS2. Der Schalter S4 schließt den Kondensator CGS2 mit dem Referenzanschluss kurz, um sicherzustellen, dass V_{CGS2} das Massepotential von ihrem unteren Wert von V_L erreicht. Durch Einschalten des Schalters SC und Ausschalten der Schalter SA und SB wird ein Schwingkreis zwischen dem Kondensator CS1, dem Induktor L_r und dem Kondensator CS2 gebildet, so dass eine Resonanzstrom, der durch I_{LR} fließt, Energie von dem Kondensator CS1 zu dem Kondensator CS2 überträgt. Diese Energieübertragung endet zu dem Zeitpunkt t_{10} , zu dem die Energie zu CS2 übertragen worden ist und die Spannung V_{CS2} die Spannung V_{H2} erreicht. Zu dem Zeitpunkt t_{10} werden alle Schalter ausgeschaltet, so dass kein Strom durch den Induktor fließt, wie in der Induktorstromstärken-Wellenform I_{LR} gezeigt ist, und die Schalter bleiben bis t_{11} ausgeschaltet. In einer Ausführungsform wird die Zeitspanne zwischen t_{11} und t_{10} abhängig von einer Totzeit-Anforderung zwischen den Schalttransistoren M1 und M2 und/oder in Übereinstimmung mit den Anforderungen des speziellen Systems angepasst.

[0061] Zu dem Zeitpunkt t_{11} werden die Schalter SB und SC eingeschaltet, um einen Schwingkreis zwischen dem Kondensator CS2, dem Induktor L_r und dem Kondensator CGS1 zu bilden. Die Energie aus dem Kondensator CS2 wird dann durch den Induktor L_r zu dem Kondensator CGS1 übertragen. Die Induktorstromstärke I_{LR} folgt somit einer positiven Sinushalbwellen, die Spannung bei V_{CGS1} geht zu einem Zeitpunkt t_{12} von einer niedrigeren Spannung V_L auf eine höhere Spannung V_H über und die Spannung an dem Speicherkondensator CS2 schwingt von V_{H2} auf V_{L2} . Die Schalter SB und SC werden bei t_{12} ausgeschaltet und gleichzeitig wird der Schalter S1 eingeschaltet, um V_{CGS1} von V_H auf V_{CC} zu ziehen. Der Schalter S1 kann bei t_{13} ausgeschaltet werden oder bis t_7 eingeschaltet gehalten werden. Ein weiterer Zyklus des alternativen Ladens wiederholt sich nach t_{13} . In einigen Ausführungsformen können die Schalter S1 und S3 für kurze Zeit eingeschaltet werden, um die Gate-Spannung der Schalttransistoren M1 und M2 von V_H auf V_{CC} zu ziehen.

[0062] Fig. 7a zeigt ein Umsetzersystem **700** einer Ausführungsform, das ein schaltendes Gate-Treibersystem **600** einer oben beschriebenen Ausführungsform nutzt. Das Umsetzersystem **700** umfasst einen Leistungsumsetzer erster Stufe **702** gefolgt von einem Leistungsumsetzer zweiter Stufe **704**. In einer Ausführungsform kann der Leistungsumsetzer erster Stufe **702** ein Schaltmodus-AC/DC-Umsetzer sein, der dazu ausgelegt ist, in ein Wechselstromnetz eingekoppelt zu werden, und dazu ausgelegt ist, eine Leistungsfaktorkorrektur (PFC) bereitzustellen. Der Leistungsumsetzer zweiter Stufe **704** kann ein geschalteter DC/DC-Umsetzer sein, der die Gleichstromausgabe des Leistungsumsetzers erster Stufe **702** in eine andere Gleichspannung umwandelt. In einem Beispiel kann der Leistungsumsetzer **702** ein Schaltmodus-Leistungsumsetzer sein, der eine Wechselspannung bis zu etwa 400 Vdc umsetzt, und der Leistungsumsetzer zweiter Stufe **704** kann die Ausgabe des Leistungsumsetzers erster Stufe **702** in eine niedrigere Spannung wie beispielsweise 12 V umsetzen, um ein elektronisches System wie etwa einen Computer mit Leistung zu versorgen. Alternativ kann der Leistungsumsetzer erster Stufe **702** ein DC/DC-Umsetzer sein und/oder andere Spannungen können verwendet werden.

[0063] In einer Ausführungsform können die Gate-Treiberschaltungen der oben beschriebenen Ausführungsformen verwendet werden, um Gate-Treiberschaltungen in dem Leistungsumsetzer erster Stufe **702** und dem Leistungsumsetzer zweiter Stufe **704** zu implementieren.

[0064] Fig. 7b zeigt einen AC/DC-Leistungsumsetzer **702** einer Ausführungsform, der verwendet werden kann, um den Leistungsumsetzer erster Stufe **702**, der in Fig. 7a dargestellt ist, zu implementieren. Wie gezeigt umfasst der Leistungsumsetzer **702** einen Reiheninduktor L_r gefolgt von einer H-Brückenschaltung, die High-Side-Transistoren **714** und Low-Side-Transistoren **718** umfasst. Jeder der High-Side-Transistoren **714** wird durch eine Resonanz-High-Side-Gate-Treiberschaltung **712** einer Ausführungsform angesteuert und jeder der Low-Side-Transistoren **718** wird durch eine Resonanz-Low-Side-Gate-Treiberschaltung **716**, die oben in Ausführungsform beschrieben ist, angesteuert. Während des Betriebs erzeugt ein PFC-Controller **720** Schalt-signale für die High-Side-Transistoren **714** und die Low-Side-Transistoren **718**, so dass die Spannung über den Kondensator C gleichgerichtet wird. In einigen Ausführungsformen steuert der PFC-Controller **720** die Schalt-signale so, dass der Eingangswechselstrom in Phase mit der Eingangswchselspannung ist. Der PFC-Controller **720** kann dazu ausgelegt sein, die High-Side-Transistoren **714** und die Low-Side-Transistoren **718** unter Verwendung von Weichschaltverfahren, die im Stand der Technik bekannt sind, zu aktivieren, um Schaltverluste zu reduzieren.

[0065] Fig. 7c zeigt einen DC/DC-Leistungsumsetzer **704** einer Ausführungsform, der verwendet wird, um den Leistungsumsetzer zweiter Stufe **704**, der in Fig. 7a dargestellt ist, zu implementieren. Wie gezeigt ist der DC/DC-Leistungsumsetzer **704** als ein LLC-Umsetzer ausgelegt, der eine Halbbrückenschaltung mit den Transistoren **724** und **726** gefolgt von einem Resonanzkondensator C_r , der mit einem Resonanzinduktor L_r

und einer Primärwicklung **732** eines Transformators in Reihe geschaltet ist, aufweist. Auf der Sekundärseite sind Transistoren **728** und **730** mit der Sekundärwicklung **734** des Transformators gekoppelt. Jeder Transistor **724**, **726**, **728** und **730** wird durch einen entsprechenden Resonanz-Gate-Treiber **744**, **746**, **748** und **750** der Ausführungsform angesteuert, wie es oben in Ausführungsformen beschrieben ist.

[0066] Während des Betriebs erzeugt ein LLC-Controller **722** Schaltsignale, die die Resonanz-Gate-Treiber **744**, **746**, **748** und **750** aktivieren. Insbesondere steuert der LLC-Controller **722** die Halbbrückentransistoren **724** und **726** in der Nähe einer Resonanzfrequenz des Leistungsumsetzers **702** an, um die Ausgangsspannung gemäß LLC-Steuermethoden, die in der Technik bekannt sind, zu steuern. Der LLC-Controller **722** betreibt ferner die sekundärseitigen Transistoren **728** und **730** als synchrone Gleichrichter gemäß Synchrongleichrichtersteuerschemata, die im Stand der Technik bekannt sind. In einigen Ausführungsformen werden die verschiedenen Transistoren unter Verwendung von Weichschaltverfahren, die in der Technik bekannt sind, gesteuert. Es ist zu beachten, dass die Leistungsumsetzer **702** und **704**, die in **Fig. 7b** und **Fig. 7c** veranschaulicht sind, nur zwei von vielen möglichen Leistungsumsetzertopologien von Ausführungsformen sind, die in Leistungsversorgungssystemen von Ausführungsformen verwendet werden können.

[0067] In einigen Ausführungsformen kann die Energie, die aus der Gate-Drain-Kapazität CGD gesammelt wird, verwendet werden, um die Leistung, die zum Ansteuern des Schalttransistors verwendet wird, zu ergänzen. Zum Beispiel kann der Sperrumsetzerschaltung der Ausführungsform von **Fig. 1** eine Gate-Treiberschaltung einer Ausführungsform verwendet werden, um den Schalttransistor so anzusteuern, dass mindestens 50 % der Energie, die zum Ansteuern des Schalttransistors verwendet wird, aus der Gate-Drain-Kapazität des Schalttransistors während eines vorherigen Zyklus gesammelt worden ist. In einigen Ausführungsformen kann die Schaltung andere Prozentsätze der Leistung, die zum Ansteuern des Schalttransistors verwendet wird, sammeln. Diese gesammelte Energie kann auch die Energiemenge überschreiten, die verwendet wird, um den Schalttransistor einzuschalten.

[0068] **Fig. 8** zeigt ein Ablaufdiagramm eines Verfahrens **800** zum Betreiben des Schalttransistors gemäß einer Ausführungsform. In Schritt **802** wird ein Schalttransistor ausgeschaltet, wenn eine Spannung über den Schalttransistor über einem ersten Spannungspegel liegt. In Schritt **804** wird Ladung aus der Gate-Drain-Kapazität des Schalttransistors zu einer Ladungsspeichervorrichtung übertragen. In einigen Ausführungsformen wird Ladung auch aus der Gate-Source-Kapazität des Schalttransistors übertragen. Als Nächstes wird in Schritt **806** ein Schalttransistor eingeschaltet, wenn die Spannung über den Schalttransistor unter einem zweiten Spannungspegel, der niedriger als der erste Spannungspegel ist, liegt. Schließlich wird in Schritt **808** die Ladung aus der Speichervorrichtung zu einem Gate des Schalttransistors übertragen.

[0069] Die allgemeine Gütezahl (FOM) für einen Schalt-MOSFET ist ein Produkt aus Qgd·Ron, wobei Qgd eine Gate-Drain-Ladung ist und Ron der Durchlasswiderstand des Schalt-MOSFET ist. In einigen Ausführungsformen der vorliegenden Erfindung führt eine größere Cgd jedoch dazu, dass mehr Energie aus der Gate-Drain-Kapazität des Schalttransistors gewonnen wird, wenn der Schalttransistor ausgeschaltet wird. Dementsprechend kann in einigen Ausführungsformen ein sehr gutes Leistungsvermögen erzielt werden, auch wenn Qgd·Ron nicht minimiert wird. Die höhere Qgd führt zu einer höheren Energiegewinnung während des Ausschaltens des MOSFET. Weiterhin kann bei größerer Qgd die Gate-Ansteuerstrom-Wellenform anders sein und ein Laden und Entladen von Cgd am höchsten Stromresonanzpunkt anstelle des klassischen Miller-Kapazität-Stroms für herkömmliche MOSFET ermöglichen. Dies kann eine ähnliche oder sogar noch schnellere Schaltgeschwindigkeit ermöglichen, während Qgd oder Ron erhöht wird, und zwar ohne die Schaltgeschwindigkeit zu opfern oder ohne Gate-Verluste. Weiterhin weist eine gut gesteuerte Resonanz-Gate-Ansteuerung tendenziell glatte Schaltwellenformen ohne die herkömmliche Spannungsüberhöhung, die in hart schaltenden Gate-Treiber zu sehen ist, auf, wobei dv/dt von V_{GS} durch den Wert des Resonanz-Induktors L_r genau gesteuert werden kann.

[0070] In verschiedenen Ausführungsformen kann Energie während des Ausschaltens eines Schalttransistors mit einem Resonanzinduktor und einem Speicherkondensator extrahiert werden. Die extrahierte Energie wird in dem Speicherkondensator zur erneuten Verwendung beim Einschalten des Schalttransistors gespeichert. Eine positive Nettoenergie wird erzielt, wenn die Energie, die während des Ausschaltens extrahiert wird, größer als die Energie, die verwendet wird, um den Schalttransistor einzuschalten, unter der ZVS-Bedingung einschließlich aller Schalt- und Widerstandsverluste ist. Eine Gleichung zum Erfüllen der Bedingung für die positive Nettoenergie ist nachstehend dargestellt:

$$0,5L_r I^2 - \text{Gate-Ansteuerungsverluste} > 0,5(C_{GS} + C_{GD})V_{GS}^2 \quad (2),$$

wobei L_r der Resonanzinduktor ist, I die maximale Stromstärke/Spitzenstromstärke durch den Induktor während des Ausschaltens des Schalttransistors ist, V_{GS} die Gate-Source-Spannung des Schalttransistors während des Einschaltens ist, C_{GS} die Gate-Source-Kapazität und C_{GD} die Gate-Drain-Kapazität des Schalttransistors ist. Der Term $L_r I^2$ stellt die Energie dar, die über den Resonanzinduktor L_r übertragen und in einem Speicherkondensator gespeichert wird oder als die extrahierte bezeichnet wird. Die Gate-Ansteuerungsverluste umfassen Schalt- und andere Widerstandsverluste während des Ansteuerns des Schalttransistors. Die rechte Seite der Gleichung zeigt die Energie, die unter der ZVS-Bedingung zum Einschalten des Schalttransistors erforderlich ist. Die Stromstärke I durch den Induktor kann in Bezug auf den Kondensator C_{GD} , die Gate-Source-Spannung V_{GS} und die Gate-Drain-Spannung V_{DS} über den Schalttransistor ausgedrückt werden. Die Gleichung kann weiter vereinfacht werden, indem die Gate-Ansteuerungsverluste als Bruchteil der extrahierten Gesamtenergie betrachtet werden.

[0071] In einer Ausführungsform kann die Verwendung eines Schalt-MOSFET, der ein C_{GD} -zu- C_{GS} -Verhältnis von mehr als 0,3 hat, eine positive Nettoenergie erzielen, wenn er bei einer V_{GS} von 10 V und einer V_{DS} von 50 V betrieben wird. Bei anderen Ausführungsformen kann das Verhältnis so niedrig wie 0,01 oder so hoch wie 1 sein, um eine positive Nettoenergie zu erreichen. Es sollte verstanden werden, dass das obige Beispiel eine von vielen Möglichkeiten ist, um eine positive Nettoenergie für ein anderes C_{GS} -zu- C_{GD} -Verhältnis, V_{GS} und V_{DS} des Schalttransistors zu erreichen.

[0072] Ausführungsformen der vorliegenden Erfindung können auf verschiedenen Schaltanwendungen angewendet werden. Zum Beispiel können Gate-Treiber einer Ausführungsform in synchronen Abwärtsumsetzern, AC- und DC-Schaltmodus-Leistungsversorgungen, Halbbrücken- und Vollbrücken-Treibern, die beispielsweise in bürstenlosen DC-Motorantrieben verwendet werden, usw. verwendet werden. Ein Vorteil von einigen Ausführungsformen beinhaltet die Fähigkeit, Energie während des resonanten Gate-Schaltens aus dem Laden der Gate-Drain-Kapazität C_{gd} während Transistor-Ausschaltereignissen zu extrahieren und diese Energie zur Wiederverwendung zu speichern. Es ist zu beachten, dass während des Nullspannungsschaltens der Gate-Treiber während des Einschaltereignisses die Gate-Drain-Kapazität C_{gd} nicht in der umgekehrten Richtung laden muss und damit die gespeicherte Energie nicht zurückgeführt wird. Daher trägt die Energie, die während des Ausschaltereignisses extrahiert wird, zur Effizienz des Systems bei. In einigen Ausführungsformen kann die Energie, die vom Laden der Gate-Drain-Kapazität C_{gd} extrahiert und in einem Speicherkondensator gespeichert wird, höher als der Gesamtenergieverbrauch des Gate-Treibers selbst sein. In solchen Fällen kann die Leistungsversorgung, die für den Treiber erforderlich ist, durch die extrahierte Energie geliefert werden. Systeme und Verfahren von Ausführungsformen können auch angewendet werden, einen autonomen Leistungsversorgungsgenerator für die Ausführungsformen des Gate-Treibers der vorliegenden Erfindung bereitzustellen, wie hier zusammengefasst ist. Andere Ausführungsformen können auch aus der Gesamtheit der Beschreibung und der Patentansprüche, die hiermit eingereicht werden, verstanden werden. Ein allgemeiner Aspekt umfasst ein Verfahren zum Betreiben eines Schalttransistors, das umfasst: Ausschalten des Schalttransistors durch Übertragen von Ladung aus einer Gate-Drain-Kapazität des Schalttransistors zu einer Ladungsspeichervorrichtung, und Einschalten des Schalttransistors durch Übertragen von Ladung aus der Ladungsspeichervorrichtung zu einem Gate des Schalttransistors. Das Ausschalten des Schalttransistors umfasst ein hartes Schalten und das Einschalten des Schalttransistors umfasst ein weiches Schalten.

[0073] Implementierungen können eines oder mehrere der folgenden Merkmale umfassen. Das Verfahren, wobei das Übertragen der Ladung aus der Gate-Drain-Kapazität des Schalttransistors zu der Ladungsspeichervorrichtung Folgendes umfasst: Koppeln eines Induktors zwischen einen Referenzknoten und das Gate des Schalttransistors, Magnetisieren des Induktors mit der Ladung aus der Gate-Drain-Kapazität des Schalttransistors, Koppeln des Induktors zwischen das Gate des Schalttransistors und die Ladungsspeichervorrichtung für eine erste Zeit, und Laden der Ladungsspeichervorrichtung, während der Induktor entmagnetisiert wird; und das Übertragen von Ladung aus der Ladungsspeichervorrichtung zu dem Gate des Schalttransistors umfasst ein Koppeln der Ladungsspeichervorrichtung mit dem Gate des Schalttransistors für eine zweite Zeit. Das Verfahren, wobei das Koppeln des Induktors zwischen den Referenzknoten und das Gate des Schalttransistors ein Einschalten eines ersten Schalters, der zwischen dem Induktor und dem Referenzknoten eingekoppelt ist, umfasst; und das Koppeln der Ladungsspeichervorrichtung mit dem Gate des Schalttransistors für die zweite Zeit ein Einschalten eines zweiten Schalters, der zwischen dem Induktor und der Ladungsspeichervorrichtung eingekoppelt ist, umfasst. Das Verfahren, wobei der erste Schalter einen ersten Transistor umfasst; der zweite Schalter einen zweiten Transistor umfasst; und das Koppeln des Induktors zwischen das Gate des Schalttransistors und die Ladungsspeichervorrichtung für die erste Zeit ein Koppeln des Induktors mit der Ladungsspeichervorrichtung durch Einschalten des zweiten Transistors und Verwenden einer Body-Diode des zweiten Transistors umfasst.

[0074] In einigen Ausführungsformen umfasst das Koppeln des Induktors zwischen das Gate des Schalttransistors und die Ladungsspeichervorrichtung für die erste Zeit ferner ein Ausschalten des ersten Schalters und ein Einschalten eines dritten Schalters, der zwischen dem Gate des Schalttransistors und einem Referenzanschluss des Schalttransistors eingekoppelt ist, umfasst. In einigen Ausführungsformen umfasst die Ladungsspeichervorrichtung einen Kondensator.

[0075] Implementierungen können ferner das Verfahren umfassen, wobei das Ausschalten des Schalttransistors ferner ein Übertragen von Ladung aus einer Gate-Source-Kapazität des Schalttransistors zu der Ladungsspeichervorrichtung umfasst. Das Verfahren, wobei das Übertragen von Ladung aus der Gate-Drain-Kapazität des Schalttransistors zu der Ladungsspeichervorrichtung ein Schließen eines Schalters, der mit einem Induktor und einem Kondensator der Ladungsspeichervorrichtung in Reihe geschaltet ist, für eine erste Zeitspanne umfasst; und das Übertragen von Ladung aus der Ladungsspeichervorrichtung zu dem Gate des Schalttransistors ein Schließen des Schalters für eine zweite Zeitspanne umfasst. In einigen Ausführungsformen können die erste Zeitspanne und die zweite Zeitspanne eine Hälfte einer Resonanzperiode eines LC-Schwingkreises, der von dem Induktor und einer Eingangskapazität des Schalttransistors gebildet wird, betragen.

[0076] In einigen Ausführungsformen ist die gespeicherte Energie, die aus dem Schalttransistor zu der Ladungsspeichervorrichtung übertragen wird, größer als 50 % der Energie, die aus der Ladungsspeichervorrichtung zu dem Gate des Schalttransistors übertragen wird. In anderen Ausführungsformen kann die gespeicherte Energie, die aus dem Schalttransistor zu der Ladungsspeichervorrichtung übertragen wird, mindestens 100 % der Energie, die aus der Ladungsspeichervorrichtung zu dem Gate des Schalttransistors übertragen wird, betragen.

[0077] Implementierungen können ferner das Verfahren umfassen, wobei der Schalttransistor einen High-Side-Schalttransistor umfasst. Das Verfahren, wobei der Schalttransistor einen High-Side-Schalttransistor umfasst. In einigen Ausführungsformen umfasst der Schalttransistor einen Superjunction-MOSFET. In anderen Ausführungsformen umfasst der Schalttransistor einen Galliumnitrid-Transistor mit hoher Elektronenmobilität (GaN-HEMT).

[0078] Das Verfahren kann auch ein Ausschalten des Schalttransistors dann, wenn eine Spannung über den Schalttransistor ein lokales Maximum erreicht, umfassen. In einigen Ausführungsformen umfasst das Einschalten des Schalttransistors ein Einschalten des Schalttransistors dann, wenn eine Spannung über den Schalttransistor ein lokales Minimum und/oder null Volt erreicht. In einigen Ausführungsformen umfasst das Verfahren ferner ein Überwachen einer Spannung der Ladungsspeichervorrichtung; und ein Koppeln der Ladungsspeichervorrichtung mit einer externen Leistungsversorgung, wenn eine Spannung der Ladungsspeichervorrichtung unter eine vorbestimmte Schwelle fällt. Das Verfahren kann ferner ein Steuern einer Änderungsrate einer Gate-Source-Spannung des Schalttransistors durch Anpassen einer Induktivität eines Induktors, der mit dem Gate des Schalttransistors gekoppelt ist, umfassen.

[0079] Ein weiterer allgemeiner Aspekt umfasst eine Schaltung, die einen Gate-Treiber aufweist, der dazu ausgelegt ist, mit einem Gate eines Schalttransistors und mit einer Ladungsspeichervorrichtung gekoppelt zu sein, wobei der Gate-Treiber für Folgendes ausgelegt ist: Ausschalten des Schalttransistors durch Übertragen von Ladung aus einer Gate-Drain-Kapazität des Schalttransistors zu einer Ladungsspeichervorrichtung, wobei der Schalttransistor unter Verwendung von hartem Schalten ausgeschaltet wird; und Einschalten des Schalttransistors durch Übertragen von Ladung aus der Ladungsspeichervorrichtung zu einem Gate des Schalttransistors. Der Schalttransistor wird unter Verwendung von hartem Schalten eingeschaltet.

[0080] Implementierungen können eines oder mehrere der folgenden Merkmale umfassen. Die Schaltung, wobei: der Gate-Treiber einen Induktor umfasst, der dazu ausgelegt ist, mit dem Gate des Schalttransistors gekoppelt zu werden; und der Gate-Treiber ferner für Folgendes ausgelegt ist: Übertragen von Ladung aus der Gate-Drain-Kapazität des Schalttransistors zu der Ladungsspeichervorrichtung durch Koppeln des Induktors zwischen einen Referenzknoten und das Gate des Schalttransistors, Magnetisieren des Induktors mit der Ladung aus der Gate-Drain-Kapazität des Schalttransistors, Koppeln des Induktors zwischen das Gate des Schalttransistors und die Ladungsspeichervorrichtung für eine erste Zeit, und Laden der Ladungsspeichervorrichtung, während der Induktor entmagnetisiert wird, und Übertragen von Ladung aus der Ladungsspeichervorrichtung zu dem Gate des Schalttransistors durch Koppeln der Ladungsspeichervorrichtung mit dem Gate des Schalttransistors für eine zweite Zeit. Die Schaltung, wobei der Gate-Treiber ferner Folgendes umfasst: einen ersten Schalter, der zwischen dem Induktor und dem Referenzknoten eingekoppelt ist; und einen zweiten Schalter, der zwischen dem Induktor und der Ladungsspeichervorrichtung eingekoppelt ist, wobei der Gate-Treiber dazu ausgelegt ist, den Induktor zwischen den Referenzknoten und das Gate des Schalttransistors

durch Einschalten des ersten Schalters zu koppeln und die Ladungsspeichervorrichtung mit dem Gate des Schalttransistors für eine zweite Zeit durch Einschalten des zweiten Schalters zu koppeln.

[0081] Implementierungen können ferner die Schaltung umfassen, wobei der erste Schalter einen ersten Transistor aufweist; der zweite Schalter einen zweiten Transistor aufweist; und der Gate-Treiber dazu ausgelegt ist, den Induktor zwischen das Gate des Schalttransistors und die Ladungsspeichervorrichtung über eine Body-Diode des zweiten Transistors für eine erste Zeit zu koppeln. Die Schaltung, wobei der Gate-Treiber Folgendes umfasst: einen Induktor und einen Schalter, die in Reihe geschaltet sind und eine geschaltete Induktorschaltung bilden, wobei die geschaltete Induktorschaltung dazu ausgelegt ist, zwischen der Ladungsspeichervorrichtung und dem Gate des Schalttransistors eingekoppelt zu werden, wobei die Gate-Treiberschaltung ferner zu Folgendem ausgelegt ist: Übertragen von Ladung aus einer Gate-Drain-Kapazität des Schalttransistors zu der Ladungsspeichervorrichtung durch Schließen des Schalters für eine erste Zeitspanne und Übertragen von Ladung aus der Ladungsspeichervorrichtung zu dem Gate des Schalttransistors durch Schließen des Schalters für eine zweite Zeitspanne.

[0082] In einigen Ausführungsformen sind die erste Zeitspanne und die zweite Zeitspanne eine Hälfte einer Resonanzperiode eines LC-Schwingkreises, der von dem Induktor und einer Eingangskapazität des Schalttransistors gebildet wird. In einigen Ausführungsformen umfasst die Ladungsspeichervorrichtung einen Kondensator. Die gespeicherte Energie, die aus dem Gate des Schalttransistors zu der Ladungsspeichervorrichtung übertragen wird, kann größer als 50 % der Energie sein, die aus der Ladungsspeichervorrichtung zu dem Gate des Schalttransistors übertragen wird. In einigen Fällen beträgt die gespeicherte Energie, die aus dem Gate des Schalttransistors zu der Ladungsspeichervorrichtung übertragen wird, mindestens 100 % der Energie, die aus der Ladungsspeichervorrichtung zu dem Gate des Schalttransistors übertragen wird.

[0083] Implementierungen können zudem die Schaltung umfassen, wobei die Gate-Drain-Kapazität des Schalttransistors mindestens ein Zehntel einer Gate-Source-Kapazität des Schalttransistors beträgt. In einigen Ausführungsformen umfasst die Schaltung den Schalttransistor. Der Schalttransistor kann einen High-Side-Schalttransistor umfassen und in einigen Ausführungsformen umfasst der Schalttransistor einen Superjunction-MOSFET. Der Gate-Treiber kann dazu ausgelegt sein, den Schalttransistor einzuschalten, wenn eine Spannung über den Schalttransistor null Volt beträgt.

[0084] In verschiedenen Ausführungsformen umfasst die Schaltung ferner eine Ladungsspeicherüberwachungsschaltung, die dazu ausgelegt ist, eine Spannung der Ladungsspeicherschaltung zu überwachen; und einen Schalter, der zwischen die Ladungsspeichervorrichtung und eine externe Leistungsversorgung gekoppelt ist, wobei die Ladungsüberwachungsschaltung dazu ausgelegt ist, den Schalter zu schließen, wenn eine Spannung der Ladungsspeichervorrichtung unter eine vorbestimmte Schwelle fällt. Die Ladungsspeicherüberwachungsschaltung kann einen Komparator umfassen, der aufweist: einen ersten Eingangsknoten, der mit der Ladungsspeichervorrichtung gekoppelt ist, einen zweiten Eingangsknoten, der mit einem Referenzspannungsknoten gekoppelt ist, und einen Ausgang, der mit einem Steuerknoten des Schalters gekoppelt ist. In einigen Ausführungsformen umfasst die Schaltung ferner die Ladungsspeichervorrichtung.

[0085] In einer Ausführungsform umfasst die Schaltung Folgendes: den Schalttransistor; einen Transformator mit einer ersten Wicklung, die mit dem Schalttransistor gekoppelt ist; eine Sekundärseitenschaltung, die eine Sekundärsteuerung umfasst, der mit Sekundärseiten-Schalttransistoren gekoppelt ist, die mit einer zweiten Wicklung des Transformators gekoppelt sind; und eine isolierte Kommunikationsverbindung, die zwischen der Sekundärsteuerung und einem Eingang zu dem Gate-Treiber eingekoppelt ist, wobei die gespeicherte Energie, die aus der Ladungsspeichervorrichtung an den Schalttransistor übertragen wird, größer als 50 % der Energie, die aus der Ladungsspeichervorrichtung zu dem Gate des Schalttransistors übertragen wird, ist.

[0086] Ein weiterer allgemeiner Aspekt umfasst ein Verfahren zum Ansteuern eines ersten Schalttransistors und eines zweiten Schalttransistors, wobei das Verfahren Folgendes umfasst: Ausschalten des ersten Schalttransistors, was ein Übertragen einer Ladung von einem Gate des ersten Schalttransistors zu einer Ladungsspeichervorrichtung umfasst; nach dem Ausschalten des ersten Schalttransistors, Einschalten des zweiten Schalttransistors, was ein Übertragen der Ladung aus der Ladungsspeichervorrichtung zu einem Gate des zweiten Schalttransistors umfasst; nach dem Einschalten des zweiten Schalttransistors, Ausschalten des zweiten Schalttransistors, was ein Übertragen der Ladung aus dem Gate des zweiten Schalttransistors zu der Ladungsspeichervorrichtung umfasst; und nach Ausschalten des zweiten Schalttransistors, Einschalten des ersten Schalttransistors, was ein Übertragen der Ladung von der Ladungsspeichervorrichtung zu dem Gate des ersten Schalttransistors umfasst.

[0087] Implementierungen können eines oder mehrere der folgenden Merkmale umfassen. Das Verfahren, wobei das Ausschalten des ersten Schalttransistors ein Ausschalten des ersten Schalttransistor dann, wenn eine Spannung über den ersten Schalttransistor größer als ein erster Spannungspegel ist, umfasst; das Ausschalten des zweiten Schalttransistors ein Ausschalten des zweiten Schalttransistors dann, wenn eine Spannung über den zweiten Schalttransistor größer als der erste Spannungspegel ist, umfasst; das Einschalten des ersten Schalttransistors ein Einschalten des ersten Schalttransistors dann, wenn die Spannung über den ersten Schalttransistor kleiner als ein zweiter Spannungspegel ist, umfasst, wobei der zweite Spannungspegel kleiner als der erste Spannungspegel ist; und das Einschalten des zweiten Schalttransistors ein Einschalten des zweiten Schalttransistors dann, wenn die Spannung über den zweiten Schalttransistor kleiner als der zweite Spannungspegel ist, umfasst. In einigen Ausführungsformen umfasst das Einschalten des zweiten Schalttransistors ein Nutzen von mindestens 50 % der Energie, die aus dem Gate des ersten Schalttransistors beim Ausschalten des ersten Schalttransistors entnommen wird.

[0088] In einer Ausführungsform umfasst das Übertragen der Ladung aus dem Gate des ersten Schalttransistors zu der Ladungsspeichervorrichtung ein Laden eines ersten Kondensators über einen Induktor; das Übertragen der Ladung aus dem Gate des zweiten Transistors zu der Ladungsspeichervorrichtung ein Laden eines zweiten Kondensators über den Induktor; das Übertragen der Ladung aus der Ladungsspeichervorrichtung zu dem Gate des ersten Transistors ein Übertragen der Ladung aus dem zweiten Kondensator zu dem ersten Kondensator über den Induktor und ein Übertragen der Ladung von dem ersten Kondensator zu dem Gate des ersten Transistors über den Induktor; und das Übertragen der Ladung aus der Ladungsspeichervorrichtung zu dem Gate des zweiten Transistors ein Übertragen der Ladung aus dem ersten Kondensator zu dem zweiten Kondensator über den Induktor und ein Übertragen der Ladung von dem zweiten Kondensator zu dem Gate des zweiten Transistors über den Induktor.

[0089] Implementierungen umfassen ferner das Verfahren, wobei: das Übertragen der Ladung aus dem Gate des ersten Schalttransistors zu der Ladungsspeichervorrichtung ein Laden eines ersten Kondensators über einen Induktor durch Schließen eines ersten Schalters, der zwischen dem Gate des ersten Schalttransistors und einem ersten Anschluss des Induktors eingekoppelt ist, Schließen eines zweiten Schalters, der zwischen einem zweiten Anschluss des Induktors und einem Referenzknoten eingekoppelt ist, Öffnen eines dritten Schalters, der zwischen dem zweiten Anschluss des Induktors und dem Gate des zweiten Schalttransistors eingekoppelt ist, und Öffnen eines vierten Schalters, der zwischen dem ersten Anschluss des Induktors und dem Referenzknoten eingekoppelt ist; das Übertragen der Ladung aus dem Gate des zweiten Transistors zu der Ladungsspeichervorrichtung ein Laden eines zweiten Kondensators über den Induktor durch Öffnen des ersten Schalters, Öffnen des zweiten Schalters, Schließen des dritten Schalters und Schließen des vierten Schalters umfasst; das Übertragen der Ladung aus der Ladungsspeichervorrichtung zu dem Gate des ersten Transistors Folgendes umfasst: Übertragen der Ladung aus dem zweiten Kondensator zu dem ersten Kondensator über den Induktor durch Öffnen des ersten Schalters, Schließen des zweiten Schalters, Öffnen des dritten Schalters und Schließen des vierten Schalters, und Übertragen der Ladung aus dem ersten Kondensator zu dem Gate des ersten Transistors über den Induktor durch Schließen des ersten Schalters, Schließen des zweiten Schalters, Öffnen des dritten Schalters und Öffnen des vierten Schalters; und das Übertragen der Ladung aus der Ladungsspeichervorrichtung zu dem Gate des zweiten Transistors Folgendes umfasst: Übertragen der Ladung aus dem ersten Kondensator zu dem zweiten Kondensator über den Induktor durch Öffnen des ersten Schalters, Schließen des zweiten Schalters, Öffnen des dritten Schalters und Schließen des vierten Schalters und Übertragen der Ladung aus dem zweiten Kondensator zu dem Gate des zweiten Transistors über den Induktor durch Öffnen des ersten Schalters, Öffnen des zweiten Schalters, Schließen des dritten Schalters und Schließen des vierten Schalters.

[0090] In einer Ausführungsform umfassen die Schritte des Schließens des ersten Schalters, des Schließens des zweiten Schalters, des Schließens des dritten Schalters und des Schließens des vierten Schalters ein Schließen der jeweiligen Schalter für eine Hälfte eines Schwingungszyklus eines LC-Schwingkreises, der durch den Induktor, den ersten Kondensator und den zweiten Kondensator gebildet wird.

[0091] Ein allgemeiner Aspekt umfasst ein Leistungsversorgungssystem, das Folgendes umfasst: eine Schalttransistorschaltung, die dazu ausgelegt ist, eine induktive Last anzusteuern; einen Ladungsspeicherkondensator, der mit einem Gate des Schalttransistors gekoppelt ist; eine Gate-Treiberschaltung, die für Folgendes ausgelegt ist: Ausschalten des Schalttransistors, Übertragen einer ersten Energie aus dem Schalttransistor zu dem Ladungsspeicherkondensator, wenn der Schalttransistor ausgeschaltet wird; und Einschalten des Schalttransistors durch Übertragen einer zweiten Energie aus dem Ladungsspeicherkondensator zu dem Gate des Schalttransistors, wobei die erste Energie mindestens 50 % der zweiten Energie beträgt.

[0092] Implementierungen können eines oder mehrere der folgenden Merkmale umfassen. Das System, wobei die Schalttransistorschaltung einen Galliumnitrid-Transistor mit hoher Elektronenmobilität (GaN-HEMT) umfasst. In einigen Ausführungsformen beträgt die erste Energie mindestens 100 % der zweiten Energie. Der Gate-Treiber kann dazu ausgelegt sein, den Schalttransistor unter Verwendung von hartem Schalten auszu-schalten; und der Gate-Treiber ist dazu ausgelegt, den Schalttransistor unter Verwendung von weichem Schalten einzuschalten.

[0093] Obwohl diese Erfindung unter Bezugnahme auf veranschaulichende Ausführungsformen beschrieben worden ist, ist diese Beschreibung nicht dazu gedacht, in einem einschränkenden Sinne ausgelegt zu werden. Verschiedene Abwandlungen und Kombinationen der veranschaulichenden Ausführungsformen sowie andere Ausführungsformen der Erfindung werden für Fachleute auf dem Gebiet unter Bezugnahme auf die Beschreibung offensichtlich sein. Die beigefügten Ansprüche sollen daher alle derartigen Abwandlungen oder Ausführungsformen umfassen.

Patentansprüche

1. Verfahren zum Betreiben eines Schalttransistors, wobei das Verfahren Folgendes umfasst:
Ausschalten des Schalttransistors, wobei das Ausschalten des Schalttransistors ein Übertragen von Ladung aus einer Gate-Drain-Kapazität des Schalttransistors zu einer Ladungsspeichervorrichtung umfasst, wobei das Ausschalten des Schalttransistors ein hartes Schalten umfasst; und
Einschalten des Schalttransistors, wobei das Einschalten des Schalttransistors ein Übertragen von Ladung aus der Ladungsspeichervorrichtung zu einem Gate des Schalttransistors umfasst, wobei das Einschalten des Schalttransistors ein weiches Schalten umfasst.

2. Verfahren nach Anspruch 1, wobei:
das Übertragen der Ladung aus der Gate-Drain-Kapazität des Schalttransistors zu der Ladungsspeichervorrichtung Folgendes umfasst: Koppeln eines Induktors zwischen einen Referenzknoten und das Gate des Schalttransistors, Magnetisieren des Induktors mit der Ladung aus der Gate-Drain-Kapazität des Schalttransistors, Koppeln des Induktors zwischen das Gate des Schalttransistors und die Ladungsspeichervorrichtung für eine erste Zeit, und Laden der Ladungsspeichervorrichtung, während der Induktor entmagnetisiert wird; und das Übertragen von Ladung aus der Ladungsspeichervorrichtung zu dem Gate des Schalttransistors ein Koppeln der Ladungsspeichervorrichtung mit dem Gate des Schalttransistors für eine zweite Zeit umfasst.

3. Verfahren nach Anspruch 2, wobei:
das Koppeln des Induktors zwischen den Referenzknoten und das Gate des Schalttransistors ein Einschalten eines ersten Schalters, der zwischen dem Induktor und dem Referenzknoten eingekoppelt ist, umfasst; und das Koppeln der Ladungsspeichervorrichtung mit dem Gate des Schalttransistors für die zweite Zeit ein Einschalten eines zweiten Schalters, der zwischen dem Induktor und der Ladungsspeichervorrichtung eingekoppelt ist, umfasst.

4. Verfahren nach Anspruch 3, wobei:
der erste Schalter einen ersten Transistor umfasst; der zweite Schalter einen zweiten Transistor umfasst; und das Koppeln des Induktors zwischen das Gate des Schalttransistors und die Ladungsspeichervorrichtung für die erste Zeit ein Koppeln des Induktors mit der Ladungsspeichervorrichtung durch ein Einschalten des zweiten Transistors und/oder durch ein Verwenden einer Body-Diode des zweiten Transistors umfasst.

5. Verfahren nach Anspruch 3 oder 4, wobei das Koppeln des Induktors zwischen das Gate des Schalttransistors und die Ladungsspeichervorrichtung für die erste Zeit ferner ein Ausschalten des ersten Schalters und ein Einschalten eines dritten Schalters, der zwischen das Gate des Schalttransistors und einen Referenzanschluss des Schalttransistors gekoppelt ist, umfasst.

6. Verfahren nach einem der Ansprüche 1–5, wobei die Ladungsspeichervorrichtung einen Kondensator umfasst.

7. Verfahren nach einem der Ansprüche 1–6, wobei das Ausschalten des Schalttransistors ferner ein Übertragen von Ladung aus einer Gate-Source-Kapazität des Schalttransistors zu der Ladungsspeichervorrichtung umfasst.

8. Verfahren nach einem der Ansprüche 1–7, wobei:

das Übertragen von Ladung aus der Gate-Drain-Kapazität des Schalttransistors zu der Ladungsspeichervorrichtung ein Schließen eines Schalters, der mit einem Induktor und einem Kondensator der Ladungsspeichervorrichtung in Reihe geschaltet ist, für eine erste Zeitspanne umfasst; und
das Übertragen von Ladung aus der Ladungsspeichervorrichtung zu dem Gate des Schalttransistors ein Schließen des Schalters für eine zweite Zeitspanne umfasst.

9. Verfahren nach Anspruch 8, wobei die erste Zeitspanne und die zweite Zeitspanne eine Hälfte einer Resonanzperiode eines LC-Schwingkreises, der von dem Induktor und einer Eingangskapazität des Schalttransistors gebildet wird, betragen.

10. Verfahren nach einem der Ansprüche 1–9, wobei die gespeicherte Energie, die aus dem Schalttransistor zu der Ladungsspeichervorrichtung übertragen wird, größer als 50 % der Energie, die aus der Ladungsspeichervorrichtung zu dem Gate des Schalttransistors übertragen wird, ist.

11. Verfahren nach Anspruch 10, wobei die gespeicherte Energie, die aus dem Schalttransistor zu der Ladungsspeichervorrichtung übertragen wird, mindestens 100 % der Energie, die aus der Ladungsspeichervorrichtung zu dem Gate des Schalttransistors übertragen wird, beträgt.

12. Verfahren nach einem der Ansprüche 1–11, wobei der Schalttransistor einen High-Side-Schalttransistor umfasst.

13. Verfahren nach einem der Ansprüche 1–12, wobei der Schalttransistor einen Superjunction-MOSFET umfasst.

14. Verfahren nach einem der Ansprüche 1–12, wobei der Schalttransistor einen Galliumnitrid-Transistor mit hoher Elektronenmobilität, GaN-HEMT, umfasst.

15. Verfahren nach einem der Ansprüche 1–14, wobei das Ausschalten des Schalttransistors dann stattfindet, wenn eine Spannung über den Schalttransistor ein lokales Maximum erreicht.

16. Verfahren nach einem der Ansprüche 1–15, wobei das Einschalten des Schalttransistors ein Einschalten des Schalttransistors dann, wenn eine Spannung über den Schalttransistor ein lokales Minimum erreicht, umfasst.

17. Verfahren nach einem der Ansprüche 1–16, wobei das Einschalten des Schalttransistors ein Einschalten des Schalttransistors dann, wenn eine Spannung über den Schalttransistor null Volt erreicht, umfasst.

18. Verfahren nach einem der Ansprüche 1–17, das ferner Folgendes umfasst:
Überwachen einer Spannung der Ladungsspeichervorrichtung; und
Koppeln der Ladungsspeichervorrichtung mit einer externen Leistungsversorgung, wenn eine Spannung der Ladungsspeichervorrichtung unter eine vorbestimmte Schwelle fällt.

19. Verfahren nach einem der Ansprüche 1–18, das ferner ein Steuern einer Änderungsrate einer Gate-Source-Spannung des Schalttransistors durch Anpassen einer Induktivität eines Induktors, der mit dem Gate des Schalttransistors gekoppelt ist, umfasst.

20. Schaltung, die Folgendes umfasst:
einen Gate-Treiber, der eingerichtet ist, mit einem Gate eines Schalttransistors und mit einer Ladungsspeichervorrichtung gekoppelt zu werden, wobei der Gate-Treiber eingerichtet ist:
Ausschalten des Schalttransistors durch Übertragen von Ladung aus einer Gate-Drain-Kapazität des Schalttransistors zu einer Ladungsspeichervorrichtung, wobei der Schalttransistor unter Verwendung von hartem Schalten ausgeschaltet wird; und
Einschalten des Schalttransistors durch Übertragen von Ladung aus der Ladungsspeichervorrichtung zu einem Gate des Schalttransistors, wobei der Schalttransistor unter Verwendung von hartem Schalten eingeschaltet wird.

21. Schaltung nach Anspruch 20, wobei:
der Gate-Treiber einen Induktor umfasst, der eingerichtet ist, mit dem Gate des Schalttransistors gekoppelt zu werden; und
der Gate-Treiber ferner für Folgendes eingerichtet ist:

Übertragen von Ladung aus der Gate-Drain-Kapazität des Schalttransistors zu der Ladungsspeichervorrichtung durch Koppeln des Induktors zwischen einen Referenzknoten und das Gate des Schalttransistors, Magnetisieren des Induktors mit der Ladung aus der Gate-Drain-Kapazität des Schalttransistors, Koppeln des Induktors zwischen das Gate des Schalttransistors und die Ladungsspeichervorrichtung für eine erste Zeit, und Laden der Ladungsspeichervorrichtung, während der Induktor entmagnetisiert wird, und Übertragen von Ladung aus der Ladungsspeichervorrichtung zu dem Gate des Schalttransistors durch Koppeln der Ladungsspeichervorrichtung mit dem Gate des Schalttransistors für eine zweite Zeit.

22. Schaltung nach Anspruch 21, wobei der Gate-Treiber ferner Folgendes umfasst: einen ersten Schalter, der zwischen den Induktor und den Referenzknoten gekoppelt ist; und einen zweiten Schalter, der zwischen den Induktor und die Ladungsspeichervorrichtung gekoppelt ist, wobei der Gate-Treiber für Folgendes eingerichtet ist: Koppeln des Induktors zwischen den Referenzknoten und das Gate des Schalttransistors durch Einschalten des ersten Schalters, und Koppeln der Ladungsspeichervorrichtung mit dem Gate des Schalttransistors für die zweite Zeit durch Einschalten des zweiten Schalters.

23. Schaltung nach Anspruch 22, wobei: der erste Schalter einen ersten Transistor umfasst; der zweite Schalter einen zweiten Transistor umfasst; und der Gate-Treiber eingerichtet ist, den Induktor zwischen das Gate des Schalttransistors und die Ladungsspeichervorrichtung über eine Body-Diode des zweiten Transistors für die zweite Zeit zu koppeln.

24. Schaltung nach einem der Ansprüche 21–23, wobei der Gate-Treiber Folgendes umfasst: einen Induktor und einen Schalter, die in Reihe geschaltet sind und eine geschaltete Induktorschaltung bilden, wobei die geschaltete Induktorschaltung eingerichtet ist, zwischen die Ladungsspeichervorrichtung und das Gate des Schalttransistors gekoppelt zu werden, wobei die Gate-Treiberschaltung ferner zu Folgendem eingerichtet ist: Übertragen von Ladung aus einer Gate-Drain-Kapazität des Schalttransistors zu der Ladungsspeichervorrichtung durch Schließen des Schalters für eine erste Zeitspanne, und Übertragen von Ladung aus der Ladungsspeichervorrichtung zu dem Gate des Schalttransistors durch Schließen des Schalters für eine zweite Zeitspanne.

25. Schaltung nach Anspruch 24, wobei die erste Zeitspanne und die zweite Zeitspanne eine Hälfte einer Resonanzperiode eines LC-Schwingkreises, der von dem Induktor und einer Eingangskapazität des Schalttransistors gebildet wird, betragen.

26. Schaltung nach einem der Ansprüche 20–25, wobei die Ladungsspeichervorrichtung einen Kondensator umfasst.

27. Schaltung nach einem der Ansprüche 20–26, wobei die gespeicherte Energie, die aus dem Gate des Schalttransistors zu der Ladungsspeichervorrichtung übertragen wird, größer als 50 % der Energie, die aus der Ladungsspeichervorrichtung zu dem Gate des Schalttransistors übertragen wird, ist.

28. Schaltung nach Anspruch 27, wobei die gespeicherte Energie, die aus dem Gate des Schalttransistors zu der Ladungsspeichervorrichtung übertragen wird, mindestens 100 % der Energie, die aus der Ladungsspeichervorrichtung zu dem Gate des Schalttransistors übertragen wird, beträgt.

29. Schaltung nach einem der Ansprüche 20–28, wobei die Gate-Drain-Kapazität des Schalttransistors mindestens ein Zehntel einer Gate-Source-Kapazität des Schalttransistors beträgt.

30. Schaltung nach einem der Ansprüche 20–29, die ferner den Schalttransistor umfasst.

31. Schaltung nach Anspruch 30, wobei der Schalttransistor einen High-Side-Schalttransistor umfasst.

32. Schaltung nach Anspruch 30, wobei der Schalttransistor einen Superjunction-MOSFET umfasst.

33. Schaltung nach einem der Ansprüche 20–32, wobei der Gate-Treiber eingerichtet ist, den Schalttransistor einzuschalten, wenn eine Spannung über den Schalttransistor null Volt beträgt.

34. Schaltung nach einem der Ansprüche 20–33, die ferner Folgendes umfasst:

eine Ladungsspeicherüberwachungsschaltung, die eingerichtet ist, eine Spannung der Ladungsspeicherschaltung zu überwachen; und
 einen Schalter, der zwischen die Ladungsspeichervorrichtung und eine externe Leistungsversorgung gekoppelt ist, wobei die Ladungsüberwachungsschaltung eingerichtet ist, den Schalter zu schließen, wenn eine Spannung der Ladungsspeichervorrichtung unter eine vorbestimmte Schwelle fällt.

35. Schaltung nach Anspruch 34, wobei die Ladungsspeicherüberwachungsschaltung einen Komparator umfasst, der einen ersten Eingangsknoten, der mit der Ladungsspeichervorrichtung gekoppelt ist, einen zweiten Eingangsknoten, der mit einem Referenzspannungsknoten gekoppelt ist, und einen Ausgang, der mit einem Steuerknoten des Schalters gekoppelt ist, umfasst.

36. Schaltung nach einem der Ansprüche 20–35, die ferner die Ladungsspeichervorrichtung umfasst.

37. Schaltung nach einem der Ansprüche 20–36, die ferner Folgendes umfasst:
 den Schalttransistor;
 einen Transformator mit einer ersten Wicklung, die mit dem Schalttransistor gekoppelt ist;
 eine Sekundärseitenschaltung, die eine Sekundärsteuerung umfasst, die mit Sekundärseiten-Schalttransistoren gekoppelt ist, die mit einer zweiten Wicklung des Transformators gekoppelt sind; und
 eine isolierte Kommunikationsverbindung, die zwischen der Sekundärsteuerung und einem Eingang des Gate-Treibers gekoppelt ist, wobei die gespeicherte Energie, die aus der Ladungsspeichervorrichtung zu dem Schalttransistor übertragen wird, größer als 50 % der Energie, die aus der Ladungsspeichervorrichtung zu dem Gate des Schalttransistors übertragen wird, ist.

38. Verfahren zum Ansteuern eines ersten Schalttransistors und eines zweiten Schalttransistors, wobei das Verfahren Folgendes umfasst:

Ausschalten des ersten Schalttransistors, umfassend ein Übertragen einer Ladung von einem Gate des ersten Schalttransistors zu einer Ladungsspeichervorrichtung;

nach dem Ausschalten des ersten Schalttransistors, Einschalten des zweiten Schalttransistors, umfassend ein Übertragen der Ladung aus der Ladungsspeichervorrichtung zu einem Gate des zweiten Schalttransistors; nach dem Einschalten des zweiten Schalttransistors, Ausschalten des zweiten Schalttransistors, was ein Übertragen der Ladung aus dem Gate des zweiten Schalttransistors zu der Ladungsspeichervorrichtung umfasst; und

nach dem Ausschalten des zweiten Schalttransistors, Einschalten des ersten Schalttransistors, was ein Übertragen der Ladung von der Ladungsspeichervorrichtung zu dem Gate des ersten Schalttransistors umfasst.

39. Verfahren nach Anspruch 38, wobei:

das Ausschalten des ersten Schalttransistors ein Ausschalten des ersten Schalttransistor dann, wenn eine Spannung über den ersten Schalttransistor größer als ein erster Spannungspegel ist, umfasst;

das Ausschalten des zweiten Schalttransistors ein Ausschalten des zweiten Schalttransistors dann, wenn eine Spannung über den zweiten Schalttransistor größer als der erste Spannungspegel ist, umfasst;

das Einschalten des ersten Schalttransistors ein Einschalten des ersten Schalttransistors dann, wenn die Spannung über den ersten Schalttransistor kleiner als ein zweiter Spannungspegel ist, umfasst, wobei der zweite Spannungspegel kleiner als der erste Spannungspegel ist; und

das Einschalten des zweiten Schalttransistors ein Einschalten des zweiten Schalttransistors dann, wenn die Spannung über den zweiten Schalttransistor kleiner als der zweite Spannungspegel ist, umfasst.

40. Verfahren nach Anspruch 38 oder 39, wobei das Einschalten des zweiten Schalttransistors ein Nutzen von mindestens 50 % der Energie, die aus dem Gate des ersten Schalttransistors beim Ausschalten des ersten Schalttransistors entnommen wird, umfasst.

41. Verfahren nach einem der Ansprüche 38–40, wobei

das Übertragen der Ladung aus dem Gate des ersten Schalttransistors zu der Ladungsspeichervorrichtung ein Laden eines ersten Kondensators über einen Induktor umfasst;

das Übertragen der Ladung aus dem Gate des zweiten Transistors zu der Ladungsspeichervorrichtung ein Laden eines zweiten Kondensators über den Induktor umfasst;

das Übertragen der Ladung aus der Ladungsspeichervorrichtung zu dem Gate des ersten Transistors ein Übertragen der Ladung aus dem zweiten Kondensator zu dem ersten Kondensator über den Induktor und ein Übertragen der Ladung aus dem ersten Kondensator zu dem Gate des ersten Transistors über den Induktor umfasst; und

das Übertragen der Ladung aus der Ladungsspeichervorrichtung zu dem Gate des zweiten Transistors ein Übertragen der Ladung aus dem ersten Kondensator zu dem zweiten Kondensator über den Induktor und ein Übertragen der Ladung aus dem zweiten Kondensator zu dem Gate des zweiten Transistors über den Induktor umfasst.

42. Verfahren nach einem der Ansprüche 38–41, wobei:

das Übertragen der Ladung aus dem Gate des ersten Schalttransistors zu der Ladungsspeichervorrichtung ein Laden eines ersten Kondensators über einen Induktor durch Folgendes umfasst:

Schließen eines ersten Schalters, der zwischen das Gate des ersten Schalttransistors und einen ersten Anschluss des Induktors gekoppelt ist, Schließen eines zweiten Schalters, der zwischen einen zweiten Anschluss des Induktors und einen Referenzknoten gekoppelt ist, Öffnen eines dritten Schalters, der zwischen den zweiten Anschluss des Induktors und das Gate des zweiten Schalttransistors gekoppelt ist, und Öffnen eines vierten Schalters, der zwischen den ersten Anschluss des Induktors und den Referenzknoten gekoppelt ist;

das Übertragen der Ladung aus dem Gate des zweiten Transistors zu der Ladungsspeichervorrichtung ein Laden eines zweiten Kondensators über den Induktor durch Öffnen des ersten Schalters, Öffnen des zweiten Schalters, Schließen des dritten Schalters und Schließen des vierten Schalters umfasst;

das Übertragen der Ladung aus der Ladungsspeichervorrichtung zu dem Gate des ersten Transistors Folgendes umfasst:

Übertragen der Ladung aus dem zweiten Kondensator zu dem ersten Kondensator über den Induktor durch Öffnen des ersten Schalters, Schließen des zweiten Schalters, Öffnen des dritten Schalters und Schließen des vierten Schalters, und Übertragen der Ladung aus dem ersten Kondensator zu dem Gate des ersten Transistors über den Induktor durch Schließen des ersten Schalters, Schließen des zweiten Schalters, Öffnen des dritten Schalters und Öffnen des vierten Schalters; und

das Übertragen der Ladung aus der Ladungsspeichervorrichtung zu dem Gate des zweiten Transistors Folgendes umfasst:

Übertragen der Ladung aus dem ersten Kondensator zu dem zweiten Kondensator über den Induktor durch Öffnen des ersten Schalters, Schließen des zweiten Schalters, Öffnen des dritten Schalters und Schließen des vierten Schalters, und

Übertragen der Ladung aus dem zweiten Kondensator zu dem Gate des zweiten Transistors über den Induktor durch Öffnen des ersten Schalters, Öffnen des zweiten Schalters, Schließen des dritten Schalters und Schließen des vierten Schalters.

43. Verfahren nach Anspruch 42, wobei die Schritte des Schließens des ersten Schalters, des Schließens des zweiten Schalters, des Schließens des dritten Schalters und des Schließens des vierten Schalters ein Schließen der jeweiligen Schalter für eine Hälfte eines Schwingungszyklus eines LC-Schwingkreises, der durch den Induktor, den ersten Kondensator und den zweiten Kondensator gebildet wird, umfassen.

44. Leistungsversorgungssystem, das Folgendes umfasst:

eine Schalttransistorschaltung, die eingerichtet ist, eine induktive Last anzusteuern;

einen Ladungsspeicherkondensator, der mit einem Gate des Schalttransistors gekoppelt ist;

eine Gate-Treiberschaltung, die für Folgendes eingerichtet ist:

Ausschalten des Schalttransistors,

Übertragen einer ersten Energie aus dem Schalttransistor zu dem Ladungsspeicherkondensator, wenn der Schalttransistor ausgeschaltet wird; und

Einschalten des Schalttransistors durch Übertragen einer zweiten Energie aus dem Ladungsspeicherkondensator zu dem Gate des Schalttransistors, wobei die erste Energie mindestens 50 % der zweiten Energie beträgt.

45. System nach Anspruch 44, wobei die Schalttransistorschaltung einen Galliumnitrid-Transistor mit hoher Elektronenmobilität (GaN-HEMT) umfasst.

46. System nach Anspruch 44, wobei die erste Energie mindestens 100 % der zweiten Energie beträgt.

47. System nach Anspruch 44, wobei:

der Gate-Treiber eingerichtet ist, den Schalttransistor unter Verwendung von hartem Schalten auszuschalten; und

der Gate-Treiber eingerichtet ist, den Schalttransistor unter Verwendung von weichem Schalten einzuschalten.

Es folgen 13 Seiten Zeichnungen

Anhängende Zeichnungen

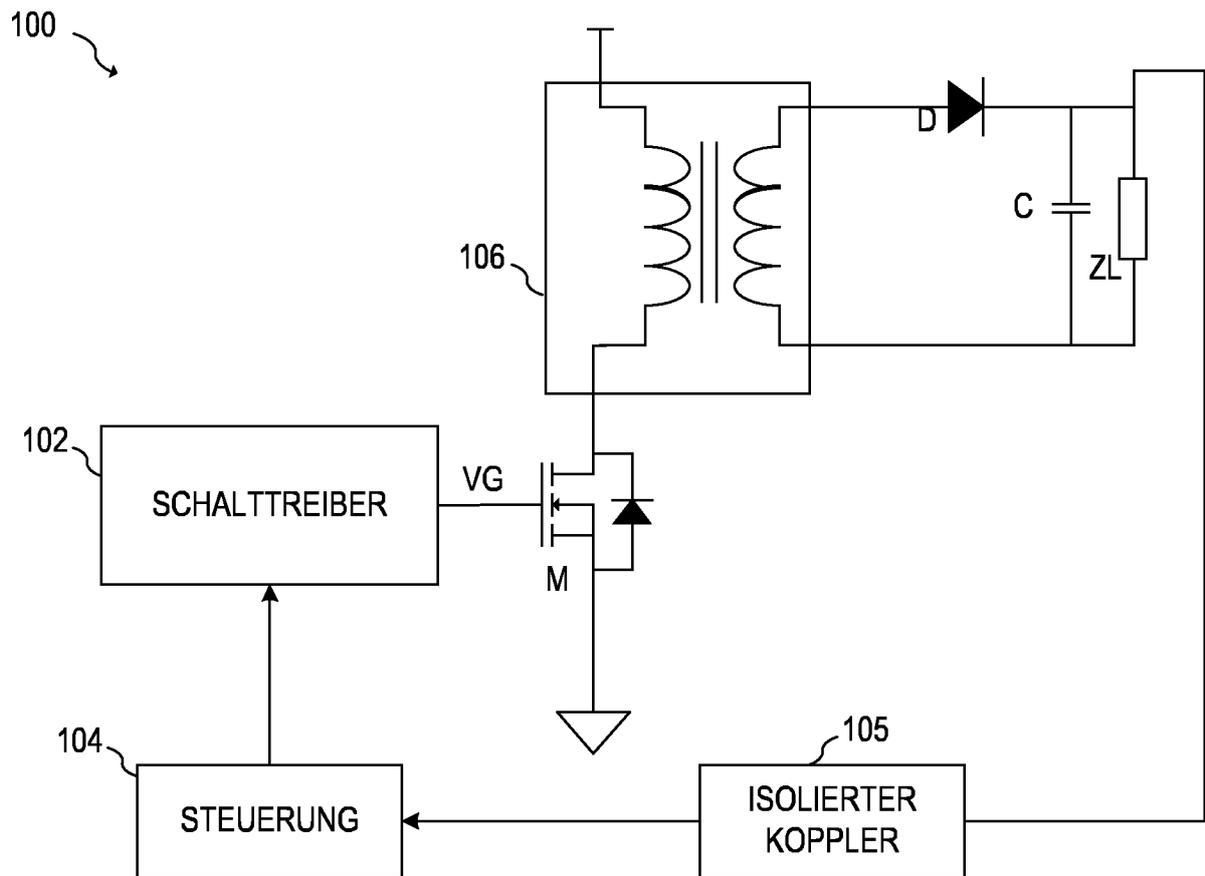


FIG. 1

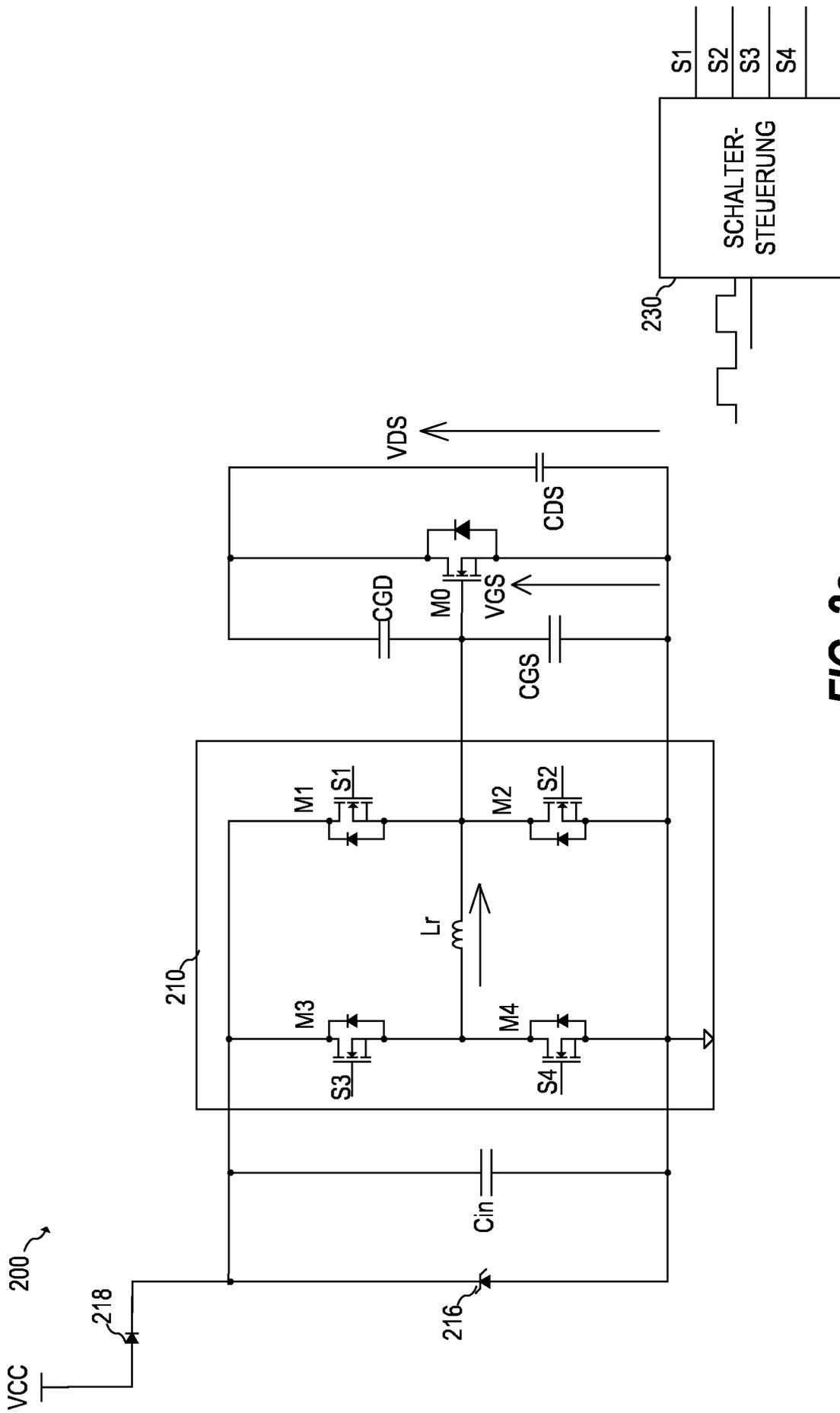


FIG. 2a

FIG 2b

Ausschalten

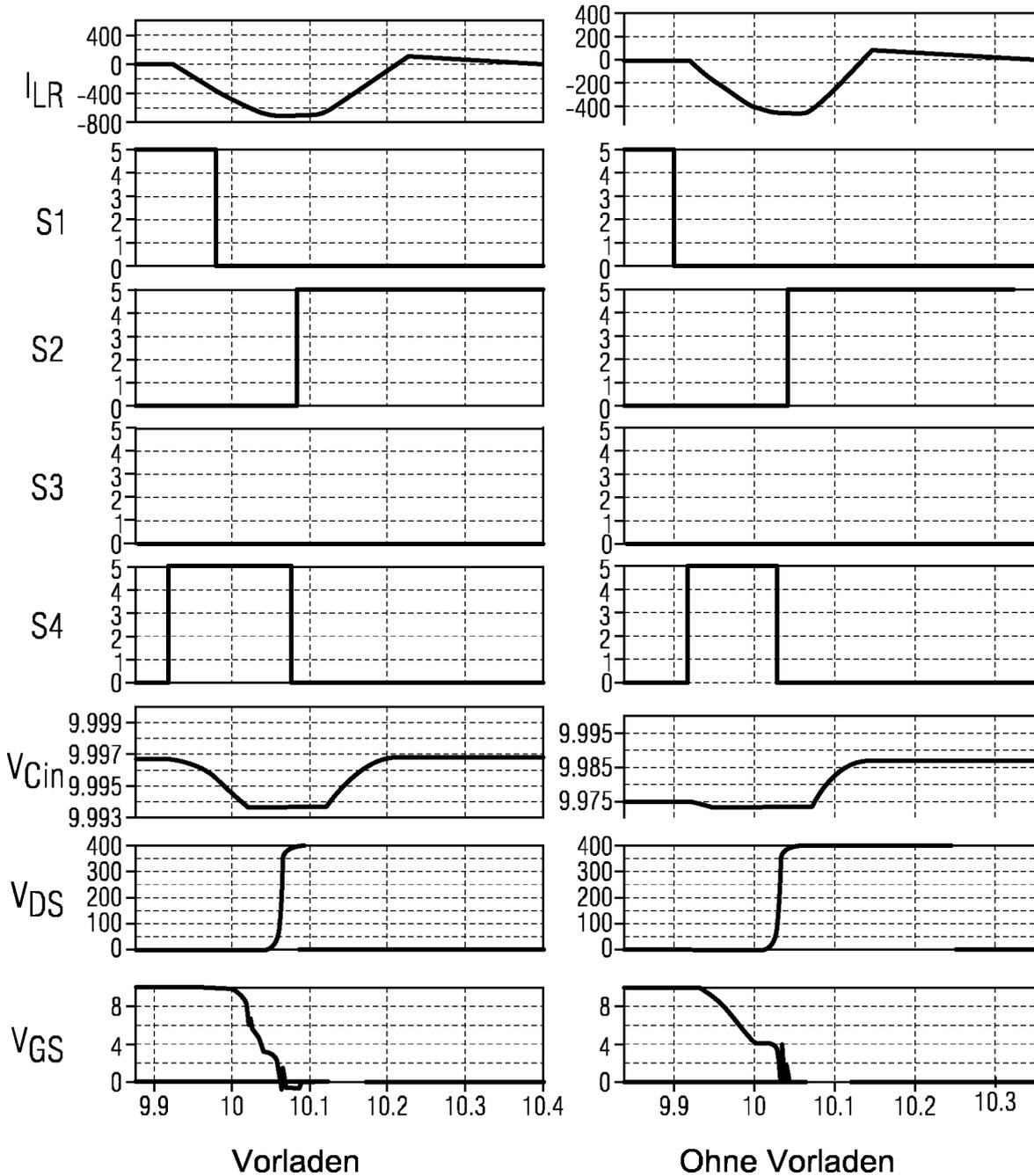
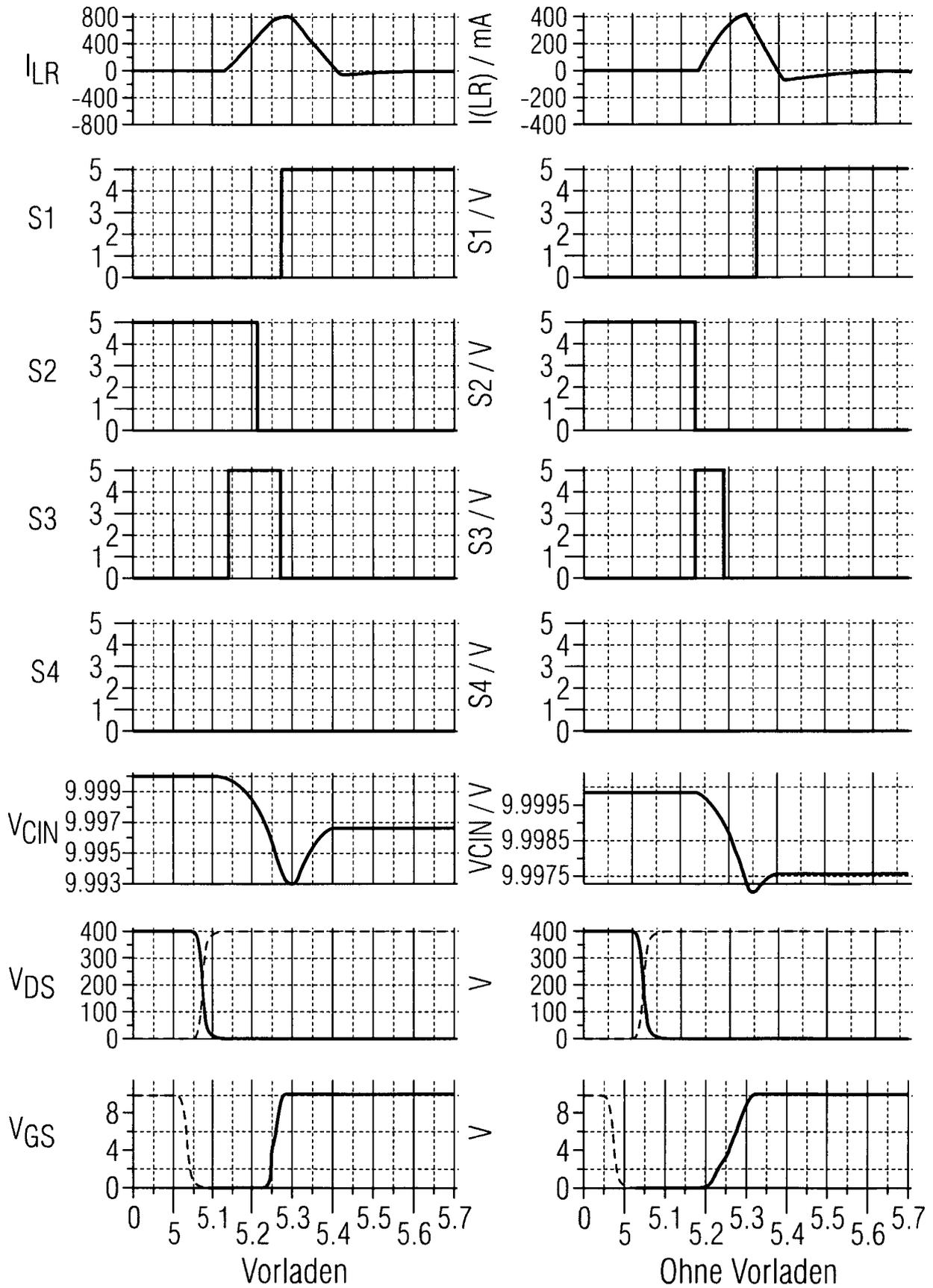


FIG 2c

Einschalten



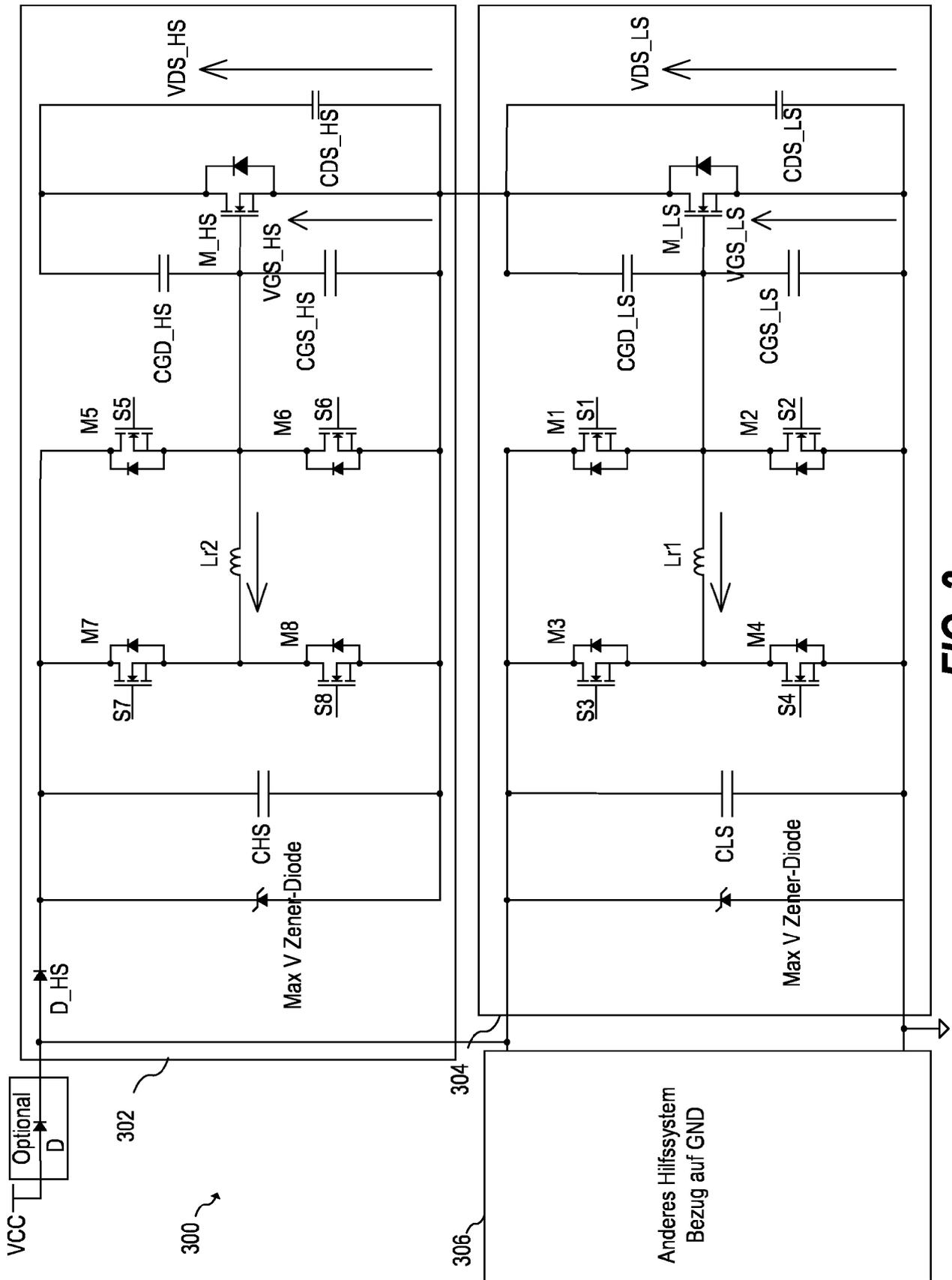


FIG. 3

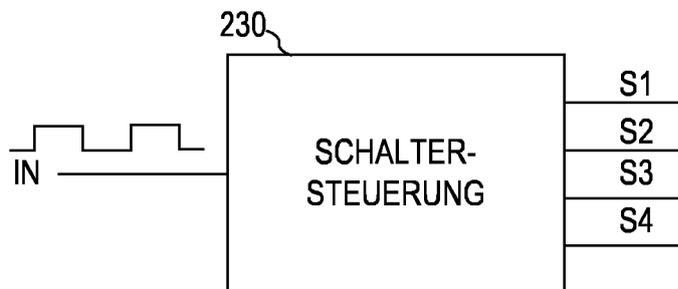
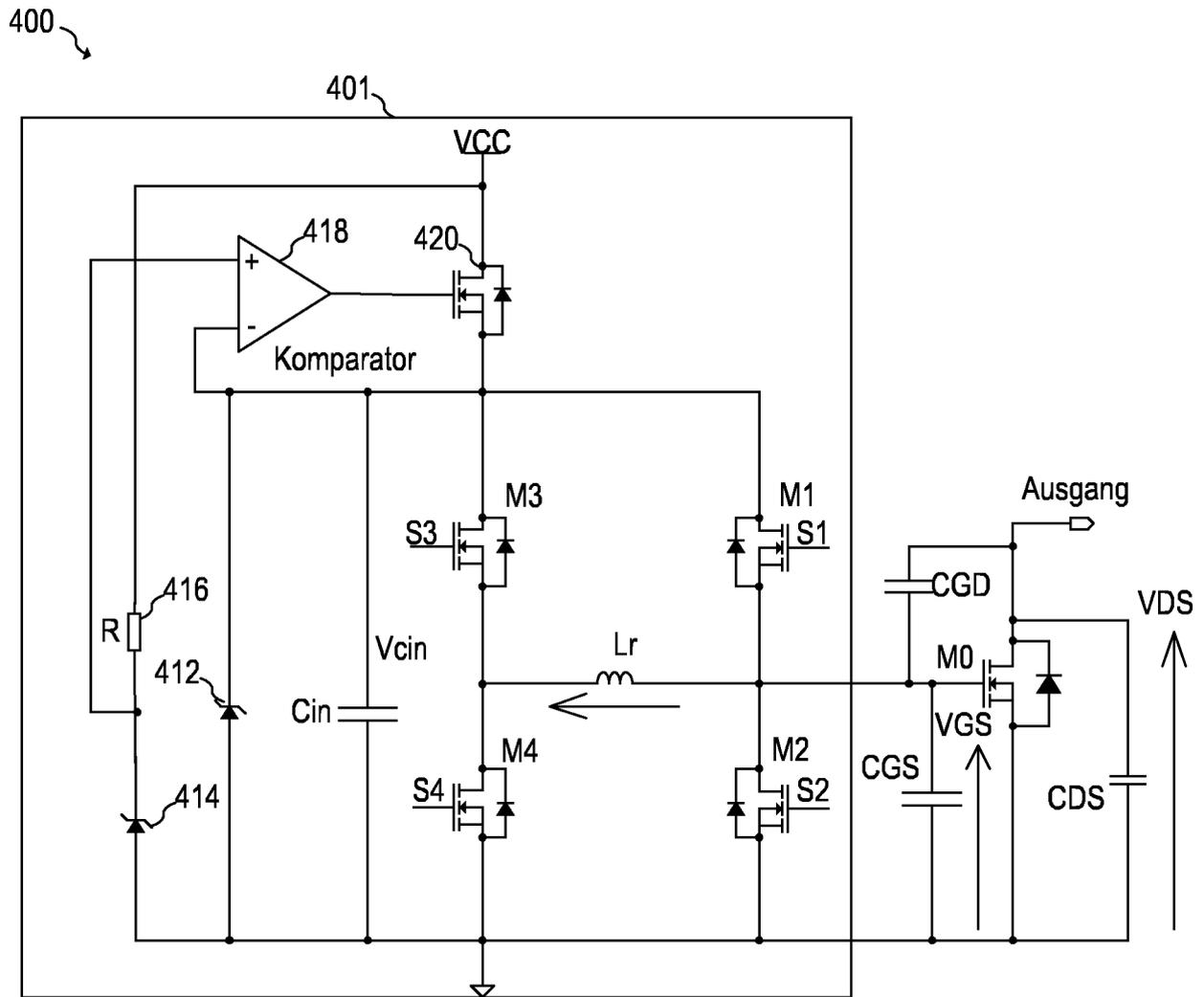


FIG. 4

500 ↗

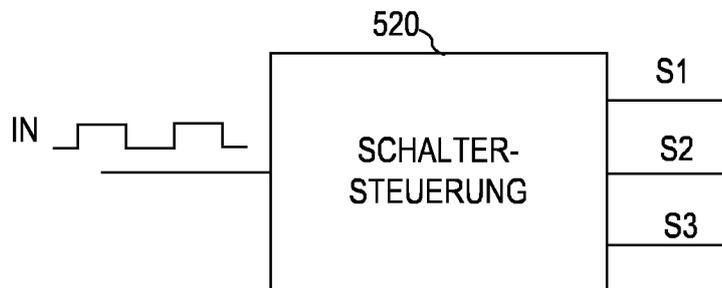
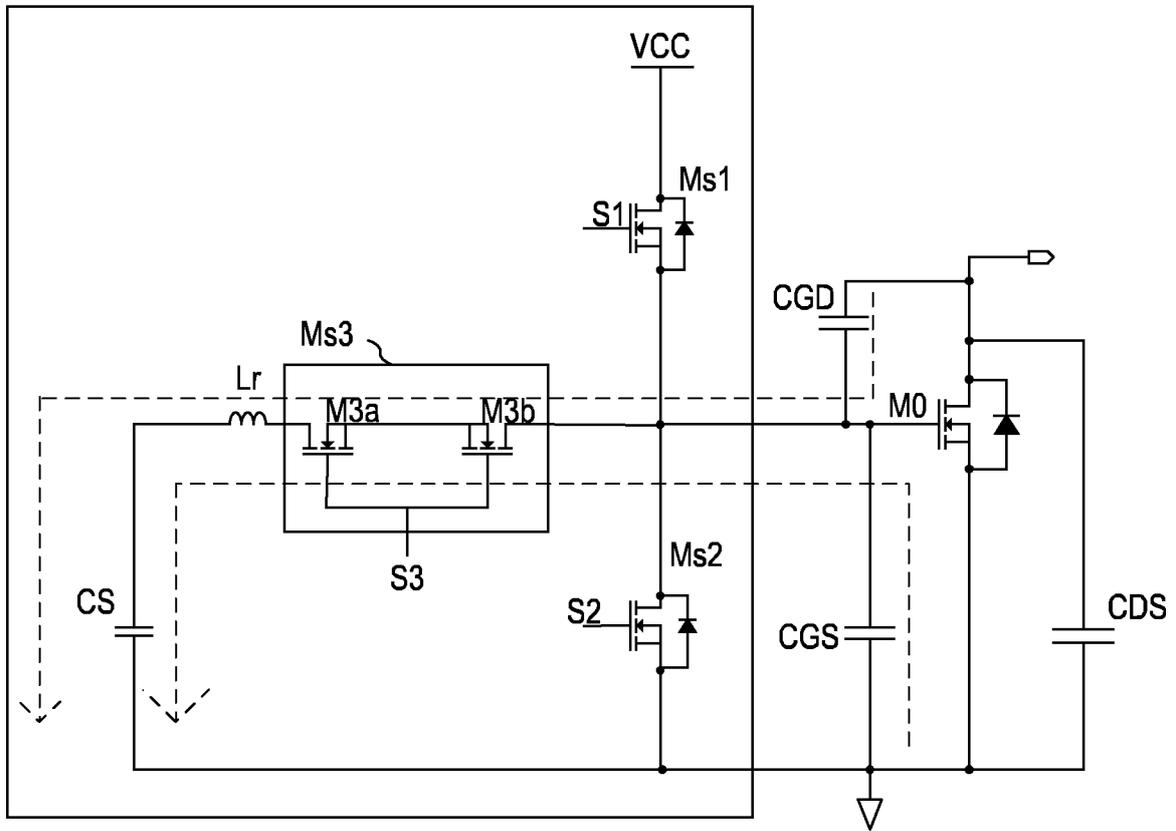
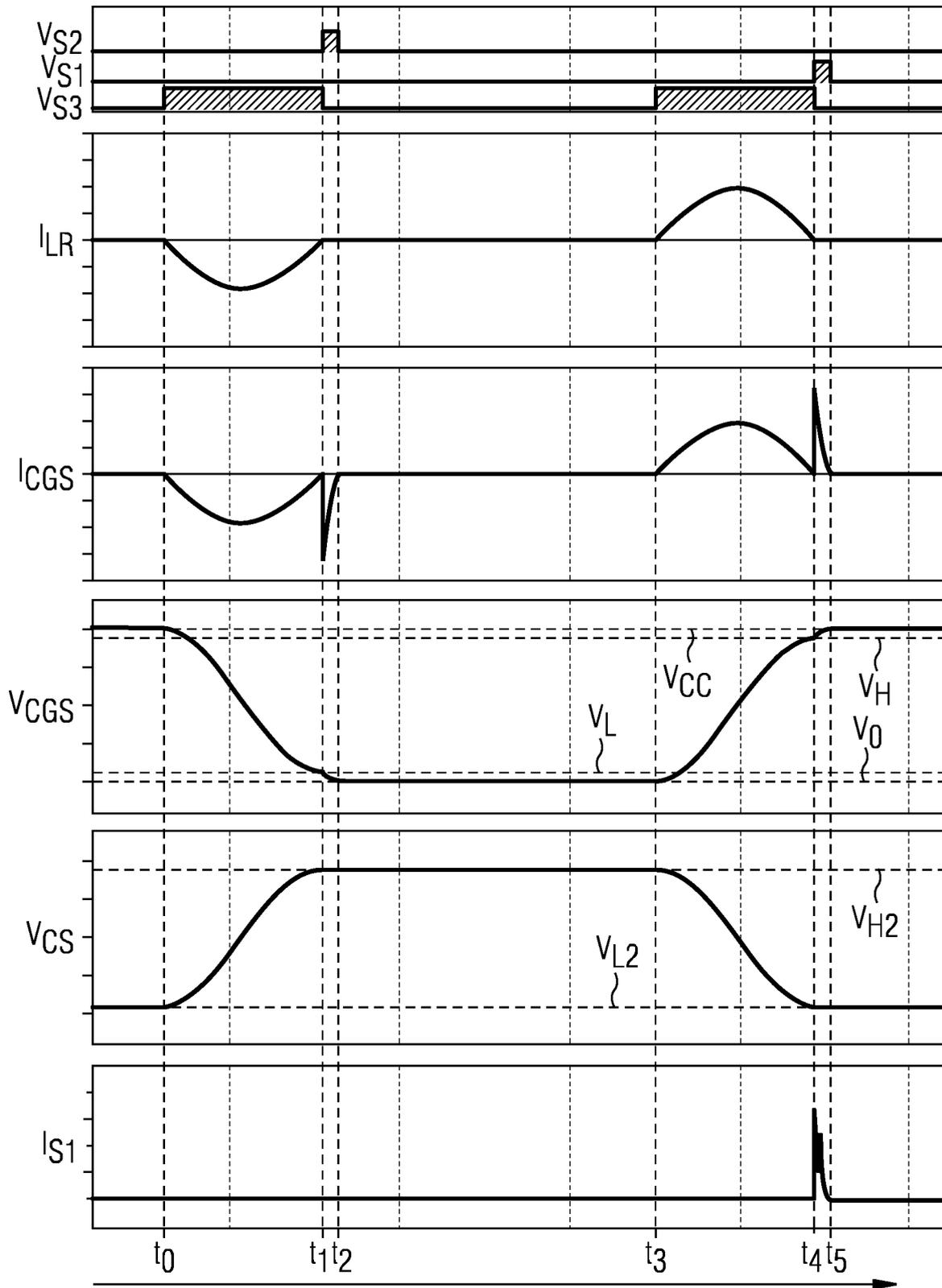


FIG. 5a

FIG 5b



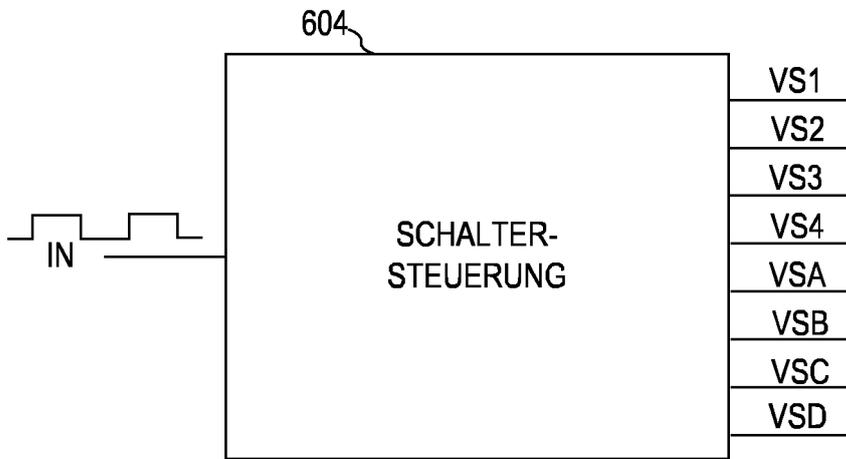
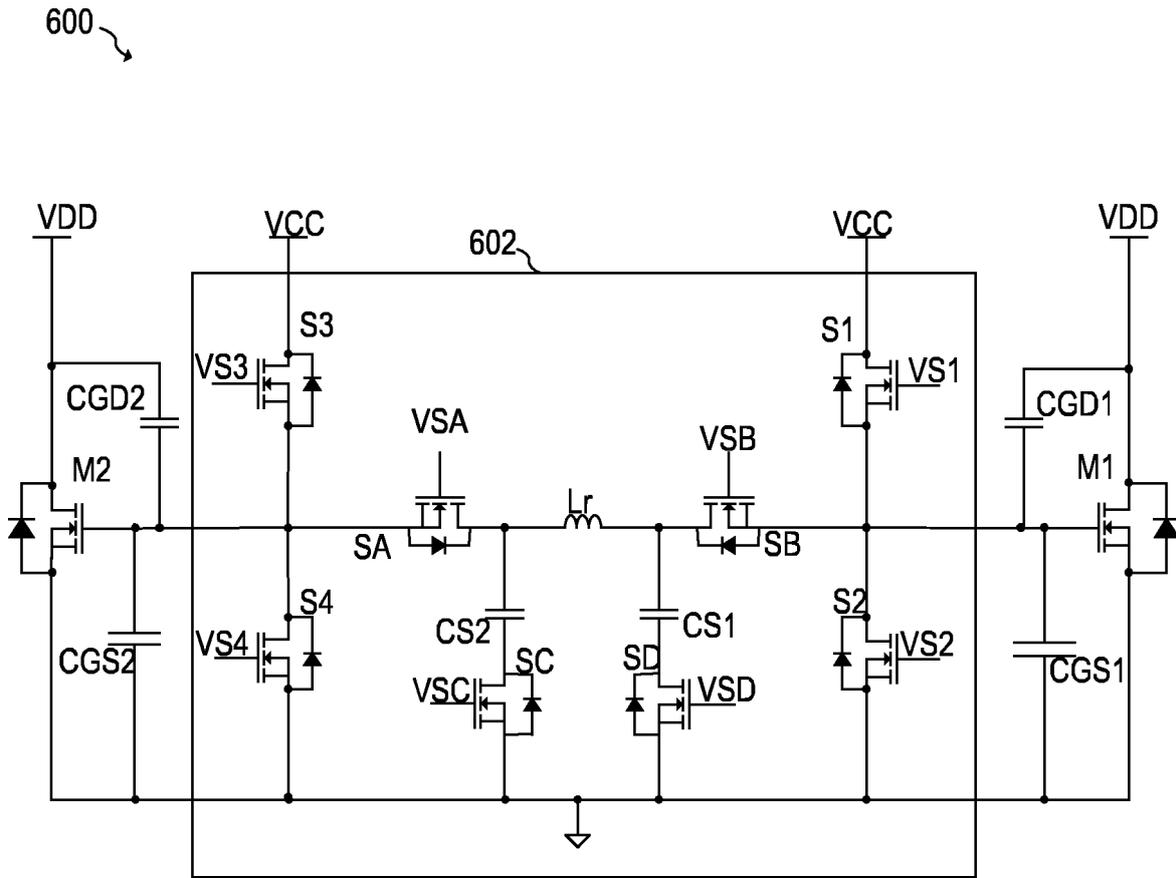
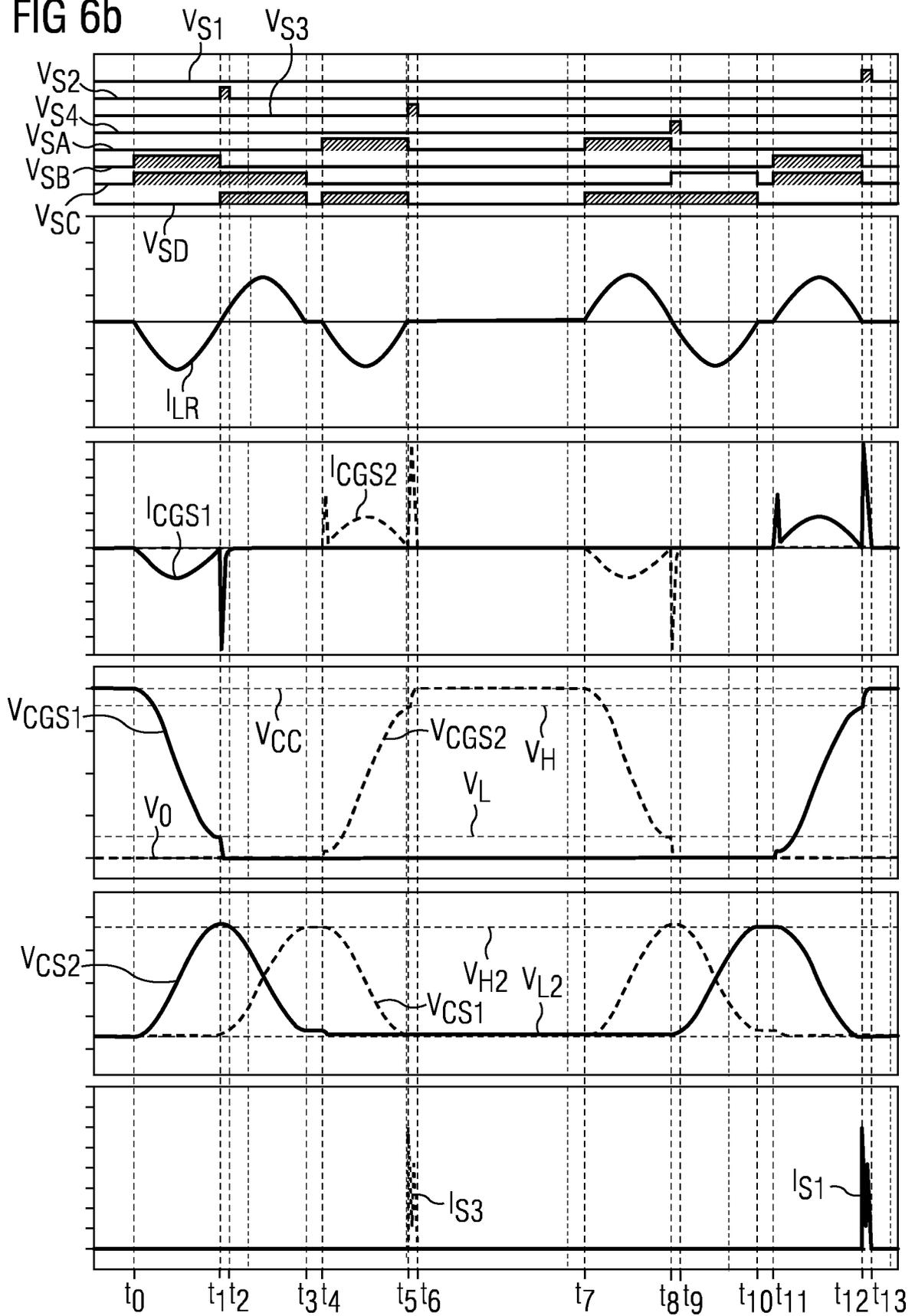


FIG. 6a

FIG 6b



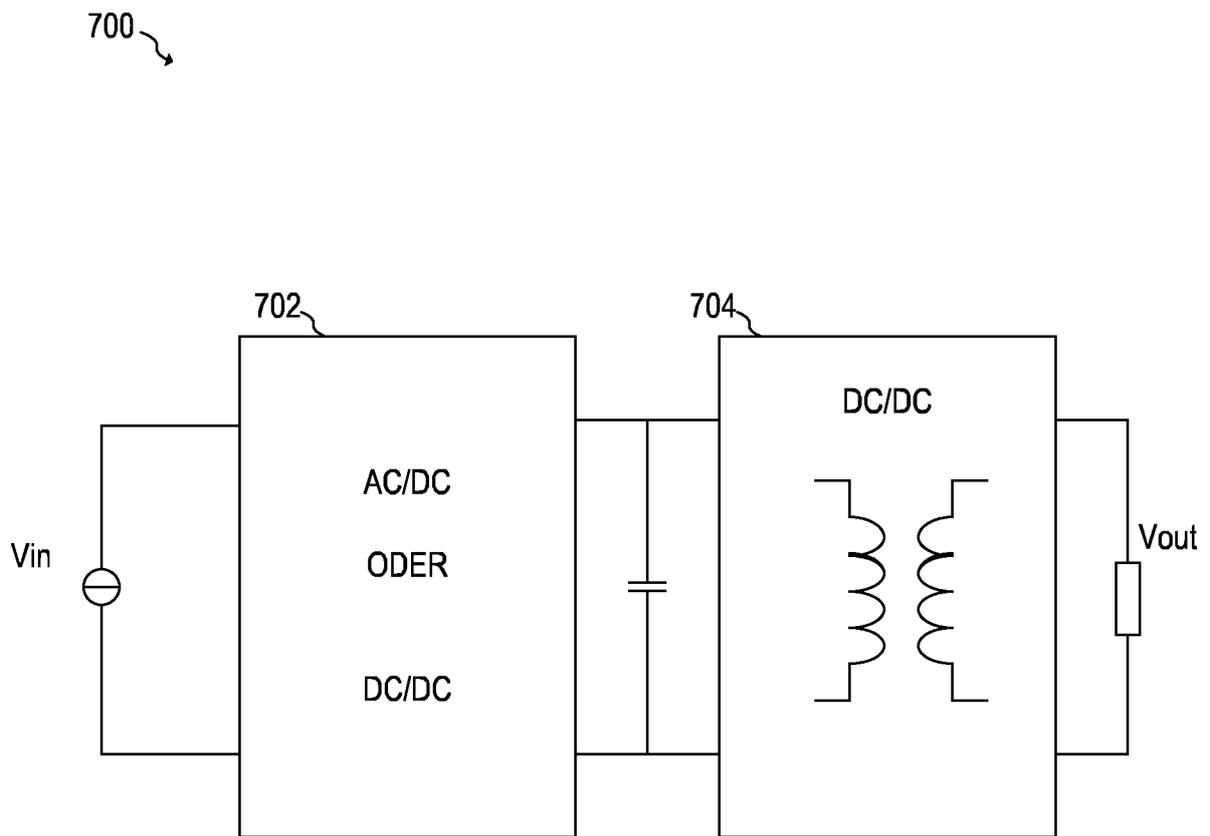


FIG. 7a

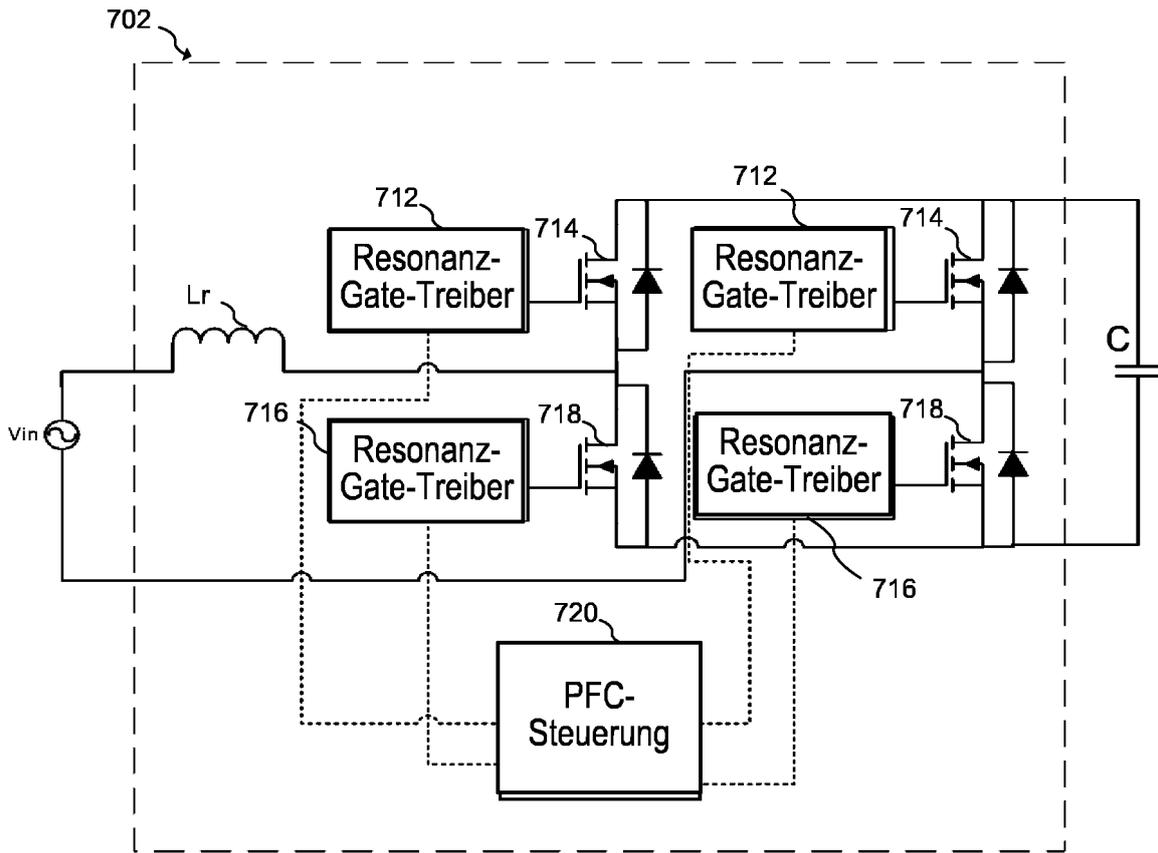


FIG. 7b

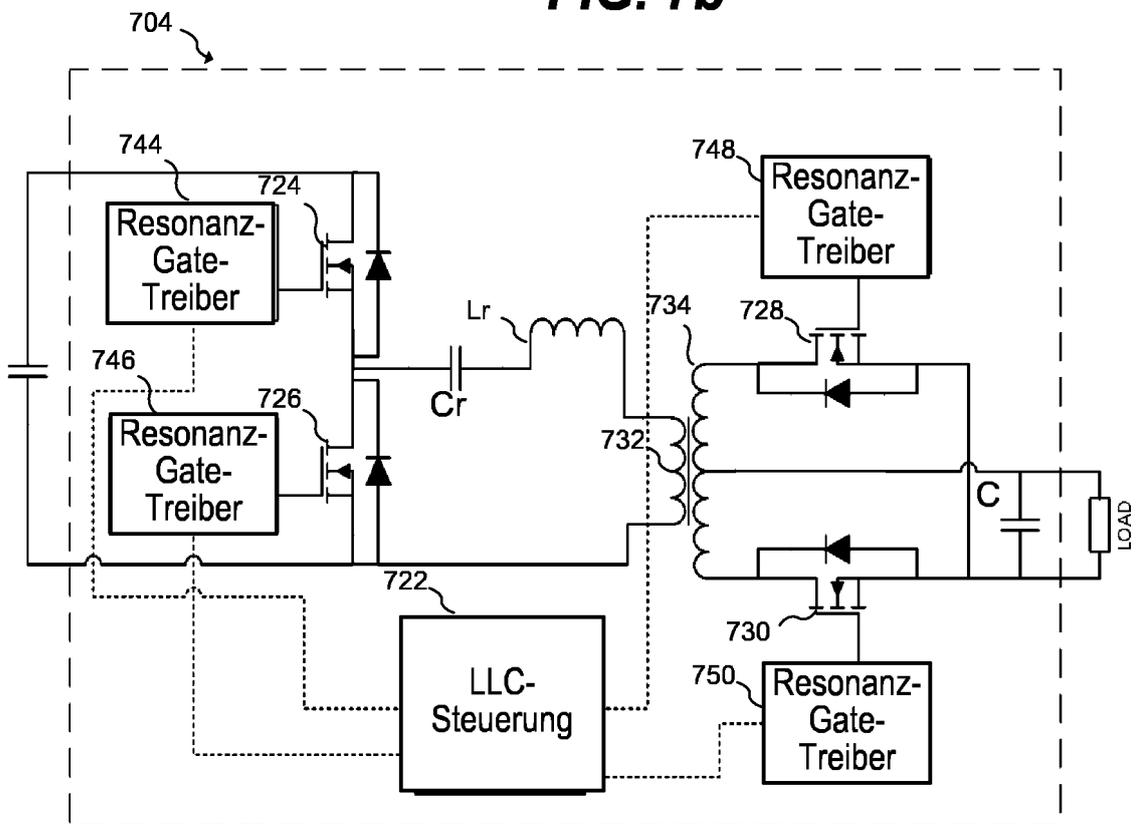
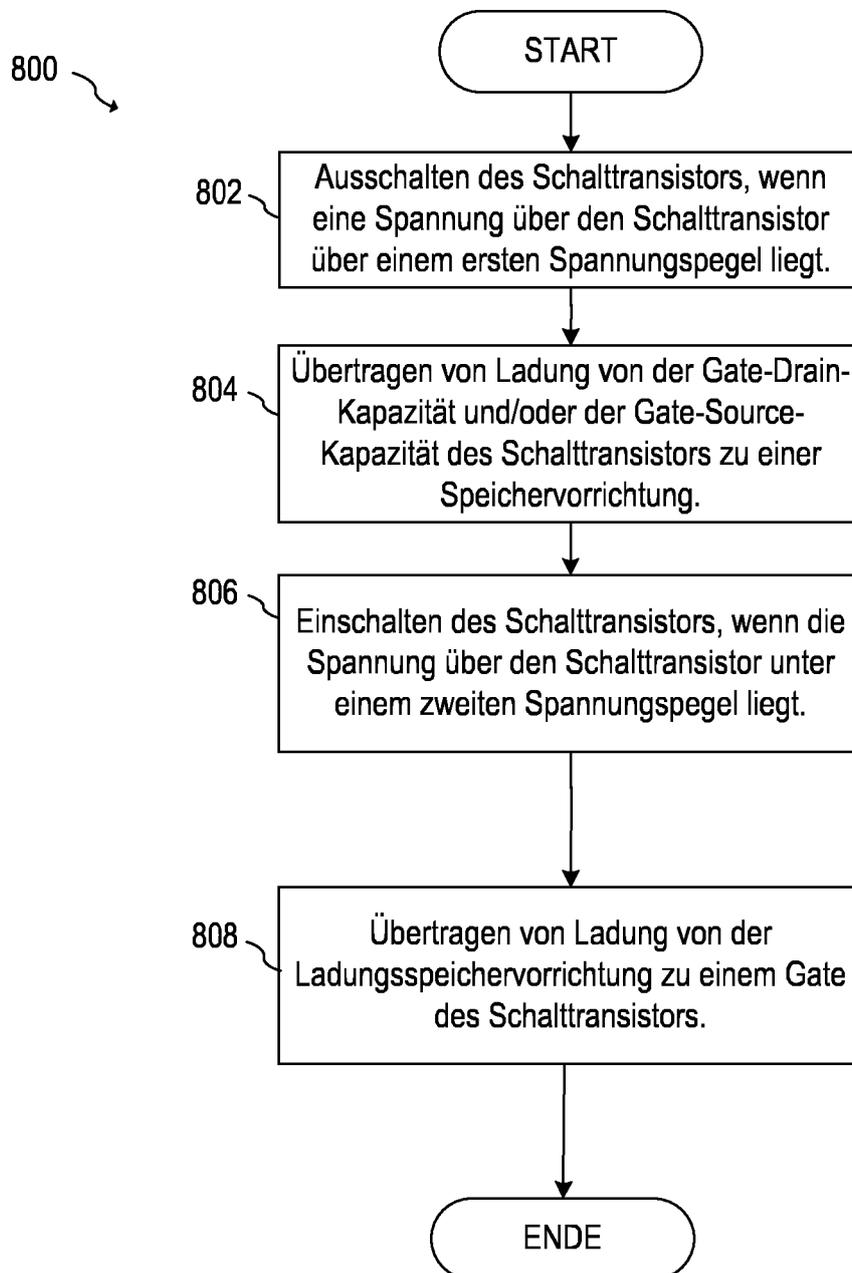


FIG. 7c

**FIG. 8**