

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6451162号
(P6451162)

(45) 発行日 平成31年1月16日(2019.1.16)

(24) 登録日 平成30年12月21日(2018.12.21)

(51) Int.Cl. F I
GO2F 1/1343 (2006.01) GO2F 1/1343
GO2F 1/1337 (2006.01) GO2F 1/1337

請求項の数 4 (全 14 頁)

(21) 出願番号	特願2014-184177 (P2014-184177)	(73) 特許権者	000231512 日本精機株式会社 新潟県長岡市東蔵王2丁目2番34号
(22) 出願日	平成26年9月10日(2014.9.10)	(74) 代理人	100095407 弁理士 木村 満
(65) 公開番号	特開2015-87755 (P2015-87755A)	(72) 発明者	小林 和也 新潟県長岡市東蔵王2丁目2番34号 日 本精機株式会社内
(43) 公開日	平成27年5月7日(2015.5.7)	(72) 発明者	五十嵐 隆治 新潟県長岡市東蔵王2丁目2番34号 日 本精機株式会社内
審査請求日	平成29年7月21日(2017.7.21)	審査官	佐藤 洋允
(31) 優先権主張番号	特願2013-196870 (P2013-196870)		
(32) 優先日	平成25年9月24日(2013.9.24)		
(33) 優先権主張国	日本国(JP)		

最終頁に続く

(54) 【発明の名称】 液晶表示素子

(57) 【特許請求の範囲】

【請求項1】

液晶層と、前記液晶層を挟んで互いに対向する一対の基板と、前記一対の基板の一方に設けられる第1の電極と、前記一対の基板の他方に設けられる第2の電極と、を備える垂直配向型の液晶表示素子であって、

前記第1の電極は、前記一対の基板の法線方向から見て所定の軸線に沿って延びる第1のスリットを有し、

前記第2の電極は、前記法線方向から見て前記軸線に沿って延びる第2のスリットを有し、

前記第1のスリット及び前記第2のスリットの各々は、1つ以上あり、

前記法線方向から見て、前記第1の電極と前記第2の電極とが重なる領域に形成される所定の画素領域において、前記軸線に沿って前記第1のスリットと前記第2のスリットとが交互に位置して一列に並んでおり、

前記画素領域において、前記軸線に沿って一列に並んだ前記第1のスリットと前記第2のスリットのうち、前記軸線に沿う方向の最も一端側に位置するスリット及び最も他端側に位置するスリットは、各々のスリットが形成されている電極の端部にまで至っており、

前記画素領域において、前記軸線に沿って一列に並んだ前記第1のスリットと前記第2のスリットのうち、前記軸線に沿う方向の最も一端側に位置するスリットを端部スリットとした場合、

前記法線方向から見て、前記端部スリットが形成されている電極端からの、前記電極端

と直交する方向における前記端部スリットの幅は、10 μm以上50 μm以下である、
ことを特徴とする液晶表示素子。

【請求項2】

前記法線方向から見て、前記軸線に沿って隣り合う前記第1のスリットと前記第2のスリットとは、間隔を空けずに配置されている、

ことを特徴とする請求項1に記載の液晶表示素子。

【請求項3】

前記端部スリットは複数であり、

前記法線方向から見て、前記端部スリットが形成されている電極端からの、前記電極端と直交する方向における前記端部スリットの幅は、全て一定である、

ことを特徴とする請求項1に記載の液晶表示素子。

【請求項4】

前記法線方向から見て、前記第1のスリットと前記第2のスリットの各々は、前記軸線に沿う方向に延びる略長形状である、

ことを特徴とする請求項1及至3のいずれか1項に記載の液晶表示素子。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示素子に関し、詳しくは、垂直配向型(VA(Vertical Alignment)型)の液晶表示素子に関する。

【背景技術】

【0002】

VA型の液晶表示素子として、例えば、特許文献1には、透明電極にスリットを設けることで、液晶分子の倒れこむ方向を制御し、視角依存性を低減した液晶表示素子が開示されている。

【0003】

特許文献1に係る液晶表示素子は、一对の基板上の透明電極により形成される表示領域内で、一对の基板上の両方の透明電極に略長形状型に一部が取り除かれたスリットを有しており、一方の透明電極に設けられたスリットと、他方の透明電極に設けられたスリットとが、表示領域内でスリットの長手方向と直交する方向に交互に配置されている構成のものである。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2004-252298号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

特許文献1に係る液晶表示素子のように、視角依存性を低減するために透明電極にスリットを設ける場合、透明電極の両端に渡るスリットを設けようとする、電極が分断されてしまうので、スリットと電極端との間に若干のクリアランスを設ける必要がある。このようにクリアランスを設けた箇所では、液晶分子の配向制御がうまくいかず、図9に示すように、配向ムラが生じてしまう。すると、透明電極が重なる領域で表示される画素5Aの端がギザギザに視認されてしまい、表示の見栄えが悪かった。

【0006】

本発明は、上記実状に鑑みてなされたものであり、視角依存性を低減しつつも、表示の見栄えが良好な液晶表示素子を提供することを目的とする。

【課題を解決するための手段】

【0007】

上記目的を達成するため、本発明に係る液晶表示素子は、

10

20

30

40

50

液晶層と、前記液晶層を挟んで互いに対向する一対の基板と、前記一対の基板の一方に設けられる第1の電極と、前記一対の基板の他方に設けられる第2の電極と、を備える垂直配向型の液晶表示素子であって、

前記第1の電極は、前記一対の基板の法線方向から見て所定の軸線に沿って延びる第1のスリットを有し、

前記第2の電極は、前記法線方向から見て前記軸線に沿って延びる第2のスリットを有し、

前記第1のスリット及び前記第2のスリットの各々は、1つ以上あり、

前記法線方向から見て、前記第1の電極と前記第2の電極とが重なる領域に形成される所定の画素領域において、前記軸線に沿って前記第1のスリットと前記第2のスリットとが交互に位置して一列に並んでおり、

前記画素領域において、前記軸線に沿って一列に並んだ前記第1のスリットと前記第2のスリットのうち、前記軸線に沿う方向の最も一端側に位置するスリット及び最も他端側に位置するスリットは、各々のスリットが形成されている電極の端部にまで至っており、

前記画素領域において、前記軸線に沿って一列に並んだ前記第1のスリットと前記第2のスリットのうち、前記軸線に沿う方向の最も一端側に位置するスリットを端部スリットとした場合、

前記法線方向から見て、前記端部スリットが形成されている電極端からの、前記電極端と直交する方向における前記端部スリットの幅は、 $10\ \mu\text{m}$ 以上 $50\ \mu\text{m}$ 以下である、

ことを特徴とする。

【発明の効果】

【0008】

本発明によれば、視角依存性を低減しつつも、表示の見栄えが良好な液晶表示素子を提供することができる。

【図面の簡単な説明】

【0009】

【図1】本発明の一実施形態に係る液晶表示素子の概略断面図である。

【図2】本発明の一実施形態に係る液晶表示素子が表示する画像の一例を示した図である。

【図3】図2に示す画素のA部に対応する電極の形状を表す図であり、電極に形成されるスリットを説明するための図である。

【図4】図3に対応する図であり、(a)は、表側電極の平面図で、(b)は、裏側電極の平面図である。

【図5】本発明の一実施形態に係る液晶表示素子の図3に示すB-B線概略断面図である。

【図6】(a)は、本発明の一実施形態に係る液晶表示素子を図4に示す軸線に沿って切った概略断面図である。(b)は、従来例に係る液晶表示素子を図8に示す軸線に沿って切った概略断面図である。

【図7】(a)及び(b)は、変形例に係る電極の平面図である。

【図8】従来例に係る電極の形状を表す図である。

【図9】従来の液晶表示素子の画素端部の顕微鏡写真を示す図であり、従来、顕著に発生していた配向ムラを説明するための図である。

【図10】図3に対応する図であり、端部スリットの好適な幅を説明するための図である。

【図11】(a)~(c)は液晶表示素子の画素の顕微鏡写真を示す図であり、(a)は端部スリットが無い従来例の図であり、(b)は端部スリットの幅が $50\ \mu\text{m}$ の場合の図であり、(c)は端部スリットの幅が $20\ \mu\text{m}$ の場合の図である。

【発明を実施するための形態】

【0010】

本発明の一実施形態について図面を参照して説明する。

【 0 0 1 1 】

(液晶表示素子 1 0 0 の構成)

本発明の一実施形態に係る液晶表示素子 1 0 0 は、図 1 に示すように、液晶セル 1 0 と、偏光板 2 0 , 3 0 と、を備える。液晶表示素子 1 0 0 は、後述の画素を透過 / 不透過状態に適宜切り替えることで、所定の画像を表示する。以下では、図 1 に示すように、所定の部材よりも使用者 (表示画像の視認者) 側を表側、その反対側を裏側として、適宜説明する。

【 0 0 1 2 】

液晶セル 1 0 は、垂直配向型 (V A 型) の液晶セルであり、図 1 に示すように、一对の表側基板 1 F 及び裏側基板 1 R と、電極 2 F , 2 R と、配向膜 3 F , 3 R と、液晶層 4 と

10

【 0 0 1 3 】

表側基板 1 F、裏側基板 1 R は、各々、例えば、ガラス、プラスチック等から透明に形成されている。表側基板 1 F と裏側基板 1 R とは、液晶層 4 を挟んで互いに対向して配置されている。表側基板 1 F は液晶セル 1 0 の表側に位置し、裏側基板 1 R は液晶セル 1 0 の裏側に位置する。

【 0 0 1 4 】

電極 2 F , 2 R は、各々、酸化インジウムを主成分とする I T O (Indium Tin Oxide) 膜等から構成され、光を透過する透明電極である。電極 2 F は表側基板 1 F の液晶層 4 側の面上に、電極 2 R は裏側基板 1 R の液晶層 4 側の面上に、公知の方法 (スパッタ、蒸着、エッチング等) により形成されている。電極 2 F はコモン電極として、電極 2 R はセグメント電極として構成されている。両電極には、パッシブ駆動方式で電圧が印加される。つまり、液晶表示素子 1 0 0 は、セグメント表示型であってパッシブ駆動方式の液晶表示素子として構成されている。なお、電極 2 R がセグメント電極、電極 2 F がコモン電極として構成されてもよい。

20

また、電極 2 F , 2 R は、本実施形態に特有のスリットを有して形成されている。これについては、後に詳述する。

【 0 0 1 5 】

電極 2 F , 2 R は、各々が所定の形状にパターンニングされている。液晶表示素子 1 0 0 は、表側基板 1 F と裏側基板 1 R の対向面の法線方向 (以下、単に、基板法線方向という) から見て、電極 2 F と電極 2 R とが重なる領域において、前記所定の形状に対応した画素を表示する。ここで、画素とは、液晶表示素子 1 0 0 が表示する画像の素となるものであり、図形だけでなく、それ単体で、文字、数字、アイコン等の記号を表すものも含む。液晶表示素子 1 0 0 は、電極 2 F , 2 R を介して、液晶層 4 にオン電圧が印加された領域で光を透過させることによって、その領域に対応する画素を表示状態とする (略白く表示する) 。液晶表示素子 1 0 0 は、略黒の背景領域に画素を略白く表示する、いわゆるネガ表示型 (ノーマリブラックモード) のものとして構成されている。

30

【 0 0 1 6 】

液晶表示素子 1 0 0 が表示する画像の一例を図 2 に示す。同図では、液晶表示素子 1 0 0 は、7セグメントディスプレイとして構成され、数値を示す画像を表示している (同図では「 8 」を表示している) 。この例では、図形を表す画素 5 (セグメント) が 7 つあり、これらの組み合わせによって数値を表示している。液晶表示素子 1 0 0 では、基板法線方向から見て、電極 2 F と電極 2 R とが重ならない領域、及び、オン電圧が印加されていない領域が略黒の背景領域 6 となる。なお、図 2 では、背景領域 6 において形成されている引き回し電極を省略して表した。

40

【 0 0 1 7 】

配向膜 3 F , 3 R は、それぞれ、液晶層 4 に接する垂直配向膜であり、例えばポリイミドから、公知の方法 (例えば、フレクソ印刷) によって形成される。配向膜 3 F は電極 2 F を液晶層 4 側から覆い、配向膜 3 R は電極 2 R を液晶層 4 側から覆う。配向膜 3 F , 3 R は、液晶層 4 に電極 2 F 及び電極 2 R から電圧が印加されていないとき (電圧無印加時

50

)の液晶分子を、表側基板1F、裏側基板1Rの主面(液晶層4側に向く面)と略垂直に配向させる。

【0018】

液晶層4は、表側基板1Fと裏側基板1Rと、両基板を接合するシール材(図示せず)とによって形成される空間に封入されている。液晶層4は、誘電率異方性が負(< 0)の液晶材から構成されている。また、液晶層4は、その層厚(セルギャップ)が図示しないスペーサにより一定に保たれている。液晶層4にしきい電圧以上の電圧が印加されると、略垂直に配向された液晶分子が倒れ込むように挙動する。そして、オン電圧が印加されたときは、液晶分子は両基板(表側基板1F、裏側基板1R)の主面と実質的に平行となる。

10

【0019】

偏光板20、30は、一方の面側から入射した光を、吸収軸に直交する透過軸に沿った直線偏光として他方の面側から出射する。図1に示すように、偏光板20は液晶セル10の表側に位置し、偏光板30は液晶セル10の裏側に位置する。偏光板20と偏光板30とは、基板法線方向から見て、それぞれの吸収軸が互いに直交するように配置されている(直交ニコル配置)。偏光板20、30としては、例えば、染料系の偏光フィルムであるSHC-13U(株式会社ポラテクノ社製)を用いることができる。

偏光板30の裏側には、バックライト(図示せず)が備えられている。液晶表示素子100は、バックライトからの光により透過表示を行う。また、電極2F及び電極2Rには、制御装置(図示せず)が接続されている。この制御装置は、パッシブ駆動方式により、電極2F、2Rに、適宜オン電圧/オフ電圧を印加して、画素を透過/不透過状態に切り替えることにより、液晶表示素子100に画素単体あるいは画素の集合によって表される所定の画像を表示させる。

20

【0020】

液晶表示素子100では、液晶分子が倒れ始めるしきい電圧よりも低い値にオフ電圧が設定されている。そのため、液晶層4にオフ電圧を印加しても液晶分子は実質的に垂直に配向したままである。この場合、バックライトから出射され、偏光板30を通過した光は、液晶層4によって偏光方向がほとんど変化しない。そのため、液晶セル10を裏側から透過した光のほとんどは、偏光板30と直交ニコルの関係で配置された偏光板20を透過できない。従って、オフ電圧が印加された領域の表示は黒く視認される(ノーマリブラックモード)。一方、液晶層4にオン電圧を印加すると、オン電圧が印加された領域の液晶分子は、液晶セル10の基板主面と実質的に平行となるように挙動する。これにより、液晶層4を透過する光に複屈折が起き、光の偏光方向が変化し、液晶セル10を裏側から透過した光は偏光板20を透過する。従って、オン電圧が印加された領域が透過表示状態となる。

30

【0021】

(スリットについて)

ここからは、電極2F、2Rに形成されたスリットについて詳細に説明する。

図3は、図2に示す画素のA部に対応する領域の電極2F、2Rの正面図である。図4(a)は、図3に示す電極のうち表側に位置する電極2Fを表した図であり、図4(b)は、図3に示す電極のうち裏側に位置する電極2Rを表した図である。これらの図において、電極2Fを実線で、電極2Rを点線で表した。

40

【0022】

図3及び図4(a)に示すように、表側基板1Fに設けられた電極2Fは、基板法線方向から見て所定の軸線に沿って延びるスリット7を有する。また、図3及び図4(b)に示すように、裏側基板1Rに設けられた電極2Rは、基板法線方向から見て所定の軸線に沿って延びるスリット8を有する。スリット7は電極2Fを基板法線方向に貫通する孔であり、スリット8は電極2Rを基板法線方向に貫通する孔であり、各々は、基板法線方向から見て、略長形状に形成されている。

【0023】

50

この実施形態では、図3に示すように、所定の1の軸線上に、スリット7とスリット8との一方は1つあり、他方は2つある。そして、基板法線方向から見て、電極2Fと電極2Rとが重なる領域に形成される所定の画素5の領域において、スリット7とスリット8とは、所定の1の軸線に沿って交互に位置して一列に並んでいる。また、所定の画素5の領域において、所定の1の軸線に沿って一列に並んだスリット7とスリット8のうち、前記軸線に沿う方向の最も一端側に位置するスリット及び最も他端側に位置するスリットは、各々のスリットが形成されている電極の端部にまで至っている。以下、より具体的に説明する。

【0024】

図3を参照して、軸線S1に着目すると、軸線S1上に、スリット7が2つあり、スリット8が1つある。スリット7とスリット8とは、軸線S1に沿って交互に位置して一列に並んでおり、軸線S1に沿う方向の最も一端側（例えば、図中上端側）に位置するスリット7は、図4(a)に示すように、表側の電極2Fの端部（図中上端部）まで至っており、軸線S1に沿う方向の最も他端側（例えば、図中下端側）に位置するスリット7は、図4(a)に示すように、表側の電極2Fの端部（図中下端部）まで至っている。これにより、図4(a)に示すように、表側の電極2Fの軸線S1に沿う一端部と他端部とは、切り欠き状のスリット7が形成されることになる。また、図4(b)に示すように、裏側の電極2Rの軸線S1方向の幅の中央部に、開口したスリット8が形成されることになる。

【0025】

図3を参照して、軸線S2に着目すると、軸線S2上に、スリット8が2つあり、スリット7が1つある。スリット7とスリット8とは、軸線S2に沿って交互に位置して一列に並んでおり、軸線S2に沿う方向の最も一端側（例えば、図中上端側）に位置するスリット8は、図4(b)に示すように、裏側の電極2Rの端部（図中上端部）まで至っており、軸線S2に沿う方向の最も他端側（例えば、図中下端側）に位置するスリット8は、図4(b)に示すように、裏側の電極2Rの端部（図中下端部）まで至っている。これにより、図4(b)に示すように、裏側の電極2Rの軸線S2に沿う一端部と他端部とは、切り欠き状のスリット8が形成されることになる。また、図4(a)に示すように、表側の電極2Fの軸線S2方向の幅の中央部に、開口したスリット7が形成されることになる。

同様にして、図3に示すように、図中上側から順に、軸線S3上にはスリット7、スリット8、スリット7が形成され、軸線S4上にはスリット8、スリット7、スリット8が形成され、軸線S5上にはスリット7、スリット8、スリット7が形成されている。

【0026】

また、基板法線方向から見て、所定の1の軸線に沿って隣り合うスリット7とスリット8とは、間隔を空けずに配置されている。例えば、図3を参照して、軸線S1に着目すると、軸線S1上で、図中上側に位置するスリット7の下端は、スリット8の上端と、基板法線方向から見て接触するようになっている。また、軸線S1上で、図中下側に位置するスリット7の上端は、スリット8の下端と、基板法線方向から見て接触するようになっている。

【0027】

また、所定の1の軸線に沿って交互に位置して一列に並んだスリット7とスリット8とは、基板法線方向から見て、あたかも1本のスリットのようなになる。これをスリット群9とすれば、図3に示すように、隣り合うスリット群9同士は、各々が沿う軸線方向とは直交する方向に所定間隔を空けて配置されている。例えば、軸線S1に沿うスリット群9は、軸線S2に沿うスリット群9と、軸線S1及び軸線S2と直交する方向に所定間隔を空けて配置されている。また、この実施形態では、所定の1の軸線に沿う方向の最も一端側と最も他端側に位置するスリットの長さが同じになるように形成されている。例えば、軸線S1に沿う2つのスリット7は、軸線S1方向の長さが同じであり、軸線S2に沿う2つのスリット8も、軸線S1に沿うスリット7と同じ長さに形成されている。

10

20

30

40

50

【 0 0 2 8 】

ここからは、以上のようにスリットが形成された電極を有する液晶表示素子 1 0 0 の効果を従来例と比較して説明する。従来例に係る液晶表示素子の電極の形状を図 8 に示す。なお、理解を容易にするため、図 8 に示す従来例に係る液晶表示素子の各部で、本実施形態に係る液晶表示素子 1 0 0 と対応する部分には、液晶表示素子 1 0 0 と同様の符号を付した。

【 0 0 2 9 】

図 5 は、液晶表示素子 1 0 0 の図 3 に示す B - B 線概略断面図であり、電極 2 F と電極 2 R 間に発生する電界 E や液晶層 4 の液晶分子 4 A を模式的に表した図である。ここでは、理解を容易にするため、適宜の部材を省略して表している（後述する図 6 (a) 及び (b) も同様）。

スリット 7 , 8 を形成したことで、図 5 に示すような斜めの電界 E が発生する。これにより、領域 D 1 においては、電圧を印加すると、略垂直に配向していた液晶分子 4 A が、図中で反時計周りに倒れる（液晶分子 4 A の長軸が斜めの電界 E と直交するように拳動する）。すると、領域 D 1 においては、最良視認方向は、図中で右斜め上方向からとなり、視認性が悪い方向は、その逆の図中で左斜め上方向からとなる。領域 D 2 においては、電圧を印加すると、略垂直に配向していた液晶分子 4 A が、図中で時計周りに倒れる。すると、領域 D 2 においては、最良視認方向は、図中で左斜め上方向からとなり、視認性が悪い方向は、その逆の図中で右斜め上方向からとなる。このように、領域 D 1 の視認性が悪い方向と領域 D 2 の最良視認方向とが一致し、領域 D 2 の視認性が悪い方向と領域 D 1 の最良視認方向とが一致するため、領域 D 1 と領域 D 2 とで相互に視角依存性を補完することになる。図 3 を参照して前述したが、スリット群 9 は、スリット群 9 の延びる方向と直交する方向に、所定間隔を空けて連続して配置されているため、領域 D 1 と領域 D 2 の関係と同様な関係を持つ、隣り合う領域が連続して現れる。この構成により、いわゆるマルチドメイン構造となり、結果的に、画素領域全体として視角依存性が低減することになる。この点は、図 8 に示す従来例についても同様である。

【 0 0 3 0 】

次に、画素の端部に着目すべく、図 6 (a) 及び図 6 (b) を参照して説明する。図 6 (a) は、本実施形態に係る液晶表示素子 1 0 0 を図 3 に示す軸線 S 1 に沿って切った概略断面図である。図 6 (b) は、従来例に係る液晶表示素子を図 8 に示す軸線 S 1 に沿って切った概略断面図である。

まず、図 6 (b) を参照すると、従来例における電極 2 F , 2 R の図中、左右端部（図 8 における軸線 S 1 に沿う上側端部及び下側端部に対応）では、電界 E が斜めにならない。つまり、従来例の構成では、画素端部における液晶分子 4 A の倒れる方向を、斜め電界で制御できない。このため、画素端部における液晶分子 4 A は、電圧印加時に、図 6 (b) における時計周り方向、反時計周り方向のいずれにも秩序なく倒れてしまう。このように液晶分子 4 A が拳動すると、図 9 に示すような配向ムラ L が発生し、画素 5 A の端部がギザギザに視認されてしまう。

一方、本実施形態に係る液晶表示素子 1 0 0 では、図 6 (a) に示すように、図中、左右端部（図 3 における軸線 S 1 に沿う上側端部及び下側端部に対応）では、斜めの電界 E が発生する。これにより、画素の端部における液晶分子 4 A は、電圧印加時に、斜めの電界 E とその長軸が直交するように拳動し、倒れる方向が制御される。例えば、図 6 (a) の左側端部の液晶分子 4 A に着目すると、電圧印加時に、略垂直に配向していた液晶分子 4 A が、略一様に、図中で反時計周りに倒れることになる。ここでは、軸線 S 1 に沿う電極端部での液晶分子 4 A の拳動を説明したが、他の軸線 S 2 , S 3 等に沿う電極端部についても同様である。このため、本実施形態に係るスリット 7 , 8 を有した電極 2 F , 2 R の構造によれば、画素の端部に生じる配向ムラを良好に低減することができる。

つまり、本実施形態に係る液晶表示素子 1 0 0 によれば、視角依存性を低減しつつも、画素の端部における配向ムラを低減することができ、表示の見栄えが良好である。

【 0 0 3 1 】

10

20

30

40

50

ここからは、スリット7, 8の好適な形成態様について、図10、図11(a)~(c)を参照して説明する。以下では、所定の軸線に沿って一列に並んだスリット7とスリット8のうち、当該軸線に沿う方向の両端に位置するスリットを「端部スリット」と呼ぶ。

【0032】

図10を参照すると、図中最も右側のスリット群9(図3における軸線S5上のスリット群9に対応)では、図中上側から順に、端部スリット7A、スリット8、端部スリット7Bが位置する。端部スリット7Aは軸線に沿う方向の最も一端側に位置し、端部スリット7Bは軸線に沿う方向の最も他端側に位置している。端部スリット7A, 7Bは、表側の電極2Fに形成されている。

また、その隣のスリット群9(図3における軸線S4上のスリット群9に対応)では、図中上側から順に、端部スリット8A、スリット7、端部スリット8Bが位置する。端部スリット8Aは軸線に沿う方向の最も一端側に位置し、端部スリット8Bは軸線に沿う方向の最も他端側に位置している。端部スリット8A, 8Bは、裏側の電極2Rに形成されている。なお、これらの他のスリット群9についても同様である。

【0033】

以上のように端部スリットを定義した場合、端部スリットが形成されている電極端からの、電極端と直交する方向における端部スリットの幅W(以下、単に「端部スリットの幅W」と言う)は、 $10\mu\text{m}$ 以上 $50\mu\text{m}$ 以下($10\mu\text{m} < W < 50\mu\text{m}$)であることが好適である。

つまり、端部スリット7Aは、電極2Fの端からの、電極2Fの端と直交する方向における幅Wが $10\mu\text{m}$ 以上 $50\mu\text{m}$ 以下という条件を満たすことが好ましい。

同様に、端部スリット7Bは、電極2Rの端からの、電極2Rの端と直交する方向における幅Wが $10\mu\text{m}$ 以上 $50\mu\text{m}$ 以下という条件を満たすことが好ましい。

以下、本願発明者がどのようにして、この条件を見出したかを説明する。

【0034】

図11(a)~(c)に、電極に形成されるスリットの条件を変えた3種類の液晶表示素子のオン電圧印加時の写真を示す。これらは、所定の画素(セグメント)の拡大写真である。図11(a)は、図8に示す従来例に係る電極(端部スリットが無い電極)を有する液晶表示素子を示す。図11(b)は、端部スリットの幅Wを $50\mu\text{m}$ に設定した液晶表示素子100を示す。図11(c)は、端部スリットの幅Wを $20\mu\text{m}$ に設定した液晶表示素子100を示す。

【0035】

なお、図11(a)~(c)に示す液晶表示素子では、図8や図10の左右方向において隣り合うスリットの間隔を $40\mu\text{m}$ とし、各スリットの幅(上記の「端部スリットの幅W」ではなく、各スリットの図8や図10の左右方向における幅)を $15\mu\text{m}$ とし、液晶層4のリタデーション(nd)を 350nm とし、液晶セル10と偏光板20, 30との間に視角補償板を挿入した。

また、図11(b)及び(c)に示す例では、電極2Fに形成される端部スリット7A, 7Bと、電極2Rに形成される端部スリット8A, 8Bと、を全て一定の幅Wで形成している。

【0036】

図11(a)~(c)において、画素内部に視認される、上下に延びる筋状のものが電極に形成されたスリットである。そして、画素端(電極端)に視認される、上下に延びる略長形状(略楕円形状)のものが配向ムラ(配向欠陥)Lである。

まず、図11(a)を参照すると、従来例では、画素端に生じる配向ムラLが顕著に生じていることがわかる。このように配向ムラLが生じると、画素端がギザギザに視認され、表示の見栄えが悪化する要因となる。

次に、図11(b)を参照すると、電極に端部スリットを形成し、その幅Wを $50\mu\text{m}$ に設定した場合、従来例に比べて、画素端に生じる配向ムラLの一つ一つが小さくなっていることがわかる。これにより、画素端がギザギザに視認されることを抑制することがで

10

20

30

40

50

きる。

さらに、図11(c)を参照すると、電極に端部スリットを形成し、その幅 W を $20\mu\text{m}$ に設定した場合、さらに、画素端に生じる配向ムラ L の一つ一つが小さくなり、且つ、画素端に沿って均等に散るように生じていることがわかる。これにより、画素端がギザギザに視認されることを、より良好に抑制できる。

【0037】

以上の考察から、端部スリットの幅 W は、小さければ小さいほうが表示の見栄えの観点から良いことがわかる。しかしながら、端部スリットの幅 W を小さくしすぎると、ITOのパターニングが困難であると共に、電極が分断される可能性が高まってしまう。

例えば、図10の最も右側に位置するスリット群9に着目すれば、電極2Fの端部スリット7A, 7Bの幅 W を小さく形成すればするほど、これらの中に形成される電極2Rのスリット8が大きくなって、電極2Rの端に近付くようになり、このスリット8により電極2Rが分断される可能性が高まることわかれるであろう。

そこで、本願発明者は、端部スリットの幅 W の下限を、電極のパターニングが実現可能な範囲と、電極が容易に分断せずに済む範囲とを考慮して、 $10\mu\text{m}$ とした。

【0038】

一方、端部スリットの幅 W を大きくすればするほど、図11(b)及び(c)の観察結果から、配向ムラ L の低減効果が薄れることが想定される。

これは、画素の形状に依存して、画素端の辺とスリットが延びる方向とがなす角が、より鋭角になった場合に、隣り合うスリットの一端同士の間隔が増えるため、実質的に隣り合うスリットの間隔が広がって、スリットによる液晶の配向制御効果が薄れてしまうためと考えられる。例えば、図11(b)を参照すると、画素の上下辺では配向ムラ L があまり生じていないが、スリットの延びる方向とのなす角が、より鋭角になる画素の左右辺では、画素の上下辺に比べて配向ムラ L が生じ易くなっていることから推察できる。

そこで、本願発明者は、端部スリットの幅 W の上限を、視認によっても配向ムラ L の低減効果を確認できる範囲を考慮して、 $50\mu\text{m}$ とした。

【0039】

なお、以上では、表側の電極2Fに形成する端部スリット7A, 7Bと、裏側の電極2Rに形成する端部スリット8A, 8Bと、を全て同じ幅とした例を示したが、一部の幅を異ならせることも可能である。ただし、図10に示すように、これらの端部スリットの幅を全て同じ幅としたほうが、画素端に沿った形で、配向ムラ L を低減する端部スリットを均等に形成することができるため、画素端がギザギザに視認されることを、より良好に抑制できると考えられる。

【0040】

なお、本発明は上記の実施形態及び図面によって限定されるものではない。上記の実施形態及び図面に変更(構成要素の削除も含む)を加えることができるのはもちろんである。

【0041】

以上の実施形態では、図3に示すように、所定の1の軸線上に、スリット7とスリット8との一方は1つあり、他方は2つある例を示したが、所定の1の軸線上にスリット7とスリット8の各々が複数あってもよい。

また、図7(a)に示すように、所定の1の軸線上に、スリット7とスリット8とが、1つずつあってもよい。このような場合であっても、スリット7とスリット8とは、所定の1の軸線に沿って交互に位置して一列に並んでいる、と言える。なお、図7(a)の軸線S1上に位置するスリット7や、軸線S2上に位置するスリット8も、上記と同様に端部スリットとして考えることができ、この場合も、端部スリットが形成されている電極端からの、電極端と直交する方向における端部スリットの幅は、 $10\mu\text{m}$ 以上 $50\mu\text{m}$ 以下であることが好適である。

【0042】

また、以上の実施形態では、図3に示したように、基板法線方向から見て、所定の1の

10

20

30

40

50

軸線に沿って、隣り合うスリット7とスリット8とが接触するようにして配向されている例を示したが、これに限られない。図7(b)に示すように、基板法線方向から見て、所定の1の軸線に沿って隣り合うスリット7とスリット8とが一部重なるようにしてもよい。このような態様も、基板法線方向から見て、所定の1の軸線に沿って隣り合うスリット7とスリット8とが、間隔を空けずに配置されている、と言える。

また、視角依存性を低減しつつも、画素の端部における配向ムラを低減するという効果が損なわれない限りにおいては、基板法線方向から見て、所定の1の軸線に沿って隣り合うスリット7とスリット8とは、若干の間隔を空けていてもよい。ただし、間隔を空けすぎると、斜め電界によって、良好に液晶分子4Aの倒れる方向を制御することができなく箇所が生じてしまうため、所定の1の軸線に沿って隣り合うスリット7とスリット8との間隔は小さければ小さいほど良い。

10

【0043】

以上の説明では、本発明の理解を容易にするために、重要でない公知の技術的事項の説明を適宜省略した。

【符号の説明】

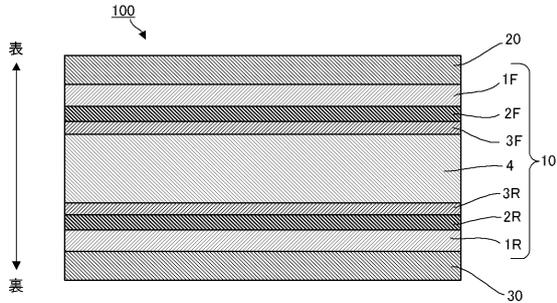
【0044】

- 1 0 0 ... 液晶表示素子
- 1 0 ... 液晶セル
- 1 F ... 表側基板
- 1 R ... 裏側基板
- 2 F , 2 R ... 電極
- 3 F , 3 R ... 配向膜
- 4 ... 液晶層
- 4 A ... 液晶分子
- 5 , 5 A ... 画素
- 6 ... 背景領域
- 7 , 8 ... スリット
- 7 A , 7 B , 8 A , 8 B ... 端部スリット
- 9 ... スリット群
- 2 0 , 3 0 ... 偏光板
- E ... 電界
- L ... 配向ムラ

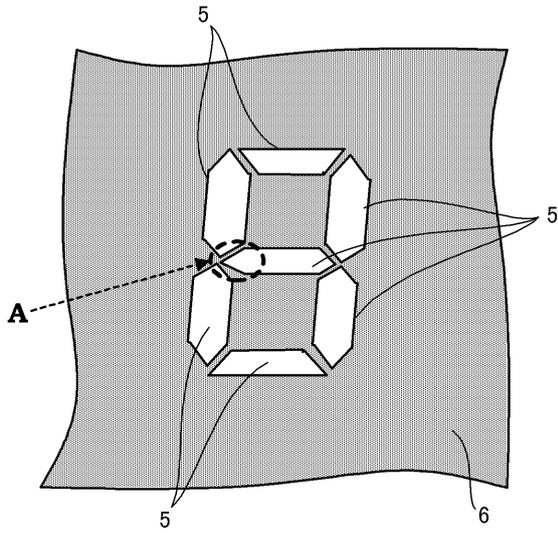
20

30

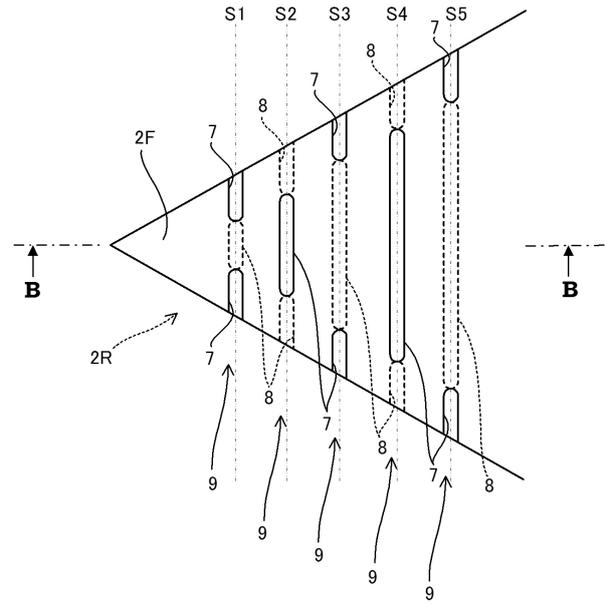
【図1】



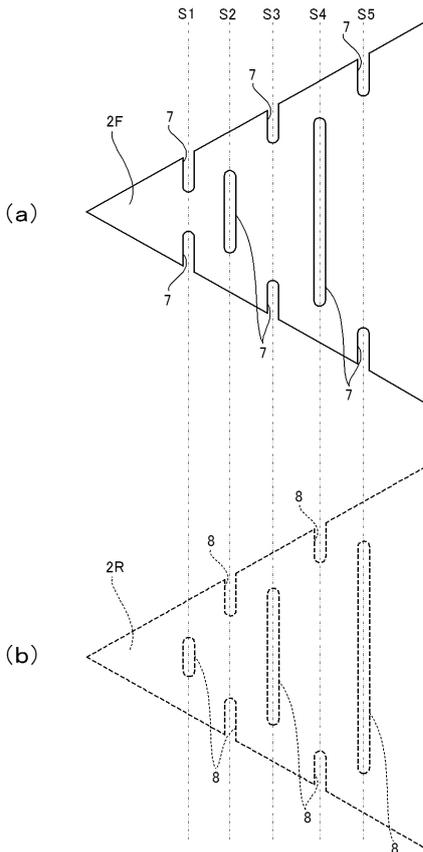
【図2】



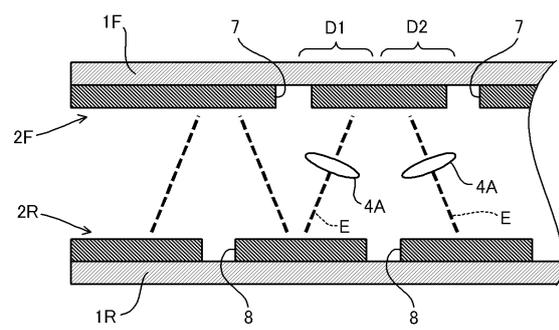
【図3】



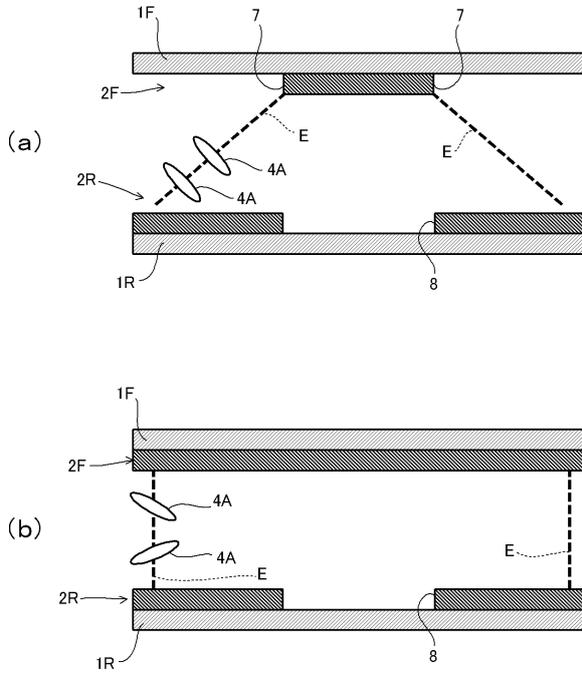
【図4】



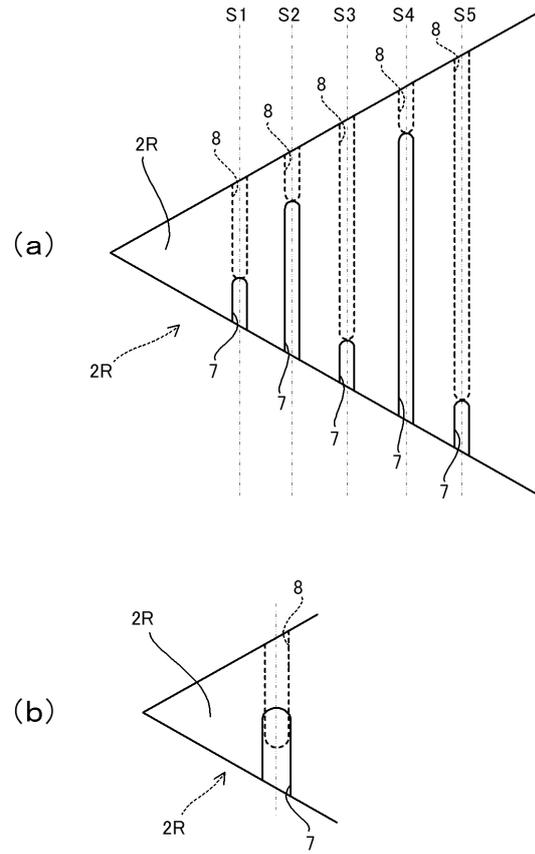
【図5】



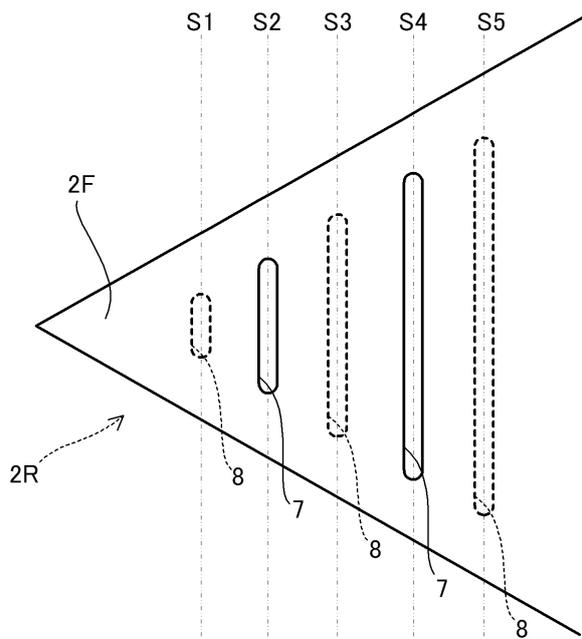
【図 6】



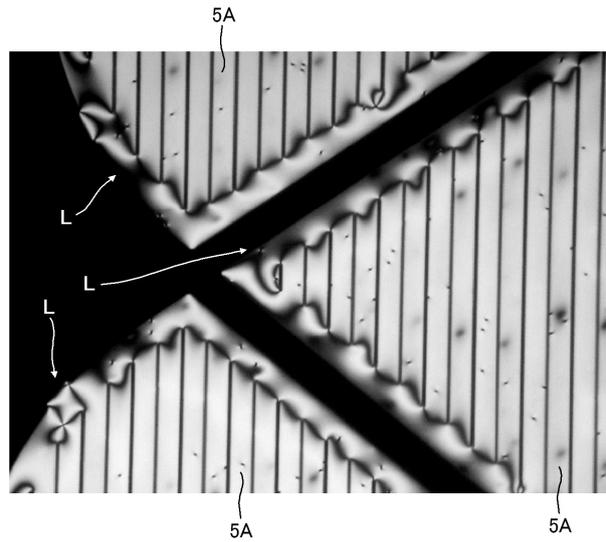
【図 7】



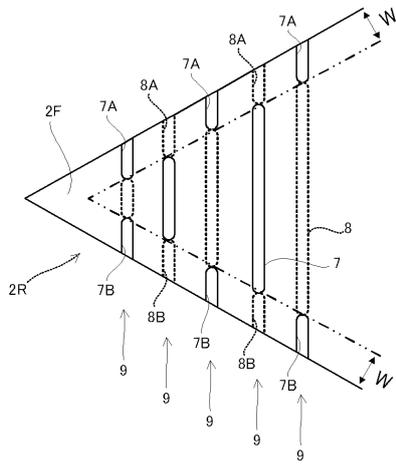
【図 8】



【図 9】

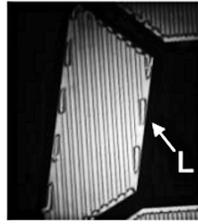


【図10】

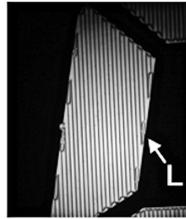


【図11】

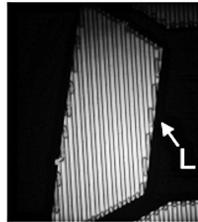
(a) 端部スリット無し



(b) $W=50\ \mu\text{m}$



(c) $W=20\ \mu\text{m}$



フロントページの続き

(56)参考文献 特開2011-215480(JP,A)
特開平09-325339(JP,A)
特開2007-187826(JP,A)
特開2013-104958(JP,A)

(58)調査した分野(Int.Cl., DB名)
G02F1/1343 - 1/1345
G02F1/1337