



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2021-0083537  
(43) 공개일자 2021년07월07일

- |  |   |
|--|---|
| <p>(51) 국제특허분류(Int. Cl.)<br/>G01R 31/3167 (2006.01) G01R 31/316 (2006.01)<br/>G01R 31/317 (2006.01) G01R 31/3185 (2006.01)</p> <p>(52) CPC특허분류<br/>G01R 31/3167 (2013.01)<br/>G01R 31/316 (2013.01)</p> <p>(21) 출원번호 10-2019-0175903<br/>(22) 출원일자 2019년12월27일<br/>심사청구일자 없음</p> | <p>(71) 출원인<br/>삼성전자주식회사<br/>경기도 수원시 영통구 삼성로 129 (매탄동)</p> <p>(72) 발명자<br/>신준희<br/>경기도 용인시 수지구 진산로66번길 10, 524동 606호<br/>김주성<br/>서울특별시 구로구 경인로 643, 201동 2106호<br/>(뒷면에 계속)</p> <p>(74) 대리인<br/>박영우</p> |
|--|---|

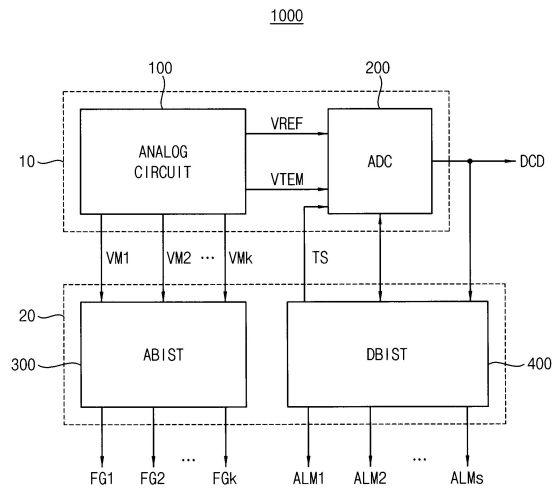
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 **빌트-인 셀프 테스트 회로 및 이를 포함하는 온도 측정 회로**

(57) 요약

온도 측정 회로는, 동작 온도에 관계 없이 고정된 밴드-갭 기준 전압을 발생하는 밴드-갭 레퍼런스 회로, 상기 밴드-갭 기준 전압의 레벨을 조절하여 상기 측정 기준 전압을 발생하는 기준 전압 발생기, 바이어스 전류에 기초하여 상기 동작 온도에 따라서 변화하는 온도-변동 전압을 발생하는 센싱 회로, 상기 측정 기준 전압 및 상기 온도-변동 전압에 기초하여 상기 동작 온도를 나타내는 디지털 코드를 발생하는 아날로그-디지털 컨버터 및 상기 밴드-갭 기준 전압, 상기 측정 기준 전압 및 상기 바이어스 전류에 상응하는 바이어스 전압의 각각이 정상 범위에 속하는지 여부를 나타내는 복수의 플래그 신호들을 발생하는 아날로그 빌트-인 셀프 테스트 회로를 포함한다.

대표도 - 도1



(52) CPC특허분류

*G01R 31/31724* (2013.01)

*G01R 31/318544* (2013.01)

*G01R 31/318566* (2013.01)

(72) 발명자

**이용진**

경기도 고양시 일산서구 고양대로 685, 102동 110  
1호

**최병주**

서울특별시 서초구 방배로 270, 마동 208호

**김광호**

경기도 용인시 수지구 성북1로164번길 13, 207동  
1903호

**김상호**

경기도 수원시 권선구 동수원로145번길 73, 306동  
1005호

## 명세서

### 청구범위

#### 청구항 1

동작 온도에 관계 없이 고정된 밴드-갭 기준 전압을 발생하는 밴드-갭 레퍼런스 회로;

상기 밴드-갭 기준 전압의 레벨을 조절하여 상기 측정 기준 전압을 발생하는 기준 전압 발생기;

바이어스 전류에 기초하여 상기 동작 온도에 따라서 변화하는 온도-변동 전압을 발생하는 센싱 회로;

상기 측정 기준 전압 및 상기 온도-변동 전압에 기초하여 상기 동작 온도를 나타내는 디지털 코드를 발생하는 아날로그-디지털 컨버터; 및

상기 밴드-갭 기준 전압, 상기 측정 기준 전압 및 상기 바이어스 전류에 상응하는 바이어스 전압의 각각이 정상 범위에 속하는지 여부를 나타내는 복수의 플래그 신호들을 발생하는 아날로그 빌트-인 셀프 테스트 회로를 포함하는 온도 측정 회로.

#### 청구항 2

제1 항에 있어서,

상기 아날로그 빌트-인 셀프 테스트 회로는,

전원 전압을 분배하여 상기 밴드-갭 기준 전압의 하한 레벨에 상응하는 전원 분배 전압을 발생하는 전원 전압 분배기; 및

상기 밴드-갭 기준 전압을 상기 전원 분배 전압과 비교하여 상기 밴드-갭 기준 전압이 상기 하한 레벨보다 낮은 경우에 활성화되는 밴드-갭 플래그 신호를 발생하는 비교기를 포함하는 것을 특징으로 하는 온도 측정 회로.

#### 청구항 3

제1 항에 있어서,

상기 아날로그 빌트-인 셀프 테스트 회로는,

상기 밴드-갭 기준 전압을 분배하여 상기 측정 기준 전압의 상한 레벨 및 하한 레벨에 각각 상응하는 제1 밴드-갭 분배 전압 및 제2 밴드-갭 분배 전압을 발생하는 밴드-갭 기준 전압 분배기;

상기 측정 기준 전압을 분배하여 측정 분배 전압을 발생하는 측정 기준 전압 분배기; 및

상기 측정 분배 전압을 상기 제1 밴드-갭 분배 전압 및 상기 제2 밴드-갭 분배 전압과 비교하여 상기 측정 기준 전압이 상기 상한 레벨보다 높거나 상기 하한 레벨보다 낮은 경우에 활성화되는 기준 전압 플래그 신호를 발생하는 비교기를 포함하는 것을 특징으로 하는 온도 측정 회로.

#### 청구항 4

제1 항에 있어서,

상기 아날로그 빌트-인 셀프 테스트 회로는,

상기 측정 기준 전압을 분배하여 상기 복수의 모니터링 전압들 중 하나에 해당하는 상기 바이어스 전압의 상한 레벨 및 하한 레벨에 각각 상응하는 제1 측정 기준 분배 전압 및 제2 측정 기준 분배 전압을 발생하는 측정 기준 전압 분배기;

상기 바이어스 전류에 상응하는 바이어스 전압을 발생하는 전류-전압 컨버터; 및

상기 바이어스 전압을 상기 제1 측정 기준 분배 전압 및 상기 제2 측정 기준 분배 전압과 비교하여 상기 바이어스 전압이 상기 상한 레벨보다 높거나 상기 하한 레벨보다 낮은 경우에 활성화되는 바이어스 전압 플래그 신호를 발생하는 비교기를 포함하는 것을 특징으로 하는 온도 측정 회로.

**청구항 5**

제1 항에 있어서,

테스트 모드에서 상기 온도-변동 전압 대신에 테스트 신호를 상기 아날로그-디지털 컨버터에 인가하여 발생하는 상기 디지털 코드에 기초하여 상기 아날로그-디지털 컨버터가 정상적으로 동작하는지 여부를 나타내는 복수의 경고 신호들을 발생하는 디지털 빌트-인 셀프 테스트 회로를 더 포함하는 것을 특징으로 하는 온도 측정 회로.

**청구항 6**

제5 항에 있어서,

상기 디지털 빌트-인 셀프 테스트 회로는,

순차적으로 증가하거나 감소하는 전압 레벨을 갖는 램프 전압을 발생하여 상기 테스트 신호로서 상기 아날로그-디지털 컨버터에 인가하는 테스트 신호 발생기를 포함하고,

상기 디지털 빌트-인 셀프 테스트 회로는,

상기 램프 전압이 인가되는 동안 발생하는 상기 디지털 코드의 복수의 값들에 기초하여, 상기 램프 전압의 증가 또는 감소에 따라서 상기 디지털 코드가 단조적으로(monotonously) 증가 또는 감소하는지 여부를 나타내는 단조성 경고 신호 및 상기 디지털 코드의 변화량이 균일한지 여부를 나타내는 선형성 경고 신호 중 적어도 하나를 발생하는 것을 특징으로 하는 온도 측정 회로.

**청구항 7**

제5 항에 있어서,

상기 디지털 빌트-인 셀프 테스트 회로는,

상기 디지털 코드의 중간 값에 상응하는 전압 레벨을 갖는 상기 테스트 신호를 상기 아날로그-디지털 컨버터에 인가하여 발생하는 상기 디지털 코드의 측정 값 및 상기 중간 값의 차이가 기준 값보다 큰 지 여부를 나타내는 오프셋 경고 신호 및 상기 디지털 코드의 최대 값에 상응하는 전압 레벨보다 높은 전압 레벨을 갖는 상기 테스트 신호를 상기 아날로그-디지털 컨버터에 인가하여 발생하는 상기 디지털 코드의 제1 측정 값 및 상기 최대 값이 일치하는지 여부 및 상기 디지털 코드의 최소 값에 상응하는 전압 레벨보다 낮은 전압 레벨을 갖는 상기 테스트 신호를 상기 아날로그-디지털 컨버터에 인가하여 발생하는 상기 디지털 코드의 제2 측정 값 및 상기 최소 값이 일치하는지 여부를 나타내는 스틱(stuck) 경고 신호 중 적어도 하나를 발생하는 것을 특징으로 하는 온도 측정 회로.

**청구항 8**

제5 항에 있어서,

상기 디지털 빌트-인 셀프 테스트 회로는,

전원 전압에 연결되는 풀업 저항;

상기 풀업 저항 및 상기 디지털 코드의 출력 노드 사이의 전기적인 연결을 제어하는 풀업 스위치;

접지 전압에 연결되는 풀다운 저항; 및

상기 풀다운 저항 및 상기 디지털 코드의 출력 노드 사이의 전기적인 연결을 제어하는 풀다운 스위치를 포함하고,

상기 디지털 빌트-인 셀프 테스트 회로는,

상기 풀다운 스위치가 턴온될 때 상기 디지털 코드의 최대 값에 상응하는 전압 레벨보다 높은 전압 레벨을 갖는 상기 테스트 신호를 상기 아날로그-디지털 컨버터에 인가하여 발생하는 상기 디지털 코드의 제1 측정 값 및 상기 최대 값이 일치하는지 여부 및 상기 풀업 스위치가 턴온될 때 상기 디지털 코드의 최소 값에 상응하는 전압 레벨보다 낮은 전압 레벨을 갖는 상기 테스트 신호를 상기 아날로그-디지털 컨버터에 인가하여 발생하는 상기 디지털 코드의 제2 측정 값 및 상기 최소 값이 일치하는지 여부를 나타내는 플로팅 경고 신호를 발생하는 것을

특징으로 하는 온도 측정 회로.

**청구항 9**

제5 항에 있어서,

상기 아날로그-디지털 컨버터는,

상기 측정 기준 전압에 기초하여 서로 다른 전압 레벨을 갖는 복수의 스캔 전압들을 발생하고 단위 스캔 시간마다 주기적으로 상기 복수의 스캔 전압들을 하나씩 선택적으로 출력하는 스캔 전압 발생기;

상기 온도-변동 전압을 상기 복수의 스캔 전압들과 각각 비교하여 복수의 비교 결과 값들을 제공하는 비교기;

상기 비교 결과 값들에 기초하여 상기 디지털 코드를 발생하는 변환기; 및

상기 스캔 전압 발생기, 상기 비교기 및 상기 변환기를 제어하는 제어부를 포함하고,

상기 디지털 빌트-인 셀프 테스트 회로는,

제1 단위 스캔 주기에 상응하는 상기 디지털 코드의 제1 측정 값 및 상기 제1 단위 스캔 주기보다 큰 제2 단위 스캔 주기에 상응하는 상기 디지털 코드의 제2 측정 값이 일치하는지 여부를 나타내는 플러큐에이션 경고 신호를 발생하는 것을 특징으로 하는 온도 측정 회로.

**청구항 10**

제5 항에 있어서,

상기 아날로그 회로는,

메인 위치에 배치되어 상기 메인 위치의 메인 동작 온도에 따라서 변화하는 메인 센싱 전압을 발생하는 메인 센싱 유닛; 및

복수의 로컬 위치들에 각각 배치되어 상기 복수의 로컬 위치들의 복수의 로컬 동작 온도들의 각각에 따라서 변화하는 복수의 로컬 센싱 전압들을 발생하는 복수의 로컬 센싱 유닛들을 포함하고,

상기 디지털 빌트-인 셀프 테스트 회로는,

상기 메인 센싱 전압에 상응하는 상기 디지털 코드의 제1 측정 값 및 상기 복수의 로컬 센싱 유닛들 중에서 상기 메인 센싱 유닛에 가장 가까운 최근접 로컬 센싱 유닛의 상기 로컬 센싱 전압에 상응하는 상기 디지털 코드의 제2 측정 값의 차이가 기준 값 이하인지 여부를 나타내는 프로브 체크 경고 신호를 발생하는 것을 특징으로 하는 온도 측정 회로.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 반도체 집적 회로에 관한 것으로서, 더욱 상세하게는 빌트-인 셀프 테스트 회로 및 이를 포함하는 온도 측정 회로에 관한 것이다.

**배경 기술**

[0002] 반도체 집적 회로의 동작 온도는 회로의 성능을 향상시키기 위해서 유용하게 이용될 수 있다. 예를 들어, 동작 온도에 따라서 반도체 집적 회로의 파워 레벨을 제어하거나, 메모리 셀의 리프레시 주기를 제어하거나, 반도체 집적 회로의 손상을 예방할 수 있다. 반도체 집적 회로의 동작 속도가 빨라지고 요구되는 성능 수준이 증가함에 따라서 발열 문제가 중요해지고 있다. 반도체 집적 회로의 여러 정션(junction)들의 온도를 검출하기 위해 상기 반도체 집적 회로와 동일한 반도체 다이에 집적되는 온-칩 온도 센서가 이용되고 있다. 이러한 온-칩 온도 센서에 고장이 발생하는 경우 잘못된 온도 정보를 제공함으로써 반도체 집적 회로의 성능이 저하되거나 반도체 집적 회로에 치명적인 손상을 초래할 수 있다. 특히, 자동차에 사용되는 반도체 집적 회로는 운전자의 생명과 직결되는 것으로서, 이러한 온-칩 온도 센서는 얼마나 고장 없이 정상적으로 동작하는 것이 관건이다.

**발명의 내용**

**해결하려는 과제**

[0003] 상기와 같은 문제점을 해결하기 위한 본 발명의 일 목적은, 온도 검출 회로의 고장을 효율적으로 모니터링할 수 있는 빌트-인 셀프 테스트 회로를 제공하는 것이다.

[0004] 또한 본 발명의 일 목적은, 상기 빌트-인 셀프 테스트 회로를 포함하는 온도 측정 회로를 제공하는 것이다.

**과제의 해결 수단**

[0005] 상기 일 목적을 달성하기 위해, 본 발명의 실시예들에 따른 온도 측정 회로는, 동작 온도에 관계 없이 고정된 밴드-갭 기준 전압을 발생하는 밴드-갭 레퍼런스 회로, 상기 밴드-갭 기준 전압의 레벨을 조절하여 상기 측정 기준 전압을 발생하는 기준 전압 발생기, 바이어스 전류에 기초하여 상기 동작 온도에 따라서 변화하는 온도-변동 전압을 발생하는 센싱 회로, 상기 측정 기준 전압 및 상기 온도-변동 전압에 기초하여 상기 동작 온도를 나타내는 디지털 코드를 발생하는 아날로그-디지털 컨버터 및 상기 밴드-갭 기준 전압, 상기 측정 기준 전압 및 상기 바이어스 전류에 상응하는 바이어스 전압의 각각이 정상 범위에 속하는지 여부를 나타내는 복수의 플래그 신호들을 발생하는 아날로그 빌트-인 셀프 테스트 회로를 포함한다.

**발명의 효과**

[0006] 본 발명의 실시예들에 따른 빌트-인 셀프 테스트 회로 및 상기 빌트-인 셀프 테스트 회로를 포함하는 온도 측정 회로는 아날로그 빌트-인 셀프 테스트 회로를 이용하여 다양한 전압들이 정상 범위에 속하는지를 모니터링함으로써 온도 측정 회로의 고장을 효율적으로 판별할 수 있다.

[0007] 또한, 본 발명의 실시예들에 따른 빌트-인 셀프 테스트 회로 및 상기 빌트-인 셀프 테스트 회로를 포함하는 온도 측정 회로는 디지털 빌트-인 셀프 테스트 회로를 이용하여 다양한 진단 테스트를 수행함으로써 온도 측정 회로에 포함되는 아날로그-디지털 컨버터의 정상 동작 여부를 효율적으로 판별할 수 있다.

**도면의 간단한 설명**

- [0008] 도 1은 본 발명의 실시예들에 따른 온도 측정 회로를 나타내는 블록도이다.
- 도 2는 도 1의 온도 측정 회로에 포함되는 아날로그 회로의 일 실시예를 나타내는 블록도이다.
- 도 3은 도 2의 아날로그 회로에 포함되는 밴드-갭 레퍼런스 회로의 일 실시예를 나타내는 회로도이다.
- 도 4는 도 2의 아날로그 회로에 포함되는 기준 전압 발생기의 일 실시예를 나타내는 회로도이다.
- 도 5는 도 2의 아날로그 회로에 포함되는 센싱 회로의 일 실시예를 나타내는 회로도이다.
- 도 6은 본 발명의 실시예들에 따른 아날로그 빌트-인 셀프 테스트 회로에 포함되는 밴드-갭 기준 전압 모니터링 회로의 일 실시예를 나타내는 회로도이다.
- 도 7은 도 6의 밴드-갭 기준 전압 모니터링 회로의 동작을 설명하기 위한 도면이다.
- 도 8은 본 발명의 실시예들에 따른 아날로그 빌트-인 셀프 테스트 회로에 포함되는 측정 기준 전압 모니터링 회로의 일 실시예를 나타내는 회로도이다.
- 도 9는 도 8의 측정 기준 전압 모니터링 회로의 동작을 설명하기 위한 도면이다.
- 도 10은 본 발명의 실시예들에 따른 아날로그 빌트-인 셀프 테스트 회로에 포함되는 바이어스 전압 모니터링 회로의 일 실시예를 나타내는 회로도이다.
- 도 11은 도 10의 바이어스 전압 모니터링 회로의 동작을 설명하기 위한 도면이다.
- 도 12는 본 발명의 실시예들에 따른 아날로그 빌트-인 셀프 테스트 회로의 일 실시예를 나타내는 도면이다.
- 도 13은 본 발명의 실시예들에 따른 아날로그 빌트-인 셀프 테스트 회로의 바이어스 전류 및 바이어스 전압의 일 실시예를 나타내는 회로도이다.
- 도 14는 본 발명의 실시예들에 따른 디지털 빌트-인 셀프 테스트 회로를 나타내는 블록도이다.

도 15 및 16은 도 14의 디지털 빌트-인 셀프 테스트 회로의 동작의 일 실시예를 설명하기 위한 도면들이다.

도 17 및 18은 본 발명의 실시예들에 따른 디지털 빌트-인 셀프 테스트 회로의 테스트 방법의 실시예들을 나타내는 순서도들이다.

도 19는 도 14의 디지털 빌트-인 셀프 테스트 회로의 동작의 일 실시예를 설명하기 위한 도면이다.

도 20 및 21은 본 발명의 실시예들에 따른 디지털 빌트-인 셀프 테스트 회로의 테스트 방법의 실시예들을 나타내는 순서도들이다.

도 22는 도 14의 디지털 빌트-인 셀프 테스트 회로의 동작의 일 실시예를 설명하기 위한 도면이다.

도 23은 본 발명의 실시예들에 따른 디지털 빌트-인 셀프 테스트 회로의 테스트 방법의 일 실시예를 나타내는 순서도이다.

도 24는 본 발명의 실시예들에 따른 온도 측정 회로에 포함되는 아날로그-디지털 컨버터의 일 실시예를 나타내는 블록도이다.

도 25 및 26은 도 24의 아날로그-디지털 컨버터의 동작의 일 실시예를 설명하기 위한 도면들이다.

도 27은 램프 전압의 천이 시간을 설명하기 위한 도면이다.

도 28은 본 발명의 실시예들에 따른 디지털 빌트-인 셀프 테스트 회로의 테스트 방법의 일 실시예를 나타내는 순서도이다.

도 29는 본 발명의 실시예들에 따른 온도 측정 회로의 레이아웃의 일 예를 나타내는 도면이다.

도 30은 도 29의 온도 측정 회로의 구성을 나타내는 회로도이다.

도 31은 본 발명의 실시예들에 따른 디지털 빌트-인 셀프 테스트 회로의 테스트 방법의 일 실시예를 나타내는 순서도이다.

도 32는 본 발명의 실시예들에 따른 온도 측정 회로를 포함하는 반도체 집적 회로의 일 실시예를 나타내는 도면이다.

도 33은 본 발명의 실시예들에 따른 온도 측정 회로를 포함하는 시스템의 동작의 일 실시예를 나타내는 도면이다.

**발명을 실시하기 위한 구체적인 내용**

- [0009] 이하, 첨부한 도면들을 참조하여, 본 발명의 바람직한 실시예를 보다 상세하게 설명하고자 한다. 도면상의 동일한 구성요소에 대해서는 동일한 참조부호를 사용하고 동일한 구성요소에 대해서 중복된 설명은 생략한다.
- [0010] 도 1은 본 발명의 실시예들에 따른 온도 측정 회로를 나타내는 블록도이다.
- [0011] 도 1을 참조하면, 온도 측정 회로(1000)는 온도 검출 회로(10) 및 빌트-인 셀프 테스트(BIST, built-in self-test) 회로(20)를 포함할 수 있다. 온도 검출 회로(10) 및 빌트-인 셀프 테스트 회로(20)는 도 32를 참조하여 후술하는 바와 같이 하나의 반도체 다이에 함께 집적될 수 있고, 이 경우, 온도 측정 회로(1000)는 온-칩 온도 센서라 칭할 수도 있다.
- [0012] 온도 검출 회로(10)는 아날로그 회로(100) 및 아날로그-디지털 컨버터(ADC, analog-to-digital converter)(200)를 포함할 수 있다.
- [0013] 아날로그 회로(100)는 동작 온도에 관계 없이 고정된 측정 기준 전압(VREF) 및 상기 동작 온도에 따라서 변화하는 온도-변동 전압(VTEM)을 발생할 수 있다. 아날로그-디지털 컨버터(200)는 측정 기준 전압(VREF) 및 온도-변동 전압(VTEM)에 기초하여 상기 동작 온도를 나타내는 디지털 코드(DCD)를 발생할 수 있다.
- [0014] 빌트-인 셀프 테스트 회로(20)는 아날로그 빌트-인 셀프 테스트 회로(300) 및 디지털 빌트-인 셀프 테스트 회로(400) 중 적어도 하나를 포함할 수 있다. 일 실시예에서 빌트-인 셀프 테스트 회로(20)는 아날로그 빌트-인 셀프 테스트 회로(400)만을 포함하고, 디지털 빌트-인 셀프 테스트 회로(400)는 생략될 수 있다. 다른 실시예에서, 빌트-인 셀프 테스트 회로(20)는 디지털 빌트-인 셀프 테스트 회로(400)만을 포함하고, 아날로그 빌트-인 셀프 테스트 회로(300)는 생략될 수 있다. 또 다른 실시예에서, 빌트-인 셀프 테스트 회로(20)는 아날



로그 빌트-인 셀프 테스트 회로(300) 및 디지털 빌트-인 셀프 테스트 회로(400)를 모두 포함할 수 있다.

- [0015] 아날로그 빌트-인 셀프 테스트 회로(300)는 아날로그 회로(100)의 복수의 모니터링 전압들(VM1~VMk)의 각각이 정상 범위에 속하는지 여부를 나타내는 복수의 플래그 신호들(FG1~FGk)을 발생할 수 있다. 모니터링 전압은 아날로그 회로(100)의 내부에서 발생되어 사용되거나 외부로(예를 들어, 아날로그-디지털 컨버터(200)로) 제공되는 전압을 나타낸다. 실시예들에 따라서, 복수의 모니터링 전압들(VM1~VMk)은 도 6 내지 13을 참조하여 후술하는 바와 같이, 측정 기준 전압(VREF), 온도-변동 전압(VTEM) 및 바이어스 전압(VBS) 중 적어도 하나를 포함할 수 있다.
- [0016] 디지털 빌트-인 셀프 테스트 회로(400)는 테스트 모드에서 온도-변동 전압(VTEM) 대신에 테스트 신호(TS)를 아날로그-디지털 컨버터(200)에 인가하여 발생하는 디지털 코드(DCD)에 기초하여 아날로그-디지털 컨버터(200)가 정상적으로 동작하는지 여부를 나타내는 복수의 경고 신호들(ALM1~ALMs)을 발생할 수 있다. 복수의 경고 신호들(ALM1~ALMs)에 대해서는 도 14 내지 31을 참조하여 후술한다.
- [0017] 이와 같이, 본 발명의 실시예들에 따른 빌트-인 셀프 테스트 회로 및 상기 빌트-인 셀프 테스트 회로를 포함하는 온도 측정 회로는 아날로그 빌트-인 셀프 테스트 회로를 이용하여 다양한 전압들이 정상 범위에 속하는지를 모니터링함으로써 온도 측정 회로의 고장을 효율적으로 판별할 수 있다.
- [0018] 또한, 본 발명의 실시예들에 따른 빌트-인 셀프 테스트 회로 및 상기 빌트-인 셀프 테스트 회로를 포함하는 온도 측정 회로는 디지털 빌트-인 셀프 테스트 회로를 이용하여 다양한 진단 테스트를 수행함으로써 온도 측정 회로에 포함되는 아날로그-디지털 컨버터의 정상 동작 여부를 효율적으로 판별할 수 있다.
- [0019] 도 2는 도 1의 온도 측정 회로에 포함되는 아날로그 회로의 일 실시예를 나타내는 블록도이다.
- [0020] 도 2를 참조하면, 아날로그 회로(100)는 밴드-갭 레퍼런스 회로(GBGR)(110), 기준 전압 발생기(GREF)(120) 및 센싱 회로(GTEM)를 포함할 수 있다.
- [0021] 밴드-갭 레퍼런스 회로(110)는 동작 온도에 관계 없이 고정된 밴드-갭 기준 전압(VBGR)을 발생할 수 있다.
- [0022] 기준 전압 발생기(120)는 밴드-갭 기준 전압(VBGR)의 레벨을 조절하여 측정 기준 전압(VREF)을 발생할 수 있다.
- [0023] 센싱 회로(130)는 바이어스 전류(IBS)에 기초하여 상기 동작 온도에 따라서 변화하는 온도-변동 전압(VTEM)을 발생할 수 있다.
- [0024] 도 2에는 바이어스 전류(IBS)가 밴드-갭 레퍼런스 회로(110)로부터 제공되는 것으로 도시되어 있으나, 본 발명의 실시예들이 이에 한정되는 것은 아니다. 실시예들에 따라서, 바이어스 전류(IBS)는 센싱 회로(130)의 내부에서 발생될 수 있다.
- [0025] 이하, 본 발명의 이해를 돕기 위하여 도 3 내지 5를 참조하여, 밴드-갭 레퍼런스 회로(110), 기준 전압 발생기(120) 및 센싱 회로(130)의 실시예들을 설명한다. 본 발명의 실시예들은 도 3 내지 5에 예시된 구성에 한정되는 것은 아니며, 아날로그 회로(100)의 구성은 다양하게 구현될 수 있다.
- [0026] 도 3은 도 2의 아날로그 회로에 포함되는 밴드-갭 레퍼런스 회로의 일 실시예를 나타내는 회로도이다.
- [0027] 도 3을 참조하면, 밴드-갭 레퍼런스 회로(110)는 도 3에 도시된 바와 같이 전원 전압(VDD) 및 접지 전압(VSS) 사이에 결합된 제1 피모스(PMOS, p-channel metal oxide semiconductor) 트랜지스터(PM11), 제2 피모스 트랜지스터(PM12), 제1 저항(R1), 제2 저항(R2), 제3 저항(R2), 피드백 증폭기(AMP), 제1 센싱 유닛(111) 및 제2 센싱 유닛(112)을 형성한다.
- [0028] 제1 센싱 유닛(111)은 양극성 접합 트랜지스터(BJT, bipolar junction transistor)로 구현될 수 있고, 제2 센싱 유닛(112)은 복수의 양극성 접합 트랜지스터들로 구현될 수 있다. 이와 같은 밴드-갭 레퍼런스 회로(110)를 이용하여 동작 온도에 관계 없이 고정된 밴드-갭 기준 전압(VBGR) 또는 밴드-갭 기준 전류를 제공할 수 있다.
- [0029] 제2 센싱 유닛(112)의 이미터 전압은 동작 온도에 반비례하는 특성을 가지고, 제3 저항(R3)의 양단에 걸리는 전압 및 제3 저항(R3)에 흐르는 전류는 동작 온도에 비례하는 특성을 갖는다. 결과적으로 상기 비례 특성 및 상기 반비례 특성이 상쇄됨으로써 동작 온도에 관계 없이 실질적으로 고정된 밴드-갭 기준 전압(VBGR)이 제공될 수 있다. 예를 들어, 제1 피모스 트랜지스터(PM12) 및 제2 저항(R2)의 연결 노드를 통하여 밴드-갭 기준 전압(VBGR)이 제공될 수 있다.
- [0030] 도 4는 도 2의 아날로그 회로에 포함되는 기준 전압 발생기의 일 실시예를 나타내는 회로도이다.



- [0031] 도 4를 참조하면, 기준 전압 발생기(120)는 도 4에 도시된 바와 같이 전원 전압(VDD) 및 접지 전압(VSS) 사이에 결합된 증폭기(AMP), 피모스 트랜지스터(PM21) 및 복수의 분배 저항들(R0-RN)을 포함할 수 있다. 측정 기준 전압(VREF) 및 복수의 분배 전압들(VREF1-VREFN)은 분배 저항들(R0-RN)의 저항 값들의 비에 따라서 결정될 수 있다. 기준 전압 발생기(120)의 증폭기(AMP), 피모스 트랜지스터(PM21) 및 저항(R0)은 피드백 루프를 형성하고, 따라서 분배 전압(VREF1)은 밴드-갭 기준 전압(VBGR)에 수렴하도록 조절된다. 밴드-갭 기준 전압(VBGR)은 전술한 바와 같이 동작 온도에 관계 없이 고정된 전압 레벨을 갖고, 결과적으로 측정 기준 전압(VREF)도 동작 온도에 관계 없이 고정된 전압 레벨을 가질 수 있다.
- [0032] 도 5는 도 2의 아날로그 회로에 포함되는 센싱 회로의 일 실시예를 나타내는 회로도이다.
- [0033] 도 5를 참조하면, 센싱 회로(130)는 전류-전압 컨버터(135), 제1 증폭기(AMP1), 제2 증폭기(AMP2), 제1 저항(R1) 및 제2 저항(R2)을 포함할 수 있다.
- [0034] 전류-전압 컨버터(135)는 전원 전압(VDD) 및 접지 전압(VSS) 사이에 결합된 전류원(current source)(CST) 및 센싱 유닛(SU)을 포함할 수 있다. 센싱 유닛(SU)은 양극성 접합 트랜지스터로 구현될 수 있다. 양극성 접합 트랜지스터의 이미터 전압, 즉 센싱 전압(VBE)은 동작 온도에 반비례하는 특성을 갖는다. 제1 증폭기(AMP1)는 포지티브 단자로 센싱 전압(VBE)을 수신하고 네거티브 단자가 출력 단자에 연결되어 단위 이득 증폭기(unity-gain amplifier)를 형성한다. 제1 증폭기(AMP1)의 출력 단자는 제1 저항(R1)을 통하여 제2 증폭기(AMP2)의 네거티브 단자와 연결될 수 있다. 제2 증폭기(AMP2)는 포지티브 단자로 기준 전압(VREFi)을 수신하고 네거티브 단자가 제2 저항(R2)을 통하여 출력 단자와 연결된다.
- [0035] 이와 같은 구성을 통하여 동작 온도에 반비례하는 센싱 전압(VBE)을 발생하고 센싱 전압(VBE)을 반전 및 증폭함으로써 동작 온도가 증가할수록 증가하는 온도-변동 전압(VTEM)을 발생할 수 있다.
- [0036] 도 3 내지 5를 참조하여 설명한 바와 같이 동작 온도에 관계 없이 고정된 측정 기준 전압(VREF) 및 동작 온도에 따라서 변화하는 온도-변동 전압(VTEM)을 발생하여 도 1의 아날로그-디지털 컨버터(200)에 제공할 수 있고, 아날로그-디지털 컨버터(200)는 측정 기준 전압(VREF) 및 온도-변동 전압(VTEM)에 기초하여 동작 온도를 나타내는 디지털 코드(DCD)를 발생할 수 있다.
- [0037] 도 6은 본 발명의 실시예들에 따른 아날로그 빌트-인 셀프 테스트 회로에 포함되는 밴드-갭 기준 전압 모니터링 회로의 일 실시예를 나타내는 회로도이고, 도 7은 도 6의 밴드-갭 기준 전압 모니터링 회로의 동작을 설명하기 위한 도면이다.
- [0038] 도 6을 참조하면, 밴드-갭 기준 전압 모니터링 회로(310)는 전원 전압 분배기(311) 및 비교기(COM1)를 포함할 수 있다.
- [0039] 전원 전압 분배기(311)는 전원 전압(VDD)을 분배하여 밴드-갭 기준 전압(VBGR)의 하한 레벨에 상응하는 전원 분배 전압(VD11)을 발생할 수 있다.
- [0040] 일 실시예에서, 도 6에 도시된 바와 같이, 전원 전압 분배기(311)는 전원 전압(VDD) 및 분배 노드(N11) 사이에 연결된 제1 분배 저항(R11)과 분배 노드(N11) 및 접지 전압(VSS) 사이에 연결된 제2 분배 저항(R12)을 포함할 수 있다.
- [0041] 분배 노드(N11)를 통하여 전원 분배 전압(VD11)이 제공될 수 있고, 전원 분배 전압(VD11)은 밴드-갭 기준 전압(VBGR)의 정상 범위를 지정하기 위한 하한 레벨에 상응할 수 있다. 다시 말해, 밴드-갭 기준 전압(VBGR)이 지나치게 낮아지는 경우에는 밴드-갭 기준 전압(VBGR)이 정상 범위를 벗어난 것으로 간주할 수 있다.
- [0042] 제1 분배 저항(R11) 및 제2 분배 저항(R12)의 저항비를 적절하게 조절함으로써 밴드-갭 기준 전압(VBGR)의 하한 레벨, 즉 전원 분배 전압(VD11)이 결정될 수 있다.
- [0043] 도 6 및 7을 참조하면, 비교기(COM1)는 밴드-갭 기준 전압(VBGR)을 전원 분배 전압(VD11)과 비교하여 밴드-갭 기준 전압(VBGR)이 상기 하한 레벨보다 낮은 경우에 활성화되는 밴드-갭 플래그 신호(FG1)를 발생할 수 있다.
- [0044] 예를 들어, 밴드-갭 플래그 신호(FG1)는 밴드-갭 기준 전압(VBGR)이 상기 하한 레벨보다 높은 경우에는 제1 논리 레벨(예를 들어, 논리 로우 레벨(L))로 비활성화될 수 있다. 한편, 밴드-갭 플래그 신호(FG1)는 밴드-갭 기준 전압(VBGR)이 상기 하한 레벨보다 낮은 경우에는 제2 논리 레벨(예를 들어, 논리 하이 레벨(H))로 활성화될 수 있다.
- [0045] 도 8은 본 발명의 실시예들에 따른 아날로그 빌트-인 셀프 테스트 회로에 포함되는 측정 기준 전압 모니터링 회

로의 일 실시예를 나타내는 회로도이고, 도 9는 도 8의 측정 기준 전압 모니터링 회로의 동작을 설명하기 위한 도면이다.

- [0046] 도 8을 참조하면, 측정 기준 전압 모니터링 회로(320)는 밴드-갭 기준 전압 분배기(321), 측정 기준 전압 분배기(322) 및 비교기(COM2)를 포함할 수 있다.
- [0047] 밴드-갭 기준 전압 분배기(321)는 밴드-갭 기준 전압(VBGR)을 분배하여 측정 기준 전압(VREF)의 상한 레벨 및 하한 레벨에 각각 상응하는 제1 밴드-갭 분배 전압(VD21) 및 제2 밴드-갭 분배 전압(VD22)을 발생할 수 있다.
- [0048] 일 실시예에서, 도 8에 도시된 바와 같이, 밴드-갭 기준 전압 분배기(321)는 전원 전압(VDD) 및 제1 분배 노드(N21) 사이에 연결된 제1 분배 저항(R21), 제1 분배 노드(N21) 및 제2 분배 노드(N22) 사이에 연결된 제2 분배 저항(R22)과 제2 분배 노드(N22) 및 접지 전압(VSS) 사이에 연결된 제3 분배 저항(R23)을 포함할 수 있다.
- [0049] 제1 분배 노드(N21)를 통하여 제1 밴드-갭 분배 전압(VD21)이 제공될 수 있고, 제1 밴드-갭 분배 전압(VD21)은 측정 기준 전압(VREF)의 정상 범위를 지정하기 위한 상한 레벨에 상응할 수 있다. 제2 분배 노드(N22)를 통하여 제2 밴드-갭 분배 전압(VD22)이 제공될 수 있고, 제2 밴드-갭 분배 전압(VD22)은 측정 기준 전압(VREF)의 정상 범위를 지정하기 위한 하한 레벨에 상응할 수 있다. 다시 말해, 측정 기준 전압(VREF)이 지나치게 높거나 낮아지는 경우에는 측정 기준 전압(VREF)이 정상 범위를 벗어난 것으로 간주할 수 있다.
- [0050] 제1 분배 저항(R21), 제2 분배 저항(R22) 및 제3 분배 저항(R23)의 저항비를 적절하게 조절함으로써 측정 기준 전압(VREF)의 상한 레벨 및 하한 레벨, 즉 제1 밴드-갭 분배 전압(VD21) 및 제2 밴드-갭 분배 전압(VD22)이 결정될 수 있다.
- [0051] 측정 기준 전압 분배기(322)는 측정 기준 전압(VREF)을 분배하여 측정 분배 전압(VD23)을 발생할 수 있다.
- [0052] 일 실시예에서, 도 8에 도시된 바와 같이, 측정 기준 전압 분배기(322)는 전원 전압(VDD) 및 제3 분배 노드(N23) 사이에 연결된 제4 분배 저항(R24)과 제3 분배 노드(N23) 및 접지 전압(VSS) 사이에 연결된 제5 분배 저항(R25)을 포함할 수 있다.
- [0053] 제3 분배 노드(N23)를 통하여 측정 분배 전압(VD23)이 제공될 수 있다. 제4 분배 저항(R24) 및 제5 분배 저항(R25)의 저항비를 적절하게 조절함으로써 측정 기준 전압(VREF)보다 낮은 측정 분배 전압(VD23)이 제공될 수 있다.
- [0054] 도 8 및 9를 참조하면, 비교기(COM2)는 측정 분배 전압(VD23)을 제1 밴드-갭 분배 전압(VD21) 및 제2 밴드-갭 분배 전압(VD22)과 비교하여 측정 기준 전압(VREF)이 상기 상한 레벨보다 높거나 상기 하한 레벨보다 낮은 경우에 활성화되는 기준 전압 플래그 신호(FG2)를 발생할 수 있다.
- [0055] 예를 들어, 기준 전압 플래그 신호(FG2)는 측정 기준 전압(VREF)이 상기 상한 레벨보다 낮고 상기 하한 레벨보다 높은 경우에는 제1 논리 레벨(예를 들어, 논리 로우 레벨(L))로 비활성화될 수 있다. 한편, 기준 전압 플래그 신호(FG2)는 측정 기준 전압(VREF)이 상기 상한 레벨보다 높거나 상기 하한 레벨보다 낮은 경우에는 제2 논리 레벨(예를 들어, 논리 하이 레벨(H))로 활성화될 수 있다.
- [0056] 도 10은 본 발명의 실시예들에 따른 아날로그 빌트-인 셀프 테스트 회로에 포함되는 바이어스 전압 모니터링 회로의 일 실시예를 나타내는 회로도이고, 도 11은 도 10의 바이어스 전압 모니터링 회로의 동작을 설명하기 위한 도면이다.
- [0057] 도 10을 참조하면, 바이어스 전압 모니터링 회로(330)는 측정 기준 전압 분배기(331), 전류-전압 컨버터(332) 및 비교기(COM3)를 포함할 수 있다.
- [0058] 측정 기준 전압 분배기(331)는 측정 기준 전압(VREF)을 분배하여 바이어스 전압(VBS)의 상한 레벨 및 하한 레벨에 각각 상응하는 제1 측정 기준 분배 전압(VD31) 및 제2 측정 기준 분배 전압(VD32)을 발생할 수 있다.
- [0059] 일 실시예에서, 도 10에 도시된 바와 같이, 측정 기준 전압 분배기(331)는 측정 기준 전압(VREF) 및 제1 분배 노드(N31) 사이에 연결된 제1 분배 저항(R31), 제1 분배 노드(N31) 및 제2 분배 노드(N32) 사이에 연결된 제2 분배 저항(R32)과 제2 분배 노드(N32) 및 접지 전압(VSS) 사이에 연결된 제3 분배 저항(R33)을 포함할 수 있다.
- [0060] 제1 분배 노드(N31)를 통하여 제1 측정 기준 분배 전압(VD31)이 제공될 수 있고, 제1 측정 기준 분배 전압(VD31)은 바이어스 전압(VBS)의 정상 범위를 지정하기 위한 상한 레벨에 상응할 수 있다. 제2 분배 노드(N32)를 통하여 제2 측정 기준 분배 전압(VD32)이 제공될 수 있고, 제2 측정 기준 전압(VD32)은 바이어스 전압(VBS)의

정상 범위를 지정하기 위한 하한 레벨에 상응할 수 있다. 다시 말해, 바이어스 전압(VBS)이 지나치게 높거나 낮아지는 경우에는 바이어스 전압(VBS)이 정상 범위를 벗어난 것으로 간주할 수 있다.

- [0061] 제1 분배 저항(R31), 제2 분배 저항(R32) 및 제3 분배 저항(R33)의 저항비를 적절하게 조절함으로써 바이어스 전압(VBS)의 상한 레벨 및 하한 레벨, 즉 제1 측정 기준 분배 전압(VD31) 및 제2 측정 기준 분배 전압(VD32)이 결정될 수 있다.
- [0062] 전류-전압 컨버터(332)는 바이어스 전류(IBS)에 상응하는 바이어스 전압(VBS)을 발생할 수 있다. 예를 들어, 도 10에 도시된 바와 같이, 전류-전압 컨버터(332)는 전원 전압(VDD) 및 접지 전압(VSS) 사이에 결합된 전류원(current source)(CSM) 및 저항(R34)을 포함할 수 있다. 실시예에 따라서, 전류원(CSM)은 생략될 수도 있고, 이 경우 바이어스 전류(IBS)는 도 2의 밴드-갭 레퍼런스 회로(110)로부터 제공될 수 있다.
- [0063] 도 10 및 11을 참조하면, 비교기(COM3)는 바이어스 전압(VBS)을 제1 측정 기준 분배 전압(VD31) 및 제2 측정 기준 분배 전압(VD32)과 비교하여 바이어스 전압(VBS)이 상기 상한 레벨보다 높거나 상기 하한 레벨보다 낮은 경우에 활성화되는 바이어스 전압 플래그 신호(FG3)를 발생할 수 있다.
- [0064] 예를 들어, 바이어스 전압 플래그 신호(FG3)는 바이어스 전압(VBS)이 상기 상한 레벨보다 낮고 상기 하한 레벨보다 높은 경우에는 제1 논리 레벨(예를 들어, 논리 로우 레벨(L))로 비활성화될 수 있다. 한편, 바이어스 전압 플래그 신호(FG3)는 바이어스 전압(VBS)이 상기 상한 레벨보다 높거나 상기 하한 레벨보다 낮은 경우에는 제2 논리 레벨(예를 들어, 논리 하이 레벨(H))로 활성화될 수 있다.
- [0065] 도 12는 본 발명의 실시예들에 따른 아날로그 빌트-인 셀프 테스트 회로의 일 실시예를 나타내는 도면이다.
- [0066] 도 12를 참조하면, 아날로그 빌트-인 셀프 테스트 회로(350)는 밴드-갭 기준 전압 모니터링 회로(VCON1)(310), 측정 기준 전압 모니터링 회로(VCON2)(320) 및 바이어스 전압 모니터링 회로(VCON3)(330)를 포함할 수 있다. 아날로그 빌트-인 셀프 테스트 회로(350)는 아날로그 회로(100)로부터 밴드-갭 기준 전압(VBGR) 및 측정 기준 전압(VREF)을 수신할 수 있다. 또한, 아날로그 빌트-인 셀프 테스트 회로(350)는 바이어스 전류(IBS)에 기초하여 내부적으로 바이어스 전압(VBS)을 발생할 수 있다. 실시예에 따라서, 아날로그 빌트-인 셀프 테스트 회로(350)는 아날로그 회로(100)로부터 바이어스 전류(IBS)를 수신하거나 내부적으로 바이어스 전류(IBS)를 발생할 수 있다.
- [0067] 밴드-갭 기준 전압 모니터링 회로(310)는, 도 6 및 7을 참조하여 설명한 바와 같이, 밴드-갭 기준 전압(VBGR) 및 전원 전압(VDD)에 기초하여 밴드-갭 기준 전압(VBGR)이 정상 범위를 벗어날 때 활성화되는 밴드-갭 플래그 신호(FG1)를 발생할 수 있다.
- [0068] 측정 기준 전압 모니터링 회로(320)는, 도 8 및 9를 참조하여 설명한 바와 같이, 측정 기준 전압(VREF) 및 밴드-갭 기준 전압(VBGR)에 기초하여 측정 기준 전압(VREF)이 정상 범위를 벗어날 때 활성화되는 기준 전압 플래그 신호(FG2)를 발생할 수 있다.
- [0069] 바이어스 전압 모니터링 회로(330)는, 도 10 및 도 11을 참조하여 설명한 바와 같이, 바이어스 전류(IBS)에 상응하는 바이어스 전압(VBS) 및 측정 기준 전압(VREF)에 기초하여 바이어스 전압(VBS)이 정상 범위를 벗어날 때 활성화되는 바이어스 전압 플래그 신호(FG3)를 발생할 수 있다.
- [0070] 전압 모니터링 회로들(310, 320, 330)의 각각은 1개의 모니터링 전압 및 1개의 비교 기준 전압을 비교하여 상기 모니터링 전압이 정상 범위에 속하는지를 나타내는 플래그 신호들(FG1, FG2, FG3)을 각각 발생할 수 있다.
- [0071] 다시 말해, 도 6 및 7을 참조하여 설명한 바와 같이, 밴드-갭 기준 전압 모니터링 회로(310)는 전원 전압(VDD)을 상기 비교 기준 전압으로 하고 밴드-갭 기준 전압(VBGR)을 상기 모니터링 전압으로 할 수 있다. 도 8 및 9를 참조하여 설명한 바와 같이, 측정 기준 전압 모니터링 회로(320)는 밴드-갭 기준 전압(VBGR)을 상기 비교 기준 전압으로 하고 측정 기준 전압(VREF)을 상기 모니터링 전압으로 할 수 있다. 도 10 및 11을 참조하여 설명한 바와 같이, 바이어스 전압 모니터링 회로(330)는 측정 기준 전압(VREF)을 상기 비교 기준 전압으로 하고 바이어스 전압(VBS)을 상기 모니터링 전압으로 할 수 있다.
- [0072] 이와 같이, 하나의 전압 모니터링 회로에 인가되는 상기 모니터링 전압은 다른 전압 모니터링 회로의 상기 비교 기준 전압으로서 인가될 수 있다. 다시 말해, 밴드-갭 기준 전압 모니터링 회로(310)의 모니터링 전압에 해당하는 밴드-갭 기준 전압(VBGR)은 측정 기준 전압 모니터링 회로(320)의 비교 기준 전압으로 인가되고, 측정 기준 전압 모니터링 회로(320)의 모니터링 전압에 해당하는 측정 기준 전압(VREF)은 바이어스 전압 모니터링 회로(330)의 비교 기준 전압으로 인가될 수 있다. 이 경우, 모니터링 전압의 오차는 후단의 전압 모니터링 회로로

전과될 수 있고, 따라서, 최후단의 전압 모니터링 회로의 플래그 신호는 복수의 모니터링 전압들의 오차를 종합적으로 판별할 수 있다.

- [0073] 실시예에 따라서, 본 발명의 실시예들에 따른 아날로그 빌트-인 셀프 테스트 회로는 밴드-갭 기준 전압 모니터링 회로(310), 측정 기준 전압 모니터링 회로(320) 및 바이어스 전압 모니터링 회로(330) 중 1개 또는 2개를 포함하여 구현될 수도 있다. 또한, 본 발명의 실시예들에 따른 아날로그 빌트-인 셀프 테스트 회로는 4개 이상의 전압들이 정상 범위에 속하는지를 모니터링하기 위한 4개 이상의 전압 모니터링 회로들을 포함할 수도 있다.
- [0074] 도 13은 본 발명의 실시예들에 따른 아날로그 빌트-인 셀프 테스트 회로의 바이어스 전류 및 바이어스 전압의 일 실시예를 나타내는 회로도이다.
- [0075] 도 13에는 도 5를 참조하여 설명한 센싱 회로(130)에 포함되는 전류-전압 컨버터(132) 및 도 10을 참조하여 설명한 바이어스 전압 모니터링 회로(330)에 포함되는 전류-전압 컨버터(332)를 일체적으로 구현한 실시예를 도시하고 있다. 이하, 도 5 및 10과 중복되는 설명은 생략한다.
- [0076] 도 13을 참조하면, 센싱 회로(130)의 전류-전압 컨버터(132)는 바이어스 전류(IBS)를 발생하는 제1 전류원(CST)을 포함하고, 바이어스 전압 모니터링 회로(330)의 전류-전압 컨버터(332)는 제2 전류원(CSM)을 포함할 수 있다. 제1 전류원(CST) 및 제2 전류원(CSM)은 커런트 미러를 형성하는 피모스 트랜지스터들(PM1, PM2)로 각각 구현될 수 있다. 이와 같이, 제1 전류원(CST) 및 제2 전류원(CSM)은 커런트 미러를 형성할 수 있다. 결과적으로 동작 온도에 관계 없이 고정된 바이어스 전압(VBS) 및 동작 온도에 따라 변화하는 센싱 전압(VBE)을 동일한 바이어스 전류(IBS)를 이용하여 발생함으로써, 아날로그 회로(100)의 정상적인 동작에 대한 기준을 효율적으로 설정할 수 있다.
- [0077] 도 14는 본 발명의 실시예들에 따른 디지털 빌트-인 셀프 테스트 회로를 나타내는 블록도이다.
- [0078] 도 14를 참조하면, 디지털 빌트-인 셀프 테스트 회로(400)는 카운터(410), 메모리(MEM)(420), 테스트 신호 발생기(GTS)(430) 및 디지털 로직 블록(DLB)(440)을 포함할 수 있다.
- [0079] 카운터(410)는 아날로그-디지털 컨버터(200)의 동작 타이밍을 모니터링할 수 있다. 카운터(410)는 타이밍 신호(TIM) 및 클럭 신호(CLK)에 기초하여 상기 동작 타이밍에 상응하는 카운트 신호(CNT)를 발생할 수 있다. 예를 들어, 타이밍 신호(TIM)는 도 24 내지 26을 참조하여 후술하는 스캔 개시 신호(SOS), 변환 개시 신호(SOC), 변환 종료 신호(EOC) 등을 포함할 수 있다.
- [0080] 메모리(420)는 디지털 빌트-인 셀프 테스트 회로(400)의 동작에 필요한 데이터 및 정보를 저장할 수 있고, 디지털 빌트-인 셀프 테스트 회로(400)의 테스트 결과에 관한 정보를 저장할 수 있다.
- [0081] 테스트 신호 발생기(430)는 다양한 테스트들을 위한 테스트 신호(TS)를 발생할 수 있다. 테스트 모드에서 온도-변동 전압(VTEM) 대신에 테스트 신호(TS)가 아날로그-디지털 컨버터(200)로 인가될 수 있다.
- [0082] 디지털 로직 블록(440)은 디지털 빌트-인 셀프 테스트 회로(400)의 전반적인 동작을 제어하고, 테스트 결과에 따른 복수의 경고 신호들(MONO, LNT, OFF, STC, FIRST LIGHT, FCT, STT, CNV, PRV)을 발생할 수 있다.
- [0083] 디지털 로직 블록(440)은 테스트 모드에서 아날로그-디지털 컨버터(200)로 인가하여 발생되는 디지털 코드(DCD)에 기초하여 아날로그-디지털 컨버터(200)가 정상적으로 동작하는지 여부를 나타내는 경고 신호들(MONO, LNT, OFF, STC, FIRST LIGHT, FCT, PRV)을 발생할 수 있다. 한편, 디지털 로직 블록(440)은 카운트 신호(CNT)에 기초하여 경고 신호들(STT, CNV)을 발생할 수 있다.
- [0084] 도 15 및 16은 도 14의 디지털 빌트-인 셀프 테스트 회로의 동작의 일 실시예를 설명하기 위한 도면들이다.
- [0085] 도 14 및 15를 참조하면, 테스트 신호 발생기(430)는 순차적으로 증가하거나 감소하는 전압 레벨을 갖는 램프 전압(VRAMP)을 발생하여 온도-변동 전압(VTEM) 대신에 테스트 신호(TS)로서 아날로그-디지털 컨버터(200)에 인가할 수 있다. 도 15에는 예시적으로 순차적으로 증가하는 전압 레벨을 갖는 램프 전압(VRAMP)이 도시되어 있다.
- [0086] 디지털 로직 블록(440)은 테스트 모드에서 온도-변동 전압(VTEM) 대신에 램프 전압(VRAMP)을 인가하여 발생하는 디지털 코드(DCD)의 복수의 값들(DL1-DLp)에 기초하여 아날로그-디지털 컨버터(200)의 정상 동작 여부를 테스트할 수 있다. 예를 들어, 아날로그-디지털 컨버터(200)는 도 16에 도시된 바와 같이, 온도-변동 전압(VTEM) 및 램프 전압(VRAMP)이 증가할수록 디지털 코드(DCD)의 값들DL1-DLp이 증가하도록 구현될 수 있으나, 본 발명의 실시예들이 이에 한정되는 것은 아니다. 실시예에 따라서, 아날로그-디지털 컨버터(200)는 온도-변동 전압



(VTEM) 및 램프 전압(VRAMP)이 증가할수록 디지털 코드(DCD)의 값들(DL1~DLp)이 감소하도록 구현될 수도 있다.

- [0087] 도 16은 디지털 코드(DCD)의 예시적인 값들(DL1~DLp)에 대한 단조성 및 선형성을 나타낸다. 아날로그-디지털 컨버터(200)는 동작 온도에 단조적으로 나아가 선형적으로 비례하는 값을 갖는 디지털 코드(DCD)를 발생하는 것이 요구된다. 이와 같은, 단조성 및 선형성을 테스트함으로써 아날로그-디지털 컨버터(200)의 정상 동작 여부를 판별할 수 있다.
- [0088] 이하에서는, 경고 신호가 활성화되는 경우 논리 하이 레벨(H)을 갖고 비활성화되는 경우 논리 로우 레벨(L)을 갖는 것으로 간주한다. 경고 신호의 활성화 레벨은 이에 한정되는 것은 아니다.
- [0089] 도 17 및 18은 본 발명의 실시예들에 따른 디지털 빌트-인 셀프 테스트 회로의 테스트 방법의 실시예들을 나타내는 순서도들이다.
- [0090] 도 14, 15 및 17을 참조하면, 온도 측정 회로가 테스트 모드에 진입하면(S11), 테스트 신호 발생기(430)는 램프 전압(VRAMP)을 발생하여 테스트 신호(TS)로서 아날로그-디지털 컨버터(200)에 인가할 수 있다(S12).
- [0091] 디지털 로직 블록(440)은 램프 전압(VRAMP)이 인가되는 동안 발생하는 디지털 코드(DCD)의 복수의 값들(DL1~DLp)을 수신할 수 있다(S13). 디지털 로직 블록(440)은 디지털 코드(DCD)의 복수의 값들(DL1~DLp) 중 인접한 2개의 값들(DLi+1,DLi)의 차이(DLi+1 -DLi)가 0보다 작은지를 판별할 수 있다(S14). 인접한 2개의 값들(DLi+1,DLi)의 차이(DLi+1 -DLi)가 0보다 작은 경우(S14: YES), 디지털 로직 블록(440)은 단조성 경고 신호(MONO)를 활성화(MONO=H)할 수 있다(S15). 인접한 2개의 값들(DLi+1,DLi)의 차이(DLi+1 -DLi)가 0 이상인 경우(S14: NO), 디지털 로직 블록(440)은 단조성 경고 신호(MONO)를 비활성화(MONO=L)할 수 있다(S16).
- [0092] 이와 같이, 본 발명의 실시예들에 따른 디지털 빌트-인 셀프 테스트 회로(400)는, 램프 전압(VRAMP)이 인가되는 동안 발생하는 디지털 코드(DCD)의 복수의 값들(DL1~DLp)에 기초하여, 램프 전압(VRAMP)의 증가 또는 감소에 따라서 디지털 코드(DCD)가 단조적으로(monotonously) 증가 또는 감소하는지 여부를 나타내는 단조성 경고 신호(MONO)를 발생할 수 있다.
- [0093] 도 14, 15 및 18을 참조하면, 온도 측정 회로가 테스트 모드에 진입하면(S21), 테스트 신호 발생기(430)는 램프 전압(VRAMP)을 발생하여 테스트 신호(TS)로서 아날로그-디지털 컨버터(200)에 인가할 수 있다(S22).
- [0094] 디지털 로직 블록(440)은 램프 전압(VRAMP)이 인가되는 동안 발생하는 디지털 코드(DCD)의 복수의 값들(DL1~DLp)을 수신할 수 있다(S23). 디지털 로직 블록(440)은 디지털 코드(DCD)의 복수의 값들(DL1~DLp) 중 인접한 2개의 값들(DLi+1,DLi)의 차이(DLi+1 -DLi)가 기준 값(RF1)보다 큰지를 판별할 수 있다(S24). 인접한 2개의 값들(DLi+1,DLi)의 차이(DLi+1 -DLi)가 기준 값(RF1)보다 큰 경우(S24: YES), 디지털 로직 블록(440)은 선형성 경고 신호(LNT)를 활성화(MONO=H)할 수 있다(S25). 인접한 2개의 값들(DLi+1,DLi)의 차이(DLi+1 -DLi)가 0 이상인 경우(S14: NO), 디지털 로직 블록(440)은 단조성 경고 신호(MONO)를 비활성화(MONO=L)할 수 있다(S26).
- [0095] 이와 같이, 본 발명의 실시예들에 따른 디지털 빌트-인 셀프 테스트 회로(400)는, 램프 전압(VRAMP)이 인가되는 동안 발생하는 디지털 코드(DCD)의 복수의 값들(DL1~DLp)에 기초하여, 디지털 코드(DCD)의 변화량이 균일한지(uniform) 여부를 나타내는 선형성 경고 신호(LNT)를 발생할 수 있다.
- [0096] 도 19는 도 14의 디지털 빌트-인 셀프 테스트 회로의 동작의 일 실시예를 설명하기 위한 도면이다.
- [0097] 도 19에는 디지털 코드(DCD)의 최대 값(DLMAX)에 상응하는 전압 레벨(VMAX) 및 디지털 코드(DCD)의 최소 값(DLMIN)에 상응하는 전압 레벨(VMIN)이 도시되어 있다.
- [0098] 도 14의 테스트 신호 발생기(430)는 디지털 코드(DCD)의 최대 값(DLMAX)에 상응하는 전압 레벨(VMAX)보다 높은 전압 레벨(VH), 디지털 코드(DCD)의 최소 값(DLMIN)에 상응하는 전압 레벨(VMIN)보다 낮은 전압 레벨(VL) 또는 디지털 코드(DCD)의 중간 값(DLI)에 상응하는 전압 레벨(VI)을 갖도록 테스트 신호(TS)를 발생할 수 있다.
- [0099] 이와 같은 테스트 신호(TS)를 이용하여 도 20 및 21을 참조하여 설명하는 바와 같은 테스트를 수행할 수 있다.
- [0100] 도 20 및 21은 본 발명의 실시예들에 따른 디지털 빌트-인 셀프 테스트 회로의 테스트 방법의 실시예들을 나타내는 순서도들이다.
- [0101] 도 14, 19 및 20을 참조하면, 온도 측정 회로가 테스트 모드에 진입하면(S31), 테스트 신호 발생기(430)는 디지털 코드(DCD)의 중간 값(DLI)에 상응하는 전압 레벨(VI)을 갖도록 테스트 신호(TS)를 발생할 아날로그-디지털

컨버터(200)에 인가할 수 있다(S32).

- [0102] 디지털 로직 블록(440)은 전압 레벨(VI)이 인가되는 동안 발생하는 디지털 코드(DCD)의 측정 값(DLI')을 수신할 수 있다(S33). 디지털 로직 블록(440)은 디지털 코드(DCD)의 중간 값(DLI) 및 측정 값(DLI')의 차이의 절대 값(|DLI-DLI'|)이 기준 값(RF2)보다 크지를 판별할 수 있다(S34). 중간 값(DLI) 및 측정 값(DLI')의 차이의 절대 값(|DLI-DLI'|)이 기준 값(RF2)보다 큰 경우(S34: YES), 디지털 로직 블록(440)은 오프셋 경고 신호(OFF)를 활성화(OFF=H)할 수 있다(S35). 중간 값(DLI) 및 측정 값(DLI')의 차이의 절대 값(|DLI-DLI'|)이 기준 값(RF2) 이하인 경우(S34: NO), 디지털 로직 블록(440)은 오프셋 경고 신호(OFF)를 비활성화(OFF=L)할 수 있다(S36).
- [0103] 이와 같이, 본 발명의 실시예들에 따른 디지털 빌트-인 셀프 테스트 회로(400)는, 디지털 코드(DCD)의 중간 값(DLI)에 상응하는 전압 레벨(VI)을 갖는 테스트 신호(TS)를 아날로그-디지털 컨버터(200)에 인가하여 발생하는 디지털 코드(DCD)의 측정 값(DLI') 및 중간 값(DLI)에 기초하여, 디지털 코드(DCD)의 오프셋이 정상 범위에 속하는지 여부를 나타내는 오프셋 경고 신호(OFF)를 발생할 수 있다.
- [0104] 도 14, 19 및 21을 참조하면, 온도 측정 회로가 테스트 모드에 진입하면(S41), 테스트 신호 발생기(430)는 디지털 코드(DCD)의 최대 값(DLMAX)에 상응하는 전압 레벨(VMAX)보다 높은 전압 레벨(VH)을 갖도록 테스트 신호(TS)를 발생하여 아날로그-디지털 컨버터(200)에 인가할 수 있다(S42).
- [0105] 디지털 로직 블록(440)은 전압 레벨(VMAX)이 인가되는 동안 발생하는 디지털 코드(DCD)의 제1 측정 값(DLH)을 수신할 수 있다(S43). 디지털 로직 블록(440)은 디지털 코드(DCD)의 최대 값(DLMAX)이 제1 측정 값(DLH)과 일치하는지를 판별할 수 있다(S44). 최대 값(DLMAX)이 제1 측정 값(DLH)과 불일치하는 경우(S44: NO), 디지털 로직 블록(440)은 스택(stuck) 경고 신호(STC)를 활성화(STC=H)할 수 있다(S45).
- [0106] 최대 값(DLMAX)이 제1 측정 값(DLH)과 일치하는 경우(S44: YES), 테스트 신호 발생기(430)는 디지털 코드(DCD)의 최소 값(DLMIN)에 상응하는 전압 레벨(VMIN)보다 낮은 전압 레벨(VI)을 갖도록 테스트 신호(TS)를 발생하여 아날로그-디지털 컨버터(200)에 인가할 수 있다(S46).
- [0107] 디지털 로직 블록(440)은 전압 레벨(VMIN)이 인가되는 동안 발생하는 디지털 코드(DCD)의 제2 측정 값(DLL)을 수신할 수 있다(S47). 디지털 로직 블록(440)은 디지털 코드(DCD)의 최소 값(DLMIN)이 제2 측정 값(DLL)과 일치하는지를 판별할 수 있다(S48). 최소 값(DLMIN)이 제2 측정 값(DLL)과 불일치하는 경우(S48: NO), 디지털 로직 블록(440)은 스택 경고 신호(STC)를 활성화(STC=H)할 수 있다(S45). 최소 값(DLMIN)이 제2 측정 값(DLL)과 일치하는 경우(S48: YES), 디지털 로직 블록(440)은 스택 경고 신호(STC)를 비활성화(STC=L)할 수 있다(S49).
- [0108] 이와 같이, 본 발명의 실시예들에 따른 디지털 빌트-인 셀프 테스트 회로(400)는, 디지털 코드(DCD)의 최대 값(DLMAX)보다 높은 전압 레벨(VH)을 갖는 테스트 신호(TS)를 아날로그-디지털 컨버터(200)에 인가하여 발생하는 디지털 코드(DCD)의 제1 측정 값(DLH) 및 디지털 코드(DCD)의 최소 값(DLMIN)보다 낮은 전압 레벨(VL)을 갖는 테스트 신호(TS)를 아날로그-디지털 컨버터(200)에 인가하여 발생하는 디지털 코드(DCD)의 제2 측정 값(DLL)에 기초하여, 디지털 코드(DCD)의 각 비트 값이 동작 온도에 관계 없이 고정되었는지 여부를 나타내는 스택 경고 신호(STC)를 발생할 수 있다.
- [0109] 도 22는 도 14의 디지털 빌트-인 셀프 테스트 회로의 동작의 일 실시예를 설명하기 위한 도면이다.
- [0110] 도 22를 참조하면, 디지털 빌트-인 셀프 테스트 회로(400)는 출력 노드(NO)에 연결된 풀다운-풀업 제어부(450)를 더 포함할 수 있다. 실시예에 따라서, 풀다운-풀업 제어부(450)는 아날로그 회로(200)에 포함될 수도 있다.
- [0111] 전원 전압(VDD)에 연결되는 풀업 저항(RU), 풀업 저항(RU) 및 디지털 코드(DCD)의 출력 노드(NO) 사이의 전기적인 연결을 제어하는 풀업 스위치(SWU)를 포함할 수 있다. 또한, 디지털 빌트-인 셀프 테스트 회로(400)는 접지 전압(VSS)에 연결되는 풀다운 저항(RD) 및 풀다운 저항(RD) 및 디지털 코드(DCD)의 출력 노드(NO) 사이의 전기적인 연결을 제어하는 풀다운 스위치(SWD)를 포함할 수 있다. 풀업 스위치(SWU) 및 풀다운 스위치(SWD)는 도 14의 디지털 로직 블록(440)으로부터 제공되는 스위치 제어 신호들(SCU, SCD)에 응답하여 각각 턴온될 수 있다.
- [0112] 도 22에는 하나의 출력 노드(NO)에 상응하는 구성이 도시되어 있으나, 디지털 코드(DCD)의 복수의 비트들이 병렬적으로 출력될 수 있도록 복수의 출력 노드들이 구비되는 경우에는 도 22에 도시된 바와 같은 풀다운-풀업 제어부가 복수의 출력 노드들에 각각에 대해 구비될 수 있다.
- [0113] 이와 같은 풀다운 경로 및 풀업 경로를 이용하여 도 23을 참조하여 설명하는 바와 같은 테스트를 수행할 수 있다.

- [0114] 도 23은 본 발명의 실시예들에 따른 디지털 빌트-인 셀프 테스트 회로의 테스트 방법의 일 실시예를 나타내는 순서도이다.
- [0115] 도 14, 22 및 23을 참조하면, 온도 측정 회로가 테스트 모드에 진입하면(S51), 디지털 로직 블록(440)은 스위치 제어 신호(SCD)를 활성화하여 출력 노드(NO)를 접지 전압(VSS)과 연결함으로써 출력 노드(NO)를 풀다운할 수 있다(S52). 이때, 테스트 신호 발생기(430)는 디지털 코드(DCD)의 최대 값(DLMAX)에 상응하는 전압 레벨(VMAX)보다 높은 전압 레벨(VH)을 갖도록 테스트 신호(TS)를 발생하여 아날로그-디지털 컨버터(200)에 인가할 수 있다(S53).
- [0116] 디지털 로직 블록(440)은 출력 노드(NO)가 풀다운 되고, 전압 레벨(VMAX)이 인가되는 동안 발생하는 디지털 코드(DCD)의 제1 측정 값(DLH)을 수신할 수 있다(S54). 디지털 로직 블록(440)은 디지털 코드(DCD)의 최대 값(DLMAX)이 제1 측정 값(DLH)과 일치하는지를 판별할 수 있다(S55). 최대 값(DLMAX)이 제1 측정 값(DLH)과 불일치하는 경우(S55: NO), 디지털 로직 블록(440)은 플로팅 경고 신호(FLT)를 활성화(FLT=H)할 수 있다(S56).
- [0117] 최대 값(DLMAX)이 제1 측정 값(DLH)과 일치하는 경우(S55: YES), 디지털 로직 블록(440)은 스위치 제어 신호(SCU)를 활성화하여 출력 노드(NO)를 전원 전압(VDD)과 연결함으로써 출력 노드(NO)를 풀업할 수 있다(S57). 이때, 테스트 신호 발생기(430)는 디지털 코드(DCD)의 최소 값(DLMIN)에 상응하는 전압 레벨(VMIN)보다 낮은 전압 레벨(VI)을 갖도록 테스트 신호(TS)를 발생하여 아날로그-디지털 컨버터(200)에 인가할 수 있다(S58).
- [0118] 디지털 로직 블록(440)은 출력 노드(NO)가 풀업 되고, 전압 레벨(VMIN)이 인가되는 동안 발생하는 디지털 코드(DCD)의 제2 측정 값(DLL)을 수신할 수 있다(S59). 디지털 로직 블록(440)은 디지털 코드(DCD)의 최소 값(DLMIN)이 제2 측정 값(DLL)과 일치하는지를 판별할 수 있다(S60). 최소 값(DLMIN)이 제2 측정 값(DLL)과 불일치하는 경우(S60: NO), 디지털 로직 블록(440)은 플로팅 경고 신호(FLT)를 활성화(FLT=H)할 수 있다(S56). 최소 값(DLMIN)이 제2 측정 값(DLL)과 일치하는 경우(S60: YES), 디지털 로직 블록(440)은 플로팅 경고 신호(FLT)를 비활성화(FLT=L)할 수 있다(S61).
- [0119] 이와 같이, 본 발명의 실시예들에 따른 디지털 빌트-인 셀프 테스트 회로(400)는, 풀다운 상태에서 디지털 코드(DCD)의 최대 값(DLMAX)보다 높은 전압 레벨(VH)을 갖는 테스트 신호(TS)를 아날로그-디지털 컨버터(200)에 인가하여 발생하는 디지털 코드(DCD)의 제1 측정 값(DLH) 및 풀업 상태에서 디지털 코드(DCD)의 최소 값(DLMIN)보다 낮은 전압 레벨(VL)을 갖는 테스트 신호(TS)를 아날로그-디지털 컨버터(200)에 인가하여 발생하는 디지털 코드(DCD)의 제2 측정 값(DLL)에 기초하여, 디지털 코드(DCD)의 출력 노드(NO)가 오픈되었는지 여부를 나타내는 플로팅 경고 신호(FLT)를 발생할 수 있다.
- [0120] 도 24는 본 발명의 실시예들에 따른 온도 측정 회로에 포함되는 아날로그-디지털 컨버터의 일 실시예를 나타내는 블록도이다.
- [0121] 도 24를 참조하면, 아날로그-디지털 컨버터(200)는 스캔 전압 발생기(210), 비교기(COM)(220), 변환기(230) 및 제어부(CTRL)(240)를 포함할 수 있다. 한편, 아날로그 회로(200)는 모드 신호(MD)에 기초하여 온도-변동 전압(VTEM) 및 테스트 신호(TS) 중 하나를 선택하여 비교기(220)에 인가하는 입력 선택기(MUX)(250)를 더 포함할 수 있다. 이러한 입력 선택기(250)를 이용하여 테스트 모드에서 온도-변동 전압(VTEM) 대신에 테스트 신호(TS)를 아날로그 회로(200)에 인가할 수 있다.
- [0122] 스캔 전압 발생기(210)는 측정 기준 전압(VREF)에 기초하여 서로 다른 전압 레벨을 갖는 복수의 스캔 전압들(VS0~VSq)을 발생하고 단위 스캔 시간마다 주기적으로 복수의 스캔 전압들(VS0~VSq)을 하나씩 선택적으로 출력할 수 있다. 스캔 전압 발생기(210)는 측정 기준 전압(VREF)에 기초하여 복수의 스캔 전압들(VS0~VSq)을 발생하는 전압 분배기(211) 및 선택 신호(SEL)에 기초하여 이들 중 하나를 선택적으로 출력하는 선택기(MUX)(212)를 포함할 수 있다.
- [0123] 비교기(220)는 노말 모드에서는 온도-변동 전압(VTEM)을 테스트 모드에서는 테스트 신호(TS)를 선택 전압 신호(VSC), 즉 복수의 스캔 전압들(VS0~VSq)과 각각 비교하여 복수의 비교 결과 값들(CMP)을 제공할 수 있다. 변환기(230)는 비교 결과 값들(CMP)에 기초하여 디지털 코드(DCD)를 발생할 수 있다.
- [0124] 제어부(240)는 스캔 전압 발생기(210), 비교기(220) 및 변환기(230)를 제어할 수 있다. 제어부(240)는 선택 신호(SEL)를 발생하여 선택기(212)를 제어할 수 있고, 스캔 개시 신호(SOS) 및 변환 개시 신호(SOC)를 발생하여 변환기(230)를 제어할 수 있다. 제어부(240)는 변환 종료 신호(EOC)를 변환기(240)로부터 수신할 수 있다.
- [0125] 도 25 및 26은 도 24의 아날로그-디지털 컨버터의 동작의 일 실시예를 설명하기 위한 도면들이다. 도 25 및 25



에는 도시 및 설명의 편의상 디지털 코드(DCD)가 3비트인 예가 도시되어 있으며, 디지털 코드(DCD)의 비트수는 다양하게 결정될 수 있다.

- [0126] 도 25 및 26은 도 24의 아날로그-디지털 컨버터(200)에 의해 수행되는 바이너리 스캔 동작 및 변환 동작을 나타낸다. 도 25에는 온도-변동 전압(VTEM)이 디지털 코드(DCD)의 “010” 값에 상응하는 예가 도시되어 있고, 도 26에는 온도-변동 전압(VTEM)이 디지털 코드(DCD)의 “110” 값에 상응하는 예가 도시되어 있다.
- [0127] 도 25 및 26에는 복수의 단위 스캔 주기들(tS)에서 이전의 비교 결과에 기초하여 복수의 스캔 전압들(VS0-VSq) 중 하나를 바이너리 방식으로 출력하는 예가 도시되어 있다. 본 발명의 실시예들이 이러한 바이너리 스캔 방식에 한정되는 것은 아니다.
- [0128] 도 14의 카운터(410)는 스캔 개시 신호(SOS) 및 변환 개시 신호(SOC)에 기초하여 스캔 전압 발생기(210)가 복수의 스캔 전압들(VS0-VSq)을 출력하는 스캔 시간이 제1 기준 시간 이하인지 여부를 나타내는 세틀링 경고 신호(STT)를 발생할 수 있다. 여기서 스캔 시간은  $tS \cdot N$  (N은 자연수)로서 N은 디지털 코드(DCD)의 비트수에 상응한다. 또한, 카운터(410)는 변환 개시 신호(SOC) 및 변환 종료 신호(EOC)에 변환기(230)가 디지털 코드(DCD)를 발생하는데 소요되는 변환 시간이 제2 기준 시간 이하인지 여부를 나타내는 컨버전 경고 신호(CNV)를 발생할 수 있다.
- [0129] 도 27은 램프 전압의 천이 시간을 설명하기 위한 도면이다.
- [0130] 도 27을 참조하면, 스캔 전압이 VSa에서 VSb로 변환되는 제1 경우(CASE1) 및 제2 경우(CASE2)가 도시되어 있다. 제1 경우는 스캔 전압의 천이 시간이 상대적으로 짧은 경우에 해당하고 제2 경우는 스캔 전압의 천이 시간이 상대적으로 긴 경우에 해당한다. 상대적으로 짧은 제1 스캔 시간(tSa)에 기초하여 바이너리 스캔 동작을 수행하는 경우, 스캔 전압의 천이에 필요한 충분한 시간이 확보되지 않을 수 있다. 예를 들어, 제1 경우에는 디지털 코드(DCD)의 값(DLa)이 정확한 동작 온도를 반영할 수 있으나 제2 경우에는 디지털 코드(DCD)의 값(DLa)에 예러가 발생할 수 있다. 한편, 상대적으로 긴 제2 스캔 시간(tSb)에 기초하여 바이너리 스캔 동작을 수행하는 경우, 스캔 전압의 천이에 필요한 충분한 시간이 확보될 수 있다. 예를 들어, 제1 경우 및 제2 경우 대해 디지털 코드(DCD)의 값(DLa)이 동일하고 정확한 동작 온도를 반영할 수 있다.
- [0131] 도 28은 본 발명의 실시예들에 따른 디지털 빌트-인 셀프 테스트 회로의 테스트 방법의 일 실시예를 나타내는 순서도이다.
- [0132] 도 14 및 24 내지 28을 참조하면, 온도 측정 회로가 테스트 모드에 진입하면(S71), 디지털 빌트-인 셀프 테스트 회로(400)는 아날로그 회로(200)가 제1 단위 스캔 주기(tSa)에 기초하여 바이너리 스캔 동작을 수행하도록(S72) 제어할 수 있다. 이때, 디지털 로직 블록(440)은 제1 단위 스캔 주기(tSa)에 상응하는 디지털 코드(DCD)의 제1 측정 값(DLa)을 수신한다(S73). 또한, 디지털 빌트-인 셀프 테스트 회로(400)는 아날로그 회로(200)가 제1 단위 스캔 주기(tSa)보다 큰 제2 스캔 주기(tSb)에 기초하여 바이너리 스캔 동작을 수행하도록(S74) 제어할 수 있다. 이 때, 디지털 로직 블록(440)은 제2 단위 스캔 주기(tSb)에 상응하는 디지털 코드(DCD)의 제2 측정 값(DLb)을 수신한다(S73).
- [0133] 디지털 로직 블록(440)은 제1 측정 값(DLa) 및 제2 측정 값(DLb)이 일치하는지를 판별한다(S76). 제1 측정 값(DLa) 및 제2 측정 값(DLb)이 불일치하는 경우(S76: NO), 디지털 로직 블록(440)은 플럭츄에이션 경고 신호(FCT)를 활성화(FCT=H)할 수 있다(S77). 제1 측정 값(DLa) 및 제2 측정 값(DLb)이 일치하는 경우(S76: YES), 디지털 로직 블록(440)은 플럭츄에이션 경고 신호(FCT)를 비활성화(FCT=L)할 수 있다(S78).
- [0134] 이와 같이, 본 발명의 실시예들에 따른 디지털 빌트-인 셀프 테스트 회로(400)는, 제1 스캔 주기(tSa)에 상응하는 제1 측정 값(DLa) 및 제2 스캔 주기(tSb)에 상응하는 제2 측정 값(DLb)에 기초하여, 스캔 주기의 정상 범위 여부를 나타내는 플럭츄에이션 경고 신호(FCT)를 발생할 수 있다.
- [0135] 도 29는 본 발명의 실시예들에 따른 온도 측정 회로의 레이아웃의 일 예를 나타내는 도면이고, 도 30은 도 29의 온도 측정 회로의 구성을 나타내는 회로도이다.
- [0136] 도 29 및 30을 참조하면, 온도 측정 회로는 반도체 다이(SDIE)에 배치되는 메인 회로(1001) 및 복수의 로컬 센싱 유닛들(SUL1~SUL3)을 포함할 수 있다. 메인 회로(1001)는 메인 센싱 유닛(SUM)을 포함할 수 있다. 편의상 도면에 도시하지는 않았으나, 메인 회로(1001)는 전술한 바와 같은 온도 검출 회로 및 빌트-인 셀프 테스트 회로를 포함할 수 있다.
- [0137] 메인 센싱 유닛(SUM)은 메인 위치(POSM)에 배치되어 메인 위치의 메인 동작 온도에 따라서 변화하는 메인 센싱

전압(VBEM)을 발생한다.

- [0138] 복수의 로컬 센싱 유닛들(SUL1~SUL3)은 복수의 로컬 위치들(POSL1~POSL3)에 각각 배치되어 복수의 로컬 위치들의 복수의 로컬 동작 온도들의 각각에 따라서 변화하는 복수의 로컬 센싱 전압들(VBEL1~VBEL3)을 발생한다. 도 28에 도시된 바와 같이, 메인 센싱 유닛(SUM) 및 복수의 로컬 센싱 유닛들(SUL1~SUL3)은 스위치들(SWM, SWL1~SWL3)을 통하여 바이어스 전류(IBS)를 발생하는 전류원과 선택적으로 연결될 수 있다. 스위치들(SWM, SWL1~SWL3)을 제어하는 신호들(SSM, SSL1~SSL3)은 디지털 빌트-인 셀프 테스트 회로(400)의 디지털 로직 블록(440)으로부터 제공될 수 있다.
- [0139] 도 31은 본 발명의 실시예들에 따른 디지털 빌트-인 셀프 테스트 회로의 테스트 방법의 일 실시예를 나타내는 순서도이다.
- [0140] 도 14, 30 및 31을 참조하면, 온도 측정 회로가 테스트 모드에 진입하면(S81), 디지털 빌트-인 셀프 테스트 회로(400)는 메인 센싱 유닛(SUM)에 의해 발생하는 메인 센싱 전압(VBEM)을 선택하고(S82) 메인 센싱 전압(VBEM)에 상응하는 디지털 코드(DCD)의 제1 측정 값(DLM)을 수신한다(S83). 한편, 디지털 빌트-인 셀프 테스트 회로(400)는 메인 센싱 유닛(SUM)에 가장 가까운 최근접 로컬 센싱 유닛(SUL1)에 의해 발생하는 로컬 센싱 전압(VBEL1)을 선택하고(S84), 로컬 센싱 전압(VBEL1)에 상응하는 디지털 코드(DCD)의 제2 측정 값(DLL1)을 수신한다(S85). 디지털 로직 블록(440)은 메인 센싱 전압(VBEM) 및 로컬 센싱 전압(VBEL1)의 차이의 절대 값이 이 기준 값(RF3)보다 큰 경우(S86: YES), 프로브 경고 신호(PRV)를 활성화(PRV=H)한다(S87). 디지털 로직 블록(440)은 메인 센싱 전압(VBEM) 및 로컬 센싱 전압(VBEL1)의 차이의 절대 값이 기준 값(RF3) 이하인 경우(S86: NO), 프로브 경고 신호(PRV)를 비활성화(PRV=L)한다(S88).
- [0141] 도 32는 본 발명의 실시예들에 따른 온도 측정 회로를 포함하는 반도체 집적 회로의 일 실시예를 나타내는 도면이다.
- [0142] 도 32를 참조하면, 반도체 집적 회로(2000)는 반도체 다이(SDIE)에 함께 집적되는 내부 회로(30), 온도 검출 회로(10), 빌트-인 셀프 테스트 회로(20) 및 제어 회로(40)를 포함할 수 있다. 실시예에 따라서, 제어 회로(40)는 별개의 반도체 다이에 포함될 수도 있다. 반도체 다이(SDIE)는 반도체 기관(SUB) 및 상부 절연층(DLY)을 포함할 수 있다. 온도 검출 회로(10)는 내부 회로(30)의 동작 온도를 검출할 수 있고, 빌트-인 셀프 테스트 회로(20)는 온도 검출 회로(10)가 정상적으로 동작하는지를 모니터링할 수 있다. 온도 검출 회로(10)는 모니터링 결과를 전송한 플래그 신호를 및/또는 경고 신호들로서 제어 회로(40)에 제공할 수 있다. 제어 회로(40)는 플래그 신호를 및/또는 경고 신호들에 기초하여 반도체 집적 회로(2000)를 제어할 수 있다.
- [0143] 도 33은 본 발명의 실시예들에 따른 온도 측정 회로를 포함하는 시스템의 동작의 일 실시예를 나타내는 도면이다.
- [0144] 도 33을 참조하면, 파워온이 되면(S100) 온도 측정 회로는 파워온 신호(PWO)에 응답하여 테스트 동작을 수행할 수 있다(S200). 온도 측정 회로가 정상적으로 동작하는 경우 온도 측정 회로는 노말 동작, 즉 동작 온도의 검출 동작을 수행한다(S300). 온도 측정 회로가 비정상적으로 동작하는 경우 안전 모드로 진입 할 수 있고(S400), 전송한 플래그 신호들(FG) 및/또는 경고 신호들(ALM)이 제어 회로에 제공될 수 있다. 제어 회로는 플래그 신호들(FG) 및/또는 경고 신호들(ALM)에 기초하여 온도 측정 회로를 셋다운 모드로 진입하게(S500)할 수 있다. 제어 회로는 노말 동작 중 파워를 절감하기 위해 또는 셋다운 모드에서 온도 측정 회로의 출력을 사용하지 못하도록 파워다운 신호(PWD)를 발생하여 온도 측정 회로를 파워-오프시킬 수 있다.

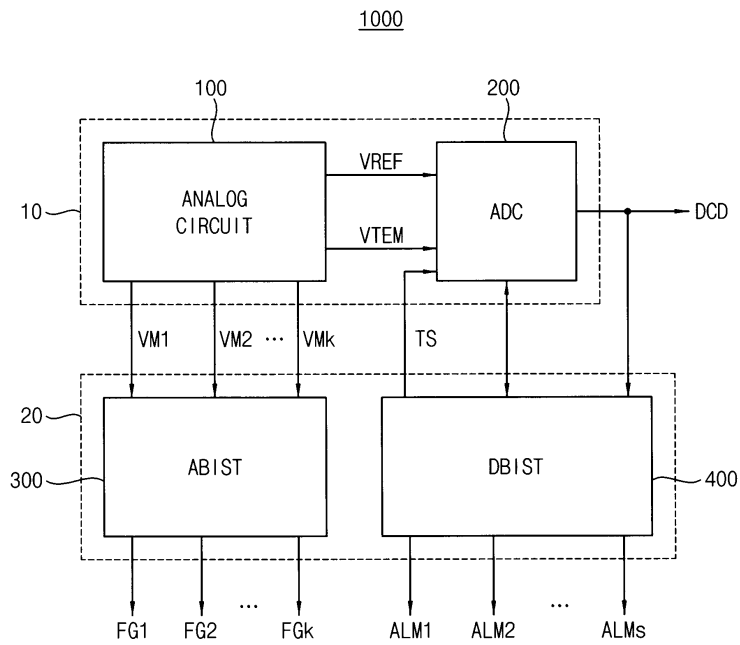
**산업상 이용가능성**

- [0145] 본 발명의 실시예들은 온도 측정이 요구되는 임의의 장치 및 시스템에 유용하게 이용될 수 있다. 특히 본 발명의 실시예들은 메모리 카드, 솔리드 스테이트 드라이브(Solid State Drive; SSD), 임베디드 멀티미디어 카드(eMMC, embedded multimedia card), 유니버설 플래시 스토리지(UFS, universal flash storage), 컴퓨터(computer), 노트북(laptop), 핸드폰(cellular phone), 스마트폰(smart phone), MP3 플레이어, 피디에이(Personal Digital Assistants; PDA), 피엠펜(Portable Multimedia Player; PMP), 디지털 TV, 디지털 카메라, 포터블 게임 콘솔(portable game console), 네비게이션(navigation) 기기, 웨어러블(wearable) 기기, IoT(internet of things;) 기기, IoE(internet of everything;) 기기, e-북(e-book), VR(virtual reality) 기기, AR(augmented reality) 기기 등과 같은 전자 기기에 더욱 유용하게 적용될 수 있다.
- [0146] 상기에서는 본 발명이 바람직한 실시예를 참조하여 설명하였지만, 해당 기술분야의 숙련된 당업자는 하기의 특

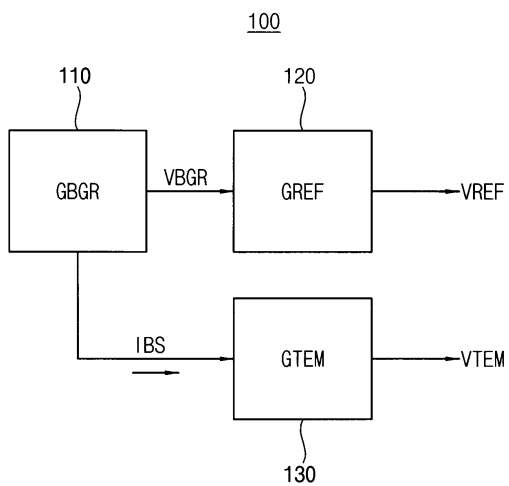
허청구범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 것이다.

도면

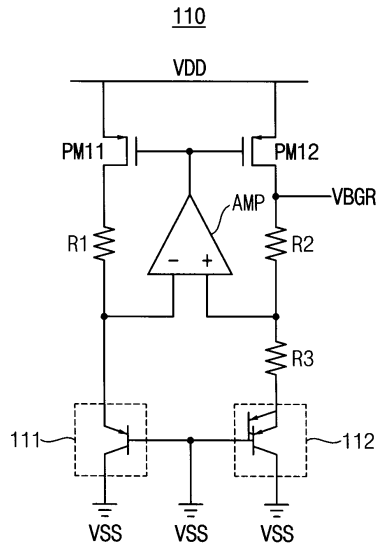
도면1



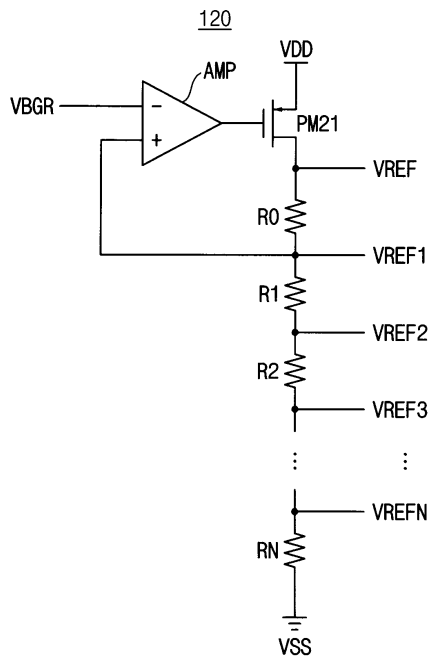
도면2



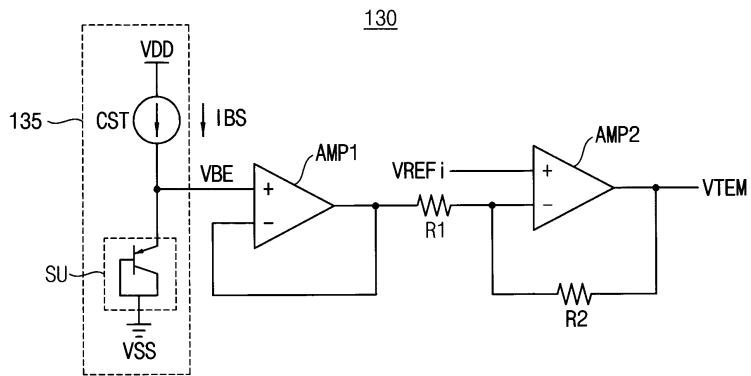
도면3



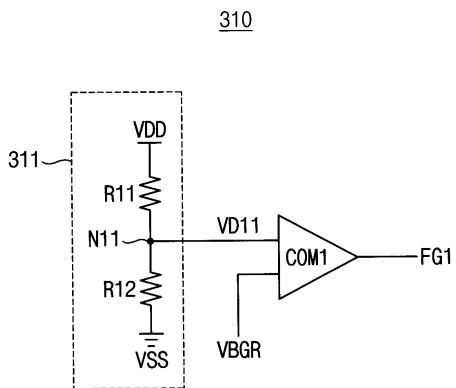
도면4



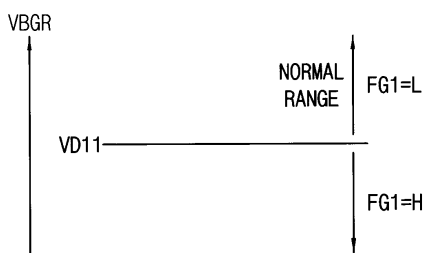
도면5



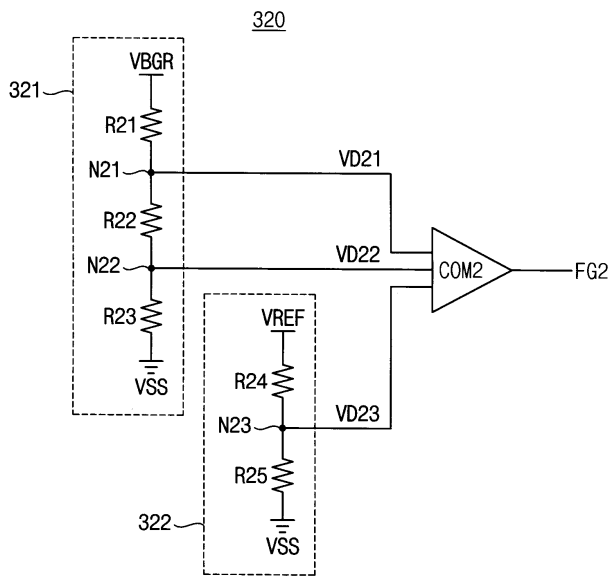
도면6



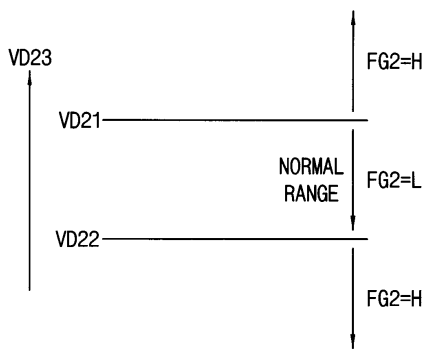
도면7



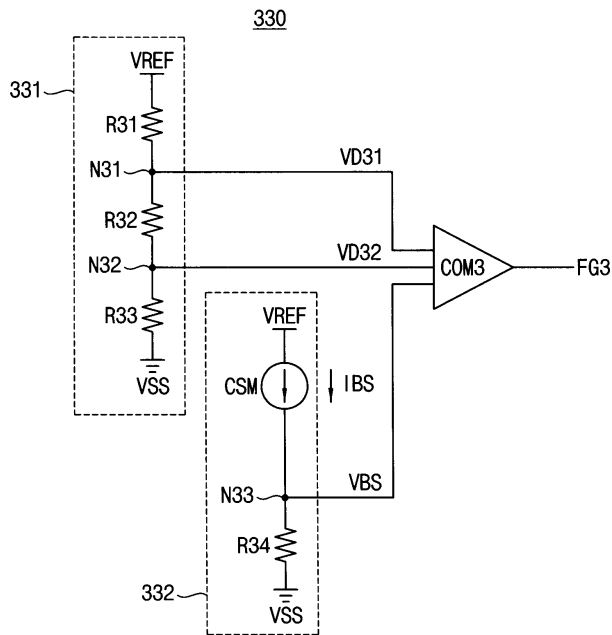
도면8



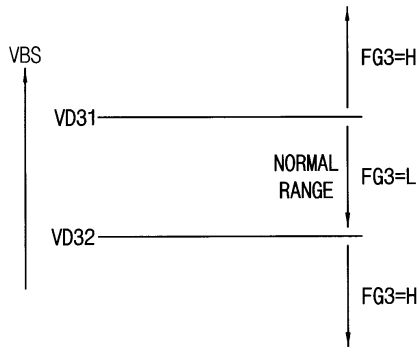
도면9



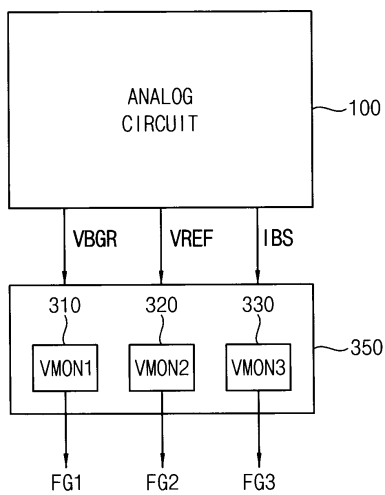
도면10



도면11

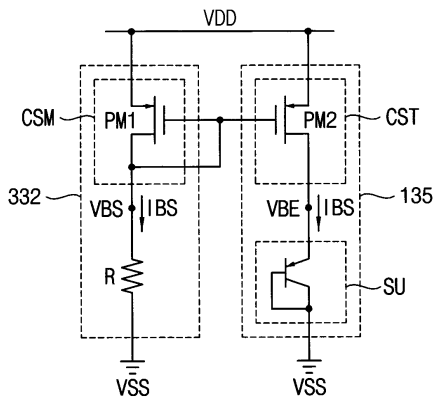


도면12

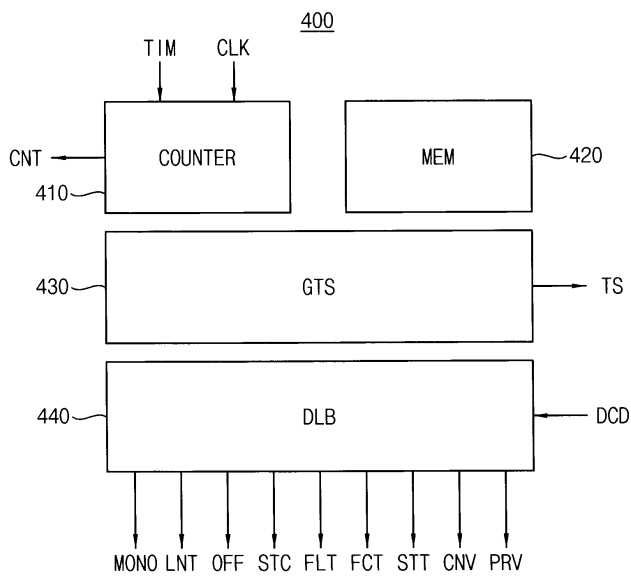




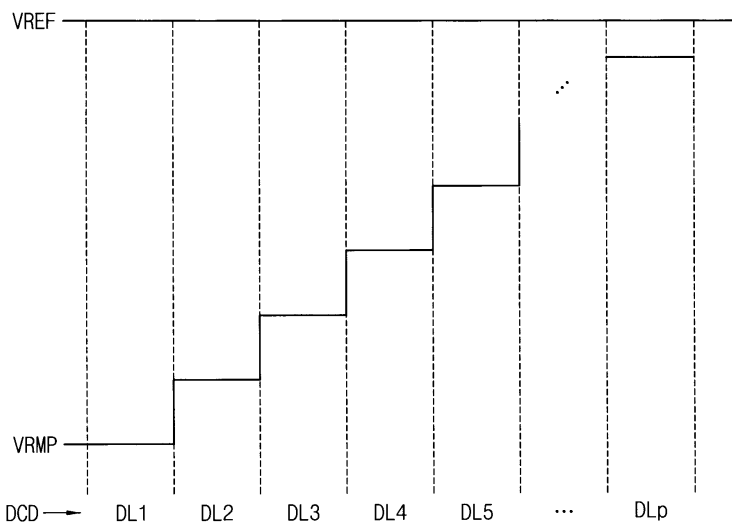
도면13



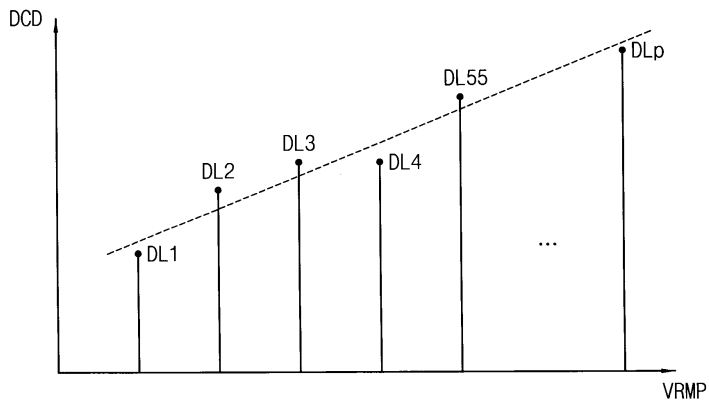
도면14



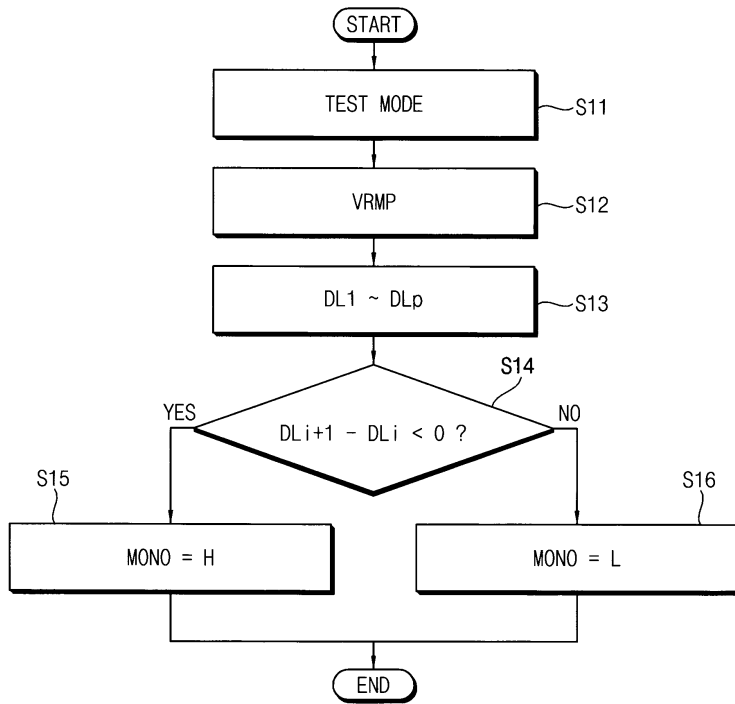
도면15



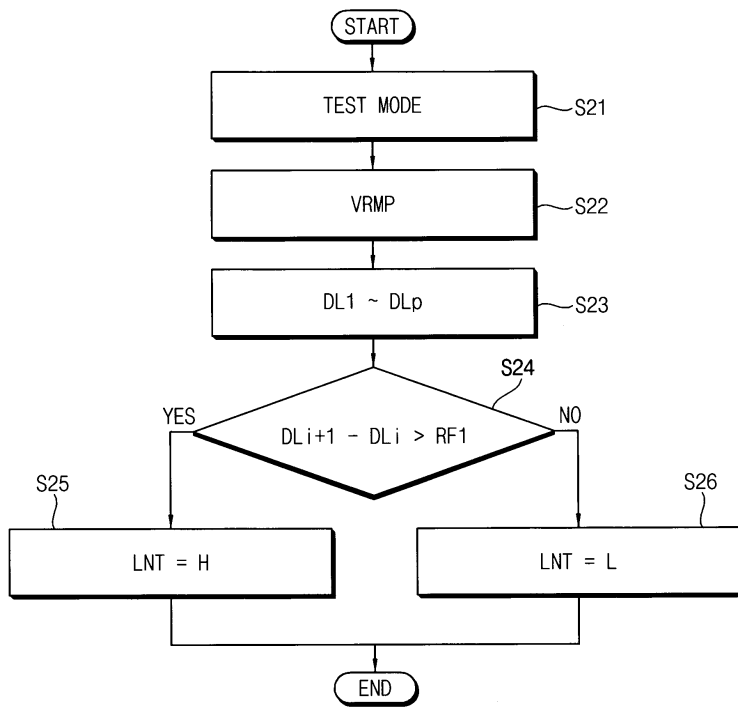
도면16



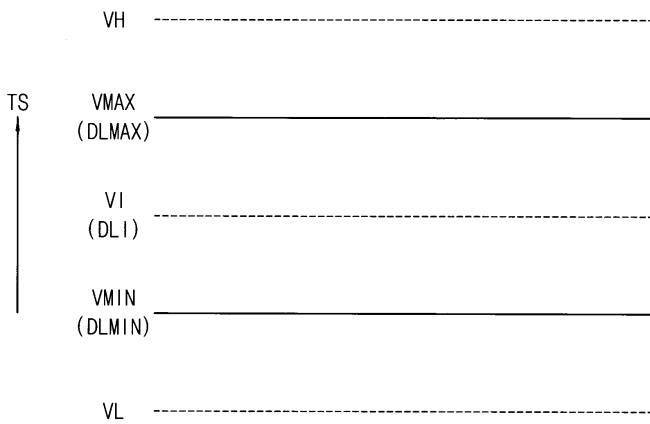
도면17



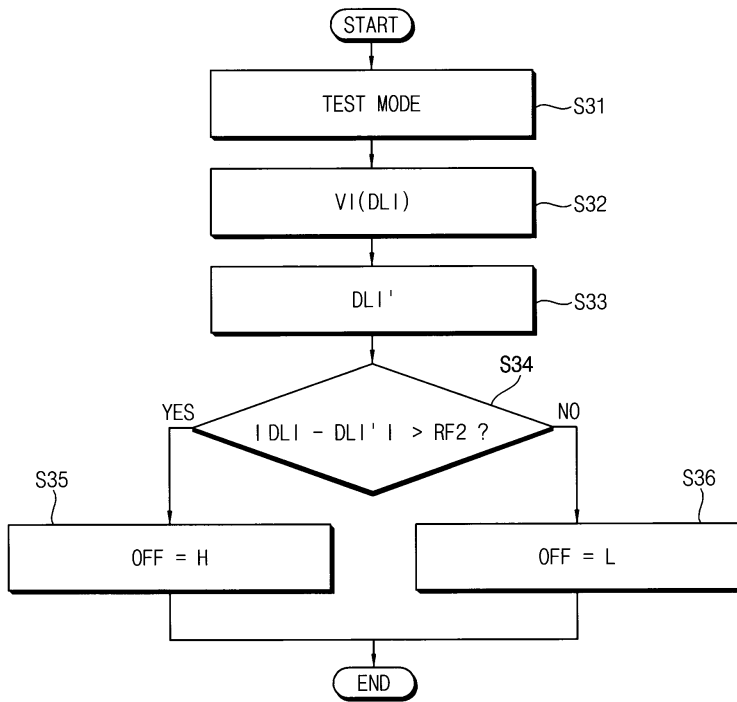
도면18



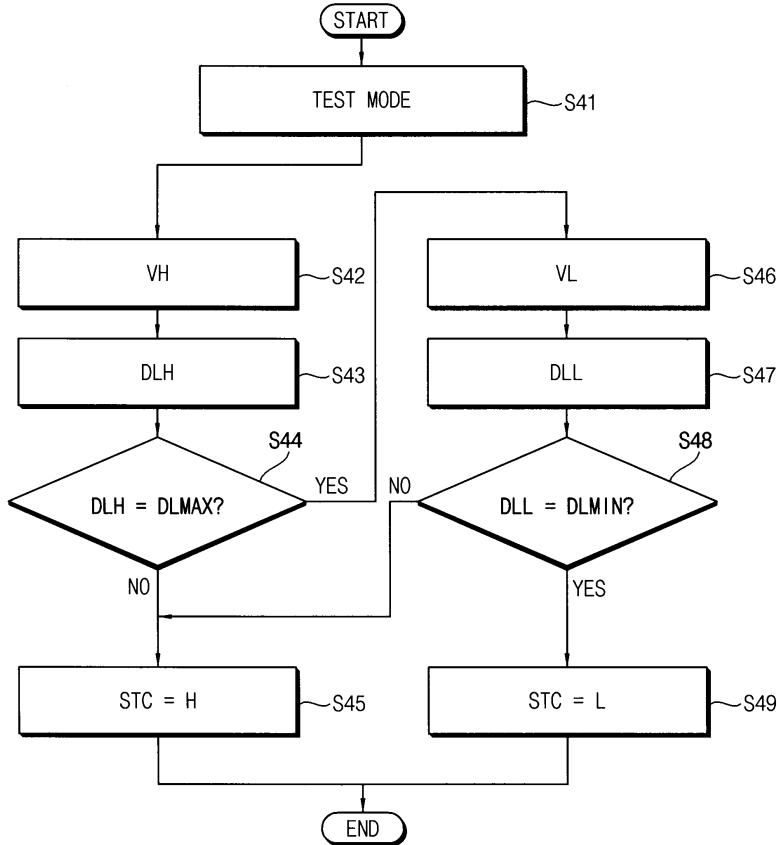
도면19



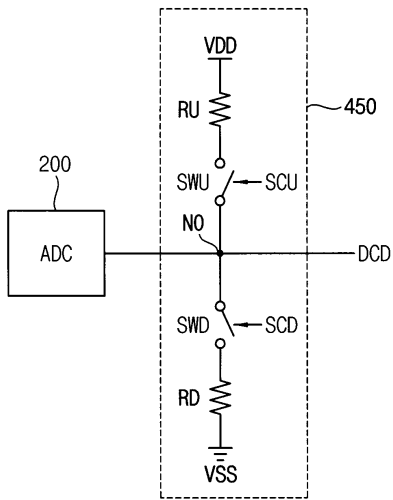
도면20



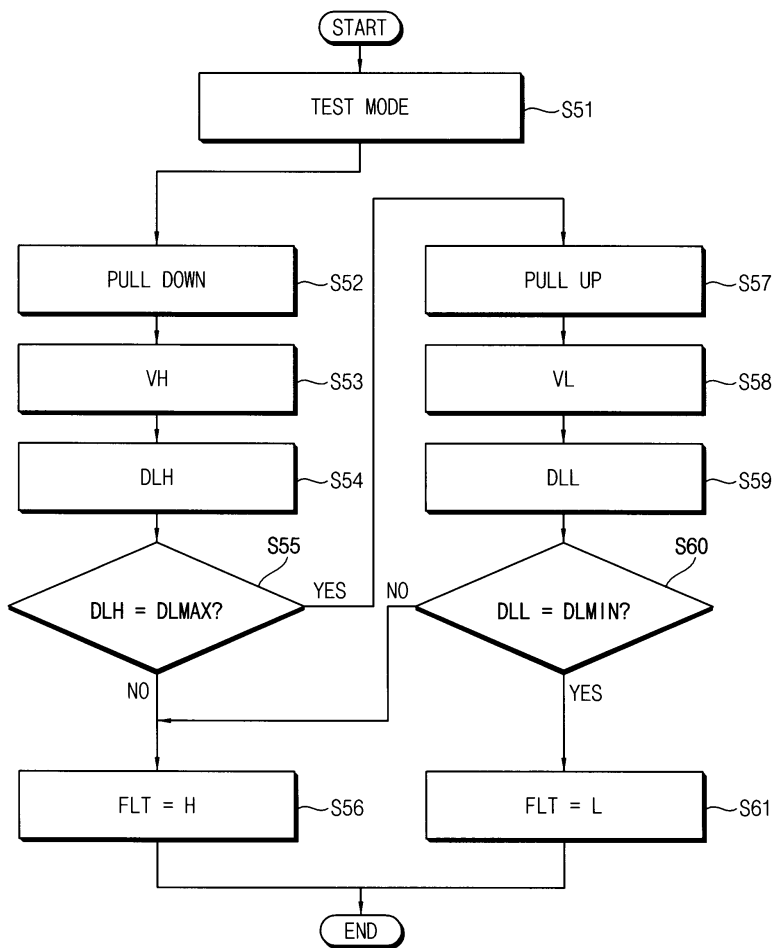
도면21



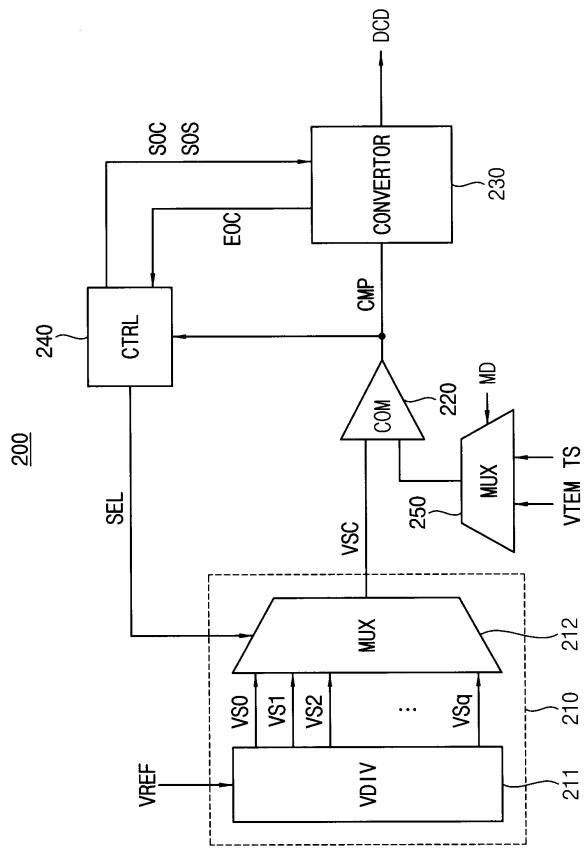
도면22



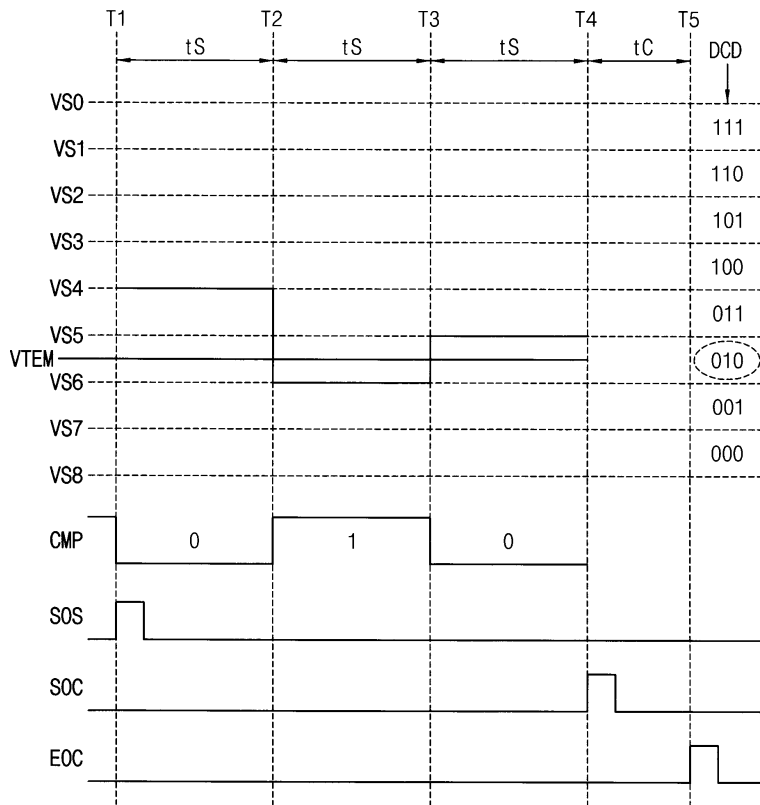
도면23



도면24

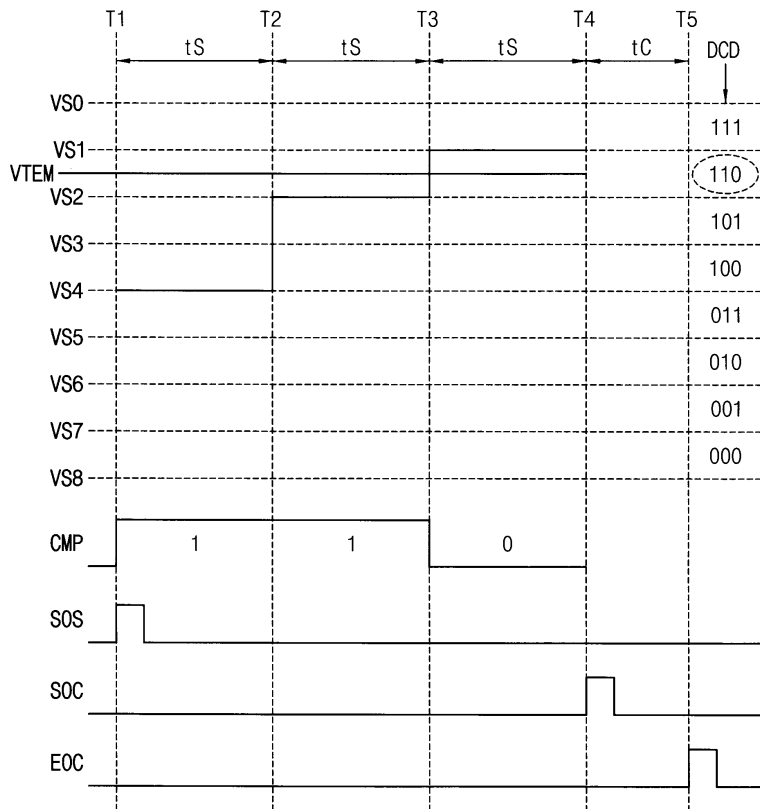


도면25

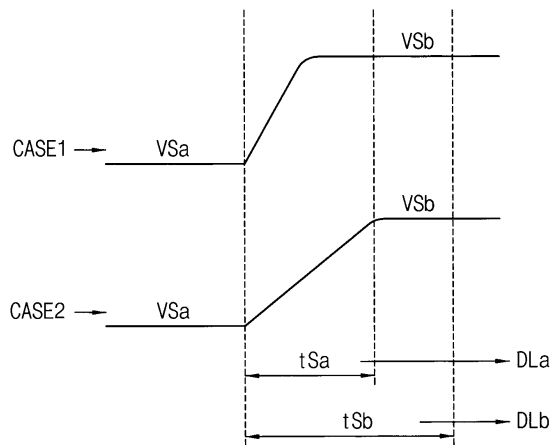




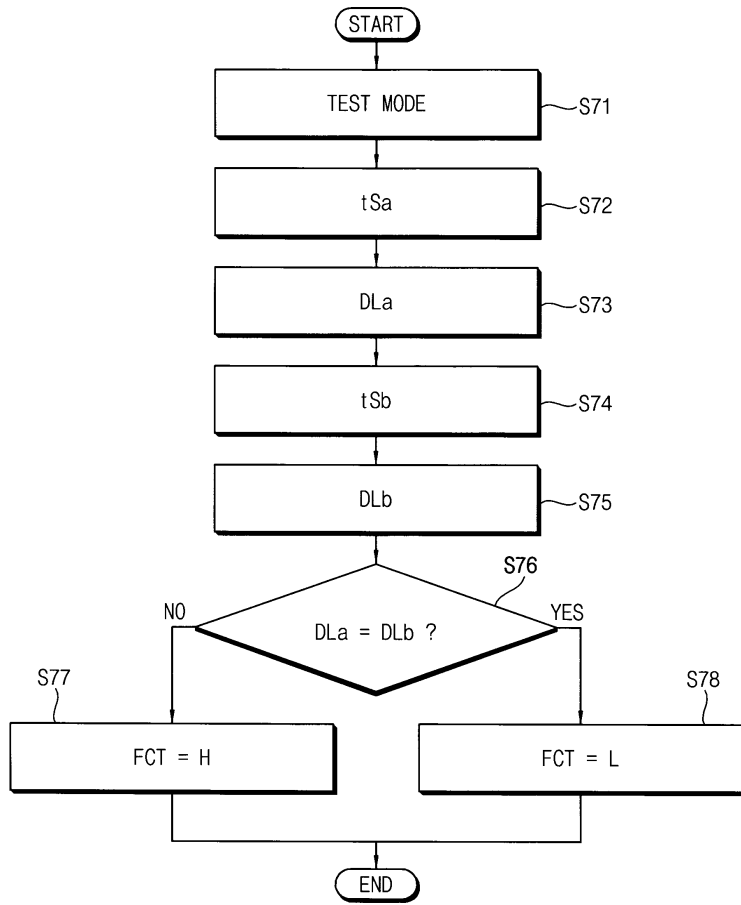
도면26



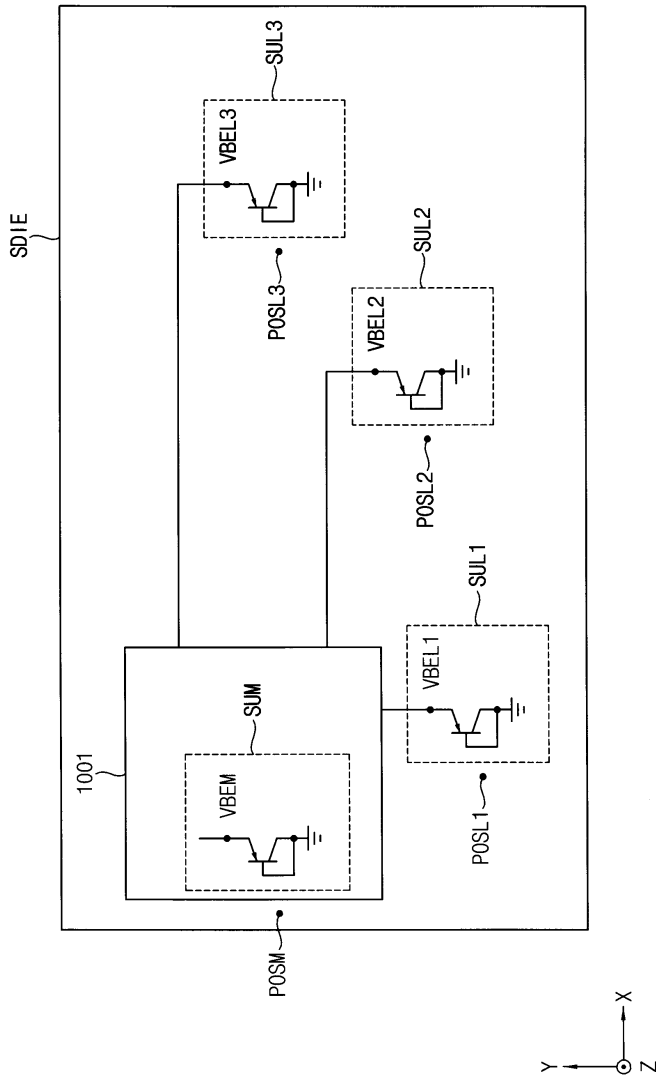
도면27



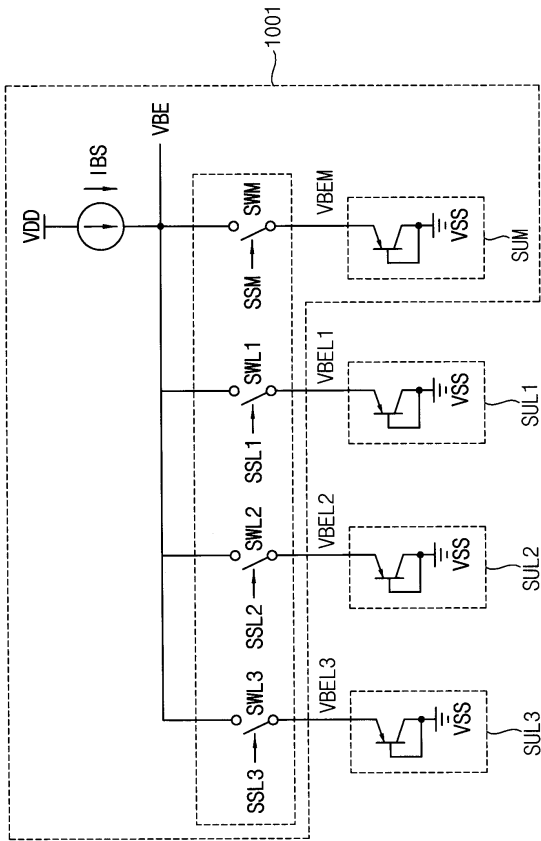
도면28



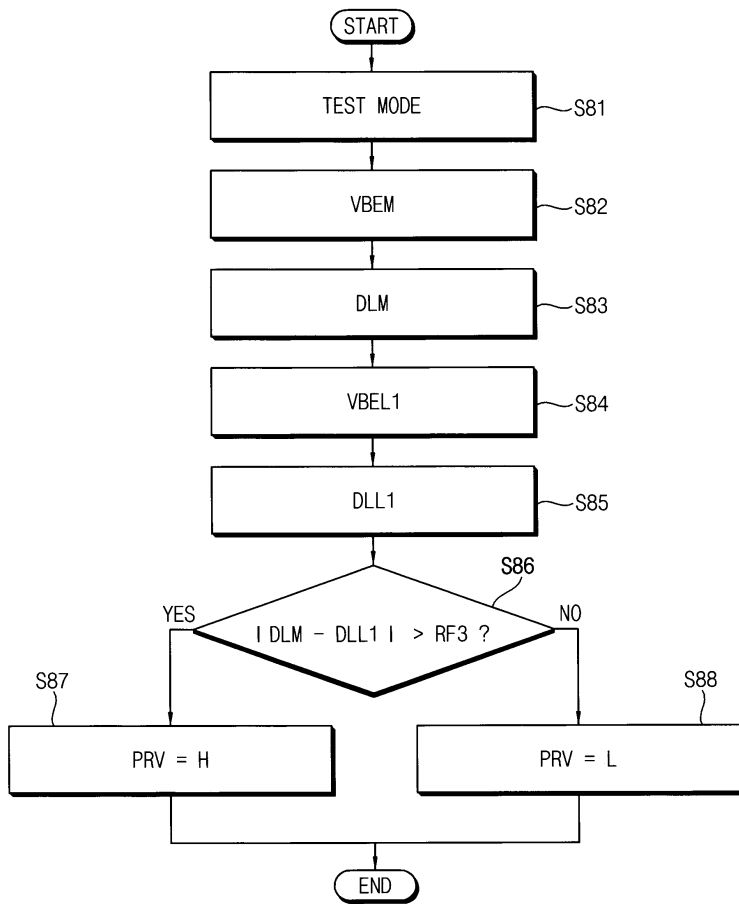
도면29



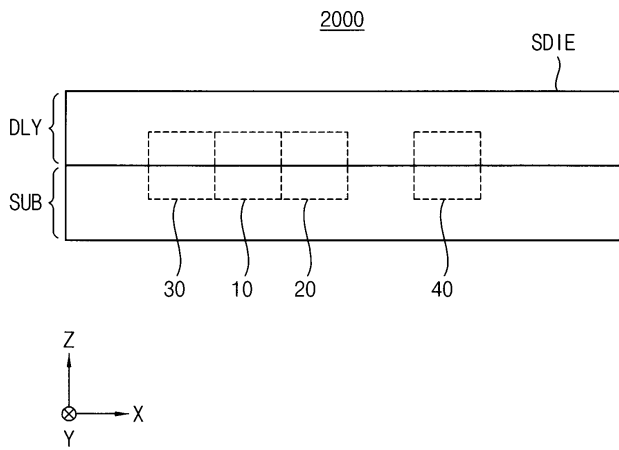
도면30



도면31



도면32



도면33

