

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H01R 11/01 (2006.01)

G01R 1/06 (2006.01)

H01L 21/66 (2006.01)



[12] 发明专利说明书

专利号 ZL 03822988.9

[45] 授权公告日 2009年3月11日

[11] 授权公告号 CN 100468867C

[22] 申请日 2003.8.26 [21] 申请号 03822988.9

[30] 优先权

[32] 2002.8.27 [33] JP [31] 247396/2002

[86] 国际申请 PCT/JP2003/010747 2003.8.26

[87] 国际公布 WO2004/021516 日 2004.3.11

[85] 进入国家阶段日期 2005.3.25

[73] 专利权人 JSR 株式会社

地址 日本东京

[72] 发明人 井上和夫 佐藤克己

[56] 参考文献

JP2002-208447A 2002.7.26

JP2001-289874A 2001.10.19

JP11-307782A 1999.11.5

CN1106580A 1995.8.9

审查员 倪光勇

[74] 专利代理机构 中国国际贸易促进委员会专利
商标事务所

代理人 付建军

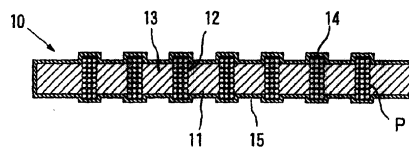
权利要求书 3 页 说明书 50 页 附图 13 页

[54] 发明名称

各向异性导电片及其生产方法和应用

[57] 摘要

本发明公开了这样的一种各向异性导电片及其生产方法和它的应用，即使在高温环境下将它保持在通过连接的对象挤压的状态下较长的时间时，该各向异性导电片仍然不污染连接的对象，也不粘连到连接的对象，并且可以阻止或抑制电荷累积以消除静电的不利影响。根据本发明的各向异性导电片具有由弹性聚合物形成的各向异性导电片体和整体地形成在各向异性导电片体上的一个或两个表面上以至少覆盖绝缘部件的 DLC 膜，该各向异性导电片体具有在片体的厚度方向上延伸的多个导电部件和使这些导电部件相互绝缘的绝缘部件。



1. 一种各向异性导电片，在电路装置的检查中作为连接器使用，其特征在于具有：

由弹性聚合物形成并具有在厚度方向上延伸的多个导电部件及使这些导电部件相互绝缘的绝缘部件的各向异性导电片的主体，和

以覆盖该各向异性导电片的主体中的一个表面的全部或二个表面的全部的方式整体地形成的 DLC 膜，其中

所述 DLC 膜的表面电阻率是 1×10^8 至 $1 \times 10^{14} \Omega/\square$ ，

所述 DLC 膜的厚度是 1 至 500 纳米，

形成所述各向异性导电片的主体的弹性聚合物是硅橡胶。

2. 一种各向异性导电片，在电路装置的检查中作为连接器使用，其特征在于具有：

由弹性聚合物形成并具有在厚度方向上延伸的多个导电部件及使这些导电部件相互绝缘的绝缘部件的各向异性导电片的主体，

以覆盖该导电部件的方式在该各向异性导电片的主体中的一个表面上整体地形成的金属层，和

以覆盖所述各向异性导电片的主体中的绝缘部件的至少一个表面的全部及所述金属层的表面的方式整体地形成的 DLC 膜，其中

所述 DLC 膜的表面电阻率是 1×10^8 至 $1 \times 10^{14} \Omega/\square$ ，

所述 DLC 膜的厚度是 1 至 500 纳米，

形成所述各向异性导电片的主体的弹性聚合物是硅橡胶。

3. 根据权利要求 2 所述的各向异性导电片，其特征在于金属层的表面电阻率小于等于 $1 \times 10^{-2} \Omega$ 。

4. 根据权利要求 2 或 3 中的任意一项所述的各向异性导电片，其特征在于金属层的厚度是 5 至 1000 纳米。

5. 一种各向异性导电片的制造方法，所述各向异性导电片在电路装置的检查中作为连接器使用，所述制造方法的特征在于具有以下步骤：

制造各向异性导电片的主体，该各向异性导电片的主体由弹性聚合

物形成并具有在厚度方向上延伸的多个导电部件及使这些导电部件相互绝缘的绝缘部件，

在所得到的各向异性导电片的主体中的一个表面或二个表面上，在小于等于 150℃ 的温度下，通过 PVD 法整体地形成覆盖该各向异性导电片的主体的一個表面的全部或二个表面的全部、厚度是 1 至 500 纳米且表面电阻率是 1×10^8 至 $1 \times 10^{14} \Omega/\square$ 的 DLC 膜。

6. 根据权利要求 5 所述的各向异性导电片的制造方法，其特征在于：在各向异性导电片的主体的应形成 DLC 膜的面上，实施离子蚀刻处理后形成 DLC 膜。

7. 一种各向异性导电连接器，其特征在于包括：

具有开口的框架板，和以堵住该框架板的开口的方式设置、由该框架板的开口边缘支撑的、权利要求 1 至 4 中的任意一项所述的各向异性导电片。

8. 一种各向异性导电连接器，用于在晶片的状态下对形成在晶片上的多个集成电路中的每一个实施该集成电路的电检查，其特征在于具有：

对应于已设置了待检查电极的区域形成了多个开口的框架板，所述待检查电极是在作为检查对象的晶片上形成的全部集成电路中的待检查电极；和

以堵住各个所述框架板的开口的方式设置、由该框架板的开口边缘支撑的多个向异性导电片，其中

所述多个向异性导电片是权利要求 1 至 4 中的任意一项所述的各向异性导电片。

9. 一种各向异性导电连接器，用于在晶片的状态下对形成在晶片上的多个集成电路中的每一个实施该集成电路的电检查，其特征在于具有：

对应于已设置了待检查电极的区域形成了多个开口的框架板，所述待检查电极是在作为检查对象的晶片上形成的集成电路中选择出的多个集成电路中的待检查电极；和

以堵住各个所述框架板的开口的方式设置、由该框架板的开口边缘支撑的多个各向异性导电片，其中

所述多个各向异性导电片是权利要求 1 至 4 中的任意一项所述的各向异性导电片。

10. 一种电路检查用探针, 其特征在于具有:

按照与作为检查对象的电路的待检查电极的图形相对应的图形, 在表面上形成了检查电极的检查用电路板, 和在该检查用电路板的表面上设置的、权利要求 1 至 4 中的任意一项所述的各向异性导电片或权利要求 7 所述的各向异性导电连接器。

11. 一种电路检查用探针, 用于在晶片状态下对形成在晶片上的多个集成电路中的每一个实施该集成电路的电检查, 其特征在于具有:

按照与在作为检查对象的晶片上形成的全部的集成电路中的待检查电极的图形相对应的图形在表面上形成了检查电极的检查用电路板, 和在该检查用电路板的表面上设置的权利要求 8 所述的各向异性导电连接器。

12. 一种电路检查用探针, 用于在晶片状态下对形成在晶片上的多个集成电路中的每一个实施该集成电路的电检查, 其特征在于具有:

按照与在作为检查对象的晶片上形成的集成电路中选择出的多个集成电路中的待检查电极的图形相对应的图形在表面上形成了检查电极的检查用电路板, 和

在该检查用电路板的表面上设置的权利要求 9 所述的各向异性导电连接器。

13. 权利要求 11 或 12 所述的电路检查用探针, 其特征在于:

由绝缘片和沿该绝缘片的厚度方向贯穿该绝缘片而延伸、按照与检查用电路板中的检查电极的图形相对应的图形设置的多个电极结构体所构成的片状连接器, 设置在各向异性导电连接器上。

14. 一种电路检查装置, 其特征在于具有权利要求 10 至 13 中的任意一项所述的电路检查用探针。

各向异性导电片及其生产方法和应用

技术领域

本发明涉及一种在半导体集成电路等的电路装置的检测中作为连接器使用的各向异性导电片及其制造方法和应用。

背景技术

各向异性导电片是仅在其厚度方向上表现出导电性或者带有当其在厚度方向上受到挤压时仅在该厚度方向上表现出导电性的压敏导电导体部的片。由于各向异性导电片具有如下的特征：不使用任何装置比如焊接或机械装配就可实现紧密的电连接，以及可采用其中可吸收机械冲击或应变的软连接，因此，在例如电子计算机、电子数字时钟、电子照相机和计算机键盘等领域中它被广泛地用作实现在电路器件之间的电连接（例如在印刷电路板和无引线芯片载体、液晶面板等之间的电连接）的各向异性导电连接器。

在另一方面，在电路器件比如半导体集成电路器件（封装的 IC 和 MCM）、在其上已经形成了集成电路的晶片和印刷电路板的电检查中，为了实现在形成于作为检查对象的电路器件的一个表面上的待检查电极和形成于用于检查的电路板的表面上的检查电极之间的电连接，使各向异性导电弹性片作为连接器插入在电路器件的电极区和用于检查电路板的检查的电极区之间。

作为这种各向异性导电弹性片，迄今已经公开了各种不同的结构，例如日本专利申请公开 No.93393/1976 公开了一种通过将金属颗粒均匀分散在弹性体中获得的各向异性导电弹性片（下文称为“分散型各向异性导电弹性片”）和日本专利申请公开 No.147772/1978 公开了一种通过在弹性体中非均匀的分布导电金属由此形成大量的在厚度方向延伸的导电路径形成部件和使它们相互绝缘的绝缘部件获得的各

向异性导电弹性片（下文称为“非均匀分布型各向异性导电弹性片”）。此外，日本专利申请公开 No.250906/1986 公开了一种在每个导电部件的表面和绝缘部件之间具有水平面差的非均匀分布型各向异性导电弹性片。

在非均匀分布型各向异性导电弹性片中，由于导电部件根据与要连接的电路器件的电极的图形正好相反的图形形成，因此与分散型各向异性导电弹性片相比，有利的是，对于即使具有较小的要连接的电极的排列间距（即在相邻电极之间的中心距离）的电路器件，仍然可以以较高的可靠性实现在电极之间的电连接。

然而，常规的各向异性导电弹性片涉及如下的问题。

在电路器件比如半导体集成电路器件的电检查中，为对具有潜在缺陷的电路器件进行分类，实施老化试验，这种试验在高温环境下实施电路器件的电检查。

下文具体地描述使用各向异性导电弹性片的老化测试。待检查的电路器件设置在各向异性导电弹性片的一个表面上，用于检查的电路板设置在各向异性导电弹性片的另一表面上，并且在厚度方向上挤压它们，由此实现了在待检查电路器件的待检查电极和用于检查的电路板的检查电极之间的电连接。然后将待检查的电路器件加热到预定的温度，在这种状态下保持预定的时间周期。此后，执行对待检查电路器件的所需的电检查。

然而，由于未固化的低分子量成分仍然保持在弹性聚合物中以形成各向异性导电弹性片（例如硅橡胶），并且低分子量成分渗出到各向异性导电弹性片的表面，因此污染了与各向异性导电弹性片接触的待检查的电路器件。

此外，由于在高温下各向异性导电弹性片具有粘性（因为分子量成分仍然保持在其中），因此在高温环境下在各向异性导电弹性片与待检查的电路板压力接触的状态下保持较长的时间周期时，它会粘到待检查的电路器件。结果，出现的问题是：在使各向异性导电弹性片和待检查的电路器件彼此分离时它们中的两者或其中之一会被损坏。

在另一方面，在通过将片状连接器插入在各向异性导电弹性片和待检查的电路器件之间实施老化测试时，具有低分子量成分的待检查的电路器件的污染和各向异性导电弹性片与待检查的电路器件的粘连都可以避免。

然而，在这种情况下，各向异性导电弹性片粘到片状连接器。结果，在使各向异性导电弹性片和片状连接器彼此分离时它们中的两者或其中之一被损坏。此外，在各向异性导电弹性片粘到片状连接器时，片状连接器弯曲。在这种状态下在电路器件的电检查中使用片状连接器时，难以实现到在待检查的电路器件中的所有的待检查电极的稳定的电连接。

此外，在常规的各向异性导电弹性片用于具有由焊球形成的待检查电极的电路器件的电检查时，涉及如下问题。

即，在具有由焊球形成的待检查电极的电路器件的探针测试中反复多次使用各向异性导电弹性片或者在高温环境下的测试（例如老化测试）中反复多次使用时，形成待检查电极的焊球材料粘到各向异性导电弹性片的表面，并进一步扩散进导电颗粒。结果，难以保持所需的导电性。

为了解决上述问题，已经提出了在各向异性导电弹性片的导电部件的表面上形成具有到焊球材料的扩散电阻的金属层的装置（例如，参见日本专利申请公开 No.2002-280092）。

然而，利用这种装置不可能抑制焊球材料粘连到金属层的表面。归根到底，难以在较长的时间上保持所需的导电性。

此外，常规的非均匀分布型各向异性导电弹性片包含如下的问题。

由于在非均匀分布型各向异性导电弹性片中存在相当大面积的绝缘部分，因此非均匀分布型各向异性导电弹性片的绝缘部分的表面带有取决于非均匀型各向异性导电弹性片的使用或服务环境的静电，因此出现了各种问题。

例如，在电路器件的电检查中使用非均匀分布型各向异性导电弹

性片时，通过将这个各向异性导电弹性片插入在待检查的电路器件和用于检查的电路板之间并挤压各向异性导电弹性片，实现在待检查的电路器件和用于检查的电路板之间的电连接，由此执行电检查。然而，通过挤压操作和分离操作容易产生电荷。因此，在连续地实施大量的电路器件的电检查时在各向异性导电弹性片的绝缘部件的表面上累积电荷，由此绝缘部件的表面带有高电压的静电。

在通过各向异性导电弹性片的导电部件对静电放电时，在某些情况下不仅对各向异性导电弹性片的导电部件和用于检查的电路板的布线电路而且对于作为检查对象的电路器件都可能造成不利的影 响。结果，可能损坏各向异性导电弹性片和电路板或者待检查的电路器件可能断裂。

发明内容

本发明是基于上述情况做出的发明，其第一目的在于提供一种各向异性导电片，该各向异性导电片不污染连接对象，另外，即使在高温环境下，将它保持在被连接对象挤压的状态下较长时间时也不粘连到连接的对象上，并且可以阻止或抑制电荷累积以消除静电的不利影响，再者，即使连接对象电极是由焊料构成的电极，也可较长时间地维持所需的导电性。

本发明的第二目的是提供一种各向异性导电片的制造方法，该各向异性导电片不污染连接对象，另外，即使在高温环境下，将它保持在被连接对象挤压的状态下较长的时间时也不粘到连接的对象上，并且可以防止或抑制电荷累积以消除静电的不利影响，再者，即使连接对象电极是由焊料构成的电极，也可较长时间地维持所需的导电性。

本发明的第三目的是提供具有所述各向异性导电片的各向异性连接器、电路检测用探针及电路检测装置。

本发明的各向异性导电片是在在电路器件的检查中作为连接器使用的各向异性导电片，具有：

由弹性聚合物形成并具有在厚度方向上延伸的多个导电部件及

使这些导电部件相互绝缘的绝缘部件的各向异性导电片的主体, 和以覆盖该各向异性导电片的主体中的一个表面的全部或二个表面的全部的方式整体地形成的 DLC 膜, 其中,

所述 DLC 膜的表面电阻率是 1×10^8 至 $1 \times 10^{14} \Omega/\square$,

所述 DLC 膜的厚度是 1 至 500 纳米,

形成所述各向异性导电片的主体的弹性聚合物是硅橡胶。

另外, 本发明的各向异性导电片是在电路器件的检查中作为连接器使用的各向异性导电片, 具有:

由弹性聚合物形成并具有在厚度方向上延伸的多个导电部件及使这些导电部件相互绝缘的绝缘部件的各向异性导电片的主体, 和

以覆盖该导电部件的方式在该各向异性导电片的主体中的一个表面上整体地形成的金属层, 和

以覆盖所述各向异性导电片的主体中的绝缘部件的至少一个表面的全部及所述金属层的表面方式整体地形成的 DLC 膜, 其中

所述 DLC 膜的表面电阻率是 1×10^8 至 $1 \times 10^{14} \Omega/\square$,

所述 DLC 膜的厚度是 1 至 500 纳米,

形成所述各向异性导电片的主体的弹性聚合物是硅橡胶。

在这样的各向异性导电片中, 金属层的表面电阻率最好小于等于 $1 \times 10^{-2} \Omega/\square$, 另外, 金属层的厚度最好是 5 至 1000 纳米。

本发明的各向异性导电片的制造方法是制造在电路装置的检测中作为连接器使用的各向异性导电片的方法, 具有以下步骤:

制造各向异性导电片的主体, 该各向异性导电片的主体由弹性聚合物形成并具有在厚度方向上延伸的多个导电部件及使这些导电部件相互绝缘的绝缘部件,

在所得到的各向异性导电片的主体中的一个表面或二个表面上, 在小于等于 150°C 的温度下, 通过 PVD 法整体地形成覆盖各向异性导电片的主体中的一个表面的全部或二个表面的全部、厚度是 1 至 500 纳米且表面电阻率是 1×10^8 至 $1 \times 10^{14} \Omega/\square$ 的 DLC 膜。

在本发明的各向异性导电片的制造方法中, 在要形成各向异性导

电片的主体中 DLC 膜的表面上, 实施离子蚀刻处理后形成 DLC 膜。

在根据生产各向异性导电片的本发明的方法中, 也是优选的是在各向异性导电片体中在准备形成 DLC 膜的表面上实施离子蚀刻处理, 然后形成 DLC 膜。

根据本发明, 进一步提供各向异性导电连接器, 该各向异性导电连接器包括具有开口的框架板和被设置成关闭该框架板中的每个开口并由框架板的开口边缘支撑的上述的各向异性导电片。

根据本发明, 进一步提供一种用于电路检查的探针, 包括在其表面上已经根据与作为检查对象的电路的待检查电极的图形相对应的图形形成了检查电极的用于检查的电路板和设置在用于检查的电路板的表面上的上述各向异性导电片或上述各向异性导电连接器。

根据本发明, 进一步提供一种适合于在晶片的状态下在对形成在晶片上的多个集成电路中的每个实施电检查中使用的各向异性导电连接器, 该各向异性导电连接器包括:

框架板和多个各向异性导电片, 在该框架板中已经以如下方式形成了多个开口, 即该开口对应于在作为检查的对象晶片上形成的所有集成电路中的并且其中已经设置了待检查电极的区域, 以及该多个各向异性导电片分别被设置成关闭在框架板中的开口并通过它们的框架板的对应的开口边缘支撑, 其中各向异性导电片每个都由具有 DLC 膜的上述各向异性导电片构成。

根据本发明, 进一步提供一种适合于在对在晶片的状态下形成在晶片上的多个集成电路中的每个实施电检查中使用的用于电路检查的探针, 该用于电路检查的探针包括:

用于检查的电路板和被设置在用于检查的电路板的表面上的用于晶片检查的上述各向异性导电连接器, 在该用于检查的电路板的表面上已经根据与作为检查对象的晶片上形成的所有集成电路中待检查电极的图形相对应的图形形成了检查电极。

根据本发明, 进一步提供一种适合于在晶片的状态下在对形成在晶片上的多个集成电路中的每个实施电检查中使用的各向异性导电连

接器，该各向异性导电连接器包括：

框架板和多个各向异性导电片，在该框架板中已经形成了多个开口，所述开口与作为检查对象的晶片上形成的集成电路中选择的多个集成电路中的且其中已经设置了待检查电极的区域相对应，该多个各向异性导电片分别被设置成关闭在框架板中的开口并由它们的框架板的对应的开口边缘支撑，其中各向异性导电片每个都由具有 DLC 膜的上述各向异性导电片构成。

根据本发明，进一步提供一种适合于在晶片的状态下对形成在晶片上的多个集成电路中的每个实施电检查中使用的用于电路检查的探针，该用于电路检查的探针包括：

用于检查的电路板和被设置在用于检查的电路板的表面上的用于晶片检查的上述各向异性导电连接器，在该用于检查的电路板的表面上已经根据一种与作为检查对象的晶片上形成的集成电路中选择的多个集成电路中待检查电极的图形相对应的图形形成了检查电极。

在根据本发明的电路检查的探针中，由绝缘片和多个电极结构构成的片状连接器可以设置在各向异性导电连接器上，每个电极结构在绝缘片的厚度方向上延伸并根据与用于检查的电路板的检查电极的图形相对应的图形设置。

根据本发明，进一步提供一种包括电路检查的探针的电路检查设备。

本发明的效果

根据本发明的各向异性导电片，通过形成用以覆盖各向异性导电片的主体中的一个表面的全部或二个表面的全部的 DLC 膜，使形成各向异性导电片的主体的弹性聚合物中的低分子量成分不渗透到表面上，因此，低分子量成分不污染待检测电路器件，另外，即使在高温环境下，在被待检测电路器件挤压的状态下保持较长时间时也不粘接到待检测电路器件上，而且由于 DLC 膜的表面电阻率在特定的范围内，因此，可以防止或抑制在其表面上积累电荷，以消除静电的不利影响。

另外，即使待检测电极是由焊料构成的电极，由于充分抑制了该焊料附着各向异性导电片的表面上，因此也可较长时间地维持所需的导电性。

根据本发明的各向异性导电片的制造方法，不污染待检测电路器件，另外，即使在高温环境下，在被连接对象挤压的状态下保持较长的时间时也不粘接到该待检测电路器件上，并且可以阻止或抑制在表面上积累电荷以消除静电的不利影响，再者，即使待检测电极是由焊料构成的电极也可较长时间地维持所需的导电性。

根据本发明各向异性导电连接器，由于具有所述各向异性导电片，因此，不污染待检测电路器件，另外，即使在高温环境下，在被待检测电路器件挤压的状态下保持较长时间时也不粘接到待检测电路器件上，并且可以防止或抑制在其表面上积累电荷以消除静电的不利影响，即使待检测电极是由焊料构成的电极，也可较长时间地维持所需的导电性。

根据本发明的用于电路检查的探针和用于电路器件的检查设备，可以阻止污染作为连接对象的电路器件，并且即使在高温环境下在各向异性导电片处于通过电路器件挤压状态下较长的时间周期时仍然可以阻止它们粘到在用于电路检查的探针中的电路器件或其它的部件，由此可以避免损坏在用于电路检查的探针中的各向异性导电片、电路器件或其它部件。此外，由于可以阻止或抑制电荷累积在各向异性导电片的表面上，因此可以消除静电的不利影响。

附图说明

附图1所示为根据本发明的实例性各向异性导电片的结构的面视图。

附图2所示为用于生产各向异性导电片体的实例性模具的结构的面视图。

附图3所示为各向异性导电片体的模制材料层已经形成在附图2所示的模具上的状态的面视图。

附图4所示为在模制材料层中的导电颗粒已经聚集在要成为在模制材料层中的导电部件上的状态的横截面视图。

附图5所示为各向异性导电片体的结构的横截面视图。

附图6所示为根据本发明的另一实例性各向异性导电片的结构的横截面视图。

附图7所示为掩模已经设置在各向异性导电片体的一个表面上的状态的横截面视图。

附图8所示为金属层已经形成在各向异性导电片体的导电部件的表面上的状态的横截面视图。

附图9所示为各向异性导电片体的结构的横截面视图，在它的导电部件的表面上已经形成了金属层。

附图10所示为根据本发明的实例性各向异性导电连接器的平面视图。

附图11所示为附图10中所示的各向异性导电连接器的主要部分的放大的横截面视图。

附图12所示为框架板通过在模制各向异性导电片体的模具中的顶模和底模之间的衬垫已经设置的状态的横截面视图。

附图13所示为在模具中的顶模和底模之间已经形成了所预期形式的模制材料层的状态的横截面视图。

附图14所示为用于连接器的半成品的主要部件的结构的横截面视图。

附图15所示为根据本发明的实例性晶片检查设备的主要部分的结构的横截面视图。

附图16所示为根据本发明的用于电路检查的实例性探针的主要部分的放大的横截面视图。

附图17所示为根据本发明的另一实例性晶片检查设备的主要部分的放大的横截面视图。

附图18所示为根据本发明的用于电路检查的另一实例性探针的主要部分的放大的横截面视图。

附图 19 所示为根据本发明的进一步的实例性晶片检查设备的主要部分的放大的横截面视图。

附图 20 所示为在实例 1 和比较实例 1 中的压力-应变曲线和应变电阻曲线。

附图 21 所示为在实例中制造的用于测试的晶片 W1 的平面视图。

附图 22 所示为在用于测试的晶片 W1 上形成的集成电路中的待检查电极的一个区域的位置。

附图 23 所示为形成在用于测试的晶片 W1 上的集成电路的待检查电极。

附图 24 所示为在用于测试的晶片 W1 上的测试区 E1。

附图 25 所示为在实例中生产的框架板的平面视图。

附图 26 所示为在实例中生产的模具的主要部分的放大的横截面视图。

附图 27 所示为在附图 26 中所示的模具的模制表面的放大图。

附图 28 所示为在实例中用于测试的晶片 W1 的测试区 E1 上已经设置的各向异性导电连接器的状态。

(符号描述)

1 晶片 2 待检查电极

5 晶片安装台

10 各向异性导电片

11 各向异性导电片体

11A, 11B 模制材料层

12 导电部件

12A 要成为导电部件的部分

13 绝缘部件 14 金属层

15 DLC 膜 16 掩模

17 开口 18 框架板

19 开口

20 各向异性导电连接器

25 用于电路检查的探针
30 用于检查的电路板
31 检查电极 32 连接端子
33 内部布线 40 片状连接器
41 绝缘片 42 电极结构
43 正面电极部分
44 背面电极部分
45 短路部件
50 顶模
51 铁磁基板
52 铁磁质层
53 非磁质层
54 衬垫 55 底模
56 铁磁基板
57 铁磁质层
58 非磁质层
P 导电颗粒

具体实施方式

下文详细地描述本发明的实施例。

(各向异性导电片)

附图1所示为根据本发明的实例性各向异性导电片的结构的面视图。

这个各向异性导电片 10 具有通过弹性聚合物形成的各向异性导电片体 11。各向异性导电片体 11 通过多个导电部件 12 和绝缘部件 13 构成，该导电部件 12 根据与连接对象（例如待检查的电路器件）的电极图形相对应的图形排列并分别在该片体的厚度方向上延伸，该绝缘部件 13 用于使这些导电部件 12 互相绝缘。在导电部件 12 中，具有磁性的导电颗粒 P 以在厚度方向上对齐的定向（取向）状态以较高的密

度被包含。在另一方面，绝缘部件 13 根本不包含导电颗粒 P 或很少包含它们。在所示的实施例中，导电部件 12 被形成为从绝缘部件 13 的两个表面凸伸。

作为形成各向异性导电片体 11 的弹性聚合物，优选一种具有交联结构的耐热聚合物。可以使用各种各样的材料作为可用于获得这种交联的聚合物的可固化的聚合物形成材料。具体的实例包括硅橡胶、共轭二烯橡胶比如聚丁二烯橡胶、天然橡胶、聚异戊二烯橡胶、丁苯橡胶共聚物橡胶和丙烯腈丁二烯共聚物橡胶和它的氯化产物；成块共聚物橡胶比如苯乙烯-丁二烯-二烯成块共聚物橡胶和苯乙烯异戊二烯成块共聚物和它的氯化产物；以及氯丁二烯橡胶、聚氨酯橡胶、聚酯橡胶、氯醇橡胶、二元乙丙橡胶、三元乙丙橡胶和软液体环氧树脂橡胶。

在这些物质中，从模制和处理性能、与 DLC 膜 15 (下文将描述) 的电特性和粘性看，优选硅橡胶。

作为硅橡胶，优选通过交联或冷凝液体硅橡胶获得的硅橡胶。液体硅橡胶可以是任何冷凝型、添加型和具有乙烯基团或羟基团的液体硅橡胶中任何一种。作为它的具体实例，例如可以是二甲基生硅橡胶、甲基乙烯基生硅橡胶和甲基苯基乙烯基生硅橡胶。

在这些物质中，包含乙烯基团的液体硅橡胶 (包含乙烯基团的二甲基聚硅氧烷) 一般如下获得：在二甲基二氯硅烷或二甲基乙烯基烷氧基硅烷存在的情况下通过对二甲基二氯硅烷或二甲基乙烯基烷氧基硅烷进行水解和缩合反应，并通过例如反复溶解-沉淀作用连续地分离反应产物。

如下地获得在其两端上具有乙烯基团的液体硅橡胶：例如使用二甲基二乙烯基硅氧烷作为聚合终止剂并适合地选择其它的反应条件 (例如环形硅氧烷和聚合终止剂的量)，在催化剂的作用下，通过对环形硅氧烷比如八甲基环化四硅氧烷进行阴离子聚合作用。在这个过程中作为阴离子聚合作用的催化剂，可以使用碱金属比如四甲铵或 *n*-丁基氢氧化磷或它的硅醇盐溶液。例如在 80 至 130°C 的温度下实施反应。

这种包含乙烯基团的二甲基聚硅氧烷优选具有 10,000 至 40,000 的分子量 M_w (根据标准聚苯乙烯确定的重量平均分子量; 下文相同地应用)。从所得的各向异性导电片 10 的耐热性的观点看, 也是优选的是, 具有最大 2 的分子量分布指数 (根据标准聚苯乙烯确定的分子量 M_w 的重量平均重量与根据标准聚苯乙烯确定的数量平均分子量 M_n 的比率 M_w/M_n ; 下文相同地应用)。

在另一方面, 包含羟基团的液体硅橡胶 (包含羟基团的二甲基聚硅氧烷) 一般如下地获得: 在二甲基二氯硅烷或二甲基乙烯基烷氧基硅烷存在的情况下通过对二甲基二氯硅烷或二甲基乙烯基烷氧基硅烷进行水解和缩合反应, 并通过例如反复溶解-沉淀作用连续地分离反应产物。

例如使用二甲基氢氟硅烷、甲基二氢氟硅烷、二甲基氢烷氧基硅烷作为聚合终止剂并适合地选择其它的反应条件 (例如环形硅氧烷和聚合终止剂的量), 在催化剂的作用下, 通过对环形硅氧烷进行阴离子聚合作用, 也可获得包含羟基团的液体硅橡胶。在这个过程中作为阴离子聚合作用的催化剂, 可以使用碱金属比如四甲铵或 *n*-丁基氢氧化磷或它的硅醇盐溶液。例如在 80 至 130°C 的温度下实施反应。

这种包含羟基团的二甲基聚硅氧烷优选具有 10,000 至 40,000 的分子量 M_w 。从所得的各向异性导电片 10 的耐热性的观点看, 也是优选的是, 具有最大 2 的分子量分布指数。

在本发明中, 可以使用上述的包含乙烯基团的二甲基聚硅氧烷或者包含羟基团的二甲基聚硅氧烷中的任何一种, 或者也可以组合使用两者。

在各向异性导电片用于对形成在晶片上的集成电路进行探针测试或者老化测试时, 优选使用这样的物质作为弹性聚合物: 该物质是添加型液体硅橡胶的固化产物 (下文称为“固化的硅橡胶”) 并且在 150°C 下具有最多 10%、更为优选最多 8%、进一步更为优选的是最多 6% 的压缩变形。如果压缩变形超过 10%, 则在各向异性导电片反复地使用多次并且在高温环境下反复使用时导电部件 12 易于产生永久

变形，由此在导电部件 12 中的导电颗粒链紊乱。结果，在某些情况下难以保持所需的导电性。

在本发明中，根据 JIS K 6249 的方法可以测量固化的硅橡胶的压缩变形。

作为固化的硅橡胶，优选使用在 23℃ 下具有 10 至 60 的硬度计 A 硬度、更为优选具有 15 至 60 的硬度计 A 硬度、特别优选具有 20 至 60 的硬度计 A 硬度的硅橡胶。如果硬度计 A 硬度低于 10，则在挤压时使导电部件 12 相互绝缘的绝缘部件 13 容易过度变形，在某些情况下在导电部件 12 之间可能难以保持所需的绝缘特性。在另一方面，如果硬度计 A 硬度超过 60，则对于用于连接的导电部件 12 的给定的适当的变形要求通过相当的重负载产生的挤压力，因此例如检查的对象易于产生变形或断裂。

此外，如果具有在上述范围之外的硬度计 A 硬度的硅橡胶用作固化的硅橡胶，则在所得的各向异性导电片反复地使用多次时导电部件 12 易于产生永久变形，由此在导电部件 12 中的导电颗粒链可能紊乱。结果，在某些情况下可能难以保持所需的导电性。

在各向异性导电片用于老化测试时，固化的硅橡胶优选在 23℃ 下具有 25 至 40 的硬度计 A 硬度。

如果具有在上述范围之外的硬度计 A 硬度的硅橡胶用作固化的硅橡胶，则在各向异性导电片在老化测试中反复使用时导电部件 12 易于产生永久变形，由此在导电部件 12 中的导电颗粒链可能紊乱。结果，在某些情况下可能难以保持所需的导电性。

在本发明中，固化的硅橡胶的硬度计 A 硬度通过 JIS K6249 的方法测量。

此外，作为固化的硅橡胶，优选使用在 23℃ 下具有至少 8 kN/m、更为优选的是 10 kN/m、进一步更优选的是 15 kN/m、特别优选的是 20 kN/m 的撕裂强度的硅橡胶。如果撕裂强度低于 8 kN/m，则在过度变形时所得的各向异性导电片易于劣化耐久性。

在本发明中，固化的硅橡胶的撕裂强度可以根据 JIS K 6249 方法

测量。

添加型液体硅橡胶可以通过乙烯基团与 Si-H 键的反应固化的硅橡胶,并且可以使用由具有乙烯基团和 Si-H 键的聚硅氧烷构成的单一成分型(一种组分类型)和由具有乙烯基团的聚硅氧烷和具有 Si-H 键的聚硅氧烷的双成分型(两种组分类型)中的任何一种。然而,优选使用双成分型的添加型液体硅橡胶。

作为添加型液体硅橡胶,优选使用在 23℃下具有 100 至 1,250 Pa·s、更为优选的是具有 150 至 800 Pa·s、特别优选的是具有 250 至 500 Pa·s 的粘度的硅橡胶。如果这种粘度低于 100 Pa·s,则在获得各向异性导电片(这将在下文中描述)的模制材料中容易发生在这种添加型液体硅橡胶中的导电颗粒的沉淀作用,因此不能实现良好的存储稳定性。此外,在将平行磁场应用于模制材料层中时导电颗粒不能定向(取向)以便在模制材料层的厚度方向上对齐,因此在某些情况下可能难以在均匀的状态下形成导电颗粒链。在另一方面,如果这种粘度超过 1,250 Pa·s,则模制材料层的粘度太高,因此在某些情况下可以难以在模具中形成模制材料层。此外,即使在将平行磁场应用到模制材料层中时仍然难以充分地移动导电颗粒。因此,在某些情况下可能难以使导电颗粒定向以便在厚度方向上对齐。

这种添加型液体硅橡胶的粘度可以通过 Brookfield 型粘度计测量。

固化聚合物形成材料的固化催化剂可以包含在聚合物形成材料中。作为这种固化催化剂,可以使用有机过氧化物、脂肪酸偶氮化合物、氢化硅烷化的催化剂等。

用作固化催化剂的有机过氧化物的具体实例包括苯甲酰过氧化物、双环苯甲酰过氧化物、二异丙苯基过氧化物和二-三-丁基过氧化物。

用作固化催化剂的脂肪酸偶氮化合物的具体实例包括偶氮二异丁腈。

可用作氢化硅烷化反应的催化剂的具体实例包括公知的催化剂

比如四氯化铂和它的盐、包含未饱和的铂基团的硅氧烷的复合体、乙烯硅氧烷-铂的复合体、铂和 1,3 二乙烯四甲基二硅氧烷的复合体、三有机磷或磷和铂的复合体和环形二烯-铂的复合体。

根据聚合物形成材料的类型、固化催化剂的类型和其它固化处理条件适当地选择所使用的固化催化剂的量。然而，在聚合物形成材料的重量方面每 100 份重量中它一般是 3 至 15 份重量。

作为在各向异性导电片体 11 中的导电部件 12 中包含的导电颗粒 P，从在通过下文将要描述的方法形成各向异性导电片体 11 的模制材料中允许导电颗粒 P 容易运动的观点看，优选使用具有磁性的导电颗粒。具有磁性的导电颗粒 P 的具体实例包括具有磁性的金属（比如铁、钴和镍）的颗粒和它的合金颗粒、包含这种金属的颗粒；通过使用这些颗粒作为芯颗粒并以具有良好导电性的金属（金、银、钯或铑）电镀芯金属的表面获得的颗粒；通过使用非磁性金属的颗粒、无机物的颗粒（比如玻璃球）或聚合物的颗粒作为芯颗粒并以导电磁性金属（比如镍或钴）电镀芯颗粒的表面获得的颗粒；以及以导电磁性金属和具有良好导电性的金属两者涂敷芯颗粒获得的颗粒。

在这些颗粒中，优选使用通过使用镍颗粒作为芯颗粒并以具有良好导电性的金电镀它们的表面获得的颗粒。

对以导电金属涂敷芯颗粒的表面的装置没有特别的限制。然而，例如，可以通过无电电镀实施涂敷。

在以导电金属涂敷芯颗粒的表面获得的颗粒用作导电颗粒 P 时，从实现良好的导电性的观点看，在颗粒的表面上的导电金属的涂敷率（导电金属涂敷的面积与芯颗粒的表面面积的比率）优选至少为 40%，更为优选的是至少 45%，特别优选的是 47 至 95%。

基于芯颗粒，涂敷的导电金属量优选为重量的 2.5 至 50%，更优选的是重量的 3 至 30%，进一步更优选的是重量的 3.5 至 25%，特别优选的是重量的 4 至 20%。在涂敷的导电金属是金时，基于芯颗粒，涂敷量优选为重量的 3 至 30%，更优选的是重量的 3.5 至 25%，进一步更优选的是重量的 4 至 20%，特别优选的是重量的 4.5 至 10%。在

涂敷的导电金属是银时，基于芯颗粒，涂敷量优选为重量的 3 至 30%，更优选的是重量的 4 至 25%，进一步更优选的是重量的 5 至 23%，特别优选的是重量的 6 至 20%。

导电颗粒 P 的颗粒直径优选为 1 至 500 微米，更优选的是 2 至 400 微米，进一步更优选的是 5 至 300 微米，特别优选的是 10 至 150 微米。

导电颗粒 P 的颗粒直径分布 (D_w/D_n) 优选为 1 至 10，更为优选的是 1 至 7，进一步更优选的是 1 至 5，特别优选的是 1 至 4。

在使用满足这种条件的导电颗粒 P 时，所形成的各向异性导电片体 11 在压力下容易变形，在各向异性导电片体 11 的导电部件 12 中的导电颗粒 P 中实现了足够的电接触。

对导电颗粒 P 的形式没有特别的限制。然而，从在聚合物形成材料中允许这些颗粒容易扩散的观点看，它们优选为球形或星形，或者，优选通过聚集这些颗粒获得的第二颗粒的聚合。

在导电颗粒 P 中的水含量优选最大为 5%，更为优选的是最大为 3%，进一步优选的是最大为 2%，特别优选的是最大为 1%。在生产过程（将在下文中描述）中对模制材料层进行固化处理时满足这种条件的导电颗粒 P 的使用可以阻止或抑制在模制材料层中产生气泡。

从体积分数上看，在导电部件 12 中包含的导电颗粒 P 的比例优选为 10 至 60%，更为优选的是 15 至 50%。如果这种比例低于 1%，则在某些情况下可能不能获得电阻值足够低的导电部件 12。在另一方面，如果比例超过 60%，则所得的导电部件 12 可能易碎，因此在某些情况下可能不能实现导电部件 12 所要求的弹性。

在聚合物形成材料中，根据需要可以包含普通的无机填充剂，比如二氧化硅粉末、胶体二氧化硅、气凝胶二氧化硅或氧化铝。通过包含这种无机填充剂，可以确保所得的模制材料的摇溶特性，并且它的粘度变高，改善了导电颗粒 P 的分散稳定性，以及可以使通过实施固化处理获得的各向异性导电片 10 的强度较高。

对所使用的无机填充剂的量没有特别的限制。然而，使用太大的

量不是优选的，因为这将极大地阻碍在生产过程（将在下文中描述）中通过磁场导致的导电颗粒 P 的运动。

DLC 膜 15 形成在这种各向异性导电片体 11 的表面上。在所示的实施例中，DLC 膜 15 被形成为覆盖各向异性导电片体 11 的整个表面。

DLC 膜 15 的厚度优选为 1 至 500 纳米，更为优选的是 2 至 50 纳米。如果这种厚度小于 1 纳米，则在某些情况下这种 DLC 膜 15 以岛状形式形成在各向异性导电片体 11 上，因此，难以将 DLC 膜 15 形成为至少覆盖在各向异性导电片体 11 中的绝缘部件的整个表面。在另一方面，如果这种厚度超过 500 纳米，则在各向异性导电片体 11 中的导电部件 12 之间的电阻可能被这种 DLC 膜 15 降低而在某些情况下在导电部件 12 之间产生漏电。

DLC 膜 15 优选具有 1×10^8 至 $1 \times 10^{14} \Omega/\square$ 、更为优选的是 1×10^{10} 至 $1 \times 10^{12} \Omega/\square$ 的表面电阻率。如果这种表面电阻率低于 $1 \times 10^8 \Omega/\square$ ，则在各向异性导电片体 11 中的导电部件 12 之间所需的绝缘特性在某些情况下不可能实现。在另一方面，如果这种表面电阻率超过 $1 \times 10^{14} \Omega/\square$ ，则难以抑制在它的表面上的电荷的累积。

在 DLC 膜 15 中，金刚石键与石墨键的比率优选从 9: 1 至 5: 5，更为优选的是从 8: 2 至 6: 4，由此可以肯定地获得具有上述范围内的表面电阻率的 DLC 膜 15。

以下面的方式生产各向异性导电片。

附图 2 所示为生产各向异性导电片体 11 所使用的实例性模具的结构横截面视图。这个模具被构造成：组成一对的顶模 50 和底模 55 被设置成通过框状衬垫 54 彼此相对，模腔形成在顶模 50 的下表面和底模 55 的上表面之间。

在顶模 50 中，根据与在要生产的各向异性导电片体 11 的导电部件 12 的排列图形相反的图形在铁磁基板 51 的下表面上形成铁磁质层 52，而具有大于铁磁质层 52 的厚度的非磁质层 53 形成在除了铁磁质层 52 之外的其它部分上。

在另一方面，在底模 55 中，根据与在要生产的各向异性导电片体 11 的导电部件 12 的排列图形相同的图形在铁磁质衬底 56 的上表面上形成铁磁质层 57，而具有大于铁磁质层 57 的厚度的厚度的非磁质层 58 形成在除了铁磁质层 57 之外的其它部分上。

作为在顶模 50 和底模 55 两者中形成相应的铁磁基板 51 和 56 的材料，可以使用铁磁金属比如铁、铁-镍合金、铁-钴合金、镍或钴。铁磁质基板 51、56 优选具有 0.1 至 50 毫米的厚度，它的表面优选光滑并且进行化学脱脂处理，并进一步在它的表面进行机械抛光处理。

作为在顶模 50 和底模 55 两者中形成铁磁质层 52、57 的材料，可以使用铁磁金属比如铁、铁-镍合金、铁-钴合金、镍或钴。铁磁质层 52、57 优选具有至少 10 微米的厚度。如果这种厚度小于 10 微米，则难以将具有足够的强度的分布的磁场应用到在模具中形成的模制材料层。结果，难以在模制材料层中形成导电部件的部分中以较高的密度聚集导电颗粒，因此在某些情况下不能提供良好的各向异性导电性的片。

作为在顶模 50 和底模 55 两者中形成非磁质层 53、58 的材料，可以使用非磁性金属比如铜、具有耐热性的聚合物等。然而，通过辐射固化的聚合物优选使用，因为通过光刻技术容易形成非磁质层 53、58。作为它的材料，例如可以使用光致抗蚀剂比如丙烯酸型干膜抗蚀剂、环氧型液体抗蚀剂或聚酰亚胺型液体抗蚀剂。

非磁质层 53 和 58 的厚度根据铁磁质层 52 和 57 的厚度和在各向异性导电片体 11 的中的导电部件 12 的凸伸高度预先设定。

例如使用上述的模具以下述的方式生产各向异性导电片体 11。

首先制备在聚合物形成材料（比如液体硅橡胶，通过固化它将成为弹性聚合物）中分散的具有磁性的导电颗粒的可流动的模制材料，并将模制材料填充到在附图 3 中所示的模具中的模腔中，由此形成模制材料层 11A。这时，导电颗粒 P 被以分散的状态包含在模制材料层 11A 中。

然后在顶模 50 上的铁磁质基板 51 的上表面和在底模 55 上的铁

磁质基板 56 的下表面上设置例如一对电磁体，并操作该电磁体，由此将具有强度分布的平行磁场（即在顶模 50 的铁磁质层 52 和它们对应的底模 55 的铁磁质层 57 之间的部分上具有更高的强度的平行磁场）在它厚度方向上施加给模制材料层 11A。结果，如附图 4 所示，在模制材料层 11A 中，在模制材料层 11A 中分散的导电颗粒 P 聚集在要成为导电部件的部分 12A 中，该部分 12A 位于在顶模 50 中的铁磁质层 52 和它们对应的在底模 55 中的铁磁质层 57 之间，同时定向（取向）以在模制材料层的厚度方向上对齐。

在这种状态下，对模制材料层 11A 进行固化处理，由此生产了整个由弹性聚合物形成的各向异性导电片体 11，如附图 5 所示，该各向异性导电片体 11 包括导电部件 12 和绝缘部件 13，在这种导电部件 12 中导电颗粒 P 以较高的密度填充，而在绝缘部件 13 中根本不存在或很少存在导电颗粒 P。

在上述的过程中，可以在已经应用它的平行磁场的状态下对模制材料层 11A 进行固化处理，但也可以在停止平行磁场的应用之后实施。

施加到模制材料层 11A 中的平行磁场的强度平均达到 0.2 至 2T。

作为将平行磁场施加到模制材料层 11A 的装置，也可以使用永磁体替代电磁体。作为永磁体，优选使用由铝镍钴磁钢（Fe-Al-Ni-Co 合金）、铁氧体等构成的达到了上述范围的平行磁场强度的永磁体。

根据所使用的材料合当地选择模制材料层 11A 的固化处理。然而，一般通过热处理实施该处理。根据形成模制材料层 11A 的聚合物形成材料等的种类、导电颗粒 P 的运动所需的时间等等适当地选择特定的热处理温度和加热时间。

然后优选对在各向异性导电片体 11 中形成 DLC 膜的表面（在本实施例整个表面）进行离子蚀刻处理。

作为在离子蚀刻处理中使用的气体离子，可以使用氩离子等。

离子蚀刻处理的处理时间是 5 至 20 分钟。

然后将 DLC 膜形成在各向异性导电片体 11 中进行了离子蚀刻处理的表面上，由此获得了如附图 1 中所示的结构各向异性导电片 10。

作为形成 DLC 膜的方法，可以利用 PVD 方法、等离子体 CVD 方法等。然而，优选 PVD 方法，其中可以在相对较低的温度下形成具有所需厚度的 DLC 膜，由此可以避免在 DLC 膜的形成过程中对各向异性导电片体 11 的特性的不利影响。

作为形成 DLC 膜的 PVD 方法，可以利用使用固态碳源的各种各样的方法（例如溅射法、电子束气相淀积法、使用固态碳源作为阴极的电弧放电法等）。作为固态碳源，可以使用石墨或类似物。

根据要形成的 DLC 膜的厚度、DLC 膜的化学结构等可以适当地预先设定在 PVD 法中的具体条件。然而，处理温度优选最大为 150℃、更为优选的是 60 至 120℃。通过预先设置这种温度条件，在对各向异性导电片体 11 的特性没有不利影响的情况下可以形成具有所需厚度的 DLC 膜。

根据上述的各向异性导电片 10，DLC 膜 15 形成在各向异性导电片体 11 的整个表面上，由此可以防止在形成各向异性导电片体 11 的弹性聚合物中的低分子量成分渗透到各向异性导电片 10 的表面。因此，各向异性导电片可以防止连接对象被低分子量成分污染，此外，即使在高温环境下在它处于通过连接对象挤压的状态下较长的时间时仍然可以防止它粘到连接对象。

此外，由于 DLC 膜 15 的表面电阻率比弹性聚合物的电阻率低，因此可以阻止或抑制 DLC 膜在它的表面上累积电荷。

由于 DLC 膜 15 被形成为覆盖导电部件 12 的表面，因此与要连接的电极接触的部分的表面硬度变高，从实例（将在下文中描述）中明显看出，通过较小的挤压力可以实现高导电性。

附图 6 所示为根据本发明的另一实例性各向异性导电片的结构横截面视图。在这个各向异性导电片 10 中，金属层 14 整体地形成在各向异性导电片体 11 的一个表面上以覆盖导电部件 12，DLC 膜 15 被形成为覆盖金属层 14 和各向异性导电片体 11 的整个表面。各向异性导电片体 11 和 DLC 膜 15 的结构与在如附图 1 中所示的各向异性导电片 10 中的各向异性导电片体 11 和 DLC 膜 15 的结构基本相同。

作为形成金属层 14 的材料,可以使用钛、铯、铍、钨、镍等。在与各向异性导电片 10 直接接触的连接对象中的电极通过焊料形成,从防止焊料的粘连和焊料的迁移的方面看,优选钛、铯或钨。

金属层 14 的厚度优选为 5 至 1,000 纳米,更为优选的是 10 至 100 纳米。如果这个厚度小于 5 纳米,则难以形成均匀厚度的金属层 14,因此难以稳定地形成金属层 14。在另一方面,如果该厚度超过 1,000 纳米,则随着淀积应变的增加,金属层 14 易于断裂或者分离。

金属层 14 的表面电阻率优选最大为 $1 \times 10^{-2} \Omega/\square$,更为优选的是最大 $1 \times 10^{-3} \Omega/\square$ 。如果金属层 14 的表面电阻率超过 $1 \times 10^{-2} \Omega/\square$,则所得的各向异性导电片 10 的接触电阻增加,因此在某些情况下其作为接触探针的性能可能劣化。

除了金属层 14 的形成之外,上文描述的各向异性导电片 10 可以以如附图 1 中所示的各向异性导电片 10 中相同的方式生产。

例如可以以如下的方式形成金属层 14。

首先提供其中已经根据与在如附图 7 中所示的各向异性导电片体 11 的导电部件 12 的图形相对应的图形形成了开口 17 的板状掩模 16。这个掩模 16 设置在各向异性导电片体 11 的一个表面上以便在掩模 16 中的开口 17 分别位于它们对应的导电部件 12 上。

作为形成掩模 16 的材料,可以使用金属材料比如不锈钢或树脂材料。作为形成在掩模 16 中的开口 17 的方法,可以利用通过蚀刻、机加工、激光束加工等的方法。

然后通过掩模 16 中的开口 17 对在各向异性导电片体 11 中的导电部件 12 的表面进行离子蚀刻处理。然后通过掩模 16 中的开口 17 将金属层 14 形成在各向异性导电片体 11 中的导电部件 12 的表面上。然后将掩模 16 从各向异性导电片体 11 的一个表面清除,由此获得了各向异性导电片体 11,其中已经形成了金属层 14 以覆盖每个导电部件 12 的一个表面,如附图 9 所示。

作为形成金属层 14 的方法,可以利用比如使用由形成金属层 14 的金属材料构成的电极作为阴极的电弧放电方法或溅射法的方法。

在对包括金属层 14 的各向异性导电片体 11 的整个表面进行离子蚀刻处理之后，通过 PVD 法形成 DLC 膜以获得如附图 6 所示的各向异性导电片 10。

根据如附图 6 所示的结构各向异性导电片 10，实现了与在附图 1 中所示的结构各向异性导电片的效果相同的效果，并且具有如下的其它的效果。

更具体地说，金属层 14 形成在各向异性导电片体 11 中的导电部件 12 的表面上，因此要连接的电极的接触电阻变低。此外，在导电部件 12 中，通过导电颗粒 P 的链形成多个导电路径，并且通过金属层 14 使相应的导电路径短路，因此有效地利用了形成在导电部件 12 中的所有导电路径，只要连接的电极电连接到金属层 14。因此，抑制了由在要连接的电极和导电部件 12 之间的位置偏离引起的导电性的降低。因此，对连接对象实现了高可靠性连接。

此外，由于导电部件 12 受到金属层 14 的保护，因此提供了在反复使用中具有较高的耐久性的各向异性导电片 10。

根据本发明的各向异性导电片并不限于上述的实施例，而是可以对它们做出各种改变。

例如，导电部件 12 从绝缘部件 13 的两个表面凸伸不是必要的，两个表面可以都是平整的，或者导电部件 12 可以仅从绝缘部件 13 的一个表面凸伸。

除了电连接到电极的导电部件 12 之外，不电连接到连接对象的电极的非连接的导电部件也可以形成在各向异性导电片体 11 中。

此外，DLC 膜 15 可以仅形成一个表面上，或者可以仅形成在绝缘部件的一个表面上或两个表面上。

(各向异性导电连接器)

附图 10 所示为根据本发明的实例性各向异性导电连接器的平面视图，附图 11 所示为在附图 10 中所示的各向异性导电连接器的主要部分的放大横截面视图。

这个各向异性导电连接器 20 适合于在晶片的状态下实施对在晶

片上形成的多个集成电路中的每个集成电路的电检查中使用，并且在作为检查对象的晶片上形成的所有集成电路中具有框架板 18，其中多个开口 19 已经对应地形成在其中已经设置了待检查电极的区域。各向异性导电片 10 设置在框架板 18 中的每个开口 19 中以便关闭开口 19，并且各向异性导电片 10 的外围边缘由框架板 18 的每个开口边缘支撑。

在本实施例中的每个各向异性导电片 10 的结构与在附图 1 中所示的各向异性导电片 10 的结构基本相同，但除了使作为检查对象的晶片接触的一个表面（在附图 11 中为上表面）为平整的（即，在各向异性导电片体 11 中的导电部件 12 不从它的一个表面凸伸）之外。

作为形成在各向异性导电连接器 20 中的框架板 18 的材料，可以使用各种各样的材料，比如金属材料、陶瓷材料和树脂材料。它的特定实例包括金属材料比如金属比如铁、铜、镍、铬、钴、镁、锰、钼、铟、铅、钡、钛、钨、铝、金、铂和银和由这些金属中至少两种的组合构成的合金或合金钢；陶瓷材料比如氮化硅、碳化硅和铝；和树脂材料比如芳族聚酰胺非编织物加强的环氧树脂、芳族聚酰胺非编织物加强的聚酰亚胺树脂和芳族聚酰胺非编织物加强的双顺丁烯二酰亚胺三嗪（bismaleimidotriazine）树脂。

在各向异性导电连接器 20 用于老化测试时，优选使用具有等于或接近于形成作为检查对象的晶片的材料的膨胀系数的线性热膨胀系数的材料作为形成框架板 18 的材料。更具体地说，在形成晶片的材料是硅时，优选使用具有最大 $1.5 \times 10^{-4}/K$ （更为优选的是 $3 \times 10^{-6}/K$ 至 $8 \times 10^{-6}/K$ ）的线性热膨胀系数的材料。它的具体实例包括金属材料比如安珀合金比如镍铁合金、埃林巴合金（Elinvar alloy）比如铁镍铬合金、超级镍钴钢、柯伐合金和 42 合金；和芳族聚酰胺非编织物加强的有机树脂材料。

对框架板 18 的厚度没有特别的限制，只要它的形状可被保持即可，并且可以保持各向异性导电片 10。然而，厚度例如是 0.03 至 1 毫米，优选 0.05 至 0.25 毫米。

这种各向异性导电连接器 20 例如可以以如下的方式生产。

首先生成框架板 18，在框架板 18 中，多个开口 19 已经对应地形成到其中在作为检查的对象的晶片上形成的所有集成电路中已经设置待检查电极的电极区中。作为在框架板 18 中形成开口 19 的方法，例如可以利用蚀刻方法等。

然后制备在带有磁性的导电颗粒分散在聚合物形成材料中的模制材料，这种材料通过固化将成为弹性聚合物。如附图 12 所示，提供模制各向异性导电片体的模具，并根据所需的图形（即要形成的各向异性导电片 10 的排列图形）将所制备的模制材料应用到在这个模具中的顶模 50 和底模 55 中的每个的模制表面，由此形成模制材料层 11B。作为将模制材料应用到顶模 50 和底模 55 的模制表面的方法，优选使用丝网印刷法。根据这种方法，根据所需的图形容易应用模制材料，并且可以应用适当量的模制材料。

下文具体描述模具。在顶模 50 中，根据与在要模制的所有的各向异性导电片体 11 中的导电部件 12 的图形相反的图形将铁磁质层 52 形成在铁磁基板 51 的下表面上，并且非磁质层 53 形成在除了铁磁质层 52 之外的其它部分上。通过铁磁质层 52 和非磁质层 53 形成模制表面。

在另一方面在底模 55 中，根据与在要模制的所有的各向异性导电片体 11 中的导电部件 12 的排列图形相同的图形将铁磁质层 57 形成在铁磁质衬底 56 的上表面上，并将非磁质层 58 形成在除了铁磁质层 57 之外的其它部分上。通过铁磁质层 57 和非磁质层 58 形成模制表面。在与要模制的各向异性导电片体的其它表面上的凸伸部分相对应的底模 55 的模制表面中形成凹进部分 58a。

铁磁基板 51、56、铁磁质层 52、57 和非磁质层 53、58 的材料和其它条件都与在附图 2 中所示的上述模具的材料相同。

然后通过衬垫 54b 在底模 55 的模制表面上对齐地排列框架板 18，在该模制表面上已经形成了模制材料层 11B，在衬垫 54b 中已经形成了多个开口 K，每个开口 K 具有对应于要形成的各向异性导电片体 11 的平面形状的形状，并且在框架板 18 上，在其上已经形成了模制材料

层 11B 的顶模 50 通过衬垫 54a 对齐地设置，在衬垫 54a 中已经形成了多个开口 K，每个开口 K 具有对应于各向异性导电片体 11 的平面形状的形状。此外，这些顶模和底模彼此叠加，由此如附图 13 所示，在顶模 50 和底模 55 之间形成所预期形式的模制材料层 11A（要形成的各向异性导电片体 11 的形式）。

如上文所描述，衬垫 54a 和 54b 设置在框架板 18 和相应的顶模 50 和底模 55 之间，由此可以形成所预期的形式的各向异性导电片体，并且可以防止相邻的各向异性导电片体彼此连接，因此可以可靠地彼此独立地形成大量的各向异性导电片体。

然后在顶模 50 上的铁磁质基板 51 的上表面和在底模 55 上的铁磁质基板 56 的下表面上设置一对电磁体，并操作该电磁体，由此在模制材料层 11A 中分散的导电颗粒 P 聚集在要成为导电部件 12 的部分中，该部分位于在顶模 50 中的铁磁质部分 52 和它们对应的在底模 55 中的铁磁质部分 57 之间，并且定向以在模制材料层的厚度方向上对齐。在这种状态下，对模制材料层 11A 进行固化处理，由此在固定到框架板 18 的相应的开口边缘的状态下形成了多个各向异性导电片体 11，在每个各向异性导电片体 11 中具有在定向为在厚度方向上对齐的状态下在弹性聚合物中包含的导电颗粒的多个导电部件 12 设置在通过绝缘部件 13 相互绝缘的状态下，该绝缘部件 13 由其中根本不存在或很少存在导电颗粒的弹性聚合物构成，由此生产了由框架板 18 和多个各向异性导电片体 11 构成的连接器的半成品 20A，该框架板 18 具有对应于在作为检查对象的晶片上形成的所有集成电路中已经设置了待检查电极的区域的多个开口 19，而且该各向异性导电片体 11 被设置成关闭在这个框架板 18 中的相应的开口 19 并由框架板 18 的相应的开口边缘支撑，如附图 14 所示。

此后，DLC 膜形成在用于连接器的半成品 20A 中的各向异性导电片体 11 的每个表面上，由此获得了如附图 10 和 11 所示的各向异性导电连接器 20。

根据这种各向异性导电连接器 20，由于连接器具有其中已经形成

了 DLC 膜 15 的各向异性导电片 10，因此实现了由上述的各向异性导电片 10 所带来的效果，此外还带来了如下的其它效果。

更具体地说，根据各向异性导电连接器 20，各向异性导电片 10 难以变形并且容易处理，因为它们固定到框架板 18，由此在与晶片的电连接的操作中容易实施定位和保持并固定到作为检查对象的晶片。

此外，由于在框架板 18 中的每个开口 19 对应于在作为检查对象的晶片上形成了所有的集成电路的（且已布置了待检查电极的）电极区形成，并且在每个开口 19 中排列的各向异性导电片 10 在面积上可以较小，因此容易形成各向异性导电片 10。此外，即使在对它受到热滞时，由于在面积上较小的各向异性导电片 10 在各向异性导电片 10 的平面方向上热膨胀的绝对量很小，因此通过使用具有较低的线性热膨胀系数的材料作为形成框架板 18 的材料，通过框架板 18 可以肯定地抑制在平面方向上的各向异性导电片 10 的热膨胀。因此，即使在检查对象是形成在大面积的晶片上形成的大量的集成电路时，仍然可以稳定地保持良好的电连接状态，并且在这些集成电路上可以集中地执行老化测试。

根据本发明的各向异性导电连接器并不限于上述的实施例，因此可以对它们进行各种各样的修改。

实例性的实施例可以是，在从在作为检查对象的晶片上形成的集成电路中选择的多个集成电路中，多个开口形成在对应于其中已经设置了待检查电极的区域中的框架板中，并且多个各向异性导电片分别被设置成关闭这些开口。根据晶片的尺寸、形成在晶片上的集成电路的数量和在每个集成电路中的待检查电极的数量等适当地选择所选择的集成电路的数量，例如它是 16、32、64 或 128。

另一实例性实施例可以是，单个开口形成在框架板上，并且单个各向异性导电片被设置成关闭开口。

（电路检查设备）

下文以对在其上已经形成了大量的集成电路的晶片上执行电检查的晶片检查设备的情况作为实例，描述根据本发明的电路检查设备。

附图 15 所示为根据本发明的实例性晶片检查设备的主要部分的结构横截面视图。这个晶片检查设备用于对在其已经形成了大量集成电路的晶片进行电检查，每个集成电路具有待检查的突起电极。

在附图 16 中的放大图中也示出，晶片检查设备具有由用于检查的电路板 30 构成的用于电路检查的探针 25 和如附图 10 所示的结构各向异性导电连接器 20，该用于电路检查的探针 25 位于其上根据与在作为检查对象的晶片 1 中待检查的突起电极的图形相对应的图形已经形成了大量的检查电极 31 的一个表面（附图 15 和 16 中的下表面）上，该各向异性导电连接器 20 设置在用于检查的电路板 30 的一个表面上并与作为检查对象的晶片 1 接触。在其上安装了检查对象的晶片 1 的晶片安装台 5 提供在用于电路检查的探针 25 之下的位置上。

在用于检查的电路板 30 的其它表面（在附图中的上表面）上，根据正确的图形形成连接到测试器的大量的连接端子 32。通过在用于检查的电路板 30 中的内部布线 33 将这些连接端子 32 分别电连接到检查电极 31。

对于用于检查的电路板 30 的基底材料没有特别的限制，只要它具有热电阻就足够，通常用于印刷电路板的基底材料的各种各样的材料都可以使用。作为它的具体实例，例如可以是树脂材料比如玻璃纤维加强的环氧树脂、玻璃纤维加强的聚酰亚胺树脂、玻璃纤维加强的双顺丁烯二酰亚胺三嗪（bismaleimidotriazine）树脂、聚酰亚胺树脂、芳族聚酰胺非编织物加强的环氧树脂、芳族聚酰胺非编织物加强的聚酰亚胺树脂和芳族聚酰胺非编织物加强的双顺丁烯二酰亚胺三嗪（bismaleimidotriazine）树脂、陶瓷材料、玻璃材料和金属芯材料。然而，在老化测试中使用晶片检查设备时，优选使用具有等于或接近于形成作为检查对象的晶片的材料的热膨胀系数的线性热膨胀系数的材料。更具体地说，在晶片由硅构成时，优选使用具有最大 $1.5 \times 10^{-4}/K$ 、特别是 3×10^{-6} 至 $8 \times 10^{-6}/K$ 的线性热膨胀系数的材料。

在晶片检查设备中，以下面的方式实施晶片 1 的检查。

作为检查对象的晶片 1 首先设置在晶片安装台 5 以使在其待检查

电极 2 朝上的状态下该待检查电极 2 位于用于检查的电路板 30 的相应的检查电极 31 的正下面。例如，然后通过适当的挤压装置将用于检查的电路板 30 朝下挤压，由此在各向异性导电连接器 20 中的各向异性导电片 10 与晶片 1 的待检查电极 2 接触，并保持通过待检查电极 2 挤压的状态。在各向异性导电片 10 的各向异性导电片体 11 中的导电部件 12 弹性变形以便对应于晶片 1 的待检查电极 2 的凸伸高度在各向异性导电片的厚度方向上被压缩，由此在通过导电颗粒 P 形成的各向异性导电片 10 的厚度方向上延伸的导电路径被形成在晶片 1 的待检查电极 2 和用于检查的电路板 30 的检查电极 31 之间的各向异性导电片体 11 的导电部件 12 中。结果，实现了在晶片 1 的待检查电极 2 和用于检查的电路板 30 的检查电极 31 之间的电连接。此后，在实施老化测试时将晶片 1 加热到预设的温度。在这种状态下，在晶片 1 上执行所需的电检查。

根据上述的晶片检查设备，可以防止晶片 1 被污染，因为与用于电路检查的探针 25 中的晶片 1 接触的各向异性导电连接器 20 具有各向异性导电片 10，在该各向异性导电片 10 上已经形成了 DLC 膜 15。此外，即使在高温环境下它们在受晶片 1 挤压的状态下保持较长的时间周期时，仍然可以阻止各向异性导电片 10 粘到晶片 1，由此可以避免损坏各向异性导电片 10 和晶片 1。此外，由于可以阻止或抑制电荷累积在各向异性导电片 10 的表面上，因此可以消除静电的不利影响。

附图 17 所示为根据本发明的另一实例性晶片检查设备的主要部分的结构横截面视图。这个晶片检查设备用于对在其上已经形成了每个具有要检查的电极的大量集成电路的晶片进行电检查。

在附图 18 中的放大图中也示出，晶片检查设备具有由用于检查的电路板 30 构成的用于电路检查的探针 25、设置在用于检查的电路板 30 的一个表面上的各向异性导电连接器 20 和设置在这个各向异性导电连接器 20 的一个表面（附图 17 和 18 中的下表面）上的片状连接器 40，该用于电路检查的探针 25 位于其上根据与作为检查对象的晶片中待检查电极的图形相对应的图形已经形成了大量的检查电极 31

的一个表面（附图 17 和 18 中的下表面）上。在其上安装了检查对象的晶片 1 的晶片安装台 5 提供在用于电路检查的探针 25 之下的位置上。

用于检查的电路板 30 具有与在如附图 15 和 16 中所示的晶片检查设备中的用于检查的电路板 30 相同的结构，并且各向异性导电连接器 20 具有与在如附图 15 和 16 中所示的晶片检查设备中的各向异性导电连接器 20 相同的结构，但除了在它的每个各向异性导电片 10 中的各向异性导电片体 11 的导电部件 12 形成在自绝缘部件 13 的两个表面凸伸的状态之外。

片状连接器 40 具有柔性绝缘片 41，在这个绝缘片 41 中，根据与用于检查的电路板 30 的检查电极 31 的图形相对应的图形（即与作为检查对象的晶片 1 的待检查电极 2 的图形对应的图形），在绝缘片 41 的厚度方向上延伸并由金属构成的多个电极结构 42 以彼此分离的状态设置在绝缘片 41 的平面方向上。如下地形成每个电极结构 42：通过在绝缘片 41 的厚度方向上延伸的短路部件 45，整体地连接暴露到绝缘片 41 的正面（附图中的下表面）的凸伸的正面电极部分 43 和暴露到绝缘片 41 的背面的板状背面电极部分 44。

片状连接器 40 被设置成它的每个电极结构 42 位于在各向异性导电连接器 20 的每个各向异性导电片 10 中的相应的导电部件 12 上。

对绝缘片 41 没有特别的限制，只要它具有绝缘特性并且是柔性的即可。例如，由聚酰亚胺树脂、液晶聚合物、聚酯、氟树脂等形成的树脂片或者通过上述的树脂中的任何树脂浸渍的纤维编织布形成的片都可以使用。

对绝缘片 41 的厚度没有特别的限制，只要这种绝缘片 41 是柔性的即可。然而，它优选 10 至 50 微米，更优选的是 10 至 25 微米。

作为形成电极结构 42 的金属，可以使用镍、铜、金、银、钯、铁等。电极结构 42 可以由简单金属形成的电极、由至少两种金属的合金形成的电极和至少两种金属整体地层叠形成的电极中的任何一种。

在电极结构 42 中的正面电极部分 43 和背面电极部分 44 的表面上, 优选形成具有高导电性比如金、银或钯的化学稳定的金属膜, 其中可以阻止电极部分被氧化并且可以获得较小的接触电阻的电极部分。

在电极结构 42 中的正面电极部分 43 的凸伸高度优选 15 至 50 微米, 更为优选的是 20 至 35 微米, 其中可以实现与晶片 1 的待检查电极 2 的稳定的电连接。正面电极部分 43 的直径根据晶片 1 的待检查电极的间距和尺寸预先设定并且例如是 30 至 80 微米, 优选 30 至 65 微米。

在电极结构 42 中的背面电极部分 44 的直径可以大于短路部件 45 的直径且小于电极结构 42 的排列间距, 并且优选尽可能地大, 由此也可以确定地形成与各向异性导电连接器 20 的各向异性导电片 10 中的导电部件 12 的稳定的电连接。背面电极部分 44 的厚度优选为 20 至 50 微米, 更为优选的是 35 至 50 微米, 其中可以实现足够高的强度和良好的可重复的耐久性。

在电极结构 42 中的短路部件 45 的直径优选是 30 至 80 微米, 更为优选的是 30 至 65 微米, 其中可以实现足够高的强度。

例如可以以下面的方式生产片状连接器 40。

更具体地说, 提供一种在绝缘片 41 上层叠金属层获得的层叠材料, 并且通过激光加工、干蚀刻加工等, 根据与要形成的电极结构 42 的图形相对应的图形在层叠材料的绝缘片 41 中形成在绝缘片 41 的厚度方向上延伸的多个通孔。然后对这个层叠材料进行光刻和电镀处理, 由此在绝缘片 41 的通孔中形成了整体地连接到金属层的短路部件 45, 同时, 整体地连接到相应的短路部件 45 的凸伸的正面电极部分 43 形成在绝缘片 41 的正面上。此后, 对层叠的金属层进行光蚀刻处理以清除它的一部分, 由此形成了背面电极部分 44 以形成电极结构 42, 因此提供了片状连接器 40。

根据这种晶片检查设备, 与在用于电路检查的探针 25 中的晶片 1 接触的各向异性导电连接器 20 具有各向异性导电片 10, 在该各向异

性导电片 10 上已经形成了 DLC 膜 15, 因此, 即使在用于电路检查的探针 25 在挤压状态下保持较长的时间周期时, 仍然可以阻止各向异性导电片 10 粘到片状连接器 40, 由此可以避免片状连接器产生偏斜。结果, 即使在反复地使用晶片检查设备时, 仍然可以实现与在待检查的电路器件中的所有的待检查电极的稳定的电连接。此外, 由于可以阻止或抑制电荷累积在各向异性导电片 10 的表面上, 因此可以消除静电的不利影响。

根据本发明的用于电路检查的探针和电路检查设备并不限于上述的实施例, 可以对它们做出各种改变。

例如, 作为检查对象的电路并不限于在其上已经形成了大量的集成电路的晶片, 探针和检查设备可以应用到半导体集成电路器件 (比如半导体芯片)、封装的 ICMCM 比如 (BGA 和 CSP) 和形成在印刷电路板上的电路等的检查设备。

虽然如附图 15 所示的用于电路检查的探针 25 和如附图 17 所示的用于电路检查的探针 25 两者都用于实现与在晶片 1 上总体地形成的所有的集成电路的待检查电极 2 的电连接, 但是它们也可以是电连接到从形成在如附图 19 中所示的晶片 1 上的相应的集成电路中选择的多个集成电路的待检查电极 2 的探针。根据晶片 1 的尺寸、形成在晶片 1 上的集成电路的数量、在每个集成电路中待检查电极的数量等适当地选择所选择的集成电路的数量, 例如它是 16、32、64 或 128。

在具有这种用于电路检查的探针 25 的晶片检查设备中, 用于电路检查的探针 25 电连接到从形成在晶片 1 上的相应的集成电路中选择的多个集成电路的待检查电极 2 以实施检查。此后, 用于电路检查的探针 25 电连接到从其它的集成电路中选择的多个集成电路的待检查电极 2 以实施检查。重复这个过程, 由此可以对在晶片 1 上形成的所有的集成电路实施电检查。

通过下面的实例具体地描述本发明。然而, 本发明并不限于这些实例。

(实例 1)

(模制材料的制备)

在将具有 20 微米的数量平均颗粒直径的导电颗粒的重量的 70 份加入到添加型液体硅橡胶的重量的 100 份中并混合，通过压力降低对所得的混合物进行去泡沫处理，由此制备了用于各向异性导电片体的模制材料。

在上述过程中，作为导电颗粒，它是如下获得的颗粒：使用镍颗粒作为芯颗粒并对该芯颗粒进行无电电镀获得的颗粒（基于芯颗粒的重量，平均涂敷量：重量的 25%）。

(各向异性导电片的生产模具)

在下面的条件下主要根据附图 2 所示的结构生产用于各向异性导电片的模具。

铁磁基板：

材料：铁，厚度 6 毫米；

铁磁质层：

材料：镍，厚度 0.1 毫米，直径：0.6 毫米，间距（中心距离）：0.12 毫米；

非铁磁质层：

材料：液体抗蚀剂的固化产物，厚度 0.125 毫米；

衬垫的厚度：0.2 毫米。

(各向异性导电片体的生产)

将制备的模制材料填充到上述的模具的模腔中，由此在模具中形成了模制材料层。

然后在 100℃ 下对模制材料层进行固化处理 1 小时，同时通过电磁体将 1.8T 的平行磁场施加在模制材料层的厚度方向上，由此制造了具有多个导电部件和绝缘部件的各向异性导电片体，每个导电部件在厚度方向上延伸，该绝缘部件使这些导电部件相互绝缘。

所得的各向异性导电片体被形成为：具有 0.06 毫米的外径的导电部件以 0.12 毫米的间距设置，绝缘部件的厚度是 0.2 毫米，每个导电部件的厚度是 0.25 毫米，以及导电部件形成为由绝缘部件的两个表

面凸伸的状态（每个突起高度：0.025 毫米）。根据体积分数在导电部件中的导电颗粒的比例是 25%。

（DLC 膜的形成）

以氩气离子对各向异性导电片体的一整个表面进行离子蚀刻处理 10 分钟。此后，在 50℃ 的处理温度和 20 分钟的处理时间的条件下通过使用石墨作为固体碳源的电子束气相淀积法，将具有 10 纳米厚的 DLC 膜形成在各向异性导电片体的该一整个表面上，由此生产了根据本发明的各向异性导电片。

通过切割刀以网格的模式对在由此获得的各向异性导电片中的 DLC 膜进行切割以形成总共 100 个区域的 1-mm 的平方，由此以 Scotch 带（透明胶带）实施对 DLC 膜的剥落测试。结果，剥落了 0/100 个区域。

各向异性导电片以大约 180° 折叠以使在其上已经形成了 DLC 膜的表面叠在里面，然后观测该表面。结果，没有观测到 DLC 膜的剥落。

通过电阻计“高电阻计 4339”和通过 Hewlett-Packard Co. 生产的“电阻率单元 16008B”测量 DLC 膜的表面电阻率。结果，电阻率是 $1 \times 10^{12} \Omega/\square$ 。

（实例 2）

以与实例 1 相同的方式生产各向异性导电片体，生产由不锈钢制成的板状掩模，在该板状掩模中根据与各向异性导电片体中的导电部件的图形对应的图形形成开口。

这个掩模排列在各向异性导电片体的一个表面上以使在掩模中的相应的开口位于它们的对应的导电部件上，并以氩气离子对通过在掩模中的开口暴露的导电部件的表面进行离子蚀刻处理 10 分钟。此后，通过使用由钛形成的电极作为阴极借助于电弧放电法，将由钛形成的并具有 100 纳米厚度的金属层形成在导电部件的一个表面上。

在以氩气离子对包括金属层的各向异性导电片体的一整个表面进行离子蚀刻处理 10 分钟。此后，在 50℃ 的处理温度和 20 分钟的处

理时间的条件下通过使用石墨作为固体碳源的电子束气相淀积法，将具有 10 纳米厚的 DLC 膜形成在各向异性导电片体的该一整个表面上，由此生产了根据本发明的各向异性导电片。

关于由此获得的各向异性导电片，以与实例 1 相同的方式对 DLC 膜进行剥落测试。结果，剥落了 0/100 个区域。

各向异性导电片以大约 180° 折叠以使其上已经形成了 DLC 膜的表面叠在里面，然后观测该表面。结果，没有观测到 DLC 膜的剥落。

以与实例 1 相同的方式测量 DLC 膜的表面电阻率。结果，电阻率是 $1 \times 10^{12} \Omega/\square$ 。

(比较实例 1)

以与实例 1 相同的方式生产各向异性导电片体，并将这个各向异性导电片体作为比较各向异性导电片提供。

通过电阻计“高电阻计 4339”和通过 Hewlett-Packard Co. 生产的“电阻率单元 16008B”测量在各向异性导电片的一个表面上的表面电阻率。结果，电阻率是 $1 \times 10^{15} \Omega/\square$ 或更高。

(各向异性导电片的特性评价)

导电性

在其厚度方向上挤压根据实例 1 和比较实例 1 的每个各向异性导电片以使施加到每个导电部件的负载达到 5g。在这种状态下，测量这些导电部件的电阻。结果，对于根据实例 1 的各向异性导电片，电阻是 60mΩ，而对于根据比较实例 1 的各向异性导电片是 100mΩ。因此证实，与根据比较实例 1 的各向异性导电片相比，根据实例 1 的各向异性导电片实现了良好的压力敏感的导电性。

在改变施加给各向异性导电片的导电部件的负载的同时测量导电部件的应变因子和电阻值，以制备压力-应变曲线和应变-电阻曲线。结果在附图 20 中示出。

测量在每个各向异性导电片中的相邻的导电部件之间的电阻。结果，在根据实例 1 的各向异性导电片和根据比较实例 1 的各向异性导电片两者中电阻都是 $1 \times 10^{14} \Omega$ 或更高。

(2) 非粘性测试

根据实例 1 和 2 的各向异性导电片和根据比较实例 1 的各向异性导电片中的每个都设置在硅衬底上并挤压以使它的导电部件的应变因子达到 30%。各向异性导电片在这种状态下在 150°C 的环境下保持 48 小时之后, 检查在各向异性导电片和硅衬底之间的粘性。结果, 根据实例 1 和 2 的各向异性导电片根本没有粘到硅衬底, 并且在以 90° 的角度倾斜硅衬底时容易剥落。在另一方面, 在根据比较实例 1 的各向异性导电片中, 它牢固地粘到硅衬底。在各向异性导电片从衬底分离时, 各向异性导电片断裂, 并且它的一部分仍然保持粘到硅衬底。

在观测其上已经设置了根据实例 1 和 2 的每个各向异性导电片的硅衬底的表面时, 根本没有发现被硅衬底的低分子量成分污染。

(3) 充电特性

根据实例 1 和 2 的各向异性导电片和根据比较实例 1 的各向异性导电片中的每个设置并固定到用于检查的电路板, 由此生产了用于电路检查的探针。这个用于电路检查的探针设置在硅衬底上, 并在 25°C 的温度和 30% 的相对湿度的环境下在它的厚度方向上挤压以使各向异性导电片的导电部件的应变因子达到 25%。在探针在这种状态下保持 1 秒钟之后, 将用于电路检查的探针从硅衬底分离。在经过了 2 秒钟之后, 在厚度方向上进一步挤压用于电路检查的探针。这个过程作为一个循环。总共重复这个循环 5,000 次。在该过程完成之后的 40 秒钟内测量各向异性导电片的表面电位。结果, 根据实例 1 和 2 和比较实例 1 的各向异性导电片的表面电位分别是 100V、50V 和 1,000V。因此, 证实, 根据实例 1 和 2 的各向异性导电片, 可以阻止电荷累积在该片的表面上。

(实例 3)

(用于测试的晶片的生产)

生产实例 1

如附图 21 所示, 总共 596 个方形集成电路 L (每个具有 6.5 毫米 × 6.5 毫米的尺寸) 形成在由硅 (线性热膨胀系数: $3.3 \times 10^{-6}/K$) 形成的

晶片 1 上并具有 8 英寸的直径。在晶片 1 上形成的每个集成电路 L 在它的中心上具有待检查电极的区域 A，如附图 22 所示。在待检查电极的区域 A 中，如附图 23 所示，每个在垂直方向（在附图 23 中的上下方向）上具有 200 微米和在横向方向（在附图 23 中左右方向）上具有 60 微米的尺寸的 26 个待检查电极 2 在横向方向上在 2 行（在一行中的待检查电极的数量：13）中以 120 微米的间距设置。在垂直方向上相邻的待检查电极 2 之间的间隙是 250 微米。在 26 个待检查电极 2 中每两个电极彼此电连接。待检查电极 2 每个由矩形平板状铝焊盘构成，在整个晶片 1 的待检查电极 2 的数量是 15,496。在下文中将这个晶片称为“用于测试的晶片 W1”。如在附图 24 中的粗线所示的在垂直和横向方向上设置的 64 个集成电路 L（在垂直和横向方向上 8×8 个集成电路）从形成在用于测试的晶片 W1 上的 596 个集成电路中选择，并将在其中已经形成了这 64 个集成电路 L 的区域看作“测试区 E1”。

（2）生产实例 2

在与生产实例 1 相同的条件下形成 506 个集成电路，但除了由铅锡共晶软焊料（Sb/Sn=4/6）构成的半球形突起电极（直径：大约 80 微米，突起高度：大约 60 微米）形成在相应的铝焊盘作为待检查电极之外。在下文中将这个晶片称为“用于测试的晶片 W2”在对应于用于测试的晶片 W1 的测试区 E1 的区域中形成的 64 个集成电路（在垂直和横向方向上 8×8 个集成电路）从形成在用于测试的晶片 W2 上的 596 个集成电路中选择，并将在其中已经形成了这 64 个集成电路 L 的区域看作“测试区 E2”。

（各向异性导电连接器的生产）

框架板的生产

生产具有 10 厘米的直径的框架板 18，在该框架板 18 中与在如附图 25 所示的用于测试的晶片 W1 的测试区 E1 中形成的 64 个集成电路中的待检查电极的区域对应地形成 64 个开口 19。这个框架板 18 的具体说明如下。

框架板 18 的材料是柯伐合金（饱和磁化强度： 1.4Wb/m^2 ）；线

性热膨胀系数： $5 \times 10^{-6}/K$ ，以及它的厚度是 60 微米。在框架板 18 中的每个开口 19 是矩形并且在横向方向（在附图 25 的左右方向）上的尺寸是 2,640 微米，在垂直方向（在附图 25 的上下方向）上的尺寸是 900 微米。

（2）衬垫的生产

生产两个衬垫，在这两个衬垫中根据与在上文所述的框架板中的开口的图形对应的图形形成要形成的各向异性导电片的平面形状。这些衬垫的具体实例如下。

衬垫的材料是不锈钢（SUS 304），并且它的厚度是 25 微米。在该衬垫中的每个开口是矩形并且在横向方向上具有 3,500 微米的尺寸和在垂直表面方向具有 1,600 微米。

（3）模具的生产

根据附图 26 和 27 所示在下面的条件下生产用于各向异性导电片体的模具。

在这个模具中的顶模 50 和底模 55 分别具有由铁制成并且每个具有 6 毫米厚的铁磁基板 51 和 56。在铁磁基板 51 和 56 上，用于形成导电部件的铁磁质层 52 和 57 和用于形成非连接的导电部件的铁磁质层 52a 和 57a（所有这些都由镍形成）分别根据与用于测试的晶片 W1 中的待检查电极的图形对应的图形设置。更具体地说，用于形成导电部件的铁磁质层 52 和 57 每个的尺寸是 60 微米（横向方向） \times 200 微米（垂直方向） \times 100 微米（厚度），并且 26 个铁磁质层 52 和 57 在横向方向上在 2 行中以 120 微米的间距分别设置（在一行中的铁磁质层 52 或 57 的数量：13；在垂直方向上相邻的铁磁质层 52 或 57 之间的间隙：250 微米）。用于形成非连接的导电部件的 4 个铁磁质层 52a 和 57a 在设置铁磁质层 52 和 57 的方向上分别设置在位于最外的铁磁质层 52 和 57 的外面。每个铁磁质层 52a 和 57a 的尺寸是 60 微米（横向方向） \times 200 微米（垂直方向） \times 100 微米（厚度）。

对应于在用于测试的晶片 W1 的测试区 E1 中的集成电路的待检查电极的区域，总共形成 64 个区域，在每个区域中已经形成了用于形

成导电部件的 26 个铁磁质层 52 和 57 和用于形成非连接的导电部件的铁磁质层 52a 和 57a。在整个铁磁基板上，形成了用于形成导电部件的 1,664 个铁磁质层 52 和 57 和用于形成非连接的导电部件的 256 个铁磁质层 52a 和 57a。

通过对干膜抗蚀剂进行固化处理而形成非磁质层 53 和 58。每个凹进部分 53a 和 58a（在其上分别设置了用于形成导电部件的铁磁质层 52 和 57）的尺寸是 70 微米（横向方向）×210 微米（垂直方向）×35 微米（深度），每个凹进部分 53b 和 58b（在其上分别设置了用于形成非连接的导电部件的铁磁质层 52a 和 57a）的尺寸是 70 微米（横向方向）×210 微米（垂直方向）×35 微米（深度），以及除了凹进部分之外的其它部分的厚度是 135 微米（凹进部分的厚度：100 微米）。

（4）连接器的半成品的生产

以下面的方式利用上述的框架板、衬垫和模具形成框架板中的各向异性导电片体。

在将导电颗粒的重量的 30 份加入到添加型液体硅橡胶的重量的 100 份中并混合。此后，通过压力降低对所得的混合物进行去泡沫处理，由此制备了用于各向异性导电片体的模制材料。

在这种模制材料中，作为导电颗粒，它是如下获得的颗粒：以 20wt% 的金对由镍构成并具有 18 微米的平均颗粒直径的芯颗粒进行电镀。

作为添加型液体硅橡胶，使用双成分型的硅橡胶，其中液体 A 的粘度是 250Pa·s，液体 B 的粘度是 250Pa·s，并且它的固化产物在 150℃ 下具有 5% 的压缩变形、35 的硬度计 A 硬度和 25kN/m 的撕裂强度。

以下面的方式确定添加型液体硅橡胶和它的固化产物的特性。

添加型液体硅橡胶的粘度：

通过 Brookfiel 粘度计测量在 23±2℃ 的粘度。

（ii）硅橡胶的固化产物的压缩变形：

在双成分型的添加型液体硅橡胶中的液体 A 和液体 B 以它们的含量相等的比例被搅拌并混合。在将这种混合物倒入模具并通过降低

压力进行除泡沫处理之后，在 120℃ 的条件实施固化处理 30 分钟，由此生产具有 12.7 毫米的厚度和 29 毫米的直径并由硅橡胶的固化产物构成的柱状体。在 200℃ 的条件下对柱状体进行后固化处理 4 小时。将由此获得的柱状体用作试样以根据 JIS K 6249 在 150±2℃ 下测量它的压缩变形。

(iii) 硅橡胶的固化产物的撕裂强度：

在与第 (ii) 项相同的条件下实施添加型液体硅橡胶的固化处理和后固化处理，由此生产具有 2.5 毫米的厚度的片。通过从这个片冲压制备新月形试样以根据 JIS K 6249 在 23±2℃ 下测量它的撕裂强度。

(iv) 硬度计 A 硬度：

将以与第 (iii) 项相同的方式生产的 5 片彼此层叠在一起，并将所得的层状物用作试样以根据 JIS K 6249 在 23±2℃ 下测量它的硬度计 A 硬度。

通过丝网印刷将所制备的模制材料应用到模具的顶模和底模的表面，由此根据要形成的各向异性导电片的图形形成模制材料层，并通过在底模的侧面上的衬垫在底模的模制表面上对齐地叠加框架板。此外，在顶模的侧面上通过衬垫在框架板上对齐地叠加顶模。

在 100℃ 的条件对形成在顶模和底模之间的模制材料层进行固化处理 1 小时，同时通过电磁体将 1.8T 的磁场施加到位于厚度方向上在对应的铁磁质层之间的部分中，由此在框架板的每个开口中形成了各向异性导电片体，因此生产了用于连接器的半成品。

具体地描述由此形成的各向异性导电片体。每个各向异性导电片体在横向方向上具有 3,500 微米和在垂直方向上具有 1,600 微米的尺寸。在每个各向异性导电片体中，对应于在用于测试的晶片 W1 中待检查电极的 26 个导电部件在横向方向上在 2 行以 120 微米的间距设置（在一行中的导电部件的数量：13；在垂直方向上相邻的导电部件之间的间隙：250 微米）。每个导电部件的尺寸在横向方向上是 70 微米，在垂直方向上是 210 微米，以及厚度是 180 微米。绝缘层的厚度是 110 微米。用于非连接的导电部件设置在横向方向上位于最外的导电部件

和框架板之间。用于非连接的每个导电部件的尺寸在横向是 70 微米，在垂直方向上是 210 微米，以及厚度是 180 微米。在每个各向异性导电片体中通过框架板支撑的部分的厚度（一个叉状部分的厚度）是 25 微米。

研究在每个各向异性导电片体中的导电部件的导电颗粒的含量。结果，根据在所有的导电部件中的体积分数，该含量大约 30%。

（DLC 膜的形成）

以氩气离子对在由此获得的连接器的半成品中的每个各向异性导电片体的一整个表面进行离子蚀刻处理 10 分钟。此后，在 50℃ 的处理温度和 20 分钟的处理时间的条件下通过使用石墨作为固体碳源的电子束气相淀积法，将具有 10 纳米厚的 DLC 膜形成在各向异性导电片体的该一整个表面上，由此生产了根据本发明的各向异性导电连接器。

通过电阻计“高电阻计 4339”和通过 Hewlett-Packard Co.生产的“电阻率单元 16008B”测量在由此获得的各向异性导电连接器中的 DLC 膜的表面电阻率。结果，电阻率是 $1 \times 10^{12} \Omega/\square$ 。

（用于检查的电路板的生产）

氧化铝陶瓷（线性热膨胀系数： $4.8 \times 10^{-6}/K$ ）被用作生产用于检查的电路板的基底材料，其中根据与在用于测试的晶片 W1 的测试区 E1 中的集成电路的待检查电极的图形相对应的图形形成检查电极。这个用于检查的电路板整体上具有 10 厘米×10 厘米的尺寸，并且为矩形，它的表面精度是 ± 10 微米。每个检查电极在横向方向上具有 70 微米的尺寸和在垂直方向上具有 210 微米的尺寸。下文中将这个用于检查的电路板称为“用于检查的电路板 T”。

（各向异性导电连接器的评价）

下文评价由此获得的各向异性导电连接器。

初始导电特性

在测试台上设置用于测试的晶片 W1，并将各向异性导电连接器对齐地设置在这个用于测试的晶片 W1 的测试区 E1 上以使它的导电

部件位于如附图 28 中所示的用于测试的晶片 W1 的相应的待检查电极上。然后将用于检查的电路板 T 对齐地设置在这个各向异性导电连接器上，以使它的每个检查电极位于在各向异性导电连接器中的各向异性导电片的相应的导电部件上。

然后在室温（25℃）下在规定的负载下朝下挤压用于检查的电路板 T 以连续地测量在用于检查的电路板 T 中的 1,664 个检查电极中的每个电极和通过各向异性导电连接器和用于测试的晶片 W1 电连接到所说的检查电极的另一检查电极之间的电阻，由此计算出作为在各向异性导电连接器中的导电部件的电阻（下文被称为“导通电阻”）测量的电阻值的相应的半值以获得它的平均值。结果在表 1 中示出。

电极材料的粘性

用于测试的晶片 W2 设置在装配有加热器的测试台上，并将各向异性导电连接器对齐地设置在用于测试的晶片 W2 的测试区 E2 上以使它的每个导电部件位于用于测试的晶片 W2 的相应的待检查电极上。然后将用于检查的电路板 T 设置对齐地设置在这个各向异性导电连接器上，以使它的每个检查电极位于在各向异性导电连接器中的各向异性导电片的相应的导电部件上。此外，在 25kg 的负载下朝下挤压用于检查的电路板 T（应用到每个导电部件的负载：平均大约 15g）。在用于检查的电路板 T 仍然受挤压的状态下在测试台被加热到 125℃ 并在这个状态下保持 24 小时之后，释放对用于检查的电路板的压力，并保留各向异性导电连接器 1 小时。重复这个过程作为一个循环，并总共连续地重复这个循环 5 次。

至于在各向异性导电连接器中的每个各向异性导电片中的准备与待检查电极接触的部分，通过 Auger 分析电子光谱实施元素分析以计算出 Sn 的质量（它是形成待检查电极的物质）与 Sn、Au 和 Ni（它们是形成导电颗粒的物质）的总的质量的比例（下文称为“Sn 的比例 S1”）。结果在表 2 中示出。

在反复使用中的导电特性：

用于测试的晶片 W2 设置在装配有加热器的测试台上，并将各向

异性导电连接器对齐地设置在用于测试的晶片 W2 的测试区 E2 上以使它的每个导电部件位于用于测试的晶片 W2 的相应的待检查电极上。然后将用于检查的电路板 T 设置对齐地设置在这个各向异性导电连接器上以使它的每个检查电极位于在各向异性导电连接器的相应的导电部件上。此外，在 25kg 的负载下朝下挤压用于检查的电路板 T（应用到每个导电部件的负载：平均大约 15g）。

在用于检查的电路板 T 仍然受到挤压的状态下将测试台加热到 85℃ 之后，连续地测量在相应的导电部件的导通电阻。在释放了对用于检查的电路板的压力之后，将测试台冷却到室温。

将上述的过程看作一个循环，并连续地重复这个循环 100,000 次以获得在每个循环中获得的导电部件的导通电阻的平均值。结果在表 3 中示出。

非粘性

使各向异性导电连接器插入在其表面以金电镀的玻璃纤维加强的环氧树脂衬底和一个硅衬底之间，并挤压各向异性导电连接器以使它的导电部件的应变因子达到 30%。在这个状态下将各向异性导电连接器置于 150℃ 下 48 小时之后，研究在各向异性导电连接器中的各向异性导电片、玻璃纤维加强的环氧树脂衬底和硅衬底之间的粘度。

各向异性导电连接器既没有粘到玻璃纤维加强的环氧树脂衬底，也没有粘到硅衬底。在玻璃纤维加强的环氧树脂衬底保持并倾斜时，任何各向异性导电连接器都容易从玻璃纤维加强的环氧树脂衬底和硅衬底分离并脱落。

在观测硅衬底的表面时，根本没有观测到硅橡胶的低分子量成分的污染。

（实例 4）

除了 DLC 膜的厚度改变到 5 纳米之外，以与实例 3 相同的方式生产根据本发明的各向异性导电连接器。在这个各向异性导电连接器中的 DLC 膜的表面电阻率与实例 3 相同的方式进行测量。结果，它是 $1 \times 10^{12} \Omega/\square$ 。

关于由此获得的各向异性导电连接器，以与实例 3 相同的方式评价初始导电特性、电极材料的粘性和反复使用的导电特性。结果在表 1 至 3 中示出。

关于由此获得的各向异性导电连接器，也以与实例 3 相同的方式评价非粘性。结果，各向异性导电连接器既没有粘到玻璃纤维加强的环氧树脂衬底，也没有粘到硅衬底。在保持并倾斜玻璃纤维加强的环氧树脂衬底时，任何各向异性导电连接器容易从玻璃纤维加强的环氧树脂和硅衬底分离并脱落。

在观测硅衬底的表面时，根本没有观测到硅橡胶的低分子量成分的污染。

(比较实例 2)

以与实例 3 相同的方式生产连接器的半成品，并将连接器的这个半成品提供作为比较各向异性导电连接器。

通过电阻计“高电阻计 4339”和通过 Hewlett-Packard Co.生产的“电阻率单元 16008B”测量在各向异性导电连接器中的每个各向异性导电片体的一个表面上的表面电阻率。结果，电阻率是 $1 \times 10^{15} \Omega/\square$ 或更高。

关于由此获得的各向异性导电连接器，以与实例 3 相同的方式评价初始导电特性、电极材料的粘性和反复使用的导电特性。结果在表 1 至 3 中示出。

关于由此获得的各向异性导电连接器，也以与实例 3 相同的方式评价非粘性。结果，在玻璃纤维加强的环氧树脂衬底保持并以 180° 的角度转向时各向异性导电连接器仍然粘到玻璃纤维加强的环氧树脂和衬底，并且它牢固地粘到玻璃纤维加强的环氧树脂和硅衬底两者。在强制地分离各向异性导电连接器时，它的各向异性导电片被破坏，并且它的一部分仍然保持粘到玻璃纤维加强的环氧树脂和硅衬底。

(实例 5)

连接器的半成品的生产

以与实例 3 相同的方式生产连接器的半成品。

(2) 金属层的形成

生产由不锈钢形成的掩模,在该掩模中根据与在连接器的半成品的相应的各向异性导电片体中的导电部件的图形相对应的图形形成开口。

由此生产的掩模排列在连接器的半成品中的各向异性导电片体的一个表面上以使在掩模中的相应的开口位于它们对应的导电部件上,并且以氩气离子对通过掩模开口暴露的导电部件的一个表面进行离子蚀刻处理 10 分钟。此后,通过电弧放电法使用由钨形成的电极作为阴极将由钨形成并具有 100 纳米的厚的金属层形成在导电部件的一个表面上。

(3) DLC 膜的形成

在以氩气离子对在连接器的半成品中包括金属层的各向异性导电片体的一整个表面(该表面已经形成有金属层)进行离子蚀刻处理 10 分钟之后,在 50℃ 的处理温度和 20 分钟的处理时间的条件下通过使用石墨作为固体碳源的电子束气相淀积法,将具有 10 纳米厚的 DLC 膜形成在各向异性导电片体的该一整个表面上,由此生产了根据本发明的各向异性导电连接器。

关于由此获得的各向异性导电连接器,以与实例 3 相同的方式评价初始导电特性、电极材料的粘性和反复使用的导电特性。然而,关于电极材料的粘性,计算出 Sn 的质量(它是形成待检查电极的物质)与 Sn、Au 和 Ni(它们是形成导电颗粒的物质)和形成金属层的金属的总的质量的比(下文称为“Sn 的比例 S2”)替代 Sn 的比例 S1。结果在表 1 至 3 中示出。

关于由此获得的各向异性导电连接器,也以与实例 3 相同的方式评价非粘性。结果,在各向异性导电连接器既没有粘到玻璃纤维加强的环氧树脂衬底,也没有粘到硅衬底。在保持并倾斜玻璃纤维加强的环氧树脂衬底时,任何各向异性导电连接器容易从玻璃纤维加强的环氧树脂和硅衬底分离并脱落。

在观测硅衬底的表面时,根本没有观测到硅橡胶的低分子量成分

的污染。

(实例6)

除了将在金属层的形成中形成阴极的金属材料从钨改变到钨之外，以与实例5相同的方式生产根据本发明的各向异性导电连接器。在由此获得的各向异性导电连接器中的由钨形成的金属层的厚度是100纳米。

关于由此获得的各向异性导电连接器，以与实例3相同的方式评价初始导电特性、电极材料的粘性和反复使用的导电特性。然而，关于电极材料的粘性，计算出Sn的比例S2替代Sn的比例S1。结果在表1至3中示出。

关于由此获得的各向异性导电连接器，也以与实例3相同的方式评价非粘性。结果，各向异性导电连接器既没有粘到玻璃纤维加强的环氧树脂衬底，也没有粘到硅衬底。在保持并倾斜玻璃纤维加强的环氧树脂衬底时，任何各向异性导电连接器容易从玻璃纤维加强的环氧树脂和硅衬底分离并脱落。

在观测硅衬底的表面时，根本没有观测到硅橡胶的低分子量成分的污染。

(实例7)

除了将在金属层的形成中形成阴极的金属材料从钨改变到铯之外，以与实例5相同的方式生产根据本发明的各向异性导电连接器。在由此获得的各向异性导电连接器中的由铯形成的金属层的厚度是100纳米。

关于由此获得的各向异性导电连接器，以与实例3相同的方式评价初始导电特性、电极材料的粘性和反复使用的导电特性。然而，关于电极材料的粘性，计算出Sn的比例S2替代Sn的比例S1。结果在表1至3中示出。

关于由此获得的各向异性导电连接器，也以与实例3相同的方式评价非粘性。结果，各向异性导电连接器既没有粘到玻璃纤维加强的环氧树脂衬底，也没有粘到硅衬底。在保持并倾斜玻璃纤维加强的环

氧树脂衬底时，任何各向异性导电连接器容易从玻璃纤维加强的环氧树脂和硅衬底分离并脱落。

在观测硅衬底的表面时，根本没有观测到硅橡胶的低分子量成分的污染。

(比较实例 3)

以与实例 5 相同的方式生产连接器的半成品，其中形成由钨形成的金属层，并将连接器的这个半成品作为比较各向异性导电连接器提供。

关于由此获得的各向异性导电连接器，以与实例 3 相同的方式评价初始导电特性、电极材料的粘性和反复使用的导电特性。然而，关于电极材料的粘性，计算出 Sn 的比例 S2 替代 Sn 的比例 S1。结果在表 1 至 3 中示出。

关于由此获得的各向异性导电连接器，也以与实例 3 相同的方式评价非粘性。结果，在玻璃纤维加强的环氧树脂衬底保持并以 180° 的角度转向时各向异性导电连接器仍然粘到玻璃纤维加强的环氧树脂和硅衬底，它牢固地粘到玻璃纤维加强的环氧树脂和硅衬底两者。在强制地分离各向异性导电连接器时，它的各向异性导电片被破坏，并且它的一部分仍然保持粘到玻璃纤维加强的环氧树脂和硅衬底。

(比较实例 4)

以与实例 6 相同的方式生产连接器的半成品，其中形成由钨形成的金属层，并将连接器的这个半成品作为比较各向异性导电连接器提供。

关于由此获得的各向异性导电连接器，以与实例 3 相同的方式评价初始导电特性、电极材料的粘性和反复使用的导电特性。然而，关于电极材料的粘性，计算出 Sn 的比例 S2 替代 Sn 的比例 S1。结果在表 1 至 3 中示出。

关于由此获得的各向异性导电连接器，也以与实例 3 相同的方式评价非粘性。结果，在玻璃纤维加强的环氧树脂衬底保持并以 180° 的角度转向时各向异性导电连接器仍然粘到玻璃纤维加强的环氧树脂和

硅衬底，并且它牢固地粘到玻璃纤维加强的环氧树脂和硅衬底两者。在强制地分离各向异性导电连接器时，它的各向异性导电片被破坏，并且它的一部分仍然保持粘到玻璃纤维加强的环氧树脂和硅衬底。

(比较实例 5)

以与实例 7 相同的方式生产连接器的半成品，其中形成由铯形成的金属层，并将连接器的这个半成品作为比较各向异性导电连接器提供。

关于由此获得的各向异性导电连接器，以与实例 3 相同的方式评价初始导电特性、电极材料的粘性和反复使用的导电特性。然而，关于电极材料的粘性，计算出 Sn 的比例 S2 替代 Sn 的比例 S1。结果在表 1 至 3 中示出。

关于由此获得的各向异性导电连接器，也以与实例 3 相同的方式评价非粘性。结果，在玻璃纤维加强的环氧树脂衬底保持并以 180° 的角度转向时各向异性导电连接器仍然粘到玻璃纤维加强的环氧树脂和衬底，并且它牢固地粘到玻璃纤维加强的环氧树脂和硅衬底两者。在强制地分离各向异性导电连接器时，它的各向异性导电片被破坏，并且它的一部分仍然保持粘到玻璃纤维加强的环氧树脂和硅衬底。

表 1

		导电部件的导通电阻的平均值 (Ω)								
负 载	总数	3.3kg	5kg	6.7kg	8.3kg	10kg	11.6kg	15kg	20kg	25kg
	每一个导电 部件	2g	3g	4g	5g	6g	7g	9g	12g	15g
	实例 3	1.1	0.63	0.41	0.26	0.14	0.12	0.1	0.09	0.08
	实例 4	1.2	0.61	0.43	0.25	0.15	0.11	0.1	0.1	0.1
	实例 5	1.1	0.58	0.34	0.19	0.11	0.06	0.05	0.06	0.06
	实例 6	1.2	0.65	0.42	0.16	0.11	0.09	0.08	0.06	0.05
	实例 7	0.95	0.61	0.41	0.2	0.13	0.08	0.07	0.07	0.06
	比较实例 2	5.7	1.3	0.82	0.44	0.23	0.2	0.17	0.16	0.15
	比较实例 3	1.4	0.61	0.4	0.21	0.15	0.13	0.12	0.1	0.1
	比较实例 4	1.3	0.65	0.43	0.23	0.14	0.11	0.1	0.1	0.1
	比较实例 5	1.1	0.57	0.35	0.19	0.11	0.1	0.1	0.09	0.1

表 2

	金属层	Sn 的比例 S1	Sn 的比例 S2
实例 3	无	0	-
实例 4	无	0	-
实例 5	钉	-	0
实例 6	钨	-	0
实例 7	锆	-	0
比较实例 2	无	0.51	-
比较实例 3	钉	-	0.11
比较实例 4	钨	-	0.13
比较实例 5	锆	-	0.16

表 3

周期数	导电部件的导通电阻的平均值 (Ω)								
	1	1000	5000	10000	20000	36000	50000	70000	100000
实例 3	0.1	0.08	0.05	0.05	0.06	0.11	0.23	0.28	0.53
实例 4	0.1	0.08	0.1	0.13	0.15	0.16	0.34	0.54	0.83
实例 5	0.05	0.08	0.09	0.12	0.13	0.17	0.29	0.48	0.73
实例 6	0.08	0.05	0.06	0.08	0.11	0.14	0.25	0.33	0.59
实例 7	0.07	0.1	0.08	0.11	0.14	0.15	0.26	0.39	0.74
比较实例 2	0.16	0.05	0.07	0.73	>10	没有测量			
比较实例 3	0.12	0.21	0.54	1.4	>10	没有测量			
比较实例 4	0.1	0.43	0.81	3.2	>10	没有测量			
比较实例 5	0.1	0.11	0.12	0.11	0.43	1.3	>10	没有测量	

图1

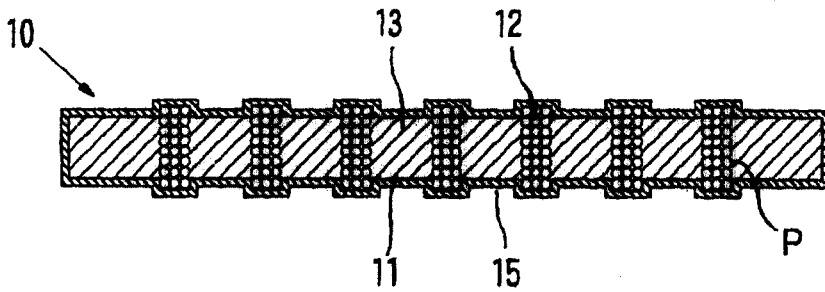


图2

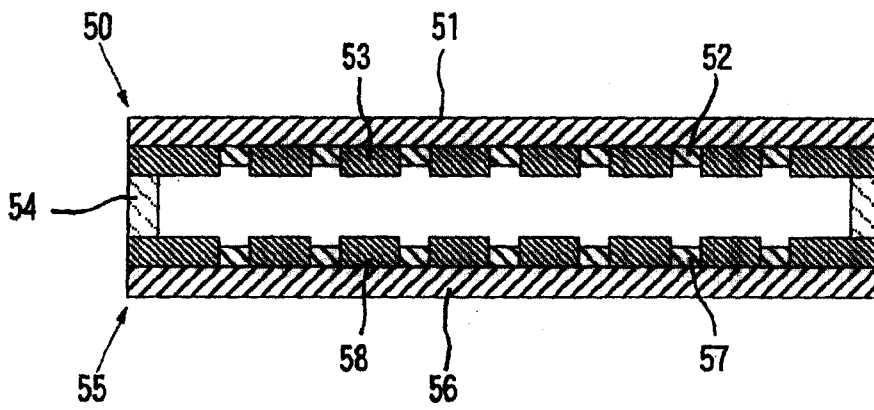


图3

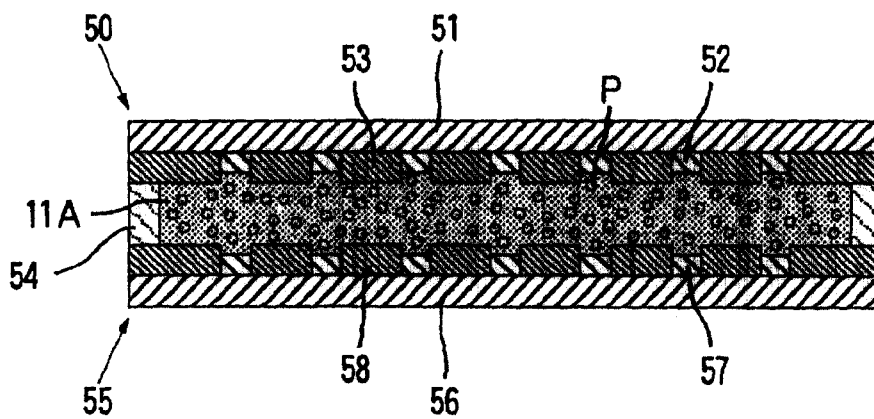


图 4

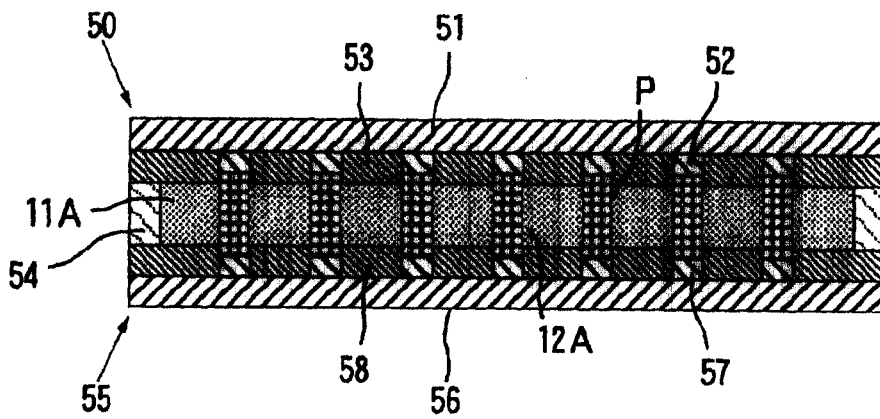


图 5

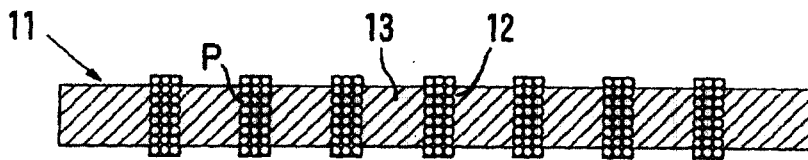


图 6

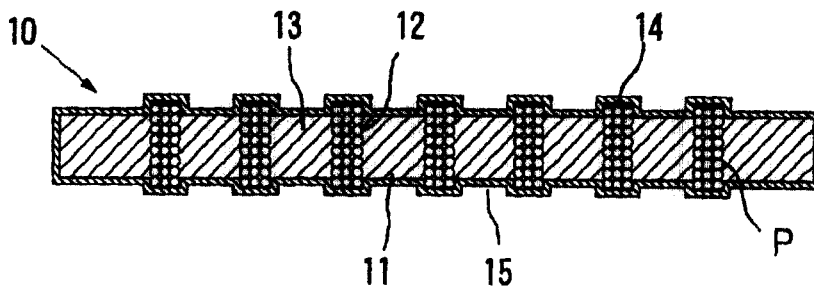


图7

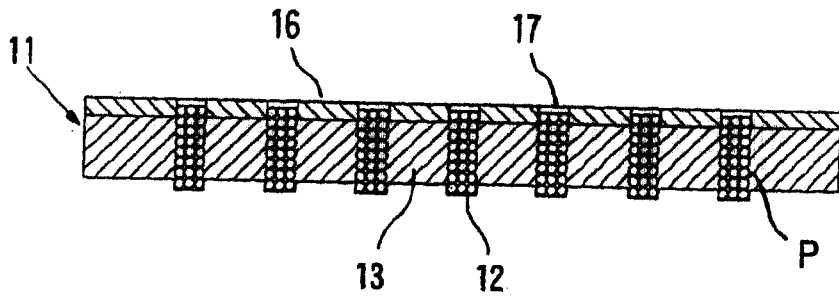


图8

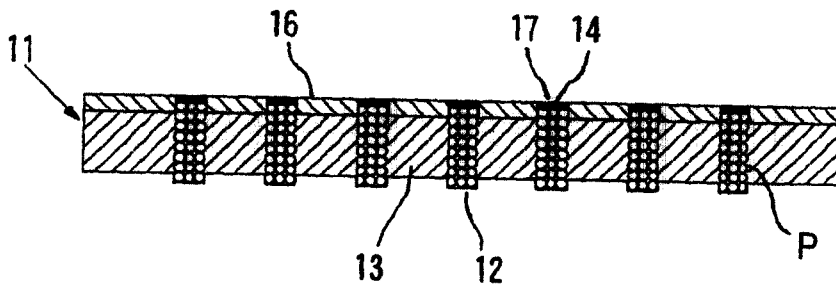


图9

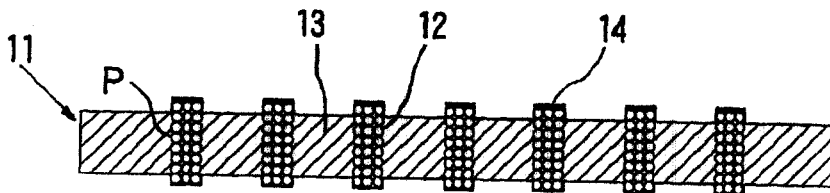


图10

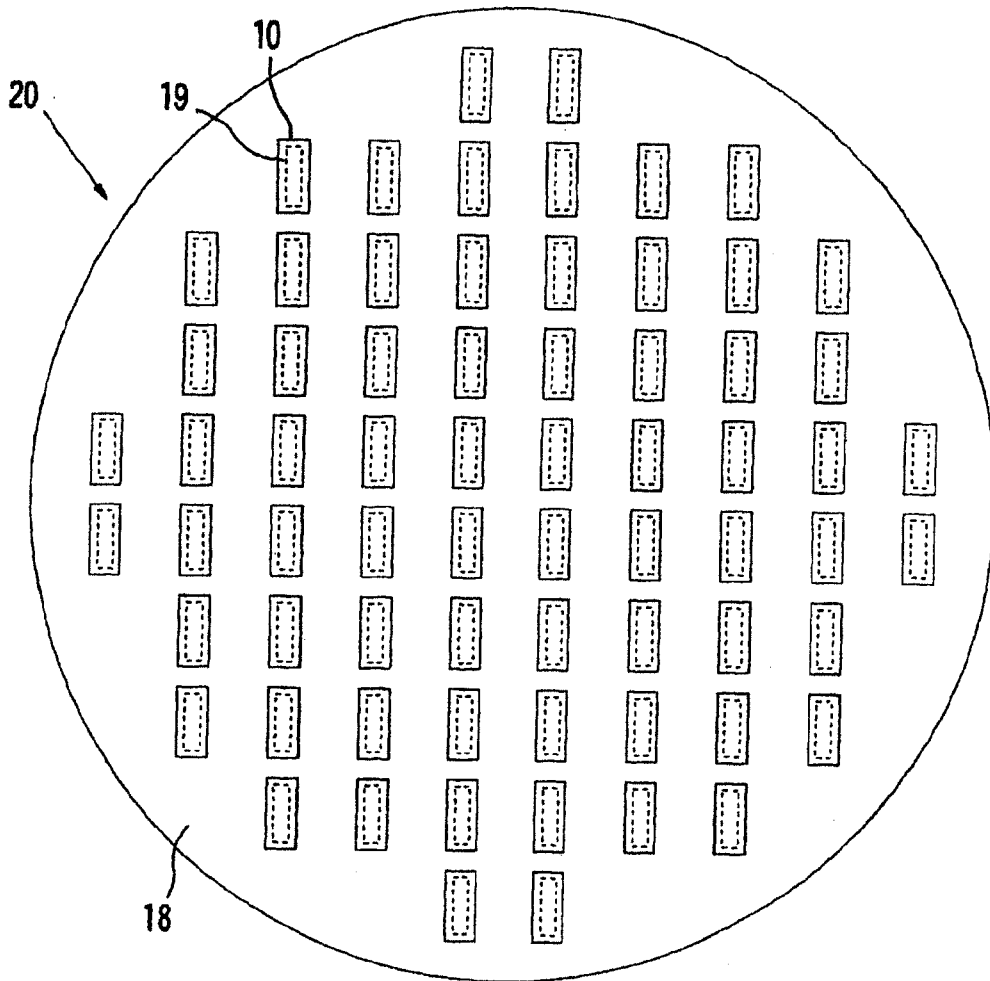


图11

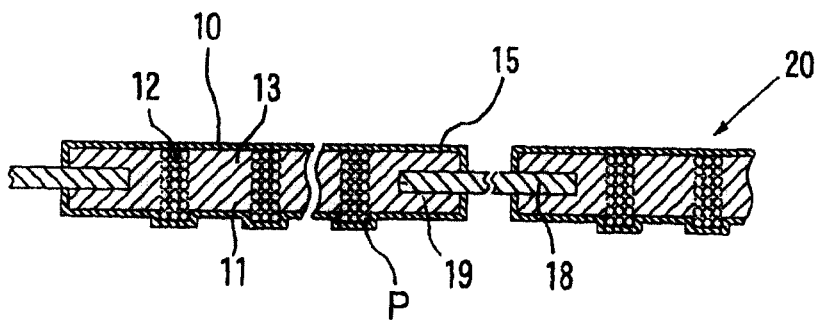


图 12

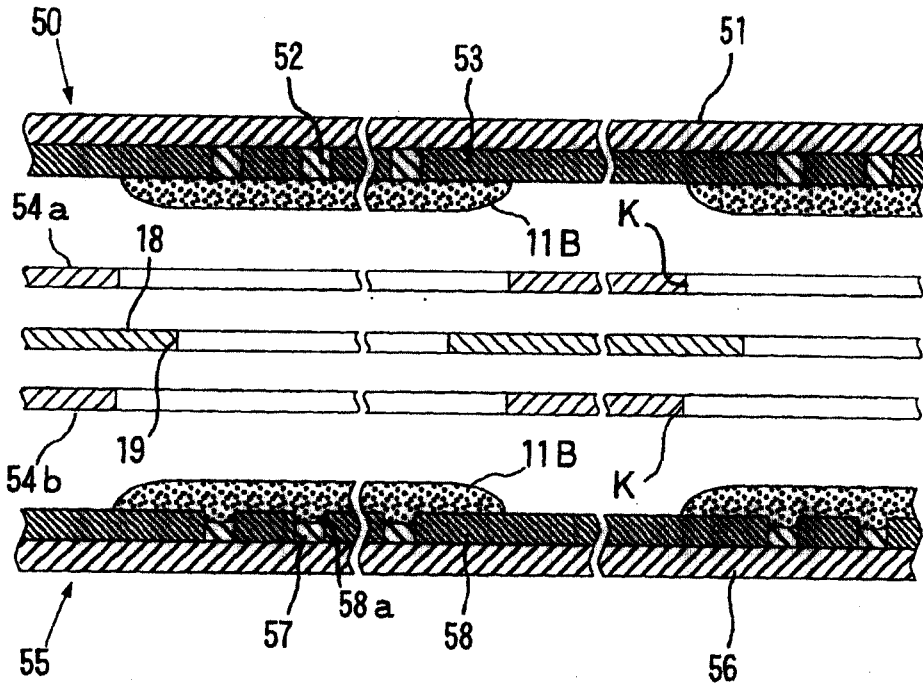


图 13

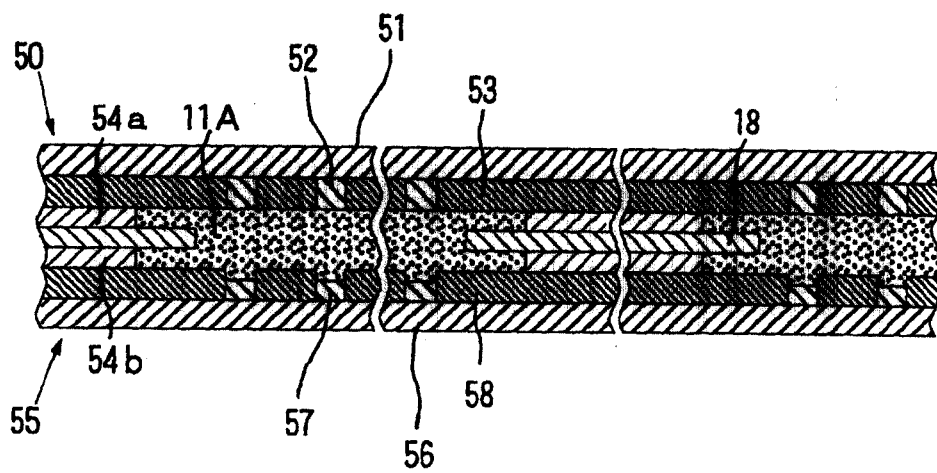


图 14

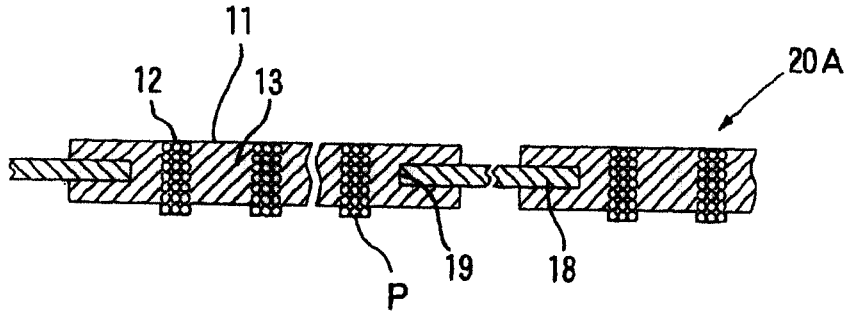


图 15

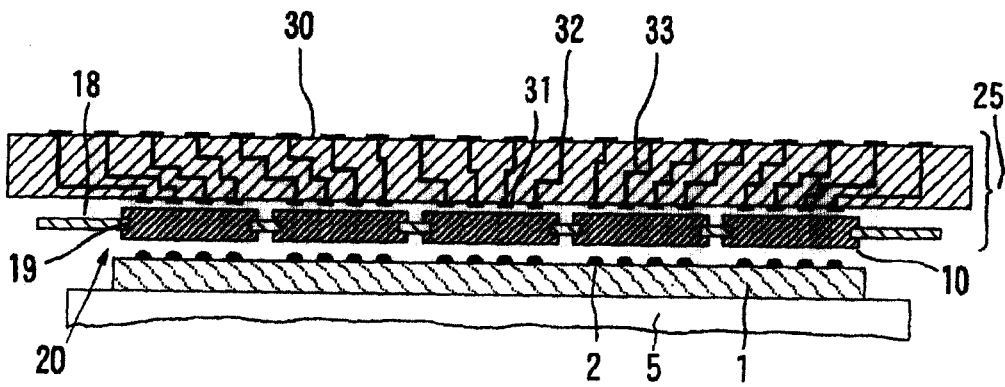


图 16

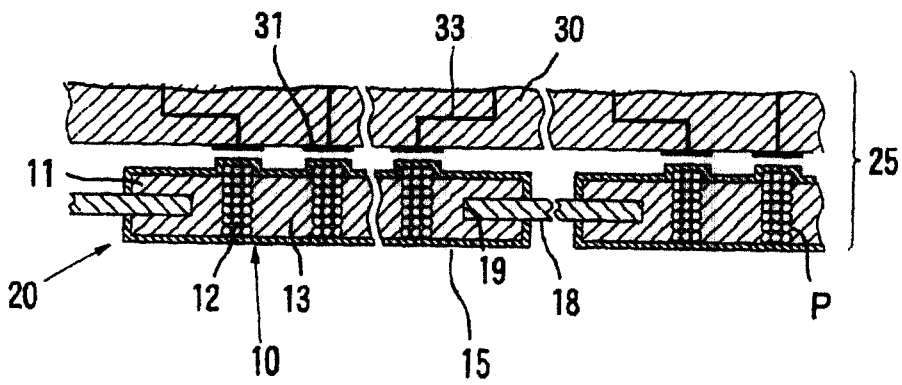


图17

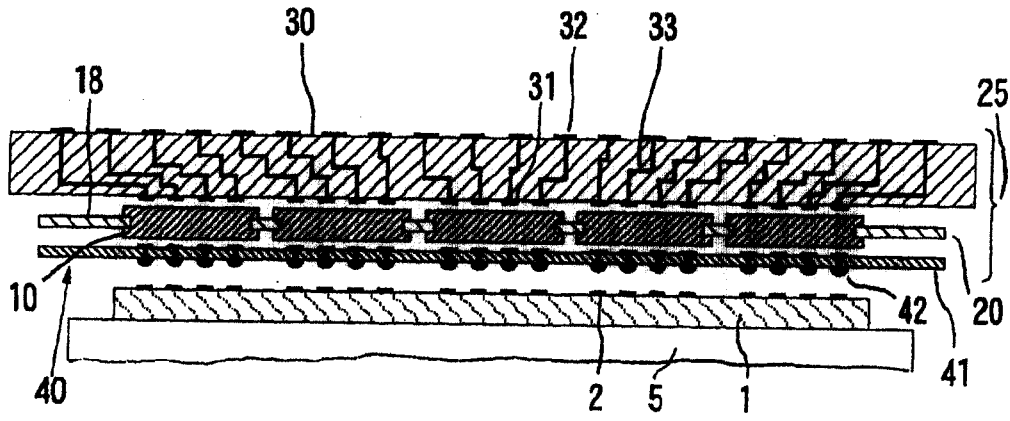


图18

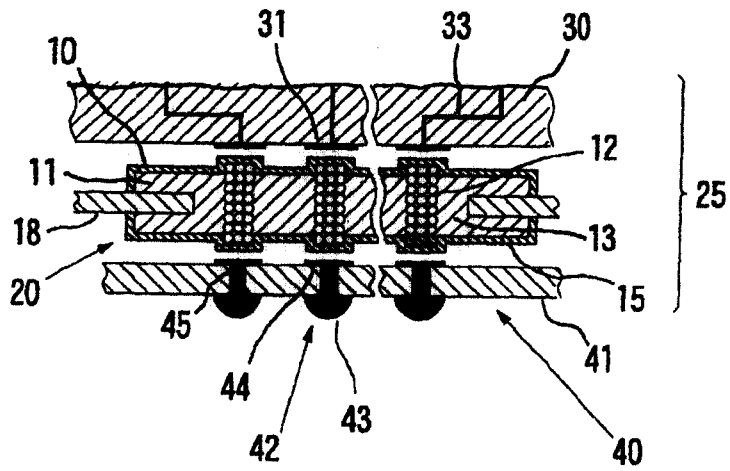


图 19

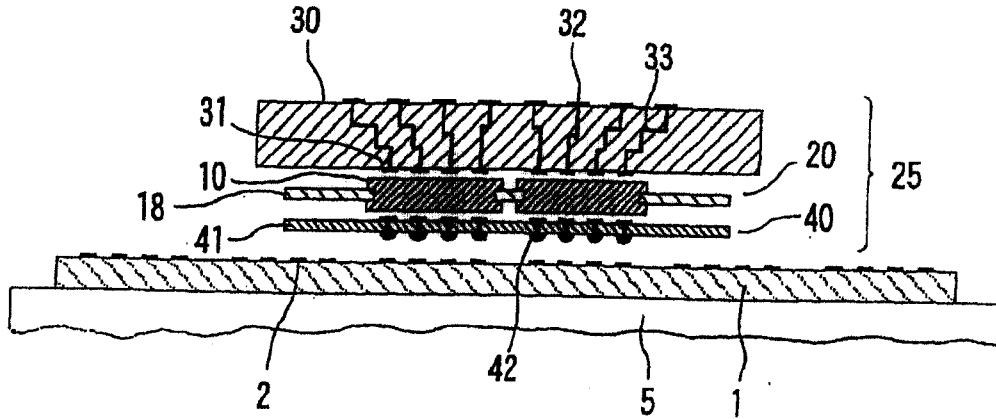


图 20

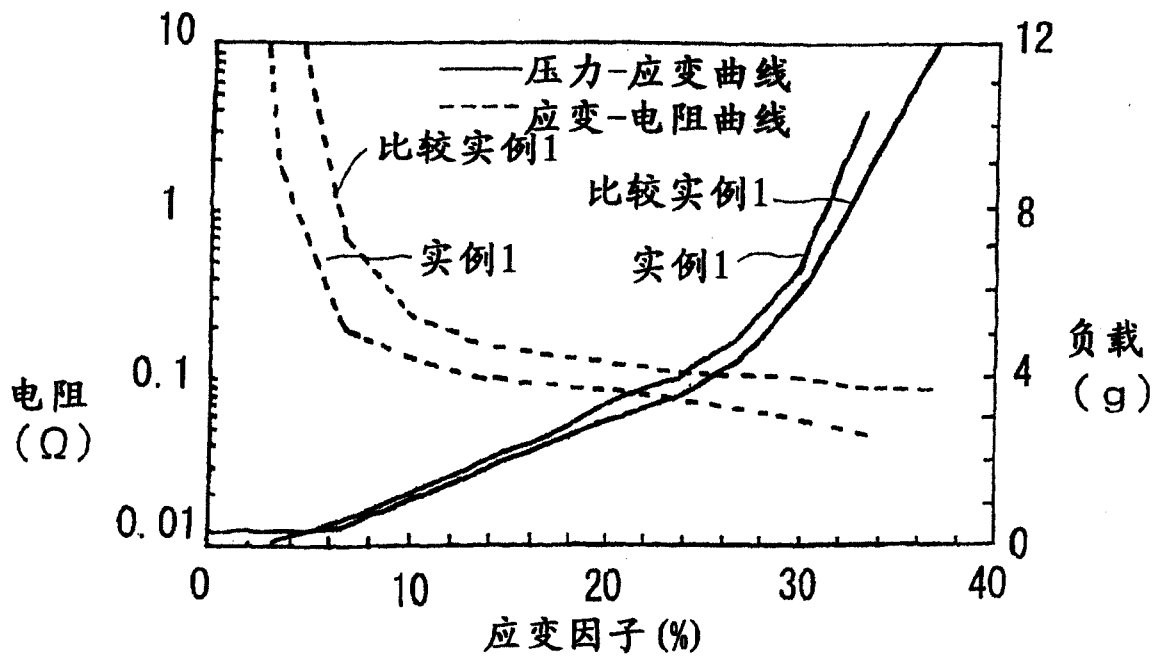


图 21

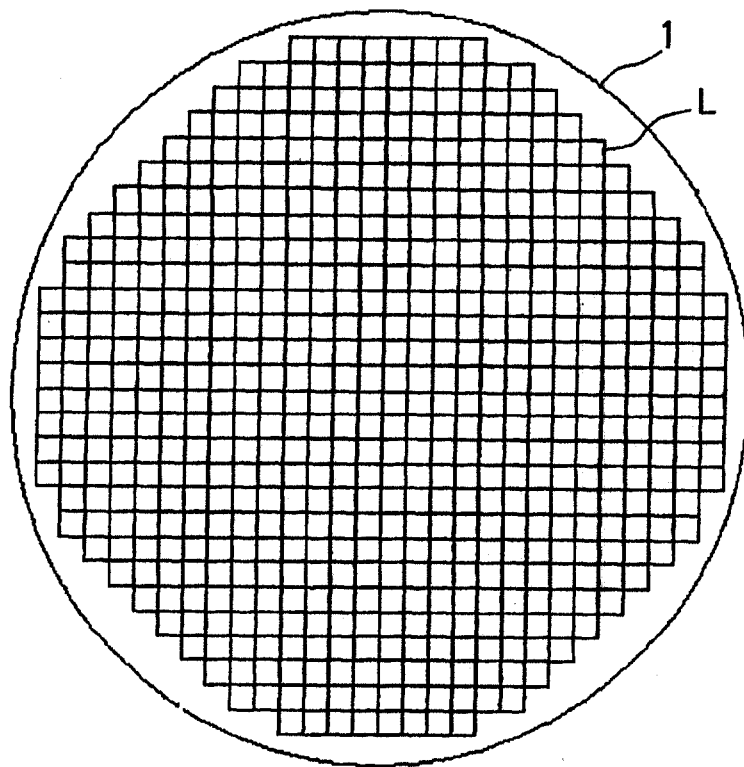


图 22

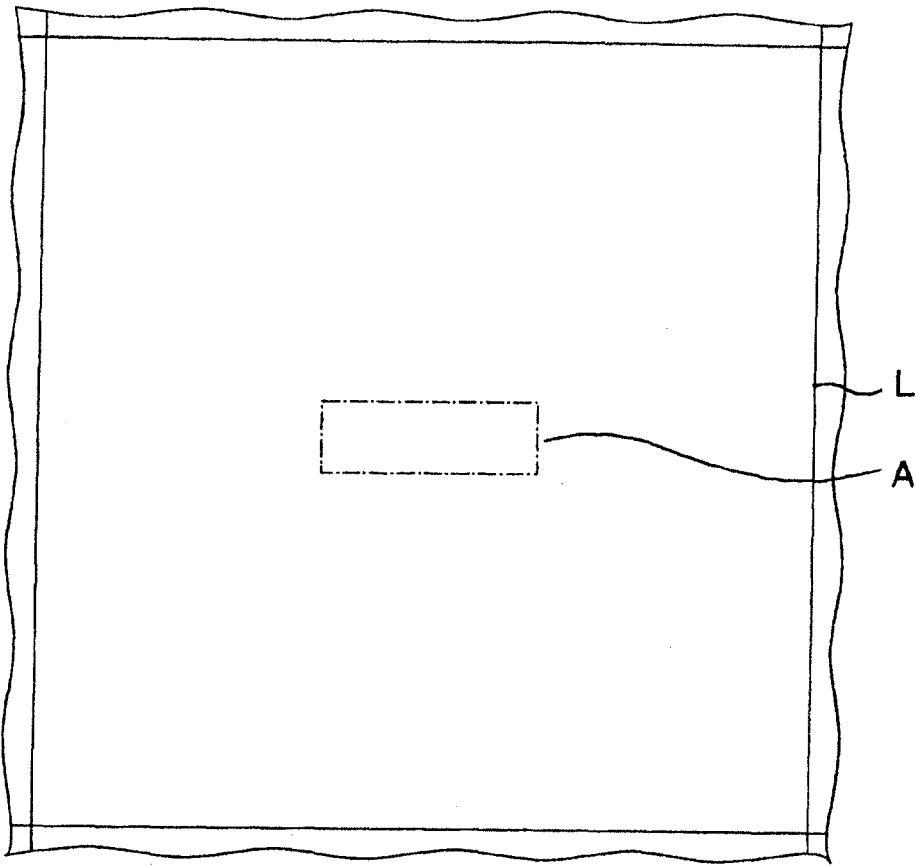


图 23

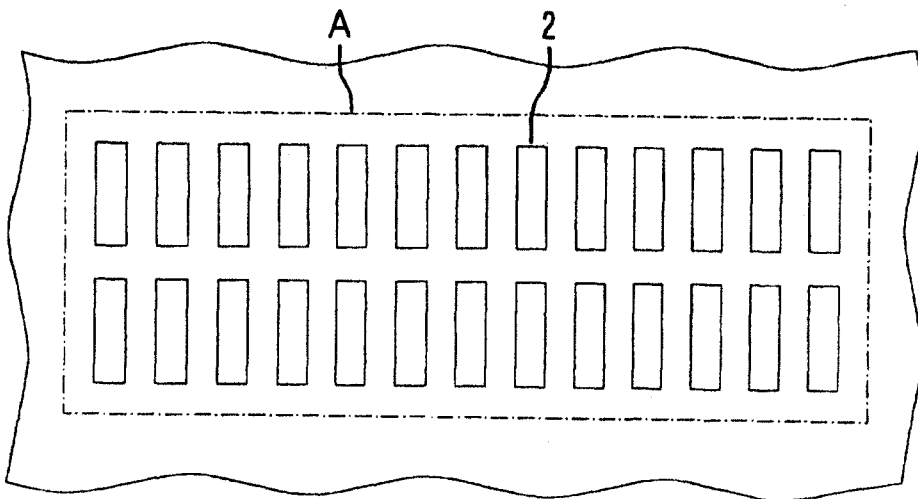


图 24

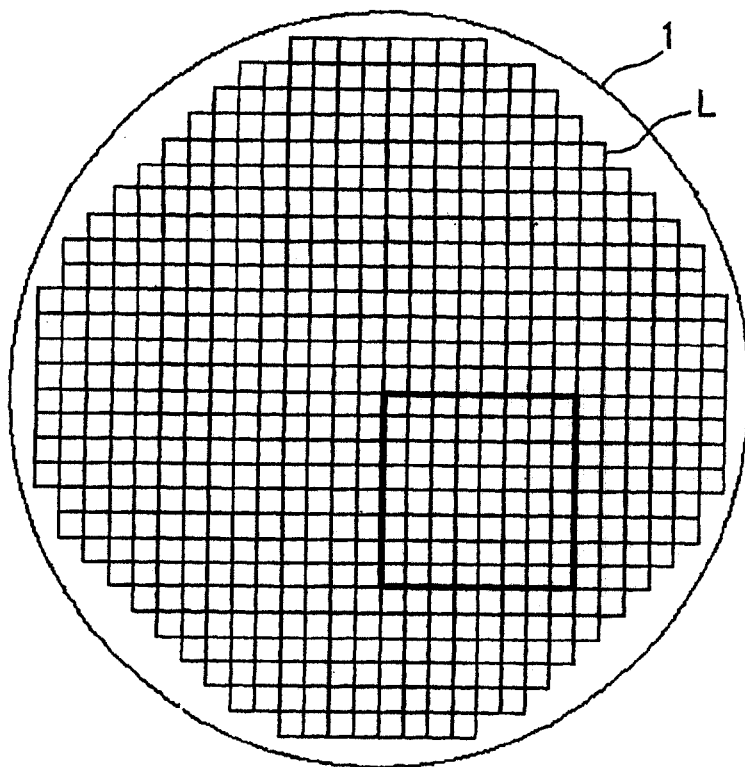


图 25

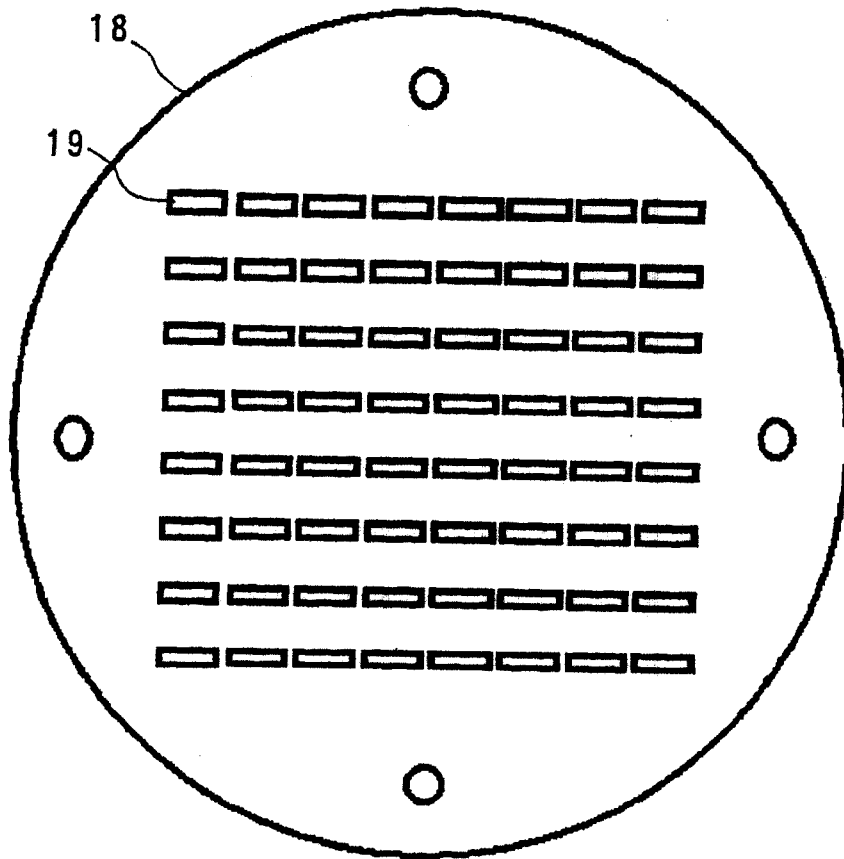


图 26

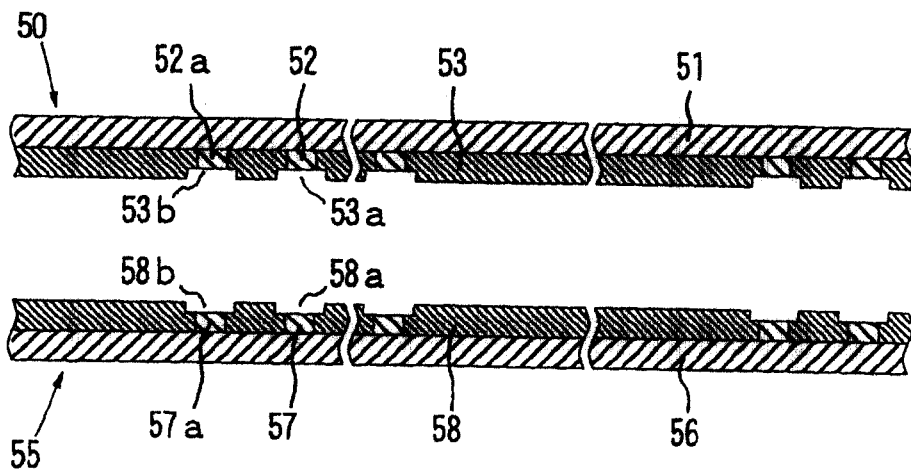


图 27

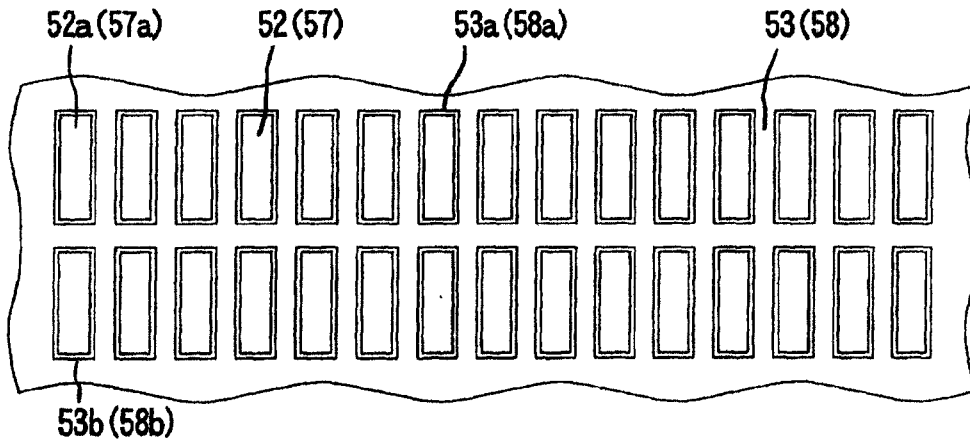


图 28

