



(21)申请号 201821434102.4

(22)申请日 2018.09.03

(73)专利权人 长鑫存储技术有限公司

地址 230000 安徽省合肥市经济技术开发区
翠微路6号海恒大厦630

(72)发明人 不公告发明人

(74)专利代理机构 上海光华专利事务所(普通
合伙) 31219

代理人 罗泳文

(51)Int.Cl.

H01L 21/762(2006.01)

(ESM)同样的发明创造已同日申请发明专利

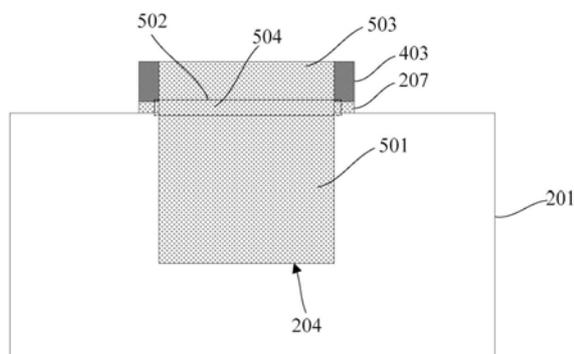
权利要求书1页 说明书8页 附图7页

(54)实用新型名称

沟槽隔离结构

(57)摘要

本实用新型提供一种沟槽隔离结构,结构包括:衬底,衬底中具有沟槽;绝缘介质层,包括填充于沟槽的第一绝缘部以及凸出于衬底顶面的第二绝缘部,第二绝缘部包括上部的凸起部以及位于凸起部及第一绝缘部之间的凸起连接部;侧壁保护部,覆盖于所述第二绝缘部的凸起部的侧壁;以及侧壁延伸部,覆盖于第二绝缘部的凸起连接部的侧壁;侧壁保护部与绝缘介质层具有不同材质。本实用新型通过设置支撑层使得沟槽隔离结构的绝缘介质具有凸出于衬底的凸起部,并通过对该凸起部的周侧形成侧壁延伸部及侧壁保护部,侧壁保护部与绝缘介质的材质不同而具有较高的刻蚀选择比,从而可以对绝缘介质进行保护,减小或者避免绝缘介质的侧腐蚀。



1. 一种沟槽隔离结构,其特征在于,包括:

衬底,所述衬底中具有沟槽;

绝缘介质层,包括填充于所述沟槽的第一绝缘部以及凸出于所述第一绝缘部顶面的第二绝缘部,所述第二绝缘部包括上部的凸起部以及位于所述凸起部及所述第一绝缘部之间的凸起连接部;

侧壁保护部,覆盖于所述第二绝缘部的所述凸起部的侧壁;以及

侧壁延伸部,覆盖于所述第二绝缘部的所述凸起连接部的侧壁;

其中,所述侧壁保护部与所述绝缘介质层具有不同材质。

2. 根据权利要求1所述的沟槽隔离结构,其特征在于:所述第二绝缘部的所述凸起部的高度范围介于5纳米~25纳米,所述第二绝缘部的所述连接部的高度范围介于5纳米~20纳米之间。

3. 根据权利要求1所述的沟槽隔离结构,其特征在于:所述侧壁保护部的高度范围介于5纳米~25纳米之间,宽度范围介于3纳米~20纳米之间,所述侧壁延伸部的高度范围介于3纳米~12纳米之间,宽度范围介于5纳米~20纳米之间。

4. 根据权利要求1所述的沟槽隔离结构,其特征在于:所述侧壁延伸部与所述绝缘介质层具有相同材质,所述侧壁延伸部的材质包括氧化硅。

5. 根据权利要求1所述的沟槽隔离结构,其特征在于:所述沟槽的侧壁及顶角具有热氧化形成的绝缘侧壁及绝缘圆化顶角。

6. 根据权利要求1所述的沟槽隔离结构,其特征在于:所述绝缘介质层的高度范围介于250纳米~600纳米之间。

7. 根据权利要求1所述的沟槽隔离结构,其特征在于:所述绝缘介质层的材质包括氧化硅,所述侧壁保护部的材质包括氮化硅。

沟槽隔离结构

技术领域

[0001] 本实用新型属于集成电路设计制造领域,特别是涉及一种沟槽隔离结构及其制作方法。

背景技术

[0002] 随着半导体制造技术的飞速发展,半导体器件为了达到更快的运算速度、更大的信息存储量以及更多的功能,半导体芯片向更高集成度方向发展,即半导体器件的特征尺寸(CD, Critical Dimension)越小,而半导体芯片的集成度越高。目前,半导体集成电路通常包含有源区和位于有源区之间的隔离区,这些隔离区在制造有源器件之前形成。伴随着半导体工艺进入深亚微米时代,半导体器件的有源区隔离层已大多采用浅沟槽隔离工艺(Shallow Trench Isolation, STI)来制作。

[0003] 图1显示为一种浅沟槽隔离结构(STI)的俯视结构示意图,图2显示为图1中A-A'处的截面结构示意图,可以看出,在回刻工艺或后续制造半导体器件的其它刻蚀工艺中,形成于衬底101中的浅沟槽隔离结构(STI)102的侧壁可能会发生侧腐蚀而形成一侧腐蚀槽103,该侧腐蚀槽103会导致边缘漏电等缺陷,降低半导体器件的可靠性。

[0004] 基于以上所述,提供一种可以有效防止浅沟槽隔离结构(STI)产生侧腐蚀槽,从而提高器件可靠性的沟槽隔离结构及其制作方法实属必要。

实用新型内容

[0005] 鉴于以上所述现有技术的缺点,本实用新型的目的在于提供一种沟槽隔离结构及其制作方法,用于解决现有技术中沟槽隔离结构(STI)的侧壁易被腐蚀而导致边缘漏电等缺陷的问题。

[0006] 为实现上述目的及其他相关目的,本实用新型提供一种沟槽隔离结构的制作方法,所述制作方法包括:1)提供一衬底,于所述衬底表面至少依次形成氧化物衬垫层和支撑介质层;2)图案化刻蚀所述支撑介质层及所述氧化物衬垫层,以于所述支撑介质层及所述氧化物衬垫层形成填充窗口,接续刻蚀所述衬底,以于所述衬底中形成沟槽;3)沉积绝缘介质层,所述绝缘介质层包括填充于所述沟槽的第一绝缘部以及填充于所述填充窗口的第二绝缘部;4)去除所述支撑介质层,使得所述第二绝缘部凸出于所述氧化物衬垫层以形成凸起部;5)沉积隔离介质层,所述隔离介质层包括覆盖所述氧化物衬垫层的第一表面部、覆盖所述凸起部的上表面的第二表面部以及覆盖所述凸起部侧壁的侧壁保护部,所述隔离介质层与所述氧化物衬垫层具有不同材质;以及6)去除所述隔离介质层的所述第一表面部、所述第二表面部及位于所述第一表面部下方的所述氧化物衬垫层,保留位于所述凸起部的侧壁的所述侧壁保护部,同时保留位于所述侧壁保护部下方的所述氧化物衬垫层以形成侧壁延伸部。

[0007] 优选地,步骤5)沉积介质隔离层的方法包括原子层沉积。

[0008] 进一步地,所述原子层沉积的气体源包括 Si_3Cl_4 及 NH_3 。

[0009] 优选地,步骤4)去除所述支撑介质层后,所述凸起部凸出于所述氧化物衬垫层的高度范围介于5纳米~25纳米。

[0010] 优选地,步骤6)采用干法刻蚀去除所述隔离介质层的所述第一表面部、所述第二表面部及位于所述第一表面部下方的所述氧化物衬垫层。

[0011] 优选地,刻蚀位于所述第一表面部下方的所述氧化物衬垫层包括:a)采用第一碳氟气体作为刻蚀气体对所述氧化物衬垫层进行刻蚀,使得所述氧化物衬垫层的刻蚀速率大于所述隔离介质层的刻蚀速率,将位于所述第一表面部下方的所述氧化物衬垫层刻蚀至一剩余厚度;b)采用第二碳氟气体作为刻蚀气体对所述氧化物衬垫层进行刻蚀,使得所述氧化物衬垫层的刻蚀速率大于所述衬底的刻蚀速率,将具有所述剩余厚度的所述氧化物衬垫层全部去除;其中,所述第二氟碳气体的碳含量大于所述第一氟碳气体的碳含量。

[0012] 进一步地,所述第一碳氟气体包括 CHF_3 ,所述第二碳氟气体包括 C_4F_6 及 C_4F_8 中的一种。

[0013] 优选地,所述剩余厚度介于所述氧化物衬垫层的初始厚度的5%~20%之间。

[0014] 优选地,步骤6)保留于所述凸起部侧壁的所述侧壁保护部的高度范围介于5纳米~25 纳米之间,宽度范围介于3纳米~20纳米之间,保留于所述凸起部的侧壁的所述侧壁延伸部的高度范围介于3纳米~12纳米之间,宽度范围介于5纳米~20纳米之间。

[0015] 优选地,所述氧化物衬垫层与所述支撑介质层具有不同材质,所述氧化物衬垫层的材质包括氧化硅,所述支撑介质层的材质包括氮化硅,所述支撑介质层的起始厚度范围介于50纳米~120纳米之间。

[0016] 优选地,步骤2)形成所述沟槽后,还包括对所述沟槽的侧壁及顶角进行热氧化,以形成绝缘侧壁及绝缘圆化顶角,以提高所述沟槽隔离结构的耐压能力。

[0017] 优选地,步骤2)所述沟槽及所述填充窗口的总深度范围介于250纳米~600纳米之间。

[0018] 优选地,所述氧化物衬垫层的材质包括氧化硅,所述隔离介质层的材质包括氮化硅。

[0019] 本实用新型还提供一种沟槽隔离结构,包括:

[0020] 衬底,所述衬底中具有沟槽;

[0021] 绝缘介质层,包括填充于所述沟槽的第一绝缘部以及凸出于所述第一绝缘部顶面的第二绝缘部,所述第二绝缘部包括上部的凸起部以及位于所述凸起部及所述第一绝缘部之间的凸起连接部;

[0022] 侧壁保护部,覆盖于所述第二绝缘部的所述凸起部的侧壁;以及

[0023] 侧壁延伸部,覆盖于所述第二绝缘部的所述凸起连接部的侧壁;

[0024] 其中,所述侧壁保护部与所述绝缘介质层具有不同材质。

[0025] 优选地,所述第二绝缘部的所述凸起部的高度范围介于5纳米~25纳米,所述第二绝缘部的所述连接部的高度范围介于5纳米~20纳米之间。

[0026] 优选地,所述侧壁保护部的高度范围介于5纳米~25纳米之间,宽度范围介于3纳米~20 纳米之间,所述侧壁延伸部的高度范围介于3纳米~12纳米之间,宽度范围介于5纳米~20 纳米之间。

[0027] 优选地,所述侧壁延伸部与所述绝缘介质层具有相同材质,所述侧壁延伸部的材

质包括氧化硅。

[0028] 优选地,所述沟槽的侧壁及顶角具有热氧化形成的绝缘侧壁及绝缘圆化顶角。

[0029] 优选地,所述绝缘介质层的高度范围介于250纳米~600纳米之间。

[0030] 优选地,所述绝缘介质层的材质包括氧化硅,所述隔离介质层的材质包括氮化硅。

[0031] 如上所述,本实用新型的沟槽隔离结构及其制作方法,具有以下有益效果:

[0032] 本实用新型通过设置支撑层使得沟槽隔离结构的绝缘介质具有凸出于衬底的凸起部,并通过对该凸起部的周侧形成侧壁延伸部及侧壁保护部,所述侧壁保护部与所述绝缘介质的材质不同而具有较高的刻蚀选择比,从而可以对所述绝缘介质进行保护,在后续多道制程中持续产生保护作用,减小或者避免绝缘介质的侧腐蚀。

附图说明

[0033] 图1及图2显示为现有技术中的浅沟槽隔离结构的结构示意图,该浅沟槽隔离结构存在侧腐蚀槽,其中,图2显示为图1中A-A处的截面结构示意图。

[0034] 图3~图13显示为本实用新型的沟槽隔离结构的制作方法各步骤所呈现的结构示意图,其中,图12显示为图13中B-B'处的截面结构示意图。

[0035] 元件标号说明

[0036]	101	半导体衬底
[0037]	102	绝缘材料
[0038]	103	侧腐蚀槽
[0039]	201	衬底
[0040]	202	氧化物衬垫层
[0041]	203	支撑介质层
[0042]	204	沟槽
[0043]	205	填充窗口
[0044]	206	绝缘介质层
[0045]	207	侧壁延伸部
[0046]	30	掩膜图形
[0047]	301	硬掩膜层
[0048]	302	抗反射层
[0049]	303	光刻图形
[0050]	40	隔离介质层
[0051]	401	第一表面部
[0052]	402	第二表面部
[0053]	403	侧壁保护部
[0054]	501	第一绝缘部
[0055]	502	第二绝缘部
[0056]	503	凸起部
[0057]	504	凸起连接部
[0058]	601	绝缘侧壁

[0059] 602

绝缘圆化顶角

具体实施方式

[0060] 以下通过特定的具体实例说明本实用新型的实施方式,本领域技术人员可由本说明书所揭露的内容轻易地了解本实用新型的其他优点与功效。本实用新型还可以通过另外不同的具体实施方式加以实施或应用,本说明书中的各项细节也可以基于不同观点与应用,在没有背离本实用新型的精神下进行各种修饰或改变。

[0061] 请参阅图3~图13。需要说明的是,本实施例中所提供的图示仅以示意方式说明本实用新型的基本构想,遂图示中仅显示与本实用新型中有关的组件而非按照实际实施时的组件数目、形状及尺寸绘制,其实际实施时各组件的型态、数量及比例可为一种随意的改变,且其组件布局型态也可能更为复杂。

[0062] 如图3~图13所示,本实施例提供一种沟槽204隔离结构的制作方法,所述制作方法包括:

[0063] 如图3所示,首先进行步骤1),提供一衬底201,所述衬底201表面形成有氧化物衬垫层202。

[0064] 所述衬底201可以为硅衬底201、锗硅衬底201、碳化硅衬底201、锗衬底201等,可以为掺杂的或者是非掺杂的,例如,所述衬底201可以为P型掺杂的硅衬底201或N型掺杂的硅衬底201等。

[0065] 所述氧化物衬垫层202可以用以减小所述衬底201与后续形成的支撑介质层203之间的应力,并保护所述衬底201表面,避免后续制作工艺对所述衬底201造成的影响,所述氧化物衬垫层202的材质可以为氧化硅,其厚度范围可以为5纳米~25纳米之间,可以采用如热氧化工艺或沉积工艺等形成。

[0066] 如图4所示,然后进行步骤2),于所述氧化物衬垫层202上形成支撑介质层203。

[0067] 所述氧化物衬垫层202与所述支撑介质层203具有不同材质,可以采用如低压化学气相沉积法(LPCVD)、常压化学气相沉积法(APCVD)、等离子体增强化学气相沉积法(PECVD)、高密度等离子体化学气相沉积法(HDPCVD)等工艺形成,所述支撑介质层203的材质可以为氮化硅,所述支撑介质层203的起始厚度范围介于50纳米~120纳米之间。

[0068] 如图5~图7a所示,接着进行步骤3),于所述支撑介质层203上形成掩膜图形30,基于所述掩膜图形30刻蚀所述支撑介质层203及所述氧化物衬垫层202,以于所述支撑介质层203及所述氧化物衬垫层202形成填充窗口205,接续刻蚀所述衬底201,以于所述衬底201中形成沟槽204,同时去除所述掩膜图形30,保留所述支撑介质层203及所述氧化物衬垫层202。

[0069] 具体地,步骤3)于所述支撑介质层203上形成掩膜图形30包括:

[0070] 首先进行步骤3-1),于所述支撑介质层203上形成硬掩膜层301。所述硬掩膜层301包含碳层,其厚度范围介于100纳米~200纳米之间。所述硬掩膜层301可以弥补光刻图形303与衬底201选择比不够的缺陷。

[0071] 然后进行步骤3-2),于所述硬掩膜层301上形成抗反射层302。所述抗反射层302包括氮氧化硅层,其厚度范围介于10纳米~40纳米。所述抗反射层302一方面作为所述光刻图形303的刻蚀停止层,另一方面可以防止光刻图形303在曝光过程中光反射对所诉光刻图

形303 的影响。

[0072] 接着进行步骤3-3),于所述抗反射层302上形成光刻图形303。所述光刻图形303的厚度范围介于100纳米~200纳米之间。

[0073] 例如,形成所述光刻图形303的方法可以为先于所述抗反射层302上形成旋涂光刻胶层,然后采用曝光工艺形成所述光刻图形303。

[0074] 又如,若所需的光刻图形303的图案尺寸小于曝光的特征尺寸,形成所述光刻图形303 的工艺可以采用间距倍增工艺(Pitch Double),以提高器件的集成度。

[0075] 最后进行步骤3-4),基于所述光刻图形303,通过干法刻蚀工艺将所述光刻图形303转移至所述抗反射层302及所述硬掩膜层301中,以形成所述掩膜图形30。

[0076] 基于所述掩膜图形30,可以采用如等离子体干法刻蚀等工艺刻蚀所述支撑介质层203及所述氧化物衬垫层202,以于所述支撑介质层203及所述氧化物衬垫层202形成填充窗口205,接续刻蚀所述衬底201,以于所述衬底201中形成沟槽204,在刻蚀过程中,所述掩膜图形 30被消耗去除,同时可能会消耗部分所述支撑介质层203,例如,所述支撑介质层203的起始厚度范围介于50纳米~120纳米之间,而在所述沟槽204刻蚀完成后,所述支撑介质层203 的高度范围可以为介于5纳米~25纳米之间。

[0077] 所述沟槽204的深度根据不同器件要求不一致,在本实施例中,所述沟槽204及所述填充窗口205的总深度范围介于250纳米~600纳米之间。

[0078] 优选地,步骤3)形成的所述沟槽204包括第一方向延伸的第一方向沟槽204以及第二方向延伸的第二方向沟槽204,所述第一方向沟槽204与所述第二方向沟槽204交叉排布,以于所述衬底201中隔出多个有源区。

[0079] 如图7b所示,步骤3)形成所述沟槽204后,还可以包括对所述沟槽204的侧壁及顶角进行热氧化,以形成绝缘侧壁601及绝缘圆化顶角602,可以提高所述沟槽204隔离结构的耐压能力。

[0080] 如图8~图9所示,接着进行步骤4),沉积绝缘介质层206,所述绝缘介质层206包括填充于所述沟槽204的第一绝缘部501以及填充于所述填充窗口205的第二绝缘部502。

[0081] 所述绝缘介质可以采用如低压化学气相沉积法(LPCVD)、常压化学气相沉积法(APCVD)、等离子体增强化学气相沉积法(PECVD)、高密度等离子体化学气相沉积法(HDPCVD)等工艺形成,如图8所示。

[0082] 然后,可以采用回刻工艺或研磨工艺,如化学机械抛光工艺等,将所述支撑介质层203 上多余的绝缘介质去除,如图9所示。

[0083] 所述绝缘介质层206包括填充于所述沟槽204的第一绝缘部501以及填充于所述填充窗口205的第二绝缘部502,所述第一绝缘部501作为主要绝缘物,所述第二绝缘部502可以进一步提高沟槽204隔离结构的绝缘性能,提高器件的耐压性能。

[0084] 如图10所示,接着进行步骤5),去除所述支撑介质层203,使得所述第二绝缘部502凸出于所述氧化物衬垫层202以形成凸起部503。

[0085] 例如,可以通过热磷酸湿法刻蚀或者通过 CH_3F 基干法刻蚀以去除所述支撑介质层203,使得所述第二绝缘部502凸出于所述氧化物衬垫层202以形成凸起部503。

[0086] 步骤5)去除所述支撑介质层203后,所述第二绝缘部502凸出于所述氧化物衬垫层202 的所述凸起部503的高度 h 范围介于5纳米~25纳米。

[0087] 如图11所示,接着进行步骤6),沉积隔离介质层40,所述隔离介质层40包括覆盖所述氧化物衬垫层202的第一表面部401、覆盖所述凸起部503的上表面的第二表面部402以及覆盖所述凸起部503侧壁的侧壁保护部403,所述隔离介质层40与所述绝缘介质层206具有不同材质。

[0088] 例如,可以通过沉积设备以原子层沉积的方法沉积所述隔离介质层40,所述原子层沉积的气体源包括 Si_3Cl_4 及 NH_3 ,通过原子层沉积的所述隔离介质层40的厚度可以精确控制,所述隔离介质层40的控制精度可达0.6~2埃,使其可以适用更小尺寸的工艺且更小的侧壁沉积。减少对有源区面积的占用。所述隔离介质层40包括覆盖所述氧化物衬垫层202的第一表面部401、覆盖所述凸起部503的上表面的第二表面部402以及覆盖所述凸起部503侧壁的侧壁保护部403,所述隔离介质层40与所述绝缘介质层206具有不同材质。

[0089] 例如,所述绝缘介质层206与所述隔离介质层40的刻蚀选择比不小于10:1,以保证所述隔离介质层40对所述绝缘介质层206的保护,避免所述绝缘介质层206的侧腐蚀。在本实施例中,所述绝缘介质层206的材质包括氧化硅,所述隔离介质层40的材质包括氮化硅。

[0090] 如图12及图13所示,其中,图12显示为图13中B-B'处的截面结构示意图,最后进行步骤7),去除所述隔离介质层40的所述第一表面部401、所述第二表面部402及位于所述第一表面部401下方的所述氧化物衬垫层202,保留位于所述凸起部503的侧壁的所述侧壁保护部403,同时保留位于所述侧壁保护部403下方的所述氧化物衬垫层202以形成侧壁延伸部207。

[0091] 在本实施例中,采用干法刻蚀去除所述隔离介质层的所述第一表面部、所述第二表面部及位于所述第一表面部下方的所述氧化物衬垫层。

[0092] 具体地,刻蚀位于所述第一表面部下方的所述氧化物衬垫层包括:

[0093] 步骤a),采用第一碳氟气体作为刻蚀气体对所述氧化物衬垫层进行刻蚀,使得所述氧化物衬垫层的刻蚀速率大于所述隔离介质层的刻蚀速率,将位于所述第一表面部下方的所述氧化物衬垫层刻蚀至一剩余厚度。例如,所述第一碳氟气体包括 CHF_3 。优选地,所述剩余厚度介于所述氧化物衬垫层的初始厚度的5%~20%之间,以保证所述氧化物衬垫层的去除速率,同时比较完整的保留所述侧壁保护部403,保留所述剩余厚度的所述氧化物衬垫层,可以保证所述衬底不会受到此步骤中刻蚀造成的损伤,提高其性能。

[0094] 步骤b),采用第二碳氟气体作为刻蚀气体对所述氧化物衬垫层进行刻蚀,使得所述氧化物衬垫层的刻蚀速率大于所述衬底的刻蚀速率,将具有所述剩余厚度的所述氧化物衬垫层全部去除;其中,所述第二氟碳气体的碳含量大于所述第一氟碳气体的碳含量。例如,所述第二碳氟气体包括 C_4F_6 及 C_4F_8 中的一种。采用碳含量较大的第二氟碳气体进行刻蚀,可以降低所述刻蚀对所述衬底造成的损伤。

[0095] 步骤7)保留于所述凸起部503的侧壁的所述侧壁保护部403的高度范围介于5纳米~25 纳米之间,宽度范围介于3纳米~20纳米之间,保留于所述凸起部503的侧壁的所述侧壁延伸部207的高度范围介于3纳米~12纳米之间,宽度范围介于5纳米~20纳米之间。

[0096] 所述沟槽204隔离结构包括第一方向延伸的第一方向沟槽204隔离结构以及第二方向延伸的第二方向沟槽204隔离结构,所述第一方向沟槽204隔离结构与所述第二方向沟槽204 隔离结构交叉排布,以于所述衬底201中隔出多个有源区。

[0097] 本实用新型通过设置支撑层使得沟槽204隔离结构的绝缘介质具有凸出于衬底

201的凸起部503,并通过对该凸起部503的周侧形成侧壁延伸部207及侧壁保护部403,所述侧壁保护部403与所述绝缘介质的材质不同而具有较高的刻蚀选择比,从而可以对所述绝缘介质进行保护,减小或者避免绝缘介质的侧腐蚀。

[0098] 如图12所示,本实施例提供一种沟槽204隔离结构,包括:衬底201、绝缘介质层206、侧壁保护部403及侧壁延伸部207。

[0099] 所述衬底201可以为硅衬底201、锗硅衬底201、碳化硅衬底201、锗衬底201等,可以为掺杂的或者是非掺杂的,例如,所述衬底201可以为P型掺杂的硅衬底201或N型掺杂的硅衬底201等。

[0100] 所述衬底201中具有沟槽204。所述沟槽204包括第一方向延伸的第一方向沟槽204以及第二方向延伸的第二方向沟槽204,所述第一方向沟槽204与第二方向沟槽204交叉排布,以于所述衬底201中隔出多个有源区,如图13所示,其中,图12显示为图13中B-B'处的截面结构示意图。

[0101] 在另一实施例中,所述沟槽204的侧壁及顶角具有热氧化形成的绝缘侧壁601及绝缘圆化顶角602,以提高所述沟槽204隔离结构的耐压能力。

[0102] 如图12所示,所述绝缘介质层206包括填充于所述沟槽204的第一绝缘部501以及凸出于所述衬底201顶面的第二绝缘部502,所述第二绝缘部502包括上部的凸起部503以及位于所述凸起部503及所述第一绝缘部501之间的凸起连接部504。所述第一绝缘部501作为主要绝缘物,所述第二绝缘部502可以进一步提高沟槽204隔离结构的绝缘性能,提高器件的耐压性能。

[0103] 所述绝缘介质层206的高度范围介于250纳米~600纳米之间。

[0104] 所述第二绝缘部502的所述凸起部503的高度范围介于5纳米~25纳米,所述第二绝缘部502的所述连接部的高度范围介于5纳米~20纳米之间。

[0105] 如图12所示,所述侧壁保护部403覆盖于所述第二绝缘部502的所述凸起部503的侧壁。

[0106] 所述侧壁保护部403的高度范围介于5纳米~25纳米之间,宽度范围介于3纳米~20纳米之间。

[0107] 如图12所示,所述侧壁延伸部207覆盖于所述第二绝缘部502的所述凸起连接部504的侧壁;其中,所述侧壁保护部403与所述绝缘介质层206具有不同材质。

[0108] 所述侧壁延伸部207的高度范围介于3纳米~12纳米之间,宽度范围介于5纳米~20纳米之间。

[0109] 所述侧壁延伸部207与所述绝缘介质层206具有相同材质,所述绝缘介质层206的材质包括氧化硅,所述侧壁延伸部207的材质包括氧化硅。所述侧壁延伸部207一方面可以减小所述衬底201与所述隔离介质层40之间的应力,另一方面可以作为所述绝缘介质层206的延伸,保护所述绝缘介质层206,防止其被侧腐蚀。

[0110] 所述绝缘介质层206与所述隔离介质层40的刻蚀选择比不小于10:1,以保证所述隔离介质层40对所述绝缘介质层206的保护,避免所述绝缘介质层206的侧腐蚀。在本实施例中,所述绝缘介质层206的材质包括氧化硅,所述隔离介质层40的材质包括氮化硅。

[0111] 本实用新型通过设置支撑层使得沟槽204隔离结构的绝缘介质具有凸出于衬底201的凸起部503,并通过对该凸起部503的周侧形成侧壁延伸部207及侧壁保护部403,所

述侧壁保护部403与所述绝缘介质的材质不同而具有较高的刻蚀选择比,从而可以对所述绝缘介质进行持续保护,减小或者避免绝缘介质的侧腐蚀。

[0112] 保留位于所述凸起部503侧壁的所述侧壁保护部403还可以形成一有源区周边护环,同时保留位于所述侧壁保护部403下方的所述氧化物衬垫层的侧壁延伸部207则可以形成另一有源区周边护环,以再定义在所述衬底201的上表面由所述沟槽围成的多个有源区外露区域尺寸,并可以利用隔离介质层40的成膜厚度来控制有源区周边保护环的宽度。侧壁保护部 403形成的有源区周边护环与侧壁延伸部207形成的有源区周边护环可以具有相等的覆盖面积。

[0113] 如上所述,本实用新型的沟槽204隔离结构及其制作方法,具有以下有益效果:

[0114] 本实用新型通过设置支撑层使得沟槽204隔离结构的绝缘介质具有凸出于衬底201的凸起部503,并通过对该凸起部503的周侧形成侧壁延伸部207及侧壁保护部403,所述侧壁保护部403与所述绝缘介质的材质不同而具有较高的刻蚀选择比,从而可以对所述绝缘介质进行保护,在后续多道制程中持续产生保护作用,减小或者避免绝缘介质的侧腐蚀。

[0115] 本实用新型有效克服了现有技术中的种种缺点而具高度产业利用价值。

[0116] 上述实施例仅例示性说明本实用新型的原理及其功效,而非用于限制本实用新型。任何熟悉此技术的人士皆可在不违背本实用新型的精神及范畴下,对上述实施例进行修饰或改变。因此,举凡所属技术领域中具有通常知识者在未脱离本实用新型所揭示的精神与技术思想下所完成的一切等效修饰或改变,仍应由本实用新型的权利要求所涵盖。

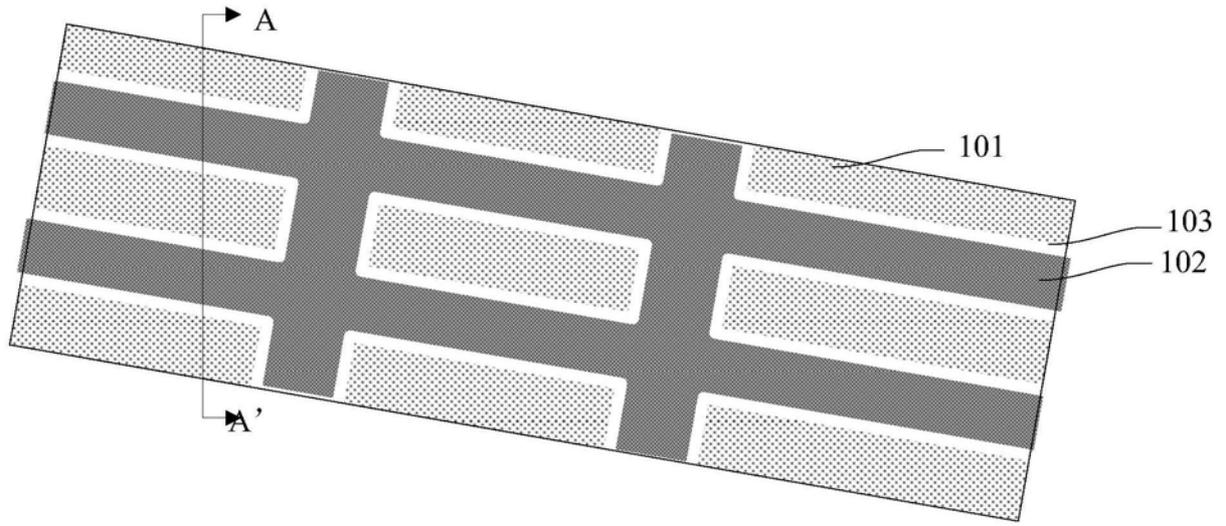


图1

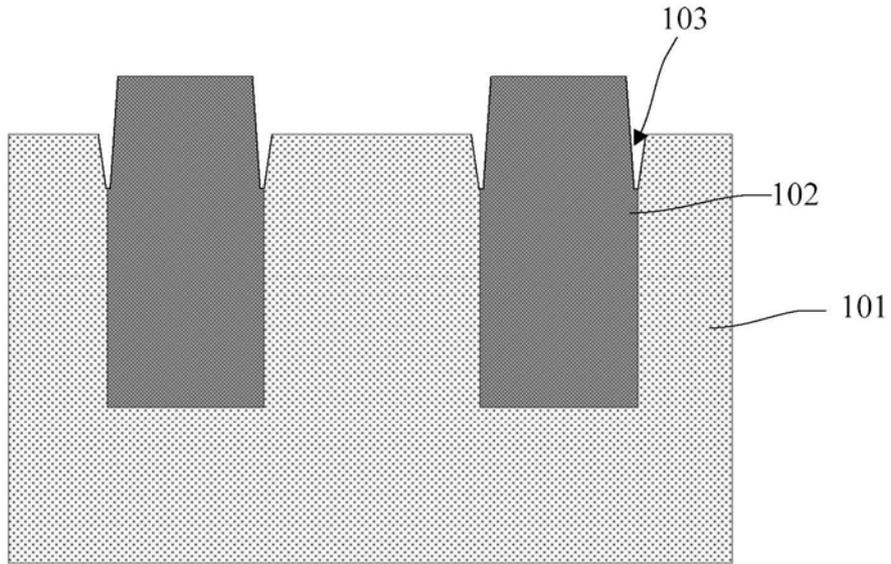


图2

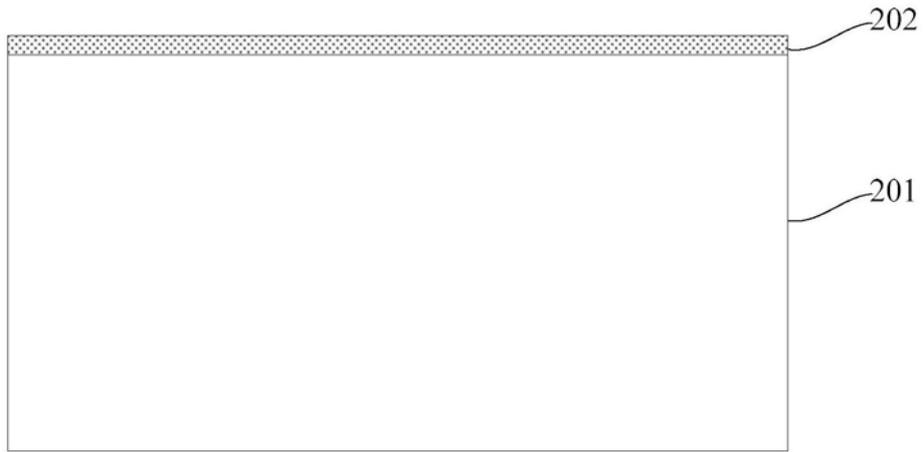


图3

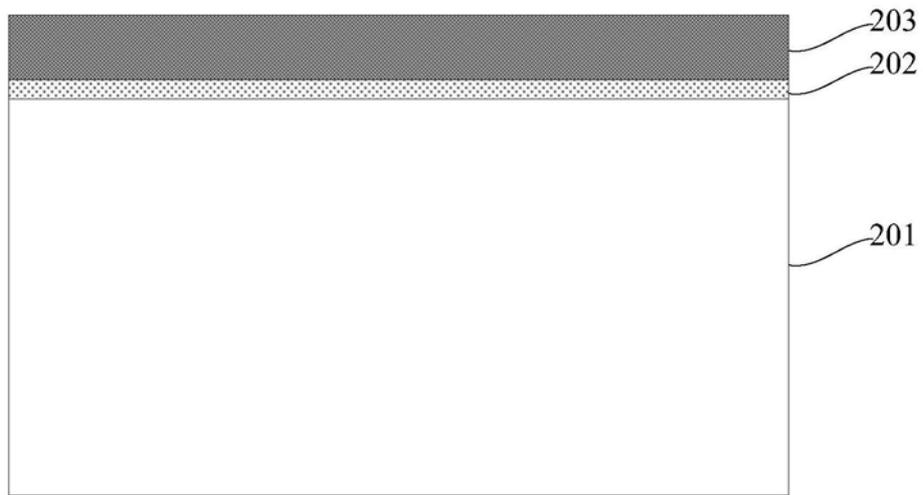


图4

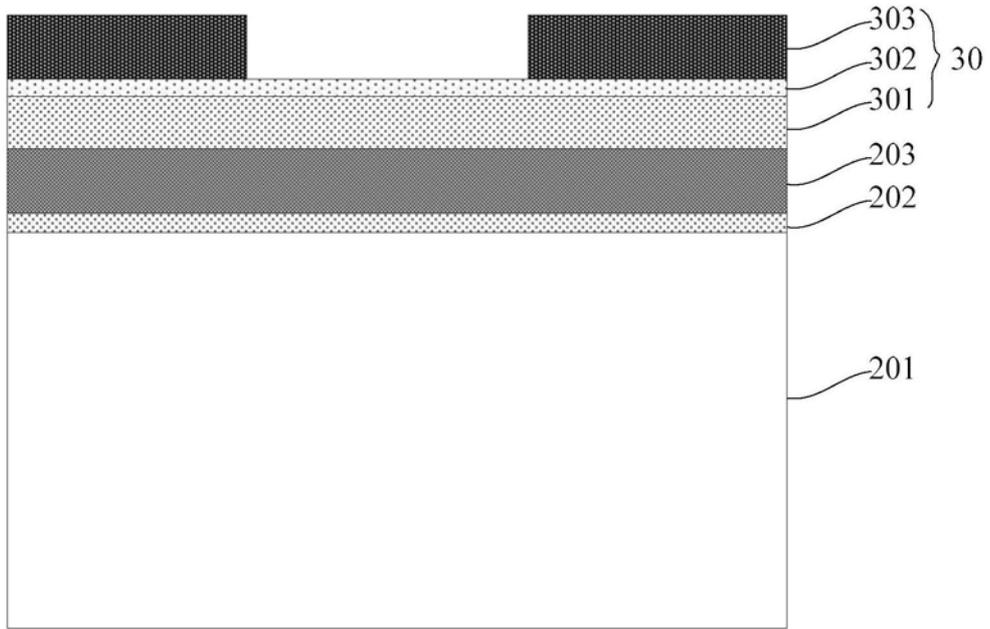


图5

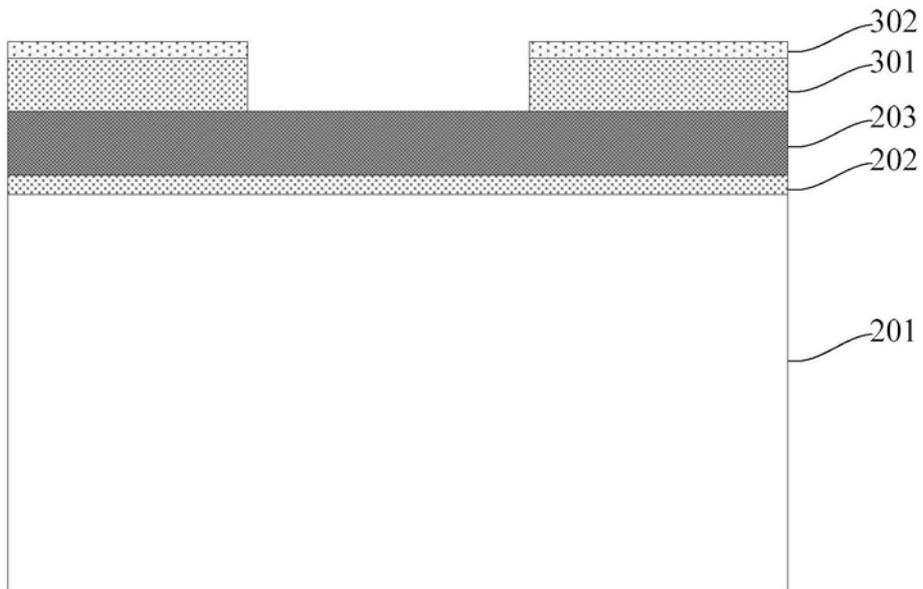


图6

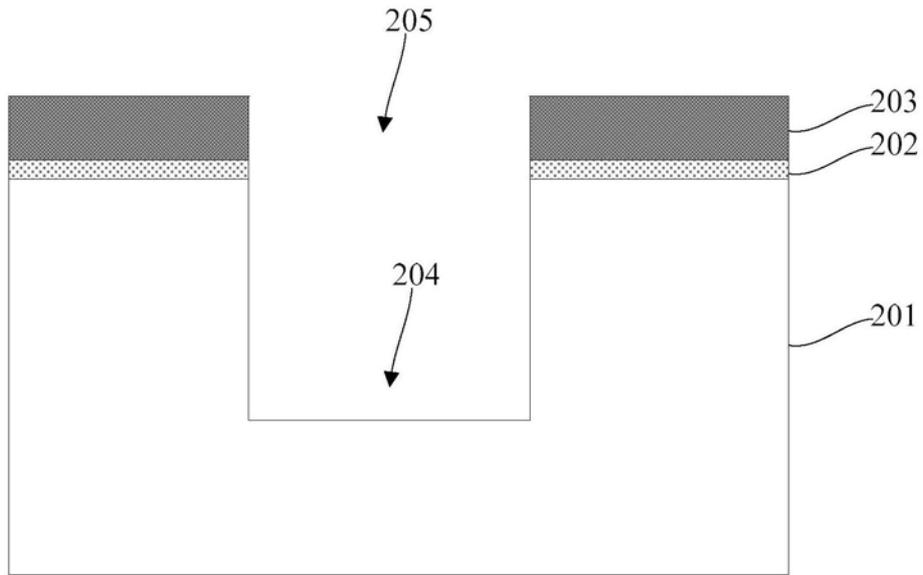


图7a

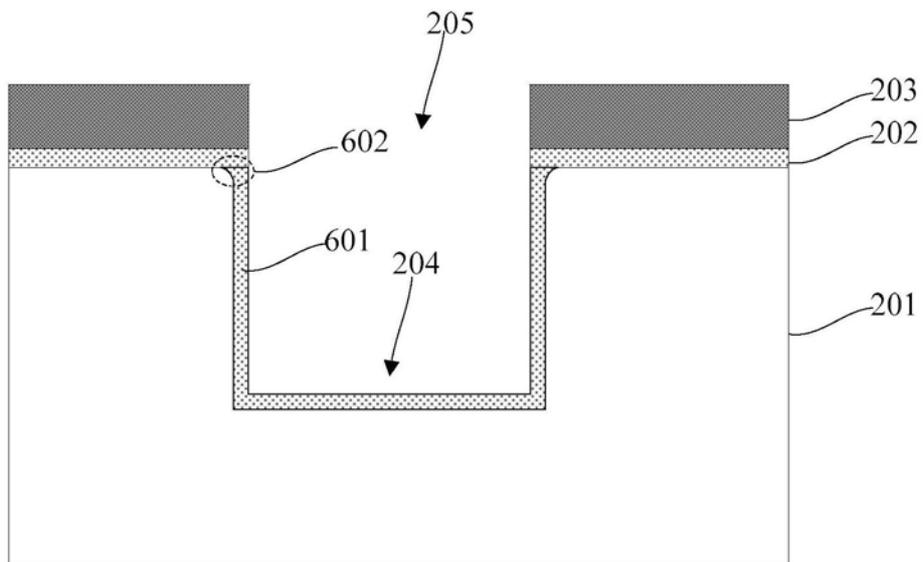


图7b

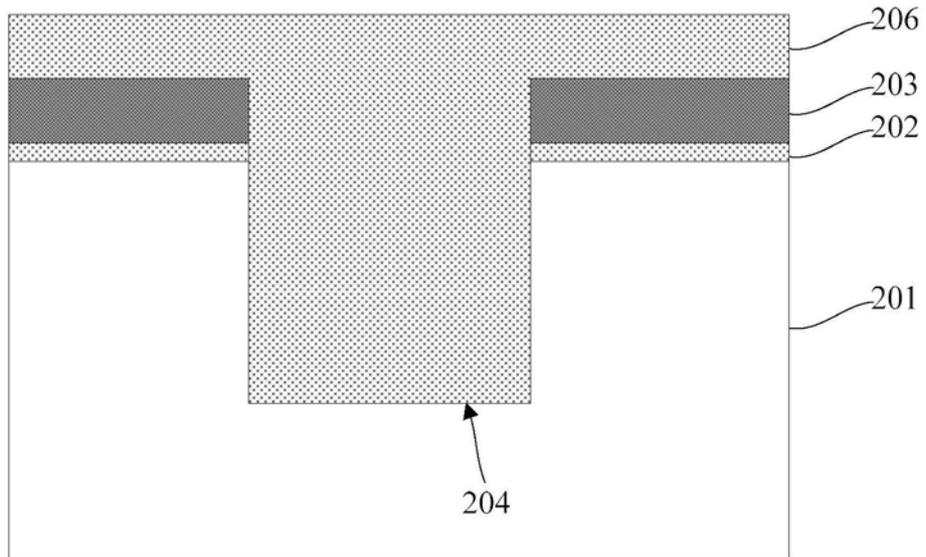


图8

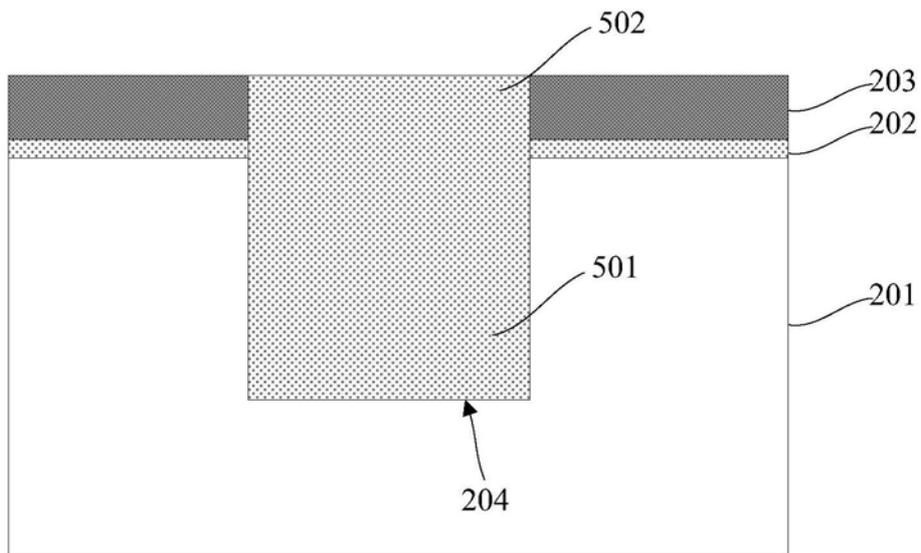


图9

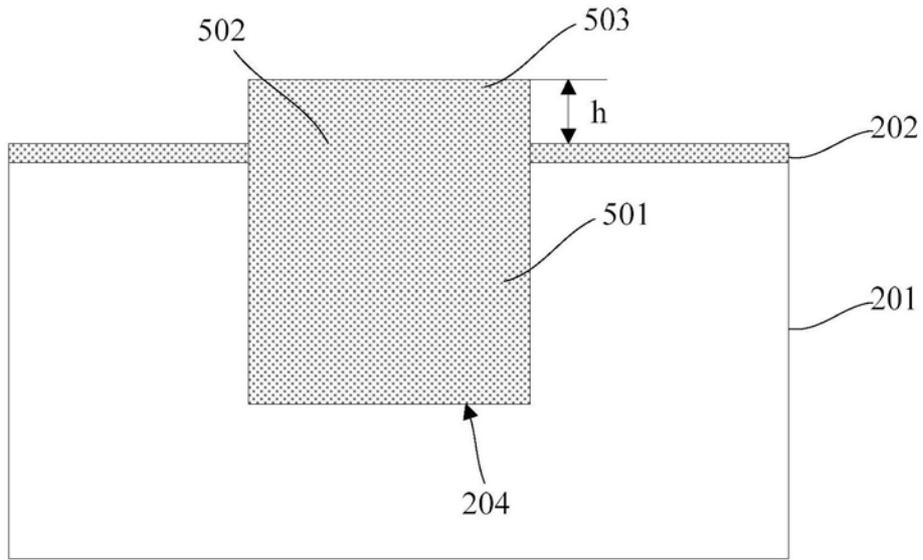


图10

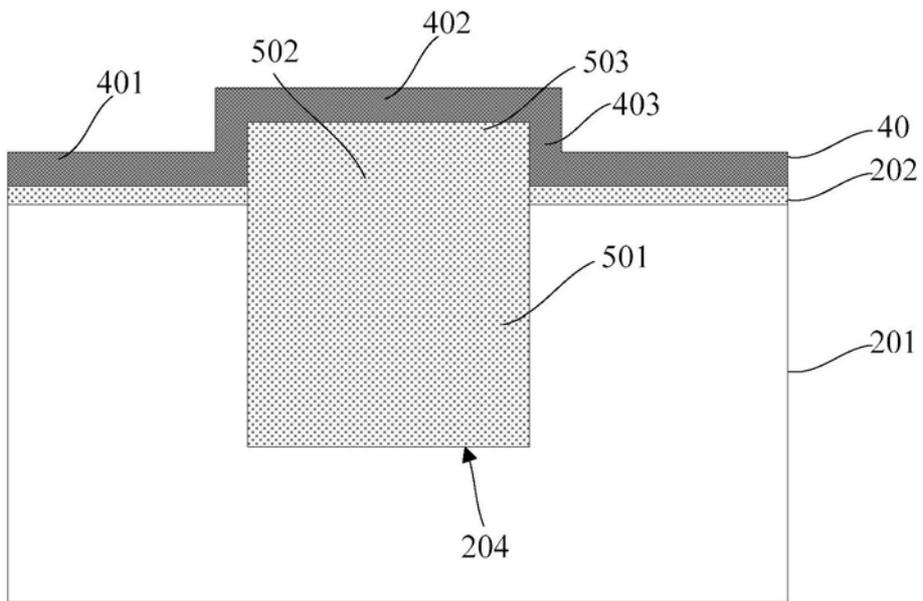


图11

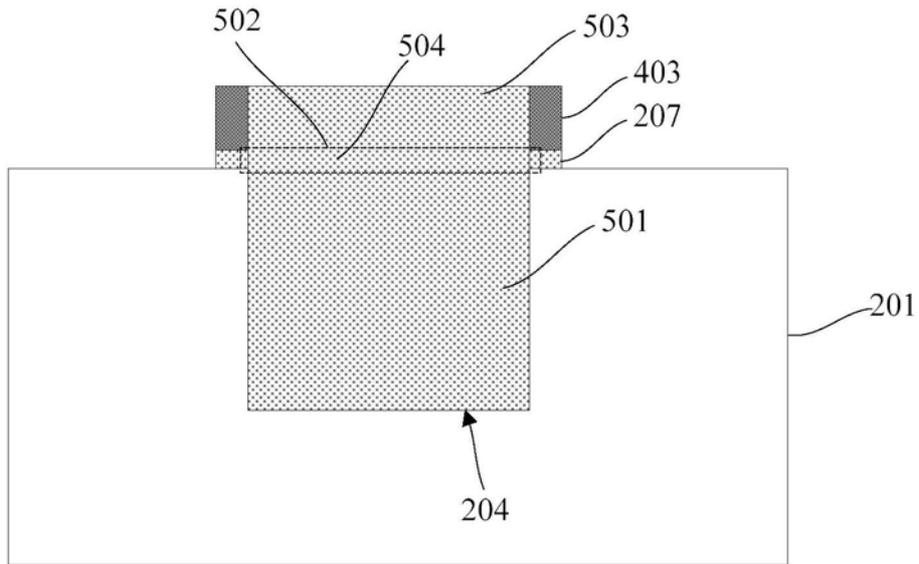


图12

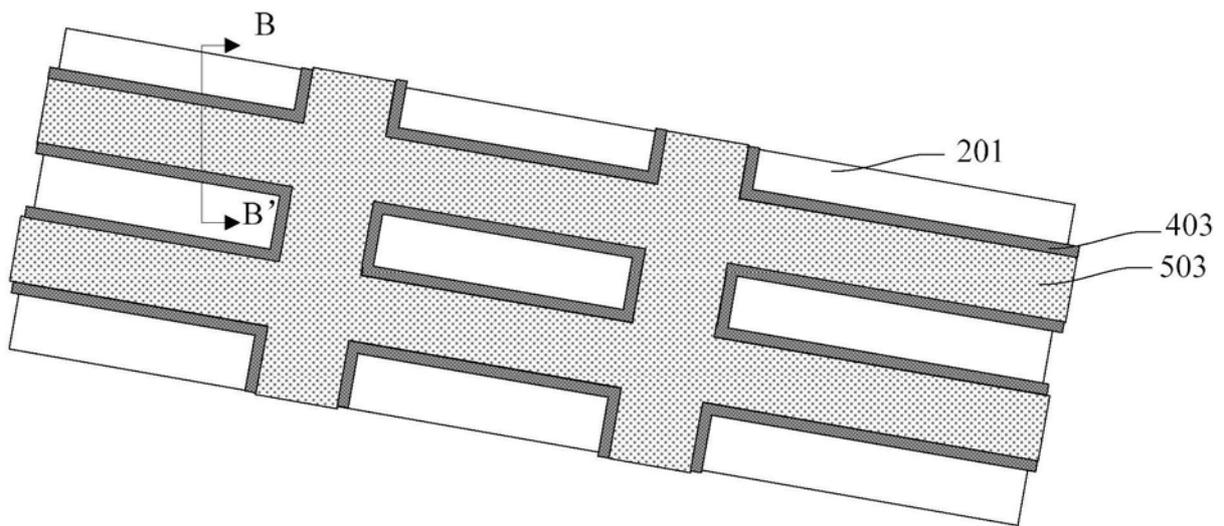


图13