# (19) 中华人民共和国国家知识产权局



# (12) 发明专利



(10) 授权公告号 CN 107134986 B (45) 授权公告日 2021. 05. 18

(21) 申请号 201710092120.2

(22)申请日 2017.02.21

(65) 同一申请的已公布的文献号 申请公布号 CN 107134986 A

(43) 申请公布日 2017.09.05

(30) 优先权数据 2016-037288 2016.02.29 JP

(73) **专利权人** 太阳诱电株式会社 地址 日本东京都

(72) 发明人 黑柳琢真 畑山和重

(74) 专利代理机构 北京三友知识产权代理有限 公司 11127

代理人 吕俊刚 杨薇

(51) Int.CI.

*H03H 9/05* (2006.01)

HO3H 9/10 (2006.01)

HO3H 9/64 (2006.01)

H03H 9/02 (2006.01)

(56) 对比文件

US 2013337610 A1,2013.12.19

US 2010066209 A1,2010.03.18

US 2010066209 A1,2010.03.18

CN 104639091 A,2015.05.20

US 2006249824 A1,2006.11.09

审查员 涂颂亿

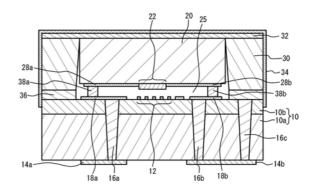
权利要求书1页 说明书8页 附图15页

#### (54) 发明名称

电子器件

#### (57) 摘要

一种电子器件,所述电子器件包括:第一基板,该第一基板包括位于第一基板的上表面上的第一功能元件;第二基板,该第二基板通过凸块倒装式安装在所述第一基板的上表面上,并且包括位于所述第二基板的下表面上的第二功能元件;以及密封构件,该密封构件位于所述第一基板的上表面上,俯视时包围所述第二基板,不位于所述第一基板与所述第二基板之间,密封所述第一功能元件和所述第二功能元件,使得所述第一功能元件和所述第二功能元件隔着空隙放置。



- 1.一种电子器件,所述电子器件包括:
- 第一基板,所述第一基板包括位于所述第一基板的上表面上的第一功能元件;

第二基板,所述第二基板通过凸块倒装式安装在所述第一基板的所述上表面上,并且 所述第二基板包括位于所述第二基板的下表面上的第二功能元件;

密封构件,所述密封构件位于所述第一基板的所述上表面上,并且俯视时包围所述第二基板,所述密封构件不位于所述第一基板与所述第二基板之间,并且密封所述第一功能元件和所述第二功能元件,使得所述第一功能元件和所述第二功能元件隔着空隙放置;以及

盖,所述盖位于所述第二基板的上表面和所述密封构件的上表面上, 其中,

所述第一基板和所述第二基板具有不同的线性热膨胀系数,

所述第一功能元件包括声波元件,

所述密封构件接合到所述第一基板的所述上表面,并且不接合到所述第二基板,

所述盖不接合到所述第二基板的所述上表面,与所述第二基板的所述上表面接触,并 且接合到所述密封构件的所述上表面,并且

所述第一基板和所述第二基板仅经由所述凸块接合,

所述第一基板包括支撑基板和位于所述支撑基板的上表面的压电基板,

环形金属层位于去除了所述压电基板的所述支撑基板上并且俯视时包围所述第二基板,并且

所述支撑基板和所述密封构件通过所述环形金属层接合。

- 2.根据权利要求1所述的电子器件,其中,所述第二功能元件包括声波元件。
- 3.根据权利要求1所述的电子器件,所述电子器件还包括:

位于所述第一基板的下表面上的端子,以及

连接所述端子和所述第一功能元件的配线。

- 4.根据权利要求1所述的电子器件,其中,所述密封构件由金属制成。
- 5.根据权利要求1所述的电子器件,所述电子器件还包括:

连接在公共端子与发送端子之间的发送滤波器:以及

连接在所述公共端子和接收端子之间的接收滤波器,其中

所述第一功能元件包括所述发送滤波器,并且

所述第二功能元件包括所述接收滤波器。

6.根据权利要求1所述的电子器件,所述电子器件还包括:

位于所述第一基板的下表面上的端子:以及

通孔配线,所述通孔配线连接所述端子和所述第一功能元件,并且贯穿所述第一基板, 其中

所述支撑基板是蓝宝石基板,并且所述压电基板是钽酸锂基板或铌酸锂基板,并且 所述第一功能元件包括位于所述钽酸锂基板或所述铌酸锂基板的上表面上的IDT。

# 电子器件

#### 技术领域

[0001] 本发明的特定方面涉及一种电子器件。

### 背景技术

[0002] 作为诸如声波器件的电子器件的封装方法,已知一种方法,其将芯片面朝下安装在电路板上并且用密封构件覆盖芯片的周边。期望声波器件的集成化和小型化。日本专利申请公开No.2008-546207描述了两个基板(这两个基板中的每一个都包括形成在其表面上的声波元件)通过中间层接合在一起,使得声波元件隔着空隙彼此面对。

[0003] 在如日本专利申请公开No.2008-546207中所公开的层叠每个都包括形成在其上的诸如声波元件的功能元件的基板的方法中,基板之间的应力成为问题。例如,基板之间的热应力使基板变形,从而使功能元件的特性变差。

## 发明内容

[0004] 根据本发明的一个方面,提供了一种电子器件,该电子器件包括:第一基板,该第一基板包括位于第一基板的上表面上的第一功能元件;第二基板,该第二基板通过凸块倒装式安装在所述第一基板的上表面上,并且包括位于所述第二基板的下表面上的第二功能元件;以及密封构件,该密封构件位于所述第一基板的上表面,俯视时包围所述第二基板,不位于所述第一基板与所述第二基板之间,密封所述第一功能元件和所述第二功能元件,使得所述第一功能元件和所述第二功能元件隔着空隙放置。

#### 附图说明

- [0005] 图1是根据第一实施方式的电子器件的截面图;
- [0006] 图2A是功能元件12的俯视图,并且图2B是功能元件22的截面图;
- [0007] 图3是第一实施方式中的基板10的俯视图;
- [0008] 图4是第一实施方式中的基板20的俯视图:
- [0009] 图5是第一实施方式中的基板10的下表面的俯视图:
- [0010] 图6是根据第一比较示例的电子器件的截面图:
- [0011] 图7是根据第一实施方式的第一变型的电子器件的截面图;
- [0012] 图8A至图8D是示出制造第一实施方式的第一变型的电子器件的方法的截面图(第一);
- [0013] 图9A至图9D是示出制造第一实施方式的第一变型的电子器件的方法的截面图(第二);
- [0014] 图10A至图10C是示出制造第一实施方式的第一变型的电子器件的方法的截面图 (第三);
- [0015] 图11是根据第一实施方式的第二变型的电子器件的截面图;
- [0016] 图12是根据第一实施方式的第三变型的电子器件的截面图:

[0017] 图13是根据第二实施方式的电子器件的截面图;

[0018] 图14是根据第二实施方式的第一变型的电子器件的截面图:

[0019] 图15是根据第二实施方式的第二变型的电子器件的截面图:

[0020] 图16是根据第二实施方式的第三变型的电子器件的截面图;

[0021] 图17是根据第二实施方式的第四变型的电子器件的截面图:

[0022] 图18A是根据第二实施方式的第五变型的电子器件的截面图,并且图18B和图18C是沿图18A中的线A-A截取的截面图;

[0023] 图19是根据第三实施方式的电子器件的截面图:

[0024] 图20是根据第四实施方式的电子器件的剖面图;以及

[0025] 图21是根据第四实施方式的第一变型的电子器件的截面图。

## 具体实施方式

[0026] 在下文中,将参照附图描述本发明的实施方式。

[0027] 第一实施方式

[0028] 图1是根据第一实施方式的电子器件的截面图。如图1所示,基板10包括支撑基板10a和压电基板10b。支撑基板10a例如是蓝宝石基板、尖晶石基板、铝氧化物基板或硅基板。压电基板10b例如是钽酸锂基板或铌酸锂基板。压电基板10b接合在支撑基板10a的上表面上。压电基板10b和支撑基板10a的接合表面是平滑表面并且是平坦的。端子14a和14b位于基板10的下表面上。端子14a和14b是用于将功能元件12和22连接到外部装置的脚垫。功能元件12和配线18a、18b位于基板10的上表面上。设置有贯穿基板10的通孔配线16a至16c。端子14a和14b、通孔配线16a至16c以及配线18a和18b例如由诸如铜层、铝层或金层的金属层形成。通孔配线16a和16b分别电连接配线18a和18b以及端子14a和14b。环形电极36位于基板10的上表面的外周。环形电极36由诸如镍层、铜层、铝层或金层的金属层形成。

[0029] 功能元件22以及配线28a和28b位于基板20的下表面上。基板20例如是诸如玻璃基板的绝缘基板或诸如硅基板的半导体基板。配线28a和28b例如由诸如铜层、铝层或金层的金属层形成。基板20通过凸块38a和38b倒装式安装(面朝下安装)在基板10上。凸块38a和38b例如是金凸块、焊料凸块或铜凸块。凸块38a接合配线28a和18a,而凸块38b接合配线28b和配线18b。

[0030] 密封构件30位于基板10上以包围基板20。密封构件30例如由诸如焊料的金属材料制成。密封构件30接合到环形电极36。密封构件30没有接合在基板20的侧表面上。平板状的盖32位于基板20的上表面和密封构件30的上表面上。盖32例如是金属板或绝缘板。设置保护膜34以覆盖盖32和密封构件30。保护膜34是金属膜或绝缘膜。

[0031] 功能元件12和22隔着空隙25彼此面对。空隙25通过密封构件30、基板10、基板20和盖32被密封。凸块38a和38b被空隙25包围。

[0032] 端子14a通过通孔配线16a和配线18a电连接到功能元件12。端子14a还通过通孔配线16a、配线18a、凸块38a和配线28a电连接到功能元件22。端子14b通过通孔配线16b和配线18b电连接到功能元件12,并且还通过通孔配线16b、配线18b、凸块38b和配线28b电连接到功能元件22。此外,端子14b通过通孔配线16c电连接到密封构件30。当接地电势被提供给端子14b时,密封构件30接地。

[0033] 图2A是功能元件12的俯视图,并且图2B是功能元件22的截面图。如图2A所示,功能元件12是表面声波谐振器。在基板10上形成叉指式换能器(IDT)40和反射器42。IDT 40包括彼此面对的一对梳状电极40a。梳状电极40a包括多个电极指40b和与所述电极指40b连接的汇流条40c。反射器42位于IDT 40的两侧。IDT 40在压电基板10b上激发表面声波。压电基板10b例如是钽酸锂基板或铌酸锂基板。IDT40和反射器42例如由铝膜或铜膜形成。

[0034] 如图2B所示,功能元件22是压电薄膜谐振器。压电膜46位于基板20上。设置下电极44和上电极48以便夹住压电膜46。在下电极44与基板20之间形成空隙45。下电极44和上电极48在压电膜46中以厚度延伸模式激发声波。如上所述,功能元件12和22激发声波。下电极44和上电极48例如由诸如钌膜的金属膜形成。压电膜46例如是氮化铝膜。基板20是绝缘基板或半导体基板。

[0035] 功能元件12和22包括激发声波的电极。因此,功能元件12和22被空隙25覆盖,以便不抑制声波。

[0036] 在下文中,将描述第一实施方式的示例性材料和尺寸。支撑基板10a是膜厚度为100μm的蓝宝石基板。压电基板10b是膜厚度为20μm的钽酸锂基板。当支撑基板10a的线性热膨胀系数小于压电基板10b的线性热膨胀系数时,功能元件12的声波元件的频率-温度依赖性较小。端子14a和14b由从支撑基板10a侧依次层叠的膜厚度为2μm的铜层、膜厚度为5μm的镍层和膜厚度为0.5μm的金层形成。通孔配线是铜通孔配线。环形电极36由膜厚度为5μm的镍层形成。凸块38a和38b是金凸块。基板20是硅基板。密封构件30由SnAg焊料制成。盖32由膜厚度为15μm的科瓦铁镍钴合金(kovar)板制成。保护膜34由膜厚度为10μm的镍层形成。

[0037] 图3是第一实施方式中的基板10的俯视图。如图3所示,多个功能元件12、配线18和环形电极36位于基板10上。功能元件12包括串联谐振器S11和S12以及并联谐振器P11和P12。凸块38位于配线18上。在基板10中形成有与配线18连接的通孔配线16。虚线表示要安装基板20的区域。参考字符"A"、"T"、"R"和"G"分别表示结合到公共端子、发送端子、接收端子和接地端子的通孔配线16。参考字符"Ga"表示结合到接地端子的通孔配线16。串联谐振器S11和S12通过配线18串联连接在公共端子A与发送端子T之间。并联谐振器P11和P12通过配线18并联连接在公共端子A与发送端子T之间。并联谐振器P11和P12通过配线18结合到接地端子G。如上所述,作为发送滤波器的梯型滤波器位于基板10上。

[0038] 图4是第一实施方式中的基板20的俯视图。为了使图4与图3之间的对应关系更容易理解,图4透明地示出了基板20上方的俯视图。如图4所示,在基板20(在图2B中,下表面)上设置有多个功能元件22、配线28和凸块38。参考字符"A"、"R"和"G"分别表示结合到公共端子、接收端子和接地端子的凸块38。串联谐振器S21至S24通过配线28串联连接在公共端子A与接收端子R之间。并行谐振器P21至P23通过配线28并联连接在公共端子A与接收端子R之间。并联谐振器P21至P23通过配线28结合到接地端子G。如上所述,作为接收滤波器的梯型滤波器位于基板20上。

[0039] 图5是第一实施方式中的基板10的下表面的俯视图。为了使图5与图3之间的对应关系更容易理解,图5透明地示出了基板10上方的俯视图。端子14位于基板10的下表面上。参考字符"A"、"T"、"R"和"G"分别表示结合到公共端子、发送端子、接收端子和接地端子的端子14。公共端子A通过通孔配线16与配线18电连接,并且还通过凸块38与配线28电连接。发送端子T通过通孔配线16与配线18电连接。接收端子R通过通孔配线16和凸块38与配线28

电连接。接地端子G通过通孔配线16与配线18电连接,并且还通过凸块38与配线28电连接。一些接地端子Ga通过通孔配线16与环形电极36电连接。

[0040] 如上所述,第一实施方式的电子器件用作双工器,该双工器包括:连接在公共端子A与发送端子T之间的发送滤波器;以及连接在公共端子A与接收端子R之间的接收滤波器。发送滤波器将从发送端子T输入的高频信号当中的发送频带中的信号发送到公共端子A,并抑制其它信号。接收滤波器将从公共端子A输入的高频信号当中的接收频带中的信号发送到接收端子R,并抑制其它信号。第一实施方式已经作为示例描述了双工器,但是可以不必连接位于基板10上的滤波器和位于基板20上的滤波器。示例性情况的接收滤波器和发送滤波器是梯型滤波器,但接收滤波器或发送滤波器中的一个可以是多模式型滤波器。

[0041] 图6是根据第一比较示例的电子器件的截面图。如图6所示,功能元件12位于基板10的上表面上,而功能元件22位于基板20的下表面上。使用环形电极36和中间层39将基板10和基板20接合在一起。其它结构与第一实施方式的结构相同,因此省略其描述。

[0042] 在第一比较示例中,基板10和基板20隔着中间层39彼此相对,并通过中间层39接合在一起(区域A)。因此,易于在基板10与20之间施加应力。例如,当基板10与20之间的线性热膨胀系数不同时,施加基板10和20的热应力,使基板10变形。基板10的变形导致功能元件12的特性劣化。相比之下,在第一实施方式中,如图1所示,基板10和20在基板10和基板20彼此面对的区域中仅接合到凸块38。该结构使得应力较少地施加在基板10与20之间。因此,基板10和20的变形减小。在第一实施方式中,基板20不具有与第一比较示例的图6中的区域B相对应的区域。因此,可以减小基板20的尺寸。此外,在第一比较示例中,基板10和基板20在晶片状态下接合在一起。相比之下,第一实施方式可以将芯片状态的基板20安装在基板10上。因此,第一实施方式使得可以在基板10上仅安装良好的基板20。因此,可以提高电子器件的成品率。

[0043] 在第一实施方式中,通过凸块38将基板20(第二基板)倒装式安装在基板10(第一基板)的上表面上。密封构件30位于基板10的上表面上,以便在俯视图中包围基板20,并且不位于基板10与20之间。密封构件30将功能元件12(第一功能元件)和功能元件22(第二功能元件)密封,使得功能元件12和功能元件22隔着空隙25放置。如上所述,在基板10与20之间没有密封构件30,并且基板10和20通过凸块38接合在一起。该结构可以尤其减小施加到基板10的应力,并从而减少功能元件12的特性的劣化。

[0044] 密封构件30优选地接合到基板10的上表面,并且优选地不接合到基板20的侧表面。这种结构可以阻止基板20的应力被施加到密封构件30。因此,可以阻止基板20的应力通过密封构件30被施加到基板10。

[0045] 盖32位于基板20的上表面和密封构件30的上表面上。盖32优选地不接合到基板20的上表面,并且优选地接合到密封构件30的上表面。该结构阻止了基板20的应力通过盖32被施加到基板10。

[0046] 基板10和20具有不同的线性热膨胀系数。因此,热应力易于施加在基板10与20之间。密封构件30的设置能够减小基板10与20之间的热应力。

[0047] 当功能元件12包括诸如声波谐振器的声波元件时,如果基板10变形,则功能元件12的特性容易劣化。密封构件30的设置能够降低功能元件12的特性的劣化。

[0048] 当功能元件22包括声波元件时,如果基板20变形,则功能元件22的特性容易劣化。

密封构件30的设置能够降低功能元件22的特性的劣化。

[0049] 端子14位于基板10的下表面上,并且诸如通孔配线16的配线连接端子14和功能元件12。这种结构使得功能元件12和端子14能够电连接。

[0050] 当密封构件30由金属材料制成时,功能元件12和22可能被屏蔽。当密封构件30由 焊料制成时,可以容易地形成密封构件30。

[0051] 功能元件12可以包括接收滤波器,并且功能元件22可以包括发送滤波器。然而,功能元件12优选地包括发送滤波器,并且功能元件22优选地包括接收滤波器。在功能元件12和22中产生的热主要从基板10的下表面释放。因此,通过在基板10上形成释放更多热的发送滤波器,通过基板10散热成为可能。

[0052] 支撑基板10a优选为蓝宝石基板,压电基板10b优选为钽酸锂基板或铌酸锂基板。蓝宝石基板具有良好的热导性、优异的散热性能。因此,通过蓝宝石基板的有效散热成为可能。此外,由于蓝宝石基板易于处理,所以可以容易地形成通孔配线16。

[0053] 图7是根据第一实施方式的第一变型的电子器件的截面图。如图7所示,去除了环形电极36下面的压电基板10b,并且环形金属层37位于支撑基板10a与环形电极36之间。环形金属层37的膜厚度与例如压电基板10b的膜厚度相同,并且为约20μm。环形金属层37例如是铜层。其它结构与第一实施方式的结构相同,因此省略其描述。

[0054] 压电基板10b的热导率小于支撑基板10a的热导率。因此,在第一实施方式中,支撑基板10a与密封构件30之间的热导较低。另外,由于压电基板10b较弱,所以压电基板10b可能被来自密封构件30的应力损坏。在第一实施方式的第一变型中,支撑基板10a和密封构件30通过环形金属层37接合在一起。环形金属层37的热导率高于压电基板10b的热导率。因此,可以使支撑基板10a与密封构件30之间的热导更有效。另外,由于去除了密封构件30下面的压电基板10b,因此能够阻止对压电基板10b的损坏。

[0055] 图8A至图10C是示出制造根据第一实施方式的第一变型的电子器件的方法的截面图。如图8A所示,压电基板10b的下表面接合到支撑基板10a的上表面。该接合在晶片状态下进行。接合方法的示例包括但不限于激活支撑基板10a的上表面和压电基板10b的下表面并然后在室温下将它们接合在一起的方法,或者利用粘合剂将它们接合在一起的方法。

[0056] 如图8B所示,在压电基板10b中形成期望的口孔(aperture)50。口孔50例如使用图案化的光刻胶作为掩模通过鼓风(blasting)来形成。口孔50可以通过离子铣或湿蚀刻而不是鼓风来形成。

[0057] 如图8C所示,在压电基板10b和支撑基板10a中形成通孔。通孔例如通过用激光束照射压电基板10b和支撑基板10a来形成。在通孔中和口孔50中形成种子层(未示出)。向种子层提供电流,以通过电镀在通孔中形成通孔配线16以及在口孔50中形成环形金属层37。当通孔配线16和环形金属层37由铜层制成时,种子层例如可以是从基板10侧依次层叠的膜厚度为100μm的钛膜和膜厚度为200μm的铜层。通过化学机械抛光(CMP)等去除不必要的镀层。

[0058] 如图8D所示,功能元件12和配线18形成在压电基板10b的上表面上。功能元件12例如由从基板10侧依次层叠的钛膜和铝膜形成。配线18例如由从基板10侧依次层叠的钛膜和金膜形成。

[0059] 如图9A所示,环形电极36形成在环形金属层37上。环形电极36例如由从基板10侧

依次层叠的钛膜和镍膜形成,并通过蒸发和剥离形成。如图9B所示,基板10的下表面被抛光或接地。该处理使通孔配线16从基板10的下表面露出。

[0060] 如图9C所示,形成端子14以便与通孔配线16接触。例如,种子层形成在基板10的下表面上。在种子层下面形成具有口孔的光刻胶。向种子层提供电流以通过电镀在口孔中形成镀层。然后去除除了镀层以外的种子层。种子层例如由从基板10侧依次层叠的钛膜和铜膜形成。镀层例如由从基板10侧依次层叠的铜层、镍层、金层形成。

[0061] 如图9D所示,基板20被倒装式安装在基板10上。基板20是在将基板20切割成各个芯片之后的芯片,并且作为凸块38的金柱形(stud)凸块形成在基板20的下表面上。

[0062] 如图10A所示,在基板10上形成焊板以覆盖基板20。盖32放置在焊板上。通过盖32将焊板压到基板10,并然后将盖32加热到大于焊板的熔点的温度。该处理使焊板熔化,并从而形成密封构件30。由于环形电极36的上表面具有良好的可焊性,所以密封构件30通过环形电极36接合到基板10。由于基板20的表面具有较差的可焊性,所以即使当与基板20的侧表面接触时,密封构件30也不会接合到基板20的侧表面。盖32具有良好的可焊性,因此密封构件30接合到盖32。盖32与基板20的上表面接触,但不与基板20的上表面接合。

[0063] 如图10B所示,基板10的下表面由诸如光刻胶的保护层52保护。通过切割来切割盖32、密封构件30和基板10。如图10C所示,形成保护膜3以便覆盖密封构件30的侧表面。保护膜34通过例如滚镀形成。上述处理完成了根据第一实施方式的第一变型的电子器件。

[0064] 图11是根据第一实施方式的第二变型的电子器件的截面图。如图11所示,使用树脂材料作为密封构件30a。不设置环形电极。不形成连接到密封构件30a的通孔配线。其它结构与第一实施方式的结构相同,因此省略其描述。如在第一实施方式的第二变型中,密封构件可以由绝缘材料制成。

[0065] 图12是根据第一实施方式的第三变型的电子器件的截面图。如图12所示,不设置环形电极。不形成连接到密封构件30的通孔配线。其它结构与第一实施方式的结构相同,因此省略其描述。如在第一实施方式的第三变型中,即使当密封构件30由金属材料制成时,密封构件30也可以不必结合到端子14。

[0066] 第二实施方式

[0067] 图13是根据第二实施方式的电子器件的截面图。如图13所示,功能元件12a形成在基板10c的上表面上。功能元件12a是图2B中所示的压电薄膜谐振器。其它结构与第一实施方式的第三变型的结构相同,因此省略其描述。如在第二实施方式中,包括形成在其上的压电薄膜谐振器的基板20可以倒装式安装在包括形成在其上的压电薄膜谐振器的基板10c上。

[0068] 图14是根据第二实施方式的第一变型的电子器件的截面图。如图14所示,基板60 倒装式安装在基板10上。在基板60中,压电基板60b接合在支撑基板60a上(在图14中接合在支撑基板60a下面)。作为功能元件62的表面声波谐振器形成在压电基板60b的下表面上。其它结构与第一实施方式的第三变型的结构相同,因此省略其描述。如在第二实施方式的第一变型中,包括形成在其上的表面声波谐振器的基板60可以倒装式安装在包括形成在其上的表面声波谐振器的基板10上。

[0069] 图15是根据第二实施方式的第二变型的电子器件的截面图。如图15所示,压电基板60c倒装式安装在基板10上。压电基板60c是压电基板。其它结构与第二实施方式的第一

变型的结构相同,因此省略其描述。如在第二实施方式的第二变型中,要安装在基板10上的基板可以是没有支撑基板的压电基板60c。

[0070] 图16是根据第二实施方式的第三变型的电子器件的截面图。如图16所示,基板60 倒装式安装在基板10c上。其它结构与第二实施方式和第二实施方式的第一变型的结构相同,因此省略其描述。如在第二实施方式的第三变型中,包括形成在其上的表面声波谐振器的基板60可以倒装式安装在包括形成在其上的压电薄膜谐振器的基板10c上。

[0071] 图17是根据第二实施方式的第四变型的电子器件的截面图。如图17所示,基板20 倒装式安装在压电基板10d上。压电基板10d是没有支撑基板的压电基板。其它结构与第二实施方式和第一实施方式的第三变型的结构相同,因此省略其描述。如在第二实施方式的第四变型中,其上将安装基板20的基板可以是没有支撑基板的压电基板。

[0072] 图18A是根据第二实施方式的第五变型的电子器件的截面图,并且图18B和图18C是沿图18A中的线A-A截取的截面图。如图18A所示,密封构件30a是树脂构件。配线74位于压电基板10d的侧表面上。配线74电连接端子14和配线18。如图18B所示,在侧表面上形成槽76,并且沿着槽76形成配线74。配线74由诸如例如铜层或金层的金属层制成。如图18C所示,可以不必形成槽76。其它结构与第二实施方式的第四变型的结构相同,因此省略其描述。

[0073] 在第二实施方式的第四变型中,通孔配线16形成在压电基板10d中。当压电基板10d是钽酸锂基板或铌酸锂基板时,难以形成贯穿压电基板10d的通孔。因此,如在第二实施方式的第五变型中,连接端子14和功能元件12的配线74优选位于基板10的侧表面上。

[0074] 如在第二实施方式及其变型中,第一功能元件可以是表面声波谐振器和压电薄膜谐振器中的任何一个。第二功能元件可以是表面声波谐振器和压电薄膜谐振器中的任何一个。另外,表面声波谐振器可以是边界声波谐振器或洛夫波谐振器。

[0075] 第三实施方式

[0076] 图19是根据第三实施方式的电子器件的截面图。如图19所示,作为功能元件的多个滤波器形成在基板10上。基板20和60安装在基板10上。作为功能元件22的滤波器形成在基板20上。作为功能元件62的滤波器形成在基板60上。其它结构与第一实施方式的结构相同,因此省略其描述。如在第三实施方式中,多个基板20和60可以倒装式安装在基板10上,并且可以形成密封构件30以便包围基板20和60。另外,可以在基板10上形成多个滤波器。这种结构使得能够制造诸如四工器的多路复用器。

[0077] 第四实施方式

[0078] 图20是根据第四实施方式的电子器件的截面图。如图20所示,基板70倒装式安装在基板10上。功能元件72和配线78形成在基板70的下表面上。基板70例如是诸如硅基板的半导体基板。功能元件72例如是诸如低噪声放大器的放大器。功能元件12例如是接收滤波器,并且作为功能元件72的低噪声放大器放大从接收滤波器输出的高频信号。其它结构与第一实施方式的结构相同,因此省略其描述。

[0079] 图21是根据第四实施方式的第一变型的电子器件的截面图。如图21所示,作为多个功能元件12的多个滤波器或多个双工器位于基板10上。基板70是倒装式安装的。功能元件72a和配线78位于基板70的下表面上。基板70例如是诸如硅基板的半导体基板。功能元件72a例如是开关。作为功能元件72a的开关例如将多个滤波器或多个双工器中的一个作为功能元件12连接到天线。其它结构与第四实施方式的结构相同,因此省略其描述。

[0080] 如在第四实施例及其变型中,功能元件可以不同于声波谐振器。例如,功能元件可以是诸如放大器和/或开关的有源元件。另选地,功能元件可以是诸如电感器和/或电容器的无源元件。第一至第四实施方式及其变型描述了第一功能元件和第二功能元件在垂直方向上彼此面对的示例性情况,但是仅要求第一功能元件和第二功能元件隔着空隙放置。

[0081] 尽管已经详细描述了本发明的实施方式,但应该理解的是,在不偏离本发明的精神和范围的情况下可对此进行各种改变、替换和变更。

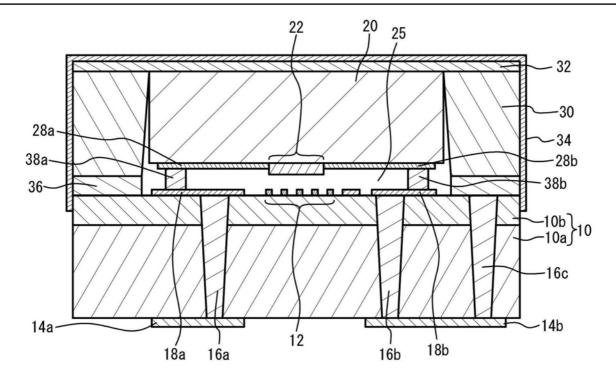


图1

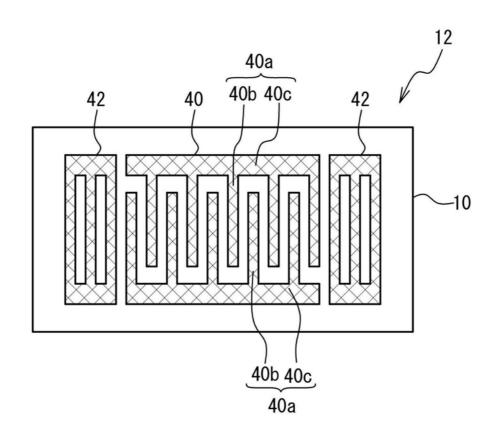


图2A

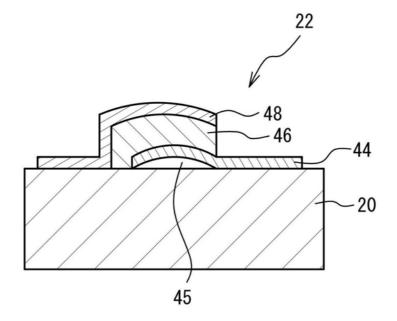


图2B

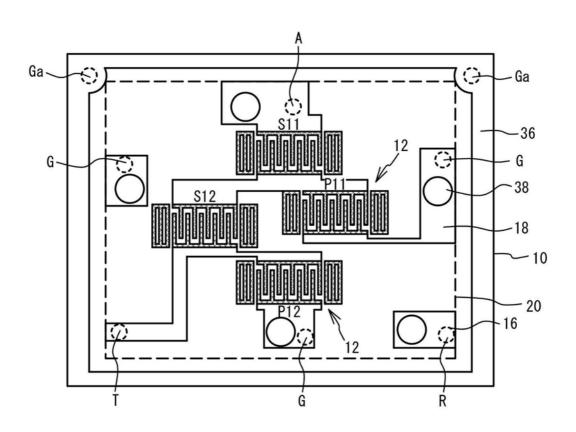


图3

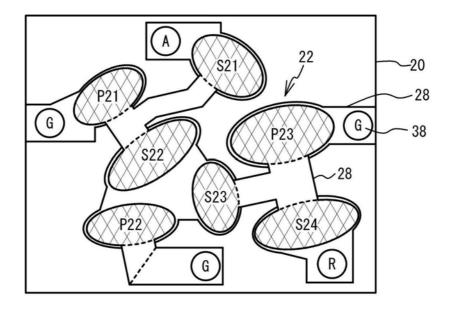


图4

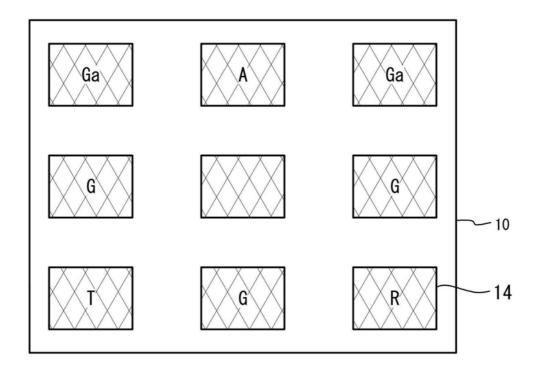


图5

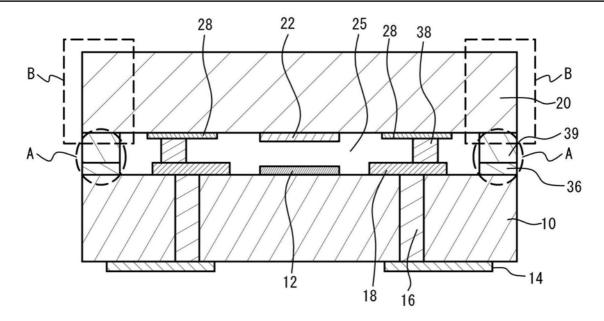


图6

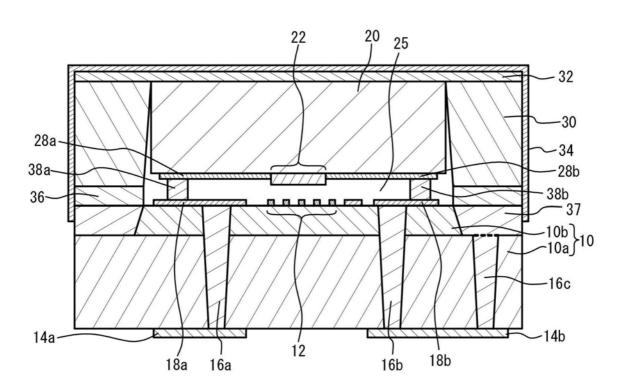


图7

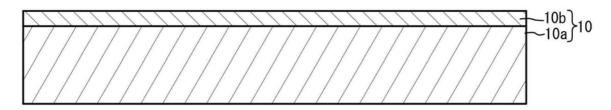


图8A

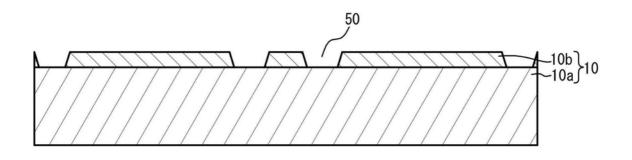


图8B

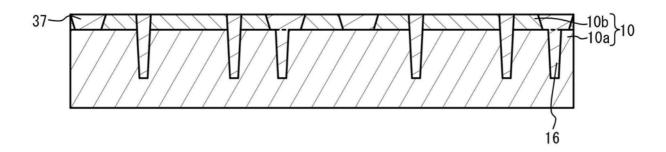


图8C

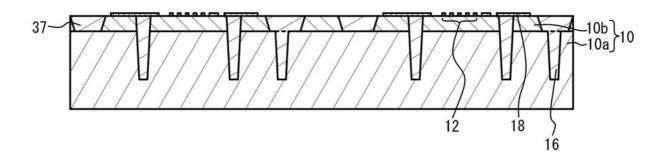


图8D

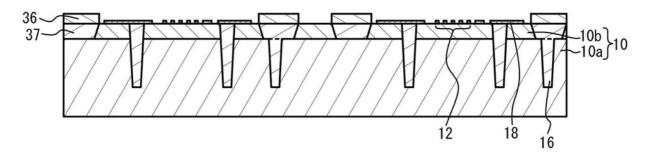


图9A

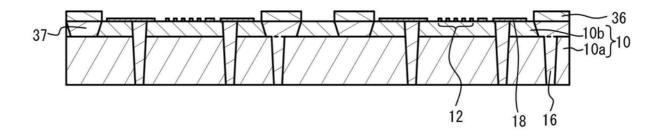


图9B

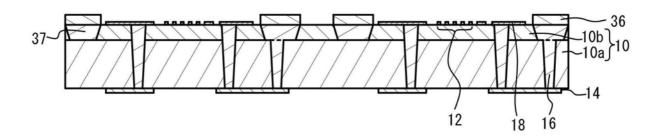


图9C

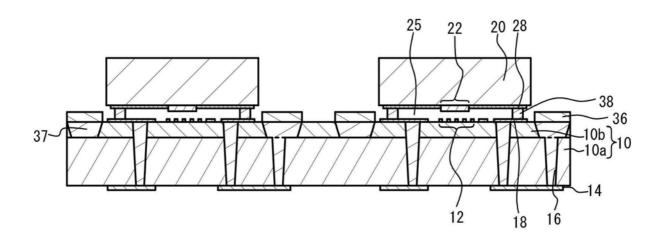


图9D

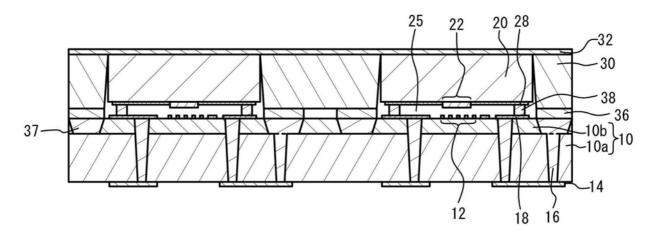


图10A

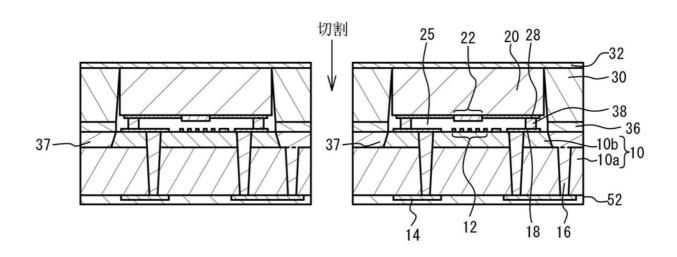


图10B

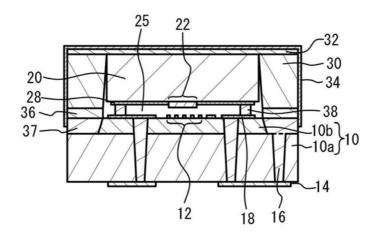


图10C

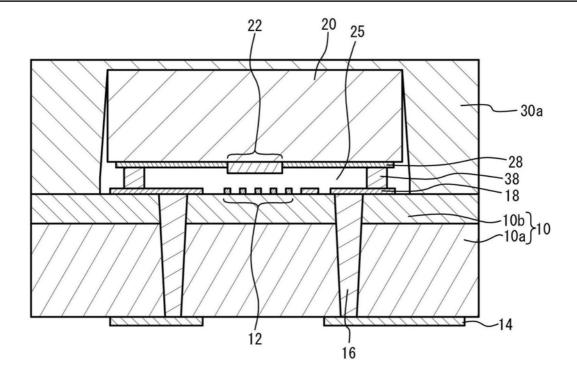


图11

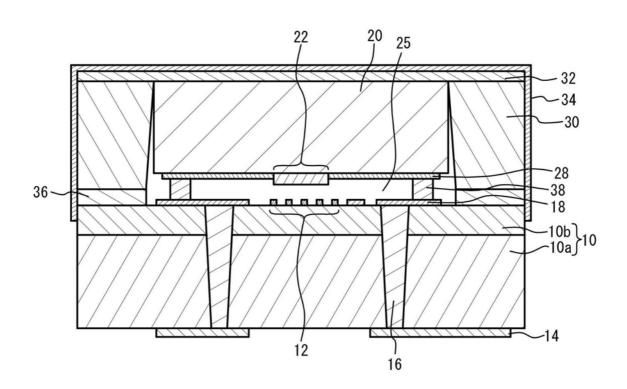


图12

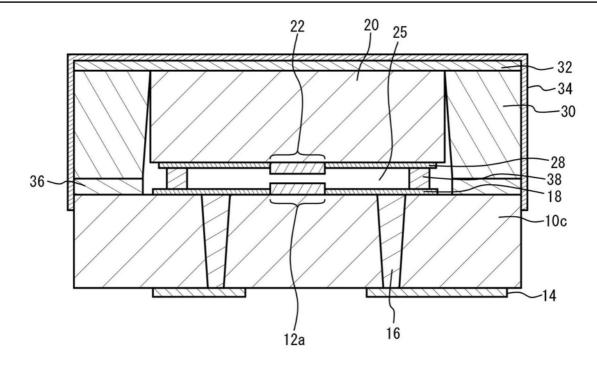


图13

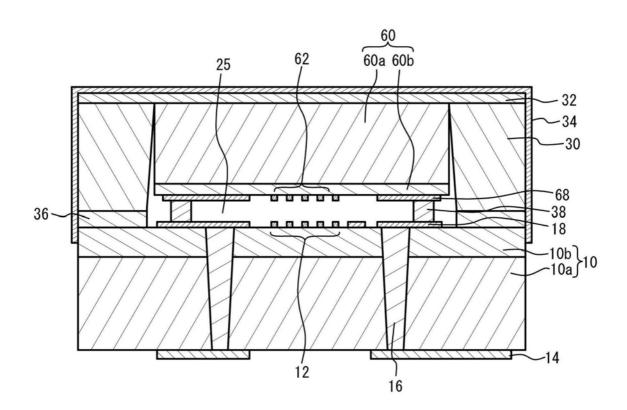


图14

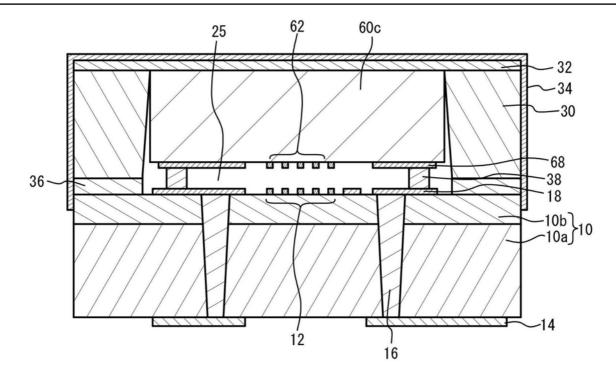


图15

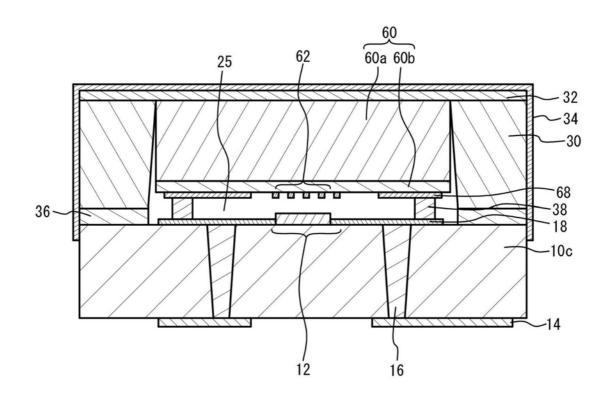


图16

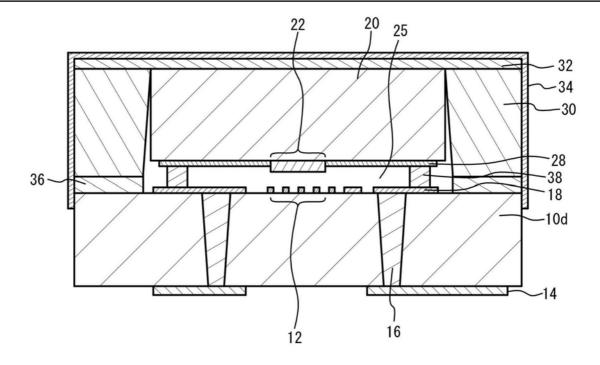


图17

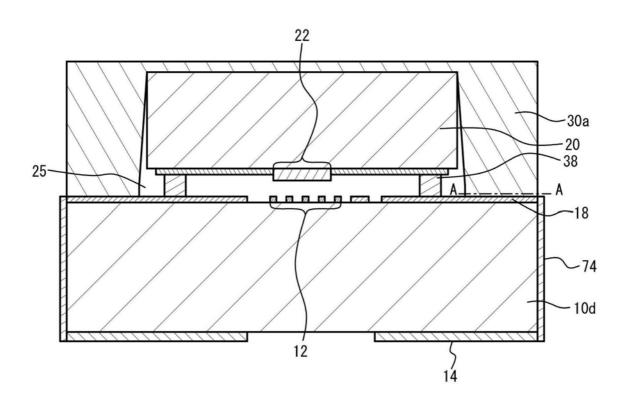


图18A

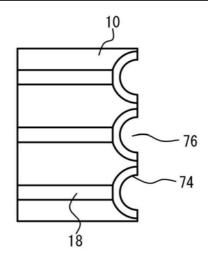


图18B

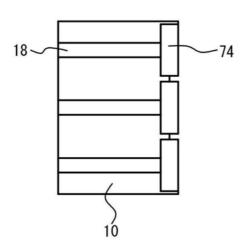


图18C

22

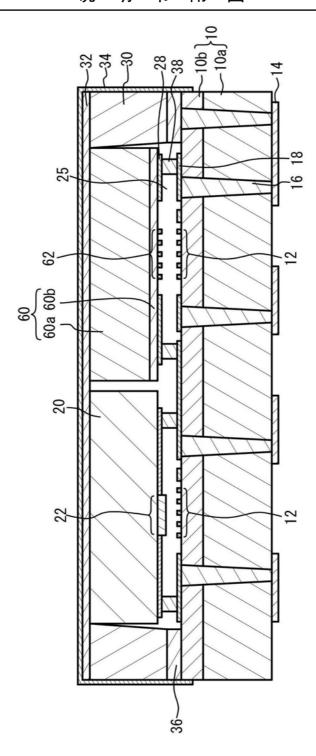


图19

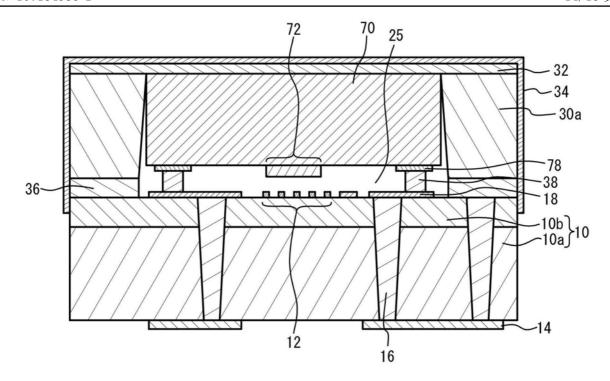


图20

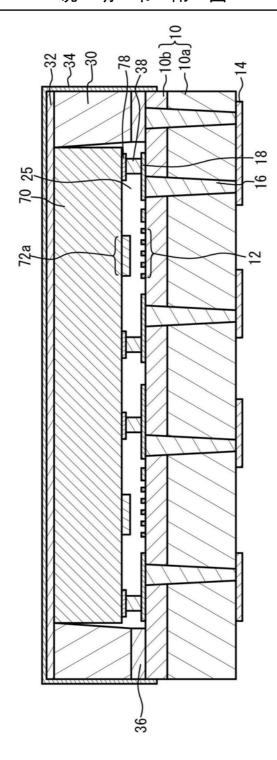


图21