

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5073018号
(P5073018)

(45) 発行日 平成24年11月14日(2012.11.14)

(24) 登録日 平成24年8月31日(2012.8.31)

(51) Int. Cl. F I
 H O 2 P 9/00 (2006.01) H O 2 P 9/00 B
 H O 2 P 9/14 (2006.01) H O 2 P 9/14 G

請求項の数 18 (全 30 頁)

(21) 出願番号	特願2010-151690 (P2010-151690)	(73) 特許権者	000006013 三菱電機株式会社 東京都千代田区丸の内二丁目7番3号
(22) 出願日	平成22年7月2日(2010.7.2)	(74) 代理人	100089118 弁理士 酒井 宏明
(65) 公開番号	特開2012-16205 (P2012-16205A)	(72) 発明者	後閑 博 東京都千代田区丸の内二丁目7番3号 三 菱電機株式会社内
(43) 公開日	平成24年1月19日(2012.1.19)	(72) 発明者	末竹 成規 東京都千代田区丸の内二丁目7番3号 三 菱電機株式会社内
審査請求日	平成22年7月2日(2010.7.2)	(72) 発明者	辻本 勝也 東京都千代田区九段北一丁目13番5号 三菱電機エンジニアリング株式会社内

最終頁に続く

(54) 【発明の名称】 電力変換装置

(57) 【特許請求の範囲】

【請求項1】

モータジェネレータのロータ電流およびステータ各相電圧に基づいて、前記モータジェネレータの駆動制御および発電制御を行うマイクロコンピュータと、

前記マイクロコンピュータの発電制御と別個に前記モータジェネレータの発電を維持させる発電維持部と、

を備え、

前記発電維持部は、

前記モータジェネレータのステータ各相電圧に基づいて前記モータジェネレータの発電状態を監視する発電維持回路と、

前記発電維持回路による発電状態の監視結果に基づいて、前記モータジェネレータの発電が維持されるようにデューティを制御する発電維持デューティ生成部と、

を備えることを特徴とする電力変換装置。

【請求項2】

前記発電維持デューティ生成部は、前記モータジェネレータの発電時に過電圧が検出された場合、前記モータジェネレータの回転が維持されるようにデューティを制御することを特徴とする請求項1に記載の電力変換装置。

【請求項3】

前記発電維持回路は、

前記ロータ電流の監視結果に基づいて過電流を検出する過電流検出部と、

前記ロータ電流と前記モータジェネレータのステータ母線電圧と前記ステータ各相電圧の監視結果に基づいて、前記モータジェネレータの発電を検出する発電検出部と、
 前記ステータ母線電圧の監視結果に基づいて不足電圧を検出する不足電圧検出部と、
 前記ステータ母線電圧の監視結果に基づいて過電圧を検出する過電圧検出部とを備え、
 前記発電維持回路は、前記不足電圧が検出された時は発電が維持されるようにデューティを上昇させ、前記過電圧が検出された時は回転が維持されるようにデューティを下降させ、前記過電流検出された時はロータを駆動するスイッチング素子をオフさせることを特徴とする請求項 1 に記載の電力変換装置。

【請求項 4】

モータジェネレータのロータ電流およびステータ各相電圧に基づいて、前記モータジェネレータの駆動制御および発電制御を行うマイクロコンピュータと、

10

前記マイクロコンピュータの発電制御と別個に前記モータジェネレータの発電を維持させる発電維持部と、

を備え、

前記発電維持部は、

ステータ母線電圧に基づいて前記マイクロコンピュータと独立して負荷変動を監視するロードダンプ検出部を備え、

前記ロードダンプ検出部による負荷変動の監視結果に基づいて、前記モータジェネレータのロータ電流を遮断させることを特徴とする電力変換装置。

【請求項 5】

20

モータジェネレータのロータ電流およびステータ各相電圧に基づいて、前記モータジェネレータの駆動制御および発電制御を行うマイクロコンピュータと、

前記マイクロコンピュータの発電制御と別個に前記モータジェネレータの発電を維持させる発電維持部と、

を備え、

前記発電維持部は、自分自身を監視し、自分自身に異常が発生した場合、前記マイクロコンピュータに発電制御を行わせることを特徴とする電力変換装置。

【請求項 6】

前記発電維持部は、前記マイクロコンピュータが正常な場合、前記マイクロコンピュータに発電制御を行わせ、前記マイクロコンピュータに異常が発生した場合、前記マイクロコンピュータから自律して発電維持を行わせることを特徴とする請求項 5 に記載の電力変換装置。

30

【請求項 7】

モータジェネレータのロータ電流およびステータ各相電圧に基づいて、前記モータジェネレータの駆動制御および発電制御を行うマイクロコンピュータと、

前記マイクロコンピュータの発電制御と別個に前記モータジェネレータの発電を維持させる発電維持部と、

を備え、

前記発電維持部は、

ステータ相電圧の監視結果に基づいて、前記モータジェネレータのロータの回転を検出するロータ回転検出部と、

前記ロータの回転の検出結果に基づいて、前記ロータの回転を維持させる回転検出デューティ生成部と、

を備えることを特徴とする電力変換装置。

40

【請求項 8】

モータジェネレータのロータ電流およびステータ各相電圧に基づいて、前記モータジェネレータの駆動制御および発電制御を行うマイクロコンピュータと、

前記マイクロコンピュータの発電制御と別個に前記モータジェネレータの発電を維持させる発電維持部と、

を備え、

50

前記発電維持部は、
 前記マイクロコンピュータの動作を監視するマイコン監視部と、
 前記発電維持部の動作に用いられるクロックを監視するロータクロック監視部と、
 前記マイコン監視部にて監視されるマイクロコンピュータが異常の場合、前記発電維持部にて前記モータジェネレータのロータが制御され、前記クロック監視部にて監視されるクロックが異常の場合、前記マイクロコンピュータにて前記モータジェネレータのロータが制御されるように信号を切り替えるセクタ部と、
 __を備えることを特徴とする電力変換装置。

【請求項 9】

前記マイコン監視部は、
 前記マイクロコンピュータのウォッチドッグタイマを監視するウォッチドッグタイマ監視部と、
 前記ウォッチドッグタイマ監視部によるウォッチドッグタイマの監視結果に基づいて前記マイクロコンピュータをリセットするリセット生成部と、
 __を備えることを特徴とする請求項 8 に記載の電力変換装置。

【請求項 10】

前記マイクロコンピュータは、ロータの角度位置の検出結果に基づいてステータの駆動制御を行うことを特徴とする請求項 1 から 9 のいずれか 1 項に記載の電力変換装置。

【請求項 11】

ロータの角度位置の検出結果に基づいて、ステータの駆動制御を行うステータ制御部を備えることを特徴とする請求項 1 から 9 のいずれか 1 項に記載の電力変換装置。

【請求項 12】

前記マイクロコンピュータは、前記モータジェネレータの運転状況を把握するために前記発電維持部および前記ステータ制御部と通信を行うことを特徴とする請求項 11 に記載の電力変換装置。

【請求項 13】

前記発電維持部は、パワーオンリセット後に正常な通信が一度も前記マイクロコンピュータとの間で確立されていない場合、前記マイクロコンピュータの異常が検出されないならば、前記マイクロコンピュータおよび前記発電維持部にて駆動または発電が行われるように切り替えることを特徴とする請求項 12 に記載の電力変換装置。

【請求項 14】

前記発電維持部は、前記マイクロコンピュータとの間で通信障害を検出した時にパワーオンリセット後に正常な通信が前記マイクロコンピュータとの間で確立されていた場合、前記発電維持部にて発電が行われるように切り替えることを特徴とする請求項 12 に記載の電力変換装置。

【請求項 15】

前記ステータ制御部は、
 前記ロータの角度位置を検出するロータ角度位置検出部と、
 ステータ各相電圧の監視結果に基づいてステータの異常を検出するステータ異常検出部と、

前記ロータの角度位置の検出結果および前記ステータの異常を検出結果に基づいて前記ステータの駆動制御を行うステータ制御ロジック部と、

前記マイクロコンピュータからの運転命令を受信したり、前記ステータの運転状況を前記マイクロコンピュータに送信したりする第 1 のシリアル通信インターフェースと、
 __を備えることを特徴とする請求項 11 に記載の電力変換装置。

【請求項 16】

前記ステータ制御部は、
 前記ステータ制御部の動作に用いられるクロックを監視するステータクロック監視部を備え、
 前記ステータ制御ロジック部は、前記ステータクロック監視部にて監視されるクロック

10

20

30

40

50

が異常の場合、前記ステータの駆動制御を停止させることを特徴とする請求項 15 に記載の電力変換装置。

【請求項 17】

前記発電維持部は、前記ロータの運転状況を前記マイクロコンピュータに送信する第2のシリアル通信インターフェースを備えることを特徴とする請求項 1 から 16 のいずれか1項に記載の電力変換装置。

【請求項 18】

前記発電維持部は、前記マイクロコンピュータにて駆動制御に切り替えられた時は、前記マイクロコンピュータにて駆動制御を行わせ、前記マイクロコンピュータにて発電制御に切り替えられた時は、前記マイクロコンピュータにて発電制御を行わせるかまたは自分自身で発電を維持させることを特徴とする請求項 1 から 17 のいずれか1項に記載の電力変換装置。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は電力変換装置に関し、特に、自動車等の車両に搭載される車両用回転電動機に用いる車両用電力変換装置に関する。

【背景技術】

【0002】

車両用回転電動機においては、より高効率化を目指して整流素子としてパワー素子を使用し、パワー素子とこれを駆動する信号を生成するパワー素子駆動信号生成手段とを含む電力変換装置により、整流素子による損失を低減した整流方式が用いられている。

20

【0003】

また、パワー素子を流れる電流方向を変えることでトルクを発生させ、発電だけでなく駆動にも対応できるようにするため、演算処理速度が高速でかつ、多くの割り込みやタイマを搭載した高性能のマイクロコンピュータを用いて、一般的な電動機制御よりも複雑な動作をさせるものもある（特許文献1）。

【0004】

一方、モータジェネレータの駆動電力および発電電力を制御するマイクロコンピュータの動作が安定しない場合、すべての機能を停止させるのではなく、最低限の発電のみを維持する方法も提案されている（特許文献2）。

30

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開2009-284564号公報

【特許文献2】特開2005-137065号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

しかしながら、高性能のマイクロコンピュータは、大規模メモリが搭載されているなどの理由で、車両用電力変換装置が設置される内燃機関直近の周辺温度条件をクリアできるものは極めて入手困難である。このため、このような高性能のマイクロコンピュータが搭載された基板は、冷却機構を設けたり、車両用電力変換装置から位置を離したりしなければならないという問題があった。

40

【0007】

一方、車両用電力変換装置が設置される内燃機関直近の周辺温度条件をクリアできるマイクロコンピュータは処理能力が高くないため、一般的な電動機制御よりも複雑な動作をさせるには性能不足であるという問題があった。

【0008】

また、積極的に駆動動作させる以外の場合には常に発電を維持する必要がある、回転子

50

(以下、ロータと称す。)に電流をある程度流し続ける必要がある。一方、高負荷で発電している状態から負荷が急に小さくなるような負荷急変に対しては、発電機端の電圧急上昇により、使用しているパワー素子が破壊される。

【0009】

このような発電運転状況のモニタをマイクロコンピュータに行わせると、マイクロコンピュータの処理に大きな負荷がかかり、回転子の回転位置と速度に応じて固定子(以下、ステータと称す。)に接続されているパワー素子の全相をオン/オフ制御する処理を含め大きな負担となっていた。

【0010】

本発明は、上記に鑑みてなされたものであって、マイクロコンピュータの処理にかかる負荷を軽減しつつ、発電運転制御の信頼性を向上させることが可能な電力変換装置を得ることを目的とする。

【課題を解決するための手段】

【0011】

上述した課題を解決し、目的を達成するために、本発明の電力変換装置は、モータジェネレータのロータ電流およびステータ各相電圧に基づいて、前記モータジェネレータの駆動制御および発電制御を行うマイクロコンピュータと、前記マイクロコンピュータの発電制御と別個に前記モータジェネレータの発電を維持させる発電維持部と、を備え、前記発電維持部は、前記モータジェネレータのステータ各相電圧に基づいて前記モータジェネレータの発電状態を監視する発電維持回路と、前記発電維持回路による発電状態の監視結果に基づいて、前記モータジェネレータの発電が維持されるようにデューティを制御する発電維持デューティ生成部と、を備えることを特徴とする。

【発明の効果】

【0012】

この発明によれば、マイクロコンピュータの処理にかかる負荷を軽減しつつ、発電運転制御の信頼性を向上させることが可能という効果を奏する。

【図面の簡単な説明】

【0013】

【図1】図1は、本発明に係る電力変換装置の実施の形態1の概略構成を示すブロック図である。

【図2】図2は、図1のモータジェネレータ部14、ロータパワー部16およびステータパワー部17の概略構成を示すブロック図である。

【図3】図3は、図1のセレクト部126aの概略構成を示すブロック図である。

【図4】図4は、図1の発電維持デューティ生成部1232の状態遷移を示す図である。

【図5】図5は、図1の回転検出デューティ生成部1231および発電維持デューティ生成部1232のデューティ生成時の状態遷移を示す図である。

【図6】図6は、過電流検出時のスイッチング素子T7のオン/オフ制御方法を示すタイミングチャートである。

【図7】図7は、図1のロードダンプ検出部120の状態遷移を示す図である。

【図8】図8は、本発明に係る電力変換装置の実施の形態2の概略構成を示すブロック図である。

【図9】図9は、本発明に係る電力変換装置の実施の形態3の概略構成を示すブロック図である。

【図10】図10は、図9のセレクト部126bの概略構成を示すブロック図である。

【図11】図11は、図9のトリップ検出部の動作例を示す図である。

【図12】図12は、図9のロータ回転検出部124および回転検出デューティ生成部1231の動作例を示すタイミングチャートである。

【図13】図13は、本発明に係る電力変換装置の実施の形態3の発電維持部12のクロック停止中の同期シリアル通信を可能とするための回路方式を示すブロック図である。

【図14】図14は、本発明に係る電力変換装置の実施の形態4の概略構成を示すブロッ

10

20

30

40

50

ク図である。

【図15】図15は、図14のセクタ部126cの概略構成を示すブロック図である。

【図16】図16は、本発明に係る電力変換装置の実施の形態5の概略構成を示すブロック図である。

【図17】図17は、図16の電力変換装置のシリアル通信処理の一例を示すタイミングチャートである。

【発明を実施するための形態】

【0014】

以下に、本発明に係る電力変換装置の実施の形態を図面に基づいて詳細に説明する。なお、この実施の形態によりこの発明が限定されるものではない。

10

【0015】

実施の形態1

図1は、本発明に係る電力変換装置の実施の形態1の概略構成を示すブロック図である。図1において、この電力変換装置には、モータジェネレータ部14の駆動制御および発電制御を行うマイクロコンピュータ11aおよびマイクロコンピュータ11aの発電制御と別個にモータジェネレータ部14の発電を維持させる発電維持部12aが設けられている。

【0016】

この発電維持部12aは、マイクロコンピュータ11aが正常な場合、マイクロコンピュータ11aに発電制御を行わせ、マイクロコンピュータ11aに異常が発生した場合、マイクロコンピュータ11aから自律して発電維持を行わせることができる。

20

【0017】

また、発電維持部12aは、ステータ母線電圧に基づいてマイクロコンピュータ11aと独立して負荷変動を監視し、その監視結果に基づいてモータジェネレータ部14のロータ電流を遮断させることができる。

【0018】

ここで、マイクロコンピュータ11aには、WDT信号S11を出力するポート出力端子T11、リセット信号S12を入力するリセット端子T12、マイコンロータゲート信号S26を出力するPWM出力端子T13、ステータゲート指令信号S14を出力するPWM出力端子T14、ロータ電流モニタ信号S18を入力するアナログ入力端子T15、ステータ各相電圧モニタ信号S30を入力するアナログ入力端子T16、ステータパワー部異常信号S31を入力するポート入力端子T17およびロータ角度位置信号S33を入力するポート入力端子T18が設けられている。

30

【0019】

発電維持部12aには、マイコン監視部121a、発電維持部電源異常監視部122、ロータ制御ロジック部123、ロータ回転検出部124、発電維持回路125、セクタ部126a、ロータドライバ部127、ロータロジック監視部128およびロードダンプ検出部120が設けられている。

【0020】

なお、発電維持回路125は、モータジェネレータ部14のステータ各相電圧に基づいてモータジェネレータ部14の発電状態を監視したり、ステータ母線電圧に基づいて発電時の過電圧および不足電圧を検出したり、ロータ電流に基づいて過電流を検出したりすることができる。

40

【0021】

マイコン監視部121aには、マイコン電源異常監視部1211、ウォッチドッグタイマ監視部1212およびリセット生成部1213が設けられている。ロータ制御ロジック部123には、回転検出デューティ生成部1231および発電維持デューティ生成部1232が設けられている。

【0022】

なお、発電維持デューティ生成部1232は、発電維持回路125による発電状態の監

50

視結果に基づいて、モータジェネレータ部 1 4 の発電が維持されるようにデューティを制御したり、モータジェネレータ部 1 4 の発電時に過電圧が検出された場合、モータジェネレータ部 1 4 の回転が維持されるようにデューティを制御したりすることができる。

【 0 0 2 3 】

発電維持回路 1 2 5 には、過電流検出部 1 2 5 1、発電検出部 1 2 5 2、不足電圧検出部 1 2 5 3 および過電圧検出部 1 2 5 4 が設けられている。ロータロジック監視部 1 2 8 には、クロック生成部 1 2 8 1 およびクロック監視部 1 2 8 2 が設けられている。

【 0 0 2 4 】

また、この電力変換装置には、ロータパワー部 1 6、ステータパワー部 1 7、ステータドライバ部 1 3 3、ステータ異常検出部 1 3 4 およびロータ角度位置検出部 1 3 5 が設けられている。

10

【 0 0 2 5 】

図 2 は、図 1 のモータジェネレータ部 1 4、ロータパワー部 1 6 およびステータパワー部 1 7 の概略構成を示すブロック図である。図 2 において、モータジェネレータ部 1 4 には、電機子巻線 M 1 および界磁巻線 M 2 が設けられている。ここで、電機子巻線 M 1 は U V W の 3 相分だけ設けられ、電機子巻線 M 1 の各相の一端は入力端子 U、V、W に接続されるとともに、電機子巻線 M 1 の各相の他端は共通に接続されている。界磁巻線 M 2 の各端は入力端子 F H S 1、F H S 2 に接続されている。

【 0 0 2 6 】

また、モータジェネレータ部 1 4 には、ロータの回転角度位置を検出する回転角度位置検出部 1 4 a が設けられ、回転角度位置検出部 1 4 a は、出力端子 T O 1 ~ T O 4 に接続されている。

20

【 0 0 2 7 】

ステータパワー部 1 7 には、スイッチング素子 T 1 ~ T 6 およびフリーホイールダイオード D 1 ~ D 6 が設けられ、フリーホイールダイオード D 1 ~ D 6 はスイッチング素子 T 1 ~ T 6 に並列に接続されている。なお、スイッチング素子 T 1 ~ T 6 としては、電界効果トランジスタを用いるようにしてもよいし、バイポーラトランジスタを用いるようにしてもよいし、IGBT を用いるようにしてもよい。

【 0 0 2 8 】

そして、スイッチング素子 T 1、T 2 が直列接続されることで U 相アームが構成され、スイッチング素子 T 3、T 4 が直列接続されることで V 相アームが構成され、スイッチング素子 T 5、T 6 が直列接続されることで W 相アームが構成されている。

30

【 0 0 2 9 】

そして、U 相アーム、V 相アームおよび W 相アームは互いに並列に接続され、U 相アーム、V 相アームおよび W 相アームの両端は電源端子 P、N に接続されている。ここで、電源端子 P は蓄電池 1 5 の正極側に接続され、電源端子 N は蓄電池 1 5 の負極側に接続されている。そして、電源端子 P、N には、ステータ母線電圧として P 端電圧および N 端電圧をそれぞれ供給することができる。

【 0 0 3 0 】

また、スイッチング素子 T 1 ~ T 6 のゲートはゲート駆動端子 U H、U L、V H、V L、W H、W L にそれぞれ接続されている。スイッチング素子 T 1、T 2 の接続点は入力端子 U に接続され、スイッチング素子 T 3、T 4 の接続点は入力端子 V に接続され、スイッチング素子 T 5、T 6 の接続点は入力端子 W に接続されている。

40

【 0 0 3 1 】

ロータパワー部 1 6 には、スイッチング素子 T 7、フリーホイールダイオード D 7、ダイオード D 8 および抵抗 R 1 が設けられ、フリーホイールダイオード D 7 はスイッチング素子 T 7 に並列に接続されている。また、スイッチング素子 T 7 にはダイオード D 8 が直列接続され、この直列回路の両端は電源端子 F P、F N に接続されている。ここで、電源端子 F P は蓄電池 1 5 の正極側に接続され、電源端子 F N は蓄電池 1 5 の負極側に接続されている。

50

【 0 0 3 2 】

また、スイッチング素子 T 7 のゲートはゲート駆動端子 F H に接続されている。スイッチング素子 T 7 とダイオード D 8 の接続点は入力端子 F H S 1 に接続され、ダイオード D 8 と入力端子 F H S 2 との間には抵抗 R 1 が接続され、抵抗 R 1 の両端は検出端子 S H 1、S H 2 に接続されている。

【 0 0 3 3 】

図 3 は、図 1 のセクタ部 1 2 6 a の概略構成を示すブロック図である。図 3 において、セクタ部 1 2 6 a には、論理積回路 N 1、N 2、N 5 および論理和回路 N 3、N 4 が設けられている。論理積回路 N 1 には、発電維持デューティ信号 S 4 9 およびマイコン異常検出信号 S 2 3 が入力され、ロータロジック異常信号 S 2 2 が反転入力される。

10

【 0 0 3 4 】

論理積回路 N 2 には、マイコンロータゲート信号 S 2 6 が入力され、マイコン異常検出信号 S 2 3 が反転入力される。論理和回路 N 3 には、論理積回路 N 1、N 2 の出力信号が入力される。

【 0 0 3 5 】

論理和回路 N 4 には、ロータ電源異常信号 S 2 4 およびロードタンブ検出信号 S 5 0 が入力される。論理積回路 N 5 には、論理和回路 N 3 の出力信号が入力され、論理和回路 N 4 の出力信号が反転入力され、ロータゲート指令信号 S 2 7 が出力される。

【 0 0 3 6 】

以下、図 1 ~ 図 3 を参照しながら図 1 の電力変換装置の動作について説明する。

20

ロータパワー部 1 6 からは検出端子 S H 1、S H 2 を介してロータ電流モニタ信号 S 1 8 が出力され、マイクロコンピュータ 1 1 a に入力される。また、入力端子 U、V、W からステータ各相電圧モニタ信号 S 3 0 が検出され、マイクロコンピュータ 1 1 a に入力される。

【 0 0 3 7 】

また、出力端子 T 1 ~ T 4 からは回転子角度検出信号群 S 3 2 が出力され、ロータ角度位置検出部 1 3 5 に入力される。そして、ロータ角度位置検出部 1 3 5 において、回転子角度検出信号群 S 3 2 からロータ角度位置信号 S 3 3 が生成され、マイクロコンピュータ 1 1 a に入力される。

【 0 0 3 8 】

また、ステータ各相電圧モニタ信号 S 3 0 はステータ異常検出部 1 3 4 に入力され、ステータパワー部 1 7 に異常がないかどうか監視される。そして、ステータパワー部 1 7 に異常が発生した場合、ステータパワー部異常信号 S 3 1 がマイクロコンピュータ 1 1 a に入力される。

30

【 0 0 3 9 】

そして、マイクロコンピュータ 1 1 a において、ステータ各相電圧モニタ信号 S 3 0 およびロータ電流モニタ信号 S 1 8 に基づいてマイコンロータゲート信号 S 2 6 が生成され、セクタ部 1 2 6 a に入力される。また、ロータ角度位置信号 S 3 3 に基づいてステータゲート指令信号 S 1 4 が生成され、ステータドライバ部 1 3 3 に入力される。

【 0 0 4 0 】

そして、ステータドライバ部 1 3 3 において、ステータゲート指令信号 S 1 4 からステータゲートドライブ信号 S 2 9 が生成され、ゲート駆動端子 U H、U L、V H、V L、W H、W L を介してステータパワー部 1 7 に入力されることで、スイッチング素子 T 1 ~ T 6 が駆動される。

40

【 0 0 4 1 】

また、W D T 信号 S 1 1 がマイクロコンピュータ 1 1 a からウォッチドッグタイマ監視部 1 2 1 2 に出力され、ウォッチドッグタイマが監視される。そして、ウォッチドッグタイマに異常が発生した場合、W D T 異常検出信号 S 2 0 がリセット生成部 1 2 1 3 に出力される。

【 0 0 4 2 】

50

また、マイコン電源異常監視部 1 2 1 1 にてマイクロコンピュータ 1 1 a の電源が監視され、マイクロコンピュータ 1 1 a の電源に異常が発生した場合、マイコン電源異常検出信号 S 2 1 がリセット生成部 1 2 1 3 に出力される。

【 0 0 4 3 】

そして、リセット生成部 1 2 1 3 において、W D T 異常検出信号 S 2 0 またはマイコン電源異常検出信号 S 2 1 が入力された場合、リセット信号 S 1 2 がマイクロコンピュータ 1 1 a に出力されるとともに、マイコン異常検出信号 S 2 3 がセクタ部 1 2 6 a に出力される。

【 0 0 4 4 】

また、発電維持部電源異常監視部 1 2 2 において、発電維持部 1 2 a の電源が監視され、発電維持部 1 2 a の電源に異常が発生した場合、ロータ電源異常信号 S 2 4 がセクタ部 1 2 6 a に出力される。

10

【 0 0 4 5 】

また、クロック生成部 1 2 8 1 にて生成された発電維持部 1 2 a のクロックがクロック監視部 1 2 8 2 にて監視される。そして、発電維持部 1 2 a のクロックに異常が発生した場合、ロータロジック異常信号 S 2 2 がセクタ部 1 2 6 a に出力される。

【 0 0 4 6 】

また、入力端子 U、V、W のいずれかからステータ相電圧モニタ信号 S 1 5 が検出され、ロータ回転検出部 1 2 4 に入力される。そして、ロータ回転検出部 1 2 4 において、ステータ相電圧モニタ信号 S 1 5 に基づいてロータの回転検出が行われ、回転検出信号 S 4 1 および誘起電圧検出レベル信号 S 4 2 が回転検出デューティ生成部 1 2 3 1 に出力される。

20

【 0 0 4 7 】

そして、回転検出デューティ生成部 1 2 3 1 において、回転検出信号 S 4 1 が入力されると、回転検出デューティ値命令 S 4 8 が生成され、発電維持デューティ生成部 1 2 3 2 に出力される。なお、回転検出デューティ値命令 S 4 8 は、回転検出ができるようなロータ電流が流れるようにデューティ値を設定させることができる。

【 0 0 4 8 】

また、ロータパワー部 1 6 からはロータ電流モニタ信号 S 1 8 が過電流検出部 1 2 5 1 に出力され、ロータ電流が監視される。そして、ロータに過電流が発生した場合、過電流検出信号 S 4 3 が回転検出デューティ生成部 1 2 3 1 および発電維持デューティ生成部 1 2 3 2 に出力される。

30

【 0 0 4 9 】

また、発電検出部 1 2 5 2 には、P 端電圧 S 1 6、N 端電圧 S 1 7 およびステータ各相電圧モニタ信号 S 3 0 が入力され、発電状態が監視される。そして、発電検出部 1 2 5 2 において、発電状態が検出された場合、発電検出信号 S 4 4 が発電維持デューティ生成部 1 2 3 2 に出力される。

【 0 0 5 0 】

また、不足電圧検出部 1 2 5 3 には、P 端電圧 S 1 6 が入力され、ステータ母線電圧が監視される。そして、不足電圧検出部 1 2 5 3 において、ステータ母線電圧の不足が検出された場合、不足電圧検出信号 S 4 5 が発電維持デューティ生成部 1 2 3 2 に出力される。

40

【 0 0 5 1 】

また、過電圧検出部 1 2 5 4 には、P 端電圧 S 1 6 が入力され、ステータ母線電圧が監視される。そして、過電圧検出部 1 2 5 4 において、ステータ母線電圧の過電圧が検出された場合、過電圧検出信号 S 4 6 が発電維持デューティ生成部 1 2 3 2 に出力される。

【 0 0 5 2 】

そして、回転検出デューティ生成部 1 2 3 1 および発電維持デューティ生成部 1 2 3 2 において、過電流検出信号 S 4 3 が入力されると、回転検出デューティ値命令 S 4 8 および発電維持デューティ信号 S 4 9 が遮断され、スイッチング素子 T 7 がオフされることで

50

、ロータ電流が遮断される。

【 0 0 5 3 】

また、発電維持デューティ生成部 1 2 3 2 において、発電検出信号 S 4 4 が出力されている時に不足電圧検出信号 S 4 5 が出力されると、発電が維持できるようなロータ電流が流れるように発電維持デューティ信号 S 4 9 が生成され、セクタ部 1 2 6 a に出力される。

【 0 0 5 4 】

また、発電維持デューティ生成部 1 2 3 2 において、発電検出信号 S 4 4 が出力されている時に過電圧検出信号 S 4 6 が出力されると、回転検出ができるようなロータ電流が流れるように発電維持デューティ信号 S 4 9 が生成され、セクタ部 1 2 6 a に出力される。

10

【 0 0 5 5 】

また、ロードダンプ検出部 1 2 0 には、P 端電圧 S 1 6 が入力され、負荷変動が監視される。そして、想定を超える負荷変動が検出されると、ロードダンプ検出信号 S 5 0 が生成され、セクタ部 1 2 6 a に出力される。

【 0 0 5 6 】

図 4 は、図 1 の発電維持デューティ生成部 1 2 3 2 の状態遷移を示す図である。図 4 において、不足電圧検出部 1 2 5 3 にて不足電圧が検出されると、発電維持デューティ生成部 1 2 3 2 は発電状態 (P 1) に遷移し、発電が維持できるようなロータ電流が流れるように発電維持デューティ信号 S 4 9 を生成する。なお、この時の発電維持デューティ信号 S 4 9 は、設定された最大デューティ値になるようにデューティを設定することができる。

20

【 0 0 5 7 】

一方、過電圧検出部 1 2 5 4 にて過電圧が検出されると、発電維持デューティ生成部 1 2 3 2 は回転検出状態 (P 2) に遷移し、回転検出ができるようなロータ電流が流れるように発電維持デューティ信号 S 4 9 を生成する。なお、この時の発電維持デューティ信号 S 4 9 は、回転検出デューティ値命令 S 4 8 に従ってデューティを設定することができる。

【 0 0 5 8 】

図 5 は、図 1 の回転検出デューティ生成部 1 2 3 1 および発電維持デューティ生成部 1 2 3 2 のデューティ生成時の状態遷移を示す図である。図 5 において、スイッチング素子 T 7 がオンの状態 (P 3) で過電流検出部 1 2 5 1 にて過電流が検出されると、発電維持デューティ信号 S 4 9 にてデューティを 0 に設定させることで、スイッチング素子 T 7 がオフの状態 (P 4) に遷移する。

30

【 0 0 5 9 】

また、スイッチング素子 T 7 がオンの状態 (P 3) でデューティカウンタタイマがタイムアウトすると、発電維持デューティ信号 S 4 9 にてデューティを 0 に設定させることで、スイッチング素子 T 7 がオフの状態 (P 4) に遷移する。

また、スイッチング素子 T 7 がオフの状態 (P 4) でデューティ出力のピリオドの頭が検出されると、スイッチング素子 T 7 がオンの状態 (P 3) に遷移する。

40

【 0 0 6 0 】

図 6 は、過電流検出時のスイッチング素子 T 7 のオン/オフ制御方法を示すタイミングチャートである。図 6 において、発電時には、ステータ相電圧モニタ信号 S 1 5 の波形は S 1 5 a のようになり、ステータ相電圧モニタ信号 S 1 5 の最大レベルがフリーホイールダイオード D 7 の順方向電圧分だけ P 端電圧 S 1 6 より高くなり、ステータ相電圧モニタ信号 S 1 5 の最小レベルがフリーホイールダイオード D 7 の順方向電圧分だけ N 端電圧 S 1 7 より低くなる。

【 0 0 6 1 】

一方、駆動時には、ステータ相電圧モニタ信号 S 1 5 の波形は S 1 5 b、回転検出時には、ステータ相電圧モニタ信号 S 1 5 の波形は S 1 5 c のようになり、ステータ相

50

電圧モニタ信号 S 1 5 のレベルは、P 端電圧 S 1 6 と N 端電圧 S 1 7 の間に収まるようになる。このため、ロータ回転検出部 1 2 4 において、ステータ相電圧モニタ信号 S 1 5 の波形を監視することにより、発電が行われているかどうかを判定することができる。

【 0 0 6 2 】

また、過電流検出部 1 2 5 1 では、過電流検出レベル L V 3 が設定され、ロータ電流モニタ信号 S 1 8 のレベルが過電流検出レベル L V 3 を超えると、発電維持デューティ信号 S 4 9 のデューティ出力が 0 になり、スイッチング素子 T 7 がオフされる。なお、1 周囲分の発電用ピリオドでは、過電流検出は 1 回だけ有効とし、1 回だけスイッチング素子 T 7 のオンとオフを行うことができる。また、発電用ピリオドは回転検出ピリオドと異なっている。

10

【 0 0 6 3 】

図 7 は、図 1 のロードダンプ検出部 1 2 0 の状態遷移を示す図である。図 7 において、P 端電圧 S 1 6 を監視している状態 (P 5) において、想定を超える負荷変動が検出されると、ロードダンプ検出信号 S 5 0 を発行する (P 6) 。なお、通常時の P 端電圧 S 1 6 を大きく超える過電圧が発生したときに、想定を超える負荷変動が発生したものとみなすことができる。なお、通常時の P 端電圧 S 1 6 を大きく超える過電圧は、例えば、3 0 ~ 5 0 V 程度に設定することができる。

【 0 0 6 4 】

そして、ロードダンプ検出信号 S 5 0 を発行した後、P 端電圧 S 1 6 が通常レベルに戻ったならば、P 端電圧 S 1 6 を監視している状態 (P 5) に移行する。なお、P 端電圧 S 1 6 の通常レベルは、例えば、1 4 V 程度に設定することができる。

20

【 0 0 6 5 】

そして、セレクト部 1 2 6 a において、ロータ電源異常信号 S 2 4 またはロードダンプ検出信号 S 5 0 が入力された場合、マイコンロータゲート信号 S 2 6 および発電維持デューティ信号 S 4 9 が遮断され、ロータゲート指令信号 S 2 7 にてデューティが 0 に設定される。

【 0 0 6 6 】

一方、ロータ電源に異常がなく、想定を超える負荷変動もなく、発電維持部 1 2 a およびマイクロコンピュータ 1 1 a が正常な場合、マイコンロータゲート信号 S 2 6 がセレクト部 1 2 6 a にて選択され、ロータゲート指令信号 S 2 7 として出力される。

30

【 0 0 6 7 】

また、ロータ電源に異常がなく、想定を超える負荷変動もない状態で、ロータロジック異常信号 S 2 2 が入力されると、マイコンロータゲート信号 S 2 6 がセレクト部 1 2 6 a にて選択され、ロータゲート指令信号 S 2 7 として出力される。

【 0 0 6 8 】

また、ロータ電源に異常がなく、想定を超える負荷変動もない状態で、マイコン異常検出信号 S 2 3 が入力されると、発電維持デューティ信号 S 4 9 がセレクト部 1 2 6 a にて選択され、ロータゲート指令信号 S 2 7 として出力される。

【 0 0 6 9 】

そして、セレクト部 1 2 6 a から出力されたロータゲート指令信号 S 2 7 はロータドライバ部 1 2 7 に入力される。そして、ロータドライバ部 1 2 7 において、ロータゲート指令信号 S 2 7 からロータゲートドライブ信号 S 2 8 が生成され、ゲート駆動端子 F H を介してロータパワー部 1 6 に入力される。

40

【 0 0 7 0 】

これにより、マイクロコンピュータ 1 1 a に異常が発生した場合においても、発電維持部 1 2 a にてモータジェネレータ部 1 4 の発電を維持させることが可能となり、車両用電力変換装置が設置される内燃機関直近の周辺温度条件下においても、積極的に駆動動作させる以外の場合の発電の信頼性を向上させることができる。

【 0 0 7 1 】

また、発電維持部 1 2 a にロードダンプ検出部 1 2 0 を設けることにより、モータジェ

50

ネレータ部 14 の負荷急変によって 100 μ s e c に満たない時間で電圧が急上昇した場合においても、発電動作を極めて短時間に急停止させ、ロータ電流を遮断させることができる。このため、マイクロコンピュータ 11 a の割り込みオーバーヘッド時間と他の処理とのオーバーラップ時間による遅延を防止することができ、応答処理を高速化することができる。

【0072】

また、発電維持部 12 a にロータ回転検出部 124 を設けることにより、ロータ電流が流れていない状態であってもロータの心材に残っている残留磁束から誘起される相電圧を検出することが可能となり、ロータの回転を検出することが可能となる。このため、ロータの回転が検出されたならば、そのような回転が維持されるようなロータ電流が流れるようにデューティを設定することが可能となり、マイクロコンピュータ 11 a の負荷を増大させることなく、モータジェネレータ部 14 にて駆動されるエンジンなどの回転を検出することができる。

10

【0073】

実施の形態 2 .

図 8 は、本発明に係る電力変換装置の実施の形態 2 の概略構成を示すブロック図である。図 8 において、この電力変換装置には、図 1 のマイクロコンピュータ 11 a の代わりにマイクロコンピュータ 11 b が設けられ、マイクロコンピュータ 11 b とは別個にステータの駆動制御を行うステータ制御部 13 a が追加されている。

【0074】

ここで、マイクロコンピュータ 11 b には、ポート出力端子 T 11、リセット端子 T 12、PWM 出力端子 T 13、アナログ入力端子 T 15、T 16 が設けられるとともに、ステータ割り込み端子 T 21 が設けられている。また、マイクロコンピュータ 11 b には、運転命令をステータ制御部 13 a に送信したり、ステータの運転状況をステータ制御部 13 a から受信したりするシリアル通信 I F 137 a が設けられている。

20

【0075】

ステータ制御部 13 a には、ステータ電源異常監視部 131、ステータ制御ロジック部 132 a、ステータドライバ部 133、ステータ異常検出部 134、ロータ角度位置検出部 135、シリアル通信 I F 136 a およびステータ制御部エラーハンドラ 137 が設けられている。また、シリアル通信 I F 136 a の出力端子にはバッファ 140 が接続されている。

30

【0076】

以下、図 8 の電力変換装置の動作について説明する。なお、発電維持部 12 a の動作は図 1 の電力変換装置と同様である。

【0077】

ステータ制御部 13 a において、出力端子 T 1 ~ T 4 からは回転子角度検出信号群 S 32 が出力され、ロータ角度位置検出部 135 に入力される。そして、ロータ角度位置検出部 135 において、回転子角度検出信号群 S 32 からロータ角度位置信号 S 33 が生成され、ステータ制御ロジック部 132 a に入力される。

【0078】

ステータ各相電圧モニタ信号 S 30 はステータ異常検出部 134 に入力され、ステータパワー部 17 に異常がないかが監視される。そして、ステータパワー部 17 に異常が発生した場合、ステータパワー部異常信号 S 31 がステータ制御ロジック部 132 a に入力される。

40

【0079】

また、ステータ電源異常監視部 131 において、ステータ制御部 13 a の電源が監視され、ステータ制御部 13 a の電源に異常が発生した場合、ステータ電源異常信号 S 52 がステータ制御ロジック部 132 a に出力される。また、ステータ制御部エラーハンドラ 137 からはステータ割り込み信号 S 51 がマイクロコンピュータ 11 b に出力される。

【0080】

50

ステータ制御ロジック部 1 3 2 a において、ロータ角度位置信号 S 3 3 とともに、ステータ各相電圧モニタ信号 S 3 0 およびフリーホイールダイオード D 1 ~ D 6 のオン/オフの通電状態の検出信号を参照することにより、スイッチング素子 T 1 ~ T 6 のオン/オフタイミングが予測される。

【 0 0 8 1 】

また、駆動時においては、一実施例として、ロータ角度位置信号 S 3 3 を参照することで、1 8 0 ° 通電もしくは 1 2 0 ° 通電という方法でモータジェネレータ部 1 4 を動作させることができる。

【 0 0 8 2 】

そして、マイクロコンピュータ 1 1 b からマイコン送信データ T X が送信されると、シリアル通信 I F 1 3 6 a を介して受信される。そして、シリアル通信 I F 1 3 6 a において、マイコン送信データ T X からステータ受信データ S R D が生成され、ステータ制御ロジック部 1 3 2 a に送られる。

【 0 0 8 3 】

また、ステータ制御ロジック部 1 3 2 a からステータ送信データ S T D が送信されると、シリアル通信 I F 1 3 6 a にてマイコン受信データ R X が生成され、マイクロコンピュータ 1 1 b に送られる。なお、このシリアル通信は調歩同期でよい。

【 0 0 8 4 】

なお、マイコン送信データ T X としては、高効率発電動作命令、力行駆動命令および停止命令があり、さらにこれらの命令を実現するための詳細なパラメータ動作設定を含むことができる。また、マイコン送信データ T X としては、ステータ運転状況を確認するためのレジスタ読み出し要求を含むことができる。

【 0 0 8 5 】

マイコン受信データ R X としては、マイコン送信データ T X が正常に受信され、レジスタに書き込まれたかを示す応答、マイクロコンピュータ 1 1 b からのレジスタ読み出し要求に対する応答などを含むことができる。

【 0 0 8 6 】

そして、マイクロコンピュータ 1 1 b から発電命令または駆動命令が送信された場合、ステータ制御ロジック部 1 3 2 a にてステータゲート指令信号 S 1 4 が生成され、ステータドライバ部 1 3 3 に入力される。そして、ステータドライバ部 1 3 3 において、ステータゲート指令信号 S 1 4 からステータゲートドライブ信号 S 2 9 が生成され、ゲート駆動端子 U H、U L、V H、V L、W H、W L を介してステータパワー部 1 7 に入力されることで、スイッチング素子 T 1 ~ T 6 が駆動される。

【 0 0 8 7 】

また、ステータ制御ロジック部 1 3 2 a において、ステータ電源異常信号 S 5 2 が入力されると、全てのスイッチング素子 T 1 ~ T 6 がオフされるようにステータゲート指令信号 S 1 4 が生成される。

【 0 0 8 8 】

また、ステータ制御ロジック部 1 3 2 a において、ステータパワー部異常信号 S 3 1 が入力されると、天絡地絡ならば、全てのスイッチング素子 T 1 ~ T 6 がオフされるようにステータゲート指令信号 S 1 4 が生成され、個別ゲート異常ならば、スイッチング素子 T 1 ~ T 6 が個別にオフされるようにステータゲート指令信号 S 1 4 が生成される。

【 0 0 8 9 】

ステータに何らかの異常が発生した場合、ステータ制御部エラーハンドラ 1 3 7 からはステータ割り込み信号 S 5 1 がマイクロコンピュータ 1 1 b に出力される。そして、マイクロコンピュータ 1 1 b からは異常用のレジスタ読み出し要求が設定されたマイコン送信データ T X が送信され、ステータ制御部 1 3 a からは異常用のレジスタの値が設定されたマイコン受信データ R X が送信される。

【 0 0 9 0 】

一方、リセット生成部 1 2 1 3 において、W D T 異常検出信号 S 2 0 またはマイコン電

10

20

30

40

50

源異常検出信号 S 2 1 が入力された場合、リセット信号 S 1 2 がマイクロコンピュータ 1 1 b およびステータ制御ロジック部 1 3 2 a に出力されるとともに、マイコン異常検出信号 S 2 3 がセクタ部 1 2 6 a に出力される。

【 0 0 9 1 】

そして、マイクロコンピュータ 1 1 b およびステータ制御ロジック部 1 3 2 a がリセットされるとともに、セクタ部 1 2 6 a において発電が維持されるように切り替えられる。

【 0 0 9 2 】

これにより、マイクロコンピュータ 1 1 b にステータパワー部異常信号 S 3 1 およびロータ角度位置信号 S 3 3 を入力させたり、マイクロコンピュータ 1 1 b からステータゲート指令信号 S 1 4 を出力させたりすることなく、同期整流発電と駆動を実現することができる。このため、マイクロコンピュータ 1 1 b の負荷を低減することが可能となり、車両用電力変換装置が設置される内燃機関直近の周辺温度条件をクリアできるマイクロコンピュータ 1 1 b を使用することが可能となるとともに、ゲート配線数を削減することができる。この結果、マイクロコンピュータ 1 1 b の冷却機構を設けたり、車両用電力変換装置からマイクロコンピュータ 1 1 b の位置を離したりする必要がなくなり、電力変換装置の配置の制約を軽減することが可能となるとともに、実装面積を削減することができる。

【 0 0 9 3 】

実施の形態 3 .

図 9 は、本発明に係る電力変換装置の実施の形態 3 の概略構成を示すブロック図である。図 9 において、この電力変換装置には、図 8 のマイクロコンピュータ 1 1 b、発電維持部 1 2 a およびステータ制御部 1 3 a の代わりにマイクロコンピュータ 1 1 c、発電維持部 1 2 b およびステータ制御部 1 3 b が設けられている。

【 0 0 9 4 】

ここで、マイクロコンピュータ 1 1 c には、ポート出力端子 T 1 1、リセット端子 T 1 2、PWM 出力端子 T 1 3、アナログ入力端子 T 1 5、T 1 6 およびポート出力端子 T 1 9 が設けられるとともに、ステータ割り込み端子 T 2 1 およびロータ割り込み端子 T 2 0 が設けられている。また、マイクロコンピュータ 1 1 c には、運転命令をステータ制御部 1 3 b に送信したり、ステータの運転状況をステータ制御部 1 3 b から受信したり、ロータの運転状況を発電維持部 1 2 b から受信したりするシリアル通信 I F 1 3 7 b が設けられている。

【 0 0 9 5 】

発電維持部 1 2 b には、図 8 の発電維持部 1 2 a のマイコン監視部 1 2 1 a およびセクタ部 1 2 6 a の代わりにマイコン監視部 1 2 1 b およびセクタ部 1 2 6 b が設けられるとともに、シリアル通信 I F 1 2 9 a、トリップ検出部 1 3 0、発電維持部エラーハンドラ 1 2 1 0 およびバッファ 1 4 1 が追加されている。マイコン監視部 1 2 1 b には、図 1 のマイコン監視部 1 2 1 a に通信監視部 1 2 1 4 が追加されている。

【 0 0 9 6 】

ステータ制御部 1 3 b には、図 8 のステータ制御部 1 3 a のステータ制御ロジック部 1 3 2 a およびバッファ 1 4 0 の代わりにステータ制御ロジック部 1 3 2 b およびバッファ 1 4 2 が設けられるとともに、ステータロジック監視部 1 3 9 および通信監視部 1 3 8 が追加されている。ステータロジック監視部 1 3 9 には、クロック生成部 1 3 9 1 およびクロック監視部 1 3 9 2 が設けられている。

【 0 0 9 7 】

図 1 0 は、図 9 のセクタ部 1 2 6 b の概略構成を示すブロック図である。図 1 0 において、セクタ部 1 2 6 b には、論理積回路 N 1 1 ~ N 1 3、N 1 5、N 1 8 および論理和回路 N 1 4、N 1 6、N 1 7 が設けられている。論理積回路 N 1 1 には、発電維持デューティ信号 S 4 9 およびトリップ信号 S 6 1 が入力され、マイコン異常検出信号 S 2 3 が反転入力される。

【 0 0 9 8 】

10

20

30

40

50

論理積回路N12には、回転検出デューティ信号S47およびマイコン異常検出信号S23が入力され、トリップ信号S61が反転入力される。論理和積路N13には、マイコンロータゲート信号S26およびマイコン発電駆動切替信号S71が入力され、マイコン異常検出信号S23およびトリップ信号S61が反転入力される。

【0099】

論理和回路N16には、マイコンロータゲート信号S26および回転検出デューティ信号S47が入力される。論理和回路N17には、ロータ電源異常信号S24およびロードタンブ検出信号S50が入力される。

【0100】

論理積回路N18には、論理和回路N16の出力信号が入力され、マイコン発電駆動切替信号S71、マイコン異常検出信号S23およびトリップ信号S61が反転入力される。

10

【0101】

論理和回路N14には、論理積回路N11～N13、N18の出力信号が入力される。論理積回路N15には、論理和回路N14の出力信号が入力され、論理和回路N17の出力信号が反転入力され、ロータゲート指令信号S27が出力される。

【0102】

以下、図9および図10を参照しながら図9の電力変換装置の動作について説明する。

【0103】

ステータ制御部13bにおいて、クロック生成部1391にて生成されたステータ制御部13bのクロックがクロック監視部1392にて監視される。そして、ステータ制御部13bのクロックに異常が発生した場合、ステータロジック異常信号S64がステータ制御ロジック部132bに出力される。

20

【0104】

また、マイクロコンピュータ11cからは、通信同期用クロック信号SCLKがシリアル通信IF129a、136bに出力される。そして、発電維持部12bおよびステータ制御部13bのクロックが停止した場合においても、通信同期用クロック信号SCLKに基づいて通信を行うことができる。

【0105】

また、マイクロコンピュータ11cからは、データ選択信号SERSELがシリアル通信IF129a、136bおよびバッファ141、142の制御端子に出力される。そして、マイクロコンピュータ11cと発電維持部12bとの間で通信が行われる場合、マイクロコンピュータ11cとステータ制御部13bとの間の通信を遮断し、マイクロコンピュータ11cとステータ制御部13bとの間で通信が行われる場合、マイクロコンピュータ11cと発電維持部12bとの間の通信を遮断する。

30

【0106】

これにより、発電維持部12bとステータ制御部13bとで通信路が共有されている場合においても、シリアル通信IF129a、136bが同時に駆動されるのを防止し、ことで、発電維持部12bとステータ制御部13bとの間での競合を回避させることができる。

40

【0107】

そして、データ選択信号SERSELにてステータ制御部13bとの通信が許容された場合、マイクロコンピュータ11cからマイコン送信データTXが送信されると、シリアル通信IF136bを介して受信される。そして、シリアル通信IF136bにおいて、マイコン送信データTXからステータ受信データSRDが生成され、ステータ制御ロジック部132bに送られる。

【0108】

また、ステータ制御ロジック部132bからステータ送信データSTDが送信されると、シリアル通信IF136bにてマイコン受信データRXが生成され、バッファ142を介してマイクロコンピュータ11cに送られる。

50

【 0 1 0 9 】

また、シリアル通信 I F 1 3 6 b とマイクロコンピュータ 1 1 c との間で正常に通信が行われている場合、シリアル通信 I F 1 3 6 b からステータ正常通信検出信号 S 6 5 が通信監視部 1 3 8 に送られる。

【 0 1 1 0 】

そして、通信監視部 1 3 8 において、マイクロコンピュータ 1 1 c との間の正常通信の間隔が監視され、マイクロコンピュータ 1 1 c との間の正常通信の間隔が延び過ぎている場合、ステータ通信異常信号 S 6 6 がステータ制御ロジック部 1 3 2 b に出力される。

【 0 1 1 1 】

そして、マイクロコンピュータ 1 1 c から発電命令または駆動命令が送信された場合、ステータ制御ロジック部 1 3 2 b にてステータゲート指令信号 S 1 4 が生成され、ステータドライバ部 1 3 3 に入力される。

10

【 0 1 1 2 】

また、ステータ制御ロジック部 1 3 2 b において、ステータ電源異常信号 S 5 2 またはステータロジック異常信号 S 6 4 またはステータ通信異常信号 S 6 6 が入力されると、全てのスイッチング素子 T 1 ~ T 6 がオフされるようにステータゲート指令信号 S 1 4 が生成される。

【 0 1 1 3 】

また、ステータ制御ロジック部 1 3 2 b において、ステータパワー部異常信号 S 3 1 が入力されると、天絡地絡ならば、全てのスイッチング素子 T 1 ~ T 6 がオフされるようにステータゲート指令信号 S 1 4 が生成され、個別ゲート異常ならば、スイッチング素子 T 1 ~ T 6 が個別にオフされるようにステータゲート指令信号 S 1 4 が生成される。

20

【 0 1 1 4 】

一方、データ選択信号 S E R S E L にて発電維持部 1 2 b との通信が許容された場合、マイクロコンピュータ 1 1 c からマイコン送信データ T X が送信されると、シリアル通信 I F 1 2 9 a を介して受信される。そして、シリアル通信 I F 1 2 9 a において、送信データ T X からロータ受信データ R R D が生成され、ロータ制御ロジック部 1 2 3 に送られる。

【 0 1 1 5 】

また、ロータ制御ロジック部 1 2 3 からロータ送信データ R T D が送信されると、シリアル通信 I F 1 1 2 9 a にてマイコン受信データ R X が生成され、バッファ 1 4 1 を介してマイクロコンピュータ 1 1 c に送られる。

30

【 0 1 1 6 】

また、シリアル通信 I F 1 2 9 a とマイクロコンピュータ 1 1 c との間で正常に通信が行われている場合、シリアル通信 I F 1 2 9 a からロータ正常通信検出信号 S 6 2 が通信監視部 1 2 1 4 に送られる。

【 0 1 1 7 】

そして、通信監視部 1 2 1 4 において、マイクロコンピュータ 1 1 c との間の正常通信の間隔が監視され、マイクロコンピュータ 1 1 c との間の正常通信の間隔が延び過ぎている場合、ロータ通信異常信号 S 6 3 がリセット生成部 1 2 1 3 に出力される。

40

【 0 1 1 8 】

そして、リセット生成部 1 2 1 3 において、W D T 異常検出信号 S 2 0 またはマイコン電源異常検出信号 S 2 1 が入力された場合、リセット信号 S 1 2 がマイクロコンピュータ 1 1 c およびステータ制御ロジック部 1 3 2 b に出力される。そして、マイクロコンピュータ 1 1 c およびステータ制御ロジック部 1 3 2 b がリセットされるとともに、発電維持部 1 2 b にて発電が維持されるように切り替えられる。

【 0 1 1 9 】

また、リセット生成部 1 2 1 3 において、ロータ通信異常信号 S 6 3 が入力された時にパワーオンリセット後に正常な通信が一度もマイクロコンピュータ 1 1 c との間で確立されていない場合、W D T 異常検出信号 S 2 0 およびマイコン電源異常検出信号 S 2 1 が入

50

力されていないならば、マイクロコンピュータ 11c およびステータ制御ロジック部 132b にリセット信号 S12 を出力することなく、マイクロコンピュータ 11c およびステータ制御ロジック部 132b にて駆動または発電が行なわれるように切り替えられる。

【0120】

なお、発電維持部 12b とマイクロコンピュータ 11c との間で通信が確立されていない時に、マイクロコンピュータ 11c にリセット信号 S12 を出力することなく、マイクロコンピュータ 11c にて駆動または発電が行なわれるように発電維持部 12b で切り替えを行ったことをマイクロコンピュータ 11c に通知するために、通信同期用クロック信号 SCLK に従って同期シリアル通信を行うことができる。

【0121】

この通知は、マイクロコンピュータ 11c の外部ポートと発電維持部 12b の外部ポートの論理で実現するようにしてもよい。この場合、同期シリアル通信でなく、調歩同期シリアル通信でもよい。

【0122】

また、リセット生成部 1213 において、ロータ通信異常信号 S63 が入力されるまでの間にパワーオンリセット後に正常な通信がマイクロコンピュータ 11c との間で確立されていた場合、リセット信号 S12 がマイクロコンピュータ 11c およびステータ制御ロジック部 132b に出力される。そして、マイクロコンピュータ 11c およびステータ制御ロジック部 132b がリセットされるとともに、発電維持部 12b にて発電が維持されるように切り替えられる。

【0123】

また、トリップ検出部 130 には、ロータロジック異常信号 S22、マイコン異常検出信号 S23 およびロータ通信異常信号 S63 が入力され、トリップ信号 S61 が生成される。

【0124】

このトリップ信号 S61 が出力される条件としては、例えば、発電維持部 12b のクロックが異常かつ発電維持部 12b の電源が正常の場合を挙げることができる。あるいは、トリップ信号 S61 が出力される別の条件として、発電維持部 12b の電源が正常かつ発電維持部 12b のクロックが正常かつマイクロコンピュータ 11c のウォッチドッグが正常かつパワーオンリセット後に正常な通信が一度もマイクロコンピュータ 11c との間で

【0125】

このような条件が成立すると、発電維持部 12b のロジックが異常であると判断し、セレクト部 126b は、マイクロコンピュータ 11c および発電維持部 12b にて駆動または発電が行われるように切り替えを行うことができる。

【0126】

図 11 は、図 9 のトリップ検出部の動作例を示す図である。図 11 において、トリップ検出部 130 では、ロータロジック異常信号 S22 が入力された場合にはトリップ信号 S61 が出力される。また、ロータロジック異常信号 S22 が入力されない場合においても、マイコン異常検出信号 S23 が出力されることなく、ロータ通信異常信号 S63 が入力

【0127】

図 12 は、図 9 のロータ回転検出部 124 および回転検出デューティ生成部 1231 の動作例を示すタイミングチャートである。図 12 において、ロータ回転検出部 124 では電圧検出レベル LV1、LV2 が設定される。そして、ステータ相電圧モニタ信号 S15 に基づいてロータの回転検出が行われるとともに、ステータ相電圧モニタ信号 S15 のレベルが電圧検出レベル LV1、LV2 と比較される。そして、ステータ相電圧モニタ信号 S15 のレベルが電圧検出レベル LV1、LV2 を超えると、その範囲を超えごとにタイマが起動される。そして、ステータ相電圧モニタ信号 S15 が電圧検出レベル LV1、LV2 を最初に超えた時点からタイマがタイムアップするまでの間は、誘起電圧

10

20

30

40

50

検出レベル信号 S 4 2 がハイレベルからロウレベルに移行させたままにされる。

【 0 1 2 8 】

そして、ロータ回転検出部 1 2 4 にてロータの回転が検出されると、回転検出信号 S 4 1 および誘起電圧検出レベル信号 S 4 2 が回転検出デューティ生成部 1 2 3 1 に出力される。

【 0 1 2 9 】

そして、回転検出デューティ生成部 1 2 3 1 において、回転検出信号 S 4 1 が入力されると、回転検出デューティ値命令 S 4 8 が生成され、発電維持デューティ生成部 1 2 3 2 に出力される。また、誘起電圧検出レベル信号 S 4 2 がロウレベルの時に回転検出デューティ値命令 S 4 8 が停止されることで、回転検出デューティ信号 S 4 7 が生成される。

10

【 0 1 3 0 】

また、セレクト部 1 2 6 b には、マイコンロータゲート信号 S 2 6、マイコン発電駆動切替信号 S 7 1、回転検出デューティ信号 S 4 7、発電維持デューティ信号 S 4 9、マイコン異常検出信号 S 2 3、ロータ電源異常信号 S 2 4、ロードタンブ検出信号 S 5 0 およびトリップ信号 S 6 1 が入力される。

【 0 1 3 1 】

そして、セレクト部 1 2 6 b において、ロータ電源異常信号 S 2 4 またはロードタンブ検出信号 S 5 0 が入力された場合、マイコンロータゲート信号 S 2 6 および発電維持デューティ信号 S 4 9 が遮断され、ロータゲート指令信号 S 2 7 にてデューティが 0 に設定される。

20

【 0 1 3 2 】

一方、トリップ出力がない状態で、マイコン異常検出信号 S 2 3 が入力されると、発電維持デューティ信号 S 4 9 が論理積回路 N 1 1 を介して論理和回路 N 1 4 に入力される。

【 0 1 3 3 】

また、マイコン異常がない状態で、トリップ信号 S 6 1 が入力されると、回転検出デューティ信号 S 4 7 が論理積回路 N 1 2 を介して論理和回路 N 1 4 に入力される。

【 0 1 3 4 】

また、マイコン異常もなく、トリップ出力もない状態で、マイコン発電駆動切替信号 S 7 1 にて発電が選択された場合、マイコンロータゲート信号 S 2 6 および回転検出デューティ信号 S 4 7 が論理積回路 N 1 8 を介して論理和回路 N 1 4 に入力される。

30

【 0 1 3 5 】

また、マイコン異常もなく、トリップ出力もない状態で、マイコン発電駆動切替信号 S 7 1 にて駆動が選択された場合、マイコンロータゲート信号 S 2 6 が論理積回路 N 1 3 を介して論理和回路 N 1 4 に入力される。

【 0 1 3 6 】

そして、ロータ電源に異常がなく、想定を超える負荷変動もない状態では、論理積回路 N 1 1 ~ N 1 3、N 1 8 の出力信号が論理和回路 N 1 4 を介してロータゲート指令信号 S 2 7 として出力される。

【 0 1 3 7 】

また、ロータに何らかの異常が発生した場合、発電維持部エラーハンドラ 1 2 1 0 からはロータ割り込み信号 S 6 0 がマイクロコンピュータ 1 1 c に出力される。そして、マイクロコンピュータ 1 1 c からは異常用のレジスタ読み出し要求が設定されたマイコン送信データ TX が送信され、発電維持部 1 2 b からは異常用のレジスタの値が設定されたマイコン受信データ RX が送信される。

40

【 0 1 3 8 】

これにより、マイクロコンピュータ 1 1 c は、発電維持部 1 2 b およびステータ制御部 1 3 b との間で通信を行うことが可能となり、マイクロコンピュータ 1 1 c と別個に発電維持部 1 2 b およびステータ制御部 1 3 b を介してモータジェネレータ部 1 4 が運転制御される場合においても、マイクロコンピュータ 1 1 c 側でモータジェネレータ部 1 4 の運転状況を把握することが可能となるとともに、マイクロコンピュータ 1 1 c との間の通信

50

路に障害が発生した場合においても、発電維持部 1 2 b を介してモータジェネレータ部 1 4 の発電を維持させることができる。

【 0 1 3 9 】

また、マイコン発電駆動切替信号 S 7 1 を発電維持部 1 2 b に与えることにより、発電か駆動かを発電維持部 1 2 b 側で正確に把握することが可能となる。このため、マイコンロータゲート信号 S 2 6 に回転検出デューティ信号 S 4 7 を混合し、ロータゲート指令信号 S 2 7 として出力させることが可能となり、マイクロコンピュータ 1 1 c と別個にロータ電流をある程度流し続けることが可能となることから、回転検出を継続させることができる。

【 0 1 4 0 】

図 1 3 は、本発明に係る電力変換装置の実施の形態 3 の発電維持部 1 2 b のクロック停止中の同期シリアル通信を可能とするための回路方式を示すブロック図である。図 1 3 において、シリアル通信 I F 1 2 9 a には、フリップフロップ列 F L A、F L B、フリップフロップ F F 2、F F 3、F F 9、ラッチ回路 L A 1、L A 2、セクタ S L 1 ~ S L 4、インバータ V 1、バッファ B 1、B 2 および論理積回路 N 2 2 が設けられている。

【 0 1 4 1 】

セクタ部 1 2 6 b には、セクタ S L 6、S L 7 およびロジック回路 1 5 1 が設けられている。なお、ロジック回路 1 5 1 は、トリップ条件が未成立の場合の信号の選択を受け持つことができる。

【 0 1 4 2 】

フリップフロップ列 F L A、F L B には、n 個分のフリップフロップ F A 1 ~ F A n、F B 1 ~ F B n がそれぞれ設けられ、フリップフロップ F A 1 ~ F A n、F B 1 ~ F B n はそれぞれカスケード接続されている。なお、n は、8 b i t = 1 b y t e x (伝送フレームのバイト数) 分のビットである。

【 0 1 4 3 】

また、フリップフロップ列 F L A は定型フリップフロップ列を構成し、フリップフロップ列 F L B は逆定型フリップフロップ列を構成することができる。ここで、逆定型フリップフロップ列は定型フリップフロップ列に対してビット順序が逆になっている。

【 0 1 4 4 】

マイクロコンピュータ 1 1 c によってはシリアル通信のビット順序が M S B L S B または L S B M S B になっているため、そのビット順序に対応してフリップフロップ列 F L A、F L B のいずれかを選択することができる。

【 0 1 4 5 】

フリップフロップ列 F L A、F L B には、マイクロコンピュータ 1 1 c がトリップが起きたことを検知するための予め決められたメッセージが格納された定型伝送フレームを設定することができる。どのようなリード/ライトを要求しても、定型伝送フレームが読めたら発電維持部 1 2 b がトリップしたことを認識することができる。

【 0 1 4 6 】

また、フリップフロップ F F 1 には、W D T 異常検出信号 D T D E T B が保持される。フリップフロップ F F 2 には、シリアル通信のビット順序を指定する情報が保持される。フリップフロップ F F 3 には、シリアル通信のビット順序を指定する情報が保持される。通信同期用クロック信号 S C L K の立ち上がりでデータを取り込むか、立ち下がりデータを取り込むかを指定する情報が保持される。

【 0 1 4 7 】

フリップフロップ F F 4 には、トリップ状態信号 T r i p D e t が保持される。なお、トリップ状態は、マイクロコンピュータ 1 1 c と発電維持部 1 2 b のクロックには異常がないが、マイクロコンピュータ 1 1 c と発電維持部 1 2 b との間で通信障害が発生した時に、ロータ制御ロジック部 1 2 3 の信号を無効とし、マイクロコンピュータ 1 1 c の信号を有効とする状態を指す。

【 0 1 4 8 】

10

20

30

40

50

フリップフロップ F F 5 には、マイコン受信データ R X を保持する出力バッファのドライブイネーブル信号 T X O U T O E B が保持される。

【 0 1 4 9 】

そして、フリップフロップ F F 4 から出力されたトリップ状態信号 T r i p D e t はフリップフロップ F F 7 を介して論理和回路 N 2 1 に出力される。また、クロック監視部 1 2 8 2 から出力されたロータクロック異常信号 R C L K E R R D e t はフリップフロップ F F 8 を介して論理和回路 N 2 1 に出力される。

【 0 1 5 0 】

そして、論理和回路 N 2 1 において、フリップフロップ F F 7 の出力信号とフリップフロップ F F 8 の出力信号との論理和が取られることでトリップ信号 T R I P が生成され、ラッチ回路 L A 1、L A 2 およびセクタ S L 2、S L 3、S L 5、S L 6、S L 7 に出力される。

10

【 0 1 5 1 】

そして、トリップ信号 T R I P がセクタ S L 7 に出力されると、ロジック回路 1 5 1 の出力が無効にされるとともに、マイコンロータゲート信号 F H 1 I、F L 1 I、F H 2 I、F L 2 I が選択され、ロータドライバ部 1 2 7 に出力される。そして、ロータドライバ部 1 2 7 において、マイコンロータゲート信号 F H 1 I、F L 1 I、F H 2 I、F L 2 I からロータゲートドライブ信号 F H 1、F L 1、F H 2、F L 2 が生成され、ロータパワー部 1 6 に出力される。

【 0 1 5 2 】

これにより、トリップ信号 T R I P が発行された場合には、クロックを必要とする回路を通すことなく、AND、OR、NOT などの組み合わせ回路のみを用いることで、マイコンロータゲート信号 F H 1 I、F L 1 I、F H 2 I、F L 2 I をロータパワー部 1 6 に出力させることができる。

20

【 0 1 5 3 】

このため、発電維持部 1 2 b のクロックには異常が発生し、発電維持部 1 2 b の全てのロジック回路の動作が保証されない場合においても、マイクロコンピュータ 1 1 c からロータ制御を行わせることが可能となり、発電を維持させることができる。

【 0 1 5 4 】

なお、図 1 3 の例では、マイコンロータゲート指令信号 F H 1 I、F L 1 I、F H 2 I、F L 2 I およびロータゲートドライブ信号 F H 1、F L 1、F H 2、F L 2 が 4 個ずつある場合について説明した。これに対応して、図 2 のロータパワー部 1 6 では、スイッチング素子 T 7 を最大で 4 個まで設けることができる。

30

【 0 1 5 5 】

また、トリップ信号 T R I P がセクタ S L 6 に出力されると、ロータ制御ロジック部 1 2 3 から出力されたロータ割り込み信号 E R R が選択され、トランジスタ T R 2 を介してロータ割り込み信号 E R R B がマイクロコンピュータ 1 1 c に出力される。

【 0 1 5 6 】

また、リセット信号 D I R S T B が論理積回路 N 2 2 に入力されるとともに、マイクロコンピュータ 1 1 c からはデータ選択信号 R D Y B が論理積回路 N 2 2 に反転入力される。なお、リセット信号 D I R S T B は、発電維持部 1 2 b のロジックを構成するフリップフロップ群の非同期リセット端子に入力されるリセット信号である。

40

【 0 1 5 7 】

そして、論理積回路 N 2 2 において、リセット信号 D I R S T B とデータ選択信号 R D Y B との論理積がとられることで、発電維持部 1 2 b の内部ロジックをリセットするリセット信号 A S R B が生成される。

【 0 1 5 8 】

また、リセット信号 D I R S T B をタイマ T M にて遅延させることでリセット信号 P O R B が生成され、論理和回路 N 2 3 に反転入力される。そして、トリップ信号 T R I P がセクタ S L 5 に出力されると、W D T 異常検出信号 D T D E T B が選択され、論理和回

50

路N 2 3に反転入力される。

【0159】

そして、論理和回路N 2 3の出力信号がトランジスタTR 1に入力されることで、リセット信号R S T Bが生成され、リセット信号S 1 2としてマイクロコンピュータ1 1 cに出力される。

【0160】

また、セクタS L 4には、通信同期用クロック信号S C L KがバッファB 2を介して入力されるとともに、インバータV 1を介してセクタS L 4に反転入力される。セクタS L 3には、ドライブインーブル信号T X O U T O E Bが入力されるとともに、データ選択信号R D Y Bが入力される。

10

【0161】

セクタS L 2には、クロック信号R C L KがフリップフロップF F 6を介して入力されるとともに、セクタS L 1の出力信号が入力される。なお、クロック信号R C L Kは、クロック生成部1 2 8 1で生成される発電維持部1 2 bのロジックを動かすための基本クロックである。

【0162】

そして、トリップ信号T R I Pがラッチ回路L A 1、L A 2およびセクタS L 1～S L 4に出力されると、フリップフロップF F 2からの出力に従ってフリップフロップ列F L A、F L Bのいずれかが選択されるとともに、フリップフロップF F 3からの出力に従ってデータの取り込みを立ち上がりで行うか立ち下がりで行うかが選択され、フリップフロップ列F L A、F L Bのいずれかが選択され、定型伝送フレームがセクタS L 1、S L 2を順次介してフリップフロップF F 9に出力される。

20

【0163】

そして、フリップフロップF F 9において、通信同期用クロック信号S C L Kに従って定型伝送フレームがバッファB 1に送られ、その定型伝送フレームがバッファB 1を介してマイコン受信データR Xとしてマイクロコンピュータ1 1 cに出力される。

【0164】

これにより、発電維持部1 2 bのクロックが停止している場合においても、通信同期用クロック信号S C L Kに従って異常時の定型通信メッセージをマイクロコンピュータ1 1 cに送ることができる。このため、発電維持部1 2 bとマイクロコンピュータ1 1 cとの間で通信が確立しない場合においても、マイクロコンピュータ1 1 cから発行される通信同期用クロック信号S C L Kが正常であれば、発電維持部1 2 bはマイクロコンピュータ1 1 cにリセットを発行することなく、マイコンロータゲート信号F H 1 I、F L 1 I、F H 2 I、F L 2 Iをロータゲート指令信号S 2 7として選択したことをマイクロコンピュータ1 1 cに通知することができる。

30

【0165】

実施の形態4.

図1 4は、本発明に係る電力変換装置の実施の形態4の概略構成を示すブロック図である。図1 4において、この電力変換装置では、図1のマイクロコンピュータ1 1 aおよび発電維持部1 2 aの代わりにマイクロコンピュータ1 1 dおよび発電維持部1 2 cが設けられている。

40

【0166】

マイクロコンピュータ1 1 dには、マイクロコンピュータ1 1 aの構成に加え、マイコン発電駆動切替信号S 7 1を出力するポート出力端子T 1 9が設けられている。発電維持部1 2 cには、図1のセクタ1 2 6 aの代わりにセクタ1 2 6 cが設けられている。セクタ1 2 6 cでは、セクタ1 2 6 aの入力信号に加えてマイコン発電駆動切替信号S 7 1が入力される。

【0167】

図1 5は、図1 4のセクタ部1 2 6 cの概略構成を示すブロック図である。図1 5において、このセクタ部1 2 6 cでは、図9のセクタ部1 2 6 bのトリップ信号S 6 1

50

の代わりにロータロジック異常信号 S 2 2 が用いられる点以外は図 9 のセクタ部 1 2 6 b と同様である。

【 0 1 6 8 】

そして、セクタ部 1 2 6 c において、ロータ電源異常信号 S 2 4 またはロードタンブ検出信号 S 5 0 が入力された場合、マイコンロータゲート信号 S 2 6 および発電維持デューティ信号 S 4 9 が遮断され、ロータゲート指令信号 S 2 7 にてデューティが 0 に設定される。

【 0 1 6 9 】

一方、ロータロジック異常信号 S 2 2 の入力がない状態で、マイコン異常検出信号 S 2 3 が入力されると、発電維持デューティ信号 S 4 9 が論理積回路 N 1 1 を介して論理和回路 N 1 4 に入力される。

10

【 0 1 7 0 】

また、マイコン異常がない状態で、ロータロジック異常信号 S 2 2 が入力されると、回転検出デューティ信号 S 4 7 が論理積回路 N 1 2 を介して論理和回路 N 1 4 に入力される。

【 0 1 7 1 】

また、マイコン異常もなく、ロータロジック異常信号 S 2 2 の入力がない状態で、マイコン発電駆動切替信号 S 7 1 にて発電が選択された場合、マイコンロータゲート信号 S 2 6 および回転検出デューティ信号 S 4 7 が論理積回路 N 1 8 を介して論理和回路 N 1 4 に入力される。

20

【 0 1 7 2 】

また、マイコン異常もなく、ロータロジック異常信号 S 2 2 の入力がない状態で、マイコン発電駆動切替信号 S 7 1 にて駆動が選択された場合、マイコンロータゲート信号 S 2 6 が論理積回路 N 1 3 を介して論理和回路 N 1 4 に入力される。

【 0 1 7 3 】

そして、ロータ電源に異常がなく、想定を超える負荷変動もない状態では、論理積回路 N 1 1 ~ N 1 3、N 1 8 の出力信号が論理和回路 N 1 4 を介してロータゲート指令信号 S 2 7 として出力される。

【 0 1 7 4 】

これにより、マイコンロータゲート信号 S 2 6 に回転検出デューティ信号 S 4 7 を混合し、ロータゲート指令信号 S 2 7 として出力させることが可能となり、マイクロコンピュータ 1 1 d と別個にロータ電流をある程度流し続けることが可能となることから、回転検出を継続させることができる。

30

【 0 1 7 5 】

実施の形態 5 .

図 1 6 は、本発明に係る電力変換装置の実施の形態 5 の概略構成を示すブロック図である。図 1 6 において、この電力変換装置では、図 9 のマイクロコンピュータ 1 1 c、発電維持部 1 2 b およびステータ制御部 1 3 b の代わりにマイクロコンピュータ 1 1 e、発電維持部 1 2 d およびステータ制御部 1 3 c が設けられている。

【 0 1 7 6 】

40

マイクロコンピュータ 1 1 e には、図 9 のシリアル通信 I F 1 3 7 b の代わりにシリアル通信 I F 1 3 7 c が設けられている。発電維持部 1 2 d には、図 9 のシリアル通信 I F 1 2 9 a の代わりにシリアル通信 I F 1 2 9 b が設けられている。ステータ制御部 1 3 c には、図 9 のシリアル通信 I F 1 3 6 b の代わりにシリアル通信 I F 1 3 6 c が設けられている。

【 0 1 7 7 】

ここで、マイクロコンピュータ 1 1 e との通信相手を選択するために、図 9 の電力変換装置では、マイクロコンピュータ 1 1 c から発電維持部 1 2 b およびステータ制御部 1 3 b にデータ選択信号 S E R S E L が入力されていたが、図 1 6 の電力変換装置では、マイクロコンピュータ 1 1 e から発電維持部 1 2 d にロータ通信レディ信号 R D Y R が入力さ

50

れ、マイクロコンピュータ 11e からステータ制御部 13c にステータ通信レディ信号 R D Y S が入力される。

【0178】

図 17 は、図 16 の電力変換装置のシリアル通信処理の一例を示すタイミングチャートである。図 17 において、マイクロコンピュータ 11e と発電維持部 12d との間で通信する場合、ロータ通信レディ信号 R D Y R がロウレベルに遷移される。一方、マイクロコンピュータ 11e とステータ制御部 13c との間で通信する場合、ステータ通信レディ信号 R D Y S がロウレベルに遷移される。

【0179】

そして、マイクロコンピュータ 11e から発行される通信同期用クロック信号 S C L K に同期してマイコン送信データ T X がマイクロコンピュータ 11e から発電維持部 12d またはステータ制御部 13c に送信される。

【0180】

また、マイクロコンピュータ 11e から発行される通信同期用クロック信号 S C L K に同期してマイコン受信データ R X が発電維持部 12d またはステータ制御部 13c からマイクロコンピュータ 11e に送信される。

【0181】

なお、マイコン送信データ T X およびマイコン受信データ R X には、通信データ D a t a の他、S T X、H a s h I D、C m d / a d - w d、A d r s / W d c n t、C R C を設定することができる。

【0182】

S T X は、伝送フレームの開始を表す固定コードが入ったフィールドである。C m d は、リード要求またはライト要求のコマンドを設定することができる。

【0183】

H a s h I D は、要求フレームおよび応答フレームに入れることができ、例えば、発電維持部 12d およびステータ制御部 13c は、マイクロコンピュータ 11e からの要求フレームに入れられた H a s h I D を応答フレームにそのまま入れてマイクロコンピュータ 11e に返送することで、マイクロコンピュータ 11e は、要求フレームと応答フレームとの対応関係を容易に把握することができる。

【0184】

a d - w d と A d r s / W d c n t は、リードまたはライトを要求するアドレスを指定ことができ、複数のワードに跨っていてもよい。w d と W d c n t は、この伝送フレームが何ワード構成になっているかを指定することができる。

【0185】

C R C は、この伝送フレームの最初のワードから最後のワードまでのビット化けを検出するための C C I T T 16 などの誤り検出符号コードを付加することができる。

【0186】

ここで、マイクロコンピュータ 11e との通信相手を選択するために、ロータ通信レディ信号 R D Y R およびステータ通信レディ信号 R D Y S を使用することで、通信フレームの完了を明確にすることができる。このため、通信路上のノイズなどの影響で通信フレームの同期ズレなどの障害が発生した場合においても、ロータ通信レディ信号 R D Y R およびステータ通信レディ信号 R D Y S の上げ下げで通信データの最初の部分を検知し直すことができ、シリアル通信の障害に対する耐性を向上させることができる。

【0187】

なお、上述した実施の形態では、モータジェネレータの駆動制御および発電制御を行うマイクロコンピュータとは別個に、発電維持機能、回転検出機能、ロードダンプ機能、電源異常監視機能、過電流検出機能、過電圧検出機能および通信機能などを持たせる方法について説明したが、これらの機能の組み合わせ方法は上述した実施の形態に限定されることなく、任意の組み合わせを選択することができる。

【産業上の利用可能性】

10

20

30

40

50

【 0 1 8 8 】

以上のように本発明に係る電力変換装置は、駆動制御および発電制御を行うマイクロコンピュータが故障した場合においても、モータジェネレータの発電を維持させることができ、自動車等の車両に搭載される車両用回転電動機に用いる車両用電力変換装置に適している。

【 符号の説明 】

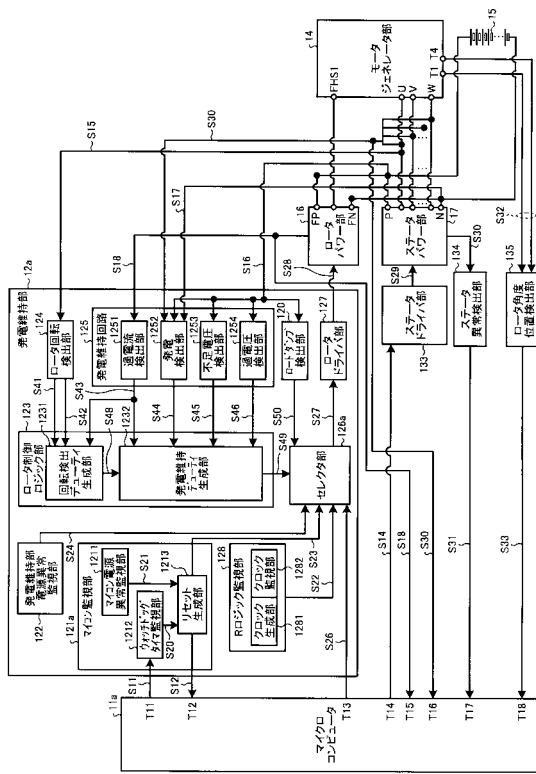
【 0 1 8 9 】

1 1 a ~ 1 1 e	マイクロコンピュータ	
1 2 a ~ 1 2 d	発電維持部	
1 3 a ~ 1 3 c	ステータ制御部	10
1 4	モータジェネレータ部	
1 4 a	回転角度位置検出部	
1 5	蓄電池	
1 6	ロータパワー部	
1 7	ステータパワー部	
1 2 0	ロードダンプ検出部	
1 2 1 a、1 2 1 b	マイコン監視部	
1 2 1 1	マイコン電源異常監視部	
1 2 1 2	ウォッチドッグタイマ監視部	
1 2 1 3	リセット生成部	20
1 2 1 4、1 3 8	通信監視部	
1 2 2	発電維持部電源異常監視部	
1 2 3	ロータ制御ロジック部	
1 2 3 1	回転検出デューティ生成部	
1 2 3 2	発電維持デューティ生成部	
1 2 4	ロータ回転検出部	
1 2 5	発電維持回路	
1 2 5 1	過電流検出部	
1 2 5 2	発電検出部	
1 2 5 3	不足電圧検出部	30
1 2 5 4	過電圧検出部	
1 2 6 a ~ 1 2 6 c	セレクトア部	
1 2 7	ロータドライバ部	
1 2 8	ロータロジック監視部	
1 2 8 1、1 3 9 1	クロック生成部	
1 2 8 2、1 3 9 2	クロック監視部	
1 2 9 a、1 2 9 b、1 3 6 a ~ 1 3 6 c	シリアル通信 I F	
1 3 0	トリップ検出部	
1 3 1	ステータ電源異常監視部	
1 3 2 a、1 3 2 b	ステータ制御ロジック部	40
1 3 3	ステータドライバ部	
1 3 4	ステータ異常検出部	
1 3 5	ロータ角度位置検出部	
1 3 7	ステータ制御部エラーハンドラ	
1 3 9	ステータロジック監視部	
1 4 0、1 4 1、1 4 2、B 1、B 2	バッファ	
1 5 1	ロジック回路	
1 2 1 0	発電維持部エラーハンドラ	
M 1	電機子巻線	
M 2	界磁巻線	50

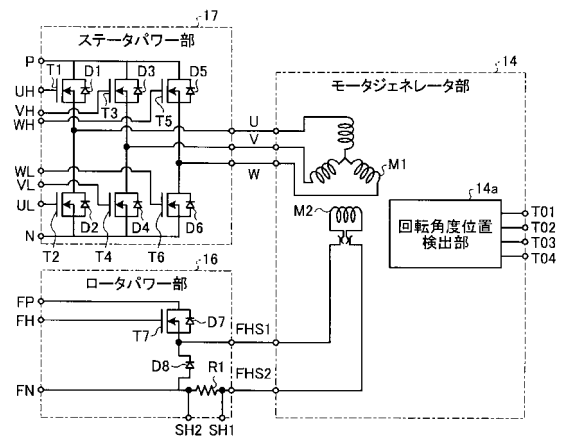
T 1 ~ T 7	スイッチング素子	
D 1 ~ D 7	フリーホイールダイオード	
D 8	ダイオード	
R 1	抵抗	
N 1、N 2、N 5、N 1 1 ~ N 1 3、N 1 5、N 1 8、N 2 2	論理積回路	
N 3、N 4、N 1 4、N 1 6、N 1 7、N 2 1、N 2 3	論理和回路	
F L A、F L B	フリップフロップ列	
F A 1 ~ F A n、F B 1 ~ F B n、F F 1 ~ F F 9	フリップフロップ	
L A 1、L A 2	ラッチ回路	
V 1	インバータ	10
S L 1 ~ S L 7	セレクタ	
S 1 1	W D T 信号	
S 1 2	リセット信号	
S 1 4	ステータゲート指令信号	
S 1 5	ステーター相電圧モニタ信号	
S 1 6	P 端電圧	
S 1 7	N 端電圧	
S 1 8	ロータ電流モニタ信号	
S 2 0	W D T 異常検出信号	
S 2 1	マイコン電源異常検出信号	20
S 2 2	ロータロジック異常信号	
S 2 3	マイコン異常検出信号	
S 2 4	ロータ電源異常信号	
S 2 6	マイコンロータゲート信号	
S 2 7	ロータゲート指令信号	
S 2 8	ロータゲートドライブ信号	
S 2 9	ステータゲートドライブ信号	
S 3 0	ステータ各相電圧モニタ信号	
S 3 1	ステータパワー部異常信号	
S 3 2	回転子角度検出信号群	30
S 3 3	ロータ角度位置信号	
S 4 1	回転検出信号	
S 4 2	誘起電圧検出レベル信号	
S 4 3	過電流検出信号	
S 4 4	発電検出信号	
S 4 5	不足電圧検出信号	
S 4 6	過電圧検出信号	
S 4 7	回転検出デューティ信号	
S 4 8	回転検出デューティ値命令	
S 4 9	発電維持デューティ信号	40
S 5 0	ロードタンブ検出信号	
S 5 1	ステータ割り込み信号	
S 5 2	ステータ電源異常信号	
T X	マイコン送信データ	
R X	マイコン受信データ	
S T D	ステータ送信データ	
S R D	ステータ受信データ	
R T D	ロータ送信データ	
R R D	ロータ受信データ	
S 6 0	ロータ割り込み信号	50

- S 6 1 トリップ信号
- S 6 2 ロータ正常通信検出信号
- S 6 3 ロータ通信異常信号
- S 6 4 ステータロジック異常信号
- S 6 5 ステータ正常通信検出信号
- S 6 6 ステータ通信異常信号
- S 7 1 マイコン発電駆動切替信号
- S E R S E L データ選択信号
- S C L K 通信同期用クロック信号
- R D Y R ロータ通信レディ信号
- R D Y S ステータ通信レディ信号

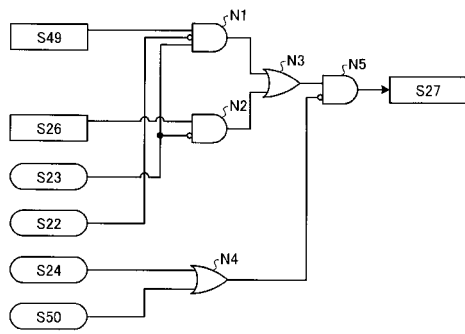
【図 1】



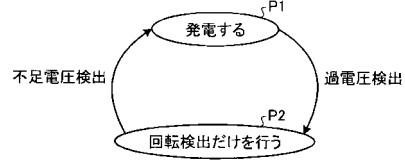
【図 2】



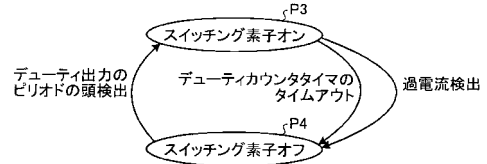
【図3】



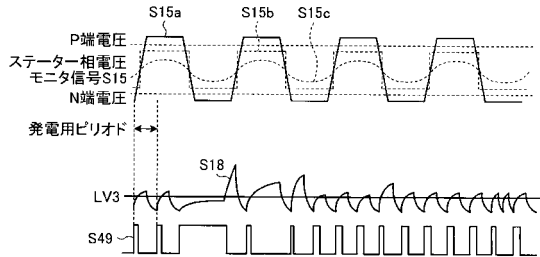
【図4】



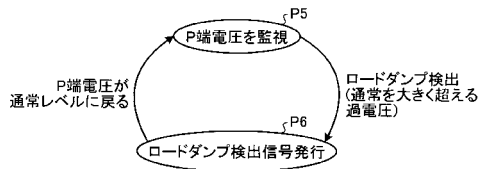
【図5】



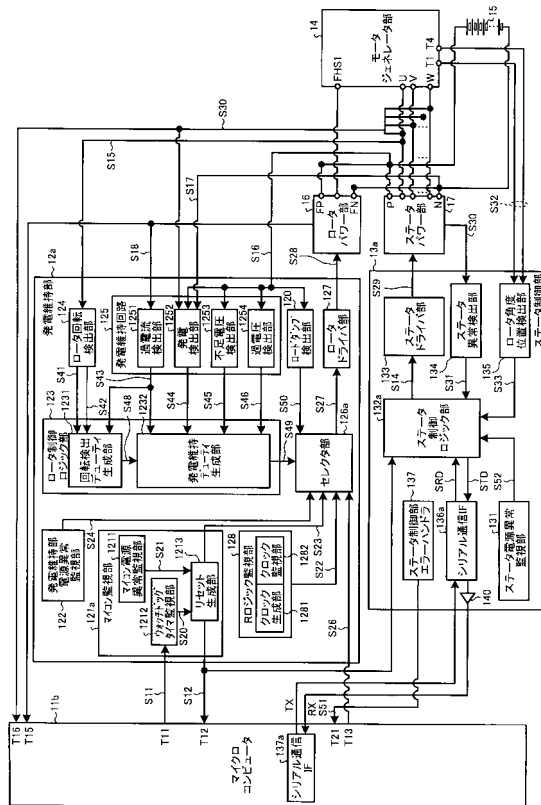
【図6】



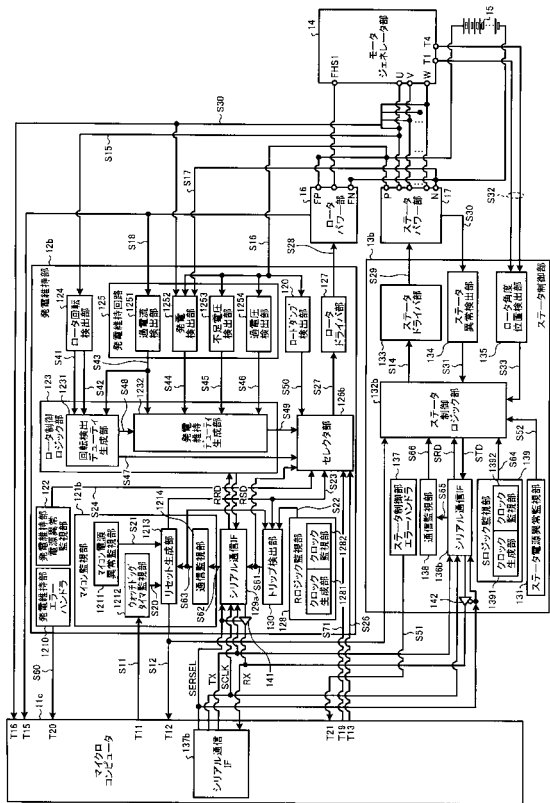
【図7】



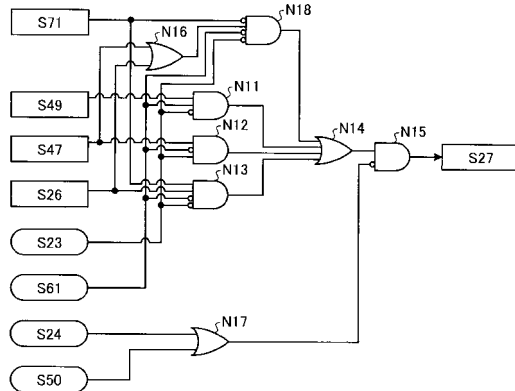
【図8】



【図 9】



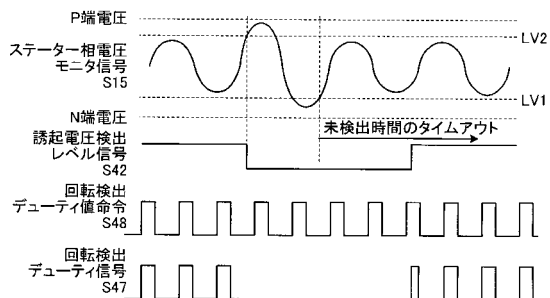
【図 10】



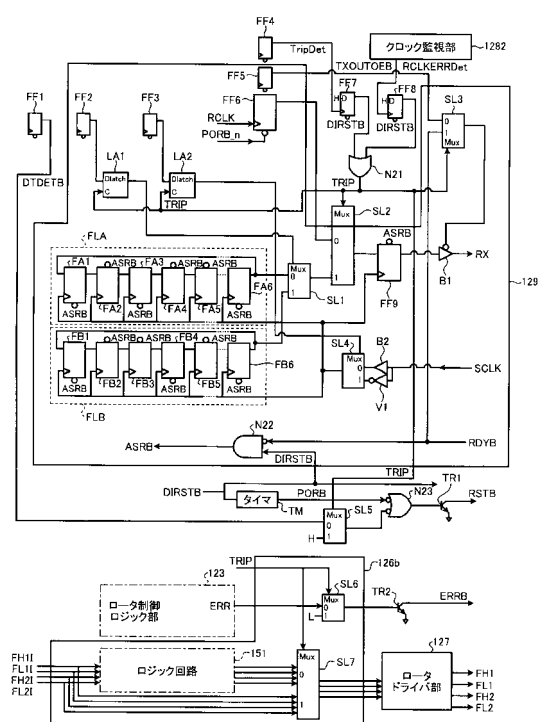
【図 11】

Rロジック異常	OK	OK	OK	OK	NG	NG	NG	NG
マイコン異常検出	OK	OK	NG	NG	OK	OK	NG	NG
R通信異常	OK	NG	OK	NG	OK	NG	OK	NG
トリップ出力	none	トリップ	none	none	トリップ	トリップ	トリップ	トリップ

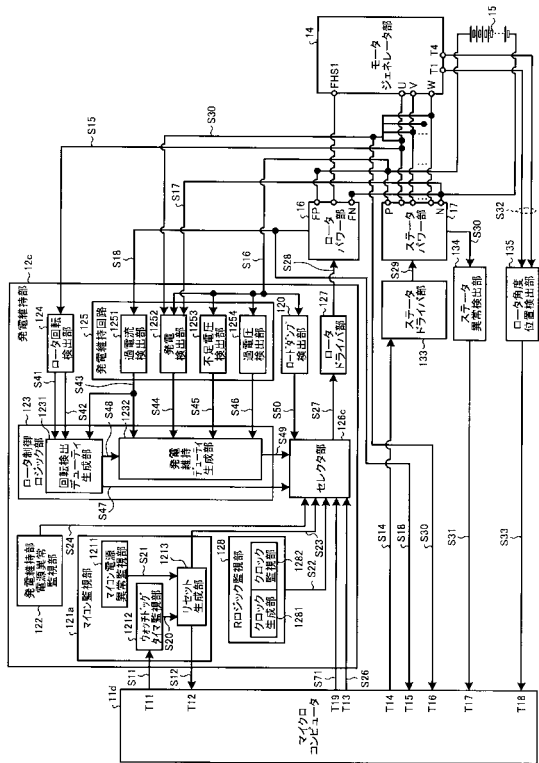
【図 12】



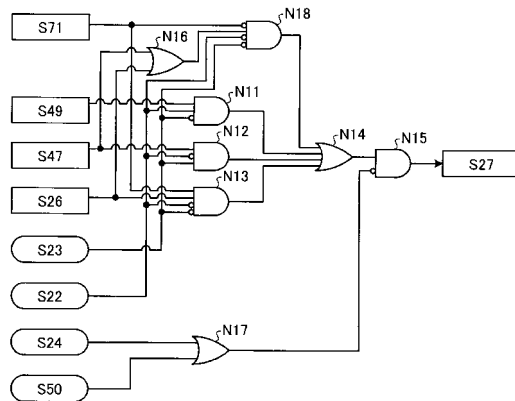
【図 13】



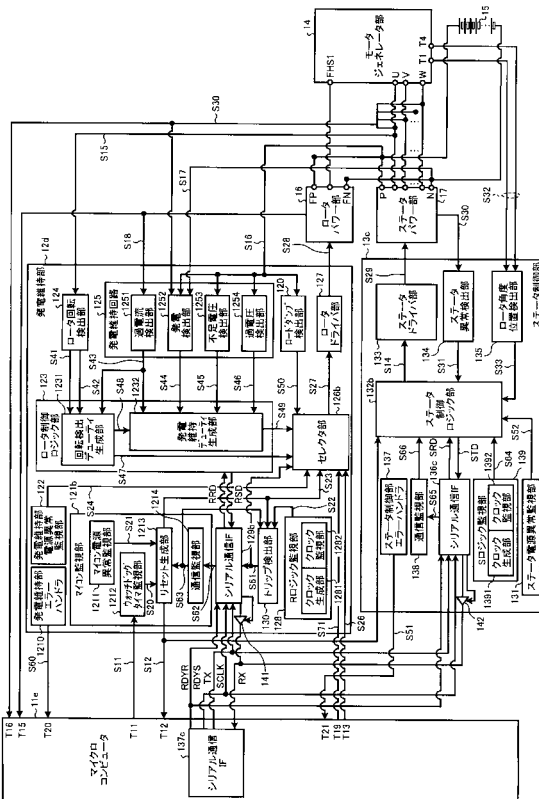
【図14】



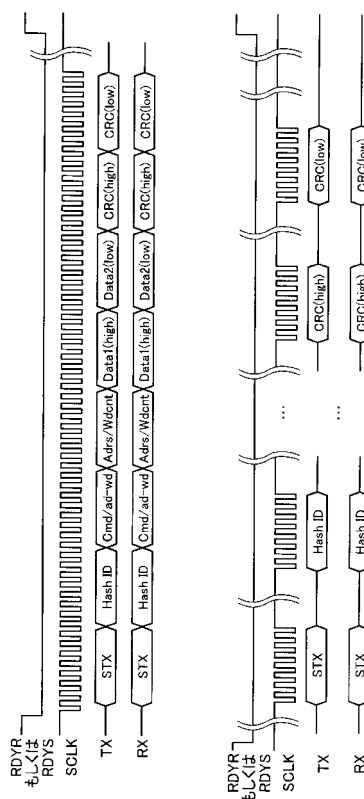
【図15】



【図16】



【図17】



フロントページの続き

審査官 當間 庸裕

- (56)参考文献 特開2005 - 137065 (JP, A)
特開2006 - 320178 (JP, A)
特開2005 - 065403 (JP, A)
特開2007 - 110871 (JP, A)
特開平07 - 143604 (JP, A)

- (58)調査した分野(Int.Cl., DB名)
H02P9/00 - 9/48