

(19)日本国特許庁(JP)

## (12)特許公報(B2)

(11)特許番号  
特許第7539843号  
(P7539843)

(45)発行日 令和6年8月26日(2024.8.26)

(24)登録日 令和6年8月16日(2024.8.16)

(51)国際特許分類		F I			
G 0 1 R	1/073(2006.01)	G 0 1 R	1/073	E	
H 0 1 L	21/66 (2006.01)	H 0 1 L	21/66	B	

請求項の数 12 (全15頁)

(21)出願番号	特願2021-6694(P2021-6694)	(73)特許権者	390005175 株式会社アドバンテスト 東京都千代田区丸の内1丁目6番2号
(22)出願日	令和3年1月19日(2021.1.19)	(74)代理人	110000486 弁理士法人とこしえ特許事務所
(65)公開番号	特開2022-110940(P2022-110940 A)	(72)発明者	阿部 義弘 東京都千代田区丸の内1丁目6番2号 株式会社アドバンテスト内
(43)公開日	令和4年7月29日(2022.7.29)	(72)発明者	立石 治 東京都千代田区丸の内1丁目6番2号 株式会社アドバンテスト内
審査請求日	令和5年10月19日(2023.10.19)	審査官	青木 洋平

最終頁に続く

(54)【発明の名称】 プローブカード及び電子部品試験装置

## (57)【特許請求の範囲】

## 【請求項1】

ウェハに形成された複数のDUTに接触するプローブを有するプローブヘッドと、配線板と、前記プローブヘッドと前記配線板との間に介在する中継部材と、を備え、前記中継部材は、前記プローブヘッドと前記配線板とを電氣的に接続する複数のインタポーザと、前記複数のインタポーザを前記プローブヘッド及び前記配線板に対向させつつ前記複数のインタポーザを保持する保持部材と、を備え、  
前記保持部材は、前記インタポーザをそれぞれ収容可能な大きさを持つ複数の開口を有する板状のハウジングであり、  
それぞれの前記開口は、前記ハウジングを貫通しており、  
前記ハウジングは、相互に並べられた複数の前記開口からそれぞれ構成される複数の開口群を有しており、  
相互に隣り合う前記開口群同士の間隔は、前記開口よりも広い部分を含んでいるプローブカード。

10

## 【請求項2】

請求項1に記載のプローブカードであって、  
前記複数の開口は、前記複数のDUTに個別に対応するように配置されており、  
それぞれの前記開口は、平面視において、一つの前記DUTに接触する複数の前記プロ

20

ープの先端を内包しているプローブカード。

【請求項 3】

請求項 1 に記載のプローブカードであって、  
前記開口群を構成する複数の前記開口は、非直線状に並べられているプローブカード。

【請求項 4】

請求項 1 ~ 3 のいずれか一項に記載のプローブカードであって、  
前記複数の開口は、前記ハウジングの中心線上に位置する開口を含んでいるプローブカード。

【請求項 5】

請求項 1 ~ 4 のいずれか一項に記載のプローブカードであって、  
前記複数の開口は、相互に実質的に同一の形状を有しており、  
前記複数のインタポーザも、相互に実質的に同一の形状を有しているプローブカード。

10

【請求項 6】

請求項 1 ~ 5 のいずれか一項に記載のプローブカードであって、  
前記ハウジングは、前記開口の内側に向かって突出して前記インタポーザを保持する保持部を有しているプローブカード。

【請求項 7】

請求項 1 ~ 6 のいずれか一項に記載のプローブカードであって、  
前記ハウジングは、前記開口の内側に向かって突出して、前記開口に対して前記インタポーザを相対的に位置決めする位置決め部を有しているプローブカード。

20

【請求項 8】

請求項 1 ~ 7 のいずれか一項に記載のプローブカードであって、  
前記ハウジングは、前記開口の内側に向かって突出して前記インタポーザを前記開口内に拘束する拘束部を有しているプローブカード。

【請求項 9】

請求項 1 ~ 8 のいずれか一項に記載のプローブカードであって、  
前記ハウジングは、前記開口に連通した切欠を前記開口の周囲に有しているプローブカード。

【請求項 10】

請求項 1 ~ 9 のいずれか一項に記載のプローブカードであって、  
前記ハウジングは、略円形の形状を有しているプローブカード。

30

【請求項 11】

請求項 1 ~ 10 のいずれか一項に記載のプローブカードであって、  
前記プローブカードは、前記配線板に取り付けられたスティフナをさらに備え、  
前記配線板は、前記中継部材に対向する主面とは反対側の主面に実装されたコネクタを有しているプローブカード。

【請求項 12】

ウェハに形成された DUT を試験する電子部品試験装置であって、  
請求項 1 ~ 11 のいずれか一項に記載のプローブカードが接続されたテストヘッドと、  
前記テストヘッドを介して前記 DUT を試験するテストと、を備えた電子部品試験装置。

40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体ウェハに形成された集積回路素子等の被試験電子部品 (DUT : Device Under Test) の試験に用いられるプローブカード、及び、それを備えた電子部品試験装置に関するものである。

【背景技術】

【0002】

プローブカードは、プローブ針が実装された第 1 の基板と、試験装置本体に電氣的に接続される第 2 の基板と、第 1 及び第 2 の基板の間に介在して当該第 1 及び第 2 の基板を電

50

氣的に接続するインタポーザと、を備えている。このインタポーザとして、異方導電性ゴムシートが用いられている（例えば特許文献1参照）。

【先行技術文献】

【特許文献】

【0003】

【文献】特開2009-002865号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

分割された複数の異方導電性ゴムシートを組み合わせることで、上述のインタポーザを構成することで、半導体ウェハの大型化に対応することができる。しかしながら、当該異方導電性ゴムシート同士の境界で信号配線の配置が制限されるため、試験信号の高速化が阻害されてしまう、という問題がある。

10

【0005】

本発明が解決しようとする課題は、試験信号の高速化を図ることが可能なプローブカード、及び、それを備えた電子部品試験装置を提供することである。

【課題を解決するための手段】

【0006】

[1] 本発明に係るプローブカードは、ウェハに形成された複数のDUTに接触するプローブを有するプローブヘッドと、配線板と、前記プローブヘッドと前記配線板との間に介在する中継部材と、を備え、前記中継部材は、前記プローブヘッドと前記配線板とを電氣的に接続する複数のインタポーザと、前記複数のインタポーザを前記プローブヘッド及び前記配線板に対向させつつ前記複数のインタポーザを保持する保持部材と、を備えたプローブカードである。

20

【0007】

[2] 上記発明において、前記保持部材は、前記インタポーザをそれぞれ収容可能な大きさを持つ複数の開口を有する板状のハウジングであり、それぞれの前記開口は、前記ハウジングを貫通していてもよい。

【0008】

[3] 上記発明において、前記複数の開口は、前記複数のDUTに個別に対応するように配置されており、それぞれの前記開口は、平面視において、一つの前記DUTに接触する複数の前記プローブの先端を内包していてもよい。

30

【0009】

[4] 上記発明において、前記複数の開口は、不均一に配置されていてもよい。

【0010】

[5] 上記発明において、前記ハウジングは、相互に並べられた複数の前記開口からそれぞれ構成される複数の開口群を有しており、相互に隣り合う前記開口群同士の間の間隔は、前記開口よりも広い部分を含んでいてもよい。

【0011】

[6] 上記発明において、前記開口群を構成する複数の前記開口は、非直線状に並べられていてもよい。

40

【0012】

[7] 上記発明において、前記複数の開口は、前記ハウジングの中心線上に位置する開口を含んでいてもよい。

【0013】

[8] 上記発明において、前記複数の開口は、相互に実質的に同一の形状を有しており、前記複数のインタポーザも、相互に実質的に同一の形状を有していてもよい。

【0014】

[9] 上記発明において、前記ハウジングは、前記開口の内側に向かって突出して前記インタポーザを保持する保持部を有していてもよい。

50

## 【 0 0 1 5 】

[ 1 0 ] 上記発明において、前記保持部は、前記インタポーザに対して前記プローブヘッド側に位置していてもよい。

## 【 0 0 1 6 】

[ 1 1 ] 上記発明において、前記保持部は、前記ハウジングにおいて前記プローブヘッドに対向している第 1 の主面に位置していてもよい。

## 【 0 0 1 7 】

[ 1 2 ] 上記発明において、前記ハウジングは、前記開口の内側に向かって突出して、前記開口に対して前記インタポーザを相対的に位置決めする位置決め部を有していてもよい。

## 【 0 0 1 8 】

[ 1 3 ] 上記発明において、前記位置決め部は、前記ハウジングにおいて前記配線板に対向している第 2 の主面から露出していてもよい。

## 【 0 0 1 9 】

[ 1 4 ] 上記発明において、前記ハウジングは、前記開口の内側に向かって突出して前記インタポーザを前記開口内に拘束する拘束部を有していてもよい。

## 【 0 0 2 0 】

[ 1 5 ] 上記発明において、前記拘束部は、前記インタポーザに対して前記配線板側に位置していてもよい。

## 【 0 0 2 1 】

[ 1 6 ] 上記発明において、前記拘束部は、前記ハウジングにおいて前記配線板に対向している第 2 の主面に位置していてもよい。

## 【 0 0 2 2 】

[ 1 7 ] 上記発明において、前記ハウジングは、前記開口に連通した切欠を前記開口の周囲に有していてもよい。

## 【 0 0 2 3 】

[ 1 8 ] 上記発明において、前記切欠は、前記ハウジングにおいて前記配線板に対向している第 2 の主面から露出していてもよい。

## 【 0 0 2 4 】

[ 1 9 ] 上記発明において、前記ハウジングは、略円形の形状を有していてもよい。

## 【 0 0 2 5 】

[ 2 0 ] 上記発明において、前記プローブカードは、前記配線板に取り付けられたスティフナをさらに備え、前記配線板は、前記中継部材に対向する主面とは反対側の主面に実装されたコネクタを有していてもよい。

## 【 0 0 2 6 】

[ 2 1 ] 本発明に係る電子部品試験装置は、ウェハに形成された D U T を試験する電子部品試験装置であって、上記のプローブカードが接続されたテストヘッドと、前記テストヘッドを介して前記 D U T を試験するテストと、を備えた電子部品試験装置である。

## 【発明の効果】

## 【 0 0 2 7 】

本発明では、中継部材が、複数のインタポーザと、当該複数のインタポーザを保持する保持部材と、を備えている。このため、インタポーザを任意の位置に配置することができ、信号配線の配置が制限されることがないので、試験信号の高速化を図ることができる。

## 【図面の簡単な説明】

## 【 0 0 2 8 】

【図 1】図 1 は、本発明の実施形態における電子部品試験装置を示す概略図である。

【図 2】図 2 は、本発明の実施形態におけるテストヘッド、プローブカード、及び、プローバの接続関係を示す断面図である。

【図 3】図 3 は、本発明の実施形態におけるプローブカードを示す分解斜視図である。

【図 4】図 4 は、本発明の実施形態におけるプローブカードの分解断面図であり、図 2 の 1

10

20

30

40

50

V部に対応する図である。

【図5】図5は、本発明の実施形態における中継部材を示す斜視図である。

【図6】図6は、図5のVI部を示す拡大図である。

【図7】図7は、本発明の実施形態におけるインタポーザを示す斜視図である。

【図8】図8は、図7のVIII-VIII線に沿った断面図である。

【図9】図9は、本発明の実施形態におけるハウジングを示す斜視図である。

【図10】図10は、本発明の実施形態における開口を示す斜視図であり、図9のX部を示す拡大図である。

【図11】図11は、本発明の実施形態におけるハウジングの開口、プローブ、及び、DUTの位置関係を示す透視平面図である。

10

【図12】図12は、本発明の実施形態におけるハウジングにおける開口のレイアウトを示す平面図である。

【発明を実施するための形態】

【0029】

以下、本発明の実施形態を図面に基づいて説明する。

【0030】

図1は本実施形態における電子部品試験装置を示す概略図であり、図2は本実施形態におけるテストヘッド、プローブカード、及び、プローバの接続関係を示す断面図である。

【0031】

本実施形態における電子部品試験装置1は、図1に示すように、テストヘッド10、テストスタ70、及び、プローバ90を備えている。テストスタ70は、ケーブル71を介してテストヘッド10に電氣的に接続されており、半導体ウェハ100（図2参照）に形成されたICデバイス等のDUT101（図11参照）に対してテスト信号を入出力することで、当該DUT101の電氣的特性を試験することが可能となっている。テストヘッド10は、マニピュレータ95によってメンテナンス位置（図1にて破線で示す）から反転されてプローバ90の上方に配置される。

20

【0032】

テストヘッド10は、DUT101と試験信号を授受する複数のピンエレクトロニクスカード（不図示）を内蔵している。また、図1及び図2に示すように、テストヘッド10の下部にはマザーボード11が装着されている。このマザーボード11の下面には、例えば、ZIF（Zero Insertion Force）コネクタやLIF（Low Insertion Force）コネクタ等のコネクタ12が設けられている。このコネクタ12には同軸ケーブル13が接続されており、この同軸ケーブル13を介して、マザーボード11上のコネクタ12とピンエレクトロニクス等が電氣的に接続されている。マザーボード11には、DUT101とテストヘッド10との間の電氣的な接続を確立するためのプローブカード20が装着されている。

30

【0033】

図3は本実施形態におけるプローブカードを示す分解斜視図であり、図4は本実施形態におけるプローブカードの分解断面図であり、図2のIV部に対応する図である。

【0034】

プローブカード20は、図3及び図4に示すように、プローブヘッド30と、配線板40と、中継部材50と、スティフナ60と、を備えている。なお、図4では、スティフナ60の図示を省略している。本実施形態における配線板40が、本発明における「配線板」の一例に相当する。

40

【0035】

プローブヘッド30は、図4に示すように、半導体ウェハ100に形成されたDUT101のパッド102に電氣的に接触する複数のプローブ31と、当該プローブ31が実装された配線板32と、を備えている。

【0036】

プローブ31は、MEMS（Micro Electro Mechanical Systems）技術を利用して

50

シリコン基板等の半導体基板から形成したプローブ針である。それぞれのプローブ31は、当該プローブ31の先端311がDUT101のパッド102に対向するように、配線板32の下面に実装されている。なお、プローブ31として、ポゴピン等の垂直タイプや、絶縁膜にバンプを形成したメンブレタイプを用いてもよい。

#### 【0037】

配線板32は、例えばセラミックス等の熱膨張率が比較的小さな材料から構成された基材33を備えている。この基材33の下面に配線パターン34が形成されており、プローブ31は、半田接続部35を介してこの配線パターン34に接続されることで、配線板32に実装されている。複数のプローブ31は、半導体ウエハ100に形成された複数のDUT101の中の一部のDUT101を同時に接触することが可能なように、配線板32の下面において当該一部のDUT101に対向する部分に局所的に配置されている。配線パターン34の端部には基材33を貫通する導電路36が接続されている。この導電路36は、基材33の上面に設けられた上側パッド37に接続されている。

10

#### 【0038】

これに対し、配線板40は、多層のプリント配線板であり、例えばガラスエポキシ樹脂等から構成される基材41を備えている。この基材41を貫通する導電路42の一端は、基材31の下面に設けられた下側パッド43に接続されている。この下側パッド43は、配線板32の上側パッド37に対向する位置に配置されている。

#### 【0039】

基材41の上面に複数のコネクタ44が実装されている。このコネクタ44には、上述の導電路42の他端が接続されている。このコネクタ44としては、例えば、ZIFコネクタやLIFコネクタ等を用いることができる。このコネクタ44に上述のマザーボード11のコネクタ12が嵌合する。図3に示すように、複数のコネクタ44は、配線板40の上面に円周状に配置されている。スティフナ60は、この円周状に配列されたコネクタ44を囲むように、配線板40の上面に設けられており、プローブカード20を補強している。

20

#### 【0040】

図5は本実施形態における中継部材を示す斜視図であり、図6は図5のVI部を示す拡大図である。

#### 【0041】

本実施形態のプローブカード20は、プローブヘッド30と配線板40との間に介在している中継部材50を備えている。この中継部材50は、図5及び図6に示すように、複数のインタポーザ51と、ハウジング52と、を備えている。インタポーザ51は、プローブヘッド30と配線板40とを電氣的に接続する。ハウジング52は、このインタポーザ51をプローブヘッド30及び配線板40に対向させつつ、当該インタポーザ51を保持している。本実施形態では、中継部材50が有する全てのインタポーザ51が同一の形状を有している。

30

#### 【0042】

図7は本実施形態におけるインタポーザを示す斜視図であり、図8は図7のVIII-VIII線に沿った断面図である。

40

#### 【0043】

インタポーザ51は、厚み方向に圧力を印加するとその印加部分で上下方向に電氣的に導通する異方導電性フィルムである。このインタポーザ51は、図7及び図8に示すように、フレーム511と、複数の導電部515と、を備えている。

#### 【0044】

フレーム511は、樹脂材料等の電気絶縁性を有する材料から構成されており、全体として略板状の形状を有している。このフレーム511の中央部512に複数の導電部515が保持されているのに対し、当該フレーム511の外周部513は中央部512よりも薄くなっている。この薄肉の外周部513がハウジング52の突出部522（後述）に載置されることで、インタポーザ51がハウジング52に保持されている（図4参照）。

50

## 【 0 0 4 5 】

また、フレーム 5 1 1 の外周部 5 1 3 の四隅には切り欠き 5 1 4 がそれぞれ形成されている。それぞれの切り欠き 5 1 4 は、フレーム 5 1 1 の外縁から内側に向かって延在する直線部 5 1 4 a と、当該直線部 5 1 4 a の先端に位置する円形部 5 1 4 b と、を備えている。後述するように、インタポーザ 5 1 がハウジング 5 2 の開口 5 2 1 に挿入される際に、ハウジング 5 2 の位置決めピン 5 2 3 がこの切り欠き 5 1 4 に嵌合することで、インタポーザ 5 1 がハウジング 5 2 の開口 5 2 1 に対して位置決めされる。

## 【 0 0 4 6 】

それぞれの導電部 5 1 5 は、図 8 に示すように、弾性を有する樹脂材料から構成された円柱部 5 1 6 と、当該円柱部 5 1 6 内に分散配置された導電性粒子 5 1 7 と、を備えている。特に限定されないが、円柱部 5 1 6 を構成する材料としては、例えばシリコンゴムを例示することができる。本実施形態では、この円柱部 5 1 6 は、フレーム 5 1 1 を構成する樹脂材料と同一の樹脂材料で構成されているが、特にこれに限定されない。本実施形態では、図 7 に示すように、複数の導電部 5 1 5 は、フレーム 5 1 1 の中央部 5 1 2 にマトリクス状に規則的に配置されている。

10

## 【 0 0 4 7 】

図 9 は本実施形態におけるハウジングを示す斜視図であり、図 10 は本実施形態における開口を示す斜視図であり、図 9 の X 部を示す拡大図である。また、図 11 は本実施形態におけるハウジングの開口、プローブ、及び、DUT の位置関係を示す透視平面図であり、図 12 は本実施形態におけるハウジングにおける開口のレイアウトを示す平面図である。

20

## 【 0 0 4 8 】

ハウジング 5 2 は、図 9 に示すように、複数の開口 5 2 1 が形成された略円形の形状を有しており、半導体ウェハ 1 0 0 に対応した形状を有している。特に限定されないが、このハウジング 5 2 を構成する金属材料としては、低い熱膨張率を有する材料を用いることができ、例えば 4 2 アロイを例示することができる。本実施形態では、ハウジング 5 2 に形成された全ての開口 5 2 1 が同一の形状を有している。

## 【 0 0 4 9 】

それぞれの開口 5 2 1 は、図 9 及び図 10 に示すように、インタポーザ 5 1 の外形に対応した矩形の平面形状を有していると共に、ハウジング 5 2 を当該ハウジング 5 2 の厚さ方向に貫通している。本実施形態では、一つの開口 5 2 1 に一つのインタポーザ 5 1 を収容することが可能となっている。複数の開口 5 2 1 は、半導体ウェハ 1 0 0 に形成された複数の DUT 1 0 1 の中の一部の DUT 1 0 1 に個別に対応するように配置されており、一つの開口 5 2 1 が一つの DUT 1 0 1 に対応している。より具体的には、それぞれの開口 5 2 1 は、図 11 に示す平面視において、同一の DUT 1 0 1 が有する全てのパッド 1 0 2 に接触する全てのプローブ 3 1 の先端 3 1 1 を内包している。

30

## 【 0 0 5 0 】

本実施形態では、図 12 に示すように、ハウジング 5 2 は 5 つの開口群 5 2 0 A ~ 5 2 0 E を備えている。それぞれの開口群 5 2 0 A ~ 5 2 0 E は、相互に並べられた複数の開口 5 2 1 から構成されている。それぞれの開口群 5 2 0 A ~ 5 2 0 E は、非直線状に並べられており、結果的に、ハウジング 5 2 において複数の開口 5 2 1 は非均一に配置されている。

40

## 【 0 0 5 1 】

本実施形態では、それぞれの開口群 5 2 0 A ~ 5 2 0 E は、略円弧状に並べられた複数の開口 5 2 1 から構成されている。相互に隣り合う開口群 5 2 0 A , 5 2 0 B の間の間隔  $L_1$  は、開口 5 2 1 の長さ  $L_0$  ( 図 10 参照 ) よりも大きな部分を含んでいる (  $L_1 > L_0$  ) 。

## 【 0 0 5 2 】

同様に、相互に隣り合う開口群 5 2 0 B , 5 2 0 C の間の間隔  $L_2$  も、開口 5 2 1 の長さ  $L_0$  よりも大きな部分を含んでいる (  $L_2 > L_0$  ) 。相互に隣り合う開口群 5 2 0 C , 5

50

20Dの間隔 $L_3$ も、開口521の長さ $L_0$ よりも大きな部分を含んでいる( $L_3 > L_0$ )。相互に隣り合う開口群520D, 520Eの間隔 $L_4$ も、開口521の長さ $L_0$ よりも大きな部分を含んでいる( $L_4 > L_0$ )。

【0053】

また、複数の開口521は、ハウジング52の中心線CL上に位置する開口521aを含んでいる。同様に、複数の開口521は、当該中心線CLに対して実質的に直交する直交線OL上に位置する開口521bも含んでいる。

【0054】

なお、ハウジング52に形成された複数の開口521の配列は、上記に特に限定されず、半導体ウェハ上において同時に試験されるDUTの配列等に応じて、任意に設定することができる。

10

【0055】

図10に示すように、本実施形態のハウジング52は、それぞれの開口521に、突出部522、位置決めピン523、拘束片524、及び、切欠525をさらに備えている。

【0056】

本実施形態における突出部522が本発明における「保持部」の一例に相当し、本実施形態における位置決めピン523が本発明における「位置決め部」の一例に相当し、本実施形態における拘束片524が本発明における「拘束部」の一例に相当し、本実施形態における切り欠き525が本発明における「切欠」の一例に相当する。

【0057】

突出部522は、開口521の周縁から当該開口521の内側に向かって突出しており、プローブヘッド30に対向しているハウジング52の下面52b(図4参照)に位置している。従って、開口521の下部は、この突出部522によって狭められている。開口521内に挿入されたインタポーザ51のフレーム511の外周部513がこの突出部522に載置されることで、当該インタポーザ51がハウジング52に保持される。

20

【0058】

なお、本実施形態では突出部522が開口521の全周に亘って設けられているが、インタポーザ51を安定的に保持できるのであれば、特にこれに限定されず、突出部522が開口521の周縁から部分的に突出していてもよい。

【0059】

位置決めピン523は、開口521の周縁から当該開口521の内側に向かって突出しており、配線板40に対向しているハウジング52の上面52aから露出している。より具体的には、この位置決めピン523は、上述のインタポーザ51の切り欠き514に対応した形状を有しており、開口521の周縁から当該開口521の内側に向かって延在する直線部523aと、当該直線部523aの先端に位置する円形部523bと、を備えている。本実施形態では、4つの位置決めピン523が、インタポーザ51の切り欠き511cに対応するように、開口521の四隅の近傍に配置されている。開口521内に挿入されたインタポーザ51のフレーム511の切り欠き514にこの位置決めピン523が嵌合することで、インタポーザ51がハウジング52の開口521に対して位置決めされる。

30

【0060】

拘束片524は、開口521の周縁から当該開口521の内側に向かって突出しており、配線板40に対向しているハウジング52の上面52aに位置している。より具体的には、この拘束片524は、略三角形を有しており、開口521の周縁と位置決めピン523の直線部523aとの間に架け渡されている。特に限定されないが、本実施形態のハウジング52は、開口521の対角線上で相互に対向する一对の隅部に配置された2つの拘束片524を有しており、他の対角線上で相互に対向する他の一对の隅部には拘束片は設けられていない。

40

【0061】

開口521内に挿入され突出部522に保持されたインタポーザ51の外周部513の

50

一部をこの拘束片 5 2 4 が上方から覆う。これにより、ハウジング 5 2 に対するインタポ  
ーザ 5 1 の上方への移動を拘束することができ、インタポ  
ーザ 5 1 がハウジング 5 2 の開  
口 5 2 1 から飛び出してしまふのを抑制することができる。

【 0 0 6 2 】

切欠 5 2 5 は、開口 5 2 1 の周囲に配置されており、当該開口 5 2 1 に連通している。  
この切欠 5 2 5 は、ハウジング 5 2 の上面 5 2 a から露出している。この切欠 5 2 5 を介  
してインタポ  
ーザ 5 1 とハウジング 5 2 の間に治具等を挿入することで、インタポ  
ーザ 5 1 をハウジング 5 2 から取り外すことが可能となっている。

【 0 0 6 3 】

本実施形態のハウジング 5 2 は以下のように製造することができる。すなわち、複数枚  
の金属板を準備し、金属板に対してエッチング処理を個別に行うことで、上述の開口 5 2  
1、突出部 5 2 2、位置決めピン 5 2 3、拘束片 5 2 4、及び、切欠 5 2 5 を積層位置に  
応じて金属板に形成する。次いで、これらの金属板を相互に積層し、例えば拡散接合によ  
り当該金属板同士を接合することで、ハウジング 5 2 が形成される。従って、本実施形態  
では、突出部 5 2 2、位置決めピン 5 2 3、及び、拘束片 5 2 4 は、ハウジング 5 2 に一  
体的に形成されている。

【 0 0 6 4 】

次いで、このハウジング 5 2 の開口 5 2 1 にインタポ  
ーザ 5 1 をそれぞれ挿入すること  
で、中継部材 5 0 を形成する。この際、インタポ  
ーザ 5 1 のフレーム 5 1 1 の外周部 5 1  
3 の一部が変形しながら拘束片 5 2 4 を乗り越えることで、インタポ  
ーザ 5 1 が拘束片 5  
2 4 により拘束される。この状態において、突出部 5 2 2 は、インタポ  
ーザ 5 1 に対して  
プローブヘッド 3 0 側に位置しているのに対し、拘束片 5 2 4 は、インタポ  
ーザ 5 1 に対  
して配線板 4 0 側に位置している。次いで、当該中継部材 5 0 をプローブヘッド 3 0 と配  
線板 4 0 との間に挟んだ状態で、特に図示しないボルト締結等によりプローブヘッド 3 0  
をスティフナ 6 0 に固定することで、プローブカード 2 0 が完成する。

【 0 0 6 5 】

図 2 に戻り、プローブカード 2 0 は、プローブ 3 1 が開口 8 1 を介して下方を臨むよう  
な姿勢で、環状のホルダ 8 0 に保持されている。また、プローブカード 2 0 を保持してい  
るホルダ 8 0 は、環状のアダプタ 8 5 に保持されており、さらに、このアダプタ 8 5 は、  
プローバ 9 0 のトッププレート 9 1 に形成された開口 9 2 に保持されている。このアダプ  
タ 8 5 は、半導体ウェハ 1 0 0 の品種やテストヘッド 1 0 の形状に対応してサイズの異なる  
プローブカード 2 0 を、プローバ 9 0 の開口 9 2 に適合されるためのものである。プロ  
ーブカード 2 0 とマザーボード 1 1 とは、図 2 に示すように、マザーボード 1 1 の下部に  
設けられたフック 1 4 と、アダプタ 8 5 に設けられたフック 8 6 とを係合させることで、  
機械的に連結されている。

【 0 0 6 6 】

プローバ 9 0 は、吸着ステージ 9 3 により吸着保持している半導体ウェハ 1 0 0 を X Y  
Z 方向に移動させると共に、Z 軸を中心として 回転させることが可能な搬送アーム 9 4  
を有している。試験に際して、搬送アーム 9 4 は、開口 9 2 を介してプローバ 9 0 内に臨  
んでいるプローブカード 2 0 に半導体ウェハ 1 0 0 を対向させ、当該ウェハ 1 0 0 をプロ  
ーブカード 2 0 に押し付け、D U T 1 0 1 のパッド 1 0 2 にプローブ 3 1 を接触させる。  
この状態で、D U T 1 0 1 に対してテスト 7 0 がテスト信号を入力すると共に、当該 D U  
T 1 0 1 からの応答信号を受信し、この応答信号を所定の期待値と比較することで、D U  
T 1 0 1 の電気的特性を評価する。

【 0 0 6 7 】

本実施形態では、上述のように、複数のプローブ 3 1 は、半導体ウェハ 1 0 0 に形成さ  
れた複数の D U T 1 0 1 の中の一部の D U T 1 0 1 を同時に接触することが可能なように  
、配線板 3 2 の下面に局所的に配置されている。このため、複数回のタッチダウンを繰り  
返すことで、半導体ウェハ 1 0 0 に形成された全ての D U T 1 0 1 の試験が完了する。

【 0 0 6 8 】

10

20

30

40

50

以上のように、本実施形態では、中継部材 5 0 が、複数のインタポーザ 5 1 と、当該複数のインタポーザ 5 1 を保持するハウジング 5 2 と、を備えている。このため、インタポーザ 5 1 を任意の位置に配置することができ、従来のようなインタポーザ同士の境界で信号配線の配置が制限されることがない。従って、より正確なインピーダンス整合が可能となるので、試験信号の高速化を図ることができる。

【 0 0 6 9 】

また、本実施形態では、インタポーザ 5 1 をハウジング 5 2 の開口 5 2 1 に挿入してハウジング 5 2 に保持させるだけで、中継部材 5 0 を形成することができるので、中継部材 5 0 の組立性に優れている。

【 0 0 7 0 】

また、本実施形態では、複数のインタポーザ 5 1 を一つのハウジング 5 2 で保持している中継部材 5 0 をプローブヘッド 3 0 と配線板 4 0 との間に介在させるので、プローブカード 2 0 の組立性も優れている。

【 0 0 7 1 】

また、本実施形態では、中継部材 5 0 が必要な箇所のみインタポーザ 5 1 を有しており、プローブヘッド 3 0 と配線板 4 0 との間に介在している導電部 5 1 5 の総数を従来よりも少なくすることができる。このため、プローブヘッド 3 0 をスティフナ 6 0 に固定するボルトの本数を少なくすることができ、プローブカード 2 0 における配線レイアウトの自由度が向上する。

【 0 0 7 2 】

さらに、本実施形態では、複数の開口 5 2 1 は、複数の D U T 1 0 1 に個別に対応するように配置されており、それぞれの開口 5 2 1 は、平面視において、一つの D U T 1 0 1 に接触する複数のプローブ 3 1 の先端を内包している。また、ハウジング 5 2 が有する全ての開口 5 2 1 は、相互に実質的に同一の形状を有していると共に、中継部材 5 0 が有する全てのインタポーザ 5 1 も、相互に実質的に同一の形状を有している。このため、プローブカード 2 0 が同時に接触する D U T 9 1 の配列が変更された場合、変更後の D U T 1 0 1 の配列に対応したハウジング 5 2 のみを準備すればよいので、プローブカード 2 0 の低コスト化を図ることもできる。

【 0 0 7 3 】

なお、以上説明した実施形態は、本発明の理解を容易にするために記載されたものであって、本発明を限定するために記載されたものではない。したがって、上記の実施形態に開示された各要素は、本発明の技術的範囲に属する全ての設計変更や均等物をも含む趣旨である。

【 0 0 7 4 】

例えば、上述の実施形態では、インタポーザ 5 1 としていわゆる異方導電性フィルムを用いているが、インタポーザが電氣的に中継する機能を備えているのであれば、インタポーザの構成は特にこれに限定されない。

【 0 0 7 5 】

また、上述の実施形態では、保持部材として金属製のハウジング 5 2 を用いているが、インタポーザ 5 1 を保持可能な部材であれば、保持部材の構成は特にこれに限定されない。

【符号の説明】

【 0 0 7 6 】

- 1 ... 電子部品試験装置
  - 1 0 ... テストヘッド
    - 1 1 ... マザーボード
  - 2 0 ... プローブカード
    - 3 0 ... プローブヘッド
      - 3 1 ... プローブ
      - 3 2 ... 配線板
    - 4 0 ... 配線板

10

20

30

40

50

- 4 4 ... コネクタ
- 5 0 ... 中継部材
- 5 1 ... インタポーザ
- 5 1 1 ... フレーム
- 5 1 5 ... 導電部
- 5 2 ... ハウジング
- 5 2 0 A ~ 5 2 0 E ... 開口群
- 5 2 1 ... 開口
- 5 2 2 ... 突出部
- 5 2 3 ... 位置決めピン
- 5 2 4 ... 拘束片
- 5 2 5 ... 切欠
- 6 0 ... スティフナ
- 7 0 ... テスタ
- 9 0 ... プローバ
- 9 1 ... トッププレート
- 1 0 0 ... 半導体ウェハ
- 1 0 1 ... D U T
- 1 0 2 ... パッド

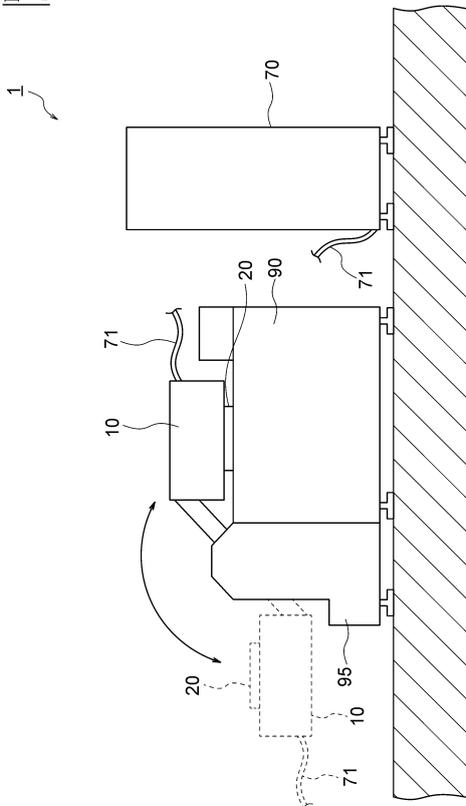
10

【図面】

20

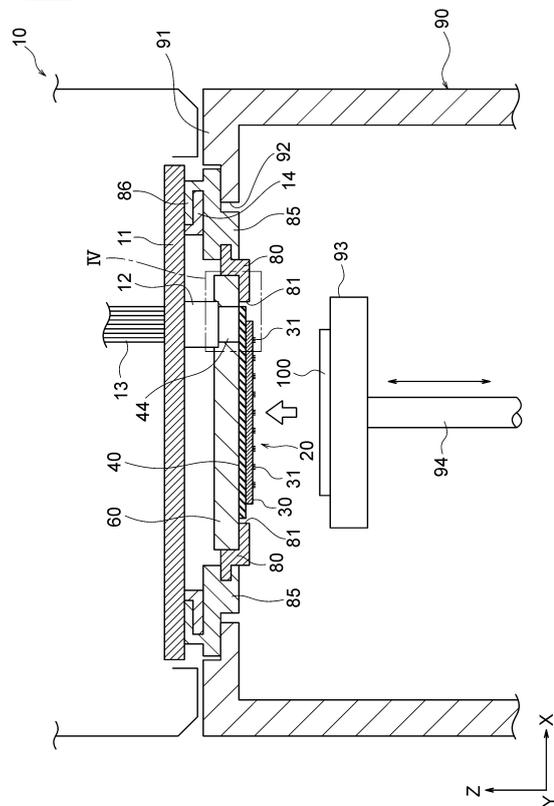
【図 1】

図 1



【図 2】

図 2



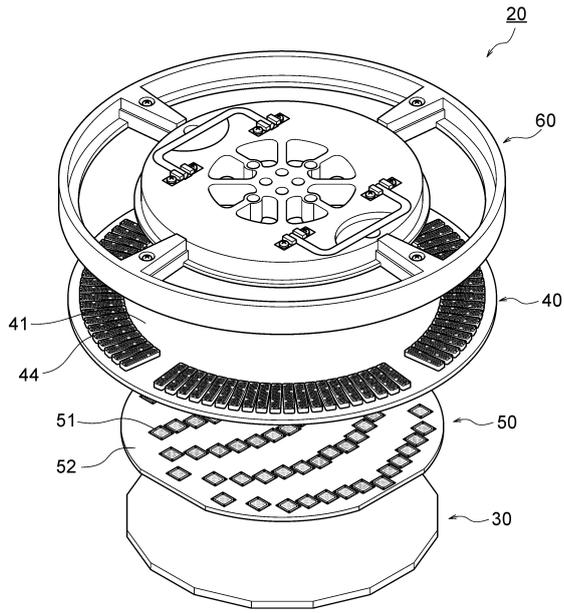
30

40

50

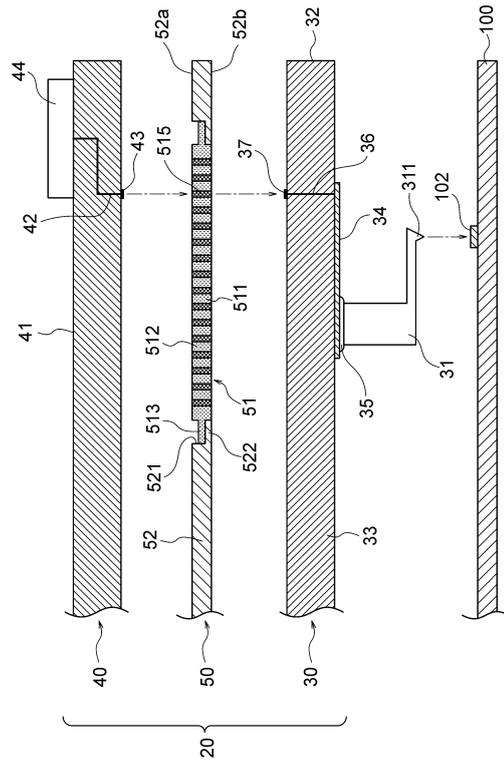
【図 3】

図 3



【図 4】

図 4

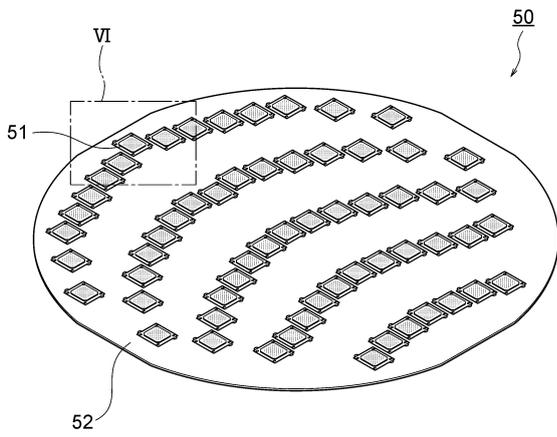


10

20

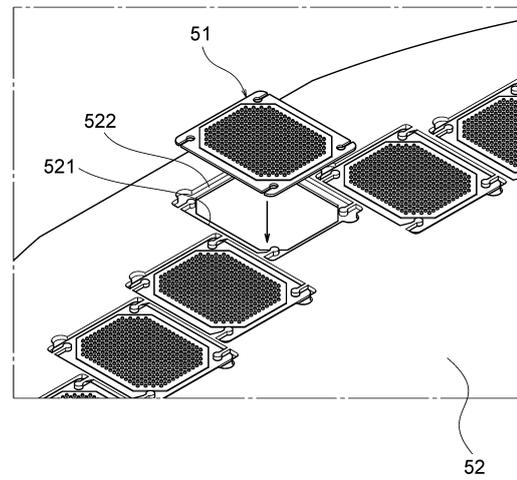
【図 5】

図 5



【図 6】

図 6



30

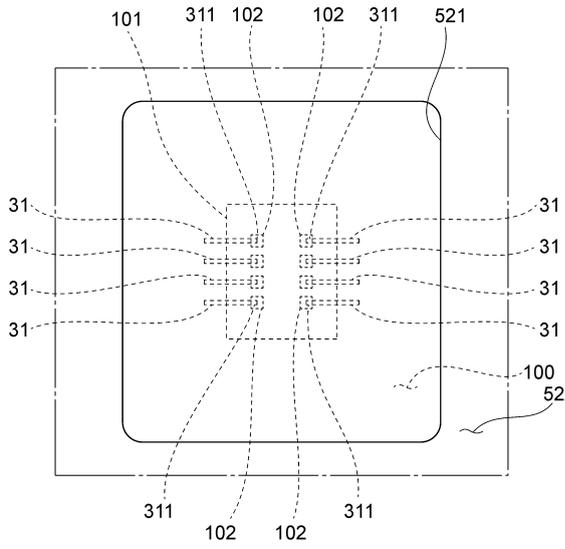
40

50



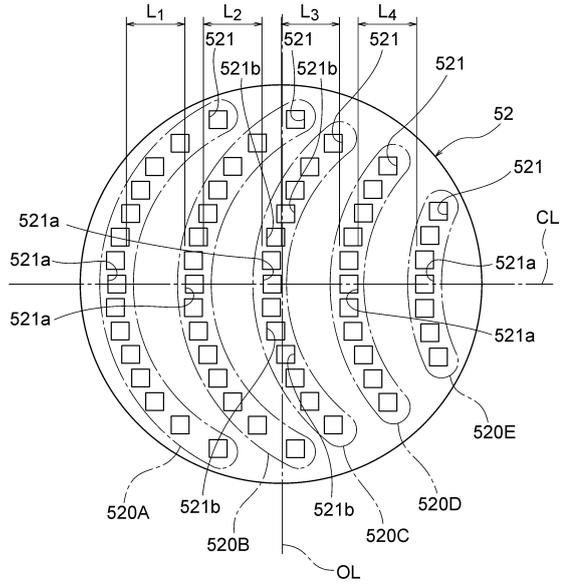
【 1 1】

 11



【 1 2】

 12



10

20

30

40

50

---

フロントページの続き

- (56)参考文献 特表2012-510633(JP,A)  
特表2014-512107(JP,A)  
特表2010-540941(JP,A)  
特開2004-119945(JP,A)  
特開平06-224313(JP,A)  
特開2016-197689(JP,A)  
実開平03-073452(JP,U)
- (58)調査した分野 (Int.Cl., DB名)  
G01R 1/06 - 1/073  
H01L 21/66