

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-183949

(P2005-183949A)

(43) 公開日 平成17年7月7日(2005.7.7)

(51) Int. Cl. <sup>7</sup>	F I	テーマコード (参考)
H05K 3/46	H05K 3/46	5E338
H05K 1/02	H05K 1/02	5E346

審査請求 未請求 請求項の数 19 O L (全 11 頁)

<p>(21) 出願番号 特願2004-349471 (P2004-349471)</p> <p>(22) 出願日 平成16年12月2日 (2004.12.2)</p> <p>(31) 優先権主張番号 10/740,398</p> <p>(32) 優先日 平成15年12月22日 (2003.12.22)</p> <p>(33) 優先権主張国 米国 (US)</p> <p>(特許庁注：以下のものは登録商標)</p> <p>1. テフロン</p>	<p>(71) 出願人 503459464 エンディコット インターコネクト テク ノロジーズ インク アメリカ合衆国 ニューヨーク州 エンデ ィコット ノース ストリート 1701 ビルディング257-4 オフィスエ ー14</p> <p>(74) 代理人 100083932 弁理士 廣江 武典</p> <p>(74) 代理人 100121429 弁理士 宇野 健一</p> <p>(74) 代理人 100129698 弁理士 武川 隆宣</p> <p>(74) 代理人 100129676 弁理士 ▲高▼荒 新一</p> <p style="text-align: right;">最終頁に続く</p>
---	--

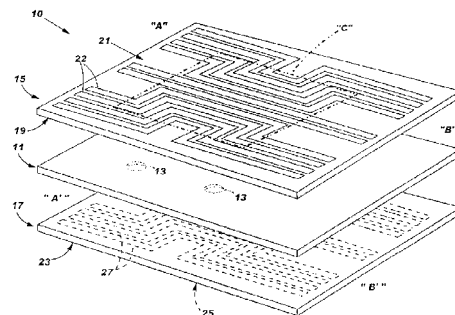
(54) 【発明の名称】 低クロストークノイズのプリント回路ボード、及びその製造方法

(57) 【要約】

【課題】 プリント回路ボードとその製造方法を開示すること。

【解決手段】 プリント回路ボードは両面に誘電層を有した共通パワー層体を有し、それら誘電層のそれぞれに信号層を有している。それぞれの信号層は実質的に同一方向に走行する実質的に平行な信号ラインを含んでいる。信号層間の信号ラインの所定部分は互いに整合して平行に提供されており、パワー層体はそれらの間に提供されている。選択された信号ライン同士はスルーホール接続されている。スルーホールはパワー層体に提供されたクリアランス開口部を通過して提供され、パワー層体とは電氣的に絶縁されている。

【選択図】 図1



## 【特許請求の範囲】

## 【請求項 1】

プリント回路ボード 10 であって、  
第 1 面と第 2 面とを有したパワー層体 11 と、  
該パワー層体 11 の第 1 面と第 2 面にそれぞれ提供された第 1 誘電層 19 と第 2 誘電層 23 と、  
該第 1 誘電層 19 と第 2 誘電層 23 にそれぞれ提供された第 1 信号層 21 と第 2 信号層 37 と、  
を含んで構成されており、それぞれの信号層は実質的に同一方向に走行する実質的に平行な複数の信号ライン 22、27 をそれぞれ含んでおり、該第 1 信号層の少なくとも所定数の信号ラインは該第 2 信号層の対応する数の信号ラインと実質的に平行で整合状態にあり、該実質的に平行で整合する信号ラインの所定部分間に提供された前記パワー層体 11 はそれら第 1 信号層と第 2 信号層との間のクロストークを大幅に減少させることを特徴とするプリント回路ボード 10。

10

## 【請求項 2】

パワー層体 11 は実質的に単層体であり、複数のクリアランス開口部 13 を含んでいることを特徴とする請求項 1 記載のプリント回路ボード 10。

## 【請求項 3】

第 1 信号層 21 の所定の信号ライン 22、27 の選択されたものを第 2 信号層 37 の所定の信号ラインの対応する選択されたものと電気接続する複数のスルーホール 35 をさらに含んでいることを特徴とする請求項 2 記載のプリント回路ボード 10。

20

## 【請求項 4】

スルーホール 35 はそれぞれパワー層体 11 のクリアランス開口部 13 の選択されたものを通過し、該パワー層体から電氣的に絶縁されていることを特徴とする請求項 3 記載のプリント回路ボード 10。

## 【請求項 5】

スルーホール 35 の数は 1 から 10000 であることを特徴とする請求項 4 記載のプリント回路ボード 10。

## 【請求項 6】

パワー層体 11 と第 1 信号層 21 と第 2 信号層 37 の信号ライン 22、27 は銅製であることを特徴とする請求項 1 記載のプリント回路ボード 10。

30

## 【請求項 7】

第 1 信号層 21 と第 2 信号層 37 はパワー層体 11 と実質的に平行であることを特徴とする請求項 1 記載のプリント回路ボード 10。

## 【請求項 8】

第 1 信号層 21 と第 2 信号層 37 のそれぞれの信号ライン 22、27 の所定部分は信号層体 15、17 のそれぞれの信号ラインの総数の 5 から 95% であることを特徴とする請求項 1 記載のプリント回路ボード 10。

## 【請求項 9】

第 1 信号層 21 と第 2 信号層 37 に第 3 誘電層 19 と第 4 誘電層 23 をさらにそれぞれ含んでおり、該第 3 誘電層と第 4 誘電層に第 3 導電層 37 と第 4 導電層 49 をそれぞれ含んでいることを特徴とする請求項 1 記載のプリント回路ボード 10。

40

## 【請求項 10】

プリント回路ボード 10 の製造方法であって、  
第 1 面と第 2 面とを有したパワー層体 11 を提供するステップと、  
該パワー層体 11 の第 1 面と第 2 面に第 1 誘電層 19 と第 2 誘電層 23 をそれぞれ提供するステップと、  
該第 1 誘電層 19 と第 2 誘電層 23 に第 1 信号層 21 と第 2 信号層 37 をそれぞれ提供するステップと、  
を含んでおり、それぞれの信号層は実質的に同一方向に走行する実質的に平行な複数の信

50

号ライン 2 2、2 7 をそれぞれ含んでおり、該第 1 信号層の少なくとも所定数の信号ラインは該第 2 信号層の対応する数の信号ラインと実質的に平行で整合状態にあり、該実質的に平行で整合する信号ラインの所定部分間に提供された前記パワー層体 1 1 はそれら第 1 信号層と第 2 信号層との間のクロストークを大幅に減少させることを特徴とするプリント回路ボードの製造方法。

【請求項 1 1】

第 1 誘電層 1 5 と第 2 誘電層 1 7 はパワー層体 1 1 上に提供され、続いて第 1 信号層と第 2 信号層 2 1、3 7 は該第 1 誘電層と第 2 誘電層上に形成されることを特徴とする請求項 1 0 記載のプリント回路ボードの製造方法。

【請求項 1 2】

第 1 信号層と第 2 信号層 2 1、3 7 はそれぞれ誘電層と複数の信号ライン 2 2、2 7 を含んでおり、それら信号ラインは従来のフォトリソ加工で提供されることを特徴とする請求項 1 0 記載のプリント回路ボードの製造方法。

10

【請求項 1 3】

パワー層体 1 1、該パワー層体上に提供された第 1 誘電層と第 2 誘電層 1 5、1 7 及び信号ライン 2 2 を有して形成された第 1 信号層と第 2 信号層 2 1、3 7 は一体的に接着され、プリント回路ボード 1 0 を提供することを特徴とする請求項 1 2 記載のプリント回路ボードの製造方法。

【請求項 1 4】

接着は熱と圧力とを利用した積層処理によるものであることを特徴とする請求項 1 3 記載のプリント回路ボードの製造方法。

20

【請求項 1 5】

積層処理中に適用される熱は 1 7 5 から 2 5 0 であり、圧力は 1 0 0 P S I から 1 1 0 0 P S I であることを特徴とする請求項 1 4 記載のプリント回路ボードの製造方法。

【請求項 1 6】

第 1 信号層と第 2 信号層 2 1、3 7 に第 3 誘電層と第 4 誘電層 1 9、2 3 をそれぞれ提供するステップと、該第 3 誘電層と第 4 誘電層に第 3 導電層と第 4 導電層 4 9 をそれぞれ提供するステップとをさらに含んでいることを特徴とする請求項 1 0 記載のプリント回路ボードの製造方法。

【請求項 1 7】

第 1 信号層 2 1 の信号ライン 2 2 の所定部分の選択されたものを第 2 信号層 3 7 の信号ラインの所定部分の対応する選択されたものに電気接続させるように複数のスルーホール 3 5 を提供するステップをさらに含んでいることを特徴とする請求項 1 0 記載のプリント回路ボードの製造方法。

30

【請求項 1 8】

複数のスルーホール 3 5 はパワー層体 1 1 の選択部分を通して提供されることを特徴とする請求項 1 7 記載のプリント回路ボードの製造方法。

【請求項 1 9】

パワー層体 1 1 に複数のクリアランス開口部 1 3 を提供するステップをさらに含んでおり、複数のスルーホール 3 5 はそれぞれ対応する該クリアランス開口部を通して形成され、該スルーホールのそれぞれをパワー層体から電氣的に絶縁させることを特徴とする請求項 1 8 記載のプリント回路ボードの製造方法。

40

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、プリント回路（配線）ボードに関し、特にその様々な平面で信号高速処理ができるプリント回路ボードに関する。

【背景技術】

【0 0 0 2】

技術の進歩に伴ない、プリント回路ボード（P C B）を活用した高速回路の需要は高ま

50

り、高速デジタル信号伝達に対する需要も高まっている。適切に設計されていなければ、プリント回路ボード内で伝播する高周波デジタル信号の上昇時間と下降時間の短縮は、例えば、クロストークノイズやインピーダンスミスマッチによる信号歪み等の信号劣化に導く。信号のクロック周波数が増加するに連れ、さらに多量のエネルギーが、さらに高い周波数スペクトルに供給されるようになり、さらに大きなバンド幅に対する需要を喚起する。

#### 【0003】

低周波数ではプリント回路ボードの信号通路は一連の抵抗及びキャパシタンスの分路キャパシタンスの塊状ネットワークとして電氣的に表すことができる。しかし、周波数が増加すると、塊状回路モデリング手法は機能しなくなり、信号通路が伝達ラインであると見なさなければならなくなる。一般的に使用されるプリント回路ボード伝達ライン構造は極小帯（マイクロストリップ）、埋込み極小帯、帯ライン（ストリップライン）及び双帯ライン（デュアルストリップライン）である。極小帯形態とは導電部が誘電体によって基準面（グランド又はパワー）から分離されている場合を言う。一方、帯ライン形態は導電体上下に基準面を有している。3以上の信号層を有した典型的な多層プリント回路ボードは帯ラインと極小帯形態の両方を有するであろう。

10

#### 【0004】

本明細書で定義されているように、本発明は多層プリント回路ボードの導電層間のクロストークノイズの低減及び実質的排除を目的とする。クロストークとは、主として信号ライン間の電磁カップリングで発生するノイズのカテゴリに入る。プリント回路ボードにおいて、クロストークは比較的狭い信号トレース（ライン）間の電気カップリングで発生するであろう。クロストークはノイズマージンを減少させ、信号の質を劣化させる。もちろん、このことは通信システムの性能における重大な不都合要因である。クロストークは、より長いトレースカップリング距離、より狭いトレース間距離、より短いパルス上昇時間及び下降時間、より大きい電流または電圧で増加する。

20

#### 【0005】

2種類の信号カップリングによって回路のクロストーク量が決定される。すなわち、インダクティブカップリングとキャパシティブカップリングである。これら2種類のカップリングは信号源と受領部との間の距離の増大によって増大する。ほとんどのクロストークは隣接ワイヤに起因する。プリント回路ボード層上の平行で隣接するワイヤは静電容量的及び誘電的に相互作用するので、平行隣接ワイヤ間の距離は注意深く制御しなければならない。クロストークを減少させるため、高周波設計によってはそれぞれの信号層の下にグランド面が提供されており、クロストークを実質的に排除している。理想的には、隣接信号間のクロストークは信号間のスペースを最大化し、信号-グランド間の距離を最小にすることで減少できる。

30

#### 【0006】

これら要因並びに他の要因は多くの相互依存性を有しており、しばしば相互妨害する。例えば、ワイヤ密度は相互接続時間遅延を減少させ、サイズ、コスト及び重量を最小化させるのに必要である。しかし、信号ラインがさらに接近すると相互カップリングが増大し、クロストークレベルが上昇する。

40

#### 【0007】

従って、プリント回路ボードのデザインは非常に困難な仕事となっている。高性能で高密度のプリント回路ボードの場合は特に困難である。注目すべきは、相互接続（信号トレース）間の電磁カップリングは相互接続密度の上限を設定する1要因となっていることである。

#### 【0008】

1つの多層プリント回路ボードにおいて、ボードはリレーの共通アーマチュアコンタクトに対する電気接続のための導電面を有した第1層を有している。この導電面はリレーの搭載フットプリントを実質的にカバーするサイズで提供される。このプリント回路ボードは第1層と平行で、電氣的に分離された第2層も含んでいる。この第2層はリレーの通常

50

時には開いた状態であるコンタクトに電気接触させる導電性第1部分と、リレーの通常は閉じた状態のコンタクトに電気接続させる導電性第2部分とを有している。これら第1部分と第2部分は互いに電氣的に分離しており、組み合わせられて平坦状態であり、リレーの搭載フットプリントを実質的にカバーするサイズである。

【0009】

特許文献1では、第1クロック信号ラインと第2クロック信号ラインは隣接しており、電極パッドまたはドライバICを相互接続するのに使用される配線パターンの何れか少なくとも一方の周囲に形成されている。好適な偶数-奇数のバリエーションのドライバ集積回路(IC)とクロック信号ラインとの間の相互接続はクロック信号ラインの相互隣接ウィーブ模様レイアウトを提供し、ノイズ免疫性を向上させる。好適にはクロック信号ラインはイン・ライン電極パッドを含んでおり、ドライバICのクロック入力端子がそこにカップリングされる。このイン・ライン電極パッドはクロック信号の反射を減少させる。なぜなら、それらは特徴的なインピーダンス断続を回避するからである。

10

【0010】

プリント回路ボードへの多モード形態(アナログ及びデジタル)のものを含んで半導体デバイス(集積回路やチップ)をカップリングする際に、ノイズ発生並びに関連問題を低減させるために種々な試みが為されてきた。ノイズ問題を解消させる1つの試みには作動状態のデバイス近辺に脱カップリングキャパシタの追加配置が関与する。この脱カップリングキャパシタはこれらデバイスへ流れる電流を安定させる。しかし、キャパシタは幾分かの電圧を吸収するものの、スパイクは発生する。

20

【0011】

複モードあるいは混成モード構造でのスイッチングノイズに対処する別試行はアナログ及びデジタル機能の分配が関与する。このプロセスはユニークな製造工程とカスタム仕様を必要とする。例えば、特許文献2は、デジタル回路とは別のパワー源バスを有したアナログ回路で半導体基板のアナログ回路とデジタル回路との間に境界領域を設定することでノイズを減少させることを提案する。さらに、この特許は相互接続信号ラインの提供に言及しており、他の回路からの基板ノイズを低く保ちながら回路間の絶縁ワイヤを他の回路と機能的に相互作用させる。しかし、アナログコンポーネントをデジタルコンポーネントから離すことは貴重な半導体スペースを無駄にすることになり、集積回路(及びPCB)設計における重要な課題となっている。

30

【0012】

複モード構造でのスイッチングノイズ問題の別解消試行は特許文献3で紹介されている。この特許は、デジタル回路からのノイズを形状処理し、それを1部分または少ない数の部分の周波数スペクトルに高密度化することでノイズを減少させることができることを提案する。この対処法は、アナログ回路でのノイズの存在が特定の周波数では重要度が低く、よってデジタル回路からのスペクトルピークを注意深く配置して妨害を減少させるという理論に依存する。

【0013】

マイクロ波回路構造体に対する伝達ラインのアレンジの別な取り組みは特許文献4、特許文献5、並びに特許文献6で解説されている。

40

【0014】

最後に、特許文献7ではボード回路が複数の回路領域に分割されているプリント回路ボードが解説されている。これら領域は入力信号と出力信号に関して選択的に絶縁されている。1領域での信号ラインは隣接領域の対応アレイと非接触状態で整合された密接アレイ形態にアレンジされている。種々なプリント回路ボード多層構造体の他の例は、特許文献8と特許文献9で解説されている。

【特許文献1】米国特許6529229号公報

【特許文献2】米国特許6020614号公報

【特許文献3】米国特許5649160号公報

【特許文献4】米国特許6429752号公報

50

【特許文献5】米国特許第6429757号公報

【特許文献6】米国特許第6522214号公報

【特許文献7】米国特許5031073号公報

【特許文献8】米国公開特許願US2002/0108780A1

【特許文献9】米国公開特許願US2002/0100613A1

【特許文献10】特開平5-42562号公報、要約、代表図

【発明の開示】

【発明が解決しようとする課題】

【0015】

本発明は新規でユニークなプリント回路ボード設計を定義し、最終構造体での種々な信号面での高速信号伝達を可能にしつつ導電層間でのクロストークを実質的に排除する。そのようなプリント回路ボード設計は単純構造であり、前述のごとき従来のもよりもさらに効率良く作動し、安価に製造でき、プリント回路ボード技術分野において大きな進歩をもたらした。

【0016】

本発明の1主要目的はプリント回路ボード技術の向上である。

【0017】

本発明の別目的は、例えば、望むならば、チップキャリアのごとき電気パッケージをカップリングさせるために、高密度配線パターンを提供しつつ、クロストークを最低限として効果的に作動できるプリント回路ボードを提供することである。

【0018】

本発明の別目的は現行技術で、比較的安価に製造できるプリント回路ボードと、比較的単純構造であるボードの製造法の提供である。

【課題を解決するための手段】

【0019】

【発明の効果】

【0020】

本発明の1特徴によれば、第1面と反対側の第2面を有したパワー平面、それら第1面と第2面にそれぞれ提供された第1誘電層と第2誘電層、並びにそれら第1誘電層と第2誘電層にそれぞれ提供された第1信号層と第2信号層とを含んだプリント回路ボードを提供することができる。

【0021】

それぞれの信号層は複数の実質的に平行である信号ラインを含んでいる。信号ラインは信号層上を実質的に同一方向に延びている。第1信号層の信号ラインの少なくとも大部分は第2信号層の対応する大部分の信号ラインに実質的に平行で整合している。従って、整合して実質的に平行なこれら信号ラインの大部分に位置したパワー面部分は第1信号層と第2信号層との間のクロストークを大きく減少させることができる。

【0022】

本発明の別特徴によれば、第1面と反対側の第2面とを有したパワー面を提供するステップと、それら第1面と第2面にそれぞれ第1誘電層と第2誘電層とを提供するステップと、それら第1誘電層と第2誘電層にそれぞれ第1信号層と第2信号層とを提供するステップとを含んだプリント回路ボードの製造方法が提供される。それぞれの信号層は複数の実質的に平行である信号ラインを含んでいる。それら信号ラインは信号層上を実質的に同一方向に延びている。第1信号層の信号ライン少なくとも大部分は第2信号層の対応する大部分の信号ラインに実質的に平行で整合状態となっている。従って、整合して実質的に平行な信号ラインのこれら大部分に位置したパワー面部分は第1信号層と第2信号層との間のクロストークを実質的に減少させることができる。

【発明を実施するための最良の形態】

【0023】

本発明のさらなる理解のため、以下において図面を利用して本発明を詳細に解説する。

## 【0024】

図1は本発明の1例によるプリント回路ボード(PCB)10を示す。本発明で得られる構造体はプリント回路ボードであり、ほとんどは単一方向に配線されており、従来のもより少ない数の信号層を有し、複雑な構成のものを含めて従来のプリント回路ボードと少なくとも等しい電気性能を備えている。本発明の構造は、さらに大型の多層プリント回路ボードの一部として使用される場合には、内部接続(例えば、中間パワー面を介した隣接信号層を接続する内部または“埋設”バイアス)を可能にする。図1で示す構造体は、追加信号、グランド及び/又はパワー層と組み合わせられて大型構造体を形成する場合には、2信号及び1パワー(2S1P)構造(またはコア)と呼ばれるものを含んで構成される。図1の構造体は実質的に平行で整合した方向性にて一方側から他方側に延びる配線を有したペアの信号層が提供されているが、さらに大きな多層構造体の残りの信号層または他の導電層がこのように構成されることは必須ではない。ここで定義する利点は、隣接信号層間で大きく減少したクロストークノイズが図示のごとき単一方向構造体で提供されることと、大型構造体の一部でのみ達成されることである。しかし、望むなら、図示のものより多くの部分が、例えば、図1のごとき構造体の複数を利用する多層構造体で達成される。

10

## 【0025】

図1で示す構造体は複数層を含んでおり、好適には従来技術で形成される。この技術では特定圧力と特定温度が利用される。同様に、もし追加信号、グランド及び/又はパワー層が望まれれば、それらは積み重ね形態にアレンジして、図1の層と積層すればよい。よって、本発明はプリント回路ボード分野の従来または周知な積層法で製造できる。本発明の1実施例においては、温度は約175 から250、圧力は約100PSI(パスカル・スクエア・インチ)から1100PSIである。

20

## 【0026】

従って、最も単純形態である図1の構造体は2S1P構造を有するが、さらに一般的な構造では、さらに厚みのある多層プリント回路ボードのコア構造または一部として利用される。

## 【0027】

プリント回路ボード10はパワー層体11を含んでいる。このパワー層体11は1好適実施例では約0.001インチから0.003インチの厚みの実質的に1枚の銅シート製である。一体的構造であるように図示されているが、好適にはパワー層はスルーホールまたは内部バイアス電気接続をプリント回路ボードの対面信号層上の対面信号ライン間に提供するようにクリアランス開口部13(図1では破線で2例が示されている)を含むであろう。3つのそのような接続例が図4で図示されている。

30

## 【0028】

図1で示すプリント回路ボード10は第1信号層体15及び第2信号層体17を含んでいる。信号層体15は、誘電層上を延びる数本の個別信号ラインを含んだ信号層を有した誘電層19を含んでいる。図示のラインパターンは本発明を限定せず、他のパターンであってもよい。第2信号層体17も誘電層23と、誘電層23の下面に位置する信号ライン27のパターンを含んだ信号面25を含んでいる。これらラインも図面では隠れている。

40

## 【0029】

図示のごとく、図1の第1信号層体15の信号ライン22は第2信号層体17の信号ライン27と類似したパターンで提供されている。それぞれの信号ライン22と27は各信号層の対応側から対応反対側に延びている。本発明の解説を目的として、信号層体15の第1面をAで表し、第2面をBで表す。信号層体17の対応面もA'とB'で表す。従って、両信号層体の信号ラインはA面とA'面からB面とB'面にそれぞれ走行する。さらに、1面の信号ラインは反対面のそれぞれの信号ラインと実質的に平行で整合している。ここで言う平行整合とは、図2で示すように上方の信号ライン22が下方の信号ライン27の上方で垂直方向に整合配向していることを言う。これは本発明の重要な要素である。なぜなら、上下信号ラインの少なくとも主要部分のそのように平行で整合した状態で提供

50

されるとクロストークノイズを大幅に減少させるからである。

【0030】

1 好適実施例においては、それぞれの信号層体は誘電層（好適には従来材料である、例えば、グラスファイバ補強ポリマー樹脂FR4）が提供され、好適にはその上の信号ラインは厚みが約0.0005インチから0.002インチの銅製である。好適には支持誘電層の対応厚は約0.002インチから0.020インチである。この厚みは選択ライン幅と望むインピーダンスとにより決定される。これらパラメータは本発明を限定しない。他の材料や厚みでも利用できる。例えば、別誘電材料であるテフロンや本願出願人のドリクラド材料でも利用できる。その他の材料でも構わない。

【0031】

好適にはそれぞれの信号ラインはそれぞれの支持誘電層上に従来式フォトリソグラフィ処理で形成される。

【0032】

図1で示す構造体では、得られるプリント回路ボードは少なくとも1つの電子パッケージ（例えば、本願出願人のハイパーBGA等のチップキャリア）を有するように設計されている。そのようなチップキャリアまたは電子パッケージは図1の方形部パターンCで示す位置に設置される。よって、パッケージは下側の層体15の信号ラインの選択されたものに直接的に電気接続される。あるいは、プリント回路ボード10が大型の多層プリント回路ボードの一部であるならば追加層を介して電気接続されるであろう。図1の信号ラインのパターンは図示のものとは幾分か異なるであろう。その場合には様々な別体パッド（図示せず）あるいはパターンC内のラインの他の端部はそれぞれ配置されたパッケージの対応する導電部位へ個別に接続されることが望まれよう。図1のパターンは代表として図示されており、本発明を限定するものではない。

【0033】

図2は全長に互り平行で整合する上下信号ラインパターンを図示するが、本発明を限定するものではない。本発明においてこれらラインの一部が垂直（上下）方向にて平行で整合することは重要である。図3は短距離部分ではあるが、下側の信号ライン27が上側の信号ライン22からずれている状態を示す。大きな部分の上下信号ラインが平行で整合状態にあるということは全体的な割合である。本発明の1実施例ではこの平行整合範囲は約5%から95%である。特定例では25%のラインが平行整合状態である。

【0034】

図4は図1のプリント回路ボード10の部分断面図を図示する。図示の3つのスルーホール35は信号層体15の信号ライン22を信号層体17の対応信号ラインと電気接続するためのものである。図4ではライン22と27は互いに実質的に整合している。しかし、図4ではラインの一部は上下整合しておらず、図3で図示するごとく少々非整合状態であることを示している。しかし、それでも信号層体間のクロストークノイズを減少させる。

【0035】

それぞれのスルーホール35は誘電材料19と23にドリル手段やレーザ等で形成された穴である。穴加工に引き続いて誘電層が導電薄膜（例えば銅）37の形態で塗膜される。これらスルーホール（あるいは、プリント回路ボード10に対して追加層が提供される場合には内部ブラインドバイアス）は図4のものとは同一ではない。すなわち、本発明の実用例（最終構造体）では誘電材料19と23の一部は中間パワー層体11のクリアランス開口部13に進入し、引き続くドリルまたはレーザ加工ではこれら開口部から誘電材料を取り除かなければならないであろう。よって、図4で図示する薄導電ラインはクリアランス開口部13内の誘電材料の壁面上に提供される。従って、図4で示すように、いくつかの電気接続が発明のユニークな利点を提供するために、共通パワー層体を介してプリント回路ボード10の上下信号ライン間にて得られる。本発明の1実施例では誘電層及び導電層が追加され、格段に大型（厚型）であるプリント回路ボード（約1500内部ブラインドバイアスと約7000スルーホール）が使用された。

10

20

30

40

50



## 【0036】

図4で示すプリント回路ボード10は追加層41と43を含む(望むならさらに追加層を含むことができる)。好適にはそれぞれの層は誘電材料45と、対応導電(例えば信号)層49とを含む。これら導電層49は信号、グランド及び/又はパワー構造体であり、好適には上述のフォトリソグラフィ処理で形成できる。1好適実施例では、これら導電層はパワー層とグランド層の交互層であり、続いて当初構造体(図4)のそれぞれの両面に信号、パワーまたはグランド層等が提供される。図4で示す構造体では、図1の内部構造体が最終の多層構造体の一部としてコア等の部材のみを形成し、いくつかの追加誘電層及び導電層を、例えば従来の積層技術で積層させる。本発明はそのような厚手の多層構造体で利用でき、目的の効果を発揮させる。

10

## 【0037】

以上、中間パワー導電層体が含まれ、隣接上下信号ライン間のクロストークノイズを大きく減少させるプリント回路ボード構築方法を解説した。得られた構造体は層体間のクロストークノイズを大きく減少させ、高低両周波数で有効に作動できる最終構造体を提供する。信号パターンと得られた接続構造体は高密度で提供することが可能であり、隣接ラインは同一面では0.002インチ程度の間隔で構わず、隣接する上下信号層間では対応信号ライン間の距離は0.005インチ程度で構わない。この特徴は当技術分野において大きな貢献をもたらし、従来技術の応用で製造可能であることにより低価格での提供が可能である。

## 【0038】

以上、本発明をいくつかの実施例を利用して解説したが、これら実施例は本発明を制限するものではない。

20

## 【図面の簡単な説明】

## 【0039】

【図1】本発明の1実施例によるプリント回路ボードの一部を形成する2面の信号層と中間パワー面との分解斜視図である。

【図2】図1の実施例の1信号層の信号ライン22と反対側信号層の信号ライン27との間の相対位置を図示する部分平面図である。

【図3】1信号面の信号ライン22の一部が反対側の信号面の信号ライン27の部分と整合していないが、本発明の重要な利点を提供する比較的少ない例証を示す部分平面図である。

30

【図4】複数のスルーホール(あるいは、図4の構造体が、格段に大きな多層プリント回路ボードを形成するために、例えば信号、パワー、グランド層である追加信号及び/又は導電体をさらに含む場合は内部バイアス)を有した図1のプリント回路ボードの部分断面側面図である。

## 【符号の説明】

## 【0040】

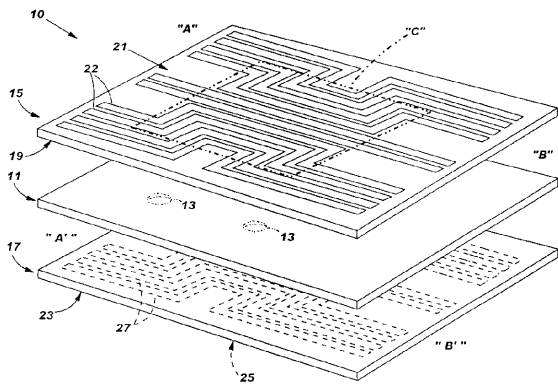
- 10 プリント回路ボード
- 11 パワー層体
- 13 クリアランス開口部
- 15 第1信号層体
- 17 第2信号層体
- 19 誘電層
- 21 第1信号層
- 22 信号ライン
- 23 誘電層
- 25 信号面
- 27 信号ライン
- 35 スルーホール
- 37 第2信号層

40

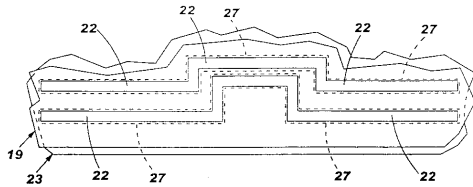
50

- 4 1 · 4 3 追加層
- 4 5 誘電材料
- 4 9 導電層

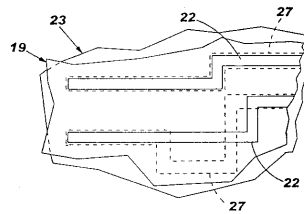
【 図 1 】



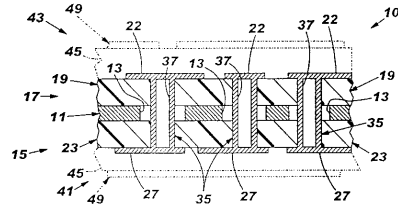
【 図 2 】



【 図 3 】



【 図 4 】



## フロントページの続き

(74)代理人 100130074

弁理士 中村 繁元

(72)発明者 ジョン エム・ロウファー

アメリカ合衆国 ニューヨーク州 1 4 8 9 2 , ウェイバリー , リンカーン ストリート エクステンション 2 1 3

(72)発明者 ボーヤ アール・マルコビッチ

アメリカ合衆国 ニューヨーク州 1 3 7 6 0 , エンドウエル , ジョエル ドライブ 3 6 1 1

(72)発明者 ジェームス ジェイ・マクナマラ , ジュニア

アメリカ合衆国 ニューヨーク州 1 3 8 5 0 , ベスタル , サンライズ テラス 1 1 6

(72)発明者 デビッド エル・トーマス

アメリカ合衆国 ニューヨーク州 1 3 8 5 0 , ベスタル , ステイト ライン ロード 3

Fターム(参考) 5E338 AA03 CC01 CC04 CC05 CD13 EE13 EE60

5E346 AA32 AA43 BB02 BB03 BB04 BB07 BB11 FF01 FF22 FF28

HH03 HH04 HH06 HH33