



[12] 发明专利申请公开说明书

[21]申请号 94101768.0

[51]Int.Cl⁵

H04N 5/92

[43]公开日 1994年11月23日

[22]申请日 94.1.11

[30]优先权

[32]93.1.11 [33]JP[31]019277/93

[32]93.7.21 [33]JP[31]180122/93

[71]申请人 索尼公司

地址 日本东京

[72]发明人 铃木辉彦 矢崎阳一 米满润

[74]专利代理机构 中国专利代理(香港)有限公司

代理人 程天正 马铁良

H04N 7/13

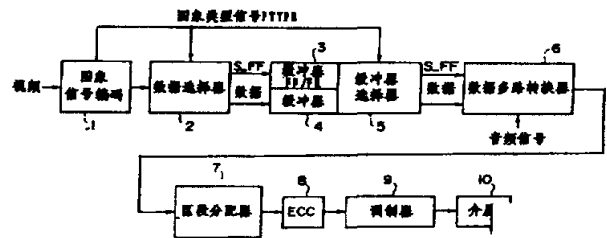
说明书页数:

附图页数:

[54]发明名称 图象信号编码方法、译码方法和图象信号记录介质

[57]摘要

披露了一种当高速再现时防止其中断的图象信号编码方法和译码方法以及图象信号记录介质。—GOP由15帧图象所构成。在这些图象中,—I—图象和P—图象被作为高速再现的图象集中地处理并且向前地被安置的剩余图象是B—图象。当高速再现时,仅仅是用于高速再现的图象被再现。



权 利 要 求 书

1、一种图象信号记录方法，包括步骤：

对一输入图象信号进行编码以产生一编码图象信号；

将该编码图象信号分离为用于高速再现的编码图象信号和其它的编码图象信号；

安置用于高速再现的编码图象信号和其它的编码图象信号以便使该用于高速再现的编码图象信号在一予置的图象单元中可位于该被予置图象单元的顶端部位以产生一记录信号；和
将该记录信号记录在一记录介质上。

2、根据权利要求1所述的一种图象信号记录方法，其中该予置图象单元是一 GOP。

3、根据权利要求1所述的一种图象信号记录方法，其中该用于高速再现的编码图象信号是内部一编码图象。

4、根据权利要求1所述的一种图象信号记录方法，其中该用于高速再现的编码图象信号是内部一编码图象和至少一个予测一编码图象。

5、根据权利要求1所述一种图象信号记录方法，其中该记录信号被分配使得用于高速再现的编码图象信号可位于该记录介质一区段的顶端部位。

6、根据权利要求5所述的一种图象信号记录方法，其中相应于每个区段的一子码被加到该记录信号并包括一用来指明该区段是否包括用于高速再现的编码图象的识别信号。

7、一种图象信号记录方法，包括步骤：

对一输入图象信号进行编码以产生一编码图象信号；

将该编码图象信号分离为用于高速再现的编码图象信号和其它编码图象信号；

以一予置的比来连续安置用于高速再现的编码图象信号和其它编码图象信号以产生一记录信号；和

将该记录信号记录在一记录介质上。

8、根据权利要求 7 所述的一种图象信号记录方法，其中为每个固定编码量指定一个记录信号给所述记录介质的一个区段，并且一相应于每个区段的子码被加至该记录信号并且包括一用来指定该区段是否包括有用于高速再现的编码图象信号的识别信号和一指明在该区段中用于高速再现的编码图象信号的顶端地址的指针信号。

9、根据权利要求 8 所述的一种图象信号记录方法，其中该子码进一步包括有指明用于高速再现的编码图象信号的一数量的信号。

10、根据权利要求 8 所述的一种图象信号记录方法，其中该子码进一步包括一指明在其中包括有下一个用于高速再现编码图象信号的另一个区段的位置的信号。

11、根据权利要求 7 所述的一种图象信号记录方法，其中 TOC 数据被加至该记录信号并且包括一指明其中包括有用于高速再现编码图象信号的一区段的位置的信号。

12、一种图象信号记录方法，包括有步骤：

对一输入图象信号进行编码以产生一编码图象信号；

将基于一图象的该编码图象信号分离成一高优先级的编码图象信号和一低优先级的编码图象信号；

产生这样一种信息包结构的记录信号，在这种信息包结构中，高优先级的编码图象信号和一低优先级的编码图象信号不

在一个信息包中出现；和

将记录信号记录在一记录介质上。

13、根据权利要求 12 所述的一种图象信号记录方法，其中在一片单元中确定一高优先级的编码图象信号和一低优先级的编码图象信号之间相互分离的位置。

14、根据权利要求 12 所述的一种图象信号记录方法，其中一数据块结束码被加至高优先级编码图象信号的最末端。

15、根据权利要求 12 所述的一种图象信号记录方法，其中用来在高优先级编码图象信号和低优先级编码图象信号之间进行识别的一识别信号被提供在该信息包的一标题中。

16、根据权利要求 12 所述的一种图象信号记录方法，其中相对于每一固定代码号，所述的记录信号被分配给该记录介质的一区段，并且相应于该区段的一子码被加至该记录信号并且包括有一个指明在其中包括有下一个高优先级编码图象信号的另一个区段的一个地址的信号。

17、根据权利要求 12 所述的一种图象信号记录方法，其中相对每一固定代码量，所述的记录信号被分配给该记录介质的一个区段，并且 TOC 数据被加至该记录信号并包括有一个指明在其中包括高优先级编码图象信号的一个区段的位置的信号。

18、根据权利要求 12 所述的一种图象信号记录方法，其中该记录信号被安置以便在该予置图象单元上高优先级的编码图象信号可被置于该予置图象单元的顶端部位。

19、根据权利要求 18 所述的一种图象信号记录方法，其中该予置图象单元是一 GOP。

20、根据权利要求 18 所述的一种图象信号记录方法，其中该记录信号被加至该区段以便高优先级的编码图象信号可被置

于该记录介质的区段的顶端部位。

21、根据权利要求 18 所述的一种图象信号记录方法，其中该高优先级的编码图象信号是每一帧的内部一宏数据块的数据。

23、根据权利要求 12 所述的一种图象信号记录方法，其中高优先级编码图象信号和低优先级编码图信号一度被暂时存贮到被分离为用来分开存贮高优先级编码图象信号和低优先级编码图象信号的存贮装置中并且随后高优先级编码图象信号首先被读出和然后低优先级编码图象信号被读出并被传送，并且从和向所述存贮装置读出和写入所述高优先级编码图象信号和低优先级编码图象信号分别由它们的写指针和读指针加以控制。

24、一种图象信号再现方法，包括步骤：

再现该编码图象信号，该编码图象信号来自一在其上记录有一编码图象信号的记录介质，在一予置图象单元上的用于高速再现的编码图象信号和其它编码图象信号被安置使得用于高速再现的编码图象信号位于予置的图象单元的顶端部位；

将该编码图象信号分离为用于高速再现的编码图象信号和其它编码图象信号；

分别以一予置的顺序重新排列用于高速再现的编码图象信号和其它编码图象信号以产生一重新排列的信号；和

对该重新排列的信号译码以产生一个用于通常再现的译码图象。

25、根据权利要求 24 所述的一种图象信号再现方法，其中该分离是基于在子码中提供的用来在该用于高速再现的编码图象信号和其它编码图象信号之间识别的一个识别信号而执行的。

26、一种图象信号再现方法，包括步骤：

仅仅再现用于高速再现的编码图象信号，该编码图象信号来自一在其上记录有一编码图象信号的记录介质，用于高速再现的编码图象信号和其它编码图象信号被安置以便在一予置图象单元上用于高速再现的编码图象信号位于该予置图象单元的顶端部位；和

仅仅对随后再现的用于高速再现的编码图象信号译码以产生一用于高速再现的译码图象。

27、根据权利要求 26 所述的一种图象信号再现方法，其中该编码图象信号被指定给每个区段，这样使得予置图象单元的顶端和记录介质的区段的顶端相一致，并且仅仅是这些在其中包括有用于高速再现编码图象信号的区段才被再现。

28、一种图象信号再现方法，包括步骤：

再现被指定有用于高速再现的编码图象信号的一个区段，该编码图象信号来自在其上记录有一编码图象信号的一记录介质，使得用于高速再现的编码图象信号和其它编码图象信号以一予定比被连续地安置并且用于每个予置代码数量的该编码图象信号被分配到每个区段；

根据在该区段的一子码中的表示用于高速再现的编码图象信号的一顶端地址使随后从所述区段再现的用于高速再现的编码图象信号和其它编码图象信号彼此分离；

对这种被分离的用于高速再现的编码图象信号进行译码以产生一用于高速再现的译码图象。

29、根据权利要求 28 所述的一种图象信号再现方法，其中用于高速再现的该编码图象信号响应用于指示在子码中与高速再现相关的编码图象信号数据量的一个信号而被分离。

30、根据权利要求 28 所述的一种图象信号再现方法，其中下一个用于高速再现的编码图象信号按照在子码中表征下一个编码图象信号的一位置的信号而被再现。

31、根据权利要求 28 所述的一种图象信号再现方法，其中用于表示记录有用于高速再现的编码图象信号的一个区段地址的 TOC 数据被再现，并且响应随后再现的所述 TOC 数据，再现所述被指定有用于高速再现的编码图象信号的一个区段。

32、一种图象信号再现方法，包括步骤：

从一个记录介质上再现该编码图象信号，在所述介质上的这样一种信息包结构，即在同一个信息包中不同时存在用于高优先级的编码图象信号和用于低优先级的编码图象信号的信息包结构中，记录有基于一幅图象的编码图象信号而分成的高优先级编码图象信号和用于低优先级的编码图象信号；

根据在该信息包的一标题中所提供的用来在高优先级的编码图象信号和低优先级的编码图象信号之间进行识别的一识别信号，使高优先级的编码图象信号和低优先级的编码图象信号彼此分离；

仅仅译码在高速再现时的高优先级的编码图象信号。

33、根据权利要求 32 所述的一种图象信号再现方法，其中该编码图象信号响应在一子码中的表明包括有高优先权级编码图象信号的一区段地址信号而被再现。

34、根据权利要求 32 所述的一种图象信号再现方法，其中该编码图象信号响应在一 TOC 中表明一包括有高优先级编码图象信号的一区段地址信号而被再现。

35、一种图象信号再现方法，包括步骤：

从一个记录介质上再现该编码图象信号，在所述的记录介

质上的这样一种信息包结构中记录有基于一幅图象的编码图象信号而被分离为高优先级编码图象信号和低优先级编码图象信号，所述信息包结构是指在一个信息包中不存在有高优先级编码图象信号和低优先级编码图象信号的信息包结构；

根据在该信息包的一标题中所提供的用来在高优先级的编码图象信号和低优先级的编码图象信号之间进行识别的一识别信号，使高优先级的编码图象信号和低优先级的编码图象信号彼此相互分离；

根据在该信息包的标题中所提供的一链接信号而结合高优先级图象信号和低优先级的编码图象信号以产生一组合的信号；和

对该组合信号译码以产生一用于通常再现的译码的图象信号。

36、根据权利要求 35 所述的一种图象信号再现方法，其中该高优先级的编码图象信号和低优先级的编码图象信号同时被暂时存贮到被分为两个用于分别存贮高优先级编码图象信号和低优先级编码图象信号的存贮装置中，并且该高优先级的编码图象信号被首先读出然后低优先级编码图象信号被读出，并且分别由它们的写指针和读指针控制高优先级编码图象信号和低优先级编码图象信号从所述存贮装置读出和写入该存贮装置。

37、根据权利要求 35 所述的一种图象信号再现方法，其中一低优先级编码图象信号的误差被检测，并且仅仅高优先级编码图象信号作为用于通常再现的编码图象信号被译码直至该误差被恢复之后。

38、一种图象信号记录装置，包括：

用来对一输入图象信号编码以产生一编码图象信号的编码

装置；

将该编码图象信号分离为用于高速再现的编码图象信号和其它编码图象信号的分离装置；

用来对用于高速再现的编码图象信号和其它编码图象信号进行安置以便在一予置的图象单元中该用于高速再现的编码图象信号可位于该予置的图象单元的顶端部位以产生一记录信号的多路转换装置；和

用来将该记录信号记录到一记录介质上的记录装置。

39、一种图象信号记录装置，包括：

对一输入图象信号编码以产生一编码图象信号的编码装置；

用来将该编码图象信号分离为用于高速再现的编码图象信号和其它编码图象信号的分离装置；

用来以一予置的比率连续地安置用于高速再现的编码图象信号和其它编码图象信号以产生一记录信号的多路转换装置；和

用来将该记录信号记录到一记录介质上的记录装置。

40、一种图象信号记录装置，包括：

用来对一输入图象信号编码以产生一编码图象信号的编码装置；

用来将基于一幅图象的编码图象信号分离为高优先级编码图象信号和低优先级编码图象信号的分离装置；

用来产生在一信息包内不存在高优先级编码图象信号和低优先级编码图象信号这样一信息包结构的一记录信号的多路转换装置；和

用来将记录信号记录到一记录介质上的记录装置。

41、一种图象信号再现装置，包括：

用来再现编码图象信号的再现装置，该编码图象信号来自一记录介质，在该记录介质上记录有一编码图象信号并在一予置图象单元上的用于高速再现的编码图象信号和其它编码图象信号被分配使得用于高速再现的编码图象信号位于该予置图象单元的顶端位置；

用来将该编码图象信号分离为用于高速再现的编码图象信号和其它编码图象信号的分离装置；

用来以一予置的顺序重新安置这样被分离的用于高速再现的编码图象信号和其它编码图象信号以产生一重新排列的信号的装置；和

用来对该重新排列信号进行译码以产生一用于通常再现的一译码图象的译码装置。

42、一种图象信号再现装置，包括：

用来仅仅对用于高速再现的编码图象信号进行再现的再现装置，该编码图象信号来自在其上记录有一编码图象信号的记录介质并且用于高速再现的编码图象信号和其它编码图象信号被分配以便使得在一予置图象单元上的用于高速再现的编码图象信号位于该被予置的图象单元的顶端部位；和

用来对仅仅是这样被再现的高速再现编码图象信号进行译码以产生一个用于高速再现的译码图象的译码装置。

43、一种图象信号再现装置，包括：

用来从一个记录介质上再现被分配有用于高速再现编码图象信号的一个区段的再现装置，在所述的记录介质上以如下的方式记录有编码图象信号，即所述用于高速编码图象信号和其它的编码图象信号被以一予定比率配置，并且对于每个予定量

代码，都为每个区段指定了一个编码图象信号，

根据在该区段的一子码中表示用于高速再现的编码图象信号的一顶部地址的信号来使随后被从一个区段再现的用于高速再现的编码图象信号和它的编码图象信号彼此分离的分离装置；和

用来对这种被分离的用于高速再现的编码图象信号译码以产生用于高速再现的一译码图象的译码装置。

44、一种图象信号再现装置，包括：

用来从一个记录介质上再现该编码图象信号的再现装置，在所述记录介质上的一个如下所述的信息包结构中，记录有基于一幅图象的编码图象信号而分成的高优先级编码图象信号和低优先级编码图象信号，在所述的信息包结构中，同一个信息包不同时存在高优先级编码图象信号和低优先级编码图象信号。

根据在该信息包的一标题中所提供的用来在高优先级编码图象信号和低优先级编码图象信号之间进行识别的一识别信号使高优先级编码图象信号和低优先级编码图象信号相互分离的分离装置；和

用来在高速再现时仅仅对高优先级的编码图象信号进行译码的译码装置。

45、一种图象信号再现装置，包括：

用来从一个记录介质中再现该编码图象信号的再现装置，在所述记录介质上的一个如下所述的信息包结构中，记录有依据一幅图象的编码图象信号而被分成的高优先级编码图象信号和低优先级编码图象信号。在所述的信息包结构中，在同一信息包中不同时存在高优先级编码图象信号和低优先级编码图象

信号；

根据在该信息包的一标题中所提供的用来在高优先级编码图象信号和低优先级编码图象信号之间进行识别的一识别信号使高优先级编码图象信号和低优先级编码图象信号相互分离的分离装置；

根据在该信息包的标题中所提供的一链接信号而组合高优先级编码图象信号和低优先级编码图象信号以产生一组合信号的装置；和

用来对该组合信号进行译码以产生一用于通常再现的译码图象信号的译码装置。

46、一种图象信号记录介质，由以下步骤构成：对一输入图象信号编码以产生一编码图象信号；

将该编码图象信号分离为高速编码图象信号和其它编码图象信号；

安置用于高速再现的编码图象信号和其它编码图象信号以便在一予置的图象单元中该用于高速再现的编码图象信号可以位于该予置的图象单元的顶端部位以产生一记录信号；和

在该记录介质上记录该记录信号。

47、一种图象信号记录介质，由以下步骤构成：

对一输入图象信号进行编码以产生一编码图象信号；

将该编码图象信号分离为高速再现编码图象信号和其它编码图象信号；

以一予置比连续地安置用于高速再现的编码图象信号和其它编码图象信号以产生一记录信号；和

将该记录信号记录在一记录介质上。

48、一种图象信号记录介质，由下述步骤构成：

对一输入图象信号编码以产生一编码图象信号；

将基于一幅图象的编码图象信号分为高优先级编码图象信号和低优先级编码图象信号；

产生一如下所述的信息包结构记录信号，所述的信息包结构的同一个信息包内不同时出现用于高速再现的编码图象信号和其它的编码图象信号；和

将该记录信号记录在一记录介质上。

图象信号编码方法、译码方法和图象信号记录介质

本发明涉及一种图象编码方法和译码方法以及一种适用于将一被编码的活动图象信号记录在诸如一小型盘或一磁盘之类的记录介质之上并从该记录介质中再现该被编码的活动图象信号的图象信号记录介质。

当试图记录和再现活动图象数据时，由于该活动图象数据包含有极大量的信息，因而需要一具有很高连续传送率的记录介质。目前，例如一 NTSC 电视系统的视频信号被记录到一磁带或一光盘中并从一磁带或一光盘中再现。

如果试图将一视频信号以一长的时间记录到一记录介质上，而该记录介质具有一相当小的尺寸和一相当的信息记录容量，那么这就意味着实质上需要以一高的效率来编码和记录该视频信号和以一高的效率来译码这种被记录的视频信号的一读信号。为了满足这个要求，提出了几种和一视频信号相关的高效编码系统，这些系统中的一种是 MPEG（活动图象专家组）系统。在 AVC—400 TEST MODEL 3, ISO/JTC1/SC29/WG11, 1992.11 中详细描述了该 MPEG 系统。由美国的 ATV 研究的另外的系统中，一编码信号被分离成高优先级数据和低优先级数据在不同的载体中被相互传送。

在该 MPEG 系统中，一视频信号的图象结构之间的区别首先是在该时间轴方向上减少了冗余。并且随后使用了诸如离散

余弦变换 (DCT) 之类的正交变换技术而在该距离轴方向上减少了冗余。以这种方式，一视频信号被有效地编码并被记录在一被予置的记录介质上。例如，在美国专利 5, 140, 437、美国专利 5, 040, 061、日本未审定专利 3—129979 和日本未审定专利 3—78380 中均披露了一高效编码的视频信号的记录。

另一方面，当再现以这种方式被记录在一记录介质上的一高效编码的视频信号时，该再现信号被反正交变换以对其高效译码而再现该视频信号。

另外，当以一高速（图象搜索）再现以这种方式被记录在一记录介质上的高效编码的视频信号时，译码是在每几帧之后被执行并且这种被解码的信号是以一与通常再现速率相等的速率而被输出。

但是，在根据如上所述的 MPEG 系统的一种编码方法中，编码是基于帧之间的运动的预测而执行的。因此，就当前的帧而言，没有在过去或在将来的另外帧的编码图象，则某些帧 (P—图象或 B—图象) 则不可能被译码。因而，它不可能任意地选择一图象信号的帧去高速地再现该图象信号。

如果仅仅可直接被访问或被译码的帧 (I—图象) 被再现，那么，无须等待某些其它的帧再现就可高速再现该图象信号。但是，该 I—图象（其译码是在该帧之内完成的内部一帧编码帧）是由相对于每 10 个或数个帧（将在后面进行描述的 GOP）的一帧来正常地呈现，并且即使仅仅这种内部一帧编码帧被再现，则仅仅可执行粗略运动的高速再现。

例如，一连续输入的视频信号被聚集在一包括有 15 帧的 GOP（图象组）中。那么，如图 57 所示，一 GOP 的前面的二帧被作为 B—图象 (B0, B1) 而被处理，接着的下一帧被作为 I—

图象被处理 (I2)。之后，编码处理这样来实现，即 P—图象 (P5, P8, P11, P14) 可由两个被插入在它们在每两个相邻图象之间的 B—图象 (B3, B4, B6, B7, B9, B10, B12, B13) 来产生。

如在图 58 中所看到的那样，以这种方式编码的数据按 I2, B0, B1, P5, B3, B4, P8, B6, B7, P11, B9, B10, P14, B12, 和 B13 的顺序而被传送。这是因为，例如需要 B—图象 B0 和 B1 (或 B3 和 B4) 的每一个作为一预测的帧，随后立即出现另一帧 I2 (P5)，如果帧 I2 (P5) 设有预先准备则它就不可能被译码。

对于所有的帧 B0 至 P14，如果编码处理是在一高速执行，那么高速再现是可能的，对软件的一种限制以提高几倍译码的处理速度实质上是不可能的。

因此，如图 58 所示，对于另一个上述的帧被作为一预测的帧，如果每一个 I—图象和每一个 P—图象被再现而 B—图象设有被再现，则可实现较好的高速再现。该高速再现方法在序号为 07/981, 178 的美国专利申请中已予以披露。但是，在这个例子中，为了实现轨迹跳跃去搜索在另一个被再现的 I—图象或 P—图象之后的下一个 P—图象或 I—图象而需要花费很多的时间，这样就可能阻碍高速再现图象。另外，在序号为 125, 685 的美国专利申请中还披露了一种除 I—图象之外对 P—图象和 B—图象用来高速再现的方法。此外，在序号为 125, 573 的美国专利申请中还披露了一种将一在高速再现时表明一访问点的输入信息包插入一位流中的技术。

此外，在高速再现时，在一比普通再现要高的频率下，一个 I—图象容有比 P—图象 B—图象更大量的数据并且 I—图象的数据因而被读出。因而，存在一要解决有时出现的 I—图象读

数据故障的目的。

本发明的一个目的是要提供一种图象信号编码方法和译码方法以及无须提高译码的处理速度而允许平滑（精细）地高速正向和逆向再现的图象信号记录介质。

为了达到上述目的，根据本发明，一图象信号被首先编码，例如根据该 MPEG 系统被编码，然后仅仅一个 I—图象或一个 I—图象和一个 P—图象或者 P—图象的数据作为分别来自另外 P—图象和 B—图象的数据用于高速重现的数据而被处理。并且被集中记录在诸如一 GOP 的单元之中和在该 GOP 的顶部或一区段之中。该用于高速重现的数据可以是所有的 I—图象和 P—图象或者可以是其优先级相对要高的某些 I—图象和 P—图象。因而，跳跃操作数可被减少和等待数据输出去被译码的无用时间可以减少。因而，可以阻止一高速再现图象被中断。另外，还可减少高速再现的读时间。此外，当出现一误差时，例如带有其它数据时，对于高速再现的数据可以一普通速度被再现。因而，一图象的损失可被抑制。

更详细地说，根据本发明的一个观点。提供了一种图象信号记录方法，该方法包括有编码一输入图象信号以产生一被编码图象信号；将该被编码图象信号分离成用于高速再现的编码图象信号和其它的编码图象信号；安置用于高速再现的编码图象信号和其它的图象信号以便在一予置的图象单元中用于高速再现的编码图象信号可以被安置在该予置图象单元的顶部；以及将该记录信号记录在一记录介质上的步骤。

根据本发明的另一观点，提供了一种图象信号记录方法，该方法包括对一输入图象信号编码产生一编码图象信号；将被编码图象信号分离成用于高速再现的编码图象信号和其它的编码

图象信号；以一予置的比来连续地安置用于高速再现的编码图象信号和其它的图象信号以产生一记录信号；和将该记录信号记录在一记录介质上的步骤。

根据本发明的进一步的观点，提供了一种图象信号记录方法，该方法包括对一输入图象信号进行编码以产生一被编码的图象信号；将基于一图象的编码图象信号分离成一高优先级的编码信号和一低优先级的编码信号；产生在一信息包中不存在高优先级的编码信号和低优先级的编码信号的信息包括结构的记录信号；和将该记录信号记录在一记录介质上的步骤。

根据本发明更一步的观点，提供了一种图象信号再现的方法，该方法包括如下步骤：

仅对来自一个记录介质上用于高速再现的编码图象信号进行再现，在所述的记录介质上记录有配置成用于高速再现的编码图象信号和其它的编码图象信号，这种配置使得在预定图象单元中用于高速再现的编码图象信号被置于所述预定图象单元的顶部，和仅对随后再现的用于高速再现的编码图象信号进行编码；，以产生用于高速再现的译码图象。

根据本发明的更一步的观点，提出了一种图象信号的再现方法，该方法包括有以下步骤：从一个记录介质上再现被指定有用于高速再现的编码图象信号的一个区段的步骤，在所述的记录介质上记录有一个编码图象信号，并且用于高速再现的编码图象信号和其它的编码图象信号，被以一予定比率连续配置，且与所述编码每个予定量相关的编码图象信号被指定给每个区段；响应表示在所述区段子代码中用于高速再现的编码图象信号的顶端地址的一个信号，使随后从所述区段中再现的用于高速再现所述编码图象信号和其它编码图象信号彼此分离的步

骤；以及对所分离出的用于高速再现的编码图象信号进行译码以产生用于高速再现的译码图象步骤。

根据本发明的更进一步的观点，提出了一种图象信号的再现方法，该方法包括有如下步骤：从一个记录介质上再现该编码图象信号的步骤，在该记录介质上基于同一图象的编码图象信号被分离为高优先级的编码图象信号和低优先级的编码图象信号并被记录在一个高优先级的编码图象信号和低优先级的编码图象信号不同时出现在同一信息包内的信息结构中；根据一个用来在高优先级的编码图象信号和低优先级的编码图象信号之间进行识别的由该信息包的一标题所提供的一识别信号使高优先级编码图象信号和低优先级编码图象信号相互分离的分离步骤；根据一由该信息包的标题中所提供的链接信号而组合该高优先级编码图象信号和低优先级编码图象信号以产生一组合信号的步骤；和对该组合信号进行译码以产生一用于通常再现的被译码的图象信号的步骤。

根据本发明的更进一步的观点，提出了一种图象信号记录介质，由对一输入图象信号编码以产生一编码图象信号；将该编码图象信号分离成用于高速再现的编码图象信号和其它编码图象信号；安置该用于高速再现的编码图象信号和其它编码图象信号以便在一予置图象单元中用于高速再现的编码图象信号可被安置在该予置图象单元的顶端以产生一记录信号；和将该记录信号记录到该记录介质中的步骤所构成。

根据本发明的更进一步的观点，提出了一种图象信号记录介质，由对一输入图象信号编码以产生一编码图象信号；将该编码图象信号分离成用于高速再现的编码图象信号和其它编码图象信号；以一予置比连续地安置用于高速再现编码图象信号

和其它编码图象信号以产生一记录信号；和将该记录信号记录到一记录介质上的步骤所构成。

根据本发明的更进一步的观点，提出了一种图象信号记录介质，由对一输入图象信号进行编码以产生一编码图象信号；将基于一幅图象的编码图象信号分离成一高优先级的编码图象信号和一低优先级的编码图象信号；产生这样一种信息包结构的记录信号即在这种信息包结构中用于高速再现的编码图象信号和其它编码图象信号不同时呈现在同一信息包中；和将该记录信号记录到一记录介质上的步骤所构成。

本发明的上述和其它目的，特征和优点从下面的说明和附属的权利要求中将变得更加明显，与其相关的附图中相似的部分和元件用相似的参考标记来表示。

图 1 是本发明的一种图象信号编码装置的方框图；

图 2 示出了在图 1 中所示的该图象信号编码装置的一图象信号编码器的结构的例子方框图；

图 3 所示的图说明在图 2 中所示图象信号编码器的一予测模式确定电路的工作；

图 4 是说明在图 1 中所示的图象信号编码装置的一数据选择器工作的示意图；

图 5 是说明在图 1 中所示的该图象信号编码装置的一缓冲器选择器工作的时序图；

图 6 是用来说明在图 1 中所示的该图象信号编码装置的一区段指定器工作的一区段的结构的例子的示意图；

图 7 示出了一记录到图 6 中所示的区段上的一子代码格式的示意图；

图 8 是说明根据图 1 中所示的图象信号编码装置对于高速

再现的数据和其它数据的安置的示意图；

图 9 是说明在图 1 所示的图象信号编码装置中在用于高速再现的数据和区段之间位置关系示意图；

图 10 是说明在图 1 所示的图象信号编码装置中一 GOP 和用于高速再现的图象之间的关系示意图；

图 11 是说明相应于本发明的一光盘制造过程的方框图；

图 12 是本发明所应用的一图象信号译码装置的一方框图；

图 13 是说明在图 12 中所示的图象信号译码装置的一数据鉴别器的工作的示意图；

图 14 是说明在图 12 中的图象信号译码装置的一缓冲器选择器的工作的示意图；

图 15 示出了在图 12 中所示的图象信号译码装置的一图象信号译码器的结构的一个例子的方框图；

图 16 是说明当高速再现时在图 12 中所示的图象信号译码装置的工作的时序图；

图 17 是说明根据本发明的第二实施例的用于高速再现的数据和其它数据之间的另外的位置关系的示意图；

图 18 表示在本发明的第二实施例中一子码格式的示意图；

图 19 表示在本发明的第二实施例中一区段结构的示意图；

图 20 表示在本发明第三实施例中采用的一子码格式的示意图；

图 21 表示在本发明第四实施例中采用的 TOC 数据的示意图；

图 22 是本发明所应用的进一步的图象信号编码装置的方框图；

图 23 是本发明所应用的进一步的图象信号译码装置的方

框图；

图 24 是本发明所应用的更进一步的图象信号编码装置的方框图；

图 25 示出了在图 24 中所示的图象信号编码装置的一图象信号编码器的结构的例子的方框图；

图 26 示出了在图 24 中所示的图象信号编码装置的一优先级加法器的结构的方框图；

图 27 是说明在图 24 中所示的图象信号编码装置中数据的优先级的示意图；

图 28 是说明在图 24 中所示的图象信号编码装置中的一虚拟缓冲器的工作的示意图；

图 29 示出了在图 24 中所示的图象信号编码装置中的一数据分离点的示意图；

图 30 是说明在图 24 中所示的图象信号编码装置中的一数据选择器的工作的示意图；

图 31 示出了在图 24 中所示的图象信号编码装置中使用在一数据格式器中的程序包格式；

图 32 是说明在图 31 中所示的程序包中一起始指针的功能的示意图；

图 33 示出了在图 24 中所示的图象信号编码装置中被使用的一子码格式的示意图；

图 34 是说明在图 24 中所示的功能的示意图；

图 35 是说明在图 24 中所示的图象信号编码装置中一高优先级的图象和一低优先级的另一图象之间的关系示意图；

图 36 是本发明一个更进一步的图象信号译码装置的方框图；

图 37 是说明在图 36 中所示的图象信号译码装置中一数据鉴别器的工作的示意图；

图 38 示出了在图 36 中所示的图象信号译码装置中的一优先级译码器的结构的例子方框图；

图 39 是说明在通常再现时在图 36 中所示的图象信号译码装置的工作的时序图；

图 40 示出了本发明应用的更进一步的图象信号编码装置的方框图；

图 41 示出了本发明所应用的更进一步的图象信号译码装置的方框图；

图 42 示出了本发明应用的更进一步的图象信号编码装置的方框图；

图 43 示出了在图 42 中所示的图象信号编码装置的一图象信号编码器的结构例子的方框图；

图 44 示出了在图 42 中所示的图象信号编码装置的一优先级加法器的结构的一个例子的方框图；

图 45 是说明在图 42 中所示的图象信号编码装置中的数据优先级的表；

图 46 是说明在图 44 中所示的构成该优先级加法器的一分离/PbP 加法器的工作的示意图；

图 47 示出了一序列标题，一图象标题和一片标题的示意图；

图 48 是说明在图 42 所示的图象信号编码装置中的一程序包格式的示意图；

图 49 是说明在图 42 中所示的图象信号编码装置的两点缓冲器的工作的图；

图 50 是本发明应用的更进一步的图象信号译码装置的结构方框图；

图 51 示出了在图 50 中所示的图象信号译码装置的一优先级译码器的结构的方框图；

图 52 示出了在图 50 中所示的图象信号译码装置的一图象信号译码器的结构的例子的方框图；

图 53 是说明在图 50 中所示的图象信号译码装置中误差校正处理的流程图；

图 54 示出本发明更进一步应用的图象信号编码装置的方框图；

图 55 示出了本发明更进一步应用的图象信号译码装置的方框图；

图 56 示出了在图 42 中所示图象信号编码装置的两点结构的缓冲器的另外例子的示意图；

图 57 是说明一个常规 GOP 的结构示意图；和

图 58 是说明在高速再现时常规编码处理的时序图。

〈第一实施例〉

首先参见图 1，图 1 示出了本发明所应用的一图象信号编码装置或编码器。一被传送的视频信号被输入到一图象信号编码器 1，在该编码器 1 中视频信号被编码，例如，按照 MPEG 系统编码。

该图象信号编码器 1 可依图 2 中所示的一种方式而构成。

参见图 2，一视频信号被输入到一阻塞电路 21，在其中该格式从例如为 MTSC 系统的一标准格式转换为包括宏数据块单元例如 16×16 图象要素的一数据块格式。该被转换为数据块格式数据的数据被输入到一运动预测电路 22 并然后被传送到一

差分检测器 23。到达该差分检测器 23，通过一予测器 33 执行运动补偿的图象数据来自字段存贮器 32A 至 32D。该差分检测器 23 检测和输出一该两输入之间的差值。

差分检测器 23 的输出被送至 DCT (离散余弦变换) 电路 24 以执行如像正交变换的 DCT 变换。由该 DCT 电路 24 进行 DCT 处理而获得的因数数据被送至一量化器 25 进行量化，来自该量化器 25 的被量化的数据通过可执行诸如所谓 Huffman 编码或运行一长度 (run-length) 编码的可变长度编码处理的可变长度编码器 26 和缓冲器 27 而作为被编码数据输出到数据选择器 2 (图 1)。应注意的是，该可变长度编码器 26 还对诸如一予测模式、一运动矢量和一图象类型译码所必须的控制信息编码。

为了防止缓冲器 27 的上溢或下溢，在该缓冲器 27 中一个表示数据累加数量的信号被从该缓冲器 27 馈送到量化器 25 中。根据这个信号，该量化器 25 确定一量化步骤以便该累加的数据量不会造成该缓冲器 27 的上溢或下溢。

该从量化器 25 输出的被量化的数据还被输入到解量化器 28，在其中执行与由量化器 25 所进行的量化处理互补的解量化处理。该解量化器 28 的输出由 IDCT 电路 29 进行与由 DCT 电路 24 进行的 DCT 处理互补的 IDCT (逆 DCT) 处理。该 IDCT 电路 29 的输出被送至加法器 30。

该加法器 33 对该 IDCT 电路 29 的输出和由该予测器 33 对字段存贮器 32A 至 32D 的输出进行运动予测而得到的数据相加。该加法器 30 的输出通过选择器 31 被提供给并存贮到字段存贮器 32A 至 32D 中的一个存贮器之中。

同时，在一宏模数据块的单元中，该活动予测电路 22 检测两个图象 (帧) 之间的一运动矢量、相应于该运动矢量的一予

测图象和用来编码的一目标图象的图象元素之和的绝对差并检测在内部图象预测中一预测误差，其中对于在用于编码的该目标图象（帧）的图象元素之和的绝对值和该图象元素的绝对值之和之间有一差值。该运动预测电路 22 输出这种被检测的数据（在该图象之间的活动矢量数据，该绝对值之差的和以及在内部图象预测中预测误差的数据）到预测模式确定电路 35。

该运动预测模式确定电路 35 确定诸如下面的在宏数据块单元中的一个预测模式。

1, 在前面时间来自前面帧的前向预测模式

2, 来自包括在前面时间的前面帧和随后时间的后面帧的帧的双向预测模式（为了对每个图象元素进行线性计算（例如平均值计算），一个来自前面帧的参考宏数据块和另外来自随后帧的参考宏数据块被计算）。

3, 来自后面帧的后部预测模式

4, 内部一帧（内部一图象）编码模式，其中，当未使用任何其它帧时，一个用于编码的目标帧被编码。

对于一个 I—图象，内部一帧编码的执行是在该帧内完成的。P—图象根据在前面时间（在过去）的一帧（I—图象或 P—图象）基本上被预测。此外，—B—图象根据在前面时间（在过去）的一帧（I—图象或 P—图象）和随后时间（在将来）的另外帧（I—图象或 P—图象）基本上被预测。

这里，对于在一宏数据块单元中的 P—图象或 B—图象的一种确定一预测模式的方法将参照图 3 作更为详细的说明。

来自前面帧由运动矢量预测电路计算的一预测图象的绝对差额和用 X 表示和来自一随后帧的预测图象的绝对差额和用 Y 表示，当一 B—图象被编码时，如果 $Y > jx$ （例如 j 是 2），则如

图 3 所示该前向予测模式被选择。另一方面，如果 $Y < kx$ （例如 k 为 $1/2$ ），则后向予测模式被选择，但是如果 $kx \leq Y \leq jx$ ，则该双向予测模式被选择。

但应当注意的是，当 X 和 Y 较小的一个小于由内部一图象予测的予测误差时在上面所述的这样一种方式中确定一予测模式，但是当 X 和 Y 中的较小的一个大于由内部一图象予测的予测误差时，用内部一帧（内部一图象）编码使 B—图象被编码。

为 P—图象被编码时，如果 X 小于用内部一图象予测的一予测误差时，则前向予测模式被选择，反之，内部一帧予测编码模式被选择。

来自该予测模式确定电路 35 的予测模式数据和运动矢量被提供到读地址发生器 34 和与字段存贮器 32A 至 32D 相连的予测器 33。读地址发生电路 34 根据该数据改变它的读地址。因此，用来被执行的运动校正数据从该予测器 33 输出。

图象类型发生器 36 根据来自未示出的输入部的输入其内的一图象类型序列产生一图形类型信号 PTYPE（一个识别信号，表示当此信号出现时，将把所述图象作为 I—、P—和 B—图象中的一个进行处理），并且输出该图象类型信号 PTYPE 到予测模式确定电路 35、数据选择器 2 和缓冲器选择器 5（图 1）。

回过去再看图 1，以这种方式从该图象信号编码器 1 输出的一图象信号被输入到数据选择器 2。该数据选择器 2 从其它数据中分离用于高速再现的数据。

具体地说，参见图 4，该数据选择器 2 根据一图象类型信号 PTYPE 从该图象类型发生电路 36（图 2）提供 I—图象和 P—图象数据并且提供用来高速再现的数据至缓冲器 3。另外，该数据选择器 2 提供作为其它数据（除用于高速再视之外的数据）的

B—图象数据至另一个缓冲器 4。此外，数据选择器 2 产生一识别特征位（数据模式信号）S—FF，该特征位对于用来高速再现的数据来说具有数值 1，而对于任何其它数据来说具有数值 0。

在图 1 所示的图象信号译码装置中，一个 GOP 由来自如图 57 所示的 B0 至 P14、15 帧的图象所构成。该图象信号编码器 1 以帧 I1, B0, B1, P5, B3, B4, P8, B6, B7, P11, B9, B10, P14, B12 和 B13 的顺序执行编码，并且以这个顺序输出该数据。根据来自该图象类型发生器 36 的图象类型信号 PTYPE，帧 I2, P5, P8, P11 和 P14 的数据被写入缓冲器 3 中，同时帧 B0, B1, B3, B4, B6, B7, B9, B10, B12 和 B13 的数据被写入缓冲器 4 中。

当一个 GOP 的数据被写入后，该缓冲器选择器 5 连续读出写入缓冲器 3 中的用于高速再现的数据，并随后读出写入缓冲器 4 中的其它数据，并将该数据输出到一数据多路转换器 6。该数据多路转换器 6 用从一未示出的电路提供给它的音频数据来转换从缓冲器选择器 5 输入其内的数据。

这种被转换的信号被输入到一区段指定器 7，对于每个固定数量的被执行的数据，由指定器 7 指定的信号送到诸如磁盘之类的一记录介质上的区段。该区段指定器 7 编码和传送一数据模式信号 S—FF 表明该数据是否是用于高速再现的数据。

例如，每个区段的格式是以图 6 中所示的这样一种方式来构成的。每个区段具有表明附加到其顶部区段内容的 28 个字节子编码。(subcode)。

被定义的一子码的格式例如可由图 7 所示。一个区段标志 (sector Mark) 被安置在该子码的顶端部分，而一区段地址 (Sector Address) 和一时间码 (Time code) 接着该区段标志被顺序安置。

然后，一个上面已描述的数据模式信号 S—FF 接着该时间码而被顺序安置。

在一区段单元中以如上所述的方式被分配的数据被从该区段指定器 7 输入到一误差检测和校正电路 (ECC) 8，在该电路中一个误差检测校正码被加到该数据。该 ECC 电路 8 的输出被输入到一调制器 9，在该调制器 9 中它按照一予置的系统被调制。该调制器 9 的输出被传送到一传输线 (例如，被记录在一记录介质 10 上)。

在如上所述的该图象信号编码装置中，每个 GOP 的用于高速再现的数据 (I—图象和 P—图象数据) 一定被安置在该区段的顶端部位。但是，当一 GOP 的数据被利用在一区段的中间时，因为每个 GOP 的数据长度没有必要被固定，从图 9 可见伪数据被加到该区段。在这种方式中，用于高速再现的每个 GOP 的数据必定被安置在该区段的顶端部位。

其结果，如图 10 所示，在该记录介质 10 上按照帧 B0 至 P14 的顺序被输入到该图象信号编码器 1 的一个信号的帧被安置帧 I2, P5, P8, P14 (用于高速重现的帧), B0, B1, B3, B4, B6, B7, B9, B10, B12 和 B13 (其它的帧) 被记录。换句话说，用于高速再现的数据被共同地记录在一 GOP 单元的每个区段的顶端部位。

例如，该记录介质是一光盘，它以图 11 中所说明的一种方法被制造。更详细地说，参见图 11，准备一块例如由玻璃制成的原始板，并将一例如感光胶之类的记录材料加到该原始板上。因而，完成一记录原始板。

同时，当需要时，就要对通过如上图 1 所示的图象信号编码装置进行处理所获得的位流软件 (预控制)，以产生需要记录

到光盘上的一个格式的信号。然后，一激光束按该被记录信号而被调制并且照射在该原始板上的感光胶以便在该原始板上的感光胶上记录该记录信号。

之后，该原始板被显影使得在该原始板上制作出凹坑。以这种方式准备的原始板被进行例如电铸之类的处理以制成一金属原始板，在该玻璃原始板上的凹坑被转换到金属原始板上。从该金属原始板制成一金属压模并被用作为用来压制的模子。

将一种例如是 PMMA（丙烯酸）或 PC（聚碳酸酯）的材料注入到该金属压模中然后使其固化。还可以将诸如 2P（用紫外线光来凝固的树脂）的材料加到该金属压模并且当紫外线照射到该金属压模上时引起该材料固化。因而，在该金属压模上的凹坑可一模一样地被转换到制作的树脂上。

一反射模是由汽沉积、溅射或类似在这种方式中产生复制的手段而形成的。另外，这种反射膜可由旋压涂层来形成。

之后，还必须对两盘的内径和外径或分层之类的工作进行处理。此外，将一标记附着在该盘上并将一衬套安装在该盘上，并将该盘插入一卡盘中。在这种方式中完成该光盘。

参见图 12，示出了一种用来再现被记录在该记录介质 10 上的数据的图象信号译码装置（译码器）。一数据阅读器 41 对该记录介质 10 进行访问以重现被记录在该记录介质上的数据并将该数据输出到一解调器 42。当该记录介质 10 是一磁盘时，该数据阅读器 41 是一磁头，但当该记录介质 10 是一光盘时，该数据阅读器 41 是一光头。该解调器 42 对来自该数据阅读器 41 而加到其上的数据进行解调。这样的译码数据由误差检测和校正电路 (ECC) 43 进行一误差的检测和校正并然后被输出到一数据多路转换器 44。该数据多路转换器 44 将该数据转换为一视

频信号和一音频信号并将该音频信号输出到一未示出的电路。

该数据多路转换器 44 进一步对在一子码 (图 7) 中的该数据模式信号 S—FF 进行译码, 并将其输出至一数据鉴别器 45。同时, 由该数据多路转换器 44 分离的视频信号被输入至该数据鉴别器 45。

参见图 13, 该数据鉴别器 45 根据由该数据多路转换器 44 提供的数据模式信号 S—FF 来分配由该多路转换器 44 提供的的数据。更详细地说, 当该数据模式信号 S—FF 是 1 时, 由于当时被输入的图象数据是用于高速再现的, 所以该图象数据被提供给一缓冲器 46。另一方面, 当该数据模式信号 S—FF 是 0 时, 因为当时被输入的图象数据是其它类型的数据, 所以该图象数据被提供给另一缓冲器 47。

在这种方式中, 如图 14 所示, 一 GOP 的数据的帧 I2, P5, P8, P11 和 P14 (用于高速再现的数据) 被存贮入缓冲器 46, 同时另外帧 B0, B1, B3, B4, B6, B7, B9, B10, B12 和 B13 的数据 (其它数据) 被存贮入另一存贮器 47。

如在图 10 中所说明的那样, 一标题被安置在每帧数据的顶端部位, 并且该帧的图象类型和表示该帧编号的 ID 被安置在该标题内。缓冲器选择器 48 读出该 ID 并鉴别是属于 GOP 的 B0 至 B14 的哪一个帧数据。然后, 当通常再现时, 缓冲器选择器 48 以 I2, B0, B1, P5, B3, B4, P8, B6, B7, P11, B9, B10, P14, B12 和 B13 的顺序读出数据并将它们输出给一图象信号译码器 49。当该图象信号被输入至图象信号编码器 1 时, 该图象信号译码器 49 对输入到其内的图象信号译码并按 B), B1, I2, B3, B4, P5, B6, B7, P8, B9, B10, P11, B12, B13 和 P14 的顺序。该图象信号译码器 49 以这样的重新排列顺序输出该数

据。

例如，以这种方式构成的图象信号译码器 49 如图 15 所示。一个来自缓冲器选择器 48 的代码位流被暂时地存贮到缓冲器 61。该数据被从缓冲器 61 读出并由一逆可变长度编码器 (IVLC) 62 用逆可变长度编码 (可变长度译码) 来译码。这种译码数据被输入到一解量化器 63，根据从该位流抽取的信息 (一解量化步骤)，对每个数据块进行解量化处理。来自解量化器 63 的被解量化的数据由一 IDCT 电路 64 用逆 DCT (IDCT) 被传送。该解量化器 63 和 IDCT 电路 64 分别对图 2 的解量化器 25 和 DCT 电路 24 互补地操作。

一读地址发生器 70 根据一预测模式和来自逆可变长度编码器 62 输出数据被分离的一运动矢量来改变字段存贮器 68A 至 68D 中的一个的读地址。因此，从字段存贮器 68A 至 68D 中的一个中读出数据和由一预测器 69 利用运动补偿加以处理、以及该预测器 69 的输出被送至一加法器 65。该加法器 65 将该预测器 69 的输出与 IDCT 电路 64 的输出相加以再生一原始图象。这种被再生的图象作为下一个预测图象被存贮在该字段存贮器 68A 至 68D。

存贮在由一显示地址发生器 72 所产生的地址内的图象信号被从该字段存贮器 68A 至 68D 中读出并通过一选择器 66 加到一扫描变换器 67。该扫描变换器 67 变换输入到其中的数据的行数，并将该结果的数据送到未示出的作为一 CRT (阳极射线管) 的显示器上。来自该记录介质 10 的一被再现的图象以这种方式被显示。

应当注意的是，一周信号发生器 71 产生一作为与例如来自该显示器的被输出的外部周期信号相同步的帧脉冲信号并将

该帧脉冲信号输出到显示器地址发生器 72。该显示器地址发生器 72 产生一与该帧脉冲信号同步的显示地址。

当执行高速再现时，仅仅对用于如图 16 所示的被集中记录于每个区段顶端的一个 I—图象和 P—图象的高速再现的数据进行译码。详细地说，数据阅读器 41 从该区段的顶端部位读取用于高速再现的数据。在该读出被完成之后，该数据阅读器 41 执行轨迹跳跃到下一个区段，在该区段上将记录用于高速再现的数据，并且等待该盘的旋转。当在该区段的顶端部位中被记录的用于高速再现的数据到达该数据阅读器 41 时，该数据阅读器 41 读出在该区段的顶端的用于高速再现的数据。如像由图象信号译码器 49 执行的通常再现一样，这样读出的用于高速再现的数据被译码。重复上述的操作顺序以实现高速再现。

〈第二实施例〉

除去以下各点之外，本发明的第二实施例中的一种图象信号编码装置的结构类似于第一实施例的图象信号编码装置。

1、用于高速再现的数据不必写在一 GOP 的顶端部位。

2、每个 GOP 的顶端部位的数据不必与一区段的顶端部位的数据相一致。

详细地说，在该第二实施例中，如图 1 中所示的该缓冲器选择器 5 控制缓冲器 3 和 4 并以例如 $n:m$ 的比读出和输出该缓冲器 3 和 4 的输出送到数据多路转换器 6。因此，如图 17 所示，用于高速再现的数据和其它数据以 $n:m$ 之比写入该记录介质 10 中。

另外，在该第二实施例中，该区段指定器 7 根据如图 18 所示的这样一种格式加上一子码。详细地说，在本实施例中，从与在图 7 中所示的第一实施例的子码格式比较可明显地看出，

除数据模式信号 S—FF 之外，信号 FF—指针和 FF—规块被记录。

如从图 19 看到的，信号 FF—Pointer 表示在每个区段中一个与高速再现相关的数据高地址（入口指示字）。同时，信号 FF—Size 代表在图 19 中以斜线表示的所述记录的量、即与高速再相关的数据量。

在第二个实施例中，所述与高速再现相关的数据头并不一定必须与所述某个区段的头相重合，因此，通过将每个区段中与高速再现相关的所述数据的高地址记录到一个子代码内并发送该子代码，允许与高速再现相关的数据的快速再现。

除了鉴别器 45 以外，第二实施例中所用图象信号译码装置（译码器）的结构类似于图 12 所示之第一实施例的图象信号译码装置。

在第二实施例中所用的数据鉴别器 45 用于从由 S—FF=1 所指示的某个区段、即包括有用于高速再现的数据的某个区段的子代码中读出与高速再现相关的数据的数据量的高地址（入口指示字）以及与高速再现相关的数据的数据量（FF—Size）。然后，该数据鉴别器 45 将位于由信号 FF—Size 所指示范围内的数据从入口指针处分离开以用作与高速再现相关的数据，并将所述数据输出给缓冲器 46。另外，所述的数据鉴别器 45 还将任一其它的数据进行分离以用作其它类型的数据并将这些数据输出给缓冲器 47。

除以上所述之外，所述的图象信号译码装置的工作状态类似于第一实施例中的图象信号译码装置：

〈第三实施例〉

除了区段指定器 7 以外，第三实施例中所使用的图象信号

编码装置的结构类似于在所述第二实施例中所使用的图象信号编码装置。

在当前实施例中，利用所述的区段指定器 7 将一个区段的高地址（下一区段地址）与所述的信号 FF—Pointer 和 FF—Size 一起记录到如图 20 所示的一个子代码内，而在所述的区段内记录有与高速再现相关的下一步数据。

因此，当一个包括有用于高速再现数据的预定区段待被读出以用于执行高速再现时，第三实施例中所使用的图象信号译码装置将读出并存贮某个区段的一个地址，该地址预先包括下一个与高速再现相关的数据。然后，当完成对该区段与高速再现相关的数据读出时，所述数据阅读器 41 被移动以响应所述地址，该地址随后被存贮起来，然后，所述阅读器 41 等待所述磁盘的旋转，以实现与高速再现相关的下一个数据的再现。

除了用于高速再现的数据的记录位置（入口点）的地址被写入所述记录介质 10 的 TOC（内容表）中以外，第四实施例的构成类似于第二实施例。

特别是，当所述的 TOC 被记录于所述记录介质（盘）10 的顶部位置（例如是记录在最内园周磁道中）时，如图 21 所示，在该实施例中，所述记录介质 10 的与高速再现相关的数据的各区段地址（入口点）被预先写入所述 TOC 中（例如，如图 21 所示，有 N 个入口点被写入）。

下面将参考图 22 来描述在当前实施例中所使用的图象信号编码器的结构的一个例子。

比较图 22 和图 1，可以很明显地看出，一个加法电路 84 被置于所述数据多路转换器 6 和区段指定器 7 之间。另外，还提供了—个用于通过所述数据多路转换器 6 的输出来检测入口点

的入口指示检测器 81, 并且, 由所述入口点检测器 81 所检测出的一个入口点被提供给并随后存贮于一个入口点存贮装置 82 内。TOC 数据发生器 83 产生相当于在所述入口点存贮装置 82 内所述存贮的入口指示的 TOC 数据, 并将所述的 TOC 数据输出给所述的 TOC 加法电路 84。所述的 TOC 数据以 TOC 的形式加以配置并被输入给所述的 TOC 加法电路 84, 借此, 所述的 TOC 数据被加到了经多路转换的数据的顶部。

因此, 所述的包括有多个入口点的 TOC 数据被记录到所述记录介质 10 的最内层圆周磁道上。

图 23 示出了在第四实施例中所使用的图象信号译码装置的结构例。在所述记录介质 10 最内层圆周磁道上所记录的 TOC 信息由解调器 44 进行解调, 并被存贮到 TOC 存贮装置 85 中。

当需要执行所述的高速再现时, 所述的数据阅读器 41 读出存贮于所述 TOC 存贮装置 85 中的 TOC 信息, 计算用于高速再现的下一个数据的地址并移动到所述地址的位置。然后, 所述的数据阅读器 41 读出用于高速再现的数据以再现原始图象信号。至此所述的操作顺序被反复进行。

〈第五实施例〉

根据本发明第五实施例的图象信号编码装置 (编码器) 的结构例示于图 24。参看图 24, 在该实施例中, 一个优先级加法器 101 被连接于所述图象信号编码器 1 和所述数据选择器 2 之间。一个来自所述优先级加法器 2 和缓冲器选择器 5 以取代来自所述图象信号编码器 1 (如图 22 所示) 的图象类型信号 PTYPE。另外, 省略了如图 22 所示的所述 TOC 数据发生器 83 和所述 TOC 加法电路 84, 并且所述入口点存贮装置 82 的输出被直接提供给所述的区段指定器 7。进一步, 在两个缓冲器 3,

4 和所述的缓冲器选择器 5 之间安置有一个数据格式器 102。所述图象信号编码器的其它结构类似于图 22 所示的图象信号编码装置。

所述图象信号编码器 1 以例如图 25 所示的方式构成。参看图 25，所述图象信号编码器 1 的基本结构大体上类似于图 2 所示之图象信号编码装置，区别仅在于所述的缓冲器 27 要输出一个相当于其所产生的二进制位的量的位置信号给所述的优先级加法器 101。

所述的优先级加法器 101 以诸如图 26 所示之方式构成。参看图 26，由所述图象信号编码器 1 所提供的数据被输入给一个高优先级数据量指定器 111。所述的优先数据量指定器 111 将一个优先级顺序提供给它的被输入的数据。I—和 P—图象数据被提供有如图 27 所示的优先级顺序号。

特别是，对于一个 I—图象而言，所述的优先顺序号是以如下的顺序以提供的，即多个帧标题 (Frame Headers)、片标题 (Slide Headers)、地址 (Address)、宏数据块 (MB) 的类型 (TYPE) 和量化 (Quant)、用于 DCT 的 DC 因数、与 DCT 相关的低频因数和高频因数。在这些数据之中，所述的帧标题 (Frame Headers)、片标题 (Slide Header)、地址 (Address)、宏数据块 (MB) 的类型 (TYPE) 和量化 (Quant) 是基本数据且不能被省略。

对于一个 P—图象而言，优先顺序是以如下顺序提供的，即帧标题 (Frame Headers)、片标题 (Slide Headers)、地址 (Address)、宏数据块 (MB) 的类型 (TYPE) 和量化 (Quant)、运动向量 (Motion Vector)、用于 DCT 的 DC 因数、用于 DCT 的低频因数和高频因数。在这些数据中，所述的帧标题 (Frame Head-

ers)、片标题 (Slide Headers)、地址 (Address)、宏数据块 (MB) 的类型 (TYPE) 和量化 (Quant)、运动向量 (Motion Vector) 和用于 DCT 的 DC 因数是基本数据且不能被省略。

由于一个 I—图象和 P—图象的所述基本数据对于译码而言是绝对必须的数据而且不能被省略,所以它们总要被译码,但是,由于其它的一些数据,即用于 DCT 的低频和高频因数具有比较低的优先级 (而对于加强图象质量,这些数据又是必须的),所以,在需要时,它们可以从译码中省略掉。

B—图象的数据被看作是具有低优先级的数据,因此,它们的译码可以被省略掉。

所述的数据量指定器 111 以优先等级的顺序向数据分离器 112 和虚拟缓冲器 113 输出数据。

另外,数据量指定器 111 根据由所述图象信号译码器 1 的缓冲器 27 所产生的二进制位量和在缓冲器 3 和 4 中的数据存贮量来建立虚拟缓冲器 113 的缓冲器规模 (存贮能力)。由所述数据量指定器 111 所输出的数据以所述优先等级的下降顺序连续地向所述的虚拟缓冲器 113 输入并存贮于其中。然后,当虚拟缓冲器 113 中所存贮的数据量达到其存贮容量,即缓冲器规模时,所述的虚拟缓冲器 113 向所述的数据分离信号被从所述的虚拟缓冲器 113 输入给所述的数据分离器 112 输出一个数据分离信号。直到一个数据分离器 112 以后,所述的数据分离器 112 才根据优先级顺序将由所述数据量指定器 111 输入给它的的数据作为一个具有高优先等级的数据输出给所述数据选择器 2 以用于一个周期。另外,在一个数据分离信号被从虚拟缓冲器 113 输入以后,所述的数据分离器 112 输出从所述数据量指定器 111 输入给它的的数据给所述的数据选择器 2,以用作具有低

优先级的数据。

下面将更加详细地描述优先级的指定。特别是要描述在多个单片单元中是如何执行优先级指定的。换句话说，就是对于每一个单片而言，数据分离点（高优先等级数据和低优先等级数据之间的分离点）是如何被确定的。

所述优先级指定过程的具体例子示于图 28。首先，要保证在虚拟缓冲器 113 上具有其规模要等于由所述高优先数据量指定器 111 所确定存贮容量（缓冲器规模）的规模区域，其次，所述的数据量指定器 111 要根据图 27 所示的优先级顺序向虚拟缓冲器 113 输入数据。图 28 示出了一种方式，其中，所述的帧标题、宏数据块标题、数据块标题、运动向量、用于 DCT 的 DC 因素以及用于 DCT 的低频和高频因数被连续地写入所述的虚拟缓冲器 113，从而使得在所述虚拟缓冲器 113 中所存贮的数据量逐渐增加。

在该例中，要对输入给所述虚拟缓冲器 113 的数据量进行检测，并且那些在不超出所述虚拟缓冲器 113 的容量的最大数据量被输入给所述虚拟缓冲器 113 之前所输入的数据被确定为具有高优先级的数据。此后的数据被确定为具有低优先级的数据。数据分离信号所在的那个点形成一个数据分离点。

图 29 示出了一个例子，它表示了将一个 DCT 因数在一个分离点上分离成一个高优先级数据和一个低优先级数据的情况。通过图 29 所示的曲线扫描对包括有 8×8 个图象元素的数据块 DCT 因数进行扫描，随后以该顺序将所扫描的 DCT 因数输入给所述的虚拟缓冲器 113。在所述虚拟缓冲器 113 的予置容量被超出的时间点处，一个数据分离信号被输出给所述的数据分离器 112。所述的数据分离器 112 将一个数据块结束码

(EOB; End of Block) 加到具有高优先等级的数据的每一数据块的最末尾。因此，可以仅依据具有高优先级的数据来识别每个数据块的结束位置。

应当注意，根据所述的译码器规模，当具有高优先级的数据和具有低优先级的数据需要相互结合以实现所规定的再现时，加到每个数据分离点的数据结束码 (EOB) 可以被省去。

由于所述的数据块结束码 EOB 被加到高优先级数据的最末尾，仅包括有高优先级数据的位流满足了它由线级和 MPEG2 主级的语法，因此，它的译码类似于包括有各种类型数据的位流的译码。

所述的数据分离器 112 除了要传送具有高优先级的数据或具有低优先级的数据以外，同时还要传送优先级信号 S—HP，该信号用于识别所述的数据是高优先级数据还是低优先级数据。所述的优先级信号 S—HP 对于高优先级数据而言为 1，而对于低优先级数据为零。

下面，将参考图 30 来描述数据选择器 2 的工作情况。当优先级信号 S—HP 等于 1 时，所述的数据选择器 2 响应该优先级信号 S—HP 输出工作作为高优先级数据而输入给它的图象数据 (所述高优先级数据用于高速再现)，而当 S—HP=0 时，所述的数据选择器 2 输出作为低优先级数据输入给它的图象数据所述缓冲器 4 (所述低优先级数据是指其它类型的数据)。

所述的数据格式器 102 将一个信息包的标题加到一个高优先级数据和一个低优先级数据上。一个高优先级数据和一个低优先级数据相互结合成一个信息包组合中的单个信息包，从而使两种类型的数据不可能彼此混合。用于一个区段的数据由多个数据包组成，每个数据包由多个信息包组成。图 31 示出了一个

个程序包的格式。如图 31 所示，一个程序包起始码 (pack Start Code)、一个系统时钟基准 (System Clock Reference) 和一个系统标题 (System Header) 被加到所述程序包的顶部，且信息包被连续地配置给它们。

一个信息包标题 (Packet Header) 被放置在每个信息包的顶部，并且一个信息包起始码 (Packet Start Code)、一个流 ID (Stream ID)、一个信息包长度 (Packet Length)、其它所需的标题信息 (Other Header Data) 以及一个自适应标题 (AH: Adaptation Header) 被置于所述的信息包标题中。

所述的其它所需标题信息 (Other Header Data) 包括一个塞入字节 (Seaffing byte)、一个保留代码 "01"、一个缓冲器标度 (STD buffer Scale)、一个缓冲器规模 (STD buffer Scale) 以及安置于其中的一个时间冲压 (Time Stamp)。

在所述的自适应标题 AH 中，配置有一个同步字节 (Sync Byte)、一个辅助 ID (Service ID) 和一个数据链路标题 (Data link Header)。换句话说，当例如是在一个信息包中产生误差从而导致丢失数据时，用于恢复这些数据所需的数据被记录在所述的自适应标题 AH 中。

特别是在所述辅助 ID 中记录有一个相应于一个优先级信号 S—HP 的优先级特征位 (Priority)。当所述的优先级信号 S—HP 等于 "1" 时，所述的特征位也被置 "1" (高)，而当所述的 S—HP 为零时，所述的特征位也被置 "0" (低)。在所述的信息包类型 (Packet type) 中，用于在记录于该信息包中的数据之间进行识别的特征位是一个视频信号或者记录有一个音频信号。在所述的信息包计数器 (Packet Counter) 中，记录有相应于所述信息包的顺序号，从而使得可以检查所述信息包的连续性。应

当注意到，通过彼此相互独立地对高优先级数据和低优先级数据进行计数所获得的不同计数值被记录在所述信息包计数器中。

在用于包含高优先级数据和低优先级数据以重新构成一个输入图象信号的数据链路标题中，记录有一个高优先级数据起始指针（当优先级为“1”时）或一个低优先级数据起始指针（当优先级“0”时）、一个帧类型（Frame type）、一个帧号（Frame number）、一个片号（Slice number）和一个量化步长（Q scale）（当优先级为“1”时）或一个保留码（reserved）（当优先级为“0”时）。这里，所述的片是由例如是一帧图象 16 行数据所构成的数据。

图 32 简要地示出了一个高优先级数据或一个低优先级数据的起始指针的作用。特别是，如果假设片 S1、S2、S3、S4... 的数据被连续指定给每个信息包标题中的信息包 1, 2, 3..., 那么，其标题包括于所述信息包中的第一片的地址（例如片 S1 的高地址用于信息包 1，片 S3 的高地址用于信息包 3）被记录下来以用作起始指针。因此，若记录在所述信息包中的这个地址被存取，那么就可以获得为执行完全译码所需的数据（例如，若信息包 3 中的片 2 被存取，那么，由于片 S2 的数据是从在前的信息包 2 延续下来的，所以就不能对所述数据进行完全的译码）。

以这种方式被加有信息包标题的一个高优先级数据或一个低优先级数据通过缓冲器选择器 5 被输出给所述数据多路转换器 6（图 24）。缓冲器选择器 5 控制缓冲器 3 和 4 以及由区段指定器 7 所指定的区段，并将缓冲器 3 和 4 的输出以例如是 $n:m$ 的比率输出给所述数据多路转换器 6。随后，高优先级数据（用

于高速再现的数据)和低优先级数据(其它数据)以 $n:m$ 的比率被写到所述记录介质 10 上。所述数据多路转换器 6 对图象数据和音频数据进行多路传送。

对于随后经多路传送的信号,利用所述的区段指定器 7 来指定记录介质 10 上的一个区段。当所述区段包括有用于高速再现的数据时,所述的区段指定器 7 还进一步发送一个区段地址,该地址包括用于高速再现的下一个数据。

每一区段以类似于上面所述的图 19 所示之方式构成。所述区段内容 28 个字节指示的子代码被加到每个区段的顶部。在当前实施例中所述子代码的格式如图 33 所示。如从图 33 所看到的,其中记录有用于高速再现的下一个数据的一个区段的高地址 **Next FF Sector Address** (入口点)被记录在所述区段的子代码中,在该子代码中记录有用于高速再现的数据。

因此,当用于高速再现的先前数据需要被读出时,记录有用于高速再现的下一个数据的某个区段的高地址 **Next FF Sector Address** 被同时读出,有关这点如图 34 所示,并且当完成用于高速再现的先前数据的再现时,所述的数据阅读器可以直接跳到记录有用于高速再现的下一个区段。

入口点指示器 81 根据所述数据多路转换器 6 的输出来检测其中记录有 **Next FF Sector Address** 的地址(入口点地址)。所述的入口点地址被存入所述的入口点存贮装置 82 中。当所述的编码被完成时,所述的区段指定器 7 将所述存贮于入口点存贮装置 81 中的入口点写入所述子代码。

在第五实施例中所使用的图象信号译码装置(译码器)的一个构成例示于图 36。在当前实施例中,通过与图 12 所示之实施例相比较可以明显看出,入口点数据利用所述的数据多路分

配器 44 进行分离，并且被提供给所述的入口点存贮装置 121，随后存贮于其中。然后，控制所述的数据阅读头 41 响应所述的存贮值，以改变它的存取位置。

另外，在数据多路分配器 44 和数据鉴别器 45 之间插入有一个数据应变器 122，在缓冲器选择器 48 和图象信号译码器 49 之间插入有一个优先级译码器 123。所述的数据应变器 122 将所述的优先级信号 S—HP（优先级）和所述的数据链路标题（图 31）从输入给它的数据的子代码中部分出来，并将它们提供给所述的数据鉴别器 45 和所述的优先级译码器 123。所述图象信号译码装置的其它结构类似于图 12 所示之图象信号译码装置的结构。

所述的数据多路分配器 44 使图象数据和音频数据彼此分离，对入口点进行译码，并将该入口点提供给并与存贮于所述的入口点存贮装置 121 中。所述的图象数据被输入给所述的数据应变器 122，借此，使数据从每个信息包中被提取出来。在该例中，所述的数据多路分配器 44 根据所述信息包标题的优先级特征位优先来阅读在该信息包内的数据是否是高优先级数据（优先级特征位 S—HP 是否等于 1）并将阅读的结果输出给所述的数据鉴别器 45。

所述的数据鉴别器 45 根据从数据应变器 122 输入给它的优先级特征位 S—HP 来鉴别所输入的数据是否是用于高速再现的数据（高优先等级数据）。当 S—HP=1 时，由于所输入的图象数据是用于高速再现的数据，所述的数据鉴别器 45 就要把所述的数据提供给缓冲器 46，但当 S—HP=0 时，由于所输入的数据是其它类型的数据，所以数据鉴别器 45 将向缓冲器 47 提供数据。

所述的优先级译码器 123 可以是如图 38 所示地由缓冲器 131 和多路转换器 (MUX) 132 构成。在高速再现的情况下, 如图 35 所示的高优先级数据 I2H、P5H、P8H、P11H 和 P14H 借助于缓冲器选择器 48 被从缓冲器 46 提供给并存储于所述的缓冲器 131 中。在这个例子中, 由于所述的优先级特征位 S—HP 是从所述数据应变器 122 输入的, 所以, 所述的多路转换器 132 读出所述数据, 并如他们所作的那样将其输出给所述的图象信号译码器 49。

当用于高速再现的预定数据被读出时, 记录在所述区段子代码中的入口指针被读出, 并存储于所述的入口点存储装置 121 中。当完成了对用于高速再现的数据读出时, 所述数据阅读器 41 执行转移到借助于随后所存储的入口指针所指示的入口点的轨道。

重复执行上述操作顺序以实现高速再现。

另一方面, 在正常再现的情况下, 存储于缓冲器 46 中的高优先级数据 I2H、P5H、P8H、P11H 和 P14H 以及存储于缓冲器 47 中的低优先级数据 I2L、B0、B1、P5L、B3、B4、P8L、B6、B7、P11L、B9、B10、P14L、B12 和 B13 借助于缓冲器选择器 48 被提供给并存储于所述优先级译码器 123 的缓冲器 131 中。

所述的多路转换器 132 将高优先级数据和低优先级数据相互组合起来, 以响应在由所述数据应变器 122 提供给它的所述信息包标题中所存在的数据链路标题 (图 31) 从而重新构成原始译码后图象信号。特别是所述数据 I2H、P5H、P8H、P11H 和 P14H 以及数据 I2L、P5L、P8L、P11L 和 P14L 相互结合以产生数据 I2、P5、P8、P11 和 P14。

图 39 示出了利用这种方式重新存储所述原始数据的方法。

参看图 39, 首先在步骤 S11, 可以发现一个 GOP 的起始码 (图 31 中的 Sync Byte)。然后, 在步骤 S12, 可以发现一个与高优先级数据相关的起始码 (Sync id, 它在图 31 中的优先级为 1 并可以查找)。进一步在 S13, 可以发现一个用于低优先级的起始码 (Service id, 它在图 31 中的优先级为 0 并可以查到)。随后在步骤 S14, 分别在 S12 和 S13 步骤中所发现的帧号 (Frame Number) 和片号 (Slice Number) 彼此进行比较, 若它们彼此相互重合, 那么, 控制顺序移到步骤 S15, 在该步骤 S15 中, 分别在步骤 S12 和 S13 中所发现的数据相互组合。应当注意到, 在这个例子中, 在高优先级数据每个数据块最末尾处所提供的数据块结束码被取消了。

在以这种方式对原始数据进行了再存贮以后, 多路转换器 132 将所述 GOP 的图象顺序改成 I2, B0, B1, P5, B3, B4, P8, B6, B7, P11, B9, B10, P14, B12 和 B13, 并将结果数据输出给所述的图象信号译码器 49。

〈第六实施例〉

除了包括有用于高速再现的高优先级数据的区段地址被写入所述 TOC (内容表) 以外, 第六实施例与以上所述之第五实施例相类似。所述 TOC 的结构类似于如上所述之图 21 所示的结构。

在当前实施例中所使用的图象信号编码装置 (编码器) 的构成例示于图 40。参看图 40, 在当前实施例中, 在所述的数据多路转换器 6 和如图 24 所示之区段指定器 7 之间插入有一个 TOC 加法电路 84。入口点检测器 81 根据所述数据多路转换器 6 的输出来检测一个入口点、并将其存入所述入口点存贮装置 82。TOC 数产生电路 83 产生一个相应于所述入口点存贮装置

82 中数据的 TOC 数据，并将该 TOC 数据输出给所述 TOC 加法电路 84。所述 TOC 加法电路 84 对所述的 TOC 数据与由所述数据多路转换器 6 所输出的图象数据一起进行多路转换。

所述 TOC 加法电路的工作情况大致上与图 22 所示之实施例相似，因此在这里省掉了重复叙述，以免累赘。

在第六实施例中所使用的图象信号译码装置（译码器）的构成例示于图 41。在当前实施例中，一个 TOC 存贮装置 85 被连接到所述数据多路分配器 44 上，以取代图 36 所示分配器 44 分离的 TOC 数据被存贮到所述的 TOC 存贮装置 85 中，并且所述数据阅读器 41 的存取位置受到控制，以响应在所述 TOC 存贮装置 85 中所述存贮的数据。

所述图象信号译码装置的工作情况大致上类似于图 23 所示之实施例，因此，重叠描述将予以省略以避免累赘。

〈第七实施例〉

除了缓冲器选择器 5 和区段指定器 7（图 24）以外，第七实施例与第五实施例相类似。

第七实施例中的缓冲器选择器 5 对 GOP 单元中的用于高速再现的高优先级数据和低优先级数据进行分离。第七实施例中的区段指定器 7 用于指定多个区段，所以，所述每个 GOP 的头和相应区段的头可以彼此重叠。另外，在所述 GOP 单元中用于高速再现的高优先级数据被指定给所述区段的头。以如上所述这样一种方式记录在所述记录介质 10 上的数据配置示于图 35。如从图 35 所看到的，在包括图象 B0 到 P14 的 GOP 中，图象 I2、P5、P8、P11 和 P14 的高优先级数据 I2H、P5H、P8H、P11H 和 P14H 首先被共同存贮起来。随后，配置图象 I2、P5、P8、P11 和 P14 的低优先级数据 I2L、P5L、P8L、P11L 和 P14L，从而使

得两个 B—图象可以被插入到它们的每两个相邻数据之间，即以如下顺序进行插入：12L、B0、B1、P5L、B3、B4、P8L、B6、B7、P11L、P14L、B12 和 B13。

〈第八实施例〉

除了缓冲器选择器 5 和区段指定器 7 以外，第八实施例类似于第五实施例。在第八实施例中所使用的缓冲器选择器 5 用于执行对一个帧单元中用于高速再现的高优先级数据和低优先级数据的分离工作。用于高速再现的数据被指定给一个帧单元中的所述帧的顶部。

〈第九实施例〉

除了优先级加法器 101（图 24）以外，第九实施例类似于第五实施例。在第五实施例中所使用的优先级加法器 101 把每个帧中的一个内部宏数据块确定为一个高优先级数据，并把任一其它数据确定作低优先级数据。

〈第十实施例〉

在第十实施例中所使用的图象信号编码装置的结构示于图 42。应当注意到，与图 24 所示之元素相类似的元素使用了类似的标号。

以这种方式的构成的图象信号编码器示于图 43。特别是除了缓冲器 27 被省略以及由图 25 中的缓冲器 27 所输出的生成位量由可变长度编码器 26 输出以外，所述的图象信号编码器 201 的结构方式类似于结合附图 25 所描述之第五实施例中的所述图象信号编码器 1。

因此，所述图象信号编码器 201 以如上结合图 25 所述之类似方式对图象信号进行编码，并与编码数据的代码量（以产生的位量）一起输出编码数据。

应发注意,对于构成图 43 所述图象信号编码器 201 的量化器 25 (解量化器 28) 而言,提供有一个表示在两点缓冲器 204 中的高优先级数据 HP 和低优先级数据 LP 的累积量 (HP+LP) 的信号 (缓冲器状态 B—FULL) 的取代生成位置,从而控制量化器 25 (解量化器 28) 的量化步骤 (解量化步骤),以使得不引起上溢或下溢。有关两点缓冲器 204 后面将要描述。

因此,应当考虑到,在当前的图象信号编码装置(图 42)中,所述的两点缓冲器 204 也用作图 25 所示的图象信号编码装置。

从所述图象信号编码器 201 输出的编码数据及编码数据的生成位置被输入给优先级加法器 202。应当注意到,如以上结合图 27 所述,所述的编码数据是以优先等级的递降顺序输入给优先级加法器 202 的。

优先级加法器 202 可以是以如图 4 所示之方式构成的。参看图 44,除了来自所述图象信号编码器 201 的编码数据和所述编码数据的生成位置以外,所述的优先级加法器 202 还被提供一个代表在两点缓冲器 204 内高优先级数据 HP 和低优先级数据 LP 的总累积量的信号 (缓冲器状态 B—Full)。

编码数据被输入给一个语法分析(VLD)电路 211 及一个延迟电路 214。所述 VLD 电路借助于语法分析对编码数据进行分析并把分析结果输出给计数器 212。特别是,所述 VLD 电路 211 利用一个反向可变长度编码对编码数据进行处理,以检测一个可变长度编码处理的事件(VLC 事件),这种对编码数据进行的处理是利用所述图象信号编码装置 201 中的可变长度编码器 26 (图 43) 执行的。

这里,将描述所述的 VLC 事件。所述可变长度编码器 26 利用一组(运行和等级)数据号(运行)进行编码,所说的数据

号（运行）连续地超前于输入给它的数据串中的某些非零数据以及所述非零数据的值（等级）。这样的—个组（运行和等级）被称之为—个事件。

每当—个 VLC 事件被从编码数据中检测到时，所述的 VLD 电路 211 就要向计数器 212 输出—个检测信号。

同时，由延迟电路 214 所输入的编码数据被延迟—段相当于利用 VLD 电路 211 进行处理的时间，然后这些编码数据被输出给—个数据分离/pbp 加法器 215。

同时，变长码数据的生成位量以及—个代表两点缓冲器 204 累积量的信号（缓冲区状态 B—FULL）被输入给数据指定器 213。所述的数据指定器确定相应于能够被指定为高优先级数据量的 VLC 事件号以响应编码数据的生成位量和代表两点缓冲器 204 中累积量的信号（缓冲区状态 B—FULL）。

换句话说，所述的数据指定器 213 为—个分离点确定—个 VLC 事件号，在该分离点处，DCT 因数（AC 因数）被分离成高优先级数据和低优先级数据。

由数据指定器 213 所确定的 VLC 事件号此后将被称之为 pbp（优先级断点）。应当注意到，所述的 pbp 和数据—分区—特征位以及优先级（这些在后面将要叙述到）已经在 ISC/IEC JT CL/SC29/WG11, PP110—116, APri/1993 的 AUC—4916 模型，测试模式 5 中描述过。

所述的 pbp 在原则上要受到来自编码数据的生成位量和两点缓冲器 204 的累积量（Buffer Status B—Full）之间的编码数据的生成位量的影响。特别是在具有较大编码数据生成位量的地方，由于能够被指定为高优先级数据的数据量较大，所以，pbp 具有—个低值。反之，在生成位量较小的场合，由于能够被指

定为高优先级数据的数据量较大，所述的 pbp 具有一个高值。

另外，在两点缓冲器 204 的累积量（缓冲区状态 B—FULL）较高的场合，所述 pbp 具有一个低值，相反，在所述累积量较小的场合，所述的 pbp 具有一个高值。

除了对利用此后将要描述的数据分离 /pbp 加法器 215 从延迟电路 214 所输出编码数据的一个 MB（宏数据块）的标题进行描述以外，还要对 pbp 进行描述。

这里，编码数据被根据优先级等级（Priority Class）0、1、2…以图 45 所示的优先级递降顺序进行编号，并且，具有高达 4 的优先级等级的数据，即：某个序列的所有数据，一个 GOP 和一个图象层、从一个片是层顶部到在所述 MB 标题中所描述的 pbp 的数据，从所述 MB（宏数据块）塞入（MB Stuffing）到所述 MB 类型（MB type）的数据、正向预测的运动向量数据，反向预测的运动向量数据以及从 CBP（编码数据块模式）到 DCT 因数的 DC 因数（第（0，0）个元素的因数）被确定为基本数据，并因此而被确定为高优先级数据。

同时，其优先级等级等于或高于 5 的编码数据，即低优先级数据，除了 DCT 因数的 DC 因数以外都被确定为较高顺序的因数（AC 因数）。

特别是，其优先级等级为 5、6…的数据是随着以对 DCT 因数进行曲线扫描所获得的 DCT 因数的 DC 因数（第（0，0）个元素的因数）而来的第一个、第二个、…非零因数（AC 因数）。

由于所述的 pbp 是一个在高达在其处将 DCT 因数（AC 因数）分离成高优先级数据和低优先级数据的分离点内所包含的 VLC 事件号，所以它等于随着以对 DCT 因数进行曲线扫描的顺序而获得的 DCT 因数的 DC 因数（AC 因数）（第（0，0）个元

素的因数而来的非零因数 (AC 因数) 的号。

因此, 如果一个 pbp 的值用 j 来代表, 那么, 所述优先级等级就用 $j+4$ 来代表。

应当注意到, 除了 DC 因数以外的一个 8×8 图象元素的数据块的 DCT 因数 (AC 因数) 的号为 63, 因此, 非零 AC 因数的号最大为 63。所以, 可变 j 的范围从 1 到 13, 并包括两者在内。

另一方面, 在所有的 AC 因数均为低优先级数据的场合, 即仅仅是高达 DCT 因数的 DC 因数且其优先级为 4 的基本数据被确定为高优先级数据, 作为随着以对 DCT 因数进行扫描的顺序而获得的 DC 因数而来的非零因数 (AC 因数) 的号的 pbp 为零。

根据前面的叙述, 从数据指定器 213 所输出的 pbp 假设其值范围是从 0 到 63。

顺便说一下, 对于其优先级等级范围从 0 到 63 并作为如图 45 所示的基本数据的数据, 那些至此尚未使用过的、例如是从 65 到 68 的值被指定为 pbp , 任一所述值的 pbp 根本不输出给所述数据指定器 213。

另外, 对于每个片而言, 都要通过所述数据指定器 213 在例如是将所述片的顶端输入给所述优先级加法器 202 的时刻来确定所述的 pbp , 所述的 pbp 被输出给计数器 212。因此, 构成某个片的数据块的 pbp 值都具有一个相等的值。

在如上所述地确定一个 pbp 以后, 所述的数据指定器 213 将要确定其中存贮高优先级数据 HP 的两点缓冲器 204 的区域规模, 并且向所述的两点缓冲器 204 表示其规模的信号 “Partition”。

响应所述的 “Partition” 信号, 所述两点缓冲器 204 将承担一个用于存贮高优先级数据 HO 的区域。要注意到, 所剩下的区

域被确定为用以存贮优先级数据的区域。

所述数据指定器 213 所确定的 pbp 被输出给计数器 212。所述的计数器 212 在所述的数据块结束码 (EOB) 被输入给 VLD 电路 211 时被复位到零, 并且对从所述 VLD 电路输出并用以指示根据编码数据检测到一个 VLC 事件的检测信号进行计数。然后, 当所述计数值变得与来自数据指定器 213 的 pbp 相等时, 所述的计数器 212 向数据分离/pdp 加法器 215 输出一个除法信号 DEV 和来自数据指定器 213 的 pbp。

所述的数据分离/pbp 加法器 215 输出作为高优先级数据的编码数据给数据格式器 203, 而这些编码数据已经以优先级的递降顺序输入给延迟电路 214, 并经其延迟, 所述加法器 215 还要输出一个等于 1 的优先级信号 S—HP 给数据格式器 203。

然后, 在由数器 213 提供所述除法信号 DEV 的时刻, 所述的数据分离/pbp 加法器 215 输出一个作为低优先级数据 LP 输入给它的编码数据给数据格式器 203, 同时还要输出一个等于 0 的优先级信号 S—HP 给所述的数据格式器 203。此后, 当一个数据块结束码 (EOB) 从所述的延迟电路 214 中输出时, 所述的数据分离/pbp 加法器 215 将输出一个此后将作为高优先级数据输入给它的编码数据给数据格式器 203, 并输出一个等于 1 的优先级信号 S—HP 给数据格式器 203。

重复执行上述处理就可以把编码数据指定为高优先级数据和低优先级数据。在这个例子中, 所述高优先级数据和低优先级数据彼此相互分离的位置可以通过所述的 pbp 知道, 因此, 抵消了在数据分离点加数据结束码 (EOB) 的必要性。

应当看到, 当在一个数据块中的 DCT 因数的 AC 因数内的某个 VLC 事件号小于由数据指定器 213 所输出的 pbp 时, 即当

在除法信与 DEV 从计数器 212 输出之前，一个数据块结束码被输入给所述数据分离/pbp 加法器 215 时，所述的数据分离/pbp 加法器 215 将输出所述数据块的所有数据，并将其作为高优先级数据 HP 提供给数据格式器 203。另外，在该例中，计数器 212 被复位。

优先级指定的具体例子示于图 46。如图 46 的 (A) 所示，在以如下的优先级递降顺序，即一个 MB (宏数据块) 的头的 CBP、数据块 Y1 的 DC 因数 (DC Coeff)、数据块 Y1 的 AC 因数 (DCT Coeff1、DCT Coeff2 和 DCT Coeff3)、数据块结束码 (EOB)、另外一个数据块 Y2 的 DC 因数 (DC Coeff)、该数据块 Y2 的 AC 因数 (DCT Coeff1, ... 输入编码数据的情况下，当 pbp 被确定为例如 0 时，作为基本数据的 CBP 首先被确定为高优先级数据 HP (图 46 的 (B))。

另外，由于随所述 CBP 之后而来的数据块 Y1 的 DC 因数 (DC Coeff) 也是一个基本数据，所以它也被确定为高优先级数据 HP (图 46 的 (B))。

这样，由于所述的 pbp、即随着以对 DCT 因数的曲线扫描顺序而获得的 DC 因数之后而出现的非零因数 (AC 因数) 的号被指定为 0，那么，数据分离点将位于所述 DC 因数的位置，并因此使得随所述数据块 Y1 的 DC 因数 (DC Coeff) 之后而来的所述数据块 Y1 的 AC 因数 (DCT Coeff1、DCT Coeff2、DCT Coeff3) 被确定为低优先级数据 LP (图 46 的 (C))。

另外，当所述数据块 Y1 的数据块结束码 (EOB) 已被输入 (图 46 的 (C)) 时，在此后将要被输入的所述数据块 Y2 的数据 (DC Coeff、DC Coeff1, ...) 中，仅仅是所述的 DC 因数被确定为高优先级数据 (图 46 的 (B))，而所述的 AC 因数被确定为低

优先级数据 (图 46 (C)), 这种情况类似于如上所述的数据块 Y1 的情况。

回过头来参看图 44, 在所述数据分离/pbp 加法器 215 中, 除了如上所述的优先级指定以外, 从计数器 212 所输出的 pbp 连同其它所需信息一起如同图 47 所示的那样被写入序列标题以及相应于高优先级数据或低优先级数据的图象标题或片标题。

特别是, 在所述的序列标题 (图 47 的 (A)) 中, 加入了一个用于指示是否应当执行优先级指定、即是否应当将所述的编码数据分离成高优先级数据和低优先级数据的特征位数据一分区一特征位 (a flag data—partition—flag) 信息。要注意, 只有在应当执行优先级指定时, 才会建立所述特征位数据一分区一特征位 (a flag data—partition—flag) 信息。

另外, 如果建立了特征位数据一分区一特征位 (a flag data—partition—flag) 信息, 那么, 考虑到了内部宏指令数据块的 pbp 将要被加到所述的图象标题中 (图 47 的 (B))。

另外, 如果特征位数据一分区一特征位信息被建立, 那么, 由所述数据指定器 213 (图 44) 所确定的 pbp 将会接在片起始码片一起始一代码和量化步骤 Quantizer—Scale 之后加到所述的片标题内 (图 47 的 (C))。

应当注意到, 没有落入如上所述的被所述优先级加法器 202 指定为高优先级数据的那些基本数据 (即在图 45 中, 其优先级分类范围从 0 到 4 的那些数据) 仅仅是 I—和 P—图象。因此, 所述的优先级加法器 202 将所述 I—和 P—图象的其它数据 (除了上述基本数据以外的数据) 和 B—图象的数据指定为一个高优先级数据和一个低优先级数据, 以响应所述的 pbp。

所述的数据格式器 203 (图 42) 将下面要描述到并如图 48 所示的一个信息包的标题加到从所述优先级加法器 202 所输出的高优先级数据和低优先级数据上。另外, 在所述信息包单元中, 所述的高优先级数据和低优先级数据被一起采集, 从而使这两种类型的数据不可能在一个信息包中以一种混合状态存在。所述高优先级和低优先级的信息包被存入以如上所述之方式并以 $n:m$ 的比率划分成两个区域的两点缓冲器 204, 然后再以 $n:m$ 的比率从两点缓冲器 204 中读出这些数据并传送给所述的缓冲器选择器 205。请注意, 在这个例子中, 所述的高优先级数据和其它的数据 (低优先级数据) 是以这种顺序从两点缓冲器 204 中读出并输出给所述的缓冲器选择器 205 的。

所述的缓冲器选择器 205 对高优先级数据和低优先级数据的信息包进行转换, 然后将它们读入到一个程序包中。

图 48 示出了从所述缓冲器选择器 205 输出一个程序包的格式。参看图 48, 除了构成所述信息包标题的自适应标题的数据链路标题 (Data Link Heade) 以外, 所示之程序包与如上参考图 31 所述之程序包的格式具有相同的结构。

特别是, 当优先级 $=1$ (高) 时, 将会有有一个高优先级数据起始指针、一个帧类型 (Frame Type)、一个帧号 (Framt Number)、一个片号 (Slice Number) 和量化步骤 (Q Scale) 被记录到用于使高优先级数据和低优先级数据相互结合以重新构成原始图象信号的所述数据链路标题。

另一方面, 当优先级 $Prioriey=0$ (低) 时, 将会有有一个低优先级数据起始指针, 一个帧类型 (Frame Type), 一个帧号 (Frame Number)、一个宏数据块号 (Macro Block Number) 和一上保留码 (reserved) 被记录到所述数据链路标题中。

因此，在当前第十个实施例中，高优先级数据的片号被加入到所述链路标题内，并因此可以在类似于第五实施例中所描述的片单元中获得能够完全被译码的数据。同时，如同对低优先级数据的考虑一样，由于一个宏数据块号被加到所述的链路标题内，那么，如果相应的高优先级数据已被译码，则可以在一个 MB（宏数据块）单元中获得能够被完全译码的数据。

以如上所述的这样一种方式所组合的高优先级数据和低优先级数据信息包被输出给所述数据多路转换器 6。然后，以如上参考图 24 所述之情况相似，所述的高优先级数据（用于高速再现的数据）和低优先级数据（其它类型的数据）被写入所述的记录介质 10 上。

顺便说一下，所述的两点缓冲器 204 被构成为一种环形缓冲器，从而使它的存贮区域被分成包括 n 区域在内的两个区域，所述的 n 区域用于存贮高优先级数据，所述的 m 区域用于存贮低优先级数据，这种分区状态如图 42 和 44 的虚线所示，并用以响应由如上所述的优先级加法器 202 的数据指定器 213 提供给它的信号“partition”（图 44）。

在两矢缓冲器 204 中，从或者向 n 区域读出或写入数据是由 HP 阅读指针或 HP 写指针控制的，而从或向 m 区域阅读或写入数据是由 LP 阅读指针或 LP 写指针控制的。

因此，来自数据格式器 203 的高优先级数据被写入由所述 HP 写指针所指定的地址，然后，所述高优先级数据的信息包被从一个由所述 HP 阅读指针所指定的地址中读出，并且被输出给缓冲器选择器 205。同时，来自数据格式器 203 的低优先级数据信息包被写入一个由所述 LP 写指针所指定的地址。然后，所述低优先级数据的信息包被从一个由所述 LP 阅读指针所指定

的地址读出，并输出给缓冲器选择器 205。

顺便说一句，为考虑到用于对记录在所述记录介质 10 上的一个位流进行译码的译码器时，所述译码器具有一个所谓的代码缓冲器，该缓冲器用于暂存传送给它的所述位流。

因此，在所述的编码器一侧，一个虚拟缓冲器的容量等于在译码器一侧的所述代码缓冲器的容量，从而可以设想所述的代码缓冲器不可能出现上溢或下溢的情况，并且，作为编码结果而产生的位流被暂存于所述的虚拟缓冲器中，然后再输出。随后对在所述虚拟缓冲器中所累积的数据量进行控制，以实现将对要被产生的代码量（用于量化的位指定）进行控制：

在与 MPEG 相一致的编码器中，为了使在所述译码一侧的所述代码缓冲器不可能产生上溢或下溢，在所述位流被输入给虚拟缓冲器以后并从所述的虚拟缓冲器中输出所述的位流达一个时钟周期后开始直到它被完全输出为止的这段时间内所累积的数据量被描述为一个图象标题的 $vbv-delay$ ，并且在译码器一侧，当所述代码缓冲器中所累积的数据量变得与由所述图象标题中所描述的 $vbv-delay$ 所指示的数据量相等时，那么，相应于所述图象的位流被从所述代码缓冲器中读出。

这里，在所述第十实施例之前的任一实施例、例如在第五实施例中所使用的图象信号编码装置中（图 24），都被提供有分别用于存贮高优先级数据和低优先级的两个缓冲器 3 和 4。进而，用于对从所述图象信号编码装置的输出的位流进行译码的图象信号译码装置（图 36）也需要两个缓冲器 46 和 47，以用于分别存贮高优先级数据和低优先级数据。

因此，在该例中，需要两个分别相应于高优先级数据和低优先级数据的 $vbv-delay$ 特征位。这是因为即使当高优先级数

据 HP 和低优先级数据 LP 的和值 (HP+LP) 相对于既不产生上溢又不产生下溢的两个缓冲器总的容量如此之高时, 仍然有某种可能使一个或两个缓冲器可能产生上溢或下溢。

因此, 在第十实施例的所述图象信号编码装置中, 被构成一个环形缓冲器的所述两点缓冲器 204 被分成分别用于存贮高优先级数据和低优先级数据的两个区域、即 n 区域和 m 区域。因此仅需要描述一个 `vbv-delay`。

借助于这种方式, 并不需要去控制高优先级数据和低优先级数据的累积量、即两个累积量, 而仅是需要控制两个累积量的总和。

从所述的两点缓冲器读出或向其写入数据是由如上所述的 HP 读出指针、HP 写入指针、LP 读出指针和 LP 写入指针进行控制的, 并且在该例中, 如果假设每个指针在如两点缓冲器 204 的所述环形缓冲器内以计数器顺时针方向移动, 那么所述指针将受到控制, 从而使 LP 读出指针不可能超越 LP 写入指针, HP 写入指针不可能超越 LP 读出指针、HP 读出指针不可能超越 LP 写入指针, 和 LP 写入指针不可能超越 HP 读出指针。

在如两点缓冲器 204 的环形缓冲器中, 所述的高优先级数据以计数器顺时针方向存贮于从 HP 读出指针到 HP 写入指针的一个范围内, 范围的大小受到控制, 以使得当如上所述地将两点缓冲器 204 以 n:m 的比率分成两个区域时, 它不可能超过所述 n 区的大小。同样地, 低优先级数据也被以顺时针方向存贮于从 LP 读出指针到 LP 写入指针的一个范围内, 并且该范围的大小也受到控制, 以使得当如上所述地将两点缓冲器 204 以 n:m 的比率分成两个区域时, 它不可能超过所述 m 区域的大小。

要注意到，在所述 MPEG2 的主曲线主层次处，如上所述的这样一种缓冲器的容量被规定为 1.75 兆位，并且仍要形成两点缓冲器 204，从而使它具有相等的存贮容量。

同时，所述两点缓冲器 204 的区域划分可以适当地加以改变，以响应自来数据指定器 213 的信号“partition”，或者划分比率可以固定为例为 $n : m = 1 : 4$ 。

在第十实施例中所使用的图象信号译码装置（译码器）的结构示于图 50。应当说明，与图 36 所示元素相同的元素使用了相同的标号。

记录在所述记录介质 10 上的位流，与图 36 所示的图象信号译码装置一样，借助于数据读出装置 41、解调电路 42 和 ECC 电路 43 被输入给一个数据多路分配器 44，借此，将所述的位流解调成视频信号和音频信号，随后它被输出给一个未示出的电路。

所述的数据多路分配器 44 进一步对一个子代码中的数据模式信号 S—FF 进行译码，并把它输出给一个数据鉴别器 221。另外，由所述数据多路分配器 44 所分离的视频信号被输入给数据鉴别器 221。

响应从所述数据多路分配器 44 提供给它的数据模式信号 S—FF，所述的数据鉴别器 221 对同样由所述数据多路分配器 44 所提供的数据进行分配。特别是，当所述的数据模式信号 S—FF 为 1 时，所述的数据鉴别器 221 对提供给它并随后作为高优先级数据的数据（信息包）进行鉴别，并把它们提供给所述的两点缓冲器 222。但当所述的数据模式信号 S—FF 为 0 时，所述的数据鉴别器 221 对提供给它并随后作为低优先级数据的数据（信息包）进行鉴别，并把它们提供给两点缓冲器 222。

所述两点缓冲器 222 的结构类似于图 42 所示之两点缓冲器 204，并且它也具有被分成两个区域以用于分别存贮高优先级数据和低优先级数据的一个区域。这样，来自所述数据鉴别器 221 的高优先级数据或低优先级数据读入到一个由 HP 写入指针或 LP 写入指针所指定的地址内，并且存贮于由 HP 读出指针或 LP 读出指针所指定地址的高优先级数据或低优先级数据被读出，并输出给数据应变器 223。

所述的数据应变器 223 从输入给它的高优先级数据或低优先级信息包中提取一个数据链路标题，随后，提取并输出高优先级数据 HP 或低优先级数据 LP 给优先级译码器 224。进一步，在高优先级或低优先级数据的信息包的自适应标题处，所述的应变器 223 涉及到一个信息包计数器 (packet Counter)，并且当所述的信息包计数器被中止时，所述的数据应变器 223 输出一个 HP/LP 误差检测信号，该信号用于向所述的优先级译码器 224 表示，由于例如一个传送误差，使得有数据丢失了。

所述的优先级译码器 224 以图 51 所示之方式构成，并且用以执行高优先级数据 HP 和低优先级数据 LP 的重新组合工作。另外，当从所述的数据应变器 223 收到一个 HP/LP 误差检测信号时，所述的优先级译码器 224 将向位于下一级的图象信号译码器 225 输出一个用于误差校正处理的信息 (一个误差信息信号)。

参看图 51，在优先级译码器 224 中，首先利用一个未示出的电路对由所述数据应变器 223 所施加的在所述用于高优先级数据或低优先级数据的片标题中的 pbp 进行检测，随后将该 pbp 输出给一个比较器 232 和一个误差信息信号发生器 237。

同时，来自数据应变器 223 的高优先级数据 HP 和低优先

级数据 LP 被输入给并存贮在一个桶式移位寄存器 (HP/LP 桶式移位寄存器)231 中。然后,在存贮于所述桶式移位寄存器 231 中的高优先级数据 HP 和低优先级数据 LP 中,所述的高优先级数据通过多路转换器 (MUX) 234 被首先读出,并输出给 VLD (语法分析) 电路 235。

所述的语法分析 (VLD) 电路 235 输出一个由多路转换器 234 所提供给它的高优先级数据,并利用语法分析对该数据进行分析,以检测一个变长编码事件 (VLD 事件)。对于所述的数据块而言,它是通过所述图象信号编码器 201 的一个可变长度编码器 26 (图 43) 加以执行的。此后,所述语法分析电路 235 向所述的比较器 232 输出一个这种事件的检测信号。

比较器 232 对由所述 VLD 电路 235 的输出中的一个事件的检测信号进行计数。然后,比较器 232 将所述的计数值和 pbp 进行比较,并且当所述的计数值等于所述的 pbp 时,向多路转换器 234 输出一个信号 POINTER。应当注意,当一个数据块结束码 (EOB) 被输入给所述的 VLD 电路 235 时,所述比较器 232 的计数值被复位到零。

当所述的多路转换器 234 收到信号 POINTER 时,它将改变到所述桶式移位寄存器 231 的读出地址,并且开始阅读相应于在此之前已被读出的高优先级数据 HP 的低优先级数据 LP。当它们被读出时是借助于 VLD 电路 235 输出的。

同时,例如当所述的数据块数据仅由高优先级数据构成时,所述的多路转换器 234 将在收到 POINTER 信号之前根据从所述数据块所输入的数据来检测一个数据块结束码 EOB,并且在这个例子中,所述桶式移位寄存器 231 的读出地址是变化的并且开始对下一个数据块的高优先级数据进行阅读。

如上所述，当相应于高优先级数据的低优先级数据被输出时，利用所述优先级加法器 224 对所述的高优先级数据和低优先级数据进行重新组合。

反过来参看图 50，随后重新组合的数据被输入给一个图象信号译码器 225。所述的图象信号译码器 225 的构成方式示于图 52。如从图 52 看到的，所述图象信号译码器 225 的结构类似于图 15 所示之图象信号译码器 49 的结构，其区别仅在于所述的误差校正器 241 被整体地提供有一个反相器变长编码器 62。

因此，输入给所述图象译码器 225 的所述重新组合的数据以在参照图 15 的如上描述的方式利用所述的图象信号译码器 225 进行译码，然后输出给诸如未予示出的 CRT 的显示器并在其上予以显示。

原始再现是以如上所述的方式加以执行的。

另一方面，在高速再现的基础上，只有高优先级数据被再现于所述的记录介质 10 上（图 50）并且被存贮于通过分区所形成的所述两点缓冲器 222 的某个区域内，从而实现结合附图 36 的如上描述的对高优先级数据的存贮。然后，通过数据应变器 223 将所述的高优先级数据提供给所述的优先级加法器 224。在所述的优先级加法器 224 中，所述的高优先级数据被存入所述的桶式移位寄存器 231。然后借助于多路转换器 234 将其读出。

由所述多路转换器 234 所读出的高优先级数据通过 VLD 电路 235 被提供给所述图象信号译码器 235（图 50），并由后者进行译码。

作为用于高速再现数据的所述高优先级数据的高速再现是以如上所述的方式完成的。

应当注意，在这个例子中，当从所述的比较器 232 接收到

所述 POINTER 信号时，所述的多路转换器 234 (图 51) 将产生一个数据块结束码 EOB 输出给图象信号译码器 225。因此，输入给所述图象信号译码器 225 的数据结构在进行高速再现和普通再现之间是相同的，所以，所述的高速再现可以在不必修改用于普通再现的对所述图象信号译码器 225 的操作控制的情况下得以执行。

顺便说一下，当由于例如一个传输错误而致使从所述的数据应变器 225 (图 50) 向所述的优先级译码器 224 输出一个 HP/LP 误差检测信号从而导致产生数据丢失时，那时，所述的优先级译码器 224 的误差信息信号发生器 237 (图 51) 将收到所述的 HP/LP 误差检测信号。

参看图 51，除了所述的 HP/LP 误差检测信号以外，所述的误差信息信号发生器 237 还被提供有一个来自所述数据应变器 223 的数据链路标题 (标题信息)、一个如上所述的 pbp、和一个来自所述类型发生器 (Decoder Status) 236 的下一个字类型 (Next Word Type)。这样，当收到所述的 HP/LP 误差检测信号时，所述的误差信息信号发生器 237 将输出多个提供给它的并包含有作为误差信息信号的所述检测信号在内的信号。

这里，所述的类型发生器 236 是利用所述 VLD 电路 235 整体构成的，并且被认为是所述 VLD 电路 235 语法分析的结果，用以产生作为表示随后将被译码的一个层 (如 GOP 或序列) 的信号的下一字类型 (Next Word Type)，下一字类型被提供给所述误差信息信号发生器 237。

另外，当一个 HP/LP 误差检测信号被从一个数据应变器 223 输出去产生下一字类型 (Next Word Type) 从而使得把所述的类型发生器 236 视为所述 VLD 电路 235 的语法分析结果以

后，所述的 VLD 电路 235 被复位。

由所述误差信息信号发生器 237 所输出的所述误差信息信号被提供给所述图象信号译码器 225 (图 52) 的误差校正器 241。另外，在所有这些误差信息信号中，下一字类型 (Next Word Type) 被提供给所述的数据应变器 223 (图 50)。

所述的数据应变器 223 控制所述两点缓冲器 222 的 HP 或 LP 读出指针去从所述两点缓冲器 222 中读出相应于随后将被译码的一个层的数据，所述的层是由下一字类型 (Next Word Type) 指出的，当所述的数据应变器向所述的优先级译码器 224 输出一个 HP/LP 误差检测信号，并借助于所述的优先级译码器 224 向所述的图象信号译码器 225 提供所述数据时，所述的下一字类型 (Next Word Type) 返回。

另外，在如图 52 所示的图象信号译码器 225 中，反向可变长度编码器 62 受到控制，以响应利用误差校正器 241 从所述优先级译码器 224 的误差信息信号发生器 237 (图 51) 提供给它的所述误差信息信号，在控制之下，所述的反向可变长度编码器 62 利用由所述优先级译码器提供给它并相应于在误差发生以后该被译码层的数据开始执行反向可变长度编码处理。

当由于一个误差而使高优先级数据丢失时，由于在所述高优先级数据的链路标题中加入了一个片号，所以在片单元中执行所述误差的校正。特别是在这个例子中，译码是从所述片之后的多个片的那一个片开始的，在所述那个片中发生有误差，并且从该片开始可以最早地获得起始指针 (图 32)。

换句话说，当丢失了低优先级数据时，由于在所述低优先级数据的链路标题中加入了宏数据块号 (图 48)，如果相应于所述高优先级数据的译码已经完成，那么所述误差的校正是在一

个 MB (宏数据块) 中执行的。特别是在本例中, 译码是从所述宏数据块之后的多个宏数据块的这样一个数据块开始的, 在这个数据块中产生了误差, 并且从该数据块开始可以最早地获得起始指针。

并且在这个例子中, 只有是用作高速再现数据的高优先级数据才以正常速度再现, 并且所述的图象一直被显示, 直到所述的低优先级数据的译码开始以后。

下面将参照图 53 对上述误差校正处理作进一步详细地描述。首先在步骤 S12, 确定在高优先级数据 HP 中是否产生了误差, 如果确定在所述的高优先级数据中产生了误差, 那么控制顺序进到步骤 S22, 在该步中, 停止从所述的优先级译码器 224 向图象信号译码器 225 输出相应于所述高优先级数据 HP 的低优先级数据 LP, 并且利用所产生的误差, 在一个片单元中搜索随所述高优先级数据 HP 之后而来的所述高优先级数据 HP 的起始指针。

这里, 对所述高优先级数据的起始指针的搜索是通过图 48 所示之信息包标题的自适应标题进行译码而执行的。然后, 检查在所述的自适应标题中是否已经描述了一个片起始指针 (Slice Start Pointer)。

然后, 开始再现那些其起始指针已被搜索到的高优先级数据 HP, 从此, 控制顺序进到步 S23, 在步 S23 中, 相应于所述高优先级数据 HP 的那些低优先级数据 LP, 即那些其在数据链路标题 (图 48) 中的帧号 (Frame Number) 等于那些其起始指针已被搜索到的高优先级数据的帧号的低优先级数据 LP、或者是相对于所述高优先级数据的所述帧, 其帧号将来 (此时以后) 可与所述帧相应的低优先级数据被搜索并再现。

此后，控制顺序返回到步 S21，以从 S21 开始重复所述的操作顺序。

另一方面，若在 S21 中确定在所述高优先级数据 HP 中没有产生误差，那么控制顺序将前进到 S24，在该步骤中，将确定在所述的低优先级数据中是否产生了误差。若在第 S24 步中确定在所述的低优先级数据 LP 中产生了误差，那么，控制顺序将进到 S25。在 S25，将利用所产生的误差在一个宏数据块单元中搜索随所述低优先级数据之后而来的低优先级数据 LP 的起始指针。

这里，对低优先级数据 LP 起始指针的搜索是通过如图 48 所示的信息包标题的自适应标题的译码而执行的。并且要检查在所述的自适应标题中是否描述了宏数据块起始指针 (Macro Block Start Pointer)

此后，此后控制顺序将进到 S26，在 S26 中，用作高速再现数据的所述高速 HP 以普通的速度被再现，并且对所述低优先级数据 LP 的起始指针进行搜索。此后，控制顺序返回到 S21。应当注意，当所述的低优先级数据 LP 的起始指针被搜索到时，就要执行一个所述高优先级数据和低优先级数据的重新组合以实现一幅图象的再现。

另一方面，当在第 S24 步确定在所述的低优先级数据 LP 中没有产生误差时，控制顺序将进到 S27。在 S27，高优先级数据 HP 和低优先级数据 LP 重新组合，并根据所述重新组合的数据执行一幅图象的再现。此后，控制顺序返回到步骤 S21。

如上所述，当在高优先级数据中产生误差时，所述的误差校正是在一个片单元中执行的，而当在所述的高优先级数据中不存在误差但在低优先级数据中产生了误差时，那么就要依据

所述的高优先级数据执行对一个图象的再现工作，并且在一个宏数据块单元中对所述低优先级数据中的误差进行校正。这样，在有数据误差存在的情况下，使图象损失最小。

要注意，当例如在所述的数据应变器 223（图 50）中需要用于误差校正处理的所述 GOP 标题时，一个具有 GOP 标题和起始指针（Slice Start Pointer）的高优先级数据信息包被从所述两点缓冲器 222 中读出，随后从所述两点缓冲器 222 中读出如下的低优先级数据 LP 的一个信息包，所述的这些低优先级数据 LP 在数据链路标题中的帧号就是等于随后将被读出的所述高优先级数据帧号的号或者是相应于就所述高优先级数据 HP 而言在将来（此时以后）出现的一个帧的另一个帧号，并且对于该帧号而言，描述了一个宏数据块起始指针。因此，恢复了所述高优先级数据和低优先级数据的同步。

另外，在当前实施例中，当在所述的 I—和 P—图象数据之间选择所述的高优先级数据时，它也可以仅从 I—图象中选择高优先级数据，并且把这些数据作为用于高速再现的数据。

〈第十一实施例〉

除了包括有高优先级数据的区段地址被写入所述 TOC（内容表）以外，所述的第十一实施例类似于第十实施例。所述 TOC 的结构类似于参考图 21 所如上描述的 TOC 结构。

本实施例中所使用的图象信号编码装置（编码器）的一个构成例示于图 54。参看图 54，在当前实施例中，一个 TOC 加法电路 84 被插入在所述数据多路转换器 6 和区段指定器 7 之间（图 42）。所述的入口点检测器 81 根据所述数据多路转换器 6 的输出来检测一个入口点并将其存入所述的入口点存贮装置 82 中。所述的 TOC 数据发生器 83 产生相应于在所述入口点存

贮装置 82 中所贮存的这一数据的生成 TOC 数据，并将该 TOC 数据输出给所述的 TOC 加法电路 84。所述的 TOC 加法电路 84 对从所述数据多路转换器 6 所输出的带有图象数据的所述 TOC 数据进行多路转换。

由于当前的图象信号编码装置的工作情况类似于图 22 所示的图象信号编码装置的工作情况，所以重复描述予以省略以免累赘。

在第十一实施例中所使用的图象信号译码装置的构成例示于图 55。所述的图象信号译码装置的构成特点在于用联接到所述数据多路分配器 44 的一个 TOC 存贮装置 85 代替了所述入口点存贮装置 121 (图 50)。由所述数据多路分配器 44 所分离的 TOC 数据被存入 TOC 存贮装置 85 中，并且响应所述 TOC 存贮装置 85 中所存贮的数据对所述阅读器 41 的存取位置进行控制。

当前图象信号译码装置的工作情况类似于图 23 所示之图象信号译码装置的工作情况，因此重复描述将予省略以免累赘。

〈第十二实施例〉

除了缓冲器选择器 205 和区段指定器 7 以外，所述第十二实施例类似于第十实施例。

第十二实施例中的所述缓冲器选择器 205 从所述 GOP 单元中的两点缓冲器 204 读出高优先级数据和低优先级数据。第十二实施例中的所述区段指定器 7 执行区段的指定，借此使每个 GOP 的顶部和相应区段的顶部彼此相互重叠。另外，在 GOP 单元中，高优先级数据被指定给一个区段的顶部。

〈第十三实施例〉

除了缓冲器选择器 205 和区段指定器 7 以外，第十三实施

例类似于第十实施例。在第十三实施例中的缓冲器选择器 205 从一个帧单元中读出高优先级数据和低优先级数据。在一个帧单元中，高优先级数据被指定给一个帧的顶部。

〈第十四实施例〉

除了优先级加法器 202 以外，第十四实施例类似于第十实施例。所述的优先级加法器 202 (第十四实施例) 指定在每个帧中的一个内部宏数据块的数据作为高优先级数据，并指定任一其它数据作为高优先级数据或低优先级数据。

应当注意，当例如在第十实施例中所述的两点缓冲器 204 被构成成为一种环形缓冲器时，所述的两点缓冲器 204 也可以被构成如图 56 所示的线性缓冲器而不是环形缓冲器。

参看图 56，在这个例子中，所述的两点缓冲器被例如沿虚线所示地被分成两个区域。控制所述的 HP 写入指针，从而使其从图 56 所示的左端向两点缓冲器 204 的中心移动，并且在其进入虚线位置以后，它将跳到左端并再次向所述中心移动。控制 HP 读出指针，以使其跟随所述的 HP 写入指针移动。同时，控制 LP 写入指针，以使它从图 56 所示之两点缓冲器 204 的右端向所述中心移动，在它进入虚线位置以后，它将跳向右端，此后再一次向中心方向移动。控制 LP 读出指针，以使其跟随 HP 写入指针而移动。

另外，当例如在第十实施例中，所述图象信号编码器 201 的所述量化步骤 (dequantization step) 仅仅根据所述两点缓冲器 204 的总累积量 (B—FULL) 来加以控制时，所述的控制除了根据所述两点缓冲器 204 的总累积量以外，还可以根据在所述两点缓冲器 204 的整个区域内被指定为高优先级数据的区域值。

由于对本发明进行了完整的描述，很明显，对于本领域以

内的一个普通技术人员而言，可以在不脱离本发明精神和范围的前提下对本发明作出改变和修改。

图 1(A)

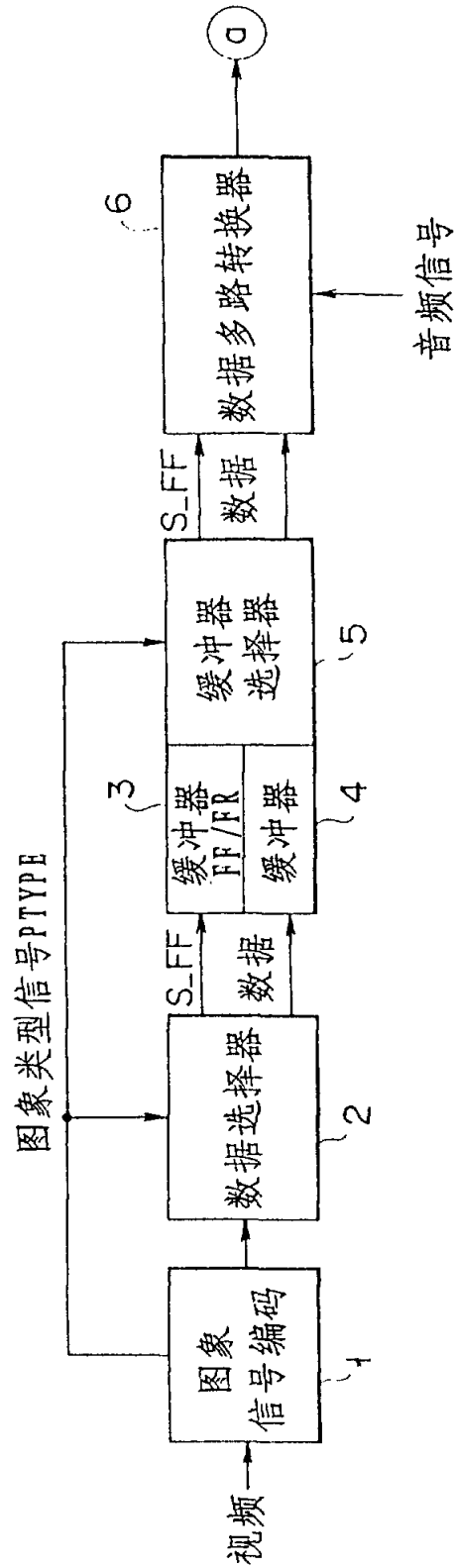


图 1(B)

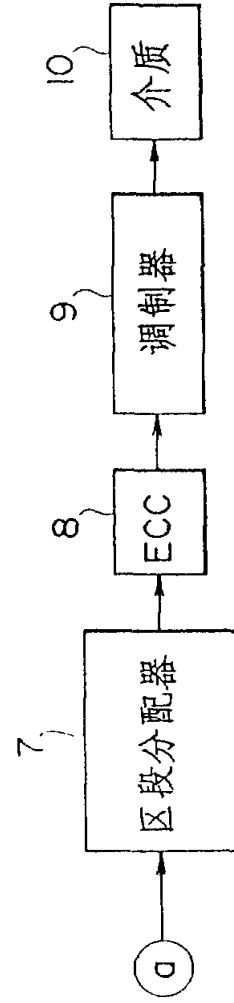


图 2(A)

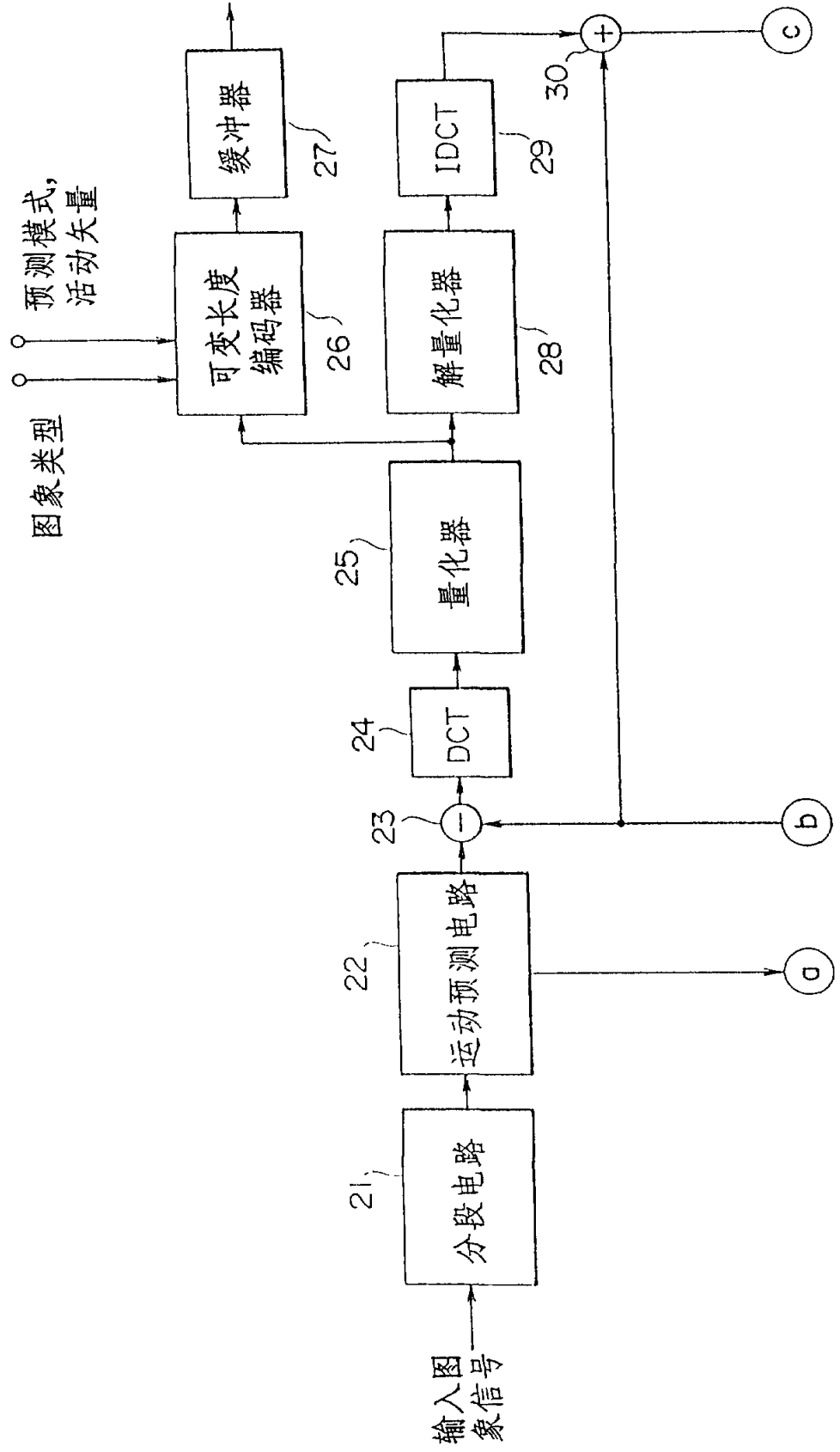


图 2(B)

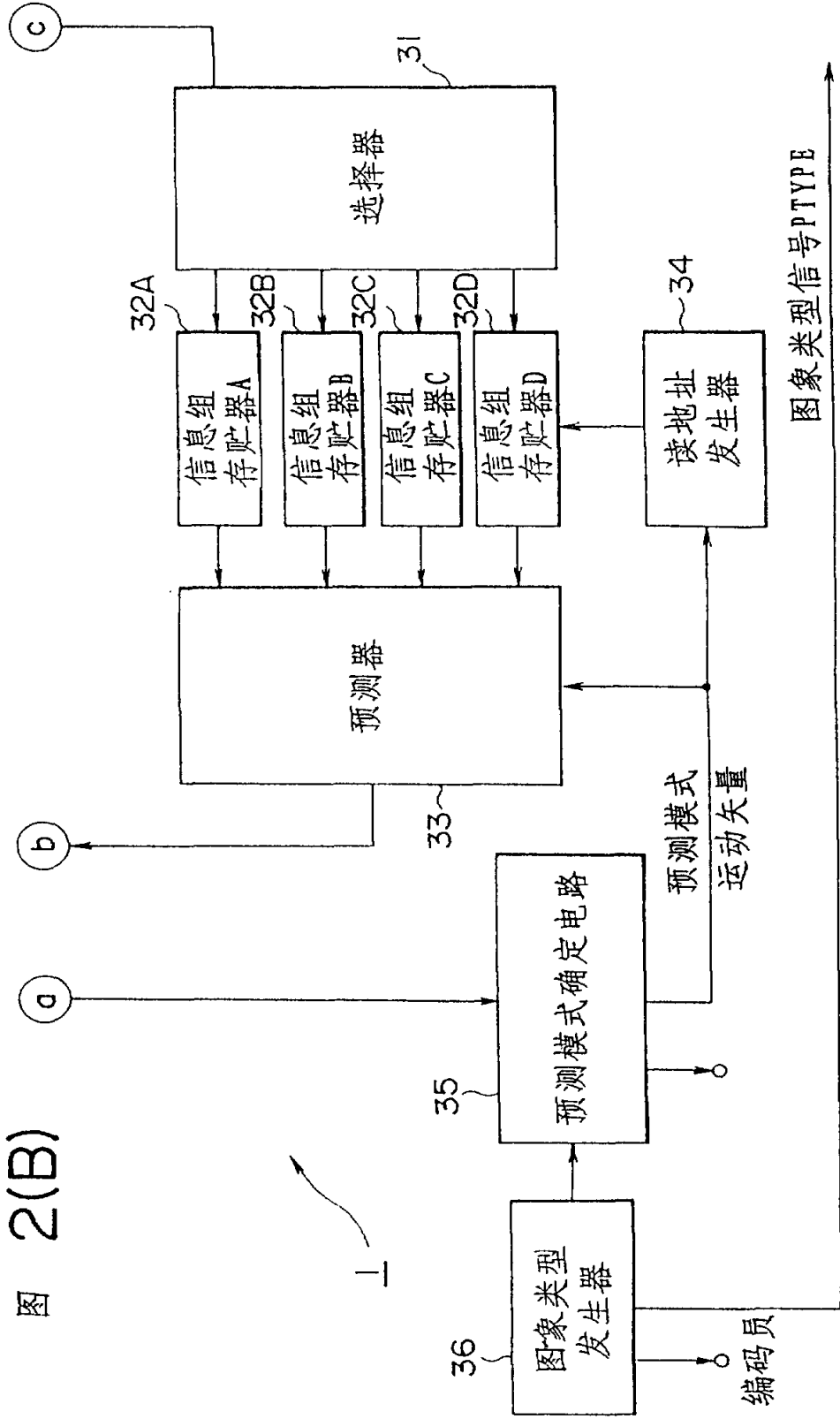


图 3

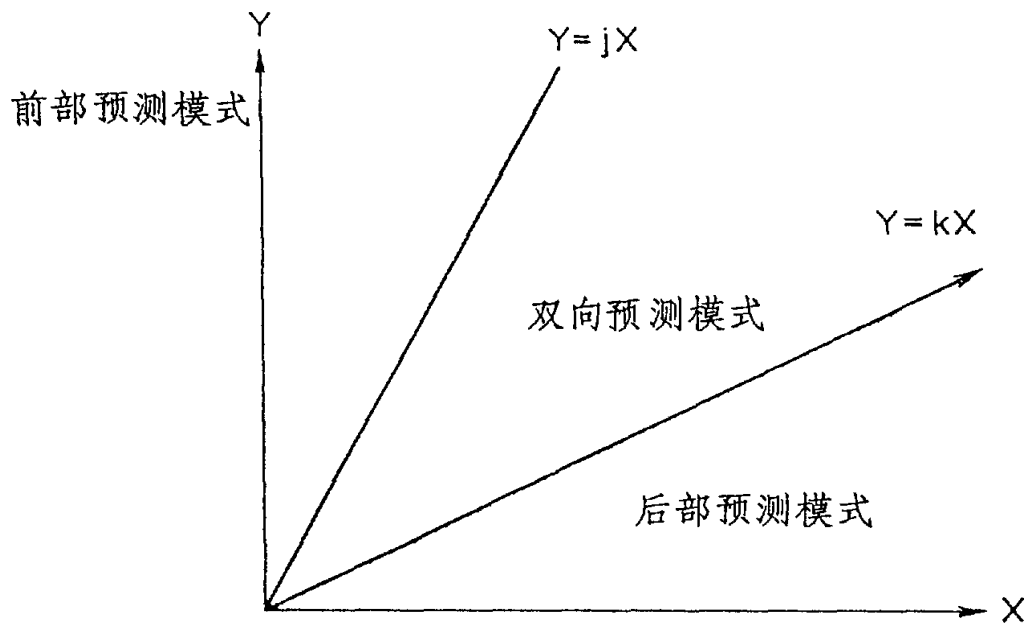


图 4

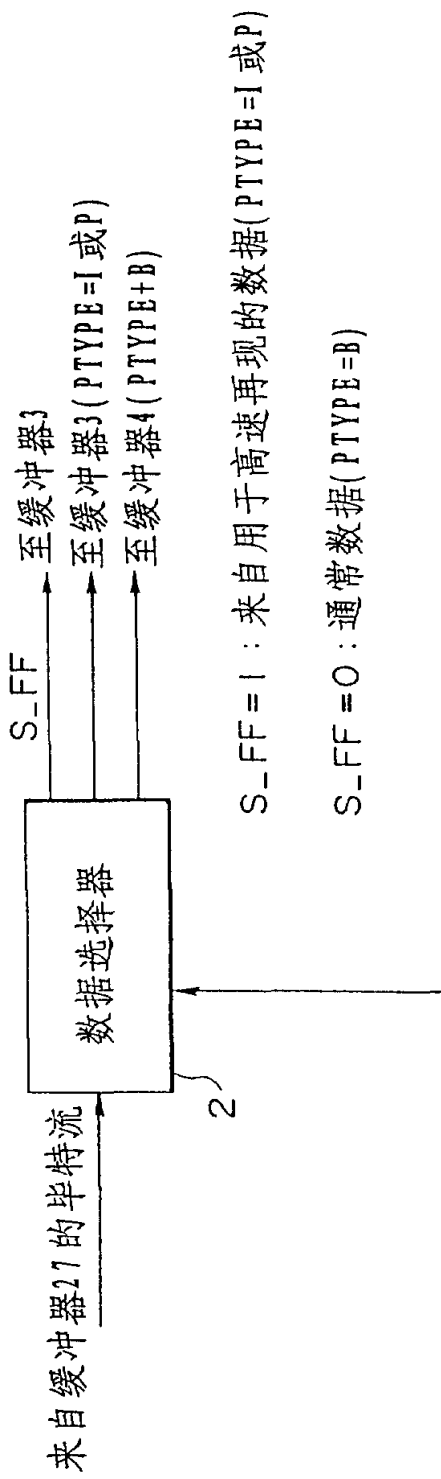


图 5

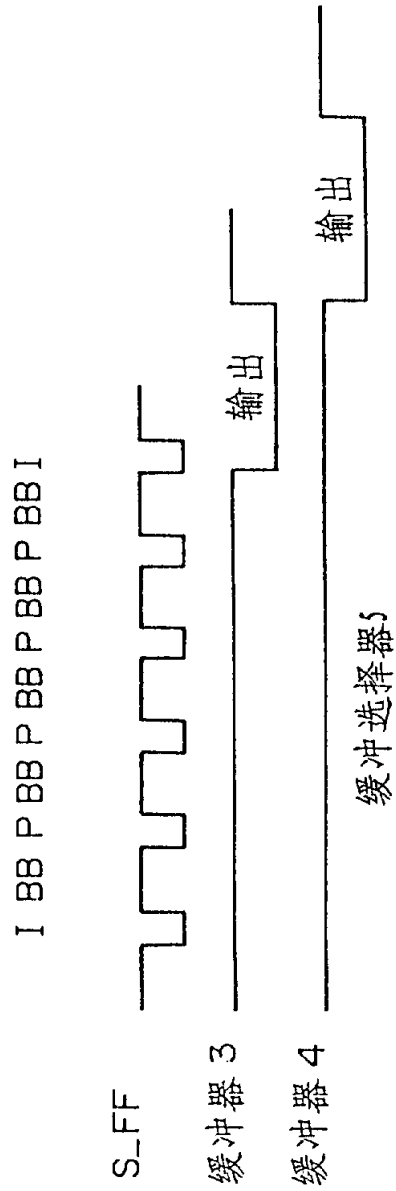


图 6

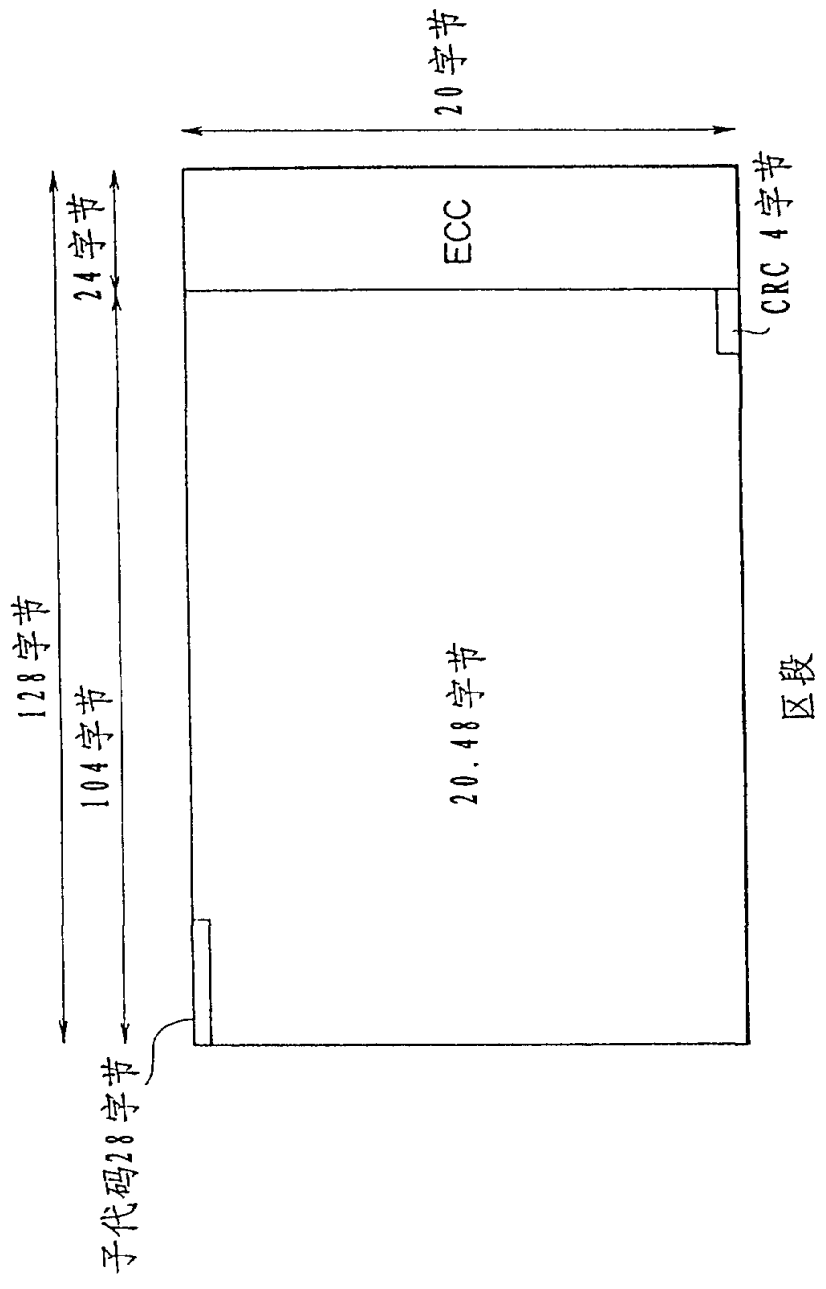
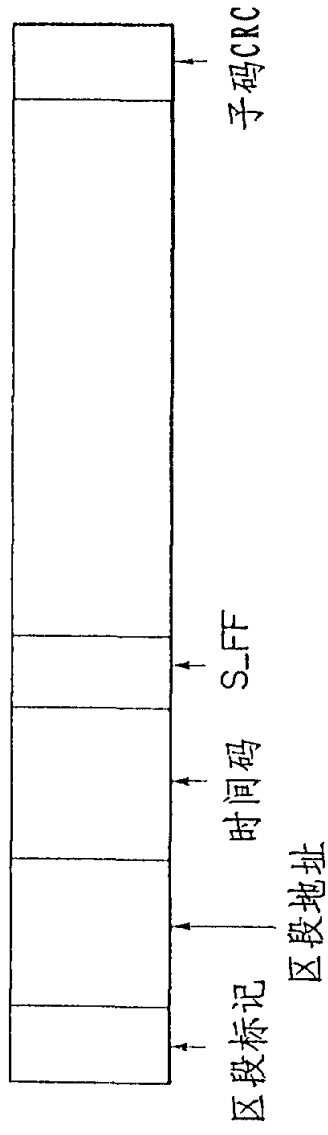


图 7



子码格式

图 8

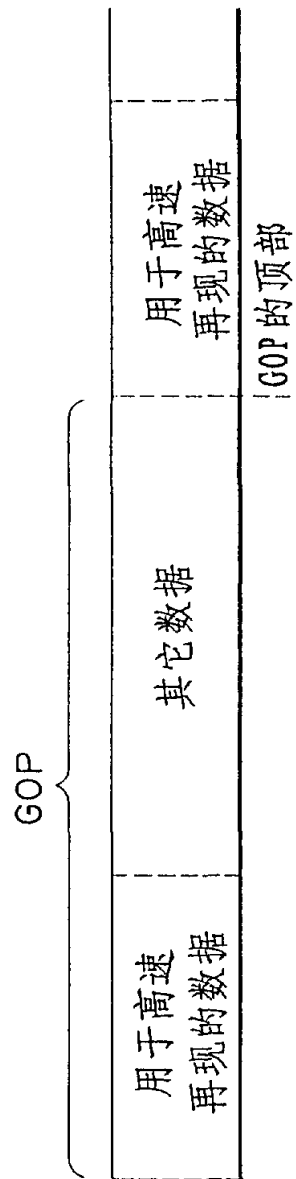


图 9

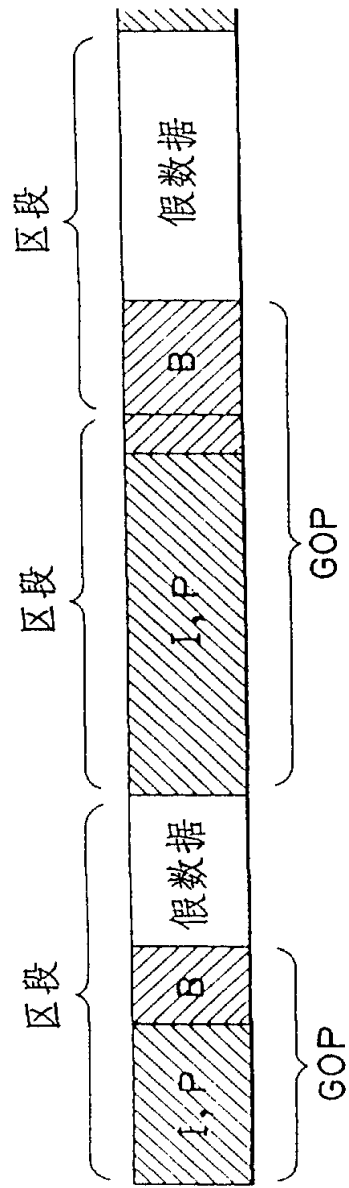


图 10

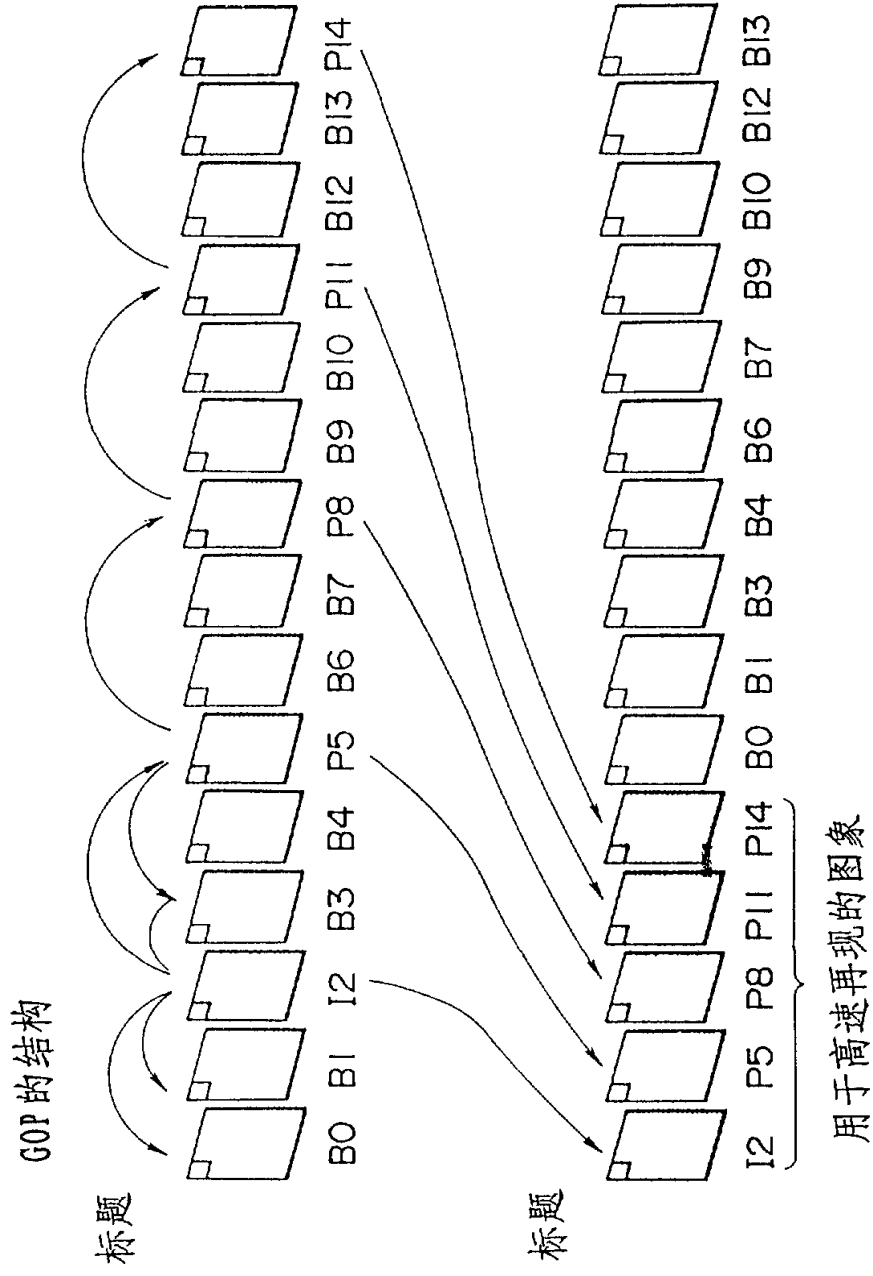
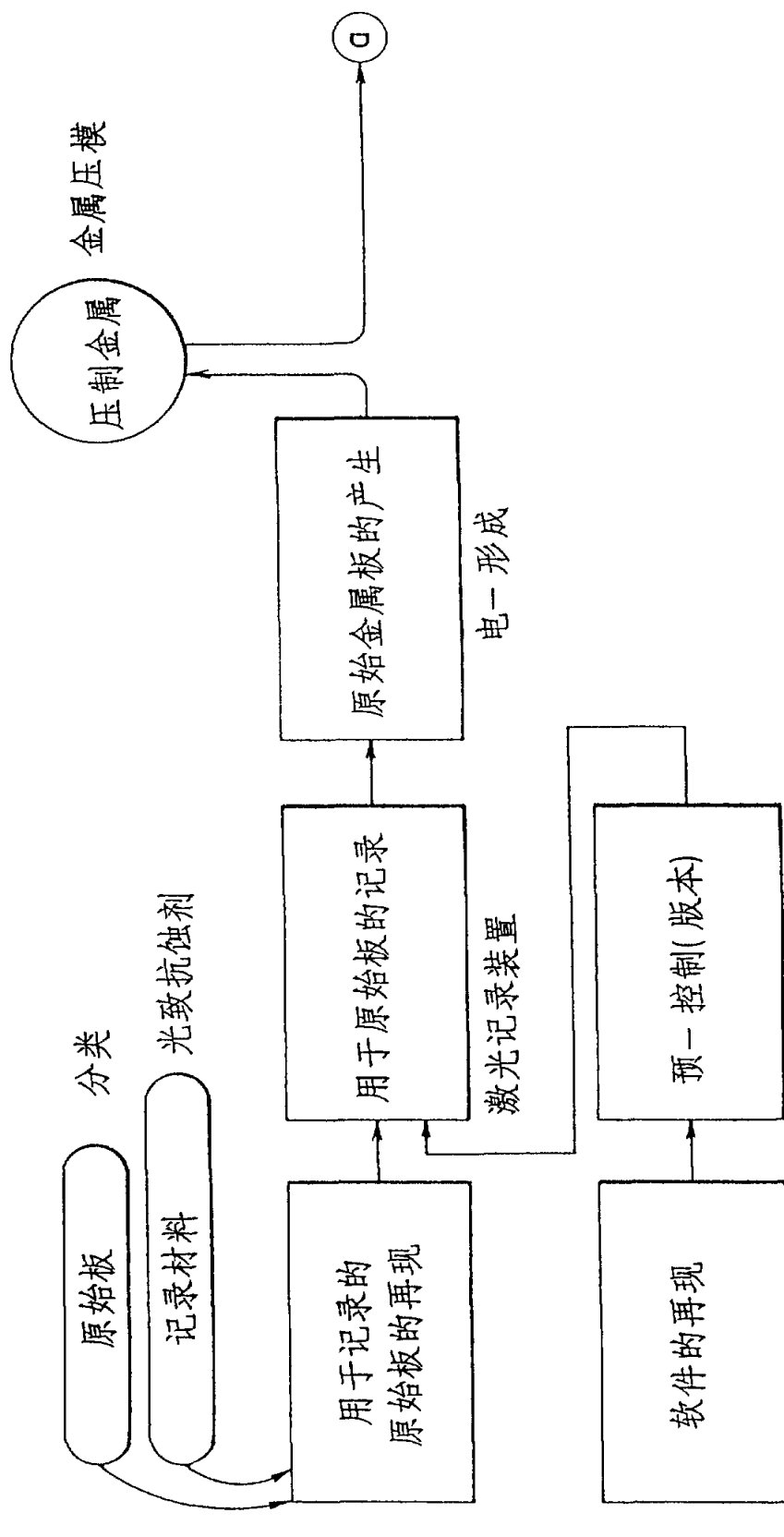


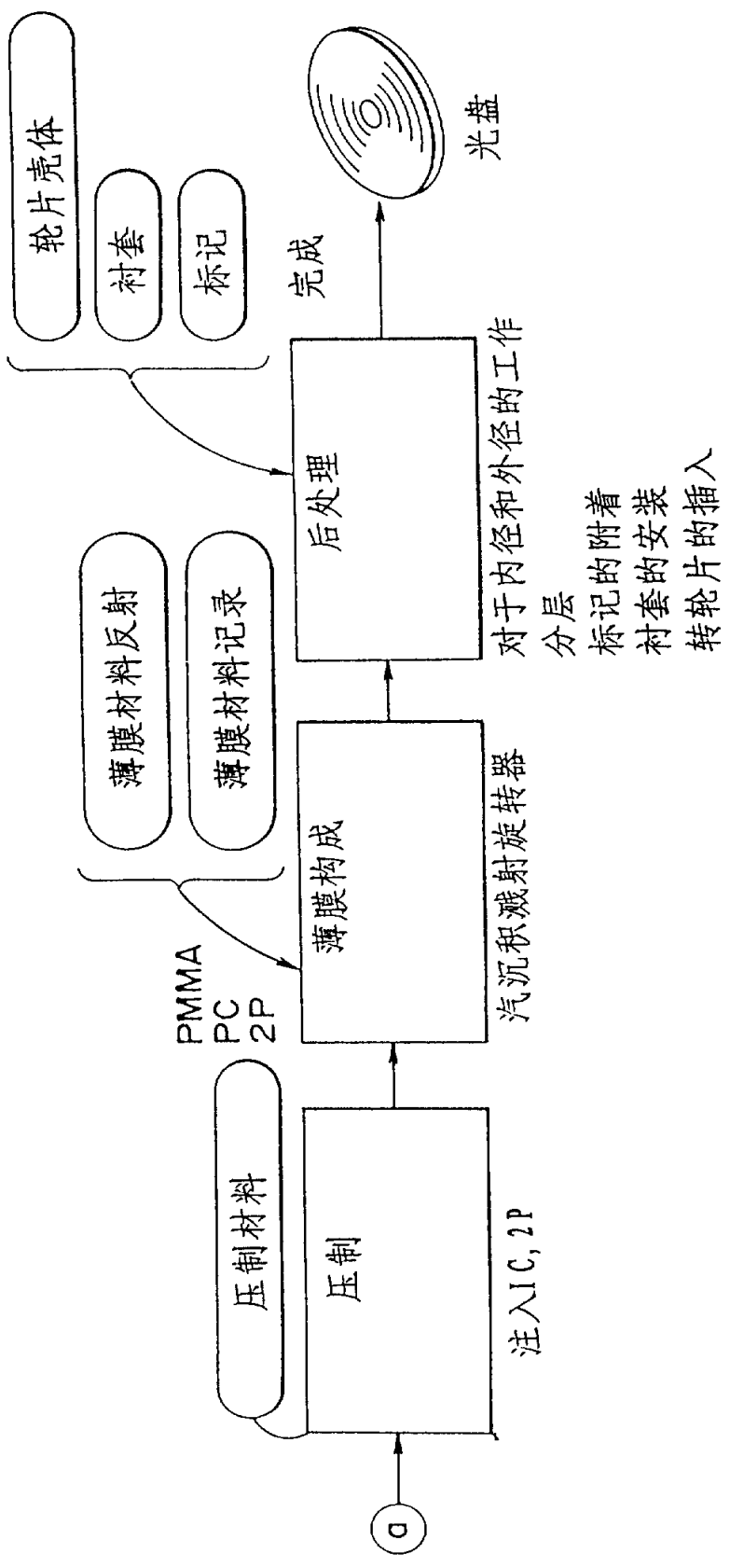
图 11(A)



原始板的处理(主控制过程)

盘制造过程

图 11(B)



盘格式处理

图 12(A)

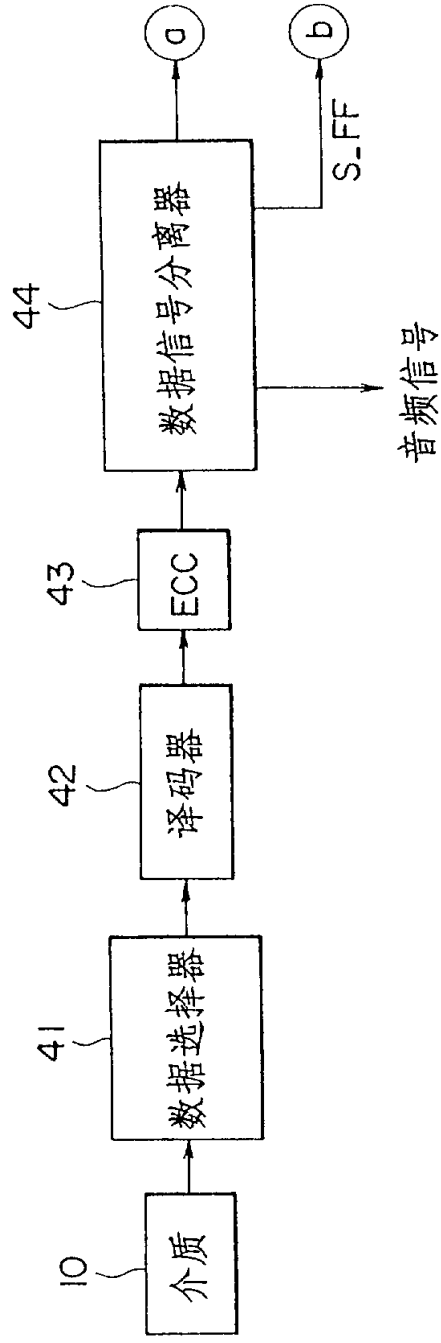


图 12(B)

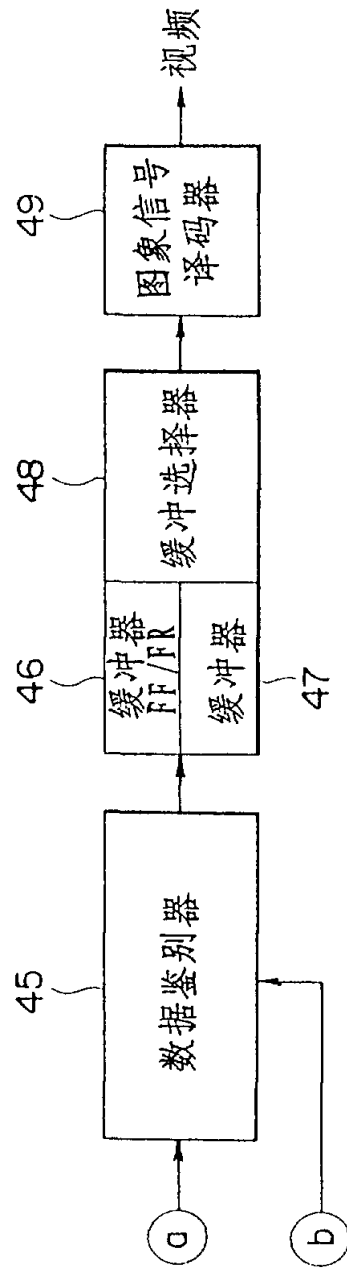
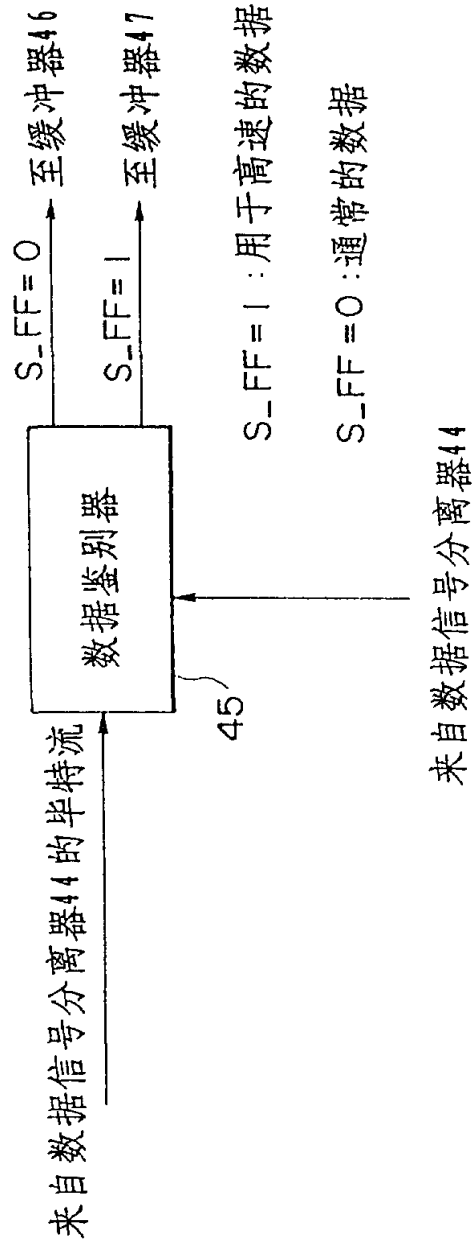


图 13



数据鉴别器

图 14

缓冲器46 I2 P5 P8 P11 P14

缓冲器47 B0 B1 B3 B4 B6 B7 B9 B10 B12 B13

缓冲选择器48的输出 I2 B0 B1 P5 B3 B4 P8 B6 B7 P11 B9 B10 P14 B12 B13

图像信号译码器49的视频输出 B0 B1 I2 B3 B4 P5 B6 B7 P8 B9 B10 P11 B12 B13 P14

缓冲选择器48

图 15(A)

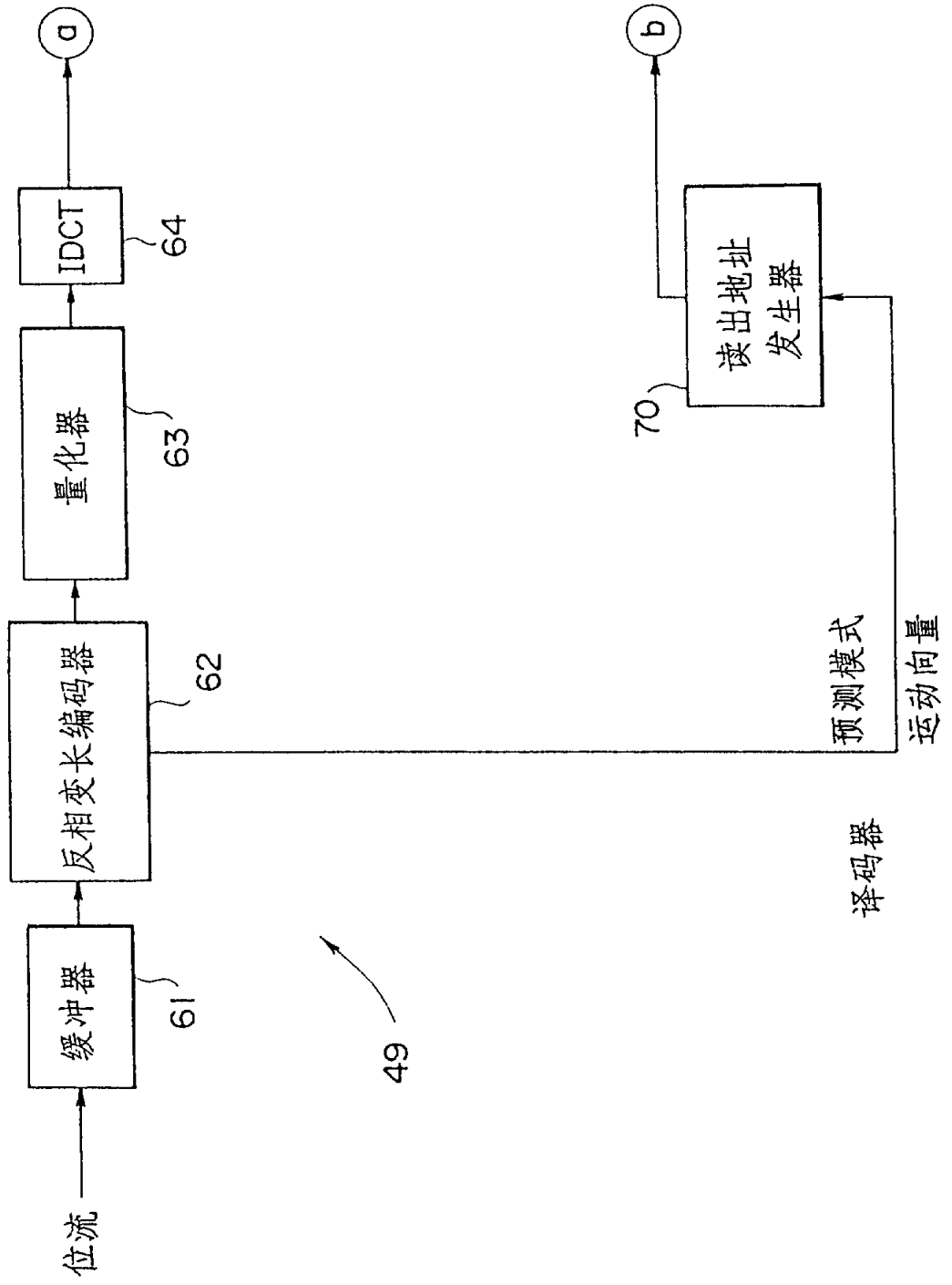


图 15(B)

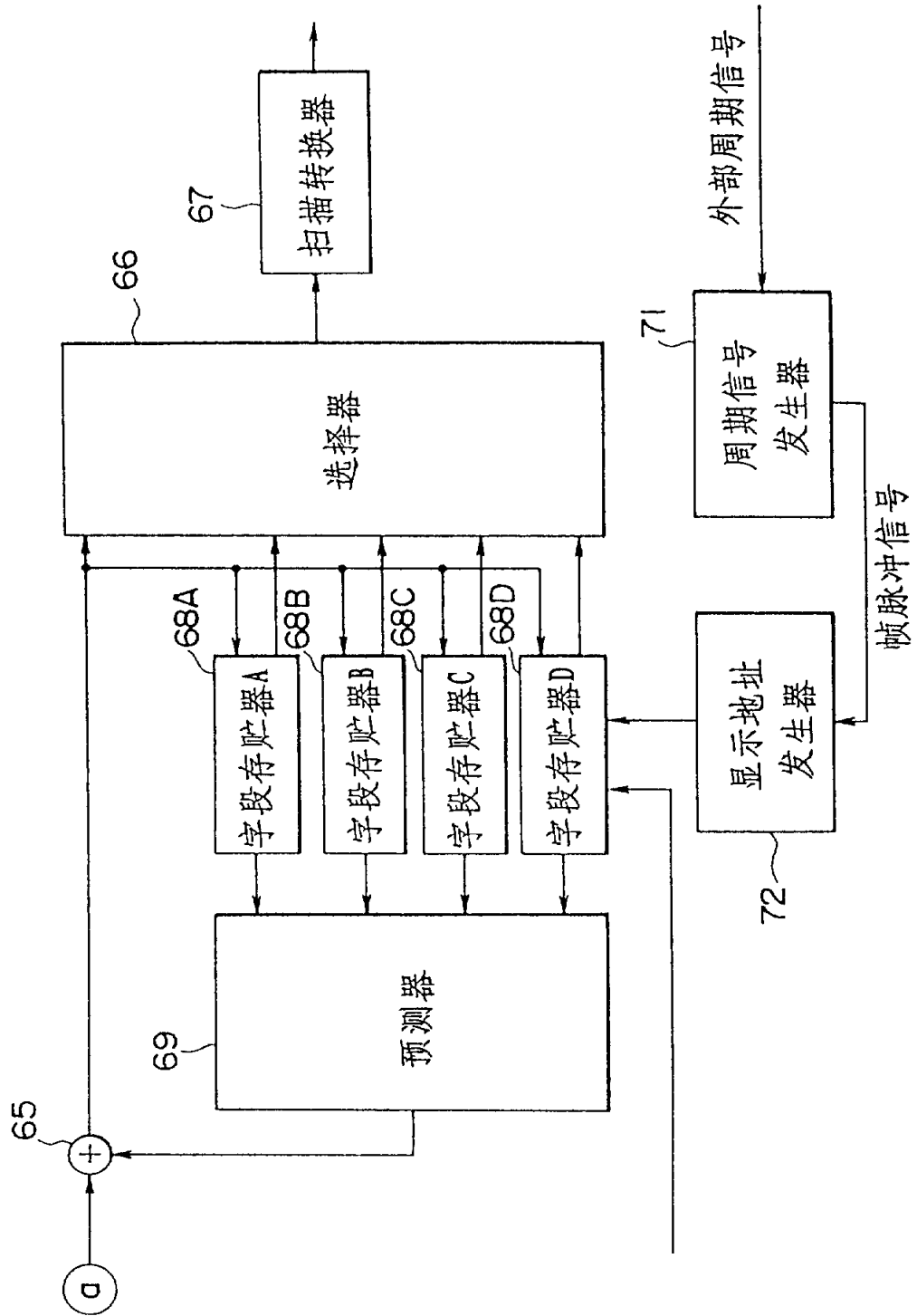


图 16

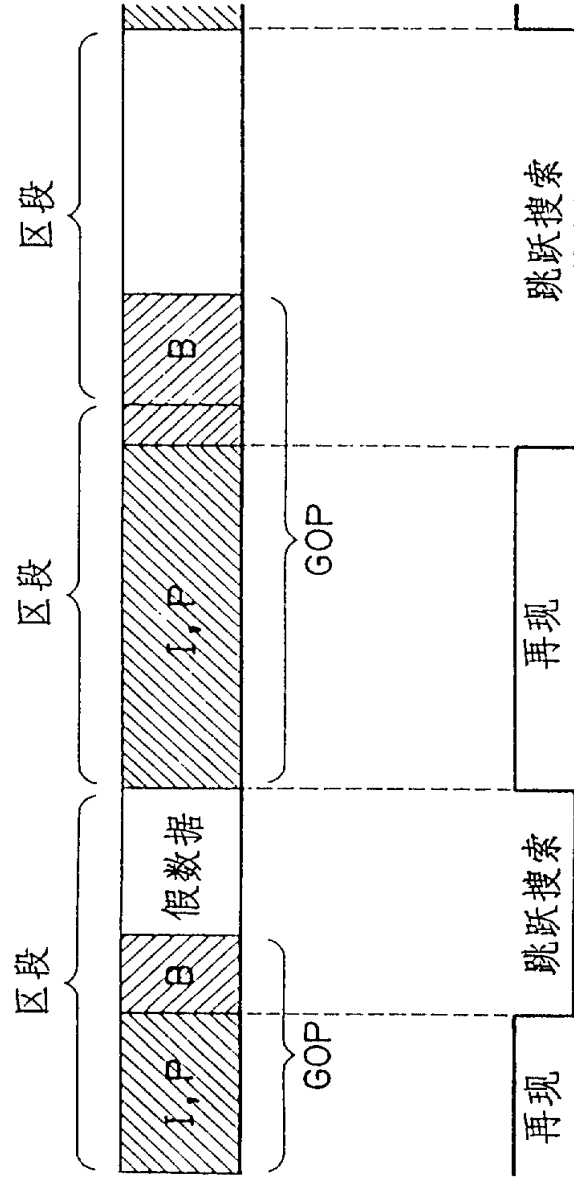


图 17

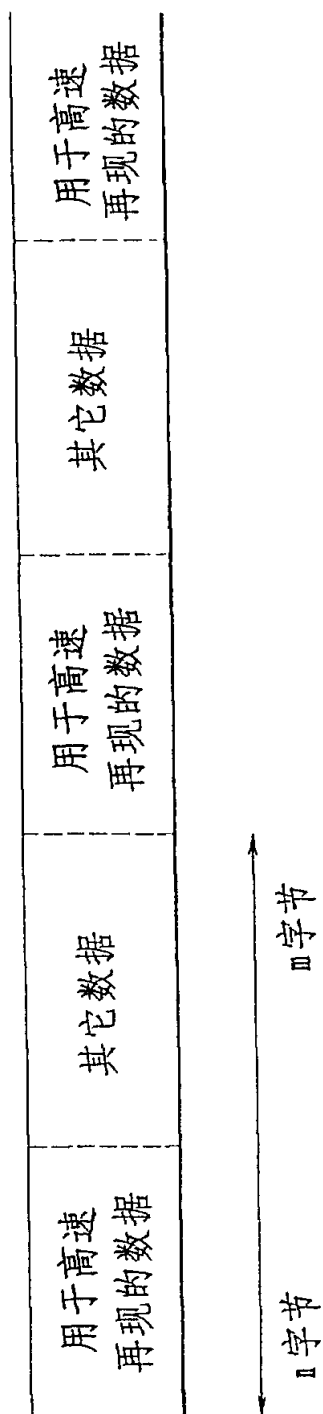
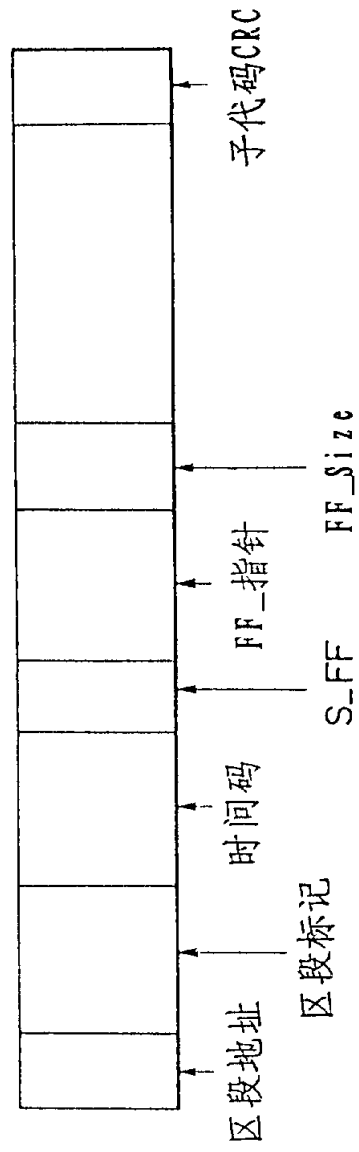


图 18



子代码格式

图 19

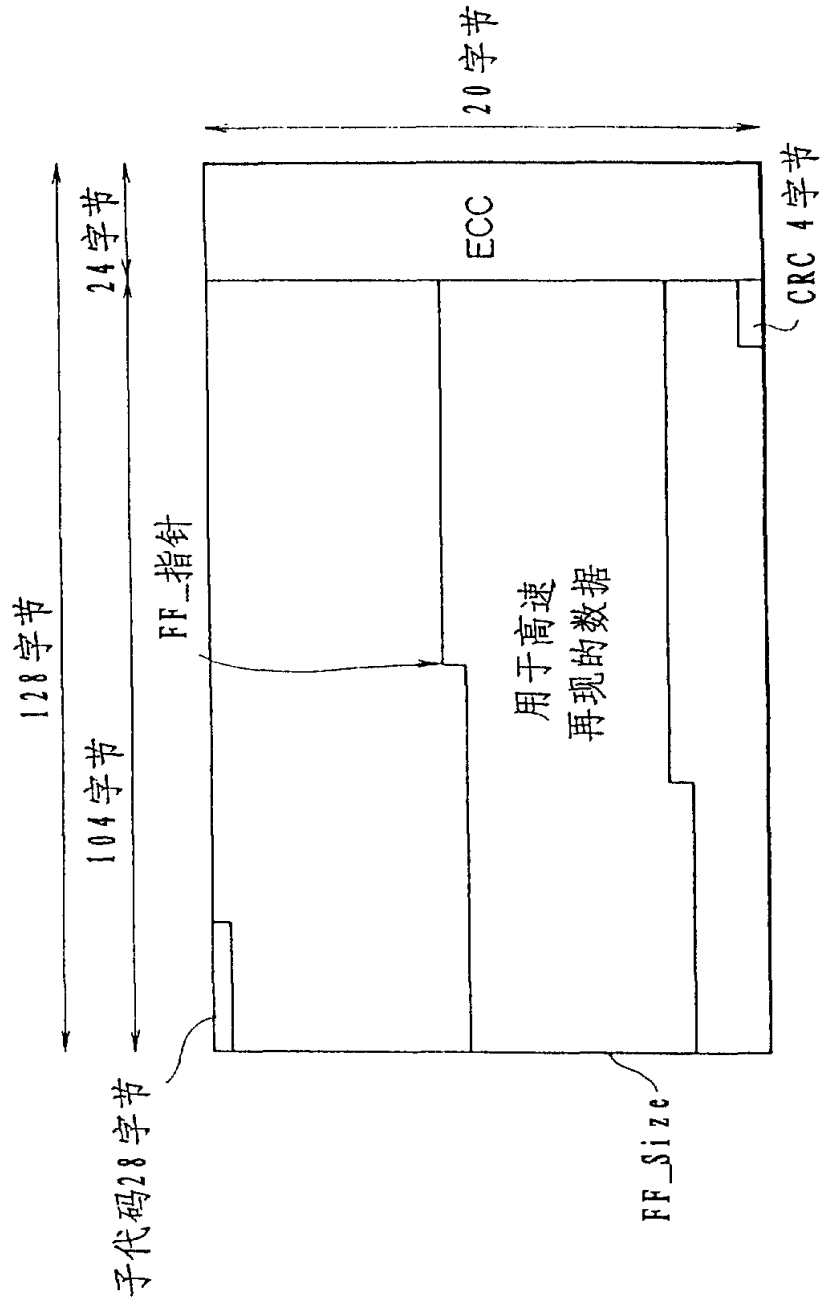
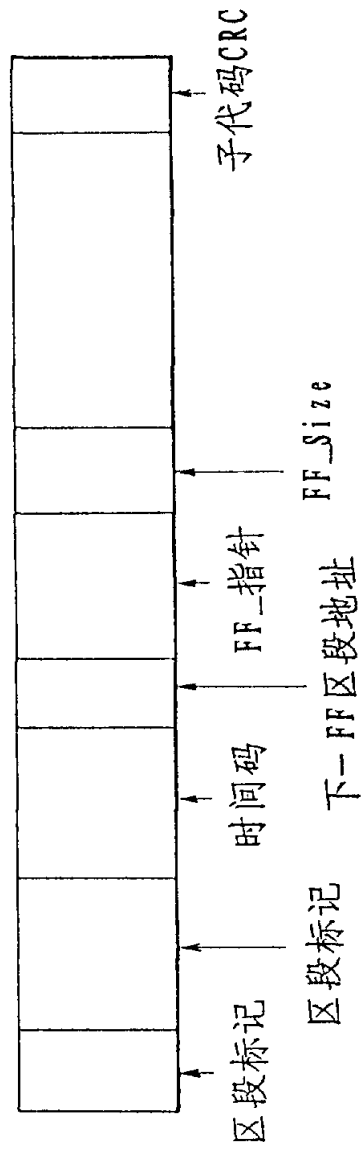


图 20



子代码格式

图 21

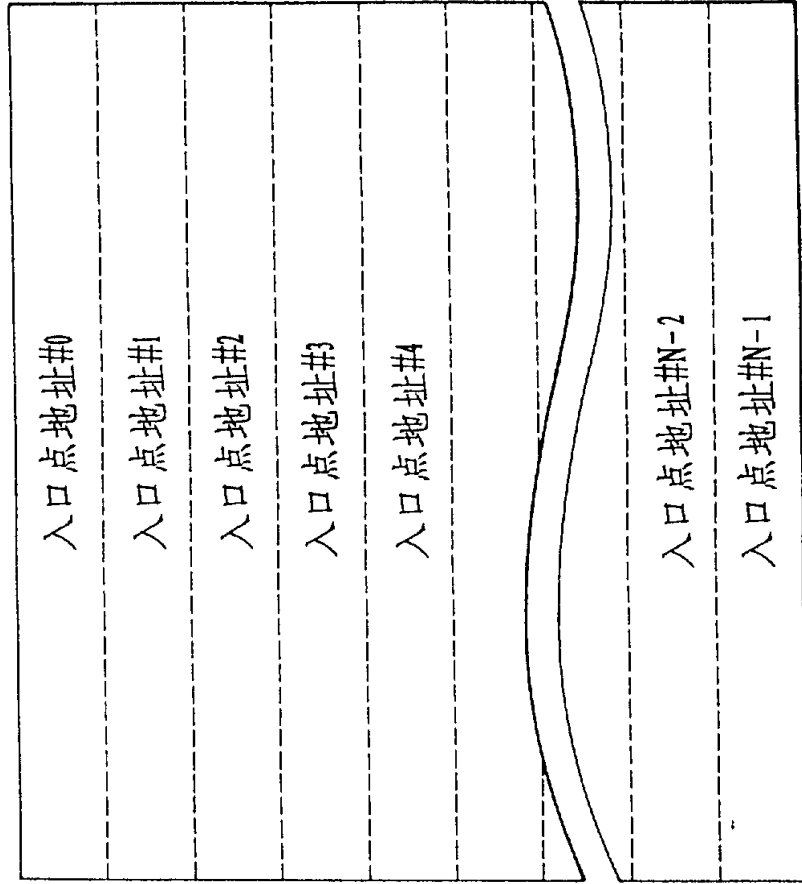


图 22(A)

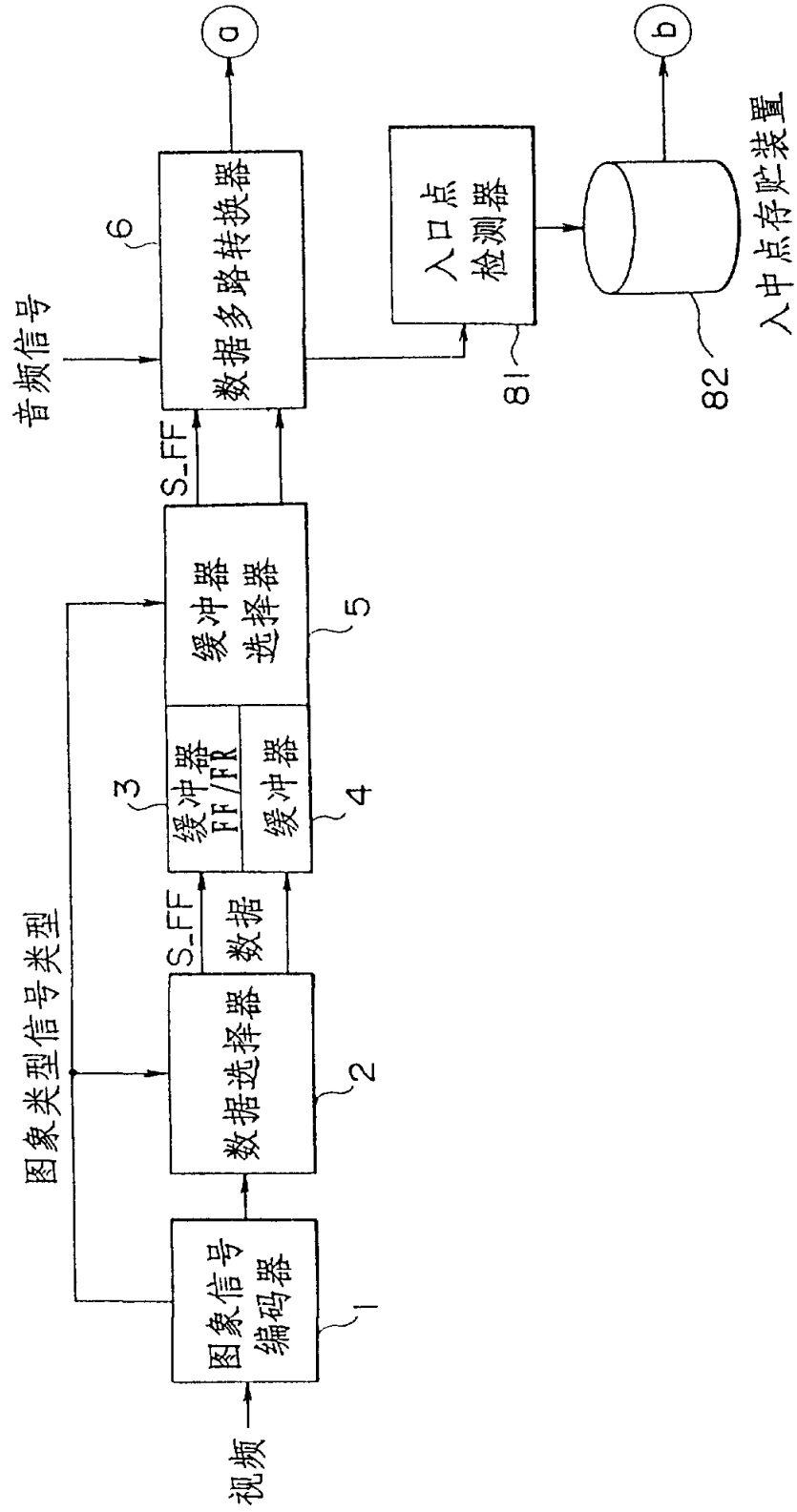


图 22(B)

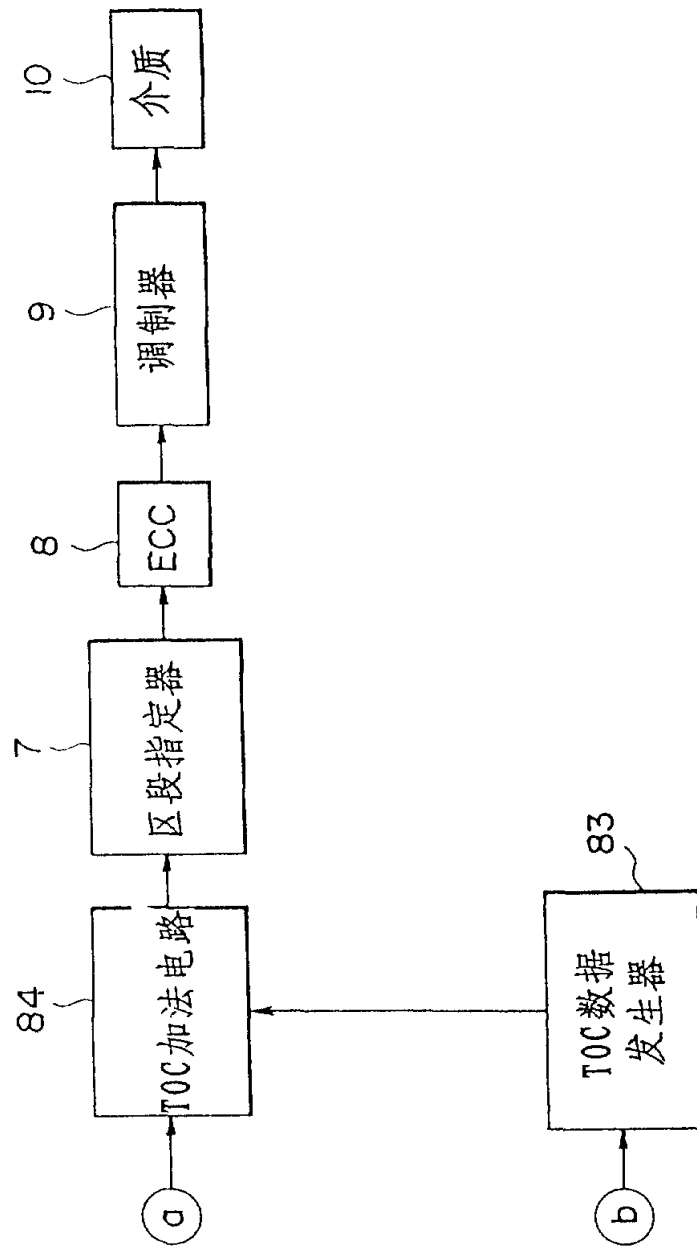


图 23(A)

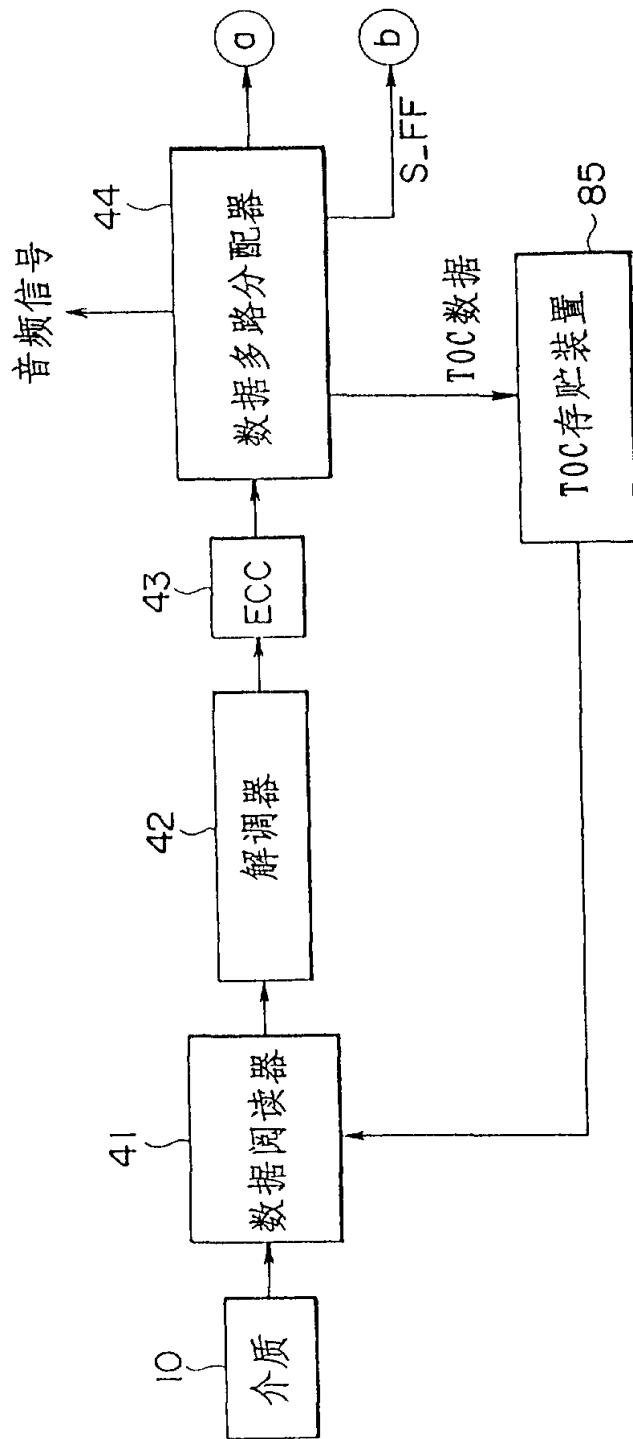


图 23(B)

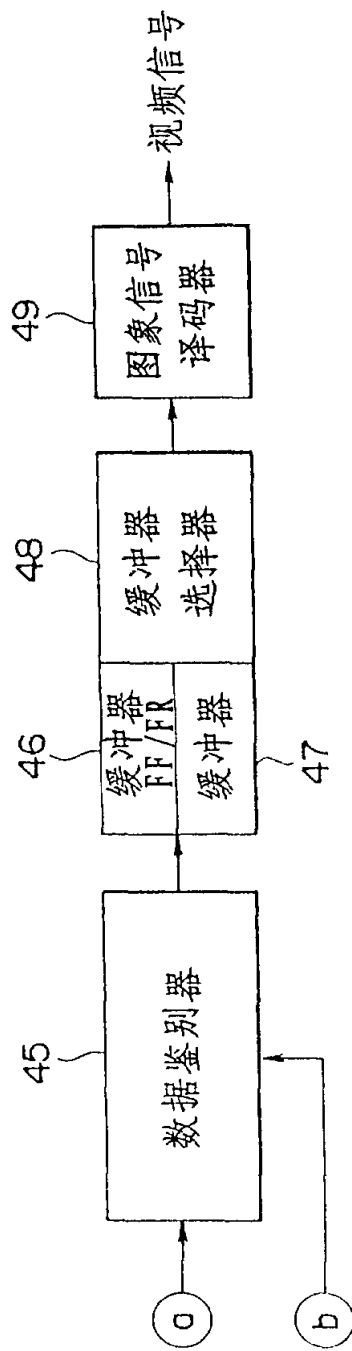


图 24(A)

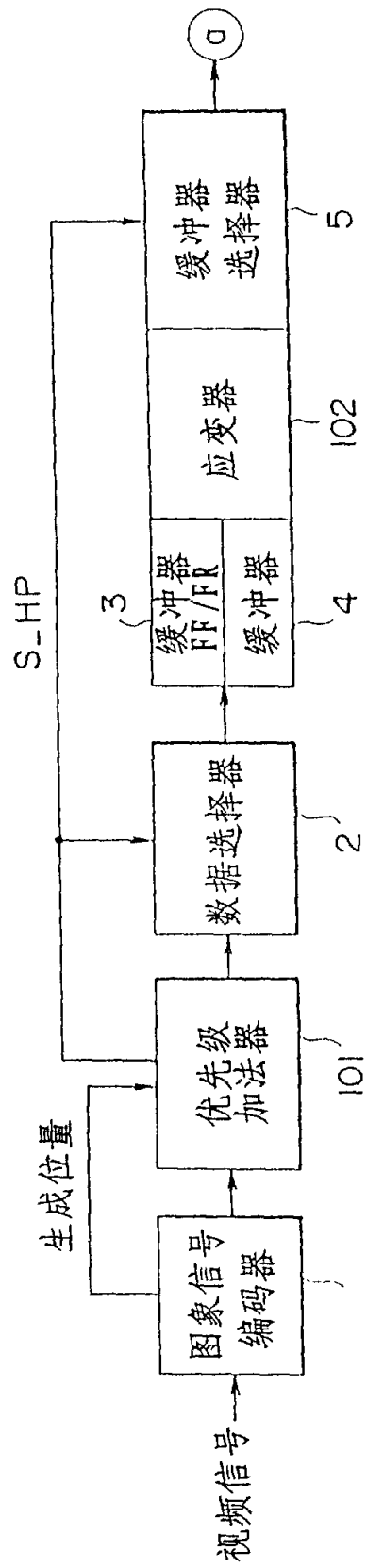


图 24(B)

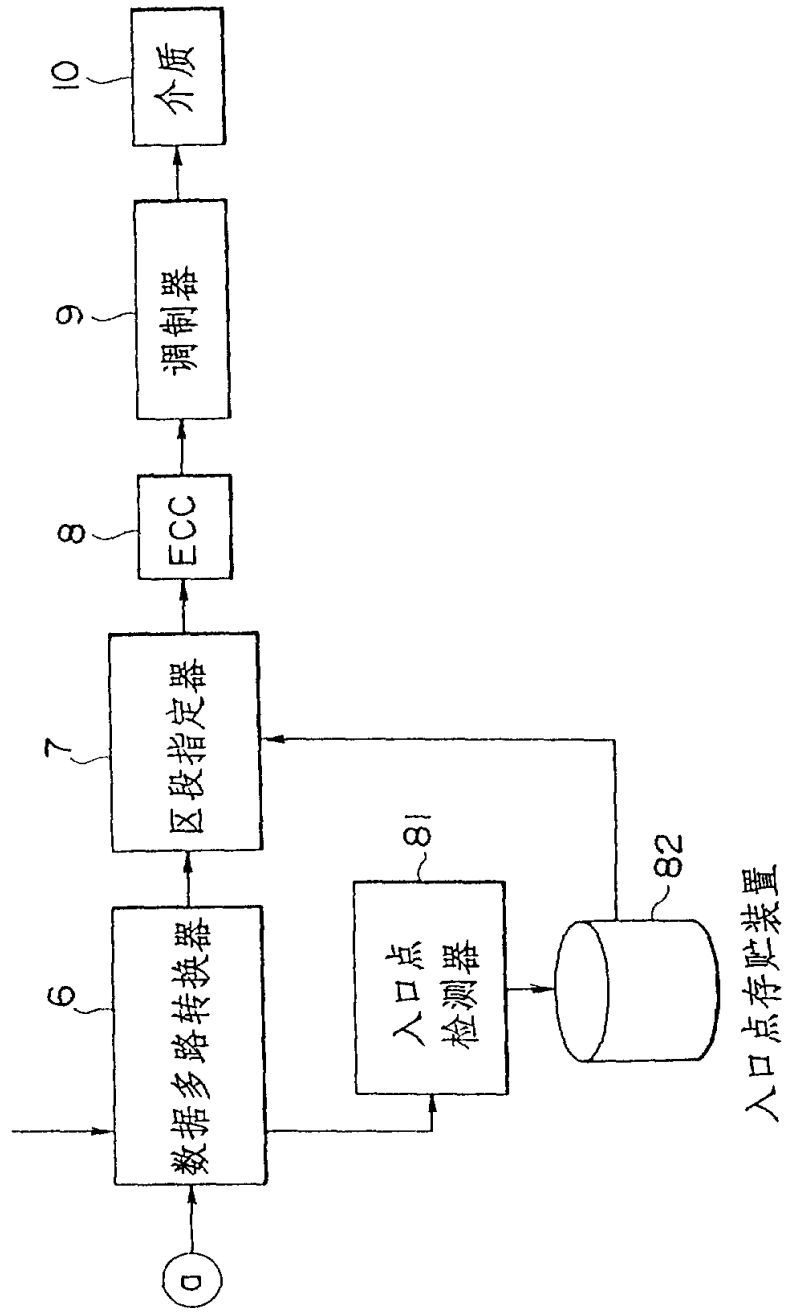


图 25(A)

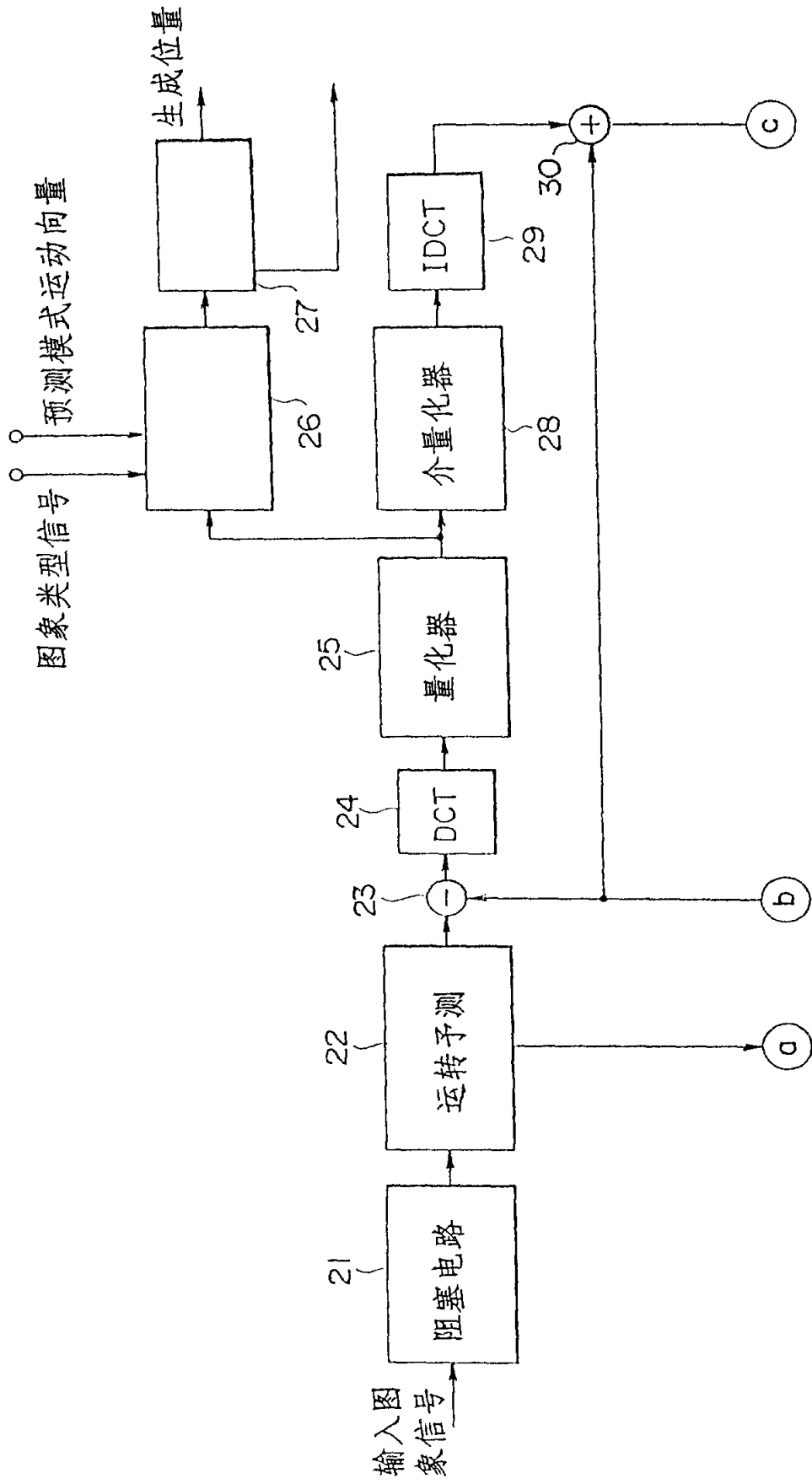


图 26

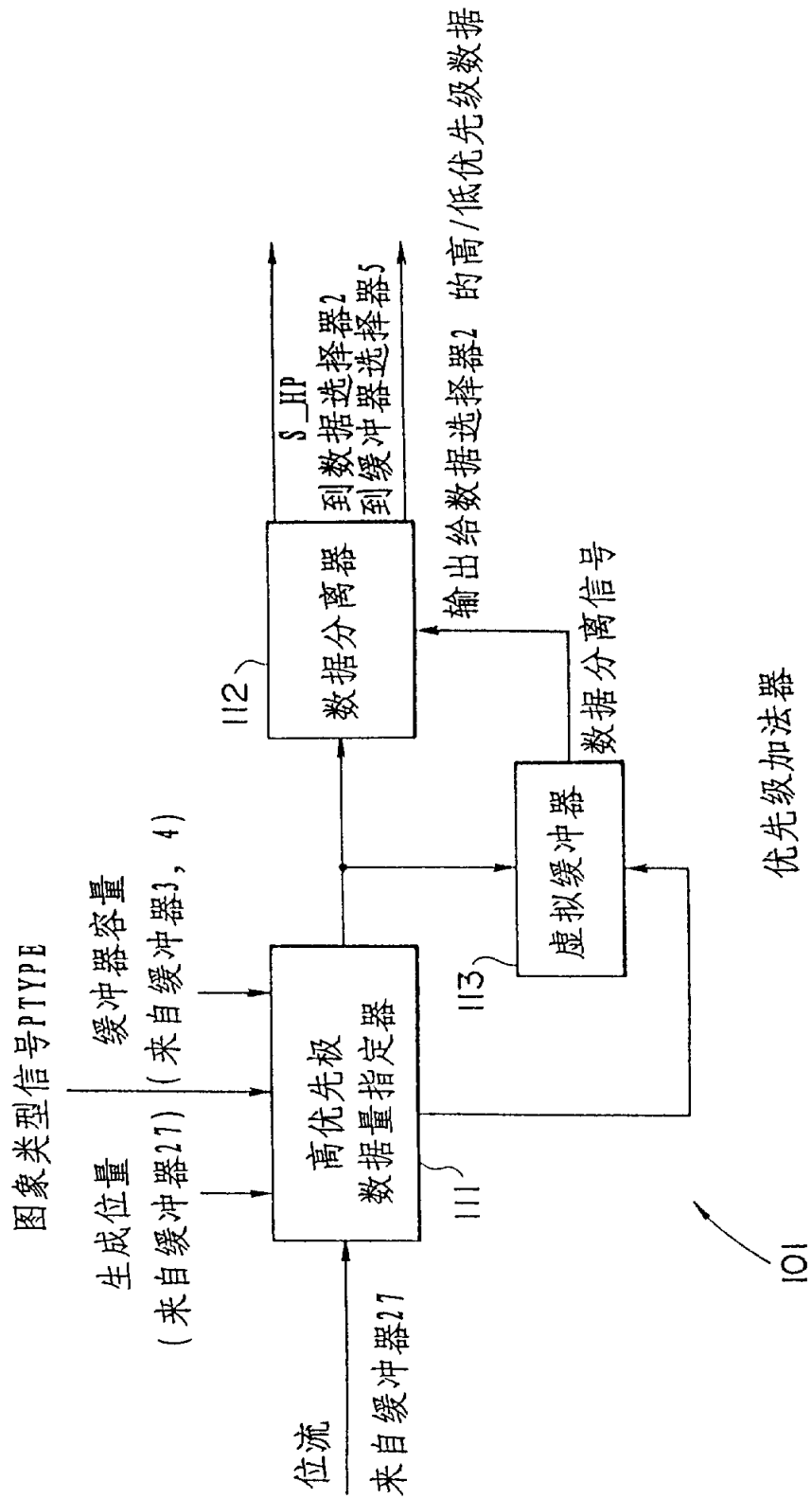


图 27

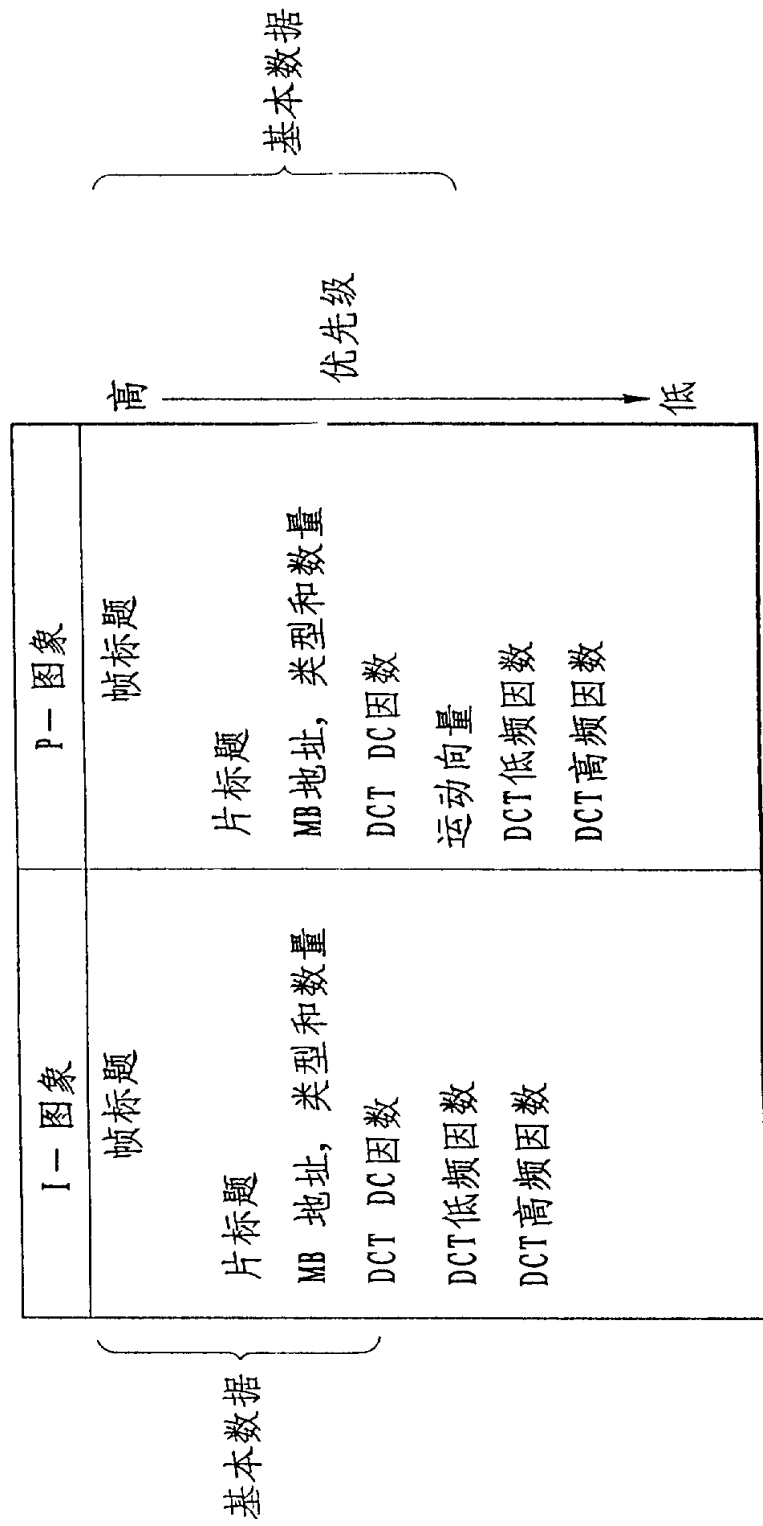
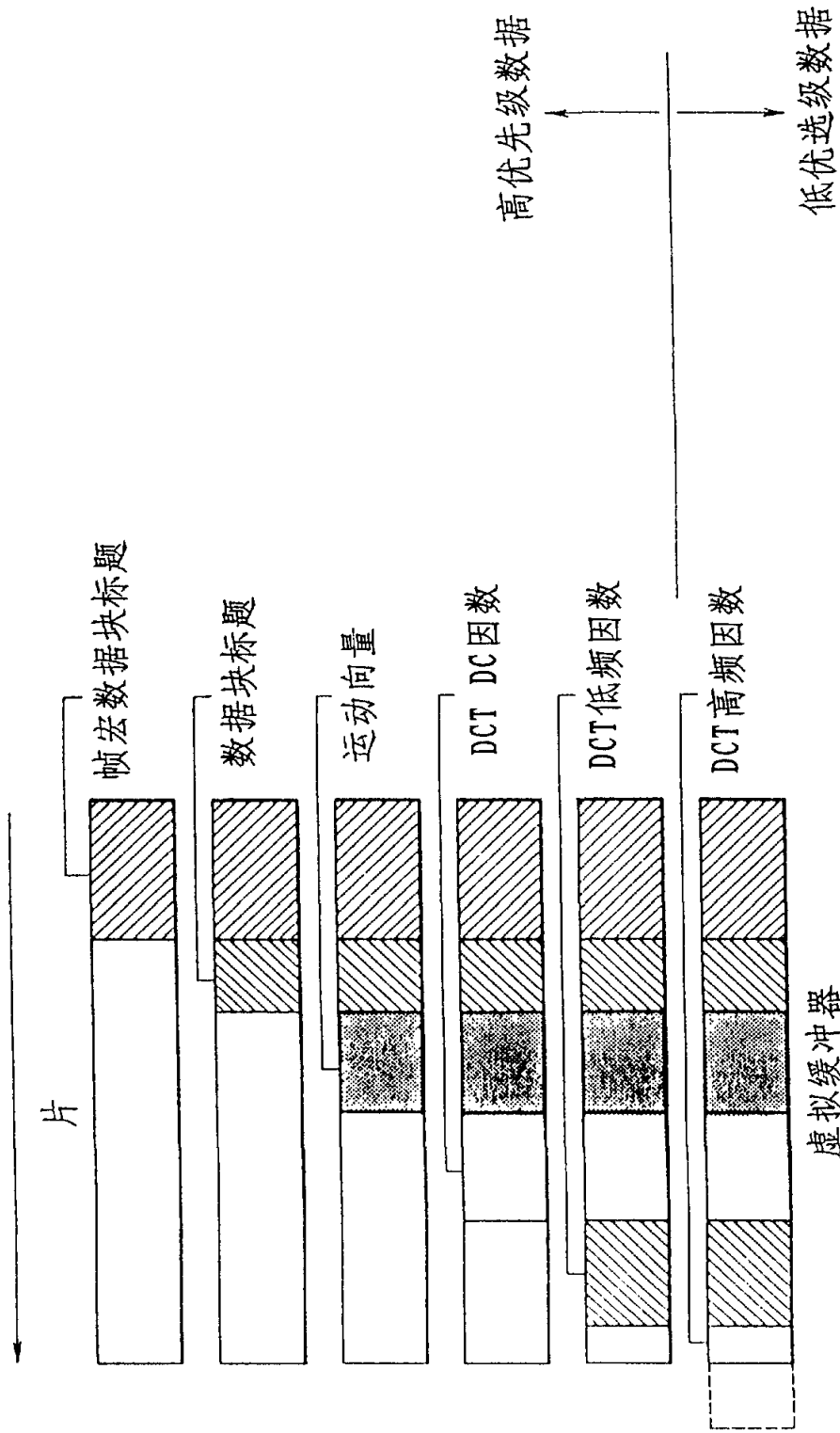


图 28



使用虚拟缓冲优先级

图 29

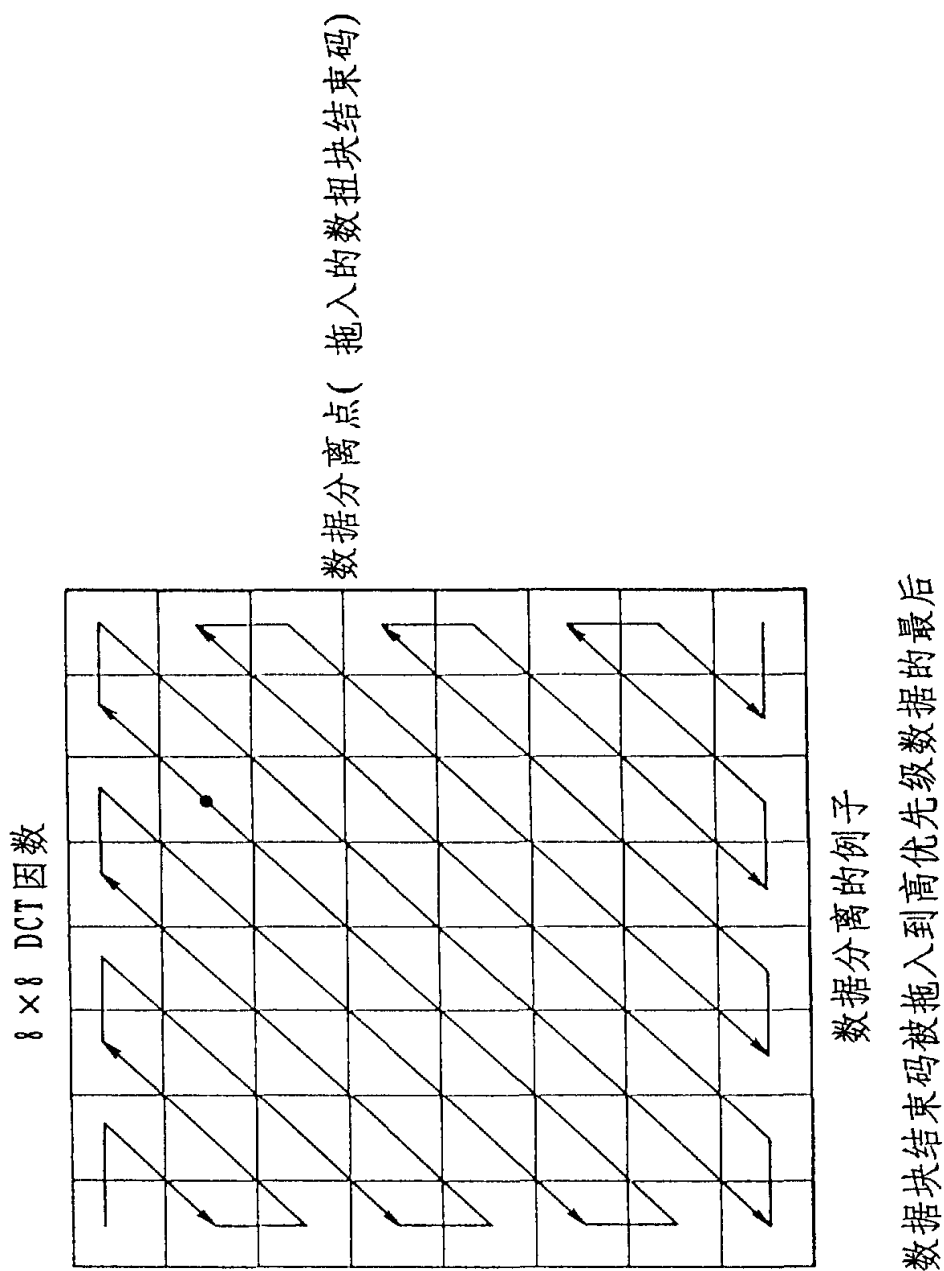


图 30

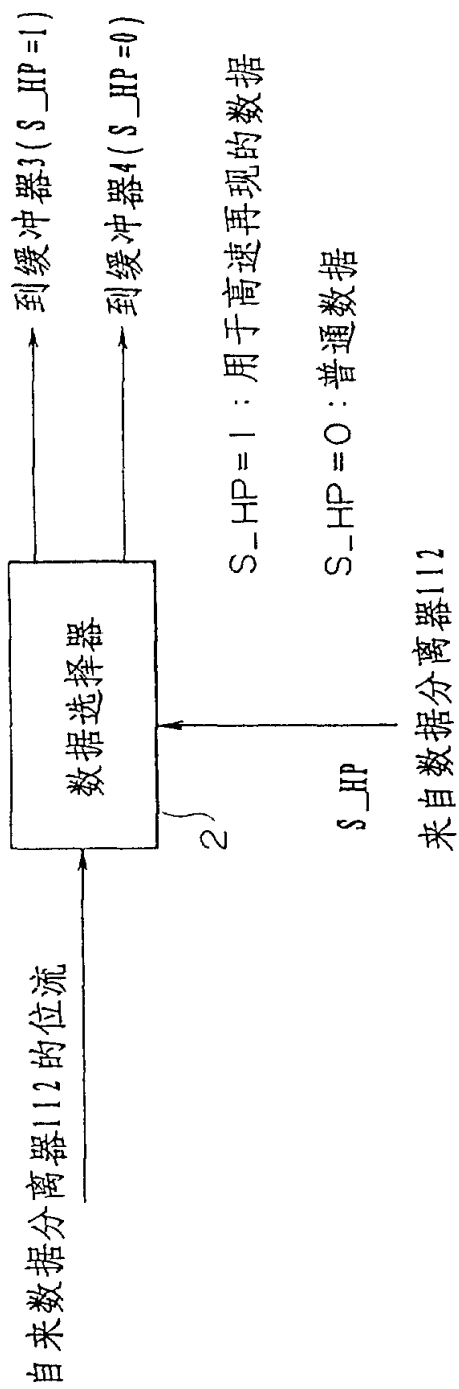


图 32

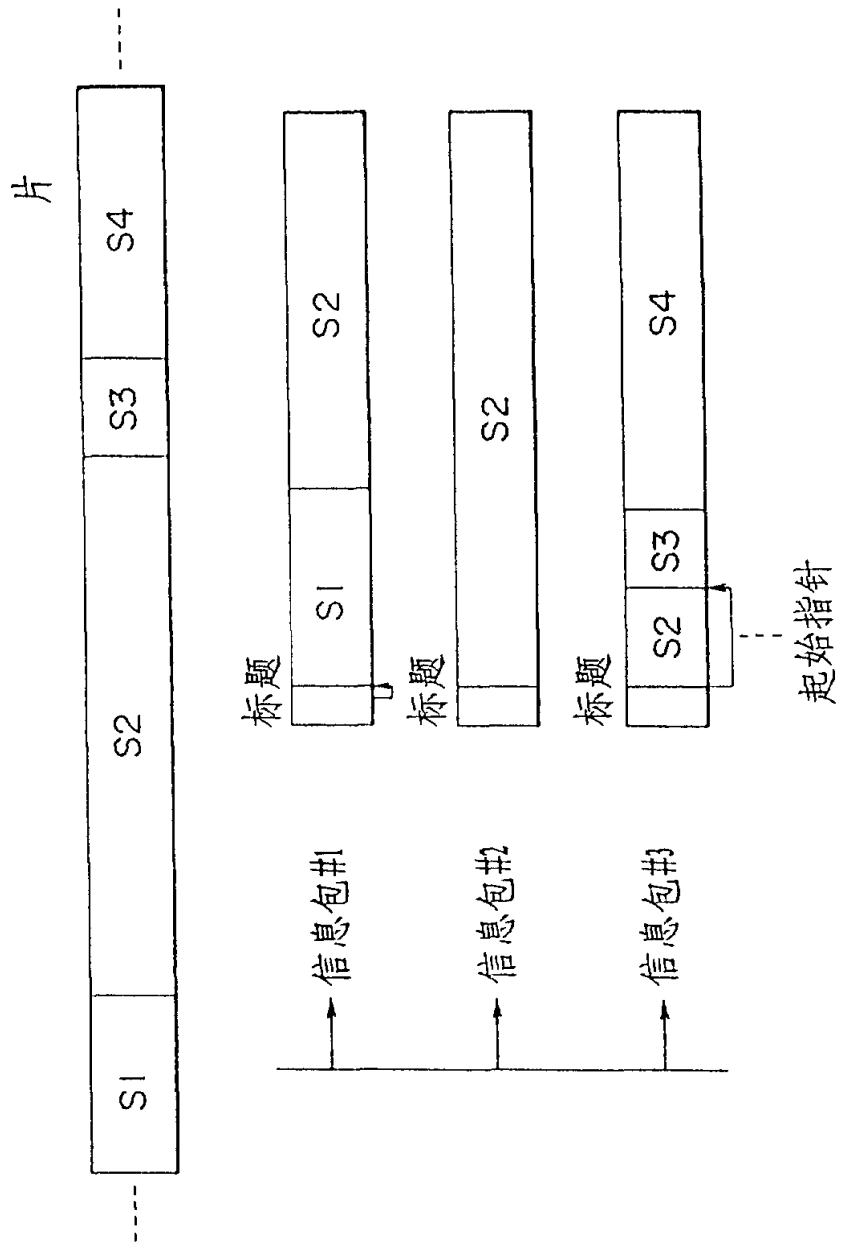
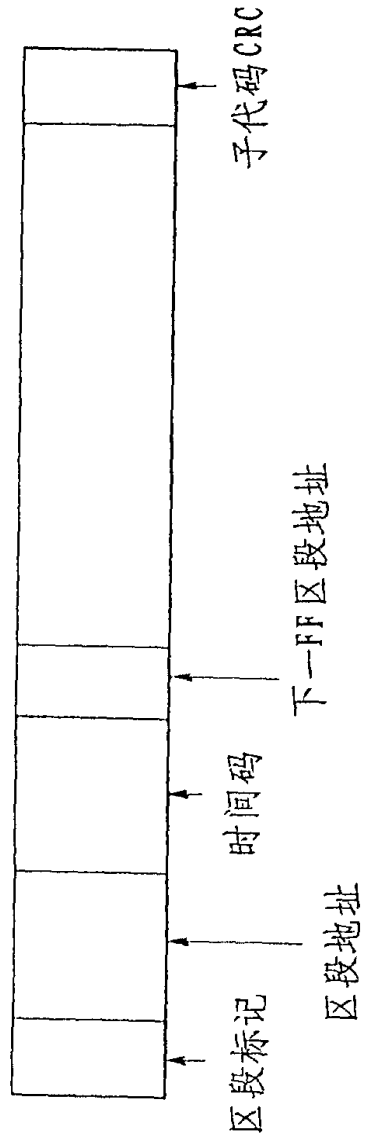


图 33



子代码格式

图 34

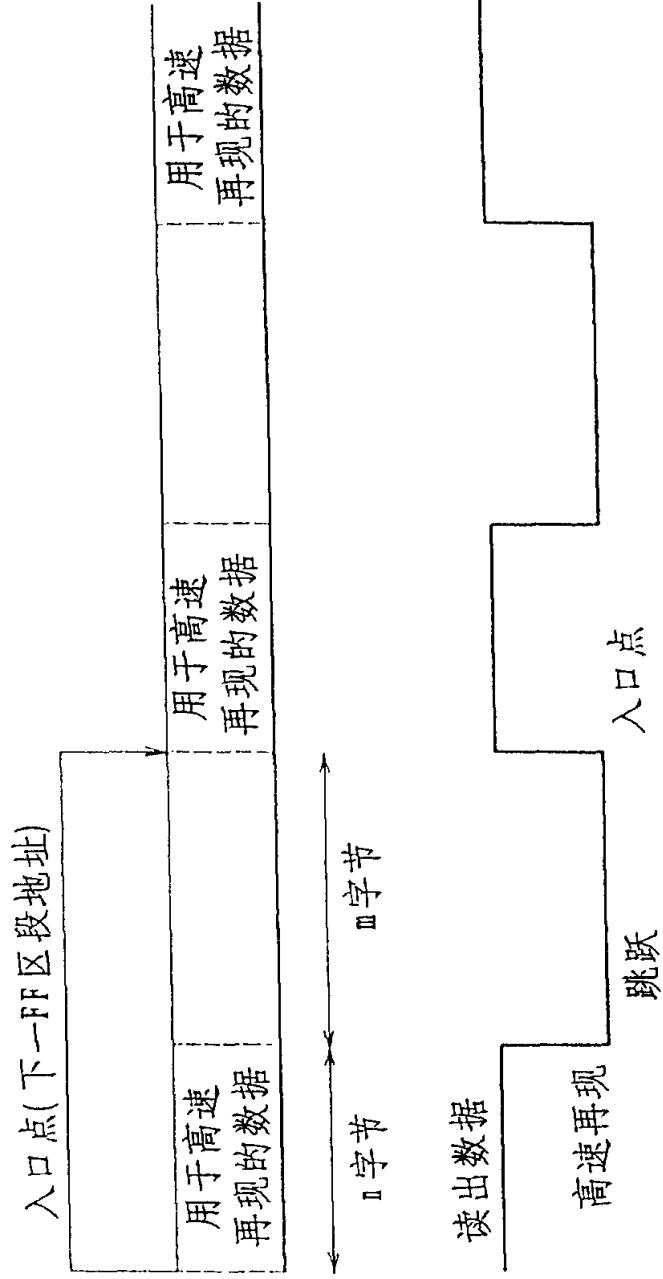


图 35

GOP 的结构

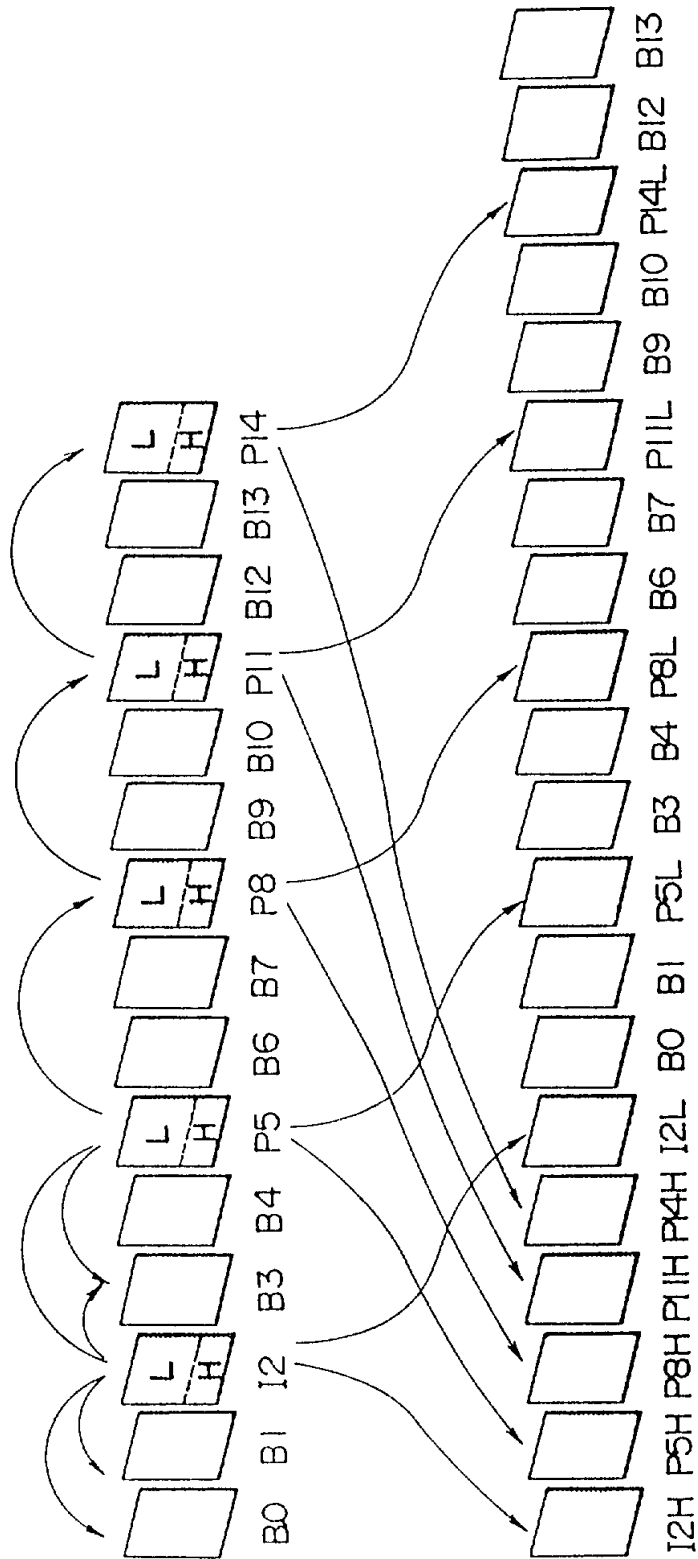


图 36(A)

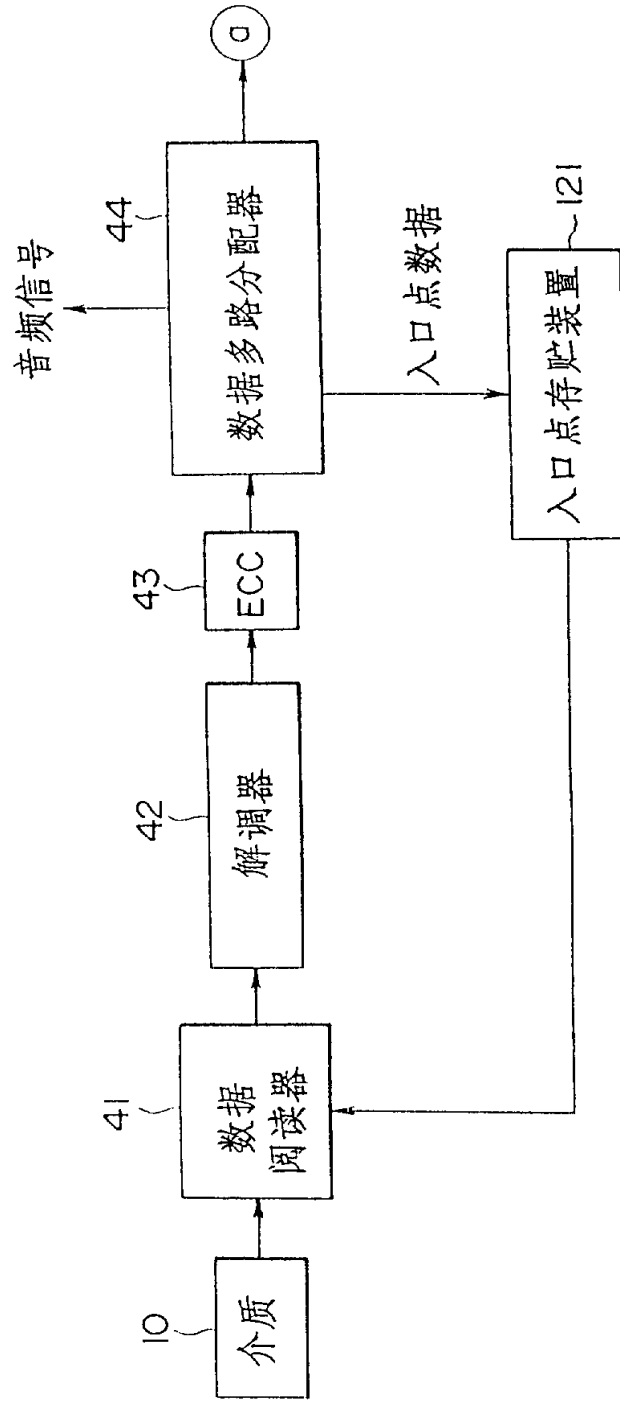


图 36(B)

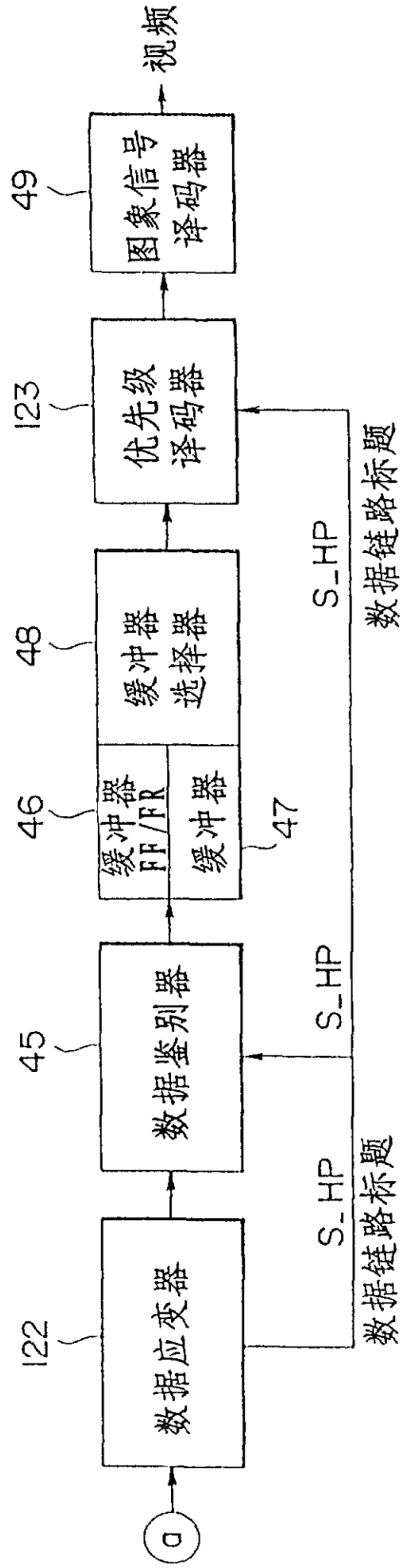


图 37

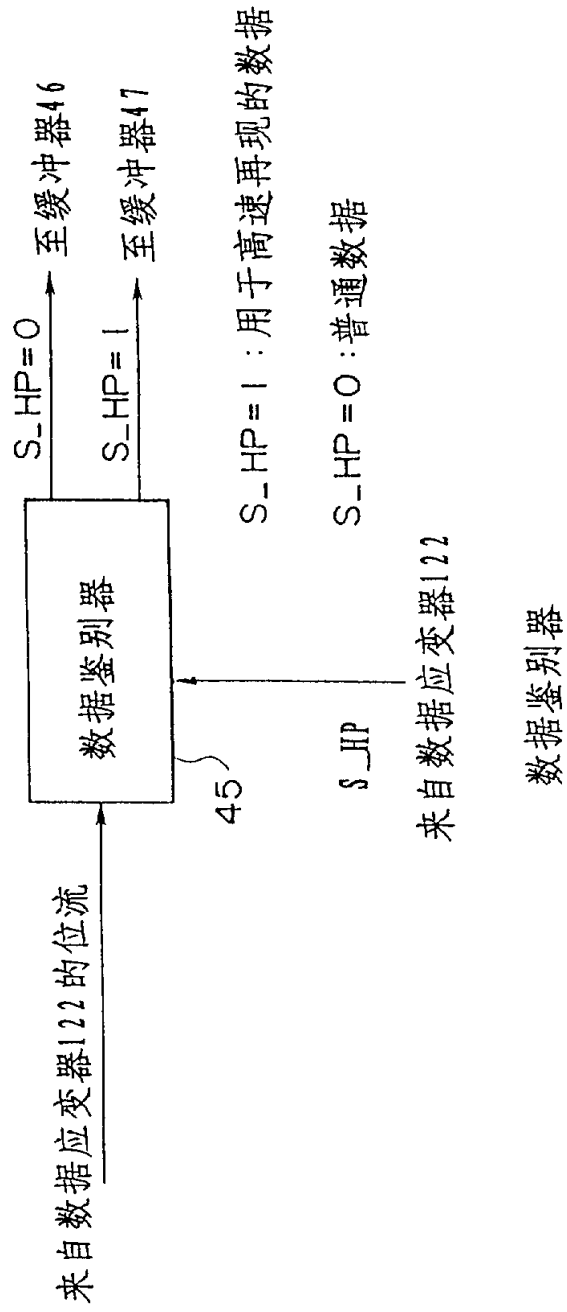


图 38

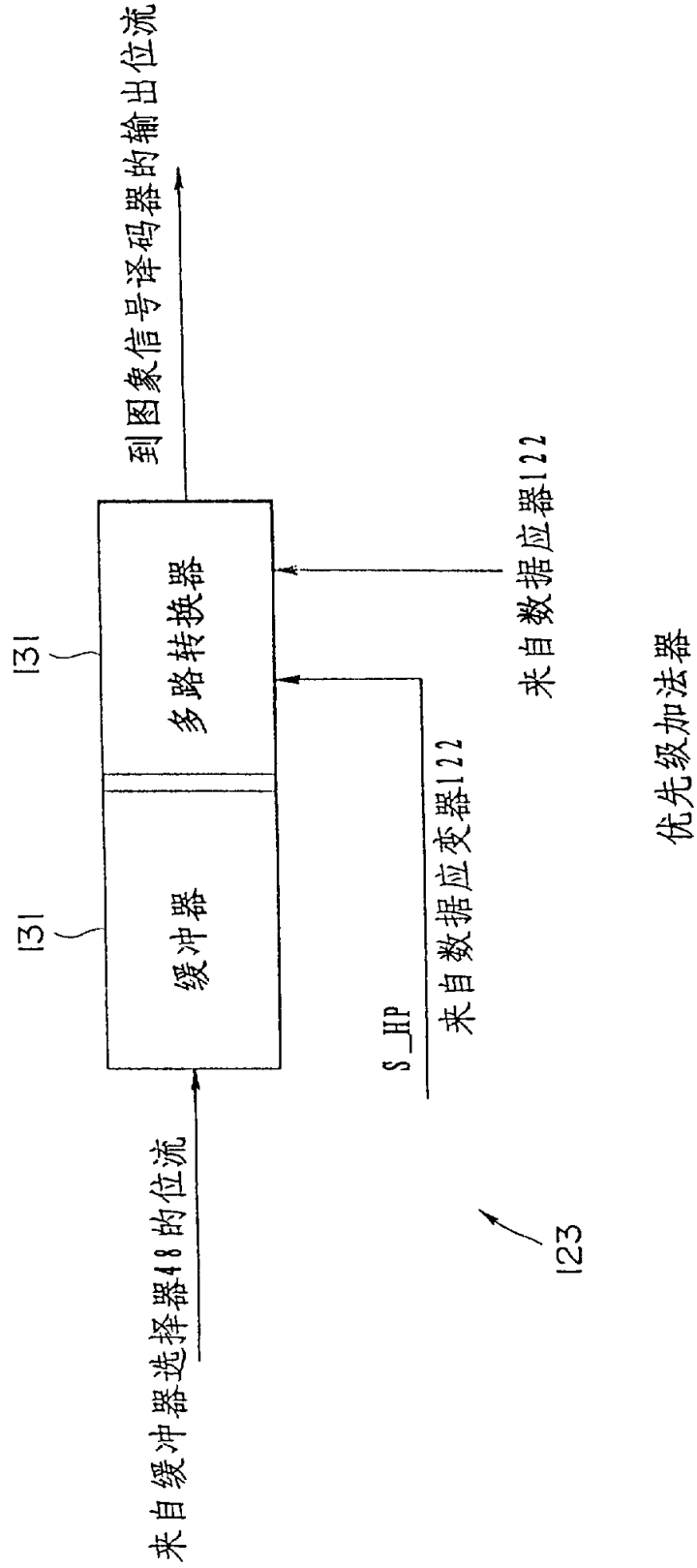


图 39

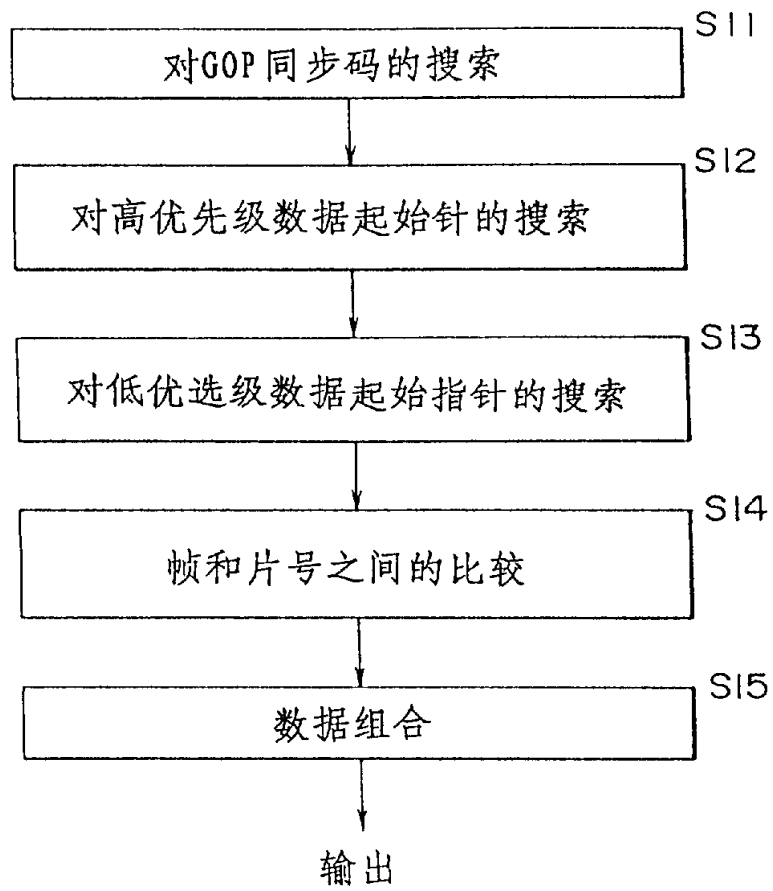


图 40(A)

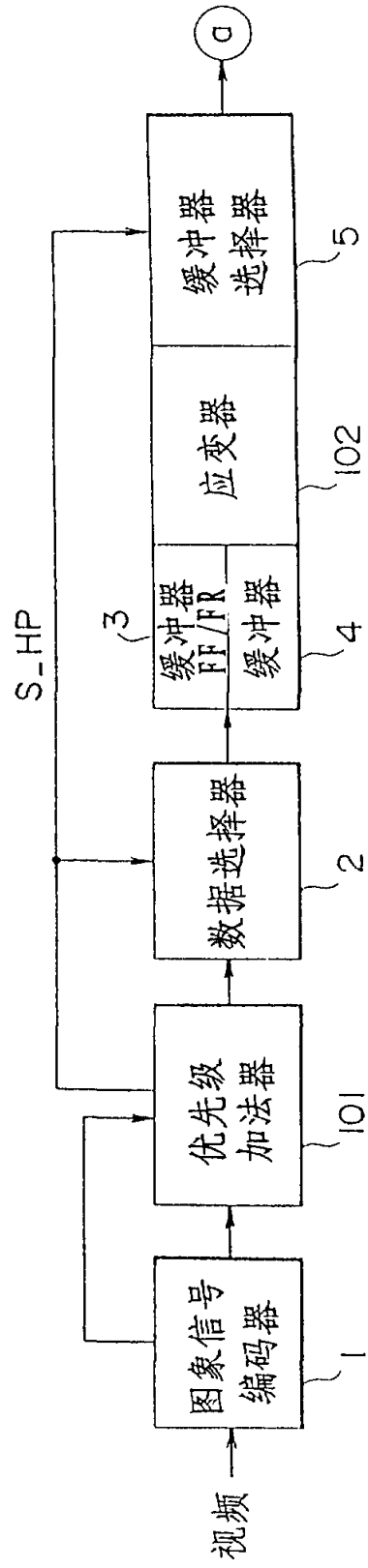


图 40(B)

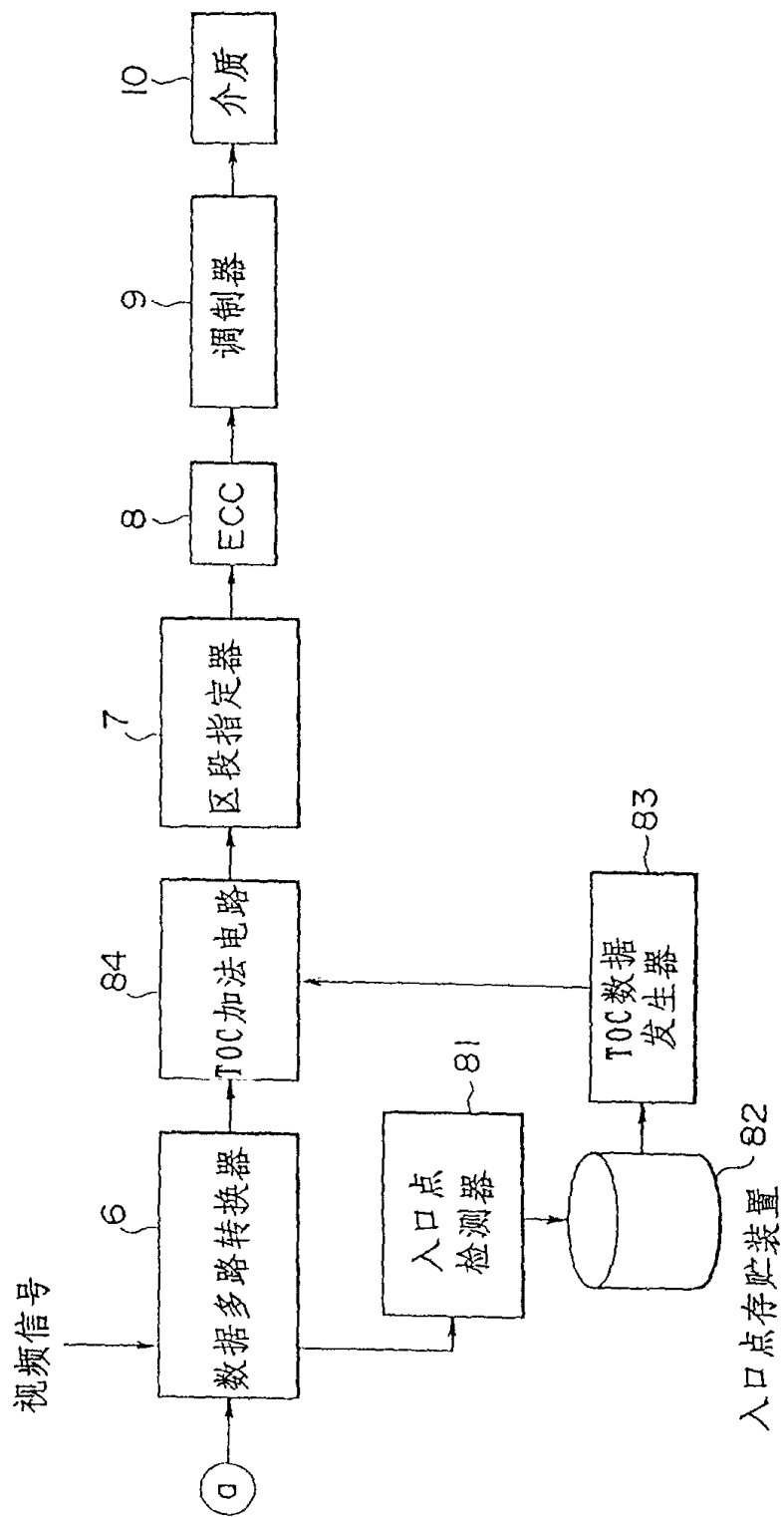


图 41(A)

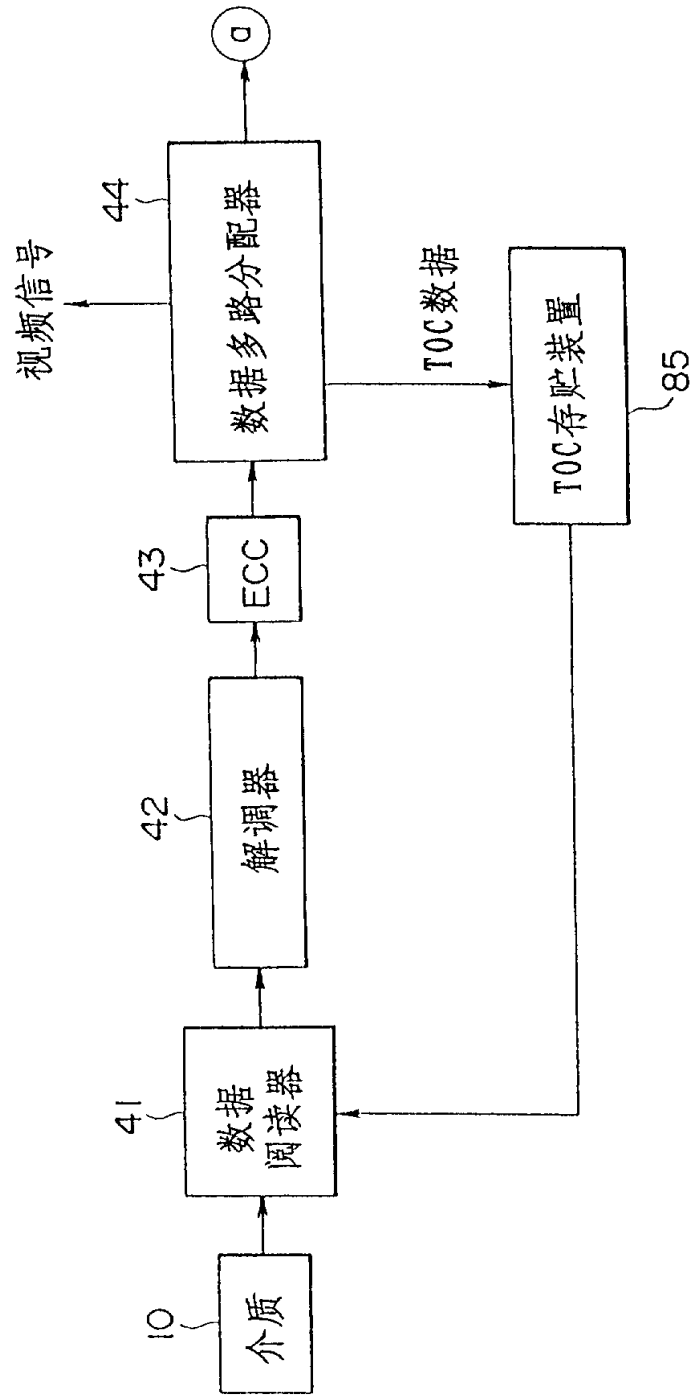


图 41(B)

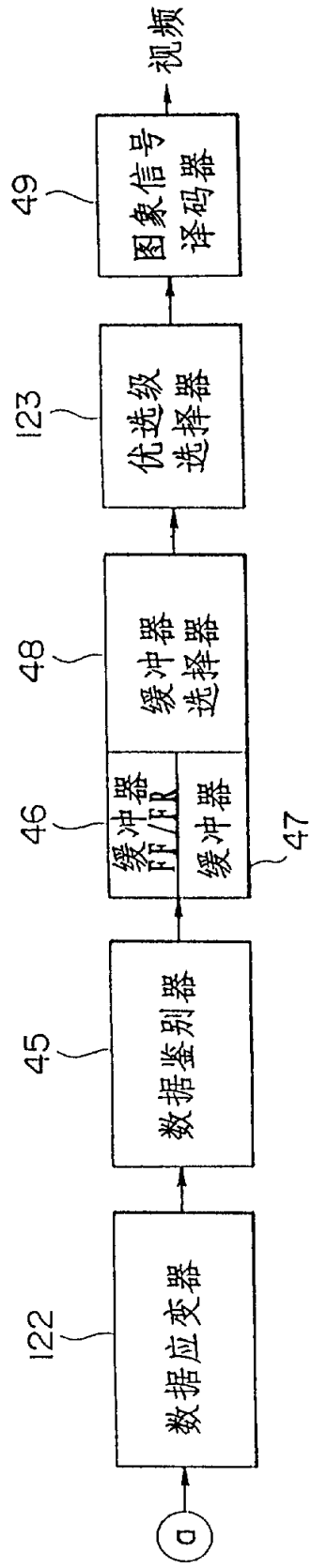


图 42(A)

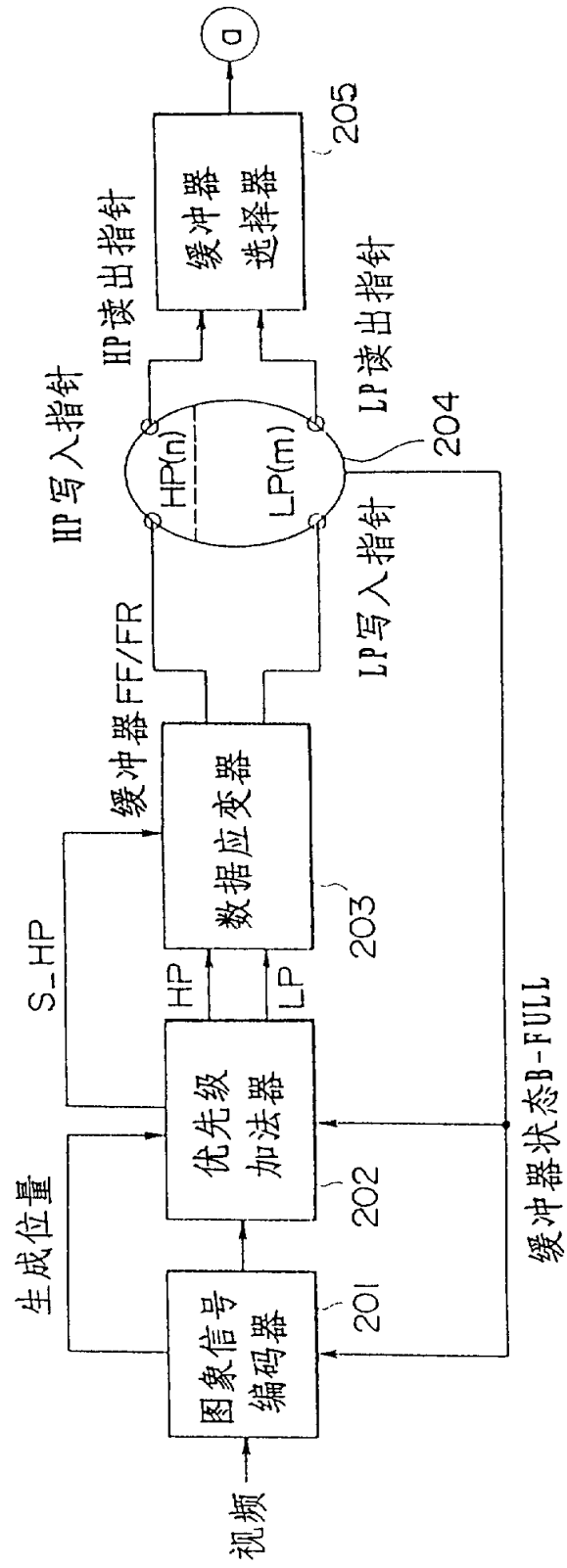


图 42(B)

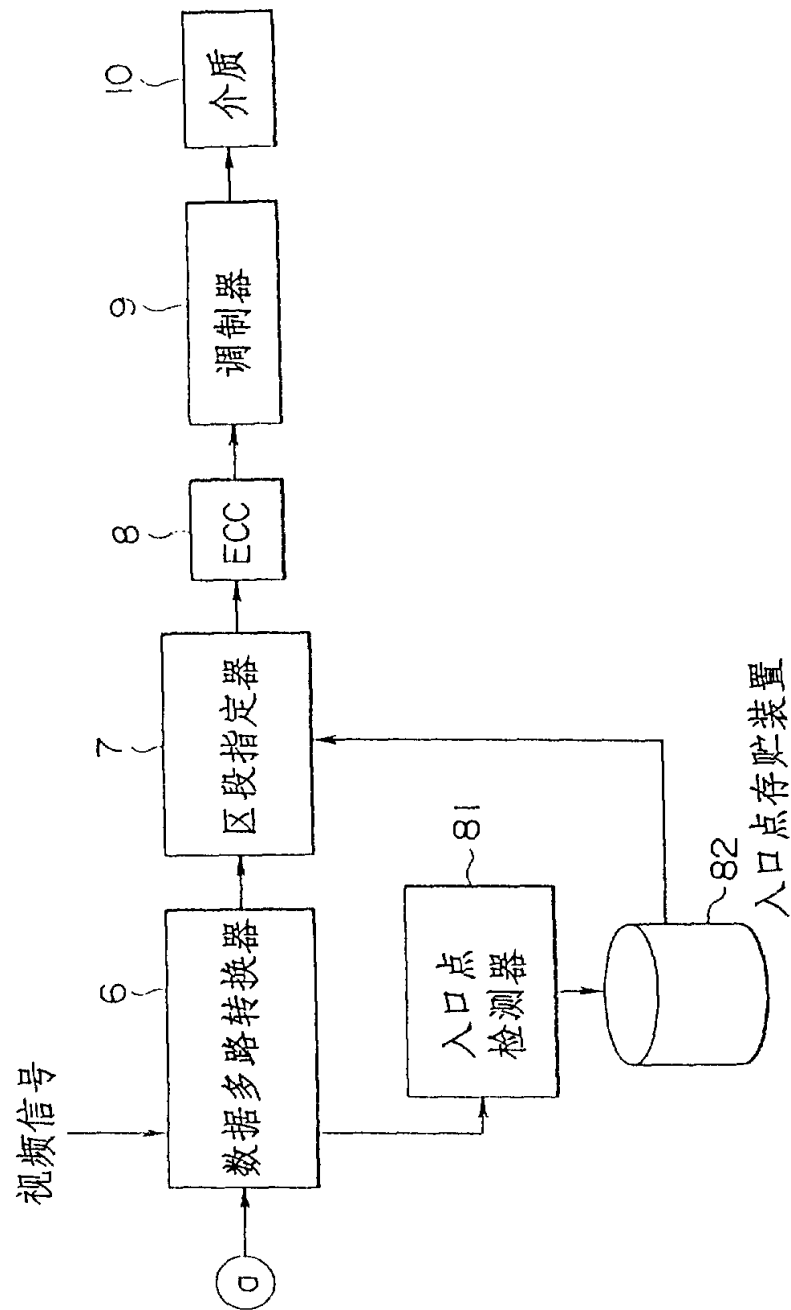


图 43(A)

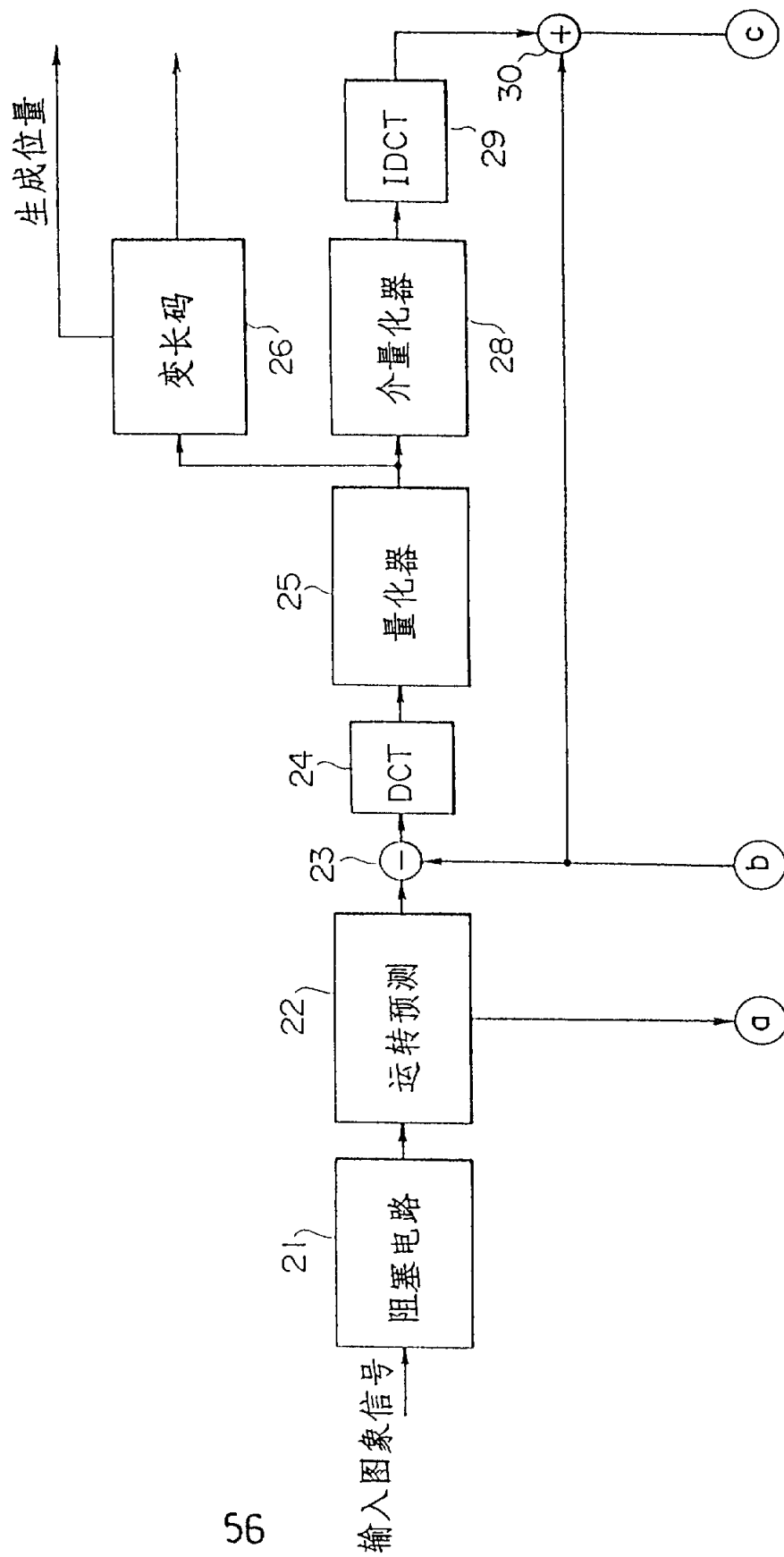
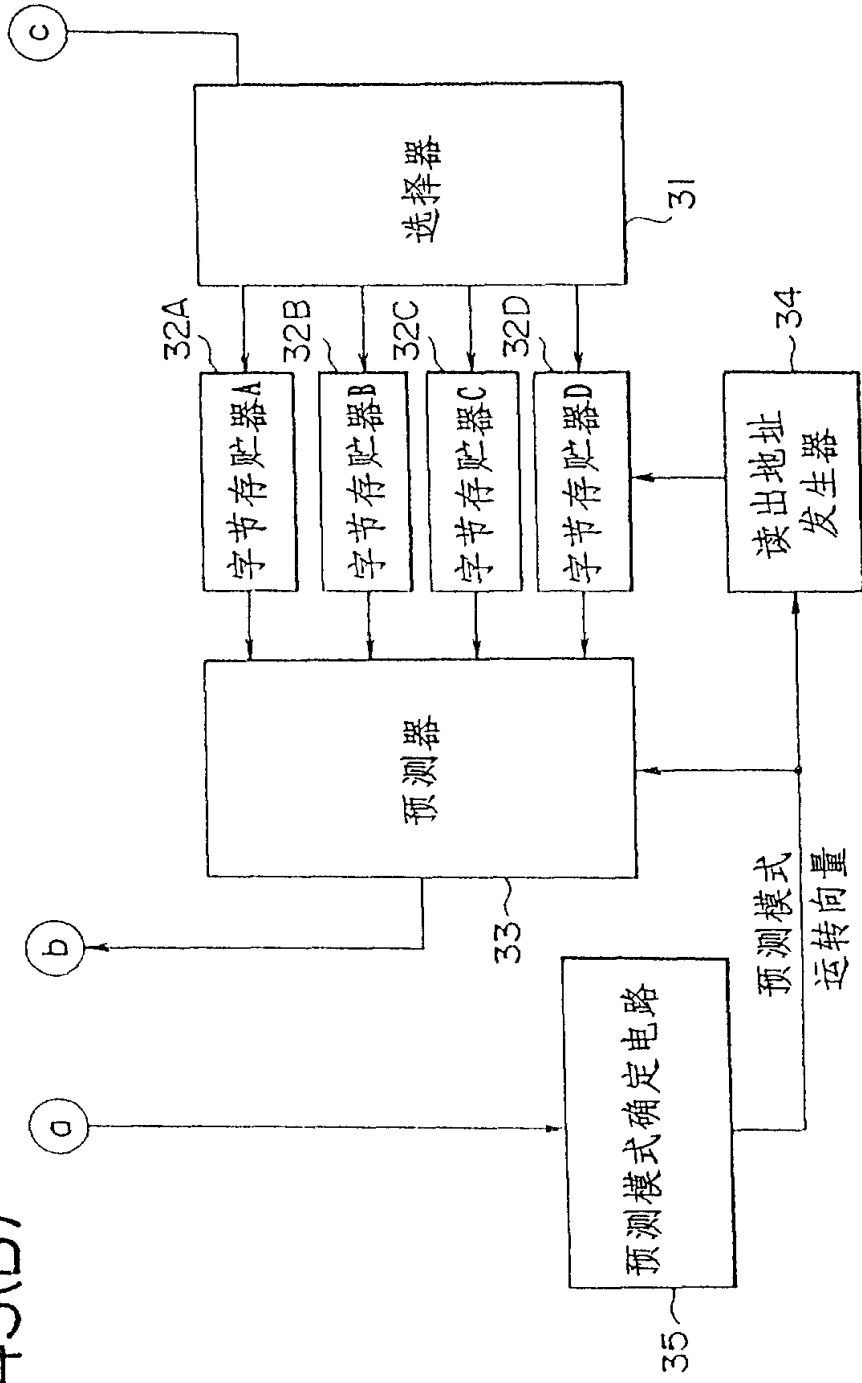


图 43(B)



编码器201

图 44

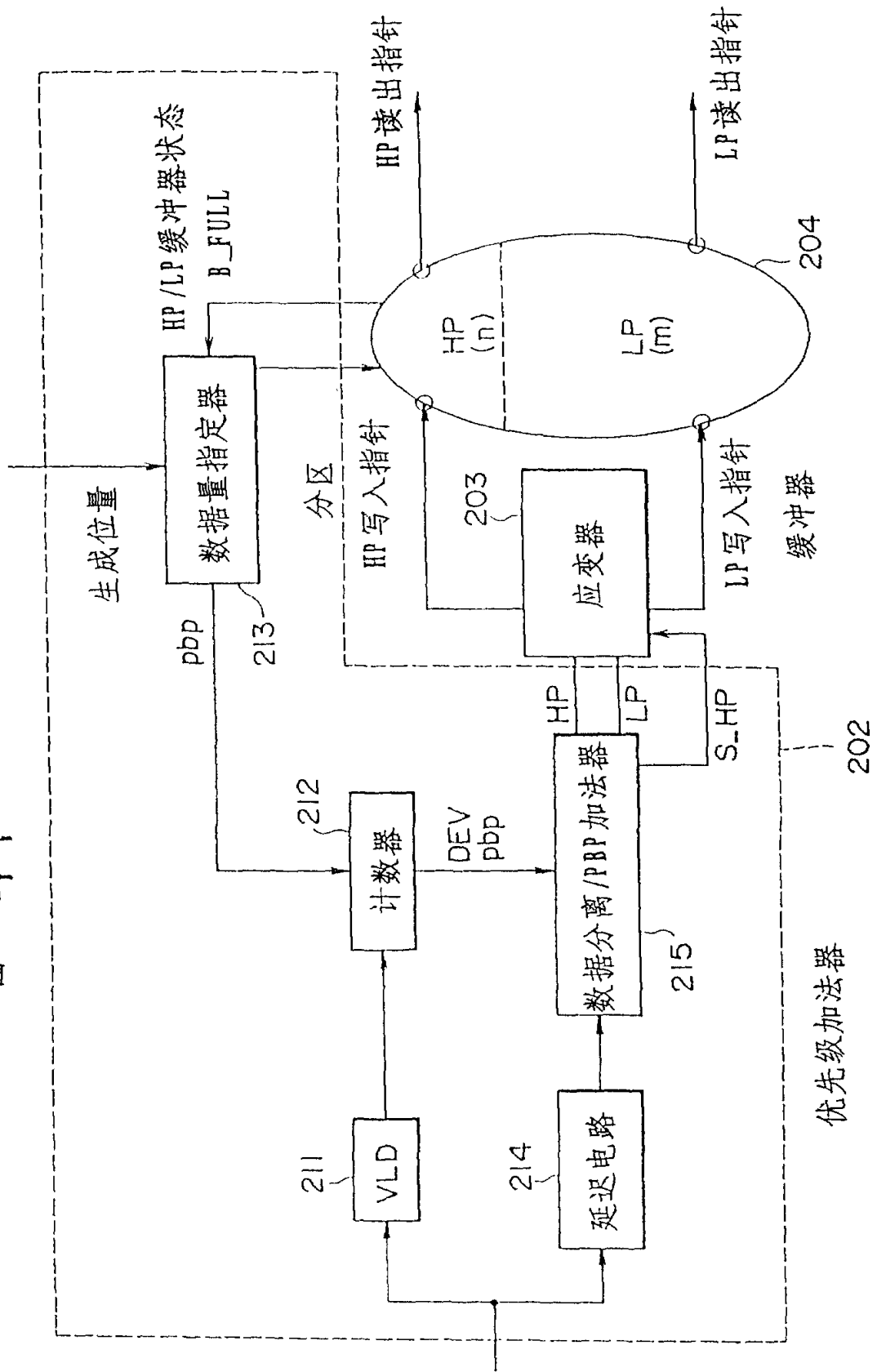


图 45

ppp	优先级分类	包括在优先级分类中的数据
65	0	序列中的所有数据GOP以及图像层和高达PPB的片层数据
66	1	从MB塞入到MB类型的宏数据块数据
67	2	来自正向预测的运动向量数据
68	3	反向预测运动向量数据
0	4	来自从CBP到DC因数的宏数据块数据(第10.0)
1	5	曲线指指顺序中DC因数之后的第一个非0因数(第10.0) 分量因数)
2	6	曲线指指顺序中DC因数之后的第一个非0因数(第10.0) 分量因数)
:	:	:
j	j+4	曲线指指顺序中DC因数之后的第一个非0因数(第10.0) 分量因数)

由PPB指示的数据。当例如PPB=2时, 优先级分类低于6 的数据包括在HP中

图 46

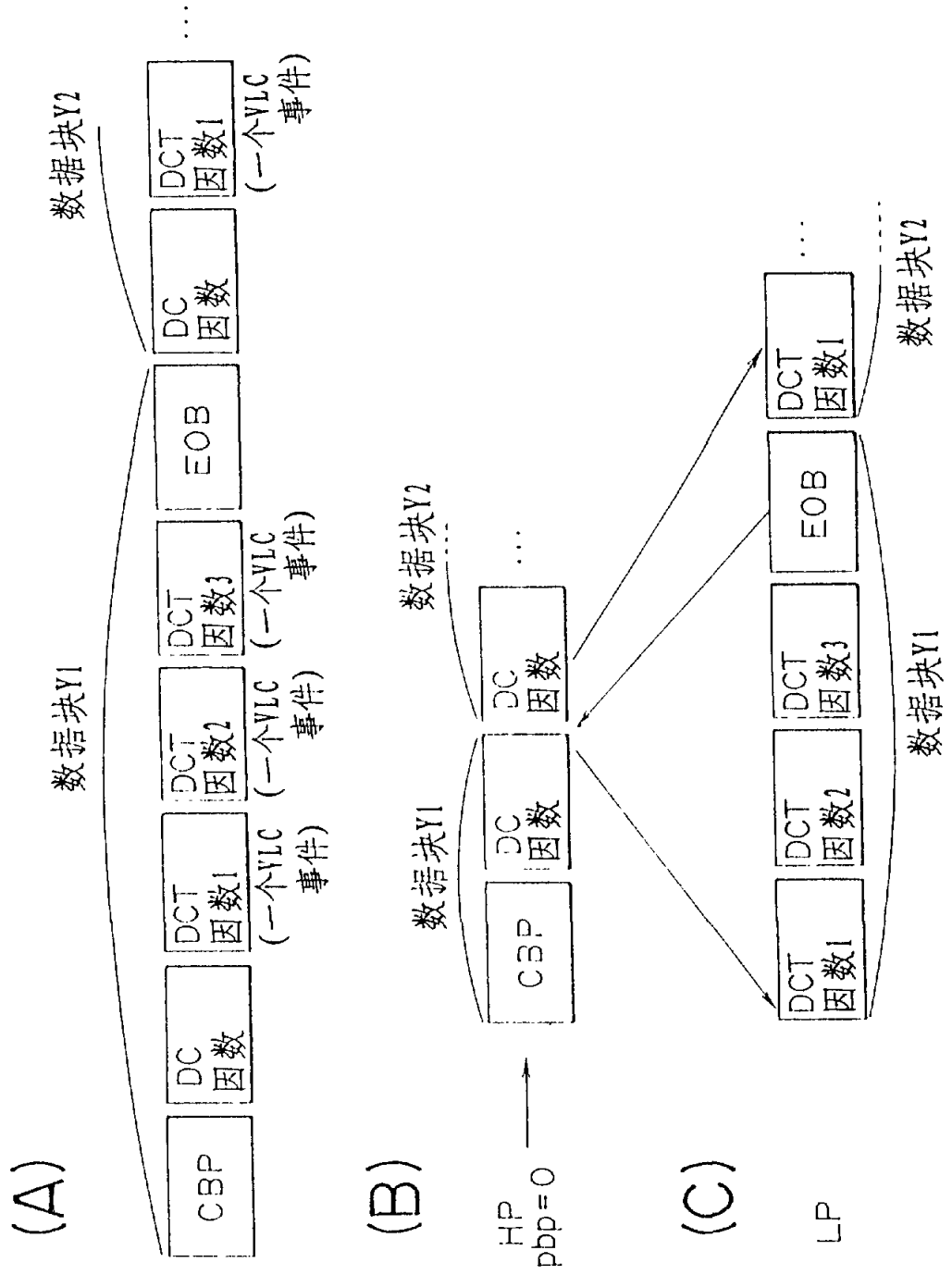


图 47

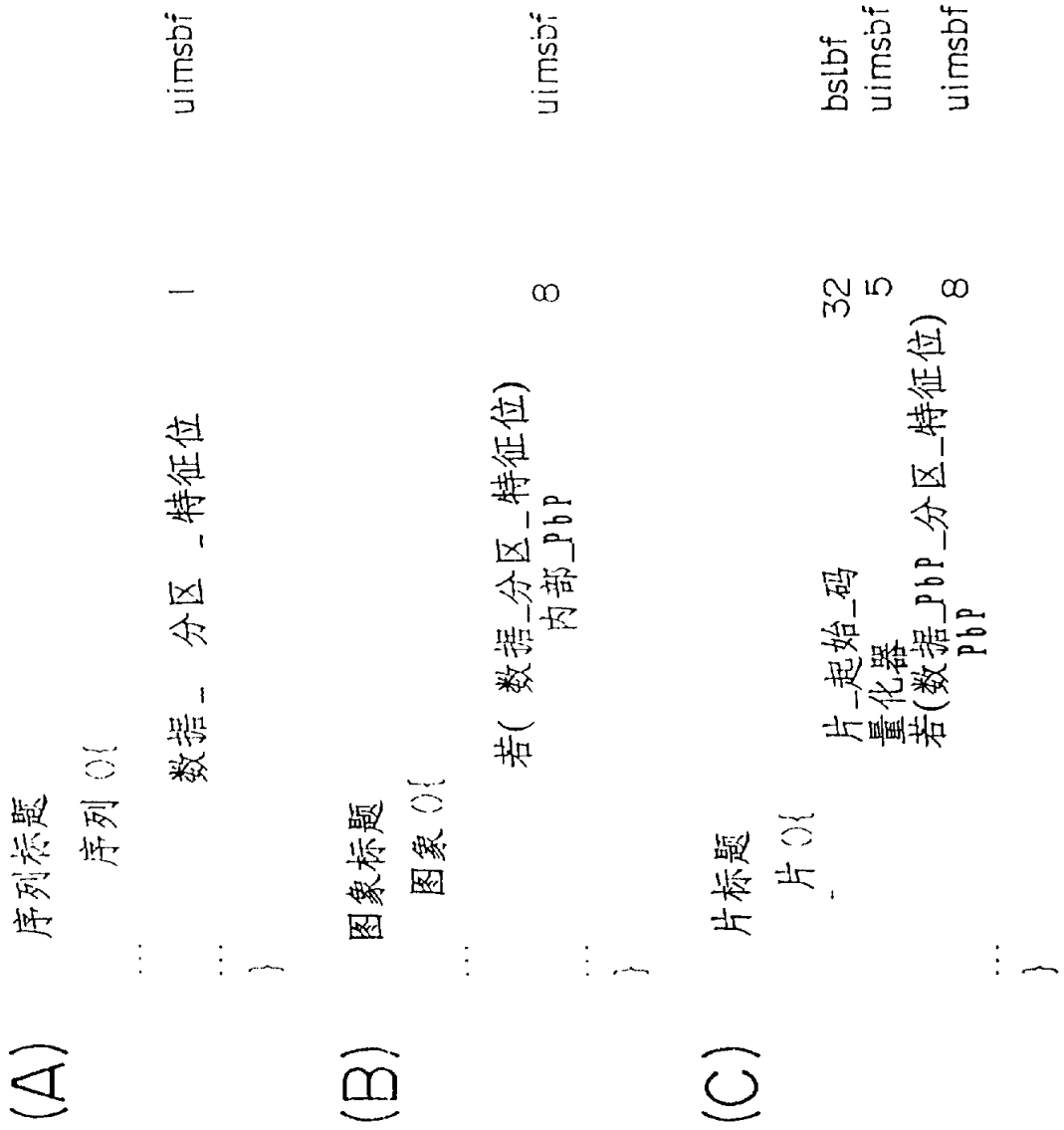
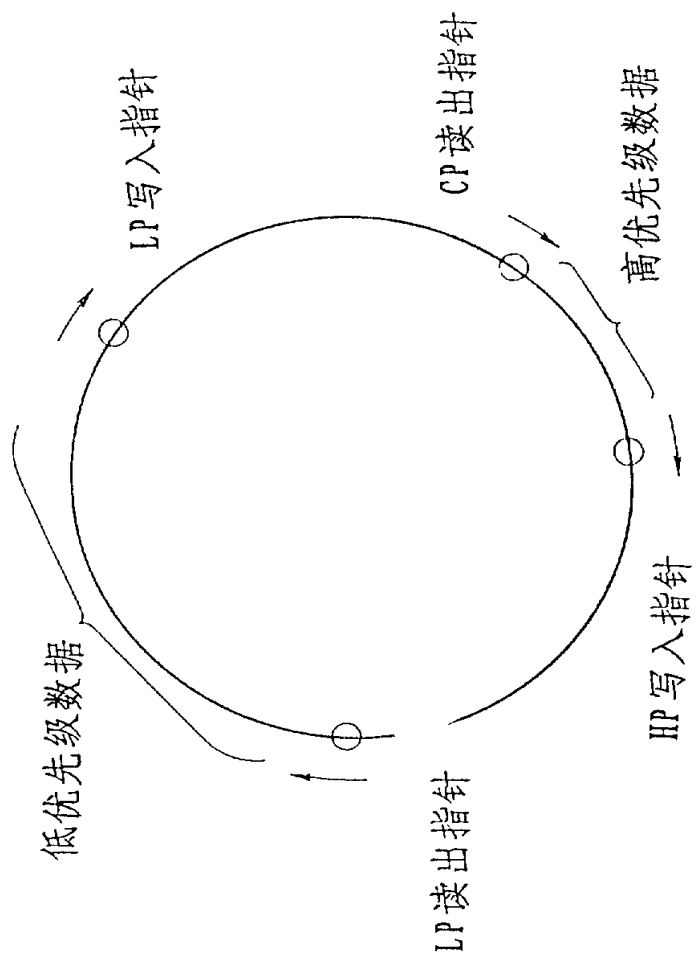


图 49



两点缓冲器204

图 50(A)

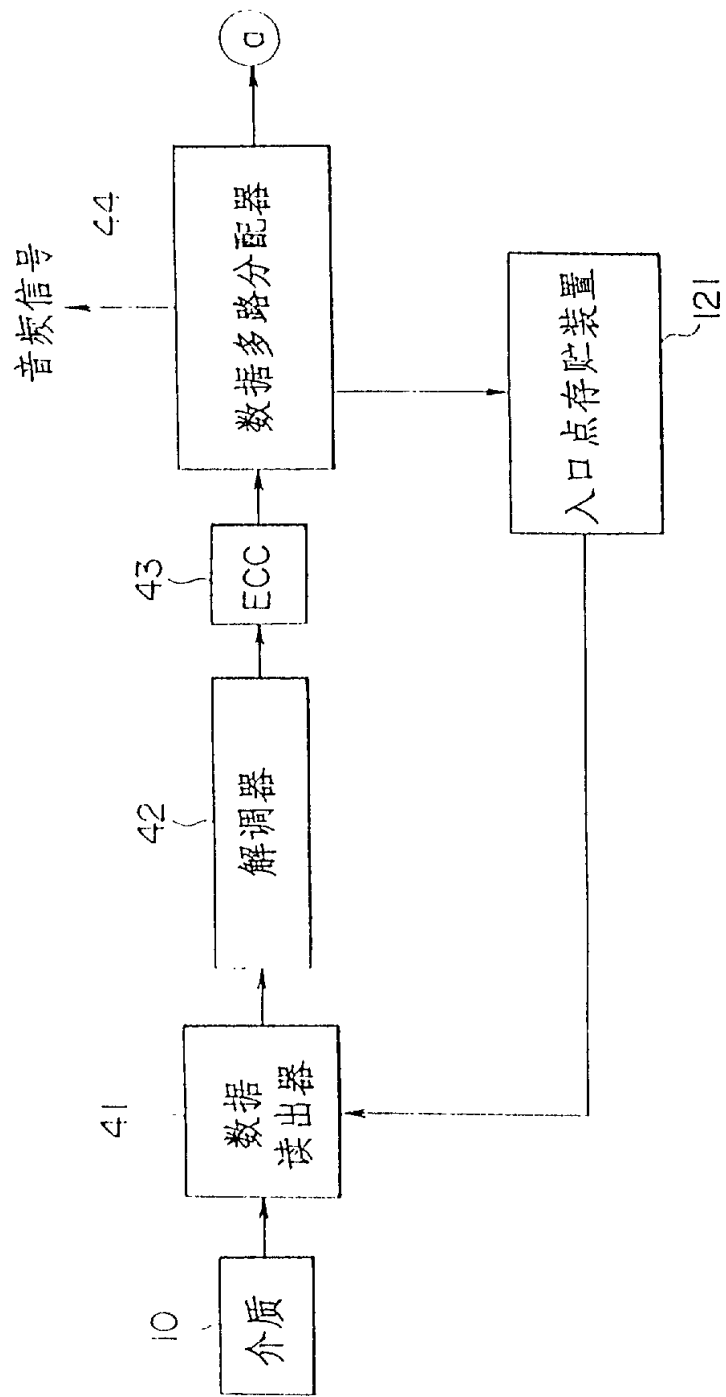


图 50(B)

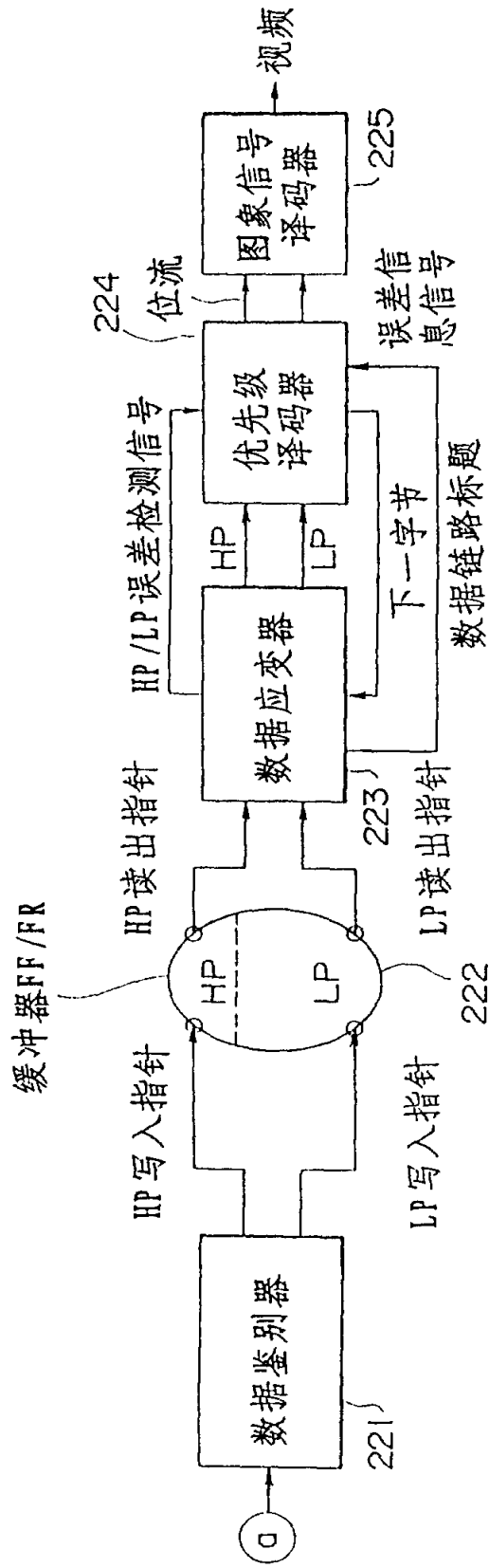


图 51

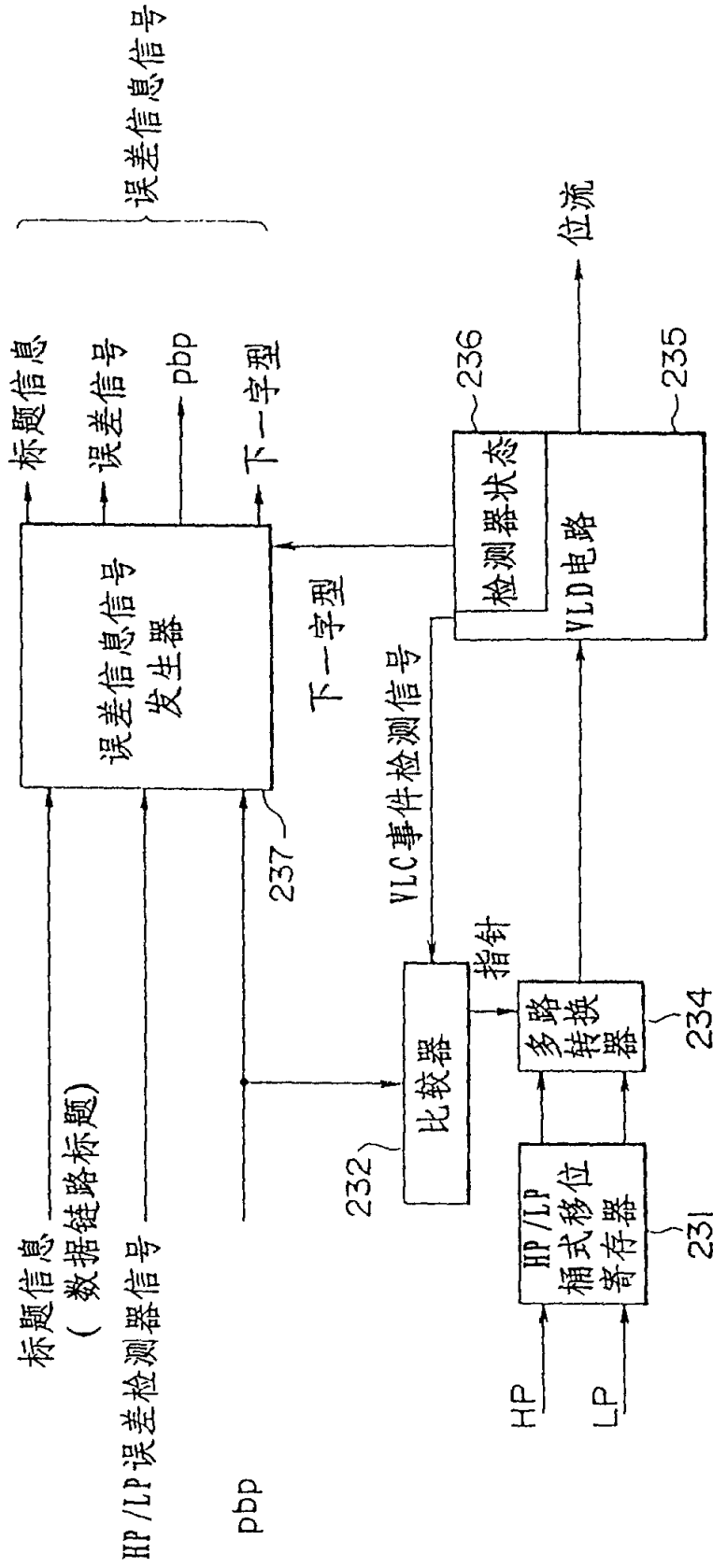
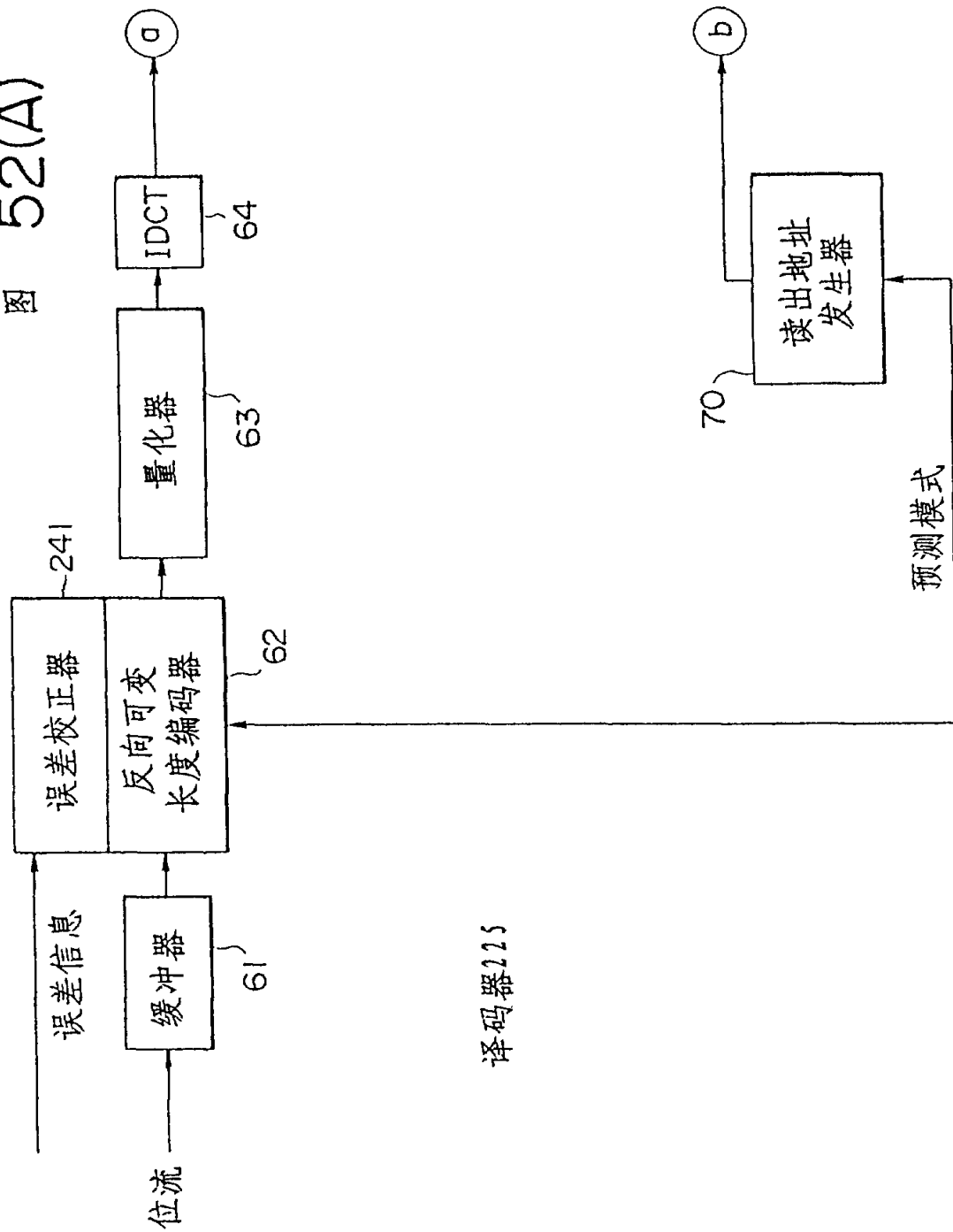


图 52(A)



译码器 225

图 52(B)

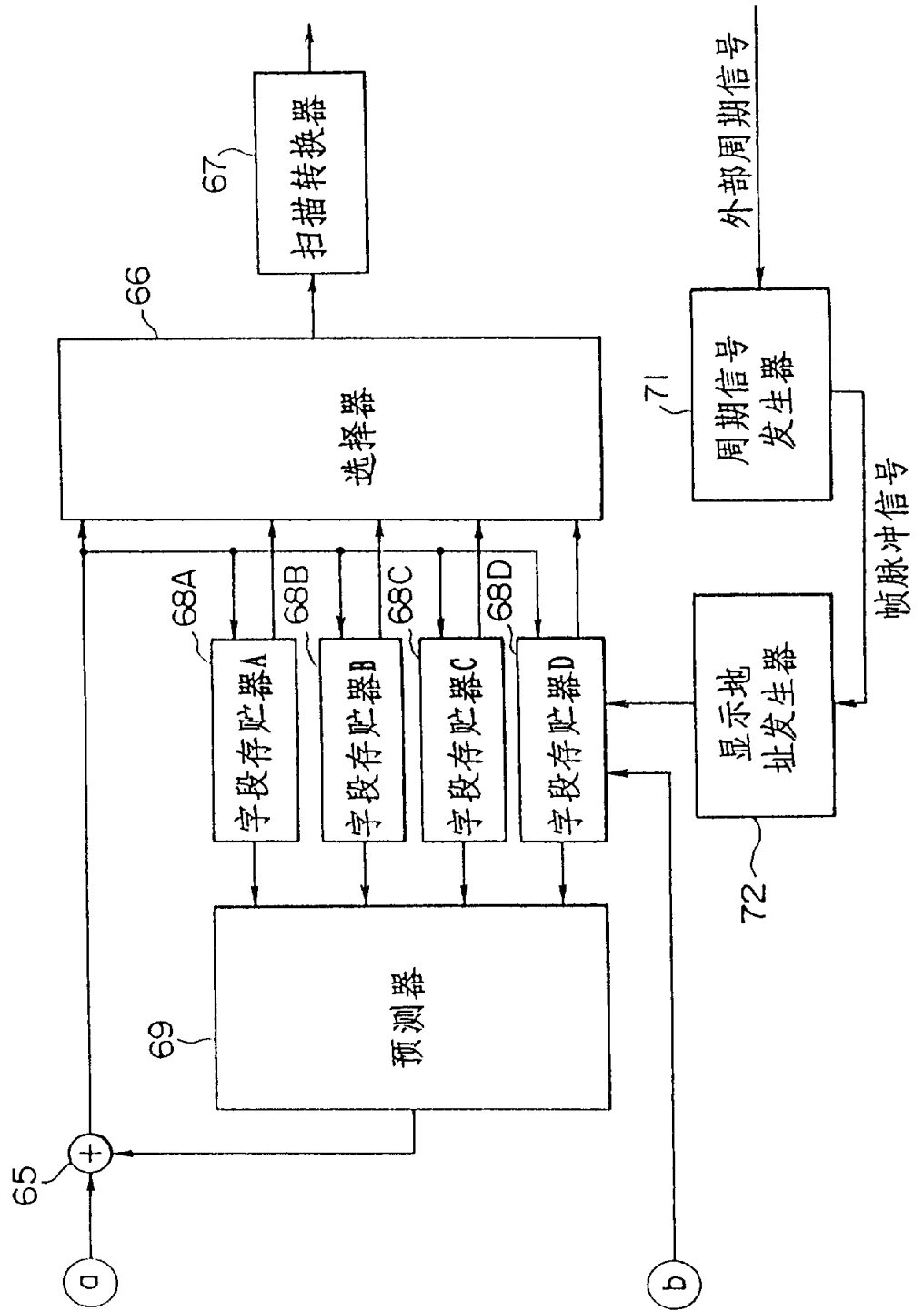


图 53

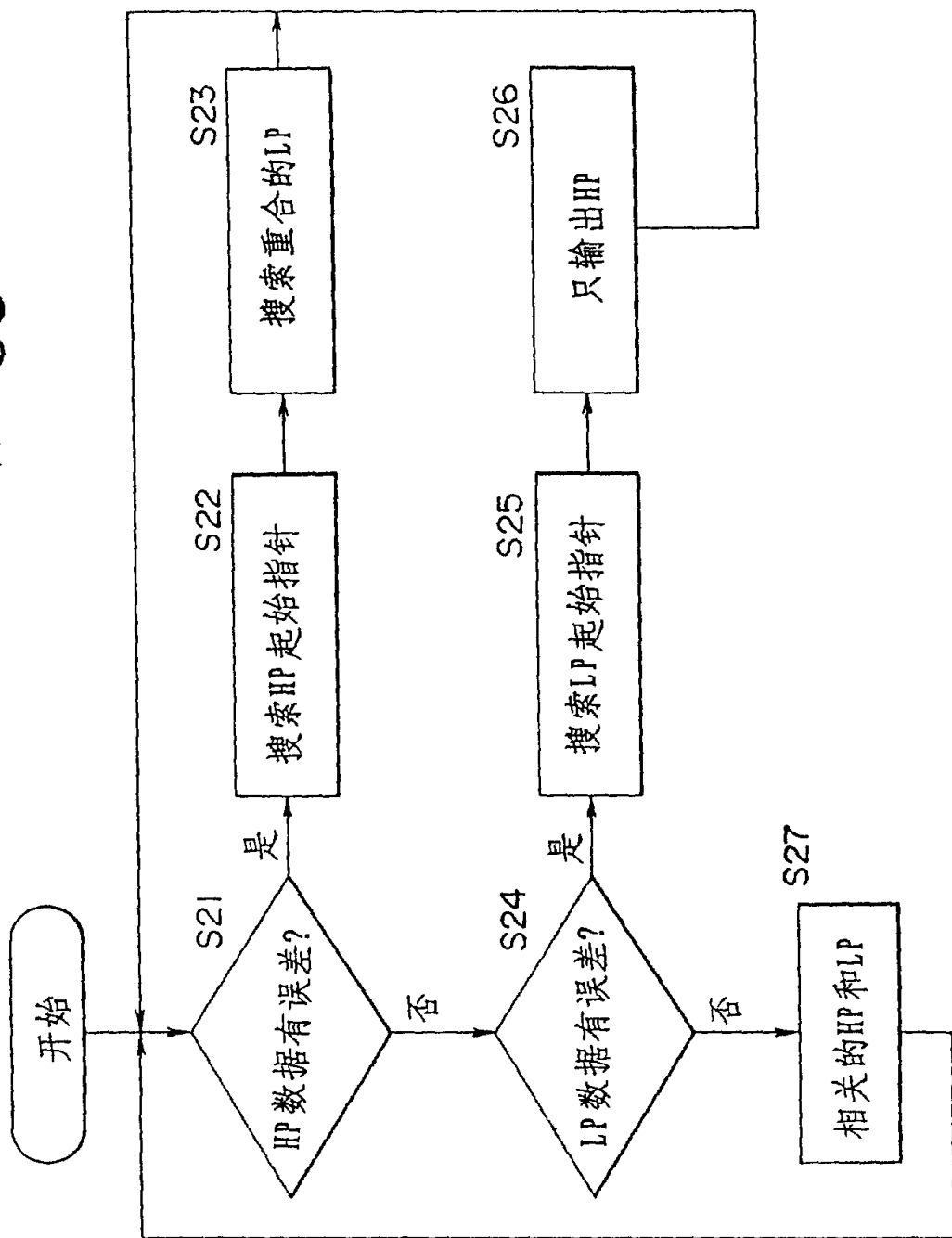


图 54(A)

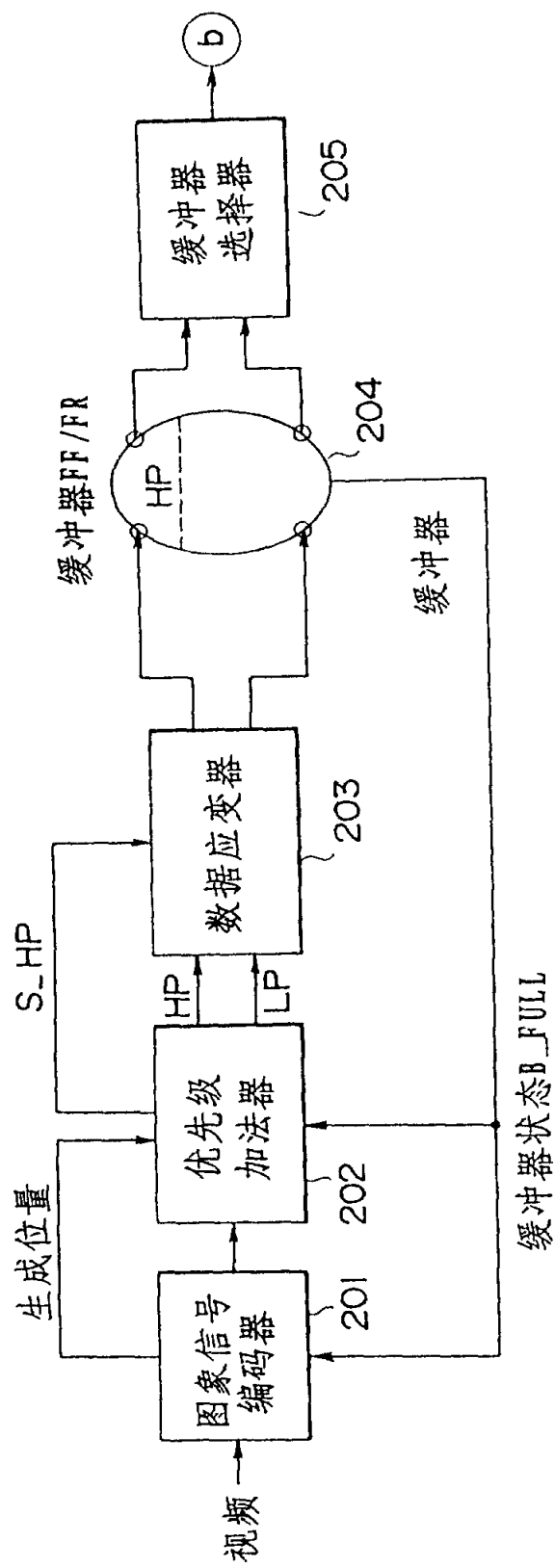


图 54(B)

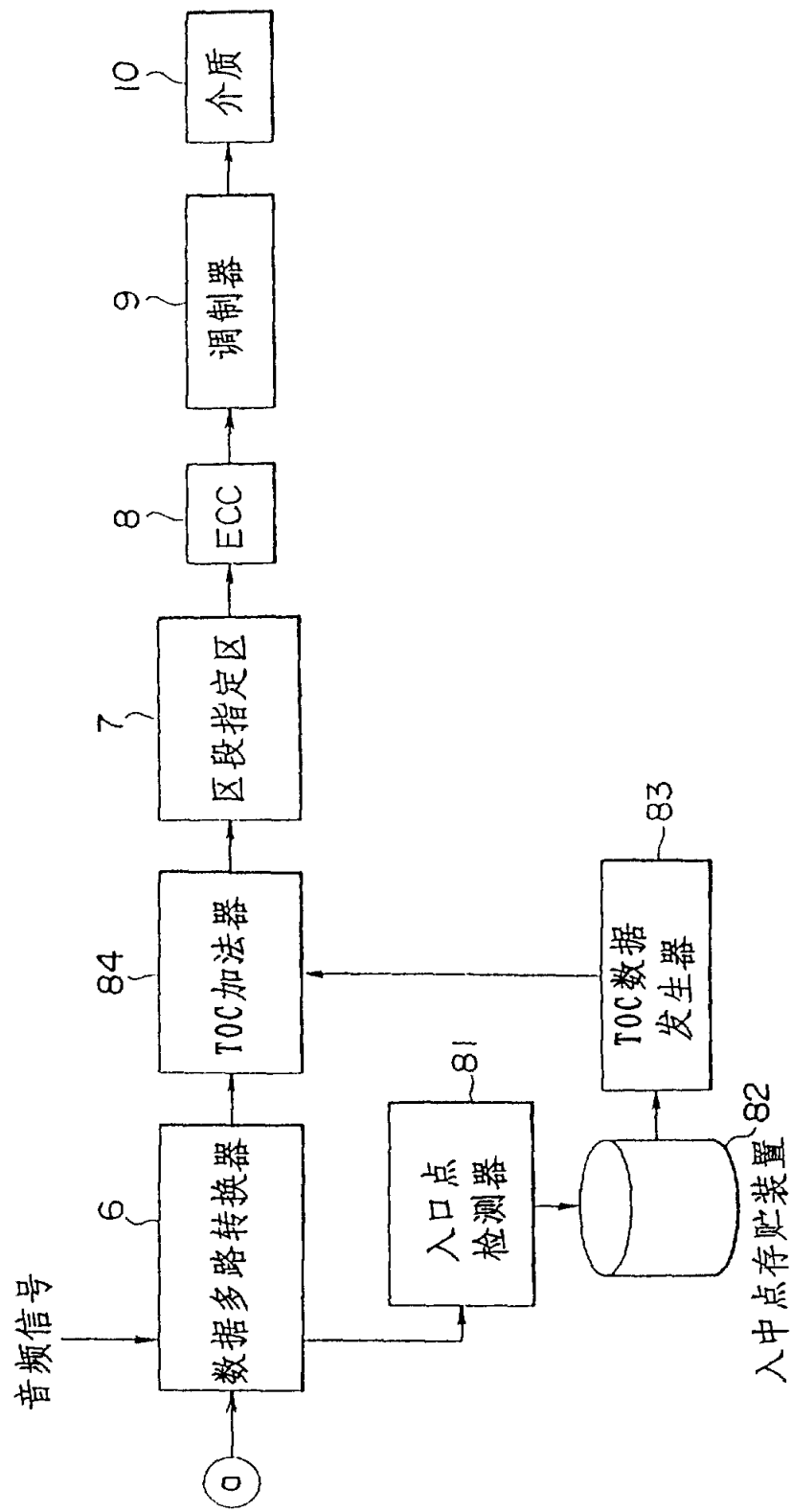


图 55(A)

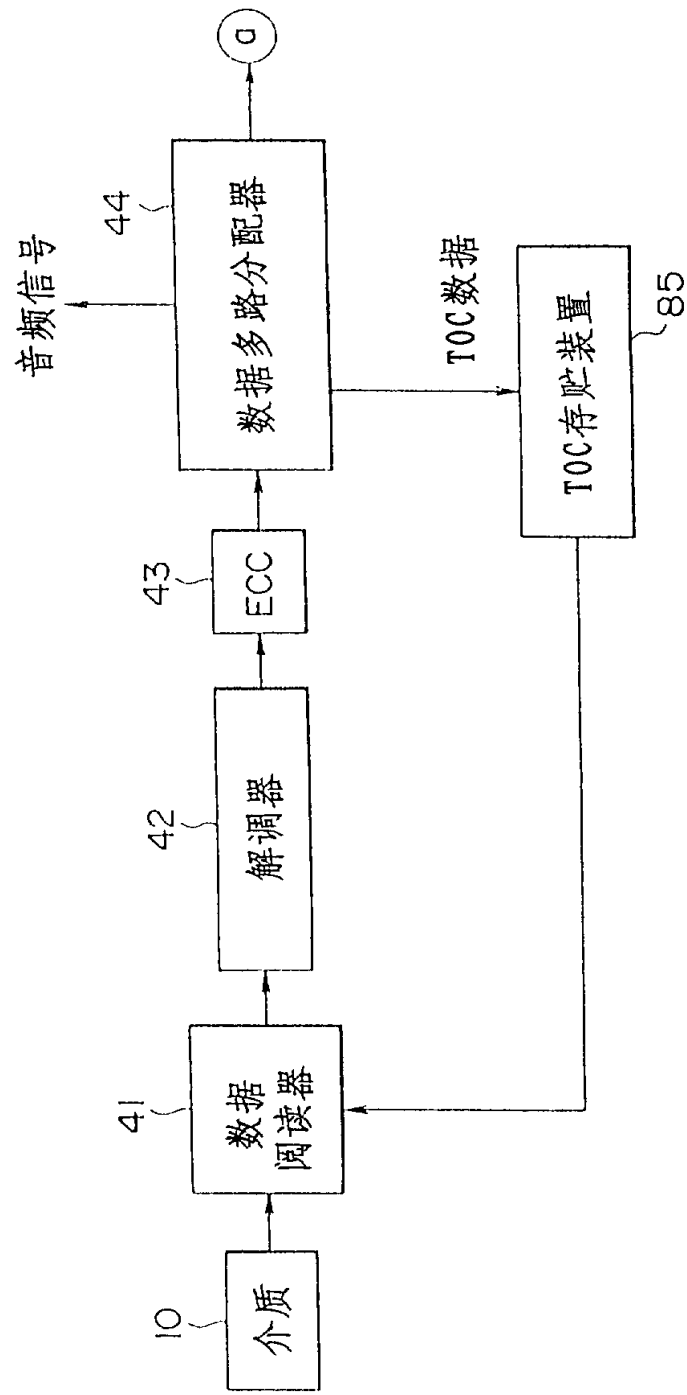


图 55(B)

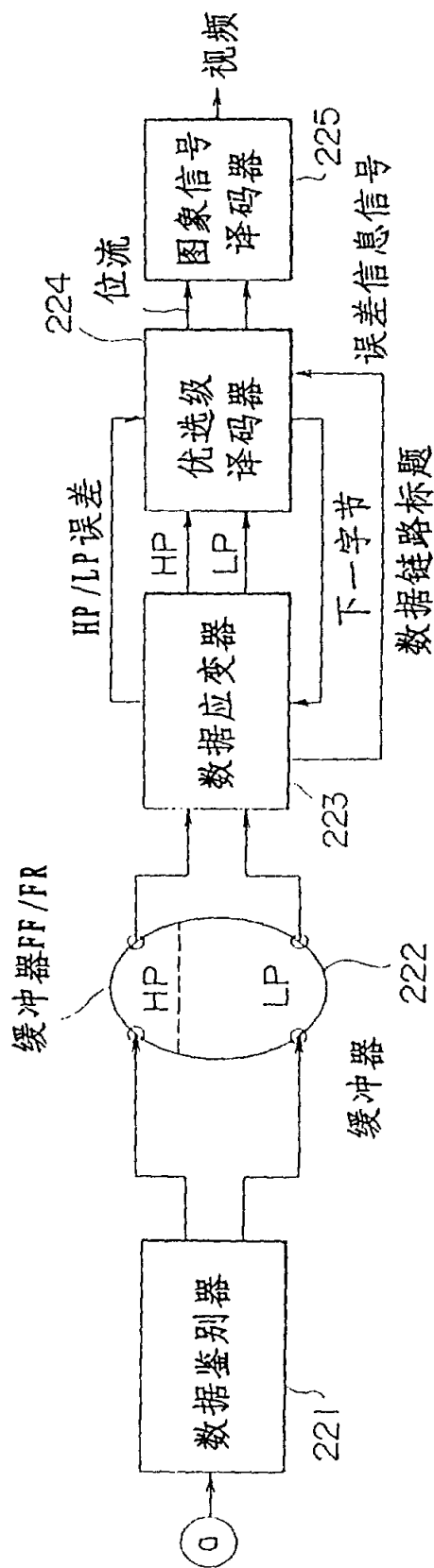
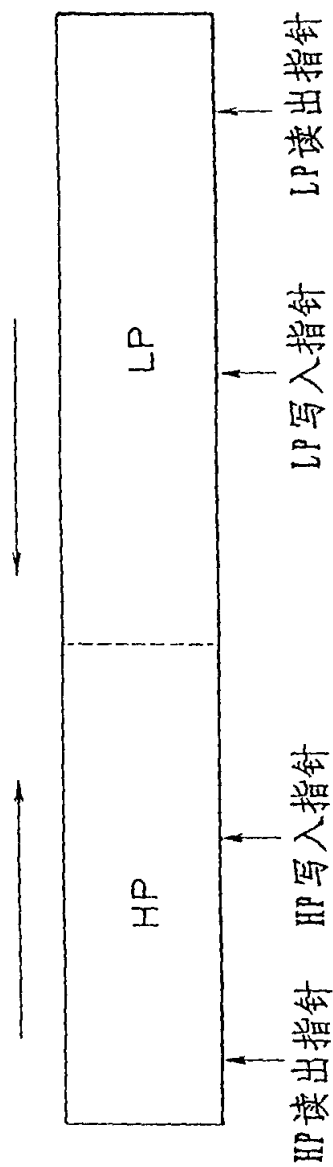


图 56



两点缓冲器204

图 57

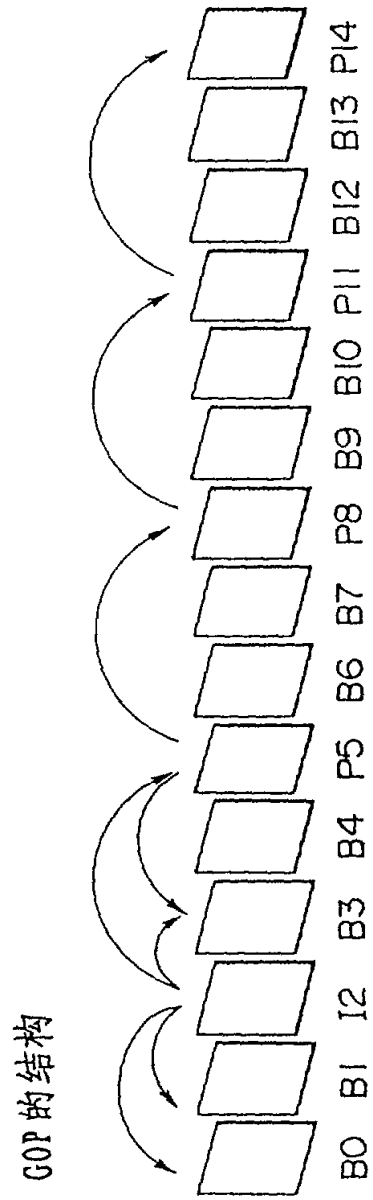


图 58

I2	B0 B1	P5	B3 B4	P8	B6 B7	P11
----	-------	----	-------	----	-------	-----

再现



磁道跳跃(搜索)