

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2015-60855
(P2015-60855A)

(43) 公開日 平成27年3月30日(2015.3.30)

(51) Int.Cl.			F I			テーマコード (参考)		
HO 1 L	27/14	(2006.01)	HO 1 L	27/14		D	2H011	
HO 4 N	5/369	(2011.01)	HO 4 N	5/335	690		2H151	
GO 3 B	13/36	(2006.01)	GO 3 B	3/00		A	4M118	
GO 2 B	7/34	(2006.01)	GO 2 B	7/11		C	5C024	

審査請求 未請求 請求項の数 14 O L (全 26 頁)

(21) 出願番号 特願2013-191713 (P2013-191713)
(22) 出願日 平成25年9月17日 (2013.9.17)

(71) 出願人 000002185
ソニー株式会社
東京都港区港南1丁目7番1号
(74) 代理人 100082131
弁理士 稲本 義雄
(74) 代理人 100121131
弁理士 西川 孝
(72) 発明者 菊地 晃司
東京都港区港南1丁目7番1号 ソニー株式会社内
Fターム(参考) 2H011 BA23 BB02
2H151 BA06 BA07 CB05 CB09

最終頁に続く

(54) 【発明の名称】 固体撮像装置およびその製造方法、並びに電子機器

(57) 【要約】

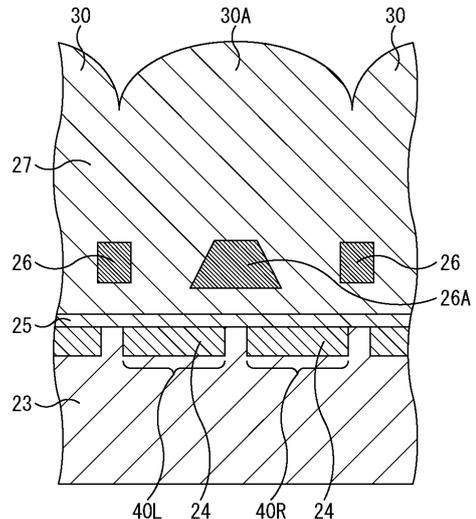
図3

【課題】オートフォーカスの精度を低下させないようにする。

【解決手段】固体撮像装置は、互いに隣接する複数の位相差検出画素と、複数の位相差検出画素の受光部それぞれに入射する光を分離するように配置された分離構造体とを備え、分離構造体は、側壁面に傾きを有し、断面がテーパ形状を有するように形成される。

本技術は、例えば裏面照射型のCMOSイメージセンサや表面照射型のCMOSイメージセンサに適用することができる。

【選択図】 図3



- 【特許請求の範囲】
- 【請求項 1】
互いに隣接する複数の位相差検出画素と、
前記複数の位相差検出画素の受光部それぞれに入射する光を分離するように配置された分離構造体と
を備え、
前記分離構造体は、側壁面に傾きを有し、断面がテーパ形状を有するように形成された
固体撮像装置。 10
- 【請求項 2】
前記複数の位相差検出画素に対応して形成されるマイクロレンズをさらに備える
請求項 1 に記載の固体撮像装置。
- 【請求項 3】
前記分離構造体の屈折率と、前記分離構造体の周囲の材料の屈折率との差は、0.2以上
である
請求項 2 に記載の固体撮像装置。
- 【請求項 4】
前記分離構造体の屈折率は略 1 である
請求項 3 に記載の固体撮像装置。
- 【請求項 5】 20
前記マイクロレンズは、前記複数の位相差検出画素とともに画素領域に配置される撮像
画素に対応して形成される他のマイクロレンズよりレンズパワーが大きくなるように形成
される
請求項 2 に記載の固体撮像装置。
- 【請求項 6】
前記分離構造体は、側壁面の傾きが、前記複数の位相差検出画素の分離特性に応じて調
整されて形成される
請求項 2 に記載の固体撮像装置。
- 【請求項 7】 30
前記分離構造体は、上面の幅が、前記複数の位相差検出画素の分離特性に応じて調整さ
れて形成される
請求項 2 に記載の固体撮像装置。
- 【請求項 8】
前記複数の位相差検出画素の受光部それぞれの上にトレンチが形成された
請求項 2 に記載の固体撮像装置。
- 【請求項 9】
前記分離構造体の上面に、反射防止膜が形成された
請求項 2 に記載の固体撮像装置。
- 【請求項 10】 40
前記複数の位相差検出画素は、前記マイクロレンズの下層に光学フィルタを備える
請求項 2 に記載の固体撮像装置。
- 【請求項 11】
前記マイクロレンズは、隣接する 2 つの前記位相差検出画素に対応して形成される
請求項 2 に記載の固体撮像装置。
- 【請求項 12】
前記マイクロレンズは、格子状に配置された 4 つの前記位相差検出画素に対応して形成
される
請求項 2 に記載の固体撮像装置。
- 【請求項 13】 50
互いに隣接する複数の位相差検出画素と、

前記複数の位相差検出画素の受光部それぞれに入射する光を分離するように配置された分離構造体とを備える固体撮像装置の製造方法であって、

前記分離構造体を、側壁面に傾きを有し、断面がテーパ形状を有するように形成するステップを含む固体撮像装置の製造方法。

【請求項14】

互いに隣接する複数の位相差検出画素と、

前記複数の位相差検出画素の受光部それぞれに入射する光を分離するように配置された分離構造体と

を備え、

前記分離構造体は、側壁面に傾きを有し、断面がテーパ形状を有するように形成された固体撮像装置

を備える電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本技術は、固体撮像装置およびその製造方法、並びに電子機器に関し、特に、AFの精度を低下させないようにすることができる固体撮像装置およびその製造方法、並びに電子機器に関する。

【背景技術】

【0002】

近年、撮像素子において、光電変換部の一部が遮光された位相差検出画素を設けることで位相差検出を行い、AF (Auto Focus) を行う撮像装置が知られている (例えば、特許文献1参照)。このような位相差検出方式によるAFは、従来のコントラスト検出方式によるAFに比べて高速AF動作が可能である点で優れている。

【0003】

このような高速AF動作を実現する位相差検出画素は、像面に入射する光の入射角を選択して受光する機能 (以下、分離能力という) を有し、一般的には、光電変換部の上層に設けられた遮光膜により、瞳面の左側から入射する光と、瞳面の右側から入射する光とを分離して受光することで、焦点位置が検出されるようになる。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2010-160313号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

一方で、近年、多画素化に伴い画素サイズが縮小する傾向にあるが、これは、画素の感度低下を招くおそれがある。特に、位相差検出画素は、通常の撮像用の画素 (撮像素素) と比較して、遮光膜による遮光により感度が低いため、画素サイズの縮小による感度低下の影響を大きく受ける。結果として、画素サイズの縮小により、位相差検出方式によるAFの精度が低下するおそれがある。

【0006】

本技術は、このような状況に鑑みてなされたものであり、AFの精度を低下させないようにすることができるようにするものである。

【課題を解決するための手段】

【0007】

本技術の一側面の固体撮像装置は、互いに隣接する複数の位相差検出画素と、前記複数の位相差検出画素の受光部それぞれに入射する光を分離するように配置された分離構造体とを備え、前記分離構造体は、側壁面に傾きを有し、断面がテーパ形状を有するように形成される。

10

20

30

40

50

【0008】

前記複数の位相差検出画素に対応して形成されるマイクロレンズをさらに設けることができる。

【0009】

前記分離構造体の屈折率と、前記分離構造体の周囲の材料の屈折率との差は、0.2以上であるようにすることができる。

【0010】

前記分離構造体の屈折率は略1であるようにすることができる。

【0011】

前記マイクロレンズは、前記複数の位相差検出画素とともに画素領域に配置される撮像画素に対応して形成される他のマイクロレンズよりレンズパワーが大きくなるように形成されるようにすることができる。

10

【0012】

前記分離構造体は、側壁面の傾きが、前記複数の位相差検出画素の分離特性に応じて調整されて形成されるようにすることができる。

【0013】

前記分離構造体は、上面の幅が、前記複数の位相差検出画素の分離特性に応じて調整されて形成されるようにすることができる。

【0014】

前記複数の位相差検出画素の受光部それぞれの上にトレッチが形成されるようにすることができる。

20

【0015】

前記分離構造体の上面に、反射防止膜が形成されるようにすることができる。

【0016】

前記複数の位相差検出画素は、前記マイクロレンズの下層に光学フィルタを設けることができる。

【0017】

前記マイクロレンズは、隣接する2つの前記位相差検出画素に対応して形成されるようにすることができる。

【0018】

前記マイクロレンズは、格子状に配置された4つの前記位相差検出画素に対応して形成されるようにすることができる。

30

【0019】

本技術の一側面の固体撮像装置の製造方法は、互いに隣接する複数の位相差検出画素と、前記複数の位相差検出画素の受光部それぞれに入射する光を分離するように配置された分離構造体とを備える固体撮像装置の製造方法であって、前記分離構造体を、側壁面に傾きを有し、断面がテーパ形状を有するように形成するステップを含む。

【0020】

本技術の一側面の電子機器は、互いに隣接する複数の位相差検出画素と、前記複数の位相差検出画素の受光部それぞれに入射する光を分離するように配置された分離構造体とを備え、前記分離構造体は、側壁面に傾きを有し、断面がテーパ形状を有するように形成された固体撮像装置を備える。

40

【0021】

本技術の一側面においては、分離構造体が、複数の位相差検出画素の受光部それぞれに入射する光を分離するように配置され、側壁面に傾きを有し、断面がテーパ形状を有するように形成される。

【発明の効果】

【0022】

本技術の一側面によれば、AFの精度を低下させないようにすることが可能となる。

【図面の簡単な説明】

50

【 0 0 2 3 】

【 図 1 】 本技術を適用した固体撮像装置の構成例を示すブロック図である。

【 図 2 】 固体撮像装置の構造例を示す断面図である。

【 図 3 】 位相差検出画素の構造例を示す断面図である。

【 図 4 】 位相差検出画素の構造例を示す平面図である。

【 図 5 】 位相差検出画素の分離能力について説明する図である。

【 図 6 】 画素形成処理の例について説明するフローチャートである。

【 図 7 】 画素形成の工程を示す図である。

【 図 8 】 位相差検出画素の各種パラメータについて説明する図である。

【 図 9 】 位相差検出画素の分離特性を示す図である。

10

【 図 1 0 】 位相差検出画素の分離特性を示す図である。

【 図 1 1 】 位相差検出画素の分離特性を示す図である。

【 図 1 2 】 マイクロレンズのレンズパワーについて説明する図である。

【 図 1 3 】 位相差検出画素の他の構造例を示す断面図である。

【 図 1 4 】 位相差検出画素の分離特性を示す図である。

【 図 1 5 】 位相差検出画素のさらに他の構造例を示す断面図である。

【 図 1 6 】 位相差検出画素の分離特性を示す図である。

【 図 1 7 】 位相差検出画素の反射率について説明する図である。

【 図 1 9 】 位相差検出画素のさらに他の構造例を示す断面図である。

【 図 2 0 】 位相差検出画素の分離特性を示す図である。

20

【 図 2 1 】 位相差検出画素の分離特性を示す図である。

【 図 2 2 】 画素形成処理の他の例について説明するフローチャートである。

【 図 2 3 】 画素形成の工程を示す図である。

【 図 1 8 】 位相差検出画素のさらに他の構造例を示す断面図である。

【 図 2 4 】 マイクロレンズの他の構成例を示す平面図である。

【 図 2 5 】 本技術を適用した電子機器の構成例を示すブロック図である。

【 発明を実施するための形態 】

【 0 0 2 4 】

以下、本技術の実施の形態について図を参照して説明する。

【 0 0 2 5 】

30

< 固体撮像装置の構成例 >

図 1 は、本技術が適用される固体撮像装置の一実施の形態を示すブロック図である。以下においては、増幅型固体撮像装置の 1 つである、裏面照射型の CMOS (Complementary Metal Oxide Semiconductor) イメージセンサの構成について説明する。なお、本技術は、裏面照射型の CMOS イメージセンサへの適用に限られるものではなく、表面照射型の CMOS イメージセンサや他の増幅型固体撮像装置、CCD (Charge Coupled Device) イメージセンサ等の電荷転送型の固体撮像装置にも適用可能である。

【 0 0 2 6 】

図 1 に示される CMOS イメージセンサ 1 0 は、図示せぬ半導体基板上に形成された画素アレイ部 1 1 と、画素アレイ部 1 1 と同じ半導体基板上に集積された周辺回路部とを有する構成となっている。周辺回路部は、例えば、垂直駆動部 1 2 、カラム処理部 1 3 、水平駆動部 1 4 、およびシステム制御部 1 5 から構成されている。

40

【 0 0 2 7 】

さらに、CMOS イメージセンサ 1 0 は、信号処理部 1 8 およびデータ格納部 1 9 を備えている。

【 0 0 2 8 】

画素アレイ部 1 1 は、受光した光量に応じた光電荷を生成し、蓄積する光電変換部を有する単位画素 (以下、単に画素ともいう) が行方向および列方向に、すなわち、行列状に 2 次元配置された構成を採る。ここで、行方向とは画素行の画素の配列方向 (水平方向) を表し、列方向とは画素列の画素の配列方向 (垂直方向) を表している。

50

【 0 0 2 9 】

画素アレイ部 1 1 においては、行列状の画素配列に対して、画素行毎に画素駆動線 1 6 が行方向に沿って配線され、画素列毎に垂直信号線 1 7 が列方向に沿って配線されている。画素駆動線 1 6 は、画素から信号を読み出す際の駆動を行うための駆動信号を伝送する。図 1 では、画素駆動線 1 6 は 1 本の配線として示されているが、1 本に限られるものではない。画素駆動線 1 6 の一端は、垂直駆動部 1 2 の各行に対応した出力端に接続されている。

【 0 0 3 0 】

垂直駆動部 1 2 は、シフトレジスタやアドレスデコーダなどによって構成され、画素アレイ部 1 1 の各画素を全画素同時または行単位等で駆動する。すなわち、垂直駆動部 1 2 は、垂直駆動部 1 2 を制御するシステム制御部 1 5 とともに、画素アレイ部 1 1 の各画素を駆動する駆動部を構成している。垂直駆動部 1 2 は、その具体的な構成については図示を省略するが、一般的に、読出し走査系と掃出し走査系の 2 つの走査系を有する構成となっている。

10

【 0 0 3 1 】

読出し走査系は、単位画素から信号を読み出すために、画素アレイ部 1 1 の単位画素を行単位で順に選択走査する。単位画素から読み出される信号はアナログ信号である。掃出し走査系は、読出し走査系によって読出し走査が行われる読出し行に対して、その読出し走査よりもシャッタスピードの時間分だけ先行して掃出し走査を行う。

【 0 0 3 2 】

この掃出し走査系による掃出し走査により、読出し行の単位画素の光電変換部から不要な電荷が掃出されることによって光電変換部がリセットされる。そして、この掃出し走査系による不要電荷の掃出す（リセットする）ことにより、電子シャッタ動作が行われる。ここで、電子シャッタ動作とは、光電変換部の光電荷を捨てて、新たに露光を開始する（光電荷の蓄積を開始する）動作のことをいう。

20

【 0 0 3 3 】

読出し走査系による読出し動作によって読み出される信号は、その直前の読出し動作または電子シャッタ動作以降に受光した光量に対応するものである。そして、直前の読出し動作による読出しタイミングまたは電子シャッタ動作による掃出しタイミングから、今回の読出し動作による読出しタイミングまでの期間が、単位画素における光電荷の露光期間となる。

30

【 0 0 3 4 】

垂直駆動部 1 2 によって選択走査された画素行の各単位画素から出力される信号は、画素列毎に垂直信号線 1 7 の各々を通してカラム処理部 1 3 に入力される。カラム処理部 1 3 は、画素アレイ部 1 1 の画素列毎に、選択行の各画素から垂直信号線 1 7 を通して出力される信号に対して所定の信号処理を行うとともに、信号処理後の画素信号を一時的に保持する。

【 0 0 3 5 】

具体的には、カラム処理部 1 3 は、信号処理として、少なくともノイズ除去処理、例えば CDS (Correlated Double Sampling) 処理を行う。カラム処理部 1 3 による CDS 処理により、リセットノイズや画素内の増幅トランジスタの閾値ばらつき等の、画素固有の固定パターンノイズが除去される。カラム処理部 1 3 には、ノイズ除去処理以外に、例えば、AD (Analog-Digital) 変換機能を持たせ、アナログの画素信号をデジタル信号に変換して出力させることも可能である。

40

【 0 0 3 6 】

水平駆動部 1 4 は、シフトレジスタやアドレスデコーダなどによって構成され、カラム処理部 1 3 の画素列に対応する単位回路を順番に選択する。水平駆動部 1 4 による選択走査により、カラム処理部 1 3 において単位回路毎に信号処理された画素信号が順番に出力される。

【 0 0 3 7 】

50

システム制御部 15 は、各種のタイミング信号を生成するタイミングジェネレータ等によって構成され、そのタイミングジェネレータで生成された各種のタイミング信号を基に、垂直駆動部 12、カラム処理部 13、および水平駆動部 14 等の駆動制御を行う。

【0038】

信号処理部 18 は、少なくとも演算処理機能を有し、カラム処理部 13 から出力される画素信号に対して演算処理等の種々の信号処理を行う。データ格納部 19 は、信号処理部 18 での信号処理に必要なデータを一時的に格納する。

【0039】

なお、信号処理部 18 およびデータ格納部 19 は、CMOSイメージセンサ 10 と同じ基板（半導体基板）上に搭載されても構わないし、CMOSイメージセンサ 10 とは別の基板上に配置されるようにしても構わない。また、信号処理部 18 およびデータ格納部 19 の各処理は、CMOSイメージセンサ 10 とは別の基板に設けられる外部信号処理部、例えば、DSP（Digital Signal Processor）回路やソフトウェアによる処理として実行されても構わない。

10

【0040】

< 固体撮像装置の構造例 >

次に、図 2 を参照して、CMOSイメージセンサ 10 の構造例について説明する。図 2 は、裏面照射型の CMOSイメージセンサ 10 における撮像用の画素（撮像素素）20 の断面構成を示している。

【0041】

図 2 に示される CMOSイメージセンサ 10 においては、支持基板 21 の上に、 SiO_2 からなる配線層 22 が形成され、配線層 22 の上にシリコン基板 23 が形成される。支持基板 21 は、例えば、シリコン、ガラスエポキシ、ガラス、プラスチック等で形成される。シリコン基板 23 の表面には、撮像素素 20 それぞれの光電変換部（受光部）としての複数のフォトダイオード 24 が、所定の間隔で形成される。

20

【0042】

シリコン基板 23 およびフォトダイオード 24 の上には、 SiO_2 からなる保護膜 25 が形成される。保護膜 25 の上には、隣接する画素 20 への光の漏れ込みを防止するための遮光膜 26 が、隣接するフォトダイオード 24 の間に形成される。遮光膜 26 は、例えばタングステン（W）等の金属で形成される。

30

【0043】

保護膜 25 および遮光膜 26 の上には、カラーフィルタを形成する領域を平坦化するための平坦化膜 27 が形成される。平坦化膜 27 の上には、カラーフィルタ層 28 が形成される。カラーフィルタ層 28 には、複数のカラーフィルタが撮像素素 20 毎に設けられており、各色のカラーフィルタは、例えば、ベイア配列に従って並べられる。

【0044】

カラーフィルタ層 28 の上には、第 1 の有機材料層 29 が形成される。第 1 の有機材料層 29 は、例えば、アクリル系樹脂材料、スチレン系樹脂材料、エポキシ系樹脂材料等で形成される。第 1 の有機材料層 29 の上には、マイクロレンズ 30 が形成される。マイクロレンズ 30 は、例えば屈折率 1.45 の透明な材料で形成される。

40

【0045】

マイクロレンズ 30 上部には、カバーガラス 31 が第 2 の有機材料層 32 を介して接着されている。カバーガラス 31 は、ガラスに限らず、樹脂等の透明板で形成されるようにしてもよい。また、マイクロレンズ 30 とカバーガラス 31 との間には、水分や不純物の浸入を防止するための保護膜が形成されてもよい。第 2 の有機材料層 32 は、第 1 の有機材料層 29 と同じく、アクリル系樹脂材料、スチレン系樹脂材料、エポキシ系樹脂材料等で形成される。

【0046】

なお、図 2 に示される構成は一例であり、他の構成、例えば、上述した各層だけでなく、他の層が追加されたり、または上述した層のうちのいずれかの層が削除されたような構

50

成であっても、以下で説明する本技術を適用可能である。

【0047】

<位相差検出画素の構造例>

上述したCMOSイメージセンサ10は、位相差検出を実現するために、位相差検出信号を得るための位相差検出画素を備える。位相差検出信号は、焦点のずれ方向（デフォーカス方向）およびずれ量（デフォーカス量）を表す信号である。

【0048】

位相差検出画素は、撮像画素が行列状に2次元配置されてなる、図1に示す画素アレイ部11（画素領域）内に混在して設けられる。例えば、位相差検出画素は、画素領域内において、左右上下方向に交差した状態で設けられる。

10

【0049】

撮像画素と位相差検出画素とは、その構造が若干異なる。ここで、位相差検出画素の構造の一例について、図3および図4を参照して説明する。図3は位相差検出画素の断面図を、図4はその平面図をそれぞれ示している。

【0050】

なお、図3に示される断面図において、図2に示される断面図と同一の部分には、同一の符号を付し、その説明は適宜省略する。

【0051】

図3において、2つの位相差検出画素40L, 40Rは、左右に隣接して配置されている。位相差検出画素40Lは、瞳面の左側から入射する光を受光し、位相差検出画素40Rは、瞳面の右側から入射する光を受光する。

20

【0052】

位相差検出画素40L, 40Rの上には、位相差検出画素40L, 40Rそれぞれのフォトダイオード24に入射する光を分離するように、分離構造体26Aが配置されている。

【0053】

分離構造体26Aは、隣接する位相差検出画素40L, 40Rそれぞれのフォトダイオード24の間に、それぞれのフォトダイオード24の一部を遮光するように形成される。具体的には、分離構造体26Aは、左右に隣接して配置されている位相差検出画素40L, 40Rそれぞれのフォトダイオード24の境界（素子分離領域）上に延在するように配置される。位相差検出画素40Lのフォトダイオード24は、分離構造体26Aによって、その右側が遮光され、位相差検出画素40Rのフォトダイオード24は、分離構造体26Aによって、その左側が遮光される。

30

【0054】

さらに、分離構造体26Aは、位相差検出画素40L, 40Rそれぞれに面した側壁面に傾きを有し、断面は、光の入射する方向（図中上方向）に向かってテーパ形状を有するように形成されている。分離構造体26Aは、遮光膜26と同じ層に形成され、遮光膜26と同様、W等の金属で形成される。

【0055】

また、図4に示されるように、撮像画素20については、1画素に対応して1つのマイクロレンズ30が形成されているのに対して、位相差検出画素40L, 40Rについては、2画素に対応して1つのマイクロレンズ30Aが形成されている。すなわち、マイクロレンズ30Aは、2画素分のレンズとして形成される。なお、マイクロレンズ30Aは、マイクロレンズ30と同様、例えば、屈折率1.45の透明な材料で形成される。

40

【0056】

以上のような構造によって、位相差検出画素の感度を大幅に向上させることができる。

【0057】

具体的には、従来の固体撮像装置では、図5Aに示されるように、位相差検出画素40L, 40Rに入射する光を分離する分離構造体26Bは、それぞれのフォトダイオード24の受光面の半分を覆うように形成されていた。さらに、位相差検出画素40L, 40R

50

それぞれに、マイクロレンズ 30 が形成されていた。

【0058】

このような構造により、位相差検出画素 40L においては、瞳面の左側から入射する入射光のうちの半分程度の光 51L はフォトダイオード 24 に入射するものの、残りの光 52L は分離構造体 26B に遮光されていた。同様に、位相差検出画素 40R においては、瞳面の右側から入射する入射光のうちの半分程度の光 51R はフォトダイオード 24 に入射するものの、残りの光 52R は分離構造体 26B に遮光されていた。

【0059】

一方、本技術の固体撮像装置では、図 5B に示されるように、位相差検出画素 40L, 40R に入射する光を分離する分離構造体 26A は、側壁面に傾きを有し、その断面がテーパ形状を有するように形成されている。さらに、位相差検出画素 40L, 40R に 1 つのマイクロレンズ 30A が形成されている。

10

【0060】

このような構造により、位相差検出画素 40L においては、瞳面の左側から入射する入射光のうちの半分程度の光 51L に加え、瞳面の右側から入射する入射光のうちの半分程度の光 51L' がフォトダイオード 24 に入射するようになる。同様に、位相差検出画素 40R においては、瞳面の右側から入射する入射光のうちの半分程度の光 51R に加え、瞳面の左側から入射する入射光のうちの半分程度の光 51R' がフォトダイオード 24 に入射するようになる。

【0061】

以上の構造によれば、従来は遮光されていた光が、隣接する位相差検出画素に分配されて入射されるようになるので、位相差検出画素の感度を大幅に向上させることができ、画素サイズが縮小された場合であっても、AFの精度を低下させないようにすることが可能となる。

20

【0062】

また、分離構造体 26A の形状やマイクロレンズ 30A の形状を変えることで、フォトダイオード 24 に入射する光の量を調整することができるので、位相差検出画素の分離能力（像面に入射する光の入射角を選択して受光する機能）を最適に高めることが可能となる。

【0063】

<画素形成の流れについて>

次に、図 6 および図 7 を参照して、本技術の固体撮像装置の画素形成の流れについて説明する。図 6 は、画素形成処理について説明するフローチャートであり、図 7 は、画素形成の工程を示す断面図である。

30

【0064】

なお、以下においては、保護膜 25 上に平坦化膜 27 が形成された後の処理について説明する。

【0065】

まず、ステップ S11 において、遮光膜材が成膜される。具体的には、図 7A に示されるように、平坦化膜 27 上に、例えば W 等からなる遮光膜材 26' が成膜される。なお、図 7 においては、フォトダイオード 24 の図示は省略されている。

40

【0066】

ステップ S12 において、レジストパターンが形成される。具体的には、図 7B に示されるように、遮光膜材 26' 上に、遮光膜 26 を形成するためのフォトレジストパターン 61 と、分離構造体 26A を形成するためのフォトレジストパターン 61A が形成される。フォトレジストパターン 61A は、側壁面に傾きを有し、断面がテーパ形状を有するように形成される。

【0067】

ステップ S13 において、フォトレジストパターン 61, 61A が、その下地に形成された遮光膜材 26' にエッチング転写されることで、ドライエッチング処理が行われる。

50

これにより、図7Cに示されるように、遮光膜26とともに、側壁面に傾きを有し、断面がテーパ形状を有する分離構造体26Aが形成される。

【0068】

その後、ステップS14においては、遮光膜26および分離構造体26A上に、平坦化膜27が形成される。

【0069】

ステップS15においては、平坦化膜27上に、カラーフィルタ層28が形成される。なお、カラーフィルタ層28は、位相差検出画素に対応する画素領域には形成されないものとする。

【0070】

そして、ステップS16において、平坦化膜27上に形成された第1の有機材料層29上に、マイクロレンズ30, 30Aが形成される。

【0071】

以上の処理によれば、位相差検出画素40L, 40Rに入射する光を分離する分離構造体26Aが、側壁面に傾きを有し、断面がテーパ形状を有するように形成されるとともに、位相差検出画素40L, 40Rに対応するマイクロレンズ30Aが形成されるようになる。これにより、従来は遮光されていた光が、隣接する位相差検出画素に分配されて入射されるようになるので、位相差検出画素の感度を大幅に向上させることができ、画素サイズが縮小された場合であっても、AFの精度を低下させないようにすることが可能となる。

【0072】

<位相差検出画素の分離能力>

上述したように、分離構造体26Aの形状やマイクロレンズ30Aの形状を変えることで、位相差検出画素の分離能力を最適に高めることができる。そこで、以下においては、分離構造体26Aの形状やマイクロレンズ30Aの形状を変えた場合の、位相差検出画素の分離能力の変化について詳細に説明する。

【0073】

図8は、図3と同様、本技術の位相差検出画素40L, 40Rの断面図であり、位相差検出画素40L, 40Rに関する各種パラメータについて説明する図である。

【0074】

図8において、aは、画素サイズを表している。bは、マイクロレンズ30Aの厚さを、cは、マイクロレンズ30Aと分離構造体26Aとの距離を表している。また、dは、分離構造体26Aの側壁面の傾きの角度を、eは、分離構造体26Aの上面の幅(線幅)を表している。さらに、fは、遮光膜26の線幅を、gは、分離構造体26A(遮光膜26)とフォトダイオード24(シリコン基板23)表面との距離を表している。

【0075】

(実施例1)

まず、分離構造体26Aの側壁面の傾きの角度dを変化させた場合の位相差検出画素の分離能力について説明する。

【0076】

ここで、分離構造体26Aの側壁面の傾きの角度d以外のパラメータは、以下に示す通りとする。

【0077】

画素サイズ a : 1.12 μm

マイクロレンズ30Aの厚さ b : 1000 nm

マイクロレンズ30Aと分離構造体26Aとの距離 c : 1000 nm

分離構造体26Aの線幅 e : 100 nm

遮光膜26の線幅 f : 200 nm

分離構造体26Aとシリコン基板23表面との距離 g : 100 nm

【0078】

10

20

30

40

50

このような条件で、分離構造体 2 6 A の側壁面の傾きの角度 d を、 0° 、 15° 、 30° とした場合の位相差検出画素 4 0 L、4 0 R の分離特性を図 9 に示す。

【0079】

図 9 のグラフにおいて、横軸は、入射光の入射角を示しており、縦軸は、位相差検出画素 4 0 L、4 0 R の画素出力を示している。図 9 においては、本例の位相差検出画素において、 $d = 0^\circ$ 、 15° 、 30° とした場合の特性に加え、従来の位相差検出画素の特性が示されている

【0080】

このグラフに示されるように、右側に配置されている位相差検出画素 4 0 R は、左側（マイナス側）に入射光の角度をつけると、その出力（感度）が大きくなり、左側に配置されている位相差検出画素 4 0 L は、右側（プラス側）に入射光の角度をつけると、その出力（感度）が大きくなる。

10

【0081】

図 9 に示されるように、本例の位相差検出画素は、 $d = 0^\circ$ 、 15° 、 30° いずれの場合であっても、従来の位相差検出画素と比較して、十分な感度を有するだけでなく、良好な分離特性を有している。すなわち、分離構造体 2 6 A は、所望する位相差検出画素 4 0 L、4 0 R の分離特性に応じて、その側壁面の傾きの角度 d が調整されて形成される。

【0082】

（実施例 2）

次に、分離構造体 2 6 A の線幅 e を変化させた場合の位相差検出画素の分離能力について説明する。

20

【0083】

ここで、分離構造体 2 6 A の線幅 e 以外のパラメータは、以下に示す通りとする。

【0084】

画素サイズ a : $1.12 \mu\text{m}$

マイクロレンズ 3 0 A の厚さ b : 1000 nm

マイクロレンズ 3 0 A と分離構造体 2 6 A との距離 c : 1000 nm

分離構造体 2 6 A の側壁面の傾きの角度 d : 15°

遮光膜 2 6 の線幅 f : 200 nm

分離構造体 2 6 A とシリコン基板 2 3 表面との距離 g : 100 nm

30

【0085】

このような条件で、分離構造体 2 6 A の線幅 e を、 0 nm 、 100 nm 、 300 nm 、 500 nm とした場合の位相差検出画素 4 0 L、4 0 R の分離特性を図 1 0 に示す。

【0086】

図 1 0 に示されるように、本例の位相差検出画素は、 $e = 0 \text{ nm}$ 、 100 nm 、 300 nm 、 500 nm いずれの場合であっても、十分な感度を有するだけでなく、良好な分離特性を有している。すなわち、分離構造体 2 6 A は、所望する位相差検出画素 4 0 L、4 0 R の分離特性に応じて、その線幅 e が調整されて形成される。

【0087】

特に、分離構造体 2 6 A の線幅は、垂直入射光を含む入射角 0° 付近の光に対する感度を変化させることができるため、分離能力の設計に用いるパラメータとして有用となる。一般的に、分離特性において、位相差検出画素の出力がピーク値となる入射角は、 5° 乃至 15° 付近が好ましく、垂直入射光（入射角 0° ）に対する位相差検出画素の出力は、ピーク値の半分以下が好ましい。したがって、本例の場合、分離構造体 2 6 A の線幅 e が、 100 nm 乃至 300 nm 程度（画素サイズの 10% 乃至 30% ）の場合に、より好適な分離特性を得ることができる。

40

【0088】

（実施例 3）

次に、マイクロレンズ 3 0 A の厚さ b と、マイクロレンズ 3 0 A と分離構造体 2 6 A との距離 c を変化させた場合の位相差検出画素の分離能力について説明する。

50

【 0 0 8 9 】

ここで、厚さ b および距離 c 以外のパラメータは、以下に示す通りとする。

【 0 0 9 0 】

画素サイズ a : $1.12 \mu\text{m}$

分離構造体 2 6 A の側壁面の傾きの角度 d : 15°

分離構造体 2 6 A の線幅 e : 100nm

遮光膜 2 6 の線幅 f : 200nm

分離構造体 2 6 A とシリコン基板 2 3 表面との距離 g : 100nm

【 0 0 9 1 】

このような条件で、マイクロレンズ 3 0 A の厚さ b を、 500nm とし、マイクロレンズ 3 0 A と分離構造体 2 6 A との距離 c を、 500nm , 1000nm , 1500nm とした場合の位相差検出画素 4 0 L , 4 0 R の分離特性を、図 1 1 A に示す。同様に、マイクロレンズ 3 0 A の厚さ b を、 1000nm , 1500nm とした場合の位相差検出画素 4 0 L , 4 0 R の分離特性を、図 1 1 B , C に示す。

10

【 0 0 9 2 】

図 1 1 に示されるように、マイクロレンズ 3 0 A の厚さ b によって、分離能力が良好となるマイクロレンズ 3 0 A と分離構造体 2 6 A との距離 c は異なる。すなわち、レンズパワーに応じて、最適なマイクロレンズ 3 0 A と分離構造体 2 6 A との距離 c が決定される。

【 0 0 9 3 】

上述で説明したように、位相差検出画素は、画素領域において撮像素素に混在して配置されるため、位相差検出画素と撮像素素とは、同様の工程で製造されることが好ましい。ここで、撮像素素について、最適なマイクロレンズ 3 0 の厚さおよびマイクロレンズ 3 0 と遮光膜 2 6 との距離がいずれも 500nm であった場合、製造工程の観点から、マイクロレンズ 3 0 A と分離構造体 2 6 A との距離 c を 500nm とすることが好ましい。この場合、図 1 1 C の分離特性に示されるように、マイクロレンズ 3 0 A の厚さ b が 1500nm である場合の分離特性が最も良好とされる。したがって、撮像素素 2 0 と位相差検出画素 4 0 L , 4 0 R の高さを同一とした場合、マイクロレンズ 3 0 A は、図 1 2 に示されるように、撮像素素 2 0 に対応するマイクロレンズ 3 0 よりレンズパワーが大きくなるように形成される。

20

30

【 0 0 9 4 】

以上においては、位相差検出画素の分離能力を向上させるために、分離構造体 2 6 A の形状やマイクロレンズ 3 0 A の形状を変えた構成について説明してきたが、他の構成によって、位相差検出画素の分離能力を向上させることもできる。

【 0 0 9 5 】

(実施例 4)

図 1 3 は、位相差検出画素の分離能力を向上させるようにした位相差検出画素 4 0 L , 4 0 R の断面図を示している。

【 0 0 9 6 】

図 1 3 の構造においては、図 3 の構造に加え、シリコン基板 2 3 の、位相差検出画素 4 0 L , 4 0 R それぞれのフォトダイオード 2 4 の間(素子分離領域)に、トレンチ 7 1 が形成されている。さらに、位相差検出画素 4 0 L と隣接する撮像素素それぞれのフォトダイオード 2 4 の間、および、位相差検出画素 4 0 L と隣接する撮像素素それぞれのフォトダイオード 2 4 の間には、トレンチ 7 2 が形成されている。

40

【 0 0 9 7 】

シリコン基板 2 3 上に形成されたトレンチ 7 1 およびトレンチ 7 2 には、例えば、 SiO が埋め込まれるものとするが、 W や Al 等の金属が埋め込まれるようにしてもよい。

【 0 0 9 8 】

ここで、各種パラメータは、以下に示す通りとする。

【 0 0 9 9 】

50

画素サイズ $a : 1.12 \mu\text{m}$

マイクロレンズ 30 A の厚さ $b : 1000 \text{nm}$

マイクロレンズ 30 A と分離構造体 26 A との距離 $c : 1000 \text{nm}$

分離構造体 26 A の側壁面の傾きの角度 $d : 15^\circ$

分離構造体 26 A の線幅 $e : 100 \text{nm}$

遮光膜 26 の線幅 $f : 200 \text{nm}$

分離構造体 26 A とシリコン基板 23 表面との距離 $g : 100 \text{nm}$

【0100】

このような条件に加え、トレンチ 71, 72 の線幅を 100nm とした場合の位相差検出画素 40 L, 40 R の分離特性を図 14 に示す。図 14 においては、トレンチ 71, 72 を設けた場合の特性に加え、トレンチ 71, 72 を設けない場合の特性が示されている。

10

【0101】

図 14 に示されるように、トレンチ 71, 72 を設けた場合の位相差検出画素は、トレンチ 71, 72 を設けない場合の位相差検出画素と比較して、若干ではあるが分離特性が向上している。

【0102】

また、図 13 の構造によれば、トレンチ 71 により、隣接する位相差検出画素 40 L, 40 R 同士の間での混色を抑えることができ、トレンチ 72 により、位相差検出画素 40 L, 40 R それぞれと、隣接する撮像素素 20 との間での混色を抑えることができる。

【0103】

なお、本例の構造は、上述した他の実施例の位相差検出画素にも適用することができる。

20

【0104】

ところで、本技術の固体撮像装置においては、位相差検出画素 40 L, 40 R の間に設けられた分離構造物 26 A の表面で入射光が反射することで、隣接する撮像素素 20 への信号漏れやゴーストが発生するおそれがある。

【0105】

(実施例 5)

図 15 は、隣接する撮像素素への信号漏れやゴーストの発生を抑制するようにした位相差検出画素 40 L, 40 R の断面図を示している。

30

【0106】

図 15 の構造においては、図 3 の構造に加え、分離構造物 26 A の上面に、反射防止膜 81 が形成されている。

【0107】

反射防止膜 81 は、 SiN , SiON , TaO , HfO , AlO 等により形成され、その膜厚は例えば 60nm とされる。また、反射防止膜 81 は、単層膜として形成されてもよいし、積層膜として形成されてもよい。反射防止膜 81 が積層膜として形成される場合には、層間に SiO が挟まれるようにする。

【0108】

なお、図 15 の例では、反射防止膜 81 は、分離構造物 26 A の上面のみに形成されているが、これに加え、分離構造物 26 A の側壁面に形成されるようにしてもよい。

40

【0109】

ここで、各種パラメータは、以下に示す通りとする。

【0110】

画素サイズ $a : 1.12 \mu\text{m}$

マイクロレンズ 30 A の厚さ $b : 1000 \text{nm}$

マイクロレンズ 30 A と分離構造体 26 A との距離 $c : 1000 \text{nm}$

分離構造体 26 A の側壁面の傾きの角度 $d : 15^\circ$

分離構造体 26 A の線幅 $e : 100 \text{nm}$

遮光膜 26 の線幅 $f : 200 \text{nm}$

50

分離構造体 2 6 A とシリコン基板 2 3 表面との距離 $g : 100 \text{ nm}$

【 0 1 1 1 】

このような条件での位相差検出画素 4 0 L , 4 0 R の分離特性を図 1 6 に示す。図 1 6 においては、反射防止膜 8 1 を設けた場合の特性に加え、反射防止膜 8 1 を設けない場合の特性が示されている。

【 0 1 1 2 】

図 1 6 に示されるように、反射防止膜 8 1 を設けた場合の位相差検出画素は、反射防止膜 8 1 を設けない場合の位相差検出画素と比較して、分離特性に差はほとんどない。

【 0 1 1 3 】

しかしながら、図 1 7 に示されるように、反射防止膜 8 1 を設けた場合の位相差検出画素では、反射防止膜 8 1 を設けない場合の位相差検出画素と比較して、位相差検出画素における反射率を約 40% 抑制することができる。これにより、隣接する撮像素素への信号漏れやゴーストの発生を抑制することが可能となる。

10

【 0 1 1 4 】

なお、本例の構造は、上述した他の実施例の位相差検出画素にも適用することができる。

【 0 1 1 5 】

以上においては、分離構造体 2 6 A を、遮光膜 2 6 と同一の材料で形成するようにしたが、他の材料で形成するようにしてもよい。

【 0 1 1 6 】

(実施例 6)

図 1 8 は、分離構造体を遮光膜と異なる材料で形成するようにした位相差検出画素 4 0 L , 4 0 R の断面図を示している。

20

【 0 1 1 7 】

図 1 8 の構造においては、図 3 の構造における分離構造体 2 6 A に代えて、屈折率が略 1 の透明材料からなる分離構造体 1 0 1 が形成されている。具体的には、分離構造体 1 0 1 は、真空または空気で形成されている。

【 0 1 1 8 】

ここで、各種パラメータは、以下に示す通りとする。

【 0 1 1 9 】

画素サイズ $a : 1.12 \mu \text{ m}$

マイクロレンズ 3 0 A の厚さ $b : 1000 \text{ nm}$

マイクロレンズ 3 0 A と分離構造体 2 6 A との距離 $c : 1000 \text{ nm}$

分離構造体 1 0 1 の側壁面の傾きの角度 $d : 15^\circ$

分離構造体 1 0 1 の線幅 $e : 100 \text{ nm}$

遮光膜 2 6 の線幅 $f : 200 \text{ nm}$

分離構造体 1 0 1 とシリコン基板 2 3 表面との距離 $g : 100 \text{ nm}$

30

【 0 1 2 0 】

このような条件での位相差検出画素 4 0 L , 4 0 R の分離特性を図 1 9 に示す。

【 0 1 2 1 】

本例の位相差検出画素の構造によれば、分離構造体 1 0 1 の屈折率と、その周囲（平坦化膜 2 7）の材料の屈折率との差によって、入射光が左右のフォトダイオード 2 4 へ選択的に導かれるようになるので、図 1 9 に示されるように、良好な分離特性が得られるようになる。

40

【 0 1 2 2 】

なお、分離構造体 1 0 1 の屈折率と、その周囲の材料の屈折率とに差があれば、良好な分離特性が得られることから、分離構造体 1 0 1 の材料として、屈折率の低い材料を用いることができる。具体的には、分離構造体 1 0 1 を、 SiOC （屈折率 1.4）や多孔質（ポーラス） SiOC （屈折率 1.33）等の透明誘電体で形成するようにしてもよい。

【 0 1 2 3 】

50

ここで、分離構造体 101 の屈折率と、その周囲の材料の屈折率との屈折率差 nd を 0.45 , 0.20 , 0.10 とした場合の位相差検出画素 40L , 40R の分離特性を図 20 に示す。

【0124】

図 20 に示されるように、屈折率差 nd によって分離特性は変化するが、 $nd = 0.10$ の場合には決して良好な分離特性が得られるとはいえず、屈折率差 nd が 0.20 以上の場合に、良好な分離特性を得ることができる。

【0125】

なお、本例の構造は、上述した他の実施例の位相差検出画素にも適用することができる。

【0126】

<画素形成の流れについて>

ここで、図 21 および図 22 を参照して、図 18 に示される構造の固体撮像装置の画素形成の流れについて説明する。図 21 は、画素形成処理について説明するフローチャートであり、図 22 は、画素形成の工程を示す断面図である。

【0127】

なお、以下においても、保護膜 25 上に平坦化膜 27 が形成された後の処理について説明する。

【0128】

まず、ステップ S31 において、遮光膜材が成膜される。具体的には、図 22A に示されるように、平坦化膜 27 上に、例えば W 等からなる遮光膜材 26' が成膜される。なお、図 22 においては、フォトダイオード 24 の図示は省略されている。

【0129】

ステップ S32 において、レジストパターンが形成される。具体的には、図 22B に示されるように、遮光膜材 26' 上に、遮光膜 26 を形成するためのフォトリソパターン 61 が形成される。

【0130】

ステップ S33 において、フォトリソパターン 61 が、その下地に形成された遮光膜材 26' にエッチング転写されることで、ドライエッチング処理が行われる。これにより、図 22C に示されるように、遮光膜 26 が形成される。

【0131】

ステップ S34 において、分離構造体 101 に対応する部分に空隙が形成されるようにしつつ、平坦化膜 27 が堆積される。これにより、図 22D に示されるように、平坦化膜 27 内に、真空（空気）からなる分離構造体 101 が形成される。

【0132】

その後、ステップ S35 においては、平坦化膜 27 上に、カラーフィルタ層 28 が形成される。

【0133】

そして、ステップ S36 においては、平坦化膜 27 上に形成された第 1 の有機材料層 29 上に、マイクロレンズ 30 , 30A が形成される。

【0134】

以上の処理によれば、分離構造体 101 の屈折率と、その周囲の材料の屈折率との差によって、良好な分離特性が得られる位相差検出画素が形成されるようになる。これにより、位相差検出画素の感度を大幅に向上させることができ、画素サイズが縮小された場合であっても、AF の精度を低下させないようにすることが可能となる。

【0135】

<その他の構造例>

上述した実施例において、位相差検出画素には、カラーフィルタ層は形成されないものとしたが、位相差検出画素に、カラーフィルタ層が形成されるようにしてもよい。上述した実施例における位相差検出画素は、感度を大幅に向上させる構造を採っているが、被写体によっては画素の飽和信号量を超えてしまい、却って感度を低下させるおそれがある。

10

20

30

40

50

【0136】

そこで、図23に示されるように、位相差検出画素40L、40Rのマイクロレンズ30Aの下層に、光学フィルタ121を設けるようにしてもよい。光学フィルタ121は、入射光のうち所定の性質を持つ光（例えば、特定の波長範囲の光）だけを透過する。

【0137】

これにより、入射光の明るさや色に応じて、適切な信号量が得られるようになり、感度の低下を防ぐことが可能となる。

【0138】

また、以上においては、本技術を、入射光を瞳面の左側から入射する光と瞳面の右側から入射する光に2分割する位相差検出画素に適用するものとしたが、図24に示されるように、入射光を瞳面の左上側から入射する光、瞳面の右上側から入射する光、入射光を瞳面の左下側から入射する光、瞳面の右下側から入射する光に4分割する位相差検出画素40L-1、40R-1、40L-2、40R-2に適用することも可能である。この場合、格子状に配置された4つの位相差検出画素40L-1、40R-1、40L-2、40R-2に対応して1つのマイクロレンズ30Aが形成される。

【0139】

さらに、以上においては、分離構造体は、Wや真空（空気）、透明誘電体により形成されるものとしたが、AlやAg等の反射率の高い材料や、Cu等の半導体プロセスで一般的に用いられる材料により形成されるようにしてもよい。また、分離構造体を、金属と誘電体の両方を用いて形成するようにしてもよく、この場合、誘電体上を薄い金属膜でコーティングすることで、分離構造体を形成するようにする。

【0140】

なお、これらの構造もまた、上述した他の実施例の位相差検出画素にも適用することができる。

【0141】

本技術は、固体撮像装置への適用に限られるものではなく、デジタルスチルカメラやビデオカメラ等の撮像装置や、携帯電話機等の撮像機能を有する携帯端末装置等、固体撮像装置を備える電子機器全般に対して適用することができる。

【0142】

< 電子機器への適用 >

図25は、本技術を適用した電子機器の一例である撮像装置の構成例を示すブロック図である。

【0143】

図25に示されるように、撮像装置200は、撮像レンズ211を含む光学系、固体撮像装置212、カメラ信号処理部であるDSP（Digital Signal Processor）回路213、フレームメモリ214、表示部215、記録部216、操作部217、および電源部218等を有している。DSP回路213、フレームメモリ214、表示部215、記録部216、操作部217、および電源部218は、バスライン219を介して相互に通信可能に接続されている。

【0144】

撮像レンズ211は、被写体からの入射光を取り込んで固体撮像装置212の撮像面上に結像する。固体撮像装置212は、撮像レンズ211によって撮像面上に結像された入射光の光量を画素単位で電気信号に変換して画素信号として出力する。この固体撮像装置212として、位相差検出用画素を備える本技術の固体撮像装置を用いることができる。

【0145】

表示部215は、液晶表示装置や有機EL（Electro Luminescence）表示装置等のパネル型表示装置からなり、固体撮像装置212で撮像された動画または静止画を表示する。記録部216は、固体撮像装置212で撮像された動画または静止画を、メモリカード、磁気テープ、DVD（Digital Versatile Disk）等の記録媒体に記録する。

【0146】

10

20

30

40

50

操作部 2 1 7 は、ユーザによる操作の下、撮像装置 2 0 0 が持つ様々な機能について操作指令を発する。電源部 2 1 8 は、DSP回路 2 1 3、フレームメモリ 2 1 4、表示部 2 1 5、記録部 2 1 6、および操作部 2 1 7 の動作電源となる各種の電源を、これら供給対象に対して適宜供給する。

【 0 1 4 7 】

さらに、撮像装置 2 0 0 は、撮像レンズ 2 1 1 をその光軸方向に駆動するレンズ駆動部 2 2 0 を備えている。レンズ駆動部 2 2 0 は、撮像レンズ 2 1 1 とともに、焦点の調節を行うフォーカス機構を構成している。そして、撮像装置 2 0 0 においては、図示せぬシステムコントローラにより、フォーカス機構の制御や、上述した各構成要素の制御等、種々の制御が行われる。

10

【 0 1 4 8 】

フォーカス機構の制御に関しては、本技術の固体撮像装置における位相差検出用画素から出力される位相差検出信号に基づいて、例えば DSP回路 2 1 3 において、焦点のずれ方向およびずれ量を算出する演算処理が行われる。この演算結果を受けて、図示せぬシステムコントローラは、レンズ駆動部 2 2 0 を介して撮像レンズ 2 0 1 をその光軸方向に移動させることによって焦点（ピント）が合った状態にするフォーカス制御を行う。

【 0 1 4 9 】

なお、本技術の実施の形態は、上述した実施の形態に限定されるものではなく、本技術の要旨を逸脱しない範囲において種々の変更が可能である。

【 0 1 5 0 】

20

さらに、本技術は以下のような構成をとることができる。

(1)

互いに隣接する複数の位相差検出画素と、

前記複数の位相差検出画素の受光部それぞれに入射する光を分離するように配置された分離構造体と

を備え、

前記分離構造体は、側壁面に傾きを有し、断面がテーパ形状を有するように形成された

固体撮像装置。

(2)

30

前記複数の位相差検出画素に対応して形成されるマイクロレンズをさらに備える

(1) に記載の固体撮像装置。

(3)

前記分離構造体の屈折率と、前記分離構造体の周囲の材料の屈折率との差は、0.2以上である

(2) に記載の固体撮像装置。

(4)

前記分離構造体の屈折率は略 1 である

(3) に記載の固体撮像装置。

(5)

40

前記マイクロレンズは、前記複数の位相差検出画素とともに画素領域に配置される撮像画素に対応して形成される他のマイクロレンズよりレンズパワーが大きくなるように形成される

(2) に記載の固体撮像装置。

(6)

前記分離構造体は、側壁面の傾きが、前記複数の位相差検出画素の分離特性に応じて調整されて形成される

(2) に記載の固体撮像装置。

(7)

前記分離構造体は、上面の幅が、前記複数の位相差検出画素の分離特性に応じて調整さ

50

れて形成される

(2) に記載の固体撮像装置。

(8)

前記複数の位相差検出画素の受光部それぞれの間にはトレンチが形成された

(2) 乃至 (7) のいずれかに記載の固体撮像装置。

(9)

前記分離構造体の上面に、反射防止膜が形成された

(2) 乃至 (8) のいずれかに記載の固体撮像装置。

(10)

前記複数の位相差検出画素は、前記マイクロレンズの下層に光学フィルタを備える

(2) 乃至 (9) のいずれかに記載の固体撮像装置。

10

(11)

前記マイクロレンズは、隣接する 2 つの前記位相差検出画素に対応して形成される

(2) 乃至 (10) のいずれかに記載の固体撮像装置。

(12)

前記マイクロレンズは、格子状に配置された 4 つの前記位相差検出画素に対応して形成される

(2) 乃至 (10) のいずれかに記載の固体撮像装置。

(13)

互いに隣接する複数の位相差検出画素と、

前記複数の位相差検出画素の受光部それぞれに入射する光を分離するように配置された分離構造体とを備える固体撮像装置の製造方法であって、

前記分離構造体を、側壁面に傾きを有し、断面がテーパ形状を有するように形成するステップを含む固体撮像装置の製造方法。

20

(14)

互いに隣接する複数の位相差検出画素と、

前記複数の位相差検出画素の受光部それぞれに入射する光を分離するように配置された分離構造体と

を備え、

前記分離構造体は、側壁面に傾きを有し、断面がテーパ形状を有するように形成された固体撮像装置

30

を備える電子機器。

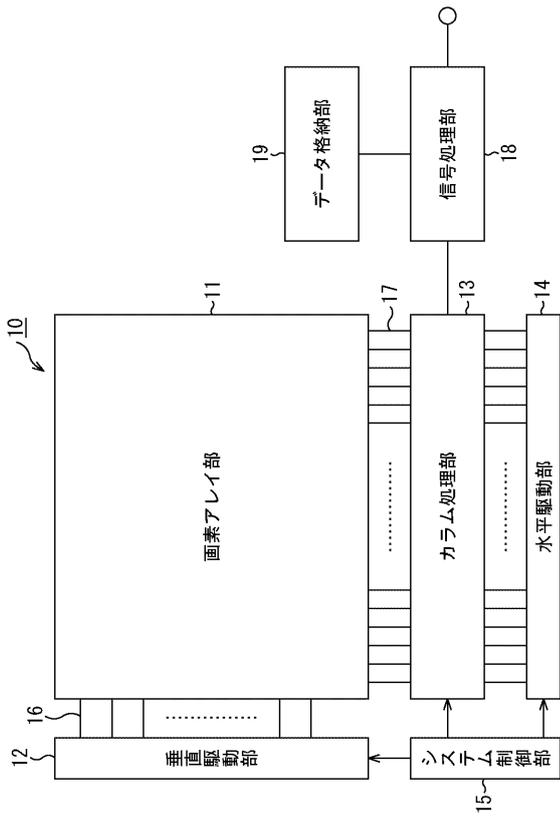
【符号の説明】

【 0 1 5 1 】

1 0 CMOSイメージセンサ, 1 1 画素アレイ部, 2 0 撮像画素, 2 4 フォトダイオード, 2 6 遮光膜, 2 6 A 分離構造体, 3 0, 3 0 A マイクロレンズ, 4 0 L, 4 0 R 位相差検出画素, 7 1, 7 2 トレンチ, 8 1 反射防止膜, 1 0 1 分離構造体, 1 2 1 光学フィルタ, 2 0 0 撮像装置, 2 1 2 固体撮像装置

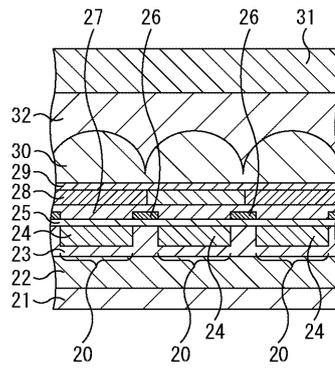
【図1】

図1



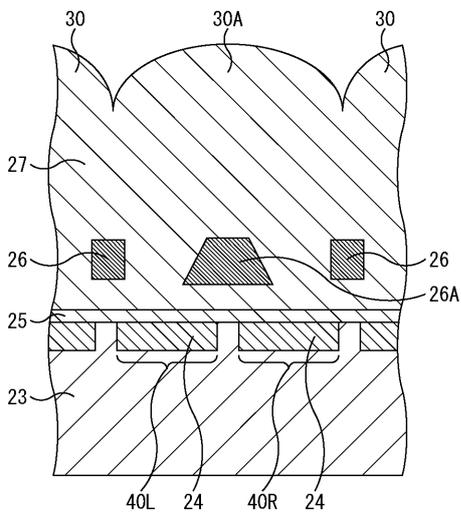
【図2】

図2



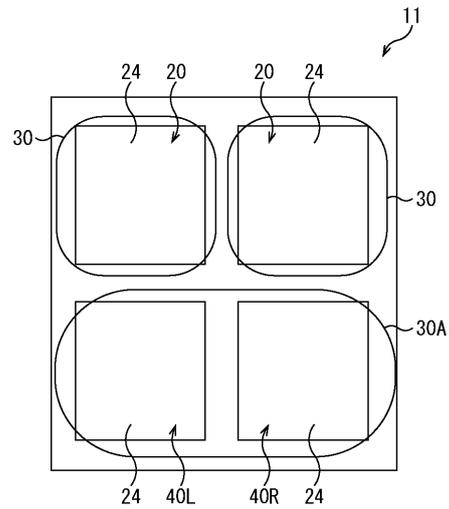
【図3】

図3

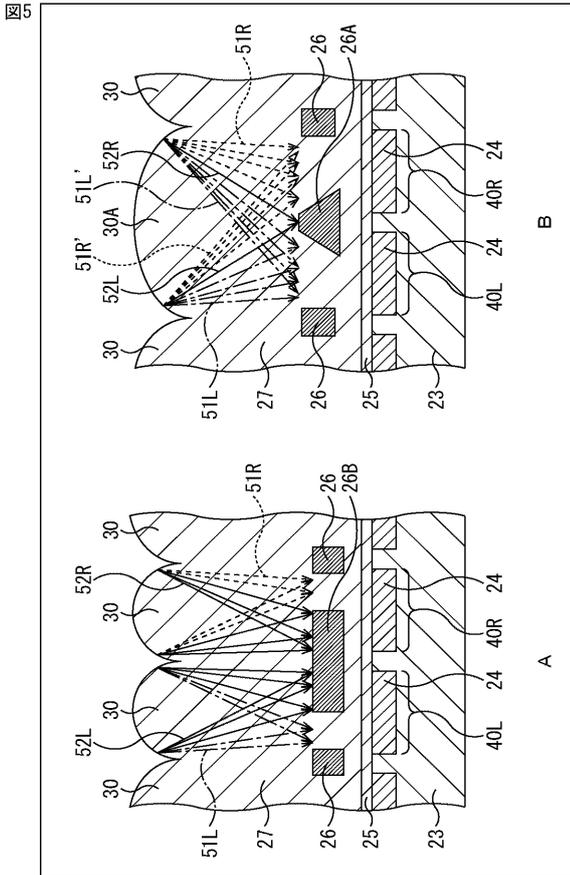


【図4】

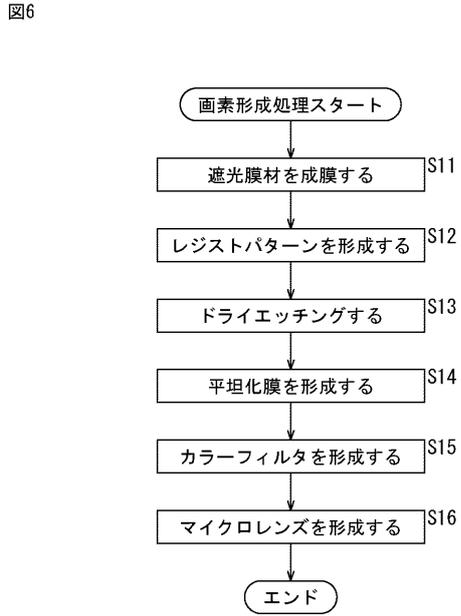
図4



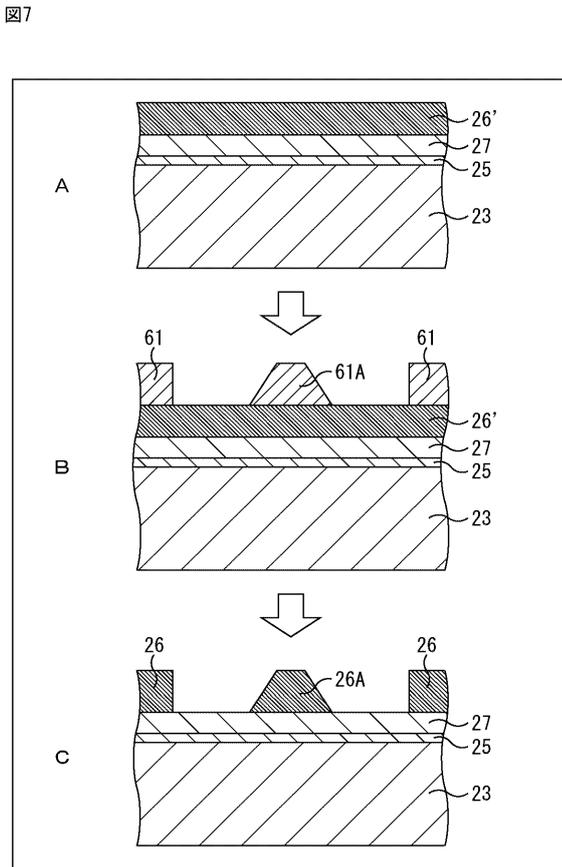
【図5】



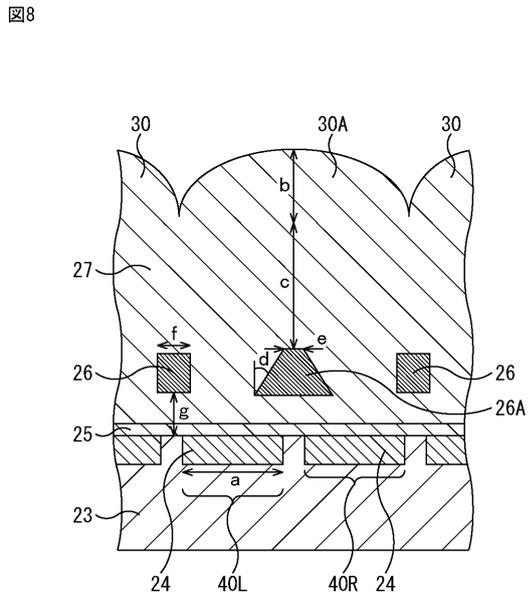
【図6】



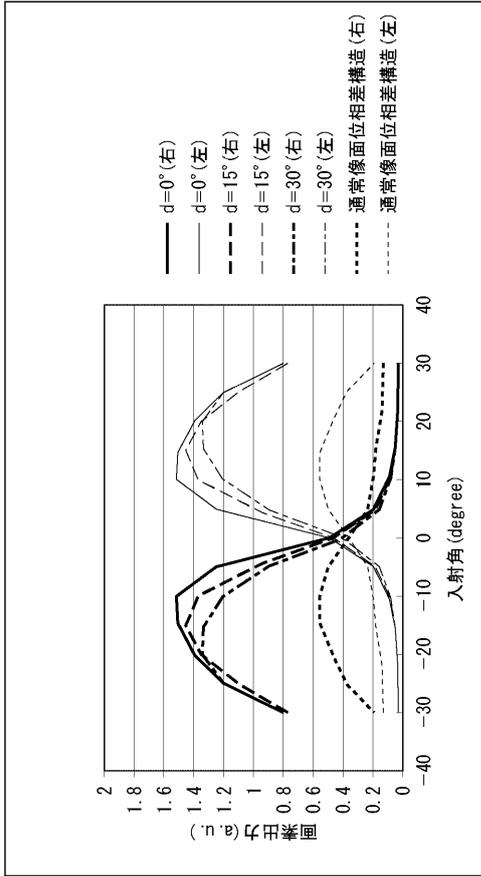
【図7】



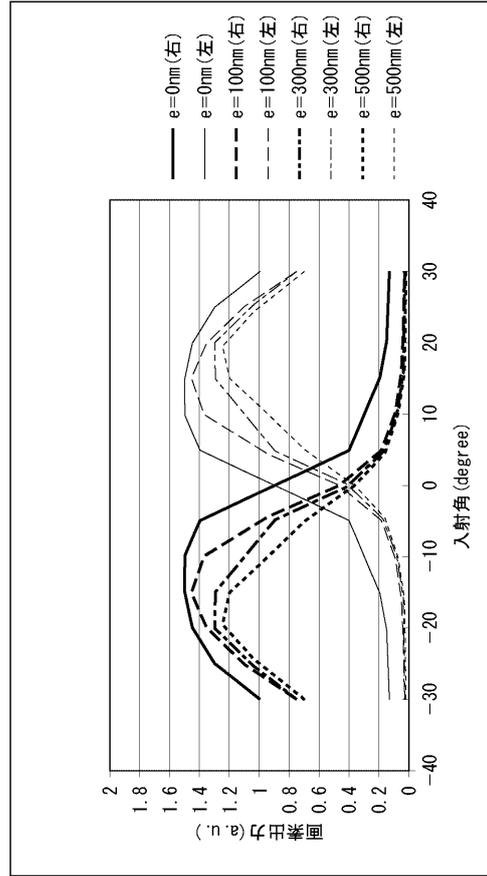
【図8】



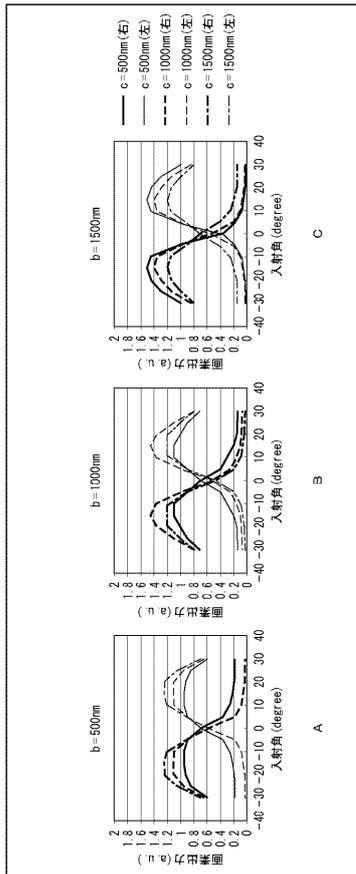
【 图 9 】



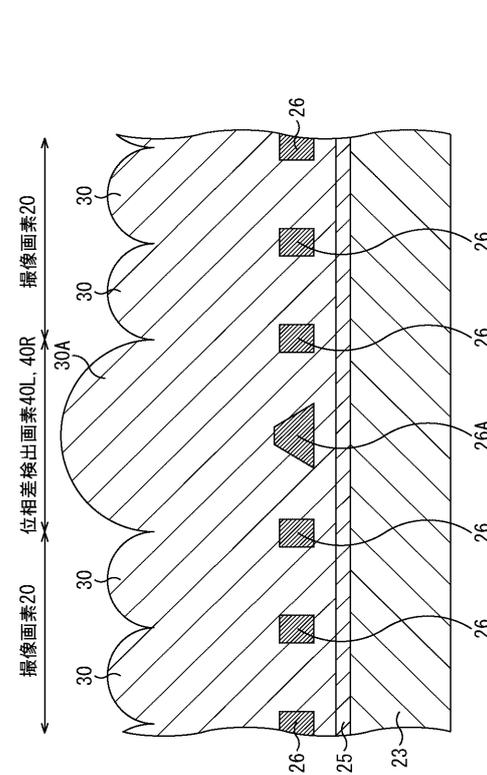
【 图 10 】



【 图 11 】

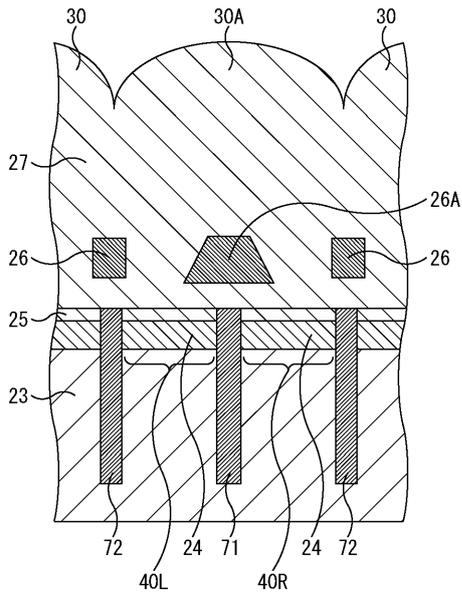


【 图 12 】



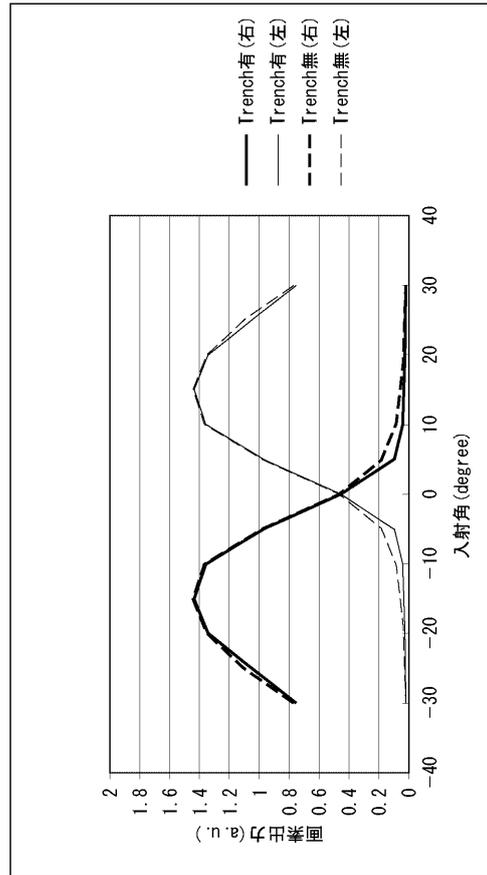
【 図 1 3 】

図13



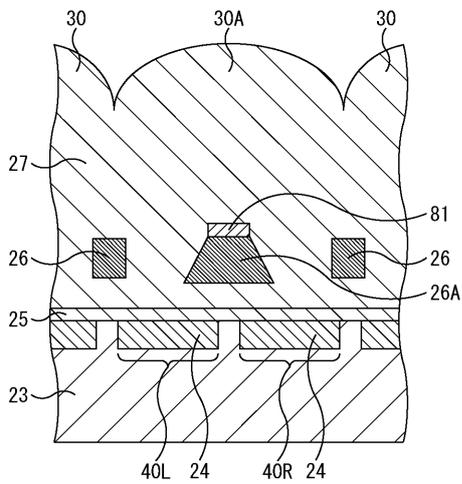
【 図 1 4 】

図14



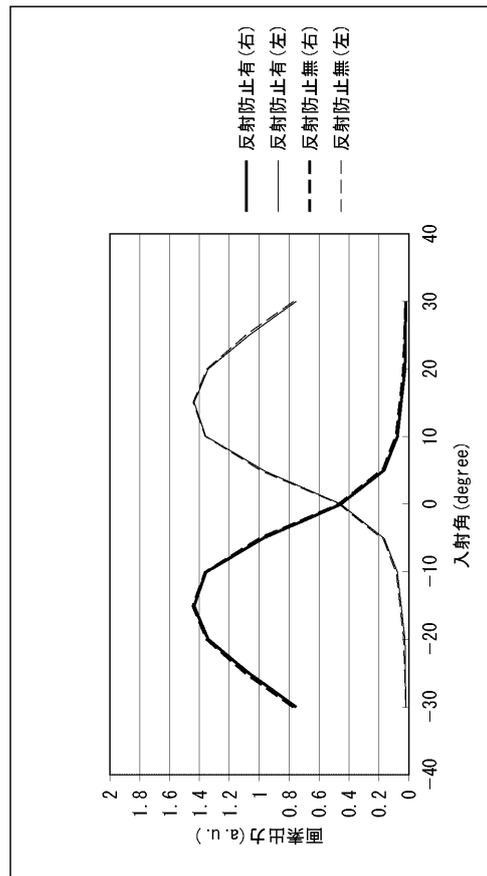
【 図 1 5 】

図15

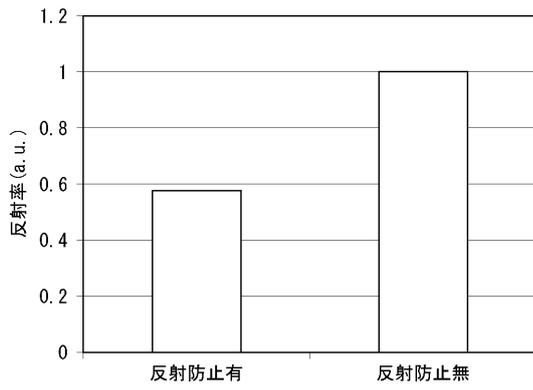


【 図 1 6 】

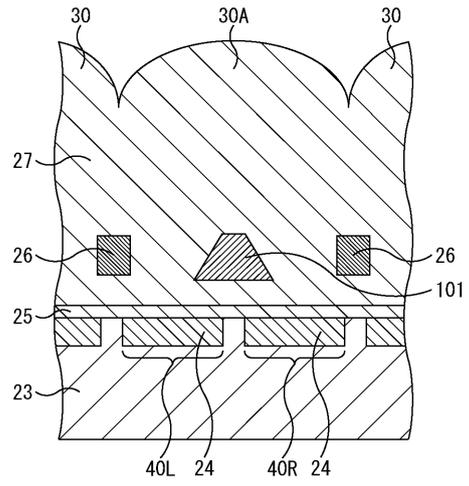
図16



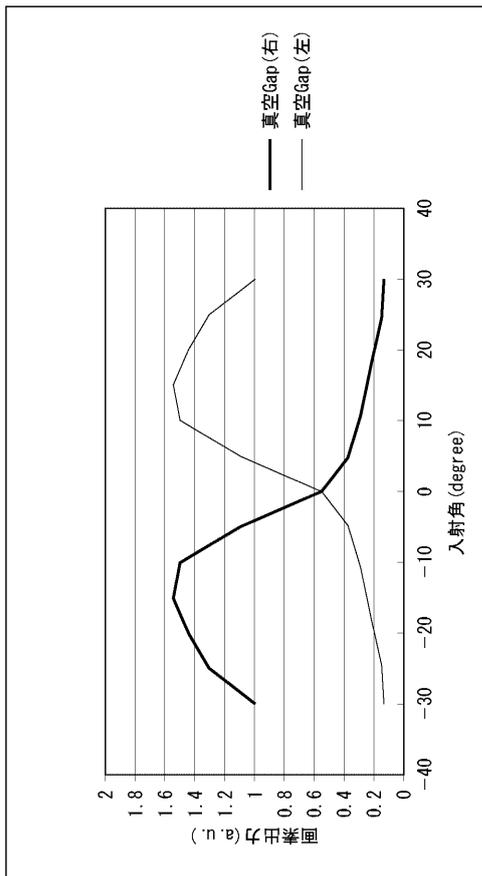
【 図 1 7 】
図17



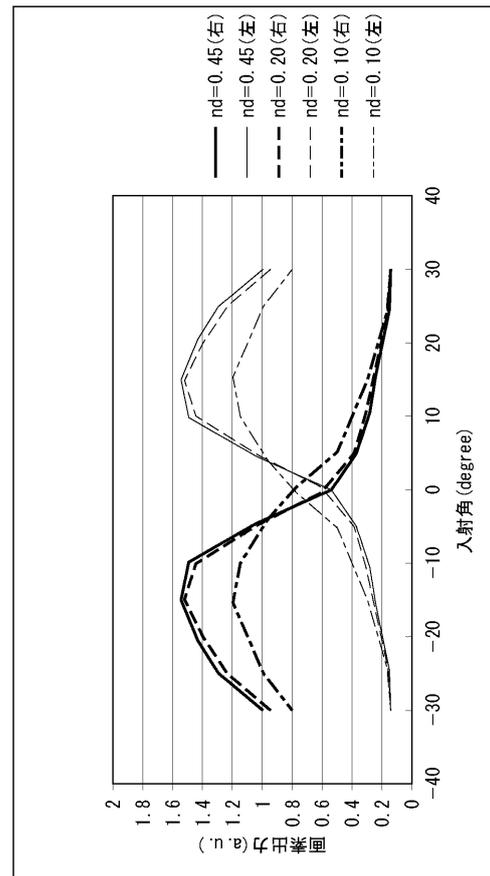
【 図 1 8 】
図18



【 図 1 9 】
図19

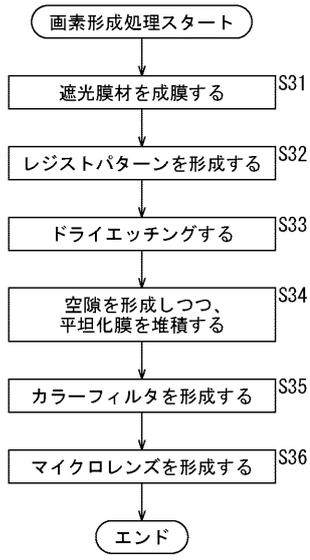


【 図 2 0 】
図20



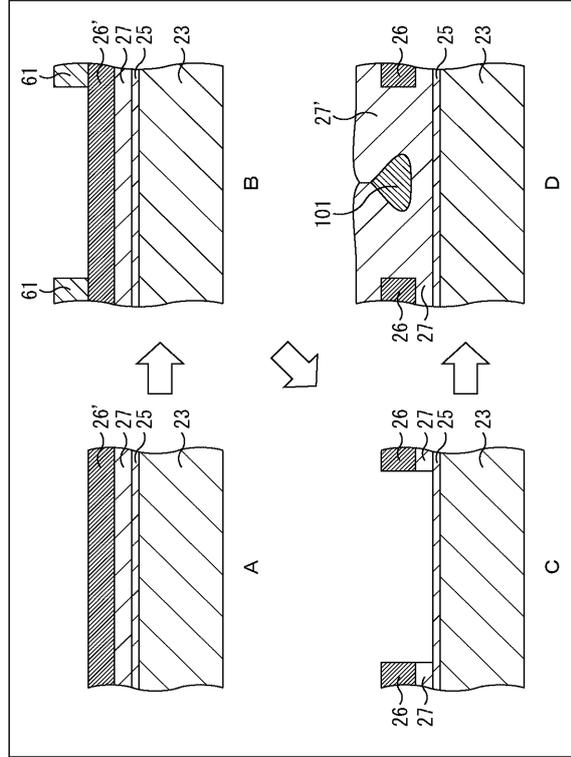
【図 2 1】

図21



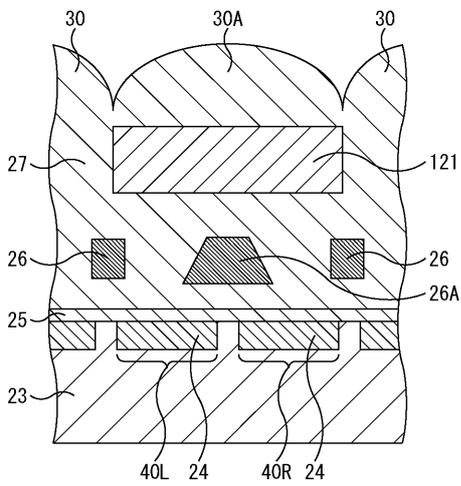
【図 2 2】

図22



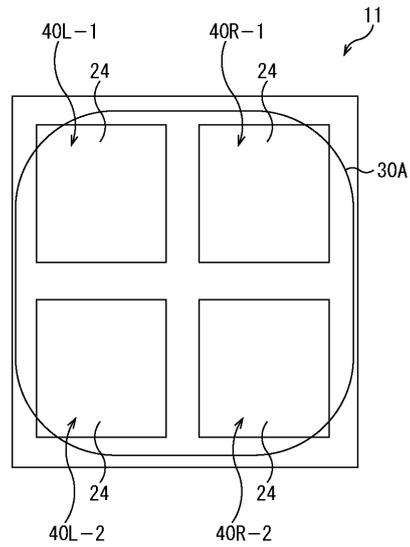
【図 2 3】

図23

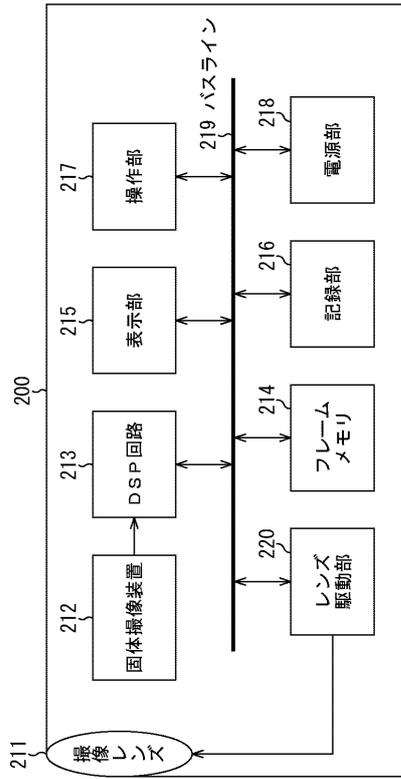


【図 2 4】

図24



【図 25】
図25



フロントページの続き

Fターム(参考) 4M118 AB01 AB02 AB03 AB10 BA14 CA02 CA03 CA32 CA34 GB03
GB06 GB07 GB11 GB14 GC07 GC14 GD04 GD07
5C024 AX01 CX41 CY17 EX12 EX43 GX03 GY31