



(12) 发明专利申请

(10) 申请公布号 CN 101874351 A

(43) 申请公布日 2010. 10. 27

(21) 申请号 200880118141. 6

(72) 发明人 横川峰志 山本真纪子 冈田谕志
池谷亮志

(22) 申请日 2008. 11. 26

(30) 优先权数据

- 2007-304689 2007. 11. 26 JP
- 2007-304690 2007. 11. 26 JP
- 2008-070467 2008. 03. 18 JP
- 2008-185605 2008. 07. 17 JP
- 2008-284352 2008. 11. 05 JP

(74) 专利代理机构 北京集佳知识产权代理有限公司 11227

代理人 朱胜 陈炜

(51) Int. Cl.

H03M 13/19(2006. 01)

(85) PCT申请进入国家阶段日

2010. 05. 26

(86) PCT申请的申请数据

PCT/JP2008/071400 2008. 11. 26

(87) PCT申请的公布数据

W02009/069629 JA 2009. 06. 04

(71) 申请人 索尼公司

地址 日本东京都

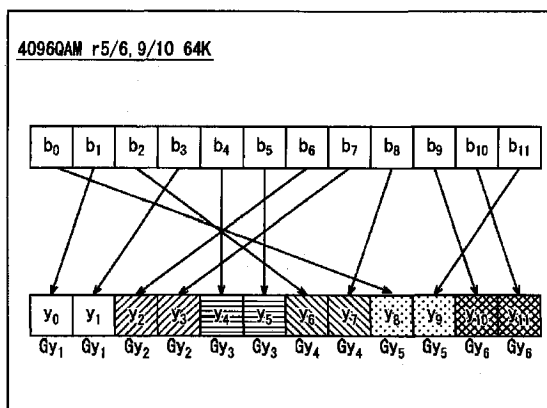
权利要求书 9 页 说明书 120 页 附图 241 页

(54) 发明名称

数据处理设备和数据处理方法

(57) 摘要

本发明涉及一种数据处理装置和数据处理方法,该装置和方法被配置成提高对数据错误的容忍。多路分离器(25)根据用于将LDPC码的码位分配给表示符号的符号位的分配规则,替换mb位的码位,并且将替换之后的码位设定为b个符号的符号位。例如,当m是12并且b是1时,在从12×1个码位和一个符号的12×1个符号位的最高有效位开始的第i+1个位分别被表示为位 b_i 和 y_i 的情况下,通过如下分配来执行替换:例如,将 b_0 分配给 y_8 ,将 b_1 分配给 y_0 ,将 b_2 分配给 y_6 ,将 b_3 分配给 y_1 ,将 b_4 分配给 y_4 ,将 b_5 分配给 y_5 ,将 b_6 分配给 y_2 ,将 b_7 分配给 y_3 ,将 b_8 分配给 y_7 ,将 b_9 分配给 y_{10} ,将 b_{10} 分配给 y_{11} ,以及将 b_{11} 分配给 y_9 。本发明可以应用于例如,用于传送LDPC码的传输系统等。



1. 一种数据处理设备,其中:

其中,具有 N 位的码长的低密度奇偶校验 LDPC 码的码位在存储装置的列方向上被写入,所述存储装置用于在行方向和列方向上存储码位,以及,在行方向上读出的 LDPC 码的码位的 m 位被设定为一个符号,以及此外

预定的正整数由 b 表示,

所述存储装置在行方向上存储 mb 位,以及在列方向上存储 $N/(mb)$ 位;

LDPC 码的码位在所述存储装置的列方向上被写入,以及在行方向上被读出;

所述数据处理设备包括替换装置,

其中,在所述存储装置的行方向上读出的 mb 个码位被设定为 b 个符号的情况下,

所述替换装置用于替换 mb 个码位,使得替换之后的码位形成表示符号的符号位;

LDPC 码是 DVB-S. 2 或 DVB-T. 2 标准中规定的 LDPC 码,以及,具有 64800 位的码长 N 和 $5/6$ 或 $9/10$ 的编码速率;

m 位是 12 位,而整数 b 是 1;

码位的 12 位作为一个符号被映射到 4096QAM 中规定的 4096 个信号点中的信号点;

所述存储装置具有 12 个列,用于在行方向上存储 12×1 位,以及在列方向上存储 $64800/(12 \times 1)$ 位;

所述替换装置执行替换,

其中,从在所述存储装置的行方向上读出的 12×1 个码位的最高有效位开始的第 $i+1$ 位被表示为位 b_i ,以及,从一个符号的 12×1 个符号位的最高有效位开始的第 $i+1$ 位被表示为位 y_i ,

用于针对编码速率是 $5/6$ 的 LDPC 码以及编码速率是 $9/10$ 的 LDPC 码,

将位 b_0 分配给位 y_8 ,

将位 b_1 分配给位 y_0 ,

将位 b_2 分配给位 y_6 ,

将位 b_3 分配给位 y_1 ,

将位 b_4 分配给位 y_4 ,

将位 b_5 分配给位 y_5 ,

将位 b_6 分配给位 y_2 ,

将位 b_7 分配给位 y_3 ,

将位 b_8 分配给位 y_7 ,

将位 b_9 分配给位 y_{10} ,

将位 b_{10} 分配给位 y_{11} ,以及

将位 b_{11} 分配给位 y_9 。

2. 一种数据处理设备,其中:

其中,具有 N 位的码长的低密度奇偶校验 LDPC 码的码位在存储装置的列方向上被写入,所述存储装置用于在行方向和列方向上存储码位,以及,在行方向上读出的 LDPC 码的码位的 m 位被设定为一个符号,以及此外

预定的正整数由 b 表示,

所述存储装置在行方向上存储 mb 位,以及在列方向上存储 $N/(mb)$ 位;

LDPC 码的码位在所述存储装置的列方向上被写入,以及,在行方向上被读出;
所述数据处理设备包括替换装置,
其中,在所述存储装置的行方向上读出的 m_b 个码位被设定为 b 个符号的情况下,
所述替换装置用于替换 m_b 个码位,使得替换之后的码位形成表示符号的符号位;
LDPC 码是 DVB-S. 2 或 DVB-T. 2 标准中规定的 LDPC 码,以及,具有 64800 位的码长 N 和 $5/6$ 或 $9/10$ 的编码速率;
 m 位是 12 位,而整数 b 是 2;
码位的 12 位作为一个符号被映射到 4096QAM 中规定的 4096 个信号点中的信号点;
所述存储装置具有 24 个列,用于在行方向上存储 12×2 位,以及在列方向上存储 $64800 / (12 \times 2)$ 位;
所述替换装置执行替换,
其中,从在所述存储装置的行方向上读出的 12×2 个码位的最高有效位开始的第 $i+1$ 位被表示为位 b_i ,以及,从两个连续符号的 12×2 个符号位的最高有效位开始的第 $i+1$ 位被表示为位 y_i ,
用于针对编码速率是 $5/6$ 的 LDPC 码以及编码速率是 $9/10$ 的 LDPC 码,
将位 b_0 分配给位 y_8 ,
将位 b_2 分配给位 y_0 ,
将位 b_4 分配给位 y_6 ,
将位 b_6 分配给位 y_1 ,
将位 b_8 分配给位 y_4 ,
将位 b_{10} 分配给位 y_5 ,
将位 b_{12} 分配给位 y_2 ,
将位 b_{14} 分配给位 y_3 ,
将位 b_{16} 分配给位 y_7 ,
将位 b_{18} 分配给位 y_{10} ,
将位 b_{20} 分配给位 y_{11} ,
将位 b_{22} 分配给位 y_9 ,
将位 b_1 分配给位 y_{20} ,
将位 b_3 分配给位 y_{12} ,
将位 b_5 分配给位 y_{18} ,
将位 b_7 分配给位 y_{13} ,
将位 b_9 分配给位 y_{16} ,
将位 b_{11} 分配给位 y_{17} ,
将位 b_{13} 分配给位 y_{14} ,
将位 b_{15} 分配给位 y_{15} ,
将位 b_{17} 分配给位 y_{19} ,
将位 b_{19} 分配给位 y_{22} ,
将位 b_{21} 分配给位 y_{23} ,以及
将位 b_{23} 分配给位 y_{21} 。

3. 一种数据处理设备,其中:

其中,具有 N 位的码长的低密度奇偶校验 LDPC 码的码位在存储装置的列方向上被写入,所述存储装置用于在行方向和列方向上存储码位,以及,在行方向上读出的 LDPC 码的码位的 m 位被设定为一个符号,以及此外

预定的正整数由 b 表示,

所述存储装置在行方向上存储 mb 位,以及在列方向上存储 $N/(mb)$ 位;

LDPC 码的码位在所述存储装置的列方向上被写入,以及在行方向上被读出;

所述数据处理设备包括替换装置,

其中,在所述存储装置的行方向上读出的 mb 个码位被设定为连续的 b 个符号的情况下,

所述替换装置用于替换 mb 个码位,使得替换之后的码位形成表示符号的符号位;

LDPC 码是 DVB-S. 2 或 DVB-T. 2 标准中规定的 LDPC 码,以及,具有 16200 位的码长 N 和 $3/4$ 、 $5/6$ 或 $8/9$ 的编码速率,或者具有 64800 位的码长 N 和 $3/4$ 、 $5/6$ 或 $9/10$ 的编码速率;

m 位是 10 位,而整数 b 是 2;

码位的 10 位作为一个符号被映射到 1024QAM 中规定的 1024 个信号点中的信号点;

所述存储装置具有 20 个列,用于在行方向上存储 10×2 位,以及在列方向上存储 $N/(10 \times 2)$ 位;

所述替换装置执行替换,

其中,从在所述存储装置的行方向上读出的 10×2 个码位的最高有效位开始的第 $i+1$ 位被表示为位 b_i ,以及,从两个连续符号的 10×2 个符号位的最高有效位开始的第 $i+1$ 位被表示为位 y_i ,

用于针对码长 N 是 16200 位且编码速率是 $3/4$ 、 $5/6$ 或 $8/9$ 的 LDPC 码以及码长 N 是 64800 位且编码速率是 $3/4$ 、 $5/6$ 或 $9/10$ 的 LDPC 码,

将位 b_0 分配给位 y_8 ,

将位 b_1 分配给位 y_3 ,

将位 b_2 分配给位 y_7 ,

将位 b_3 分配给位 y_{10} ,

将位 b_4 分配给位 y_{19} ,

将位 b_5 分配给位 y_4 ,

将位 b_6 分配给位 y_9 ,

将位 b_7 分配给位 y_5 ,

将位 b_8 分配给位 y_{17} ,

将位 b_9 分配给位 y_6 ,

将位 b_{10} 分配给位 y_{14} ,

将位 b_{11} 分配给位 y_{11} ,

将位 b_{12} 分配给位 y_2 ,

将位 b_{13} 分配给位 y_{18} ,

将位 b_{14} 分配给位 y_{16} ,

将位 b_{15} 分配给位 y_{15} ,

将位 b_{16} 分配给位 y_0 ,

将位 b_{17} 分配给位 y_1 ,

将位 b_{18} 分配给位 y_{13} , 以及

将位 b_{19} 分配给位 y_{12} 。

4. 一种数据处理设备, 其中:

其中, 具有 N 位的码长的低密度奇偶校验 LDPC 码的码位在存储装置的列方向上被写入, 所述存储装置用于在行方向和列方向上存储码位, 以及, 在行方向上读出的 LDPC 码的码位的 m 位被设定为一个符号, 以及此外

预定的正整数由 b 表示,

所述存储装置在行方向上存储 mb 位, 以及在列方向上存储 $N/(mb)$ 位;

LDPC 码的码位在所述存储装置的列方向上被写入, 以及在行方向上被读出;

所述数据处理设备包括替换装置,

其中, 在所述存储装置的行方向上读出的 mb 个码位被设定为 b 个符号的情况下,

所述替换装置用于替换 mb 个码位, 使得替换之后的码位形成表示符号的符号位;

LDPC 码是 DVB-S. 2 或 DVB-T. 2 标准中规定的 LDPC 码, 以及, 具有 16200 位的码长 N 和 $5/6$ 或 $8/9$ 的编码速率, 或者具有 64800 位的码长 N 和 $5/6$ 或 $9/10$ 的编码速率;

m 位是 12 位, 而整数 b 是 2;

码位的 12 位作为一个符号被映射到 4096QAM 中规定的 4096 个信号点中的信号点;

所述存储装置具有 24 个列, 用于在行方向上存储 12×2 位, 以及在列方向上存储 $N/(12 \times 2)$ 位;

所述替换装置执行替换,

其中, 从在所述存储装置的行方向上读出的 12×2 个码位的最高有效位开始的第 $i+1$ 位被表示为位 b_i , 以及, 从两个连续符号的 12×2 个符号位的最高有效位开始的第 $i+1$ 位被表示为位 y_i ,

用于针对码长 N 是 16200 位且编码速率是 $5/6$ 或 $8/9$ 的 LDPC 码以及码长 N 是 64800 位且编码速率是 $5/6$ 或 $9/10$ 的 LDPC 码,

将位 b_0 分配给位 y_{10} ,

将位 b_1 分配给位 y_{15} ,

将位 b_2 分配给位 y_4 ,

将位 b_3 分配给位 y_{19} ,

将位 b_4 分配给位 y_{21} ,

将位 b_5 分配给位 y_{16} ,

将位 b_6 分配给位 y_{23} ,

将位 b_7 分配给位 y_{18} ,

将位 b_8 分配给位 y_{11} ,

将位 b_9 分配给位 y_{14} ,

将位 b_{10} 分配给位 y_{22} ,

将位 b_{11} 分配给位 y_5 ,

将位 b_{12} 分配给位 y_6 ,

将位 b_{13} 分配给位 y_{17} ,

将位 b_{14} 分配给位 y_{13} ,

将位 b_{15} 分配给位 y_{20} ,

将位 b_{16} 分配给位 y_1 ,

将位 b_{17} 分配给位 y_3 ,

将位 b_{18} 分配给位 y_9 ,

将位 b_{19} 分配给位 y_2 ,

将位 b_{20} 分配给位 y_7 ,

将位 b_{21} 分配给位 y_8 ,

将位 b_{22} 分配给位 y_{12} , 以及

将位 b_{23} 分配给位 y_0 。

5. 一种数据处理方法, 其中:

其中, 在存储装置的列方向上写入具有 N 位的码长的低密度奇偶校验 LDPC 码的码位, 所述存储装置用于在行方向和列方向上存储码位, 以及, 将在行方向上读出的 LDPC 码的码位的 m 位设定为一个符号, 以及此外

预定的正整数由 b 表示,

所述存储装置在行方向上存储 mb 位, 以及在列方向上存储 $N/(mb)$ 位;

LDPC 码的码位在所述存储装置的列方向上被写入, 以及在行方向上被读出;

所述数据处理方法包括替换步骤,

其中, 在所述存储装置的行方向上读出的 mb 个码位被设定为 b 个符号的情况下,

所述替换步骤用于替换 mb 个码位, 使得替换之后的码位形成表示符号的符号位;

LDPC 码是 DVB-S. 2 或 DVB-T. 2 标准中规定的 LDPC 码, 以及, 具有 64800 位的码长 N 和 $5/6$ 或 $9/10$ 的编码速率;

m 位是 12 位, 而整数 b 是 1;

码位的 12 位作为一个符号被映射到 4096QAM 中规定的 4096 个信号点中的信号点;

所述存储装置具有 12 个列, 用于在行方向上存储 12×1 位, 以及在列方向上存储 $64800/(12 \times 1)$ 位;

所述替换步骤执行替换,

其中, 从在所述存储装置的行方向上读出的 12×1 个码位的最高有效位开始的第 $i+1$ 位被表示为位 b_i , 以及, 从一个符号的 12×1 个符号位的最高有效位开始的第 $i+1$ 位被表示为位 y_i ,

用于针对编码速率是 $5/6$ 的 LDPC 码以及编码速率是 $9/10$ 的 LDPC 码,

将位 b_0 分配给位 y_8 ,

将位 b_1 分配给位 y_0 ,

将位 b_2 分配给位 y_6 ,

将位 b_3 分配给位 y_1 ,

将位 b_4 分配给位 y_4 ,

将位 b_5 分配给位 y_5 ,

将位 b_6 分配给位 y_2 ,

将位 b_7 分配给位 y_3 ,

将位 b_8 分配给位 y_7 ,

将位 b_9 分配给位 y_{10} ,

将位 b_{10} 分配给位 y_{11} , 以及

将位 b_{11} 分配给位 y_9 。

6. 一种数据处理方法, 其中:

其中, 在存储装置的列方向上写入具有 N 位的码长的低密度奇偶校验 LDPC 码的码位, 所述存储装置用于在行方向和列方向上存储码位, 以及, 将在行方向上读出的 LDPC 码的码位的 m 位设定为一个符号, 以及此外

预定的正整数由 b 表示,

所述存储装置在行方向上存储 mb 位, 以及在列方向上存储 $N/(mb)$ 位;

LDPC 码的码位在所述存储装置的列方向上被写入, 以及在行方向上被读出;

所述数据处理方法包括替换步骤,

其中, 在所述存储装置的行方向上读出的 mb 个码位被设定为 b 个符号的情况下,

所述替换步骤用于替换 mb 个码位, 使得替换之后的码位形成表示符号的符号位;

LDPC 码是 DVB-S. 2 或 DVB-T. 2 标准中规定的 LDPC 码, 以及, 具有 64800 位的码长 N 和 $5/6$ 或 $9/10$ 的编码速率;

m 位是 12 位, 而整数 b 是 2;

码位的 12 位作为一个符号被映射到 4096QAM 中规定的 4096 个信号点中的信号点;

所述存储装置具有 24 个列, 用于在行方向上存储 12×2 位, 以及在列方向上存储 $64800/(12 \times 2)$ 位;

所述替换步骤执行替换,

其中, 从在所述存储装置的行方向上读出的 12×2 个码位的最高有效位开始的第 $i+1$ 位被表示为位 b_i , 以及, 从两个连续符号的 12×2 个符号位的最高有效位开始的第 $i+1$ 位被表示为位 y_i ,

用于针对编码速率是 $5/6$ 的 LDPC 码以及编码速率是 $9/10$ 的 LDPC 码,

将位 b_0 分配给位 y_8 ,

将位 b_2 分配给位 y_0 ,

将位 b_4 分配给位 y_6 ,

将位 b_6 分配给位 y_1 ,

将位 b_8 分配给位 y_4 ,

将位 b_{10} 分配给位 y_5 ,

将位 b_{12} 分配给位 y_2 ,

将位 b_{14} 分配给位 y_3 ,

将位 b_{16} 分配给位 y_7 ,

将位 b_{18} 分配给位 y_{10} ,

将位 b_{20} 分配给位 y_{11} ,

将位 b_{22} 分配给位 y_9 ,

将位 b_1 分配给位 y_{20} ,

将位 b_3 分配给位 y_{12} ，
 将位 b_5 分配给位 y_{18} ，
 将位 b_7 分配给位 y_{13} ，
 将位 b_9 分配给位 y_{16} ，
 将位 b_{11} 分配给位 y_{17} ，
 将位 b_{13} 分配给位 y_{14} ，
 将位 b_{15} 分配给位 y_{15} ，
 将位 b_{17} 分配给位 y_{19} ，
 将位 b_{19} 分配给位 y_{22} ，
 将位 b_{21} 分配给位 y_{23} ，以及
 将位 b_{23} 分配给位 y_{21} 。

7. 一种数据处理方法，其中：

其中，在存储装置的列方向上写入具有 N 位的码长的低密度奇偶校验 LDPC 码的码位，所述存储装置用于在行方向和列方向上存储码位，以及，将在行方向上读出的 LDPC 码的码位的 m 位设定为一个符号，以及此外

预定的正整数由 b 表示，

所述存储装置在行方向上存储 mb 位，以及在列方向上存储 $N/(mb)$ 位；

LDPC 码的码位在所述存储装置的列方向上被写入，以及在行方向上被读出；

所述数据处理方法包括替换步骤，

其中，在所述存储装置的行方向上读出的 mb 个码位被设定为连续的 b 个符号的情况下，

所述替换步骤用于替换 mb 个码位，使得替换之后的码位形成表示符号的符号位；

LDPC 码是 DVB-S. 2 或 DVB-T. 2 标准中规定的 LDPC 码，以及，具有 16200 位的码长 N 和 $3/4$ 、 $5/6$ 或 $8/9$ 的编码速率，或者具有 64800 位的码长 N 和 $3/4$ 、 $5/6$ 或 $9/10$ 的编码速率；

m 位是 10 位，而整数 b 是 2；

码位的 10 位作为一个符号被映射到 1024QAM 中规定的 1024 个信号点中的信号点；

所述存储装置具有 20 个列，用于在行方向上存储 10×2 位以及在列方向上存储 $N/(10 \times 2)$ 位；

所述替换步骤执行替换，

其中，从在所述存储装置的行方向上读出的 10×2 个码位的最高有效位开始的第 $i+1$ 位被表示为位 b_i ，以及，从两个连续符号的 10×2 个符号位的最高有效位开始的第 $i+1$ 位被表示为位 y_i ，

用于针对码长 N 是 16200 位且编码速率是 $3/4$ 、 $5/6$ 或 $8/9$ 的 LDPC 码以及码长 N 是 64800 位且编码速率是 $3/4$ 、 $5/6$ 或 $9/10$ 的 LDPC 码，

将位 b_0 分配给位 y_8 ，

将位 b_1 分配给位 y_3 ，

将位 b_2 分配给位 y_7 ，

将位 b_3 分配给位 y_{10} ，

将位 b_4 分配给位 y_{19} ，

将位 b_5 分配给位 y_4 ，
 将位 b_6 分配给位 y_9 ，
 将位 b_7 分配给位 y_5 ，
 将位 b_8 分配给位 y_{17} ，
 将位 b_9 分配给位 y_6 ，
 将位 b_{10} 分配给位 y_{14} ，
 将位 b_{11} 分配给位 y_{11} ，
 将位 b_{12} 分配给位 y_2 ，
 将位 b_{13} 分配给位 y_{18} ，
 将位 b_{14} 分配给位 y_{16} ，
 将位 b_{15} 分配给位 y_{15} ，
 将位 b_{16} 分配给位 y_0 ，
 将位 b_{17} 分配给位 y_1 ，
 将位 b_{18} 分配给位 y_{13} ，以及
 将位 b_{19} 分配给位 y_{12} 。

8. 一种数据处理方法，其中：

其中，在存储装置的列方向上写入具有 N 位的码长的低密度奇偶校验 LDPC 码的码位，所述存储装置用于在行方向和列方向上存储码位，以及，将在行方向上读出的 LDPC 码的码位的 m 位设定为一个符号，以及此外

预定的正整数由 b 表示，

所述存储装置在行方向上存储 mb 位，以及在列方向上存储 $N/(mb)$ 位；

LDPC 码的码位在所述存储装置的列方向上被写入，以及在行方向上被读出；

所述数据处理方法包括替换步骤，

其中，在所述存储装置的行方向上读出的 mb 个码位被设定为 b 个符号的情况下，

所述替换步骤用于替换 mb 个码位，使得替换之后的码位形成表示符号的符号位；

LDPC 码是 DVB-S. 2 或 DVB-T. 2 标准中规定的 LDPC 码，以及，具有 16200 位的码长 N 和 5/6 或 8/9 的编码速率，或者具有 64800 位的码长 N 和 5/6 或 9/10 的编码速率；

m 位是 12 位，而整数 b 是 2；

码位的 12 位作为一个符号被映射到 4096QAM 中规定的 4096 个信号点中的信号点；

所述存储装置具有 24 个列，用于在行方向上存储 12×2 位，以及在列方向上存储 $N/(12 \times 2)$ 位；

所述替换步骤执行替换，

其中，从在所述存储装置的行方向上读出的 12×2 个码位的最高有效位开始的第 $i+1$ 位被表示为位 b_i ，以及，从两个连续符号的 12×2 个符号位的最高有效位开始的第 $i+1$ 位被表示为位 y_i ，

用于针对码长 N 是 16200 位且编码速率是 5/6 或 8/9 的 LDPC 码以及码长 N 是 64800 位且编码速率是 5/6 或 9/10 的 LDPC 码，

将位 b_0 分配给位 y_{10} ，

将位 b_1 分配给位 y_{15} ，

将位 b_2 分配给位 y_4 ，
将位 b_3 分配给位 y_{19} ，
将位 b_4 分配给位 y_{21} ，
将位 b_5 分配给位 y_{16} ，
将位 b_6 分配给位 y_{23} ，
将位 b_7 分配给位 y_{18} ，
将位 b_8 分配给位 y_{11} ，
将位 b_9 分配给位 y_{14} ，
将位 b_{10} 分配给位 y_{22} ，
将位 b_{11} 分配给位 y_5 ，
将位 b_{12} 分配给位 y_6 ，
将位 b_{13} 分配给位 y_{17} ，
将位 b_{14} 分配给位 y_{13} ，
将位 b_{15} 分配给位 y_{20} ，
将位 b_{16} 分配给位 y_1 ，
将位 b_{17} 分配给位 y_3 ，
将位 b_{18} 分配给位 y_9 ，
将位 b_{19} 分配给位 y_2 ，
将位 b_{20} 分配给位 y_7 ，
将位 b_{21} 分配给位 y_8 ，
将位 b_{22} 分配给位 y_{12} ，以及
将位 b_{23} 分配给位 y_0 。

数据处理设备和数据处理方法

技术领域

[0001] 本发明涉及数据处理设备和数据处理方法,并且特别涉及例如使得有可能提高对数据错误的容限的数据处理和数据处理方法。

背景技术

[0002] LDPC 码具有高纠错能力,并且近些年来开始在传输系统中被广泛采用,所述传输系统包括卫星数字广播系统,诸如例如在欧洲使用的 DVB(数字视频广播)-S. 2 系统(参见例如非专利文献 1)。此外,调查到在下一代陆地数字广播中也采用 LDPC 码。

[0003] 近来的研究发现,类似于 turbo 码等,LDPC 码随着码长增加而提供近似于仙农极限的性能。此外,由于 LDPC 码具有最小距离与码长成比例增加的性质,因此它具有如下特性:它具有优良的块错误概率特性。另外,它具有如下优势:很少出现在 turbo 码等的解码特性中观察到的所谓误码平台现象。

[0004] 在下面,特别描述了如上所述的 LDPC 码。要注意的是,LDPC 码是线性码,并且尽管它不一定是二维码,但是下面描述是在它是二维码的假设下给出的。

[0005] LDPC 码的最显著的特性在于,定义 LDPC 码的奇偶校验矩阵是稀疏矩阵。这里,稀疏矩阵是在其中值是“1”的那些元素的数目非常少的矩阵(在其中几乎所有元素都是 0 的矩阵)。

[0006] 图 1 示出了 LDPC 码的奇偶校验矩阵 H 的示例。

[0007] 在图 1 的奇偶校验矩阵 H 中,每列的权重(列权重) (“1”的数目)(权重)是“3”,并且每行的权重(行权重)是“6”。

[0008] 在采用 LDPC 码的编码(LDPC 编码)中,例如,基于奇偶校验矩阵 H 而产生生成矩阵 G,并且该生成矩阵 G 与二维信息位相乘以产生码字(LDPC 码)。

[0009] 特别地,执行 LDPC 编码的编码设备首先计算如下生成矩阵 G:该生成矩阵 G 与奇偶校验矩阵 H 的转置矩阵 H^T 一起满足表达式 $GH^T = 0$ 。这里,如果生成矩阵 G 是 $K \times N$ 矩阵,那么编码设备将生成矩阵 G 与 K 信息位的比特串(矢量 u) 相乘以产生 N 位的码字 $c (= uG)$ 。接收方经由预定的通信路径接收由编码设备产生的码字(LDPC 码)。

[0010] 可使用如下算法来执行 LDPC 码的解码:Gallager 提出作为概率解码(概率解码)的算法,也就是说,通过在包括变量节点(也被称为消息节点)和校验节点的所谓 Tanner 图上的置信传播的消息传递算法。在下面描述中,变量节点和校验节点中的每个被适当地简称为节点。

[0011] 图 2 图示了 LDPC 码的解码的过程。

[0012] 要注意的是,在下面描述中,由接收方接收的 LDPC 码(一个码字)的第 n 码位的值中的“0”似然性被表示为对数似然比的实数值被适当地称为接收值 u_{0i} 。此外,从校验节点输出的消息由 u_j 表示,并且从变量节点输出的消息由 v_i 表示。

[0013] 首先,在 LDPC 码的解码中,如图 2 所见,在步骤 S11,接收 LDPC 码,并且将消息(校验节点消息) u_j 初始化为“0”,并且此外将作为重复处理的计数的取值为整数的变量 k 初始

化为“0”，此后处理前进到步骤 S12。在步骤 S12，基于通过 LDPC 码的接收而获得的接收值 u_{oi} ，执行由表达式 (1) 表示的数学运算（变量节点数学运算），以确定消息（变量节点消息） v_i 。此外，基于消息 v_i 而执行由表达式 (2) 表示的数学运算（校验节点数学运算），以确定消息 u_j 。

[0014] [表达式 1]

$$[0015] \quad v_i = u_{oi} + \sum_{j=1}^{d_v-1} u_j \quad \dots (1)$$

[0016] [表达式 2]

$$[0017] \quad \tanh\left(\frac{u_j}{2}\right) = \prod_{i=1}^{d_c-1} \tanh\left(\frac{v_i}{2}\right) \quad \dots (2)$$

[0018] 这里，表达式 (1) 和表达式 (2) 中的 d_v 和 d_c 是可以被任意选择的参数，并且表示奇偶校验矩阵 H 的垂直方向（列）和水平方向（行）中的“1”的数目。例如，在 (3,6) 码的情况下， $d_v = 3$ 以及 $d_c = 6$ 。

[0019] 要注意的是，在表达式 (1) 的变量节点数学运算和表达式 (2) 的校验节点数学运算中，由于从消息要从其输出的边（互连变量节点和校验节点的线）输入的消息不是数学运算的对象，因此数学运算的范围是 1 到 d_v-1 或者 1 到 d_c-1 。同时，通过预先产生由表达式 (3) 表示的 $R(v_1, v_2)$ 函数表并且连续（递归）使用如由表达式 (4) 表示的表来执行表达式 (2) 的校验节点数学运算，其中，表达式 (3) 由关于两个输入 v_1 和 v_2 的一个输出定义。

[0020] [表达式 3]

$$[0021] \quad x = 2 \tanh^{-1} \{ \tanh(v_1/2) \tanh(v_2/2) \} = R(v_1, v_2) \quad \dots (3)$$

[0022] [表达式 4]

$$[0023] \quad u_j = R(v_1, R(v_2, R(v_3, \dots, R(v_{d_c-2}, v_{d_c-1}))) \dots (4)$$

[0024] 在步骤 S12，还将变量 k 增加“1”，并且处理前进到步骤 S13。在步骤 S13，判定变量 k 是否大于预定重复解码次数 C。如果在步骤 S13 判定变量 k 不大于 C，那么处理返回到步骤 S12，并且此后重复类似处理。

[0025] 另一方面，如果在步骤 S13 判定变量 k 大于 C，那么处理前进到步骤 S14，在步骤 S14，确定并输出通过执行由表达式 (5) 表示的数学运算而最终将作为解码结果输出的消息 v_i ，从而结束 LDPC 码的解码处理。

[0026] [表达式 5]

$$[0027] \quad v_i = u_{oi} + \sum_{j=1}^{d_v} u_j \quad \dots (5)$$

[0028] 这里，不同于表达式 (1) 的变量节点数学运算，使用来自连接到变量节点的所有边的消息 u_j 来执行表达式 (5) 的数学运算。

[0029] 图 3 图示了 (3,6) LDPC 码（编码速率：1/2，码长：12）的奇偶校验矩阵 H 的示例。

[0030] 在图 3 的奇偶校验矩阵 H 中，与图 1 中类似，列的权重是 3 以及行的权重是 6。

[0031] 图 4 示出了图 3 的奇偶校验矩阵 H 的 Tanner 图。

[0032] 这里，在图 4 中，校验节点由“+”表示，并且变量节点由“=”表示。校验节点和变

量节点分别与奇偶校验矩阵 H 的行和列对应。校验节点与变量节点之间的连接是边,并且与奇偶校验矩阵的元素的“1”对应。

[0033] 具体地说,在奇偶校验矩阵的第 i 列的第 j 行中的元素是 1 的情况下,通过边来连接自上方的第 i 个变量节点(节点“=”)和自上方的第 j 个校验节点(节点“+”)。边表示对应于变量节点的码位具有对应于校验节点的约束条件。

[0034] 在作为用于 LDPC 码的解码方法的和积算法(和积算法)中,重复执行变量节点数学运算和校验节点数学运算。

[0035] 图 5 图示了关于变量节点执行的变量节点数学运算。

[0036] 关于变量节点,通过表达式(1)的变量节点数学运算来确定对应于要被计算的边的消息 v_i ,其中,表达式(1)使用来自连接到变量节点的剩余边的消息 u_1 和 u_2 以及接收值 u_{0i} 。另外,类似地确定对应于任意其他边的消息。

[0037] 图 6 图示了在校验节点处执行的校验节点数学运算。

[0038] 这里,可以通过使用表达式 $a \times b = \exp\{\ln(|a|) + \ln(|b|)\} \times \text{sign}(a) \times \text{sign}(b)$ 的关系来将表达式(2)重写为表达式(6),来执行表达式(2)的校验节点数学运算。要注意的是,在 $x \geq 0$ 的情况下, $\text{sign}(x)$ 是 1,而在 $x < 0$ 的情况下, $\text{sign}(x)$ 是 -1。

[0039] [表达式 6]

$$\begin{aligned}
 [0040] \quad u_j &= 2 \tanh^{-1} \left(\prod_{i=1}^{d_c-1} \tanh \left(\frac{v_i}{2} \right) \right) \\
 [0041] \quad &= 2 \tanh^{-1} \left[\exp \left\{ \sum_{i=1}^{d_c-1} \ln \left(\left| \tanh \left(\frac{v_i}{2} \right) \right| \right) \right\} \times \prod_{i=1}^{d_c-1} \text{sign} \left(\tanh \left(\frac{v_i}{2} \right) \right) \right] \\
 [0042] \quad &= 2 \tanh^{-1} \left[\exp \left\{ - \left(\sum_{i=1}^{d_c-1} - \ln \left(\left| \tanh \left(\frac{|v_i|}{2} \right) \right| \right) \right) \right\} \times \prod_{i=1}^{d_c-1} \text{sign}(v_i) \right] \quad \dots (6)
 \end{aligned}$$

[0043] 此外,如果在 $x \geq 0$ 的情况下,函数 $\phi(x)$ 被定义为表达式 $\phi(x) = \ln(\tanh(x/2))$,那么由于满足表达式 $\phi^{-1}(x) = 2 \tanh^{-1}(e^x)$,因此可以将表达式(6)变换成表达式(7)。

[0044] [表达式 7]

$$[0045] \quad u_j = \phi^{-1} \left(\sum_{i=1}^{d_c-1} \phi(|v_i|) \right) \times \prod_{i=1}^{d_c-1} \text{sign}(v_i) \quad \dots (7)$$

[0046] 在校验节点处,根据表达式(7)执行表达式(2)的校验节点数学运算。

[0047] 具体地说,在校验节点处,使用来自连接到校验节点的剩余边的消息 v_1 、 v_2 、 v_3 、 v_4 和 v_5 ,通过表达式(7)的校验节点数学运算来确定对应于要被计算的边的消息 u_j 。另外,以类似方式确定对应于任意其他边的消息。

[0048] 要注意的是,表达式(7)的函数 $\phi(x)$ 也可以被表示为 $\phi(x) = \ln((e^x + 1)/(e^x - 1))$,并且在 $x > 0$ 的情况下, $\phi(x) = \phi^{-1}(x)$ 。当函数 $\phi(x)$ 和 $\phi^{-1}(x)$ 被合并到硬件中时,虽然有时使用 LUT(查找表)来合并它们,但是这样的 LUT 变成同一 LUT。

[0049] 非专利文献 1 :DVB-S. 2 :ETSI EN 302 307 V1. 1. 2 (2006-06)

发明内容

[0050] 技术问题

[0051] 在用于卫星数字广播的标准 DVB-S. 2 和用于下一代陆地数字广播的标准 DVB-T. 2 中采用 LDPC 码。此外,计划在用于下一代 CATV(有线电视)数字广播的标准 DVB-C. 2 中采用 LDPC 码。

[0052] 在遵循用于诸如 DVB-S. 2 的 DVB 标准的数字广播中,LDPC 码被转换(被符号化)成诸如 QPSK(正交相移键控)的正交调制(数字调制)的符号,并且这些符号被映射到信号点并被传送。

[0053] 在 LDPC 码的符号化中,以两位或更多位为单位执行 LDPC 码的码位替换,并且确定这样替换之后的码位作为符号的位。

[0054] 作为用于 LDPC 码的符号化的码位替换的方法,已经提出了各种方法。然而,需要提出具有提高的对错误的容限的新方法。

[0055] 本发明是鉴于如上所述的情形而提出的,并且使得有可能提高 LDPC 码等的数据对错误的容限。

[0056] 根据本发明的一方面,提供了一种数据处理设备或数据处理方法,其中:具有 N 位码长的 LDPC(低密度奇偶校验)码的码位在用于在行方向和列方向上存储码位的存储装置的列方向上被写入,并且在行方向上读出的 LDPC 码的码位的 m 位被设置为一个符号,并且此外预定正整数由 b 表示,存储装置在行方向上存储 mb 位并且在列方向上存储 $N/(mb)$ 位;LDPC 码的码位在存储装置的列方向上被写入并且在行方向上被读出;数据处理设备或数据处理方法分别包括替换装置或替换步骤,其用于在存储装置的行方向上读出的 mb 个码位被设置为 b 个符号的情况下替换 mb 个码位,使得替换之后的码位形成表示符号的符号位。

[0057] 在如下情况下:LDPC 码是 DVB-S. 2 或 DVB-T. 2 标准中规定的、并且具有 64,800 位的码长 N 以及具有 5/6 或 9/10 的编码速率的 LDPC 码;m 位是 12 位而整数 b 是 1;码位的 12 位作为一个符号被映射到 4096QAM 中规定的 4,096 个信号点中的信号点;以及存储装置具有 12 列以在行方向上存储 12×1 位,并且在列方向上存储 $64,800/(12 \times 1)$ 位;在从存储装置的行方向上读出的 12×1 个码位的最高有效位起的第 i+1 位被表示为位 b_i 以及从一个符号的 12×1 个符号位的最高有效位起的第 i+1 位被表示为位 y_i 的情况下,对于编码速率为 5/6 的 LDPC 码和编码速率为 9/10 的 LDPC 码都可以执行替换,以便:将位 b_0 分配给位 y_8 、将位 b_1 分配给位 y_0 、将位 b_2 分配给位 y_6 、将位 b_3 分配给位 y_1 、将位 b_4 分配给位 y_4 、将位 b_5 分配给位 y_5 、将位 b_6 分配给位 y_2 、将位 b_7 分配给位 y_3 、将位 b_8 分配给位 y_7 、将位 b_9 分配给位 y_{10} 、将位 b_{10} 分配给位 y_{11} 、以及将位 b_{11} 分配给位 y_9 。

[0058] 在如下情况下:LDPC 码是 DVB-S. 2 或 DVB-T. 2 标准中规定的、并且具有 64,800 位的码长 N 以及具有 5/6 或 9/10 的编码速率的 LDPC 码;m 位是 12 位而整数 b 是 2;码位的 12 位作为一个符号被映射到 4096QAM 中规定的 4,096 个信号点中的信号点;以及存储装置具有 24 列,以在行方向上存储 12×2 位,并且在列方向上存储 $64,800/(12 \times 2)$ 位;在从存储装置的行方向上读出的 12×2 个码位的最高有效位起的第 i+1 位被表示为位 b_i 以及从两

个连续符号的 12×2 个符号位的最高有效位起的第 $i+1$ 位被表示为位 y_i 的情况下,对于编码速率为 $5/6$ 的 LDPC 码和编码速率为 $9/10$ 的 LDPC 码都可以执行替换,以便:将位 b_0 分配给位 y_8 、将位 b_2 分配给位 y_0 、将位 b_4 分配给位 y_6 、将位 b_6 分配给位 y_1 、将位 b_8 分配给位 y_4 、将位 b_{10} 分配给位 y_5 、将位 b_{12} 分配给位 y_2 、将位 b_{14} 分配给位 y_3 、将位 b_{16} 分配给位 y_7 、将位 b_{18} 分配给位 y_{10} 、将位 b_{20} 分配给位 y_{11} 、将位 b_{22} 分配给位 y_9 、将位 b_1 分配给位 y_{20} 、将位 b_3 分配给位 y_{12} 、将位 b_5 分配给位 y_{18} 、将位 b_7 分配给位 y_{13} 、将位 b_9 分配给位 y_{16} 、将位 b_{11} 分配给位 y_{17} 、将位 b_{13} 分配给位 y_{14} 、将位 b_{15} 分配给位 y_{15} 、将位 b_{17} 分配给位 y_{19} 、将位 b_{19} 分配给位 y_{22} 、将位 b_{21} 分配给位 y_{23} 、以及将位 b_{23} 分配给位 y_{21} 。

[0059] 在如下情况下:LDPC 码是 DVB-S. 2 或 DVB-T. 2 标准中规定的、并且具有 16,200 位的码长 N 以及具有 $3/4$ 、 $5/6$ 或 $8/9$ 的编码速率、或者具有 64,800 位的码长 N 以及具有 $3/4$ 、 $5/6$ 或 $9/10$ 的编码速率的 LDPC 码; m 位是 10 位而整数 b 是 2;码位的 10 位作为一个符号被映射为 1024QAM 中规定的 1,024 个信号点中的信号点;以及存储装置具有 20 列,以在行方向上存储 10×2 位,并且在列方向上存储 $N/(10 \times 2)$ 位;在从存储装置的行方向上读出的 10×2 个码位的最高有效位起的第 $i+1$ 位被表示为位 b_i 以及从两个连续符号的 10×2 个符号位的最高有效位起的第 $i+1$ 位被表示为位 y_i 的情况下,对于具有 16,200 位的码长 N 以及编码速率为 $3/4$ 、 $5/6$ 或 $8/9$ 的 LDPC 码、或者具有 64,800 位的码长 N 以及编码速率为 $3/4$ 、 $5/6$ 或 $9/10$ 的 LDPC 码都可以执行替换,以便:将位 b_0 分配给位 y_8 、将位 b_1 分配给位 y_3 、将位 b_2 分配给位 y_7 、将位 b_3 分配给位 y_{10} 、将位 b_4 分配给位 y_{19} 、将位 b_5 分配给位 y_4 、将位 b_6 分配给位 y_9 、将位 b_7 分配给位 y_5 、将位 b_8 分配给位 y_{17} 、将位 b_9 分配给位 y_6 、将位 b_{10} 分配给位 y_{14} 、将位 b_{11} 分配给位 y_{11} 、将位 b_{12} 分配给位 y_2 、将位 b_{13} 分配给位 y_{18} 、将位 b_{14} 分配给位 y_{16} 、将位 b_{15} 分配给位 y_{15} 、将位 b_{16} 分配给位 y_0 、将位 b_{17} 分配给位 y_1 、将位 b_{18} 分配给位 y_{13} 、以及将位 b_{19} 分配给位 y_{12} 。

[0060] 在如下情况下:LDPC 码是 DVB-S. 2 或 DVB-T. 2 标准中规定的、并且具有 16,200 位的码长 N 以及具有 $5/6$ 或 $8/9$ 的编码速率、或者具有 64,800 位的码长 N 以及具有 $5/6$ 或 $9/10$ 的编码速率的 LDPC 码; m 位是 12 位而整数 b 是 2;码位的 12 位作为一个符号被映射为 4096QAM 中规定的 4,096 个信号点中的信号点;以及存储装置具有 24 列,以在行方向上存储 12×2 位,并且在列方向上存储 $N/(12 \times 2)$ 位;在从存储装置的行方向上读出的 12×2 个码位的最高有效位起的第 $i+1$ 位被表示为位 b_i 以及从两个连续符号的 12×2 个符号位的最高有效位起的第 $i+1$ 位被表示为位 y_i 的情况下,对于具有 16,200 位的码长 N 以及编码速率为 $5/6$ 或 $8/9$ 的 LDPC 码、或者具有 64,800 位的码长 N 以及编码速率为 $5/6$ 或 $9/10$ 的 LDPC 码都可以执行替换,以便:将位 b_0 分配给位 y_{10} 、将位 b_1 分配给位 y_{15} 、将位 b_2 分配给位 y_4 、将位 b_3 分配给位 y_{19} 、将位 b_4 分配给位 y_{21} 、将位 b_5 分配给位 y_{16} 、将位 b_6 分配给位 y_{23} 、将位 b_7 分配给位 y_{18} 、将位 b_8 分配给位 y_{11} 、将位 b_9 分配给位 y_{14} 、将位 b_{10} 分配给位 y_{22} 、将位 b_{11} 分配给位 y_5 、将位 b_{12} 分配给位 y_6 、将位 b_{13} 分配给位 y_{17} 、将位 b_{14} 分配给位 y_{13} 、将位 b_{15} 分配给位 y_{20} 、将位 b_{16} 分配给位 y_1 、将位 b_{17} 分配给位 y_3 、将位 b_{18} 分配给位 y_9 、将位 b_{19} 分配给位 y_2 、将位 b_{20} 分配给位 y_7 、将位 b_{21} 分配给位 y_8 、将位 b_{22} 分配给位 y_{12} 、以及将位 b_{23} 分配给位 y_0 。

[0061] 在本发明的一方面,其码长为 N 位的 LDPC(低密度奇偶校验码)码的码位在存储装置的列方向上被写入,然后在行方向上被读出,并且在存储装置的行方向上读出的 mb 个

码位被设置为 b 个符号。因此,以如上所述的这样方式替换 mb 个码位,并且确定替换之后的码位为符号位。

[0062] 应该注意的是,数据处理设备可以是独立设备或者可以是构成一个设备的内部块。

[0063] 有利效果

[0064] 根据本发明,可以提高对错误的容限。

附图说明

[0065] 图 1 是图示 LDPC 码的奇偶校验矩阵 H 的视图。

[0066] 图 2 是图示 LDPC 码的解码过程的流程图。

[0067] 图 3 是图示 LDPC 码的奇偶错误矩阵的示例的视图。

[0068] 图 4 是示出奇偶校验矩阵的 Tanner 图的视图。

[0069] 图 5 是示出变量节点的视图。

[0070] 图 6 是示出校验节点的视图。

[0071] 图 7 是示出应用本发明的传输系统的实施例的配置示例的视图。

[0072] 图 8 是示出发送设备 11 的配置示例的框图。

[0073] 图 9 是图示奇偶校验矩阵的视图。

[0074] 图 10 是图示奇偶矩阵的视图。

[0075] 图 11 是图示在 DVB-S. 2 标准中规定的 LDPC 码的奇偶校验矩阵和列权重的视图。

[0076] 图 12 是图示 16QAM 的信号点排列的视图。

[0077] 图 13 是图示 64QAM 的信号点排列的视图。

[0078] 图 14 是图示 16QAM 的信号点排列的视图。

[0079] 图 15 是图示 16QAM 的信号点排列的视图。

[0080] 图 16 是图示多路分离器 25 的处理的视图。

[0081] 图 17 是图示多路分离器 25 的处理的视图。

[0082] 图 18 是示出关于 LDPC 码的解码的 Tanner 图的视图。

[0083] 图 19 是示出具有阶梯结构的奇偶矩阵 H_T 和对应于奇偶矩阵 H_T 的 Tanner 图的视图。

[0084] 图 20 是示出对应于奇偶交织之后的 LDPC 码的奇偶校验矩阵 H 的奇偶矩阵 H_T 的视图。

[0085] 图 21 是图示转换奇偶校验矩阵的视图。

[0086] 图 22 是图示列扭曲交织器 24 的处理的视图。

[0087] 图 23 是图示需要用于列扭曲交织的存储器 31 的列号和写开始位置的地址的视图。

[0088] 图 24 是图示需要用于列扭曲交织的存储器 31 的列号和写开始位置的地址的视图。

[0089] 图 25 是图示发送处理的流程图。

[0090] 图 26 是示出在仿真中采用的通信路径的模型的视图。

[0091] 图 27 是图示由仿真获得的误码率与抖动的多普勒频率 f_d 之间关系的视图。

- [0092] 图 28 是图示由仿真获得的误码率与抖动的多普勒频率 f_d 之间关系的视图。
- [0093] 图 29 是示出 LDPC 编码部件 21 的配置示例的框图。
- [0094] 图 30 是图示 LDPC 编码部件的处理的流程图。
- [0095] 图 31 是图示 2/3 的编码速率和 16, 200 的码长的奇偶校验矩阵初始值表的视图。
- [0096] 图 32 是图示 2/3 的编码速率和 64, 800 的码长的奇偶校验矩阵初始值表的视图。
- [0097] 图 33 是图示 2/3 的编码速率和 64, 800 的码长的奇偶校验矩阵初始值表的视图。
- [0098] 图 34 是图示 2/3 的编码速率和 64, 800 的码长的奇偶校验矩阵初始值表的视图。
- [0099] 图 35 是图示 3/4 的编码速率和 16, 200 的码长的奇偶校验矩阵初始值表的视图。
- [0100] 图 36 是图示 3/4 的编码速率和 64, 800 的码长的奇偶校验矩阵初始值表的视图。
- [0101] 图 37 是图示 3/4 的编码速率和 64, 800 的码长的奇偶校验矩阵初始值表的视图。
- [0102] 图 38 是图示 3/4 的编码速率和 64, 800 的码长的奇偶校验矩阵初始值表的视图。
- [0103] 图 39 是图示 3/4 的编码速率和 64, 800 的码长的奇偶校验矩阵初始值表的视图。
- [0104] 图 40 是图示 4/5 的编码速率和 16, 200 的码长的奇偶校验矩阵初始值表的视图。
- [0105] 图 41 是图示 4/5 的编码速率和 64, 800 的码长的奇偶校验矩阵初始值表的视图。
- [0106] 图 42 是图示 4/5 的编码速率和 64, 800 的码长的奇偶校验矩阵初始值表的视图。
- [0107] 图 43 是图示 4/5 的编码速率和 64, 800 的码长的奇偶校验矩阵初始值表的视图。
- [0108] 图 44 是图示 4/5 的编码速率和 64, 800 的码长的奇偶校验矩阵初始值表的视图。
- [0109] 图 45 是图示 5/6 的编码速率和 16, 200 的码长的奇偶校验矩阵初始值表的视图。
- [0110] 图 46 是图示 5/6 的编码速率和 64, 800 的码长的奇偶校验矩阵初始值表的视图。
- [0111] 图 47 是图示 5/6 的编码速率和 64, 800 的码长的奇偶校验矩阵初始值表的视图。
- [0112] 图 48 是图示 5/6 的编码速率和 64, 800 的码长的奇偶校验矩阵初始值表的视图。
- [0113] 图 49 是图示 5/6 的编码速率和 64, 800 的码长的奇偶校验矩阵初始值表的视图。
- [0114] 图 50 是图示 8/9 的编码速率和 16, 200 的码长的奇偶校验矩阵初始值表的视图。
- [0115] 图 51 是图示 8/9 的编码速率和 64, 800 的码长的奇偶校验矩阵初始值表的视图。
- [0116] 图 52 是图示 8/9 的编码速率和 64, 800 的码长的奇偶校验矩阵初始值表的视图。
- [0117] 图 53 是图示 8/9 的编码速率和 64, 800 的码长的奇偶校验矩阵初始值表的视图。
- [0118] 图 54 是图示 8/9 的编码速率和 64, 800 的码长的奇偶校验矩阵初始值表的视图。
- [0119] 图 55 是图示 9/10 的编码速率和 64, 800 的码长的奇偶校验矩阵初始值表的视图。
- [0120] 图 56 是图示 9/10 的编码速率和 64, 800 的码长的奇偶校验矩阵初始值表的视图。
- [0121] 图 57 是图示 9/10 的编码速率和 64, 800 的码长的奇偶校验矩阵初始值表的视图。
- [0122] 图 58 是图示 9/10 的编码速率和 64, 800 的码长的奇偶校验矩阵初始值表的视图。
- [0123] 图 59 是图示根据奇偶校验矩阵初始值表来确定奇偶校验矩阵 H 的方法的视图。
- [0124] 图 60 是图示根据现有方法的替换处理的视图。
- [0125] 图 61 是图示根据现有方法的替换处理的视图。
- [0126] 图 62 是图示码位组和符号位组的视图, 其中通过 1024QAM 调制具有 16, 200 的码长和 2/3 的编码速率的 LDPC 码。
- [0127] 图 63 是图示分配规则的视图, 其中通过 1024QAM 调制具有 16, 200 的码长和 2/3 的编码速率的 LDPC 码。
- [0128] 图 64 是图示根据通过 1024QAM 调制具有 16, 200 的码长和 2/3 的编码速率的 LDPC

码且倍数 b 是 1 的分配规则的码位替换的视图。

[0129] 图 65 是图示码位组和符号位组的视图,其中通过 1024QAM 调制具有 64,800 的码长和 $2/3$ 的编码速率的 LDPC 码。

[0130] 图 66 是图示分配规则的视图,其中通过 1024QAM 调制具有 64,800 的码长和 $2/3$ 的编码速率的 LDPC 码。

[0131] 图 67 是图示根据通过 1024QAM 调制具有 64,800 的码长和 $2/3$ 的编码速率的 LDPC 码且倍数 b 是 1 的分配规则的码位替换的视图。

[0132] 图 68 是图示码位组和符号位组的视图,其中通过 1024QAM 调制具有 16,200 的码长和 $3/4$ 的编码速率的 LDPC 码。

[0133] 图 69 是图示分配规则的视图,其中通过 1024QAM 调制具有 16,200 的码长和 $3/4$ 的编码速率的 LDPC 码。

[0134] 图 70 是图示根据通过 1024QAM 调制具有 16,200 的码长和 $3/4$ 的编码速率的 LDPC 码且倍数 b 是 1 的分配规则的码位替换的视图。

[0135] 图 71 是图示码位组和符号位组的视图,其中通过 1024QAM 调制具有 64,800 的码长和 $3/4$ 的编码速率的 LDPC 码。

[0136] 图 72 是图示分配规则的视图,其中通过 1024QAM 调制具有 64,800 的码长和 $3/4$ 的编码速率的 LDPC 码。

[0137] 图 73 是图示根据通过 1024QAM 调制具有 64,800 的码长和 $3/4$ 的编码速率的 LDPC 码且倍数 b 是 1 的分配规则的码位替换的视图。

[0138] 图 74 是图示码位组和符号位组的视图,其中通过 1024QAM 调制具有 16,200 的码长和 $4/5$ 的编码速率的 LDPC 码。

[0139] 图 75 是图示分配规则的视图,其中通过 1024QAM 调制具有 16,200 的码长和 $4/5$ 的编码速率的 LDPC 码。

[0140] 图 76 是图示根据通过 1024QAM 调制具有 16,200 的码长和 $4/5$ 的编码速率的 LDPC 码且倍数 b 是 1 的分配规则的码位替换的视图。

[0141] 图 77 是图示码位组和符号位组的视图,其中通过 1024QAM 调制具有 64,800 的码长和 $4/5$ 的编码速率的 LDPC 码。

[0142] 图 78 是图示分配规则的视图,其中通过 1024QAM 调制具有 64,800 的码长和 $4/5$ 的编码速率的 LDPC 码。

[0143] 图 79 是图示根据其中通过 1024QAM 调制具有 64,800 的码长和 $4/5$ 的编码速率的 LDPC 码且倍数 b 是 1 的分配规则的码位替换的视图。

[0144] 图 80 是图示码位组和符号位组的视图,其中通过 1024QAM 调制具有 16,200 的码长和 $5/6$ 的编码速率的 LDPC 码。

[0145] 图 81 是图示分配规则的视图,其中通过 1024QAM 调制具有 16,200 的码长和 $5/6$ 的编码速率的 LDPC 码。

[0146] 图 82 是图示根据通过 1024QAM 调制具有 16,200 的码长和 $5/6$ 的编码速率的 LDPC 码且倍数 b 是 1 的分配规则的码位替换的视图。

[0147] 图 83 是图示码位组和符号位组的视图,其中通过 1024QAM 调制具有 64,800 的码长和 $5/6$ 的编码速率的 LDPC 码。

[0148] 图 84 是图示分配规则的视图,其中通过 1024QAM 调制具有 64,800 的码长和 5/6 的编码速率的 LDPC 码。

[0149] 图 85 是图示根据通过 1024QAM 调制具有 64,800 的码长和 5/6 的编码速率的 LDPC 码且倍数 b 是 1 的分配规则的码位替换的视图。

[0150] 图 86 是图示码位组和符号位组的视图,其中通过 1024QAM 调制具有 16,200 的码长和 8/9 的编码速率的 LDPC 码。

[0151] 图 87 是图示分配规则的视图,其中通过 1024QAM 调制具有 16,200 的码长和 8/9 的编码速率的 LDPC 码。

[0152] 图 88 是图示根据通过 1024QAM 调制具有 16,200 的码长和 8/9 的编码速率的 LDPC 码且倍数 b 是 1 的分配规则的码位替换的视图。

[0153] 图 89 是图示码位组和符号位组的视图,其中通过 1024QAM 调制具有 64,800 的码长和 8/9 的编码速率的 LDPC 码。

[0154] 图 90 是图示分配规则的视图,其中通过 1024QAM 调制具有 64,800 的码长和 8/9 的编码速率的 LDPC 码。

[0155] 图 91 是图示根据通过 1024QAM 调制具有 64,800 的码长和 8/9 的编码速率的 LDPC 码且倍数 b 是 1 的分配规则的码位替换的视图。

[0156] 图 92 是图示码位组和符号位组的视图,其中通过 1024QAM 调制具有 64,800 的码长和 9/10 的编码速率的 LDPC 码。

[0157] 图 93 是图示分配规则的视图,其中通过 1024QAM 调制具有 64,800 的码长和 9/10 的编码速率的 LDPC 码。

[0158] 图 94 是图示根据通过 1024QAM 调制具有 64,800 的码长和 9/10 的编码速率的 LDPC 码且倍数 b 是 1 的分配规则的码位替换的视图。

[0159] 图 95 是图示码位组和符号位组的视图,其中通过 4096QAM 调制具有 16,200 的码长和 2/3 的编码速率的 LDPC 码。

[0160] 图 96 是图示分配规则的视图,其中通过 4096QAM 调制具有 16,200 的码长和 2/3 的编码速率的 LDPC 码。

[0161] 图 97 是图示根据通过 4096QAM 调制具有 16,200 的码长和 2/3 的编码速率的 LDPC 码且倍数 b 是 1 的分配规则的码位替换的视图。

[0162] 图 98 是图示码位组和符号位组的视图,其中通过 4096QAM 调制具有 64,800 的码长和 2/3 的编码速率的 LDPC 码。

[0163] 图 99 是图示分配规则的视图,其中通过 4096QAM 调制具有 64,800 的码长和 2/3 的编码速率的 LDPC 码。

[0164] 图 100 是图示根据通过 4096QAM 调制具有 64,800 的码长和 2/3 的编码速率的 LDPC 码且倍数 b 是 1 的分配规则的码位替换的视图。

[0165] 图 101 是图示码位组和符号位组的视图,其中通过 4096QAM 调制具有 16,200 的码长和 3/4 的编码速率的 LDPC 码。

[0166] 图 102 是图示分配规则的视图,其中通过 4096QAM 调制具有 16,200 的码长和 3/4 的编码速率的 LDPC 码。

[0167] 图 103 是图示根据通过 4096QAM 调制具有 16,200 的码长和 3/4 的编码速率的 LDPC

码且倍数 b 是 1 的分配规则的码位替换的视图。

[0168] 图 104 是图示码位组和符号位组的视图,其中通过 4096QAM 调制具有 64,800 的码长和 $3/4$ 的编码速率的 LDPC 码。

[0169] 图 105 是图示分配规则的视图,其中通过 4096QAM 调制具有 64,800 的码长和 $3/4$ 的编码速率的 LDPC 码。

[0170] 图 106 是图示根据通过 4096QAM 调制具有 64,800 的码长和 $3/4$ 的编码速率的 LDPC 码且倍数 b 是 1 的分配规则的码位替换的视图。

[0171] 图 107 是图示码位组和符号位组的视图,其中通过 4096QAM 调制具有 16,200 的码长和 $4/5$ 的编码速率的 LDPC 码。

[0172] 图 108 是图示分配规则的视图,其中通过 4096QAM 调制具有 16,200 的码长和 $4/5$ 的编码速率的 LDPC 码。

[0173] 图 109 是图示根据通过 4096QAM 调制具有 16,200 的码长和 $4/5$ 的编码速率的 LDPC 码且倍数 b 是 1 的分配规则的码位替换的视图。

[0174] 图 110 是图示码位组和符号位组的视图,其中通过 4096QAM 调制具有 64,800 的码长和 $4/5$ 的编码速率的 LDPC 码。

[0175] 图 111 是图示分配规则的视图,其中通过 4096QAM 调制具有 64,800 的码长和 $4/5$ 的编码速率的 LDPC 码。

[0176] 图 112 是图示根据通过 4096QAM 调制具有 64,800 的码长和 $4/5$ 的编码速率的 LDPC 码且倍数 b 是 1 的分配规则的码位替换的视图。

[0177] 图 113 是图示码位组和符号位组的视图,其中通过 4096QAM 调制具有 16,200 的码长和 $5/6$ 的编码速率的 LDPC 码。

[0178] 图 114 是图示分配规则的视图,其中通过 4096QAM 调制具有 16,200 的码长和 $5/6$ 的编码速率的 LDPC 码。

[0179] 图 115 是图示根据通过 4096QAM 调制具有 16,200 的码长和 $5/6$ 的编码速率的 LDPC 码且倍数 b 是 1 的分配规则的码位替换的视图。

[0180] 图 116 是图示码位组和符号位组的视图,其中通过 4096QAM 调制具有 64,800 的码长和 $5/6$ 的编码速率的 LDPC 码。

[0181] 图 117 是图示分配规则的视图,其中通过 4096QAM 调制具有 64,800 的码长和 $5/6$ 的编码速率的 LDPC 码。

[0182] 图 118 是图示根据通过 4096QAM 调制具有 64,800 的码长和 $5/6$ 的编码速率的 LDPC 码且倍数 b 是 1 的分配规则的码位替换的视图。

[0183] 图 119 是图示码位组和符号位组的视图,其中通过 4096QAM 调制具有 16,200 的码长和 $8/9$ 的编码速率的 LDPC 码。

[0184] 图 120 是图示分配规则的视图,其中通过 4096QAM 调制具有 16,200 的码长和 $8/9$ 的编码速率的 LDPC 码。

[0185] 图 121 是图示根据通过 4096QAM 调制具有 16,200 的码长和 $8/9$ 的编码速率的 LDPC 码且倍数 b 是 1 的分配规则的码位替换的视图。

[0186] 图 122 是图示码位组和符号位组的视图,其中通过 4096QAM 调制具有 64,800 的码长和 $8/9$ 的编码速率的 LDPC 码。

[0187] 图 123 是图示分配规则的视图,其中通过 4096QAM 调制具有 64,800 的码长和 8/9 的编码速率的 LDPC 码。

[0188] 图 124 是图示根据通过 4096QAM 调制具有 64,800 的码长和 8/9 的编码速率的 LDPC 码且倍数 b 是 1 的分配规则的码位替换的视图。

[0189] 图 125 是图示码位组和符号位组的视图,其中通过 4096QAM 调制具有 64,800 的码长和 9/10 的编码速率的 LDPC 码。

[0190] 图 126 是图示分配规则的视图,其中通过 4096QAM 调制具有 64,800 的码长和 9/10 的编码速率的 LDPC 码。

[0191] 图 127 是图示根据通过 4096QAM 调制具有 64,800 的码长和 9/10 的编码速率的 LDPC 码且倍数 b 是 1 的分配规则的码位替换的视图。

[0192] 图 128 是图示其中执行 1024QAM 的信号点的排列的视图。

[0193] 图 129 是图示其中执行 4096QAM 的信号点的排列的视图。

[0194] 图 130 是图示在执行新替换方法的替换处理的情况下以及在在没有执行新替换方法的替换处理的情况下的 BER 仿真结果的视图。

[0195] 图 131 是图示在执行新替换方法的替换处理的情况下以及在在没有执行新替换方法的替换处理的情况下的 BER 仿真结果的视图。

[0196] 图 132 是图示在执行新替换方法的替换处理的情况下以及在在没有执行新替换方法的替换处理的情况下的 BER 仿真结果的视图。

[0197] 图 133 是图示在执行新替换方法的替换处理的情况下以及在在没有执行新替换方法的替换处理的情况下的 BER 仿真结果的视图。

[0198] 图 134 是图示在倍数 b 是 1 的情况下的码位替换的视图。

[0199] 图 135 是图示在倍数 b 是 2 的情况下的码位替换的视图,其利用在倍数 b 是 1 的情况下的码位替换模式。

[0200] 图 136 是图示码位替换的视图,其中通过 1024QAM 调制具有 16,200 的码长和 2/3 的编码速率的 LDPC 码并且倍数 b 是 2。

[0201] 图 137 是图示码位替换的视图,其中通过 1024QAM 调制具有 64,800 的码长和 2/3 的编码速率的 LDPC 码并且倍数 b 是 2。

[0202] 图 138 是图示码位替换的视图,其中通过 1024QAM 调制具有 16,200 的码长和 3/4 的编码速率的 LDPC 码并且倍数 b 是 2。

[0203] 图 139 是图示码位替换的视图,其中通过 1024QAM 调制具有 64,800 的码长和 3/4 的编码速率的 LDPC 码并且倍数 b 是 2。

[0204] 图 140 是图示码位替换的视图,其中通过 1024QAM 调制具有 16,200 的码长和 4/5 的编码速率的 LDPC 码并且倍数 b 是 2。

[0205] 图 141 是图示码位替换的视图,其中通过 1024QAM 调制具有 64,800 的码长和 4/5 的编码速率的 LDPC 码并且倍数 b 是 2。

[0206] 图 142 是图示码位替换的视图,其中通过 1024QAM 调制具有 16,200 的码长和 5/6 的编码速率的 LDPC 码并且倍数 b 是 2。

[0207] 图 143 是图示码位替换的视图,其中通过 1024QAM 调制具有 64,800 的码长和 5/6 的编码速率的 LDPC 码并且倍数 b 是 2。

[0208] 图 144 是图示码位替换的视图,其中通过 1024QAM 调制具有 16,200 的码长和 8/9 的编码速率的 LDPC 码并且倍数 b 是 2。

[0209] 图 145 是图示码位替换的视图,其中通过 1024QAM 调制具有 64,800 的码长和 8/9 的编码速率的 LDPC 码并且倍数 b 是 2。

[0210] 图 146 是图示码位替换的视图,其中通过 1024QAM 调制具有 64,800 的码长和 9/10 的编码速率的 LDPC 码并且倍数 b 是 2。

[0211] 图 147 是图示码位替换的视图,其中通过 4096QAM 调制具有 16,200 的码长和 2/3 的编码速率的 LDPC 码并且倍数 b 是 2。

[0212] 图 148 是图示码位替换的视图,其中通过 4096QAM 调制具有 64,800 的码长和 2/3 的编码速率的 LDPC 码并且倍数 b 是 2。

[0213] 图 149 是图示码位替换的视图,其中通过 4096QAM 调制具有 16,200 的码长和 3/4 的编码速率的 LDPC 码并且倍数 b 是 2。

[0214] 图 150 是图示码位替换的视图,其中通过 4096QAM 调制具有 64,800 的码长和 3/4 的编码速率的 LDPC 码并且倍数 b 是 2。

[0215] 图 151 是图示码位替换的视图,其中通过 4096QAM 调制具有 16,200 的码长和 4/5 的编码速率的 LDPC 码并且倍数 b 是 2。

[0216] 图 152 是图示码位替换的视图,其中通过 4096QAM 调制具有 64,800 的码长和 4/5 的编码速率的 LDPC 码并且倍数 b 是 2。

[0217] 图 153 是图示码位替换的视图,其中通过 4096QAM 调制具有 16,200 的码长和 5/6 的编码速率的 LDPC 码并且倍数 b 是 2。

[0218] 图 154 是图示码位替换的视图,其中通过 4096QAM 调制具有 64,800 的码长和 5/6 的编码速率的 LDPC 码并且倍数 b 是 2。

[0219] 图 155 是图示码位替换的视图,其中通过 4096QAM 调制具有 16,200 的码长和 8/9 的编码速率的 LDPC 码并且倍数 b 是 2。

[0220] 图 156 是图示码位替换的视图,其中通过 4096QAM 调制具有 64,800 的码长和 8/9 的编码速率的 LDPC 码并且倍数 b 是 2。

[0221] 图 157 是图示码位替换的视图,其中通过 4096QAM 调制具有 64,800 的码长和 9/10 的编码速率的 LDPC 码并且倍数 b 是 2。

[0222] 图 158 是图示在执行新替换方法的替换处理的情况下以及在在没有执行新替换方法的替换处理的情况下的 BER 仿真结果的视图。

[0223] 图 159 是图示在执行新替换方法的替换处理的情况下以及在在没有执行新替换方法的替换处理的情况下的 BER 仿真结果的视图。

[0224] 图 160 是图示在执行新替换方法的替换处理的情况下以及在在没有执行新替换方法的替换处理的情况下的 BER 仿真结果的视图。

[0225] 图 161 是图示在执行新替换方法的替换处理的情况下以及在在没有执行新替换方法的替换处理的情况下的 BER 仿真结果的视图。

[0226] 图 162 是示出接收设备 12 的配置示例的框图。

[0227] 图 163 是图示接收处理的流程图。

[0228] 图 164 是图示 LDPC 码的奇偶校验矩阵的示例的视图。

[0229] 图 165 是图示通过将行替换和列替换应用到奇偶校验矩阵获得的矩阵（转换奇偶校验矩阵）的视图。

[0230] 图 166 是图示被划分成 5×5 位的单元的转换奇偶校验矩阵的视图。

[0231] 图 167 是示出在其中对 P 个节点共同执行节点数学运算的解码设备的配置示例的框图。

[0232] 图 168 是示出 LDPC 解码部件 56 的配置示例的框图。

[0233] 图 169 是示出应用本发明的计算机的实施例的配置示例的框图。

[0234] 图 170 是图示码位替换的示例的视图。

[0235] 图 171 是图示另一码位替换的示例的视图。

[0236] 图 172 是图示又一码位替换的示例的视图。

[0237] 图 173 是图示又一码位替换的示例的视图。

[0238] 图 174 是图示 BER 的仿真结果的视图。

[0239] 图 175 是图示另一 BER 的仿真结果的视图。

[0240] 图 176 是图示又一 BER 仿真结果的视图。

[0241] 图 177 是图示又一 BER 仿真结果的视图。

[0242] 图 178 是图示 $2/3$ 的编码速率和 16, 200 的码长的奇偶校验矩阵初始值表的示例的视图。

[0243] 图 179 是图示 $2/3$ 的编码速率和 64, 800 的码长的奇偶校验矩阵初始值表的示例的视图。

[0244] 图 180 是图示 $2/3$ 的编码速率和 64, 800 的码长的奇偶校验矩阵初始值表的示例的视图。

[0245] 图 181 是图示 $2/3$ 的编码速率和 64, 800 的码长的奇偶校验矩阵初始值表的示例的视图。

[0246] 图 182 是图示 $3/4$ 的编码速率和 16, 200 的码长的奇偶校验矩阵初始值表的示例的视图。

[0247] 图 183 是图示 $3/4$ 的编码速率和 64, 800 的码长的奇偶校验矩阵初始值表的示例的视图。

[0248] 图 184 是图示 $3/4$ 的编码速率和 64, 800 的码长的奇偶校验矩阵初始值表的示例的视图。

[0249] 图 185 是图示 $3/4$ 的编码速率和 64, 800 的码长的奇偶校验矩阵初始值表的示例的视图。

[0250] 图 186 是图示 $3/4$ 的编码速率和 64, 800 的码长的奇偶校验矩阵初始值表的示例的视图。

[0251] 图 187 是图示 $4/5$ 的编码速率和 16, 200 的码长的奇偶校验矩阵初始值表的示例的视图。

[0252] 图 188 是图示 $4/5$ 的编码速率和 64, 800 的码长的奇偶校验矩阵初始值表的示例的视图。

[0253] 图 189 是图示 $4/5$ 的编码速率和 64, 800 的码长的奇偶校验矩阵初始值表的示例的视图。

[0254] 图 190 是图示 4/5 的编码速率和 64,800 的码长的奇偶校验矩阵初始值表的示例的视图。

[0255] 图 191 是图示 4/5 的编码速率和 64,800 的码长的奇偶校验矩阵初始值表的示例的视图。

[0256] 图 192 是图示 5/6 的编码速率和 16,200 的码长的奇偶校验矩阵初始值表的示例的视图。

[0257] 图 193 是图示 5/6 的编码速率和 64,800 的码长的奇偶校验矩阵初始值表的示例的视图。

[0258] 图 194 是图示 5/6 的编码速率和 64,800 的码长的奇偶校验矩阵初始值表的示例的视图。

[0259] 图 195 是图示 5/6 的编码速率和 64,800 的码长的奇偶校验矩阵初始值表的示例的视图。

[0260] 图 196 是图示 5/6 的编码速率和 64,800 的码长的奇偶校验矩阵初始值表的示例的视图。

[0261] 图 197 是图示 8/9 的编码速率和 16,200 的码长的奇偶校验矩阵初始值表的示例的视图。

[0262] 图 198 是图示 8/9 的编码速率和 64,800 的码长的奇偶校验矩阵初始值表的示例的视图。

[0263] 图 199 是图示 8/9 的编码速率和 64,800 的码长的奇偶校验矩阵初始值表的示例的视图。

[0264] 图 200 是图示 8/9 的编码速率和 64,800 的码长的奇偶校验矩阵初始值表的示例的视图。

[0265] 图 201 是图示 8/9 的编码速率和 64,800 的码长的奇偶校验矩阵初始值表的示例的视图。

[0266] 图 202 是图示 9/10 的编码速率和 64,800 的码长的奇偶校验矩阵初始值表的示例的视图。

[0267] 图 203 是图示 9/10 的编码速率和 64,800 的码长的奇偶校验矩阵初始值表的示例的视图。

[0268] 图 204 是图示 9/10 的编码速率和 64,800 的码长的奇偶校验矩阵初始值表的示例的视图。

[0269] 图 205 是图示 9/10 的编码速率和 64,800 的码长的奇偶校验矩阵初始值表的示例的视图。

[0270] 图 206 是图示 1/4 的编码速率和 64,800 的码长的奇偶校验矩阵初始值表的示例的视图。

[0271] 图 207 是图示 1/4 的编码速率和 64,800 的码长的奇偶校验矩阵初始值表的示例的视图。

[0272] 图 208 是图示 1/3 的编码速率和 64,800 的码长的奇偶校验矩阵初始值表的示例的视图。

[0273] 图 209 是图示 1/3 的编码速率和 64,800 的码长的奇偶校验矩阵初始值表的示例

的视图。

[0274] 图 210 是图示 2/5 的编码速率和 64, 800 的码长的奇偶校验矩阵初始值表的示例的视图。

[0275] 图 211 是图示 2/5 的编码速率和 64, 800 的码长的奇偶校验矩阵初始值表的示例的视图。

[0276] 图 212 是图示 1/2 的编码速率和 64, 800 的码长的奇偶校验矩阵初始值表的示例的视图。

[0277] 图 213 是图示 1/2 的编码速率和 64, 800 的码长的奇偶校验矩阵初始值表的示例的视图。

[0278] 图 214 是图示 1/2 的编码速率和 64, 800 的码长的奇偶校验矩阵初始值表的示例的视图。

[0279] 图 215 是图示 3/5 的编码速率和 64, 800 的码长的奇偶校验矩阵初始值表的示例的视图。

[0280] 图 216 是图示 3/5 的编码速率和 64, 800 的码长的奇偶校验矩阵初始值表的示例的视图。

[0281] 图 217 是图示 3/5 的编码速率和 64, 800 的码长的奇偶校验矩阵初始值表的示例的视图。

[0282] 图 218 是图示 1/4 的编码速率和 16, 200 的码长的奇偶校验矩阵初始值表的示例的视图。

[0283] 图 219 是图示 1/3 的编码速率和 16, 200 的码长的奇偶校验矩阵初始值表的示例的视图。

[0284] 图 220 是图示 2/5 的编码速率和 16, 200 的码长的奇偶校验矩阵初始值表的示例的视图。

[0285] 图 221 是图示 1/2 的编码速率和 16, 200 的码长的奇偶校验矩阵初始值表的示例的视图。

[0286] 图 222 是图示 3/5 的编码速率和 16, 200 的码长的奇偶校验矩阵初始值表的示例的视图。

[0287] 图 223 是图示 3/5 的编码速率和 16, 200 的码长的奇偶校验矩阵初始值表的示例的视图。

[0288] 图 224 是图示根据奇偶校验矩阵初始表来确定奇偶校验矩阵 H 的方法的视图。

[0289] 图 225 是图示码位替换的示例的视图。

[0290] 图 226 是图示另一码位替换的示例的视图。

[0291] 图 227 是图示又一码位替换的示例的视图。

[0292] 图 228 是图示又一码位替换的示例的视图。

[0293] 图 229 是图示 BER 的仿真结果的视图。

[0294] 图 230 是图示另一 BER 的仿真结果的视图。

[0295] 图 231 是图示又一 BER 的仿真结果的视图。

[0296] 图 232 是图示又一 BER 的仿真结果的视图。

[0297] 图 233 是图示码位替换的示例的视图。

- [0298] 图 234 是图示另一码位替换的示例的视图。
- [0299] 图 235 是图示又一码位替换的示例的视图。
- [0300] 图 236 是图示又一码位替换的示例的视图。
- [0301] 图 237 是图示另一码位替换的示例的视图。
- [0302] 图 238 是图示另一码位替换的示例的视图。
- [0303] 图 239 是图示另一码位替换的示例的视图。
- [0304] 图 240 是图示另一码位替换的示例的视图。
- [0305] 图 241 是图示另一码位替换的示例的视图。
- [0306] 图 242 是图示另一码位替换的示例的视图。
- [0307] 图 243 是图示另一码位替换的示例的视图。
- [0308] 图 244 是图示另一码位替换的示例的视图。
- [0309] 图 245 是图示构成解交织器 53 的多路复用器 54 的处理的视图。
- [0310] 图 246 是图示列扭曲解交织器 55 的处理的视图。
- [0311] 图 247 是示出接收设备 12 的配置的另一示例的框图。
- [0312] 图 248 是示出可以被应用到接收设备 12 的接收系统的配置的第一示例的框图。
- [0313] 图 249 是示出可以被应用到接收设备 12 的接收系统的配置的第二示例的框图。
- [0314] 图 250 是示出可以被应用到接收设备 12 的接收系统的配置的第三示例的框图。
- [0315] 参考符号解释

[0316] 11 发送设备、12 接收设备、21 LDPC 编码部件、22 位交织器、23 奇偶交织器、24 列扭曲交织器、25 多路分离器、26 映射部件、27 正交调制部件、31 存储器、32 替换部件、51 正交解调部件、52 解映射部件、53 解交织器、54 多路复用器、55 列扭曲交织器、56 LDPC 解码部件、300 边数据存储存储器、301 选择器、302 校验节点计算部件、303 循环移位电路、304 边数据存储存储器、305 选择器、306 接收数据存储存储器、307 变量节点计算部件、308 循环移位电路、309 解码字计算部件、310 接收数据再排列部件、311 解码数据再排列部件、601 编码处理块、602 存储块、611 编码速率设置部分、612 初始值表读出部分、613 奇偶校验矩阵产生部分、614 信息位读出部分、615 编码奇偶数学运算部分、616 控制部分、701 总线、702 CPU、703 ROM、704 RAM、705 硬盘、706 输出部件、707 输入部件、708 通信部件、709 驱动器、710 输入/输出接口、711 可移动记录介质、1001 逆替换部件、1002 存储器、1011 奇偶解交织器、1021 LDPC 解码部件、1101 获取部件、1102 传输线路解码处理部件、1103 信息源解码处理部件、1111 输出部件、1121 记录部件。

具体实施方式

[0317] 图 7 示出了应用本发明的传输系统的实施例的配置示例（术语“系统”表示多个设备的逻辑聚集，而与各个组成设备是否包括在同一外壳中无关）。

[0318] 参照图 7，传输系统包括发送设备 11 和接收设备 12。

[0319] 发送设备 11 进行例如电视广播节目的发送（广播）（传送）。也就是说，发送设备 11 例如将作为发送对象的对象数据（诸如图像数据、声音数据等）作为电视广播节目编码成 LDPC 码，并且通过例如通信路径 13（诸如卫星信道、地面波和 CATV（Cable Television，有线电视）网络）发送所得到的数据。

[0320] 接收设备 12 例如是用于接收电视广播节目的调谐器、电视接收器或者 STB (机顶盒), 并且通过通信路径 13 接收从发送设备 11 发送到此的 LDPC 码, 将 LDPC 码解码成对象数据并输出该对象数据。

[0321] 这里, 公知的是, 图 7 的传输系统中利用的 LDPC 码在 AWGN (加性高斯白噪声) 通信路径中呈现出非常高的能力。

[0322] 然而, 在通信路径 13 (诸如地面波) 中, 有时发生突发错误或擦除。例如, 在 OFDM (正交频分复用) 系统中, 在多路径环境中, 特定符号的功率响应于回声 (除主路径之外的路径) 的延迟而变为零 (擦除), 其中在该多路径环境中, D/U (期望的与不期望的比率) 是 0dB (不期望的功率=回声等于期望的功率=主路径)。

[0323] 此外, 同样在抖动 (flutter) 中 (增加了延迟是零并且应用了多普勒 (dopper) 频率的回声的通信路径), 在 D/U 是 0dB 的情况下, 出现了在特定时间点整个 OFDM 符号的功率由于多普勒频率降低到零 (擦除) 的情况。

[0324] 此外, 根据在接收设备 12 侧从接收部件 (未示出) (诸如天线等) 到接收设备 12 的布线情形或者根据向接收设备 12 的功率供应的不稳定性, 有时出现突发错误, 其中该接收部件用于从发送设备 11 接收信号。

[0325] 同时, 在 LDPC 码的解码中, 由于在奇偶校验矩阵 H 的列并且因此在对应于 LDPC 码的码位的变量节点中进行表达式 (1) 的变量节点数学运算, 因此如果用于变量节点数学运算的码位出现错误, 那么要确定的消息的精度下降, 其中在表达式 (1) 中, 如在上述图 5 中看到的那样, 进行 LDPC 码的码位 (其接收值 U_{oi}) 的增加。

[0326] 然后, 在 LDPC 码的解码中, 由于在连接到检验节点的变量节点处确定的消息用于在检验节点处进行表达式 (7) 的校验节点数学运算, 因此如果检验节点的数量在与其连接的多个变量节点 (与其对应的 LDPC 码的码位) 同时呈现出错误 (包括擦除) 的情况下而变大, 那么解码的性能变坏。

[0327] 例如, 如果连接到校验节点的变量节点的两个或更多个同时遭受了擦除, 那么校验节点将值可能是 0 的概率和值可能是 1 的概率彼此相等的消息返回到所有变量节点。在这种情况下, 对于相等概率的消息对解码处理 (一组变量节点数学运算和校验节点数学运算) 的一个循环没有贡献的那些校验节点, 结果, 需要增加解码处理的重复次数。因此, 解码的性能变坏。此外, 进行 LDPC 码的解码的接收设备 12 的功耗增加。

[0328] 因此, 图 7 中所示的传输系统被配置成使得改进对突发错误或擦除的容限, 同时维持 AWGN 通信路径中的性能。

[0329] 图 8 示出了图 7 的发送设备 11 的配置示例。

[0330] 参照图 8, 发送设备 11 包括 LDPC 编码部件 21、位交织器 22、映射部件 26 以及正交调制部件 27。

[0331] 对象数据被提供到 LDPC 编码部件 21。

[0332] LDPC 编码部件 21 根据奇偶校验矩阵对提供到此的对象数据进行 LDPC 编码, 其中作为与 LDPC 码的奇偶位对应的部分的奇偶矩阵具有阶梯结构, 并且输出对象数据是信息位的 LDPC 码。

[0333] 具体地, LDPC 编码部件 21 进行将对象数据编码成例如以 DVB-S. 2 或 DVB-T. 2 标准规定的 LDPC 码的 LDPC 编码, 并且输出作为 LDPC 编码的结果而获得的 LDPC 码。

[0334] 这里,在 DVB-T. 2 标准中,计划采用在 DVB-S. 2 标准中规定的 LDPC 码。在 DVB-S. 2 标准中规定的 LDPC 码是 IRA(非规则重复累积)码,并且 LDPC 码的奇偶校验矩阵中的奇偶矩阵具有阶梯结构。在下文中描述奇偶矩阵和阶梯结构。此外,例如,在 H. Jin., A. Khandekar 和 R. J. McEliece 的“Irregular Repeat Accumulate Codes”, Proceedings of 2nd International Symposium on Turbo codes and Related Topics, 第 1-8 页,2000 年 9 月中描述了 IRA 码。

[0335] 从 LDPC 编码部件 21 输出的 LDPC 码被提供到位交织器 22。

[0336] 位交织器 22 是用于交织数据的数据处理设备,并且包括奇偶交织器 23、列扭曲交织器 24 以及多路分离器 (DEMUX) 25。

[0337] 奇偶交织器 23 进行将来自 LDPC 编码部件 21 的 LDPC 码的奇偶位交织到其它奇偶位的位置的奇偶交织,并且将奇偶交织之后的 LDPC 码提供到列扭曲交织器 24。

[0338] 列扭曲交织器 24 对来自奇偶交织器 23 的 LDPC 码进行列扭曲交织,并且将列扭曲交织之后的 LDPC 码提供到多路分离器 25。

[0339] 具体地,在下文描述的映射部件 26 将 LDPC 码的两个或更多个码位映射到表示正交调制的一个符号的信号点之后,传送该 LDPC 码。

[0340] 列扭曲交织器 24 进行例如如下文描述的列扭曲交织作为再排列来自奇偶交织器 23 的 LDPC 码的码位的再排列处理,以使得与 LDPC 编码部件 21 中使用的奇偶校验矩阵的一个任意行中包括的值 1 对应的 LDPC 码的多个码位不包括在一个符号中。

[0341] 多路分离器 25 进行替换来自列扭曲交织器 24 的 LDPC 码的两个或多个码位(其将是符号)的位置的替换处理,以获得对 AWGN 的容限被增强的 LDPC 码。然后,多路分离器 25 将通过替换处理获得的 LDPC 码的两个或更多个码位作为符号提供到映射部件 26。

[0342] 映射部件 26 将来自多路分离器 25 的符号映射到通过正交调制部件 27 进行的正交调制(多值调制)的调制方法确定的信号点。

[0343] 具体地,映射部件 26 将来自多路分离器 25 的 LDPC 码映射成 IQ 平面(IQ 格局)上的通过调制系统确定的信号点,其中 IQ 平面由表示 I 分量的 I 轴和表示 Q 分量的 Q 轴限定,I 分量与载波同相,Q 分量与载波正交。

[0344] 这里,作为由正交调制部件 27 进行的正交调制的调制方法,可以采用包括例如在 DVB-T 标准中定义的调制方法的调制方法,亦即,例如,QPSK(正交相移键控)、16QAM(正交幅度调制)、64QAM、256QAM、1024QAM、4096QAM 等。例如,根据操作者对发送设备 11 的操作,预先设置什么调制方法应该用于要由正交调制部件 27 进行的正交调制。要注意的是,正交调制部件 27 可以进行某种其它正交调制,诸如,例如,4PAM(脉冲幅度调制)。

[0345] 由映射部件 26 映射到信号点的符号被提供到正交调制部件 27。

[0346] 正交调制部件 27 根据来自映射部件 26 的信号点(所映射的符号)而对载波进行正交调制,并且通过通信路径 13(图 7)发送通过正交调制获得的调制信号。

[0347] 现在,图 9 示出了图 8 的 LDPC 编码部件 21 进行的 LDPC 编码中使用的奇偶校验矩阵 H。

[0348] 奇偶校验矩阵 H 具有 LDGM(低密度生成矩阵)结构,并且可以由根据在 LDPC 码的码位当中对应于信息位的部分的信息矩阵 H_A 和对应于奇偶位的奇偶矩阵 H_T 的表达式 $H = [H_A | H_T]$ 来表示(信息矩阵 H_A 的元素是左侧的元素并且奇偶矩阵 H_T 的元素是右侧的元素的

矩阵)。

[0349] 这里,在一个 LDPC 码(一个码字)的码位当中信息位的位数和奇偶位的位数被称作信息长度 K 和奇偶长度 M ,并且一个 LDPC 码的码位的位数被称作码长 $N (= K+M)$ 。

[0350] 关于某一码长 N 的 LDPC 码的信息长度 K 和奇偶长度 M 取决于编码速率。同时,奇偶校验矩阵 H 是行 \times 列为 $M \times N$ 的矩阵。另外,信息矩阵 H_A 是 $M \times K$ 矩阵,并且奇偶矩阵 H_T 是 $M \times M$ 矩阵。

[0351] 图 10 示出了在 DVB-S. 2 (和 DVB-T. 2) 标准中规定的 LDPC 码的奇偶校验矩阵 H 的奇偶矩阵 H_T 。

[0352] 如在图 10 中看到的那样,在 DVB-S. 2 标准中规定的 LDPC 码的奇偶校验矩阵 H 的奇偶矩阵 H_T 具有阶梯结构,其中值 1 的元素如阶梯一样排列。奇偶矩阵 H_T 的行权重关于第一行是 1,而关于其余所有行是 2。同时,列权重关于最后一列是 1,而关于其余所有列是 2。

[0353] 如上所述,可以使用奇偶校验矩阵 H 容易地产生奇偶校验矩阵 H 的 LDPC 码,其中奇偶矩阵 H_T 具有阶梯结构。

[0354] 具体地,LDPC 码(一个码字)以行矢量 c 来表示,并且通过转置行矢量而获得的列矢量以 c^T 来表示。此外,来自作为 LDPC 码的行矢量 c 内的信息位的部分以行矢量 A 来表示,并且奇偶位的部分以行矢量 T 来表示。

[0355] 这里,在这种情况下,行矢量 c 可以根据作为信息位的行矢量 A 和作为奇偶位的行矢量 T 的表达式 $c = [A|T]$ 来表示(行矢量 A 的元素是左侧的元素并且行矢量 T 的元素是右侧的元素的行矢量)。

[0356] 奇偶校验矩阵 H 和作为 LDPC 码的行矢量 $c = [A|T]$ 必须满足表达式 $Hc^T = 0$,并且在奇偶校验矩阵 $H = [H_A|H_T]$ 的奇偶矩阵 H_T 具有如图 10 中所示的阶梯结构的情况下,可以通过在表达式 $Hc^T = 0$ 中将列矢量 Hc^T 的第一行中的元素开始的行中的元素连续地设置为零,顺序地确定作为奇偶位的行矢量 T ,该行矢量 T 形成满足表达式 $Hc^T = 0$ 的行矢量 $c = [A|T]$ 。

[0357] 图 11 示出了在 DVB-S. 2 (和 DVB-T. 2) 标准中定义的 LDPC 码的奇偶校验矩阵 H 和列权重。

[0358] 具体地,图 11 的 A 示出了在 DVB-S. 2 标准中定义的 LDPC 码的奇偶校验矩阵 H 。

[0359] 对于来自奇偶校验矩阵 H 的第一列的 KX 列,列权重是 X ;对于随后的 $K3$ 列,列权重是 3;对于随后的 $M-1$ 列,列权重是 2;并且对于最后一列,列权重是 1。

[0360] 这里, $KX+K3+M-1+1$ 等于码长 N 。

[0361] 在 DVB-S. 2 标准中,以如图 11 的 B 中看到的方式规定列数 KX 、 $K3$ 和 M (奇偶长度)以及列权重 X 。

[0362] 具体地,图 11 的 B 示出了关于在 DVB-S. 2 标准中规定的 LDPC 码的不同编码速率的列数 KX 、 $K3$ 和 M 以及列权重 X 。

[0363] 在 DVB-S. 2 标准中,规定了 64,800 位和 16,200 位的码长 N 的 LDPC 码。

[0364] 如在图 11 的 B 中看到的那样,对于码长 N 是 64,800 位的 LDPC 码,规定了 11 个编码速率(额定速率) $1/4$ 、 $1/3$ 、 $2/5$ 、 $1/2$ 、 $3/5$ 、 $2/3$ 、 $3/4$ 、 $4/5$ 、 $5/6$ 、 $8/9$ 和 $9/10$,而对于码长 N 是 16,200 位的 LDPC 码,规定了 10 个编码速率 $1/4$ 、 $1/3$ 、 $2/5$ 、 $1/2$ 、 $3/5$ 、 $2/3$ 、 $3/4$ 、 $4/5$ 、 $5/6$ 和 $8/9$ 。

[0365] 关于 LDPC 码, 已知与奇偶校验矩阵 H 的具有较高列权重的列对应的码位呈现出较低的错误率。

[0366] 在 DVB-S. 2 标准中规定的且在图 11 中示出的奇偶校验矩阵 H 具有如下趋势: 离头侧 (左侧) 较近的列具有较高的列权重。因此, 对应于奇偶校验矩阵 H 的 LDPC 码具有如下趋势: 离头较近的码位在对错误的容限方面较高 (具有较高的对错误的容限), 并且离尾较近的码位在对错误的容限方面较低。

[0367] 图 12 示出了 IQ 平面上的 16 个符号 (与其对应的信号点) 的排列, 其中由图 8 的正交调制部件 27 进行 16QAM。

[0368] 具体地, 图 12 的 A 示出了 16QAM 的符号。

[0369] 在 16QAM 中, 一个符号表示 4 位, 并且存在 $16 (= 2^4)$ 个符号。然后, 布置这 16 个符号, 以使得它们以 IQ 平面的原点为中心、在 I 方向 \times Q 方向上形成 4×4 个符号的方形。

[0370] 现在, 如果从以一个符号表示的位串的最高有效位开始的第 $i+1$ 位被表示为位 y_i , 那么以 16QAM 的一个符号表示的 4 位可以被表示为以最高有效位开始的顺序的位 y_0 、 y_1 、 y_2 和 y_3 。在调制方法是 16QAM 的情况下, LDPC 码的 4 个码位被设置 (符号化) 为 4 个位 y_0 至 y_3 的符号 (符号值)。

[0371] 图 12 的 B 表示关于以 16QAM 的符号表示的 4 个位 (在下文中, 位也被称作符号位) y_0 至 y_3 的位边界。

[0372] 这里, 关于符号位 y_i (在图 12 中, $i = 0, 1, 2, 3$) 的位边界表示位 y_i 是 0 的符号和位 y_i 是 1 的另一符号之间的边界。

[0373] 如在图 12 的 B 中看到的那样, 关于来自以 16QAM 的符号表示的 4 个符号位 y_0 至 y_3 当中的最高有效符号位 y_0 , 仅 IQ 平面上的 Q 轴的一个位置形成位边界, 而关于第二符号位 y_1 (次于最高有效位), 仅 IQ 平面上的 I 轴的一个位置形成位边界。

[0374] 此外, 关于第三符号位 y_2 , 从 4×4 个符号的左边开始的第一和第二列之间以及第三和第四列之间的两个位置中的每个形成边界。

[0375] 此外, 关于第四符号位 y_3 , 4×4 个符号的第一和第二行之间以及第三和第四行之间的两个位置中的每个形成边界。

[0376] 以符号表示的符号位 y_i 随着与位边界隔开的符号数量增加而较不可能出错并且在错误概率方面变得较低, 但是随着位于与位边界较近的符号的数量增加而较可能出错并且在错误概率方面变得较高。

[0377] 如果较不可能出错 (较容错) 的位被称作“强位”, 而较可能出错 (较不容错) 的位被称作“弱位”, 那么关于以 16QAM 的符号表示的 4 个符号位 y_0 至 y_3 , 最高有效符号位 y_0 和第二符号位 y_1 是强位, 而第三符号位 y_2 和第四符号位 y_3 是弱位。

[0378] 图 13 至 15 示出了 IQ 平面上的 64 个符号 (与其对应的信号点) 的排列, 其中由图 8 的正交调制部件 27 进行 64QAM。

[0379] 在 64QAM 中, 一个符号表示 6 位, 并且存在 $64 (= 2^6)$ 个符号。然后, 64 个符号被布置成使得它们形成以 IQ 平面的原点为中心的、在 I 方向 \times Q 方向上的 8×8 个符号的方形。

[0380] 以 64QAM 的一个符号表示的符号位可以被表示为以最高有效位开始的顺序的位 y_0 、 y_1 、 y_2 、 y_3 、 y_4 和 y_5 。在调制方法是 64QAM 的情况下, LDPC 码的 6 个码位被设置 (符号化)

为 6 个位 y_0 至 y_5 的符号（符号值）。

[0381] 这里，图 13 表示关于在 64QAM 的符号的符号位 y_0 至 y_5 当中的最高有效符号位 y_0 和第二符号位 y_1 的位边界；图 14 表示关于第三符号位 y_2 和第四符号位 y_3 的位边界；以及图 15 表示关于第五符号位 y_4 和第六符号位 y_5 的位边界。

[0382] 如在图 13 中看到的那样，关于最高有效符号位 y_0 和第二符号位 y_1 中每个的位边界的数量是一。同时，如在图 14 中看到的那样，关于第三符号位 y_2 和第四符号位 y_3 中每个的位边界的数量是二，并且如在图 15 中看到的那样，关于第五符号位 y_4 和第六符号位 y_5 中每个的位边界的数量是四。

[0383] 因此，在 64QAM 的符号的符号位 y_0 至 y_5 当中，最高有效符号位 y_0 和第二符号位 y_1 是最强位，而第三符号位 y_2 和第四符号位 y_3 是第二强位。另外，第五符号位 y_4 和第六符号位 y_5 是最弱位。

[0384] 根据图 12 并且进一步根据图 13 至 15，可以看出，关于正交调制的符号的符号位，存在如下趋势：高阶位是强位，而低阶位是弱位。

[0385] 这里，如以上参照图 11 描述的那样，从 LDPC 编码部件 21（图 8）输出的 LDPC 码包括较容错的码位以及较不容错的码位。

[0386] 同时，如以上参照图 12 至 15 描述的那样，正交调制部件 27 进行的正交调制的符号的符号位包括强位和弱位。

[0387] 因此，如果 LDPC 码的对错误的容限较低的码位被分配给正交调制的符号的弱符号位，那么对错误的容限总体下降。

[0388] 因此，提出了交织器，其对 LDPC 码的码位进行交织，以使得 LDPC 码的对错误的容限较低的码位被分配给正交调制的符号的强位（符号位）。

[0389] 图 8 的多路分离器 25 进行交织器的处理。

[0390] 图 16 是示出图 8 的多路分离器 25 的处理的视图。

[0391] 具体地，图 16 的 A 示出了多路分离器 25 的功能配置的示例。

[0392] 多路分离器 25 包括存储器 31 和替换部件 32。

[0393] 来自 LDPC 编码部件 21 的 LDPC 码被提供到存储器 31。

[0394] 存储器 31 具有在行的（水平）方向上存储 mb 位并且在列的（竖直）方向上存储 $N/(mb)$ 位的存储容量。存储器 31 将提供到此的 LDPC 码的码位写入到列方向中，并且读出行方向中的码位，并且然后将读出的码位提供到替换部件 32。

[0395] 这里，如上所述， N （=信息长度 K + 奇偶长度 M ）表示 LDPC 码的码长。

[0396] 另外， m 表示要成为一个符号的 LDPC 码的码位的位数，并且 b 是预定的正整数且是要用于将 m 乘以该整数的倍数。多路分离器 25 将 LDPC 码的码位转化（符号化）为如上所述的符号，并且倍数 b 表示以通过多路分离器 25 进行的单一时间符号化的方式而获得的符号的数量。

[0397] 图 16 的 A 示出了多路分离器 25 的配置示例，其中调制系统是 64QAM，因此，要成为一个符号的 LDPC 码的码位的位数 m 是 6 位。

[0398] 此外，在图 16 的 A 中，倍数 b 是 1，因此，存储器 31 具有在列方向 \times 行方向上的 $N/(6 \times 1) \times (6 \times 1)$ 位的存储容量。

[0399] 这里，从列方向扩展并且在行方向上包括一位的存储器 31 的存储区域在下文中

被适当地称作列。在图 16 的 A 中,存储器 31 包括六 ($= 6 \times 1$) 列。

[0400] 多路分离器 25 以从列的上方开始的向下方向进行 LDPC 码的码位的写入,该列形成以左侧列开始朝向右侧列的存储器 31 (在列方向上)。

[0401] 然后,如果码位的写入以最右列中的最低位结束,那么在行方向上以 6 位 (mb 位) 的单位读出码位并将其提供到替换部件 32,该行方向以形成存储器 31 的所有列的第一行开始。

[0402] 替换部件 32 进行替换来自存储器 31 的 6 位的码位的位置的替换处理,并且输出通过替换获得的 6 位作为表示 64QAM 的一个符号的 6 个符号位 y_0 、 y_1 、 y_2 、 y_3 、 y_4 和 y_5 。

[0403] 具体地,尽管在行方向上从存储器 31 读出 mb 个码位 (这里,6 位),但是如果在从存储器 31 读出的 mb 个码位当中从最高有效位开始的第 i 位 ($i = 0, 1, \dots, mb-1$) 以位 b_i 来表示,那么在行方向上从存储器 31 读出的 6 个码位可以被表示为以最高有效位开始的顺序的位 b_0 、 b_1 、 b_2 、 b_3 、 b_4 和 b_5 。

[0404] 以上参照图 11 描述的列权重的关系导致位于位 b_0 的方向上的码位是对错误的容限较高的码位,而在位 b_5 的方向上的码位是对错误的容限较低的码位。

[0405] 替换部件 32 进行替换来自存储器 31 的 6 个码位 b_0 至 b_5 的位置的替换处理,以使得在来自存储器 31 的 6 个码位 b_0 至 b_5 当中对错误的容限较低的码位可被分配给在 64QAM 的一个符号的符号位 y_0 至 y_5 当中容限较高的位。

[0406] 这里,对于替换来自存储器 31 的 6 个码位 b_0 至 b_5 以便分配给表示 64QAM 的一个符号的 6 个符号位 y_0 至 y_5 的替换方法,提出了各种系统。

[0407] 图 16 的 B 示出了第一替换方法;图 16 的 C 示出了第二替换方法;并且图 16 的 D 示出了第三替换方法。

[0408] 在图 16 的 B 至图 16 的 D 中 (在下文描述的图 17 中也类似),互连位 b_i 和 y_j 的线段表示码位 b_i 被分配给符号的符号位 y_j (被替换成符号位 y_j 的位置)。

[0409] 作为图 16 的 B 的第一替换方法,提出采用三种替换方法之一,并且作为图 16 的 C 的第二替换方法,提出采用两种替换方法之一。

[0410] 作为图 16 的 D 的第三替换方法,提出按顺序选择并使用六种替换方法。

[0411] 图 17 示出了在如下情况下的多路分离器 25 的配置示例、以及第四替换方法:在该情况下,调制方法是 64QAM (因此,与图 16 中类似,映射到一个符号的 LDPC 码的码位的位数 m 是 6),并且倍数 b 是 2。

[0412] 在倍数 b 是 2 的情况下,存储器 31 具有在列方向 \times 行方向上的 $N/(6 \times 2) \times (6 \times 2)$ 位的存储容量,并且包括 $12 (= 6 \times 2)$ 列。

[0413] 图 17 的 A 示出了将 LDPC 码写入存储器 31 中的顺序。

[0414] 如以上参照图 16 描述的那样,多路分离器 25 以从列的上方开始的向下方向进行 LDPC 码的码位的写入,该列形成以左侧列开始朝向右侧列的存储器 31 (在列方向上)。

[0415] 然后,如果码位的写入以最右列中的最低位结束,那么在行方向上以 12 位 (mb 位) 的单位读出码位并将其提供到替换部件 32,该行方向以形成存储器 31 的所有列的第一行开始。

[0416] 替换部件 32 根据第四替换方法进行替换来自存储器 31 的 12 个码位的位置的替换处理,并且输出通过替换获得的 12 位作为表示 64QAM 的两个符号 (b 个符号) 的 12 位,

具体地,作为表示 64QAM 的一个符号的 6 个符号位 y_0 、 y_1 、 y_2 、 y_3 、 y_4 和 y_5 以及表示下一符号的 6 个符号位 y_0 、 y_1 、 y_2 、 y_3 、 y_4 和 y_5 。

[0417] 这里,图 17 的 B 示出了由图 17 的 A 的替换部件 32 进行的替换处理的第四替换方法。

[0418] 要注意的是,在倍数 b 是 2 的情况下(在倍数 b 等于或者大于 3 的情况下也类似),在替换处理中, mb 个码位被分配给 b 个连续符号的 mb 个符号位。在以下的描述中,包括参照图 17 而给出的描述,为了描述方面起见,在 b 个连续符号的 mb 个符号位当中从最高有效位开始的第 $i+1$ 位被表示为位(符号位) y_i 。

[0419] 另外,哪个替换方法最优(也就是说,哪个替换方法在 AWGN 通信路径中提供改进的错误率)取决于 LDPC 码的编码速率、码长和调制方法等而不同。

[0420] 现在,参照图 18 至 20 描述由图 8 的奇偶交织器 23 进行的奇偶交织。

[0421] 图 18 示出了 LDPC 码的奇偶校验矩阵的 Tanner 图(其部分)。

[0422] 如图 18 中所示,如果连接到校验节点的多个变量节点(与其对应的码位)(诸如两个变量节点)同时遭受了错误(诸如擦除),那么校验节点将相等概率的消息返回到连接到该校验节点的所有变量节点,该相等概率表示值可能是 0 的概率和值可能是 1 的概率彼此相等。因此,如果连接到同一校验节点的多个变量节点同时被置于擦除状态等,那么解码的性能变坏。

[0423] 顺便提及,从图 8 的 LDPC 编码部件 21 输出并且在 DVB-S. 2 标准中规定的 LDPC 码是 IRA 码,并且奇偶校验矩阵 H 的奇偶矩阵 H_r 具有如图 10 中所示的阶梯结构。

[0424] 图 19 示出了具有阶梯结构的奇偶矩阵 H_r 以及对应于该奇偶矩阵 H_r 的 Tanner 图。

[0425] 具体地,图 19 的 A 示出了具有阶梯结构的奇偶矩阵 H_r ,并且图 19 的 B 示出了对应于图 19 的 A 的奇偶矩阵 H_r 的 Tanner 图。

[0426] 在奇偶矩阵 H_r 具有阶梯结构的情况下,在奇偶矩阵 H_r 的 Tanner 图中,LDPC 码的变量节点连接到同一校验节点,其中该变量节点对应于奇偶矩阵 H_r 的具有值 1 的元素的列,并且其消息使用邻接的码位(奇偶位)来确定。

[0427] 因此,如果上述邻接的奇偶位由于突发错误、擦除等而被置于错误状态中,那么由于连接到与变成错误的多个奇偶位对应的多个变量节点(要使用奇偶位确定其消息的变量节点)的校验节点将相等概率的消息返回到连接到该校验节点的变量节点,因此解码的性能变坏,其中该相等概率表示值可能是 0 的概率和值可能是 1 的概率彼此相等。然后,在突发长度(突发出错的位数)较大的情况下,解码的性能进一步变坏。

[0428] 因此,为了防止上述解码性能变坏,奇偶交织器 23(图 8)进行交织,将来自 LDPC 编码部件 21 的 LDPC 码的奇偶位交织到其它奇偶位的位置。

[0429] 图 20 示出了与图 8 的奇偶交织器 23 进行了奇偶交织之后的 LDPC 码对应的奇偶校验矩阵 H 的奇偶矩阵 H_r 。

[0430] 这里,与以 DVB-S. 2 标准规定且从 LDPC 编码部件 21 输出的 LDPC 码对应的奇偶校验矩阵 H 的信息矩阵 H_a 具有循环结构。

[0431] 循环结构表示某列在循环操作状态下与另一列重合的结构,并且包括例如如下结构:其中对于每 P 列,在 P 列的行中值 1 的位置与 P 列的第一列在列方向上以一定值循环移位所到的位置重合,该值与通过划分奇偶长度 M 获得的值 q 成比例增加。在以下中,循环结

构中 P 列的数量被适当地称作循环结构的单位列数。

[0432] 作为以 DVB-S. 2 标准规定且从 LDPC 编码部件 21 输出的 LDPC 码,可采用两种 LDPC 码,包括如以上参照图 11 描述的码长 N 是 64,800 位和 16,200 位的 LDPC 码。

[0433] 现在,如果注意与码长 N 是 64,800 位和 16,200 位的两种 LDPC 码不同的码长 N 是 64,800 位的 LDPC 码,那么可采用十一个不同的编码速率作为如以上参照图 11 描述的码长 N 是 64,800 位的 LDPC 码的编码速率。

[0434] 对于码长 N 是 64,800 位并且具有十一个不同的编码速率的 LDPC 码,在 DVB-S. 2 标准中规定循环结构的列数 P 被规定为 360,其是奇偶长度 M 除 1 和 M 之外的除数之一。

[0435] 此外,对于码长 N 是 64,800 位并且具有十一个不同的编码速率的 LDPC 码,奇偶长度 M 具有不同于质数的值并且以表达式 $M = q \times P = q \times 360$ 来表示,该表达式使用取决于编码速率而不同的值 q。因此,与循环结构的列数 P 类似,值 q 也是奇偶长度 M 除 1 和 M 之外的除数之一,并且通过将奇偶长度 M 除以循环结构的列数 P 获得值 q (作为奇偶长度 M 的除数的 P 和 q 的乘积是奇偶长度 M)。

[0436] 在信息长度以 K 来表示并且大于 0 但小于 P 的整数以 x 来表示而大于 0 但小于 q 的整数以 y 来表示的情况下,奇偶交织器 23 将奇偶位中第 $K+qx+y+1$ 个码位交织到第 $K+Py+x+1$ 个码位的位置作为奇偶交织,该奇偶位是来自 LDPC 编码部件 21 的 LDPC 码的第 K+1 到第 K+M ($K+M = N$) 位。

[0437] 根据这种奇偶交织,由于连接到同一校验节点的变量节点 (与其对应的奇偶位) 以对应于循环结构的列数 P 的距离 (这里,以 360 位) 隔开,因此在突发长度小于 360 位的情况下,可以防止致使连接到同一校验节点的多个变量节点同时出错的情形。结果,可以改进对突发错误的容忍。

[0438] 要注意的是,奇偶交织之后的 LDPC 码与奇偶校验矩阵 (在下文中也被称作转换奇偶校验矩阵) 的 LDPC 码一致,其中,通过该奇偶交织,第 $K+qx+y+1$ 个码位被交织到第 $K+Py+x+1$ 个码位的位置,该奇偶校验矩阵通过将原始奇偶校验矩阵 H 的第 $K+qx+y+1$ 列替换为第 $K+Py+x+1$ 列的列替换而获得。

[0439] 此外,在转换奇偶校验矩阵的奇偶矩阵中,如在图 20 中看到的那样,出现了单位是 P 列 (在图 20 中,360 列) 的伪循环结构。

[0440] 这里,伪循环结构表示具有如下部分的结构:该部分除其部分之外具有循环结构。在通过应用列替换而获得的转换奇偶校验矩阵中,在右角部分的 360 行 \times 360 列的部分 (下文描述的移位矩阵) 缺少一个元素 1 (其具有值 0),其中该列替换对应于到以 DVB-S. 2 标准规定的 LDPC 码的奇偶校验矩阵的奇偶交织。因此,转换奇偶校验矩阵不具有 (完整的) 循环结构,但是具有伪循环结构。

[0441] 要注意的是,图 20 的转换奇偶校验矩阵是如下矩阵:除了对应于奇偶交织的列替换之外,还向该矩阵应用了行的替换 (行替换),用于将转换奇偶校验矩阵从下文描述的配置矩阵配置成正交奇偶校验矩阵 H。

[0442] 现在,参照图 21 至 24 描述由图 8 的列扭曲交织器 24 进行的、作为再排列处理的列扭曲交织。

[0443] 在图 8 的发送设备 11 中,如上所述,LDPC 码的码位的两个或更多个作为一个符号被发送,以便改进频率的利用效率。具体地,例如,在码位的 2 位用于形成一个符号的情况

下,例如,QPSK 用作调制方法,但是在码位的 4 位用于形成一个符号的情况下,例如,16QAM 用作调制方法。

[0444] 在码位的两个或更多个以此方式作为一个符号被发送的情况下,如果某一符号出现了擦除等,则该符号的所有码位都变为错误(擦除)。

[0445] 因此,为了降低连接到同一校验节点的多个变量节点(与其对应的码位)可能同时遭受擦除的概率,以便改进解码性能,有必要避免与一个符号的码位对应的变量节点连接到同一校验节点。

[0446] 同时,如上所述,在以 DVB-S. 2 标准规定且从 LDPC 编码部件 21 输出的 LDPC 码的奇偶校验矩阵 H 中,信息矩阵 H_a 具有循环结构,而奇偶矩阵 H_p 具有阶梯结构。另外,如在图 20 中描述的那样,在作为奇偶交织后的 LDPC 码的奇偶校验矩阵的转换奇偶校验矩阵中,循环结构(准确地,如上所述的伪循环结构)也出现在奇偶矩阵中。

[0447] 图 21 示出了转换奇偶校验矩阵。

[0448] 具体地,图 21 的 A 示出了奇偶校验矩阵 H 的转换奇偶校验矩阵,奇偶校验矩阵 H 具有 64,800 位的码长 N 和 $3/4$ 的编码速率(r)。

[0449] 在图 21 的 A 中,在转换奇偶校验矩阵中具有值 1 的元素的位置以点(\bullet)来表示。

[0450] 在图 21B 中,多路分离器 25(图 8)对图 21 的 A 的转换奇偶校验矩阵的 LDPC 码(即,奇偶交织之后的 LDPC 码)进行处理。

[0451] 在图 21B 中,使用 16QAM 作为调制方法,在列方向上将奇偶交织之后的 LDPC 码的码位写在四列中,该四列形成多路分离器 25 的存储器 31。

[0452] 在行方向上以形成一个符号的 4 位的单位读出在列方向上写在四列中的码位,该四列形成存储器 31。

[0453] 在本实例中,形成一个符号的 4 个码位 B_0 、 B_1 、 B_2 和 B_3 有时成为对应于 1 且包括在图 21 的 A 的转换之后的奇偶校验矩阵的一个任意行中的码位,并且在本实例中,对应于码位 B_0 、 B_1 、 B_2 和 B_3 的变量节点连接到同一校验节点。

[0454] 因此,在一个符号的 4 个码位 B_0 、 B_1 、 B_2 和 B_3 变成对应于 1 且包括在一个任意行中的码位的情况下,如果该符号出现了擦除,那么对应于码位 B_0 、 B_1 、 B_2 和 B_3 的变量节点所连接到的同一校验节点无法确定正确的消息。结果,解码性能变坏。

[0455] 同样对于除 $3/4$ 的编码速率之外的编码速率,类似地,与连接到同一校验节点的多个变量节点对应的多个码位有时成为 16QAM 的一个符号。

[0456] 因此,列扭曲交织器 24 进行列扭曲交织,其中对来自奇偶交织器 23 的奇偶交织之后的 LDPC 码的码位进行交织,以使得对应于 1 且包括在转换奇偶校验矩阵的一个任意行中的多个码位不包括到一个符号中。

[0457] 图 22 是示出列扭曲交织的视图。

[0458] 具体地,图 22 示出了多路分离器 25 的存储器 31(图 16 和 17)。

[0459] 如在图 16 中描述的那样,存储器 31 具有在列(竖直)方向上存储 mb 位并且在行(水平)方向上存储 $N/(mb)$ 位的存储容量,并且包括 mb 列。然后,列扭曲交织器 24 将列方向上的 LDPC 码的码位写入存储器 31 中,并且控制读出行方向上的码位时的写起始位置,以进行列扭曲交织。

[0460] 具体地,列扭曲交织器 24 适当地改变写起始位置,以使得在行方向上读出且用于

形成一个符号的多个码位不会变成对应于 1 且包括在转换奇偶校验矩阵的一个任意行中的码位（再排列 LDPC 码的码位，以使得对应于 1 且包括在奇偶校验矩阵的一个任意行中的多个码位不会包括在同一符号中），其中在写起始位置，针对多列中的每列开始码位的写入。

[0461] 这里，图 22 示出了存储器 31 的配置示例，其中调制方法是 16QAM 此外如以上参照图 16 描述的倍数 b 是 1。因此，要成为一个符号的 LDPC 码的码位的位数 m 是 4 位，并且存储器 31 由四（ $= mb$ ）列形成。

[0462] 列扭曲交织器 24（取代图 16 中所示的多路分离器 25）以从上开始的向下方向（列方向）进行将 LDPC 码的码位写入四列中，该四列形成以左侧列开始向右侧列的存储器 31。

[0463] 然后，当码位的写入到最右列结束时，列扭曲交织器 24 在以形成存储器 31 的所有列的第一行开始的行方向上以 4 位（ mb 位）的单位读出码位，并且将该码位作为列扭曲交织之后的 LDPC 码输出到多路分离器 25 的替换部件 32（图 16 和 17）。

[0464] 然而，如果每列的头（最上）位置的地址以 0 来表示并且列方向上的位置的地址以升序的整数来表示，那么列扭曲交织器 24 针对最左列将写起始位置设置为地址是 0 的位置；针对第二列（从左开始），将写起始位置设置为地址是 2 的位置；针对第三列，将写起始位置设置为地址是 4 的位置；并且针对第四列，将写起始位置设置为地址是 7 的位置。

[0465] 要注意的是，对于写起始位置是不同于地址是 0 的位置的任何其它地址的列，在码位被向下写到最下的位置之后，写位置返回到顶部（地址是 0 的位置），并进行向下写到紧挨在写起始位置之前的位置。此后，进行写入下一（右）列中。

[0466] 通过进行如上所述的这种列扭曲交织，可以防止如下情形：在该情形中，对于如以 DVB-S. 2 标准规定的码长 N 是 64, 800 的所有编码速率的 LDPC 码，与连接到同一校验节点的多个变量节点对应的多个码位形成 16QAM 的一个符号（包括到同一符号中），结果，可以改进提供擦除的通信路径中的解码性能。

[0467] 图 23 图示了对于关于如在 DVB-S. 2 标准中规定的具有 64, 800 的码长 N 的十一种不同编码速率的 LDPC 码的每个调制方法，需要用于列扭曲交织的存储器 31 的列数和写开始位置的地址。

[0468] 在倍数 b 是 1 的情况下并且此外，由于例如采用 QPSK 作为调制方法，因此一个符号的位数 m 是 2 位，根据图 23，存储器 31 具有两列用于在行方向上存储 $2 \times 1 (= mb)$ 位，并且在列方向上存储 $64, 800 / (2 \times 1)$ 位。

[0469] 然后，用于存储器 31 的两列的第一列的写开始位置被设置为其地址为 0 的位置、以及用于第二列的写开始位置被设置为其地址为 2 的位置。

[0470] 要注意的是倍数 b 是 1，例如，在采用图 16 的第一到第三替换方法之一作为多路分离器 25（图 8）的替换处理的替换方法的情况下或在类似情况下。

[0471] 在倍数 b 是 2 的情况下并且此外，由于例如采用 QPSK 作为调制方法，因此一个符号的位数 m 是 2 位，根据图 23，存储器 31 具有四列用于在行方向上存储 2×2 位，并且在列方向上存储 $64, 800 / (2 \times 2)$ 位。

[0472] 然后，用于存储器 31 的四列的第一列的写开始位置被设置为其地址为 0 的位置、用于第二列的写开始位置被设置为其地址为 2 的位置、用于第三列的写开始位置被设置为其地址为 4 的位置、以及用于第四列的写开始位置被设置为其地址为 7 的位置。

[0473] 要注意的是倍数 b 为 2, 例如, 在采用图 17 的第四替换方法作为多路分离器 25 (图 8) 的替换处理的替换方法的情况下。

[0474] 在倍数 b 是 1 的情况下并且此外, 由于例如采用 16QAM 作为调制方法, 因此一个符号的位数 m 是 4 位, 根据图 23, 存储器 31 具有四列用于在行方向上存储 4×1 位, 并且在列方向上存储 $64,800 / (4 \times 1)$ 位。

[0475] 然后, 用于存储器 31 的四列的第一列的写开始位置被设置为其地址为 0 的位置、用于第二列的写开始位置被设置为其地址为 2 的位置、用于第三列的写开始位置被设置为其地址为 4 的位置、以及用于第四列的写开始位置被设置为其地址为 7 的位置。

[0476] 在倍数 b 是 2 的情况下并且此外, 由于例如采用 16QAM 作为调制方法, 因此一个符号的位数 m 是 4 位, 根据图 23, 存储器 31 具有八列用于在行方向上存储 4×2 位, 并且在列方向上存储 $64,800 / (4 \times 2)$ 位。

[0477] 然后, 用于存储器 31 的八列的第一列的写开始位置被设置为其地址为 0 的位置、用于第二列的写开始位置被设置为其地址为 0 的位置、用于第三列的写开始位置被设置为其地址为 2 的位置、用于第四列的写开始位置被设置为其地址为 4 的位置、用于第五列的写开始位置被设置为其地址为 4 的位置、用于第六列的写开始位置被设置为其地址为 5 的位置、用于第七列的写开始位置被设置为其地址为 7 的位置、以及用于第八列的写开始位置被设置为其地址为 7 的位置。

[0478] 在倍数 b 是 1 的情况下并且此外, 由于例如采用 64QAM 作为调制方法, 因此一个符号的位数 m 是 6 位, 根据图 23, 存储器 31 具有六列用于在行方向上存储 6×1 位, 并且在列方向上存储 $64,800 / (6 \times 1)$ 位。

[0479] 然后, 用于存储器 31 的六列的第一列的写开始位置被设置为其地址为 0 的位置、用于第二列的写开始位置被设置为其地址为 2 的位置、用于第三列的写开始位置被设置为其地址为 5 的位置、用于第四列的写开始位置被设置为其地址为 9 的位置、用于第五列的写开始位置被设置为其地址为 10 的位置、以及用于第六列的写开始位置被设置为其地址为 13 的位置。

[0480] 在倍数 b 是 2 的情况下并且此外, 由于例如采用 64QAM 作为调制方法, 因此一个符号的位数 m 是 6 位, 根据图 23, 存储器 31 具有十二列用于在行方向上存储 6×2 位, 并且在列方向上存储 $64,800 / (6 \times 2)$ 位。

[0481] 然后, 用于存储器 31 的十二列的第一列的写开始位置被设置为其地址为 0 的位置、用于第二列的写开始位置被设置为其地址为 0 的位置、用于第三列的写开始位置被设置为其地址为 2 的位置、用于第四列的写开始位置被设置为其地址为 2 的位置、用于第五列的写开始位置被设置为其地址为 3 的位置、用于第六列的写开始位置被设置为其地址为 4 的位置、用于第七列的写开始位置被设置为其地址为 4 的位置、用于第八列的写开始位置被设置为其地址为 5 的位置、用于第九列的写开始位置被设置为其地址为 5 的位置、用于第十列的写开始位置被设置为其地址为 7 的位置、用于第十一列的写开始位置被设置为其地址为 8 的位置、以及用于第十二列的写开始位置被设置为其地址为 9 的位置。

[0482] 在倍数 b 是 1 的情况下并且此外, 由于例如采用 256QAM 作为调制方法, 因此一个符号的位数 m 是 8 位, 根据图 23, 存储器 31 具有八列用于在行方向上存储 8×1 位, 并且在列方向上存储 $64,800 / (8 \times 1)$ 位。

[0483] 然后,用于存储器 31 的八列的第一列的写开始位置被设置为其地址为 0 的位置、用于第二列的写开始位置被设置为其地址为 0 的位置、用于第三列的写开始位置被设置为其地址为 2 的位置、用于第四列的写开始位置被设置为其地址为 4 的位置、用于第五列的写开始位置被设置为其地址为 4 的位置、用于第六列的写开始位置被设置为其地址为 5 的位置、用于第七列的写开始位置被设置为其地址为 7 的位置、以及用于第八列的写开始位置被设置为其地址为 7 的位置。

[0484] 在倍数 b 是 2 的情况下并且此外,由于例如采用 256QAM 作为调制方法,因此一个符号的位数 m 是 8 位,根据图 23,存储器 31 具有十六列用于在行方向上存储 8×2 位,并且在列方向上存储 $64,800 / (8 \times 2)$ 位。

[0485] 然后,用于存储器 31 的十六列的第一列的写开始位置被设置为其地址为 0 的位置、用于第二列的写开始位置被设置为其地址为 2 的位置、用于第三列的写开始位置被设置为其地址为 2 的位置、用于第四列的写开始位置被设置为其地址为 2 的位置、用于第五列的写开始位置被设置为其地址为 2 的位置、用于第六列的写开始位置被设置为其地址为 3 的位置、用于第七列的写开始位置被设置为其地址为 7 的位置、用于第八列的写开始位置被设置为其地址为 15 的位置、用于第九列的写开始位置被设置为其地址为 16 的位置、用于第十列的写开始位置被设置为其地址为 20 的位置、用于第十一列的写开始位置被设置为其地址为 22 的位置、用于第十二列的写开始位置被设置为其地址为 22 的位置、用于第十三列的写开始位置被设置为其地址为 27 的位置、用于第十四列的写开始位置被设置为其地址为 27 的位置、用于第十五列的写开始位置被设置为其地址为 28 的位置、以及用于第十六列的写开始位置被设置为其地址为 32 的位置。

[0486] 在倍数 b 是 1 的情况下并且此外,由于例如采用 1024QAM 作为调制方法,因此一个符号的位数 m 是 10 位,根据图 23,存储器 31 具有十列用于在行方向上存储 10×1 位,并且在列方向上存储 $64,800 / (10 \times 1)$ 位。

[0487] 然后,用于存储器 31 的十列的第一列的写开始位置被设置为其地址为 0 的位置、用于第二列的写开始位置被设置为其地址为 3 的位置、用于第三列的写开始位置被设置为其地址为 6 的位置、用于第四列的写开始位置被设置为其地址为 8 的位置、用于第五列的写开始位置被设置为其地址为 11 的位置、用于第六列的写开始位置被设置为其地址为 13 的位置、用于第七列的写开始位置被设置为其地址为 15 的位置、用于第八列的写开始位置被设置为其地址为 17 的位置、用于第九列的写开始位置被设置为其地址为 18 的位置、以及用于第十列的写开始位置被设置为其地址为 20 的位置。

[0488] 在倍数 b 是 2 的情况下并且此外,由于例如采用 1024QAM 作为调制方法,因此一个符号的位数 m 是 10 位,根据图 23,存储器 31 具有二十列用于在行方向上存储 10×2 位,并且在列方向上存储 $64,800 / (10 \times 2)$ 位。

[0489] 然后,用于存储器 31 的二十列的第一列的写开始位置被设置为其地址为 0 的位置、用于第二列的写开始位置被设置为其地址为 1 的位置、用于第三列的写开始位置被设置为其地址为 3 的位置、用于第四列的写开始位置被设置为其地址为 4 的位置、用于第五列的写开始位置被设置为其地址为 5 的位置、用于第六列的写开始位置被设置为其地址为 6 的位置、用于第七列的写开始位置被设置为其地址为 6 的位置、用于第八列的写开始位置被设置为其地址为 9 的位置、用于第九列的写开始位置被设置为其地址为 13 的位置、用于

第十列的写开始位置被设置为其地址为 14 的位置、用于第十一列的写开始位置被设置为其地址为 14 的位置、用于第十二列的写开始位置被设置为其地址为 16 的位置、用于第十三列的写开始位置被设置为其地址为 21 的位置、用于第十四列的写开始位置被设置为其地址为 21 的位置、用于第十五列的写开始位置被设置为其地址为 23 的位置、用于第十六列的写开始位置被设置为其地址为 25 的位置、用于第十七列的写开始位置被设置为其地址为 25 的位置、用于第十八列的写开始位置被设置为其地址为 26 的位置、用于第十九列的写开始位置被设置为其地址为 28 的位置、以及用于第二十列的写开始位置被设置为其地址为 30 的位置。

[0490] 在倍数 b 是 1 的情况下并且此外, 由于例如采用 4096QAM 作为调制方法, 因此一个符号的位数 m 是 12 位, 根据图 23, 存储器 31 具有十二列用于在行方向上存储 12×1 位, 并且在列方向上存储 $64,800 / (12 \times 1)$ 位。

[0491] 然后, 用于存储器 31 的十二列的第一列的写开始位置被设置为其地址为 0 的位置、用于第二列的写开始位置被设置为其地址为 0 的位置、用于第三列的写开始位置被设置为其地址为 2 的位置、用于第四列的写开始位置被设置为其地址为 2 的位置、用于第五列的写开始位置被设置为其地址为 3 的位置、用于第六列的写开始位置被设置为其地址为 4 的位置、用于第七列的写开始位置被设置为其地址为 4 的位置、用于第八列的写开始位置被设置为其地址为 5 的位置、用于第九列的写开始位置被设置为其地址为 5 的位置、用于第十列的写开始位置被设置为其地址为 7 的位置、用于第十一列的写开始位置被设置为其地址为 8 的位置、以及用于第十二列的写开始位置被设置为其地址为 9 的位置。

[0492] 在倍数 b 是 2 的情况下并且此外, 由于例如采用 4096QAM 作为调制方法, 因此一个符号的位数 m 是 12 位, 根据图 23, 存储器 31 具有二十四列用于在行方向上存储 12×2 位, 并且在列方向上存储 $64,800 / (12 \times 2)$ 位。

[0493] 然后, 用于存储器 31 的二十四列的第一列的写开始位置被设置为其地址为 0 的位置、用于第二列的写开始位置被设置为其地址为 5 的位置、用于第三列的写开始位置被设置为其地址为 8 的位置、用于第四列的写开始位置被设置为其地址为 8 的位置、用于第五列的写开始位置被设置为其地址为 8 的位置、用于第六列的写开始位置被设置为其地址为 8 的位置、用于第七列的写开始位置被设置为其地址为 10 的位置、用于第八列的写开始位置被设置为其地址为 10 的位置、用于第九列的写开始位置被设置为其地址为 10 的位置、用于第十列的写开始位置被设置为其地址为 12 的位置、用于第十一列的写开始位置被设置为其地址为 13 的位置、用于第十二列的写开始位置被设置为其地址为 16 的位置、用于第十三列的写开始位置被设置为其地址为 17 的位置、用于第十四列的写开始位置被设置为其地址为 19 的位置、用于第十五列的写开始位置被设置为其地址为 21 的位置、用于第十六列的写开始位置被设置为其地址为 22 的位置、用于第十七列的写开始位置被设置为其地址为 23 的位置、用于第十八列的写开始位置被设置为其地址为 26 的位置、用于第十九列的写开始位置被设置为其地址为 37 的位置、用于第二十列的写开始位置被设置为其地址为 39 的位置、用于第二十一列的写开始位置被设置为其地址为 40 的位置、用于第二十二列的写开始位置被设置为其地址为 41 的位置、用于第二十三列的写开始位置被设置为其地址为 41 的位置、以及用于第二十四列的写开始位置被设置为其地址为 41 的位置。

[0494] 图 24 表示了对于关于如在 DVB-S. 2 标准中规定的具有 16,200 的码长 N 的 10 种

不同编码速率的 LDPC 码的每个调制方法,需要用于列扭曲交织的存储器 31 的列数和写开始位置的地址。

[0495] 在倍数 b 是 1 的情况下并且此外,由于例如采用 QPSK 作为调制方法,因此一个符号的位数 m 是 2 位,根据图 24,存储器 31 具有两列用于在行方向上存储 2×1 位,并且在列方向上存储 $16,200/(2 \times 1)$ 位。

[0496] 然后,用于存储器 31 的两列的第一列的写开始位置被设置为其地址为 0 的位置、以及用于第二列的写开始位置被设置为其地址为 0 的位置。

[0497] 在倍数 b 是 2 的情况下并且此外,由于例如采用 QPSK 作为调制方法,因此一个符号的位数 m 是 2 位,根据图 24,存储器 31 具有四列用于在行方向上存储 2×2 位,并且在列方向上存储 $16,200/(2 \times 2)$ 位。

[0498] 然后,用于存储器 31 的四列的第一列的写开始位置被设置为其地址为 0 的位置、用于第二列的写开始位置被设置为其地址为 2 的位置、用于第三列的写开始位置被设置为其地址为 3 的位置、以及用于第四列的写开始位置被设置为其地址为 3 的位置。

[0499] 在倍数 b 是 1 的情况下并且此外,由于例如采用 16QAM 作为调制方法,因此一个符号的位数 m 是 4 位,根据图 24,存储器 31 具有四列用于在行方向上存储 4×1 位,并且在列方向上存储 $16,200/(4 \times 1)$ 位。

[0500] 然后,用于存储器 31 的四列的第一列的写开始位置被设置为其地址为 0 的位置、用于第二列的写开始位置被设置为其地址为 2 的位置、用于第三列的写开始位置被设置为其地址为 3 的位置、以及用于第四列的写开始位置被设置为其地址为 3 的位置。

[0501] 在倍数 b 是 2 的情况下并且此外,由于例如采用 16QAM 作为调制方法,因此一个符号的位数 m 是 4 位,根据图 24,存储器 31 具有八列用于在行方向上存储 4×2 位,并且在列方向上存储 $16,200/(4 \times 2)$ 位。

[0502] 然后,用于存储器 31 的八列的第一列的写开始位置被设置为其地址为 0 的位置、用于第二列的写开始位置被设置为其地址为 0 的位置、用于第三列的写开始位置被设置为其地址为 0 的位置、用于第四列的写开始位置被设置为其地址为 1 的位置、用于第五列的写开始位置被设置为其地址为 7 的位置、用于第六列的写开始位置被设置为其地址为 20 的位置、用于第七列的写开始位置被设置为其地址为 20 的位置、以及用于第八列的写开始位置被设置为其地址为 21 的位置。

[0503] 在倍数 b 是 1 的情况下并且此外,由于例如采用 64QAM 作为调制方法,因此一个符号的位数 m 是 6 位,根据图 24,存储器 31 具有六列用于在行方向上存储 6×1 位,并且在列方向上存储 $16,200/(6 \times 1)$ 位。

[0504] 然后,用于存储器 31 的六列的第一列的写开始位置被设置为其地址为 0 的位置、用于第二列的写开始位置被设置为其地址为 0 的位置、用于第三列的写开始位置被设置为其地址为 2 的位置、用于第四列的写开始位置被设置为其地址为 3 的位置、用于第五列的写开始位置被设置为其地址为 7 的位置、以及用于第六列的写开始位置被设置为其地址为 7 的位置。

[0505] 在倍数 b 是 2 的情况下并且此外,由于例如采用 64QAM 作为调制方法,因此一个符号的位数 m 是 6 位,根据图 24,存储器 31 具有十二列用于在行方向上存储 6×2 位,并且在列方向上存储 $16,200/(6 \times 2)$ 位。

[0506] 然后,用于存储器 31 的十二列的第一列的写开始位置被设置为其地址为 0 的位置、用于第二列的写开始位置被设置为其地址为 0 的位置、用于第三列的写开始位置被设置为其地址为 0 的位置、用于第四列的写开始位置被设置为其地址为 2 的位置、用于第五列的写开始位置被设置为其地址为 2 的位置、用于第六列的写开始位置被设置为其地址为 2 的位置、用于第七列的写开始位置被设置为其地址为 3 的位置、用于第八列的写开始位置被设置为其地址为 3 的位置、用于第九列的写开始位置被设置为其地址为 3 的位置、用于第十列的写开始位置被设置为其地址为 6 的位置、用于第十一列的写开始位置被设置为其地址为 7 的位置、以及用于第十二列的写开始位置被设置为其地址为 7 的位置。

[0507] 在倍数 b 是 1 的情况下并且此外,由于例如采用 256QAM 作为调制方法,因此一个符号的位数 m 是 8 位,根据图 24,存储器 31 具有八列用于在行方向上存储 8×1 位,并且在列方向上存储 $16,200 / (8 \times 1)$ 位。

[0508] 然后,用于存储器 31 的八列的第一列的写开始位置被设置为其地址为 0 的位置、用于第二列的写开始位置被设置为其地址为 0 的位置、用于第三列的写开始位置被设置为其地址为 0 的位置、用于第四列的写开始位置被设置为其地址为 1 的位置、用于第五列的写开始位置被设置为其地址为 7 的位置、用于第六列的写开始位置被设置为其地址为 20 的位置、用于第七列的写开始位置被设置为其地址为 20 的位置、以及用于第八列的写开始位置被设置为其地址为 21 的位置。

[0509] 在倍数 b 是 1 的情况下并且此外,由于例如采用 1024QAM 作为调制方法,因此一个符号的位数 m 是 10 位,根据图 24,存储器 31 具有十列用于在行方向上存储 10×1 位,并且在列方向上存储 $16,200 / (10 \times 1)$ 位。

[0510] 然后,用于存储器 31 的十列的第一列的写开始位置被设置为其地址为 0 的位置、用于第二列的写开始位置被设置为其地址为 1 的位置、用于第三列的写开始位置被设置为其地址为 2 的位置、用于第四列的写开始位置被设置为其地址为 2 的位置、用于第五列的写开始位置被设置为其地址为 3 的位置、用于第六列的写开始位置被设置为其地址为 3 的位置、用于第七列的写开始位置被设置为其地址为 4 的位置、用于第八列的写开始位置被设置为其地址为 4 的位置、用于第九列的写开始位置被设置为其地址为 5 的位置、以及用于第十列的写开始位置被设置为其地址为 7 的位置。

[0511] 在倍数 b 是 2 的情况下并且此外,由于例如采用 1024QAM 作为调制方法,因此一个符号的位数 m 是 10 位,根据图 24,存储器 31 具有二十列用于在行方向上存储 10×2 位,并且在列方向上存储 $16,200 / (10 \times 2)$ 位。

[0512] 然后,用于存储器 31 的二十列的第一列的写开始位置被设置为其地址为 0 的位置、用于第二列的写开始位置被设置为其地址为 0 的位置、用于第三列的写开始位置被设置为其地址为 0 的位置、用于第四列的写开始位置被设置为其地址为 2 的位置、用于第五列的写开始位置被设置为其地址为 2 的位置、用于第六列的写开始位置被设置为其地址为 2 的位置、用于第七列的写开始位置被设置为其地址为 2 的位置、用于第八列的写开始位置被设置为其地址为 2 的位置、用于第九列的写开始位置被设置为其地址为 5 的位置、用于第十列的写开始位置被设置为其地址为 5 的位置、用于第十一列的写开始位置被设置为其地址为 5 的位置、用于第十二列的写开始位置被设置为其地址为 5 的位置、用于第十三列的写开始位置被设置为其地址为 5 的位置、用于第十四列的写开始位置被设置为其地址为 7 的

位置、用于第十五列的写开始位置被设置为其地址为 7 的位置、用于第十六列的写开始位置被设置为其地址为 7 的位置、用于第十七列的写开始位置被设置为其地址为 7 的位置、用于第十八列的写开始位置被设置为其地址为 8 的位置、用于第十九列的写开始位置被设置为其地址为 8 的位置、以及用于第二十列的写开始位置被设置为其地址为 10 的位置。

[0513] 在倍数 b 是 1 的情况下并且此外, 由于例如采用 4096QAM 作为调制方法, 因此一个符号的位数 m 是 12 位, 根据图 24, 存储器 31 具有十二列用于在行方向上存储 12×1 位, 并且在列方向上存储 $16, 200 / (12 \times 1)$ 位。

[0514] 然后, 用于存储器 31 的十二列的第一列的写开始位置被设置为其地址为 0 的位置、用于第二列的写开始位置被设置为其地址为 0 的位置、用于第三列的写开始位置被设置为其地址为 0 的位置、用于第四列的写开始位置被设置为其地址为 2 的位置、用于第五列的写开始位置被设置为其地址为 2 的位置、用于第六列的写开始位置被设置为其地址为 2 的位置、用于第七列的写开始位置被设置为其地址为 3 的位置、用于第八列的写开始位置被设置为其地址为 3 的位置、用于第九列的写开始位置被设置为其地址为 3 的位置、用于第十列的写开始位置被设置为其地址为 6 的位置、用于第十一列的写开始位置被设置为其地址为 7 的位置、以及用于第十二列的写开始位置被设置为其地址为 7 的位置。

[0515] 在倍数 b 是 2 的情况下并且此外, 由于例如采用 4096QAM 作为调制方法, 因此一个符号的位数 m 是 12 位, 根据图 24, 存储器 31 具有二十四列用于在行方向上存储 12×2 位, 并且在列方向上存储 $16, 200 / (12 \times 2)$ 位。

[0516] 然后, 用于存储器 31 的二十四列的第一列的写开始位置被设置为其地址为 0 的位置、用于第二列的写开始位置被设置为其地址为 0 的位置、用于第三列的写开始位置被设置为其地址为 0 的位置、用于第四列的写开始位置被设置为其地址为 0 的位置、用于第五列的写开始位置被设置为其地址为 0 的位置、用于第六列的写开始位置被设置为其地址为 0 的位置、用于第七列的写开始位置被设置为其地址为 0 的位置、用于第八列的写开始位置被设置为其地址为 1 的位置、用于第九列的写开始位置被设置为其地址为 1 的位置、用于第十列的写开始位置被设置为其地址为 1 的位置、用于第十一列的写开始位置被设置为其地址为 2 的位置、用于第十二列的写开始位置被设置为其地址为 2 的位置、用于第十三列的写开始位置被设置为其地址为 2 的位置、用于第十四列的写开始位置被设置为其地址为 3 的位置、用于第十五列的写开始位置被设置为其地址为 7 的位置、用于第十六列的写开始位置被设置为其地址为 9 的位置、用于第十七列的写开始位置被设置为其地址为 9 的位置、用于第十八列的写开始位置被设置为其地址为 9 的位置、用于第十九列的写开始位置被设置为其地址为 10 的位置、用于第二十列的写开始位置被设置为其地址为 10 的位置、用于第二十一列的写开始位置被设置为其地址为 10 的位置、用于第二十二列的写开始位置被设置为其地址为 10 的位置、用于第二十三列的写开始位置被设置为其地址为 10 的位置、以及用于第二十四列的写开始位置被设置为其地址为 11 的位置。

[0517] 现在, 参考图 25 的流程图描述由图 8 的发送设备 11 执行的发送处理。

[0518] 在步骤 S101, LDPC 编码部件 21 等待被提供到其的对象数据、将对象数据编码成 LDPC 码、并且将 LDPC 码提供到位交织器 22。此后, 处理前进到步骤 S102。

[0519] 在步骤 S102, 交织器 22 对来自 LDPC 编码部件 21 的 LDPC 码执行位交织, 并且将交织后的 LDPC 码被符号化的符号提供到映射部件 26。此后, 处理前进到步骤 S103。

[0520] 具体地说,在步骤 S102,位交织器 22 中的奇偶交织器 23 对来自 LDPC 编码部件 21 的 LDPC 码执行奇偶交织,并且将奇偶交织后的 LDPC 码提供到列扭曲交织器 24。

[0521] 列扭曲交织器 24 对来自奇偶交织器 23 的 LDPC 码执行列扭曲交织器、并且将列扭曲交织的结果提供到多路分离器 25。

[0522] 多路分离器 25 执行如下替换处理:替换由列扭曲交织器 24 进行列扭曲交织后的 LDPC 码的码位,并且将替换后的码位转化成符号的符号位(表示符号的位)。

[0523] 这里,多路分离器 25 的替换处理可以根据在上文中参考图 16 和 17 描述的第一到第四替换方法来执行,并且此外可以根据分配规则来执行。分配规则是用于将 LDPC 码的码位分配给表示符号的符号位的规则,并且在下文中描述分配规则的细节。

[0524] 将通过多路分离器 25 的替换处理获得的符号从多路分离器 25 提供到映射部件 26。

[0525] 在步骤 S103,映射部件 26 将来自多路分离器 25 的符号映射到由正交调制部件 27 执行的正交调制的调制方法定义的信号点,并且将映射后的符号提供到正交调制部件 27。然后,处理前进到步骤 S104。

[0526] 在步骤 S104,正交调制部件 27 根据来自映射部件 26 的信号点来执行载波的正交调制。然后,处理前进到步骤 S105,在此步骤,传送作为正交调制结果获得的调制信号,此后处理结束。

[0527] 要注意的是,以流水线方式重复执行图 25 的传送处理。

[0528] 通过如上所述执行奇偶交织和列扭曲交织,可以提高在将 LDPC 码的多个码位作为一个符号传送情况下的对擦除或突发错误的容限。

[0529] 这里,为了描述方便,虽然相互分离地配置其是用于执行奇偶交织的块的奇偶交织器 23 和其是用于执行列扭曲交织的列扭曲交织器 24,但是可相互集成地配置奇偶交织器 23 和列扭曲交织器 24。

[0530] 具体地说,奇偶交织和列扭曲交织可以通过将码位写到存储器以及从存储器读出码位来执行,并且可以由如下矩阵表示:该矩阵用于将将执行写码位的地址(写地址)转化成将执行读出码位的地址(读出地址)。

[0531] 因此,如果预先确定通过表示奇偶交织的矩阵与表示列扭曲交织的矩阵相乘来获得的矩阵,那么如果矩阵用于转换码位,那么可以获得当执行奇偶交织、然后列扭曲交织奇偶交织后的 LDPC 码时的结果。

[0532] 此外,除了奇偶交织器 23 和列扭曲交织器 24 之外,还可集成地配置多路分离器 25。

[0533] 具体地说,多路分离器 25 执行的替换处理也可以由用于将存储 LDPC 码的存储器 31 的写地址转换成读地址的矩阵表示。

[0534] 因此,如果预先确定通过表示奇偶交织的矩阵、另一表示列扭曲交织的矩阵与又一表示替换处理的矩阵相乘来获得的矩阵,那么可以通过确定的矩阵共同执行奇偶交织、列扭曲交织以及替换处理。

[0535] 要注意的是,有可能执行奇偶交织和列扭曲交织中的仅一个或者均不执行奇偶交织和列扭曲交织。

[0536] 现在,参考图 26 到 28 描述用于测量错误率(误码率)的、关于图 8 的发送设备而

执行的仿真。

[0537] 采用具有其 D/U 为 0dB 的抖动的通信路径来执行仿真。

[0538] 图 26 示出了在仿真中采用的通信路径的模型。

[0539] 具体地说,图 26 的 A 示出了在仿真中采用的抖动的模型。

[0540] 同时,图 26 的 B 示出了具有由图 26 的 A 的模型表示的抖动的通信路径的模型。

[0541] 要注意的是,在图 26 的 B 中, H 表示图 26 的 A 的抖动的模型。此外,在图 26 的 B 中, N 表示 ICI (载波间干扰),并且在仿真中,通过 AWGN 来近似功率的期望值 $E[N^2]$ 。

[0542] 图 27 和 28 图示了由仿真获得的错误率与抖动的多普勒频率 f_d 之间的关系。

[0543] 要注意的是,图 27 图示了在调制方法是 16QAM 以及编码速率 (r) 是 (3/4) 并且此外替换方法是第一替换方法的情况下,错误率与抖动的多普勒频率 f_d 之间的关系。同时,图 28 图示了在调制方法是 64QAM 以及编码速率 (r) 是 (5/6) 并且此外替换方法是第一替换方法的情况下,错误率与抖动的多普勒频率 f_d 之间的关系。

[0544] 此外,在图 27 和 28 中,粗线曲线表示在执行了所有奇偶校验、列扭曲交织以及替换处理的情况下,错误率与多普勒频率 f_d 之间的关系,并且细线曲线表示在仅执行了奇偶交织、列扭曲交织以及替换处理当中的替换处理的情况下,错误率与多普勒频率 f_d 之间的关系。

[0545] 在图 27 和 28 中,可以辨别出在执行了所有奇偶交织、列扭曲交织以及替换处理的情况下而不是在仅执行了替换处理的情况下,提高(降低)了错误率。

[0546] 现在,进一步描述图 8 的 LDPC 编码部件 21。

[0547] 如参考图 11 所述,在 DVB-S. 2 标准中,规定了 64,800 位和 16,200 位的两种不同码长 N 的 LDPC 编码。

[0548] 并且,对于码长 N 为 64,800 位的 LDPC 码,规定了 11 个编码速率 1/4, 1/3, 2/5, 1/2, 3/5, 2/3, 3/4, 4/5, 5/6, 8/9 以及 9/10, 以及对于码长 N 为 16,200 位的 LDPC 码,规定了 10 个编码速率 1/4, 1/3, 2/5, 1/2, 3/5, 2/3, 3/4, 4/5, 5/6 以及 8/9 (图 11 的 B)。

[0549] LDPC 编码部件 21 根据针对每个码长 N 和针对每个编码速率准备的奇偶校验矩阵 H 来执行到其码长 N 为 64,800 位或 16,200 位的不同编码速率的 LDPC 码的编码(纠错编码)。

[0550] 图 29 示出了图 8 的 LDPC 编码部件 21 的配置的示例。

[0551] LDPC 编码部件 21 包括编码处理块 601 和存储块 602。

[0552] 编码处理块 601 包括编码速率设置部分 611、初始值表读出部分 612、奇偶校验矩阵产生部分 613、信息位读出部分 614、编码奇偶数学运算部分 615、以及控制部分 616,并且执行被提供到 LDPC 编码部件 21 的对象数据的 LDPC 编码,并且将作为 LDPC 编码结果获得的 LDPC 码提供到位交织器 22 (图 8)。

[0553] 特别地,编码速率设置部分 611 例如响应于操作员的操作而设置 LDPC 码的码长 N 和编码速率。

[0554] 初始值表读出部分 612 从存储块 602 读出在下文中描述的奇偶校验矩阵初始值表,其与由编码速率设置部分 611 设置的码长 N 和编码速率对应。

[0555] 奇偶校验矩阵产生部分 613 基于由初始值表读出部分 612 读出的奇偶校验矩阵初始值表,在列方向上以 360 列(循环结构的单位列数 P) 的周期放置对应于信息长度 K (=

码长 N - 奇偶长度 M) 的信息矩阵 H_a 的值 1 的元素以产生奇偶校验矩阵 H , 并且将奇偶校验矩阵 H 存储到存储块 602 中, 其中信息长度 K 对应于由编码速率设置部分 611 设置的码长 N 和编码速率。

[0556] 信息位读出部分 614 从被提供到 LDPC 编码部件 21 的对象数据读出 (提取) 信息长度 K 的信息位。

[0557] 编码奇偶数学运算部分 615 从存储块 602 读出由奇偶校验矩阵产生部分 613 产生的奇偶校验矩阵 H , 并且根据预定表达式来计算对应于由信息位读出部分 614 读出的信息位的奇偶位, 以产生码字 (LDPC 码)。

[0558] 控制部分 616 控制构成编码处理块 601 的块。

[0559] 在存储块 602 中, 存储了多个奇偶校验矩阵初始值表等, 其分别对应于图 11 中图示的关于 64, 800 位和 16, 200 位的两个码长 N 的各个编码速率的多个编码速率。此外, 存储块 602 临时存储需要用于编码处理块 601 的处理的数据。

[0560] 图 30 是图示由图 29 的接收设备 12 执行的接收处理的流程图。

[0561] 在步骤 S201, 编码速率设置部分 611 确定 (设置) 用于执行 LDPC 编码的码长 N 和编码速率 r 。

[0562] 在步骤 S202, 初始值表读出部分 612 从存储块 602 读出对应于由编码速率设置部分 611 确定的码长 N 和编码速率 r 的预定奇偶校验矩阵初始值表。

[0563] 在步骤 S203, 奇偶校验矩阵产生部分 613 使用由初始值表读出部分 612 从存储块 602 读出的奇偶校验矩阵初始值表, 来确定 (产生) 用于具有由编码速率设置部分 611 确定的码长 N 和编码速率 r 的 LDPC 码的奇偶校验矩阵 H , 并且将奇偶校验矩阵 H 提供到存储块 602 以便被存储。

[0564] 在步骤 S204, 信息位读出部分 614 从被提供到 LDPC 编码部件 21 的对象数据当中读出对应于由编码速率设置部分 611 确定的码长 N 和编码速率 r 的信息长度 $K (= N \times r)$ 的信息位, 并且从存储块 602 读出由奇偶校验矩阵产生部分 613 确定的奇偶校验矩阵 H , 并且将信息位和奇偶校验矩阵 H 提供到编码奇偶数学运算部分 615。

[0565] 在步骤 S205, 编码奇偶数学运算部分 615 对满足表达式 (8) 的码字 c 的奇偶位连续地进行数学运算。

[0566] $Hc^T = 0 \quad \dots (8)$

[0567] 在表达式 (8) 中, c 表示作为码字 (LDPC 码) 的行矢量, 并且 c^T 表示行矢量 c 的逆。

[0568] 这里, 如上所述, 根据在行矢量 c 作为 LDPC 码 (一个码字) 的情况下, 对应于信息位的部分由行矢量 A 表示并且对应于奇偶位的部分由行矢量 T 表示, 行矢量 c 可以由根据作为信息位的行矢量 A 和作为奇偶位的行矢量 T 的表达式 $c = [A|T]$ 表示。

[0569] 奇偶校验矩阵 H 和作为 LDPC 码的行矢量 $c = [A|T]$ 需要满足表达式 $Hc^T = 0$, 并且在奇偶校验矩阵 $H = [H_a|H_r]$ 的奇偶矩阵 H_r 具有图 10 中示出的阶梯结构的情况下, 可以通过按照从表达式 $Hc^T = 0$ 中的列矢量 Hc^T 的第一行中的元素开始的顺序将每行的元素设置为零来继续确定作为奇偶位的行矢量 T , 其配置满足表达式 $Hc^T = 0$ 的行矢量 $c = [A|T]$ 。

[0570] 如果编码奇偶数学运算部分 615 确定用于信息位 A 的奇偶位 T , 那么它输出由信息位 A 和奇偶位 T 表示的码字 $c = [A|T]$ 作为信息位 A 的 LDPC 编码结果。

[0571] 要注意的是,码字 c 具有 64,800 位或 16,200 位。

[0572] 此后,在步骤 S206,控制部分 616 判定是否应该结束 LDPC 编码。如果它在步骤 S206 判定不应该结束 LDPC 编码,也就是说,例如,如果还有要被 LDPC 编码的对象数据,那么处理返回到步骤 S201,并且此后,重复在步骤 S201 到 S206 的处理。

[0573] 另一方面,如果在步骤 S206 判定应该结束 LDPC 编码,也就是说,例如,如果没有要被 LDPC 编码的对象数据,那么 LDPC 编码部件 21 结束处理。

[0574] 如上所述,准备对应于码长 N 和编码速率 r 的奇偶校验矩阵初始值表,并且 LDPC 编码部件 21 使用根据对应于预定码长 N 和预定编码速率 r 的奇偶校验矩阵初始值表产生的奇偶校验矩阵 H ,来执行预定码长 N 和预定编码速率 r 的 LDPC 编码。

[0575] 每个奇偶校验矩阵初始值表是如下的表:该表表示针对每 360 列(周期结构的单位列数 P)的对应于信息长度 K 的信息矩阵 H_A 的值 1 的元素的位置,其中信息长度 K 对应于奇偶校验矩阵 H 的 LDPC 码(由奇偶校验矩阵 H 定义的 LDPC 码)的码长 N 和编码速率 r ,并且对于针对每个码长 N 和每个编码速率 r 的奇偶校验矩阵 H 预先产生每个奇偶校验矩阵初始值表。

[0576] 图 31 到 58 图示了在 DVB-S. 2 标准中规定的一些奇偶校验矩阵初始值表。

[0577] 具体地说,图 31 示出了奇偶校验矩阵初始值表,其针对在 DVB-S. 2 标准中规定的奇偶校验矩阵 H 并且具有 16,200 位的码长 N 和 $2/3$ 的编码速率 r 。

[0578] 图 32 到 34 示出了奇偶校验矩阵初始值表,其针对在 DVB-S. 2 标准中规定的奇偶校验矩阵 H 并且具有 64,800 位的码长 N 和 $2/3$ 的编码速率 r 。

[0579] 要注意的是,图 33 是接续图 32 的视图,并且图 34 是接续图 33 的视图。

[0580] 图 35 示出了奇偶校验矩阵初始值表,其针对在 DVB-S. 2 标准中规定的奇偶校验矩阵 H 并且具有 16,200 位的码长 N 和 $3/4$ 的编码速率 r 。

[0581] 图 36 到 39 示出了奇偶校验矩阵初始值表,其针对在 DVB-S. 2 标准中规定的奇偶校验矩阵 H 并且具有 64,800 位的码长 N 和 $3/4$ 的编码速率 r 。

[0582] 要注意的是,图 37 是接续图 36 的视图,并且图 38 是接续图 37 的视图。此外,图 39 是接续图 38 的视图。

[0583] 图 40 示出了奇偶校验矩阵初始值表,其针对在 DVB-S. 2 标准中规定的奇偶校验矩阵 H 并且具有 16,200 位的码长 N 和 $4/5$ 的编码速率 r 。

[0584] 图 41 到 44 示出了奇偶校验矩阵初始值表,其针对在 DVB-S. 2 标准中规定的奇偶校验矩阵 H 并且具有 64,800 位的码长 N 和 $4/5$ 的编码速率 r 。

[0585] 要注意的是,图 42 是接续图 41 的视图,并且图 43 是接续图 42 的视图。此外,图 44 是接续图 43 的视图。

[0586] 图 45 示出了奇偶校验矩阵初始值表,其针对在 DVB-S. 2 标准中规定的奇偶校验矩阵 H 并且具有 16,200 位的码长 N 和 $5/6$ 的编码速率 r 。

[0587] 图 46 到 49 示出了奇偶校验矩阵初始值表,其针对在 DVB-S. 2 标准中规定的奇偶校验矩阵 H 并且具有 64,800 位的码长 N 和 $5/6$ 的编码速率 r 。

[0588] 要注意的是,图 47 是接续图 46 的视图,并且图 48 是接续图 47 的视图。此外,图 49 是接续图 48 的视图。

[0589] 图 50 示出了奇偶校验矩阵初始值表,其针对在 DVB-S. 2 标准中规定的奇偶校验矩

阵 H 并且具有 16,200 位的码长 N 和 8/9 的编码速率 r。

[0590] 图 51 到 54 示出了奇偶校验矩阵初始值表,其针对在 DVB-S.2 标准中规定的奇偶校验矩阵 H 并且具有 64,800 位的码长 N 和 8/9 的编码速率 r。

[0591] 要注意的是,图 52 是接续图 51 的视图,并且图 53 是接续图 52 的视图。此外,图 54 是接续图 53 的视图。

[0592] 图 55 到 58 示出了奇偶校验矩阵初始值表,其针对在 DVB-S.2 标准中规定的奇偶校验矩阵 H 并且具有 64,800 位的码长 N 和 9/10 的编码速率 r。

[0593] 要注意的是,图 56 是接续图 55 的视图,并且图 57 是接续图 56 的视图。此外,图 58 是接续图 57 的视图。

[0594] 奇偶校验矩阵产生部分 613(图 29)使用奇偶校验矩阵初始值表来以下面方式确定奇偶校验矩阵 H。

[0595] 具体地说,图 59 图示了用于根据奇偶校验矩阵初始值表来确定奇偶校验矩阵 H 的方法。

[0596] 要注意的是,图 59 的奇偶校验矩阵初始值表表示针对在 DVB-S.2 标准中规定的奇偶校验矩阵 H 并且具有图 31 中示出的 16,200 位的码长 N 和 2/3 的编码速率 r 的奇偶校验矩阵初始值表。

[0597] 如上所述,奇偶校验矩阵初始值表是如下的表:该表表示针对每 360 列(针对循环结构的每个单位列数 P)的对应于信息长度 K 的信息矩阵 H_A 的值 1 的元素的位置,其中信息长度 K 对应于 LDPC 码的码长 N 和编码速率 r,并且在奇偶校验矩阵初始值表的第一行中,奇偶校验矩阵 H 的第 $1+360 \times (i-1)$ 列中的值 1 的元素的行号的数目(在奇偶校验矩阵 H 的第一行的行号是 0 的情况下的行号)等于第 $1+360 \times (i-1)$ 列具有的列权重的数目。

[0598] 这里,由于如图 19 所示确定与奇偶长度 M 对应的奇偶校验矩阵 H 的奇偶矩阵 H_T (图 9),因此根据奇偶校验矩阵初始值表,确定对应于信息长度 K 的奇偶校验矩阵 H 的信息矩阵 H_A (图 9)。

[0599] 取决于信息长度 K,奇偶校验矩阵初始值表的行号 k+1 不同。

[0600] 信息长度 K 和奇偶校验矩阵初始值表的行号 k+1 满足由表达式 (9) 给定的关系。

$$[0601] \quad K = (k+1) \times 360 \quad \dots (9)$$

[0602] 这里,表达式 (9) 中的 360 是参考图 20 描述的循环结构的单位列数 P。

[0603] 在图 59 的奇偶校验矩阵初始值表中,在第一到第三行列出了 13 个数值,并且在第四到第 k+1(图 59 中的第 30)行列出了三个数值。

[0604] 因此,根据图 59 的奇偶校验矩阵初始值表确定的奇偶校验矩阵 H 中的列权重的数目在第一到第 $1+360 \times (3-1)-1$ 行是 13,但是在第 $1+360 \times (3-1)-1$ 到第 K 行是 3。

[0605] 图 59 的奇偶校验矩阵初始值表的第一行包括 0、2084、1613、1548、1286、1460、3196、4297、2481、3369、3451、4620 以及 2622,并且这表示在奇偶校验矩阵 H 的第一列中,在 0、2084、1613、1548、1286、1460、3196、4297、2481、3369、3451、4620 以及 2622 的行号的行中的元素具有值 1(并且此外其他元素具有值 0)。

[0606] 同时,图 59 的奇偶校验矩阵初始值表的第二行包括 1、122、1516、3448、2880、1407、1847、3799、3529、373、971、4358 以及 3108,并且这表示在奇偶校验矩阵 H 的第 361(= $1+360 \times (2-1)$) 列中,1、122、1516、3448、2880、1407、1847、3799、3529、373、971、

4358 以及 3108 的行号的行中的元素具有值 1。

[0607] 如以上所给定, 奇偶校验矩阵初始值表表示对于每 360 列, 奇偶校验矩阵 H 的信息矩阵 H_a 的值 1 的元素的位置。

[0608] 除第 $1+360 \times (i-1)$ 列之外的奇偶校验矩阵 H 的每列, 也就是说, 从第 $2+360 \times (i-1)$ 到第 $360 \times i$ 列的每列包括通过根据奇偶长度 M 在向下方向上 (在列的向下方向上) 周期地循环移位取决于奇偶校验矩阵初始值表的第 $1+360 \times (i-1)$ 列的值 1 的元素来获得的值 1 的元素。

[0609] 具体地说, 例如, 第 $2+360 \times (i-1)$ 列是通过将第 $1+360 \times (i-1)$ 列在向下方向上循环移位 $M/360 (= q)$ 来获得的列, 并且接下来的第 $3+360 \times (i-1)$ 列是通过将第 $1+360 \times (i-1)$ 列在向下方向上循环移位 $2 \times M/360 (= 2 \times q)$ 且然后将循环移位后的列 (第 $2+360 \times (i-1)$ 列) 在向下方向上循环移位 $M/360 (= q)$ 来获得的列。

[0610] 现在, 如果假设奇偶校验矩阵初始值表的第 i 行 (自上方的第 i 行) 中的第 j 列 (自左边的第 j 列) 中的数值由 $b_{i,j}$ 表示, 并且奇偶校验矩阵 H 的第 w 列中的值 1 的第 j 个元素的行号由 $H_{w,j}$ 表示, 那么根据表达式 (10) 可以确定第 w 列中的值 1 的元素的行号 $H_{w,j}$, 其中所述第 w 列是除奇偶校验矩阵 H 的第 $1+360 \times (i-1)$ 列之外的列。

$$[0611] \quad H_{w,j} = \text{mod} \{ b_{i,j} + \text{mod}((w-1), P) \times q, M \} \quad \cdots (10)$$

[0612] 这里, $\text{mod}(x, y)$ 表示当 x 除以 y 时的余数。

[0613] 同时, P 是上文中描述的循环结构的单位列数, 并且如上所述, 例如在 DVB-S. 2 标准中, 它是 360。此外, q 是通过将奇偶长度 M 除以循环结构的单位列数 $P (= 360)$ 获得的值 $M/360$ 。

[0614] 奇偶校验矩阵产生部分 613 (图 29) 根据奇偶校验矩阵初始值表来指定奇偶校验矩阵 H 的第 $1+360 \times (i-1)$ 列中值 1 的元素的行号。

[0615] 此外, 奇偶校验矩阵产生部分 613 (图 29) 根据表达式 (10) 确定第 w 列中的值 1 的元素的行号 $H_{w,j}$, 其中所述第 w 列是除奇偶校验矩阵 H 的第 $1+360 \times (i-1)$ 列之外的列, 并且产生奇偶校验矩阵 H: 在其中由前述获得的行号的元素具有值 1。

[0616] 顺便提及, 预期作为用于下一代 CATV 数字广播的标准的 DVB-C. 2 采用诸如例如 2/3 到 9/10 的高编码速率和诸如 1024QAM 或 4096QAM 的具有许多信号点的调制方法。

[0617] 在具有高编码速率或许多信号点的调制方法中, 通常由于通信路径 13 (图 7) 对错误的容限很低, 因此期望采取用于提高对错误的容限的对策。

[0618] 作为用于提高对错误的容限的对策, 例如, 可利用由多路分离器 25 (图 8) 执行的替换处理。

[0619] 在替换处理中, 例如, 可利用上文中描述的第一到第四替换方法作为用于替换 LDPC 码的码位的替换方法。然而, 需要提出如下的方法: 其与包括第一到第四替换方法的已提出的方法相比, 具有进一步提高的对错误的容限。

[0620] 因此, 多路分离器 25 (图 8) 被配置成使得它可以根据如在上文中参考图 25 所述的分配规则来执行替换处理。

[0621] 在下面, 在描述根据分配规则的替换处理之前, 描述了通过已提出的替换方法 (在下文中称为现有方法) 的替换处理。

[0622] 参考图 60 和 61 描述了如下替换处理: 其中, 假设多路分离器 25 根据现有方法来

执行替换处理。

[0623] 图 60 示出了现有方法的替换处理的示例,其中 LDPC 码是具有 64,800 位的码长 N 和 $3/5$ 的编码速率的 LDPC 码。

[0624] 具体地说,图 60 的 A 图示了现有方法的替换方法的示例,其中 LDPC 码是具有 64,800 位的码长 N 和 $3/5$ 的编码速率的 LDPC 码,并且此外调制方法是 16QAM 且倍数 b 是 2。

[0625] 在调制方法是 16QAM 的情况下,码位当中的 $4 (= m)$ 位作为一个符号被映射到 16QAM 规定的 16 个信号点中的某些信号点。

[0626] 此外,在码长 N 是 64,800 位并且倍数 b 是 2 的情况下,多路分离器 25 的存储器 31 (图 16 和 17) 具有八列用于在行方向上存储 $4 \times 2 (= mb)$ 位,并且在列方向上存储 $64,800 / (4 \times 2)$ 位。

[0627] 在多路分离器 25 中,当 LDPC 码的码位在存储器 31 的列方向上被写入并且 64,800 个码位 (一个码字) 的写入结束时,在行方向上以 $4 \times 2 (= mb)$ 位的单位读出写在存储器 31 中的码位,并且将其提供到替换部件 32 (图 16 和 17)。

[0628] 替换部件 32 替换从存储器 31 读出的 $4 \times 2 (= mb)$ 个码位 $b_0, b_1, b_2, b_3, b_4, b_5, b_6$ 以及 b_7 , 以使得 $4 \times 2 (= mb)$ 个码位 b_0 至 b_7 被分配给连续两个 $(= b)$ 符号的 $4 \times 2 (= mb)$ 个符号位 $y_0, y_1, y_2, y_3, y_4, y_5, y_6$ 以及 y_7 。

[0629] 具体地,替换部件 32 进行替换,以便:将码位 b_0 分配给符号位 y_7 ,将码位 b_1 分配给符号位 y_1 ,将码位 b_2 分配给符号位 y_4 ,将码位 b_3 分配给符号位 y_2 ,将码位 b_4 分配给符号位 y_5 ,将码位 b_5 分配给符号位 y_3 ,将码位 b_6 分配给符号位 y_6 ,以及将码位 b_7 分配给符号位 y_0 。

[0630] 具体地,图 60 的 B 示出了现有方法的替换方法的示例,其中 LDPC 码是具有 64,800 位的码长 N 和 $3/5$ 的编码速率的 LDPC 码,此外调制方法是 64QAM 且倍数 b 是 2。

[0631] 在调制方法是 64QAM 的情况下,码位当中的 $6 (= m)$ 位作为一个符号被映射到 64QAM 规定的 64 个信号点中的某些信号点。

[0632] 此外,在码长 N 是 64,800 位并且倍数 b 是 2 的情况下,多路分离器 25 的存储器 31 (图 16 和 17) 具有 12 列用于在行方向上存储 $6 \times 2 (= mb)$ 位,并且在列方向上存储 $64,800 / (6 \times 2)$ 位。

[0633] 在多路分离器 25 中,当 LDPC 码的码位在存储器 31 的列方向上被写入并且 64,800 个码位 (一个码字) 的写入结束时,在行方向上以 $6 \times 2 (= mb)$ 位的单位读出写在存储器 31 中的码位,并且将其提供到替换部件 32 (图 16 和 17)。

[0634] 替换部件 32 替换从存储器 31 读出的 $6 \times 2 (= mb)$ 个码位 $b_0, b_1, b_2, b_3, b_4, b_5, b_6, b_7, b_8, b_9, b_{10}$ 和 b_{11} , 以使得 6×2 个 $(= mb)$ 码位 b_0 至 b_{11} 分配给连续两个 $(= b)$ 符号的 $6 \times 2 (= mb)$ 个符号位 $y_0, y_1, y_2, y_3, y_4, y_5, y_6, y_7, y_8, y_9, y_{10}$ 和 y_{11} 。

[0635] 具体地,替换部件 32 进行替换,以便:将码位 b_0 分配给符号位 y_{11} ,将码位 b_1 分配给符号位 y_7 ,将码位 b_2 分配给符号位 y_3 ,将码位 b_3 分配给符号位 y_{10} ,将码位 b_4 分配给符号位 y_6 ,将码位 b_5 分配给符号位 y_2 ,将码位 b_6 分配给符号位 y_9 ,将码位 b_7 分配给符号位 y_5 ,将码位 b_8 分配给符号位 y_1 ,将码位 b_9 分配给符号位 y_8 ,将码位 b_{10} 分配给符号位 y_4 ,以及将码位 b_{11} 分配给符号位 y_0 。

[0636] 具体地,图 60 的 C 示出了现有方法的替换方法的示例,其中 LDPC 码是具有 64,800

位的码长 N 和 $3/5$ 的编码速率的 LDPC 码, 此外调制方法是 256QAM 且倍数 b 是 2。

[0637] 在调制方法是 256QAM 的情况下, 码位当中的 $8 (= m)$ 位作为一个符号被映射到 256QAM 规定的 256 个信号点中的某些信号点。

[0638] 此外, 在码长 N 是 64,800 位并且倍数 b 是 2 的情况下, 多路分离器 25 的存储器 31 (图 16 和 17) 具有 16 列用于在行方向上存储 $8 \times 2 (= mb)$ 位, 并且在列方向上存储 $64,800 / (8 \times 2)$ 位。

[0639] 在多路分离器 25 中, 当 LDPC 码的码位在存储器 31 的列方向上被写入并且 64,800 个码位 (一个码字) 的写入结束时, 在行方向上以 $8 \times 2 (= mb)$ 位的单位读出写在存储器 31 中的码位, 并且将其提供到替换部件 32 (图 16 和 17)。

[0640] 替换部件 32 替换从存储器 31 读出的 $8 \times 2 (= mb)$ 个码位 $b_0, b_1, b_2, b_3, b_4, b_5, b_6, b_7, b_8, b_9, b_{10}, b_{11}, b_{12}, b_{13}, b_{14}$ 和 b_{15} , 以使得 $8 \times 2 (= mb)$ 个码位 b_0 至 b_{15} 分配给连续两个 $(= b)$ 符号的 $8 \times 2 (= mb)$ 个符号位 $y_0, y_1, y_2, y_3, y_4, y_5, y_6, y_7, y_8, y_9, y_{10}, y_{11}, y_{12}, y_{13}, y_{14}$ 和 y_{15} 。

[0641] 具体地, 替换部件 32 进行替换, 以便: 将码位 b_0 分配给符号位 y_{15} , 将码位 b_1 分配给符号位 y_1 , 将码位 b_2 分配给符号位 y_{13} , 将码位 b_3 分配给符号位 y_3 , 将码位 b_4 分配给符号位 y_8 , 将码位 b_5 分配给符号位 y_{11} , 将码位 b_6 分配给符号位 y_9 , 将码位 b_7 分配给符号位 y_5 , 将码位 b_8 分配给符号位 y_{10} , 将码位 b_9 分配给符号位 y_6 , 将码位 b_{10} 分配给符号位 y_4 , 将码位 b_{11} 分配给符号位 y_7 , 将码位 b_{12} 分配给符号位 y_{12} , 将码位 b_{13} 分配给符号位 y_2 , 将码位 b_{14} 分配给符号位 y_{14} , 以及将码位 b_{15} 分配给符号位 y_0 。

[0642] 图 61 示出了现有方法的替换处理的示例, 其中 LDPC 码是具有 16,200 位的码长 N 和 $3/5$ 的编码速率的 LDPC 码。

[0643] 具体地, 图 61 的 A 示出了现有方法的替换方法的示例, 其中 LDPC 码是具有 16,200 位的码长 N 和 $3/5$ 的编码速率的 LDPC 码, 此外调制方法是 16QAM 且倍数 b 是 2。

[0644] 在调制方法是 16QAM 的情况下, 码位当中的 $4 (= m)$ 位作为一个符号被映射到 16QAM 规定的 16 个信号点中的某些信号点。

[0645] 此外, 在码长 N 是 16,200 位并且倍数 b 是 2 的情况下, 多路分离器 25 的存储器 31 (图 16 和 17) 具有 8 列用于在行方向上存储 $4 \times 2 (= mb)$ 位, 并且在列方向上存储 $16,200 / (4 \times 2)$ 位。

[0646] 在多路分离器 25 中, 当 LDPC 码的码位在存储器 31 的列方向上被写入并且 16,200 个码位 (一个码字) 的写入结束时, 在行方向上以 $4 \times 2 (= mb)$ 位的单位读出写在存储器 31 中的码位, 并且将其提供到替换部件 32 (图 16 和 17)。

[0647] 替换部件 32 替换从存储器 31 读出的 $4 \times 2 (= mb)$ 个码位 $b_0, b_1, b_2, b_3, b_4, b_5, b_6$ 和 b_7 , 以使得 $4 \times 2 (= mb)$ 个码位 b_0 至 b_7 分配给连续两个 $(= b)$ 符号的 $4 \times 2 (= mb)$ 个符号位 $y_0, y_1, y_2, y_3, y_4, y_5, y_6$ 和 y_7 。

[0648] 具体地, 如在上述图 60 的 A 的情况下那样, 替换部件 32 进行替换, 以便将码位 b_0 至 b_7 分配给符号位 y_0 至 y_7 。

[0649] 具体地, 图 61 的 B 示出了现有方法的替换方法的示例, 其中 LDPC 码是具有 16,200 位的码长 N 和 $3/5$ 的编码速率的 LDPC 码, 此外调制方法是 64QAM 且倍数 b 是 2。

[0650] 在调制方法是 64QAM 的情况下, 码位当中的 $6 (= m)$ 位作为一个符号被映射到

64QAM 规定的 64 个信号点中的某些信号点。

[0651] 此外,在码长 N 是 16,200 位并且倍数 b 是 2 的情况下,多路分离器 25 的存储器 31(图 16 和 17)具有 12 列用于在行方向上存储 $6 \times 2 (= mb)$ 位,并且在列方向上存储 $16,200/(6 \times 2)$ 位。

[0652] 在多路分离器 25 中,当 LDPC 码的码位在存储器 31 的列方向上被写入并且 16,200 个码位(一个码字)的写入结束时,在行方向上以 $6 \times 2 (= mb)$ 位的单位读出写在存储器 31 中的码位,并且将其提供到替换部件 32(图 16 和 17)。

[0653] 替换部件 32 替换从存储器 31 读出的 $6 \times 2 (= mb)$ 个码位 $b_0, b_1, b_2, b_3, b_4, b_5, b_6, b_7, b_8, b_9, b_{10}$ 和 b_{11} , 以使得 $6 \times 2 (= mb)$ 个码位 b_0 至 b_{11} 分配给连续两个 $(= b)$ 符号的 $6 \times 2 (= mb)$ 个符号位 $y_0, y_1, y_2, y_3, y_4, y_5, y_6, y_7, y_8, y_9, y_{10}$ 和 y_{11} 。

[0654] 具体地,如在上述图 60 的 B 的情况下那样,替换部件 32 进行替换,以便将码位 b_0 至 b_{11} 分配给符号位 y_0 至 y_{11} 。

[0655] 具体地,图 61 的 C 示出了现有方法的替换方法的示例,其中 LDPC 码是具有 16,200 位的码长 N 和 $3/5$ 的编码速率的 LDPC 码,此外调制方法是 256QAM 且倍数 b 是 1。

[0656] 在调制方法是 256QAM 的情况下,码位当中的 $8 (= m)$ 位作为一个符号被映射到 256QAM 规定的 256 个信号点中的某些信号点。

[0657] 此外,在码长 N 是 16,200 位并且倍数 b 是 1 的情况下,多路分离器 25 的存储器 31(图 16 和 17)具有 8 列用于在行方向上存储 $8 \times 1 (= mb)$ 位,并且在列方向上存储 $16,200/(8 \times 1)$ 位。

[0658] 在多路分离器 25 中,当 LDPC 码的码位在存储器 31 的列方向上被写入并且 16,200 个码位(一个码字)的写入结束时,在行方向上以 $8 \times 1 (= mb)$ 位的单位读出写在存储器 31 中的码位,并且将其提供到替换部件 32(图 16 和 17)。

[0659] 替换部件 32 替换从存储器 31 读出的 $8 \times 1 (= mb)$ 个码位 $b_0, b_1, b_2, b_3, b_4, b_5, b_6$ 和 b_7 , 以使得 $8 \times 1 (= mb)$ 个码位 b_0 至 b_7 分配给连续一个 $(= b)$ 符号的 $8 \times 1 (= mb)$ 个符号位 $y_0, y_1, y_2, y_3, y_4, y_5, y_6$ 和 y_7 。

[0660] 具体地,替换部件 32 进行替换,以便:将码位 b_0 分配给符号位 y_7 ,将码位 b_1 分配给符号位 y_3 ,将码位 b_2 分配给符号位 y_1 ,将码位 b_3 分配给符号位 y_5 ,将码位 b_4 分配给符号位 y_2 ,将码位 b_5 分配给符号位 y_6 ,将码位 b_6 分配给符号位 y_4 ,以及将码位 b_7 分配给符号位 y_0 。

[0661] 现在,描述根据分配规则的替换处理(在下文中也被称作根据新替换方法的替换处理)。

[0662] 图 62 至 64 是示出新替换方法的视图。

[0663] 在新替换方法中,多路分离器 25 的替换部件 32 根据预先确定的分配规则,进行 mb 个码位的替换。

[0664] 分配规则是用于将 LDPC 码的码位分配给符号位的规则。在分配规则中,规定了组集合以及该组集合的码位组和符号位组的码位和符号位的位数(在下文中也被称作组位数),其中该组集合是码位的码位组和该码位组的码位所分配的符号位的符号位组的组合。

[0665] 这里,如上所述,码位在错误概率方面不同,此外符号位在错误概率方面也不同。码位组是根据错误概率而将码位分成的组,并且符号位组是根据错误概率而将符号位分成的组。

[0666] 图 62 示出了码位组和符号位组,其中 LDPC 码是具有 16, 200 位的码长 N 和 $2/3$ 的编码速率的 LDPC 码,此外调制方法是 1024QAM 且倍数 b 是 1。

[0667] 在本实例中,如在图 62 的 A 中看到的那样,根据错误概率的差别,可以将从存储器 31 读出的 $10 \times 1 (= mb)$ 个码位分成四个码位组 G_{b_1} 、 G_{b_2} 、 G_{b_3} 和 G_{b_4} 。

[0668] 这里,码位组 G_{b_i} 是如下组:其中当码位组 G_{b_i} 的下标 i 具有较低的值时,属于码位组 G_{b_i} 的码位具有较好(较低)的错误概率。

[0669] 在图 62 的 A 中,码位 b_0 属于码位组 G_{b_1} ;码位 b_1 、 b_2 、 b_3 、 b_4 和 b_5 属于码位组 G_{b_2} ;码位 b_6 属于码位组 G_{b_3} ;以及码位 b_7 、 b_8 和 b_9 属于码位组 G_{b_4} 。

[0670] 在调制方法是 1024QAM 并且倍数 b 是 1 的情况下,如在图 62 的 B 中看到的那样,根据错误概率的差别,可以将 $10 \times 1 (= mb)$ 个符号位分成五个符号位组 G_{y_1} 、 G_{y_2} 、 G_{y_3} 、 G_{y_4} 和 G_{y_5} 。

[0671] 这里,符号位组 G_{y_i} 是如下组:其中与码位组类似,当符号位组 G_{y_i} 的下标 i 具有较低的值时,属于符号位组 G_{y_i} 的符号位具有较好的错误概率。

[0672] 在图 62 的 B 中,符号位 y_0 和 y_1 属于符号位组 G_{y_1} ;符号位 y_2 和 y_3 属于符号位组 G_{y_2} ;符号位 y_4 和 y_5 属于符号位组 G_{y_3} ;符号位 y_6 和 y_7 属于符号位组 G_{y_4} ;以及符号位 y_8 和 y_9 属于符号位组 G_{y_5} 。

[0673] 图 63 示出了分配规则,其中 LDPC 码是具有 16, 200 位的码长 N 和 $2/3$ 的编码速率的 LDPC 码,此外调制方法是 1024QAM 且倍数 b 是 1。

[0674] 在图 63 的分配规则中,码位组 G_{b_1} 和符号位组 G_{y_5} 的组合被定义为一个组集合。此外,该组集合的组位数被规定为 1 位。

[0675] 在以下的描述中,组集合和该组集合的组位数被共同称作组集合信息。例如,码位组 G_{b_1} 和符号位组 G_{y_5} 的组集合以及作为该组集合的组位数的 1 位被描述作为组集合信息 $(G_{b_1}, G_{y_5}, 1)$ 。

[0676] 在图 63 的分配规则中,除了组集合信息 $(G_{b_1}, G_{y_5}, 1)$ 之外,还规定了组集合信息 $(G_{b_2}, G_{y_1}, 2)$ 、 $(G_{b_2}, G_{y_2}, 2)$ 、 $(G_{b_2}, G_{y_3}, 1)$ 、 $(G_{b_3}, G_{y_4}, 1)$ 、 $(G_{b_4}, G_{y_3}, 1)$ 、 $(G_{b_4}, G_{y_4}, 1)$ 和 $(G_{b_4}, G_{y_5}, 1)$ 。

[0677] 例如,组集合信息 $(G_{b_1}, G_{y_5}, 1)$ 表示属于码位组 G_{b_1} 的一个码位被分配给属于符号位组 G_{y_5} 的一个符号位。

[0678] 因此,根据图 63 的分配规则,规定如下:取决于组集合信息 $(G_{b_1}, G_{y_5}, 1)$,将错误概率最好的码位组 G_{b_1} 的一个码位分配给错误概率第五好(最差)的符号位组 G_{y_5} 的一个符号位;取决于组集合信息 $(G_{b_2}, G_{y_1}, 2)$,将错误概率第二好的码位组 G_{b_2} 的两个码位分配给错误概率最好的符号位组 G_{y_1} 的两个符号位;取决于组集合信息 $(G_{b_2}, G_{y_2}, 2)$,将错误概率第二好的码位组 G_{b_2} 的两个码位分配给错误概率第二好的符号位组 G_{y_2} 的两个符号位;取决于组集合信息 $(G_{b_2}, G_{y_3}, 1)$,将错误概率第二好的码位组 G_{b_2} 的一个码位分配给错误概率第三好的符号位组 G_{y_3} 的一个符号位;取决于组集合信息 $(G_{b_3}, G_{y_4}, 1)$,将错误概率第三好的码位组 G_{b_3} 的一个码位分配给错误概率第四好的符号位组 G_{y_4} 的一个符号位;取决于组集合信息 $(G_{b_4}, G_{y_3}, 1)$,将错误概率第四好的码位组 G_{b_4} 的一个码位分配给错误概率第三好的符号位组 G_{y_3} 的一个符号位;取决于组集合信息 $(G_{b_4}, G_{y_4}, 1)$,将错误概率第四好的码位组 G_{b_4} 的一个码位分配给错误概率第四好的符号位组 G_{y_4} 的一个符号位;以及取决于组集合信息

(Gb₄, Gy₅, 1), 将错误概率第四好的码位组 Gb₄ 的一个码位分配给错误概率第五好的符号位组 Gy₅ 的一个符号位。

[0679] 如上所述, 码位组是根据错误概率而将码位分成的组, 并且符号位组是根据错误概率而将符号位分成的组。因此, 也可以认为, 分配规则规定了码位的错误概率和该码位所分配的符号位的错误概率的组合。

[0680] 以此方式, 例如, 通过测量 BER 的仿真等, 确定规定了码位的错误概率和该码位所分配的符号位的错误概率的组的分配规则, 以使得对错误的容限 (对噪声的容限) 更好。

[0681] 要注意的是, 尽管某一码位组的码位的分配目标在同一符号位组的位当中变化, 但是由此不 (较少) 影响对错误的容限。

[0682] 因此, 为了改进对错误的容限, 使 BER (误码率) 最小化的组集合信息应该被规定作为分配规则, 该组集合信息即是: 码位的码位组和该码位组的码位所分配的符号位的符号位组的组合 (组集合)、以及该组集合的码位和符号位的码位和符号位的位数 (组位数), 并且应该进行码位的替换, 以便根据分配规则将码位分配给符号位。

[0683] 然而, 需要在发送设备 11 和接收设备 12 (图 7) 之间预先确定特定分配方法, 该特定分配方法关于应该根据分配规则将每个码位分配给哪个符号。

[0684] 图 64 示出了根据图 63 的分配规则的码位替换的示例。

[0685] 具体地, 图 64 的 A 示出了根据图 63 的分配规则的码位替换的第一示例, 其中 LDPC 码是具有 16, 200 位的码长 N 和 2/3 的编码速率的 LDPC 码, 此外调制方法是 1024QAM 且倍数 b 是 1。

[0686] 在 LDPC 码是具有 16, 200 位的码长 N 和 2/3 的编码速率的 LDPC 码, 此外调制方法是 1024QAM 且倍数 b 是 1 的情况下, 在多路分离器 25 中, 在行方向上以 10×1 (= mb) 位的单位读出针对列方向 × 行方向上的 (16, 200/(10×1)) × (10×1) 位的、写在存储器 31 中的码位, 并且将其提供到替换部件 32 (图 16 和 17)。

[0687] 替换部件 32 根据图 63 的分配规则, 替换从存储器 31 读出的 10×1 (= mb) 个码位 b₀ 至 b₉, 以使得如在图 64 的 A 中看到的那样, 将 10×1 (= mb) 个码位 b₀ 至 b₉ 例如分配给一个 (= b) 符号的 10×1 (= mb) 个符号位 y₀ 至 y₉。

[0688] 具体地, 替换部件 32 进行替换, 以便: 将码位 b₀ 分配给符号位 y₈, 将码位 b₁ 分配给符号位 y₀, 将码位 b₂ 分配给符号位 y₁, 将码位 b₃ 分配给符号位 y₂, 将码位 b₄ 分配给符号位 y₃, 将码位 b₅ 分配给符号位 y₄, 将码位 b₆ 分配给符号位 y₆, 将码位 b₇ 分配给符号位 y₅, 将码位 b₈ 分配给符号位 y₉, 以及将码位 b₉ 分配给符号位 y₇。

[0689] 图 64 的 B 示出了根据图 63 的分配规则的码位替换的第二示例, 其中 LDPC 码是具有 16, 200 位的码长 N 和 2/3 的编码速率的 LDPC 码, 此外调制方法是 1024QAM 且倍数 b 是 1。

[0690] 根据图 64 的 B, 替换部件 32 进行替换, 以便以如下方式、根据图 63 的分配规则而分配从存储器 31 读出的 10×1 (= mb) 个码位 b₀ 至 b₉: 将码位 b₀ 分配给符号位 y₉, 将码位 b₁ 分配给符号位 y₂, 将码位 b₂ 分配给符号位 y₃, 将码位 b₃ 分配给符号位 y₁, 将码位 b₄ 分配给符号位 y₅, 将码位 b₅ 分配给符号位 y₀, 将码位 b₆ 分配给符号位 y₇, 将码位 b₇ 分配给符号位 y₄, 将码位 b₈ 分配给符号位 y₈, 以及将码位 b₉ 分配给符号位 y₆。

[0691] 这里, 在图 64 的 A 和图 64 的 B 中示出的码位 b_i 到符号位 y_i 的分配方法遵守图 63

的分配规则（遵循分配规则）。

[0692] 图 65 示出了码位组和符号位组，其中 LDPC 码是具有 64,800 位的码长 N 和 $2/3$ 的编码速率的 LDPC 码，此外调制方法是 1024QAM 且倍数 b 是 1。

[0693] 在本实例中，如在图 65 的 A 中看到的那样，根据错误概率的差别，可以将从存储器 31 读出的 $10 \times 1 (= mb)$ 个码位分成四个码位组 Gb_1 、 Gb_2 、 Gb_3 和 Gb_4 。

[0694] 在图 65 的 A 中，码位 b_0 属于码位组 Gb_1 ；码位 b_1 至 b_5 属于码位组 Gb_2 ；码位 b_6 属于码位组 Gb_3 ；以及码位 b_7 至 b_9 属于码位组 Gb_4 。

[0695] 在调制方法是 1024QAM 并且倍数 b 是 1 的情况下，如在图 65 的 B 中看到的那样，根据错误概率的差别，可以将 $10 \times 1 (= mb)$ 个符号位分成五个符号位组 Gy_1 、 Gy_2 、 Gy_3 、 Gy_4 和 Gy_5 。

[0696] 在图 65 的 B 中，如同图 62 的 B 一样，符号位 y_0 和 y_1 属于符号位组 Gy_1 ；符号位 y_2 和 y_3 属于符号位组 Gy_2 ；符号位 y_4 和 y_5 属于符号位组 Gy_3 ；符号位 y_6 和 y_7 属于符号位组 Gy_4 ；以及符号位 y_8 和 y_9 属于符号位组 Gy_5 。

[0697] 图 66 示出了分配规则，其中 LDPC 码是具有 64,800 位的码长 N 和 $2/3$ 的编码速率的 LDPC 码，此外调制方法是 1024QAM 且倍数 b 是 1。

[0698] 在图 66 的分配规则中，规定了组集合信息 $(Gb_1, Gy_5, 1)$ 、 $(Gb_2, Gy_1, 2)$ 、 $(Gb_2, Gy_2, 2)$ 、 $(Gb_2, Gy_3, 1)$ 、 $(Gb_3, Gy_4, 1)$ 、 $(Gb_4, Gy_3, 1)$ 、 $(Gb_4, Gy_4, 1)$ 和 $(Gb_4, Gy_5, 1)$ 。

[0699] 因此，根据图 66 的分配规则，规定如下：取决于组集合信息 $(Gb_1, Gy_5, 1)$ ，将错误概率最好的码位组 Gb_1 的一个码位分配给错误概率第五好的符号位组 Gy_5 的一个符号位；取决于组集合信息 $(Gb_2, Gy_1, 2)$ ，将错误概率第二好的码位组 Gb_2 的两个码位分配给错误概率最好的符号位组 Gy_1 的两个符号位；取决于组集合信息 $(Gb_2, Gy_2, 2)$ ，将错误概率第二好的码位组 Gb_2 的两个码位分配给错误概率第二好的符号位组 Gy_2 的两个符号位；取决于组集合信息 $(Gb_2, Gy_3, 1)$ ，将错误概率第二好的码位组 Gb_2 的一个码位分配给错误概率第三好的符号位组 Gy_3 的一个符号位；取决于组集合信息 $(Gb_3, Gy_4, 1)$ ，将错误概率第三好的码位组 Gb_3 的一个码位分配给错误概率第四好的符号位组 Gy_4 的一个符号位；取决于组集合信息 $(Gb_4, Gy_3, 1)$ ，将错误概率第四好的码位组 Gb_4 的一个码位分配给错误概率第三好的符号位组 Gy_3 的一个符号位；取决于组集合信息 $(Gb_4, Gy_4, 1)$ ，将错误概率第四好的码位组 Gb_4 的一个码位分配给错误概率第四好的符号位组 Gy_4 的一个符号位；以及取决于组集合信息 $(Gb_4, Gy_5, 1)$ ，将错误概率第四好的码位组 Gb_4 的一个码位分配给错误概率第五好的符号位组 Gy_5 的一个符号位。

[0700] 图 67 示出了根据图 66 的分配规则的码位替换的示例。

[0701] 具体地，图 67 的 A 示出了根据图 66 的分配规则的码位替换的第一示例，其中 LDPC 码是具有 64,800 位的码长 N 和 $2/3$ 的编码速率的 LDPC 码，此外调制方法是 1024QAM 且倍数 b 是 1。

[0702] 在 LDPC 码是具有 64,800 位的码长 N 和 $2/3$ 的编码速率的 LDPC 码，此外调制方法是 1024QAM 且倍数 b 是 1 的情况下，在多路分离器 25 中，在行方向上以 $10 \times 1 (= mb)$ 位的单位读出针对列方向 \times 行方向上的 $(64,800/(10 \times 1)) \times (10 \times 1)$ 位的、写在存储器 31 中的码位，并且将其提供到替换部件 32（图 16 和 17）。

[0703] 替换部件 32 根据图 66 的分配规则，替换从存储器 31 读出的 $10 \times 1 (= mb)$ 个码

位 b_0 至 b_9 , 以使得如在图 67 的 A 中看到的那样, 将 $10 \times 1 (= mb)$ 个码位 b_0 至 b_9 例如分配给一个 $(= b)$ 符号的 $10 \times 1 (= mb)$ 个符号位 y_0 至 y_9 。

[0704] 具体地, 替换部件 32 进行替换, 以便: 将码位 b_0 分配给符号位 y_8 , 将码位 b_1 分配给符号位 y_0 , 将码位 b_2 分配给符号位 y_1 , 将码位 b_3 分配给符号位 y_2 , 将码位 b_4 分配给符号位 y_3 , 将码位 b_5 分配给符号位 y_4 , 将码位 b_6 分配给符号位 y_6 , 将码位 b_7 分配给符号位 y_5 , 将码位 b_8 分配给符号位 y_9 , 以及将码位 b_9 分配给符号位 y_7 。

[0705] 图 67 的 B 示出了根据图 66 的分配规则的码位替换的第二示例, 其中 LDPC 码是具有 64, 800 位的码长 N 和 $2/3$ 的编码速率的 LDPC 码, 此外调制方法是 1024QAM 且倍数 b 是 1。

[0706] 根据图 67 的 B, 替换部件 32 进行替换, 用于以如下方式、根据图 66 的分配规则而分配从存储器 31 读出的 $10 \times 1 (= mb)$ 个码位 b_0 至 b_9 : 将码位 b_0 分配给符号位 y_9 , 将码位 b_1 分配给符号位 y_2 , 将码位 b_2 分配给符号位 y_3 , 将码位 b_3 分配给符号位 y_1 , 将码位 b_4 分配给符号位 y_5 , 将码位 b_5 分配给符号位 y_0 , 将码位 b_6 分配给符号位 y_7 , 将码位 b_7 分配给符号位 y_4 , 将码位 b_8 分配给符号位 y_8 , 以及将码位 b_9 分配给符号位 y_6 。

[0707] 图 68 示出了码位组和符号位组, 其中 LDPC 码是具有 16, 200 位的码长 N 和 $3/4$ 的编码速率的 LDPC 码, 此外调制方法是 1024QAM 且倍数 b 是 1。

[0708] 在本实例中, 如在图 68 的 A 中看到的那样, 根据错误概率的差别, 可以将从存储器 31 读出的 $10 \times 1 (= mb)$ 个码位分成四个码位组 Gb_1 、 Gb_2 、 Gb_3 和 Gb_4 。

[0709] 在图 68 的 A 中, 码位 b_0 属于码位组 Gb_1 ; 码位 b_1 至 b_6 属于码位组 Gb_2 ; 码位 b_7 属于码位组 Gb_3 ; 以及码位 b_8 和 b_9 属于码位组 Gb_4 。

[0710] 在调制方法是 1024QAM 并且倍数 b 是 1 的情况下, 如在图 68B 中看到的那样, 根据错误概率的差别, 可以将 $10 \times 1 (= mb)$ 个符号位分成五个符号位组 Gy_1 、 Gy_2 、 Gy_3 、 Gy_4 和 Gy_5 。

[0711] 在图 68B 中, 如同图 62 的 B 一样, 符号位 y_0 和 y_1 属于符号位组 Gy_1 ; 符号位 y_2 和 y_3 属于符号位组 Gy_2 ; 符号位 y_4 和 y_5 属于符号位组 Gy_3 ; 符号位 y_6 和 y_7 属于符号位组 Gy_4 ; 以及符号位 y_8 和 y_9 属于符号位组 Gy_5 。

[0712] 图 69 示出了分配规则, 其中 LDPC 码是具有 16, 200 位的码长 N 和 $3/4$ 的编码速率的 LDPC 码, 此外调制方法是 1024QAM 且倍数 b 是 1。

[0713] 在图 69 的分配规则中, 规定了组集合信息 $(Gb_1, Gy_4, 1)$ 、 $(Gb_2, Gy_1, 2)$ 、 $(Gb_2, Gy_2, 1)$ 、 $(Gb_2, Gy_3, 2)$ 、 $(Gb_2, Gy_5, 1)$ 、 $(Gb_3, Gy_2, 1)$ 、 $(Gb_4, Gy_4, 1)$ 和 $(Gb_4, Gy_5, 1)$ 。

[0714] 因此, 根据图 69 的分配规则, 规定如下: 取决于组集合信息 $(Gb_1, Gy_4, 1)$, 将错误概率最好的码位组 Gb_1 的一个码位分配给错误概率第四好的符号位组 Gy_4 的一个符号位; 取决于组集合信息 $(Gb_2, Gy_1, 2)$, 将错误概率第二好的码位组 Gb_2 的两个码位分配给错误概率最好的符号位组 Gy_1 的两个符号位; 取决于组集合信息 $(Gb_2, Gy_2, 1)$, 将错误概率第二好的码位组 Gb_2 的一个码位分配给错误概率第二好的符号位组 Gy_1 的一个符号位; 取决于组集合信息 $(Gb_2, Gy_3, 2)$, 将错误概率第二好的码位组 Gb_2 的两个码位分配给错误概率第三好的符号位组 Gy_3 的两个符号位; 取决于组集合信息 $(Gb_2, Gy_5, 1)$, 将错误概率第二好的码位组 Gb_2 的一个码位分配给错误概率第五好的符号位组 Gy_5 的一个符号位; 取决于组集合信息 $(Gb_3, Gy_2, 1)$, 将错误概率第三好的码位组 Gb_3 的一个码位分配给错误概率第二好的符号位组 Gy_2 的一个符号位; 取决于组集合信息 $(Gb_4, Gy_4, 1)$, 将错误概率第四好的码位组 Gb_4 的一个码

位分配给错误概率第四好的符号位组 Gy_4 的一个符号位；以及取决于组集合信息 ($Gb_4, Gy_5, 1$), 将错误概率第四好的码位组 Gb_4 的一个码位分配给错误概率第五好的符号位组 Gy_5 的一个符号位。

[0715] 图 70 示出了根据图 69 的分配规则的码位替换的示例。

[0716] 具体地, 图 70 的 A 示出了根据图 69 的分配规则的码位替换的第一示例, 其中 LDPC 码是具有 16, 200 位的码长 N 和 $3/4$ 的编码速率的 LDPC 码, 此外调制方法是 1024QAM 且倍数 b 是 1。

[0717] 在 LDPC 码是具有 16, 200 位的码长 N 和 $3/4$ 的编码速率的 LDPC 码, 此外调制方法是 1024QAM 且倍数 b 是 1 的情况下, 在多路分离器 25 中, 在行方向上以 $10 \times 1 (= mb)$ 位的单位读出针对列方向 \times 行方向上的 $(16, 200 / (10 \times 1)) \times (10 \times 1)$ 位的、写在存储器 31 中的码位, 并且将其提供到替换部件 32 (图 16 和 17)。

[0718] 替换部件 32 根据图 69 的分配规则, 替换从存储器 31 读出的 $10 \times 1 (= mb)$ 个码位 b_0 至 b_9 , 以使得如在图 70 的 A 中看到的那样, 将 $10 \times 1 (= mb)$ 个码位 b_0 至 b_9 例如分配给一个 $(= b)$ 符号的 $10 \times 1 (= mb)$ 个符号位 y_0 至 y_9 。

[0719] 具体地, 替换部件 32 进行替换, 以便: 将码位 b_0 分配给符号位 y_6 , 将码位 b_1 分配给符号位 y_4 , 将码位 b_2 分配给符号位 y_8 , 将码位 b_3 分配给符号位 y_5 , 将码位 b_4 分配给符号位 y_0 , 将码位 b_5 分配给符号位 y_2 , 将码位 b_6 分配给符号位 y_1 , 将码位 b_7 分配给符号位 y_3 , 将码位 b_8 分配给符号位 y_9 , 以及将码位 b_9 分配给符号位 y_7 。

[0720] 图 70 的 B 示出了根据图 69 的分配规则的码位替换的第二示例, 其中 LDPC 码是具有 16, 200 位的码长 N 和 $3/4$ 的编码速率的 LDPC 码, 此外调制方法是 1024QAM 且倍数 b 是 1。

[0721] 根据图 70 的 B, 替换部件 32 进行替换, 用于以如下方式、根据图 69 的分配规则而分配从存储器 31 读出的 $10 \times 1 (= mb)$ 个码位 b_0 至 b_9 : 将码位 b_0 分配给符号位 y_7 , 将码位 b_1 分配给符号位 y_9 , 将码位 b_2 分配给符号位 y_4 , 将码位 b_3 分配给符号位 y_1 , 将码位 b_4 分配给符号位 y_5 , 将码位 b_5 分配给符号位 y_0 , 将码位 b_6 分配给符号位 y_2 , 将码位 b_7 分配给符号位 y_3 , 将码位 b_8 分配给符号位 y_8 , 以及将码位 b_9 分配给符号位 y_6 。

[0722] 图 71 示出了码位组和符号位组, 其中 LDPC 码是具有 64, 800 位的码长 N 和 $3/4$ 的编码速率的 LDPC 码, 此外调制方法是 1024QAM 且倍数 b 是 1。

[0723] 在本实例中, 如在图 71 的 A 中看到的那样, 根据错误概率的差别, 可以将从存储器 31 读出的 $10 \times 1 (= mb)$ 个码位分成四个码位组 Gb_1 、 Gb_2 、 Gb_3 和 Gb_4 。

[0724] 在图 71 的 A 中, 码位 b_0 属于码位组 Gb_1 ; 码位 b_1 至 b_6 属于码位组 Gb_2 ; 码位 b_7 属于码位组 Gb_3 ; 以及码位 b_8 和 b_9 属于码位组 Gb_4 。

[0725] 在调制方法是 1024QAM 并且倍数 b 是 1 的情况下, 如在图 71 的 B 中看到的那样, 根据错误概率的差别, 可以将 $10 \times 1 (= mb)$ 个符号位分成五个符号位组 Gy_1 、 Gy_2 、 Gy_3 、 Gy_4 和 Gy_5 。

[0726] 在图 71 的 B 中, 如同图 62 的 B 一样, 符号位 y_0 和 y_1 属于符号位组 Gy_1 ; 符号位 y_2 和 y_3 属于符号位组 Gy_2 ; 符号位 y_4 和 y_5 属于符号位组 Gy_3 ; 符号位 y_6 和 y_7 属于符号位组 Gy_4 ; 以及符号位 y_8 和 y_9 属于符号位组 Gy_5 。

[0727] 图 72 示出了分配规则, 其中 LDPC 码是具有 64, 800 位的码长 N 和 $3/4$ 的编码速率

的 LDPC 码,此外调制方法是 1024QAM 且倍数 b 是 1。

[0728] 在图 72 的分配规则中,规定了组集合信息 $(Gb_1, Gy_4, 1)$ 、 $(Gb_2, Gy_1, 2)$ 、 $(Gb_2, Gy_2, 1)$ 、 $(Gb_2, Gy_3, 2)$ 、 $(Gb_2, Gy_5, 1)$ 、 $(Gb_3, Gy_2, 1)$ 、 $(Gb_4, Gy_4, 1)$ 和 $(Gb_4, Gy_5, 1)$ 。

[0729] 因此,根据图 72 的分配规则,规定如下:取决于组集合信息 $(Gb_1, Gy_4, 1)$,将错误概率最好的码位组 Gb_1 的一个码位分配给错误概率第四好的符号位组 Gy_4 的一个符号位;取决于组集合信息 $(Gb_2, Gy_1, 2)$,将错误概率第二好的码位组 Gb_2 的两个码位分配给错误概率最好的符号位组 Gy_1 的两个符号位;取决于组集合信息 $(Gb_2, Gy_2, 1)$,将错误概率第二好的码位组 Gb_2 的一个码位分配给错误概率第二好的符号位组 Gy_2 的一个符号位;取决于组集合信息 $(Gb_2, Gy_3, 2)$,将错误概率第二好的码位组 Gb_2 的两个码位分配给错误概率第三好的符号位组 Gy_3 的两个符号位;取决于组集合信息 $(Gb_2, Gy_5, 1)$,将错误概率第二好的码位组 Gb_2 的一个码位分配给错误概率第五好的符号位组 Gy_5 的一个符号位;取决于组集合信息 $(Gb_3, Gy_2, 1)$,将错误概率第三好的码位组 Gb_3 的一个码位分配给错误概率第二好的符号位组 Gy_2 的一个符号位;取决于组集合信息 $(Gb_4, Gy_4, 1)$,将错误概率第四好的码位组 Gb_4 的一个码位分配给错误概率第四好的符号位组 Gy_4 的一个符号位;以及取决于组集合信息 $(Gb_4, Gy_5, 1)$,将错误概率第四好的码位组 Gb_4 的一个码位分配给错误概率第五好的符号位组 Gy_5 的一个符号位。

[0730] 图 73 示出了根据图 72 的分配规则的码位替换的示例。

[0731] 具体地,图 73 的 A 示出了根据图 72 的分配规则的码位替换的第一示例,其中 LDPC 码是具有 64,800 位的码长 N 和 $3/4$ 的编码速率的 LDPC 码,此外调制方法是 1024QAM 且倍数 b 是 1。

[0732] 在 LDPC 码是具有 64,800 位的码长 N 和 $3/4$ 的编码速率的 LDPC 码,此外调制方法是 1024QAM 且倍数 b 是 1 的情况下,在多路分离器 25 中,在行方向上以 $10 \times 1 (= mb)$ 位的单位读出针对列方向 \times 行方向上的 $(64,800 / (10 \times 1)) \times (10 \times 1)$ 位的、写在存储器 31 中的码位,并且将其提供到替换部件 32(图 16 和 17)。

[0733] 替换部件 32 根据图 72 的分配规则,替换从存储器 31 读出的 $10 \times 1 (= mb)$ 个码位 b_0 至 b_9 ,以使得如在图 73 的 A 中看到的那样,将 $10 \times 1 (= mb)$ 个码位 b_0 至 b_9 例如分配给一个 $(= b)$ 符号的 $10 \times 1 (= mb)$ 个符号位 y_0 至 y_9 。

[0734] 具体地,替换部件 32 进行替换,以便:将码位 b_0 分配给符号位 y_6 ,将码位 b_1 分配给符号位 y_4 ,将码位 b_2 分配给符号位 y_8 ,将码位 b_3 分配给符号位 y_5 ,将码位 b_4 分配给符号位 y_0 ,将码位 b_5 分配给符号位 y_2 ,将码位 b_6 分配给符号位 y_1 ,将码位 b_7 分配给符号位 y_3 ,将码位 b_8 分配给符号位 y_9 ,以及将码位 b_9 分配给符号位 y_7 。

[0735] 图 73 的 B 示出了根据图 72 的分配规则的码位替换的第二示例,其中 LDPC 码是具有 64,800 位的码长 N 和 $3/4$ 的编码速率的 LDPC 码,此外调制方法是 1024QAM 且倍数 b 是 1。

[0736] 根据图 73 的 B,替换部件 32 进行替换,用于以如下方式、根据图 72 的分配规则而分配从存储器 31 读出的 $10 \times 1 (= mb)$ 个码位 b_0 至 b_9 :将码位 b_0 分配给符号位 y_7 ,将码位 b_1 分配给符号位 y_9 ,将码位 b_2 分配给符号位 y_4 ,将码位 b_3 分配给符号位 y_1 ,将码位 b_4 分配给符号位 y_5 ,将码位 b_5 分配给符号位 y_0 ,将码位 b_6 分配给符号位 y_2 ,将码位 b_7 分配给符号位 y_3 ,将码位 b_8 分配给符号位 y_8 ,以及将码位 b_9 分配给符号位 y_6 。

[0737] 图 74 示出了码位组和符号位组,其中 LDPC 码是具有 16,200 位的码长 N 和 $4/5$ 的编码速率的 LDPC 码,此外调制方法是 1024QAM 且倍数 b 是 1。

[0738] 在本实例中,如在图 74 的 A 中看到的那样,根据错误概率的差别,可以将从存储器 31 读出的 $10 \times 1 (= mb)$ 个码位分成三个码位组 G_{b_1} 、 G_{b_2} 和 G_{b_3} 。

[0739] 在图 74 的 A 中,码位 b_0 至 b_6 属于码位组 G_{b_1} ;码位 b_7 属于码位组 G_{b_2} ;以及码位 b_8 和 b_9 属于码位组 G_{b_3} 。

[0740] 在调制方法是 1024QAM 并且倍数 b 是 1 的情况下,如在图 74 的 B 中看到的那样,根据错误概率的差别,可以将 $10 \times 1 (= mb)$ 个符号位分成五个符号位组 G_{y_1} 、 G_{y_2} 、 G_{y_3} 、 G_{y_4} 和 G_{y_5} 。

[0741] 在图 74 的 B 中,如同图 62 的 B 一样,符号位 y_0 和 y_1 属于符号位组 G_{y_1} ;符号位 y_2 和 y_3 属于符号位组 G_{y_2} ;符号位 y_4 和 y_5 属于符号位组 G_{y_3} ;符号位 y_6 和 y_7 属于符号位组 G_{y_4} ;以及符号位 y_8 和 y_9 属于符号位组 G_{y_5} 。

[0742] 图 75 示出了分配规则,其中 LDPC 码是具有 16,200 位的码长 N 和 $4/5$ 的编码速率的 LDPC 码,此外调制方法是 1024QAM 且倍数 b 是 1。

[0743] 在图 75 的分配规则中,规定了组集合信息 $(G_{b_1}, G_{y_1}, 2)$ 、 $(G_{b_1}, G_{y_2}, 1)$ 、 $(G_{b_1}, G_{y_3}, 2)$ 、 $(G_{b_1}, G_{y_4}, 1)$ 、 $(G_{b_1}, G_{y_5}, 1)$ 、 $(G_{b_2}, G_{y_2}, 1)$ 、 $(G_{b_3}, G_{y_4}, 1)$ 和 $(G_{b_3}, G_{y_5}, 1)$ 。

[0744] 因此,根据图 75 的分配规则,规定如下:取决于组集合信息 $(G_{b_1}, G_{y_1}, 2)$,将错误概率最好的码位组 G_{b_1} 的两个码位分配给错误概率最好的符号位组 G_{y_1} 的两个符号位;取决于组集合信息 $(G_{b_1}, G_{y_2}, 1)$,将错误概率最好的码位组 G_{b_1} 的一个码位分配给错误概率第二好的符号位组 G_{y_2} 的一个符号位;取决于组集合信息 $(G_{b_1}, G_{y_3}, 2)$,将错误概率最好的码位组 G_{b_1} 的两个码位分配给错误概率第三好的符号位组 G_{y_3} 的两个符号位;取决于组集合信息 $(G_{b_1}, G_{y_4}, 1)$,将错误概率最好的码位组 G_{b_1} 的一个码位分配给错误概率第四好的符号位组 G_{y_4} 的一个符号位;取决于组集合信息 $(G_{b_1}, G_{y_5}, 1)$,将错误概率最好的码位组 G_{b_1} 的一个码位分配给错误概率第五好的符号位组 G_{y_5} 的一个符号位;取决于组集合信息 $(G_{b_2}, G_{y_2}, 1)$,将错误概率第二好的码位组 G_{b_2} 的一个码位分配给错误概率第二好的符号位组 G_{y_2} 的一个符号位;取决于组集合信息 $(G_{b_3}, G_{y_4}, 1)$,将错误概率第三好的码位组 G_{b_3} 的一个码位分配给错误概率第四好的符号位组 G_{y_4} 的一个符号位;以及取决于组集合信息 $(G_{b_3}, G_{y_5}, 1)$,将错误概率第三好的码位组 G_{b_3} 的一个码位分配给错误概率第五好的符号位组 G_{y_5} 的一个符号位。

[0745] 图 76 示出了根据图 75 的分配规则的码位替换的示例。

[0746] 具体地,图 76 的 A 示出了根据图 75 的分配规则的码位替换的第一示例,其中 LDPC 码是具有 16,200 位的码长 N 和 $4/5$ 的编码速率的 LDPC 码,此外调制方法是 1024QAM 且倍数 b 是 1。

[0747] 在 LDPC 码是具有 16,200 位的码长 N 和 $4/5$ 的编码速率的 LDPC 码,此外调制方法是 1024QAM 且倍数 b 是 1 的情况下,在多路分离器 25 中,在行方向上以 $10 \times 1 (= mb)$ 位的单位读出针对列方向 \times 行方向上的 $(16,200/(10 \times 1)) \times (10 \times 1)$ 位的、写在存储器 31 中的码位,并且将其提供到替换部件 32(图 16 和 17)。

[0748] 替换部件 32 根据图 75 的分配规则,替换从存储器 31 读出的 $10 \times 1 (= mb)$ 个码位 b_0 至 b_9 ,以使得如在图 76 的 A 中看到的那样,将 $10 \times 1 (= mb)$ 个码位 b_0 至 b_9 例如分配

给一个 ($= b$) 符号的 $10 \times 1 (= mb)$ 个符号位 y_0 至 y_9 。

[0749] 具体地, 替换部件 32 进行替换, 以便: 将码位 b_0 分配给符号位 y_6 , 将码位 b_1 分配给符号位 y_4 , 将码位 b_2 分配给符号位 y_8 , 将码位 b_3 分配给符号位 y_5 , 将码位 b_4 分配给符号位 y_0 , 将码位 b_5 分配给符号位 y_2 , 将码位 b_6 分配给符号位 y_1 , 将码位 b_7 分配给符号位 y_3 , 将码位 b_8 分配给符号位 y_9 , 以及将码位 b_9 分配给符号位 y_7 。

[0750] 图 76 的 B 示出了根据图 75 的分配规则的码位替换的第二示例, 其中 LDPC 码是具有 16, 200 位的码长 N 和 $4/5$ 的编码速率的 LDPC 码, 此外调制方法是 1024QAM 且倍数 b 是 1。

[0751] 根据图 76 的 B, 替换部件 32 进行替换, 用于以如下方式、根据图 75 的分配规则而分配从存储器 31 读出的 $10 \times 1 (= mb)$ 个码位 b_0 至 b_9 : 将码位 b_0 分配给符号位 y_9 , 将码位 b_1 分配给符号位 y_7 , 将码位 b_2 分配给符号位 y_3 , 将码位 b_3 分配给符号位 y_1 , 将码位 b_4 分配给符号位 y_5 , 将码位 b_5 分配给符号位 y_0 , 将码位 b_6 分配给符号位 y_4 , 将码位 b_7 分配给符号位 y_2 , 将码位 b_8 分配给符号位 y_8 , 以及将码位 b_9 分配给符号位 y_6 。

[0752] 图 77 示出了码位组和符号位组, 其中 LDPC 码是具有 64, 800 位的码长 N 和 $4/5$ 的编码速率的 LDPC 码, 此外调制方法是 1024QAM 且倍数 b 是 1。

[0753] 在本实例中, 如在图 77 的 A 中看到的那样, 根据错误概率的差别, 可以将从存储器 31 读出的 $10 \times 1 (= mb)$ 个码位分成三个码位组 Gb_1 、 Gb_2 和 Gb_3 。

[0754] 在图 77 的 A 中, 码位 b_0 属于码位组 Gb_1 ; 码位 b_1 至 b_7 属于码位组 Gb_2 ; 以及码位 b_8 和 b_9 属于码位组 Gb_3 。

[0755] 在调制方法是 1024QAM 并且倍数 b 是 1 的情况下, 如在图 77 的 B 中看到的那样, 根据错误概率的差别, 可以将 $10 \times 1 (= mb)$ 个符号位分成五个符号位组 Gy_1 、 Gy_2 、 Gy_3 、 Gy_4 和 Gy_5 。

[0756] 在图 77 的 B 中, 如同图 62 的 B 一样, 符号位 y_0 和 y_1 属于符号位组 Gy_1 ; 符号位 y_2 和 y_3 属于符号位组 Gy_2 ; 符号位 y_4 和 y_5 属于符号位组 Gy_3 ; 符号位 y_6 和 y_7 属于符号位组 Gy_4 ; 以及符号位 y_8 和 y_9 属于符号位组 Gy_5 。

[0757] 图 78 示出了分配规则, 其中 LDPC 码是具有 64, 800 位的码长 N 和 $4/5$ 的编码速率的 LDPC 码, 此外调制方法是 1024QAM 且倍数 b 是 1。

[0758] 在图 78 的分配规则中, 规定了组集合信息 $(Gb_1, Gy_4, 1)$ 、 $(Gb_2, Gy_1, 2)$ 、 $(Gb_2, Gy_2, 2)$ 、 $(Gb_2, Gy_3, 2)$ 、 $(Gb_2, Gy_5, 1)$ 、 $(Gb_3, Gy_4, 1)$ 和 $(Gb_3, Gy_5, 1)$ 。

[0759] 因此, 根据图 78 的分配规则, 规定如下: 取决于组集合信息 $(Gb_1, Gy_4, 1)$, 将错误概率最好的码位组 Gb_1 的一个码位分配给错误概率第四好的符号位组 Gy_4 的一个符号位; 取决于组集合信息 $(Gb_2, Gy_1, 2)$, 将错误概率第二好的码位组 Gb_2 的两个码位分配给错误概率最好的符号位组 Gy_1 的两个符号位; 取决于组集合信息 $(Gb_2, Gy_2, 2)$, 将错误概率第二好的码位组 Gb_2 的两个码位分配给错误概率第二好的符号位组 Gy_2 的两个符号位; 取决于组集合信息 $(Gb_2, Gy_3, 2)$, 将错误概率第二好的码位组 Gb_2 的两个码位分配给错误概率第三好的符号位组 Gy_3 的两个符号位; 取决于组集合信息 $(Gb_2, Gy_5, 1)$, 将错误概率第二好的码位组 Gb_2 的一个码位分配给错误概率第五好的符号位组 Gy_5 的一个符号位; 取决于组集合信息 $(Gb_3, Gy_4, 1)$, 将错误概率第三好的码位组 Gb_3 的一个码位分配给错误概率第四好的符号位组 Gy_4 的一个符号位; 以及取决于组集合信息 $(Gb_3, Gy_5, 1)$, 将错误概率第三好的码位组 Gb_3 的一

个码位分配给错误概率第五好的符号位组 G_{y_5} 的一个符号位。

[0760] 图 79 示出了根据图 78 的分配规则的码位替换的示例。

[0761] 具体地,图 79 的 A 示出了根据图 78 的分配规则的码位替换的第一示例,其中 LDPC 码是具有 64,800 位的码长 N 和 $4/5$ 的编码速率的 LDPC 码,此外调制方法是 1024QAM 且倍数 b 是 1。

[0762] 在 LDPC 码是具有 64,800 位的码长 N 和 $4/5$ 的编码速率的 LDPC 码,此外调制方法是 1024QAM 且倍数 b 是 1 的情况下,在多路分离器 25 中,在行方向上以 $10 \times 1 (= mb)$ 位的单位读出针对列方向 \times 行方向上的 $(64,800/(10 \times 1)) \times (10 \times 1)$ 位的、写在存储器 31 中的码位,并且将其提供到替换部件 32(图 16 和 17)。

[0763] 替换部件 32 根据图 78 的分配规则,替换从存储器 31 读出的 $10 \times 1 (= mb)$ 个码位 b_0 至 b_9 ,以使得如在图 79 的 A 中看到的那样,将 $10 \times 1 (= mb)$ 个码位 b_0 至 b_9 例如分配给一个 $(= b)$ 符号的 $10 \times 1 (= mb)$ 个符号位 y_0 至 y_9 。

[0764] 具体地,替换部件 32 进行替换,以便:将码位 b_0 分配给符号位 y_6 ,将码位 b_1 分配给符号位 y_4 ,将码位 b_2 分配给符号位 y_8 ,将码位 b_3 分配给符号位 y_5 ,将码位 b_4 分配给符号位 y_0 ,将码位 b_5 分配给符号位 y_2 ,将码位 b_6 分配给符号位 y_1 ,将码位 b_7 分配给符号位 y_3 ,将码位 b_8 分配给符号位 y_9 ,以及将码位 b_9 分配给符号位 y_7 。

[0765] 图 79 的 B 示出了根据图 78 的分配规则的码位替换的第二示例,其中 LDPC 码是具有 64,800 位的码长 N 和 $4/5$ 的编码速率的 LDPC 码,此外调制方法是 1024QAM 且倍数 b 是 1。

[0766] 根据图 79 的 B,替换部件 32 进行替换,用于以如下方式、根据图 78 的分配规则而分配从存储器 31 读出的 $10 \times 1 (= mb)$ 个码位 b_0 至 b_9 :将码位 b_0 分配给符号位 y_7 ,将码位 b_1 分配给符号位 y_1 ,将码位 b_2 分配给符号位 y_3 ,将码位 b_3 分配给符号位 y_4 ,将码位 b_4 分配给符号位 y_5 ,将码位 b_5 分配给符号位 y_0 ,将码位 b_6 分配给符号位 y_2 ,将码位 b_7 分配给符号位 y_9 ,将码位 b_8 分配给符号位 y_8 ,以及将码位 b_9 分配给符号位 y_6 。

[0767] 图 80 示出了码位组和符号位组,其中 LDPC 码是具有 16,200 位的码长 N 和 $5/6$ 的编码速率的 LDPC 码,此外调制方法是 1024QAM 且倍数 b 是 1。

[0768] 在本实例中,如在图 80 的 A 中看到的那样,根据错误概率的差别,可以将从存储器 31 读出的 $10 \times 1 (= mb)$ 个码位分成四个码位组 G_{b_1} 、 G_{b_2} 、 G_{b_3} 和 G_{b_4} 。

[0769] 在图 80 的 A 中,码位 b_0 属于码位组 G_{b_1} ;码位 b_1 至 b_7 属于码位组 G_{b_2} ;码位 b_8 属于码位组 G_{b_3} ;以及码位 b_9 属于码位组 G_{b_4} 。

[0770] 在调制方法是 1024QAM 并且倍数 b 是 1 的情况下,如在图 80 的 B 中看到的那样,根据错误概率的差别,可以将 $10 \times 1 (= mb)$ 个符号位分成五个符号位组 G_{y_1} 、 G_{y_2} 、 G_{y_3} 、 G_{y_4} 和 G_{y_5} 。

[0771] 在图 80 的 B 中,如同图 62 的 B 一样,符号位 y_0 和 y_1 属于符号位组 G_{y_1} ;符号位 y_2 和 y_3 属于符号位组 G_{y_2} ;符号位 y_4 和 y_5 属于符号位组 G_{y_3} ;符号位 y_6 和 y_7 属于符号位组 G_{y_4} ;以及符号位 y_8 和 y_9 属于符号位组 G_{y_5} 。

[0772] 图 81 示出了分配规则,其中 LDPC 码是具有 16,200 位的码长 N 和 $5/6$ 的编码速率的 LDPC 码,此外调制方法是 1024QAM 且倍数 b 是 1。

[0773] 在图 81 的分配规则中,规定了组集合信息 $(G_{b_1}, G_{y_4}, 1)$ 、 $(G_{b_2}, G_{y_1}, 2)$ 、 $(G_{b_2}, G_{y_2},$

2)、 $(Gb_2, Gy_3, 2)$ 、 $(Gb_2, Gy_5, 1)$ 、 $(Gb_3, Gy_5, 1)$ 和 $(Gb_4, Gy_4, 1)$ 。

[0774] 因此,根据图 81 的分配规则,规定如下:取决于组集合信息 $(Gb_1, Gy_4, 1)$,将错误概率最好的码位组 Gb_1 的一个码位分配给错误概率第四好的符号位组 Gy_4 的一个符号位;取决于组集合信息 $(Gb_2, Gy_1, 2)$,将错误概率第二好的码位组 Gb_2 的两个码位分配给错误概率最好的符号位组 Gy_1 的两个符号位;取决于组集合信息 $(Gb_2, Gy_2, 2)$,将错误概率第二好的码位组 Gb_2 的两个码位分配给错误概率第二好的符号位组 Gy_2 的两个符号位;取决于组集合信息 $(Gb_2, Gy_3, 2)$,将错误概率第二好的码位组 Gb_2 的两个码位分配给错误概率第三好的符号位组 Gy_3 的两个符号位;取决于组集合信息 $(Gb_2, Gy_5, 1)$,将错误概率第二好的码位组 Gb_2 的一个码位分配给错误概率第五好的符号位组 Gy_5 的一个符号位;取决于组集合信息 $(Gb_3, Gy_5, 1)$,将错误概率第三好的码位组 Gb_3 的一个码位分配给错误概率第五好的符号位组 Gy_5 的一个符号位;以及取决于组集合信息 $(Gb_4, Gy_4, 1)$,将错误概率第四好的码位组 Gb_4 的一个码位分配给错误概率第四好的符号位组 Gy_4 的一个符号位。

[0775] 图 82 示出了根据图 81 的分配规则的码位替换的示例。

[0776] 具体地,图 82 的 A 示出了根据图 81 的分配规则的码位替换的第一示例,其中 LDPC 码是具有 16,200 位的码长 N 和 $5/6$ 的编码速率的 LDPC 码,此外调制方法是 1024QAM 且倍数 b 是 1。

[0777] 在 LDPC 码是具有 16,200 位的码长 N 和 $5/6$ 的编码速率的 LDPC 码,此外调制方法是 1024QAM 且倍数 b 是 1 的情况下,在多路分离器 25 中,在行方向上以 $10 \times 1 (= mb)$ 位的单位读出针对列方向 \times 行方向上的 $(16,200/(10 \times 1)) \times (10 \times 1)$ 位的、写在存储器 31 中的码位,并且将其提供到替换部件 32(图 16 和 17)。

[0778] 替换部件 32 根据图 81 的分配规则,替换从存储器 31 读出的 $10 \times 1 (= mb)$ 个码位 b_0 至 b_9 ,以使得如在图 82 的 A 中看到的那样,将 $10 \times 1 (= mb)$ 个码位 b_0 至 b_9 例如分配给一个 $(= b)$ 符号的 $10 \times 1 (= mb)$ 个符号位 y_0 至 y_9 。

[0779] 具体地,替换部件 32 进行替换,以便:将码位 b_0 分配给符号位 y_6 ,将码位 b_1 分配给符号位 y_4 ,将码位 b_2 分配给符号位 y_8 ,将码位 b_3 分配给符号位 y_5 ,将码位 b_4 分配给符号位 y_0 ,将码位 b_5 分配给符号位 y_2 ,将码位 b_6 分配给符号位 y_1 ,将码位 b_7 分配给符号位 y_3 ,将码位 b_8 分配给符号位 y_9 ,以及将码位 b_9 分配给符号位 y_7 。

[0780] 图 82 的 B 示出了根据图 81 的分配规则的码位替换的第二示例,其中 LDPC 码是具有 16,200 位的码长 N 和 $5/6$ 的编码速率的 LDPC 码,此外调制方法是 1024QAM 且倍数 b 是 1。

[0781] 根据图 82 的 B,替换部件 32 进行替换,用于以如下方式、根据图 81 的分配规则而分配从存储器 31 读出的 $10 \times 1 (= mb)$ 个码位 b_0 至 b_9 :将码位 b_0 分配给符号位 y_7 ,将码位 b_1 分配给符号位 y_8 ,将码位 b_2 分配给符号位 y_3 ,将码位 b_3 分配给符号位 y_4 ,将码位 b_4 分配给符号位 y_5 ,将码位 b_5 分配给符号位 y_0 ,将码位 b_6 分配给符号位 y_2 ,将码位 b_7 分配给符号位 y_1 ,将码位 b_8 分配给符号位 y_9 ,以及将码位 b_9 分配给符号位 y_6 。

[0782] 图 83 示出了码位组和符号位组,其中 LDPC 码是具有 64,800 位的码长 N 和 $5/6$ 的编码速率的 LDPC 码,此外调制方法是 1024QAM 且倍数 b 是 1。

[0783] 在本实例中,如在图 83 的 A 中看到的那样,根据错误概率的差别,可以将从存储器 31 读出的 $10 \times 1 (= mb)$ 个码位分成四个码位组 Gb_1 、 Gb_2 、 Gb_3 和 Gb_4 。

[0784] 在图 83 的 A 中,码位 b_0 属于码位组 Gb_1 ;码位 b_1 至 b_7 属于码位组 Gb_2 ;码位 b_8 属于码位组 Gb_3 ;以及码位 b_9 属于码位组 Gb_4 。

[0785] 在调制方法是 1024QAM 并且倍数 b 是 1 的情况下,如在图 83 的 B 中看到的那样,根据错误概率的差别,可以将 $10 \times 1 (= mb)$ 个符号位分成五个符号位组 Gy_1 、 Gy_2 、 Gy_3 、 Gy_4 和 Gy_5 。

[0786] 在图 83 的 B 中,如同图 62 的 B 一样,符号位 y_0 和 y_1 属于符号位组 Gy_1 ;符号位 y_2 和 y_3 属于符号位组 Gy_2 ;符号位 y_4 和 y_5 属于符号位组 Gy_3 ;符号位 y_6 和 y_7 属于符号位组 Gy_4 ;以及符号位 y_8 和 y_9 属于符号位组 Gy_5 。

[0787] 图 84 示出了分配规则,其中 LDPC 码是具有 64,800 位的码长 N 和 $5/6$ 的编码速率的 LDPC 码,此外调制方法是 1024QAM 且倍数 b 是 1。

[0788] 在图 84 的分配规则中,规定了组集合信息 $(Gb_1, Gy_4, 1)$ 、 $(Gb_2, Gy_1, 2)$ 、 $(Gb_2, Gy_2, 2)$ 、 $(Gb_2, Gy_3, 2)$ 、 $(Gb_2, Gy_5, 1)$ 、 $(Gb_3, Gy_5, 1)$ 和 $(Gb_4, Gy_4, 1)$ 。

[0789] 因此,根据图 84 的分配规则,规定如下:取决于组集合信息 $(Gb_1, Gy_4, 1)$,将错误概率最好的码位组 Gb_1 的一个码位分配给错误概率第四好的符号位组 Gy_4 的一个符号位;取决于组集合信息 $(Gb_2, Gy_1, 2)$,将错误概率第二好的码位组 Gb_2 的两个码位分配给错误概率最好的符号位组 Gy_1 的两个符号位;取决于组集合信息 $(Gb_2, Gy_2, 2)$,将错误概率第二好的码位组 Gb_2 的两个码位分配给错误概率第二好的符号位组 Gy_2 的两个符号位;取决于组集合信息 $(Gb_2, Gy_3, 2)$,将错误概率第二好的码位组 Gb_2 的两个码位分配给错误概率第三好的符号位组 Gy_3 的两个符号位;取决于组集合信息 $(Gb_2, Gy_5, 1)$,将错误概率第二好的码位组 Gb_2 的一个码位分配给错误概率第五好的符号位组 Gy_5 的一个符号位;取决于组集合信息 $(Gb_3, Gy_5, 1)$,将错误概率第三好的码位组 Gb_3 的一个码位分配给错误概率第五好的符号位组 Gy_5 的一个符号位;以及取决于组集合信息 $(Gb_4, Gy_4, 1)$,将错误概率第四好的码位组 Gb_4 的一个码位分配给错误概率第四好的符号位组 Gy_4 的一个符号位。

[0790] 图 85 示出了根据图 84 的分配规则的码位替换的示例。

[0791] 具体地,图 85 的 A 示出了根据图 84 的分配规则的码位替换的第一示例,其中 LDPC 码是具有 64,800 位的码长 N 和 $5/6$ 的编码速率的 LDPC 码,此外调制方法是 1024QAM 且倍数 b 是 1。

[0792] 在 LDPC 码是具有 64,800 位的码长 N 和 $5/6$ 的编码速率的 LDPC 码,此外调制方法是 1024QAM 且倍数 b 是 1 的情况下,在多路分离器 25 中,在行方向上以 $10 \times 1 (= mb)$ 位的单位读出针对列方向 \times 行方向上的 $(64,800/(10 \times 1)) \times (10 \times 1)$ 位的、写在存储器 31 中的码位,并且将其提供到替换部件 32(图 16 和 17)。

[0793] 替换部件 32 根据图 84 的分配规则,替换从存储器 31 读出的 $10 \times 1 (= mb)$ 个码位 b_0 至 b_9 ,以使得如在图 85 的 A 中看到的那样,将 $10 \times 1 (= mb)$ 个码位 b_0 至 b_9 例如分配给一个 $(= b)$ 符号的 $10 \times 1 (= mb)$ 个符号位 y_0 至 y_9 。

[0794] 具体地,替换部件 32 进行替换,以便:将码位 b_0 分配给符号位 y_6 ,将码位 b_1 分配给符号位 y_4 ,将码位 b_2 分配给符号位 y_8 ,将码位 b_3 分配给符号位 y_5 ,将码位 b_4 分配给符号位 y_0 ,将码位 b_5 分配给符号位 y_2 ,将码位 b_6 分配给符号位 y_1 ,将码位 b_7 分配给符号位 y_3 ,将码位 b_8 分配给符号位 y_9 ,以及将码位 b_9 分配给符号位 y_7 。

[0795] 图 85 的 B 示出了根据图 84 的分配规则的码位替换的第二示例,其中 LDPC 码是具

有 64,800 位的码长 N 和 $5/6$ 的编码速率的 LDPC 码,此外调制方法是 1024QAM 且倍数 b 是 1。

[0796] 根据图 85 的 B, 替换部件 32 进行替换,用于以如下方式、根据图 84 的分配规则而分配从存储器 31 读出的 $10 \times 1 (= mb)$ 个码位 b_0 至 b_9 : 将码位 b_0 分配给符号位 y_7 , 将码位 b_1 分配给符号位 y_8 , 将码位 b_2 分配给符号位 y_3 , 将码位 b_3 分配给符号位 y_4 , 将码位 b_4 分配给符号位 y_5 , 将码位 b_5 分配给符号位 y_0 , 将码位 b_6 分配给符号位 y_2 , 将码位 b_7 分配给符号位 y_1 , 将码位 b_8 分配给符号位 y_9 , 以及将码位 b_9 分配给符号位 y_6 。

[0797] 图 86 示出了码位组和符号位组,其中 LDPC 码是具有 16,200 位的码长 N 和 $8/9$ 的编码速率的 LDPC 码,此外调制方法是 1024QAM 且倍数 b 是 1。

[0798] 在本实例中,如在图 86 的 A 中看到的那样,根据错误概率的差别,可以将从存储器 31 读出的 $10 \times 1 (= mb)$ 个码位分成五个码位组 Gb_1 、 Gb_2 、 Gb_3 、 Gb_4 和 Gb_5 。

[0799] 在图 86 的 A 中,码位 b_0 属于码位组 Gb_1 ; 码位 b_1 属于码位组 Gb_2 ; 码位 b_2 至 b_7 属于码位组 Gb_3 ; 码位 b_8 属于码位组 Gb_4 ; 以及码位 b_9 属于码位组 Gb_5 。

[0800] 在调制方法是 1024QAM 并且倍数 b 是 1 的情况下,如在图 86 的 B 中看到的那样,根据错误概率的差别,可以将 $10 \times 1 (= mb)$ 个符号位分成五个符号位组 Gy_1 、 Gy_2 、 Gy_3 、 Gy_4 和 Gy_5 。

[0801] 在图 86 的 B 中,如同图 62 的 B 一样,符号位 y_0 和 y_1 属于符号位组 Gy_1 ; 符号位 y_2 和 y_3 属于符号位组 Gy_2 ; 符号位 y_4 和 y_5 属于符号位组 Gy_3 ; 符号位 y_6 和 y_7 属于符号位组 Gy_4 ; 以及符号位 y_8 和 y_9 属于符号位组 Gy_5 。

[0802] 图 87 示出了分配规则,其中 LDPC 码是具有 16,200 位的码长 N 和 $8/9$ 的编码速率的 LDPC 码,此外调制方法是 1024QAM 且倍数 b 是 1。

[0803] 在图 87 的分配规则中,规定了组集合信息 $(Gb_1, Gy_5, 1)$ 、 $(Gb_2, Gy_1, 1)$ 、 $(Gb_3, Gy_1, 1)$ 、 $(Gb_3, Gy_2, 2)$ 、 $(Gb_3, Gy_3, 2)$ 、 $(Gb_3, Gy_4, 1)$ 、 $(Gb_4, Gy_5, 1)$ 和 $(Gb_5, Gy_4, 1)$ 。

[0804] 因此,根据图 87 的分配规则,规定如下:取决于组集合信息 $(Gb_1, Gy_5, 1)$, 将错误概率最好的码位组 Gb_1 的一个码位分配给错误概率第五好的符号位组 Gy_5 的一个符号位;取决于组集合信息 $(Gb_2, Gy_1, 1)$, 将错误概率第二好的码位组 Gb_2 的一个码位分配给错误概率最好的符号位组 Gy_1 的一个符号位;取决于组集合信息 $(Gb_3, Gy_1, 1)$, 将错误概率第三好的码位组 Gb_3 的一个码位分配给错误概率最好的符号位组 Gy_1 的一个符号位;取决于组集合信息 $(Gb_3, Gy_2, 2)$, 将错误概率第三好的码位组 Gb_3 的两个码位分配给错误概率第二好的符号位组 Gy_2 的两个符号位;取决于组集合信息 $(Gb_3, Gy_3, 2)$, 将错误概率第三好的码位组 Gb_3 的两个码位分配给错误概率第三好的符号位组 Gy_3 的两个符号位;取决于组集合信息 $(Gb_3, Gy_4, 1)$, 将错误概率第三好的码位组 Gb_3 的一个码位分配给错误概率第四好的符号位组 Gy_4 的一个符号位;取决于组集合信息 $(Gb_4, Gy_5, 1)$, 将错误概率第四好的码位组 Gb_4 的一个码位分配给错误概率第五好的符号位组 Gy_5 的一个符号位;以及取决于组集合信息 $(Gb_5, Gy_4, 1)$, 将错误概率第五好的码位组 Gb_5 的一个码位分配给错误概率第四好的符号位组 Gy_4 的一个符号位。

[0805] 图 88 示出了根据图 87 的分配规则的码位替换的示例。

[0806] 具体地,图 88 的 A 示出了根据图 87 的分配规则的码位替换的第一示例,其中 LDPC 码是具有 16,200 位的码长 N 和 $8/9$ 的编码速率的 LDPC 码,此外调制方法是 1024QAM 且倍

数 b 是 1。

[0807] 在 LDPC 码是具有 16,200 位的码长 N 和 $8/9$ 的编码速率的 LDPC 码,此外调制方法是 1024QAM 且倍数 b 是 1 的情况下,在多路分离器 25 中,在行方向上以 $10 \times 1 (= mb)$ 位的单位读出针对列方向 \times 行方向上的 $(16,200/(10 \times 1)) \times (10 \times 1)$ 位的、写在存储器 31 中的码位,并且将其提供到替换部件 32(图 16 和 17)。

[0808] 替换部件 32 根据图 87 的分配规则,替换从存储器 31 读出的 $10 \times 1 (= mb)$ 个码位 b_0 至 b_9 ,以使得如在图 88 的 A 中看到的那样,将 $10 \times 1 (= mb)$ 个码位 b_0 至 b_9 例如分配给一个 $(= b)$ 符号的 $10 \times 1 (= mb)$ 个符号位 y_0 至 y_9 。

[0809] 具体地,替换部件 32 进行替换,以便:将码位 b_0 分配给符号位 y_8 ,将码位 b_1 分配给符号位 y_0 ,将码位 b_2 分配给符号位 y_1 ,将码位 b_3 分配给符号位 y_2 ,将码位 b_4 分配给符号位 y_3 ,将码位 b_5 分配给符号位 y_4 ,将码位 b_6 分配给符号位 y_6 ,将码位 b_7 分配给符号位 y_5 ,将码位 b_8 分配给符号位 y_9 ,以及将码位 b_9 分配给符号位 y_7 。

[0810] 图 88 的 B 示出了根据图 87 的分配规则的码位替换的第二示例,其中 LDPC 码是具有 16,200 位的码长 N 和 $8/9$ 的编码速率的 LDPC 码,此外调制方法是 1024QAM 且倍数 b 是 1。

[0811] 根据图 88 的 B,替换部件 32 进行替换,用于以如下方式、根据图 87 的分配规则而分配从存储器 31 读出的 $10 \times 1 (= mb)$ 个码位 b_0 至 b_9 :将码位 b_0 分配给符号位 y_9 ,将码位 b_1 分配给符号位 y_1 ,将码位 b_2 分配给符号位 y_3 ,将码位 b_3 分配给符号位 y_4 ,将码位 b_4 分配给符号位 y_5 ,将码位 b_5 分配给符号位 y_0 ,将码位 b_6 分配给符号位 y_2 ,将码位 b_7 分配给符号位 y_7 ,将码位 b_8 分配给符号位 y_8 ,以及将码位 b_9 分配给符号位 y_6 。

[0812] 图 89 示出了码位组和符号位组,其中 LDPC 码是具有 64,800 位的码长 N 和 $8/9$ 的编码速率的 LDPC 码,此外调制方法是 1024QAM 且倍数 b 是 1。

[0813] 在本实例中,如在图 89 的 A 中看到的那样,根据错误概率的差别,可以将从存储器 31 读出的 $10 \times 1 (= mb)$ 个码位分成五个码位组 Gb_1 、 Gb_2 、 Gb_3 、 Gb_4 和 Gb_5 。

[0814] 在图 89 的 A 中,码位 b_0 属于码位组 Gb_1 ;码位 b_1 属于码位组 Gb_2 ;码位 b_2 至 b_7 属于码位组 Gb_3 ;码位 b_8 属于码位组 Gb_4 ;以及码位 b_9 属于码位组 Gb_5 。

[0815] 在调制方法是 1024QAM 并且倍数 b 是 1 的情况下,如在图 89 的 B 中看到的那样,根据错误概率的差别,可以将 $10 \times 1 (= mb)$ 个符号位分成五个符号位组 Gy_1 、 Gy_2 、 Gy_3 、 Gy_4 和 Gy_5 。

[0816] 在图 89 的 B 中,如同图 62 的 B 一样,符号位 y_0 和 y_1 属于符号位组 Gy_1 ;符号位 y_2 和 y_3 属于符号位组 Gy_2 ;符号位 y_4 和 y_5 属于符号位组 Gy_3 ;符号位 y_6 和 y_7 属于符号位组 Gy_4 ;以及符号位 y_8 和 y_9 属于符号位组 Gy_5 。

[0817] 图 90 示出了分配规则,其中 LDPC 码是具有 64,800 位的码长 N 和 $8/9$ 的编码速率的 LDPC 码,此外调制方法是 1024QAM 且倍数 b 是 1。

[0818] 在图 90 的分配规则中,规定了组集合信息 $(Gb_1, Gy_5, 1)$ 、 $(Gb_2, Gy_1, 1)$ 、 $(Gb_3, Gy_1, 1)$ 、 $(Gb_3, Gy_2, 2)$ 、 $(Gb_3, Gy_3, 2)$ 、 $(Gb_3, Gy_4, 1)$ 、 $(Gb_4, Gy_5, 1)$ 和 $(Gb_5, Gy_4, 1)$ 。

[0819] 因此,根据图 90 的分配规则,规定如下:取决于组集合信息 $(Gb_1, Gy_5, 1)$,将错误率最好的码位组 Gb_1 的一个码位分配给错误率第五好的符号位组 Gy_5 的一个符号位;取决于组集合信息 $(Gb_2, Gy_1, 1)$,将错误率第二好的码位组 Gb_2 的一个码位分配给错误率

最好的符号位组 G_{y_1} 的一个符号位 ;取决于组集合信息 $(Gb_3, Gy_1, 1)$, 将错误概率第三好的码位组 Gb_3 的一个码位分配给错误概率最好的符号位组 G_{y_1} 的一个符号位 ;取决于组集合信息 $(Gb_3, Gy_2, 2)$, 将错误概率第三好的码位组 Gb_3 的两个码位分配给错误概率第二好的符号位组 G_{y_2} 的两个符号位 ;取决于组集合信息 $(Gb_3, Gy_3, 2)$, 将错误概率第三好的码位组 Gb_3 的两个码位分配给错误概率第三好的符号位组 G_{y_3} 的两个符号位 ;取决于组集合信息 $(Gb_3, Gy_4, 1)$, 将错误概率第三好的码位组 Gb_3 的一个码位分配给错误概率第四好的符号位组 G_{y_4} 的一个符号位 ;取决于组集合信息 $(Gb_4, Gy_5, 1)$, 将错误概率第四好的码位组 Gb_4 的一个码位分配给错误概率第五好的符号位组 G_{y_5} 的一个符号位 ;以及取决于组集合信息 $(Gb_5, Gy_4, 1)$, 将错误概率第五好的码位组 Gb_5 的一个码位分配给错误概率第四好的符号位组 G_{y_4} 的一个符号位。

[0820] 图 91 示出了根据图 90 的分配规则的码位替换的示例。

[0821] 具体地, 图 91 的 A 示出了根据图 90 的分配规则的码位替换的第一示例, 其中 LDPC 码是具有 64,800 位的码长 N 和 $8/9$ 的编码速率的 LDPC 码, 此外调制方法是 1024QAM 且倍数 b 是 1。

[0822] 在 LDPC 码是具有 64,800 位的码长 N 和 $8/9$ 的编码速率的 LDPC 码, 此外调制方法是 1024QAM 且倍数 b 是 1 的情况下, 在多路分离器 25 中, 在行方向上以 $10 \times 1 (= mb)$ 位的单位读出针对列方向 \times 行方向上的 $(64,800 / (10 \times 1)) \times (10 \times 1)$ 位的、写在存储器 31 中的码位, 并且将其提供到替换部件 32 (图 16 和 17)。

[0823] 替换部件 32 根据图 90 的分配规则, 替换从存储器 31 读出的 $10 \times 1 (= mb)$ 个码位 b_0 至 b_9 , 以使得如在图 91 的 A 中看到的那样, 将 $10 \times 1 (= mb)$ 个码位 b_0 至 b_9 例如分配给一个 $(= b)$ 符号的 $10 \times 1 (= mb)$ 个符号位 y_0 至 y_9 。

[0824] 具体地, 替换部件 32 进行替换, 以便 : 将码位 b_0 分配给符号位 y_8 , 将码位 b_1 分配给符号位 y_0 , 将码位 b_2 分配给符号位 y_1 , 将码位 b_3 分配给符号位 y_2 , 将码位 b_4 分配给符号位 y_3 , 将码位 b_5 分配给符号位 y_4 , 将码位 b_6 分配给符号位 y_6 , 将码位 b_7 分配给符号位 y_5 , 将码位 b_8 分配给符号位 y_9 , 以及将码位 b_9 分配给符号位 y_7 。

[0825] 图 91 的 B 示出了根据图 90 的分配规则的码位替换的第二示例, 其中 LDPC 码是具有 64,800 位的码长 N 和 $8/9$ 的编码速率的 LDPC 码, 此外调制方法是 1024QAM 且倍数 b 是 1。

[0826] 根据图 91 的 B, 替换部件 32 进行替换, 用于以如下方式、根据图 90 的分配规则而分配从存储器 31 读出的 $10 \times 1 (= mb)$ 个码位 b_0 至 b_9 : 将码位 b_0 分配给符号位 y_9 , 将码位 b_1 分配给符号位 y_1 , 将码位 b_2 分配给符号位 y_3 , 将码位 b_3 分配给符号位 y_4 , 将码位 b_4 分配给符号位 y_5 , 将码位 b_5 分配给符号位 y_0 , 将码位 b_6 分配给符号位 y_2 , 将码位 b_7 分配给符号位 y_7 , 将码位 b_8 分配给符号位 y_8 , 以及将码位 b_9 分配给符号位 y_6 。

[0827] 图 92 示出了码位组和符号位组, 其中 LDPC 码是具有 64,800 位的码长 N 和 $9/10$ 的编码速率的 LDPC 码, 此外调制方法是 1024QAM 且倍数 b 是 1。

[0828] 在本实例中, 如在图 92 的 A 中看到的那样, 根据错误概率的差别, 可以将从存储器 31 读出的 $10 \times 1 (= mb)$ 个码位分成三个码位组 Gb_1 、 Gb_2 和 Gb_3 。

[0829] 在图 92 的 A 中, 码位 b_0 属于码位组 Gb_1 ; 码位 b_1 至 b_8 属于码位组 Gb_2 ; 以及码位 b_9 属于码位组 Gb_3 。

[0830] 在调制方法是 1024QAM 并且倍数 b 是 1 的情况下,如在图 92 的 B 中看到的那样,根据错误概率的差别,可以将 $10 \times 1 (= mb)$ 个符号位分成五个符号位组 G_{y_1} 、 G_{y_2} 、 G_{y_3} 、 G_{y_4} 和 G_{y_5} 。

[0831] 在图 92 的 B 中,如同图 62 的 B 一样,符号位 y_0 和 y_1 属于符号位组 G_{y_1} ;符号位 y_2 和 y_3 属于符号位组 G_{y_2} ;符号位 y_4 和 y_5 属于符号位组 G_{y_3} ;符号位 y_6 和 y_7 属于符号位组 G_{y_4} ;以及符号位 y_8 和 y_9 属于符号位组 G_{y_5} 。

[0832] 图 93 示出了分配规则,其中 LDPC 码是具有 64,800 位的码长 N 和 $9/10$ 的编码速率的 LDPC 码,此外调制方法是 1024QAM 且倍数 b 是 1。

[0833] 在图 93 的分配规则中,规定了组集合信息 $(Gb_1, Gy_5, 1)$ 、 $(Gb_2, Gy_1, 2)$ 、 $(Gb_2, Gy_2, 2)$ 、 $(Gb_2, Gy_3, 2)$ 、 $(Gb_2, Gy_4, 1)$ 、 $(Gb_2, Gy_5, 1)$ 和 $(Gb_3, Gy_4, 1)$ 。

[0834] 因此,根据图 93 的分配规则,规定如下:取决于组集合信息 $(Gb_1, Gy_5, 1)$,将错误概率最好的码位组 Gb_1 的一个码位分配给错误概率第五好的符号位组 Gy_5 的一个符号位;取决于组集合信息 $(Gb_2, Gy_1, 2)$,将错误概率第二好的码位组 Gb_2 的两个码位分配给错误概率最好的符号位组 Gy_1 的两个符号位;取决于组集合信息 $(Gb_2, Gy_2, 2)$,将错误概率第二好的码位组 Gb_2 的两个码位分配给错误概率第二好的符号位组 Gy_2 的两个符号位;取决于组集合信息 $(Gb_2, Gy_3, 2)$,将错误概率第二好的码位组 Gb_2 的两个码位分配给错误概率第三好的符号位组 Gy_3 的两个符号位;取决于组集合信息 $(Gb_2, Gy_4, 1)$,将错误概率第二好的码位组 Gb_2 的一个码位分配给错误概率第四好的符号位组 Gy_4 的一个符号位;取决于组集合信息 $(Gb_2, Gy_5, 1)$,将错误概率第二好的码位组 Gb_2 的一个码位分配给错误概率第五好的符号位组 Gy_5 的一个符号位;以及取决于组集合信息 $(Gb_3, Gy_4, 1)$,将错误概率第三好的码位组 Gb_3 的一个码位分配给错误概率第四好的符号位组 Gy_4 的一个符号位。

[0835] 图 94 示出了根据图 93 的分配规则的码位替换的示例。

[0836] 具体地,图 94 的 A 示出了根据图 93 的分配规则的码位替换的第一示例,其中 LDPC 码是具有 64,800 位的码长 N 和 $9/10$ 的编码速率的 LDPC 码,此外调制方法是 1024QAM 且倍数 b 是 1。

[0837] 在 LDPC 码是具有 64,800 位的码长 N 和 $9/10$ 的编码速率的 LDPC 码,此外调制方法是 1024QAM 且倍数 b 是 1 的情况下,在多路分离器 25 中,在行方向上以 $10 \times 1 (= mb)$ 位的单位读出针对列方向 \times 行方向上的 $(64,800 / (10 \times 1)) \times (10 \times 1)$ 位的、写在存储器 31 中的码位,并且将其提供到替换部件 32(图 16 和 17)。

[0838] 替换部件 32 根据图 93 的分配规则,替换从存储器 31 读出的 $10 \times 1 (= mb)$ 个码位 b_0 至 b_9 ,以使得如在图 94 的 A 中看到的那样,将 $10 \times 1 (= mb)$ 个码位 b_0 至 b_9 例如分配给一个 $(= b)$ 符号的 $10 \times 1 (= mb)$ 个符号位 y_0 至 y_9 。

[0839] 具体地,替换部件 32 进行替换,以便:将码位 b_0 分配给符号位 y_8 ,将码位 b_1 分配给符号位 y_0 ,将码位 b_2 分配给符号位 y_1 ,将码位 b_3 分配给符号位 y_2 ,将码位 b_4 分配给符号位 y_3 ,将码位 b_5 分配给符号位 y_4 ,将码位 b_6 分配给符号位 y_6 ,将码位 b_7 分配给符号位 y_5 ,将码位 b_8 分配给符号位 y_9 ,以及将码位 b_9 分配给符号位 y_7 。

[0840] 图 94 的 B 示出了根据图 93 的分配规则的码位替换的第二示例,其中 LDPC 码是具有 64,800 位的码长 N 和 $9/10$ 的编码速率的 LDPC 码,此外调制方法是 1024QAM 且倍数 b 是 1。

[0841] 根据图 94 的 B, 替换部件 32 进行替换, 用于以如下方式、根据图 93 的分配规则而分配从存储器 31 读出的 $10 \times 1 (= mb)$ 个码位 b_0 至 b_9 : 将码位 b_0 分配给符号位 y_8 , 将码位 b_1 分配给符号位 y_6 , 将码位 b_2 分配给符号位 y_9 , 将码位 b_3 分配给符号位 y_4 , 将码位 b_4 分配给符号位 y_5 , 将码位 b_5 分配给符号位 y_0 , 将码位 b_6 分配给符号位 y_2 , 将码位 b_7 分配给符号位 y_1 , 将码位 b_8 分配给符号位 y_3 , 以及将码位 b_9 分配给符号位 y_7 。

[0842] 图 95 示出了码位组和符号位组, 其中 LDPC 码是具有 16, 200 位的码长 N 和 $2/3$ 的编码速率的 LDPC 码, 此外调制方法是 4096QAM 且倍数 b 是 1。

[0843] 在本实例中, 如在图 95 的 A 中看到的那样, 根据错误概率的差别, 可以将从存储器 31 读出的 $12 \times 1 (= mb)$ 个码位分成三个码位组 Gb_1 、 Gb_2 和 Gb_3 。

[0844] 在图 95 的 A 中, 码位 b_0 属于码位组 Gb_1 ; 码位 b_1 至 b_7 属于码位组 Gb_2 ; 以及码位 b_8 至 b_{11} 属于码位组 Gb_3 。

[0845] 在调制方法是 4096QAM 并且倍数 b 是 1 的情况下, 如在图 95 的 B 中看到的那样, 根据错误概率的差别, 可以将 $12 \times 1 (= mb)$ 个符号位分成六个符号位组 Gy_1 、 Gy_2 、 Gy_3 、 Gy_4 、 Gy_5 和 Gy_6 。

[0846] 在图 95 的 B 中, 符号位 y_0 和 y_1 属于符号位组 Gy_1 ; 符号位 y_2 和 y_3 属于符号位组 Gy_2 ; 符号位 y_4 和 y_5 属于符号位组 Gy_3 ; 符号位 y_6 和 y_7 属于符号位组 Gy_4 ; 符号位 y_8 和 y_9 属于符号位组 Gy_5 ; 以及符号位 y_{10} 和 y_{11} 属于符号位组 Gy_6 。

[0847] 图 96 示出了分配规则, 其中 LDPC 码是具有 16, 200 位的码长 N 和 $2/3$ 的编码速率的 LDPC 码, 此外调制方法是 4096QAM 且倍数 b 是 1。

[0848] 在图 96 的分配规则中, 规定了组集合信息 $(Gb_1, Gy_6, 1)$ 、 $(Gb_2, Gy_1, 2)$ 、 $(Gb_2, Gy_2, 2)$ 、 $(Gb_2, Gy_3, 2)$ 、 $(Gb_2, Gy_4, 1)$ 、 $(Gb_3, Gy_4, 1)$ 、 $(Gb_3, Gy_5, 2)$ 和 $(Gb_3, Gy_6, 1)$ 。

[0849] 因此, 根据图 96 的分配规则, 规定如下: 取决于组集合信息 $(Gb_1, Gy_6, 1)$, 将错误概率最好的码位组 Gb_1 的一个码位分配给错误概率第六好的符号位组 Gy_6 的一个符号位; 取决于组集合信息 $(Gb_2, Gy_1, 2)$, 将错误概率第二好的码位组 Gb_2 的两个码位分配给错误概率最好的符号位组 Gy_1 的两个符号位; 取决于组集合信息 $(Gb_2, Gy_2, 2)$, 将错误概率第二好的码位组 Gb_2 的两个码位分配给错误概率第二好的符号位组 Gy_2 的两个符号位; 取决于组集合信息 $(Gb_2, Gy_3, 2)$, 将错误概率第二好的码位组 Gb_2 的两个码位分配给错误概率第三好的符号位组 Gy_3 的两个符号位; 取决于组集合信息 $(Gb_2, Gy_4, 1)$, 将错误概率第二好的码位组 Gb_2 的一个码位分配给错误概率第四好的符号位组 Gy_4 的一个符号位; 取决于组集合信息 $(Gb_3, Gy_4, 1)$, 将错误概率第三好的码位组 Gb_3 的一个码位分配给错误概率第四好的符号位组 Gy_4 的一个符号位; 取决于组集合信息 $(Gb_3, Gy_5, 2)$, 将错误概率第三好的码位组 Gb_3 的两个码位分配给错误概率第五好的符号位组 Gy_5 的两个符号位; 以及取决于组集合信息 $(Gb_3, Gy_6, 1)$, 将错误概率第三好的码位组 Gb_3 的一个码位分配给错误概率第六好的符号位组 Gy_6 的一个符号位。

[0850] 图 97 示出了根据图 96 的分配规则的码位替换的示例。

[0851] 具体地, 图 97 的 A 示出了根据图 96 的分配规则的码位替换的第一示例, 其中 LDPC 码是具有 16, 200 位的码长 N 和 $2/3$ 的编码速率的 LDPC 码, 此外调制方法是 4096QAM 且倍数 b 是 1。

[0852] 在 LDPC 码是具有 16, 200 位的码长 N 和 $2/3$ 的编码速率的 LDPC 码, 此外调制方法

是 4096QAM 且倍数 b 是 1 的情况下,在多路分离器 25 中,在行方向上以 $12 \times 1 (= mb)$ 位的单位读出针对列方向 \times 行方向上的 $(16, 200/(12 \times 1)) \times (12 \times 1)$ 位的、写在存储器 31 中的码位,并且将其提供到替换部件 32(图 16 和 17)。

[0853] 替换部件 32 根据图 96 的分配规则,替换从存储器 31 读出的 $12 \times 1 (= mb)$ 个码位 b_0 至 b_{11} ,以使得如在图 97 的 A 中看到的那样,将 $12 \times 1 (= mb)$ 个码位 b_0 至 b_{11} 例如分配给一个 $(= b)$ 符号的 $12 \times 1 (= mb)$ 个符号位 y_0 至 y_{11} 。

[0854] 具体地,替换部件 32 进行替换,以便:将码位 b_0 分配给符号位 y_{10} ,将码位 b_1 分配给符号位 y_0 ,将码位 b_2 分配给符号位 y_1 ,将码位 b_3 分配给符号位 y_2 ,将码位 b_4 分配给符号位 y_3 ,将码位 b_5 分配给符号位 y_4 ,将码位 b_6 分配给符号位 y_5 ,将码位 b_7 分配给符号位 y_6 ,将码位 b_8 分配给符号位 y_8 ,将码位 b_9 分配给符号位 y_7 ,将码位 b_{10} 分配给符号位 y_{11} ,以及将码位 b_{11} 分配给符号位 y_9 。

[0855] 图 97 的 B 示出了根据图 96 的分配规则的码位替换的第二示例,其中 LDPC 码是具有 16,200 位的码长 N 和 $2/3$ 的编码速率的 LDPC 码,此外调制方法是 4096QAM 且倍数 b 是 1。

[0856] 根据图 97 的 B,替换部件 32 进行替换,用于以如下方式、根据图 96 的分配规则而分配从存储器 31 读出的 $12 \times 1 (= mb)$ 个码位 b_0 至 b_{11} :将码位 b_0 分配给符号位 y_{11} ,将码位 b_1 分配给符号位 y_1 ,将码位 b_2 分配给符号位 y_3 ,将码位 b_3 分配给符号位 y_4 ,将码位 b_4 分配给符号位 y_5 ,将码位 b_5 分配给符号位 y_0 ,将码位 b_6 分配给符号位 y_2 ,将码位 b_7 分配给符号位 y_7 ,将码位 b_8 分配给符号位 y_9 ,将码位 b_9 分配给符号位 y_6 ,将码位 b_{10} 分配给符号位 y_{10} ,以及将码位 b_{11} 分配给符号位 y_8 。

[0857] 图 98 示出了码位组和符号位组,其中 LDPC 码是具有 64,800 位的码长 N 和 $2/3$ 的编码速率的 LDPC 码,此外调制方法是 4096QAM 且倍数 b 是 1。

[0858] 在本实例中,如在图 98 的 A 中看到的那样,根据错误概率的差别,可以将从存储器 31 读出的 $12 \times 1 (= mb)$ 个码位分成三个码位组 Gb_1 、 Gb_2 和 Gb_3 。

[0859] 在图 98 的 A 中,码位 b_0 属于码位组 Gb_1 ;码位 b_1 至 b_7 属于码位组 Gb_2 ;以及码位 b_8 至 b_{11} 属于码位组 Gb_3 。

[0860] 在调制方法是 4096QAM 并且倍数 b 是 1 的情况下,如在图 98 的 B 中看到的那样,根据错误概率的差别,可以将 $12 \times 1 (= mb)$ 个符号位分成六个符号位组 Gy_1 、 Gy_2 、 Gy_3 、 Gy_4 、 Gy_5 和 Gy_6 。

[0861] 在图 98 的 B 中,如同图 95 的 B 中的情况一样,符号位 y_0 和 y_1 属于符号位组 Gy_1 ;符号位 y_2 和 y_3 属于符号位组 Gy_2 ;符号位 y_4 和 y_5 属于符号位组 Gy_3 ;符号位 y_6 和 y_7 属于符号位组 Gy_4 ;符号位 y_8 和 y_9 属于符号位组 Gy_5 ;以及符号位 y_{10} 和 y_{11} 属于符号位组 Gy_6 。

[0862] 图 99 示出了分配规则,其中 LDPC 码是具有 64,800 位的码长 N 和 $2/3$ 的编码速率的 LDPC 码,此外调制方法是 4096QAM 且倍数 b 是 1。

[0863] 在图 99 的分配规则中,规定了组集合信息 $(Gb_1, Gy_6, 1)$ 、 $(Gb_2, Gy_1, 2)$ 、 $(Gb_2, Gy_2, 2)$ 、 $(Gb_2, Gy_3, 2)$ 、 $(Gb_2, Gy_4, 1)$ 、 $(Gb_3, Gy_4, 1)$ 、 $(Gb_3, Gy_5, 2)$ 和 $(Gb_3, Gy_6, 1)$ 。

[0864] 因此,根据图 99 的分配规则,规定如下:取决于组集合信息 $(Gb_1, Gy_6, 1)$,将错误概率最好的码位组 Gb_1 的一个码位分配给错误概率第六好的符号位组 Gy_6 的一个符号位;取决于组集合信息 $(Gb_2, Gy_1, 2)$,将错误概率第二好的码位组 Gb_2 的两个码位分配给错误概率最

好的符号位组 G_{y_1} 的两个符号位 ;取决于组集合信息 $(G_{b_2}, G_{y_2}, 2)$, 将错误概率第二好的码位组 G_{b_2} 的两个码位分配给错误概率第二好的符号位组 G_{y_2} 的两个符号位 ;取决于组集合信息 $(G_{b_2}, G_{y_3}, 2)$, 将错误概率第二好的码位组 G_{b_2} 的两个码位分配给错误概率第三好的符号位组 G_{y_3} 的两个符号位 ;取决于组集合信息 $(G_{b_2}, G_{y_4}, 1)$, 将错误概率第二好的码位组 G_{b_2} 的一个码位分配给错误概率第四好的符号位组 G_{y_4} 的一个符号位 ;取决于组集合信息 $(G_{b_3}, G_{y_4}, 1)$, 将错误概率第三好的码位组 G_{b_3} 的一个码位分配给错误概率第四好的符号位组 G_{y_4} 的一个符号位 ;取决于组集合信息 $(G_{b_3}, G_{y_5}, 2)$, 将错误概率第三好的码位组 G_{b_3} 的两个码位分配给错误概率第五好的符号位组 G_{y_5} 的两个符号位 ;以及取决于组集合信息 $(G_{b_3}, G_{y_6}, 1)$, 将错误概率第三好的码位组 G_{b_3} 的一个码位分配给错误概率第六好的符号位组 G_{y_6} 的一个符号位。

[0865] 图 100 示出了根据图 99 的分配规则的码位替换的示例。

[0866] 具体地, 图 100 的 A 示出了根据图 99 的分配规则的码位替换的第一示例, 其中 LDPC 码是具有 64, 800 位的码长 N 和 $2/3$ 的编码速率的 LDPC 码, 此外调制方法是 4096QAM 且倍数 b 是 1。

[0867] 在 LDPC 码是具有 64, 800 位的码长 N 和 $2/3$ 的编码速率的 LDPC 码, 此外调制方法是 4096QAM 且倍数 b 是 1 的情况下, 在多路分离器 25 中, 在行方向上以 $12 \times 1 (= mb)$ 位的单位读出针对列方向 \times 行方向上的 $(64, 800 / (12 \times 1)) \times (12 \times 1)$ 位的、写在存储器 31 中的码位, 并且将其提供到替换部件 32 (图 16 和 17)。

[0868] 替换部件 32 根据图 99 的分配规则, 替换从存储器 31 读出的 $12 \times 1 (= mb)$ 个码位 b_0 至 b_{11} , 以使得如在图 100 的 A 中看到的那样, 将 $12 \times 1 (= mb)$ 个码位 b_0 至 b_{11} 例如分配给一个 $(= b)$ 符号的 $12 \times 1 (= mb)$ 个符号位 y_0 至 y_{11} 。

[0869] 具体地, 替换部件 32 进行替换, 以便 : 将码位 b_0 分配给符号位 y_{10} , 将码位 b_1 分配给符号位 y_0 , 将码位 b_2 分配给符号位 y_1 , 将码位 b_3 分配给符号位 y_2 , 将码位 b_4 分配给符号位 y_3 , 将码位 b_5 分配给符号位 y_4 , 将码位 b_6 分配给符号位 y_5 , 将码位 b_7 分配给符号位 y_6 , 将码位 b_8 分配给符号位 y_8 , 将码位 b_9 分配给符号位 y_7 , 将码位 b_{10} 分配给符号位 y_{11} , 以及将码位 b_{11} 分配给符号位 y_9 。

[0870] 图 100 的 B 示出了根据图 99 的分配规则的码位替换的第二示例, 其中 LDPC 码是具有 64, 800 位的码长 N 和 $2/3$ 的编码速率的 LDPC 码, 此外调制方法是 4096QAM 且倍数 b 是 1。

[0871] 根据图 100 的 B, 替换部件 32 进行替换, 用于以如下方式、根据图 99 的分配规则而分配从存储器 31 读出的 $12 \times 1 (= mb)$ 个码位 b_0 至 b_{11} : 将码位 b_0 分配给符号位 y_{11} , 将码位 b_1 分配给符号位 y_1 , 将码位 b_2 分配给符号位 y_3 , 将码位 b_3 分配给符号位 y_4 , 将码位 b_4 分配给符号位 y_5 , 将码位 b_5 分配给符号位 y_0 , 将码位 b_6 分配给符号位 y_2 , 将码位 b_7 分配给符号位 y_7 , 将码位 b_8 分配给符号位 y_9 , 将码位 b_9 分配给符号位 y_6 , 将码位 b_{10} 分配给符号位 y_{10} , 以及将码位 b_{11} 分配给符号位 y_8 。

[0872] 图 101 示出了码位组和符号位组, 其中 LDPC 码是具有 16, 200 位的码长 N 和 $3/4$ 的编码速率的 LDPC 码, 此外调制方法是 4096QAM 且倍数 b 是 1。

[0873] 在本实例中, 如在图 101 的 A 中看到的那样, 根据错误概率的差别, 可以将从存储器 31 读出的 $12 \times 1 (= mb)$ 个码位分成四个码位组 G_{b_1} 、 G_{b_2} 、 G_{b_3} 和 G_{b_4} 。

[0874] 在图 101 的 A 中,码位 b_0 属于码位组 Gb_1 ;码位 b_1 至 b_7 属于码位组 Gb_2 ;码位 b_8 属于码位组 Gb_3 ;以及码位 b_9 至 b_{11} 属于码位组 Gb_4 。

[0875] 在调制方法是 4096QAM 并且倍数 b 是 1 的情况下,如在图 101 的 B 中看到的那样,根据错误概率的差别,可以将 $12 \times 1 (= mb)$ 个符号位分成六个符号位组 Gy_1 、 Gy_2 、 Gy_3 、 Gy_4 、 Gy_5 和 Gy_6 。

[0876] 在图 101 的 B 中,如同图 95 的 B 中的情况一样,符号位 y_0 和 y_1 属于符号位组 Gy_1 ;符号位 y_2 和 y_3 属于符号位组 Gy_2 ;符号位 y_4 和 y_5 属于符号位组 Gy_3 ;符号位 y_6 和 y_7 属于符号位组 Gy_4 ;符号位 y_8 和 y_9 属于符号位组 Gy_5 ;以及符号位 y_{10} 和 y_{11} 属于符号位组 Gy_6 。

[0877] 图 102 示出了分配规则,其中 LDPC 码是具有 16,200 位的码长 N 和 $3/4$ 的编码速率的 LDPC 码,此外调制方法是 4096QAM 且倍数 b 是 1。

[0878] 在图 102 的分配规则中,规定了组集合信息 $(Gb_1, Gy_5, 1)$ 、 $(Gb_2, Gy_1, 2)$ 、 $(Gb_2, Gy_2, 2)$ 、 $(Gb_2, Gy_3, 2)$ 、 $(Gb_2, Gy_4, 1)$ 、 $(Gb_3, Gy_4, 1)$ 、 $(Gb_4, Gy_5, 1)$ 和 $(Gb_4, Gy_6, 2)$ 。

[0879] 因此,根据图 102 的分配规则,规定如下:取决于组集合信息 $(Gb_1, Gy_5, 1)$,将错误概率最好的码位组 Gb_1 的一个码位分配给错误概率第五好的符号位组 Gy_5 的一个符号位;取决于组集合信息 $(Gb_2, Gy_1, 2)$,将错误概率第二好的码位组 Gb_2 的两个码位分配给错误概率最好的符号位组 Gy_1 的两个符号位;取决于组集合信息 $(Gb_2, Gy_2, 2)$,将错误概率第二好的码位组 Gb_2 的两个码位分配给错误概率第二好的符号位组 Gy_2 的两个符号位;取决于组集合信息 $(Gb_2, Gy_3, 2)$,将错误概率第二好的码位组 Gb_2 的两个码位分配给错误概率第三好的符号位组 Gy_3 的两个符号位;取决于组集合信息 $(Gb_2, Gy_4, 1)$,将错误概率第二好的码位组 Gb_2 的一个码位分配给错误概率第四好的符号位组 Gy_4 的一个符号位;取决于组集合信息 $(Gb_3, Gy_4, 1)$,将错误概率第三好的码位组 Gb_3 的一个码位分配给错误概率第四好的符号位组 Gy_4 的一个符号位;取决于组集合信息 $(Gb_4, Gy_5, 1)$,将错误概率第四好的码位组 Gb_4 的一个码位分配给错误概率第五好的符号位组 Gy_5 的一个符号位;以及取决于组集合信息 $(Gb_4, Gy_6, 2)$,将错误概率第四好的码位组 Gb_4 的两个码位分配给错误概率第六好的符号位组 Gy_6 的两个符号位。

[0880] 图 103 示出了根据图 102 的分配规则的码位替换的示例。

[0881] 具体地,图 103 的 A 示出了根据图 102 的分配规则的码位替换的第一示例,其中 LDPC 码是具有 16,200 位的码长 N 和 $3/4$ 的编码速率的 LDPC 码,此外调制方法是 4096QAM 且倍数 b 是 1。

[0882] 在 LDPC 码是具有 16,200 位的码长 N 和 $3/4$ 的编码速率的 LDPC 码,此外调制方法是 4096QAM 且倍数 b 是 1 的情况下,在多路分离器 25 中,在行方向上以 $12 \times 1 (= mb)$ 位的单位读出针对列方向 \times 行方向上的 $(16,200/(12 \times 1)) \times (12 \times 1)$ 位的、写在存储器 31 中的码位,并且将其提供到替换部件 32(图 16 和 17)。

[0883] 替换部件 32 根据图 102 的分配规则,替换从存储器 31 读出的 $12 \times 1 (= mb)$ 个码位 b_0 至 b_{11} ,以使得如在图 103 的 A 中看到的那样,将 $12 \times 1 (= mb)$ 个码位 b_0 至 b_{11} 例如分配给一个 $(= b)$ 符号的 $12 \times 1 (= mb)$ 个符号位 y_0 至 y_{11} 。

[0884] 具体地,替换部件 32 进行替换,以便:将码位 b_0 分配给符号位 y_8 ,将码位 b_1 分配给符号位 y_0 ,将码位 b_2 分配给符号位 y_6 ,将码位 b_3 分配给符号位 y_1 ,将码位 b_4 分配给符号位 y_4 ,将码位 b_5 分配给符号位 y_5 ,将码位 b_6 分配给符号位 y_2 ,将码位 b_7 分配给符号位 y_3 ,将码

位 b_8 分配给符号位 y_7 , 将码位 b_9 分配给符号位 y_{10} , 将码位 b_{10} 分配给符号位 y_{11} , 以及将码位 b_{11} 分配给符号位 y_9 。

[0885] 图 103 的 B 示出了根据图 102 的分配规则的码位替换的第二示例, 其中 LDPC 码是具有 16, 200 位的码长 N 和 $3/4$ 的编码速率的 LDPC 码, 此外调制方法是 4096QAM 且倍数 b 是 1。

[0886] 根据图 103 的 B, 替换部件 32 进行替换, 用于以如下方式、根据图 102 的分配规则而分配从存储器 31 读出的 $12 \times 1 (= mb)$ 个码位 b_0 至 b_{11} : 将码位 b_0 分配给符号位 y_9 , 将码位 b_1 分配给符号位 y_1 , 将码位 b_2 分配给符号位 y_3 , 将码位 b_3 分配给符号位 y_4 , 将码位 b_4 分配给符号位 y_5 , 将码位 b_5 分配给符号位 y_0 , 将码位 b_6 分配给符号位 y_2 , 将码位 b_7 分配给符号位 y_7 , 将码位 b_8 分配给符号位 y_6 , 将码位 b_9 分配给符号位 y_{11} , 将码位 b_{10} 分配给符号位 y_{10} , 以及将码位 b_{11} 分配给符号位 y_8 。

[0887] 图 104 示出了码位组和符号位组, 其中 LDPC 码是具有 64, 800 位的码长 N 和 $3/4$ 的编码速率的 LDPC 码, 此外调制方法是 4096QAM 且倍数 b 是 1。

[0888] 在本实例中, 如在图 104 的 A 中看到的那样, 根据错误概率的差别, 可以将从存储器 31 读出的 $12 \times 1 (= mb)$ 个码位分成三个码位组 Gb_1 、 Gb_2 和 Gb_3 。

[0889] 在图 104 的 A 中, 码位 b_0 属于码位组 Gb_1 ; 码位 b_1 至 b_8 属于码位组 Gb_2 ; 以及码位 b_9 至 b_{11} 属于码位组 Gb_3 。

[0890] 在调制方法是 4096QAM 并且倍数 b 是 1 的情况下, 如在图 104 的 B 中看到的那样, 根据错误概率的差别, 可以将 $12 \times 1 (= mb)$ 个符号位分成六个符号位组 Gy_1 、 Gy_2 、 Gy_3 、 Gy_4 、 Gy_5 和 Gy_6 。

[0891] 在图 104 的 B 中, 如同图 95 的 B 中的情况一样, 符号位 y_0 和 y_1 属于符号位组 Gy_1 ; 符号位 y_2 和 y_3 属于符号位组 Gy_2 ; 符号位 y_4 和 y_5 属于符号位组 Gy_3 ; 符号位 y_6 和 y_7 属于符号位组 Gy_4 ; 符号位 y_8 和 y_9 属于符号位组 Gy_5 ; 以及符号位 y_{10} 和 y_{11} 属于符号位组 Gy_6 。

[0892] 图 105 示出了分配规则, 其中 LDPC 码是具有 64, 800 位的码长 N 和 $3/4$ 的编码速率的 LDPC 码, 此外调制方法是 4096QAM 且倍数 b 是 1。

[0893] 在图 105 的分配规则中, 规定了组集合信息 $(Gb_1, Gy_5, 1)$ 、 $(Gb_2, Gy_1, 2)$ 、 $(Gb_2, Gy_2, 2)$ 、 $(Gb_2, Gy_3, 2)$ 、 $(Gb_2, Gy_4, 2)$ 、 $(Gb_3, Gy_5, 1)$ 和 $(Gb_3, Gy_6, 2)$ 。

[0894] 因此, 根据图 105 的分配规则, 规定如下: 取决于组集合信息 $(Gb_1, Gy_5, 1)$, 将错误概率最好的码位组 Gb_1 的一个码位分配给错误概率第五好的符号位组 Gy_5 的一个符号位; 取决于组集合信息 $(Gb_2, Gy_1, 2)$, 将错误概率第二好的码位组 Gb_2 的两个码位分配给错误概率最好的符号位组 Gy_1 的两个符号位; 取决于组集合信息 $(Gb_2, Gy_2, 2)$, 将错误概率第二好的码位组 Gb_2 的两个码位分配给错误概率第二好的符号位组 Gy_2 的两个符号位; 取决于组集合信息 $(Gb_2, Gy_3, 2)$, 将错误概率第二好的码位组 Gb_2 的两个码位分配给错误概率第三好的符号位组 Gy_3 的两个符号位; 取决于组集合信息 $(Gb_2, Gy_4, 2)$, 将错误概率第二好的码位组 Gb_2 的两个码位分配给错误概率第四好的符号位组 Gy_4 的两个符号位; 取决于组集合信息 $(Gb_3, Gy_5, 1)$, 将错误概率第三好的码位组 Gb_3 的一个码位分配给错误概率第五好的符号位组 Gy_5 的一个符号位; 以及取决于组集合信息 $(Gb_3, Gy_6, 2)$, 将错误概率第三好的码位组 Gb_3 的两个码位分配给错误概率第六好的符号位组 Gy_6 的两个符号位。

[0895] 图 106 示出了根据图 105 的分配规则的码位替换的示例。

[0896] 具体地,图 106 的 A 示出了根据图 105 的分配规则的码位替换的第一示例,其中 LDPC 码是具有 64,800 位的码长 N 和 $3/4$ 的编码速率的 LDPC 码,此外调制方法是 4096QAM 且倍数 b 是 1。

[0897] 在 LDPC 码是具有 64,800 位的码长 N 和 $3/4$ 的编码速率的 LDPC 码,此外调制方法是 4096QAM 且倍数 b 是 1 的情况下,在多路分离器 25 中,在行方向上以 $12 \times 1 (= mb)$ 位的单位读出针对列方向 \times 行方向上的 $(64,800/(12 \times 1)) \times (12 \times 1)$ 位的、写在存储器 31 中的码位,并且将其提供到替换部件 32(图 16 和 17)。

[0898] 替换部件 32 根据图 105 的分配规则,替换从存储器 31 读出的 $12 \times 1 (= mb)$ 个码位 b_0 至 b_{11} ,以使得如在图 106 的 A 中看到的那样,将 $12 \times 1 (= mb)$ 个码位 b_0 至 b_{11} 例如分配给一个 $(= b)$ 符号的 $12 \times 1 (= mb)$ 个符号位 y_0 至 y_{11} 。

[0899] 具体地,替换部件 32 进行替换,以便:将码位 b_0 分配给符号位 y_8 ,将码位 b_1 分配给符号位 y_0 ,将码位 b_2 分配给符号位 y_6 ,将码位 b_3 分配给符号位 y_1 ,将码位 b_4 分配给符号位 y_4 ,将码位 b_5 分配给符号位 y_5 ,将码位 b_6 分配给符号位 y_2 ,将码位 b_7 分配给符号位 y_3 ,将码位 b_8 分配给符号位 y_7 ,将码位 b_9 分配给符号位 y_{10} ,将码位 b_{10} 分配给符号位 y_{11} ,以及将码位 b_{11} 分配给符号位 y_9 。

[0900] 图 106 的 B 示出了根据图 105 的分配规则的码位替换的第二示例,其中 LDPC 码是具有 64,800 位的码长 N 和 $3/4$ 的编码速率的 LDPC 码,此外调制方法是 4096QAM 且倍数 b 是 1。

[0901] 根据图 106 的 B,替换部件 32 进行替换,用于以如下方式、根据图 105 的分配规则而分配从存储器 31 读出的 $12 \times 1 (= mb)$ 个码位 b_0 至 b_{11} :将码位 b_0 分配给符号位 y_9 ,将码位 b_1 分配给符号位 y_1 ,将码位 b_2 分配给符号位 y_3 ,将码位 b_3 分配给符号位 y_4 ,将码位 b_4 分配给符号位 y_5 ,将码位 b_5 分配给符号位 y_0 ,将码位 b_6 分配给符号位 y_2 ,将码位 b_7 分配给符号位 y_7 ,将码位 b_8 分配给符号位 y_6 ,将码位 b_9 分配给符号位 y_{11} ,将码位 b_{10} 分配给符号位 y_{10} ,以及将码位 b_{11} 分配给符号位 y_8 。

[0902] 图 107 示出了码位组和符号位组,其中 LDPC 码是具有 16,200 位的码长 N 和 $4/5$ 的编码速率的 LDPC 码,此外调制方法是 4096QAM 且倍数 b 是 1。

[0903] 在本实例中,如在图 107 的 A 中看到的那样,根据错误概率的差别,可以将从存储器 31 读出的 $12 \times 1 (= mb)$ 个码位分成三个码位组 Gb_1 、 Gb_2 和 Gb_3 。

[0904] 在图 107 的 A 中,码位 b_0 至 b_8 属于码位组 Gb_1 ;码位 b_9 属于码位组 Gb_2 ;以及码位 b_{10} 和 b_{11} 属于码位组 Gb_3 。

[0905] 在调制方法是 4096QAM 并且倍数 b 是 1 的情况下,如在图 107 的 B 中看到的那样,根据错误概率的差别,可以将 $12 \times 1 (= mb)$ 个符号位分成六个符号位组 Gy_1 、 Gy_2 、 Gy_3 、 Gy_4 、 Gy_5 和 Gy_6 。

[0906] 在图 107 的 B 中,如同图 95 的 B 中的情况一样,符号位 y_0 和 y_1 属于符号位组 Gy_1 ;符号位 y_2 和 y_3 属于符号位组 Gy_2 ;符号位 y_4 和 y_5 属于符号位组 Gy_3 ;符号位 y_6 和 y_7 属于符号位组 Gy_4 ;符号位 y_8 和 y_9 属于符号位组 Gy_5 ;以及符号位 y_{10} 和 y_{11} 属于符号位组 Gy_6 。

[0907] 图 108 示出了分配规则,其中 LDPC 码是具有 16,200 位的码长 N 和 $4/5$ 的编码速率的 LDPC 码,此外调制方法是 4096QAM 且倍数 b 是 1。

[0908] 在图 108 的分配规则中,规定了组集合信息 $(Gb_1, Gy_1, 2)$ 、 $(Gb_1, Gy_2, 2)$ 、 $(Gb_1, Gy_3,$

2)、 $(Gb_1, Gy_4, 2)$ 、 $(Gb_1, Gy_5, 1)$ 、 $(Gb_2, Gy_6, 1)$ 、 $(Gb_3, Gy_5, 1)$ 和 $(Gb_3, Gy_6, 1)$ 。

[0909] 因此,根据图 108 的分配规则,规定如下:取决于组集合信息 $(Gb_1, Gy_1, 2)$,将错误概率最好的码位组 Gb_1 的两个码位分配给错误概率最好的符号位组 Gy_1 的两个符号位;取决于组集合信息 $(Gb_1, Gy_2, 2)$,将错误概率最好的码位组 Gb_1 的两个码位分配给错误概率第二好的符号位组 Gy_2 的两个符号位;取决于组集合信息 $(Gb_1, Gy_3, 2)$,将错误概率最好的码位组 Gb_1 的两个码位分配给错误概率第三好的符号位组 Gy_3 的两个符号位;取决于组集合信息 $(Gb_1, Gy_4, 2)$,将错误概率最好的码位组 Gb_1 的两个码位分配给错误概率第四好的符号位组 Gy_4 的两个符号位;取决于组集合信息 $(Gb_1, Gy_5, 1)$,将错误概率最好的码位组 Gb_1 的一个码位分配给错误概率第五好的符号位组 Gy_5 的一个符号位;取决于组集合信息 $(Gb_2, Gy_6, 1)$,将错误概率第二好的码位组 Gb_2 的一个码位分配给错误概率第六好的符号位组 Gy_6 的一个符号位;取决于组集合信息 $(Gb_3, Gy_5, 1)$,将错误概率第三好的码位组 Gb_3 的一个码位分配给错误概率第五好的符号位组 Gy_5 的一个符号位;以及取决于组集合信息 $(Gb_3, Gy_6, 1)$,将错误概率第三好的码位组 Gb_3 的一个码位分配给错误概率第六好的符号位组 Gy_6 的一个符号位。

[0910] 图 109 示出了根据图 108 的分配规则的码位替换的示例。

[0911] 具体地,图 109 的 A 示出了根据图 108 的分配规则的码位替换的第一示例,其中 LDPC 码是具有 16,200 位的码长 N 和 $4/5$ 的编码速率的 LDPC 码,此外调制方法是 4096QAM 且倍数 b 是 1。

[0912] 在 LDPC 码是具有 16,200 位的码长 N 和 $4/5$ 的编码速率的 LDPC 码,此外调制方法是 4096QAM 且倍数 b 是 1 的情况下,在多路分离器 25 中,在行方向上以 $12 \times 1 (= mb)$ 位的单位读出针对列方向 \times 行方向上的 $(16,200/(12 \times 1)) \times (12 \times 1)$ 位的、写在存储器 31 中的码位,并且将其提供到替换部件 32(图 16 和 17)。

[0913] 替换部件 32 根据图 108 的分配规则,替换从存储器 31 读出的 $12 \times 1 (= mb)$ 个码位 b_0 至 b_{11} ,以使得如在图 109 的 A 中看到的那样,将 $12 \times 1 (= mb)$ 个码位 b_0 至 b_{11} 例如分配给一个 $(= b)$ 符号的 $12 \times 1 (= mb)$ 个符号位 y_0 至 y_{11} 。

[0914] 具体地,替换部件 32 进行替换,以便:将码位 b_0 分配给符号位 y_8 ,将码位 b_1 分配给符号位 y_0 ,将码位 b_2 分配给符号位 y_6 ,将码位 b_3 分配给符号位 y_1 ,将码位 b_4 分配给符号位 y_4 ,将码位 b_5 分配给符号位 y_5 ,将码位 b_6 分配给符号位 y_2 ,将码位 b_7 分配给符号位 y_3 ,将码位 b_8 分配给符号位 y_7 ,将码位 b_9 分配给符号位 y_{10} ,将码位 b_{10} 分配给符号位 y_{11} ,以及将码位 b_{11} 分配给符号位 y_9 。

[0915] 图 109 的 B 示出了根据图 108 的分配规则的码位替换的第二示例,其中 LDPC 码是具有 16,200 位的码长 N 和 $4/5$ 的编码速率的 LDPC 码,此外调制方法是 4096QAM 且倍数 b 是 1。

[0916] 根据图 109 的 B,替换部件 32 进行替换,用于以如下方式、根据图 108 的分配规则而分配从存储器 31 读出的 $12 \times 1 (= mb)$ 个码位 b_0 至 b_{11} :将码位 b_0 分配给符号位 y_6 ,将码位 b_1 分配给符号位 y_1 ,将码位 b_2 分配给符号位 y_3 ,将码位 b_3 分配给符号位 y_4 ,将码位 b_4 分配给符号位 y_5 ,将码位 b_5 分配给符号位 y_0 ,将码位 b_6 分配给符号位 y_2 ,将码位 b_7 分配给符号位 y_7 ,将码位 b_8 分配给符号位 y_9 ,将码位 b_9 分配给符号位 y_{11} ,将码位 b_{10} 分配给符号位 y_{10} ,以及将码位 b_{11} 分配给符号位 y_8 。

[0917] 图 110 示出了码位组和符号位组,其中 LDPC 码是具有 64,800 位的码长 N 和 $4/5$ 的编码速率的 LDPC 码,此外调制方法是 4096QAM 且倍数 b 是 1。

[0918] 在本实例中,如在图 110 的 A 中看到的那样,根据错误概率的差别,可以将从存储器 31 读出的 $12 \times 1 (= mb)$ 个码位分成五个码位组 Gb_1 、 Gb_2 、 Gb_3 、 Gb_4 和 Gb_5 。

[0919] 在图 110 的 A 中,码位 b_0 属于码位组 Gb_1 ;码位 b_1 属于码位组 Gb_2 ;码位 b_2 至 b_8 属于码位组 Gb_3 ;码位 b_9 属于码位组 Gb_4 ;以及码位 b_{10} 和 b_{11} 属于码位组 Gb_5 。

[0920] 在调制方法是 4096QAM 并且倍数 b 是 1 的情况下,如在图 110 的 B 中看到的那样,根据错误概率的差别,可以将 $12 \times 1 (= mb)$ 个符号位分成六个符号位组 Gy_1 、 Gy_2 、 Gy_3 、 Gy_4 、 Gy_5 和 Gy_6 。

[0921] 在图 110 的 B 中,如同图 95 的 B 中的情况一样,符号位 y_0 和 y_1 属于符号位组 Gy_1 ;符号位 y_2 和 y_3 属于符号位组 Gy_2 ;符号位 y_4 和 y_5 属于符号位组 Gy_3 ;符号位 y_6 和 y_7 属于符号位组 Gy_4 ;符号位 y_8 和 y_9 属于符号位组 Gy_5 ;以及符号位 y_{10} 和 y_{11} 属于符号位组 Gy_6 。

[0922] 图 111 示出了分配规则,其中 LDPC 码是具有 64,800 位的码长 N 和 $4/5$ 的编码速率的 LDPC 码,此外调制方法是 4096QAM 且倍数 b 是 1。

[0923] 在图 111 的分配规则中,规定了组集合信息 $(Gb_1, Gy_5, 1)$ 、 $(Gb_2, Gy_1, 1)$ 、 $(Gb_3, Gy_1, 1)$ 、 $(Gb_3, Gy_2, 2)$ 、 $(Gb_3, Gy_3, 2)$ 、 $(Gb_3, Gy_4, 2)$ 、 $(Gb_4, Gy_6, 1)$ 、 $(Gb_5, Gy_5, 1)$ 和 $(Gb_5, Gy_6, 1)$ 。

[0924] 因此,根据图 111 的分配规则,规定如下:取决于组集合信息 $(Gb_1, Gy_5, 1)$,将错误概率最好的码位组 Gb_1 的一个码位分配给错误概率第五好的符号位组 Gy_5 的一个符号位;取决于组集合信息 $(Gb_2, Gy_1, 1)$,将错误概率第二好的码位组 Gb_2 的一个码位分配给错误概率最好的符号位组 Gy_1 的一个符号位;取决于组集合信息 $(Gb_3, Gy_1, 1)$,将错误概率第三好的码位组 Gb_3 的一个码位分配给错误概率最好的符号位组 Gy_1 的一个符号位;取决于组集合信息 $(Gb_3, Gy_2, 2)$,将错误概率第三好的码位组 Gb_3 的两个码位分配给错误概率第二好的符号位组 Gy_2 的两个符号位;取决于组集合信息 $(Gb_3, Gy_3, 2)$,将错误概率第三好的码位组 Gb_3 的两个码位分配给错误概率第三好的符号位组 Gy_3 的两个符号位;取决于组集合信息 $(Gb_3, Gy_4, 2)$,将错误概率第三好的码位组 Gb_3 的两个码位分配给错误概率第四好的符号位组 Gy_4 的两个符号位;取决于组集合信息 $(Gb_4, Gy_6, 1)$,将错误概率第四好的码位组 Gb_4 的一个码位分配给错误概率第六好的符号位组 Gy_6 的一个符号位;取决于组集合信息 $(Gb_5, Gy_5, 1)$,将错误概率第五好的码位组 Gb_5 的一个码位分配给错误概率第五好的符号位组 Gy_5 的一个符号位;以及取决于组集合信息 $(Gb_5, Gy_6, 1)$,将错误概率第五好的码位组 Gb_5 的一个码位分配给错误概率第六好的符号位组 Gy_6 的一个符号位。

[0925] 图 112 示出了根据图 111 的分配规则的码位替换的示例。

[0926] 具体地,图 112 的 A 示出了根据图 111 的分配规则的码位替换的第一示例,其中 LDPC 码是具有 64,800 位的码长 N 和 $4/5$ 的编码速率的 LDPC 码,此外调制方法是 4096QAM 且倍数 b 是 1。

[0927] 在 LDPC 码是具有 64,800 位的码长 N 和 $4/5$ 的编码速率的 LDPC 码,此外调制方法是 4096QAM 且倍数 b 是 1 的情况下,在多路分离器 25 中,在行方向上以 $12 \times 1 (= mb)$ 位的单位读出针对列方向 \times 行方向上的 $(64,800/(12 \times 1)) \times (12 \times 1)$ 位的、写在存储器 31 中的码位,并且将其提供到替换部件 32(图 16 和 17)。

[0928] 替换部件 32 根据图 111 的分配规则,替换从存储器 31 读出的 $12 \times 1 (= mb)$ 个码

位 b_0 至 b_{11} , 以使得如在图 112 的 A 中看到的那样, 将 $12 \times 1 (= mb)$ 个码位 b_0 至 b_{11} 例如分配给一个 $(= b)$ 符号的 $12 \times 1 (= mb)$ 个符号位 y_0 至 y_{11} 。

[0929] 具体地, 替换部件 32 进行替换, 以便: 将码位 b_0 分配给符号位 y_8 , 将码位 b_1 分配给符号位 y_0 , 将码位 b_2 分配给符号位 y_6 , 将码位 b_3 分配给符号位 y_1 , 将码位 b_4 分配给符号位 y_4 , 将码位 b_5 分配给符号位 y_5 , 将码位 b_6 分配给符号位 y_2 , 将码位 b_7 分配给符号位 y_3 , 将码位 b_8 分配给符号位 y_7 , 将码位 b_9 分配给符号位 y_{10} , 将码位 b_{10} 分配给符号位 y_{11} , 以及将码位 b_{11} 分配给符号位 y_9 。

[0930] 图 112 的 B 示出了根据图 111 的分配规则的码位替换的第二示例, 其中 LDPC 码是具有 64,800 位的码长 N 和 $4/5$ 的编码速率的 LDPC 码, 此外调制方法是 4096QAM 且倍数 b 是 1。

[0931] 根据图 112 的 B, 替换部件 32 进行替换, 用于以如下方式、根据图 111 的分配规则而分配从存储器 31 读出的 $12 \times 1 (= mb)$ 个码位 b_0 至 b_{11} : 将码位 b_0 分配给符号位 y_9 , 将码位 b_1 分配给符号位 y_1 , 将码位 b_2 分配给符号位 y_3 , 将码位 b_3 分配给符号位 y_4 , 将码位 b_4 分配给符号位 y_5 , 将码位 b_5 分配给符号位 y_0 , 将码位 b_6 分配给符号位 y_2 , 将码位 b_7 分配给符号位 y_7 , 将码位 b_8 分配给符号位 y_6 , 将码位 b_9 分配给符号位 y_{11} , 将码位 b_{10} 分配给符号位 y_{10} , 以及将码位 b_{11} 分配给符号位 y_8 。

[0932] 图 113 示出了码位组和符号位组, 其中 LDPC 码是具有 16,200 位的码长 N 和 $5/6$ 的编码速率的 LDPC 码, 此外调制方法是 4096QAM 且倍数 b 是 1。

[0933] 在本实例中, 如在图 113 的 A 中看到的那样, 根据错误概率的差别, 可以将从存储器 31 读出的 $12 \times 1 (= mb)$ 个码位分成四个码位组 Gb_1 、 Gb_2 、 Gb_3 和 Gb_4 。

[0934] 在图 113 的 A 中, 码位 b_0 属于码位组 Gb_1 ; 码位 b_1 至 b_8 属于码位组 Gb_2 ; 码位 b_9 属于码位组 Gb_3 ; 以及码位 b_{10} 和 b_{11} 属于码位组 Gb_4 。

[0935] 在调制方法是 4096QAM 并且倍数 b 是 1 的情况下, 如在图 113 的 B 中看到的那样, 根据错误概率的差别, 可以将 $12 \times 1 (= mb)$ 个符号位分成六个符号位组 Gy_1 、 Gy_2 、 Gy_3 、 Gy_4 、 Gy_5 和 Gy_6 。

[0936] 在图 113 的 B 中, 如同图 95 的 B 中的情况一样, 符号位 y_0 和 y_1 属于符号位组 Gy_1 ; 符号位 y_2 和 y_3 属于符号位组 Gy_2 ; 符号位 y_4 和 y_5 属于符号位组 Gy_3 ; 符号位 y_6 和 y_7 属于符号位组 Gy_4 ; 符号位 y_8 和 y_9 属于符号位组 Gy_5 ; 以及符号位 y_{10} 和 y_{11} 属于符号位组 Gy_6 。

[0937] 图 114 示出了分配规则, 其中 LDPC 码是具有 16,200 位的码长 N 和 $5/6$ 的编码速率的 LDPC 码, 此外调制方法是 4096QAM 且倍数 b 是 1。

[0938] 在图 114 的分配规则中, 规定了组集合信息 $(Gb_1, Gy_5, 1)$ 、 $(Gb_2, Gy_1, 2)$ 、 $(Gb_2, Gy_2, 2)$ 、 $(Gb_2, Gy_3, 2)$ 、 $(Gb_2, Gy_4, 2)$ 、 $(Gb_3, Gy_6, 1)$ 、 $(Gb_4, Gy_5, 1)$ 和 $(Gb_4, Gy_6, 1)$ 。

[0939] 因此, 根据图 114 的分配规则, 规定如下: 取决于组集合信息 $(Gb_1, Gy_5, 1)$, 将错误概率最好的码位组 Gb_1 的一个码位分配给错误概率第五好的符号位组 Gy_5 的一个符号位; 取决于组集合信息 $(Gb_2, Gy_1, 2)$, 将错误概率第二好的码位组 Gb_2 的两个码位分配给错误概率最好的符号位组 Gy_1 的两个符号位; 取决于组集合信息 $(Gb_2, Gy_2, 2)$, 将错误概率第二好的码位组 Gb_2 的两个码位分配给错误概率第二好的符号位组 Gy_2 的两个符号位; 取决于组集合信息 $(Gb_2, Gy_3, 2)$, 将错误概率第二好的码位组 Gb_2 的两个码位分配给错误概率第三好的符号位组 Gy_3 的两个符号位; 取决于组集合信息 $(Gb_2, Gy_4, 2)$, 将错误概率第二好的码位组 Gb_2

的两个码位分配给错误概率第四好的符号位组 Gy_4 的两个符号位；取决于组集合信息 $(Gb_3, Gy_6, 1)$ ，将错误概率第三好的码位组 Gb_3 的一个码位分配给错误概率第六好的符号位组 Gy_6 的一个符号位；取决于组集合信息 $(Gb_4, Gy_5, 1)$ ，将错误概率第四好的码位组 Gb_4 的一个码位分配给错误概率第五好的符号位组 Gy_5 的一个符号位；以及取决于组集合信息 $(Gb_4, Gy_6, 1)$ ，将错误概率第四好的码位组 Gb_4 的一个码位分配给错误概率第六好的符号位组 Gy_6 的一个符号位。

[0940] 图 115 示出了根据图 114 的分配规则的码位替换的示例。

[0941] 具体地，图 115 的 A 示出了根据图 114 的分配规则的码位替换的第一示例，其中 LDPC 码是具有 16,200 位的码长 N 和 $5/6$ 的编码速率的 LDPC 码，此外调制方法是 4096QAM 且倍数 b 是 1。

[0942] 在 LDPC 码是具有 16,200 位的码长 N 和 $5/6$ 的编码速率的 LDPC 码，此外调制方法是 4096QAM 且倍数 b 是 1 的情况下，在多路分离器 25 中，在行方向上以 $12 \times 1 (= mb)$ 位的单位读出针对列方向 \times 行方向上的 $(16,200 / (12 \times 1)) \times (12 \times 1)$ 位的、写在存储器 31 中的码位，并且将其提供到替换部件 32 (图 16 和 17)。

[0943] 替换部件 32 根据图 114 的分配规则，替换从存储器 31 读出的 $12 \times 1 (= mb)$ 个码位 b_0 至 b_{11} ，以使得如在图 115 的 A 中看到的那样，将 $12 \times 1 (= mb)$ 个码位 b_0 至 b_{11} 例如分配给一个 $(= b)$ 符号的 $12 \times 1 (= mb)$ 个符号位 y_0 至 y_{11} 。

[0944] 具体地，替换部件 32 进行替换，以便：将码位 b_0 分配给符号位 y_8 ，将码位 b_1 分配给符号位 y_0 ，将码位 b_2 分配给符号位 y_6 ，将码位 b_3 分配给符号位 y_1 ，将码位 b_4 分配给符号位 y_4 ，将码位 b_5 分配给符号位 y_5 ，将码位 b_6 分配给符号位 y_2 ，将码位 b_7 分配给符号位 y_3 ，将码位 b_8 分配给符号位 y_7 ，将码位 b_9 分配给符号位 y_{10} ，将码位 b_{10} 分配给符号位 y_{11} ，以及将码位 b_{11} 分配给符号位 y_9 。

[0945] 图 115 的 B 示出了根据图 114 的分配规则的码位替换的第二示例，其中 LDPC 码是具有 16,200 位的码长 N 和 $5/6$ 的编码速率的 LDPC 码，此外调制方法是 4096QAM 且倍数 b 是 1。

[0946] 根据图 115 的 B，替换部件 32 进行替换，用于以如下方式、根据图 114 的分配规则而分配从存储器 31 读出的 $12 \times 1 (= mb)$ 个码位 b_0 至 b_{11} ：将码位 b_0 分配给符号位 y_9 ，将码位 b_1 分配给符号位 y_1 ，将码位 b_2 分配给符号位 y_3 ，将码位 b_3 分配给符号位 y_4 ，将码位 b_4 分配给符号位 y_5 ，将码位 b_5 分配给符号位 y_0 ，将码位 b_6 分配给符号位 y_2 ，将码位 b_7 分配给符号位 y_7 ，将码位 b_8 分配给符号位 y_6 ，将码位 b_9 分配给符号位 y_{11} ，将码位 b_{10} 分配给符号位 y_{10} ，以及将码位 b_{11} 分配给符号位 y_8 。

[0947] 图 116 示出了码位组和符号位组，其中 LDPC 码是具有 64,800 位的码长 N 和 $5/6$ 的编码速率的 LDPC 码，此外调制方法是 4096QAM 且倍数 b 是 1。

[0948] 在本实例中，如在图 116 的 A 中看到的那样，根据错误概率的差别，可以将从存储器 31 读出的 $12 \times 1 (= mb)$ 个码位分成三个码位组 Gb_1 、 Gb_2 和 Gb_3 。

[0949] 在图 116 的 A 中，码位 b_0 属于码位组 Gb_1 ；码位 b_1 至 b_9 属于码位组 Gb_2 ；以及码位 b_{10} 和 b_{11} 属于码位组 Gb_3 。

[0950] 在调制方法是 4096QAM 并且倍数 b 是 1 的情况下，如在图 116 的 B 中看到的那样，根据错误概率的差别，可以将 $12 \times 1 (= mb)$ 个符号位分成六个符号位组 Gy_1 、 Gy_2 、 Gy_3 、 Gy_4 、

Gy_5 和 Gy_6 。

[0951] 在图 116 的 B 中,如同图 95 的 B 中的情况一样,符号位 y_0 和 y_1 属于符号位组 Gy_1 ;符号位 y_2 和 y_3 属于符号位组 Gy_2 ;符号位 y_4 和 y_5 属于符号位组 Gy_3 ;符号位 y_6 和 y_7 属于符号位组 Gy_4 ;符号位 y_8 和 y_9 属于符号位组 Gy_5 ;以及符号位 y_{10} 和 y_{11} 属于符号位组 Gy_6 。

[0952] 图 117 示出了分配规则,其中 LDPC 码是具有 64,800 位的码长 N 和 $5/6$ 的编码速率的 LDPC 码,此外调制方法是 4096QAM 且倍数 b 是 1。

[0953] 在图 117 的分配规则中,规定了组集合信息 $(Gb_1, Gy_5, 1)$ 、 $(Gb_2, Gy_1, 2)$ 、 $(Gb_2, Gy_2, 2)$ 、 $(Gb_2, Gy_3, 2)$ 、 $(Gb_2, Gy_4, 2)$ 、 $(Gb_2, Gy_6, 1)$ 、 $(Gb_3, Gy_5, 1)$ 和 $(Gb_3, Gy_6, 1)$ 。

[0954] 因此,根据图 117 的分配规则,规定如下:取决于组集合信息 $(Gb_1, Gy_5, 1)$,将错误概率最好的码位组 Gb_1 的一个码位分配给错误概率第五好的符号位组 Gy_5 的一个符号位;取决于组集合信息 $(Gb_2, Gy_1, 2)$,将错误概率第二好的码位组 Gb_2 的两个码位分配给错误概率最好的符号位组 Gy_1 的两个符号位;取决于组集合信息 $(Gb_2, Gy_2, 2)$,将错误概率第二好的码位组 Gb_2 的两个码位分配给错误概率第二好的符号位组 Gy_2 的两个符号位;取决于组集合信息 $(Gb_2, Gy_3, 2)$,将错误概率第二好的码位组 Gb_2 的两个码位分配给错误概率第三好的符号位组 Gy_3 的两个符号位;取决于组集合信息 $(Gb_2, Gy_4, 2)$,将错误概率第二好的码位组 Gb_2 的两个码位分配给错误概率第四好的符号位组 Gy_4 的两个符号位;取决于组集合信息 $(Gb_2, Gy_6, 1)$,将错误概率第二好的码位组 Gb_2 的一个码位分配给错误概率第六好的符号位组 Gy_6 的一个符号位;取决于组集合信息 $(Gb_3, Gy_5, 1)$,将错误概率第三好的码位组 Gb_3 的一个码位分配给错误概率第五好的符号位组 Gy_5 的一个符号位;以及取决于组集合信息 $(Gb_3, Gy_6, 1)$,将错误概率第三好的码位组 Gb_3 的一个码位分配给错误概率第六好的符号位组 Gy_6 的一个符号位。

[0955] 图 118 示出了根据图 117 的分配规则的码位替换的示例。

[0956] 具体地,图 118 的 A 示出了根据图 117 的分配规则的码位替换的第一示例,其中 LDPC 码是具有 64,800 位的码长 N 和 $5/6$ 的编码速率的 LDPC 码,此外调制方法是 4096QAM 且倍数 b 是 1。

[0957] 在 LDPC 码是具有 64,800 位的码长 N 和 $5/6$ 的编码速率的 LDPC 码,此外调制方法是 4096QAM 且倍数 b 是 1 的情况下,在多路分离器 25 中,在行方向上以 $12 \times 1 (= mb)$ 位的单位读出针对列方向 \times 行方向上的 $(64,800/(12 \times 1)) \times (12 \times 1)$ 位的、写在存储器 31 中的码位,并且将其提供到替换部件 32(图 16 和 17)。

[0958] 替换部件 32 根据图 117 的分配规则,替换从存储器 31 读出的 $12 \times 1 (= mb)$ 个码位 b_0 至 b_{11} ,以使得如在图 118 的 A 中看到的那样,将 $12 \times 1 (= mb)$ 个码位 b_0 至 b_{11} 例如分配给一个 $(= b)$ 符号的 $12 \times 1 (= mb)$ 个符号位 y_0 至 y_{11} 。

[0959] 具体地,替换部件 32 进行替换,以便:将码位 b_0 分配给符号位 y_8 ,将码位 b_1 分配给符号位 y_0 ,将码位 b_2 分配给符号位 y_6 ,将码位 b_3 分配给符号位 y_1 ,将码位 b_4 分配给符号位 y_4 ,将码位 b_5 分配给符号位 y_5 ,将码位 b_6 分配给符号位 y_2 ,将码位 b_7 分配给符号位 y_3 ,将码位 b_8 分配给符号位 y_7 ,将码位 b_9 分配给符号位 y_{10} ,将码位 b_{10} 分配给符号位 y_{11} ,以及将码位 b_{11} 分配给符号位 y_9 。

[0960] 图 118 的 B 示出了根据图 117 的分配规则的码位替换的第二示例,其中 LDPC 码是具有 64,800 位的码长 N 和 $5/6$ 的编码速率的 LDPC 码,此外调制方法是 4096QAM 且倍数 b

是 1。

[0961] 根据图 118 的 B, 替换部件 32 进行替换, 用于以如下方式、根据图 117 的分配规则而分配从存储器 31 读出的 $12 \times 1 (= mb)$ 个码位 b_0 至 b_{11} : 将码位 b_0 分配给符号位 y_9 , 将码位 b_1 分配给符号位 y_1 , 将码位 b_2 分配给符号位 y_3 , 将码位 b_3 分配给符号位 y_4 , 将码位 b_4 分配给符号位 y_5 , 将码位 b_5 分配给符号位 y_0 , 将码位 b_6 分配给符号位 y_2 , 将码位 b_7 分配给符号位 y_7 , 将码位 b_8 分配给符号位 y_{11} , 将码位 b_9 分配给符号位 y_6 , 将码位 b_{10} 分配给符号位 y_{10} , 以及将码位 b_{11} 分配给符号位 y_8 。

[0962] 图 119 示出了码位组和符号位组, 其中 LDPC 码是具有 16, 200 位的码长 N 和 $8/9$ 的编码速率的 LDPC 码, 此外调制方法是 4096QAM 且倍数 b 是 1。

[0963] 在本实例中, 如在图 119 的 A 中看到的那样, 根据错误概率的差别, 可以将从存储器 31 读出的 $12 \times 1 (= mb)$ 个码位分成五个码位组 Gb_1 、 Gb_2 、 Gb_3 、 Gb_4 和 Gb_5 。

[0964] 在图 119 的 A 中, 码位 b_0 属于码位组 Gb_1 ; 码位 b_1 属于码位组 Gb_2 ; 码位 b_2 至 b_9 属于码位组 Gb_3 ; 码位 b_{10} 属于码位组 Gb_4 ; 以及码位 b_{11} 属于码位组 Gb_5 。

[0965] 在调制方法是 4096QAM 并且倍数 b 是 1 的情况下, 如在图 119 的 B 中看到的那样, 根据错误概率的差别, 可以将 $12 \times 1 (= mb)$ 个符号位分成六个符号位组 Gy_1 、 Gy_2 、 Gy_3 、 Gy_4 、 Gy_5 和 Gy_6 。

[0966] 在图 119 的 B 中, 如同图 95 的 B 中的情况一样, 符号位 y_0 和 y_1 属于符号位组 Gy_1 ; 符号位 y_2 和 y_3 属于符号位组 Gy_2 ; 符号位 y_4 和 y_5 属于符号位组 Gy_3 ; 符号位 y_6 和 y_7 属于符号位组 Gy_4 ; 符号位 y_8 和 y_9 属于符号位组 Gy_5 ; 以及符号位 y_{10} 和 y_{11} 属于符号位组 Gy_6 。

[0967] 图 120 示出了分配规则, 其中 LDPC 码是具有 16, 200 位的码长 N 和 $8/9$ 的编码速率的 LDPC 码, 此外调制方法是 4096QAM 且倍数 b 是 1。

[0968] 在图 120 的分配规则中, 规定了组集合信息 $(Gb_1, Gy_6, 1)$ 、 $(Gb_2, Gy_1, 1)$ 、 $(Gb_3, Gy_1, 1)$ 、 $(Gb_3, Gy_2, 2)$ 、 $(Gb_3, Gy_3, 2)$ 、 $(Gb_3, Gy_4, 2)$ 、 $(Gb_3, Gy_5, 1)$ 、 $(Gb_4, Gy_6, 1)$ 和 $(Gb_5, Gy_5, 1)$ 。

[0969] 因此, 根据图 120 的分配规则, 规定如下: 取决于组集合信息 $(Gb_1, Gy_6, 1)$, 将错误概率最好的码位组 Gb_1 的一个码位分配给错误概率第六好的符号位组 Gy_6 的一个符号位; 取决于组集合信息 $(Gb_2, Gy_1, 1)$, 将错误概率第二好的码位组 Gb_2 的一个码位分配给错误概率最好的符号位组 Gy_1 的一个符号位; 取决于组集合信息 $(Gb_3, Gy_1, 1)$, 将错误概率第三好的码位组 Gb_3 的一个码位分配给错误概率最好的符号位组 Gy_1 的一个符号位; 取决于组集合信息 $(Gb_3, Gy_2, 2)$, 将错误概率第三好的码位组 Gb_3 的两个码位分配给错误概率第二好的符号位组 Gy_2 的两个符号位; 取决于组集合信息 $(Gb_3, Gy_3, 2)$, 将错误概率第三好的码位组 Gb_3 的两个码位分配给错误概率第三好的符号位组 Gy_3 的两个符号位; 取决于组集合信息 $(Gb_3, Gy_4, 2)$, 将错误概率第三好的码位组 Gb_3 的两个码位分配给错误概率第四好的符号位组 Gy_4 的两个符号位; 取决于组集合信息 $(Gb_3, Gy_5, 1)$, 将错误概率第三好的码位组 Gb_3 的一个码位分配给错误概率第五好的符号位组 Gy_5 的一个符号位; 取决于组集合信息 $(Gb_4, Gy_6, 1)$, 将错误概率第四好的码位组 Gb_4 的一个码位分配给错误概率第六好的符号位组 Gy_6 的一个符号位; 以及取决于组集合信息 $(Gb_5, Gy_5, 1)$, 将错误概率第五好的码位组 Gb_5 的一个码位分配给错误概率第五好的符号位组 Gy_5 的一个符号位。

[0970] 图 121 示出了根据图 120 的分配规则的码位替换的示例。

[0971] 具体地, 图 121 的 A 示出了根据图 120 的分配规则的码位替换的第一示例, 其中

LDPC 码是具有 16,200 位的码长 N 和 $8/9$ 的编码速率的 LDPC 码,此外调制方法是 4096QAM 且倍数 b 是 1。

[0972] 在 LDPC 码是具有 16,200 位的码长 N 和 $8/9$ 的编码速率的 LDPC 码,此外调制方法是 4096QAM 且倍数 b 是 1 的情况下,在多路分离器 25 中,在行方向上以 $12 \times 1 (= mb)$ 位的单位读出针对列方向 \times 行方向上的 $(16,200/(12 \times 1)) \times (12 \times 1)$ 位的、写在存储器 31 中的码位,并且将其提供到替换部件 32(图 16 和 17)。

[0973] 替换部件 32 根据图 120 的分配规则,替换从存储器 31 读出的 $12 \times 1 (= mb)$ 个码位 b_0 至 b_{11} ,以使得如在图 121 的 A 中看到的那样,将 $12 \times 1 (= mb)$ 个码位 b_0 至 b_{11} 例如分配给一个 $(= b)$ 符号的 $12 \times 1 (= mb)$ 个符号位 y_0 至 y_{11} 。

[0974] 具体地,替换部件 32 进行替换,以便:将码位 b_0 分配给符号位 y_{10} ,将码位 b_1 分配给符号位 y_0 ,将码位 b_2 分配给符号位 y_1 ,将码位 b_3 分配给符号位 y_2 ,将码位 b_4 分配给符号位 y_3 ,将码位 b_5 分配给符号位 y_4 ,将码位 b_6 分配给符号位 y_5 ,将码位 b_7 分配给符号位 y_6 ,将码位 b_8 分配给符号位 y_8 ,将码位 b_9 分配给符号位 y_7 ,将码位 b_{10} 分配给符号位 y_{11} ,以及将码位 b_{11} 分配给符号位 y_9 。

[0975] 图 121 的 B 示出了根据图 120 的分配规则的码位替换的第二示例,其中 LDPC 码是具有 16,200 位的码长 N 和 $8/9$ 的编码速率的 LDPC 码,此外调制方法是 4096QAM 且倍数 b 是 1。

[0976] 根据图 121 的 B,替换部件 32 进行替换,用于以如下方式、根据图 120 的分配规则而分配从存储器 31 读出的 $12 \times 1 (= mb)$ 个码位 b_0 至 b_{11} :将码位 b_0 分配给符号位 y_{11} ,将码位 b_1 分配给符号位 y_1 ,将码位 b_2 分配给符号位 y_3 ,将码位 b_3 分配给符号位 y_4 ,将码位 b_4 分配给符号位 y_5 ,将码位 b_5 分配给符号位 y_0 ,将码位 b_6 分配给符号位 y_2 ,将码位 b_7 分配给符号位 y_7 ,将码位 b_8 分配给符号位 y_9 ,将码位 b_9 分配给符号位 y_6 ,将码位 b_{10} 分配给符号位 y_{10} ,以及将码位 b_{11} 分配给符号位 y_8 。

[0977] 图 122 示出了码位组和符号位组,其中 LDPC 码是具有 64,800 位的码长 N 和 $8/9$ 的编码速率的 LDPC 码,此外调制方法是 4096QAM 且倍数 b 是 1。

[0978] 在本实例中,如在图 122 的 A 中看到的那样,根据错误概率的差别,可以将从存储器 31 读出的 $12 \times 1 (= mb)$ 个码位分成五个码位组 Gb_1 、 Gb_2 、 Gb_3 、 Gb_4 和 Gb_5 。

[0979] 在图 122 的 A 中,码位 b_0 属于码位组 Gb_1 ;码位 b_1 属于码位组 Gb_2 ;码位 b_2 至 b_9 属于码位组 Gb_3 ;码位 b_{10} 属于码位组 Gb_4 ;以及码位 b_{11} 属于码位组 Gb_5 。

[0980] 在调制方法是 4096QAM 并且倍数 b 是 1 的情况下,如在图 122 的 B 中看到的那样,根据错误概率的差别,可以将 $12 \times 1 (= mb)$ 个符号位分成六个符号位组 Gy_1 、 Gy_2 、 Gy_3 、 Gy_4 、 Gy_5 和 Gy_6 。

[0981] 在图 122 的 B 中,如同图 95 的 B 中的情况一样,符号位 y_0 和 y_1 属于符号位组 Gy_1 ;符号位 y_2 和 y_3 属于符号位组 Gy_2 ;符号位 y_4 和 y_5 属于符号位组 Gy_3 ;符号位 y_6 和 y_7 属于符号位组 Gy_4 ;符号位 y_8 和 y_9 属于符号位组 Gy_5 ;以及符号位 y_{10} 和 y_{11} 属于符号位组 Gy_6 。

[0982] 图 123 示出了分配规则,其中 LDPC 码是具有 64,800 位的码长 N 和 $8/9$ 的编码速率的 LDPC 码,此外调制方法是 4096QAM 且倍数 b 是 1。

[0983] 在图 123 的分配规则中,规定了组集合信息 $(Gb_1, Gy_6, 1)$ 、 $(Gb_2, Gy_1, 1)$ 、 $(Gb_3, Gy_1, 1)$ 、 $(Gb_3, Gy_2, 2)$ 、 $(Gb_3, Gy_3, 2)$ 、 $(Gb_3, Gy_4, 2)$ 、 $(Gb_3, Gy_5, 1)$ 、 $(Gb_4, Gy_6, 1)$ 和 $(Gb_5, Gy_5, 1)$ 。

[0984] 因此,根据图 123 的分配规则,规定如下:取决于组集合信息 $(Gb_1, Gy_6, 1)$,将错误概率最好的码位组 Gb_1 的一个码位分配给错误概率第六好的符号位组 Gy_6 的一个符号位;取决于组集合信息 $(Gb_2, Gy_1, 1)$,将错误概率第二好的码位组 Gb_2 的一个码位分配给错误概率最好的符号位组 Gy_1 的一个符号位;取决于组集合信息 $(Gb_3, Gy_1, 1)$,将错误概率第三好的码位组 Gb_3 的一个码位分配给错误概率最好的符号位组 Gy_1 的一个符号位;取决于组集合信息 $(Gb_3, Gy_2, 2)$,将错误概率第三好的码位组 Gb_3 的两个码位分配给错误概率第二好的符号位组 Gy_2 的两个符号位;取决于组集合信息 $(Gb_3, Gy_3, 2)$,将错误概率第三好的码位组 Gb_3 的两个码位分配给错误概率第三好的符号位组 Gy_3 的两个符号位;取决于组集合信息 $(Gb_3, Gy_4, 2)$,将错误概率第三好的码位组 Gb_3 的两个码位分配给错误概率第四好的符号位组 Gy_4 的两个符号位;取决于组集合信息 $(Gb_3, Gy_5, 1)$,将错误概率第三好的码位组 Gb_3 的一个码位分配给错误概率第五好的符号位组 Gy_5 的一个符号位;取决于组集合信息 $(Gb_4, Gy_6, 1)$,将错误概率第四好的码位组 Gb_4 的一个码位分配给错误概率第六好的符号位组 Gy_6 的一个符号位;以及取决于组集合信息 $(Gb_5, Gy_5, 1)$,将错误概率第五好的码位组 Gb_5 的一个码位分配给错误概率第五好的符号位组 Gy_5 的一个符号位。

[0985] 图 124 示出了根据图 123 的分配规则的码位替换的示例。

[0986] 具体地,图 124 的 A 示出了根据图 123 的分配规则的码位替换的第一示例,其中 LDPC 码是具有 64,800 位的码长 N 和 $8/9$ 的编码速率的 LDPC 码,此外调制方法是 4096QAM 且倍数 b 是 1。

[0987] 在 LDPC 码是具有 64,800 位的码长 N 和 $8/9$ 的编码速率的 LDPC 码,此外调制方法是 4096QAM 且倍数 b 是 1 的情况下,在多路分离器 25 中,在行方向上以 $12 \times 1 (= mb)$ 位的单位读出针对列方向 \times 行方向上的 $(64,800/(12 \times 1)) \times (12 \times 1)$ 位的、写在存储器 31 中的码位,并且将其提供到替换部件 32(图 16 和 17)。

[0988] 替换部件 32 根据图 123 的分配规则,替换从存储器 31 读出的 $12 \times 1 (= mb)$ 个码位 b_0 至 b_{11} ,以使得如在图 124 的 A 中看到的那样,将 $12 \times 1 (= mb)$ 个码位 b_0 至 b_{11} 例如分配给一个 $(= b)$ 符号的 $12 \times 1 (= mb)$ 个符号位 y_0 至 y_{11} 。

[0989] 具体地,替换部件 32 进行替换,以便:将码位 b_0 分配给符号位 y_{10} ,将码位 b_1 分配给符号位 y_0 ,将码位 b_2 分配给符号位 y_1 ,将码位 b_3 分配给符号位 y_2 ,将码位 b_4 分配给符号位 y_3 ,将码位 b_5 分配给符号位 y_4 ,将码位 b_6 分配给符号位 y_5 ,将码位 b_7 分配给符号位 y_6 ,将码位 b_8 分配给符号位 y_8 ,将码位 b_9 分配给符号位 y_7 ,将码位 b_{10} 分配给符号位 y_{11} ,以及将码位 b_{11} 分配给符号位 y_9 。

[0990] 图 124 的 B 示出了根据图 123 的分配规则的码位替换的第二示例,其中 LDPC 码是具有 64,800 位的码长 N 和 $8/9$ 的编码速率的 LDPC 码,此外调制方法是 4096QAM 且倍数 b 是 1。

[0991] 根据图 124 的 B,替换部件 32 进行替换,用于以如下方式、根据图 123 的分配规则而分配从存储器 31 读出的 $12 \times 1 (= mb)$ 个码位 b_0 至 b_{11} :将码位 b_0 分配给符号位 y_{11} ,将码位 b_1 分配给符号位 y_1 ,将码位 b_2 分配给符号位 y_3 ,将码位 b_3 分配给符号位 y_4 ,将码位 b_4 分配给符号位 y_5 ,将码位 b_5 分配给符号位 y_0 ,将码位 b_6 分配给符号位 y_2 ,将码位 b_7 分配给符号位 y_7 ,将码位 b_8 分配给符号位 y_9 ,将码位 b_9 分配给符号位 y_6 ,将码位 b_{10} 分配给符号位 y_{10} ,以及将码位 b_{11} 分配给符号位 y_8 。

[0992] 图 125 示出了码位组和符号位组,其中 LDPC 码是具有 64,800 位的码长 N 和 $9/10$ 的编码速率的 LDPC 码,此外调制方法是 4096QAM 且倍数 b 是 1。

[0993] 在本实例中,如在图 125 的 A 中看到的那样,根据错误概率的差别,可以将从存储器 31 读出的 $12 \times 1 (= mb)$ 个码位分成五个码位组 Gb_1 、 Gb_2 、 Gb_3 、 Gb_4 和 Gb_5 。

[0994] 在图 125 的 A 中,码位 b_0 属于码位组 Gb_1 ;码位 b_1 属于码位组 Gb_2 ;码位 b_2 至 b_9 属于码位组 Gb_3 ;码位 b_{10} 属于码位组 Gb_4 ;以及码位 b_{11} 属于码位组 Gb_5 。

[0995] 在调制方法是 4096QAM 并且倍数 b 是 1 的情况下,如在图 125 的 B 中看到的那样,根据错误概率的差别,可以将 $12 \times 1 (= mb)$ 个符号位分成六个符号位组 Gy_1 、 Gy_2 、 Gy_3 、 Gy_4 、 Gy_5 和 Gy_6 。

[0996] 在图 125 的 B 中,如同图 95 的 B 中的情况一样,符号位 y_0 和 y_1 属于符号位组 Gy_1 ;符号位 y_2 和 y_3 属于符号位组 Gy_2 ;符号位 y_4 和 y_5 属于符号位组 Gy_3 ;符号位 y_6 和 y_7 属于符号位组 Gy_4 ;符号位 y_8 和 y_9 属于符号位组 Gy_5 ;以及符号位 y_{10} 和 y_{11} 属于符号位组 Gy_6 。

[0997] 图 126 示出了分配规则,其中 LDPC 码是具有 64,800 位的码长 N 和 $9/10$ 的编码速率的 LDPC 码,此外调制方法是 4096QAM 且倍数 b 是 1。

[0998] 在图 126 的分配规则中,规定了组集合信息 $(Gb_1, Gy_6, 1)$ 、 $(Gb_2, Gy_1, 1)$ 、 $(Gb_3, Gy_1, 1)$ 、 $(Gb_3, Gy_2, 2)$ 、 $(Gb_3, Gy_3, 2)$ 、 $(Gb_3, Gy_4, 2)$ 、 $(Gb_3, Gy_5, 1)$ 、 $(Gb_4, Gy_6, 1)$ 和 $(Gb_5, Gy_5, 1)$ 。

[0999] 因此,根据图 126 的分配规则,规定如下:取决于组集合信息 $(Gb_1, Gy_6, 1)$,将错误概率最好的码位组 Gb_1 的一个码位分配给错误概率第六好的符号位组 Gy_6 的一个符号位;取决于组集合信息 $(Gb_2, Gy_1, 1)$,将错误概率第二好的码位组 Gb_2 的一个码位分配给错误概率最好的符号位组 Gy_1 的一个符号位;取决于组集合信息 $(Gb_3, Gy_1, 1)$,将错误概率第三好的码位组 Gb_3 的一个码位分配给错误概率最好的符号位组 Gy_1 的一个符号位;取决于组集合信息 $(Gb_3, Gy_2, 2)$,将错误概率第三好的码位组 Gb_3 的两个码位分配给错误概率第二好的符号位组 Gy_2 的两个符号位;取决于组集合信息 $(Gb_3, Gy_3, 2)$,将错误概率第三好的码位组 Gb_3 的两个码位分配给错误概率第三好的符号位组 Gy_3 的两个符号位;取决于组集合信息 $(Gb_3, Gy_4, 2)$,将错误概率第三好的码位组 Gb_3 的两个码位分配给错误概率第四好的符号位组 Gy_4 的两个符号位;取决于组集合信息 $(Gb_3, Gy_5, 1)$,将错误概率第三好的码位组 Gb_3 的一个码位分配给错误概率第五好的符号位组 Gy_5 的一个符号位;取决于组集合信息 $(Gb_4, Gy_6, 1)$,将错误概率第四好的码位组 Gb_4 的一个码位分配给错误概率第六好的符号位组 Gy_6 的一个符号位;以及取决于组集合信息 $(Gb_5, Gy_5, 1)$,将错误概率第五好的码位组 Gb_5 的一个码位分配给错误概率第五好的符号位组 Gy_5 的一个符号位。

[1000] 图 127 示出了根据图 126 的分配规则的码位替换的示例。

[1001] 具体地,图 127 的 A 示出了根据图 126 的分配规则的码位替换的第一示例,其中 LDPC 码是具有 64,800 位的码长 N 和 $9/10$ 的编码速率的 LDPC 码,此外调制方法是 4096QAM 且倍数 b 是 1。

[1002] 在 LDPC 码是具有 64,800 位的码长 N 和 $9/10$ 的编码速率的 LDPC 码,此外调制方法是 4096QAM 且倍数 b 是 1 的情况下,在多路分离器 25 中,在行方向上以 $12 \times 1 (= mb)$ 位的单位读出针对列方向 \times 行方向上的 $(64,800/(12 \times 1)) \times (12 \times 1)$ 位的、写在存储器 31 中的码位,并且将其提供到替换部件 32(图 16 和 17)。

[1003] 替换部件 32 根据图 126 的分配规则,替换从存储器 31 读出的 $12 \times 1 (= mb)$ 个码

位 b_0 至 b_{11} , 以使得如在图 127 的 A 中看到的那样, 将 $12 \times 1 (= mb)$ 个码位 b_0 至 b_{11} 例如分配给一个 $(= b)$ 符号的 $12 \times 1 (= mb)$ 个符号位 y_0 至 y_{11} 。

[1004] 具体地, 替换部件 32 进行替换, 以便: 将码位 b_0 分配给符号位 y_{10} , 将码位 b_1 分配给符号位 y_0 , 将码位 b_2 分配给符号位 y_1 , 将码位 b_3 分配给符号位 y_2 , 将码位 b_4 分配给符号位 y_3 , 将码位 b_5 分配给符号位 y_4 , 将码位 b_6 分配给符号位 y_5 , 将码位 b_7 分配给符号位 y_6 , 将码位 b_8 分配给符号位 y_8 , 将码位 b_9 分配给符号位 y_7 , 将码位 b_{10} 分配给符号位 y_{11} , 以及将码位 b_{11} 分配给符号位 y_9 。

[1005] 图 127 的 B 示出了根据图 126 的分配规则的码位替换的第二示例, 其中 LDPC 码是具有 64,800 位的码长 N 和 $9/10$ 的编码速率的 LDPC 码, 此外调制方法是 4096QAM 且倍数 b 是 1。

[1006] 根据图 127 的 B, 替换部件 32 进行替换, 用于以如下方式、根据图 126 的分配规则而分配从存储器 31 读出的 $12 \times 1 (= mb)$ 个码位 b_0 至 b_{11} : 将码位 b_0 分配给符号位 y_{11} , 将码位 b_1 分配给符号位 y_1 , 将码位 b_2 分配给符号位 y_3 , 将码位 b_3 分配给符号位 y_4 , 将码位 b_4 分配给符号位 y_5 , 将码位 b_5 分配给符号位 y_0 , 将码位 b_6 分配给符号位 y_2 , 将码位 b_7 分配给符号位 y_7 , 将码位 b_8 分配给符号位 y_9 , 将码位 b_9 分配给符号位 y_6 , 将码位 b_{10} 分配给符号位 y_{10} , 以及将码位 b_{11} 分配给符号位 y_8 。

[1007] 尽管描述了总计 22 个不同的替换处理作为新的替换方法, 所述 22 个不同的替换处理包括: 12 个不同的替换处理, 其中通过 1024QAM 和 4096QAM 两个不同的调制方法来调制码长 N 为 64800 位的、编码速率分别为 $2/3$ 、 $3/4$ 、 $4/5$ 、 $5/6$ 、 $8/9$ 和 $9/10$ 的六个不同的 LDPC 码; 以及 10 个不同的替换处理, 其中通过 1024QAM 和 4096QAM 两个不同的调制方法来调制码长 N 为 16200 位、编码速率分别为 $2/3$ 、 $3/4$ 、 $4/5$ 、 $5/6$ 和 $8/9$ 的五个不同的 LDPC 码; 也可以通过采用例如四个不同的替换方法 (通过四种不同的替换方法中的一个) 来执行该 22 个不同的替换处理作为用于替换码位的替换方法。

[1008] 具体而言, 在通过 1024QAM 调制 LDPC 码 (其具有 64800 或 16200 位的码长 N 以及 $3/4$ 、 $4/5$ 或 $5/6$ 的编码速率) 时, 可以通过例如图 70 的 A 中所示的如下替换方法来执行替换处理: 将码位 b_0 分配给符号位 y_6 , 将码位 b_1 分配给符号位 y_4 , 将码位 b_2 分配给符号位 y_8 , 将码位 b_3 分配给符号位 y_5 , 将码位 b_4 分配给符号位 y_0 , 将码位 b_5 分配给符号位 y_2 , 将码位 b_6 分配给符号位 y_1 , 将码位 b_7 分配给符号位 y_3 , 将码位 b_8 分配给符号位 y_9 , 以及将码位 b_9 分配给符号位 y_7 。

[1009] 另外, 在通过 4096QAM 调制 LDPC 码 (其具有 64800 或 16200 位的码长 N 以及 $3/4$ 、 $4/5$ 或 $5/6$ 的编码速率) 时, 可以通过例如图 103 的 A 中所示的如下替换方法来执行替换处理: 将码位 b_0 分配给符号位 y_8 , 将码位 b_1 分配给符号位 y_0 , 将码位 b_2 分配给符号位 y_6 , 将码位 b_3 分配给符号位 y_1 , 将码位 b_4 分配给符号位 y_4 , 将码位 b_5 分配给符号位 y_5 , 将码位 b_6 分配给符号位 y_2 , 将码位 b_7 分配给符号位 y_3 , 将码位 b_8 分配给符号位 y_7 , 将码位 b_9 分配给符号位 y_{10} , 将码位 b_{10} 分配给符号位 y_{11} , 以及将码位 b_{11} 分配给符号位 y_9 。

[1010] 此外, 在通过 1024QAM 调制 LDPC 码 (其具有 64800 或 16200 位的码长 N 以及 $2/3$ 或 $8/9$ 的编码速率) 以及 LDPC 码 (其具有 64800 位的码长 N 以及 $9/10$ 的编码速率) 时, 可以通过例如图 64 的 A 中所示的如下替换方法来执行替换处理: 将码位 b_0 分配给符号位 y_8 , 将码位 b_1 分配给符号位 y_0 , 将码位 b_2 分配给符号位 y_1 , 将码位 b_3 分配给符号位 y_2 , 将码

位 b_4 分配给符号位 y_3 , 将码位 b_5 分配给符号位 y_4 , 将码位 b_6 分配给符号位 y_6 , 将码位 b_7 分配给符号位 y_5 , 将码位 b_8 分配给符号位 y_9 , 以及将码位 b_9 分配给符号位 y_7 。

[1011] 另外, 在通过 4096QAM 调制 LDPC 码 (其具有 64800 或 16200 位的码长 N 以及 $2/3$ 或 $8/9$ 的编码速率) 以及 LDPC 码 (其具有 64800 位的码长 N 以及 $9/10$ 的编码速率) 时, 可以通过例如图 97 的 A 中所示的如下替换方法来执行替换处理: 将码位 b_0 分配给符号位 y_{10} , 将码位 b_1 分配给符号位 y_0 , 将码位 b_2 分配给符号位 y_1 , 将码位 b_3 分配给符号位 y_2 , 将码位 b_4 分配给符号位 y_3 , 将码位 b_5 分配给符号位 y_4 , 将码位 b_6 分配给符号位 y_5 , 将码位 b_7 分配给符号位 y_6 , 将码位 b_8 分配给符号位 y_8 , 将码位 b_9 分配给符号位 y_7 , 将码位 b_{10} 分配给符号位 y_{11} , 以及将码位 b_{11} 分配给符号位 y_9 。

[1012] 尽管以上结合调制方法是 1024QAM 的情况以及调制方法是 4096QAM 的情况描述了新的替换方法, 在下文中, 将描述各个调制方法的符号 (对应于其的信号点) 的排列。

[1013] 图 128 示出了在由图 8 的正交调制部件 27 执行 1024QAM 的情况下、在 IQ 平面上的 1024 个符号 (对应于其的信号点) 的排列。

[1014] 具体来说, 图 128 示出了根据 DVB-T. 2 的 256QAM 的符号的排列来递归地确定出 1024QAM 的排列符号的方法。

[1015] 注意, 在图 128 中, (i, q) 表示在 IQ 平面上的符号坐标 (I 坐标和 Q 坐标)。

[1016] 同时, $C_{256}(i, q)$ 表示: 在顺序施加给 256QAM 的 256 个符号的用于指定符号的编号 (此后称为符号编号) 当中位于坐标 (i, q) 的位置处的符号的 (施加给符号的) 符号编号。在下文中, 在坐标 (i, q) 的位置处的 256QAM 的符号也被称为第 $C_{256}(i, q)$ 个符号。

[1017] 此外, $C_{1024}(i, q)$ 表示: 在 1024QAM 的 1024 个符号当中位于坐标 (i, q) 的位置处的符号的符号编号。在下文中, 在坐标 (i, q) 的位置处的 1024QAM 的符号也被称为第 $C_{1024}(i, q)$ 个符号。

[1018] 现在, 如果 256QAM 的所有 256 个符号被平行平移到 IQ 平面的第一象限中, 则平行平移后的 256QAM 的第 $C_{256}(i, q)$ 个符号变为 1024QAM 的第 $C_{1024}(i, q)$ 个符号: 第 $C_{1024}(i, q)$ 个符号 = 第 $C_{256}(i, q)$ 个符号。

[1019] 此外, 如果被平行平移到第一象限中的 256QAM 的 256 个符号关于 I 轴对称移动, 则对称移动后的 256QAM 的第 $C_{256}(i, q)$ 个符号变为 1024QAM 的第 $C_{1024}(i, -q)$ 个符号: 第 $C_{1024}(i, -q)$ 个符号 = 第 $(C_{256}(i, q) + 256)$ 个符号。

[1020] 此外, 如果被平行平移到第一象限中的 256QAM 的 256 个符号关于 Q 轴对称移动, 则对称移动后的 256QAM 的第 $C_{256}(i, q)$ 个符号变为 1024QAM 的第 $C_{1024}(-i, q)$ 个符号: 第 $C_{1024}(-i, q)$ 个符号 = 第 $(C_{256}(i, q) + 256 \times 2)$ 个符号。

[1021] 此外, 如果被平行平移到第一象限中的 256QAM 的 256 个符号关于原点对称移动, 则对称移动后的 256QAM 的第 $C_{256}(i, q)$ 个符号变为 1024QAM 的第 $C_{1024}(-i, -q)$ 个符号: 第 $C_{1024}(-i, -q)$ 个符号 = 第 $(C_{256}(i, q) + 256 \times 3)$ 个符号。

[1022] 注意, 关于上述的第 X 个符号, 在 X 以二进制表示法表示的情况下的值表示符号的值 (符号被映射到的信号点)。

[1023] 例如, 在 $C_{256}(i, q) = 25$ 的情况下, 第 $C_{256}(i, q)$ 个符号的符号值是 00011001B (B 表示之前数字的值是以二进制表示法表示)。此外, 例如, 在 $C_{1024}(i, q) = 823$ 的情况下, 第 $C_{1024}(i, q)$ 个符号的符号值是 1100110111B。

[1024] 此外,在第二象限 ($i < 0, q > 0$) 中等于第 $(C_{256}(i, q) + 256 \times 2)$ 个符号的第 $C_{1024}(-i, q)$ 个符号处于被平行移动到第一象限中的 256QAM 的 256 个符号当中的第 $C_{256}(i, q)$ 个符号关于 Q 轴而线对称地移动的位置;并且等于第 $(C_{256}(i, q) + 256 \times 2)$ 个符号的第 $C_{1024}(-i, q)$ 个符号的符号值为:向以二进制数表示 $C_{256}(i, q)$ 的值的两个高位添加 256×2 当中的 10B 而获得的值,其中 10B 是 2 的二进制表示。

[1025] 在 1024QAM 中,一个符号的位数 m 是 10,并且一个符号的符号位自最高有效位起被表示为: $(y_0, y_1, \dots, y_{m-1}) = (y_0, y_1, y_2, y_3, y_4, y_5, y_6, y_7, y_8, y_9)$ 。

[1026] 例如,在 $C_{1024}(i, q) = 823$ 的情况下,第 $C_{1024}(i, q)$ 个符号的符号值即 10 个符号位 $(y_0, y_1, y_2, y_3, y_4, y_5, y_6, y_7, y_8, y_9)$ 是 $(1, 1, 0, 0, 1, 1, 0, 1, 1, 1)$ 。

[1027] 因此,如以上结合图 62 至 94 所述,符号位 y_0 和 y_1 属于符号位组 G_{y_1} ;符号位 y_2 和 y_3 属于符号位组 G_{y_2} ;符号位 y_4 和 y_5 属于符号位组 G_{y_3} ;符号位 y_6 和 y_7 属于符号位组 G_{y_4} ;以及符号位 y_8 和 y_9 属于符号位组 G_{y_5} 。

[1028] 此外,属于具有相对较小的后缀 j 的符号位组 G_{y_j} 的符号位呈现出相对较好的错误概率(呈现相对较高的容错性)。

[1029] 图 129 示出了由图 8 的正交调制部件 27 执行 4096QAM 的 IQ 平面上的 4096 个符号(对应于其的信号点)的排列。

[1030] 注意,在图 129 中, $C_{4096}(i, q)$ 表示:在 4096QAM 的 4096 个符号当中,位于坐标 (i, q) 的位置处的符号的符号编号。在下文中,在坐标 (i, q) 的位置处的 4096QAM 的符号也被称为第 $C_{4096}(i, q)$ 个符号。

[1031] 现在,如果图 128 中所示的 1024QAM 的所有 1024 个符号被平行平移到 IQ 平面的第一象限中,则平行平移后的 1024QAM 的第 $C_{1024}(i, q)$ 个符号变为 4096QAM 的第 $C_{4096}(i, q)$ 个符号:第 $C_{4096}(i, q)$ 个符号 = 第 $C_{1024}(i, q)$ 个符号。

[1032] 此外,如果被平行平移到第一象限中的 1024QAM 的 1024 个符号关于 I 轴对称移动,则对称移动后的 1024QAM 的第 $C_{1024}(i, q)$ 个符号变为 4096QAM 的第 $C_{4096}(i, -q)$ 个符号:第 $C_{4096}(i, -q)$ 个符号 = 第 $(C_{1024}(i, q) + 1024)$ 个符号。

[1033] 此外,如果被平行平移到第一象限中的 1024QAM 的 1024 个符号关于 Q 轴对称移动,则对称移动后的 1024QAM 的第 $C_{1024}(i, q)$ 个符号变为 4096QAM 的第 $C_{4096}(-i, q)$ 个符号:第 $C_{4096}(-i, q)$ 个符号 = 第 $(C_{1024}(i, q) + 1024 \times 2)$ 个符号。

[1034] 此外,如果被平行平移到第一象限中的 1024QAM 的 1024 个符号关于原点对称移动,则对称移动后的 1024QAM 的第 $C_{1024}(i, q)$ 个符号变为 4096QAM 的第 $C_{4096}(-i, -q)$ 个符号:第 $C_{4096}(-i, -q)$ 个符号 = 第 $(C_{1024}(i, q) + 1024 \times 3)$ 个符号。

[1035] 另外,关于 1024QAM(图 128)和 4096QAM(图 129)的符号的符号位,存在类似于图 12 等所描述的强位和弱位。

[1036] 图 130 至 133 是示出了在执行新替换方法的替换处理和在没有执行新替换方法的替换处理的情况下 BER(误码率)的仿真结果。

[1037] 具体来说,图 130 示出了在码长 N 为 16200、且编码速率分别为 $2/3$ 、 $3/4$ 、 $3/5$ 、 $5/6$ 和 $8/9$ 的 LDPC 码被确定为对象,并且采用 1024QAM 作为调制方法时的 BER。

[1038] 图 131 示出了在码长 N 为 64800、且编码速率分别为 $2/3$ 、 $3/4$ 、 $3/5$ 、 $5/6$ 、 $8/9$ 和 $9/10$ 的 LDPC 码被确定为对象,并且采用 1024QAM 作为调制方法时的 BER。

[1039] 图 132 示出了在码长 N 为 16200、且编码速率分别为 $2/3$ 、 $3/4$ 、 $3/5$ 、 $5/6$ 和 $8/9$ 的 LDPC 码被确定为对象,并且采用 4096QAM 作为调制方法时的 BER。

[1040] 图 133 示出了在码长 N 为 64800、且编码速率分别为 $2/3$ 、 $3/4$ 、 $3/5$ 、 $5/6$ 、 $8/9$ 和 $9/10$ 的 LDPC 码被确定为对象,并且采用 4096QAM 作为调制方法时的 BER。

[1041] 注意,在图 130 至 133 中,倍数 b 为 1。

[1042] 此外,在图 130 至 133 中,横坐标轴表示 E_s/N_0 (每一个符号的信号功率与噪声功率之比),纵坐标轴表示 BER。此外,实线表示执行了新的替换方法的替换处理时的 BER,而虚线表示没有执行替换处理时的 BER。

[1043] 通过图 130 至 133,可以看出:相对于没有执行替换处理的其它情况,新替换方法的替换处理呈现出改善的 BER 和改善的容错性。

[1044] 注意,尽管在本实施例中为方便起见,多路分离器 25 中的替换部件 32 对从存储器 31 中读出的码位执行替换处理,但可以通过控制码位向存储器 31 的写入或者码位从存储器 31 中的读取来执行替换处理。

[1045] 具体来说,例如,可以通过控制要读出的码位的地址(读出地址)来执行替换处理,使得按照替换之后的码位的顺序来执行从存储器 31 读出码位。

[1046] 附带地,尽管以上参考图 62 至 127 在倍数 b 为 1 的情况下描述了作为码位替换方法的新的替换方法,但是对于在倍数 b 等于或高于 2 的情况下的码位替换,也可以按原样利用在倍数 b 为 1 的情况下的码位替换(然而,应当注意,倍数 b 需要是码长 N 的约数)。

[1047] 参考图 134 和 135 描述了:对于在倍数 b 等于或高于 2 的情况下的码位替换,可以利用在倍数 b 为 1 的情况下的码位替换。

[1048] 图 134 是示出在倍数 b 为 1 的情况下的码位的替换的视图。

[1049] 注意,假设在图 134 中(类似地,在此后描述的图 135 中),LDPC 码的码长 N 例如是 24 位以便简化描述。此外,假设调制方法是 QPSK,其中码位当中的 4(= m) 位作为一个符号被映射到四个信号点中的某些信号点。

[1050] 在码长 N 是 24、倍数 b 是 1,并且此外 4(= m) 个码位被设置为一个符号的情况下,多路分离器 25 的存储器 31(图 16 和 17)具有四列,用于在行方向上存储 4×1 (mb) 位,并且在列方向上存储 $24/(4 \times 1)$ 位。

[1051] 现在,如果假设 24 位的 LDPC 码的码位从首位开始被表示为 a 、 b 、 c 、 $d \cdots$ 、 v 、 w 、 x ,则 24 位的 LDPC 码的码位 a 至 x 在列方向上被顺序写入到存储器 31 的四列中,如图 134 的 A 所示。

[1052] 具体来说,图 134 的 A 示出了将 24 位的 LDPC 码写入到存储器 31 的四列中的写入状态。

[1053] 码位 a 、 b 、 c 、 d 、 e 和 f 被写入到存储器 31 的四列中的第一列中;码位 g 、 h 、 i 、 j 、 k 和 l 被写入到第二列中;码位 m 、 n 、 o 、 p 、 q 和 r 被写入到第三列中,并且,码位 s 、 t 、 u 、 v 、 w 和 x 被写入到第四列中。

[1054] 注意,在图 134 中(类似地,在图 135 中),在每列相对较低的位置处示出了相对较早地执行写入的码位,以便帮助识别从列中读出码位的顺序。

[1055] 在 24 个码位 a 至 x 被写入到存储器 31 中结束之后,写入到存储器 31 中的码位 a 至 x 在行方向上按照 4×1 (= mb) 位的单位被读出和提供到替换部件 32(图 16 和 17)。

[1056] 替换部件 32 执行码位 b_i 的替换 : 将从存储器 31 中以行方向读出的 $4 \times 1 (= mb)$ 位分配到一个 $(= b)$ 符号的符号位 y_i , 例如, 如图 134 中的 B 所示。

[1057] 具体来说, 图 134 中的 B 示出了将四个码位 b_i 分配到一个符号的符号位 y_i 的替换的示例。

[1058] 在图 134 的 B 中, 进行替换 : 将从第一列中读出的码位 b_0 分配给符号位 y_2 , 将从第二列中读出的码位 b_1 分配给符号位 y_1 , 将从第三列中读出的码位 b_2 分配给符号位 y_3 , 以及将从第四列中读出的码位 b_3 分配给符号位 y_0 。

[1059] 注意, 在以下描述中, 将码位分配给符号位以便替换码位被称作替换模式。

[1060] 由于根据图 134 的 B 的替换模式替换从存储器 31 的行方向中读出的 $4 \times 1 (= mb)$ 个码位 b_0 、 b_1 、 b_2 、 b_3 , 获得了图 134 中的 C 示出的由符号位 y_0 、 y_1 、 y_2 和 y_3 组成的一个符号。

[1061] 具体来说, 图 134 的 C 示出了通过根据图 134 的 B 的替换模式对以如图 134 的 A 所示的方式写入的码位进行替换而获得的符号。

[1062] 例如, 在根据图 134 中的 B 的替换模式来替换图 134 的 A 中第一至第四列的最低行中写入的码位 a、g、m 和 s (排列) 时, 获得了图 134 中的 C 的底部所示的排列成符号位 s、g、a 和 m 的符号。

[1063] 同时, 例如, 在根据图 134 中的 B 的替换模式来替换图 134 的 A 中第一列到第四列的从下开始第二行中写入的码位 b、h、n 和 t 时, 获得了图 134 的 C 中从下开始第二位置所示的排列成符号位 t、h、b 和 n 的符号。

[1064] 图 135 是示出按原样利用在图 134 中示出的在倍数 b 为 1 的情况下的码位替换模式进行在倍数 b 为 2 的情况下的码位替换的视图。

[1065] 注意, 图 135 中的替换与图 134 中的不同之处只是在于, 倍数不是 1 而是 2。因而, LDPC 码的码长 N 是 24 位, 而调制模式是 QPSK, 其中码位的 $4 (= m)$ 位作为一个符号被映射到四个信号点。

[1066] 在码长 N 是 24 位并且倍数 b 是 2 以及 $4 (= m)$ 个码位被设置成一个符号的情况下, 多路分离器 25 的存储器 31 (图 16 和 17) 具有八列, 用于在行方向上存储 $4 \times 2 (= m)$ 位并在列方向上存储 $24 / (4 \times 2)$ 位。

[1067] 24 位 LDPC 码的码位 a 至 x 在列方向上被连续写入到存储器 31 的八列中, 如图 135 中的 A 所示。

[1068] 具体来说, 图 135 中的 A 示出了将 24 位 LDPC 码写入到存储器 31 的八列中的写入状态。

[1069] 注意, 在图 135 的 A 中, 按照第一列、第三列、第五列、第七列、第二列、第四列、第六列和第八列的顺序示出了八列以便便于描述。

[1070] 在图 135 的 A 中, 码位 a、b 和 c 被写入在存储器 31 的八列当中的第一列中; 码位 d、e 和 f 被写入在第二列中; 码位 g、h 和 i 被写入在第三列中; 码位 j、k 和 l 被写入在第四列中; 码位 m、n 和 o 被写入在第五列中; 码位 p、q 和 r 被写入在第六列中; 码位 s、t 和 u 被写入在第七列中; 以及, 码位 v、w 和 x 被写入在第八列中。

[1071] 在 24 个码位 a 至 x 被写入到存储器 31 中结束之后, 写入到存储器 31 中的码位 a 至 x 在行方向上按照 $4 \times 2 (= mb)$ 位的单位被读出和提供到替换部件 32 (图 16 和 17)。

[1072] 替换部件 32 执行码位 b_i 的替换 : 将从存储器 31 中以行方向读出的 $4 \times 2 (= mb)$

位分配到两个连续符号 ($= b$) 的符号位 y_i , 例如, 如图 135 中的 B 所示。

[1073] 具体来说, 图 135 中的 B 示出了将八个码位 b_i 分配到两个连续符号的符号位 y_i 的替换的示例。

[1074] 这里, 在图 135 的 B 中, 符号位 y_0 至 y_3 是两个连续符号之中的第一符号的符号位, 而符号位 y_4 至 y_7 是两个连续符号之中的第二符号的符号位。

[1075] 在图 135 的 B 中, 按原样使用了图 134 中的 B 示出的在倍数为 1 的情况下的码位替换模式。

[1076] 具体来说, 在图 135 的 B 中, 进行替换: 将从第一列中读出的码位 b_0 分配给符号位 y_2 , 将从第三列中读出的码位 b_2 分配给符号位 y_1 , 将从第五列中读出的码位 b_4 分配给符号位 y_3 , 将从第七列中读出的码位 b_6 分配给符号位 y_0 。这种替换模式 (图 135 的 B 中的箭头标记的排列模式) 与图 134 的 B 中示出的倍数 b 为 1 的情况下的码位替换模式是一致的。

[1077] 另外, 在图 135 的 B 中, 进行替换: 将从第二列中读出的码位 b_1 分配给符号位 y_6 , 将从第四列中读出的码位 b_3 分配给符号位 y_5 , 将从第六列中读出的码位 b_5 分配给符号位 y_7 , 将从第八列中读出的码位 b_7 分配给符号位 y_4 。这种替换模式也与图 134 的 B 中示出的倍数 b 为 1 的情况下的码位替换模式是一致的。

[1078] 由于根据图 135 的 B 的替换模式替换从存储器 31 中以行方向读出的 $4 \times 2 (= mb)$ 个码位 $b_0, b_1, b_2, b_3, b_4, b_5, b_6, b_7$, 获得了图 135 中的 C 示出的由符号位 $y_0, y_1, y_2, y_3, y_4, y_5, y_6, y_7$ 组成的两个连续符号。

[1079] 具体来说, 图 135 的 C 示出了通过根据图 135 中的 B 的替换模式来替换以图 135 中的 A 所示的方式写入的码位而获得的符号。

[1080] 例如, 在根据图 135 中的 B 的替换模式来替换图 135 的 A 中第一至第八列的最低行中写入的码位 a, g, m, s, d, j, p, v (的排列) 时, 获得了图 135 中的 C 的底部所见的排列成符号位 s, g, a 和 m 的符号以及排列成符号位 v, j, d 和 p 的符号。

[1081] 同时, 例如, 在根据图 135 中的 B 的替换模式来替换图 135 的 A 中第一列到第八列的从下开始第二行中写入的码位 b, h, n, t, e, k, q 和 w 时, 获得了图 135 的 C 中从下开始第二位置所示的排列成符号位 t, h, b 和 n 的符号以及排列成符号位 w, k, e 和 q 的符号。

[1082] 这里, 通过图 134 中的 C 和图 135 中的 C 之间的比较可以认识到, 如果按原样利用倍数 b 为 1 时的替换模式来执行 b 为 2 时的码位替换, 则符号具有与在倍数 b 为 1 的情况下相同的符号位 (码位) 的排列。

[1083] 因此, 在按原样利用倍数 b 为 1 的情况下的替换模式来执行倍数 b 为 2 的情况下的码位替换时, 根据该替换的容错性类似于倍数 b 为 1 时的容错性。

[1084] 注意, 获得由相同符号位的排列组成的符号的顺序在倍数 b 为 1 的情况下和在倍数 b 为 2 的情况下可以不同。

[1085] 现在, 描述如上所述按原样利用倍数 b 为 1 的情况下的替换模式进行倍数 b 为 2 的情况下的码位替换的具体示例。

[1086] 图 136 示出了码位替换的示例, 其中, LDPC 码是码长 N 为 162000 位、编码速率为 $2/3$ 的 LDPC 码, 以及调制方法是 1024QAM 且倍数 b 为 2。

[1087] 图 136 中的倍数 b 是 2 的码位替换按原样利用了图 64 中的 A 的码位替换, 区别只是在于倍数 b 为 1。因而, 图 136 的码位替换符合图 63 的分配规则。

[1088] 在 LDPC 码是码长 N 为 16200 位、编码速率为 $2/3$ 的 LDPC 码, 以及调制方法是 1024QAM 且倍数 b 为 2 的情况下, 在多路分离器 25 中, 在行方向上以 $10 \times 2 (= mb)$ 位的单位读出存储器 31 中写入的、列方向 \times 行方向为 $(16200/(10 \times 2)) \times (10 \times 2)$ 位的码位, 并将其提供到替换部件 32 (图 16 和 17)。

[1089] 替换部件 32 替换从存储器 31 读出的 $10 \times 2 (= mb)$ 个码位 b_0 至 b_{19} , 使得将该 $10 \times 2 (= mb)$ 个码位 b_0 至 b_{19} 例如分配给两个连续 ($= b$) 的符号的 $10 \times 2 (= mb)$ 个符号位 y_0 至 y_{19} , 如图 136 所示。

[1090] 具体而言, 替换部件 32 执行替换, 以便: 将码位 b_0 分配给符号位 y_8 , 将码位 b_2 分配给符号位 y_0 , 将码位 b_4 分配给符号位 y_1 , 将码位 b_6 分配给符号位 y_2 , 将码位 b_8 分配给符号位 y_3 , 将码位 b_{10} 分配给符号位 y_4 , 将码位 b_{12} 分配给符号位 y_6 , 将码位 b_{14} 分配给符号位 y_5 , 将码位 b_{16} 分配给符号位 y_9 , 将码位 b_{18} 分配给符号位 y_7 , 将码位 b_1 分配给符号位 y_{18} , 将码位 b_3 分配给符号位 y_{10} , 将码位 b_5 分配给符号位 y_{11} , 将码位 b_7 分配给符号位 y_{12} , 将码位 b_9 分配给符号位 y_{13} , 将码位 b_{11} 分配给符号位 y_{14} , 将码位 b_{13} 分配给符号位 y_{16} , 将码位 b_{15} 分配给符号位 y_{15} , 将码位 b_{17} 分配给符号位 y_{19} , 以及将码位 b_{19} 分配给符号位 y_{17} 。

[1091] 注意, 在图 136 中, 码位 b_0 、 b_2 、 b_4 、 b_6 、 b_8 、 b_{10} 、 b_{12} 、 b_{14} 、 b_{16} 和 b_{18} 的替换模式和码位 b_1 、 b_3 、 b_5 、 b_7 、 b_9 、 b_{11} 、 b_{13} 、 b_{15} 、 b_{17} 和 b_{19} 的替换模式都与图 64 的 A 中的码位 b_0 至 b_9 的替换模式一致。

[1092] 图 137 示出了码位替换的示例, 其中, LDPC 码是码长 N 为 64800 位、编码速率为 $2/3$ 的 LDPC 码, 以及调制方法是 1024QAM 且倍数 b 是 2。

[1093] 图 137 中的倍数 b 是 2 的码位替换按原样利用了图 67 中的 A 的码位替换, 区别只是在于倍数 b 为 1。因而, 图 137 的码位替换符合图 66 的分配规则。

[1094] 在 LDPC 码是码长 N 为 64800 位、编码速率为 $2/3$ 的 LDPC 码, 以及调制方法是 1024QAM 且倍数 b 为 2 的情况下, 在行方向上以 $10 \times 2 (= mb)$ 位的单位读出存储器 31 中写入的、列方向 \times 行方向为 $(64800/(10 \times 2)) \times (10 \times 2)$ 位的码位, 并将其提供到替换部件 32 (图 16 和 17)。

[1095] 替换部件 32 替换从存储器 31 读出的 $10 \times 2 (= mb)$ 个码位 b_0 至 b_{19} , 使得将该 $10 \times 2 (= mb)$ 个码位 b_0 至 b_{19} 例如分配给两个连续 ($= b$) 的符号的 $10 \times 2 (= mb)$ 个符号位 y_0 至 y_{19} , 如图 137 所示。

[1096] 具体而言, 替换部件 32 执行替换, 以便: 将码位 b_0 分配给符号位 y_8 , 将码位 b_2 分配给符号位 y_0 , 将码位 b_4 分配给符号位 y_1 , 将码位 b_6 分配给符号位 y_2 , 将码位 b_8 分配给符号位 y_3 , 将码位 b_{10} 分配给符号位 y_4 , 将码位 b_{12} 分配给符号位 y_6 , 将码位 b_{14} 分配给符号位 y_5 , 将码位 b_{16} 分配给符号位 y_9 , 将码位 b_{18} 分配给符号位 y_7 , 将码位 b_1 分配给符号位 y_{18} , 将码位 b_3 分配给符号位 y_{10} , 将码位 b_5 分配给符号位 y_{11} , 将码位 b_7 分配给符号位 y_{12} , 将码位 b_9 分配给符号位 y_{13} , 将码位 b_{11} 分配给符号位 y_{14} , 将码位 b_{13} 分配给符号位 y_{16} , 将码位 b_{15} 分配给符号位 y_{15} , 将码位 b_{17} 分配给符号位 y_{19} , 以及将码位 b_{19} 分配给符号位 y_{17} 。

[1097] 注意, 在图 137 中, 码位 b_0 、 b_2 、 b_4 、 b_6 、 b_8 、 b_{10} 、 b_{12} 、 b_{14} 、 b_{16} 和 b_{18} 的替换模式和码位 b_1 、 b_3 、 b_5 、 b_7 、 b_9 、 b_{11} 、 b_{13} 、 b_{15} 、 b_{17} 和 b_{19} 的替换模式都与图 67 的 A 中的码位 b_0 至 b_9 的替换模式一致。

[1098] 图 138 示出了码位替换的示例, 其中, LDPC 码是码长 N 为 16200 位、编码速率为 $3/4$

的 LDPC 码, 以及调制方法是 1024QAM 且倍数 b 是 2。

[1099] 图 138 中的倍数 b 是 2 的码位替换按原样利用了图 70 中的 A 的码位替换, 区别只是在于倍数 b 为 1。因而, 图 138 的码位替换符合图 69 的分配规则。

[1100] 在 LDPC 码是码长 N 为 16200 位、编码速率为 $3/4$ 的 LDPC 码, 以及调制方法是 1024QAM 且倍数 b 为 2 的情况下, 在多路分离器 25 中, 在行方向上以 $10 \times 2 (= mb)$ 位的单位读出存储器 31 中写入的、列方向 \times 行方向为 $(16200/(10 \times 2)) \times (10 \times 2)$ 位的码位, 并将其提供到替换部件 32 (图 16 和 17)。

[1101] 替换部件 32 替换从存储器 31 读出的 $10 \times 2 (= mb)$ 个码位 b_0 至 b_{19} , 使得将该 $10 \times 2 (= mb)$ 个码位 b_0 至 b_{19} 例如分配给两个连续 ($= b$) 的符号的 $10 \times 2 (= mb)$ 个符号位 y_0 至 y_{19} , 如图 138 所示。

[1102] 具体而言, 替换部件 32 执行替换, 以便: 将码位 b_0 分配给符号位 y_6 , 将码位 b_2 分配给符号位 y_4 , 将码位 b_4 分配给符号位 y_8 , 将码位 b_6 分配给符号位 y_5 , 将码位 b_8 分配给符号位 y_0 , 将码位 b_{10} 分配给符号位 y_2 , 将码位 b_{12} 分配给符号位 y_1 , 将码位 b_{14} 分配给符号位 y_3 , 将码位 b_{16} 分配给符号位 y_9 , 将码位 b_{18} 分配给符号位 y_7 , 将码位 b_1 分配给符号位 y_{16} , 将码位 b_3 分配给符号位 y_{14} , 将码位 b_5 分配给符号位 y_{18} , 将码位 b_7 分配给符号位 y_{15} , 将码位 b_9 分配给符号位 y_{10} , 将码位 b_{11} 分配给符号位 y_{12} , 将码位 b_{13} 分配给符号位 y_{11} , 将码位 b_{15} 分配给符号位 y_{13} , 将码位 b_{17} 分配给符号位 y_{19} , 以及将码位 b_{19} 分配给符号位 y_{17} 。

[1103] 注意, 在图 138 中, 码位 b_0 、 b_2 、 b_4 、 b_6 、 b_8 、 b_{10} 、 b_{12} 、 b_{14} 、 b_{16} 和 b_{18} 的替换模式和码位 b_1 、 b_3 、 b_5 、 b_7 、 b_9 、 b_{11} 、 b_{13} 、 b_{15} 、 b_{17} 和 b_{19} 的替换模式都与图 70 的 A 中的码位 b_0 至 b_9 的替换模式一致。

[1104] 图 139 示出了码位替换的示例, 其中, LDPC 码是码长 N 为 64800 位、编码速率为 $3/4$ 的 LDPC 码, 以及调制方法是 1024QAM 且倍数 b 是 2。

[1105] 图 139 中的倍数 b 是 2 的码位替换按原样利用了图 73 中的 A 的码位替换, 区别只是在于倍数 b 为 1。因而, 图 139 的码位替换符合图 72 的分配规则。

[1106] 在 LDPC 码是码长 N 为 64800 位、编码速率为 $3/4$ 的 LDPC 码, 以及调制方法是 1024QAM 且倍数 b 为 2 的情况下, 在多路分离器 25 中, 在行方向上以 $10 \times 2 (= mb)$ 位的单位读出存储器 31 中写入的、列方向 \times 行方向为 $(64800/(10 \times 2)) \times (10 \times 2)$ 位的码位, 并将其提供到替换部件 32 (图 16 和 17)。

[1107] 替换部件 32 替换从存储器 31 读出的 $10 \times 2 (= mb)$ 个码位 b_0 至 b_{19} , 使得将该 $10 \times 2 (= mb)$ 个码位 b_0 至 b_{19} 例如分配给两个连续 ($= b$) 的符号的 $10 \times 2 (= mb)$ 个符号位 y_0 至 y_{19} , 如图 139 所示。

[1108] 具体而言, 替换部件 32 执行替换, 以便: 将码位 b_0 分配给符号位 y_6 , 将码位 b_2 分配给符号位 y_4 , 将码位 b_4 分配给符号位 y_8 , 将码位 b_6 分配给符号位 y_5 , 将码位 b_8 分配给符号位 y_0 , 将码位 b_{10} 分配给符号位 y_2 , 将码位 b_{12} 分配给符号位 y_1 , 将码位 b_{14} 分配给符号位 y_3 , 将码位 b_{16} 分配给符号位 y_9 , 将码位 b_{18} 分配给符号位 y_7 , 将码位 b_1 分配给符号位 y_{16} , 将码位 b_3 分配给符号位 y_{14} , 将码位 b_5 分配给符号位 y_{18} , 将码位 b_7 分配给符号位 y_{15} , 将码位 b_9 分配给符号位 y_{10} , 将码位 b_{11} 分配给符号位 y_{12} , 将码位 b_{13} 分配给符号位 y_{11} , 将码位 b_{15} 分配给符号位 y_{13} , 将码位 b_{17} 分配给符号位 y_{19} , 以及将码位 b_{19} 分配给符号位 y_{17} 。

[1109] 注意, 在图 139 中, 码位 b_0 、 b_2 、 b_4 、 b_6 、 b_8 、 b_{10} 、 b_{12} 、 b_{14} 、 b_{16} 和 b_{18} 的替换模式和码位

b_1 、 b_3 、 b_5 、 b_7 、 b_9 、 b_{11} 、 b_{13} 、 b_{15} 、 b_{17} 和 b_{19} 的替换模式都与图 73 的 A 中的码位 b_0 至 b_9 的替换模式一致。

[1110] 图 140 示出了码位替换的示例,其中,LDPC码是码长 N 为 16200 位、编码速率为 $4/5$ 的 LDPC 码,以及调制方法是 1024QAM 且倍数 b 是 2。

[1111] 图 140 中的倍数 b 是 2 的码位替换按原样利用了图 76 中的 A 的码位替换,区别只是在于倍数 b 为 1。因而,图 140 的码位替换符合图 75 的分配规则。

[1112] 在 LDPC 码是码长 N 为 16200 位、编码速率为 $4/5$ 的 LDPC 码,以及调制方法是 1024QAM 且倍数 b 为 2 的情况下,在多路分离器 25 中,在行方向上以 $10 \times 2 (= mb)$ 位的单位读出存储器 31 中写入的、列方向 \times 行方向为 $(16200/(10 \times 2)) \times (10 \times 2)$ 位的码位,并将其提供到替换部件 32(图 16 和 17)。

[1113] 替换部件 32 替换从存储器 31 读出的 $10 \times 2 (= mb)$ 个码位 b_0 至 b_{19} ,使得将该 $10 \times 2 (= mb)$ 个码位 b_0 至 b_{19} 例如分配给两个连续 ($= b$) 的符号的 $10 \times 2 (= mb)$ 个符号位 y_0 至 y_{19} ,如图 140 所示。

[1114] 具体而言,替换部件 32 执行替换,以便:将码位 b_0 分配给符号位 y_6 ,将码位 b_2 分配给符号位 y_4 ,将码位 b_4 分配给符号位 y_8 ,将码位 b_6 分配给符号位 y_5 ,将码位 b_8 分配给符号位 y_0 ,将码位 b_{10} 分配给符号位 y_2 ,将码位 b_{12} 分配给符号位 y_1 ,将码位 b_{14} 分配给符号位 y_3 ,将码位 b_{16} 分配给符号位 y_9 ,将码位 b_{18} 分配给符号位 y_7 ,将码位 b_1 分配给符号位 y_{16} ,将码位 b_3 分配给符号位 y_{14} ,将码位 b_5 分配给符号位 y_{18} ,将码位 b_7 分配给符号位 y_{15} ,将码位 b_9 分配给符号位 y_{10} ,将码位 b_{11} 分配给符号位 y_{12} ,将码位 b_{13} 分配给符号位 y_{11} ,将码位 b_{15} 分配给符号位 y_{13} ,将码位 b_{17} 分配给符号位 y_{19} ,以及将码位 b_{19} 分配给符号位 y_{17} 。

[1115] 注意,在图 140 中,码位 b_0 、 b_2 、 b_4 、 b_6 、 b_8 、 b_{10} 、 b_{12} 、 b_{14} 、 b_{16} 和 b_{18} 的替换模式和码位 b_1 、 b_3 、 b_5 、 b_7 、 b_9 、 b_{11} 、 b_{13} 、 b_{15} 、 b_{17} 和 b_{19} 的替换模式都与图 76 的 A 中的码位 b_0 至 b_9 的替换模式一致。

[1116] 图 141 示出了码位替换的示例,其中,LDPC码是码长 N 为 64800 位、编码速率为 $4/5$ 的 LDPC 码,以及调制方法是 1024QAM 且倍数 b 是 2。

[1117] 图 141 中的倍数 b 是 2 的码位替换按原样利用了图 79 中的 A 的码位替换,区别只是在于倍数 b 为 1。因而,图 141 的码位替换符合图 78 的分配规则。

[1118] 在 LDPC 码是码长 N 为 64800 位、编码速率为 $4/5$,以及调制方法是 1024QAM 且倍数 b 为 2 的情况下,在多路分离器 25 中,在行方向上以 $10 \times 2 (= mb)$ 位的单位读出存储器 31 中写入的、列方向 \times 行方向为 $(64800/(10 \times 2)) \times (10 \times 2)$ 位的码位,并将其提供到替换部件 32(图 16 和 17)。

[1119] 替换部件 32 替换从存储器 31 读出的 $10 \times 2 (= mb)$ 个码位 b_0 至 b_{19} ,使得将该 $10 \times 2 (= mb)$ 个码位 b_0 至 b_{19} 例如分配给两个连续 ($= b$) 的符号的 $10 \times 2 (= mb)$ 个符号位 y_0 至 y_{19} ,如图 141 所示。

[1120] 具体而言,替换部件 32 执行替换,以便:将码位 b_0 分配给符号位 y_6 ,将码位 b_2 分配给符号位 y_4 ,将码位 b_4 分配给符号位 y_8 ,将码位 b_6 分配给符号位 y_5 ,将码位 b_8 分配给符号位 y_0 ,将码位 b_{10} 分配给符号位 y_2 ,将码位 b_{12} 分配给符号位 y_1 ,将码位 b_{14} 分配给符号位 y_3 ,将码位 b_{16} 分配给符号位 y_9 ,将码位 b_{18} 分配给符号位 y_7 ,将码位 b_1 分配给符号位 y_{16} ,将码位 b_3 分配给符号位 y_{14} ,将码位 b_5 分配给符号位 y_{18} ,将码位 b_7 分配给符号位 y_{15} ,将码位 b_9

分配给符号位 y_{10} , 将码位 b_{11} 分配给符号位 y_{12} , 将码位 b_{13} 分配给符号位 y_{11} , 将码位 b_{15} 分配给符号位 y_{13} , 将码位 b_{17} 分配给符号位 y_{19} , 以及将码位 b_{19} 分配给符号位 y_{17} 。

[1121] 注意, 在图 141 中, 码位 b_0 、 b_2 、 b_4 、 b_6 、 b_8 、 b_{10} 、 b_{12} 、 b_{14} 、 b_{16} 和 b_{18} 的替换模式和码位 b_1 、 b_3 、 b_5 、 b_7 、 b_9 、 b_{11} 、 b_{13} 、 b_{15} 、 b_{17} 和 b_{19} 的替换模式都与图 79 的 A 中的码位 b_0 至 b_9 的替换模式一致。

[1122] 图 142 示出了码位替换的示例, 其中, LDPC 码是码长 N 为 16200 位、编码速率为 $5/6$ 的 LDPC 码, 以及调制方法是 1024QAM 且倍数 b 是 2。

[1123] 图 142 中的倍数 b 是 2 的码位替换按原样利用了图 82 中的 A 的码位替换, 区别只是在于倍数 b 为 1。因而, 图 142 的码位替换符合图 81 的分配规则。

[1124] 在 LDPC 码是码长 N 为 16200 位、编码速率为 $5/6$ 的 LDPC 码, 以及调制方法是 1024QAM 且倍数 b 为 2 的情况下, 在多路分离器 25 中, 在行方向上以 $10 \times 2 (= mb)$ 位的单位读出存储器 31 中写入的、列方向 \times 行方向为 $(16200/(10 \times 2)) \times (10 \times 2)$ 位的码位, 并将其提供到替换部件 32 (图 16 和 17)。

[1125] 替换部件 32 替换从存储器 31 读出的 $10 \times 2 (= mb)$ 个码位 b_0 至 b_{19} , 使得将该 $10 \times 2 (= mb)$ 个码位 b_0 至 b_{19} 例如分配给两个连续 ($= b$) 的符号的 $10 \times 2 (= mb)$ 个符号位 y_0 至 y_{19} , 如图 142 所示。

[1126] 具体而言, 替换部件 32 执行替换, 以便: 将码位 b_0 分配给符号位 y_6 , 将码位 b_2 分配给符号位 y_4 , 将码位 b_4 分配给符号位 y_8 , 将码位 b_6 分配给符号位 y_5 , 将码位 b_8 分配给符号位 y_0 , 将码位 b_{10} 分配给符号位 y_2 , 将码位 b_{12} 分配给符号位 y_1 , 将码位 b_{14} 分配给符号位 y_3 , 将码位 b_{16} 分配给符号位 y_9 , 将码位 b_{18} 分配给符号位 y_7 , 将码位 b_1 分配给符号位 y_{16} , 将码位 b_3 分配给符号位 y_{14} , 将码位 b_5 分配给符号位 y_{18} , 将码位 b_7 分配给符号位 y_{15} , 将码位 b_9 分配给符号位 y_{10} , 将码位 b_{11} 分配给符号位 y_{12} , 将码位 b_{13} 分配给符号位 y_{11} , 将码位 b_{15} 分配给符号位 y_{13} , 将码位 b_{17} 分配给符号位 y_{19} , 以及将码位 b_{19} 分配给符号位 y_{17} 。

[1127] 注意, 在图 142 中, 码位 b_0 、 b_2 、 b_4 、 b_6 、 b_8 、 b_{10} 、 b_{12} 、 b_{14} 、 b_{16} 和 b_{18} 的替换模式和码位 b_1 、 b_3 、 b_5 、 b_7 、 b_9 、 b_{11} 、 b_{13} 、 b_{15} 、 b_{17} 和 b_{19} 的替换模式都与图 82 的 A 中的码位 b_0 至 b_9 的替换模式一致。

[1128] 图 143 示出了码位替换的示例, 其中, LDPC 码是码长 N 为 64800 位、编码速率为 $5/6$ 的 LDPC 码, 以及调制方法是 1024QAM 且倍数 b 是 2。

[1129] 图 143 中的倍数 b 是 2 的码位替换按原样利用了图 85 中的 A 的码位替换, 区别只是在于倍数 b 为 1。因而, 图 143 的码位替换符合图 84 的分配规则。

[1130] 在 LDPC 码是码长 N 为 64800 位、编码速率为 $5/6$ 的 LDPC 码, 以及调制方法是 1024QAM 且倍数 b 为 2 的情况下, 在多路分离器 25 中, 在行方向上以 $10 \times 2 (= mb)$ 位的单位读出存储器 31 中写入的、列方向 \times 行方向为 $(16200/(10 \times 2)) \times (10 \times 2)$ 位的码位, 并将其提供到替换部件 32 (图 16 和 17)。

[1131] 替换部件 32 替换从存储器 31 读出的 $10 \times 2 (= mb)$ 个码位 b_0 至 b_{19} , 使得将该 $10 \times 2 (= mb)$ 个码位 b_0 至 b_{19} 例如分配给两个连续 ($= b$) 的符号的 $10 \times 2 (= mb)$ 个符号位 y_0 至 y_{19} , 如图 143 所示。

[1132] 具体而言, 替换部件 32 执行替换, 以便: 将码位 b_0 分配给符号位 y_6 , 将码位 b_2 分配给符号位 y_4 , 将码位 b_4 分配给符号位 y_8 , 将码位 b_6 分配给符号位 y_5 , 将码位 b_8 分配给符号

位 y_0 , 将码位 b_{10} 分配给符号位 y_2 , 将码位 b_{12} 分配给符号位 y_1 , 将码位 b_{14} 分配给符号位 y_3 , 将码位 b_{16} 分配给符号位 y_9 , 将码位 b_{18} 分配给符号位 y_7 , 将码位 b_1 分配给符号位 y_{16} , 将码位 b_3 分配给符号位 y_{14} , 将码位 b_5 分配给符号位 y_{18} , 将码位 b_7 分配给符号位 y_{15} , 将码位 b_9 分配给符号位 y_{10} , 将码位 b_{11} 分配给符号位 y_{12} , 将码位 b_{13} 分配给符号位 y_{11} , 将码位 b_{15} 分配给符号位 y_{13} , 将码位 b_{17} 分配给符号位 y_{19} , 以及将码位 b_{19} 分配给符号位 y_{17} 。

[1133] 注意, 在图 143 中, 码位 b_0 、 b_2 、 b_4 、 b_6 、 b_8 、 b_{10} 、 b_{12} 、 b_{14} 、 b_{16} 和 b_{18} 的替换模式和码位 b_1 、 b_3 、 b_5 、 b_7 、 b_9 、 b_{11} 、 b_{13} 、 b_{15} 、 b_{17} 和 b_{19} 的替换模式都与图 85 的 A 中的码位 b_0 至 b_9 的替换模式一致。

[1134] 图 144 示出了码位替换的示例, 其中, LDPC 码是码长 N 为 16200 位、编码速率为 $8/9$ 的 LDPC 码, 以及调制方法是 1024QAM 且倍数 b 是 2。

[1135] 图 144 中的倍数 b 是 2 的码位替换按原样利用了图 88 中的 A 的码位替换, 区别只是在于倍数 b 为 1。因而, 图 144 的码位的替换符合图 87 的分配规则。

[1136] 在 LDPC 码是码长 N 为 16200 位、编码速率为 $8/9$ 的 LDPC 码, 以及调制方法是 1024QAM 且倍数 b 为 2 的情况下, 在多路分离器 25 中, 在行方向上以 $10 \times 2 (= mb)$ 位的单位读出存储器 31 中写入的、列方向 \times 行方向为 $(16200/(10 \times 2)) \times (10 \times 2)$ 位的码位, 并将其提供到替换部件 32 (图 16 和 17)。

[1137] 替换部件 32 替换从存储器 31 读出的 $10 \times 2 (= mb)$ 个码位 b_0 至 b_{19} , 使得将该 $10 \times 2 (= mb)$ 个码位 b_0 至 b_{19} 例如分配给两个连续 ($= b$) 的符号的 $10 \times 2 (= mb)$ 个符号位 y_0 至 y_{19} , 如图 144 所示。

[1138] 具体而言, 替换部件 32 执行替换, 以便: 将码位 b_0 分配给符号位 y_8 , 将码位 b_2 分配给符号位 y_0 , 将码位 b_4 分配给符号位 y_1 , 将码位 b_6 分配给符号位 y_2 , 将码位 b_8 分配给符号位 y_3 , 将码位 b_{10} 分配给符号位 y_4 , 将码位 b_{12} 分配给符号位 y_6 , 将码位 b_{14} 分配给符号位 y_5 , 将码位 b_{16} 分配给符号位 y_9 , 将码位 b_{18} 分配给符号位 y_7 , 将码位 b_1 分配给符号位 y_{18} , 将码位 b_3 分配给符号位 y_{10} , 将码位 b_5 分配给符号位 y_{11} , 将码位 b_7 分配给符号位 y_{12} , 将码位 b_9 分配给符号位 y_{13} , 将码位 b_{11} 分配给符号位 y_{14} , 将码位 b_{13} 分配给符号位 y_{16} , 将码位 b_{15} 分配给符号位 y_{15} , 将码位 b_{17} 分配给符号位 y_{19} , 以及将码位 b_{19} 分配给符号位 y_{17} 。

[1139] 注意, 在图 144 中, 码位 b_0 、 b_2 、 b_4 、 b_6 、 b_8 、 b_{10} 、 b_{12} 、 b_{14} 、 b_{16} 和 b_{18} 的替换模式和码位 b_1 、 b_3 、 b_5 、 b_7 、 b_9 、 b_{11} 、 b_{13} 、 b_{15} 、 b_{17} 和 b_{19} 的替换模式都与图 88 的 A 中的码位 b_0 至 b_9 的替换模式一致。

[1140] 图 145 示出了码位替换的示例, 其中, LDPC 码是码长 N 为 64800 位、编码速率为 $8/9$ 的 LDPC 码, 以及调制方法是 1024QAM 且倍数 b 是 2。

[1141] 图 145 中的倍数 b 是 2 的码位替换按原样利用了图 91 中的 A 的码位替换, 区别只是在于倍数 b 为 1。因而, 图 145 的码位替换符合图 90 的分配规则。

[1142] 在 LDPC 码是码长 N 为 64800 位、编码速率为 $8/9$ 的 LDPC 码, 以及调制方法是 1024QAM 且倍数 b 为 2 的情况下, 在多路分离器 25 中, 在行方向上以 $10 \times 2 (= mb)$ 位的单位读出存储器 31 中写入的、列方向 \times 行方向为 $(64800/(10 \times 2)) \times (10 \times 2)$ 位的码位, 并将其提供到替换部件 32 (图 16 和 17)。

[1143] 替换部件 32 替换从存储器 31 读出的 $10 \times 2 (= mb)$ 个码位 b_0 至 b_{19} , 使得将该 $10 \times 2 (= mb)$ 个码位 b_0 至 b_{19} 例如分配给两个连续 ($= b$) 的符号的 $10 \times 2 (= mb)$ 个符号

位 y_0 至 y_{19} , 如图 145 所示。

[1144] 具体而言, 替换部件 32 执行替换, 以便: 将码位 b_0 分配给符号位 y_8 , 将码位 b_2 分配给符号位 y_0 , 将码位 b_4 分配给符号位 y_1 , 将码位 b_6 分配给符号位 y_2 , 将码位 b_8 分配给符号位 y_3 , 将码位 b_{10} 分配给符号位 y_4 , 将码位 b_{12} 分配给符号位 y_6 , 将码位 b_{14} 分配给符号位 y_5 , 将码位 b_{16} 分配给符号位 y_9 , 将码位 b_{18} 分配给符号位 y_7 , 将码位 b_1 分配给符号位 y_{18} , 将码位 b_3 分配给符号位 y_{10} , 将码位 b_5 分配给符号位 y_{11} , 将码位 b_7 分配给符号位 y_{12} , 将码位 b_9 分配给符号位 y_{13} , 将码位 b_{11} 分配给符号位 y_{14} , 将码位 b_{13} 分配给符号位 y_{16} , 将码位 b_{15} 分配给符号位 y_{15} , 将码位 b_{17} 分配给符号位 y_{19} , 以及将码位 b_{19} 分配给符号位 y_{17} 。

[1145] 注意, 在图 145 中, 码位 b_0 、 b_2 、 b_4 、 b_6 、 b_8 、 b_{10} 、 b_{12} 、 b_{14} 、 b_{16} 和 b_{18} 的替换模式和码位 b_1 、 b_3 、 b_5 、 b_7 、 b_9 、 b_{11} 、 b_{13} 、 b_{15} 、 b_{17} 和 b_{19} 的替换模式都与图 91 的 A 中的码位 b_0 至 b_9 的替换模式一致。

[1146] 图 146 示出了码位替换的示例, 其中, LDPC 码是码长 N 为 64800 位、编码速率为 $9/10$ 的 LDPC 码, 以及调制方法是 1024QAM 且倍数 b 是 2。

[1147] 图 146 中的倍数 b 是 2 的码位替换按原样利用了图 94 中的 A 的码位替换, 区别只是在于倍数 b 为 1。因而, 图 146 的码位替换符合图 93 的分配规则。

[1148] 在 LDPC 码是码长 N 为 64800 位、编码速率为 $9/10$ 的 LDPC 码, 以及调制方法是 1024QAM 且倍数 b 为 2 的情况下, 在多路分离器 25 中, 在行方向上以 $10 \times 2 (= mb)$ 位的单位读出存储器 31 中写入的、列方向 \times 行方向为 $(64800/(10 \times 2)) \times (10 \times 2)$ 位的码位, 并将其提供到替换部件 32 (图 16 和 17)。

[1149] 替换部件 32 替换从存储器 31 读出的 $10 \times 2 (= mb)$ 个码位 b_0 至 b_{19} , 使得将该 $10 \times 2 (= mb)$ 个码位 b_0 至 b_{19} 例如分配给两个连续 ($= b$) 的符号的 $10 \times 2 (= mb)$ 个符号位 y_0 至 y_{19} , 如图 146 所示。

[1150] 具体而言, 替换部件 32 执行替换, 以便: 将码位 b_0 分配给符号位 y_8 , 将码位 b_2 分配给符号位 y_0 , 将码位 b_4 分配给符号位 y_1 , 将码位 b_6 分配给符号位 y_2 , 将码位 b_8 分配给符号位 y_3 , 将码位 b_{10} 分配给符号位 y_4 , 将码位 b_{12} 分配给符号位 y_6 , 将码位 b_{14} 分配给符号位 y_5 , 将码位 b_{16} 分配给符号位 y_9 , 将码位 b_{18} 分配给符号位 y_7 , 将码位 b_1 分配给符号位 y_{18} , 将码位 b_3 分配给符号位 y_{10} , 将码位 b_5 分配给符号位 y_{11} , 将码位 b_7 分配给符号位 y_{12} , 将码位 b_9 分配给符号位 y_{13} , 将码位 b_{11} 分配给符号位 y_{14} , 将码位 b_{13} 分配给符号位 y_{16} , 将码位 b_{15} 分配给符号位 y_{15} , 将码位 b_{17} 分配给符号位 y_{19} , 以及将码位 b_{19} 分配给符号位 y_{17} 。

[1151] 注意, 在图 146 中, 码位 b_0 、 b_2 、 b_4 、 b_6 、 b_8 、 b_{10} 、 b_{12} 、 b_{14} 、 b_{16} 和 b_{18} 的替换模式以及码位 b_1 、 b_3 、 b_5 、 b_7 、 b_9 、 b_{11} 、 b_{13} 、 b_{15} 、 b_{17} 和 b_{19} 的替换模式都与图 94 的 A 中的码位 b_0 至 b_9 的替换模式一致。

[1152] 图 147 示出了码位替换的示例, 其中, LDPC 码是码长 N 为 16200 位、编码速率为 $2/3$ 的 LDPC 码, 以及调制方法是 4096QAM 且倍数 b 是 2。

[1153] 图 147 中的倍数 b 是 2 的码位替换按原样利用了图 97 中的 A 的码位替换, 区别只是在于倍数 b 为 1。因而, 图 147 的码位替换符合图 96 的分配规则。

[1154] 在 LDPC 码是码长 N 为 16200 位、编码速率为 $2/3$ 的 LDPC 码, 以及调制方法是 4096QAM 且倍数 b 为 2 的情况下, 在多路分离器 25 中, 在行方向上以 $12 \times 2 (= mb)$ 位的单位读出存储器 31 中写入的、列方向 \times 行方向为 $(16200/(12 \times 2)) \times (12 \times 2)$ 位的码位, 并

将其提供到替换部件 32(图 16 和 17)。

[1155] 替换部件 32 替换从存储器 31 读出的 $12 \times 2 (= mb)$ 个码位 b_0 至 b_{23} , 使得将该 $12 \times 2 (= mb)$ 个码位 b_0 至 b_{23} 例如分配给两个连续 ($= b$) 的符号的 $12 \times 2 (= mb)$ 个符号位 y_0 至 y_{23} , 如图 147 所示。

[1156] 具体而言, 替换部件 32 执行替换, 以便: 将码位 b_0 分配给符号位 y_{10} , 将码位 b_2 分配给符号位 y_0 , 将码位 b_4 分配给符号位 y_1 , 将码位 b_6 分配给符号位 y_2 , 将码位 b_8 分配给符号位 y_3 , 将码位 b_{10} 分配给符号位 y_4 , 将码位 b_{12} 分配给符号位 y_5 , 将码位 b_{14} 分配给符号位 y_6 , 将码位 b_{16} 分配给符号位 y_8 , 将码位 b_{18} 分配给符号位 y_7 , 将码位 b_{20} 分配给符号位 y_{11} , 将码位 b_{22} 分配给符号位 y_9 , 将码位 b_1 分配给符号位 y_{22} , 将码位 b_3 分配给符号位 y_{12} , 将码位 b_5 分配给符号位 y_{13} , 将码位 b_7 分配给符号位 y_{14} , 将码位 b_9 分配给符号位 y_{15} , 将码位 b_{11} 分配给符号位 y_{16} , 将码位 b_{13} 分配给符号位 y_{17} , 将码位 b_{15} 分配给符号位 y_{18} , 将码位 b_{17} 分配给符号位 y_{20} , 将码位 b_{19} 分配给符号位 y_{19} , 将码位 b_{21} 分配给符号位 y_{23} , 以及将码位 b_{23} 分配给符号位 y_{21} 。

[1157] 注意, 在图 147 中, 码位 b_0 、 b_2 、 b_4 、 b_6 、 b_8 、 b_{10} 、 b_{12} 、 b_{14} 、 b_{16} 、 b_{18} 、 b_{20} 和 b_{22} 的替换模式以及码位 b_1 、 b_3 、 b_5 、 b_7 、 b_9 、 b_{11} 、 b_{13} 、 b_{15} 、 b_{17} 、 b_{19} 、 b_{21} 和 b_{23} 的替换模式都与图 97 的 A 中的码位 b_0 至 b_{11} 的替换模式一致。

[1158] 图 148 示出了码位替换的示例, 其中, LDPC 码是码长 N 为 64800 位、编码速率为 $2/3$ 的 LDPC 码, 以及调制方法是 4096QAM 且倍数 b 是 2。

[1159] 图 148 中的倍数 b 是 2 的码位替换按原样利用了图 100 中的 A 的码位替换, 区别只是在于倍数 b 为 1。因而, 图 148 的码位替换符合图 99 的分配规则。

[1160] 在 LDPC 码是码长 N 为 64800 位、编码速率为 $2/3$ 的 LDPC 码, 以及调制方法是 4096QAM 且倍数 b 为 2 的情况下, 在多路分离器 25 中, 在行方向上以 $12 \times 2 (= mb)$ 位的单位来读出存储器 31 中写入的、列方向 \times 行方向为 $(64800 / (12 \times 2)) \times (12 \times 2)$ 位的码位, 并将其提供到替换部件 32(图 16 和 17)。

[1161] 替换部件 32 替换从存储器 31 读出的 $12 \times 2 (= mb)$ 个码位 b_0 至 b_{23} , 使得将该 $12 \times 2 (= mb)$ 个码位 b_0 至 b_{23} 例如分配给两个连续 ($= b$) 的符号的 $12 \times 2 (= mb)$ 个符号位 y_0 至 y_{23} , 如图 148 所示。

[1162] 具体而言, 替换部件 32 执行替换, 以便: 将码位 b_0 分配给符号位 y_{10} , 将码位 b_2 分配给符号位 y_0 , 将码位 b_4 分配给符号位 y_1 , 将码位 b_6 分配给符号位 y_2 , 将码位 b_8 分配给符号位 y_3 , 将码位 b_{10} 分配给符号位 y_4 , 将码位 b_{12} 分配给符号位 y_5 , 将码位 b_{14} 分配给符号位 y_6 , 将码位 b_{16} 分配给符号位 y_8 , 将码位 b_{18} 分配给符号位 y_7 , 将码位 b_{20} 分配给符号位 y_{11} , 将码位 b_{22} 分配给符号位 y_9 , 将码位 b_1 分配给符号位 y_{22} , 将码位 b_3 分配给符号位 y_{12} , 将码位 b_5 分配给符号位 y_{13} , 将码位 b_7 分配给符号位 y_{14} , 将码位 b_9 分配给符号位 y_{15} , 将码位 b_{11} 分配给符号位 y_{16} , 将码位 b_{13} 分配给符号位 y_{17} , 将码位 b_{15} 分配给符号位 y_{18} , 将码位 b_{17} 分配给符号位 y_{20} , 将码位 b_{19} 分配给符号位 y_{19} , 将码位 b_{21} 分配给符号位 y_{23} , 以及将码位 b_{23} 分配给符号位 y_{21} 。

[1163] 注意, 在图 148 中, 码位 b_0 、 b_2 、 b_4 、 b_6 、 b_8 、 b_{10} 、 b_{12} 、 b_{14} 、 b_{16} 、 b_{18} 、 b_{20} 和 b_{22} 的替换模式以及码位 b_1 、 b_3 、 b_5 、 b_7 、 b_9 、 b_{11} 、 b_{13} 、 b_{15} 、 b_{17} 、 b_{19} 、 b_{21} 和 b_{23} 的替换模式与图 100 中的 A 中的码位 b_0 至 b_{11} 的替换模式一致。

[1164] 图 149 示出了码位替换的示例,其中,LDPC码是码长 N 为 16200 位、编码速率为 $3/4$ 的 LDPC 码,以及调制方法是 4096QAM 且倍数 b 是 2。

[1165] 图 149 中的倍数 b 是 2 的码位替换按原样利用了图 103 中的 A 的码位的替换,区别只是在于倍数 b 为 1。因而,图 149 的码位替换符合图 102 的分配规则。

[1166] 在 LDPC 码是码长 N 为 16200 位、编码速率为 $3/4$ 的 LDPC 码,以及调制方法是 4096QAM 且倍数 b 为 2 的情况下,在多路分离器 25 中,在行方向上以 $12 \times 2 (= mb)$ 位的单位来读出存储器 31 中写入的、列方向 \times 行方向为 $(16200/(12 \times 2)) \times (12 \times 2)$ 位的码位,并将其提供到替换部件 32(图 16 和 17)。

[1167] 替换部件 32 替换从存储器 31 读出的 $12 \times 2 (= mb)$ 个码位 b_0 至 b_{23} ,使得将该 $12 \times 2 (= mb)$ 个码位 b_0 至 b_{23} 例如分配给两个连续 $(= b)$ 的符号的 $12 \times 2 (= mb)$ 个符号位 y_0 至 y_{23} ,如图 149 所示。

[1168] 具体而言,替换部件 32 执行替换,以便:将码位 b_0 分配给符号位 y_8 ,将码位 b_2 分配给符号位 y_0 ,将码位 b_4 分配给符号位 y_6 ,将码位 b_6 分配给符号位 y_1 ,将码位 b_8 分配给符号位 y_4 ,将码位 b_{10} 分配给符号位 y_5 ,将码位 b_{12} 分配给符号位 y_2 ,将码位 b_{14} 分配给符号位 y_3 ,将码位 b_{16} 分配给符号位 y_7 ,将码位 b_{18} 分配给符号位 y_{10} ,将码位 b_{20} 分配给符号位 y_{11} ,将码位 b_{22} 分配给符号位 y_9 ,将码位 b_1 分配给符号位 y_{20} ,将码位 b_3 分配给符号位 y_{12} ,将码位 b_5 分配给符号位 y_{18} ,将码位 b_7 分配给符号位 y_{13} ,将码位 b_9 分配给符号位 y_{16} ,将码位 b_{11} 分配给符号位 y_{17} ,将码位 b_{13} 分配给符号位 y_{14} ,将码位 b_{15} 分配给符号位 y_{15} ,将码位 b_{17} 分配给符号位 y_{19} ,将码位 b_{19} 分配给符号位 y_{22} ,将码位 b_{21} 分配给符号位 y_{23} ,以及将码位 b_{23} 分配给符号位 y_{21} 。

[1169] 注意,在图 149 中,码位 b_0 、 b_2 、 b_4 、 b_6 、 b_8 、 b_{10} 、 b_{12} 、 b_{14} 、 b_{16} 、 b_{18} 、 b_{20} 和 b_{22} 的替换模式以及码位 b_1 、 b_3 、 b_5 、 b_7 、 b_9 、 b_{11} 、 b_{13} 、 b_{15} 、 b_{17} 、 b_{19} 、 b_{21} 和 b_{23} 的替换模式都与图 103 的 A 中的码位 b_0 至 b_{11} 的替换模式一致。

[1170] 图 150 示出了码位替换的示例,其中,LDPC码是码长 N 为 64800 位、编码速率为 $3/4$ 的 LDPC 码,以及调制方法是 4096QAM 且倍数 b 是 2。

[1171] 图 150 中的倍数 b 是 2 的码位替换按原样利用了图 106 中的 A 的码位替换,区别只是在于倍数 b 为 1。因而,图 150 的码位替换符合图 105 的分配规则。

[1172] 在 LDPC 码是码长 N 为 64800 位、编码速率为 $3/4$ 的 LDPC 码,以及调制方法是 1024QAM 且倍数 b 为 2 的情况下,在多路分离器 25 中,在行方向上以 $12 \times 2 (= mb)$ 位的单位来读出存储器 31 中写入的、列方向 \times 行方向为 $(64800/(12 \times 2)) \times (12 \times 2)$ 位的码位,并将其提供到替换部件 32(图 16 和 17)。

[1173] 替换部件 32 替换从存储器 31 读出的 $12 \times 2 (= mb)$ 个码位 b_0 至 b_{23} ,使得将该 $12 \times 2 (= mb)$ 个码位 b_0 至 b_{23} 例如分配给两个连续 $(= b)$ 的符号的 $12 \times 2 (= mb)$ 个符号位 y_0 至 y_{23} ,如图 150 所示。

[1174] 具体而言,替换部件 32 执行替换,以便:将码位 b_0 分配给符号位 y_8 ,将码位 b_2 分配给符号位 y_0 ,将码位 b_4 分配给符号位 y_6 ,将码位 b_6 分配给符号位 y_1 ,将码位 b_8 分配给符号位 y_4 ,将码位 b_{10} 分配给符号位 y_5 ,将码位 b_{12} 分配给符号位 y_2 ,将码位 b_{14} 分配给符号位 y_3 ,将码位 b_{16} 分配给符号位 y_7 ,将码位 b_{18} 分配给符号位 y_{10} ,将码位 b_{20} 分配给符号位 y_{11} ,将码位 b_{22} 分配给符号位 y_9 ,将码位 b_1 分配给符号位 y_{20} ,将码位 b_3 分配给符号位 y_{12} ,将码位 b_5

分配给符号位 y_{18} , 将码位 b_7 分配给符号位 y_{13} , 将码位 b_9 分配给符号位 y_{16} , 将码位 b_{11} 分配给符号位 y_{17} , 将码位 b_{13} 分配给符号位 y_{14} , 将码位 b_{15} 分配给符号位 y_{15} , 将码位 b_{17} 分配给符号位 y_{19} , 将码位 b_{19} 分配给符号位 y_{22} , 将码位 b_{21} 分配给符号位 y_{23} , 以及将码位 b_{23} 分配给符号位 y_{21} 。

[1175] 注意, 在图 150 中, 码位 b_0 、 b_2 、 b_4 、 b_6 、 b_8 、 b_{10} 、 b_{12} 、 b_{14} 、 b_{16} 、 b_{18} 、 b_{20} 和 b_{22} 的替换模式以及码位 b_1 、 b_3 、 b_5 、 b_7 、 b_9 、 b_{11} 、 b_{13} 、 b_{15} 、 b_{17} 、 b_{19} 、 b_{21} 和 b_{23} 的替换模式都与图 106 的 A 中的码位 b_0 至 b_{11} 的替换模式一致。

[1176] 图 151 示出了码位替换的示例, 其中, LDPC 码是码长 N 为 16200 位、编码速率为 $4/5$ 的 LDPC 码, 以及调制方法是 4096QAM 且倍数 b 是 2。

[1177] 图 151 中的倍数 b 是 2 的码位替换按原样利用了图 109 中的 A 的码位替换, 区别只是在于倍数 b 为 1。因而, 图 151 的码位替换符合图 108 的分配规则。

[1178] 在 LDPC 码是码长 N 为 16200 位、编码速率为 $4/5$ 的 LDPC 码, 以及调制方法是 4096QAM 且倍数 b 为 2 的情况下, 在多路分离器 25 中, 在行方向上以 $12 \times 2 (= mb)$ 位的单位来读出存储器 31 中写入的列方向 \times 行方向为 $(16200 / (12 \times 2)) \times (12 \times 2)$ 位的码位, 并将其提供到替换部件 32 (图 16 和 17)。

[1179] 替换部件 32 替换从存储器 31 读出的 $12 \times 2 (= mb)$ 个码位 b_0 至 b_{23} , 使得将该 $12 \times 2 (= mb)$ 个码位 b_0 至 b_{23} 例如分配给两个连续 ($= b$) 的符号的 $12 \times 2 (= mb)$ 个符号位 y_0 至 y_{23} , 如图 151 所示。

[1180] 具体而言, 替换部件 32 执行替换, 以便: 将码位 b_0 分配给符号位 y_8 , 将码位 b_2 分配给符号位 y_0 , 将码位 b_4 分配给符号位 y_6 , 将码位 b_6 分配给符号位 y_1 , 将码位 b_8 分配给符号位 y_4 , 将码位 b_{10} 分配给符号位 y_5 , 将码位 b_{12} 分配给符号位 y_2 , 将码位 b_{14} 分配给符号位 y_3 , 将码位 b_{16} 分配给符号位 y_7 , 将码位 b_{18} 分配给符号位 y_{10} , 将码位 b_{20} 分配给符号位 y_{11} , 将码位 b_{22} 分配给符号位 y_9 , 将码位 b_1 分配给符号位 y_{20} , 将码位 b_3 分配给符号位 y_{12} , 将码位 b_5 分配给符号位 y_{18} , 将码位 b_7 分配给符号位 y_{13} , 将码位 b_9 分配给符号位 y_{16} , 将码位 b_{11} 分配给符号位 y_{17} , 将码位 b_{13} 分配给符号位 y_{14} , 将码位 b_{15} 分配给符号位 y_{15} , 将码位 b_{17} 分配给符号位 y_{19} , 将码位 b_{19} 分配给符号位 y_{22} , 将码位 b_{21} 分配给符号位 y_{23} , 以及将码位 b_{23} 分配给符号位 y_{21} 。

[1181] 注意, 在图 151 中, 码位 b_0 、 b_2 、 b_4 、 b_6 、 b_8 、 b_{10} 、 b_{12} 、 b_{14} 、 b_{16} 、 b_{18} 、 b_{20} 和 b_{22} 的替换模式以及码位 b_1 、 b_3 、 b_5 、 b_7 、 b_9 、 b_{11} 、 b_{13} 、 b_{15} 、 b_{17} 、 b_{19} 、 b_{21} 和 b_{23} 的替换模式都与图 109 的 A 中的码位 b_0 至 b_{11} 的替换模式一致。

[1182] 图 152 示出了码位替换的示例, 其中, LDPC 码是码长 N 为 64800 位、编码速率为 $4/5$ 的 LDPC 码, 以及调制方法是 4096QAM 且倍数 b 是 2。

[1183] 图 152 中的倍数 b 是 2 的码位替换按原样利用了图 112 中的 A 的码位替换, 区别只是在于倍数 b 为 1。因而, 图 152 的码位替换符合图 111 的分配规则。

[1184] 在 LDPC 码是码长 N 为 64800 位、编码速率为 $4/5$ 的 LDPC 码, 以及调制方法是 4096QAM 且倍数 b 为 2 的情况下, 在多路分离器 25 中, 在行方向上以 $12 \times 2 (= mb)$ 位的单位来读出存储器 31 中写入的、列方向 \times 行方向为 $(64800 / (12 \times 2)) \times (12 \times 2)$ 位的码位, 并将其提供到替换部件 32 (图 16 和 17)。

[1185] 替换部件 32 替换从存储器 31 读出的 $12 \times 2 (= mb)$ 个码位 b_0 至 b_{23} , 使得将该

$12 \times 2 (= mb)$ 个码位 b_0 至 b_{23} 例如分配给两个连续 ($= b$) 的符号的 $12 \times 2 (= mb)$ 个符号位 y_0 至 y_{23} , 如图 152 所示。

[1186] 具体而言, 替换部件 32 执行替换, 以便: 将码位 b_0 分配给符号位 y_8 , 将码位 b_2 分配给符号位 y_0 , 将码位 b_4 分配给符号位 y_6 , 将码位 b_6 分配给符号位 y_1 , 将码位 b_8 分配给符号位 y_4 , 将码位 b_{10} 分配给符号位 y_5 , 将码位 b_{12} 分配给符号位 y_2 , 将码位 b_{14} 分配给符号位 y_3 , 将码位 b_{16} 分配给符号位 y_7 , 将码位 b_{18} 分配给符号位 y_{10} , 将码位 b_{20} 分配给符号位 y_{11} , 将码位 b_{22} 分配给符号位 y_9 , 将码位 b_1 分配给符号位 y_{20} , 将码位 b_3 分配给符号位 y_{12} , 将码位 b_5 分配给符号位 y_{18} , 将码位 b_7 分配给符号位 y_{13} , 将码位 b_9 分配给符号位 y_{16} , 将码位 b_{11} 分配给符号位 y_{17} , 将码位 b_{13} 分配给符号位 y_{14} , 将码位 b_{15} 分配给符号位 y_{15} , 将码位 b_{17} 分配给符号位 y_{19} , 将码位 b_{19} 分配给符号位 y_{22} , 将码位 b_{21} 分配给符号位 y_{23} , 以及将码位 b_{23} 分配给符号位 y_{21} 。

[1187] 注意, 在图 152 中, 码位 b_0 、 b_2 、 b_4 、 b_6 、 b_8 、 b_{10} 、 b_{12} 、 b_{14} 、 b_{16} 、 b_{18} 、 b_{20} 和 b_{22} 的替换模式以及码位 b_1 、 b_3 、 b_5 、 b_7 、 b_9 、 b_{11} 、 b_{13} 、 b_{15} 、 b_{17} 、 b_{19} 、 b_{21} 和 b_{23} 的替换模式都与图 112 的 A 中的码位 b_0 至 b_{11} 的替换模式一致。

[1188] 图 153 示出了码位替换的示例, 其中, LDPC 码是码长 N 为 16200 位、编码速率为 $5/6$ 的 LDPC 码, 以及调制方法是 4096QAM 且倍数 b 是 2。

[1189] 图 153 中的倍数 b 是 2 的码位替换按原样利用了图 115 中的 A 的码位替换, 区别只是在于倍数 b 为 1。因而, 图 153 的码位替换符合图 114 的分配规则。

[1190] 在 LDPC 码是码长 N 为 16200 位、编码速率为 $5/6$ 的 LDPC 码, 以及调制方法是 4096QAM 且倍数 b 为 2 的情况下, 在多路分离器 25 中, 在行方向上以 $12 \times 2 (= mb)$ 位的单位来读出存储器 31 中写入的、列方向 \times 行方向为 $(16200/(12 \times 2)) \times (12 \times 2)$ 位的码位, 并将其提供到替换部件 32 (图 16 和 17)。

[1191] 替换部件 32 替换从存储器 31 读出的 $12 \times 2 (= mb)$ 个码位 b_0 至 b_{23} , 使得将该 $12 \times 2 (= mb)$ 个码位 b_0 至 b_{23} 例如分配给两个连续 ($= b$) 的符号的 $12 \times 2 (= mb)$ 个符号位 y_0 至 y_{23} , 如图 153 所示。

[1192] 具体而言, 替换部件 32 执行替换, 以便: 将码位 b_0 分配给符号位 y_8 , 将码位 b_2 分配给符号位 y_0 , 将码位 b_4 分配给符号位 y_6 , 将码位 b_6 分配给符号位 y_1 , 将码位 b_8 分配给符号位 y_4 , 将码位 b_{10} 分配给符号位 y_5 , 将码位 b_{12} 分配给符号位 y_2 , 将码位 b_{14} 分配给符号位 y_3 , 将码位 b_{16} 分配给符号位 y_7 , 将码位 b_{18} 分配给符号位 y_{10} , 将码位 b_{20} 分配给符号位 y_{11} , 将码位 b_{22} 分配给符号位 y_9 , 将码位 b_1 分配给符号位 y_{20} , 将码位 b_3 分配给符号位 y_{12} , 将码位 b_5 分配给符号位 y_{18} , 将码位 b_7 分配给符号位 y_{13} , 将码位 b_9 分配给符号位 y_{16} , 将码位 b_{11} 分配给符号位 y_{17} , 将码位 b_{13} 分配给符号位 y_{14} , 将码位 b_{15} 分配给符号位 y_{15} , 将码位 b_{17} 分配给符号位 y_{19} , 将码位 b_{19} 分配给符号位 y_{22} , 将码位 b_{21} 分配给符号位 y_{23} , 以及将码位 b_{23} 分配给符号位 y_{21} 。

[1193] 注意, 在图 153 中, 码位 b_0 、 b_2 、 b_4 、 b_6 、 b_8 、 b_{10} 、 b_{12} 、 b_{14} 、 b_{16} 、 b_{18} 、 b_{20} 和 b_{22} 的替换模式以及码位 b_1 、 b_3 、 b_5 、 b_7 、 b_9 、 b_{11} 、 b_{13} 、 b_{15} 、 b_{17} 、 b_{19} 、 b_{21} 和 b_{23} 的替换模式都与图 115 的 A 中的码位 b_0 至 b_{11} 的替换模式一致。

[1194] 图 154 示出了码位替换的示例, 其中, LDPC 码是码长 N 为 64800 位、编码速率为 $5/6$ 的 LDPC 码, 以及调制方法是 4096QAM 且倍数 b 是 2。

[1195] 图 154 中的倍数 b 是 2 的码位替换按原样利用了图 118 中的 A 的码位替换, 区别只是在于倍数 b 为 1。因而, 图 154 的码位替换符合图 117 的分配规则。

[1196] 在 LDPC 码是码长 N 为 64800 位、编码速率为 $5/6$ 的 LDPC 码, 以及调制方法是 4096QAM 且倍数 b 为 2 的情况下, 在多路分离器 25 中, 在行方向上以 $12 \times 2 (= mb)$ 位的单位来读出存储器 31 中写入的、列方向 \times 行方向为 $(64800/(12 \times 2)) \times (12 \times 2)$ 位的码位, 并将其提供到替换部件 32 (图 16 和 17)。

[1197] 替换部件 32 替换从存储器 31 读出的 $12 \times 2 (= mb)$ 个码位 b_0 至 b_{23} , 使得将该 $12 \times 2 (= mb)$ 个码位 b_0 至 b_{23} 例如分配给两个连续 ($= b$) 的符号的 $12 \times 2 (= mb)$ 个符号位 y_0 至 y_{23} , 如图 154 所示。

[1198] 具体而言, 替换部件 32 执行替换, 以便: 将码位 b_0 分配给符号位 y_8 , 将码位 b_2 分配给符号位 y_0 , 将码位 b_4 分配给符号位 y_6 , 将码位 b_6 分配给符号位 y_1 , 将码位 b_8 分配给符号位 y_4 , 将码位 b_{10} 分配给符号位 y_5 , 将码位 b_{12} 分配给符号位 y_2 , 将码位 b_{14} 分配给符号位 y_3 , 将码位 b_{16} 分配给符号位 y_7 , 将码位 b_{18} 分配给符号位 y_{10} , 将码位 b_{20} 分配给符号位 y_{11} , 将码位 b_{22} 分配给符号位 y_9 , 将码位 b_1 分配给符号位 y_{20} , 将码位 b_3 分配给符号位 y_{12} , 将码位 b_5 分配给符号位 y_{18} , 将码位 b_7 分配给符号位 y_{13} , 将码位 b_9 分配给符号位 y_{16} , 将码位 b_{11} 分配给符号位 y_{17} , 将码位 b_{13} 分配给符号位 y_{14} , 将码位 b_{15} 分配给符号位 y_{15} , 将码位 b_{17} 分配给符号位 y_{19} , 将码位 b_{19} 分配给符号位 y_{22} , 将码位 b_{21} 分配给符号位 y_{23} , 以及将码位 b_{23} 分配给符号位 y_{21} 。

[1199] 注意, 在图 154 中, 码位 b_0 、 b_2 、 b_4 、 b_6 、 b_8 、 b_{10} 、 b_{12} 、 b_{14} 、 b_{16} 、 b_{18} 、 b_{20} 和 b_{22} 的替换模式以及码位 b_1 、 b_3 、 b_5 、 b_7 、 b_9 、 b_{11} 、 b_{13} 、 b_{15} 、 b_{17} 、 b_{19} 、 b_{21} 和 b_{23} 的替换模式都与图 118 的 A 中的码位 b_0 至 b_{11} 的替换模式一致。

[1200] 图 155 示出了码位替换的示例, 其中, LDPC 码是码长 N 为 16200 位、编码速率为 $8/9$ 的 LDPC 码, 以及调制方法是 4096QAM 且倍数 b 是 2。

[1201] 图 155 中的倍数 b 是 2 的码位替换按原样利用了图 121 中的 A 的码位的替换, 区别只是在于倍数 b 为 1。因而, 图 155 的码位替换符合图 120 的分配规则。

[1202] 在 LDPC 码是码长 N 为 16200 位、编码速率为 $8/9$ 的 LDPC 码, 以及调制方法是 4096QAM 且倍数 b 为 2 的情况下, 在多路分离器 25 中, 在行方向上以 $12 \times 2 (= mb)$ 位的单位来读出存储器 31 中写入的、列方向 \times 行方向为 $(16200/(12 \times 2)) \times (12 \times 2)$ 位的码位, 并将其提供到替换部件 32 (图 16 和 17)。

[1203] 替换部件 32 替换从存储器 31 读出的 $12 \times 2 (= mb)$ 个码位 b_0 至 b_{23} , 使得将该 $12 \times 2 (= mb)$ 个码位 b_0 至 b_{23} 例如分配给两个连续 ($= b$) 的符号的 $12 \times 2 (= mb)$ 个符号位 y_0 至 y_{23} , 如图 155 所示。

[1204] 具体而言, 替换部件 32 执行替换, 以便: 将码位 b_0 分配给符号位 y_{10} , 将码位 b_2 分配给符号位 y_0 , 将码位 b_4 分配给符号位 y_1 , 将码位 b_6 分配给符号位 y_2 , 将码位 b_8 分配给符号位 y_3 , 将码位 b_{10} 分配给符号位 y_4 , 将码位 b_{12} 分配给符号位 y_5 , 将码位 b_{14} 分配给符号位 y_6 , 将码位 b_{16} 分配给符号位 y_8 , 将码位 b_{18} 分配给符号位 y_7 , 将码位 b_{20} 分配给符号位 y_{11} , 将码位 b_{22} 分配给符号位 y_9 , 将码位 b_1 分配给符号位 y_{22} , 将码位 b_3 分配给符号位 y_{12} , 将码位 b_5 分配给符号位 y_{13} , 将码位 b_7 分配给符号位 y_{14} , 将码位 b_9 分配给符号位 y_{15} , 将码位 b_{11} 分配给符号位 y_{16} , 将码位 b_{13} 分配给符号位 y_{17} , 将码位 b_{15} 分配给符号位 y_{18} , 将码位 b_{17} 分配给

符号位 y_{20} , 将码位 b_{19} 分配给符号位 y_{19} , 将码位 b_{21} 分配给符号位 y_{23} , 以及将码位 b_{23} 分配给符号位 y_{21} 。

[1205] 注意, 在图 155 中, 码位 b_0 、 b_2 、 b_4 、 b_6 、 b_8 、 b_{10} 、 b_{12} 、 b_{14} 、 b_{16} 、 b_{18} 、 b_{20} 和 b_{22} 的替换模式以及码位 b_1 、 b_3 、 b_5 、 b_7 、 b_9 、 b_{11} 、 b_{13} 、 b_{15} 、 b_{17} 、 b_{19} 、 b_{21} 和 b_{23} 的替换模式都与图 121 的 A 中的码位 b_0 至 b_{11} 的替换模式一致。

[1206] 图 156 示出了码位替换的示例, 其中, LDPC 码是码长 N 为 64800 位、编码速率为 $8/9$ 的 LDPC 码, 以及调制方法是 4096QAM 且倍数 b 是 2。

[1207] 图 156 中的倍数 b 是 2 的码位替换按原样利用了图 124 中的 A 的码位替换, 区别只是在于倍数 b 为 1。因而, 图 156 的码位替换符合图 123 的分配规则。

[1208] 在 LDPC 码是码长 N 为 64800 位、编码速率为 $8/9$ 的 LDPC 码, 以及调制方法是 4096QAM 且倍数 b 为 2 的情况下, 在多路分离器 25 中, 在行方向上以 $12 \times 2 (= mb)$ 位的单位来读出存储器 31 中写入的、列方向 \times 行方向为 $(64800/(12 \times 2)) \times (12 \times 2)$ 位的码位, 并将其提供到替换部件 32 (图 16 和 17)。

[1209] 替换部件 32 替换从存储器 31 读出的 $12 \times 2 (= mb)$ 个码位 b_0 至 b_{23} , 使得将该 $12 \times 2 (= mb)$ 个码位 b_0 至 b_{23} 例如分配给两个连续 ($= b$) 的符号的 $12 \times 2 (= mb)$ 个符号位 y_0 至 y_{23} , 如图 156 所示。

[1210] 具体而言, 替换部件 32 执行替换, 以便: 将码位 b_0 分配给符号位 y_{10} , 将码位 b_2 分配给符号位 y_0 , 将码位 b_4 分配给符号位 y_1 , 将码位 b_6 分配给符号位 y_2 , 将码位 b_8 分配给符号位 y_3 , 将码位 b_{10} 分配给符号位 y_4 , 将码位 b_{12} 分配给符号位 y_5 , 将码位 b_{14} 分配给符号位 y_6 , 将码位 b_{16} 分配给符号位 y_8 , 将码位 b_{18} 分配给符号位 y_7 , 将码位 b_{20} 分配给符号位 y_{11} , 将码位 b_{22} 分配给符号位 y_9 , 将码位 b_1 分配给符号位 y_{22} , 将码位 b_3 分配给符号位 y_{12} , 将码位 b_5 分配给符号位 y_{13} , 将码位 b_7 分配给符号位 y_{14} , 将码位 b_9 分配给符号位 y_{15} , 将码位 b_{11} 分配给符号位 y_{16} , 将码位 b_{13} 分配给符号位 y_{17} , 将码位 b_{15} 分配给符号位 y_{18} , 将码位 b_{17} 分配给符号位 y_{20} , 将码位 b_{19} 分配给符号位 y_{19} , 将码位 b_{21} 分配给符号位 y_{23} , 以及将码位 b_{23} 分配给符号位 y_{21} 。

[1211] 注意, 在图 156 中, 码位 b_0 、 b_2 、 b_4 、 b_6 、 b_8 、 b_{10} 、 b_{12} 、 b_{14} 、 b_{16} 、 b_{18} 、 b_{20} 和 b_{22} 的替换模式以及码位 b_1 、 b_3 、 b_5 、 b_7 、 b_9 、 b_{11} 、 b_{13} 、 b_{15} 、 b_{17} 、 b_{19} 、 b_{21} 和 b_{23} 的替换模式都与图 124 的 A 中的码位 b_0 至 b_{11} 的替换模式一致。

[1212] 图 157 示出了码位替换的示例, 其中, LDPC 码是码长 N 为 64800 位、编码速率为 $9/10$ 的 LDPC 码, 以及调制方法是 4096QAM 且倍数 b 是 2。

[1213] 图 157 中的倍数 b 是 2 的码位替换按原样利用了图 127 中的 A 的码位的替换, 区别只是在于倍数 b 为 1。因而, 图 157 的码位替换符合图 126 的分配规则。

[1214] 在 LDPC 码是码长 N 为 64800 位、编码速率为 $9/10$ 的 LDPC 码, 以及调制方法是 4096QAM 且倍数 b 为 2 的情况下, 在多路分离器 25 中, 在行方向上以 $12 \times 2 (= mb)$ 位的单位来读出存储器 31 中写入的、列方向 \times 行方向为 $(64800/(12 \times 2)) \times (12 \times 2)$ 位的码位, 并将其提供到替换部件 32 (图 16 和 17)。

[1215] 替换部件 32 替换从存储器 31 读出的 $12 \times 2 (= mb)$ 个码位 b_0 至 b_{23} , 使得将该 $12 \times 2 (= mb)$ 个码位 b_0 至 b_{23} 例如分配给两个连续 ($= b$) 的符号的 $12 \times 2 (= mb)$ 个符号位 y_0 至 y_{23} , 如图 157 所示。

[1216] 具体而言, 替换部件 32 执行替换, 以便: 将码位 b_0 分配给符号位 y_{10} , 将码位 b_2 分配给符号位 y_0 , 将码位 b_4 分配给符号位 y_1 , 将码位 b_6 分配给符号位 y_2 , 将码位 b_8 分配给符号位 y_3 , 将码位 b_{10} 分配给符号位 y_4 , 将码位 b_{12} 分配给符号位 y_5 , 将码位 b_{14} 分配给符号位 y_6 , 将码位 b_{16} 分配给符号位 y_8 , 将码位 b_{18} 分配给符号位 y_7 , 将码位 b_{20} 分配给符号位 y_{11} , 将码位 b_{22} 分配给符号位 y_9 , 将码位 b_1 分配给符号位 y_{22} , 将码位 b_3 分配给符号位 y_{12} , 将码位 b_5 分配给符号位 y_{13} , 将码位 b_7 分配给符号位 y_{14} , 将码位 b_9 分配给符号位 y_{15} , 将码位 b_{11} 分配给符号位 y_{16} , 将码位 b_{13} 分配给符号位 y_{17} , 将码位 b_{15} 分配给符号位 y_{18} , 将码位 b_{17} 分配给符号位 y_{20} , 将码位 b_{19} 分配给符号位 y_{19} , 将码位 b_{21} 分配给符号位 y_{23} , 以及将码位 b_{23} 分配给符号位 y_{21} 。

[1217] 注意, 在图 157 中, 码位 b_0 、 b_2 、 b_4 、 b_6 、 b_8 、 b_{10} 、 b_{12} 、 b_{14} 、 b_{16} 、 b_{18} 、 b_{20} 和 b_{22} 的替换模式以及码位 b_1 、 b_3 、 b_5 、 b_7 、 b_9 、 b_{11} 、 b_{13} 、 b_{15} 、 b_{17} 、 b_{19} 、 b_{21} 和 b_{23} 的替换模式都与图 127 的 A 中的码位 b_0 至 b_{11} 的替换模式一致。

[1218] 图 158 至 161 示出了通过执行新替换方法的替换处理而获得的 BER 的仿真结果, 在该替换处理中, 利用以上参考图 136 至 157 描述的倍数 b 为 1 时的替换来执行倍数 b 为 2 时的替换。

[1219] 具体来说, 图 158 示出了在码长 N 为 16200、且编码速率分别为 $2/3$ 、 $3/4$ 、 $3/5$ 、 $5/6$ 和 $8/9$ 的 LDPC 码被确定为对象, 并且采用 1024QAM 作为调制方法时的 BER。

[1220] 图 159 示出了在码长 N 为 64800、且编码速率分别为 $2/3$ 、 $3/4$ 、 $3/5$ 、 $5/6$ 、 $8/9$ 和 $9/10$ 的 LDPC 码被确定为对象, 并且采用 1024QAM 作为调制方法时的 BER。

[1221] 图 160 示出了在码长 N 为 16200、且编码速率分别为 $2/3$ 、 $3/4$ 、 $3/5$ 、 $5/6$ 和 $8/9$ 的 LDPC 码被确定为对象, 并且采用 4096QAM 作为调制方法时的 BER。

[1222] 图 161 示出了在码长 N 为 64800、且编码速率分别为 $2/3$ 、 $3/4$ 、 $3/5$ 、 $5/6$ 、 $8/9$ 和 $9/10$ 的 LDPC 码被确定为对象, 并且采用 4096QAM 作为调制方法时的 BER。

[1223] 此外, 在图 158 至 161 中, 与图 130 至 133 类似, 横坐标轴表示 E_s/N_0 , 纵坐标轴表示 BER。此外, 实线表示执行了新的替换方法的替换处理时的 BER 而虚线表示没有执行替换处理时的 BER。

[1224] 通过图 158 至 161, 可以看出: 相对于没有执行替换处理的其它情况, 新替换方法的替换处理呈现出改善的 BER 和改善的容错性。

[1225] 图 162 是示出图 7 的接收设备 12 的配置示例的框图。

[1226] 参见图 162, 接收设备 12 是用于从发送设备 11 (图 7) 接收调制信号的数据处理设备, 包括正交解调部件 51、解映射部件 52、解交织器 53 以及 LDPC 解码部件 56。

[1227] 正交解调部件 51 从发送设备 11 接收调制信号, 并且执行正交解调, 然后将作为正交解调结果而获得的符号 (在 I 和 Q 轴上的值) 提供到解映射部件 52。

[1228] 解映射部件 52 执行解映射: 将来自正交解调部件 51 的信号点转换成要被符号化成符号的 LDPC 码的码位, 并且将码位提供到解交织器 53。

[1229] 解交织器 53 包括多路复用器 (MUX) 54 以及列扭曲解交织器 55, 并且执行来自解映射部件 52 的符号位的符号的解交织。

[1230] 具体而言, 多路复用器 54 对来自解映射部件 52 的符号位的符号, 执行与由图 8 的多路分离器 25 执行的替换处理对应的逆替换处理 (与替换处理相反的处理), 即如下逆替

换处理：将被替换处理替换的 LDPC 码的码位（符号位）的位置返回到原始位置。然后，多路复用器 54 将作为逆替换处理的结果而获得的 LDPC 码提供到列扭曲解交织器 55。

[1231] 列扭曲解交织器 55 针对来自多路复用器 54 的 LDPC 码，执行与由图 8 的列扭曲交织器 24 执行的作为再排列处理的列扭曲交织对应的列扭曲解交织（与列扭曲交织相反的处理），也就是说，例如，作为逆再排列处理的如下扭曲解交织：将其排列通过作为再排列处理的列扭曲交织而改变的 LDPC 码的码位排列返回到原始排列。

[1232] 具体而言，列扭曲解交织器 55 通过将 LDPC 码的码位写入到用于解交织的存储器中和从该存储器中读出写入的码位，来执行列扭曲解交织，以类似于图 22 所示的存储器 31 的方式等来配置该存储器。

[1233] 注意，在列扭曲解交织器 55 中，使用在从存储器 31 读出代码时的读取地址作为写入地址，在用于解交织的存储器的行方向上执行码位的写入。同时，使用在向存储器 31 写入代码时的写入地址作为读取地址，在用于解交织的存储器的列方向上执行码位的读出。

[1234] 作为列扭曲解交织的结果而获得的 LDPC 码从列扭曲解交织器 55 被提供到 LDPC 解码部件 56。

[1235] 这里，尽管从解映射部件 52 提供到解交织器 53 的 LDPC 码是通过以所列顺序执行的奇偶交织、列扭曲交织以及替换处理来获得的，但是，解交织器 53 只执行与替换处理对应的逆替换处理以及与列扭曲交织对应的列扭曲解交织。因而，未执行与奇偶交织对应的奇偶解交织（与奇偶交织相反的处理），即如下奇偶解交织：将通过奇偶交织改变排列的 LDPC 码的码位排列返回到原始排列。

[1236] 因而，将已执行了逆替换处理和列扭曲解交织但是没有执行奇偶解交织的 LDPC 码从解交织器 53（的列扭曲解交织器 55）提供到 LDPC 解码部件 56。

[1237] LDPC 解码部件 56 使用转换奇偶校验矩阵来执行来自解交织器 53 的 LDPC 码的 LDPC 解码，并输出通过 LDPC 解码而获得的数据作为对象数据的解码结果，其中通过对用于图 8 的 LDPC 编码部件 21 进行的 LDPC 编码的奇偶校验矩阵 H 至少执行与奇偶交织对应的列替换而获得该转换奇偶校验矩阵。

[1238] 图 163 是示出图 162 的接收设备 12 执行的接收处理的流程图。

[1239] 在步骤 S111，正交解调部件 51 从发送设备 11 接收调制信号。然后，处理前进到步骤 S112，在步骤 S112，正交解调部件 51 执行调制信号的正交解调。正交解调部件 51 将作为正交解调结果而获得的信号点提供到解映射部件 52，此后，处理从步骤 S112 前进到步骤 S113。

[1240] 在步骤 S113，解映射部件 52 执行将来自正交解调部件 51 的信号点转换成符号的解映射，并将码位提供到解交织器 53，此后，处理前进到步骤 S114。

[1241] 在步骤 S114，解交织器 53 执行来自解映射部件 52 的符号位的符号的解交织，此后，处理前进到步骤 S115。

[1242] 具体来说，在步骤 S114，解交织器 53 中的多路复用器 54 对来自解映射部件 52 的符号位的符号执行逆替换处理，并将作为逆替换处理的结果而获得的 LDPC 码提供到列扭曲解交织器 55。

[1243] 列扭曲解交织器 55 对来自多路复用器 54 的 LDPC 码执行列扭曲解交织，并且将作为列扭曲解交织的结果而获得的 LDPC 码提供到 LDPC 解码部件 56。

[1244] 在步骤 S115, LDPC 解码部件 56 使用转换奇偶校验矩阵来对来自列扭曲解交织器 55 的 LDPC 码执行 LDPC 解码, 并输出通过 LDPC 解码而获得的数据作为对象数据的解码结果, 其中通过对用于图 8 的 LDPC 编码部件 21 进行的 LDPC 编码的奇偶校验矩阵 H 至少执行与奇偶交织对应的列替换而获得该转换奇偶校验矩阵。此后, 处理结束。

[1245] 注意, 图 163 的接收处理被重复地执行。

[1246] 另外, 在图 162 中, 类似于图 8 中的情况, 为了便于描述, 用于执行逆替换处理的多路复用器 54 和用于执行列扭曲解交织的列扭曲解交织器 55 被彼此分离地配置。然而, 也可以相互集成地配置多路复用器 54 和列扭曲解交织器 55。

[1247] 此外, 在图 8 的发送设备 11 不执行列扭曲交织的情况下, 没有必要在图 162 的接收设备 12 中提供列扭曲解交织器 55。

[1248] 现在, 进一步描述图 162 的 LDPC 解码部件 56 执行的 LDPC 解码。

[1249] 图 162 的 LDPC 解码部件 56 使用转换奇偶校验矩阵对来自上述列扭曲解交织器 55 的 LDPC 码 (执行了逆替换处理和列扭曲解交织, 而没有执行奇偶解交织) 执行 LDPC 解码, 其中通过对用于图 8 的 LDPC 编码部件 21 进行的 LDPC 编码的奇偶校验矩阵 H 至少执行与奇偶交织对应的列替换而获得该转换奇偶校验矩阵。

[1250] 另外, 之前已经提出了如下 LDPC 解码, 其通过使用转换奇偶校验矩阵执行 LDPC 解码, 可以在减小电路规模的同时将操作频率抑制在可足够实施的范围内 (例如, 参见日本专利公开 No. 2004-343170)。

[1251] 由此, 首先参考图 164 至 167 来描述之前提出的使用转换奇偶校验矩阵的 LDPC 解码。

[1252] 图 164 示出了码长 N 为 90 且编码速率为 2/3 的 LDPC 码的奇偶校验矩阵 H 的示例。

[1253] 注意, 在图 164 中, 0 由点 (.) 来表示 (类似地, 此后描述的图 165 和 166 也是如此)。

[1254] 在图 164 的奇偶校验矩阵 H 中, 奇偶矩阵具有阶梯结构。

[1255] 图 165 示出了通过将表达式 (11) 的行替换和表达式 (12) 的列替换应用于图 164 的奇偶校验矩阵 H 而获得的奇偶校验矩阵 H'。

[1256] 行替换: 第 $6s+t+1$ 行 \rightarrow 第 $5t+s+1$ 行 \cdots (11)

[1257] 列替换: 第 $6x+y+61$ 列 \rightarrow 第 $5y+x+61$ 列 \cdots (12)

[1258] 然而, 在表达式 (11) 和 (12) 中, s 、 t 、 x 和 y 分别是在 $0 \leq s < 5$ 、 $0 \leq t < 6$ 、 $0 \leq x < 5$ 和 $0 \leq y < 6$ 的范围内的整数。

[1259] 根据表达式 (11) 的行替换, 按照以下方式进行替换: 其序号被 6 除的余数为 1 的第 1、第 7、第 13、第 19 和第 25 行被第 1、第 2、第 3、第 4 和第 5 行替换, 以及其序号被 6 除的余数为 2 的第 2、第 8、第 14、第 20 和第 26 行被第 6、第 7、第 8、第 9 和第 10 行替换。

[1260] 另一方面, 根据表达式 (12) 的列替换, 对第 61 列以及随后的列 (奇偶矩阵) 执行以下替换: 其序号被 6 除的余数为 1 的第 61、第 67、第 73、第 79 和第 85 列被第 61、第 62、第 63、第 64 和第 65 列替换, 以及其序号被 6 除的余数为 2 的第 62、第 68、第 74、第 80 和第 86 列被第 66、第 67、第 68、第 69 和第 70 列替换。

[1261] 通过对图 164 的奇偶校验矩阵 H 进行行和列的替换而获得的矩阵是图 165 的奇偶校验矩阵 H'。

[1262] 这里,即使执行了奇偶校验矩阵 H 的行替换,也不会影响 LDPC 码的码位的排列。

[1263] 同时,表达式 (12) 的列替换对应于如下情况下的奇偶交织:信息长度 K、循环结构的单位列数 P 以及将第 $K+qx+y+1$ 个码位交织到第 $K+Py+x+1$ 个码位的位置的奇偶交织中的奇偶长度 M (这里为 30) 的约数 $q (= M/P)$ 分别被设置为 60、5 和 6。

[1264] 如果图 165 中的奇偶校验矩阵 H' (此后适当地称为替换奇偶校验矩阵) 乘以对图 164 的奇偶校验矩阵 H (此后适当地称为原始奇偶校验矩阵) 的 LDPC 码进行与表达式 (12) 相同的替换的结果,则输出 0 矢量。具体来说,在以 c' 来表示通过对作为原始奇偶校验矩阵 H 的 LDPC 码 (一个码字) 的行矢量 c 应用表达式 (12) 的列替换而获得的行矢量的情况下,由于根据奇偶校验矩阵的特性, Hc^T 变为 0 矢量,因此 $H' c'^T$ 自然也变为 0 矢量。

[1265] 从以上可以看出,图 165 的转换奇偶校验矩阵 H' 变为通过对原始奇偶校验矩阵 H 的 LDPC 码 c 执行表达式 (12) 的列替换而获得的 LDPC 码 c' 的奇偶校验矩阵。

[1266] 因而,通过对原始奇偶校验矩阵 H 的 LDPC 码 c 执行表达式 (12) 的列替换,使用图 165 的奇偶校验矩阵 H' 对列替换之后的 LDPC 码 c' 进行解码 (LDPC 解码),然后对解码结果执行表达式 (12) 的列替换的逆替换,可以获得与在使用奇偶校验矩阵 H 来解码原始奇偶校验矩阵 H 的 LDPC 码的情况下获得的解码结果类似的解码结果。

[1267] 图 166 示出了图 165 的转换奇偶校验矩阵 H' , 其中在 5×5 的矩阵单位之间提供了间隔。

[1268] 在图 166 中,通过以下矩阵的组合来表示转换奇偶校验矩阵 H' : 5×5 元素的单位矩阵;对应于其一个或多个元素 1 变成一个或多个元素 0 的单位矩阵的另一矩阵 (此后适当地称为准单位矩阵);又一矩阵 (此后适当地称为移位矩阵),其对应于循环移位 (循环移位) 后的单位矩阵或准单位矩阵;单位矩阵、准单位矩阵和移位矩阵中的两个或更多个的再一矩阵 (此后适当地称为求和矩阵);以及 5×5 元素的 0 矩阵。

[1269] 可以认为,图 166 的转换奇偶校验矩阵 H' 由单位矩阵、准单位矩阵、移位矩阵、求和矩阵和 5×5 元素的 0 矩阵组成。因此,组成转换奇偶校验矩阵 H' 的 5×5 元素的矩阵此后称为分量矩阵。

[1270] 为了对通过由 $P \times P$ 分量的矩阵所表示的奇偶校验矩阵表示的 LDPC 码进行解码,可以使用对 P 个校验节点和 P 个变量节点同时进行校验节点数学运算和变量节点数学运算的架构。

[1271] 图 167 是示出执行刚才描述的这种解码的解码设备的配置的示例的框图。

[1272] 具体而言,图 167 示出了解码设备的配置的示例,其使用通过至少执行表达式 (12) 的列替换而获得的图 166 的转换奇偶校验矩阵 H' 来执行图 164 的原始奇偶校验矩阵 H 的 LDPC 码的解码。

[1273] 图 167 的解码设备包括:边数据存储存储器 300,其包括六个 FIFO 300_1 至 300_6 ;用于选择 FIFO 300_1 至 300_6 的选择器 301;校验节点计算部件 302;两个循环移位电路 303 和 308;边数据存储存储器 304,包括 18 个 FIFO 304_1 至 304_{18} ;用于选择 FIFO 304_1 至 304_{18} 的选择器 305;用于存储接收信息的接收数据存储存储器 306;变量节点计算部件 307;解码字计算部件 309;接收数据再排列部件 310;以及解码数据再排列部件 311。

[1274] 首先,描述将数据存储到边数据存储存储器 300 和 304 中的存储方法。

[1275] 边数据存储存储器 300 包括六个 FIFO 300_1 至 300_6 ,其数目等于图 166 的转换奇

偶校验矩阵 H' 的行数 30 除以分量矩阵的行数 5 的商。FIFO300_y ($y = 1, 2, \dots, 6$) 中的每个具有多级存储区域,使得对应于五个(该数目等于分量矩阵的行数和列数)边的消息可以同时从每级存储区域中读出或写入到每级存储区域中。此外,每个 FIFO 300_y 的存储区域的级数是九,其是图 166 的转换奇偶校验矩阵的行方向上 1 的最大数量(汉明权重)。

[1276] 在 FIFO 300₁ 中,在图 166 的转换奇偶校验矩阵 H' 的第一至第五行中的值为 1 的位置所对应的数据(来自变量节点的消息 v_i)以闭合的形式在水平方向上存储在各个行中(以忽略 0 的形式)。具体来说,如果第 i 列的第 j 行中的元素被表示为 (j, i) ,则在 FIFO 300₁ 中的第一级存储区域中,存储了转换奇偶校验矩阵 H' 的从 $(1, 1)$ 到 $(5, 5)$ 的 5×5 元素的单位矩阵的值为 1 的位置所对应的数据。在第二级存储区域中,存储了转换奇偶校验矩阵 H' 的从 $(1, 21)$ 到 $(5, 25)$ 的移位矩阵(通过在向右方向上对 5×5 元素的单位矩阵循环移位三位而获得的移位矩阵)的值为 1 的位置所对应的数据。另外,在第三至第八级存储区域中,存储了与转换奇偶校验矩阵 H' 具有关联关系的数据。然后,在第九级存储区域中,存储了转换奇偶校验矩阵 H' 的 $(1, 86)$ 到 $(5, 90)$ 的移位矩阵(通过用值 0 替换 5×5 元素的单位矩阵的第一行中的值 1、然后在向左方向上对替换之后的单位矩阵循环移位一位而获得的移位矩阵)的值的值的位置所对应的数据。

[1277] 在 FIFO 300₂ 中,存储了图 166 的转换奇偶校验矩阵 H' 的第六至第十行中的值为 1 的位置所对应的数据。具体来说,在 FIFO 300₂ 的第一级存储区域中,存储了转换奇偶校验矩阵 H' 的从 $(6, 1)$ 到 $(10, 5)$ 的形成求和矩阵(求和矩阵是第一移位矩阵与第二移位矩阵的和,其中通过在向右方向上对 5×5 元素的单位矩阵循环移位一位而获得第一移位矩阵,以及通过在向右方向上对 5×5 元素的单位矩阵循环移位两位而获得第二移位矩阵)的第一移位矩阵的值为 1 的位置所对应的数据。此外,在第二级存储区域中,存储了转换奇偶校验矩阵 H' 的从 $(6, 1)$ 到 $(10, 5)$ 的形成求和矩阵的第二移位矩阵的值为 1 的位置所对应的数据。

[1278] 具体而言,对于权重为 2 或更大的分量矩阵,在分量矩阵被表示为具有权重 1 的 $P \times P$ 元素的单位矩阵、准单位矩阵(其对应于一个或多个具有值 1 的元素被替换成 0 的单位矩阵)和移位矩阵(通过循环移位单位矩阵或准单位矩阵而获得)当中的多个之和的情况下,权重为 1 的单位矩阵、准单位矩阵或移位矩阵的值为 1 的位置所对应的数据(对应于属于单位矩阵、准单位矩阵或移位矩阵的边的消息)被存储在同一地址中(FIFO 300₁ 至 300₆ 当中的同一 FIFO)。

[1279] 另外,在第三至第九级存储区域中,存储与转换奇偶校验矩阵 H' 具有关联关系的数据。

[1280] 另外, FIFO 300₃ 至 300₆ 存储与转换奇偶校验矩阵 H' 具有关联关系的数据。

[1281] 边数据存储存储器 304 包括 18 个 FIFO 304₁ 至 304₁₈,其数目等于转换奇偶校验矩阵 H' 的列数 90 除以分量矩阵的列数 5 的商。每个边数据存储存储器 304_x ($x = 1, 2, \dots, 18$) 包括多级存储区域,并且对应于五个(该数目等于转换奇偶校验矩阵 H' 的行数和列数)边的消息可以同时从每级存储区域中读出或写入到每级存储区域中。

[1282] 在 FIFO 304₁ 中,在图 166 的转换奇偶校验矩阵 H' 的第一至第五行中的值为 1 的位置所对应的数据(来自校验节点的消息 u_j)以闭合的形式在垂直方向上存储在各个列中(以忽略 0 的形式)。具体来说,在 FIFO 304₁ 的第一级存储区域中,存储了转换奇偶校验矩

阵 H' 的从 (1,1) 到 (5,5) 的 5×5 元素的单位矩阵的值为 1 的位置所对应的数据。在第二级存储区域中,存储了垂直奇偶校验矩阵 H' 的从 (6,1) 到 (10,5) 的形成求和矩阵 (求和矩阵是第一移位矩阵与第二移位矩阵的和,其中通过对 5×5 元素的单位矩阵向右循环移位一位而获得第一移位矩阵,以及通过对 5×5 元素的单位矩阵向右循环移位两位而获得第二移位矩阵) 的第一移位矩阵的的位置所对应的数据。此外,在第三级存储区域中,存储了垂直奇偶校验矩阵 H' 的从 (6,1) 到 (10,5) 的形成求和矩阵的第二移位矩阵的值为 1 的位置所对应的数据。

[1283] 具体地,对于权重为 2 或更大的分量矩阵,在分量矩阵被表示为以下矩阵当中的多个矩阵的和的形式:具有权重 1 的 $P \times P$ 元素的单位矩阵、对应于一个或多个具有值 1 的元素被替换为 0 的单位矩阵的准单位矩阵、以及通过对单位矩阵或准单位矩阵循环移位而获得的移位矩阵的情况下,对应于权重为 1 的单位矩阵、准单位矩阵或移位矩阵的具有值 1 的位置的数据 (对应于属于单位矩阵、准单位矩阵或移位矩阵的边的消息) 被存储到同一地址 (FIFO 304₁ 至 304₁₈ 当中的同一 FIFO)。

[1284] 再者,对于第四和第五级存储区域,存储与转换奇偶校验矩阵 H' 具有关联关系的数据。FIFO 304₁ 的存储区域的级数是 5,其是转换奇偶校验矩阵 H' 的第一至第五列中的行方向上的 1 的数量的最大数量 (汉明权重)。

[1285] 再者,FIFO 304₂ 和 304₃ 类似地存储与转换奇偶校验矩阵 H' 具有关联关系的数据,并且 FIFO 304₂ 和 304₃ 的长度 (级数) 均为 5。再者,FIFO 304₄ 至 304₁₂ 类似地存储与转换奇偶校验矩阵 H' 具有关联关系的数据,并且 FIFO 304₄ 至 304₁₂ 的长度均为 3。再者,FIFO 304₁₃ 至 304₁₈ 类似地存储与转换奇偶校验矩阵 H' 具有关联关系的数据,并且 FIFO 304₁₃ 至 304₁₈ 的长度均为 2。

[1286] 现在描述图 167 的解码设备的操作。

[1287] 边数据存储存储器 300 包括 6 个 FIFO 300₁ 至 300₆,并且根据信息 (矩阵数据) D312 从 FIFO 300₁ 至 300₆ 中选择其中将存储数据的 FIFO,该信息 D312 表示从前级的循环移位电路 308 提供的 5 个消息 D311 属于转换奇偶校验矩阵 H' 的哪个行。然后,5 个消息 D311 被共同地和依次地存储到所选择的 FIFO 中。此外,当数据要被读出时,边数据存储存储器 300 依次从 FIFO 300₁ 读出 5 个消息 D300₁ 并且将这 5 个消息 D300₁ 提供给后级的选择器 301。在从 FIFO 300₁ 读出消息结束之后,边数据存储存储器 300 也依次从 FIFO 300₂ 至 FIFO 300₆ 读出消息并且将读出的消息提供给选择器 301。

[1288] 选择器 301 根据选择信号 D301 从 FIFO 300₁ 至 FIFO 300₆ 中的当前从其读出数据的 FIFO 选择 5 个消息,并且将这 5 个消息作为消息 D302 提供给校验节点计算部件 302。

[1289] 校验节点计算部件 302 包括 5 个校验节点计算器 302₁ 至 302₅ 并且使用通过选择器 301 提供给其的消息 D302 (D302₁ 至 D302₅) (表达式 (7) 的消息 v_i) 根据表达式 (7) 来执行校验节点数学运算。然后,校验节点计算部件 302 将作为校验节点数学运算的结果而获得的 5 个消息 D303 (D303₁ 至 D303₅) (表达式 (7) 的消息 u_j) 提供给循环移位电路 303。

[1290] 循环移位电路 303 基于与转换奇偶校验矩阵 H' 中的相应的边被循环移位的原始单位矩阵的数量相关的信息 (矩阵数据) D305,来对校验节点计算部件 302 确定的 5 个消息 D303₁ 至 303₅ 循环移位,并且将循环移位的结果作为消息 D304 提供给边数据存储存储器 304。

[1291] 边数据存储存储器 304 包括 18 个 FIFO 304₁ 至 304₁₈。边数据存储存储器 304 根据信息 D305 从 FIFO 304₁ 至 304₁₈ 中选择将存储数据的 FIFO, 该信息 D305 与从前级的循环移位电路 303 提供的 5 个消息 D304 属于转换奇偶校验矩阵 H' 的哪个行相关, 并且边数据存储存储器 304 共同地将 5 个消息 D304 依次存储到所选择的 FIFO 中。另一方面, 当要读出数据时, 边数据存储存储器 304 从 FIFO 304₁ 依次读出 5 个消息 D306₁ 并且将消息 D306₁ 提供给后级的选择器 305。在从 FIFO 304₁ 读出数据结束之后, 边数据存储存储器 304 也依次从 FIFO 304₂ 至 FIFO 304₁₈ 读出消息并且将这些消息提供给选择器 305。

[1292] 选择器 305 根据选择信号 D307 从 FIFO 300₁ 至 FIFO 300₁₈ 中的当前从其读出数据的 FIFO 选择 5 个消息, 并且将所选择的消息作为消息 D308 提供给变量节点计算部件 307 和解码字计算部件 309。

[1293] 另一方面, 接收数据再排列部件 310 执行表达式 (12) 的列替换, 以对通过通信路径接收到的 LDPC 码 D313 进行再排列, 并且将经再排列的 LDPC 码 D313 作为接收数据 D314 提供给接收数据存储存储器 306。接收数据存储存储器 306 根据从接收数据再排列部件 310 提供其的接收数据 D314 来计算并存储接收 LLR (对数似然比) 并且收集接收 LLR 并将每 5 个接收 LLR 作为接收值 D309 提供给变量节点计算部件 307 和解码字计算部件 309。

[1294] 变量节点计算部件 307 包括 5 个变量节点计算器 307₁ 至 307₅, 并且使用通过选择器 305 提供其的消息 D308 (308₁ 至 308₅) (表达式 (1) 的消息 u_j) 以及从接收数据存储存储器 306 提供其的 5 个接收值 D309 (表达式 (1) 的接收值 u_{oi}) 根据表达式 (1) 来执行变量节点数学运算。然后, 变量节点计算部件 307 将作为数学运算的结果而获得的消息 D310 (D310₁ 至 D310₅) (表达式 (1) 的消息 v_i) 提供给循环移位电路 308。

[1295] 循环移位电路 308 基于与转换奇偶校验矩阵 H' 中的相应的边被循环移位的原始单位矩阵的数量相关的信息, 来对由变量节点计算部件 307 算出的消息 D310₁ 至 D310₅ 循环移位, 并且将循环移位的结果作为消息 D311 提供给边数据存储存储器 300。

[1296] 通过执行上文描述的操作序列, 可以执行 LDPC 码的一个循环中的解码。在图 167 的解码设备中, 在对 LDPC 码进行预定次数的解码之后, 最终解码结果由解码字计算部件 309 和解码数据再排列部件 311 确定然后被输出。

[1297] 具体地, 解码字计算部件 309 包括 5 个解码字计算器 309₁ 至 309₅ 并且用作多个解码循环中的最终级, 用以使用从选择器 305 输出的 5 个消息 D308 (D308₁ 至 D308₅) (表达式 (5) 的消息 u_j) 以及从接收数据存储存储器 306 输出的 5 个接收值 D309 (表达式 (5) 的接收值 u_{oi}) 根据表达式 (5) 来计算解码结果 (解码字)。然后, 解码字计算部件 309 将作为计算结果而获得的解码数据 D315 提供给解码数据再排列部件 311。

[1298] 解码数据再排列部件 311 对从解码字计算部件 309 提供其的解码数据 D315 执行与表达式 (12) 的列替换相反的替换, 以再排列解码数据 D315 的顺序并且输出经再排列的解码数据 D315 作为解码结果 D316。

[1299] 如上文所述, 通过将行替换和列替换中之一或两者应用于奇偶校验矩阵 (原始奇偶校验矩阵) 以将奇偶校验矩阵转换为如上文所述可由如下矩阵的组合表示的奇偶校验矩阵 (转换奇偶校验矩阵): $P \times P$ 元素的单位矩阵, 对应于一个或多个元素 1 变为一个或多个元素 0 的单位矩阵的准单位矩阵, 对应于循环移位之后的单位矩阵或准单位矩阵的移位矩阵, 单位矩阵、准单位矩阵和移位矩阵中的两个或更多个的求和矩阵, 以及 $P \times P$ 元素的 0

矩阵,可以针对 LDPC 码的解码而采用同时执行关于 P 个校验节点和 P 个变量节点的校验节点数学运算和变量节点数学运算的架构。因此,通过同时执行关于 P 个节点的节点数学运算,可以将操作频率抑制在可实现的范围内来执行 LDPC 解码。

[1300] 组成图 162 的接收设备 12 的 LDPC 解码部件 56 同时执行关于 P 个校验节点和 P 个变量节点的校验节点数学运算和变量节点数学运算,以执行与图 167 的解码设备相似的 LDPC 解码。

[1301] 具体地,为了简化描述,现在假设从组成图 8 的发送设备 11 的 LDPC 编码部件 21 输出的 LDPC 码的奇偶校验矩阵是例如,其中奇偶矩阵具有图 164 中示出的阶梯结构的奇偶校验矩阵 H。在这种情形下,发送设备 11 的奇偶交织器 23 执行奇偶交织,用于将第 $K+qx+y+1$ 个码位交织到第 $K+Py+x+1$ 个码位的位置,其中信息长度 K 被设定为 60,循环结构的单位列数 P 被设定为 5,并且奇偶长度 M 的约数 $q(=M/P)$ 被设定为 6。

[1302] 由于该奇偶交织对应于表达式 (12) 的列替换,因此 LDPC 解码部件 56 不需要执行表达式 (12) 的列替换。

[1303] 因此,在图 162 的接收设备 12 中,如上文所述从列扭曲解交织器 55 向 LDPC 解码部件 56 提供未执行奇偶解交织的 LDPC 码,即处于执行了表达式 (12) 的列替换的状态中的 LDPC 码。除了未执行表达式 (12) 的列替换之外,LDPC 解码部件 56 执行与图 167 的解码设备的 LDPC 解码部件相似的处理。

[1304] 具体地,图 168 示出了图 162 的 LDPC 解码部件 56 的配置的示例。

[1305] 参照图 168,除了未提供图 167 的接收数据再排列部件 310 之外,LDPC 解码部件 56 的配置与图 167 的解码设备的 LDPC 解码部件的配置相似,并且除了不执行表达式 (12) 的列替换之外,LDPC 解码部件 56 执行与图 167 的解码设备的 LDPC 解码部件相似的处理。因此,此处将省略 LDPC 解码部件 56 的描述。

[1306] 由于 LDPC 解码部件 56 如上文所述可被配置为不包括接收数据再排列部件 310,因此较之图 167 的解码设备,可以减小尺寸。

[1307] 应当注意,尽管为了简化描述,在图 164 至 168 中假设 LDPC 码的码长 N 是 90;信息长度 K 是 60;循环结构的单位列数 P(分量矩阵的行数量和列数量)是 5;并且奇偶长度 M 的约数 $q(=M/P)$ 是 6,但是码长 N、信息长度 K、循环结构的单位列数 P 和约数 $q(=M/P)$ 并非单独地限于以上给出的特定值。

[1308] 具体地,尽管图 8 的发送设备 11 中的 LDPC 编码部件 21 输出如下 LDPC 码,其中例如,码长 N 是 64800 或 16200,信息长度 K 是 $N-Pq(=N-M)$,循环结构的单位列数 P 是 360 并且约数 q 是 M/P ,但是也可以应用图 168 的 LDPC 解码部件 56,其中,通过针对如刚才描述的 LDPC 码同时执行关于 P 个校验节点和 P 个变量节点的校验节点数学运算和变量节点数学运算,来执行 LDPC 解码。

[1309] 尽管上文描述的系列处理可以通过硬件执行,但是其可以另外由软件执行。在由软件执行系列处理的情况下,构造软件的程序被安装到通用的计算机等中。

[1310] 图 169 示出了其中安装有用于执行上文描述的系列处理的程序的计算机的实施例的配置的示例。

[1311] 该程序可以预先记录在作为内置于计算机内的记录介质的硬盘 705 上或 ROM 703 中。

[1312] 或者,程序可以临时地或永久地存储(记录)在可移除记录介质 711 上或中,诸如软盘、CD-ROM(致密盘只读存储器)、MO(磁光)盘、DVD(数字多用途盘)、磁盘或半导体存储器。如刚才描述的可移除记录介质 711 可被提供为所谓的软件包。

[1313] 应当注意,不仅可以从如上文所述的可移除记录介质 711 将程序安装到计算机中,也可以将程序安装到内置于计算机内的硬盘 705 中,其中向计算机传输程序并且由通信部件 708 接收程序。在这种情形下,可以通过用于数字卫星广播的人造卫星利用无线通信将程序从下载站点传输到计算机,或者通过诸如 LAN(局域网)或互联网的网络利用有线通信将程序传输到计算机。

[1314] 计算机具有其内置的 CPU(中央处理单元)702。输入/输出接口 7410 通过总线 701 连接到 CPU 702,并且如果当使用者操作通过键盘、鼠标、麦克风等配置的输入部件 707 时,通过输入/输出接口 710 将指示输入到 CPU 702,或者在相似的情况下,则 CPU 702 执行 ROM(只读存储器)703 中存储的程序。或者,CPU 702 将硬盘 705 上存储的程序,从卫星或网络传输的、由通信部件 708 接收并且被安装在硬盘 705 中的程序,或者从加载在驱动器 709 中的可移除记录介质 711 读出并且被安装在硬盘 705 中的程序加载到 RAM(随机存取存储器)704 中并且执行该程序。因此,CPU 702 根据上文描述的流程图或者由上文描述的框图的配置执行的来处理来执行处理。然后,CPU 702 从通过 LCD(液晶显示器)、扬声器等配置的输出部件 706 输出处理结果,以及遇必要时通过输入/输出接口 710 从通信部件 708 发送处理结果或者将处理结果记录在硬盘 705 中。

[1315] 这里,在本说明书中,描述用于使计算机执行各种处理的程序的处理步骤不一定需要根据被描述为流程图的顺序按时间序列进行处理,而是包括将并行或单独执行的处理(例如,并行处理或者根据对象的处理)。

[1316] 此外,程序可以由单个计算机处理或者可以由多个计算机通过分布式处理而处理。此外,程序可被传输到远方的计算机并且由该计算机执行。

[1317] 现在描述多路分离器 25 的替换部件 32 进行的替换处理中的 LDPC 码的码位替换方法的变化方案,即,LDPC 码的码位和表示符号的符号位的分配模式(在下文中被称为位分配模式)的变化方案。

[1318] 在多路分离器 25 中,在存储器 31 的列方向上写入 LDPC 码的码位,该存储器 31 在列方向 \times 行方向上存储 $(N/(mb)) \times (mb)$ 位。然后,在行方向上以 mb 位为单位读出码位。此外,在多路分离器 25 中,替换部件 32 替换在存储器 31 的行方向上读出的 mb 个码位,并且将替换之后的码位确定为(连续的) b 个符号的 mb 个符号位。

[1319] 具体地,替换部件 32 将从在存储器 31 的行方向上读出的 mb 个码位的最高有效位开始的第 $i+1$ 位确定为码位 b_i ,并且将从 b 个(连续的)符号的 mb 个符号位的最高有效位开始的第 $i+1$ 位确定为符号位 y_i ,然后根据预定的位分配模式替换 mb 个码位 b_0 到 b_{mb-1} 。

[1320] 图 170 示出了在如下情况中可以采用的位分配模式的示例,其中 LDPC 码是码长 N 为 64800 位并且编码速率为 $5/6$ 或 $9/10$ 的 LDPC 码,并且此外,调制方法是 4096QAM 并且倍数 b 是 1。

[1321] 在 LDPC 码是码长 N 为 64800 位并且编码速率为 $5/6$ 或 $9/10$ 的 LDPC 码,并且此外,调制方法是 4096QAM 并且倍数 b 是 1 的情况中,在多路分离器 25 中,在行方向上以 $12 \times 1 (= mb)$ 位为单位读出写入用于在列方向 \times 行方向上存储 $(64800/$

(12×1) \times (12×1) 位的存储器 31 中的码位, 并且将码位提供给替换部件 32 (图 16 和 17)。

[1322] 如图 170 中所见, 替换部件 32 替换 $12 \times 1 (= mb)$ 个码位 b_0 至 b_{11} , 从而使从存储器 31 读出的 $12 \times 1 (= mb)$ 个码位 b_0 至 b_{11} 可以被分配给 1 个 ($= b$) 符号的 $12 \times 1 (= mb)$ 个符号位 y_0 至 y_{11} 。

[1323] 具体地, 根据图 170, 替换部件 32 针对来自具有 64800 位的码长 N 的 LDPC 码中的具有 $5/6$ 的编码速率的 LDPC 码和具有 $9/10$ 的编码速率的 LDPC 码, 都执行替换, 用于将码位 b_0 分配给符号位 y_8 , 将码位 b_1 分配给符号位 y_0 , 将码位 b_2 分配给符号位 y_6 , 将码位 b_3 分配给符号位 y_1 , 将码位 b_4 分配给符号位 y_4 , 将码位 b_5 分配给符号位 y_5 , 将码位 b_6 分配给符号位 y_2 , 将码位 b_7 分配给符号位 y_3 , 将码位 b_8 分配给符号位 y_7 , 将码位 b_9 分配给符号位 y_{10} , 将码位 b_{10} 分配给符号位 y_{11} , 以及将码位 b_{11} 分配给符号位 y_9 。

[1324] 图 171 示出了在如下情况中可以采用的位分配模式的示例, 其中 LDPC 码是码长 N 为 64800 位并且编码速率为 $5/6$ 或 $9/10$ 的 LDPC 码, 并且此外, 调制方法是 4096QAM 并且倍数 b 是 2。

[1325] 这里, 图 171 的位分配模式无任何修改地利用了其中倍数 b 是 1 的图 170 的位分配模式。

[1326] 在 LDPC 码是码长 N 为 64800 位并且编码速率为 $5/6$ 或 $9/10$ 的 LDPC 码, 并且此外, 调制方法是 4096QAM 并且倍数 b 是 2 的情况下, 在多路分离器 25 中, 在行方向上以 $12 \times 2 (= mb)$ 位为单位读出写入用于在列方向 \times 行方向上存储 ($64800 / (12 \times 2) \times (12 \times 2)$) 位的存储器 31 中的码位, 并且将码位提供给替换部件 32 (图 16 和 17)。

[1327] 如图 171 中所见, 替换部件 32 替换 $12 \times 2 (= mb)$ 个码位 b_0 至 b_{23} , 从而使从存储器 31 读出的 $12 \times 2 (= mb)$ 个码位 b_0 至 b_{23} 可以被分配给 2 个 ($= b$) 连续符号的 $12 \times 2 (= mb)$ 个符号位 y_0 至 y_{23} 。

[1328] 具体地, 根据图 171, 替换部件 32 针对来自具有 64800 位的码长 N 的 LDPC 码中的具有 $5/6$ 的编码速率的 LDPC 码和具有 $9/10$ 的编码速率的 LDPC 码, 都执行替换, 用于将码位 b_0 分配给符号位 y_8 , 将码位 b_2 分配给符号位 y_0 , 将码位 b_4 分配给符号位 y_6 , 将码位 b_6 分配给符号位 y_1 , 将码位 b_8 分配给符号位 y_4 , 将码位 b_{10} 分配给符号位 y_5 , 将码位 b_{12} 分配给符号位 y_2 , 将码位 b_{14} 分配给符号位 y_3 , 将码位 b_{16} 分配给符号位 y_7 , 将码位 b_{18} 分配给符号位 y_{10} , 将码位 b_{20} 分配给符号位 y_{11} , 将码位 b_{22} 分配给符号位 y_9 , 将码位 b_1 分配给符号位 y_{20} , 将码位 b_3 分配给符号位 y_{12} , 将码位 b_5 分配给符号位 y_{18} , 将码位 b_7 分配给符号位 y_{13} , 将码位 b_9 分配给符号位 y_{16} , 将码位 b_{11} 分配给符号位 y_{17} , 将码位 b_{13} 分配给符号位 y_{14} , 将码位 b_{15} 分配给符号位 y_{15} , 将码位 b_{17} 分配给符号位 y_{19} , 将码位 b_{19} 分配给符号位 y_{22} , 将码位 b_{21} 分配给符号位 y_{23} , 以及将码位 b_{23} 分配给符号位 y_{21} 。

[1329] 图 172 示出了在如下情况中可以采用的位分配模式的示例, 其中调制方法是 1024QAM 并且 LDPC 码是码长 N 为 16200 位并且编码速率为 $3/4$ 、 $5/6$ 或 $8/9$ 的 LDPC 码, 并且此外, 倍数 b 是 2, 以及再者, 其中调制方法是 1024QAM 并且 LDPC 码是码长 N 为 64800 位并且编码速率为 $3/4$ 、 $5/6$ 或 $9/10$ 的 LDPC 码, 并且此外, 倍数 b 是 2。

[1330] 在 LDPC 码是码长 N 为 16200 位并且编码速率为 $3/4$ 、 $5/6$ 或 $8/9$ 的 LDPC 码, 并且调制方法是 1024QAM, 并且此外, 倍数 b 是 2 的情况下, 在多路分离器 25 中, 在行方向上以 $10 \times 2 (= mb)$ 位为单位读出写入用于在列方向 \times 行方向上存储 ($16200 /$

$(10 \times 2) \times (10 \times 2)$ 位的存储器 31 中的码位, 并且将码位提供给替换部件 32 (图 16 和 17)。

[1331] 另一方面, 在 LDPC 码是码长 N 为 64800 位并且编码速率为 $3/4$ 、 $5/6$ 或 $9/10$ 的 LDPC 码, 并且调制方法是 1024QAM, 并且此外, 倍数 b 是 2 的情况下, 在多路分离器 25 中, 在行方向上以 $10 \times 2 (= mb)$ 位为单位读出写入用于在列方向 \times 行方向上存储 $(64800 / (10 \times 2)) \times (10 \times 2)$ 位的存储器 31 中的码位, 并且将码位提供给替换部件 32 (图 16 和 17)。

[1332] 如图 172 中所见, 替换部件 32 替换 $10 \times 2 (= mb)$ 个码位 b_0 至 b_{19} , 从而使从存储器 31 读出的 $10 \times 2 (= mb)$ 个码位 b_0 至 b_{19} 可以被分配给 2 个 $(= b)$ 连续符号的 $10 \times 2 (= mb)$ 个符号位 y_0 至 y_{19} 。

[1333] 具体地, 根据图 172, 替换部件 32 针对所有来自具有 16200 位的码长的 LDPC 码中的具有 $3/4$ 的编码速率的 LDPC 码、具有 $5/6$ 的编码速率的 LDPC 码和具有另外的 $8/9$ 的编码速率的 LDPC 码以及来自具有 64800 位的另一码长 N 的 LDPC 码中的具有 $3/4$ 的编码速率的 LDPC 码、具有 $5/6$ 的编码速率的 LDPC 码和具有另外的 $9/10$ 的编码速率的 LDPC 码, 都执行替换, 用于将码位 b_0 分配给符号位 y_8 , 将码位 b_1 分配给符号位 y_3 , 将码位 b_2 分配给符号位 y_7 , 将码位 b_3 分配给符号位 y_{10} , 将码位 b_4 分配给符号位 y_{19} , 将码位 b_5 分配给符号位 y_4 , 将码位 b_6 分配给符号位 y_9 , 将码位 b_7 分配给符号位 y_5 , 将码位 b_8 分配给符号位 y_{17} , 将码位 b_9 分配给符号位 y_6 , 将码位 b_{10} 分配给符号位 y_{14} , 将码位 b_{11} 分配给符号位 y_{11} , 将码位 b_{12} 分配给符号位 y_2 , 将码位 b_{13} 分配给符号位 y_{18} , 将码位 b_{14} 分配给符号位 y_{16} , 将码位 b_{15} 分配给符号位 y_{15} , 将码位 b_{16} 分配给符号位 y_0 , 将码位 b_{17} 分配给符号位 y_1 , 将码位 b_{18} 分配给符号位 y_{13} , 以及将码位 b_{19} 分配给符号位 y_{12} 。

[1334] 图 173 示出了在如下情况中可以采用的位分配模式的示例, 其中调制方法是 4096QAM 并且 LDPC 码是码长 N 为 16200 位并且编码速率为 $5/6$ 或 $8/9$ 的 LDPC 码, 并且此外, 倍数 b 是 2, 以及再者, 其中调制方法是 4096QAM 并且 LDPC 码是码长 N 为 64800 位并且编码速率为 $5/6$ 或 $9/10$ 的 LDPC 码, 并且此外, 倍数 b 是 2。

[1335] 在 LDPC 码是码长 N 为 16200 位并且编码速率为 $5/6$ 或 $8/9$ 的 LDPC 码, 并且调制方法是 4096QAM, 并且此外, 倍数 b 是 2 的情况下, 在多路分离器 25 中, 在行方向上以 $12 \times 2 (= mb)$ 位为单位读出写入用于在列方向 \times 行方向上存储 $(16200 / (12 \times 2)) \times (12 \times 2)$ 位的存储器 31 中的码位, 并且将码位提供给替换部件 32 (图 16 和 17)。

[1336] 另一方面, 在 LDPC 码是码长 N 为 64800 位并且编码速率为 $5/6$ 或 $9/10$ 的 LDPC 码, 并且调制方法是 4096QAM, 并且此外, 倍数 b 是 2 的情况下, 在多路分离器 25 中, 在行方向上以 $12 \times 2 (= mb)$ 位为单位读出写入用于在列方向 \times 行方向上存储 $(64800 / (12 \times 2)) \times (12 \times 2)$ 位的存储器 31 中的码位, 并且将码位提供给替换部件 32 (图 16 和 17)。

[1337] 如图 173 中所见, 替换部件 32 替换 $12 \times 2 (= mb)$ 个码位 b_0 至 b_{23} , 从而使从存储器 31 读出的 $12 \times 2 (= mb)$ 个码位 b_0 至 b_{23} 可以被分配给 2 个 $(= b)$ 连续符号的 $12 \times 2 (= mb)$ 个符号位 y_0 至 y_{23} 。

[1338] 具体地, 根据图 173, 替换部件 32 针对所有来自具有 16200 位的码长的 LDPC 码中的具有 $5/6$ 的编码速率的 LDPC 码和具有 $8/9$ 的编码速率的 LDPC 码以及来自具有 64800 位的另一码长 N 的 LDPC 码中的具有 $5/6$ 的编码速率的 LDPC 码和具有 $9/10$ 的编码速率的 LDPC 码, 都执行替换, 用于将码位 b_0 分配给符号位 y_{10} , 将码位 b_1 分配给符号位 y_{15} , 将码位 b_2 分配给符号位 y_4 , 将码位 b_3 分配给符号位 y_{19} , 将码位 b_4 分配给符号位 y_{21} , 将码位 b_5 分配给符

号位 y_{16} , 将码位 b_6 分配给符号位 y_{23} , 将码位 b_7 分配给符号位 y_{18} , 将码位 b_8 分配给符号位 y_{11} , 将码位 b_9 分配给符号位 y_{14} , 将码位 b_{10} 分配给符号位 y_{22} , 将码位 b_{11} 分配给符号位 y_5 , 将码位 b_{12} 分配给符号位 y_6 , 将码位 b_{13} 分配给符号位 y_{17} , 将码位 b_{14} 分配给符号位 y_{13} , 将码位 b_{15} 分配给符号位 y_{20} , 将码位 b_{16} 分配给符号位 y_1 , 将码位 b_{17} 分配给符号位 y_3 , 将码位 b_{18} 分配给符号位 y_9 , 将码位 b_{19} 分配给符号位 y_2 , 将码位 b_{20} 分配给符号位 y_7 , 将码位 b_{21} 分配给符号位 y_8 , 将码位 b_{22} 分配给符号位 y_{12} , 以及将码位 b_{23} 分配给符号位 y_0 。

[1339] 根据图 170 至 173 中示出的位分配模式, 可以针对多种 LDPC 码采用同一位分配模式, 并且此外, 可以针对所有多种 LDPC 码将对错误的容限设定为所期望的性能。

[1340] 具体地, 图 174 至 177 示出了在根据图 170 至 173 的位分配模式执行替换处理的情况下的 BER (误码率) 的仿真结果。

[1341] 应当注意, 在图 174 至 177 中, 横坐标轴表示 E_s/N_0 (每一个符号的信号功率 - 噪声功率比) 并且纵坐标轴表示 BER。

[1342] 此外, 实线曲线表示执行了替换处理的 BER 并且交替的长和短虚线表示未执行替换处理的 BER。

[1343] 图 174 示出了在采用 4096QAM 作为调制方法并且将倍数 b 设定为 1, 对码长 N 为 64800 并且编码速率为 $5/6$ 和 $9/10$ 的 LDPC 码执行根据图 170 的位分配模式的替换处理的情况下的 BER。

[1344] 图 175 示出了在采用 4096QAM 作为调制方法并且将倍数 b 设定为 2, 对码长 N 为 64800 并且编码速率为 $5/6$ 和 $9/10$ 的 LDPC 码执行根据图 171 的位分配模式的替换处理的情况下的 BER。

[1345] 应当注意, 在图 174 和 175 中, 施加有三角形标记的曲线表示关于具有 $5/6$ 的编码速率的 LDPC 码的 BER, 并且施加有星号的曲线表示关于具有 $9/10$ 的编码速率的 LDPC 码的 BER。

[1346] 图 176 示出了在采用 1024QAM 作为调制方法并且将倍数 b 设定为 2, 对码长 N 为 16200 并且编码速率为 $3/4$, $5/6$ 和 $8/9$ 的 LDPC 码以及对码长 N 为 64800 并且编码速率为 $3/4$, $5/6$ 和 $9/10$ 的 LDPC 码执行根据图 172 的位分配模式的替换处理的情况下的 BER。

[1347] 应当注意, 在图 176 中, 施加有星号的曲线表示关于具有 64800 的码长 N 以及 $9/10$ 的编码速率的 LDPC 码的 BER, 并且施加有指向上方的三角形标记的曲线表示关于具有 64800 的码长 N 以及 $5/6$ 的编码速率的 LDPC 码的 BER。此外, 施加有正方形标记的曲线表示关于具有 64800 的码长 N 以及 $3/4$ 的编码速率的 LDPC 码的 BER。

[1348] 此外, 在图 176 中, 施加有圆形标记的曲线表示关于具有 16200 的码长 N 以及 $8/9$ 的编码速率的 LDPC 码的 BER, 并且施加有指向下方的三角形标记的曲线表示关于具有 16200 的码长 N 以及 $5/6$ 的编码速率的 LDPC 码的 BER。此外, 施加有加号标记的曲线表示关于具有 16200 的码长 N 以及 $3/4$ 的编码速率的 LDPC 码的 BER。

[1349] 图 177 示出了在采用 4096QAM 作为调制方法并且将倍数 b 设定为 2, 对码长 N 为 16200 并且编码速率为 $5/6$ 和 $8/9$ 的 LDPC 码以及对码长 N 为 64800 并且编码速率为 $5/6$ 和 $9/10$ 的 LDPC 码执行根据图 173 的位分配模式的替换处理的情况下的 BER。

[1350] 应当注意, 在图 177 中, 施加有星号的曲线表示关于具有 64800 的码长 N 以及 $9/10$ 的编码速率的 LDPC 码的 BER, 并且施加有指向上方的三角形标记的曲线表示关于具有

64800 的码长 N 以及 $5/6$ 的编码速率的 LDPC 码的 BER。

[1351] 此外,在图 177 中,施加有圆形标记的曲线表示关于具有 16200 的码长 N 以及 $8/9$ 的编码速率的 LDPC 码的 BER,并且施加有指向下方的三角形标记的曲线表示关于具有 16200 的码长 N 以及 $5/6$ 的编码速率的 LDPC 码的 BER。

[1352] 根据图 174 至 177,可以针对多种 LDPC 码采用同一位分配模式。此外,可以针对所有多种 LDPC 码将对错误的容限设定为所期望的性能。

[1353] 具体地,在针对具有不同的码长和不同的编码速率的多种 LDPC 码中的每种 LDPC 码采用专用的位分配模式的情况中,对错误的容限可能上升至非常高的性能。然而,必须针对多种 LDPC 码中的每种 LDPC 码改变位分配模式。

[1354] 另一方面,根据图 170 至 173 的位分配模式,可以针对具有不同的码长和不同的编码速率的多种 LDPC 码采用同一位分配模式,并且消除了如在针对多种 LDPC 码中的每种 LDPC 码采用专用的位分配模式的情况中的针对多种 LDPC 码中的每种 LDPC 码而改变位分配模式的需要。

[1355] 此外,根据图 170 至 173 的位分配模式,尽管略低于针对多种 LDPC 码中的每种 LDPC 码采用专用的位分配模式的情况中的性能,但是对错误的容限仍可以上升到高的性能。

[1356] 具体地,例如,在调制方法是 4096QAM 的情况中,可以针对所有具有 64800 的码长 N 以及 $5/6$ 和 $9/10$ 的编码速率的 LDPC 码,都使用图 170 或 171 中的同一位分配模式。即使在以该方式采用同一位分配模式的情况中,对错误的容限仍可以上升到高的性能。

[1357] 此外,例如,在调制方法是 1024QAM 的情况中,可以针对所有具有 16200 的码长 N 以及 $3/4$ 、 $5/6$ 和 $8/9$ 的编码速率的 LDPC 码以及具有 64800 的码长 N 以及 $3/4$ 、 $5/6$ 和 $9/10$ 的编码速率的 LDPC 码都采用图 172 中的同一位分配模式。这样,即使以该方式采用同一位分配模式,对错误的容限仍可以上升到高的性能。

[1358] 同时,例如,在调制方法是 4096QAM 的情况中,可以针对所有具有 16200 的码长 N 以及 $5/6$ 和 $8/9$ 的编码速率的 LDPC 码以及具有 64800 的码长 N 以及 $5/6$ 和 $9/10$ 的编码速率的 LDPC 码都采用图 173 中的同一位分配模式。这样,即使以该方式采用同一位分配模式,对错误的容限仍可以上升到高的性能。

[1359] 现在进一步描述关于发送设备 11 的 LDPC 编码部件 21 进行的 LDPC 编码的处理。

[1360] 例如,在 DVB-S. 2 标准中,规定了 64800 位和 16200 位的两个不同的码长 N 的 LDPC 编码。

[1361] 并且,对于码长 N 为 64800 位的 LDPC 码,规定了 11 个编码速率 $1/4$ 、 $1/3$ 、 $2/5$ 、 $1/2$ 、 $3/5$ 、 $2/3$ 、 $3/4$ 、 $4/5$ 、 $5/6$ 、 $8/9$ 和 $9/10$,并且对于码长 N 为 16200 位的 LDPC 码,规定了 10 个编码速率 $1/4$ 、 $1/3$ 、 $2/5$ 、 $1/2$ 、 $3/5$ 、 $2/3$ 、 $3/4$ 、 $4/5$ 、 $5/6$ 和 $8/9$ 。

[1362] LDPC 编码部件 21 根据针对每个码长 N 和每个编码速率准备的奇偶校验矩阵 H 执行编码成码长 N 为 64800 位或 16200 位的具有不同编码速率的 LDPC 码的编码(纠错编码)。

[1363] 具体地,LDPC 编码部件 21 存储下文描述的奇偶校验矩阵初始值表,用于产生针对每个码长 N 和每个编码速率的奇偶校验矩阵 H 。

[1364] 这里,在 DVB-S. 2 标准中,如上文所述规定了 64800 位和 16200 位的两个不同的码长 N 的 LDPC 码,并且针对码长 N 为 64800 位的 LDPC 码规定了 11 个不同的编码速率,而针

对码长 N 为 16200 位的 LDPC 码规定了 10 个不同的编码速率。

[1365] 因此,在发送设备 11 是执行符合 DVB-S. 2 标准的处理的设备的情况下,各自对应于码长 N 为 64800 的 LDPC 码的 11 个不同的编码速率的奇偶校验矩阵初始值表以及各自对应于码长 N 为 16200 的 LDPC 码的 10 个不同的编码速率的奇偶校验矩阵初始值表被存储在 LDPC 编码部件 21 中。

[1366] LDPC 编码部件 21 例如,响应于操作员的操作,设定 LDPC 码的码长 N 和编码速率 r 。LDPC 编码部件 21 设定的码长 N 和编码速率 r 在下文中被适当地分别称为设定码长 N 和设定编码速率 r 。

[1367] LDPC 编码部件 21 基于对应于设定码长 N 和设定编码速率 r 的奇偶校验矩阵初始值表,按 360 个列(循环结构的单位列数 P)的周期,在列方向上放置对应于信息长度 K ($= Nr = \text{码长 } N - \text{奇偶长度 } M$) (对应于设定码长 N 和设定编码速率 r) 的信息矩阵 H_A 的具有值 1 的元素,以产生奇偶校验矩阵 H 。

[1368] 然后,LDPC 编码部件 21 从作为发送对象的对象数据(诸如从发送设备 11 提供的图像数据或声音数据)提取信息长度 K 的信息位。此外,LDPC 编码部件 21 基于奇偶校验矩阵 H 计算对应于信息位的奇偶位,以产生一个码长的码字(LDPC 码)。

[1369] 换言之,LDPC 编码部件 21 连续地执行满足如下表达式的码字 c 的奇偶位的数学运算。

$$[1370] \quad Hc^T = 0$$

[1371] 这里,在上面的表达式中, c 表示作为码字(LDPC 码)的行矢量,并且 c^T 表示行矢量 c 的转置。

[1372] 在作为 LDPC 码(一个码字)的行矢量 c 中,对应于信息位的部分由行矢量 A 表示并且对应于奇偶位的部分由行矢量 T 表示,在该情况中,行矢量 c 可以根据作为信息位的行矢量 A 和作为奇偶位的行矢量 T 以表达式 $c = [A|T]$ 表示。

[1373] 同时,通过 LDPC 码中对应于信息位的那些码位的信息矩阵 H_A 和 LDPC 码中对应于奇偶位的那些码位的奇偶矩阵 H_T ,奇偶校验矩阵 H 可以由表达式 $H = [H_A|H_T]$ 表示(其是如下矩阵,其中信息矩阵 H_A 的元素是左侧的元素并且奇偶矩阵 H_T 的元素是右侧的元素)。

[1374] 此外,例如,在 DVB-S. 2 标准中,奇偶校验矩阵 $H = [H_A|H_T]$ 的奇偶校验矩阵 HT 具有阶梯结构。

[1375] 对于奇偶校验矩阵 H 和作为 LDPC 码的行矢量 $c = [A|T]$,必需满足表达式 $Hc^T = 0$,并且在奇偶校验矩阵 $H = [H_A|H_T]$ 的奇偶矩阵 H_T 具有阶梯结构的情况下,可以通过从表达式 $Hc^T = 0$ 中的列矢量 Hc^T 的第一行中的元素开始,依次将每个行的元素设定为 0,来顺序地确定配置满足表达式 $Hc^T = 0$ 的行矢量 $c = [A|T]$ 的、作为奇偶位的行矢量 T 。

[1376] 如果 LDPC 编码部件 21 确定信息位 A 的奇偶位 T ,则其输出由信息位 A 和奇偶位 T 表示的码字 $c = [A|T]$ 作为信息位 A 的 LDPC 编码结果。

[1377] 如上文所述,LDPC 编码部件 21 在其中预先存储对应于码长 N 和编码速率 r 的奇偶校验矩阵初始值表,并且使用根据对应于设定码长 N 和设定编码速率 r 的奇偶校验矩阵初始值表产生的奇偶校验矩阵 H 来执行设定码长 N 和设定编码速率 r 的 LDPC 编码。

[1378] 每个奇偶校验矩阵初始值表是按每 360 个列(周期结构的单位列数 P)表示对应于信息长度 K (对应于奇偶校验矩阵 H 的 LDPC 码(由奇偶校验矩阵 H 定义的 LDPC 码)的

码长 N 和编码速率 r) 的信息矩阵 H_A 的具有值 1 的元素的位置的表, 并且针对关于每个码长 N 和每个编码速率 r 的奇偶校验矩阵 H 预先产生。

[1379] 图 178 至 223 示出了用于产生包括 DVB-S. 2 标准中规定的奇偶校验矩阵初始值表的各种奇偶校验矩阵 H 的奇偶校验矩阵初始值表。

[1380] 具体地, 图 178 示出了关于 DVB-S. 2 标准中规定的并且具有 16200 位的码长 N 和 $2/3$ 的编码速率 r 的奇偶校验矩阵 H 的奇偶校验矩阵初始值表。

[1381] 图 179 至 181 示出了关于 DVB-S. 2 标准中规定的并且具有 64800 位的码长 N 和 $2/3$ 的编码速率 r 的奇偶校验矩阵 H 的奇偶校验矩阵初始值表。

[1382] 应当注意, 图 180 是接续图 179 的视图并且图 181 是接续图 180 的视图。

[1383] 图 182 示出了关于 DVB-S. 2 标准中规定的并且具有 16200 位的码长 N 和 $3/4$ 的编码速率 r 的奇偶校验矩阵 H 的奇偶校验矩阵初始值表。

[1384] 图 183 至 186 示出了关于 DVB-S. 2 标准中规定的并且具有 64800 位的码长 N 和 $3/4$ 的编码速率 r 的奇偶校验矩阵 H 的奇偶校验矩阵初始值表。

[1385] 应当注意, 图 184 是接续图 183 的视图, 并且图 185 是接续图 184 的视图。此外, 图 186 是接续图 185 的视图。

[1386] 图 187 示出了关于 DVB-S. 2 标准中规定的并且具有 16200 位的码长 N 和 $4/5$ 的编码速率 r 的奇偶校验矩阵 H 的奇偶校验矩阵初始值表。

[1387] 图 188 至 191 示出了关于 DVB-S. 2 标准中规定的并且具有 64800 位的码长 N 和 $4/5$ 的编码速率 r 的奇偶校验矩阵 H 的奇偶校验矩阵初始值表。

[1388] 应当注意, 图 189 是接续图 188 的视图, 并且图 190 是接续图 189 的视图。此外, 图 191 是接续图 190 的视图。

[1389] 图 192 示出了关于 DVB-S. 2 标准中规定的并且具有 16200 位的码长 N 和 $5/6$ 的编码速率 r 的奇偶校验矩阵 H 的奇偶校验矩阵初始值表。

[1390] 图 193 至 196 示出了关于 DVB-S. 2 标准中规定的并且具有 64800 位的码长 N 和 $5/6$ 的编码速率 r 的奇偶校验矩阵 H 的奇偶校验矩阵初始值表。

[1391] 应当注意, 图 194 是接续图 193 的视图, 并且图 195 是接续图 194 的视图。此外, 图 196 是接续图 195 的视图。

[1392] 图 197 示出了关于 DVB-S. 2 标准中规定的并且具有 16200 位的码长 N 和 $8/9$ 的编码速率 r 的奇偶校验矩阵 H 的奇偶校验矩阵初始值表。

[1393] 图 198 至 201 示出了关于 DVB-S. 2 标准中规定的并且具有 64800 位的码长 N 和 $8/9$ 的编码速率 r 的奇偶校验矩阵 H 的奇偶校验矩阵初始值表。

[1394] 应当注意, 图 199 是接续图 198 的视图, 并且图 200 是接续图 199 的视图。此外, 图 201 是接续图 200 的视图。

[1395] 图 202 至 205 示出了关于 DVB-S. 2 标准中规定的并且具有 64800 位的码长 N 和 $9/10$ 的编码速率 r 的奇偶校验矩阵 H 的奇偶校验矩阵初始值表。

[1396] 应当注意, 图 203 是接续图 202 的视图, 并且图 204 是接续图 203 的视图。此外, 图 205 是接续图 204 的视图。

[1397] 图 206 和 207 示出了关于 DVB-S. 2 标准中规定的并且具有 64800 位的码长 N 和 $1/4$ 的编码速率 r 的奇偶校验矩阵 H 的奇偶校验矩阵初始值表。

- [1398] 应当注意,图 207 是接续图 206 的视图。
- [1399] 图 208 和 209 示出了关于 DVB-S. 2 标准中规定的并且具有 64800 位的码长 N 和 $1/3$ 的编码速率 r 的奇偶校验矩阵 H 的奇偶校验矩阵初始值表。
- [1400] 应当注意,图 209 是接续图 208 的视图。
- [1401] 图 210 和 211 示出了关于 DVB-S. 2 标准中规定的并且具有 64800 位的码长 N 和 $2/5$ 的编码速率 r 的奇偶校验矩阵 H 的奇偶校验矩阵初始值表。
- [1402] 应当注意,图 211 是接续图 210 的视图。
- [1403] 图 212 至 214 示出了关于 DVB-S. 2 标准中规定的并且具有 64800 位的码长 N 和 $1/2$ 的编码速率 r 的奇偶校验矩阵 H 的奇偶校验矩阵初始值表。
- [1404] 应当注意,图 213 是接续图 212 的视图,并且图 214 是接续图 213 的视图。
- [1405] 图 215 至 217 示出了关于 DVB-S. 2 标准中规定的并且具有 64800 位的码长 N 和 $3/5$ 的编码速率 r 的奇偶校验矩阵 H 的奇偶校验矩阵初始值表。
- [1406] 应当注意,图 216 是接续图 215 的视图,并且图 217 是接续图 216 的视图。
- [1407] 图 218 示出了关于 DVB-S. 2 标准中规定的并且具有 16200 位的码长 N 和 $1/4$ 的编码速率 r 的奇偶校验矩阵 H 的奇偶校验矩阵初始值表。
- [1408] 图 219 示出了关于 DVB-S. 2 标准中规定的并且具有 16200 位的码长 N 和 $1/3$ 的编码速率 r 的奇偶校验矩阵 H 的奇偶校验矩阵初始值表。
- [1409] 图 220 示出了关于 DVB-S. 2 标准中规定的并且具有 16200 位的码长 N 和 $2/5$ 的编码速率 r 的奇偶校验矩阵 H 的奇偶校验矩阵初始值表。
- [1410] 图 221 示出了关于 DVB-S. 2 标准中规定的并且具有 16200 位的码长 N 和 $1/2$ 的编码速率 r 的奇偶校验矩阵 H 的奇偶校验矩阵初始值表。
- [1411] 图 222 示出了关于 DVB-S. 2 标准中规定的并且具有 16200 位的码长 N 和 $3/5$ 的编码速率 r 的奇偶校验矩阵 H 的奇偶校验矩阵初始值表。
- [1412] 图 223 示出了可用于代替图 222 的奇偶校验矩阵初始值表的、关于具有 16200 位的码长 N 和 $3/5$ 的编码速率 r 的奇偶校验矩阵 H 的奇偶校验矩阵初始值表。
- [1413] 发送设备 11 的 LDPC 编码部件 21 使用奇偶校验矩阵初始值表以如下方式确定奇偶校验矩阵 H 。
- [1414] 具体地,图 224 示出了用于根据奇偶校验矩阵初始值表确定奇偶校验矩阵 H 的方法。
- [1415] 应当注意,图 224 的奇偶校验矩阵初始值表表示图 178 中示出的关于 DVB-S. 2 标准中规定的并且具有 16200 位的码长 N 和 $2/3$ 的编码速率 r 的奇偶校验矩阵 H 的奇偶校验矩阵初始值表。
- [1416] 如上文所述,奇偶校验矩阵初始值表是按每 360 个列(按循环结构的每单位列数 P)表示对应于信息长度 K (对应于 LDPC 码的码长 N 和编码速率 r)的信息矩阵 H_A 的具有值 1 的元素的位置的表,并且在奇偶校验矩阵初始值表的第一行中,奇偶校验矩阵 H 的第 $1+360 \times (i-1)$ 列中的具有值 1 的元素的行编号(奇偶校验矩阵 H 的第一行的行编号是 0 的情况下的行编号)的数量等于第 $1+360 \times (i-1)$ 列具有的列权重的数量。
- [1417] 这里,假设对应于奇偶长度 M 的奇偶校验矩阵 H 的奇偶矩阵 H_T 具有阶梯结构并且被预先确定。根据奇偶校验矩阵初始值表,确定奇偶校验矩阵 H 当中对应于信息长度 K 的

信息矩阵 H_A 。

[1418] 奇偶校验矩阵初始值表的行编号 $k+1$ 根据信息长度 K 而不同。

[1419] 信息长度 K 和奇偶校验矩阵初始值表的行编号 $k+1$ 满足如下表达式给出的关系。

[1420] $K = (k+1) \times 360$

[1421] 这里, 上面的表达式中的 360 是循环结构的单位列数 P 。

[1422] 在图 224 的奇偶校验矩阵初始值表中, 在第一至第三行中列出了 13 个数值, 并且在第四至第 $k+1$ 行 (在图 224 中是第 30 行) 中列出了 3 个数值。

[1423] 因此, 从图 224 的奇偶校验矩阵初始值表确定的奇偶校验矩阵 H 中的列权重的数量在第一至第 $1+360 \times (3-1)-1$ 行中是 13, 但是在第 $1+360 \times (3-1)$ 行至第 K 行中是 3。

[1424] 图 224 的奇偶校验矩阵初始值表的第一行包括 0、2084、1613、1548、1286、1460、3196、4297、2481、3369、3451、4620 和 2622, 并且这表示, 在奇偶校验矩阵 H 的第一列中, 行编号为 0、2084、1613、1548、1286、1460、3196、4297、2481、3369、3451、4620 和 2622 的行中的元素具有值 1 (并且此外, 其他元素具有值 0)。

[1425] 同时, 图 224 的奇偶校验矩阵初始值表的第二行包括 1、122、1516、3448、2880、1407、1847、3799、3529、373、971、4358 和 3108, 并且这表示, 在奇偶校验矩阵 H 的第 $361(1+360 \times (2-1))$ 列中, 行编号为 1、122、1516、3448、2880、1407、1847、3799、3529、373、971、4358 和 3108 的行中的元素具有值 1。

[1426] 如上文给出的, 奇偶校验矩阵初始值表按每 360 个列表示奇偶校验矩阵 H 的信息矩阵 H_A 的具有值 1 的元素的位置。

[1427] 除了第 $1+360 \times (i-1)$ 列以外的奇偶校验矩阵 H 的每个列, 即从第 $2+360 \times (i-1)$ 列至第 $360 \times i$ 列的每个列, 包括通过如下方式获得的具有值 1 的元素: 根据奇偶长度 M 周期性地在向下的方向 (在列的向下的方向上) 上对第 $1+360 \times (i-1)$ 列的具有值 1 的元素 (取决于奇偶校验矩阵初始值表) 循环移位。

[1428] 具体地, 例如, 第 $2+360 \times (i-1)$ 列是通过第 $1+360 \times (i-1)$ 列在向下的方向上循环移位 $M/360 (= q)$ 而获得的列, 并且接下来的第 $3+360 \times (i-1)$ 列是通过第 $1+360 \times (i-1)$ 列在向下的方向上循环移位 $2 \times M/360 (= 2 \times q)$ 然后对经循环移位的列 (第 $2+360 \times (i-1)$ 列) 在向下的方向上循环移位 $M/360 (= q)$ 而获得的列。

[1429] 现在, 如果假设奇偶校验矩阵初始值表的第 i 行 (上起第 i 行) 中的第 j 列 (左起第 j 列) 中的数值由 $b_{i,j}$ 表示, 并且奇偶校验矩阵 H 的第 w 列中的具有值 1 的第 j 个元素的行编号由 H_{w-j} 表示, 则可以根据如下表达式确定不同于奇偶校验矩阵 H 的第 $1+360 \times (i-1)$ 列的第 w 列中的具有值 1 的元素的行编号 H_{w-j} 。

[1430] $H_{w-j} = \text{mod} \{h_{i,j} + \text{mod}((w-1), P) \times q, M\}$

[1431] 这里, $\text{mod}(x, y)$ 表示 x 除以 y 时的余数。

[1432] 同时, P 是上文描述的循环结构的单位列数, 并且例如, 在 DVB-S. 2 标准中是 360。此外, q 是通过将奇偶长度 M 除以循环结构的单位列数 $P (= 360)$ 而获得的值 $M/360$ 。

[1433] LDPC 编码部件 21 根据奇偶校验矩阵初始值表指定奇偶校验矩阵 H 的第 $1+360 \times (i-1)$ 列中的具有值 1 的元素的行编号。

[1434] 此外, LDPC 编码部件 21 确定不同于奇偶校验矩阵 H 的第 $1+360 \times (i-1)$ 列的第 w 列中的具有值 1 的元素的行编号 H_{w-j} , 并且产生奇偶校验矩阵 H , 其中具有通过前述方式获

得的行编号的元素具有值 1。

[1435] 现在描述发送设备 11 中的多路分离器 25 的替换部件 32 进行的替换处理中的 LDPC 码的码位替换方法的变化方案, 即, LDPC 码的码位和表示符号的符号位的分配模式 (在下文中被称为位分配模式) 的变化方案。

[1436] 在多路分离器 25 中, 在存储器 31 的列方向上写入 LDPC 码的码位, 该存储器 31 在列方向 \times 行方向上存储 $(N/(mb)) \times (mb)$ 位。此后, 在行方向上以 mb 位为单位读出码位。此外, 在多路分离器 25 中, 替换部件 32 替换在存储器 31 的行方向上读出的 mb 个码位, 并且将替换之后的码位确定为 (连续的) b 个符号的 mb 个符号位。

[1437] 具体地, 替换部件 32 将从在存储器 31 的行方向上读出的 mb 个码位的最高有效位开始的第 $i+1$ 位确定为码位 b_i , 并且将从 b 个 (连续的) 符号的 mb 个符号位的最高有效位开始的第 $i+1$ 位确定为符号位 y_i , 然后根据预定的位分配模式替换 mb 个码位 b_0 到 b_{mb-1} 。

[1438] 图 225 示出了在如下情况中可以采用的位分配模式的示例, 其中 LDPC 码是码长 N 为 64800 位并且编码速率为 $5/6$ 或 $9/10$ 的 LDPC 码, 并且此外, 调制方法是 4096QAM 并且倍数 b 是 1。

[1439] 在 LDPC 码是码长 N 为 64800 位并且编码速率为 $5/6$ 或 $9/10$ 的 LDPC 码, 并且此外, 调制方法是 4096QAM 并且倍数 b 是 1 的情况下, 在多路分离器 25 中, 在行方向上以 $12 \times 1 (= mb)$ 位为单位读出写入用于在列方向 \times 行方向上存储 $(64800/(12 \times 1)) \times (12 \times 1)$ 位的存储器 31 中的码位, 并且将码位提供给替换部件 32。

[1440] 如图 225 中所见, 替换部件 32 替换 $12 \times 1 (= mb)$ 个码位 b_0 至 b_{11} , 从而使从存储器 31 读出的 $12 \times 1 (= mb)$ 个码位 b_0 至 b_{11} 可以被分配给 1 个 ($= b$) 符号的 $12 \times 1 (= mb)$ 个符号位 y_0 至 y_{11} 。

[1441] 具体地, 根据图 225, 替换部件 32 针对来自具有 64800 位的码长 N 的 LDPC 码中的具有 $5/6$ 的编码速率的 LDPC 码和具有 $9/10$ 的编码速率的 LDPC 码, 都执行替换, 用于将码位 b_0 分配给符号位 y_8 , 将码位 b_1 分配给符号位 y_0 , 将码位 b_2 分配给符号位 y_6 , 将码位 b_3 分配给符号位 y_1 , 将码位 b_4 分配给符号位 y_4 , 将码位 b_5 分配给符号位 y_5 , 将码位 b_6 分配给符号位 y_2 , 将码位 b_7 分配给符号位 y_3 , 将码位 b_8 分配给符号位 y_7 , 将码位 b_9 分配给符号位 y_{10} , 将码位 b_{10} 分配给符号位 y_{11} , 以及将码位 b_{11} 分配给符号位 y_9 。

[1442] 图 226 示出了在如下情况中可以采用的位分配模式的示例, 其中 LDPC 码是码长 N 为 64800 位并且编码速率为 $5/6$ 或 $9/10$ 的 LDPC 码, 并且此外, 调制方法是 4096QAM 并且倍数 b 是 2。

[1443] 在 LDPC 码是码长 N 为 64800 位并且编码速率为 $5/6$ 或 $9/10$ 的 LDPC 码, 并且此外, 调制方法是 4096QAM 并且倍数 b 是 2 的情况下, 在多路分离器 25 中, 在行方向上以 $12 \times 2 (= mb)$ 位为单位读出写入用于在列方向 \times 行方向上存储 $(64800/(12 \times 2)) \times (12 \times 2)$ 位的存储器 31 中的码位, 并且将码位提供给替换部件 32。

[1444] 如图 226 中所见, 替换部件 32 替换 $12 \times 2 (= mb)$ 个码位 b_0 至 b_{23} , 从而使从存储器 31 读出的 $12 \times 2 (= mb)$ 个码位 b_0 至 b_{23} 可以被分配给 2 个 ($= b$) 连续符号的 $12 \times 2 (= mb)$ 个符号位 y_0 至 y_{23} 。

[1445] 具体地, 根据图 226, 替换部件 32 针对来自具有 64800 位的码长 N 的 LDPC 码中的具有 $5/6$ 的编码速率的 LDPC 码和具有 $9/10$ 的编码速率的 LDPC 码, 都执行替换, 用于将码

位 b_0 分配给符号位 y_8 , 将码位 b_2 分配给符号位 y_0 , 将码位 b_4 分配给符号位 y_6 , 将码位 b_6 分配给符号位 y_1 , 将码位 b_8 分配给符号位 y_4 , 将码位 b_{10} 分配给符号位 y_5 , 将码位 b_{12} 分配给符号位 y_2 , 将码位 b_{14} 分配给符号位 y_3 , 将码位 b_{16} 分配给符号位 y_7 , 将码位 b_{18} 分配给符号位 y_{10} , 将码位 b_{20} 分配给符号位 y_{11} , 将码位 b_{22} 分配给符号位 y_9 , 将码位 b_1 分配给符号位 y_{20} , 将码位 b_3 分配给符号位 y_{12} , 将码位 b_5 分配给符号位 y_{18} , 将码位 b_7 分配给符号位 y_{13} , 将码位 b_9 分配给符号位 y_{16} , 将码位 b_{11} 分配给符号位 y_{17} , 将码位 b_{13} 分配给符号位 y_{14} , 将码位 b_{15} 分配给符号位 y_{15} , 将码位 b_{17} 分配给符号位 y_{19} , 将码位 b_{19} 分配给符号位 y_{22} , 将码位 b_{21} 分配给符号位 y_{23} , 以及将码位 b_{23} 分配给符号位 y_{21} 。

[1446] 这里, 图 226 的位分配模式无任何修改地利用了其中倍数 b 是 1 的图 225 的位分配模式。具体地, 在图 226 中, 将码位 b_0, b_2, \dots, b_{22} 分配给符号位 y_i 和将 b_1, b_3, \dots, b_{23} 分配给符号位 y_i 与图 225 的将码位 b_0 至 b_{11} 分配给符号位 y_i 相似。

[1447] 图 227 示出了在如下情况中可以采用的位分配模式的示例, 其中调制方法是 1024QAM 并且 LDPC 码是码长 N 为 16200 位并且编码速率为 $3/4, 5/6$ 或 $8/9$ 的 LDPC 码, 并且此外, 倍数 b 是 2, 以及再者, 其中调制方法是 1024QAM 并且 LDPC 码是码长 N 为 64800 位并且编码速率为 $3/4, 5/6$ 或 $9/10$ 的 LDPC 码, 并且此外, 倍数 b 是 2。

[1448] 在 LDPC 码是码长 N 为 16200 位并且编码速率为 $3/4, 5/6$ 或 $8/9$ 的 LDPC 码, 并且调制方法是 1024QAM, 并且此外, 倍数 b 是 2 的情况下, 在多路分离器 25 中, 在行方向上以 $10 \times 2 (= mb)$ 位为单位读出写入用于在列方向 \times 行方向上存储 $(16200 / (10 \times 2)) \times (10 \times 2)$ 位的存储器 31 中的码位, 并且将码位提供给替换部件 32。

[1449] 另一方面, 在 LDPC 码是码长 N 为 64800 位并且编码速率为 $3/4, 5/6$ 或 $9/10$ 的 LDPC 码, 并且调制方法是 1024QAM, 并且此外, 倍数 b 是 2 的情况下, 在多路分离器 25 中, 在行方向上以 $10 \times 2 (= mb)$ 位为单位读出写入用于在列方向 \times 行方向上存储 $(64800 / (10 \times 2)) \times (10 \times 2)$ 位的存储器 31 中的码位, 并且将码位提供给替换部件 32。

[1450] 如图 227 中所见, 替换部件 32 替换 $10 \times 2 (= mb)$ 个码位 b_0 至 b_{19} , 从而使从存储器 31 读出的 $10 \times 2 (= mb)$ 个码位 b_0 至 b_{19} 可以被分配给 2 个 $(= b)$ 连续符号的 $10 \times 2 (= mb)$ 个符号位 y_0 至 y_{19} 。

[1451] 具体地, 根据图 227, 替换部件 32 针对所有来自具有 16200 位的码长的 LDPC 码中的具有 $3/4$ 的编码速率的 LDPC 码、具有 $5/6$ 的编码速率的 LDPC 码和具有另外的 $8/9$ 的编码速率的 LDPC 码以及来自具有 64800 位的另一码长 N 的 LDPC 码中的具有 $3/4$ 的编码速率的 LDPC 码、具有 $5/6$ 的编码速率的 LDPC 码和具有另外的 $9/10$ 的编码速率的 LDPC 码, 都执行替换, 用于将码位 b_0 分配给符号位 y_8 , 将码位 b_1 分配给符号位 y_3 , 将码位 b_2 分配给符号位 y_7 , 将码位 b_3 分配给符号位 y_{10} , 将码位 b_4 分配给符号位 y_{19} , 将码位 b_5 分配给符号位 y_4 , 将码位 b_6 分配给符号位 y_9 , 将码位 b_7 分配给符号位 y_5 , 将码位 b_8 分配给符号位 y_{17} , 将码位 b_9 分配给符号位 y_6 , 将码位 b_{10} 分配给符号位 y_{14} , 将码位 b_{11} 分配给符号位 y_{11} , 将码位 b_{12} 分配给符号位 y_2 , 将码位 b_{13} 分配给符号位 y_{18} , 将码位 b_{14} 分配给符号位 y_{16} , 将码位 b_{15} 分配给符号位 y_{15} , 将码位 b_{16} 分配给符号位 y_0 , 将码位 b_{17} 分配给符号位 y_1 , 将码位 b_{18} 分配给符号位 y_{13} , 以及将码位 b_{19} 分配给符号位 y_{12} 。

[1452] 图 228 示出了在如下情况中可以采用的位分配模式的示例, 其中调制方法是 4096QAM 并且 LDPC 码是码长 N 为 16200 位并且编码速率为 $5/6$ 或 $8/9$ 的 LDPC 码, 并且此

外,倍数 b 是 2,以及再者,其中调制方法是 4096QAM 并且 LDPC 码是码长 N 为 64800 位并且编码速率为 $5/6$ 或 $9/10$ 的 LDPC 码,并且此外,倍数 b 是 2。

[1453] 在 LDPC 码是码长 N 为 16200 位并且编码速率为 $5/6$ 或 $8/9$ 的 LDPC 码,并且调制方法是 4096QAM,并且此外,倍数 b 是 2 的情况下,在多路分离器 25 中,在行方向上以 $12 \times 2 (= mb)$ 位为单位读出写入用于在列方向 \times 行方向上存储 $(16200/(12 \times 2)) \times (12 \times 2)$ 位的存储器 31 中的码位,并且将码位提供给替换部件 32。

[1454] 另一方面,在 LDPC 码是码长 N 为 64800 位并且编码速率为 $5/6$ 或 $9/10$ 的 LDPC 码,并且调制方法是 4096QAM,并且此外,倍数 b 是 2 的情况下,在多路分离器 25 中,在行方向上以 $12 \times 2 (= mb)$ 位为单位读出写入用于在列方向 \times 行方向上存储 $(64800/(12 \times 2)) \times (12 \times 2)$ 位的存储器 31 中的码位,并且将码位提供给替换部件 32。

[1455] 如图 228 中所见,替换部件 32 替换 $12 \times 2 (= mb)$ 个码位 b_0 至 b_{23} ,从而使从存储器 31 读出的 $12 \times 2 (= mb)$ 个码位 b_0 至 b_{23} 可以被分配给 2 个 $(= b)$ 连续符号的 $12 \times 2 (= mb)$ 个符号位 y_0 至 y_{23} 。

[1456] 具体地,根据图 228,替换部件 32 针对所有来自具有 16200 位的码长的 LDPC 码中的具有 $5/6$ 的编码速率的 LDPC 码和具有 $8/9$ 的编码速率的 LDPC 码以及来自具有 64800 位的另一码长 N 的 LDPC 码中的具有 $5/6$ 的编码速率的 LDPC 码和具有 $9/10$ 的编码速率的 LDPC 码,都执行替换,用于将码位 b_0 分配给符号位 y_{10} ,将码位 b_1 分配给符号位 y_{15} ,将码位 b_2 分配给符号位 y_4 ,将码位 b_3 分配给符号位 y_{19} ,将码位 b_4 分配给符号位 y_{21} ,将码位 b_5 分配给符号位 y_{16} ,将码位 b_6 分配给符号位 y_{23} ,将码位 b_7 分配给符号位 y_{18} ,将码位 b_8 分配给符号位 y_{11} ,将码位 b_9 分配给符号位 y_{14} ,将码位 b_{10} 分配给符号位 y_{22} ,将码位 b_{11} 分配给符号位 y_5 ,将码位 b_{12} 分配给符号位 y_6 ,将码位 b_{13} 分配给符号位 y_{17} ,将码位 b_{14} 分配给符号位 y_{13} ,将码位 b_{15} 分配给符号位 y_{20} ,将码位 b_{16} 分配给符号位 y_1 ,将码位 b_{17} 分配给符号位 y_3 ,将码位 b_{18} 分配给符号位 y_9 ,将码位 b_{19} 分配给符号位 y_2 ,将码位 b_{20} 分配给符号位 y_7 ,将码位 b_{21} 分配给符号位 y_8 ,将码位 b_{22} 分配给符号位 y_{12} ,以及将码位 b_{23} 分配给符号位 y_0 。

[1457] 根据图 225 至 228 中示出的位分配模式,可以针对多种 LDPC 码采用同一位分配模式,并且此外,可以针对所有多种 LDPC 码将对错误的容限设定为所期望的性能。

[1458] 具体地,图 229 至 232 示出了在根据图 225 至 228 的位分配模式执行替换处理的情况下的 BER(误码率)的仿真结果。

[1459] 应当注意,在图 229 至 232 中,横坐标轴表示 E_s/N_0 (每一个符号的信号功率 - 噪声功率比)并且纵坐标轴表示 BER。

[1460] 此外,实线曲线表示执行了替换处理的 BER,并且交替的长和短虚线表示未执行替换处理的 BER。

[1461] 图 229 示出了在采用 4096QAM 作为调制方法并且将倍数 b 设定为 1,针对码长 N 为 64800 并且编码速率为 $5/6$ 和 $9/10$ 的 LDPC 码执行根据图 225 的位分配模式的替换处理的情况下的 BER。

[1462] 图 230 示出了在采用 4096QAM 作为调制方法并且将倍数 b 设定为 2,针对码长 N 为 64800 并且编码速率为 $5/6$ 和 $9/10$ 的 LDPC 码执行根据图 226 的位分配模式的替换处理的情况下的 BER。

[1463] 应当注意,在图 229 和 230 中,施加有三角形标记的曲线表示关于具有 $5/6$ 的编码

速率的 LDPC 码的 BER, 并且施加有星号的曲线表示关于具有 9/10 的编码速率的 LDPC 码的 BER。

[1464] 图 231 示出了在采用 1024QAM 作为调制方法并且将倍数 b 设定为 2, 针对码长 N 为 16200 并且编码速率为 3/4、5/6 和 8/9 的 LDPC 码以及码长 N 为 64800 并且编码速率为 3/4、5/6 和 9/10 的 LDPC 码执行根据图 227 的位分配模式的替换处理的情况下的 BER。

[1465] 应当注意, 在图 231 中, 施加有星号的曲线表示关于具有 64800 的码长 N 以及 9/10 的编码速率的 LDPC 码的 BER, 并且施加有指向上方的三角形标记的曲线表示关于具有 64800 的码长 N 以及 5/6 的编码速率的 LDPC 码的 BER。此外, 施加有正方形标记的曲线表示关于具有 64800 的码长 N 以及 3/4 的编码速率的 LDPC 码的 BER。

[1466] 此外, 在图 231 中, 施加有圆形标记的曲线表示关于具有 16200 的码长 N 以及 8/9 的编码速率的 LDPC 码的 BER, 并且施加有指向下方的三角形标记的曲线表示关于具有 16200 的码长 N 以及 5/6 的编码速率的 LDPC 码的 BER。此外, 施加有加号标记的曲线表示关于具有 16200 的码长 N 以及 3/4 的编码速率的 LDPC 码的 BER。

[1467] 图 232 示出了在采用 4026QAM 作为调制方法并且将倍数 b 设定为 2, 针对码长 N 为 16200 并且编码速率为 5/6 和 8/9 的 LDPC 码以及码长 N 为 64800 并且编码速率为 5/6 和 9/10 的 LDPC 码执行根据图 228 的位分配模式的替换处理的情况下的 BER。

[1468] 应当注意, 在图 232 中, 施加有星号的曲线表示关于具有 64800 的码长 N 以及 9/10 的编码速率的 LDPC 码的 BER, 并且施加有指向上方的三角形标记的曲线表示关于具有 64800 的码长 N 以及 5/6 的编码速率的 LDPC 码的 BER。

[1469] 此外, 在图 232 中, 施加有圆形标记的曲线表示关于具有 16200 的码长 N 以及 8/9 的编码速率的 LDPC 码的 BER, 并且施加有指向下方的三角形标记的曲线表示关于具有 16200 的码长 N 以及 5/6 的编码速率的 LDPC 码的 BER。

[1470] 根据图 229 至 232, 可以针对多种 LDPC 码采用同一位分配模式。此外, 可以针对所有多种 LDPC 码将对错误的容限设定为所期望的性能。

[1471] 具体地, 在针对具有不同的码长和不同的编码速率的多种 LDPC 码中的每种 LDPC 码采用专用的位分配模式的情况中, 对错误的容限可能上升至非常高的性能。然而, 必须针对多种 LDPC 码中的每种 LDPC 码改变位分配模式。

[1472] 另一方面, 根据图 225 至 228 的位分配模式, 可以针对具有不同的码长和不同的编码速率的多种 LDPC 码采用同一位分配模式, 并且消除了如在针对多种 LDPC 码中的每种 LDPC 码采用专用的位分配模式的情况中的针对多种 LDPC 码中的每种 LDPC 码而改变位分配模式的需要。

[1473] 此外, 根据图 225 至 228 的位分配模式, 尽管略低于针对多种 LDPC 码中的每种 LDPC 码采用专用的位分配模式的情况中的性能, 但是对错误的容限仍可以上升到高的性能。

[1474] 具体地, 例如, 在调制方法是 4096QAM 的情况中, 可以针对所有具有 64800 的码长 N 以及 5/6 和 9/10 的编码速率的 LDPC 码使用图 225 或 226 中的同一位分配模式。即使在以该方式采用同一位分配模式的情况中, 对错误的容限仍可以上升到高的性能。

[1475] 此外, 例如, 在调制方法是 1024QAM 的情况中, 可以针对所有具有 16200 的码长 N 以及 3/4、5/6 和 8/9 的编码速率的 LDPC 码以及具有 64800 的码长 N 以及 3/4、5/6 和 9/10

的编码速率的 LDPC 码采用图 227 中的同一位分配模式。这样,即使以该方式采用同一位分配模式,对错误的容限仍可以上升到高的性能。

[1476] 同时,例如,在调制方法是 4096QAM 的情况中,可以针对所有具有 16200 的码长 N 以及 $5/6$ 和 $8/9$ 的编码速率的 LDPC 码以及具有 64800 的码长 N 以及 $5/6$ 和 $9/10$ 的编码速率的 LDPC 码采用图 228 中的同一位分配模式。这样,即使以该方式采用同一位分配模式,对错误的容限仍可以上升到高的性能。

[1477] 进一步描述位分配模式的变化方案。

[1478] 图 233 示出了在如下情况中可以采用的位分配模式的示例,其中 LDPC 码是如下任何 LDPC 码,其具有 16200 或 64800 位的码长 N ,以及除了 $3/5$ 的编码速率之外的根据例如图 178 至 223 中示出的任何奇偶校验矩阵初始值表产生的奇偶校验矩阵所定义的 LDPC 码的编码速率之一,并且此外,调制方法是 QPSK 并且倍数 b 是 1。

[1479] 在 LDPC 码是具有 16200 或 64800 位的码长 N 并且具有除了 $3/5$ 之外的编码速率的 LDPC 码,并且此外,调制方法是 QPSK 并且倍数 b 是 1 的情况中,多路分离器 25 在行方向上以 $2 \times 1 (= mb)$ 位为单位读出写入用于在列方向 \times 行方向上存储 $(N/(2 \times 1)) \times (2 \times 1)$ 位的存储器 31 中的码位,并且将所读出的码位提供给替换部件 32。

[1480] 如图 233 中所见,替换部件 32 以如下方式替换从存储器 31 读出的 $2 \times 1 (= mb)$ 个码位 b_0 和 b_1 : $2 \times 1 (= mb)$ 个码位 b_0 和 b_1 被分配给 1 个 $(= b)$ 符号的 $2 \times 1 (= mb)$ 个符号位 y_0 和 y_1 。

[1481] 具体地,根据图 233,替换部件 32 执行替换,用于将码位 b_0 分配给符号位 y_0 ,以及将码位 b_1 分配给符号位 y_1 。

[1482] 应当注意,在这种情形下,还可以考虑不执行替换,并且将码位 b_0 和 b_1 按原样分别确定为符号位 y_0 和 y_1 。

[1483] 图 234 示出了在如下情况中可以采用的位分配模式的示例,其中 LDPC 码是具有 16200 或 64800 位的码长 N 并且具有除了 $3/5$ 之外的编码速率的 LDPC 码,并且此外,调制方法是 16QAM 并且倍数 b 是 2。

[1484] 在 LDPC 码是具有 16200 或 64800 位的码长 N 并且具有除了 $3/5$ 之外的编码速率的 LDPC 码,并且此外,调制方法是 16QAM 并且倍数 b 是 2 的情况中,多路分离器 25 在行方向上以 $4 \times 2 (= mb)$ 位为单位读出写入用于在列方向 \times 行方向上存储 $(N/(4 \times 2)) \times (4 \times 2)$ 位的存储器 31 中的码位,并且将所读出的码位提供给替换部件 32。

[1485] 如图 234 中所见,替换部件 32 以如下方式替换从存储器 31 读出的 $4 \times 2 (= mb)$ 个码位 b_0 至 b_7 : $4 \times 2 (= mb)$ 个码位被分配给 2 个 $(= b)$ 连续符号的 $4 \times 2 (= mb)$ 个符号位 y_0 至 y_7 。

[1486] 具体地,根据图 234,替换部件 32 执行替换,用于将码位 b_0 分配给符号位 y_7 ,将码位 b_1 分配给符号位 y_1 ,将码位 b_2 分配给符号位 y_4 ,将码位 b_3 分配给符号位 y_2 ,将码位 b_4 分配给符号位 y_5 ,将码位 b_5 分配给符号位 y_3 ,将码位 b_6 分配给符号位 y_6 ,以及将码位 b_7 分配给符号位 y_0 。

[1487] 图 235 示出了在如下情况中可以采用的位分配模式的示例,其中调制方法是 64QAM,并且 LDPC 码是码长 N 为 16200 或 64800 位并且编码速率为除了 $3/5$ 之外的任何编码速率的 LDPC 码,并且此外,倍数 b 是 2。

[1488] 在 LDPC 码是码长 N 为 16200 或 64800 位并且编码速率为除了 $3/5$ 之外的任何编码速率的 LDPC 码, 并且调制方法是 64QAM, 并且此外, 倍数 b 是 2 的情况中, 在多路分离器 25 中, 在行方向上以 $6 \times 2 (= mb)$ 位为单位读出写入用于在列方向 \times 行方向上存储 $(N / (6 \times 2)) \times (6 \times 2)$ 位的存储器 31 中的码位, 并且将码位提供给替换部件 32。

[1489] 如图 235 中所见, 替换部件 32 替换从存储器 31 读出的 $6 \times 2 (= mb)$ 个码位 b_0 至 b_{11} , 从而使 $6 \times 2 (= mb)$ 个码位 b_0 至 b_{11} 可以被分配给 2 个 $(= b)$ 连续符号的 $6 \times 2 (= mb)$ 个符号位 y_0 至 y_{11} 。

[1490] 具体地, 根据图 235, 替换部件 32 执行替换, 用于将码位 b_0 分配给符号位 y_{11} , 将码位 b_1 分配给符号位 y_7 , 将码位 b_2 分配给符号位 y_3 , 将码位 b_3 分配给符号位 y_{10} , 将码位 b_4 分配给符号位 y_6 , 将码位 b_5 分配给符号位 y_2 , 将码位 b_6 分配给符号位 y_9 , 将码位 b_7 分配给符号位 y_5 , 将码位 b_8 分配给符号位 y_1 , 将码位 b_9 分配给符号位 y_8 , 将码位 b_{10} 分配给符号位 y_4 , 以及将码位 b_{11} 分配给符号位 y_0 。

[1491] 图 236 示出了在如下情况中可以采用的位分配模式的示例, 其中调制方法是 256QAM, 并且 LDPC 码是码长 N 为 64800 位并且编码速率为除了 $3/5$ 之外的任何编码速率的 LDPC 码, 并且此外, 倍数 b 是 2。

[1492] 在 LDPC 码是码长 N 为 64800 位并且编码速率为除了 $3/5$ 之外的任何编码速率的 LDPC 码, 并且调制方法是 256QAM, 并且此外, 倍数 b 是 2 的情况中, 在多路分离器 25 中, 在行方向上以 $8 \times 2 (= mb)$ 位为单位读出写入用于在列方向 \times 行方向上存储 $(64800 / (8 \times 2)) \times (8 \times 2)$ 位的存储器 31 中的码位, 并且将码位提供给替换部件 32。

[1493] 如图 236 中所见, 替换部件 32 替换从存储器 31 读出的 $8 \times 2 (= mb)$ 个码位 b_0 至 b_{15} , 从而使 $8 \times 2 (= mb)$ 个码位 b_0 至 b_{15} 可以被分配给 2 个 $(= b)$ 连续符号的 $8 \times 2 (= mb)$ 个符号位 y_0 至 y_{15} 。

[1494] 具体地, 根据图 236, 替换部件 32 执行替换, 用于将码位 b_0 分配给符号位 y_{15} , 将码位 b_1 分配给符号位 y_1 , 将码位 b_2 分配给符号位 y_{13} , 将码位 b_3 分配给符号位 y_3 , 将码位 b_4 分配给符号位 y_8 , 将码位 b_5 分配给符号位 y_{11} , 将码位 b_6 分配给符号位 y_9 , 将码位 b_7 分配给符号位 y_5 , 将码位 b_8 分配给符号位 y_{10} , 将码位 b_9 分配给符号位 y_6 , 将码位 b_{10} 分配给符号位 y_4 , 将码位 b_{11} 分配给符号位 y_7 , 将码位 b_{12} 分配给符号位 y_{12} , 将码位 b_{13} 分配给符号位 y_2 , 将码位 b_{14} 分配给符号位 y_{14} , 以及将码位 b_{15} 分配给符号位 y_0 。

[1495] 图 237 示出了在如下情况中可以采用的位分配模式的示例, 其中调制方法是 256QAM, 并且 LDPC 码是码长 N 为 16200 位并且编码速率为除了 $3/5$ 之外的任何编码速率的 LDPC 码, 并且此外, 倍数 b 是 1。

[1496] 在 LDPC 码是码长 N 为 16200 位并且编码速率为除了 $3/5$ 之外的任何编码速率的 LDPC 码, 并且调制方法是 256QAM, 并且此外, 倍数 b 是 1 的情况中, 在多路分离器 25 中, 在行方向上以 $8 \times 1 (= mb)$ 位为单位读出写入用于在列方向 \times 行方向上存储 $(16200 / (8 \times 1)) \times (8 \times 1)$ 位的存储器 31 中的码位, 并且将码位提供给替换部件 32。

[1497] 如图 237 中所见, 替换部件 32 替换从存储器 31 读出的 $8 \times 1 (= mb)$ 个码位 b_0 至 b_7 , 从而使 $8 \times 1 (= mb)$ 个码位 b_0 至 b_7 可以被分配给 1 个 $(= b)$ 符号的 $8 \times 1 (= mb)$ 个符号位 y_0 至 y_7 。

[1498] 具体地, 根据图 237, 替换部件 32 执行替换, 用于将码位 b_0 分配给符号位 y_7 , 将码

位 b_1 分配给符号位 y_3 , 将码位 b_2 分配给符号位 y_1 , 将码位 b_3 分配给符号位 y_5 , 将码位 b_4 分配给符号位 y_2 , 将码位 b_5 分配给符号位 y_6 , 将码位 b_6 分配给符号位 y_4 , 以及将码位 b_7 分配给符号位 y_0 。

[1499] 图 238 示出了在如下情况中可以采用的位分配模式的示例, 其中 LDPC 码是码长 N 为 16200 或 64800 位并且编码速率为除了 $3/5$ 之外的任何编码速率的 LDPC 码, 并且此外, 调制方法是 QPSK 并且倍数 b 是 1。

[1500] 在 LDPC 码是码长 N 为 16200 或 64800 位并且编码速率为除了 $3/5$ 之外的任何编码速率的 LDPC 码, 并且此外, 调制方法是 QPSK 并且倍数 b 是 1 的情况下, 在多路分离器 25 中, 在行方向上以 $2 \times 1 (= mb)$ 位为单位读出写入用于在列方向 \times 行方向上存储 $(N/(2 \times 1)) \times (2 \times 1)$ 位的存储器 31 中的码位, 并且将码位提供给替换部件 32。

[1501] 如图 238 中所见, 替换部件 32 替换从存储器 31 读出的 $2 \times 1 (= mb)$ 个码位 b_0 和 b_1 , 从而使 $2 \times 1 (= mb)$ 个码位 b_0 和 b_1 可以被分配给 1 个 $(= b)$ 符号的 $2 \times 1 (= mb)$ 个符号位 y_0 和 y_1 。

[1502] 具体地, 根据图 238, 替换部件 32 执行替换, 用于将码位 b_0 分配给符号位 y_0 , 以及将码位 b_1 分配给符号位 y_1 。

[1503] 应当注意, 在这种情形下, 还可以考虑不执行替换, 并且将码位 b_0 和 b_1 按原样分别确定为符号位 y_0 和 y_1 。

[1504] 图 239 示出了在如下情况中可以采用的位分配模式的示例, 其中 LDPC 码是码长 N 为 64800 位并且编码速率为 $3/5$ 的 LDPC 码, 并且此外, 调制方法是 16QAM 并且倍数 b 是 2。

[1505] 在 LDPC 码是码长 N 为 64800 位并且编码速率为 $3/5$ 的 LDPC 码, 并且此外, 调制方法是 16QAM 并且倍数 b 是 2 的情况下, 在多路分离器 25 中, 在行方向上以 $4 \times 2 (= mb)$ 位为单位读出写入用于在列方向 \times 行方向上存储 $(64800/(4 \times 2)) \times (4 \times 2)$ 位的存储器 31 中的码位, 并且将码位提供给替换部件 32。

[1506] 如图 239 中所见, 替换部件 32 替换从存储器 31 读出的 $4 \times 2 (= mb)$ 个码位 b_0 至 b_7 , 从而使 $4 \times 2 (= mb)$ 个码位 b_0 至 b_7 可以被分配给 2 个 $(= b)$ 连续符号的 $4 \times 2 (= mb)$ 个符号位 y_0 至 y_7 。

[1507] 具体地, 根据图 239, 替换部件 32 执行替换, 用于将码位 b_0 分配给符号位 y_0 , 将码位 b_1 分配给符号位 y_5 , 将码位 b_2 分配给符号位 y_1 , 将码位 b_3 分配给符号位 y_2 , 将码位 b_4 分配给符号位 y_4 , 将码位 b_5 分配给符号位 y_7 , 将码位 b_6 分配给符号位 y_3 , 以及将码位 b_7 分配给符号位 y_6 。

[1508] 图 240 示出了在如下情况中可以采用的位分配模式的示例, 其中 LDPC 码是码长 N 为 16200 位并且编码速率为 $3/5$ 的 LDPC 码, 并且此外, 调制方法是 16QAM 并且倍数 b 是 2。

[1509] 在 LDPC 码是码长 N 为 16200 位并且编码速率为 $3/5$ 的 LDPC 码, 并且此外, 调制方法是 16QAM 并且倍数 b 是 2 的情况下, 在多路分离器 25 中, 在行方向上以 $4 \times 2 (= mb)$ 位为单位读出写入用于在列方向 \times 行方向上存储 $(16200/(4 \times 2)) \times (4 \times 2)$ 位的存储器 31 中的码位, 并且将码位提供给替换部件 32。

[1510] 如图 240 中所见, 替换部件 32 替换从存储器 31 读出的 $4 \times 2 (= mb)$ 个码位 b_0 至 b_7 , 从而使 $4 \times 2 (= mb)$ 个码位 b_0 至 b_7 可以被分配给 2 个 $(= b)$ 连续符号的 $4 \times 2 (= mb)$ 个符号位 y_0 至 y_7 。

[1511] 具体地,根据图 240,替换部件 32 执行替换,用于将码位 b_0 分配给符号位 y_7 ,将码位 b_1 分配给符号位 y_1 ,将码位 b_2 分配给符号位 y_4 ,将码位 b_3 分配给符号位 y_2 ,将码位 b_4 分配给符号位 y_5 ,将码位 b_5 分配给符号位 y_3 ,将码位 b_6 分配给符号位 y_6 ,以及将码位 b_7 分配给符号位 y_0 。

[1512] 图 241 示出了在如下情况中可以采用的位分配模式的示例,其中调制方法是 64QAM,并且 LDPC 码是码长 N 为 64800 位并且编码速率为 $3/5$ 的 LDPC 码,并且此外,倍数 b 是 2。

[1513] 在 LDPC 码是码长 N 为 64800 位并且编码速率为 $3/5$ 的 LDPC 码,并且调制方法是 64QAM,并且此外,倍数 b 是 2 的情况下,在多路分离器 25 中,在行方向上以 $6 \times 2 (= mb)$ 位为单位读出写入用于在列方向 \times 行方向上存储 $(64800/(6 \times 2)) \times (6 \times 2)$ 位的存储器 31 中的码位,并且将码位提供给替换部件 32。

[1514] 如图 241 中所见,替换部件 32 替换从存储器 31 读出的 $6 \times 2 (= mb)$ 个码位 b_0 至 b_{11} ,从而使 $6 \times 2 (= mb)$ 个码位 b_0 至 b_{11} 可以被分配给 2 个 $(= b)$ 连续符号的 $6 \times 2 (= mb)$ 个符号位 y_0 至 y_{11} 。

[1515] 具体地,根据图 241,替换部件 32 执行替换,用于将码位 b_0 分配给符号位 y_2 ,将码位 b_1 分配给符号位 y_7 ,将码位 b_2 分配给符号位 y_6 ,将码位 b_3 分配给符号位 y_9 ,将码位 b_4 分配给符号位 y_0 ,将码位 b_5 分配给符号位 y_3 ,将码位 b_6 分配给符号位 y_1 ,将码位 b_7 分配给符号位 y_8 ,将码位 b_8 分配给符号位 y_4 ,将码位 b_9 分配给符号位 y_{11} ,将码位 b_{10} 分配给符号位 y_5 ,以及将码位 b_{11} 分配给符号位 y_{10} 。

[1516] 图 242 示出了在如下情况中可以采用的位分配模式的示例,其中调制方法是 64QAM,并且 LDPC 码是码长 N 为 16200 位并且编码速率为 $3/5$ 的 LDPC 码,并且此外,倍数 b 是 2。

[1517] 在 LDPC 码是码长 N 为 16200 位并且编码速率为 $3/5$ 的 LDPC 码,并且调制方法是 64QAM,并且此外,倍数 b 是 2 的情况下,在多路分离器 25 中,在行方向上以 $6 \times 2 (= mb)$ 位为单位读出写入用于在列方向 \times 行方向上存储 $(16200/(6 \times 2)) \times (6 \times 2)$ 位的存储器 31 中的码位,并且将码位提供给替换部件 32。

[1518] 如图 242 中所见,替换部件 32 替换从存储器 31 读出的 $6 \times 2 (= mb)$ 个码位 b_0 至 b_{11} ,从而使 $6 \times 2 (= mb)$ 个码位 b_0 至 b_{11} 可以被分配给 2 个 $(= b)$ 连续符号的 $6 \times 2 (= mb)$ 个符号位 y_0 至 y_{11} 。

[1519] 具体地,根据图 242,替换部件 32 执行替换,用于将码位 b_0 分配给符号位 y_{11} ,将码位 b_1 分配给符号位 y_7 ,将码位 b_2 分配给符号位 y_3 ,将码位 b_3 分配给符号位 y_{10} ,将码位 b_4 分配给符号位 y_6 ,将码位 b_5 分配给符号位 y_2 ,将码位 b_6 分配给符号位 y_9 ,将码位 b_7 分配给符号位 y_5 ,将码位 b_8 分配给符号位 y_1 ,将码位 b_9 分配给符号位 y_8 ,将码位 b_{10} 分配给符号位 y_4 ,以及将码位 b_{11} 分配给符号位 y_0 。

[1520] 图 243 示出了在如下情况中可以采用的位分配模式的示例,其中调制方法是 256QAM,并且 LDPC 码是码长 N 为 64800 位并且编码速率为 $3/5$ 的 LDPC 码,并且此外,倍数 b 是 2。

[1521] 在 LDPC 码是码长 N 为 64800 位并且编码速率为 $3/5$ 的 LDPC 码,并且调制方法是 256QAM,并且此外,倍数 b 是 2 的情况下,在多路分离器 25 中,在行方向上以 $8 \times 2 (= mb)$

位为单位读出写入用于在列方向 \times 行方向上存储 $(64800/(8 \times 2)) \times (8 \times 2)$ 位的存储器 31 中的码位, 并且将码位提供给替换部件 32。

[1522] 如图 243 中所见, 替换部件 32 替换从存储器 31 读出的 $8 \times 2 (= mb)$ 个码位 b_0 至 b_{15} , 从而使 $8 \times 2 (= mb)$ 个码位 b_0 至 b_{15} 可以被分配给 2 个 $(= b)$ 连续符号的 $8 \times 2 (= mb)$ 个符号位 y_0 至 y_{15} 。

[1523] 具体地, 根据图 243, 替换部件 32 执行替换, 用于将码位 b_0 分配给符号位 y_2 , 将码位 b_1 分配给符号位 y_{11} , 将码位 b_2 分配给符号位 y_3 , 将码位 b_3 分配给符号位 y_4 , 将码位 b_4 分配给符号位 y_0 , 将码位 b_5 分配给符号位 y_9 , 将码位 b_6 分配给符号位 y_1 , 将码位 b_7 分配给符号位 y_8 , 将码位 b_8 分配给符号位 y_{10} , 将码位 b_9 分配给符号位 y_{13} , 将码位 b_{10} 分配给符号位 y_7 , 将码位 b_{11} 分配给符号位 y_{14} , 将码位 b_{12} 分配给符号位 y_6 , 将码位 b_{13} 分配给符号位 y_{15} , 将码位 b_{14} 分配给符号位 y_5 , 以及将码位 b_{15} 分配给符号位 y_{12} 。

[1524] 图 244 示出了在如下情况中可以采用的位分配模式的示例, 其中调制方法是 256QAM, 并且 LDPC 码是码长 N 为 16200 位并且编码速率为 $3/5$ 的 LDPC 码, 并且此外, 倍数 b 是 1。

[1525] 在 LDPC 码是码长 N 为 16200 位并且编码速率为 $3/5$ 的 LDPC 码, 并且调制方法是 256QAM, 并且此外, 倍数 b 是 1 的情况中, 在多路分离器 25 中, 在行方向上以 $8 \times 1 (= mb)$ 位为单位读出写入用于在列方向 \times 行方向上存储 $(16200/(8 \times 1)) \times (8 \times 1)$ 位的存储器 31 中的码位, 并且将码位提供给替换部件 32。

[1526] 如图 244 中所见, 替换部件 32 替换从存储器 31 读出的 $8 \times 1 (= mb)$ 个码位 b_0 至 b_7 , 从而使 $8 \times 1 (= mb)$ 个码位 b_0 至 b_7 可以被分配给 1 个 $(= b)$ 符号的 $8 \times 1 (= mb)$ 个符号位 y_0 至 y_7 。

[1527] 具体地, 根据图 244, 替换部件 32 执行替换, 用于将码位 b_0 分配给符号位 y_7 , 将码位 b_1 分配给符号位 y_3 , 将码位 b_2 分配给符号位 y_1 , 将码位 b_3 分配给符号位 y_5 , 将码位 b_4 分配给符号位 y_2 , 将码位 b_5 分配给符号位 y_6 , 将码位 b_6 分配给符号位 y_4 , 以及将码位 b_7 分配给符号位 y_0 。

[1528] 现在描述组成接收设备 12 的解交织器 53。

[1529] 图 245 是示出组成解交织器 53 的多路复用器 54 的处理的视图。

[1530] 具体地, 图 245 的 A 示出了多路复用器 54 的功能配置的示例。

[1531] 多路复用器 54 包括逆替换部件 1001 和存储器 1002。

[1532] 多路复用器 54 将从前级的解映射部件 52 提供的符号的符号位确定为其处理对象, 并且执行对应于发送设备 11 的多路分离器 25 执行的替换处理的逆替换处理 (与替换处理相反的处理), 即, 使通过替换处理而替换的 LDPC 码的码位 (符号位) 的位置返回的逆替换处理。然后, 多路复用器 54 将作为逆替换处理的结果而获得的 LDPC 码提供给后级的列扭曲解交织器 55。

[1533] 具体地, 在多路复用器 54 中, 以 b 个 (连续的) 符号为单位将 b 个符号的 mb 个符号位 $y_0, y_1, \dots, y_{mb-1}$ 提供给逆替换部件 1001。

[1534] 逆替换部件 1001 执行使 mb 个符号位 y_0 至 y_{mb-1} 的排列返回到 mb 个码位 $b_0, b_1, \dots, b_{mb-1}$ 的原始排列 (执行发送设备 11 侧的组成多路分离器 25 的替换部件 32 的替换之前的码位 b_0 至 b_{mb-1} 的排列) 的逆替换。逆替换部件 1001 输出作为逆替换的结果而获得的码位

b_0 至 b_{mb-1} 。

[1535] 类似于组成发送设备 11 侧的多路分离器 25 的存储器 31, 存储器 1002 具有在行（水平）方向上存储 mb 位以及在列（垂直）方向上存储 $N/(mb)$ 位的存储能力。换言之, 通过 mb 个列来配置逆替换部件 1001, 每个列存储 $N/(mb)$ 位。

[1536] 然而, 在存储器 1002 中, 在执行从发送设备 11 的多路分离器 25 的存储器 31 读出码位的方向上, 执行从逆替换部件 1011 输出的 LDPC 码的码位的写入, 并且在执行将码位写入存储器 31 的方向上, 执行写入在存储器 1002 中的码位的读出。

[1537] 具体地, 如图 245 的 A 中所见, 接收设备 12 的多路复用器 54 从存储器 1002 的第一行开始朝下面的行, 在行方向上以 mb 位为单位连续地执行从逆替换部件 1001 输出的 LDPC 码的码位的写入。

[1538] 然后, 当一个码长的码位的写入结束时, 多路复用器 54 在列方向上从存储器 1002 读出码位并且将码位提供给后级的列扭曲解交织器 55。

[1539] 这里, 图 245 的 B 是示出从存储器 1002 读出码位的视图。

[1540] 多路复用器 54 从最左侧的列开始朝向右侧的列, 在向下的方向（列方向）上执行从组成存储器 1002 的列上读出 LDPC 码的码位。

[1541] 现在参照图 246 描述组成接收设备 12 的解交织器 53 的列扭曲解交织器 55 的处理。

[1542] 图 246 示出了多路复用器 54 的存储器 1002 的配置的示例。

[1543] 存储器 1002 具有用于在列（垂直）方向上存储 mb 位并且在行（水平）方向上存储 $N/(mb)$ 位的存储能力, 并且由 mb 个列组成。

[1544] 列扭曲解交织器 55 在行方向上将 LDPC 码的码位写入存储器 1002 并且控制当在列方向上读出码位时开始读出的位置以执行列扭曲解交织。

[1545] 具体地, 列扭曲解交织器 55 执行逆再排列处理: 适当地改变关于多个列中的每个列的码位的读出将开始的读出开始位置, 以使通过列扭曲交织再排列的码位的排列返回到原始排列。

[1546] 这里, 图 246 示出了存储器 1002 的配置的示例, 其中调制方法是 16QAM 并且倍数 b 是 1。因此, 一个符号的位数 m 是 4 位, 并且存储器 1002 包括 4 ($= mb$) 个列。

[1547] 列扭曲解交织器 55 (代替多路复用器 54), 从第一行开始朝向最下面的行, 在行方向上连续地执行将从替换部件 1001 输出的 LDPC 码的码位写入存储器 1002。

[1548] 然后, 如果一个码长的码位的写入结束, 则列扭曲解交织器 55 从最左侧的列开始朝向右侧的列, 在向下的方向（列方向）上从存储器 1002 的顶端执行码位的读出。

[1549] 然而, 列扭曲解交织器 55 执行从存储器 1002 读出码位, 将发送设备 11 侧的列扭曲交织器 24 写入码位时的写入开始位置确定为码位的读出开始位置。

[1550] 具体地, 如果每个列的顶端的位置的地址被确定为 0, 并且列方向上的每个位置的地址由以升序给出的整数表示, 则在调制方法是 16QAM 并且倍数 b 是 1 的情况下, 列扭曲解交织器 55 将最左侧的列的读出开始位置设定为地址为 0 的位置, 将（左起）第二列的读出开始位置设定为地址为 2 的位置, 将第三列的读出开始位置设定为地址为 4 的位置, 并且将第四列的读出开始位置设定为地址为 7 的位置。

[1551] 应当注意, 对于读出开始位置具有非 0 地址的那些列中的每个列, 执行码位的读

出,从而在向下执行该读出直到最下面的位置之后,读出位置返回到列的顶端(地址为 0 的位置)并且向下执行读出直到读出开始位置的紧挨前一位置。这样,在此之后,从下一(右侧的)列执行读出。

[1552] 通过执行如上文所述的列扭曲交织,使通过列扭曲交织再排列的码位的排列返回到原始排列。

[1553] 图 247 是示出接收设备 12 的配置的另一示例的框图。

[1554] 参照图 247,接收设备 12 是从发送设备 11 接收调制信号的数据处理装置并且包括正交解调部件 51、解映射部件 52、解交织器 53 和 LDPC 解码部件 1021。

[1555] 正交解调部件 51 从发送设备 11 接收调制信号,执行正交解调并且将作为正交解调的结果而获得的符号(I 和 Q 轴方向上的值)提供给解映射部件 52。

[1556] 解映射部件 52 执行解映射,将来自正交解调部件 51 的符号转换为 LDPC 码的码位,并且将码位提供给解交织器 53。

[1557] 解交织器 53 包括多路复用器(MUX)54、列扭曲解交织器 55 和奇偶解交织器 1011 并且执行来自解映射部件 52 的 LDPC 码的码位的解交织。

[1558] 具体地,多路复用器 54 将来自解映射部件 52 的 LDPC 码确定为其处理对象,并且执行对应于发送设备 11 的多路分离器 25 执行的替换处理的逆替换处理(与替换处理相反的处理),即,使通过替换处理而替换的码位的位置返回到原始位置的逆替换处理。然后,多路复用器 54 将作为逆替换处理的结果而获得的 LDPC 码提供给列扭曲解交织器 55。

[1559] 列扭曲解交织器 55 将来自多路复用器 54 的 LDPC 码确定为处理对象并,且执行与发送设备 11 的列扭曲交织器 24 执行的作为再排列处理的列扭曲交织对应的列扭曲解交织。

[1560] 将作为列扭曲解交织的结果而获得的 LDPC 码从列扭曲解交织器 55 提供给奇偶解交织器 1011。

[1561] 奇偶解交织器 1011 将列扭曲解交织器 55 的列扭曲解交织之后的码位确定为其处理对象,并且执行对应于发送设备 11 的奇偶交织器 23 执行的奇偶交织的奇偶解交织(与奇偶交织相反的处理),即,使通过奇偶交织而改变排列的 LDPC 码的码位的排列返回到原始排列的奇偶解交织。

[1562] 将作为奇偶解交织的结果而获得的 LDPC 码从奇偶解交织器 1011 提供给 LDPC 解码部件 1021。

[1563] 因此,在图 247 的接收设备 12 中,已执行了逆替换处理、列扭曲解交织和奇偶解交织的 LDPC 码,即,通过根据奇偶校验矩阵 H 的 LDPC 编码而获得的 LDPC 码,被提供给 LDPC 解码部件 1021。

[1564] LDPC 解码部件 1021 使用用于发送设备 11 的 LDPC 编码部件 21 的 LDPC 编码的奇偶校验矩阵 H 自身,或者通过对奇偶校验矩阵 H 至少执行对应于奇偶交织的列转换而获得的转换奇偶校验矩阵,来执行来自解交织器 53 的 LDPC 码的 LDPC 解码。然后,LDPC 解码部件 1021 输出通过 LDPC 解码而获得的数据作为对象数据的解码结果。

[1565] 这里,在图 247 的接收设备 12 中,由于将通过根据奇偶校验矩阵 H 的 LDPC 编码而获得的 LDPC 码从解交织器 53(的奇偶解交织器 1011) 提供给 LDPC 解码部件 1021,其中使用用于发送设备 11 的 LDPC 编码部件 21 的 LDPC 编码的奇偶校验矩阵 H 自身来执行 LDPC

码的 LDPC 解码,因此可以通过例如,根据其中逐个节点地执行消息(校验节点消息和变量节点消息)的数学运算的全串行解码方法执行 LDPC 解码的解码装置,或者根据其中针对所有节点同时地(并行)执行消息的数学运算的全并行解码方法执行 LDPC 解码的另一解码装置,来配置 LDPC 解码部件 1021。

[1566] 此外,在使用转换奇偶校验矩阵执行 LDPC 码的 LDPC 解码的情况中,其中该转换奇偶校验矩阵是通过对发送设备 11 的 LDPC 编码部件 21 的 LDPC 编码中使用的奇偶校验矩阵 H 至少执行对应于奇偶交织的列替换而获得的,可以通过具有如下架构的解码装置来配置 LDPC 解码部件 1021,该解码装置同时执行关于 P(或者大于 1 的 P 的约数)个校验节点和 P 个变量节点的校验节点数学运算和变量节点数学运算,并且具有接收数据再排列部件 310,用于执行与用于获得关于 LDPC 码的转换奇偶校验矩阵的列替换相似的列替换,以再排列 LDPC 码的码位。

[1567] 应当注意,尽管在图 247 中,用于执行逆替换处理的多路复用器 54、用于执行列扭曲解交织的列扭曲解交织器 55 和用于执行奇偶解交织的奇偶解交织器 1011 为便于描述是彼此分立地配置的,但是与发送设备 11 的奇偶交织器 23、列扭曲交织器 24 和多路分离器 25 相似,多路复用器 54、列扭曲解交织器 44 和奇偶解交织器 1011 中的两个或更多个可以集成地配置。

[1568] 图 248 是示出可以应用于接收设备 12 的接收系统的配置的第一示例的框图。

[1569] 参照图 248,接收系统包括获取部件 1101、传输线路解码处理部件 1102 和信息源解码处理部件 1103。

[1570] 获取部件 1101 通过诸如例如,地面数字广播、卫星数字广播、CATV 网络、互联网或某种其它网络的传输线路,来获取包括至少通过对诸如节目的图像数据和音乐数据的对象数据进行 LDPC 编码而获得的 LDPC 码的信号。然后,获取部件 1101 将所获取的信号提供给传输线路解码处理部件 1102。

[1571] 这里,在例如,从广播站通过地面波、卫星波、CATV(有线电视)等来广播由获取部件 1101 获取的信号的情况中,通过调谐器、STB(机顶盒)等来配置获取部件 1101。另一方面,在例如,从 web 服务器在如同 IPTV(互联网协议电视)中的多播状态下发送由获取部件 1101 获取的信号的情况中,通过诸如例如,NIC(网络接口卡)的网络 I/F(接口)来配置获取部件 1101。

[1572] 传输线路解码处理部件 1102 执行传输线路解码处理,其至少包括用于针对获取部件 1101 通过传输线路获取的信号而纠正在传输线路中产生的错误的处理,并且将作为传输线路解码处理的结果而获得的信号提供给信息源解码处理部件 1103。

[1573] 具体地,获取部件 1101 通过传输线路获取的信号是通过至少执行用于纠正在传输线路中产生的错误的纠错编码而获得的信号,并且对于刚才描述的信号,传输线路解码处理部件 1102 执行传输线路解码处理,诸如例如,纠错处理。

[1574] 这里,对于纠错编码,可以使用例如,LDPC 编码、Reed-Solomon 编码等。这里,作为纠错编码,至少执行 LDPC 编码。

[1575] 此外,传输线路解码处理有时包括调制信号的解调等。

[1576] 信息源解码处理部件 1103 执行信息源解码处理,其至少包括用于针对已被执行传输线路解码处理的信号而将经压缩的信息解压缩为原始信息的处理。

[1577] 具体地,获取部件 1101 通过传输线路获取的信号有时通过压缩编码进行处理,用于压缩信息,以便于减少作为信息的诸如图像、声音等的的数据量。在这种情形下,信息源解码处理部件 1103 针对已被执行传输线路解码处理的信号执行诸如用于将经压缩的信息解压缩为原始信息的处理(解压缩处理)的信息源解码处理。

[1578] 应当注意,在获取部件 1101 通过传输线路获取的信号未被执行压缩编码的情况下,信息源解码处理部件 1103 不执行将经压缩的信息解压为原始信息的处理。

[1579] 这里,对于解压缩处理,可以使用例如,MPEG 解码等。此外,除了解压缩处理之外,传输线路解码处理有时还包括解扰。

[1580] 在以如上述的方式配置的接收系统中,获取部件 1101 通过传输线路接收通过如下方式获得的信号:对例如,图像、声音等数据执行诸如 MPEG 编码的压缩编码,以及另外对压缩编码数据执行诸如 LDPC 编码的纠错编码。该信号被提供给传输线路解码处理部件 1102。

[1581] 在传输线路解码处理部件 1102 中,对来自获取部件 1101 的信号执行与例如,正交解调部件 51、解映射部件 52、解交织器 53 和 LDPC 解码部件 56(或者 LDPC 解码部件 1021)执行的相处理相似的处理,作为传输线路解码处理。然后,将作为传输线路解码处理的结果而获得的信号提供给信息源解码处理部件 1103。

[1582] 在信息源解码处理部件 1103 中,对来自传输线路解码处理部件 1102 的信号执行诸如 MPEG 解码的信息源解码处理,并且输出作为信息解码处理的结果而获得的图像或声音。

[1583] 如上文所述的图 248 的接收系统可以应用于例如,用于接收作为数字广播的电视广播的电视调谐器等。

[1584] 应当注意,可以将获取部件 1101、传输线路解码处理部件 1102 和信息源解码处理部件 1103 各自配置为独立的装置(硬件(IC(集成电路)等)或者软件模块)。

[1585] 此外,对于获取部件 1101、传输线路解码处理部件 1102 和信息源解码处理部件 1103,获取部件 1101 和传输线路解码处理部件 1102 的集合,传输线路解码处理部件 1102 和信息源解码处理部件 1103 的另一集合或者获取部件 1101、传输线路解码处理部件 1102 和信息源解码处理部件 1103 的又一集合可以被配置为单个独立装置。

[1586] 图 249 是示出可以应用于接收设备 12 的接收系统的配置的第二示例的框图。

[1587] 应当注意,在图 249 中,对应于图 248 中的元件的元件标有相同的附图标记,并且在下面的描述中适当地省略它们的描述。

[1588] 图 249 的接收系统与图 248 的接收系统的共同之处在于,其包括获取部件 1101、传输线路解码处理部件 1102 和信息源解码处理部件 1103,但是与图 248 的接收系统的不同之处在于,其新包括输出部件 1111。

[1589] 输出部件 1111 是例如,用于显示图像的显示装置或者用于输出声音的扬声器,并且输出图像、声音等,作为从信息源解码处理部件 1103 输出的信号。换言之,输出部件 1111 显示图像或输出声音。

[1590] 如上文所述的图 249 的接收系统可以应用于例如,用于接收作为数字广播的电视广播的 TV(电视接收器)、用于接收无线电广播的无线电接收器等。

[1591] 应当注意,在获取部件 1101 获取的信号具有其中应用压缩编码的形式的情况下,

从传输线路解码处理部件 1102 输出的信号被提供给输出部件 1111。

[1592] 图 250 是示出可以应用于接收设备 12 的接收系统的配置的第三示例的框图。

[1593] 应当注意,在图 250 中,对应于图 248 中的元件的元件标有相同的附图标记,并且在下面的描述中适当地省略它们的描述。

[1594] 图 250 的接收系统与图 248 的接收系统的共同之处在于,其包括获取部件 1101 和传输线路解码处理部件 1102。

[1595] 然而,图 250 的接收系统与图 248 的接收系统的不同之处在于,其不包括信息源解码处理部件 1103 但是新包括记录部件 1121。

[1596] 记录部件 1121 将从传输线路解码处理部件 1102 输出的信号(例如,MPEG 的 TS 的 TS 分组)记录(存储)在记录(存储)介质上或者记录(存储)到记录(存储)介质中,该记录(存储)介质诸如光盘、硬盘(磁盘)或闪速存储器。

[1597] 如上文所述的图 250 的接收系统可被应用于用于记录电视广播的记录器等。

[1598] 应当注意,在图 250 中,接收系统可以包括信息源解码处理部件 1103,从而使记录部件 1121 记录由信息源解码处理部件 1103 执行信息源解码处理之后的信号,即通过解码而获得的图像或声音。

[1599] 本领域的技术人员应当理解,根据设计需要和其他因素,在所附权利要求或其等同方案的范围内,可以进行各种修改、组合、子组合和变更。

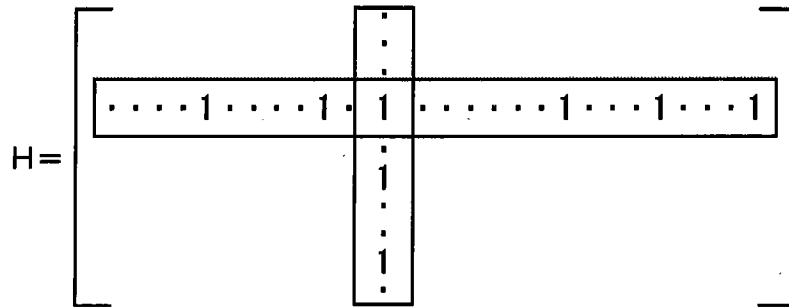


图 1

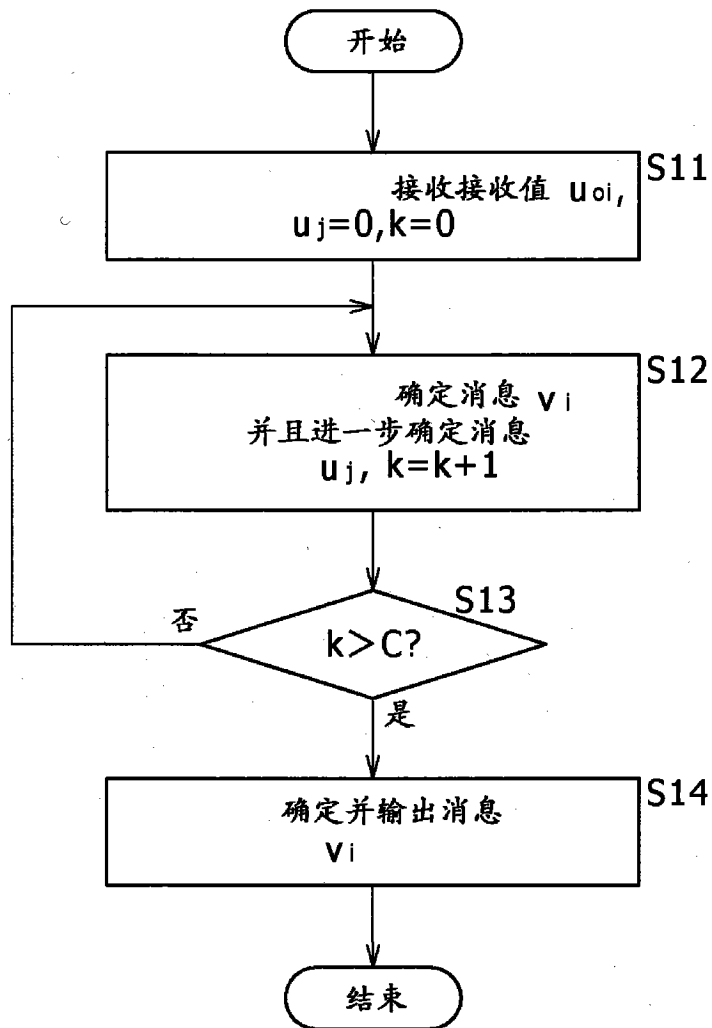


图 2

$$H = \begin{bmatrix} 1 & 1 & 1 & 0 & 0 & 0 & 1 & 0 & 1 & 1 & 0 & 0 \\ 1 & 1 & 0 & 1 & 1 & 0 & 0 & 0 & 0 & 0 & 1 & 1 \\ 0 & 0 & 1 & 1 & 1 & 1 & 1 & 0 & 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 1 & 1 & 1 & 0 & 1 & 1 & 0 & 0 & 1 \\ 1 & 1 & 0 & 0 & 0 & 1 & 0 & 1 & 0 & 1 & 1 & 0 \\ 0 & 0 & 1 & 0 & 0 & 0 & 1 & 1 & 1 & 0 & 1 & 1 \end{bmatrix}$$

图 3

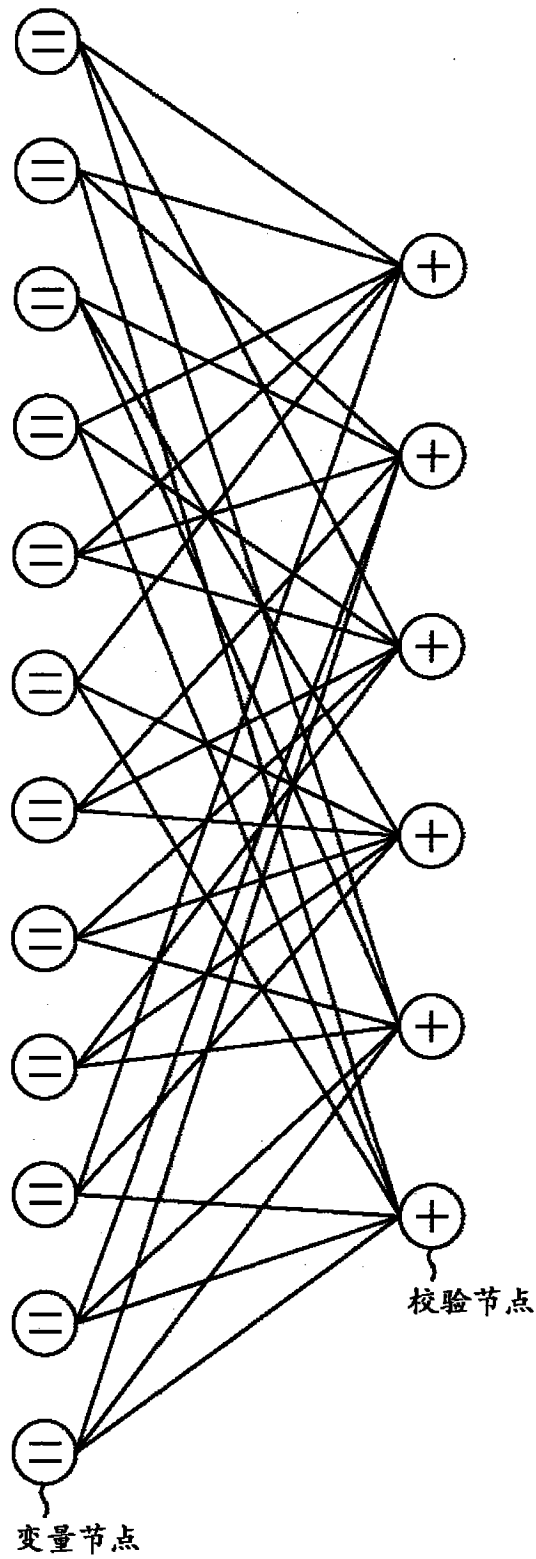


图 4

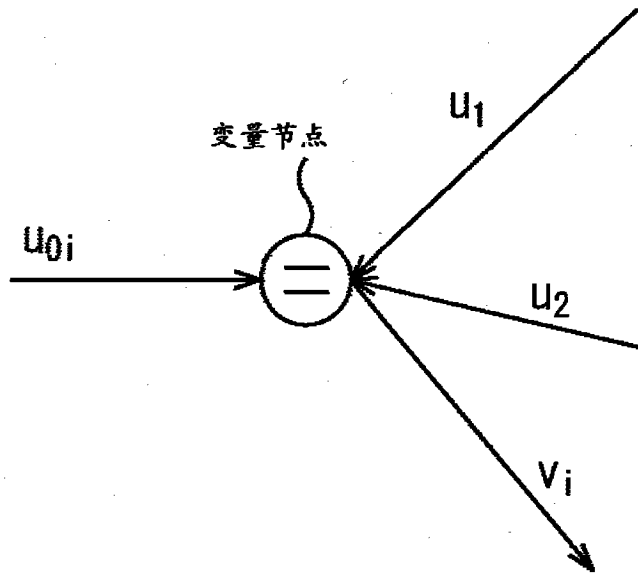


图 5

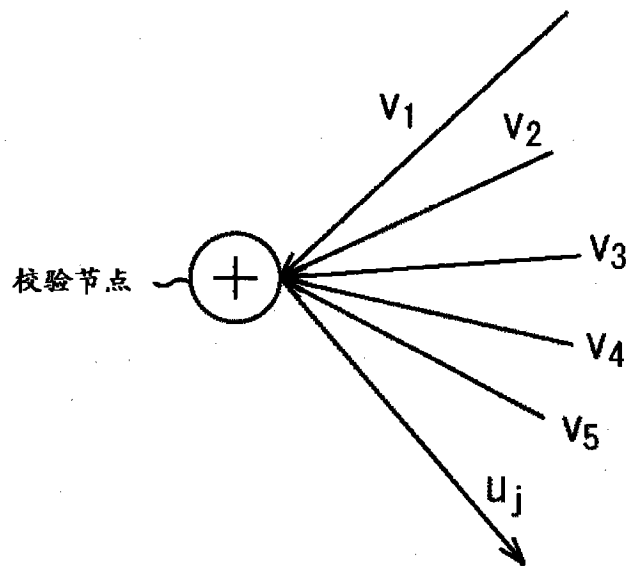


图 6

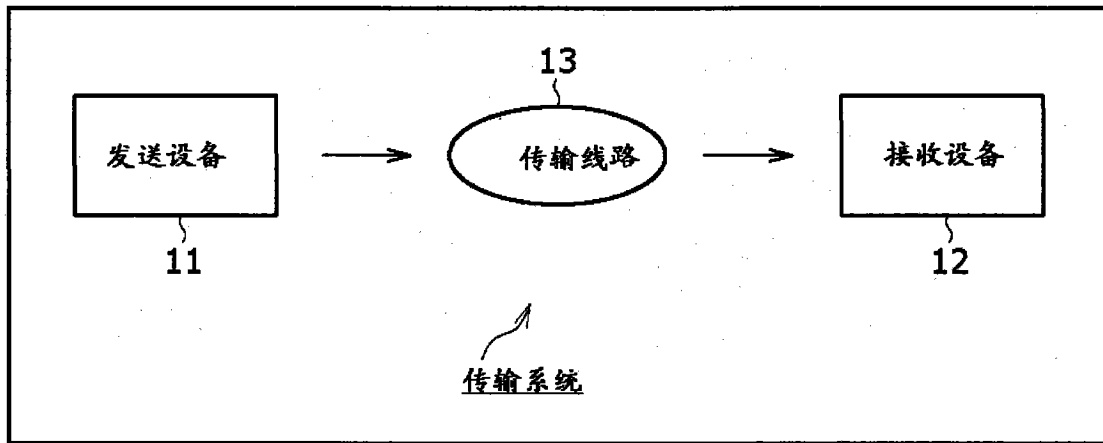


图 7

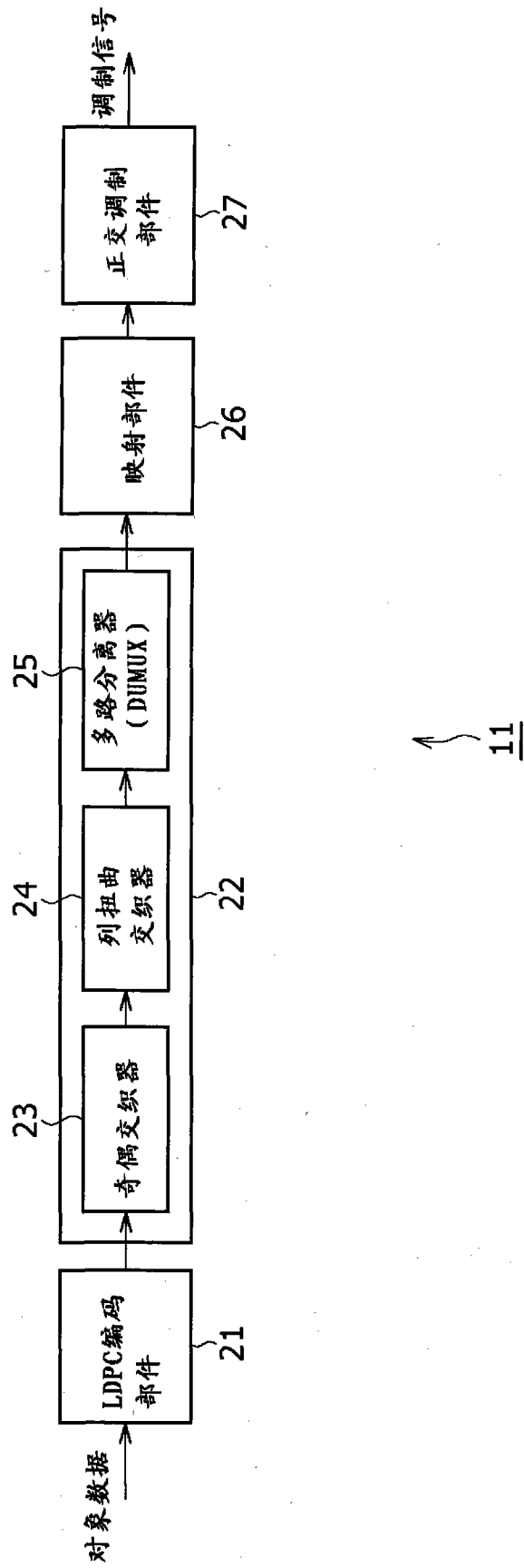


图 8

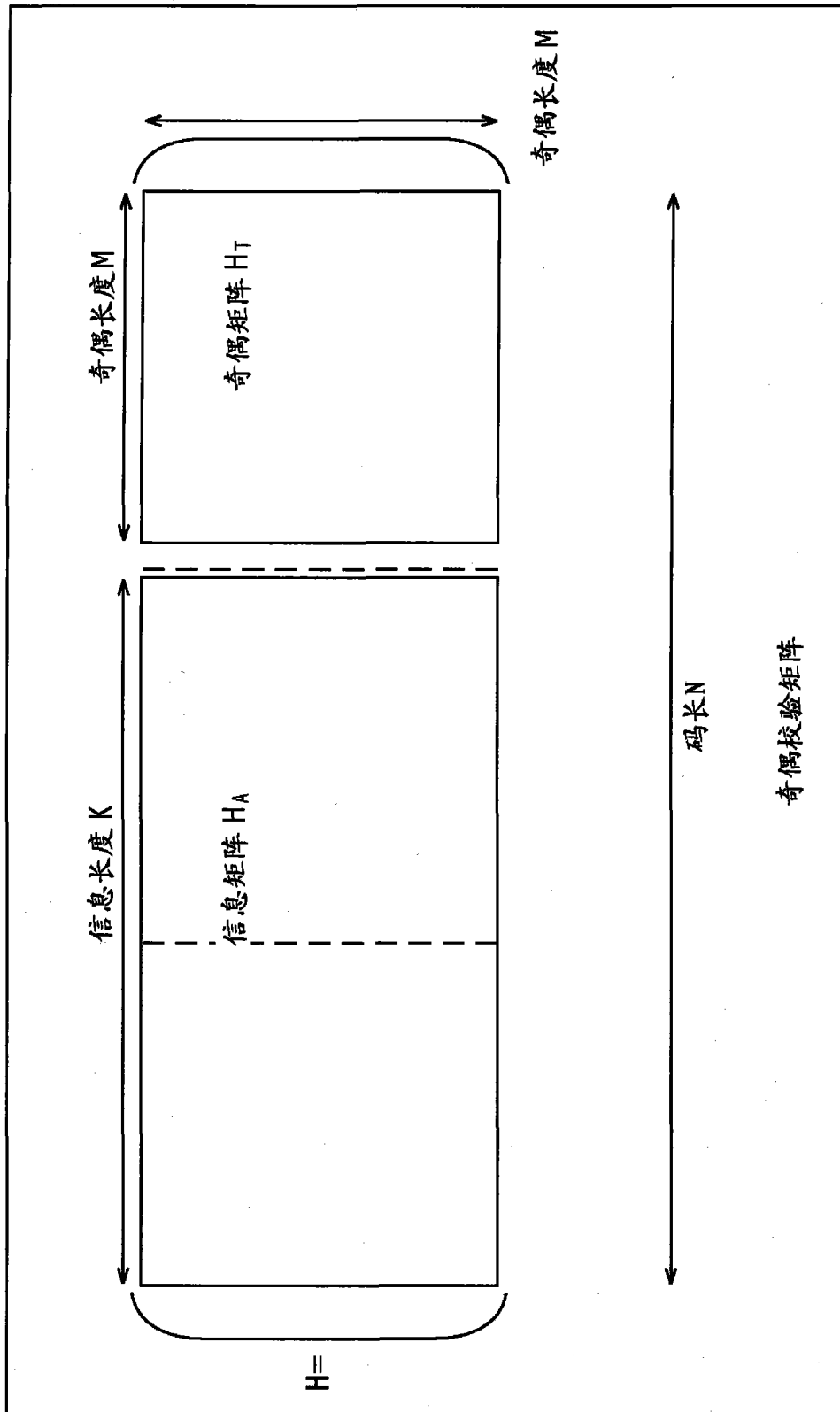


图 9

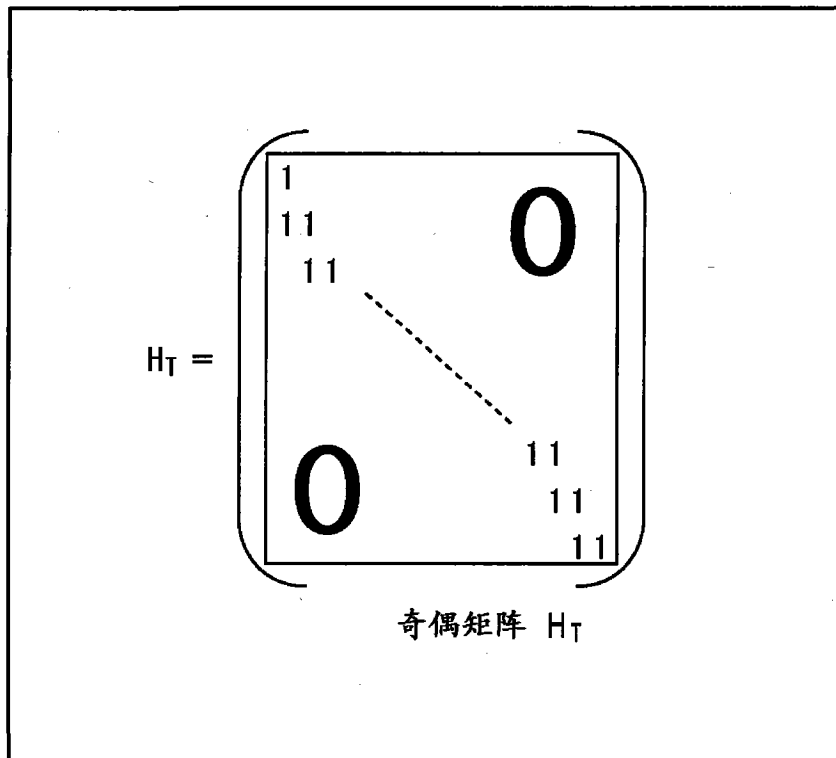


图 10

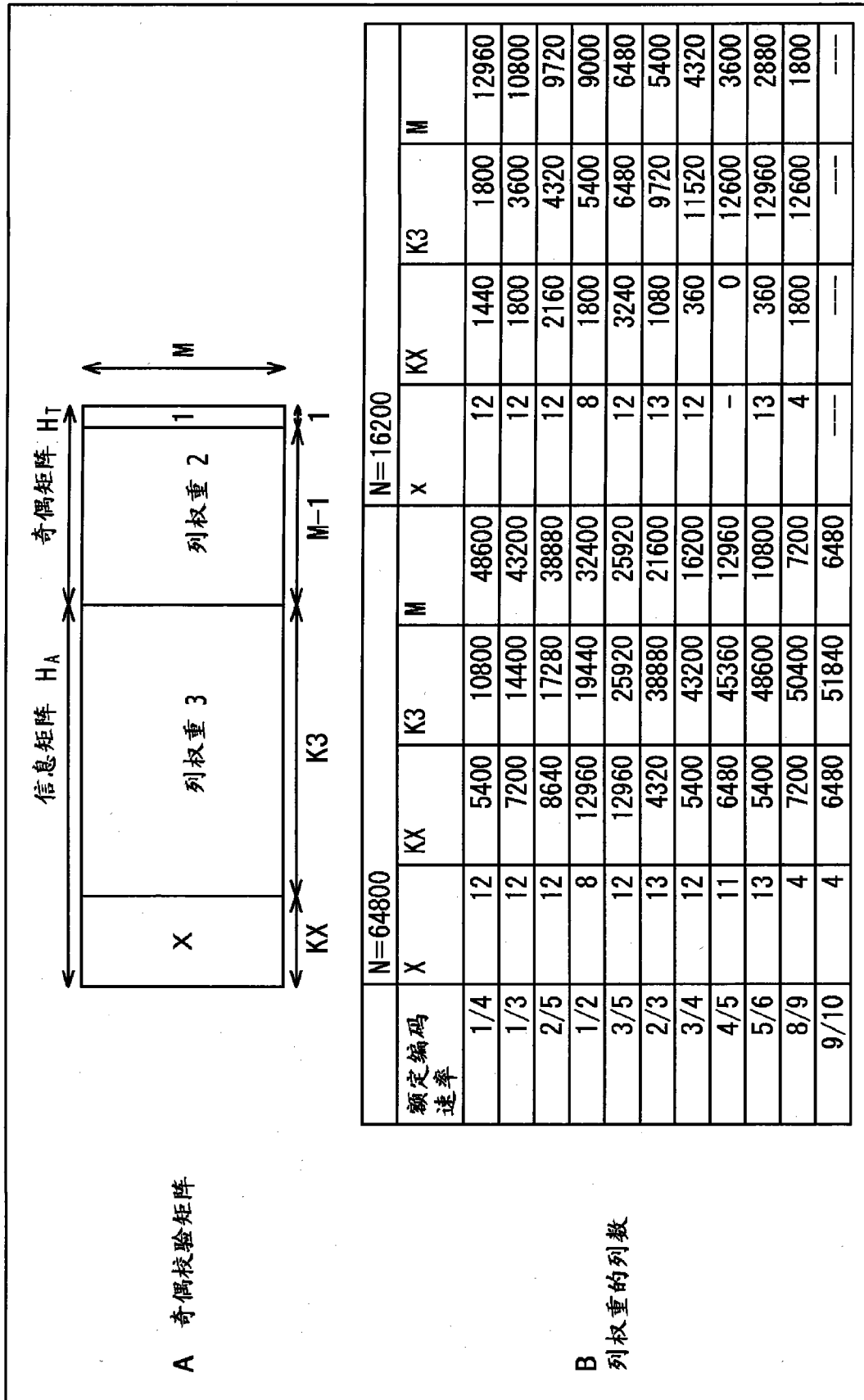


图 11

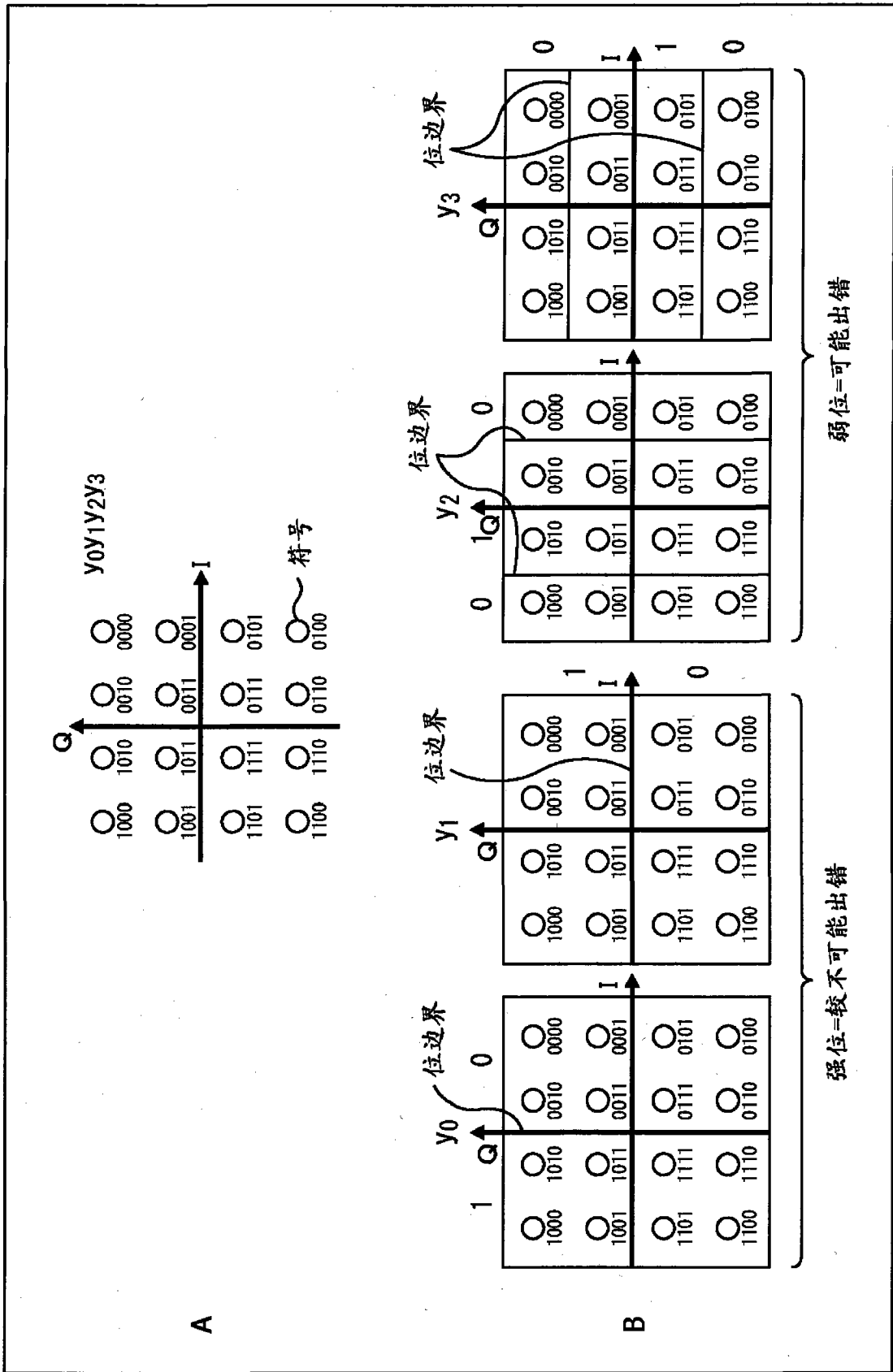


图 12

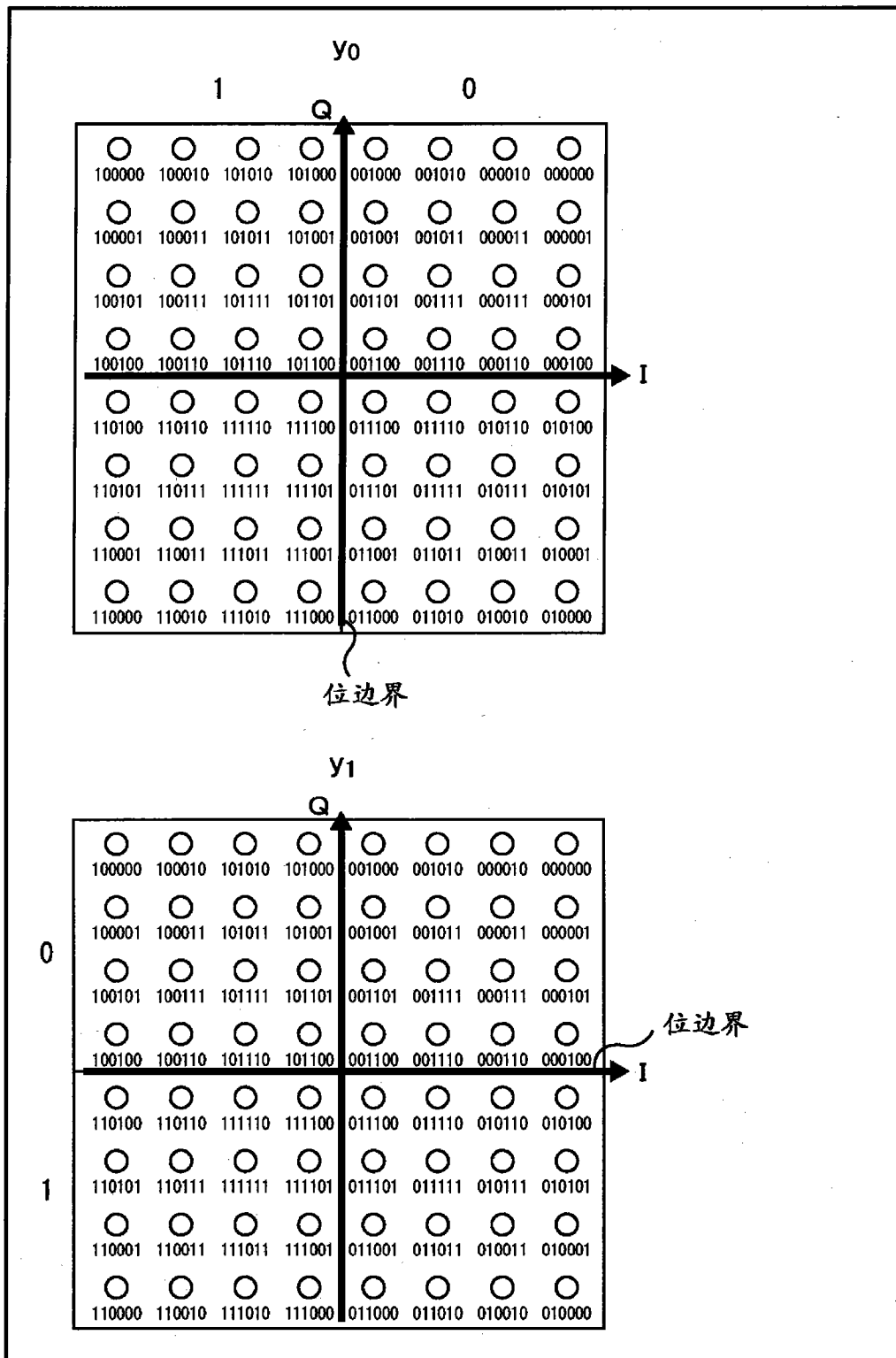


图 13

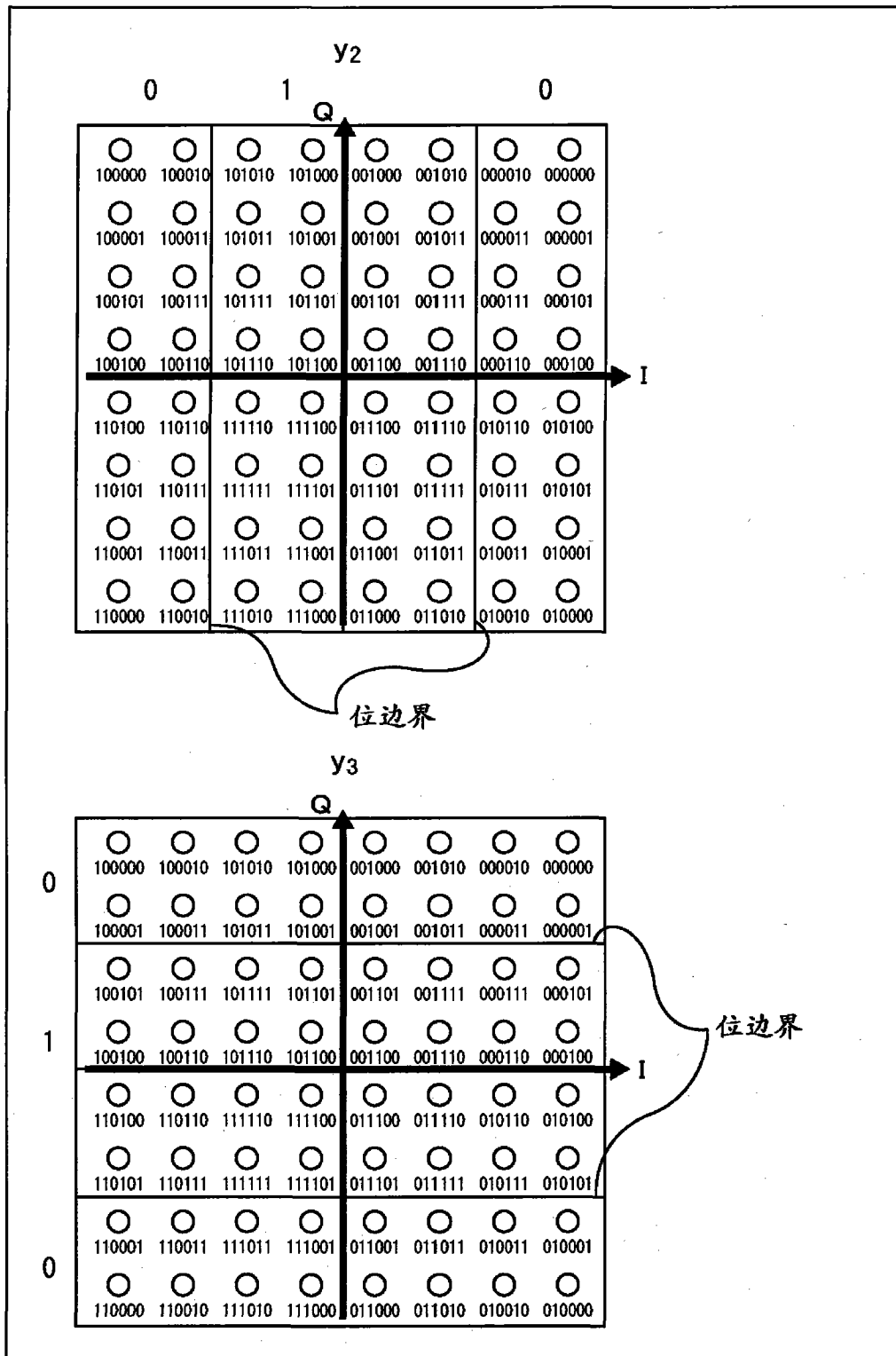


图 14

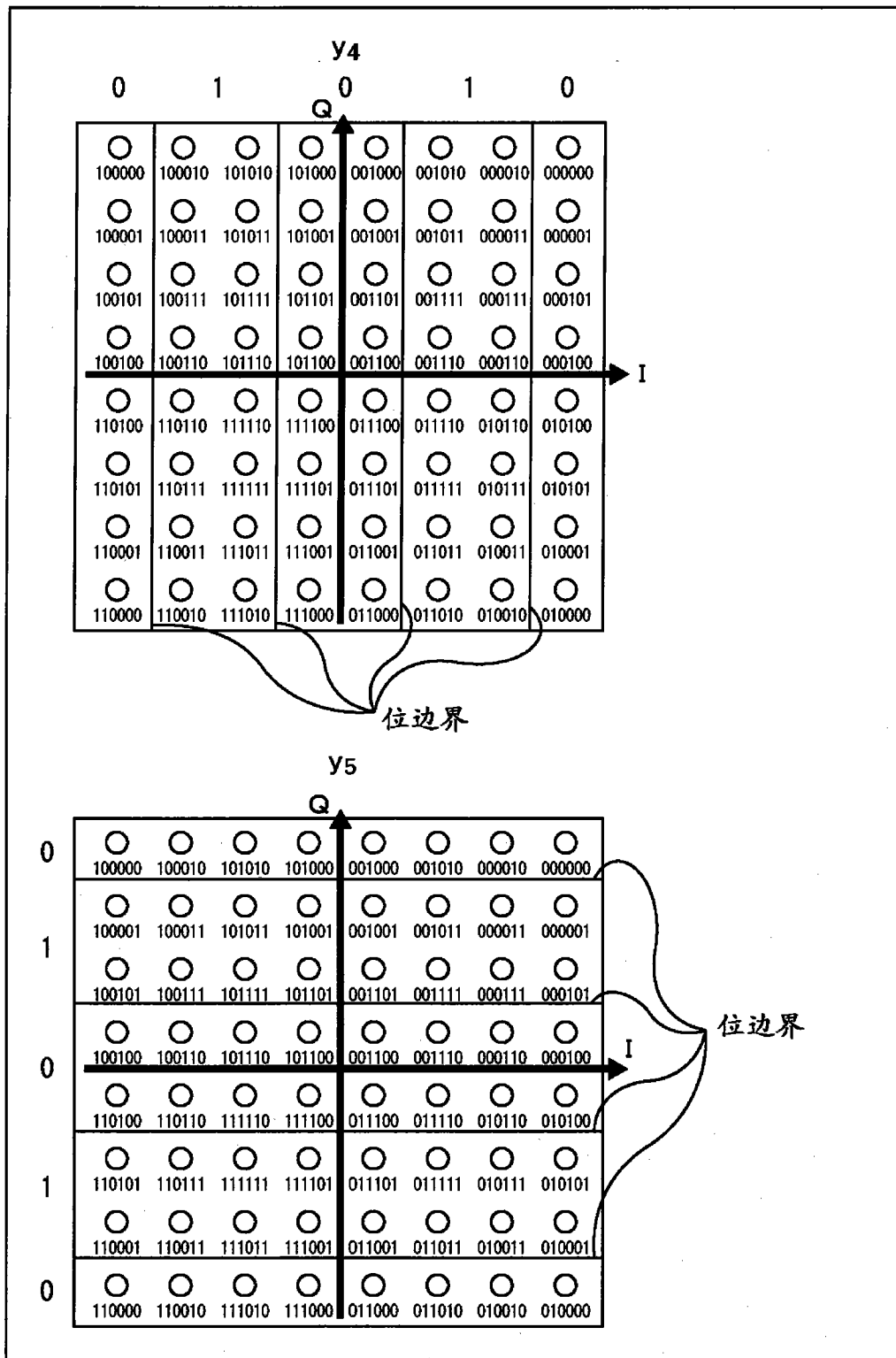


图 15

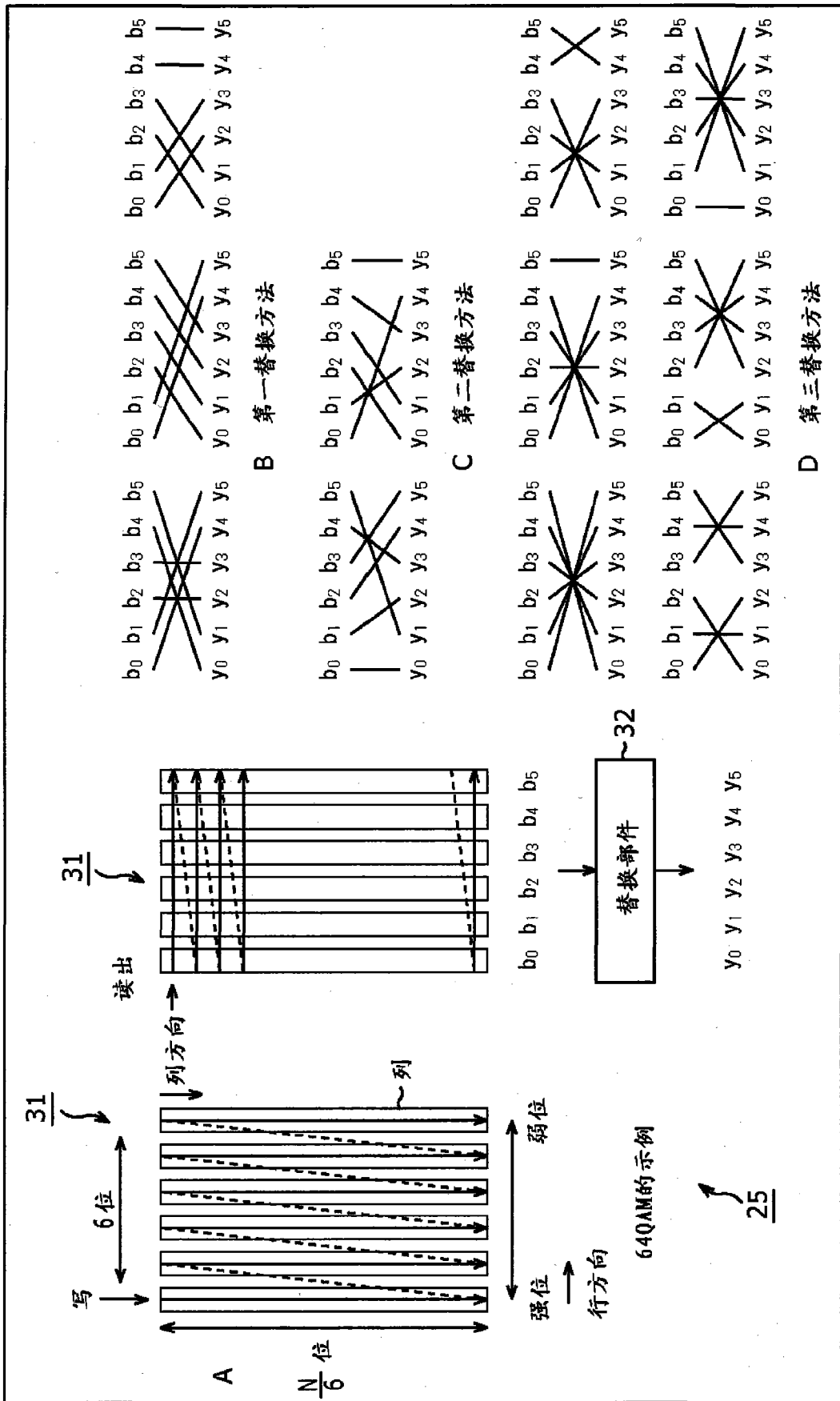


图 16

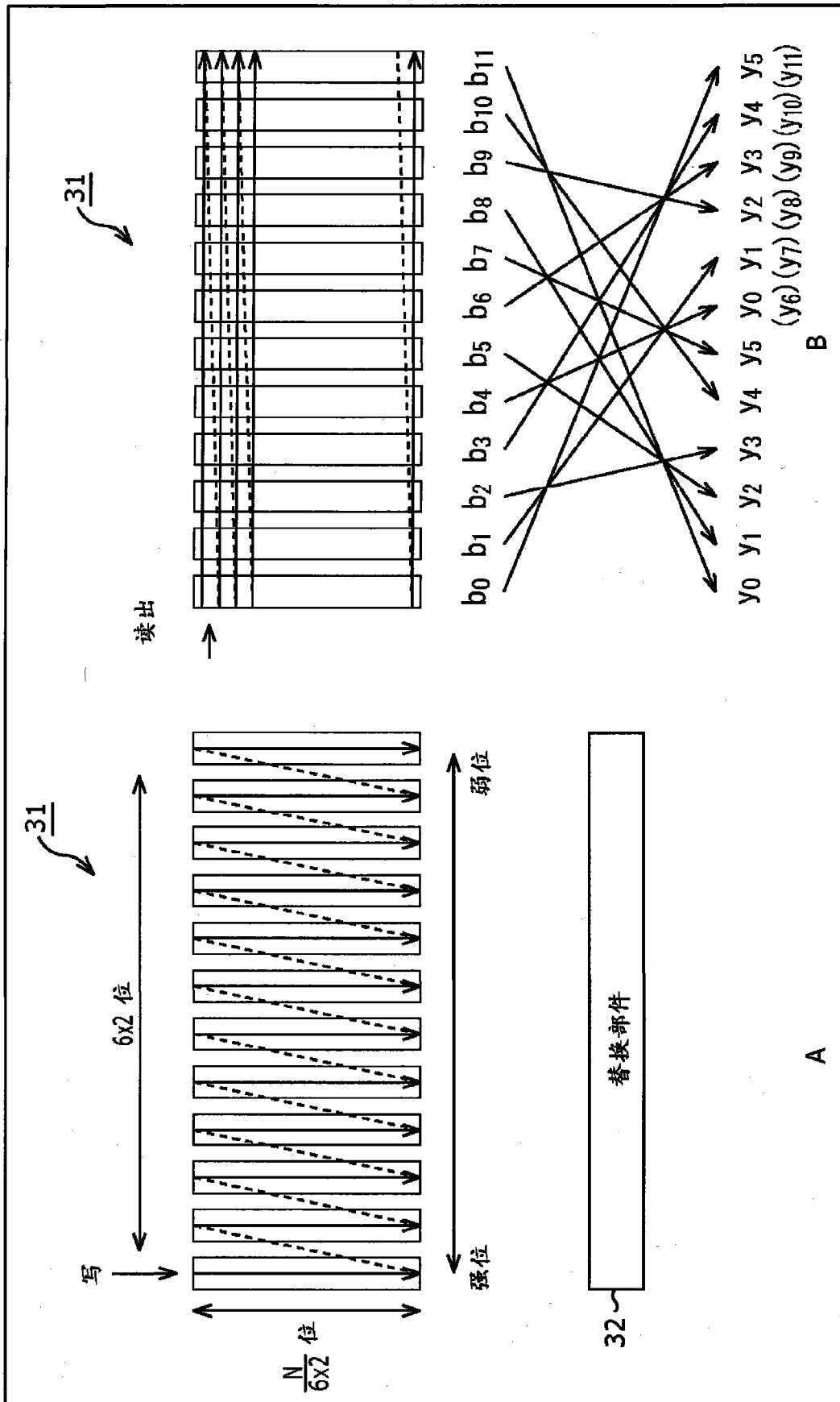


图 17

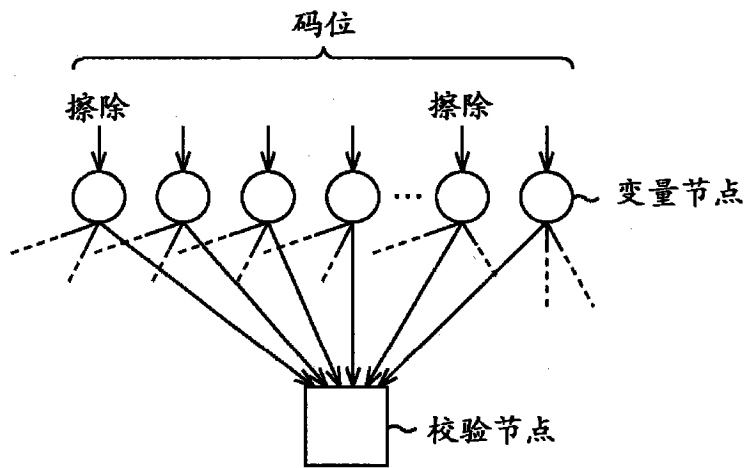


图 18

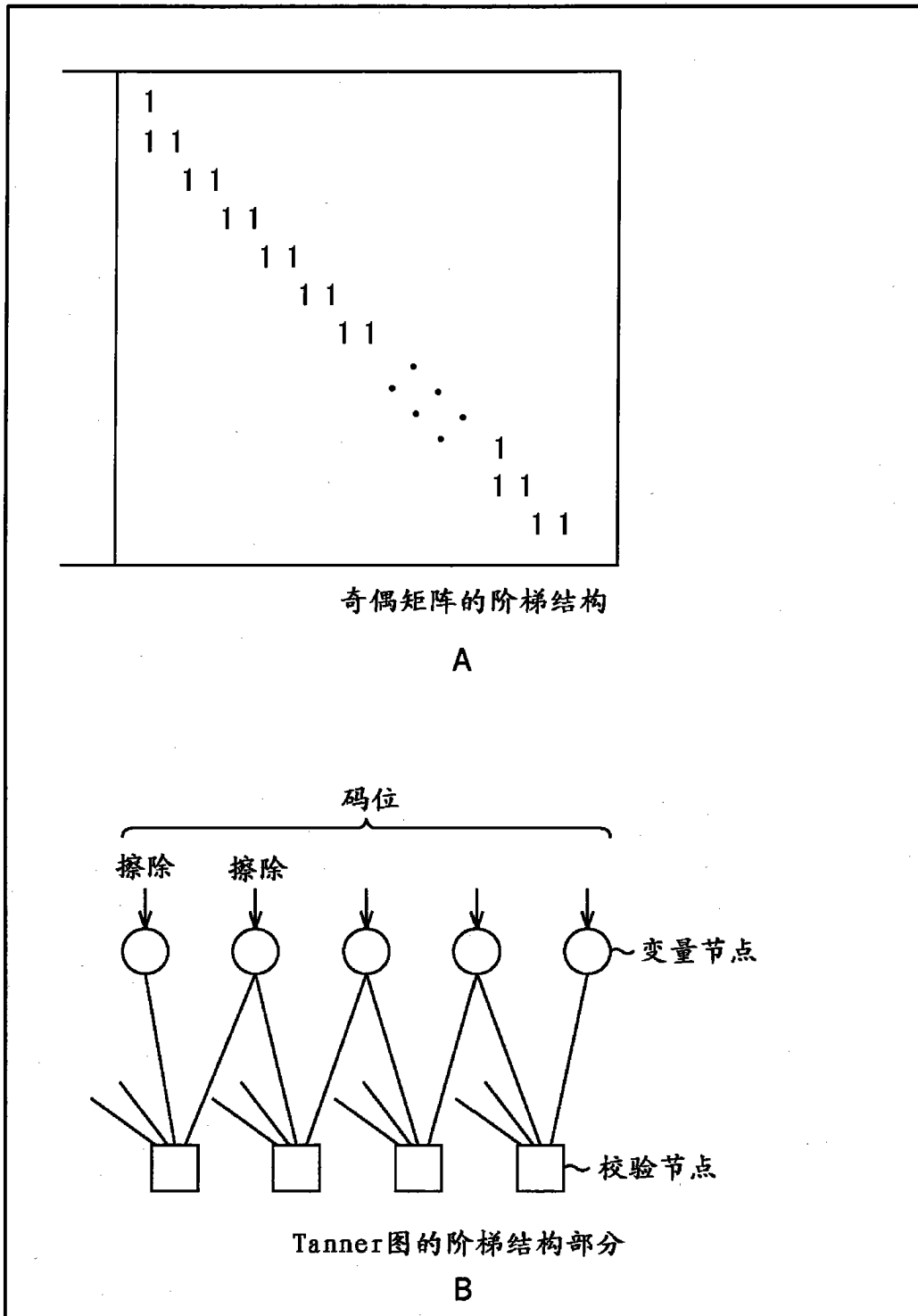


图 19

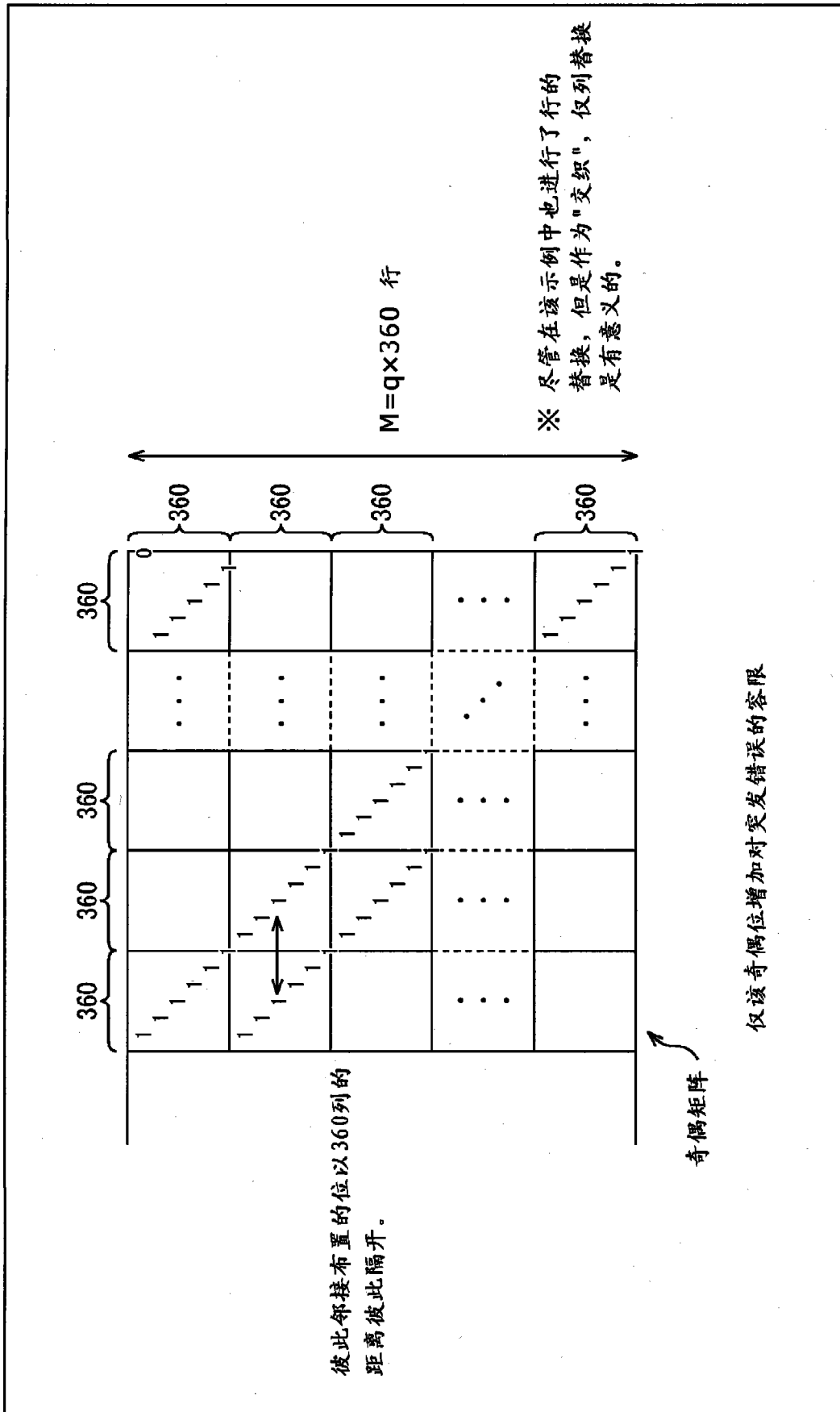


图 20

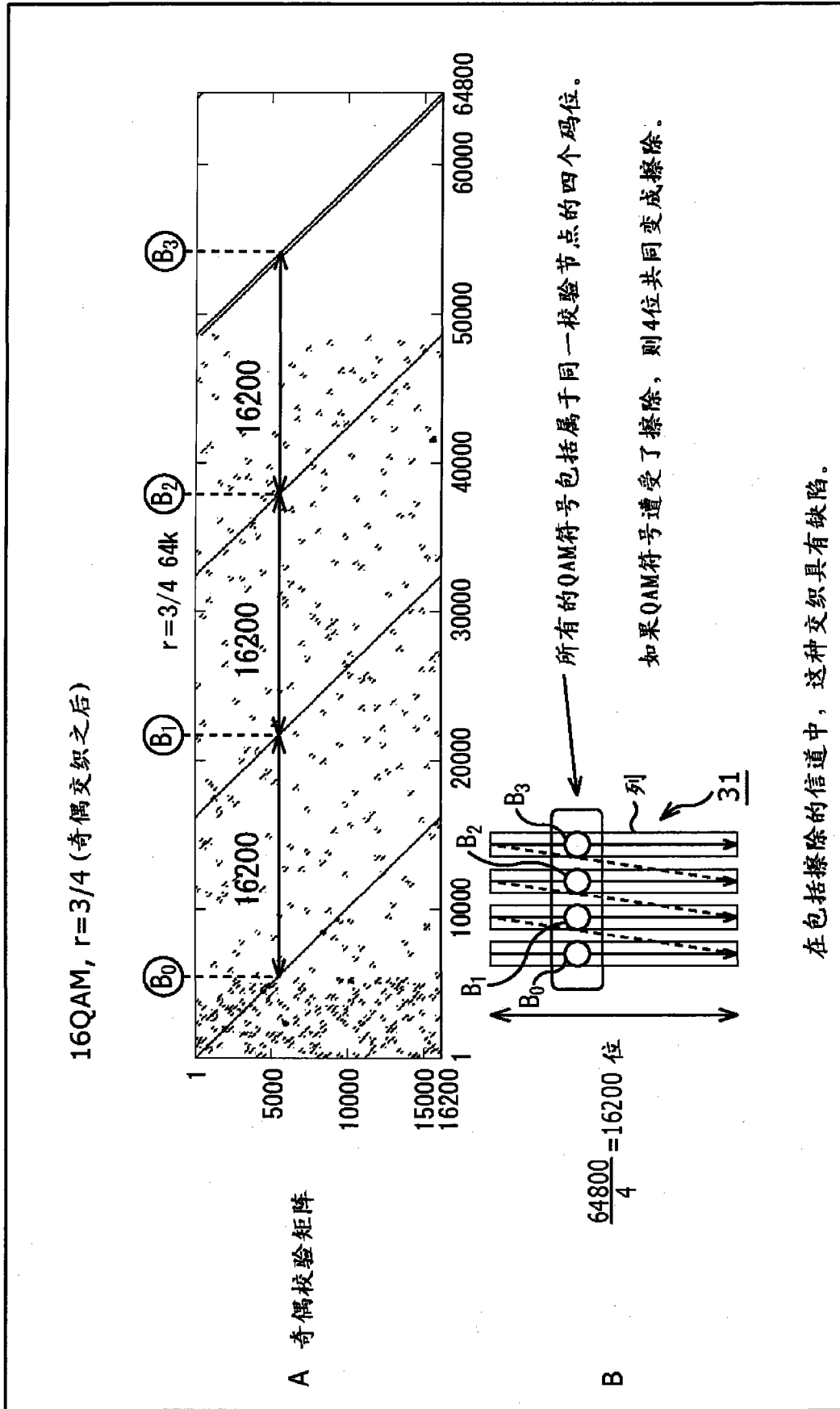


图 21

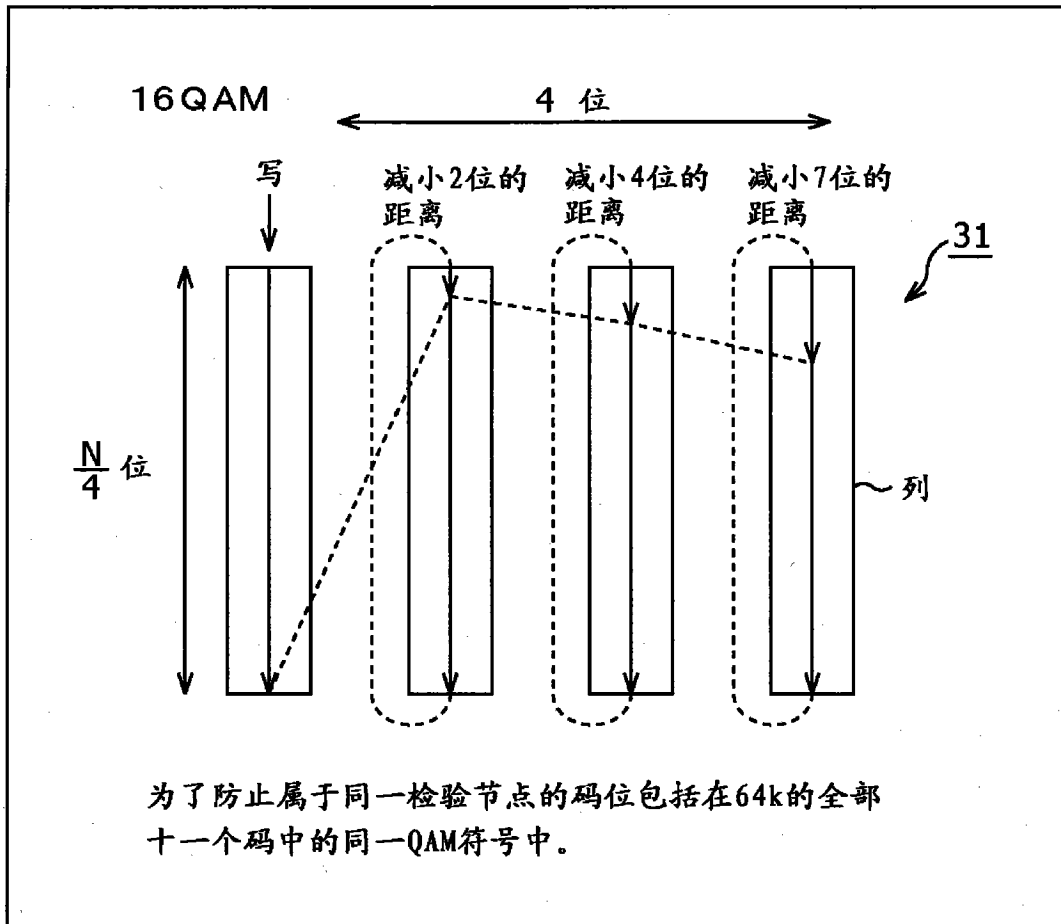


图 22

所需的存储单元数 mb	b=1 (第一至第三替换方法)		b=2 (第四替换方法)		mb列中的写起始位置																									
	2	4	2	4	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24		
2	QPSK		0	2																										
4	16QAM	QPSK	0	2	4	7																								
6	64QAM		0	2	5	9	10	13																						
8	256QAM	16QAM	0	0	2	4	4	5	7	7																				
10	1024QAM		0	3	6	8	11	13	15	17	18	20																		
12	4096QAM	64QAM	0	0	2	2	3	4	4	5	5	7	8	9																
16		256QAM	0	2	2	2	2	3	3	4	7	15	16	20	22	22	27	27	28	32										
20		1024QAM	0	1	3	4	5	6	6	6	9	13	14	14	16	21	21	23	25	25	26	28	30							
24		4096QAM	0	5	8	8	8	8	8	8	10	10	10	12	13	16	17	19	21	22	23	26	28	30	39	40	41	41	41	

图 23

所需的存储器列数 mb	b=1 (第一至第三替换方法)	b=2 (第四替换方法)	mb 列中的写起始位置																							
			1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24
2	QPSK		0	0																						
4	16QAM	QPSK	0	2	3	3																				
6	64QAM		0	0	2	3	7	7																		
8	256QAM	16QAM	0	0	0	1	7	20	20	21																
10	1024QAM		0	1	2	2	3	3	4	4	5	7														
12	4096QAM	64QAM	0	0	0	2	2	2	3	3	3	6	7	7												
20		1024QAM	0	0	0	2	2	2	2	2	2	5	5	5	5	7	7	7	7	8	8	10				
24		4096QAM	0	0	0	0	0	0	0	0	1	1	1	2	2	3	3	7	9	9	10	10	10	10	10	11

图 24

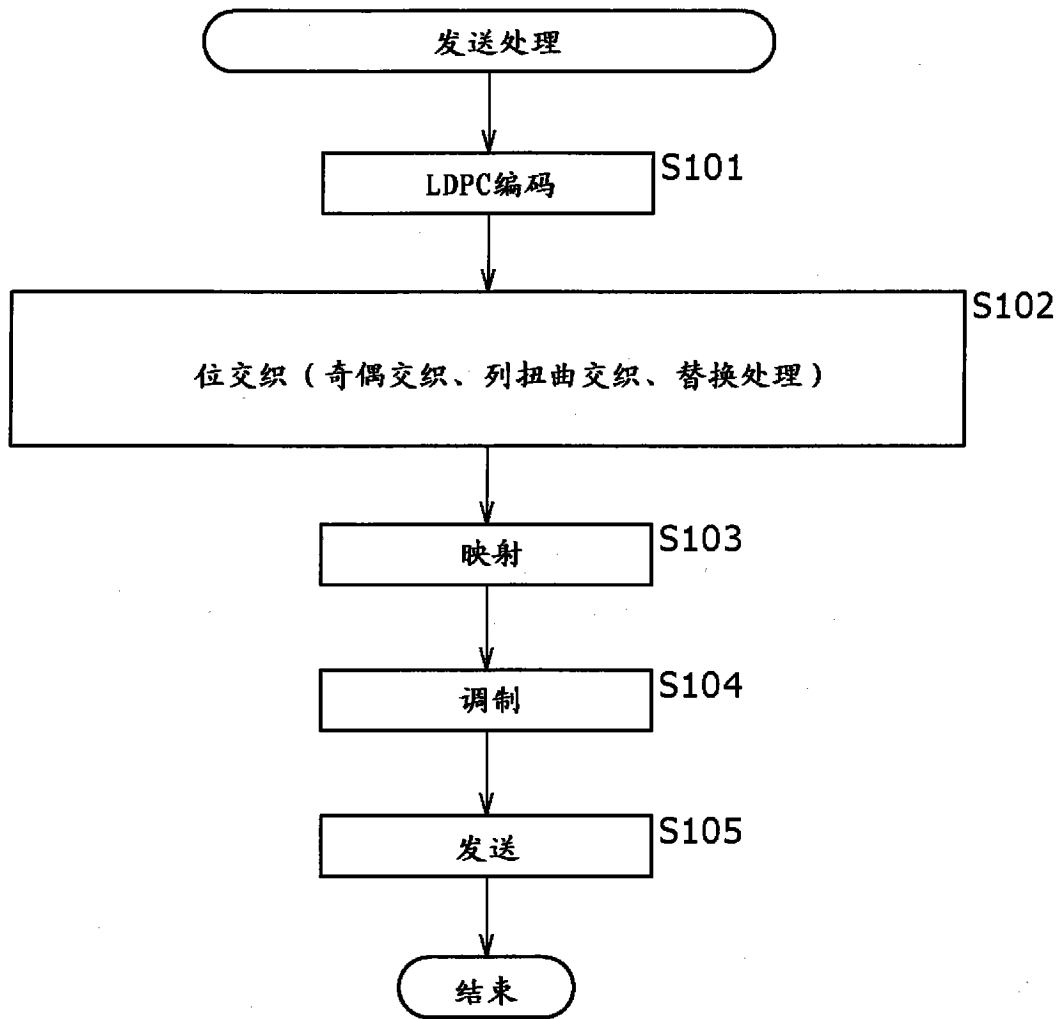


图 25

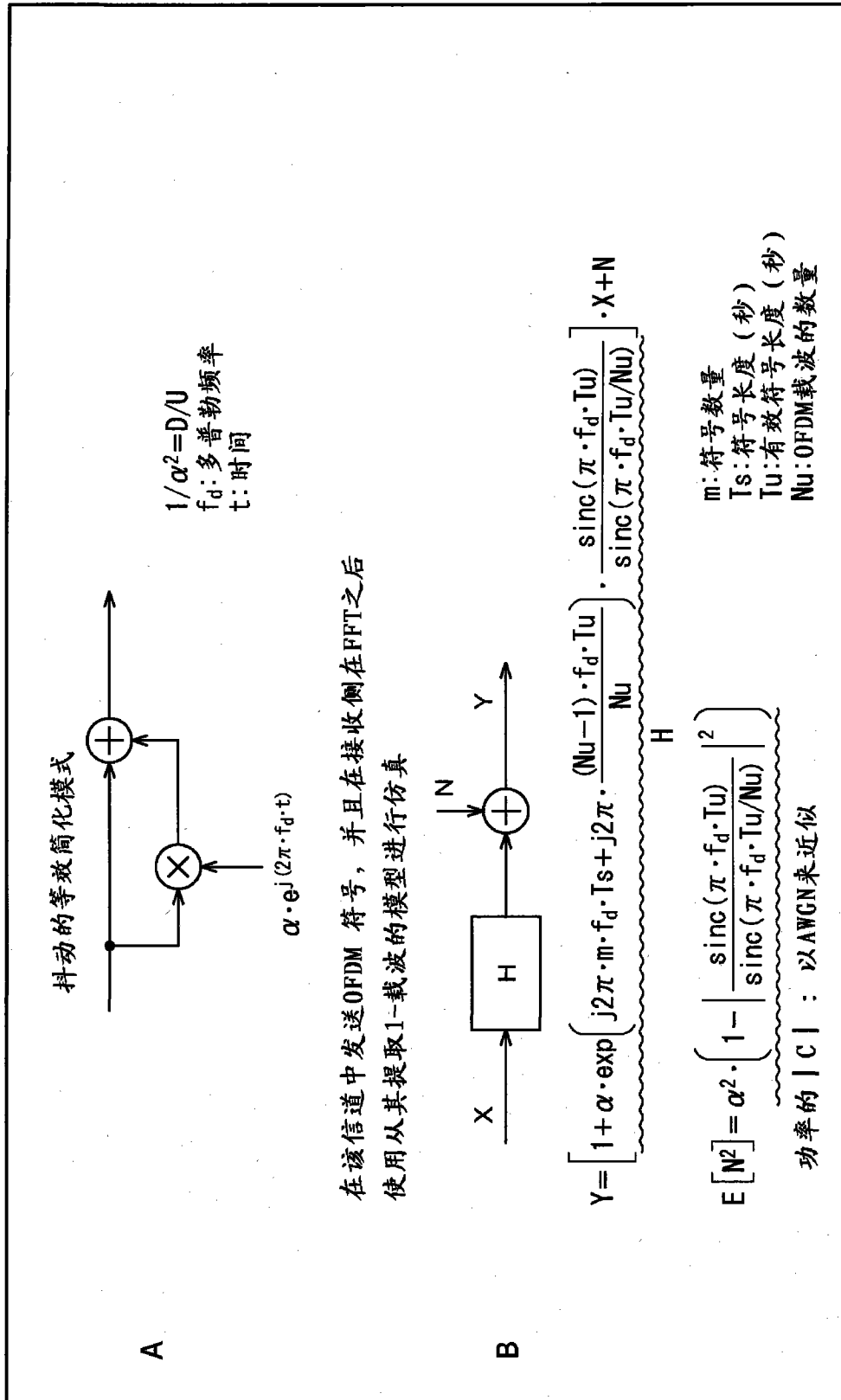


图 26

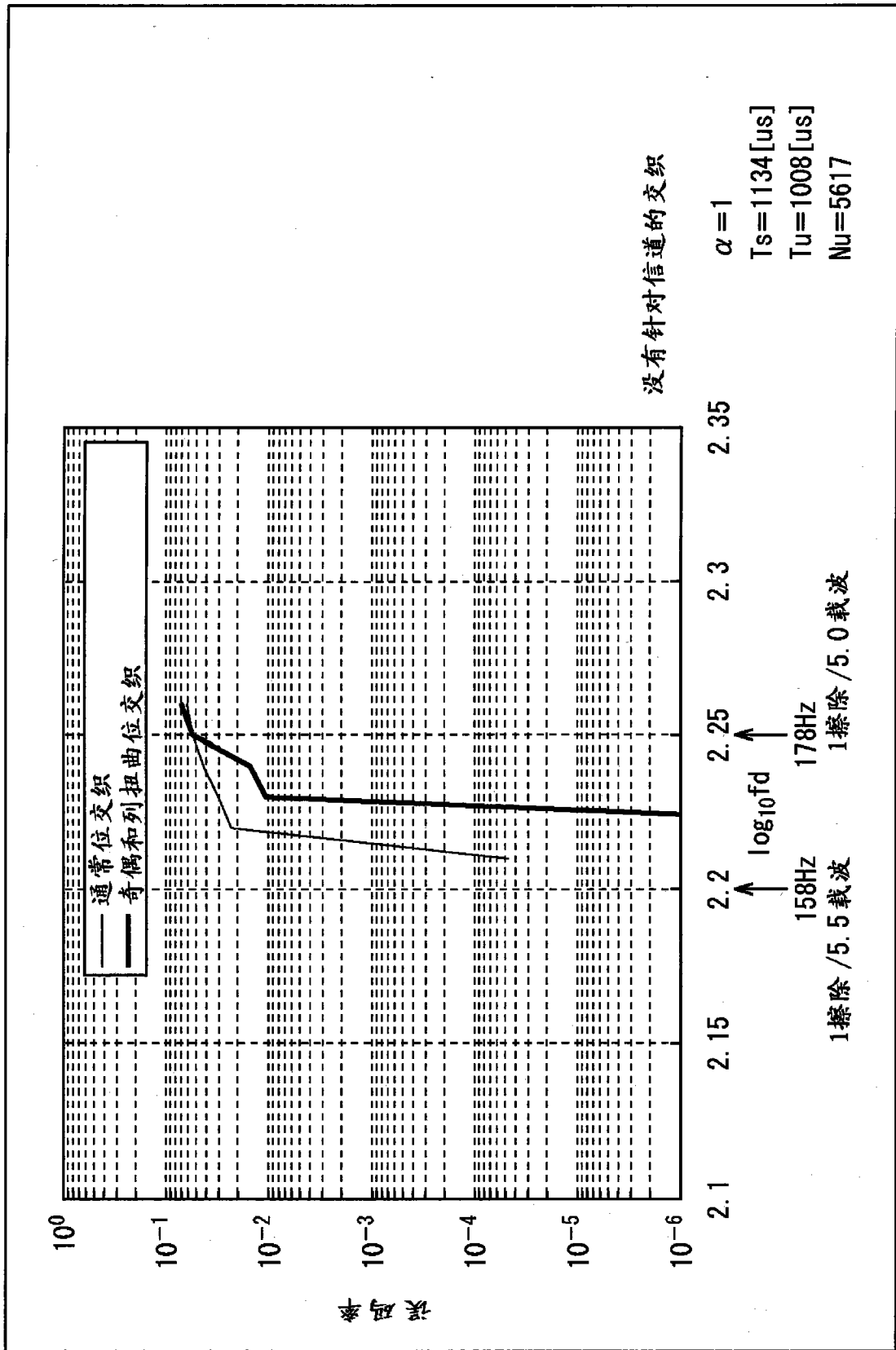


图 27

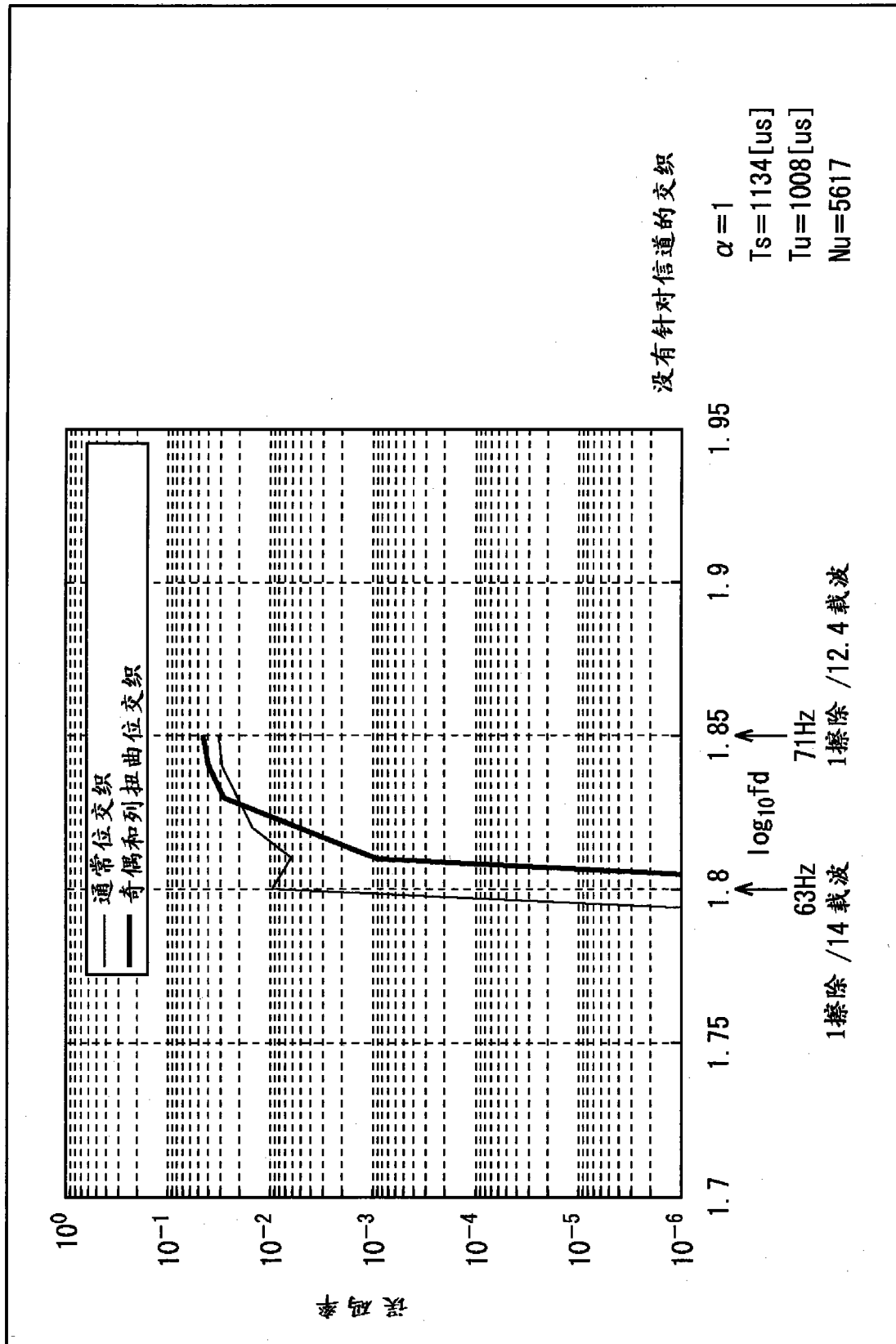


图 28

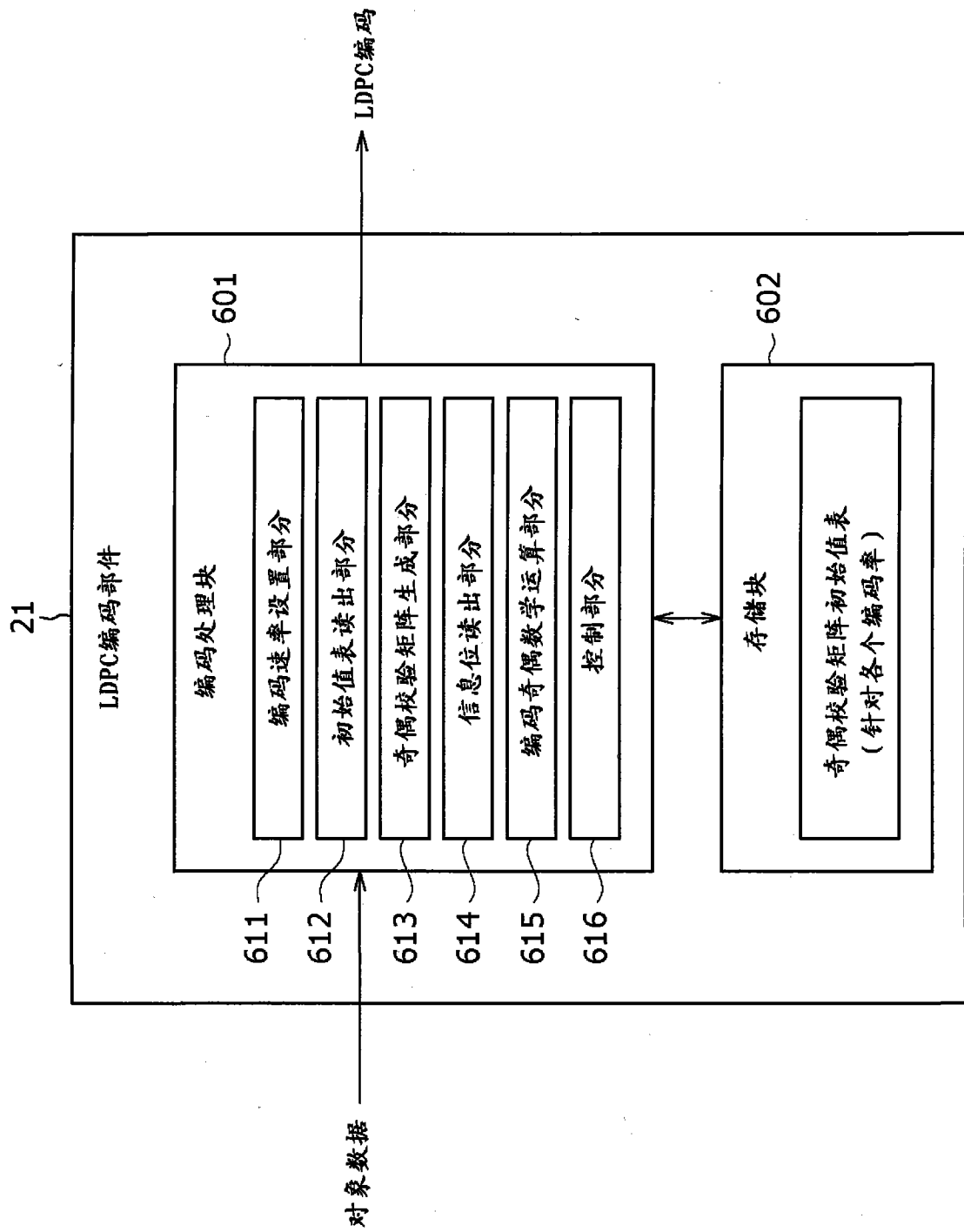


图 29

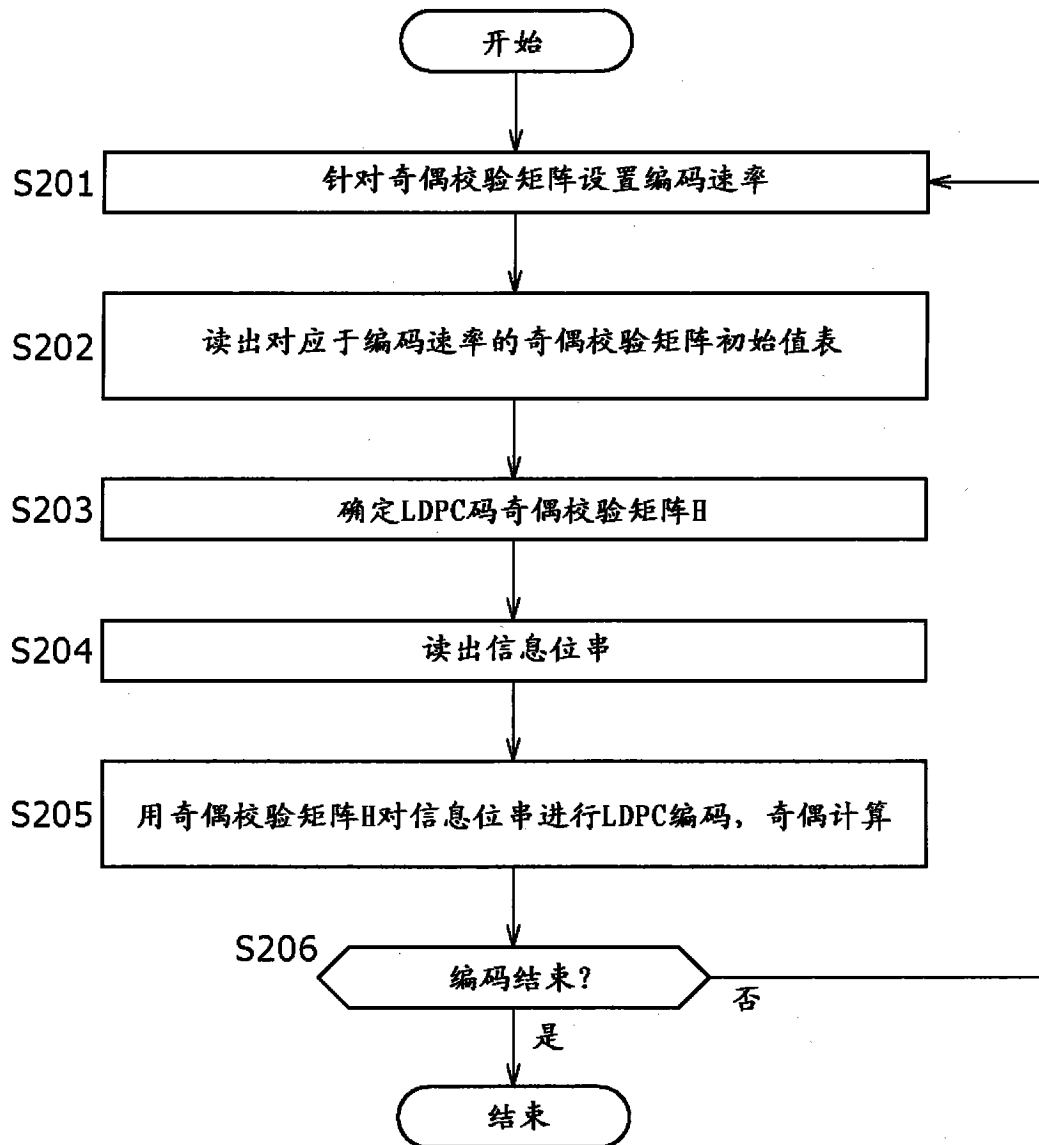


图 30

r2/3 16K	
0	2084 1613 1548 1286 1460 3196 4297 2481 3369 3451 4620 2622
1	122 1516 3448 2880 1407 1847 3799 3529 373 971 4358 3108
2	259 3399 929 2650 864 3996 3833 107 5287 164 3125 2350
3	342 3529
4	4198 2147
5	1880 4836
6	3864 4910
7	243 1542
8	3011 1436
9	2167 2512
10	4606 1003
11	2835 705
12	3426 2365
13	3848 2474
14	1360 1743
0	163 2536
1	2583 1180
2	1542 509
3	4418 1005
4	5212 5117
5	2155 2922
6	347 2696
7	226 4296
8	1560 487
9	3926 1640
10	149 2928
11	2364 563
12	635 688
13	231 1684
14	1129 3894

奇偶校验矩阵初始值表，其中 $r = \frac{2}{3}$ ， $N = 16200$

图 31

奇偶校验矩阵初始值表, 其中 $r = \frac{2}{3}$, $N = 64800$

r2/3 64K												
0	10491	16043	506	12826	8065	8226	2767	240	18673	9279	10579	20928
1	17819	8313	6433	6224	5120	5824	12812	17187	9940	13447	13825	18483
2	17957	6024	8681	18628	12794	5915	14576	10970	12064	20437	4455	7151
3	19777	6183	9972	14536	8182	17749	11341	5556	4379	17434	15477	18532
4	4651	19689	1608	659	16707	14335	6143	3058	14618	17894	20684	5306
5	9778	2552	12096	12369	15198	16890	4851	3109	1700	18725	1997	15882
6	486	6111	13743	11537	5591	7433	15227	14145	1483	3887	17431	12430
7	20647	14311	11734	4180	8110	5525	12141	15761	18661	18441	10569	8192
8	3791	14759	15264	19918	10132	9062	10010	12786	10675	9682	19246	5454
9	19525	9485	7777	19999	8378	9209	3163	20232	6690	16518	716	7353
10	4588	6709	20202	10905	915	4317	11073	13576	16433	368	3508	21171
11	14072	4033	19959	12608	631	19494	14160	8249	10223	21504	12395	4322
12	13800	14161										
13	2948	9647										
14	14693	16027										
15	20506	11082										
16	1143	9020										
17	13501	4014										
18	1548	2190										
19	12216	21556										
20	2095	19897										
21	4189	7958										
22	15940	10048										
23	515	12614										
24	8501	8450										
25	17595	16784										
26	5913	8495										
27	16394	10423										
28	7409	6981										
29	6678	15939										
30	20344	12987										
31	2510	14588										
32	17918	6655										
33	6703	19451										
34	496	4217										
35	7290	5766										
36	10521	8925										
37	20379	11905										
38	4090	5838										
39	19082	17040										

图 32

40	20233	12352
41	19365	19546
42	6249	19030
43	11037	19193
44	19760	11772
45	19644	7428
46	16076	3521
47	11779	21062
48	13062	9682
49	8934	5217
50	11087	3319
51	18892	4356
52	7894	3898
53	5963	4360
54	7346	11726
55	5182	5609
56	2412	17295
57	9845	20494
58	6687	1864
59	20564	5216
0	18226	17207
1	9380	8266
2	7073	3065
3	18252	13437
4	9161	15642
5	10714	10153
6	11585	9078
7	5359	9418
8	9024	9515
9	1206	16354
10	14994	1102
11	9375	20796
12	15964	6027
13	14789	6452
14	8002	18591
15	14742	14089
16	253	3045
17	1274	19286
18	14777	2044
19	13920	9900
20	452	7374

图 33

21 18206 9921
22 6131 5414
23 10077 9726
24 12045 5479
25 4322 7990
26 15616 5550
27 15561 10661
28 20718 7387
29 2518 18804
30 8984 2600
31 6516 17909
32 11148 98
33 20559 3704
34 7510 1569
35 16000 11692
36 9147 10303
37 16650 191
38 15577 18685
39 17167 20917
40 4256 3391
41 20092 17219
42 9218 5056
43 18429 8472
44 12093 20753
45 16345 12748
46 16023 11095
47 5048 17595
48 18995 4817
49 16483 3536
50 1439 16148
51 3661 3039
52 19010 18121
53 8968 11793
54 13427 18003
55 5303 3083
56 531 16668
57 4771 6722
58 5695 7960
59 3589 14630

图 34

r3/4 16K	
3	3198 478 4207 1481 1009 2616 1924 3437 554 683 1801
4	2681 2135
5	3107 4027
6	2637 3373
7	3830 3449
8	4129 2060
9	4184 2742
10	3946 1070
11	2239 984
0	1458 3031
1	3003 1328
2	1137 1716
3	132 3725
4	1817 638
5	1774 3447
6	3632 1257
7	542 3694
8	1015 1945
9	1948 412
10	995 2238
11	4141 1907
0	2480 3079
1	3021 1088
2	713 1379
3	997 3903
4	2323 3361
5	1110 986
6	2532 142
7	1690 2405
8	1298 1881
9	615 174
10	1648 3112
11	1415 2808

奇偶校验矩阵初始值表，其中 $r = \frac{3}{4}$ ， $N = 16200$

图 35

奇偶校验矩阵初始值表, 其中 $r = \frac{3}{4}$, $N = 64800$

r3/4 64K											
0	6385	7901	14611	13389	11200	3252	5243	2504	2722	821	7374
1	11359	2698	357	13824	12772	7244	6752	15310	852	2001	11417
2	7862	7977	6321	13612	12197	14449	15137	13860	1708	6399	13444
3	1560	11804	6975	13292	3646	3812	8772	7306	5795	14327	7866
4	7626	11407	14599	9689	1628	2113	10809	9283	1230	15241	4870
5	1610	5699	15876	9446	12515	1400	6303	5411	14181	13925	7358
6	4059	8836	3405	7853	7992	15336	5970	10368	10278	9675	4651
7	4441	3963	9153	2109	12683	7459	12030	12221	629	15212	406
8	6007	8411	5771	3497	543	14202	875	9186	6235	13908	3563
9	3232	6625	4795	546	9781	2071	7312	3399	7250	4932	12652
10	8820	10088	11090	7069	6585	13134	10158	7183	488	7455	9238
11	1903	10818	119	215	7558	11046	10615	11545	14784	7961	15619
12	3655	8736	4917	15874	5129	2134	15944	14768	7150	2692	1469
13	8316	3820	505	8923	6757	806	7957	4216	15589	13244	2622
14	14463	4852	15733	3041	11193	12860	13673	8152	6551	15108	8758
15	3149	11981									
16	13416	6906									
17	13098	13352									
18	2009	14460									
19	7207	4314									
20	3312	3945									
21	4418	6248									
22	2669	13975									
23	7571	9023									
24	14172	2967									
25	7271	7138									
26	6135	13670									
27	7490	14559									
28	8657	2466									
29	8599	12834									
30	3470	3152									
31	13917	4365									
32	6024	13730									
33	10973	14182									
34	2464	13167									
35	5281	15049									
36	1103	1849									
37	2058	1069									
38	9654	6095									
39	14311	7667									

图 36

40 15617 8146
41 4588 11218
42 13660 6243
43 8578 7874
44 11741 2686
0 1022 1264
1 12604 9965
2 8217 2707
3 3156 11793
4 354 1514
5 6978 14058
6 7922 16079
7 15087 12138
8 5053 6470
9 12687 14932
10 15458 1763
11 8121 1721
12 12431 549
13 4129 7091
14 1426 8415
15 9783 7604
16 6295 11329
17 1409 12061
18 8065 9087
19 2918 8438
20 1293 14115
21 3922 13851
22 3851 4000
23 5865 1768
24 2655 14957
25 5565 6332
26 4303 12631
27 11653 12236
28 16025 7632
29 4655 14128
30 9584 13123
31 13987 9597
32 15409 12110
33 8754 15490
34 7416 15325
35 2909 15549

图 37

36 2995 8257
37 9406 4791
38 11111 4854
39 2812 8521
40 8476 14717
41 7820 15360
42 1179 7939
43 2357 8678
44 7703 6216
0 3477 7067
1 3931 13845
2 7675 12899
3 1754 8187
4 7785 1400
5 9213 5891
6 2494 7703
7 2576 7902
8 4821 15682
9 10426 11935
10 1810 904
11 11332 9264
12 11312 3570
13 14916 2650
14 7679 7842
15 6089 13084
16 3938 2751
17 8509 4648
18 12204 8917
19 5749 12443
20 12613 4431
21 1344 4014
22 8488 13850
23 1730 14896
24 14942 7126
25 14983 8863
26 6578 8564
27 4947 396
28 297 12805
29 13878 6692
30 11857 11186
31 14395 11493

图 38

32	16145	12251
33	13462	7428
34	14526	13119
35	2535	11243
36	6465	12690
37	6872	9334
38	15371	14023
39	8101	10187
40	11963	4848
41	15125	6119
42	8051	14465
43	11139	5167
44	2883	14521

图 39

r4/5	16K
5	896 1565
6	2493 184
7	212 3210
8	727 1339
9	3428 612
0	2663 1947
1	230 2695
2	2025 2794
3	3039 283
4	862 2889
5	376 2110
6	2034 2286
7	951 2068
8	3108 3542
9	307 1421
0	2272 1197
1	1800 3280
2	331 2308
3	465 2552
4	1038 2479
5	1383 343
6	94 236
7	2619 121
8	1497 2774
9	2116 1855
0	722 1584
1	2767 1881
2	2701 1610
3	3283 1732
4	168 1099
5	3074 243
6	3460 945
7	2049 1746
8	566 1427
9	3545 1168

奇偶校验矩阵初始值表，其中 $r = \frac{4}{5}$, $N = 16200$

图 40

奇偶校验矩阵初始值表, 其中 $r = \frac{4}{5}$, $N = 64800$

r4/5 64K	s									
0	149	11212	5575	6360	12559	8108	8505	408	10026	12828
1	5237	490	10677	4998	3869	3734	3092	3509	7703	10305
2	8742	5553	2820	7085	12116	10485	564	7795	2972	2157
3	2699	4304	8350	712	2841	3250	4731	10105	517	7516
4	12067	1351	11992	12191	11267	5161	537	6166	4246	2363
5	6828	7107	2127	3724	5743	11040	10756	4073	1011	3422
6	11259	1216	9526	1466	10816	940	3744	2815	11506	11573
7	4549	11507	1118	1274	11751	5207	7854	12803	4047	6484
8	8430	4115	9440	413	4455	2262	7915	12402	8579	7052
9	3885	9126	5665	4505	2343	253	4707	3742	4166	1556
10	1704	8936	6775	8639	8179	7954	8234	7850	8883	8713
11	11716	4344	9087	11264	2274	8832	9147	11930	6054	5455
12	7323	3970	10329	2170	8262	3854	2087	12899	9497	11700
13	4418	1467	2490	5841	817	11453	533	11217	11962	5251
14	1541	4525	7976	3457	9536	7725	3788	2982	6307	5997
15	11484	2739	4023	12107	6516	551	2572	6628	8150	9852
16	6070	1761	4627	6534	7913	3730	11866	1813	12306	8249
17	12441	5489	8748	7837	7660	2102	11341	2936	6712	11977
18	10155	4210								
19	1010	10483								
20	8900	10250								
21	10243	12278								
22	7070	4397								
23	12271	3887								
24	11980	6836								
25	9514	4356								
26	7137	10281								
27	11881	2526								
28	1969	11477								
29	3044	10921								
30	2236	8724								
31	9104	6340								
32	7342	8582								
33	11675	10405								
34	6467	12775								
35	3186	12198								
0	9621	11445								
1	7486	5611								
2	4319	4879								
3	2196	344								

图 41

4 7527 6650
5 10693 2440
6 6755 2706
7 5144 5998
8 11043 8033
9 4846 4435
10 4157 9228
11 12270 6562
12 11954 7592
13 7420 2592
14 8810 9636
15 689 5430
16 920 1304
17 1253 11934
18 9559 6016
19 312 7589
20 4439 4197
21 4002 9555
22 12232 7779
23 1494 8782
24 10749 3969
25 4368 3479
26 6316 5342
27 2455 3493
28 12157 7405
29 6598 11495
30 11805 4455
31 9625 2090
32 4731 2321
33 3578 2608
34 8504 1849
35 4027 1151
0 5647 4935
1 4219 1870
2 10968 8054
3 6970 5447
4 3217 5638
5 8972 669
6 5618 12472
7 1457 1280
8 8868 3883

图 42

9 8866 1224
10 8371 5972
11 266 4405
12 3706 3244
13 6039 5844
14 7200 3283
15 1502 11282
16 12318 2202
17 4523 965
18 9587 7011
19 2552 2051
20 12045 10306
21 11070 5104
22 6627 6906
23 9889 2121
24 829 9701
25 2201 1819
26 6689 12925
27 2139 8757
28 12004 5948
29 8704 3191
30 8171 10933
31 6297 7116
32 616 7146
33 5142 9761
34 10377 8138
35 7616 5811
0 7285 9863
1 7764 10867
2 12343 9019
3 4414 8331
4 3464 642
5 6960 2039
6 786 3021
7 710 2086
8 7423 5601
9 8120 4885
10 12385 11990
11 9739 10034
12 424 10162
13 1347 7597

图 43

14	1450	112
15	7965	8478
16	8945	7397
17	6590	8316
18	6838	9011
19	6174	9410
20	255	113
21	6197	5835
22	12902	3844
23	4377	3505
24	5478	8672
25	4453	2132
26	9724	1380
27	12131	11526
28	12323	9511
29	8231	1752
30	497	9022
31	9288	3080
32	2481	7515
33	2696	268
34	4023	12341
35	7108	5553

图 44

r5/6 16K	
3	2409 499 1481 908 559 716 1270 333 2508 2264 1702 2805
4	2447 1926
5	414 1224
6	2114 842
7	212 573
0	2383 2112
1	2286 2348
2	545 819
3	1264 143
4	1701 2258
5	964 166
6	114 2413
7	2243 81
0	1245 1581
1	775 169
2	1696 1104
3	1914 2831
4	532 1450
5	91 974
6	497 2228
7	2326 1579
0	2482 256
1	1117 1261
2	1257 1658
3	1478 1225
4	2511 980
5	2320 2675
6	435 1278
7	228 503
0	1885 2369
1	57 483
2	838 1050
3	1231 1990
4	1738 68
5	2392 951
6	163 645
7	2644 1704

奇偶校验矩阵初始值表，其中 $r = \frac{5}{6}$ ， $N = 16200$

图 45

奇偶校验矩阵初始值表, 其中 $r = \frac{5}{6}$, $N = 64800$

r5/6 64K

0	4362	416	8909	4156	3216	3112	2560	2912	6405	8593	4969	6723
1	2479	1786	8978	3011	4339	9313	6397	2957	7288	5484	6031	10217
2	10175	9009	9889	3091	4985	7267	4092	8874	5671	2777	2189	8716
3	9052	4795	3924	3370	10058	1128	9996	10165	9360	4297	434	5138
4	2379	7834	4835	2327	9843	804	329	8353	7167	3070	1528	7311
5	3435	7871	348	3693	1876	6585	10340	7144	5870	2084	4052	2780
6	3917	3111	3476	1304	10331	5939	5199	1611	1991	699	8316	9960
7	6883	3237	1717	10752	7891	9764	4745	3888	10009	4176	4614	1567
8	10587	2195	1689	2968	5420	2580	2883	6496	111	6023	1024	4449
9	3786	8593	2074	3321	5057	1450	3840	5444	6572	3094	9892	1512
10	8548	1848	10372	4585	7313	6536	6379	1766	9462	2456	5606	9975
11	8204	10593	7935	3636	3882	394	5968	8561	2395	7289	9267	9978
12	7795	74	1633	9542	6867	7352	6417	7568	10623	725	2531	9115
13	7151	2482	4260	5003	10105	7419	9203	6691	8798	2092	8263	3755
14	3600	570	4527	200	9718	6771	1995	8902	5446	768	1103	6520
15	6304	7621										
16	6498	9209										
17	7293	6786										
18	5950	1708										
19	8521	1793										
20	6174	7854										
21	9773	1190										
22	9517	10268										
23	2181	9349										
24	1949	5560										
25	1556	555										
26	8600	3827										
27	5072	1057										
28	7928	3542										
29	3226	3762										
0	7045	2420										
1	9645	2641										
2	2774	2452										
3	5331	2031										
4	9400	7503										
5	1850	2338										
6	10456	9774										
7	1692	9276										
8	10037	4038										
9	3964	338										

图 46

10 2640 5087
11 858 3473
12 5582 5683
13 9523 916
14 4107 1559
15 4506 3491
16 8191 4182
17 10192 6157
18 5668 3305
19 3449 1540
20 4766 2697
21 4069 6675
22 1117 1016
23 5619 3085
24 8483 8400
25 8255 394
26 6338 5042
27 6174 5119
28 7203 1989
29 1781 5174
0 1464 3559
1 3376 4214
2 7238 67
3 10595 8831
4 1221 6513
5 5300 4652
6 1429 9749
7 7878 5131
8 4435 10284
9 6331 5507
10 6662 4941
11 9614 10238
12 8400 8025
13 9156 5630
14 7067 8878
15 9027 3415
16 1690 3866
17 2854 8469
18 6206 630
19 363 5453
20 4125 7008

图 47

21 1612 6702
22 9069 9226
23 5767 4060
24 3743 9237
25 7018 5572
26 8892 4536
27 853 6064
28 8069 5893
29 2051 2885
0 10691 3153
1 3602 4055
2 328 1717
3 2219 9299
4 1939 7898
5 617 206
6 8544 1374
7 10676 3240
8 6672 9489
9 3170 7457
10 7868 5731
11 6121 10732
12 4843 9132
13 580 9591
14 6267 9290
15 3009 2268
16 195 2419
17 8016 1557
18 1516 9195
19 8062 9064
20 2095 8968
21 753 7326
22 6291 3833
23 2614 7844
24 2303 646
25 2075 611
26 4687 362
27 8684 9940
28 4830 2065
29 7038 1363
0 1769 7837
1 3801 1689

图 48

2	10070	2359
3	3667	9918
4	1914	6920
5	4244	5669
6	10245	7821
7	7648	3944
8	3310	5488
9	6346	9666
10	7088	6122
11	1291	7827
12	10592	8945
13	3609	7120
14	9168	9112
15	6203	8052
16	3330	2895
17	4264	10563
18	10556	6496
19	8807	7645
20	1999	4530
21	9202	6818
22	3403	1734
23	2106	9023
24	6881	3883
25	3895	2171
26	4062	6424
27	3755	9536
28	4683	2131
29	7347	8027

图 49

奇偶校验矩阵初始值表，其中 $r = \frac{8}{9}$, $N = 16200$

r8/9 16K			
0	1558	712	805
1	1450	873	1337
2	1741	1129	1184
3	294	806	1566
4	482	605	923
0	926	1578	
1	777	1374	
2	608	151	
3	1195	210	
4	1484	692	
0	427	488	
1	828	1124	
2	874	1366	
3	1500	835	
4	1496	502	
0	1006	1701	
1	1155	97	
2	657	1403	
3	1453	624	
4	429	1495	
0	809	385	
1	367	151	
2	1323	202	
3	960	318	
4	1451	1039	
0	1098	1722	
1	1015	1428	
2	1261	1564	
3	544	1190	
4	1472	1246	
0	508	630	
1	421	1704	
2	284	898	
3	392	577	
4	1155	556	
0	631	1000	
1	732	1368	
2	1328	329	
3	1515	506	
4	1104	1172	

图 50

奇偶校验矩阵初始值表，其中 $r = \frac{8}{9}$, $N = 64800$

r8/9 64K	s
0	6235 2848 3222
1	5800 3492 5348
2	2757 927 90
3	6961 4516 4739
4	1172 3237 6264
5	1927 2425 3683
6	3714 6309 2495
7	3070 6342 7154
8	2428 613 3761
9	2906 264 5927
10	1716 1950 4273
11	4613 6179 3491
12	4865 3286 6005
13	1343 5923 3529
14	4589 4035 2132
15	1579 3920 6737
16	1644 1191 5998
17	1482 2381 4620
18	6791 6014 6596
19	2738 5918 3786
0	5156 6166
1	1504 4356
2	130 1904
3	6027 3187
4	6718 759
5	6240 2870
6	2343 1311
7	1039 5465
8	6617 2513
9	1588 5222
10	6561 535
11	4765 2054
12	5966 6892
13	1969 3869
14	3571 2420
15	4632 981
16	3215 4163
17	973 3117
18	3802 6198
19	3794 3948

图 51

0 3196 6126
1 573 1909
2 850 4034
3 5622 1601
4 6005 524
5 5251 5783
6 172 2032
7 1875 2475
8 497 1291
9 2566 3430
10 1249 740
11 2944 1948
12 6528 2899
13 2243 3616
14 867 3733
15 1374 4702
16 4698 2285
17 4760 3917
18 1859 4058
19 6141 3527
0 2148 5066
1 1306 145
2 2319 871
3 3463 1061
4 5554 6647
5 5837 339
6 5821 4932
7 6356 4756
8 3930 418
9 211 3094
10 1007 4928
11 3584 1235
12 6982 2869
13 1612 1013
14 953 4964
15 4555 4410
16 4925 4842
17 5778 600
18 6509 2417
19 1260 4903
0 3369 3031

图 52

1 3557 3224
2 3028 583
3 3258 440
4 6226 6655
5 4895 1094
6 1481 6847
7 4433 1932
8 2107 1649
9 2119 2065
10 4003 6388
11 6720 3622
12 3694 4521
13 1164 7050
14 1965 3613
15 4331 66
16 2970 1796
17 4652 3218
18 1762 4777
19 5736 1399
0 970 2572
1 2062 6599
2 4597 4870
3 1228 6913
4 4159 1037
5 2916 2362
6 395 1226
7 6911 4548
8 4618 2241
9 4120 4280
10 5825 474
11 2154 5558
12 3793 5471
13 5707 1595
14 1403 325
15 6601 5183
16 6369 4569
17 4846 896
18 7092 6184
19 6764 7127
0 6358 1951
1 3117 6960

图 53

2	2710	7062
3	1133	3604
4	3694	657
5	1355	110
6	3329	6736
7	2505	3407
8	2462	4806
9	4216	214
10	5348	5619
11	6627	6243
12	2644	5073
13	4212	5088
14	3463	3889
15	5306	478
16	4320	6121
17	3961	1125
18	5699	1195
19	6511	792
0	3934	2778
1	3238	6587
2	1111	6596
3	1457	6226
4	1446	3885
5	3907	4043
6	6839	2873
7	1733	5615
8	5202	4269
9	3024	4722
10	5445	6372
11	370	1828
12	4695	1600
13	680	2074
14	1801	6690
15	2669	1377
16	2463	1681
17	5972	5171
18	5728	4284
19	1696	1459

图 54

奇偶校验矩阵初始值表, 其中 $r = \frac{9}{10}$, $N = 64800$

r9/10 64K		
0	5611	2563 2900
1	5220	3143 4813
2	2481	834 81
3	6265	4064 4265
4	1055	2914 5638
5	1734	2182 3315
6	3342	5678 2246
7	2185	552 3385
8	2615	236 5334
9	1546	1755 3846
10	4154	5561 3142
11	4382	2957 5400
12	1209	5329 3179
13	1421	3528 6063
14	1480	1072 5398
15	3843	1777 4369
16	1334	2145 4163
17	2368	5055 260
0	6118	5405
1	2994	4370
2	3405	1669
3	4640	5550
4	1354	3921
5	117	1713
6	5425	2866
7	6047	683
8	5616	2582
9	2108	1179
10	933	4921
11	5953	2261
12	1430	4699
13	5905	480
14	4289	1846
15	5374	6208
16	1775	3476
17	3216	2178
0	4165	884
1	2896	3744
2	874	2801
3	3423	5579

图 55

4 3404 3552
5 2876 5515
6 516 1719
7 765 3631
8 5059 1441
9 5629 598
10 5405 473
11 4724 5210
12 155 1832
13 1689 2229
14 449 1164
15 2308 3088
16 1122 669
17 2268 5758
0 5878 2609
1 782 3359
2 1231 4231
3 4225 2052
4 4286 3517
5 5531 3184
6 1935 4560
7 1174 131
8 3115 956
9 3129 1088
10 5238 4440
11 5722 4280
12 3540 375
13 191 2782
14 906 4432
15 3225 1111
16 6296 2583
17 1457 903
0 855 4475
1 4097 3970
2 4433 4361
3 5198 541
4 1146 4426
5 3202 2902
6 2724 525
7 1083 4124
8 2326 6003

图 56

9 5605 5990
10 4376 1579
11 4407 984
12 1332 6163
13 5359 3975
14 1907 1854
15 3601 5748
16 6056 3266
17 3322 4085
0 1768 3244
1 2149 144
2 1589 4291
3 5154 1252
4 1855 5939
5 4820 2706
6 1475 3360
7 4266 693
8 4156 2018
9 2103 752
10 3710 3853
11 5123 931
12 6146 3323
13 1939 5002
14 5140 1437
15 1263 293
16 5949 4665
17 4548 6380
0 3171 4690
1 5204 2114
2 6384 5565
3 5722 1757
4 2805 6264
5 1202 2616
6 1018 3244
7 4018 5289
8 2257 3067
9 2483 3073
10 1196 5329
11 649 3918
12 3791 4581
13 5028 3803

图 57

14	3119	3506
15	4779	431
16	3888	5510
17	4387	4084
0	5836	1692
1	5126	1078
2	5721	6165
3	3540	2499
4	2225	6348
5	1044	1484
6	6323	4042
7	1313	5603
8	1303	3496
9	3516	3639
10	5161	2293
11	4682	3845
12	3045	643
13	2818	2616
14	3267	649
15	6236	593
16	646	2948
17	4213	1442
0	5779	1596
1	2403	1237
2	2217	1514
3	5609	716
4	5155	3858
5	1517	1312
6	2554	3158
7	5280	2643
8	4990	1353
9	5648	1170
10	1152	4366
11	3561	5368
12	3581	1411
13	5647	4661
14	1542	5401
15	5078	2687
16	316	1755
17	3392	1991

图 58

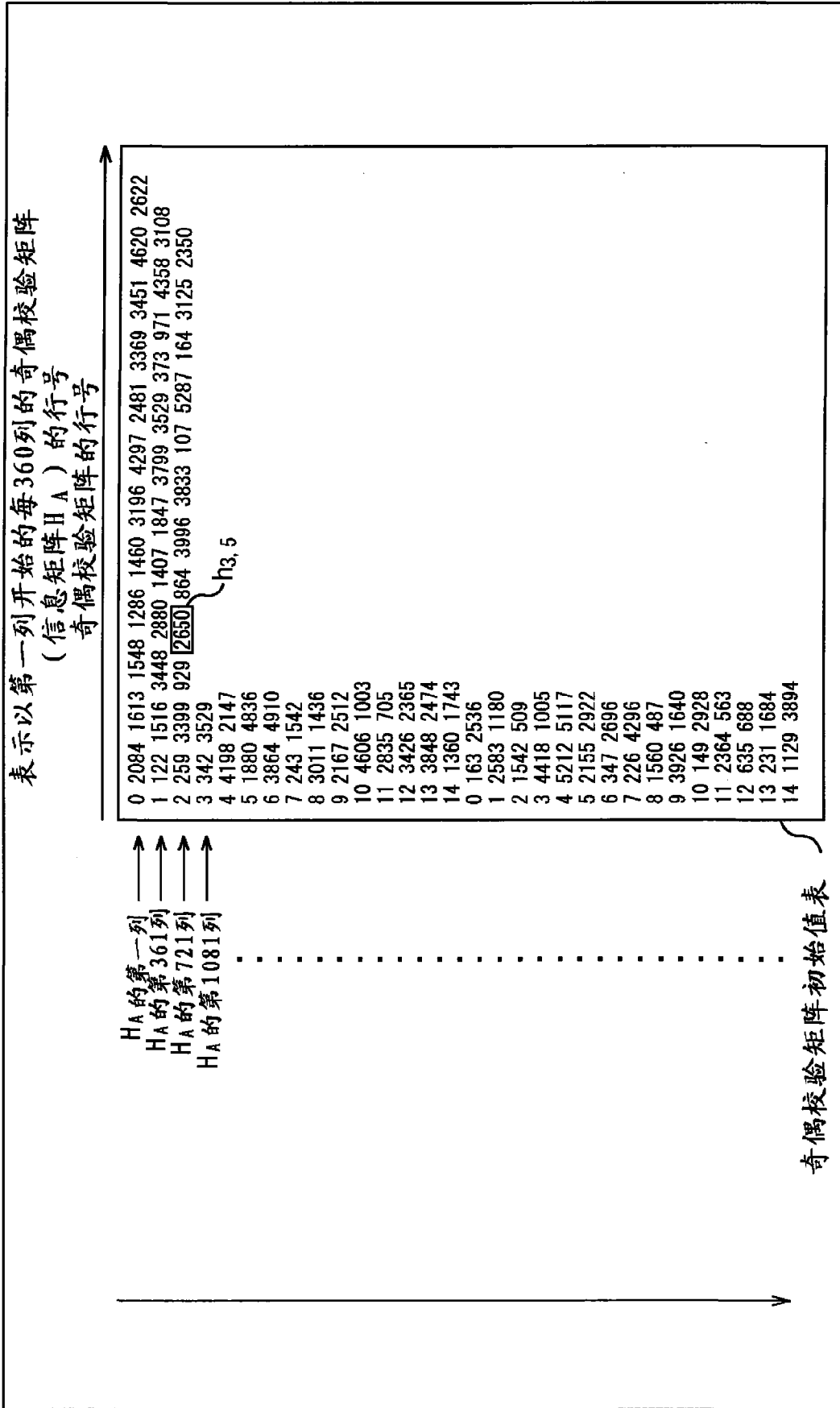


图 59

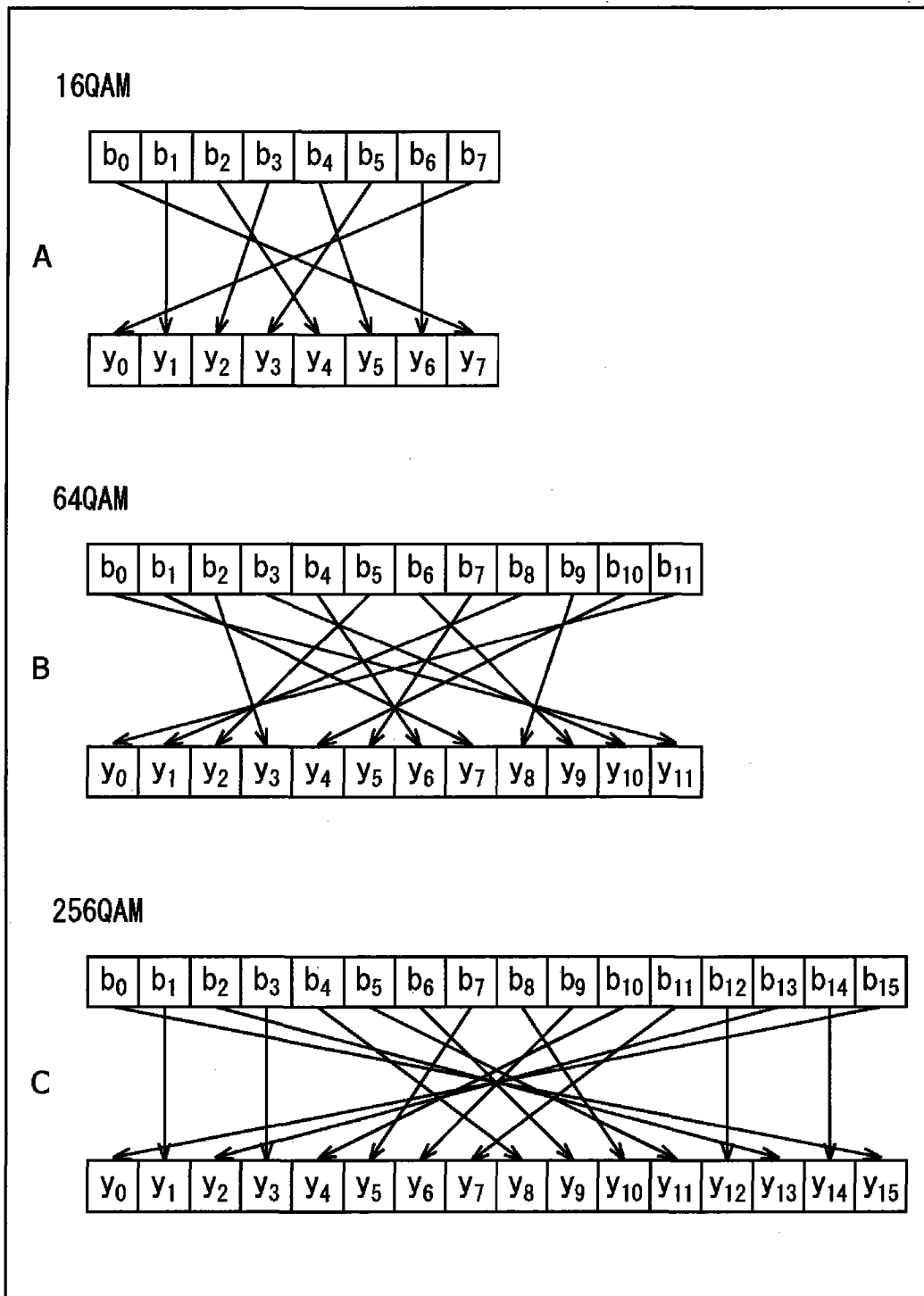


图 60

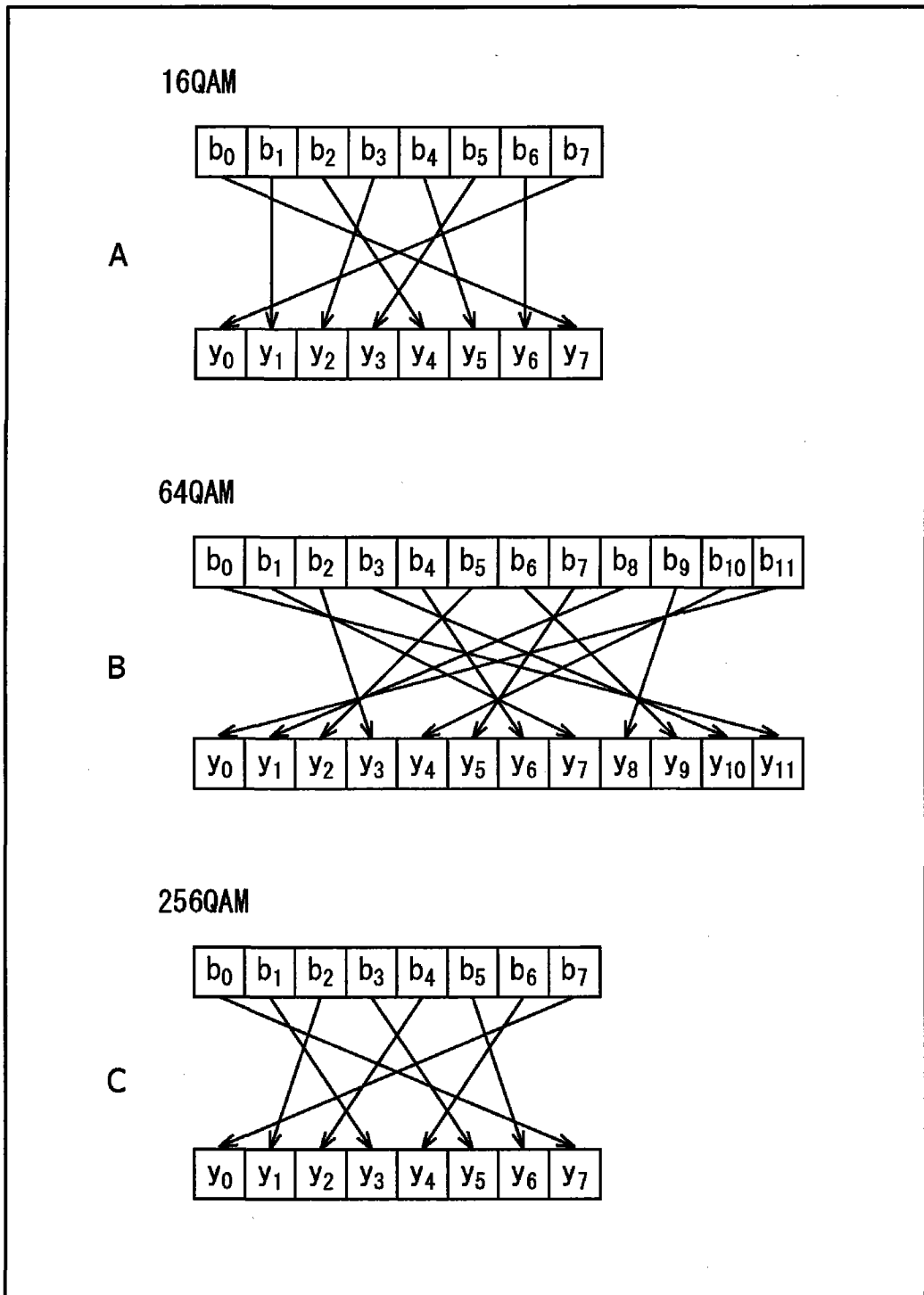


图 61

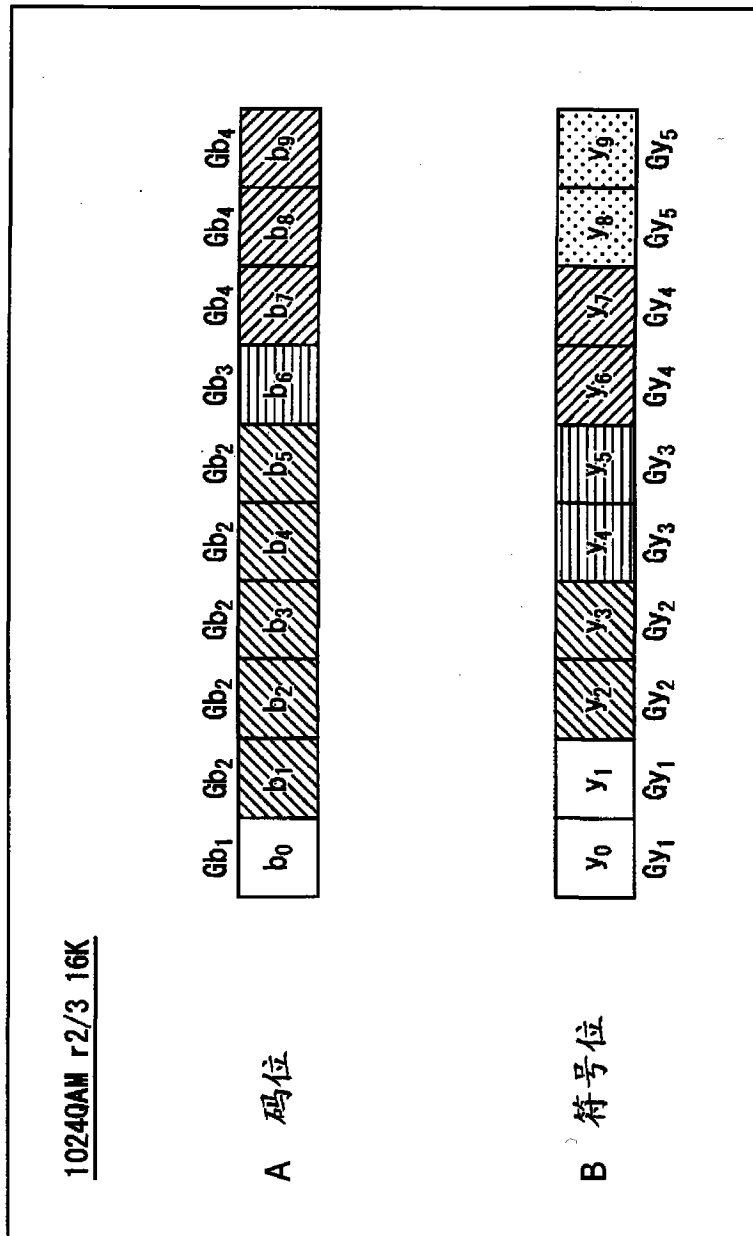


图 62

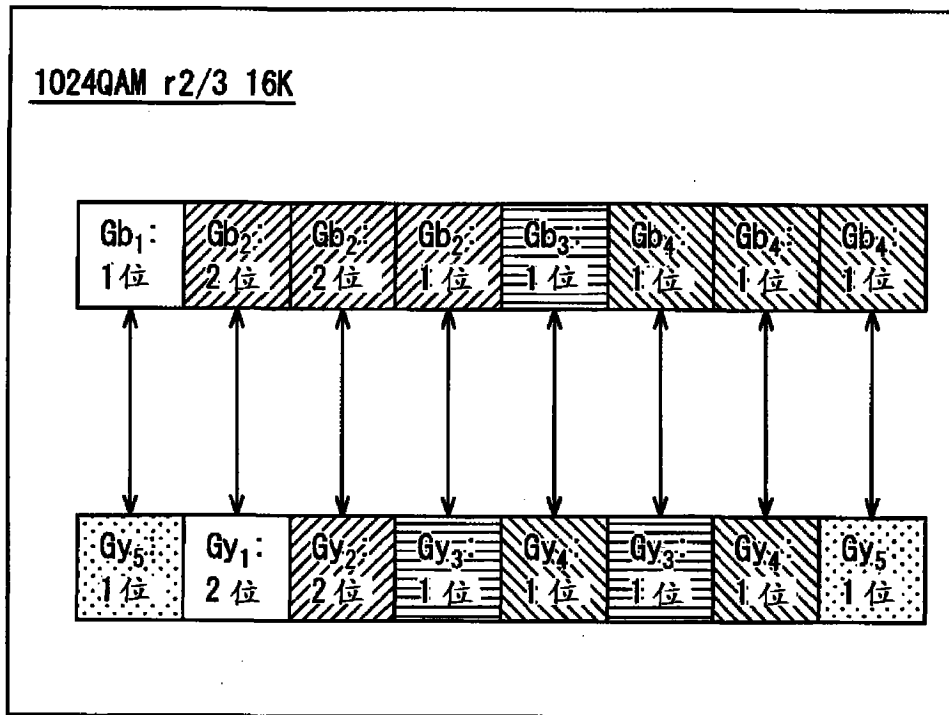


图 63

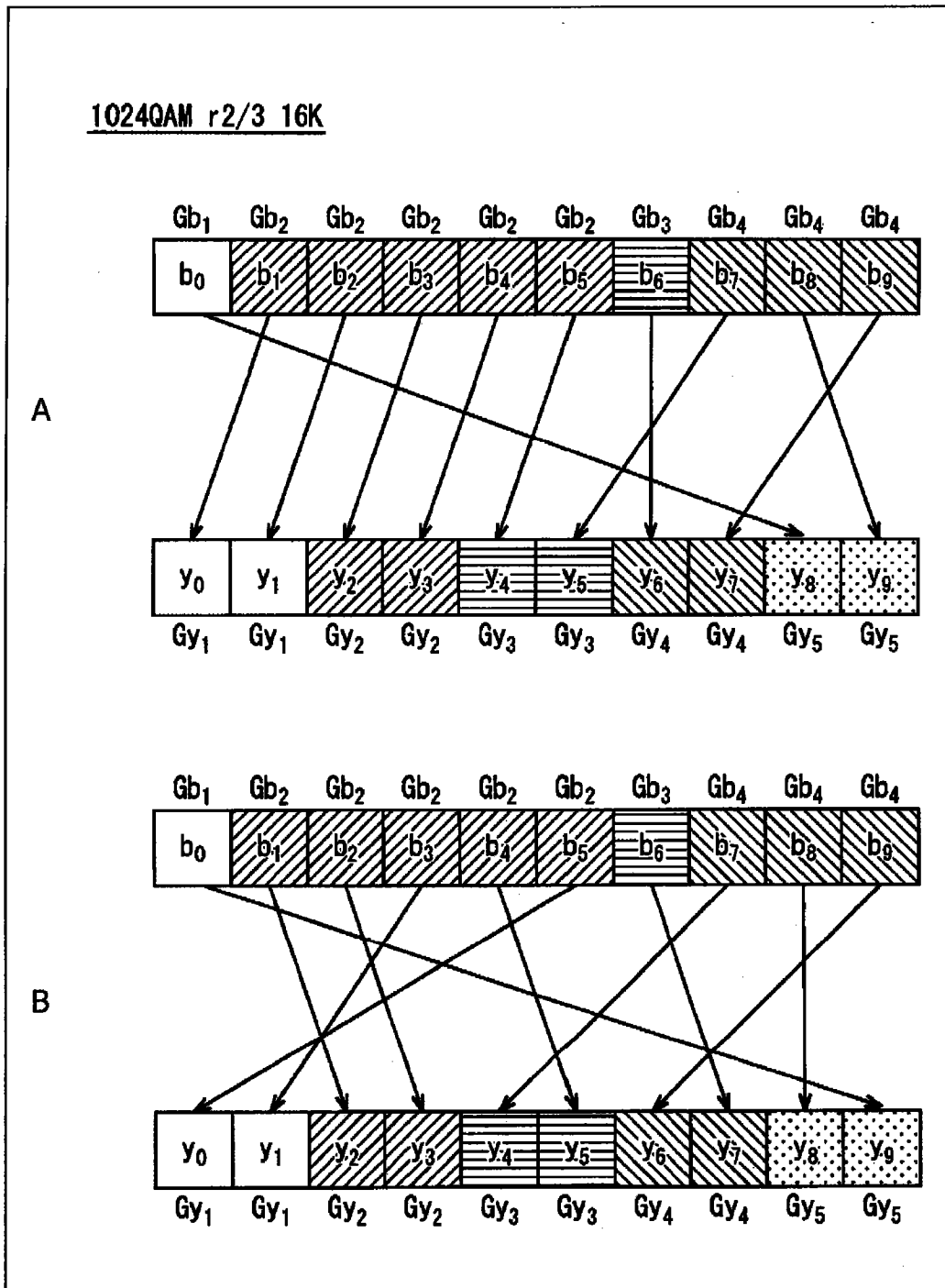


图 64

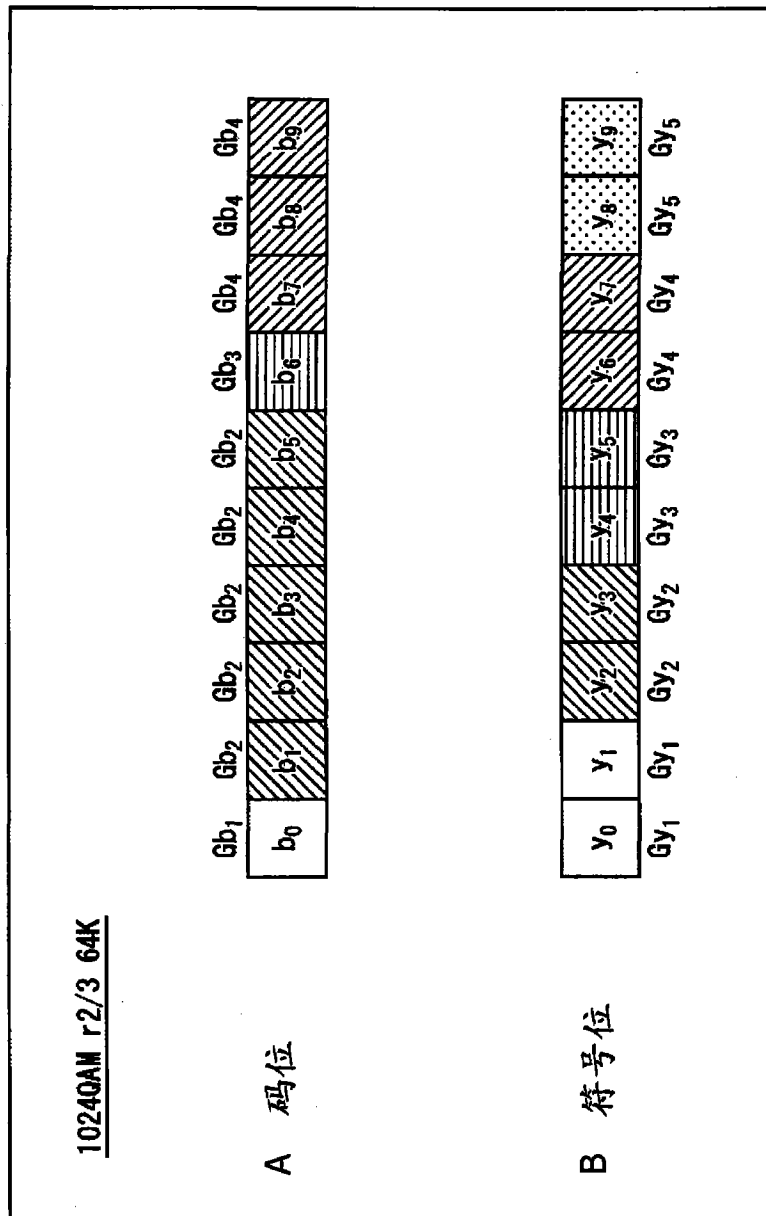


图 65

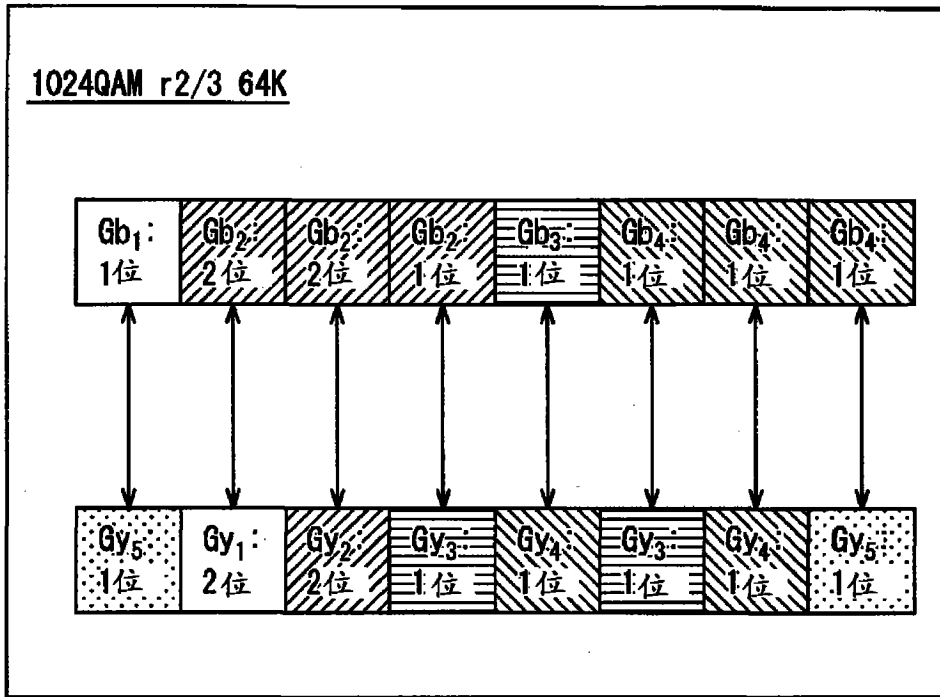


图 66

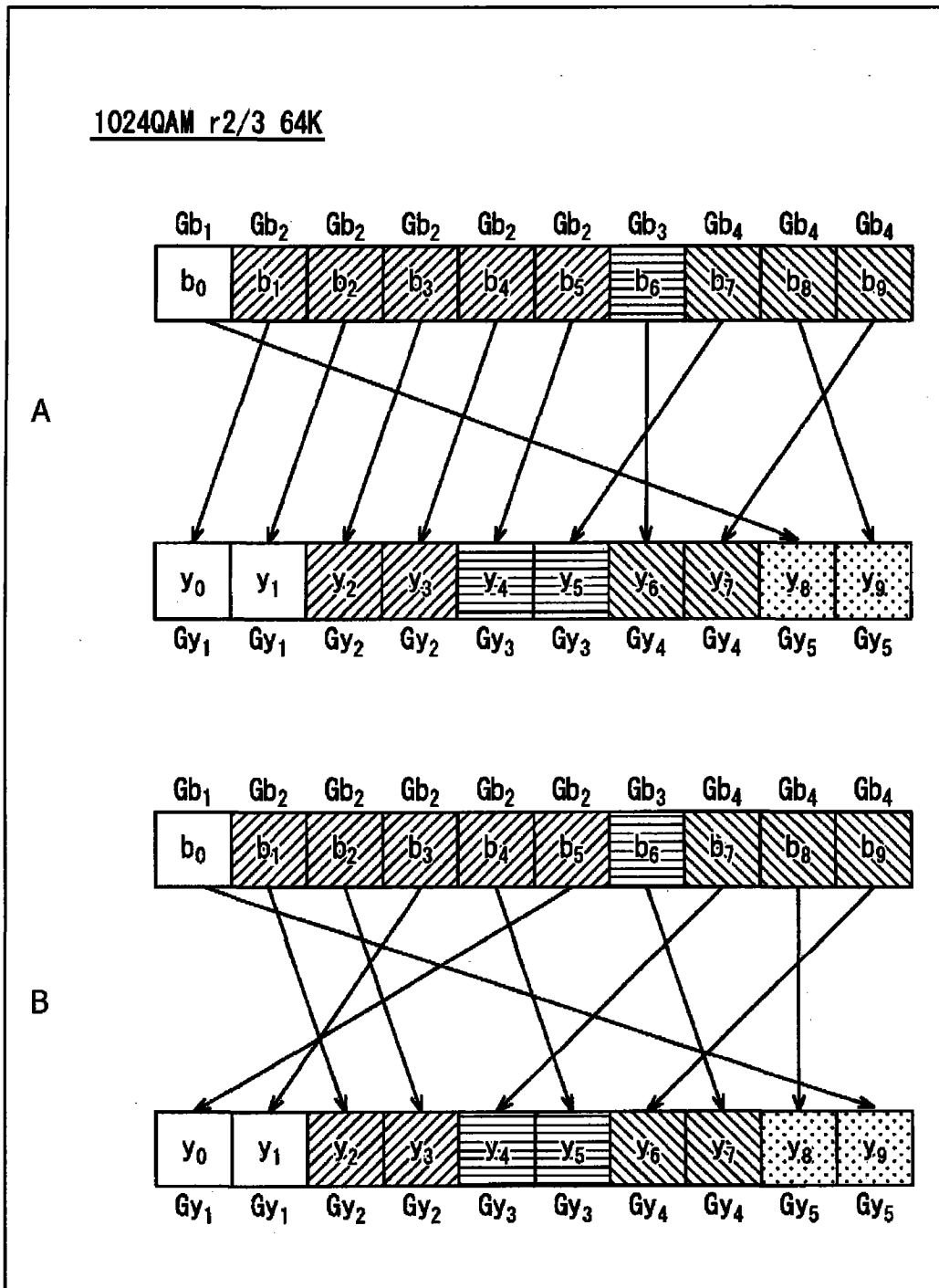


图 67

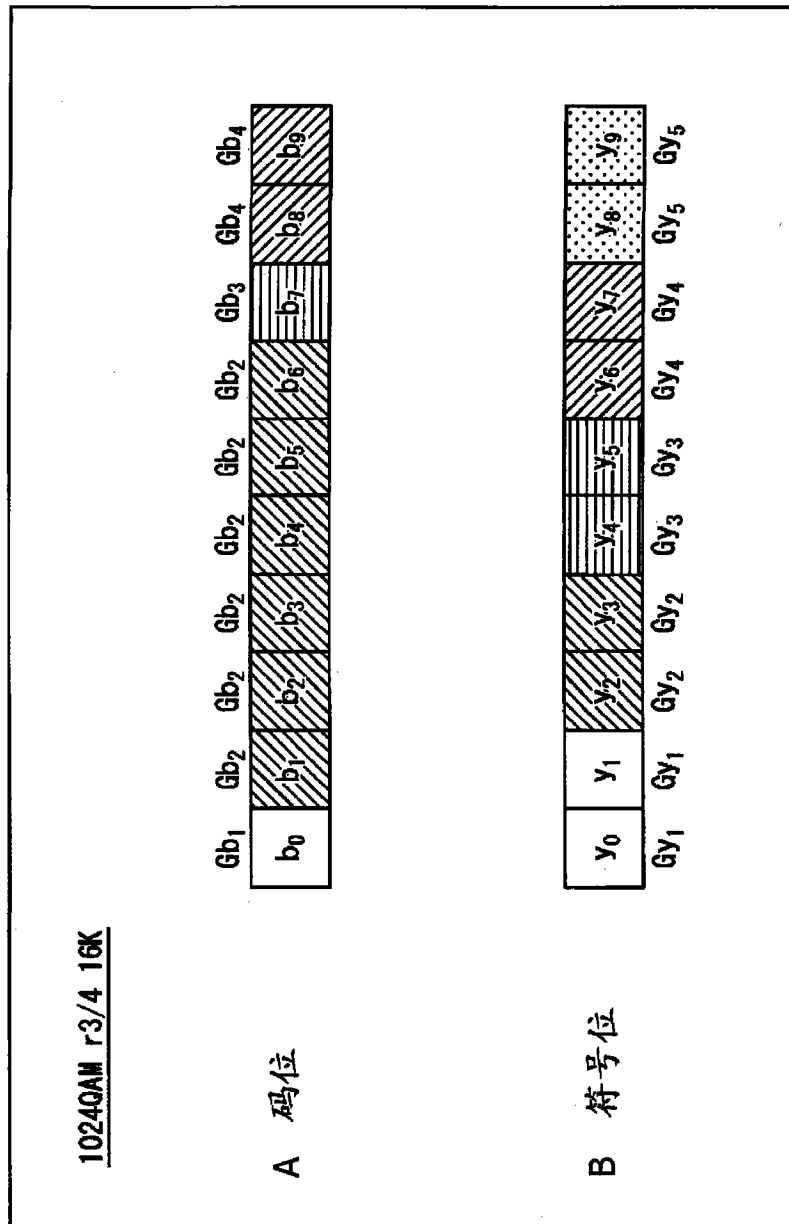


图 68

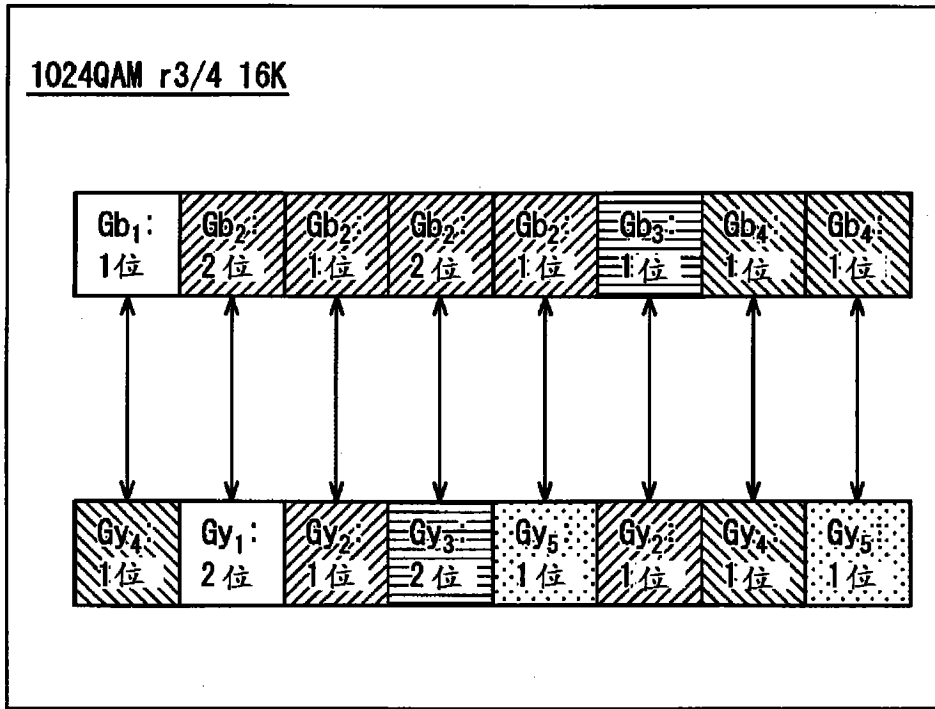


图 69

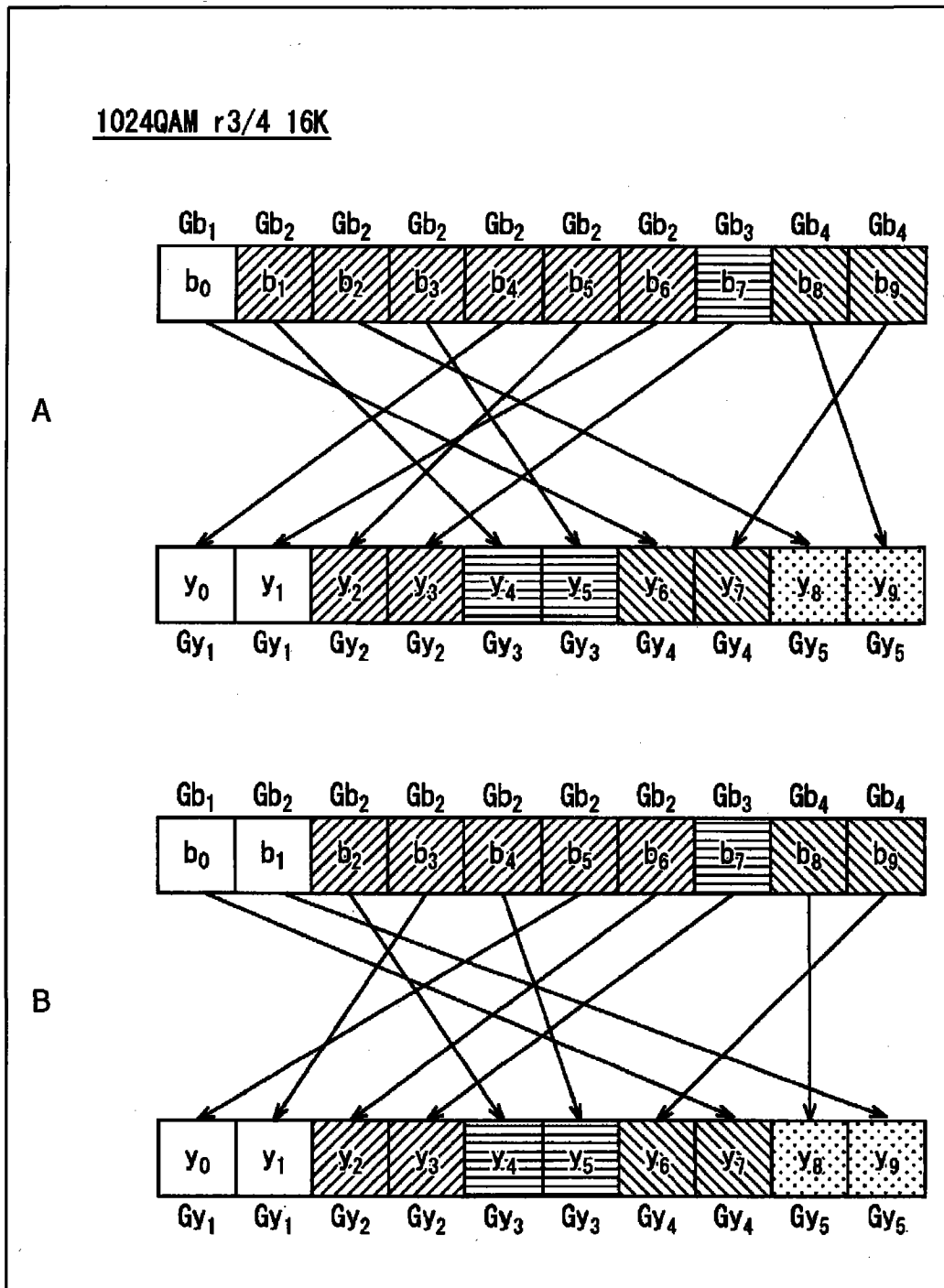


图 70

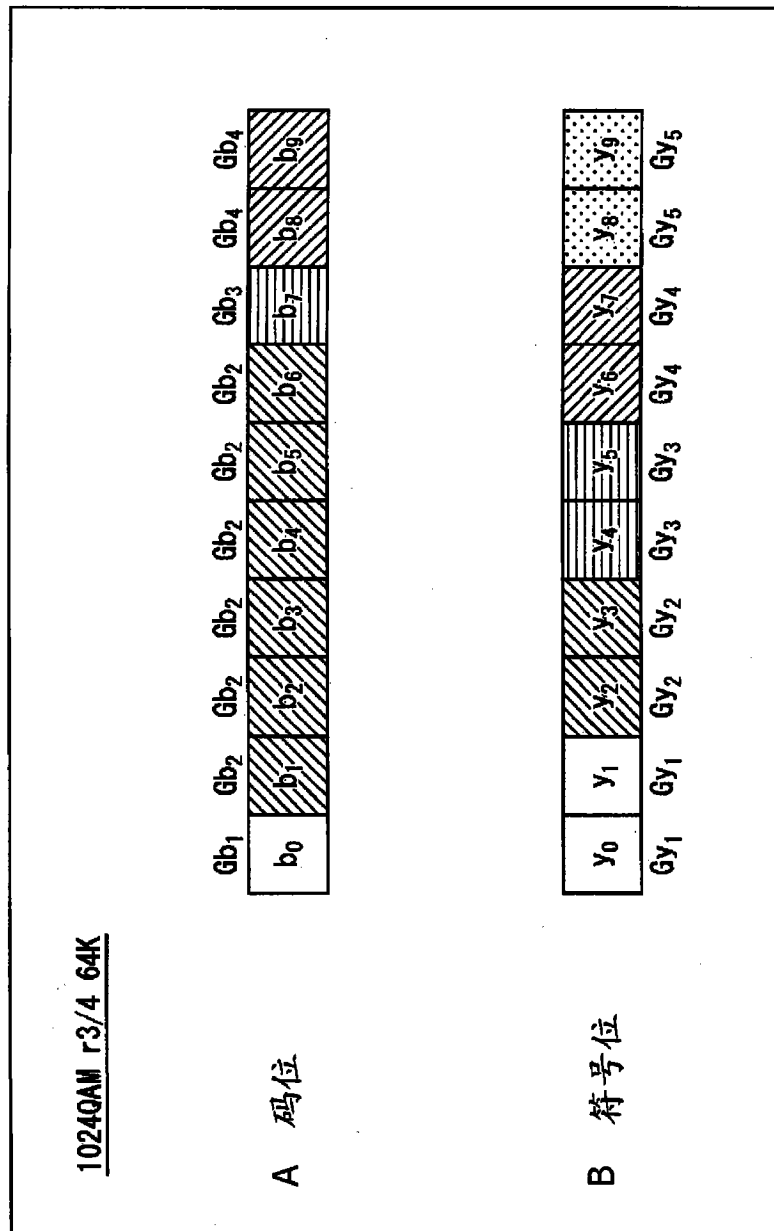


图 71

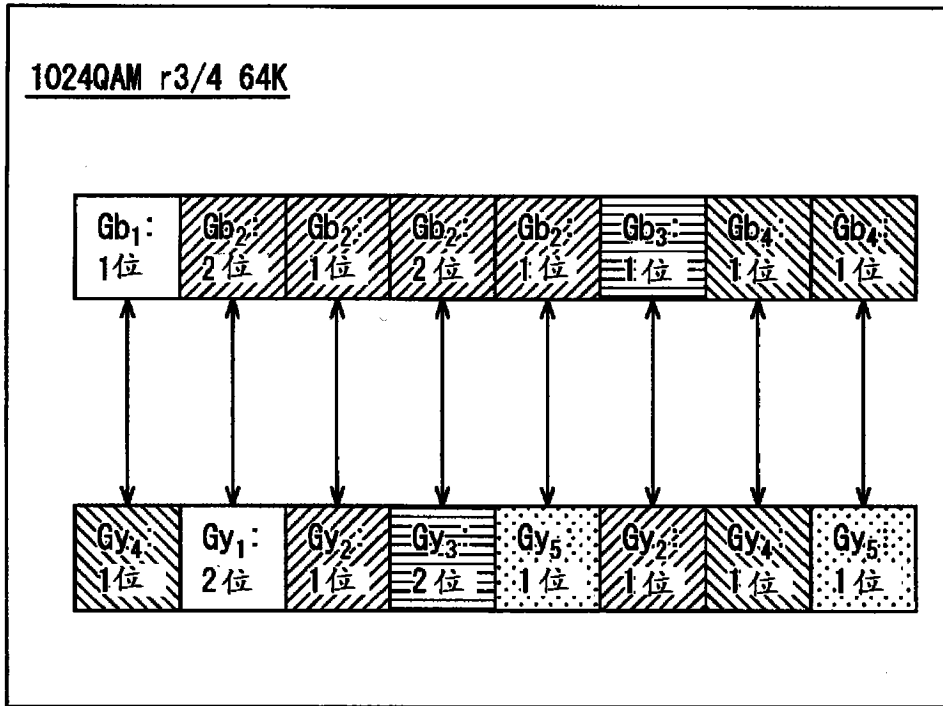


图 72

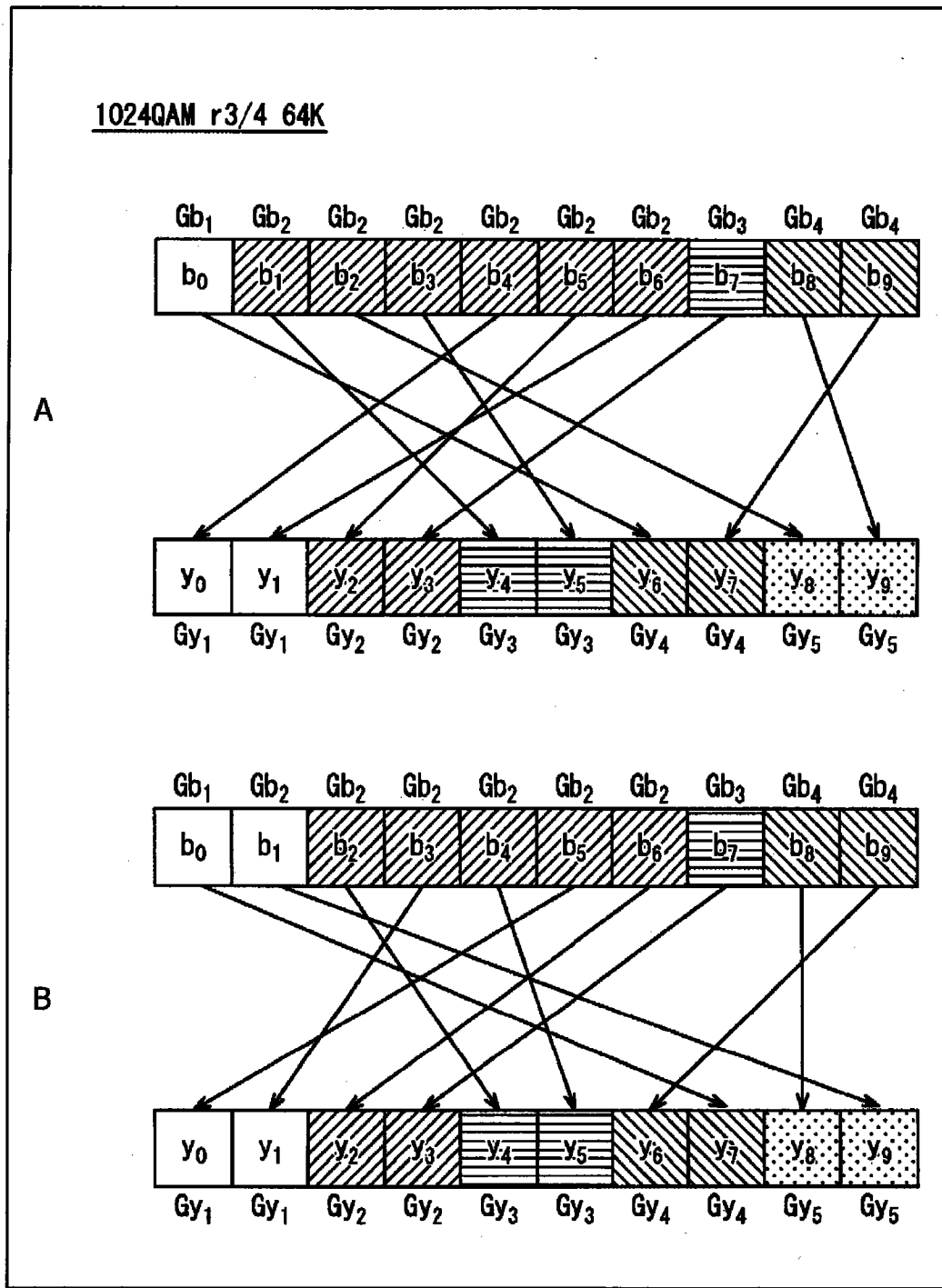


图 73

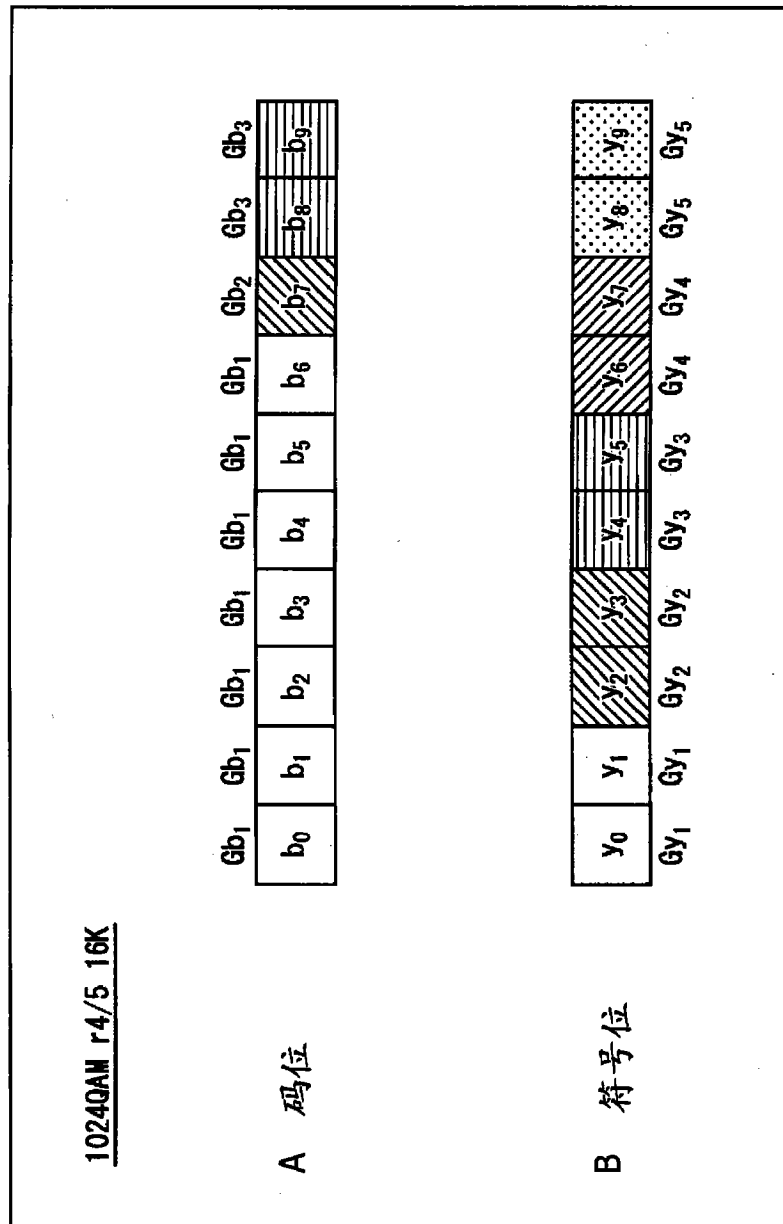


图 74

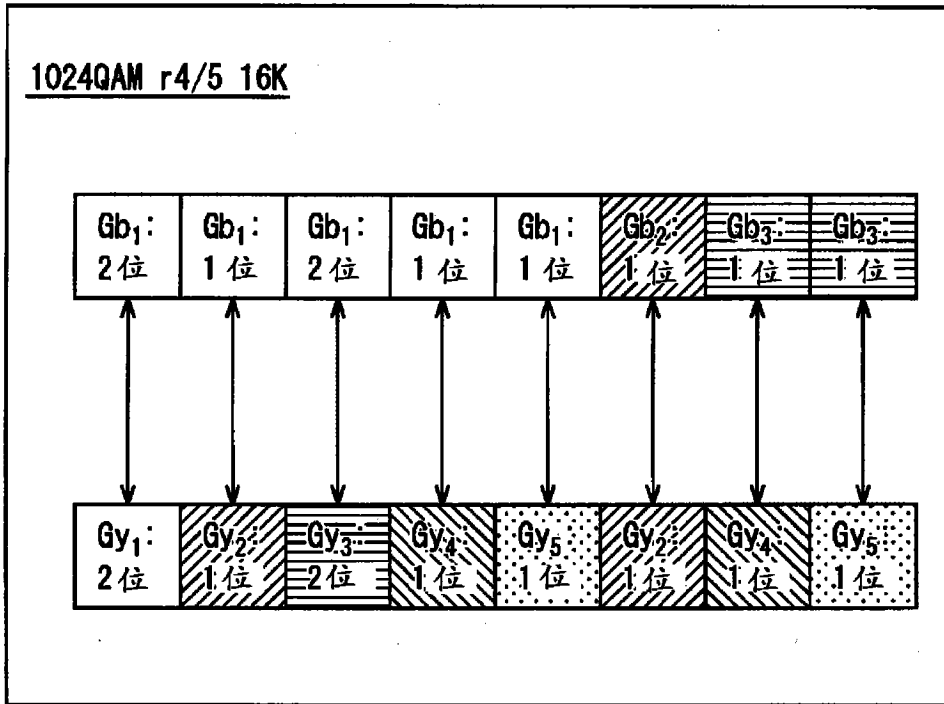


图 75

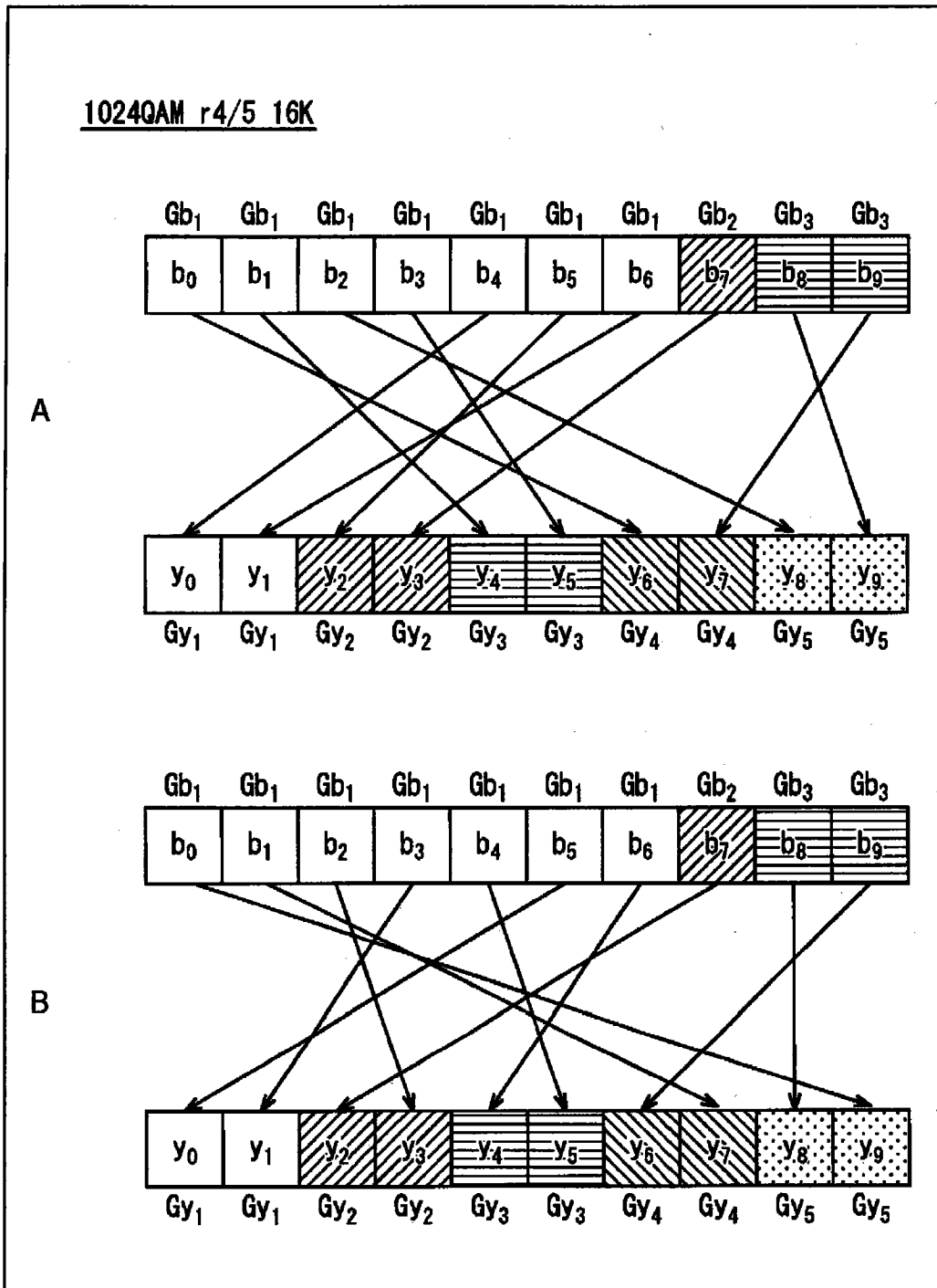


图 76

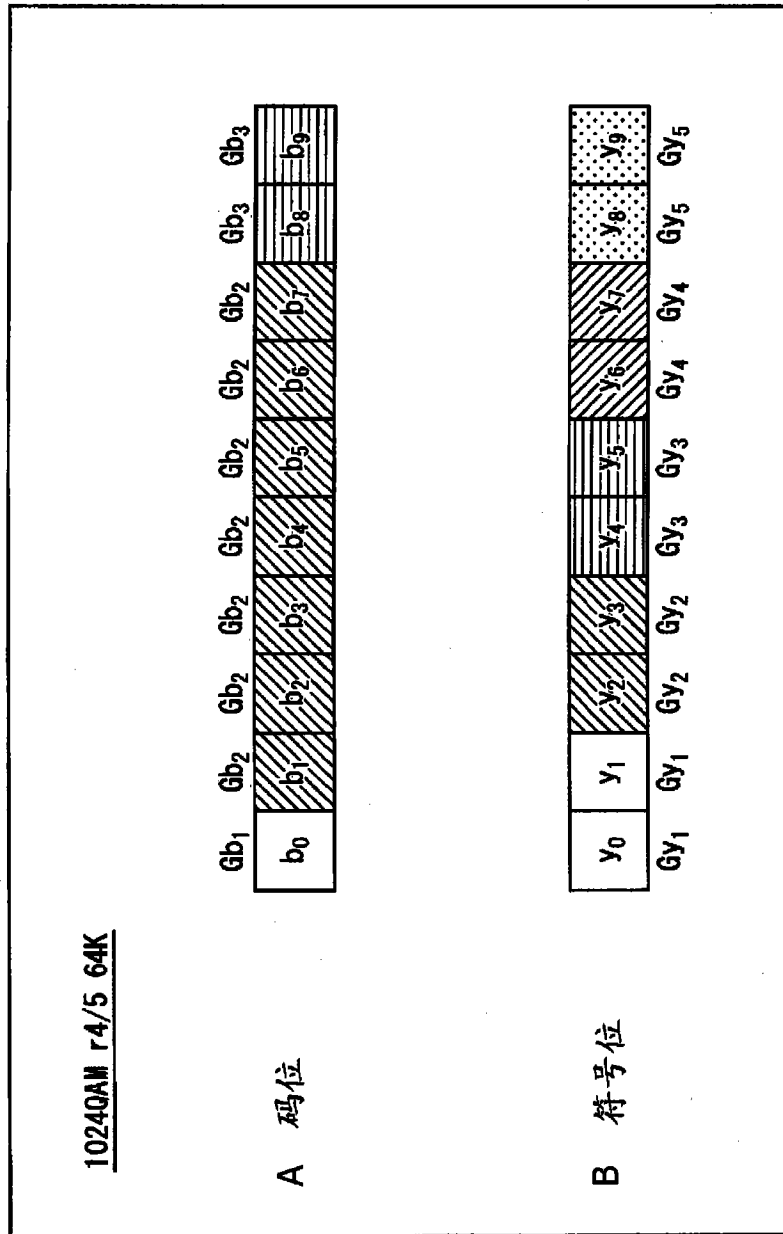


图 77

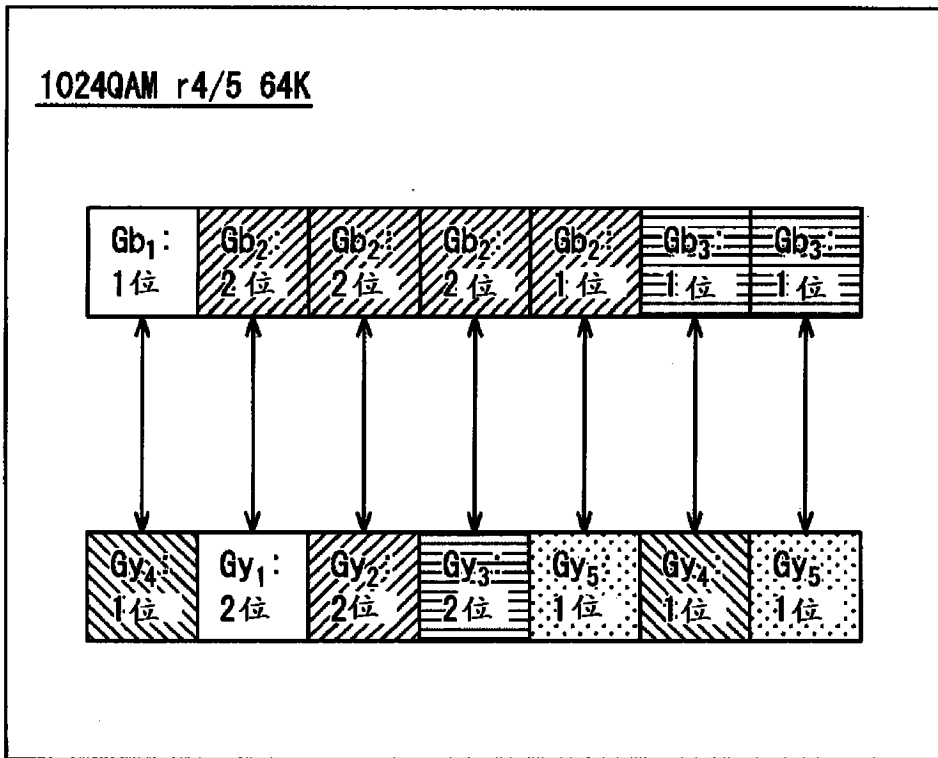


图 78

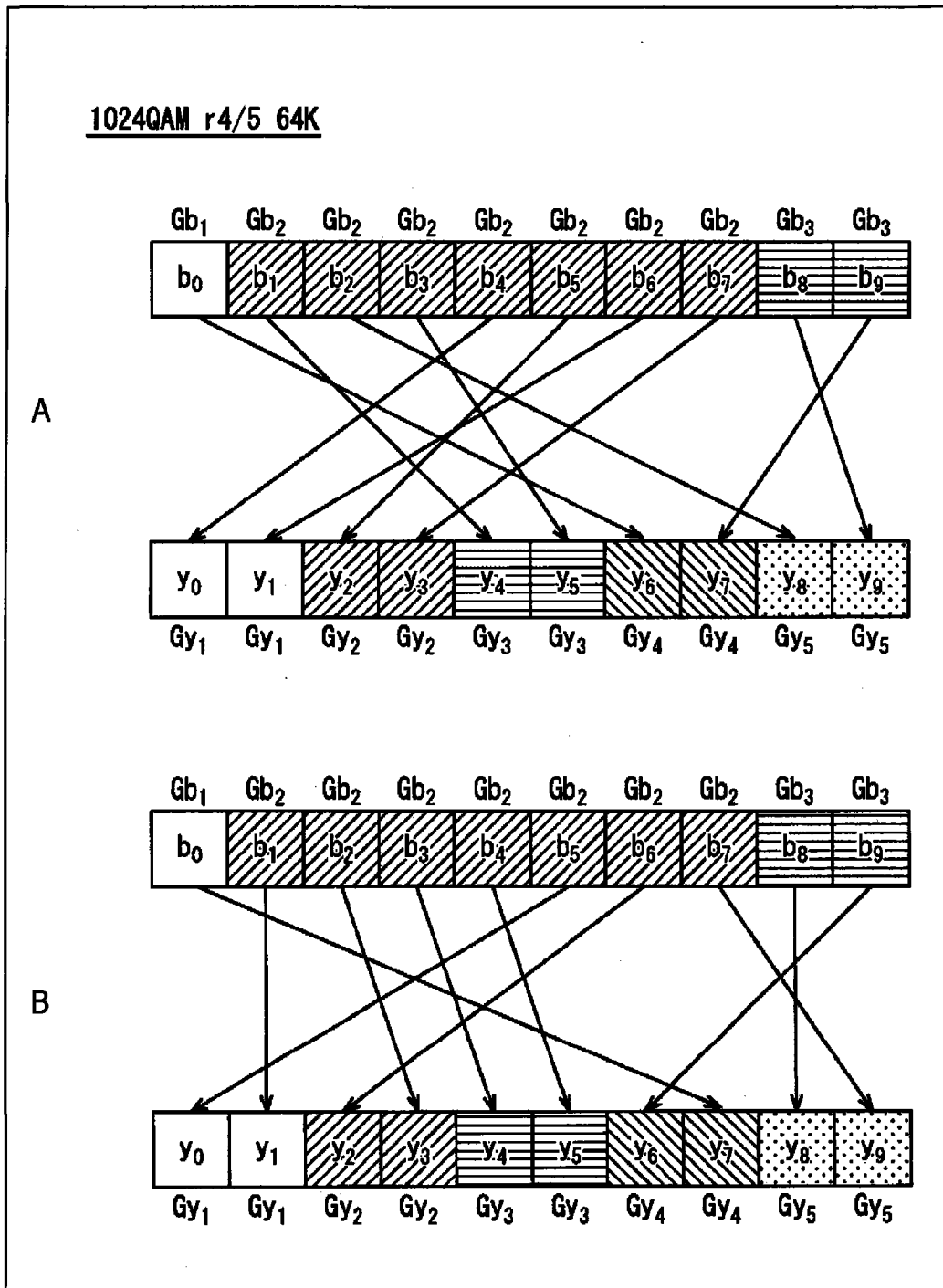


图 79

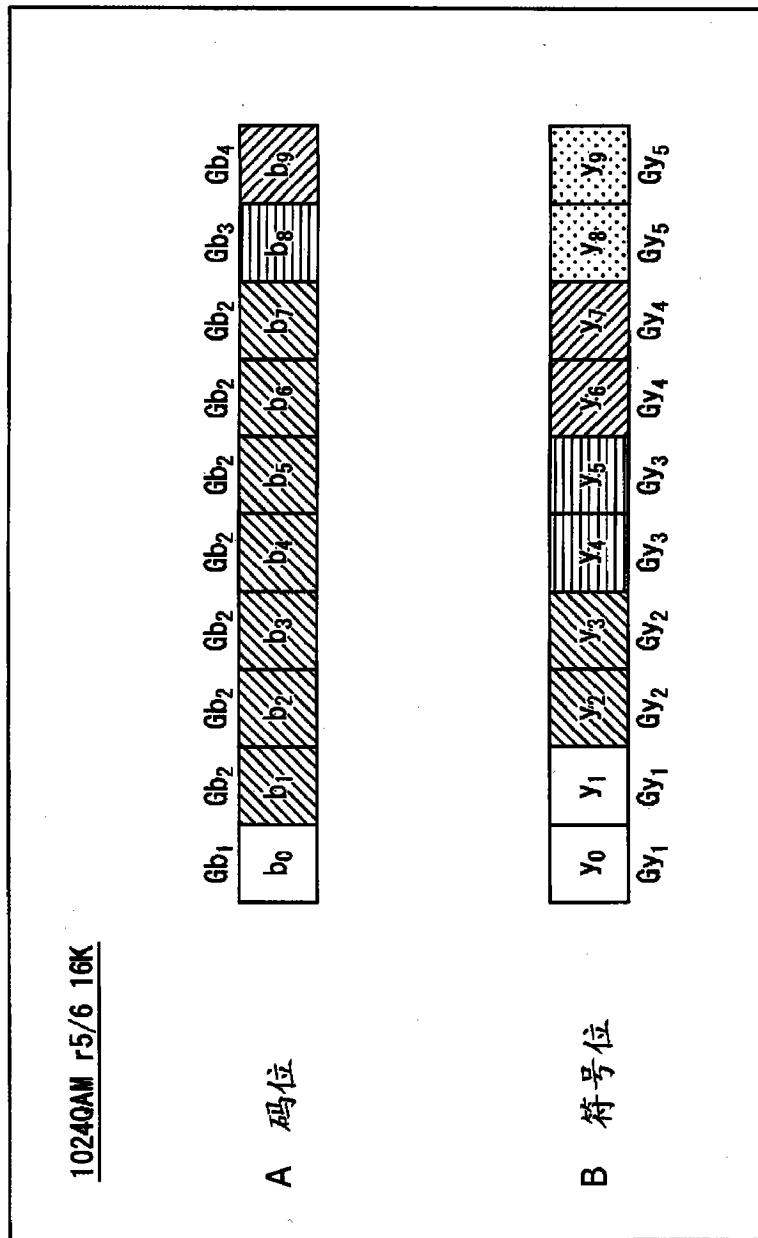


图 80

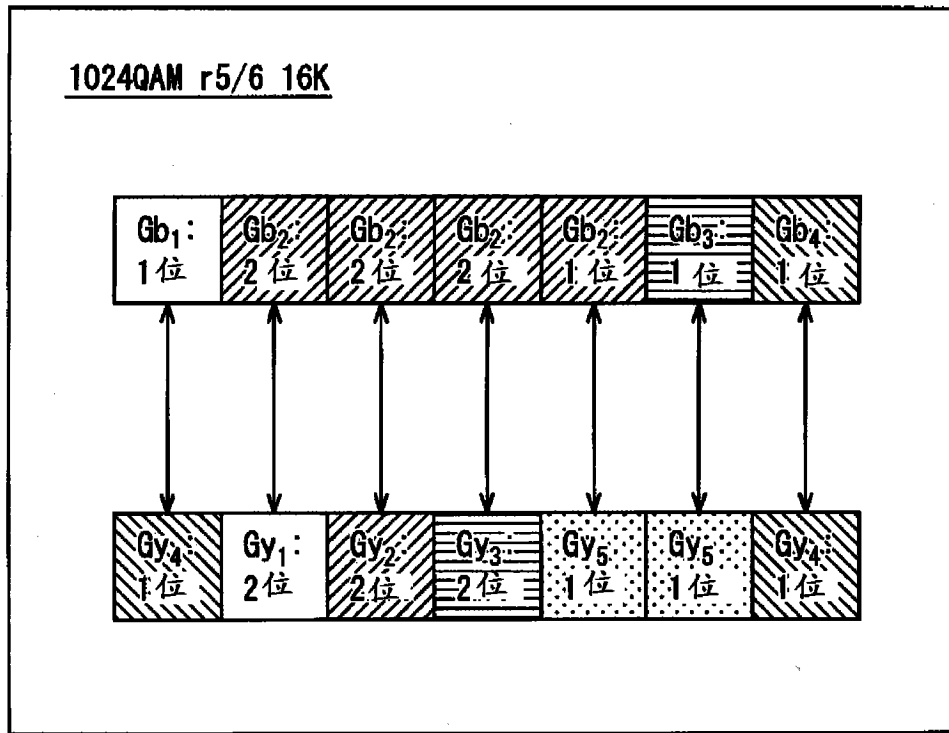


图 81

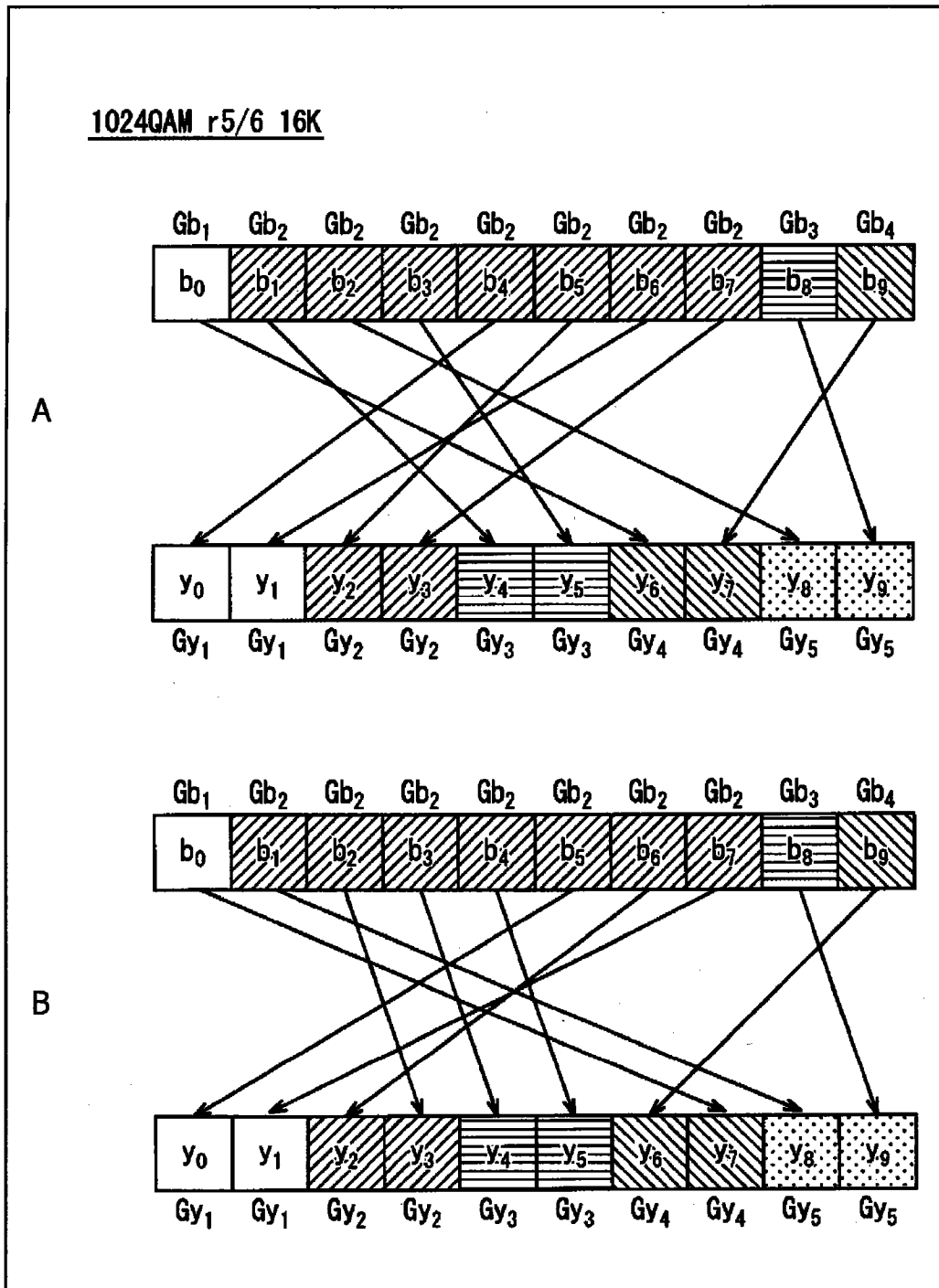


图 82

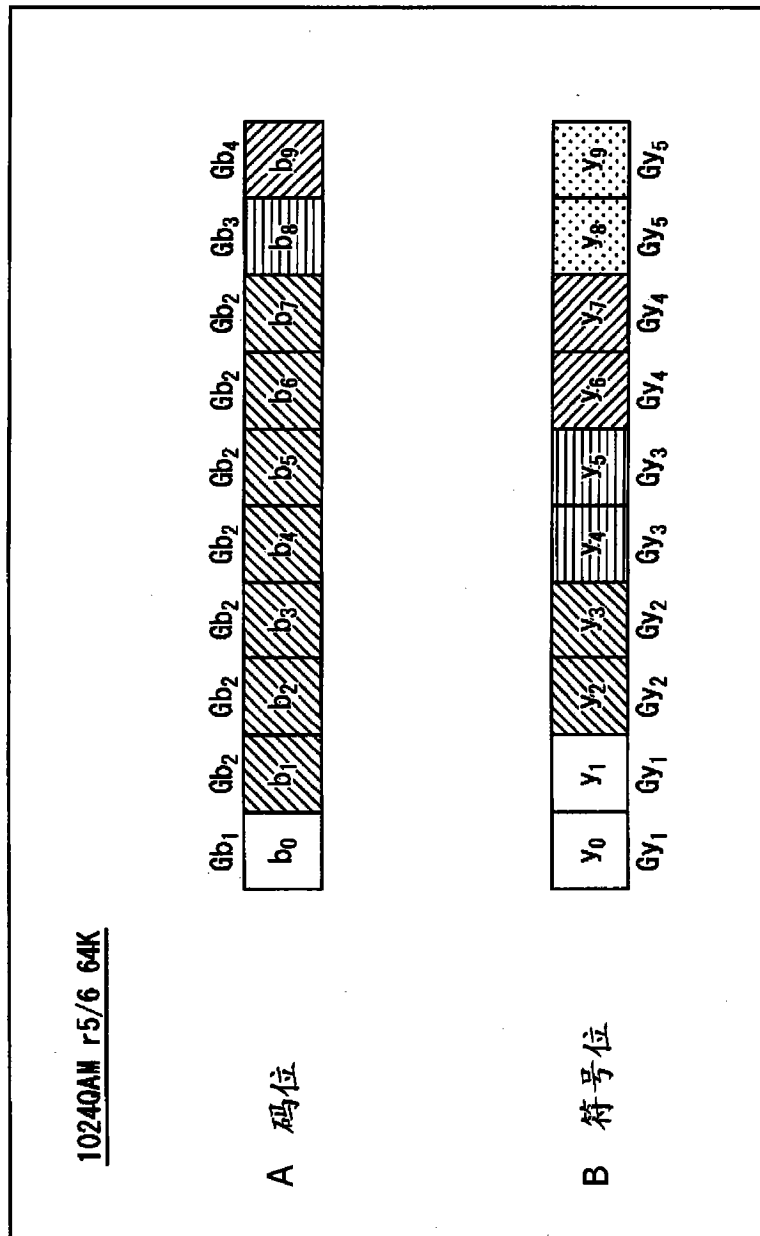


图 83

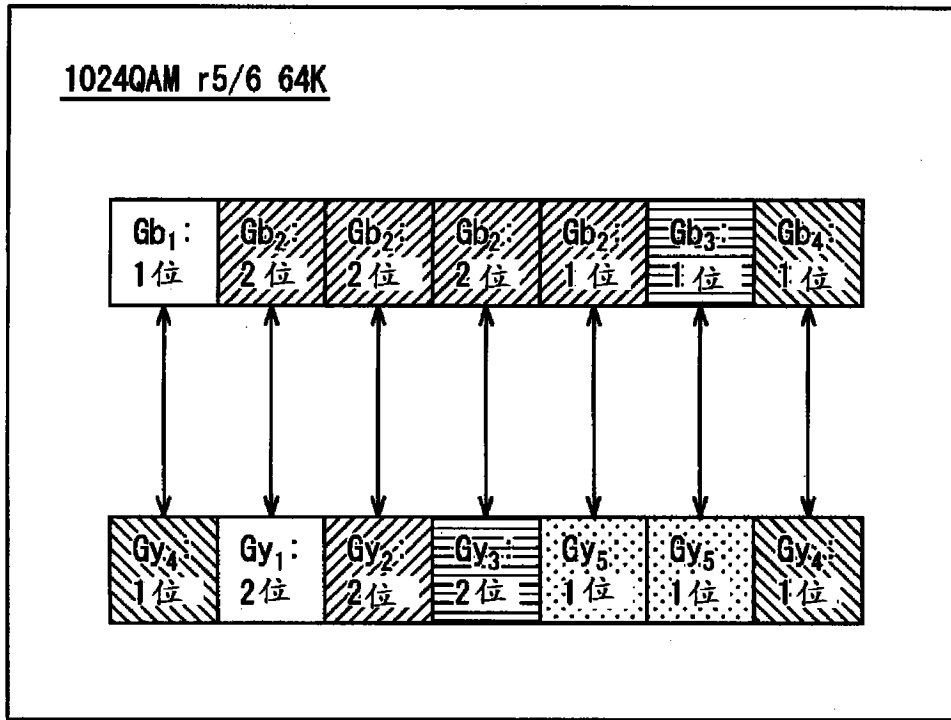


图 84

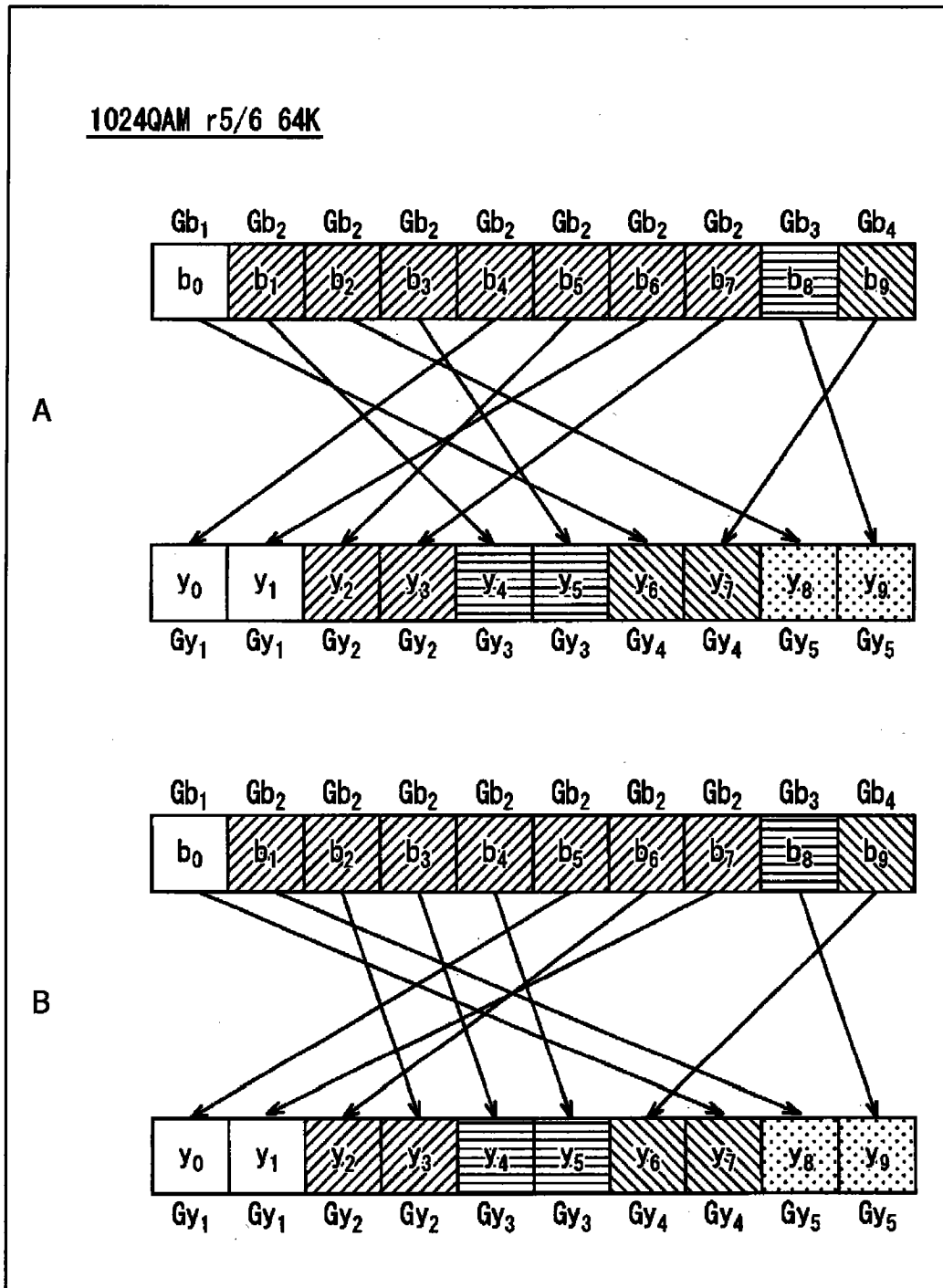


图 85

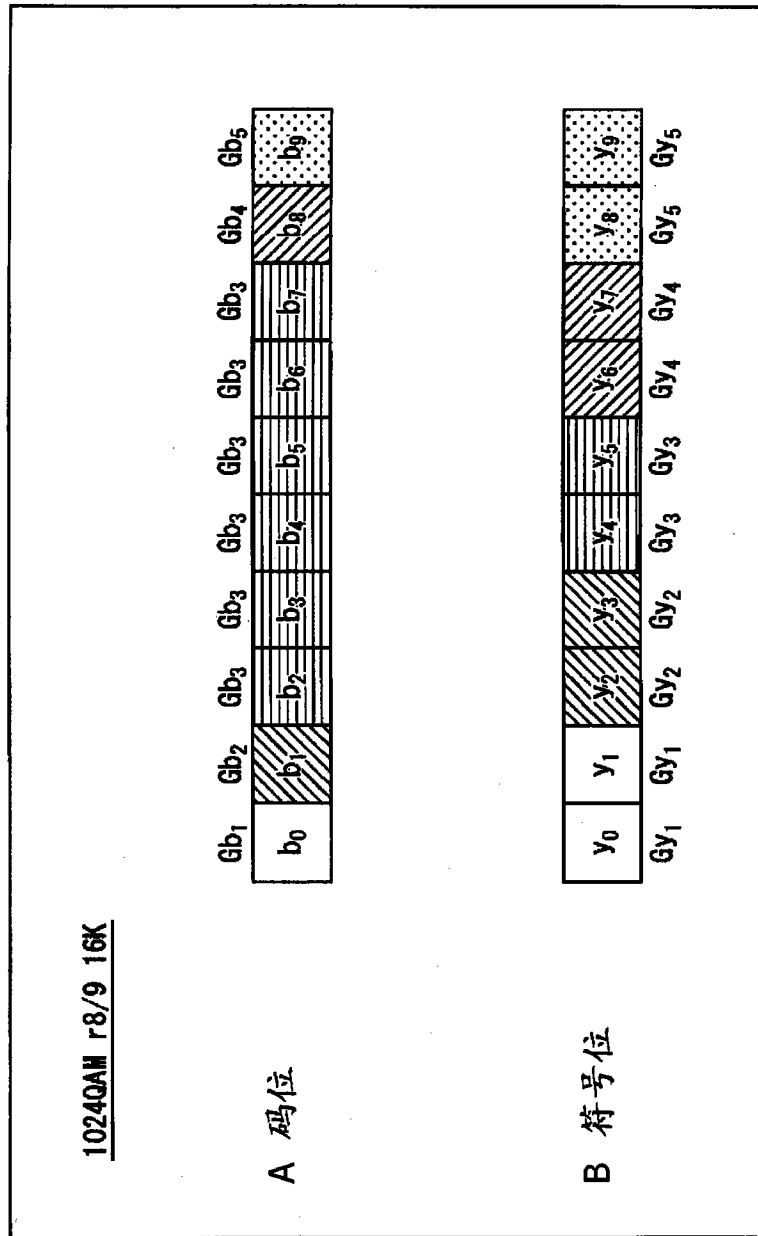


图 86

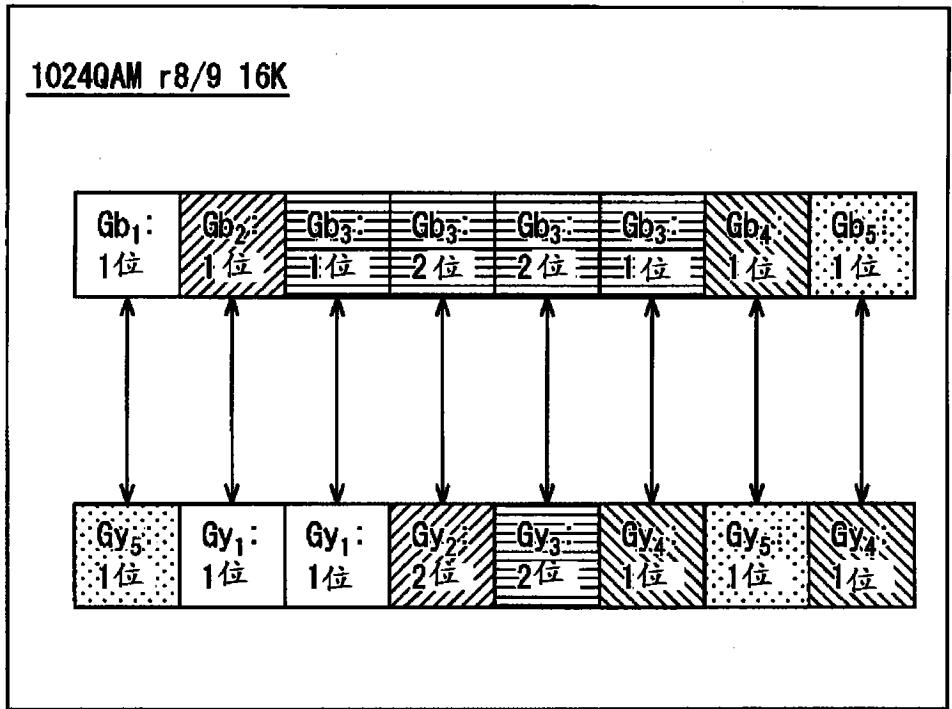


图 87

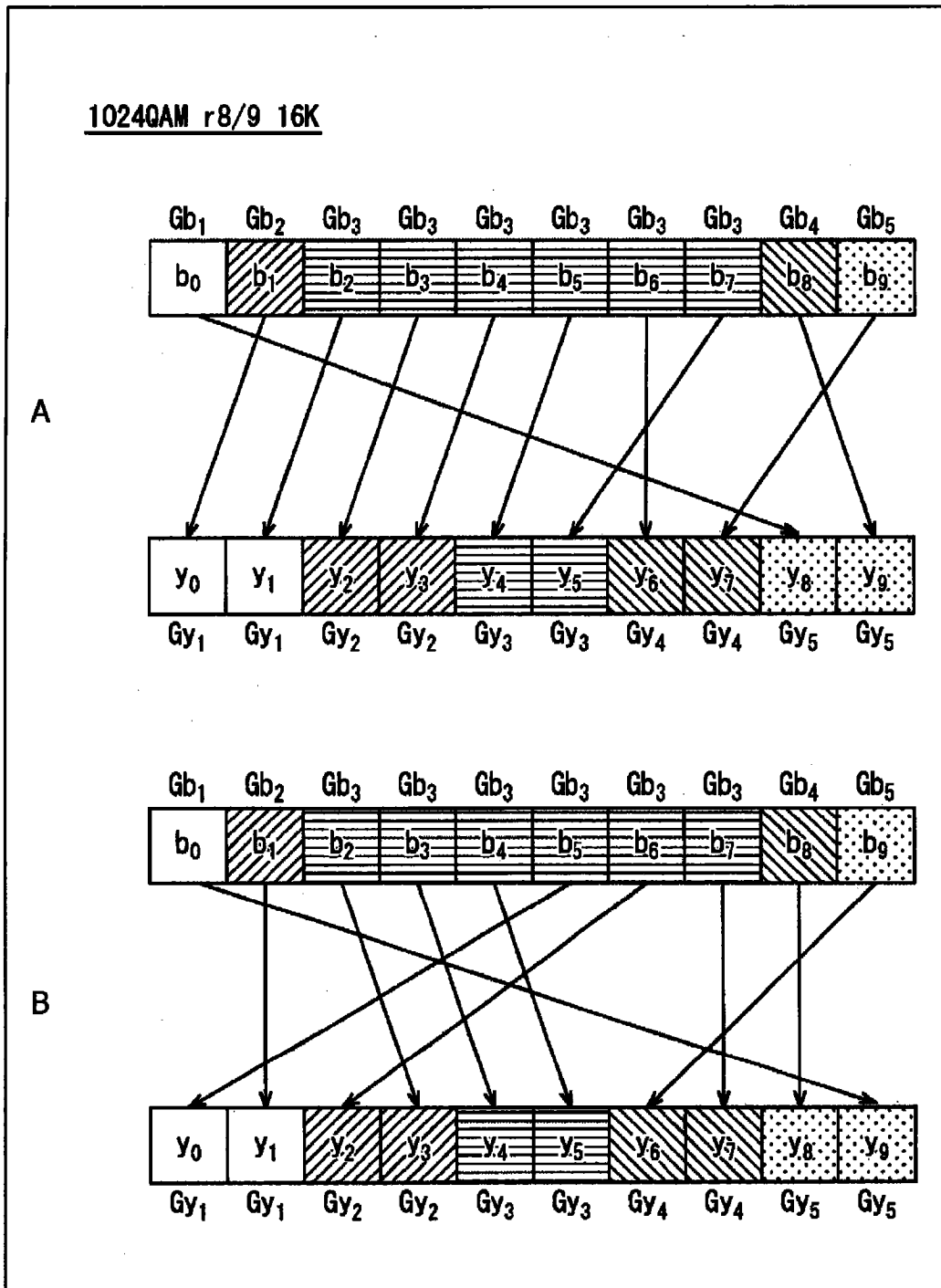


图 88

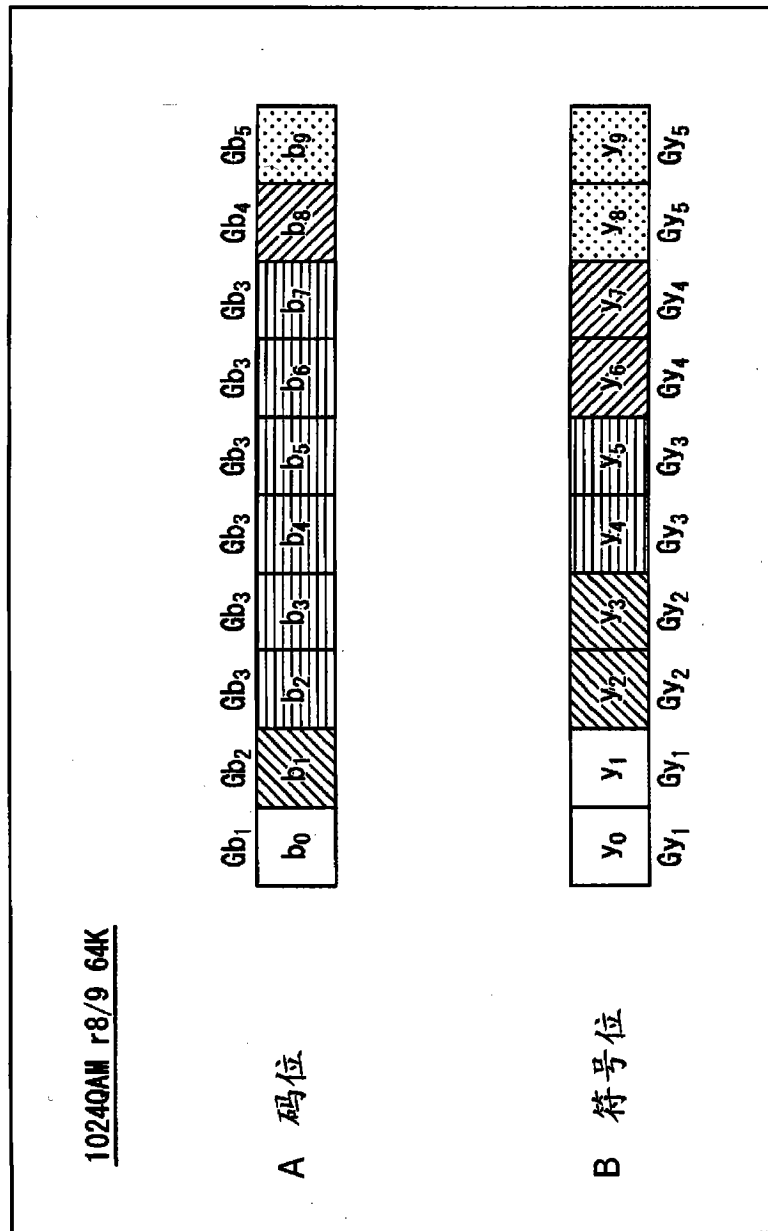


图 89

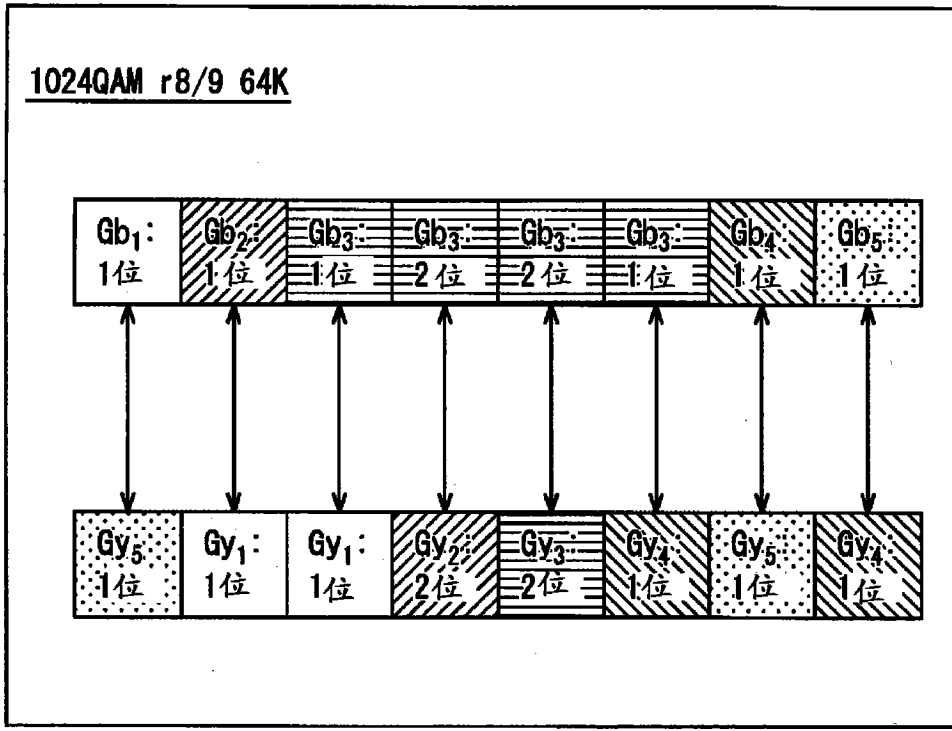


图 90

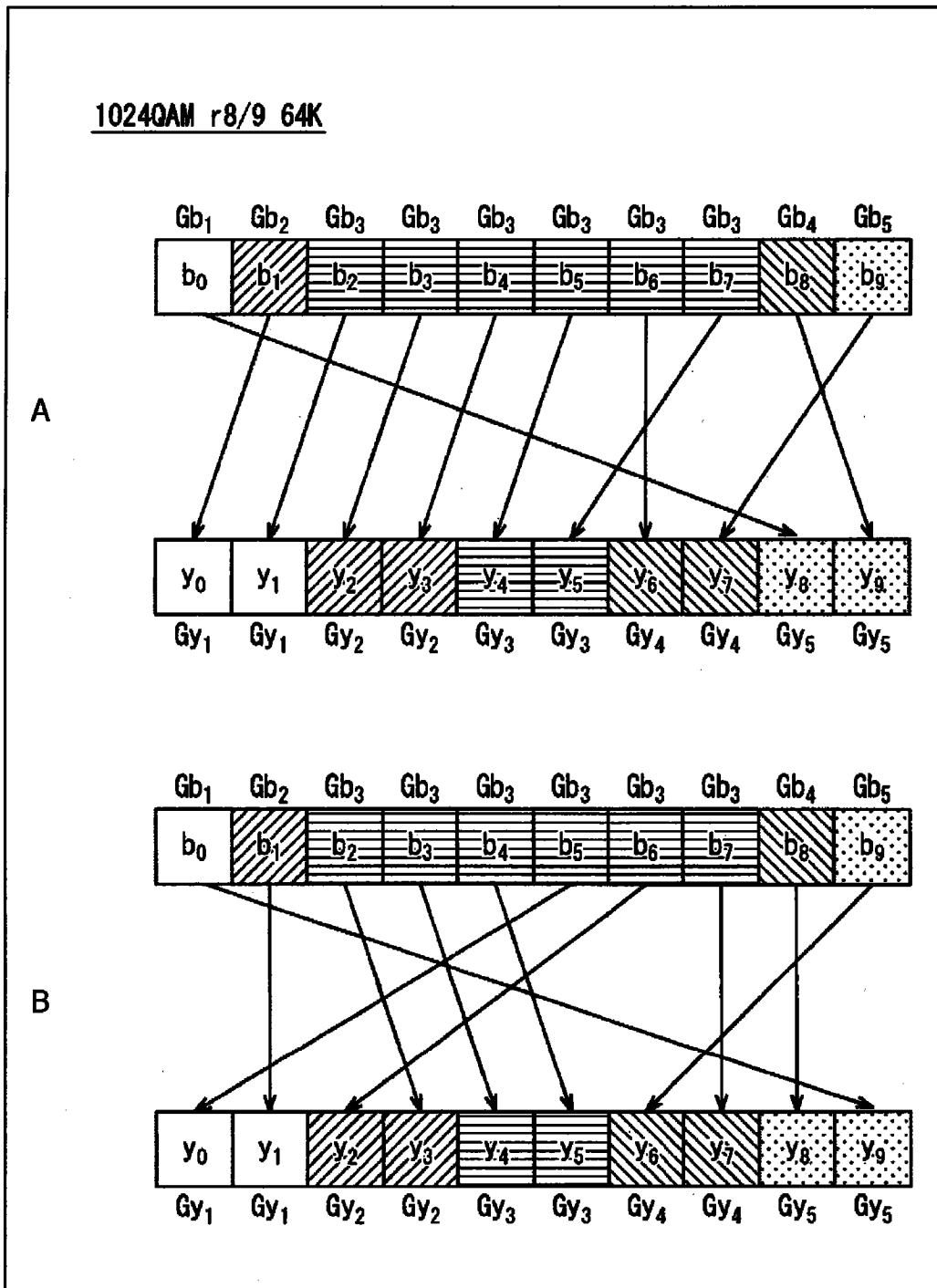


图 91

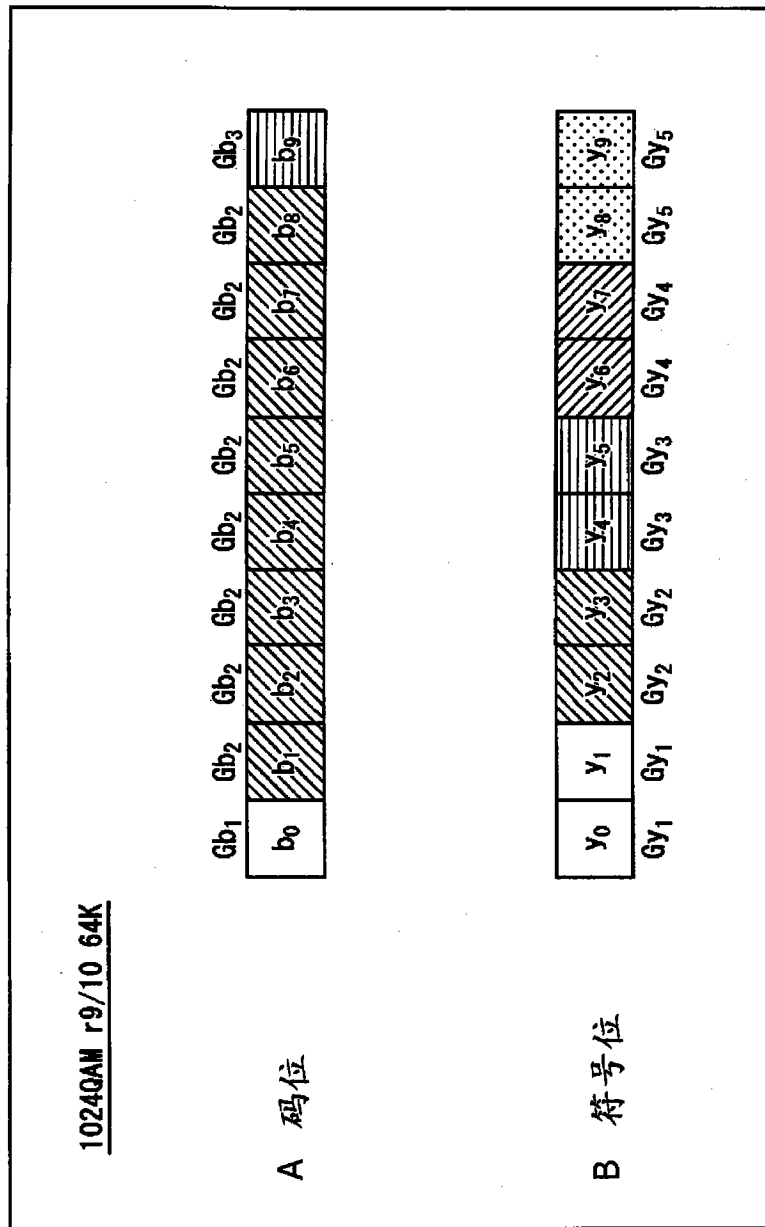


图 92

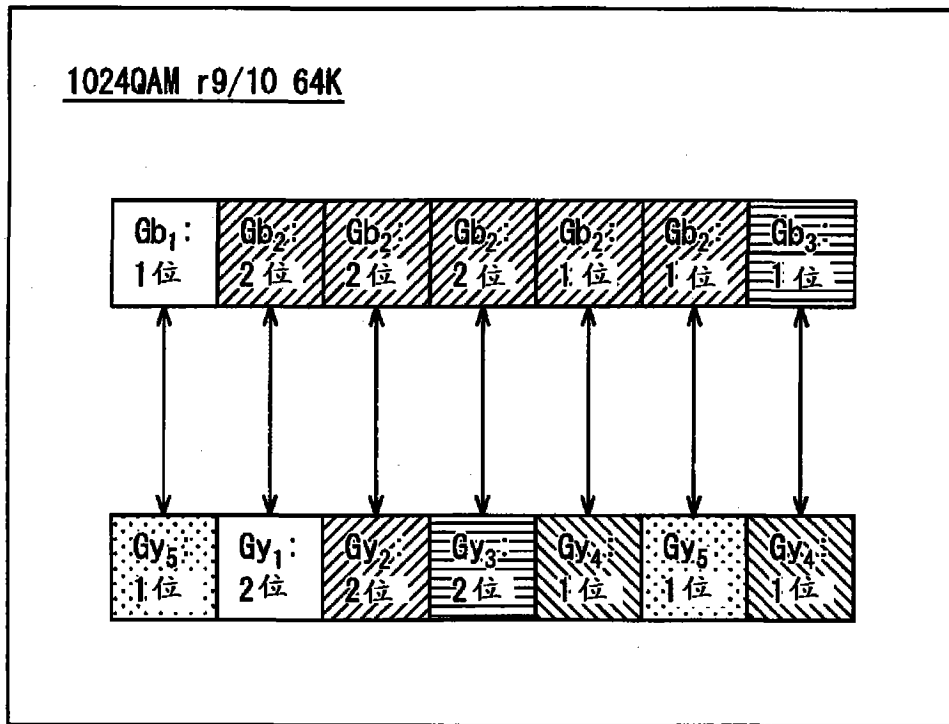


图 93

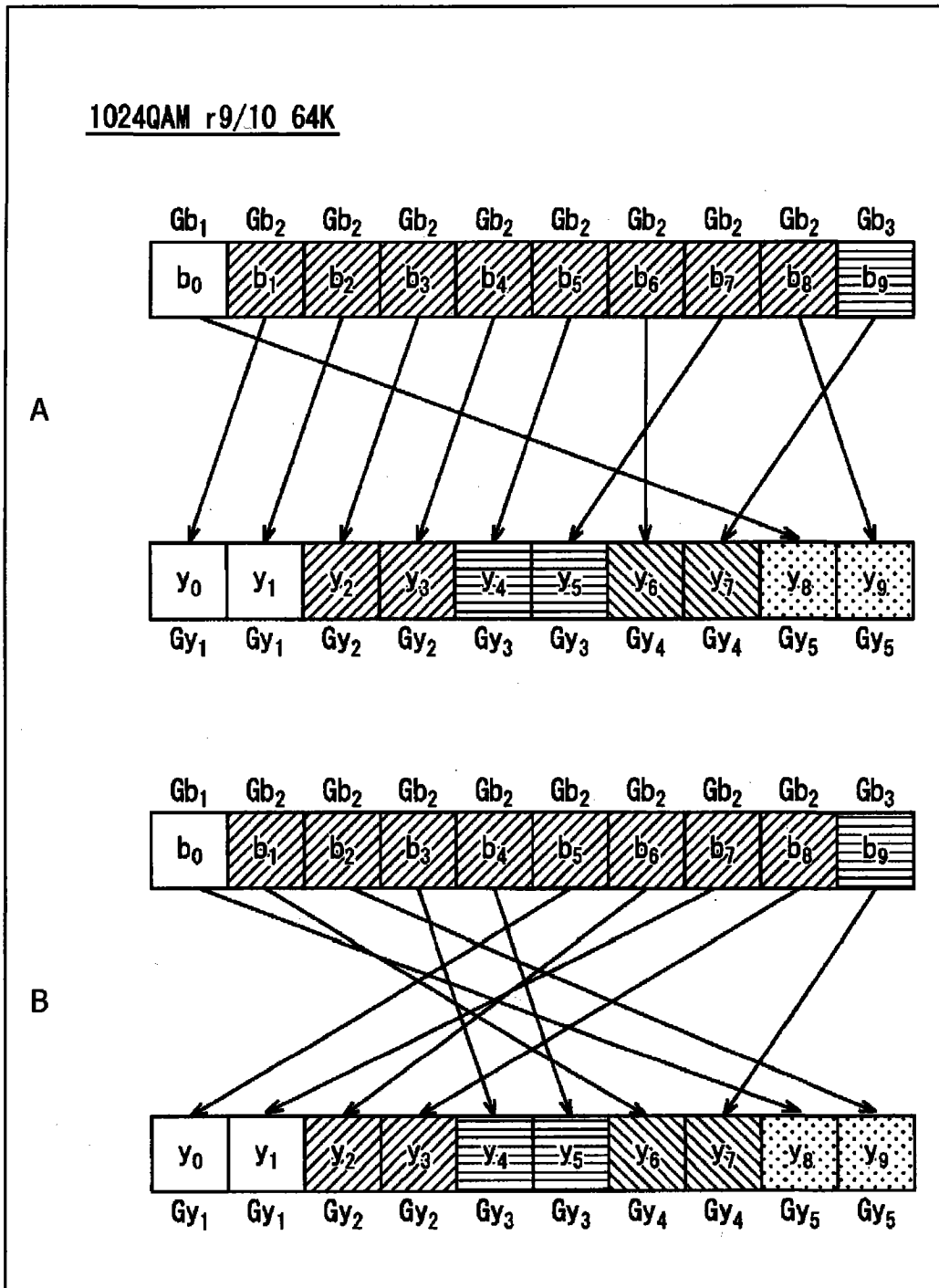


图 94

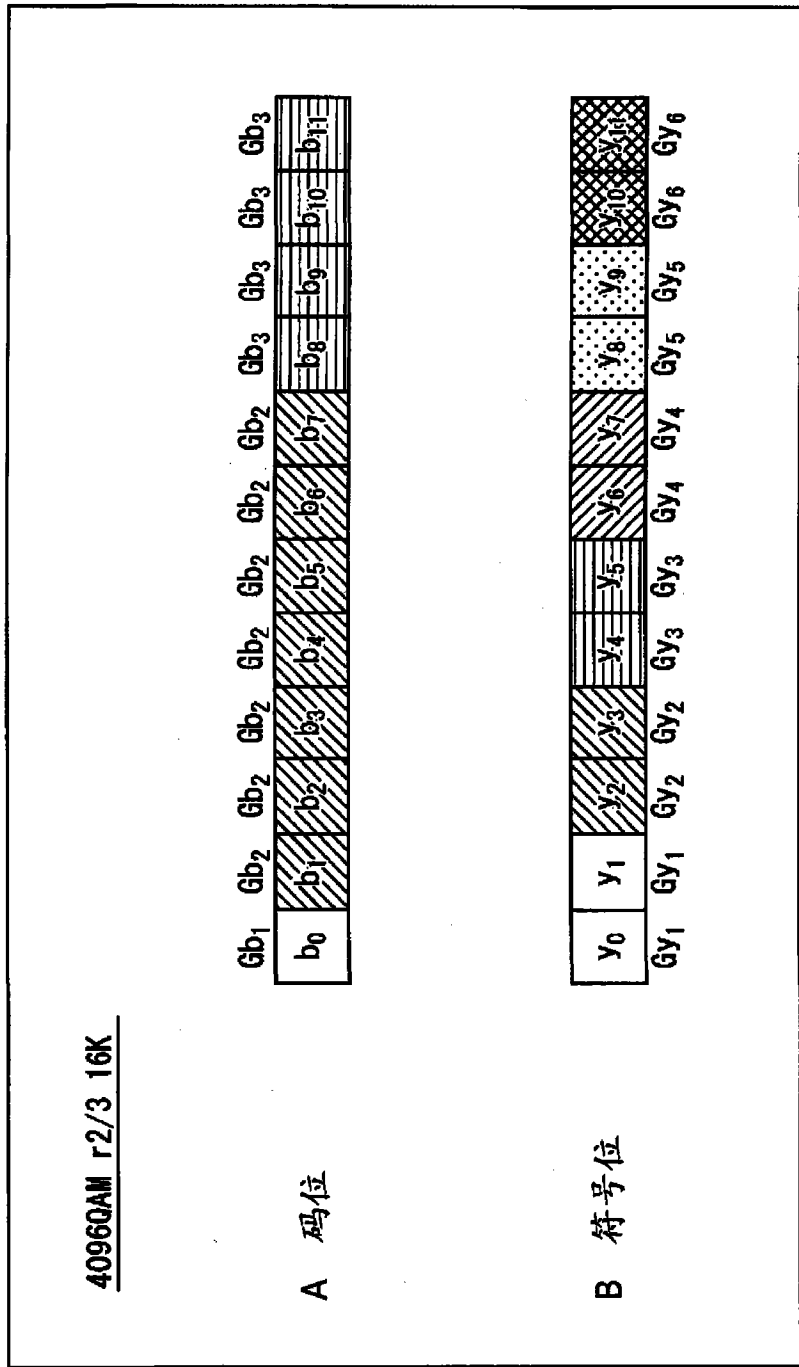


图 95

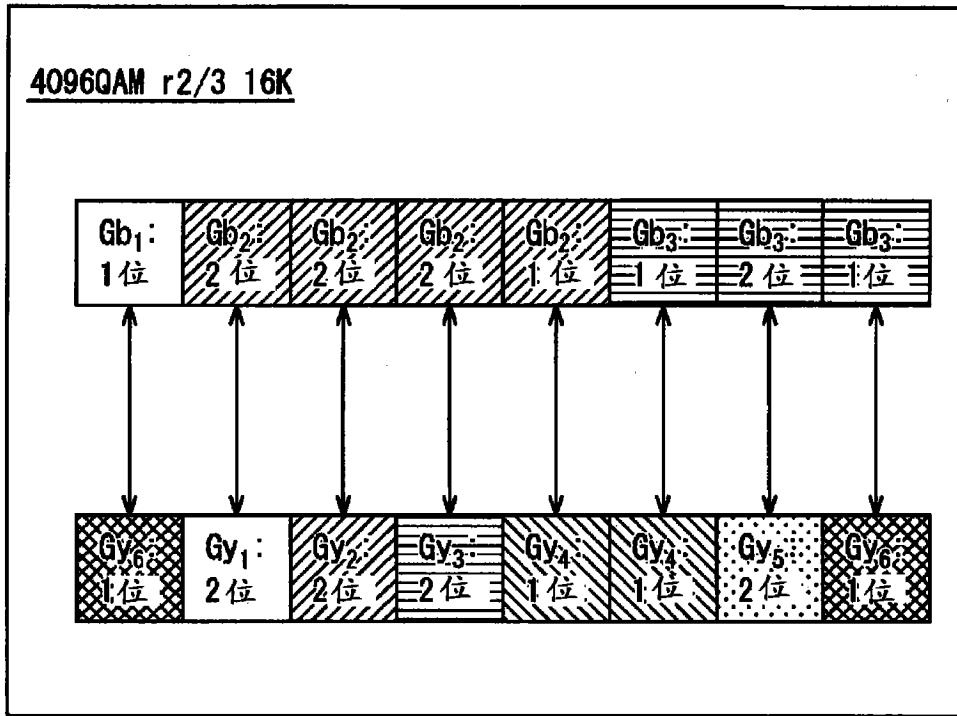


图 96

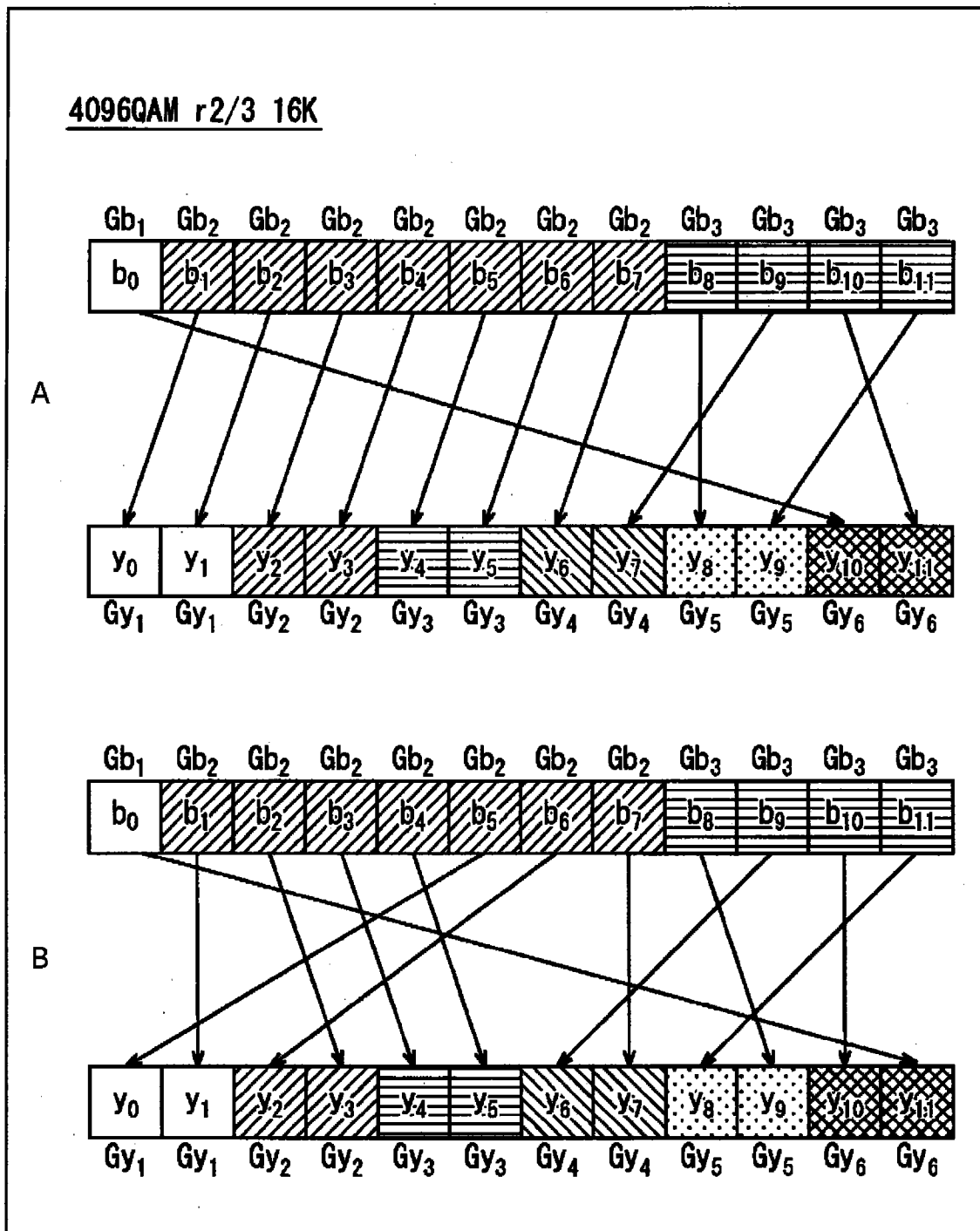


图 97

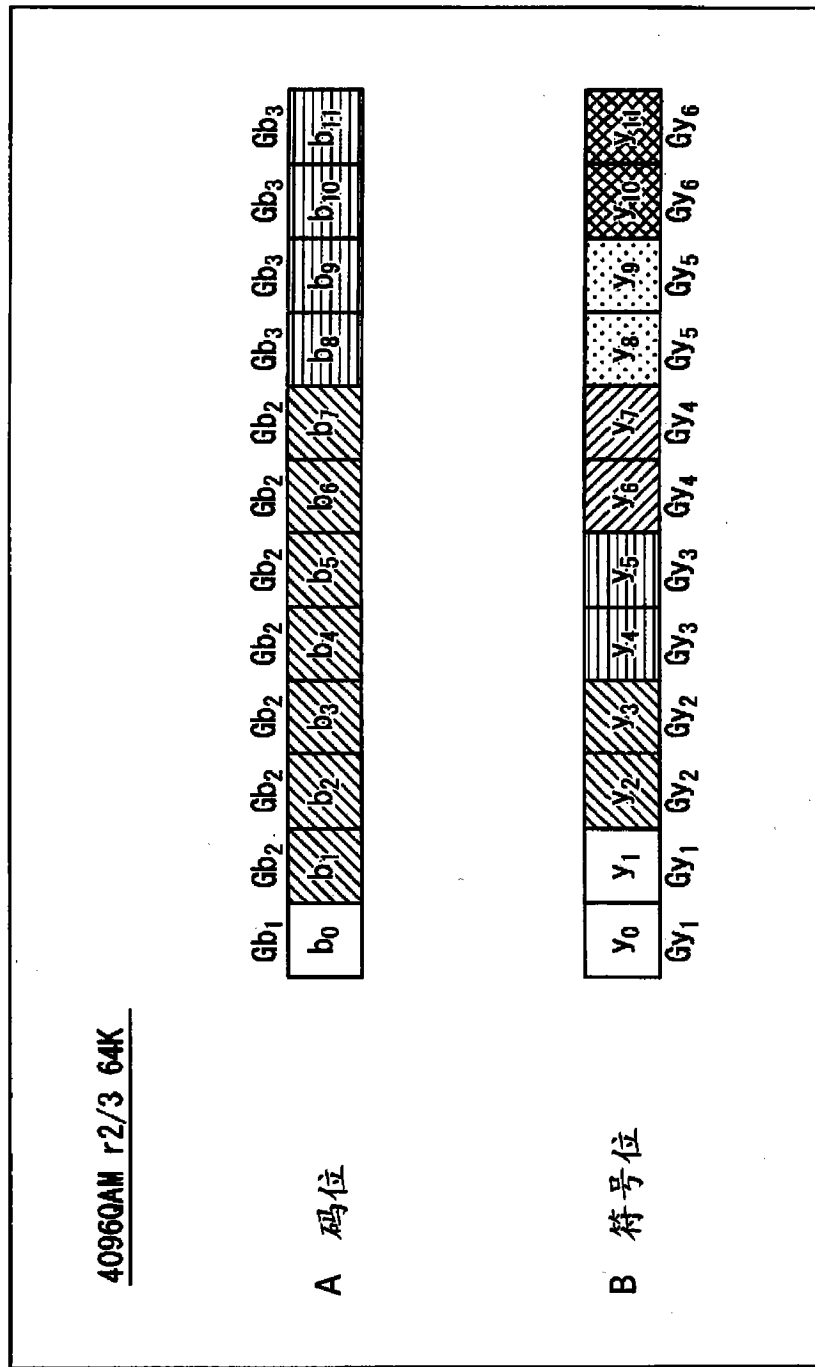


图 98

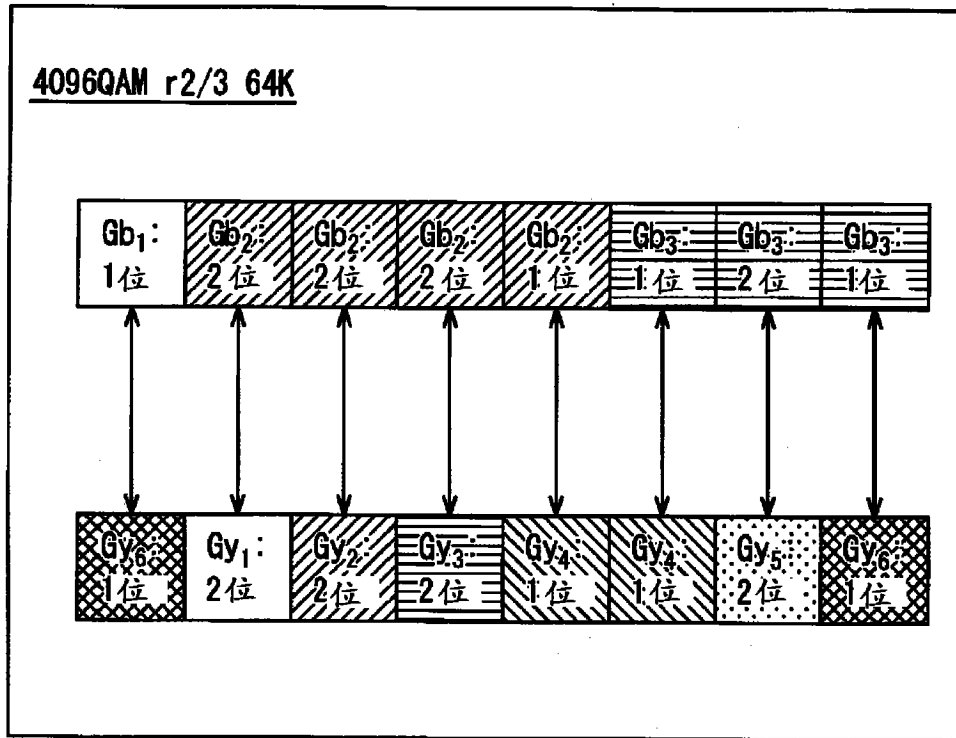


图 99

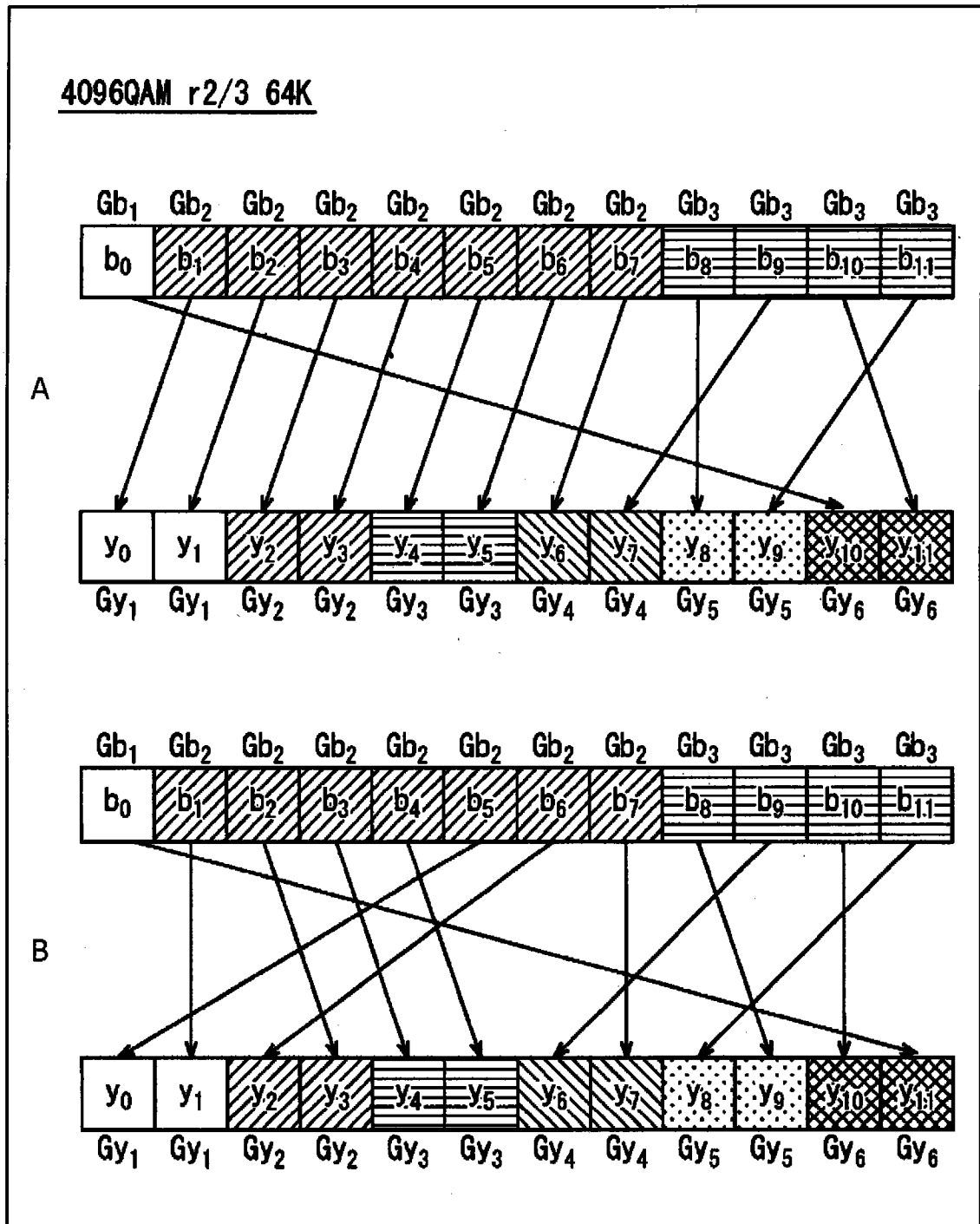


图 100

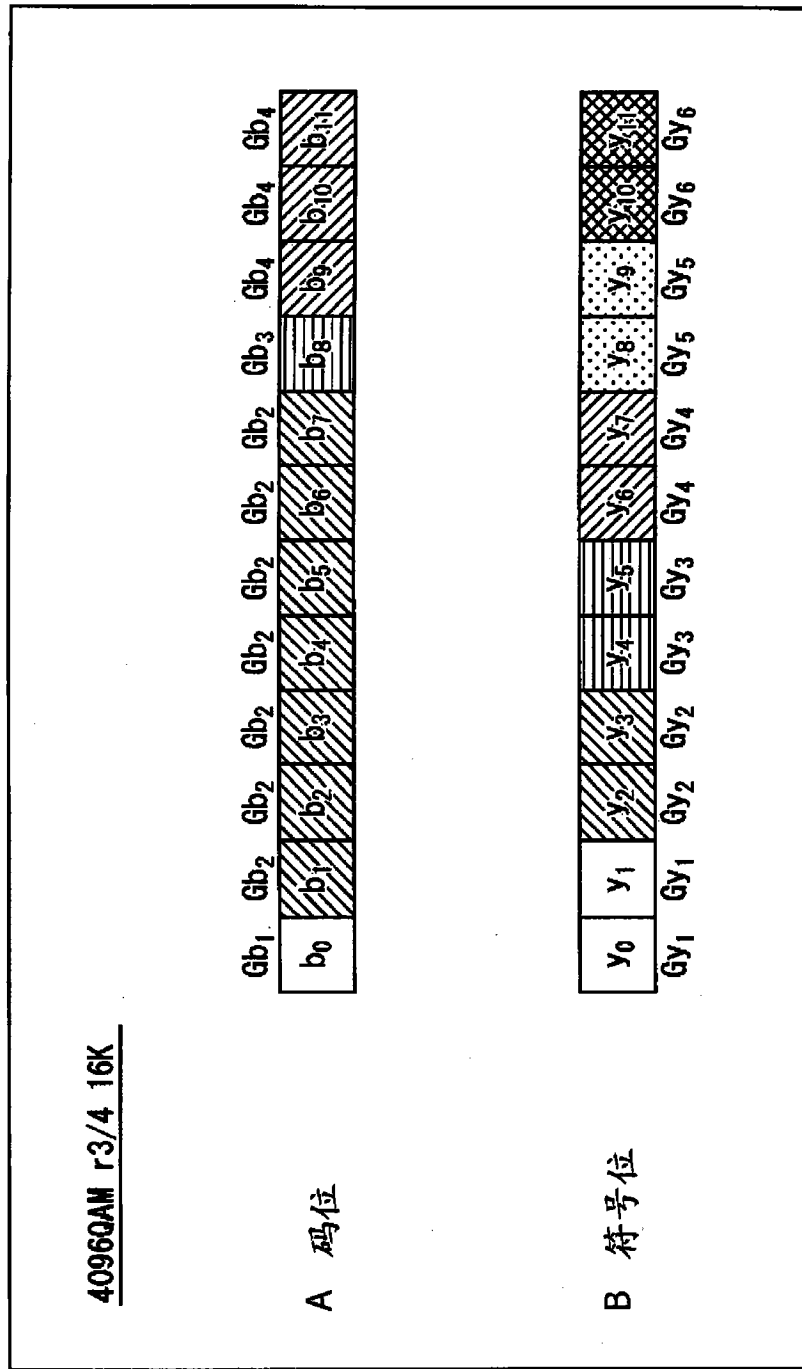


图 101

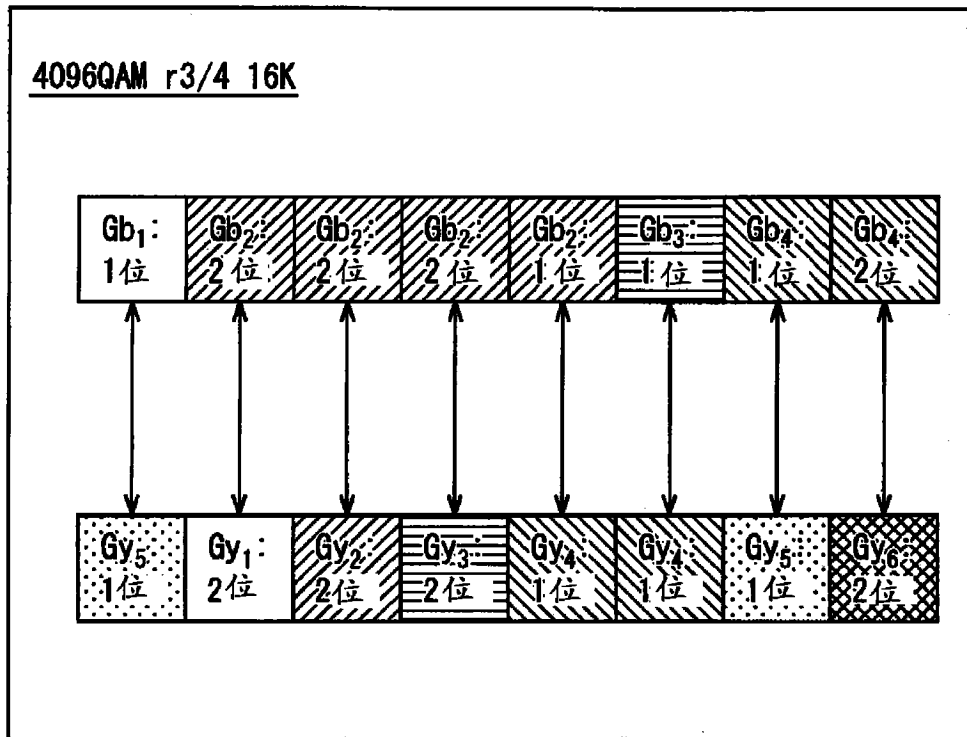


图 102

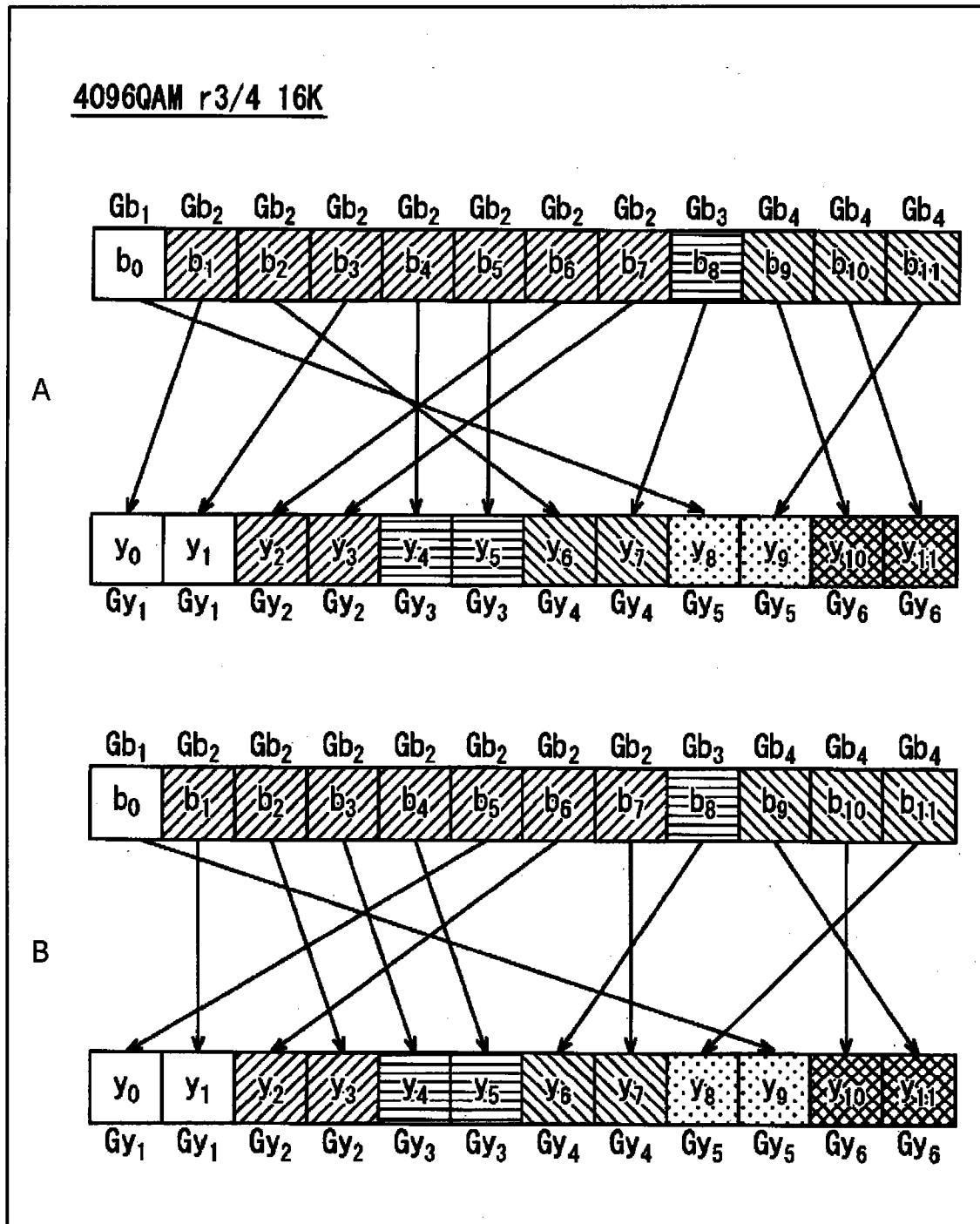


图 103

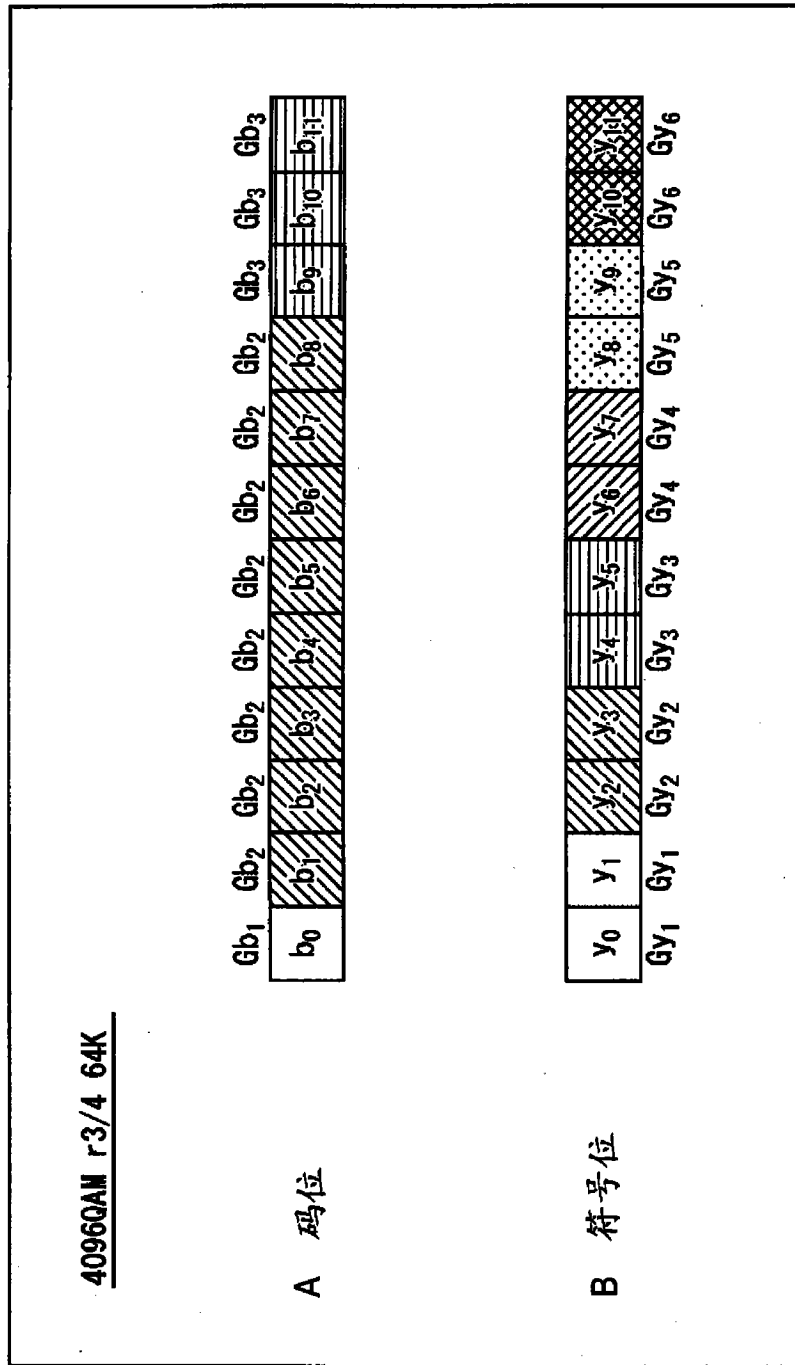


图 104

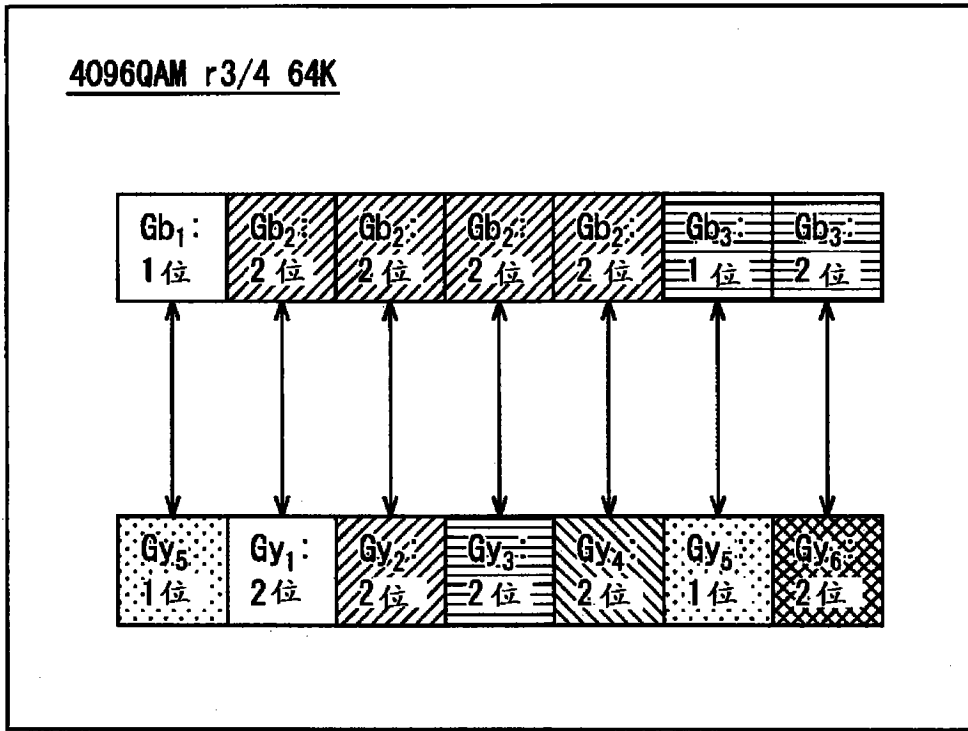


图 105

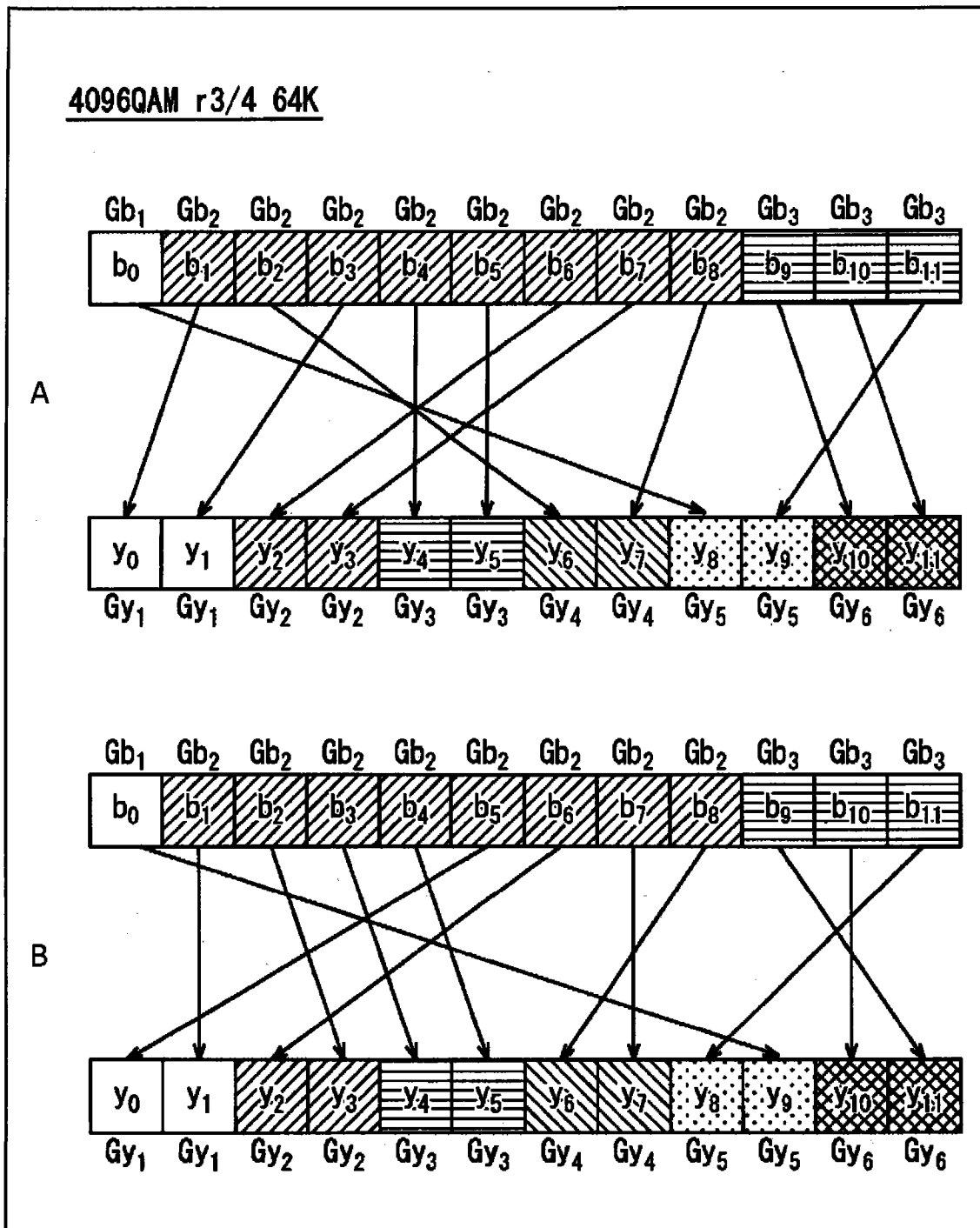


图 106

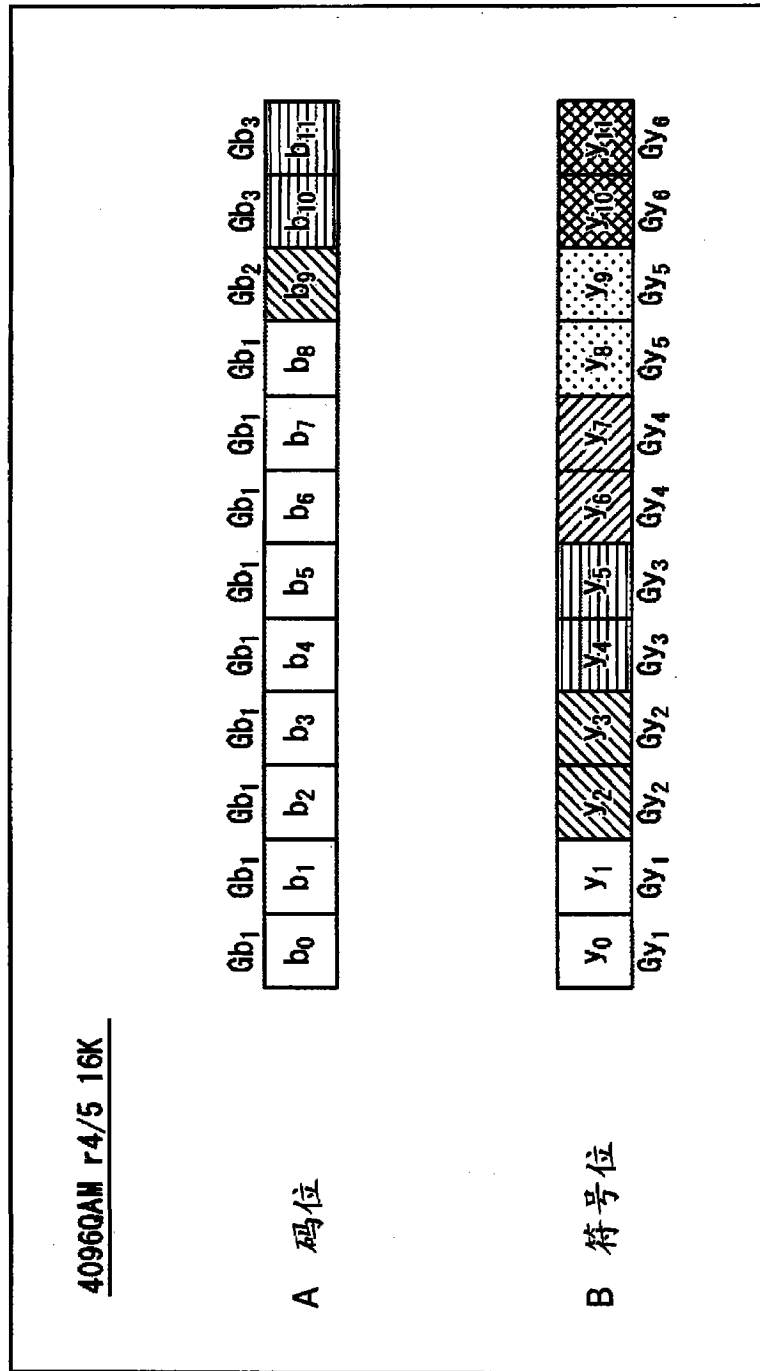


图 107

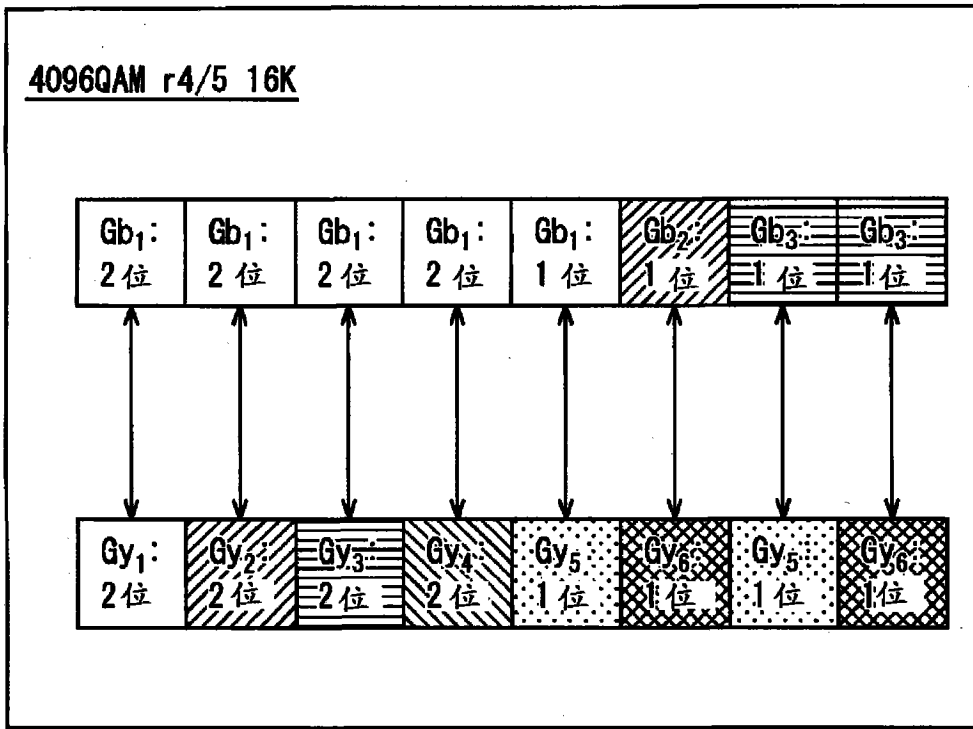


图 108

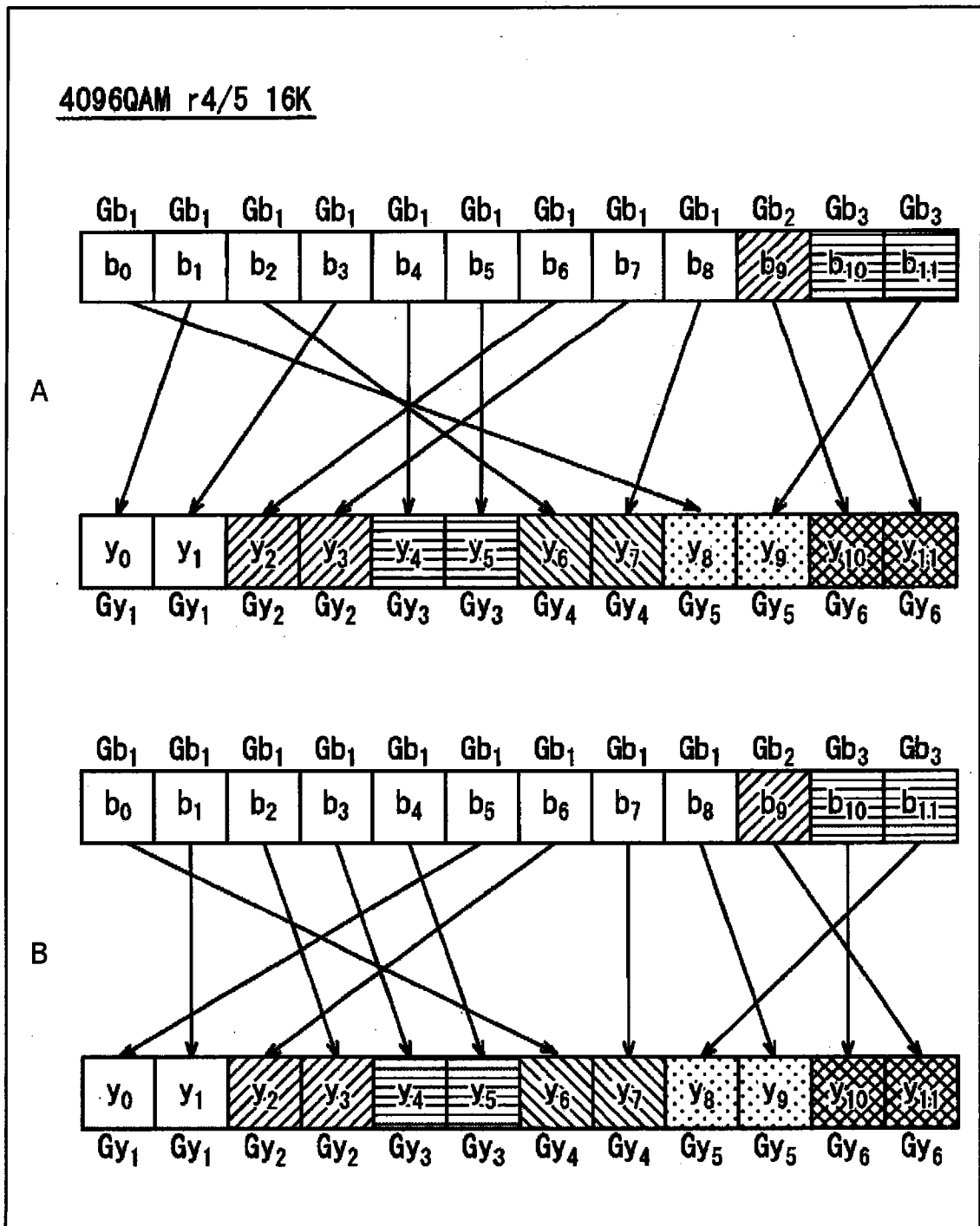


图 109

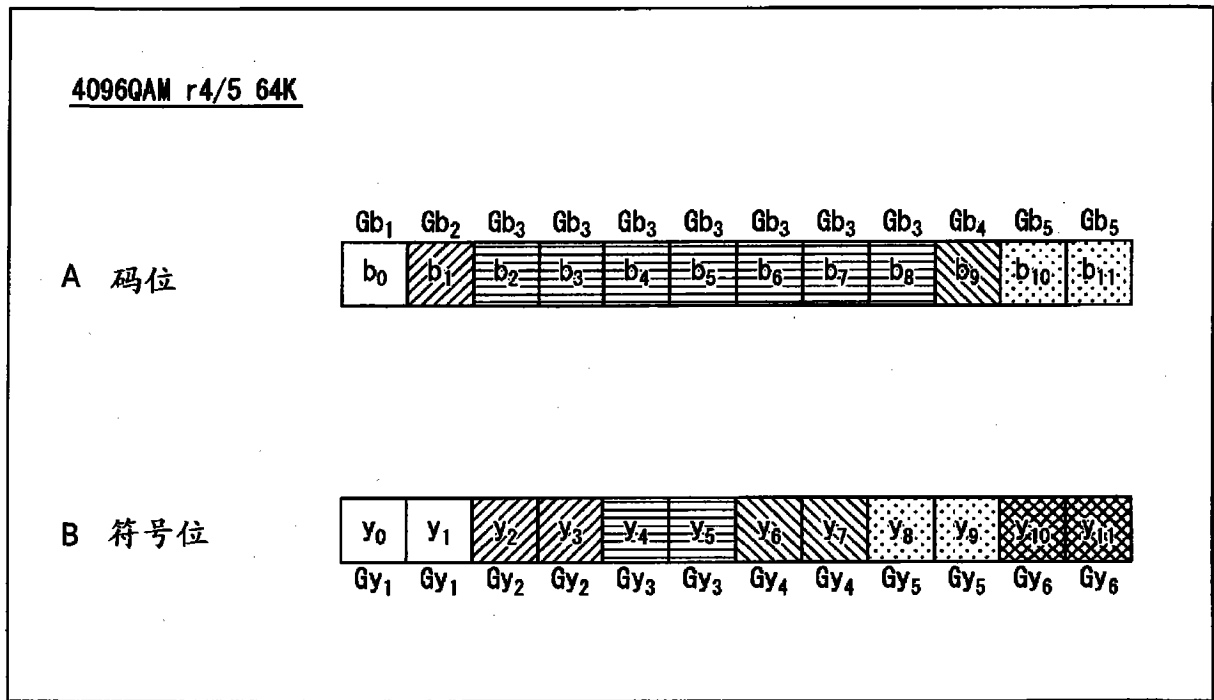


图 110

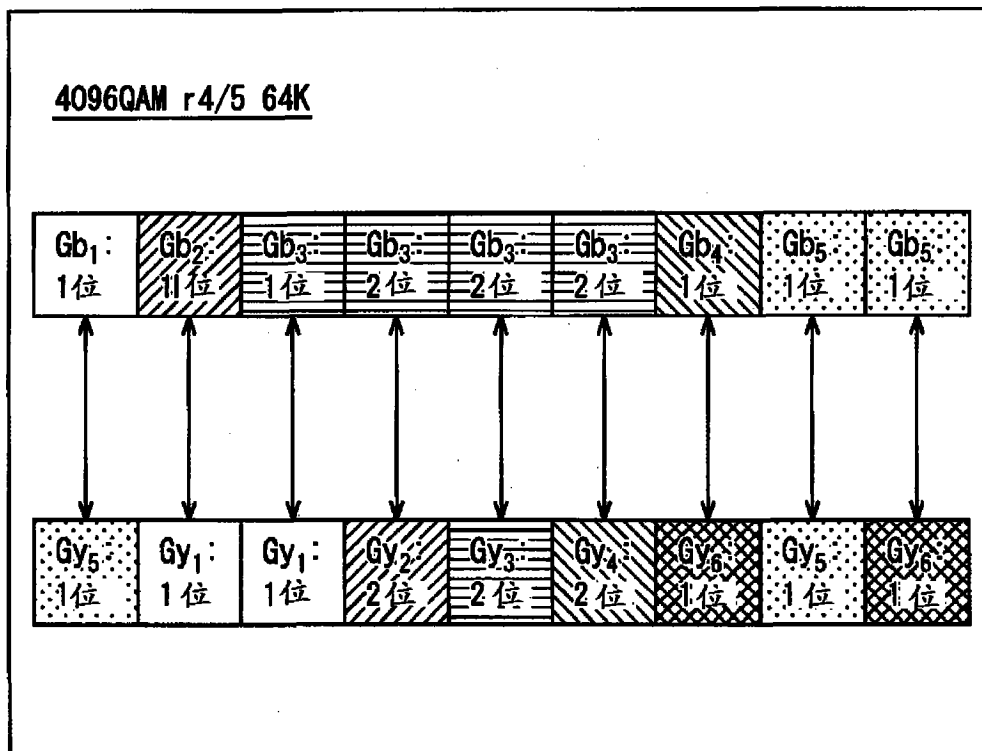


图 111

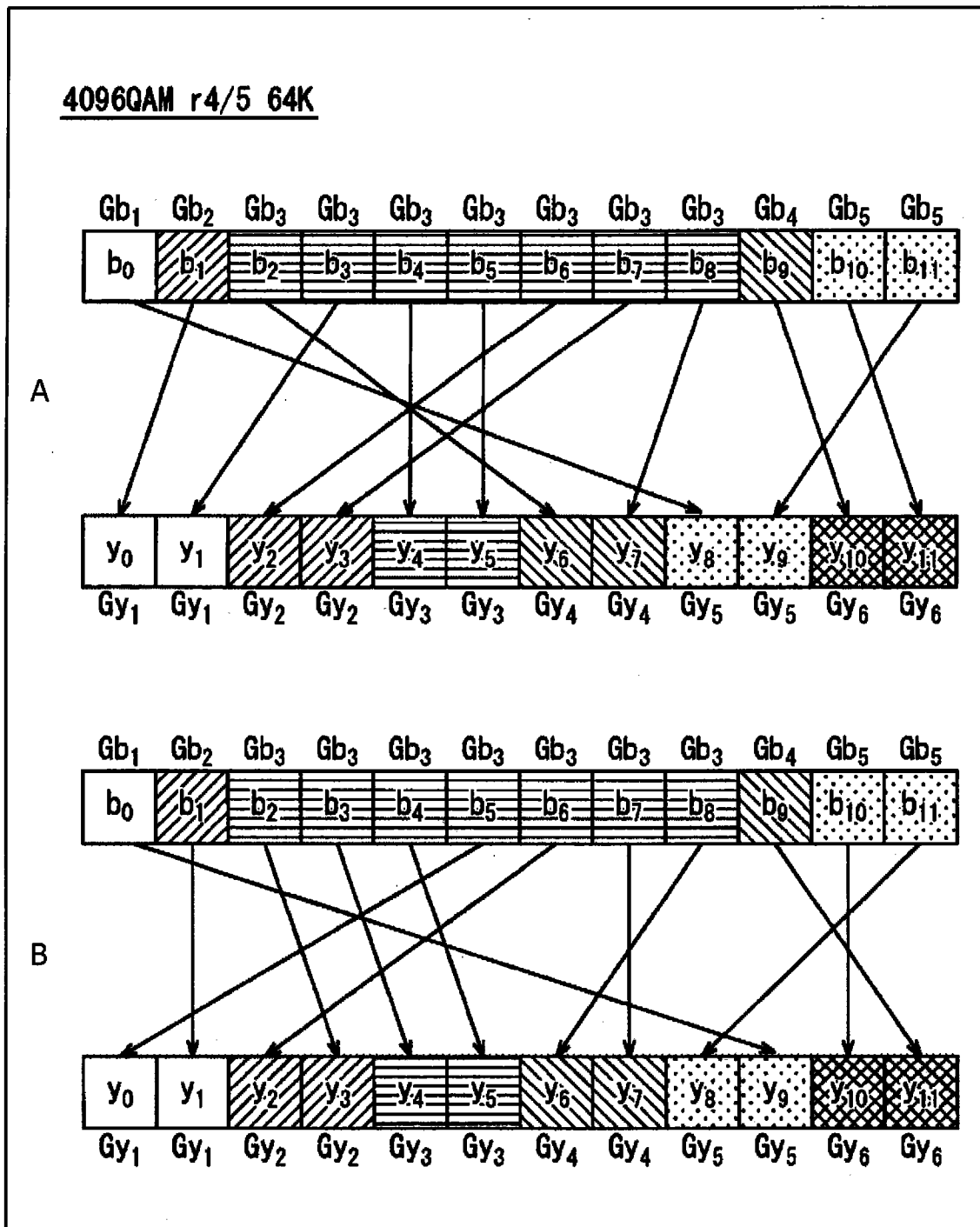


图 112

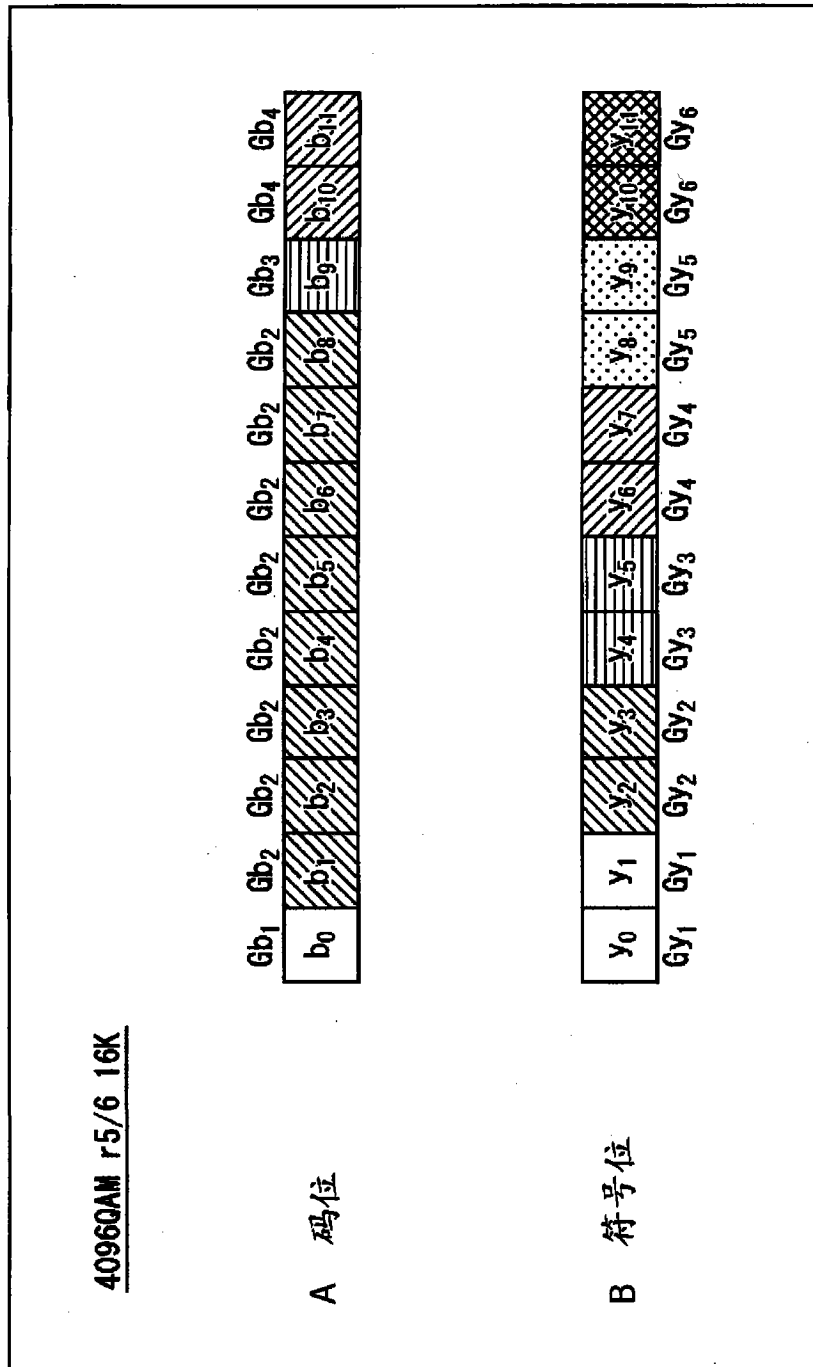


图 113

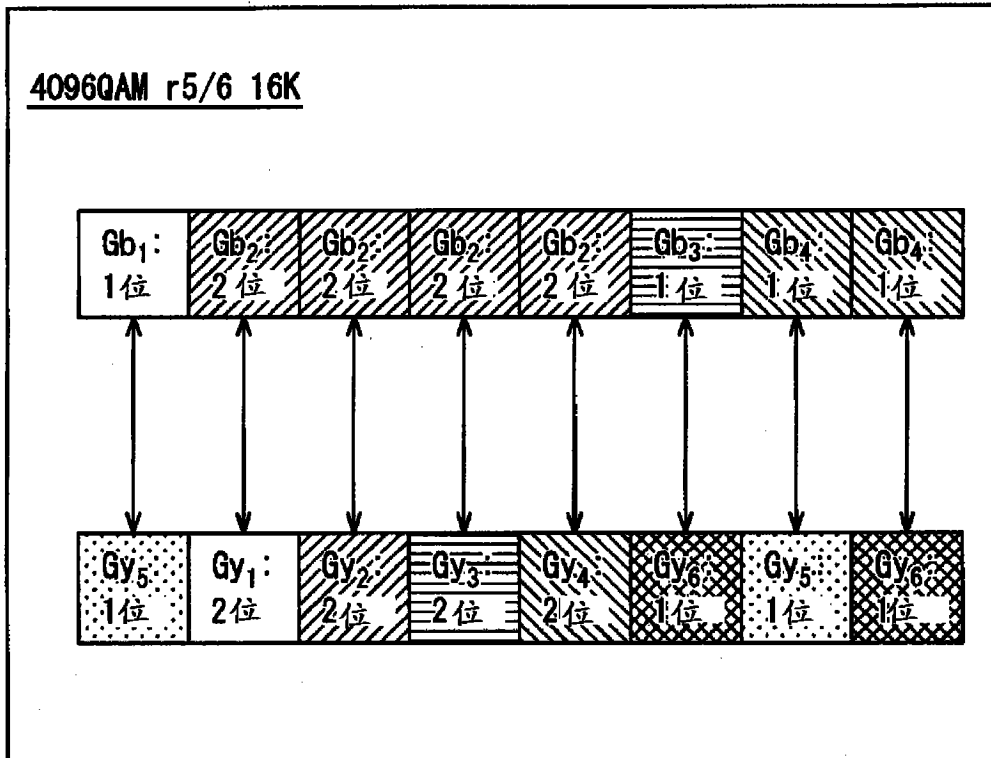


图 114

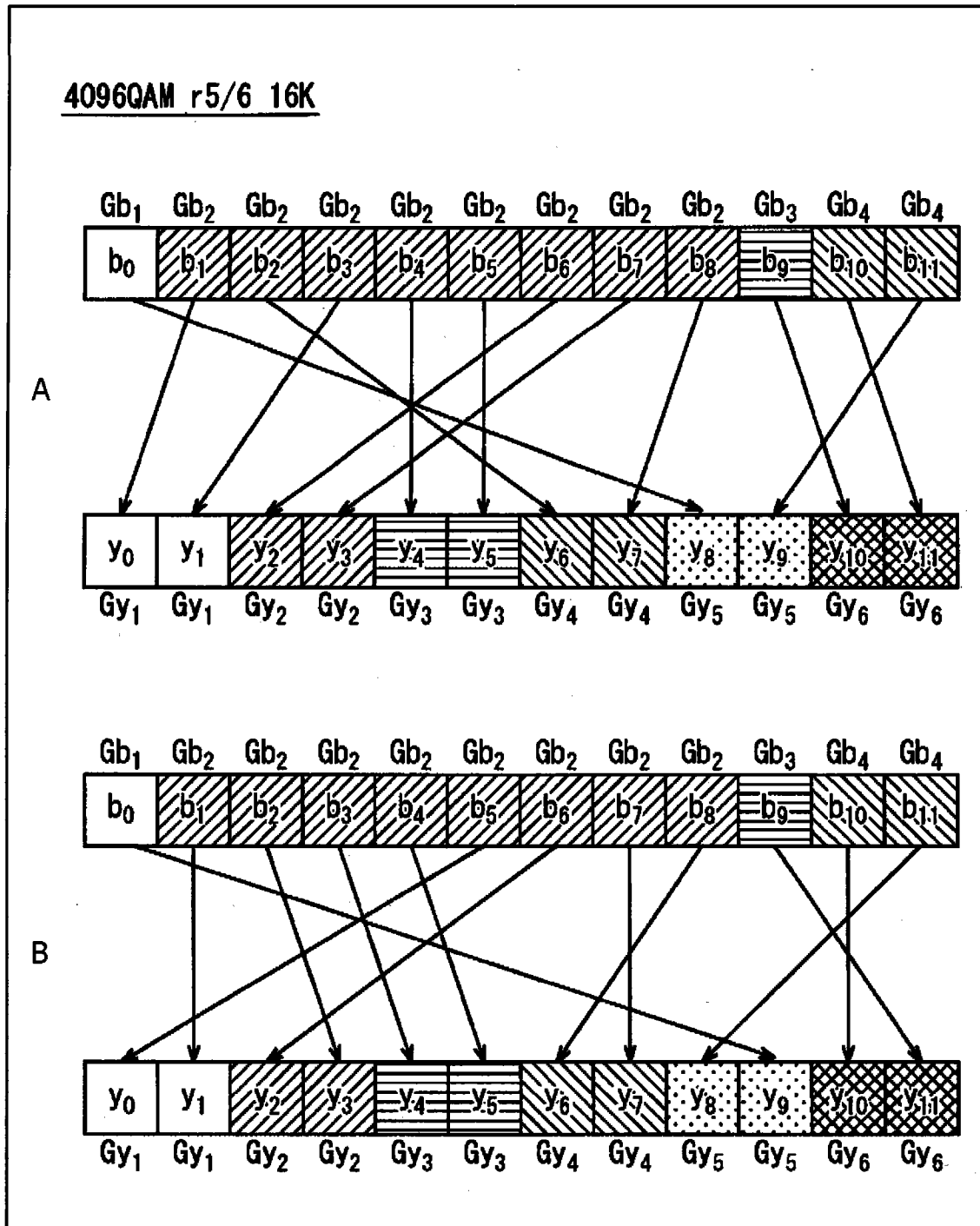


图 115

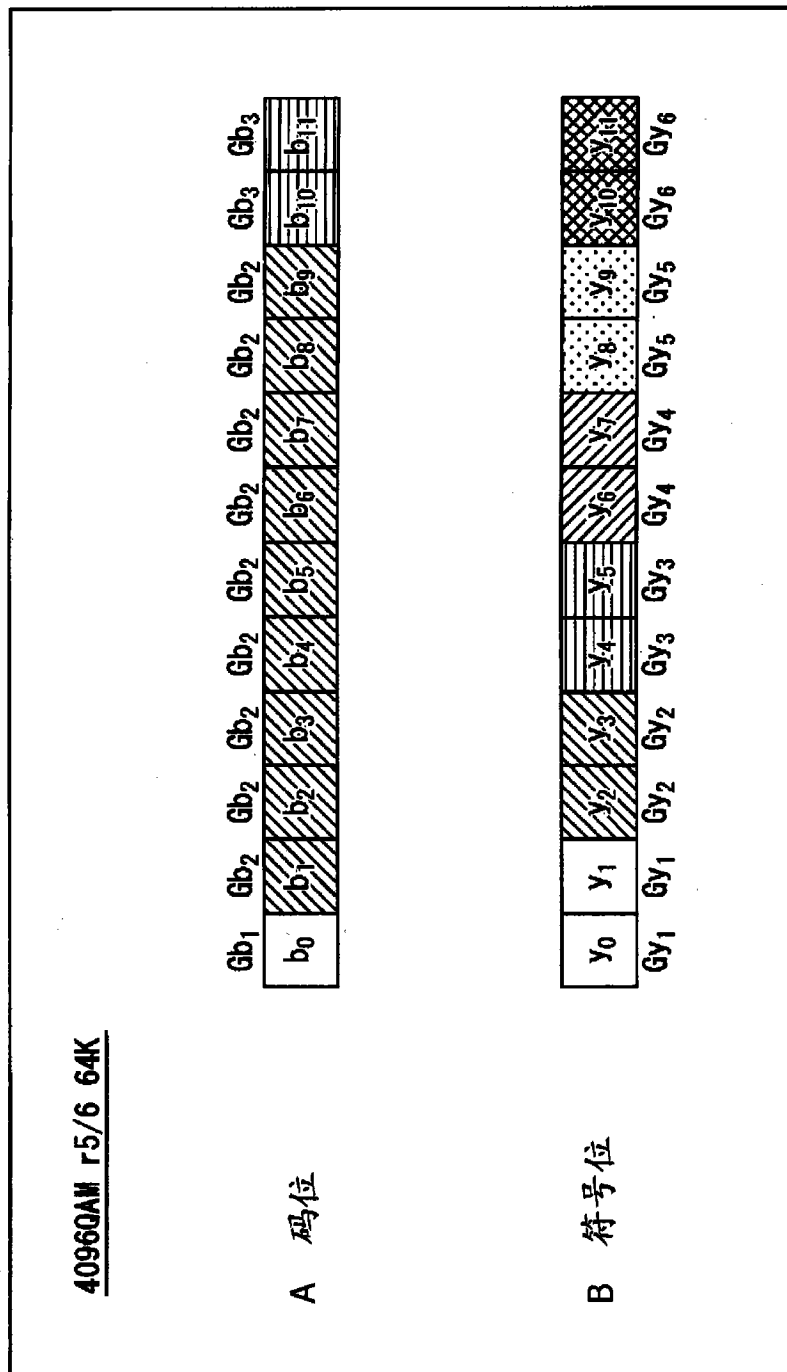


图 116

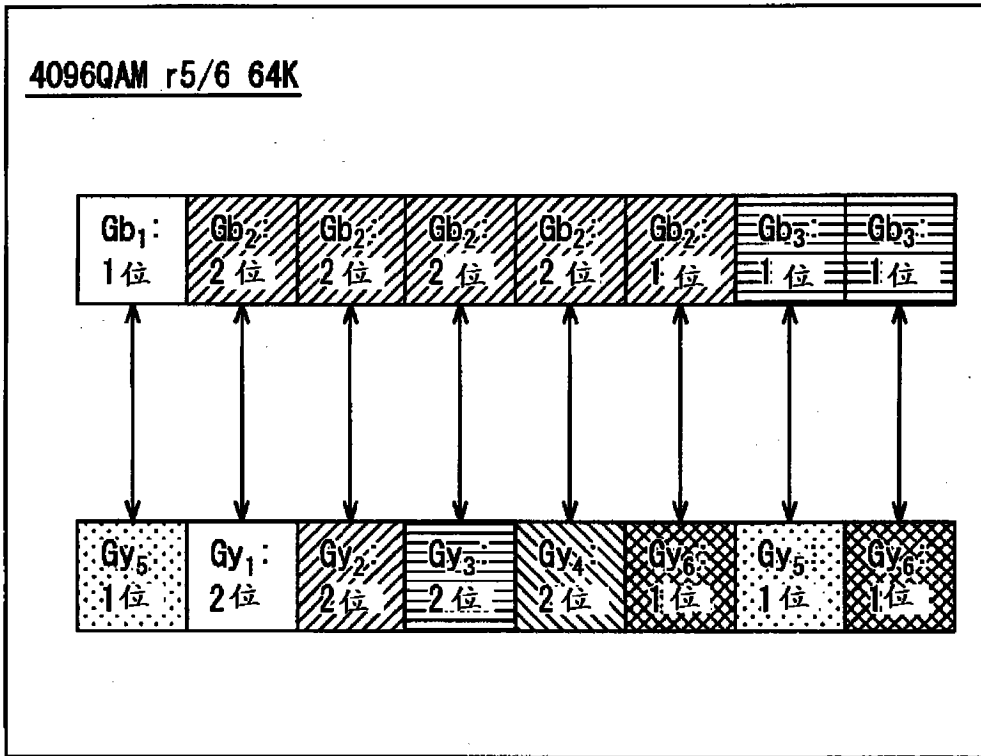


图 117

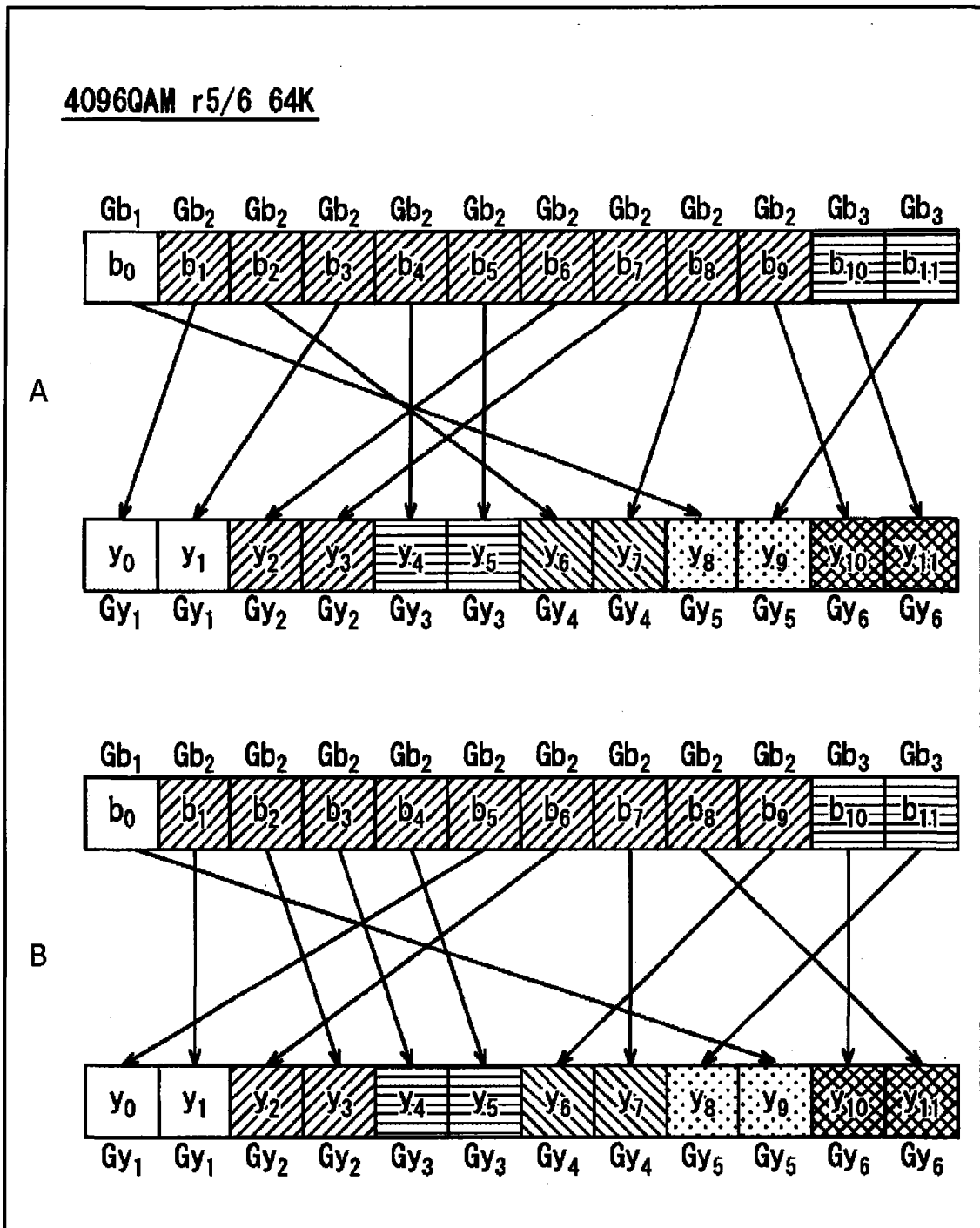


图 118

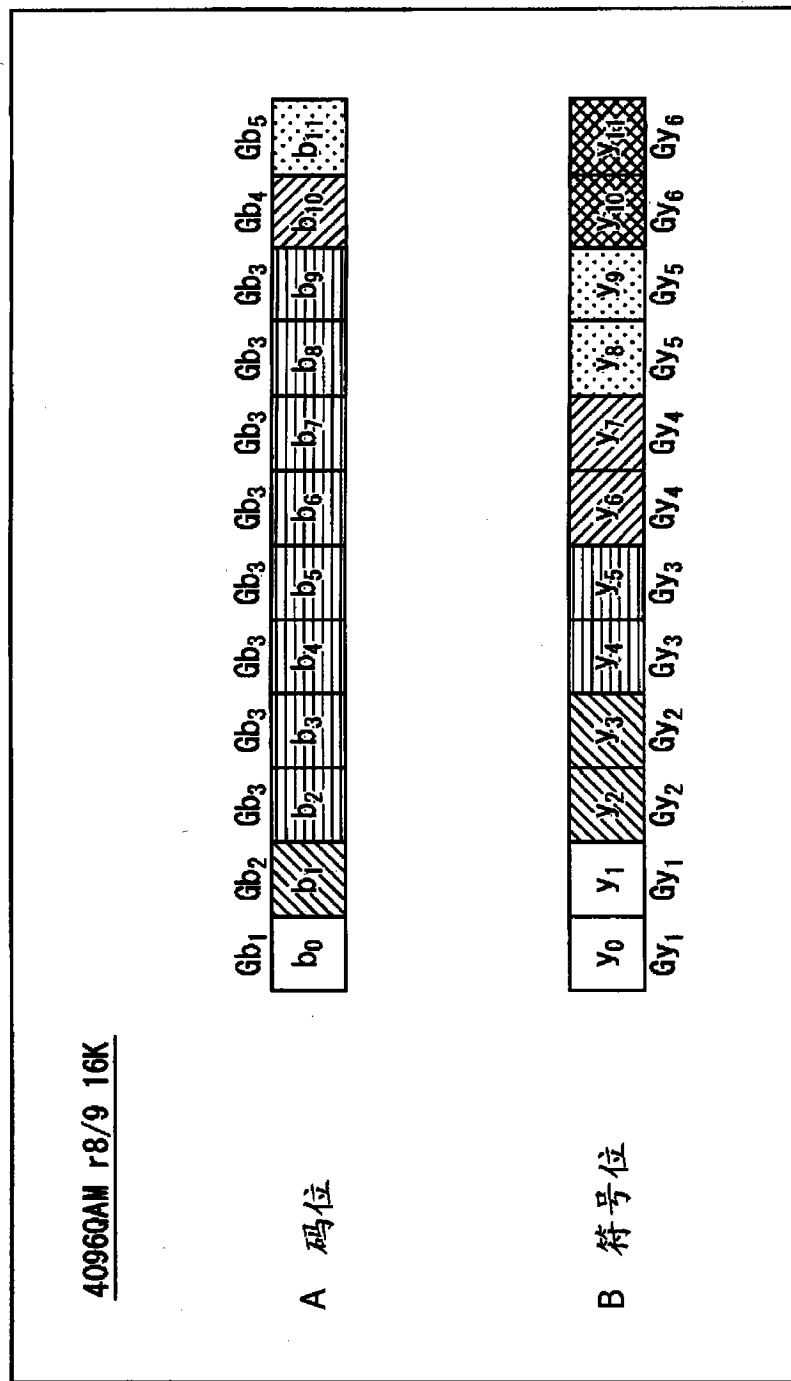


图 119

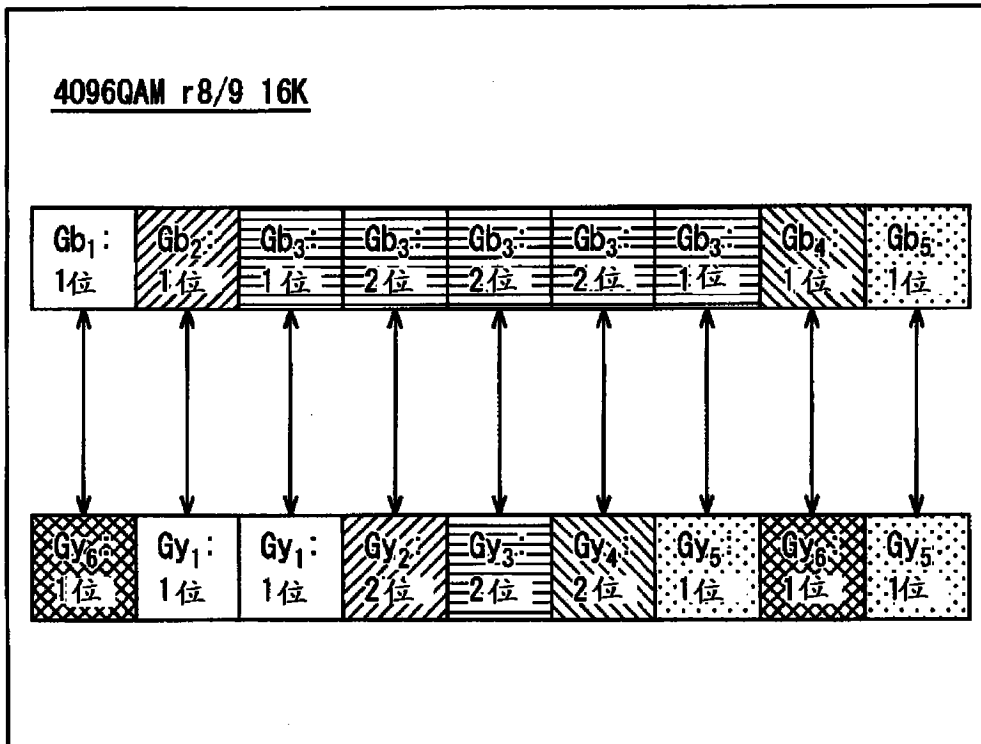


图 120

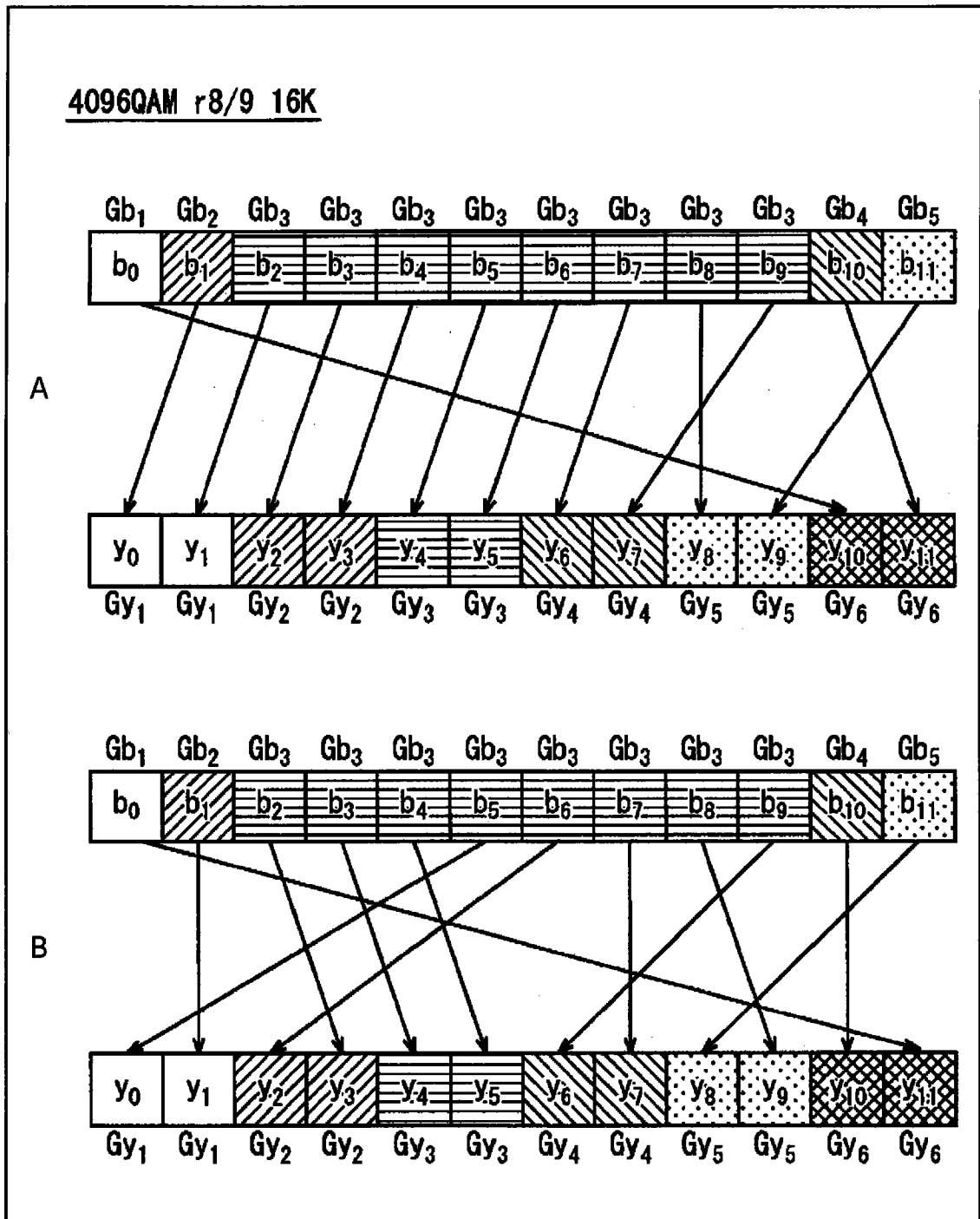


图 121

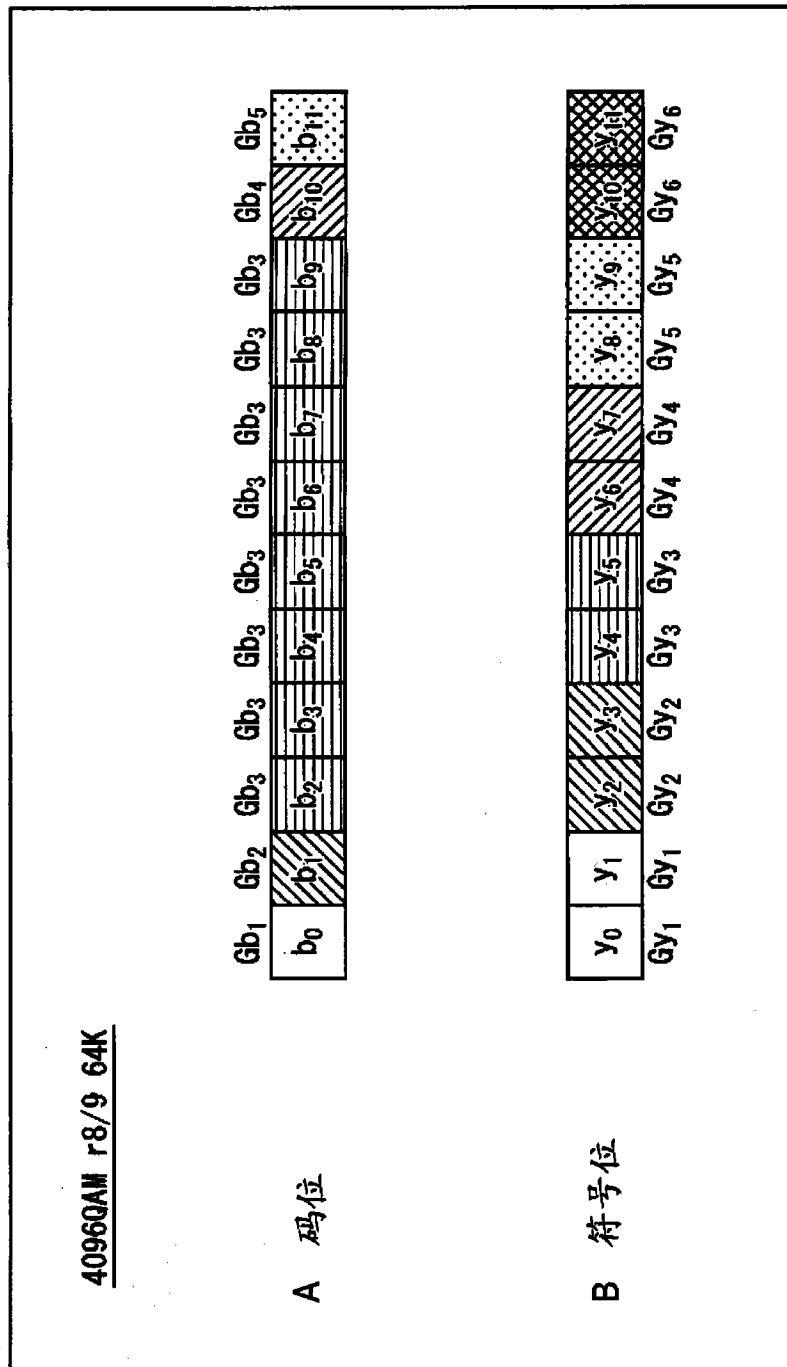


图 122

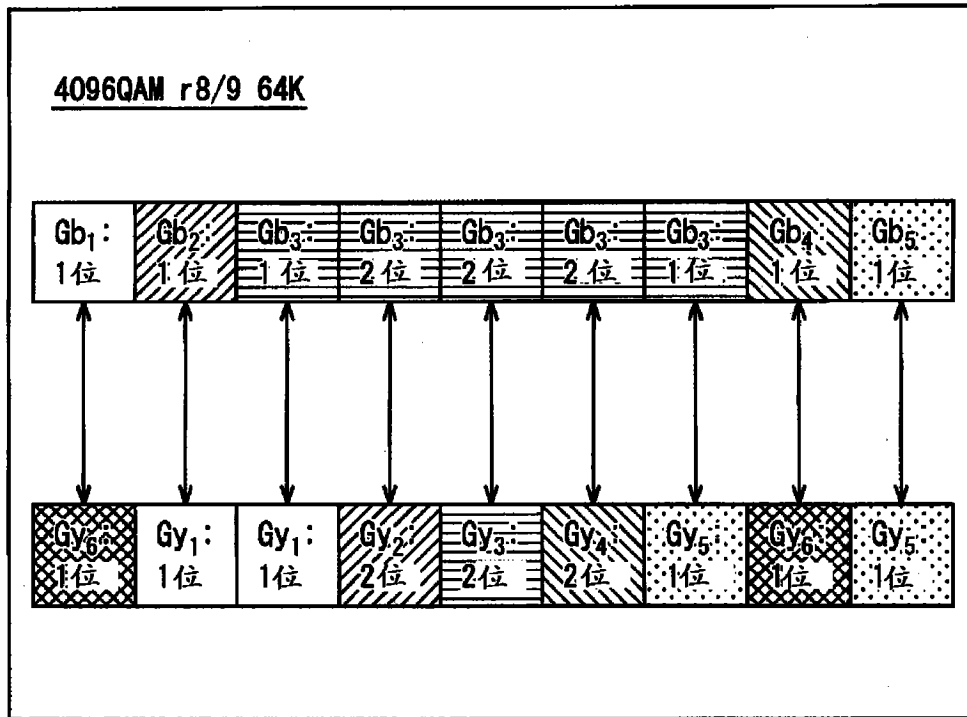


图 123

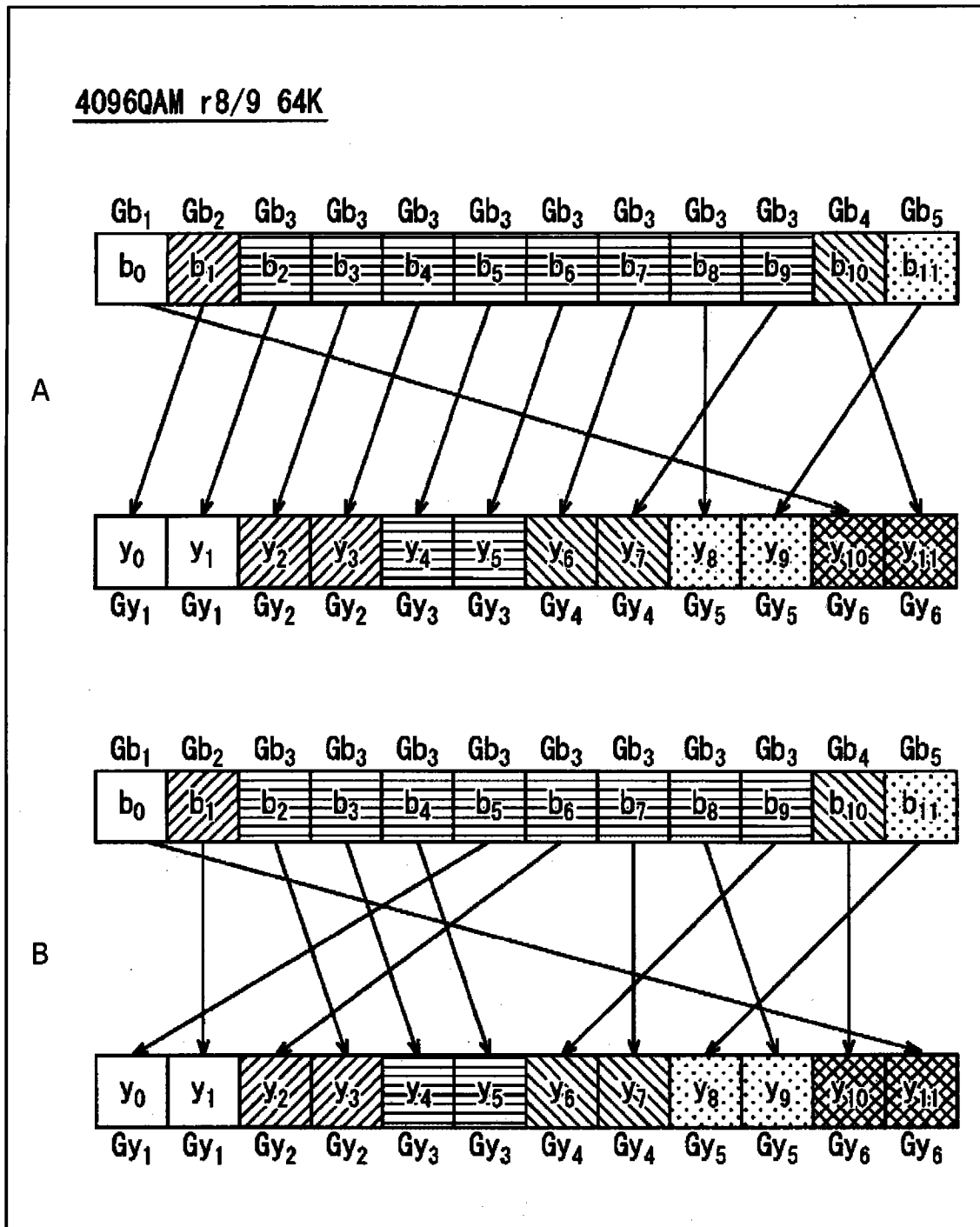


图 124

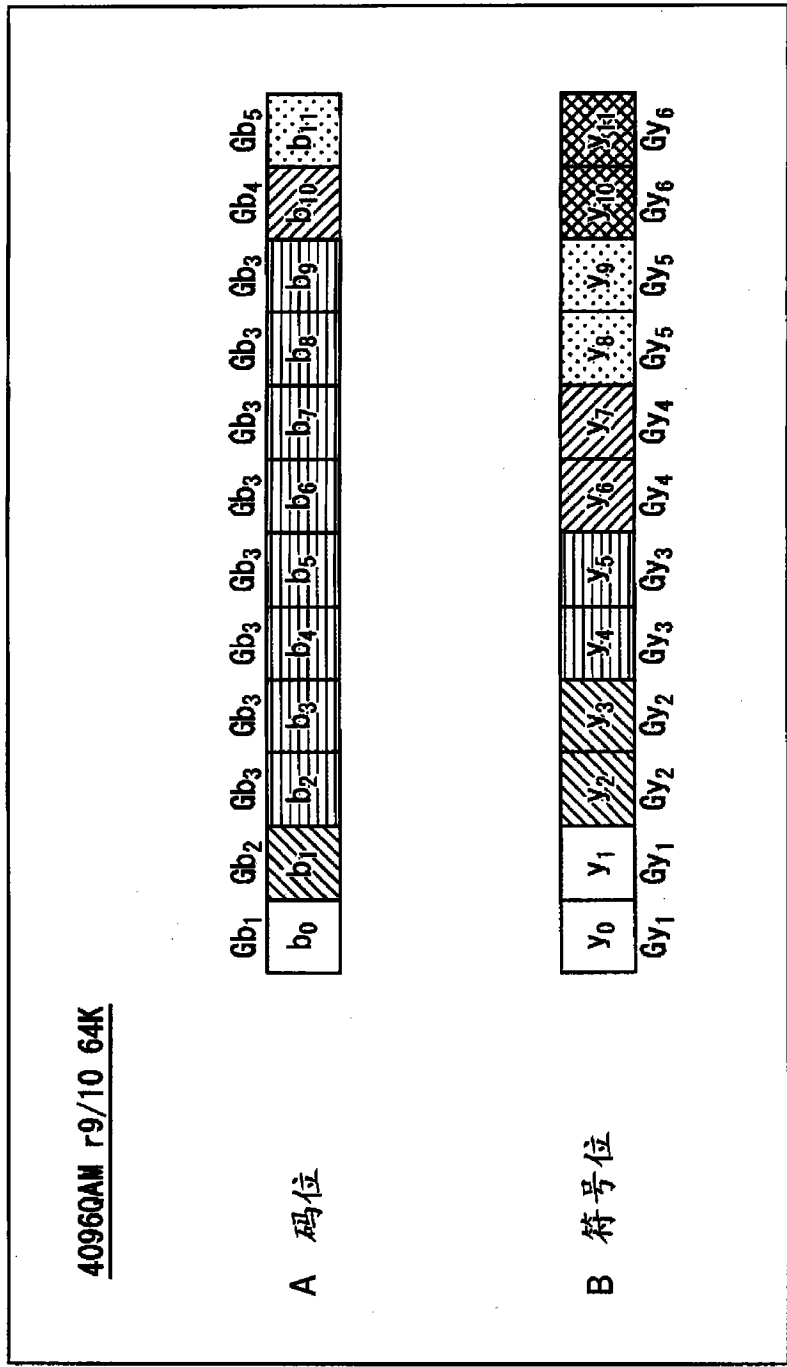


图 125

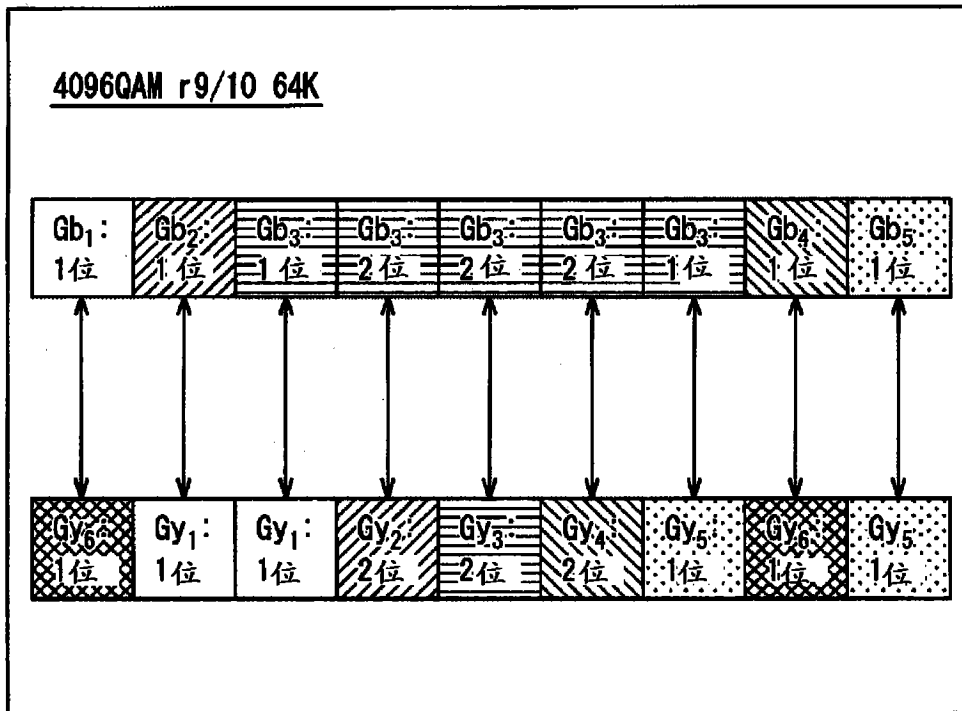


图 126

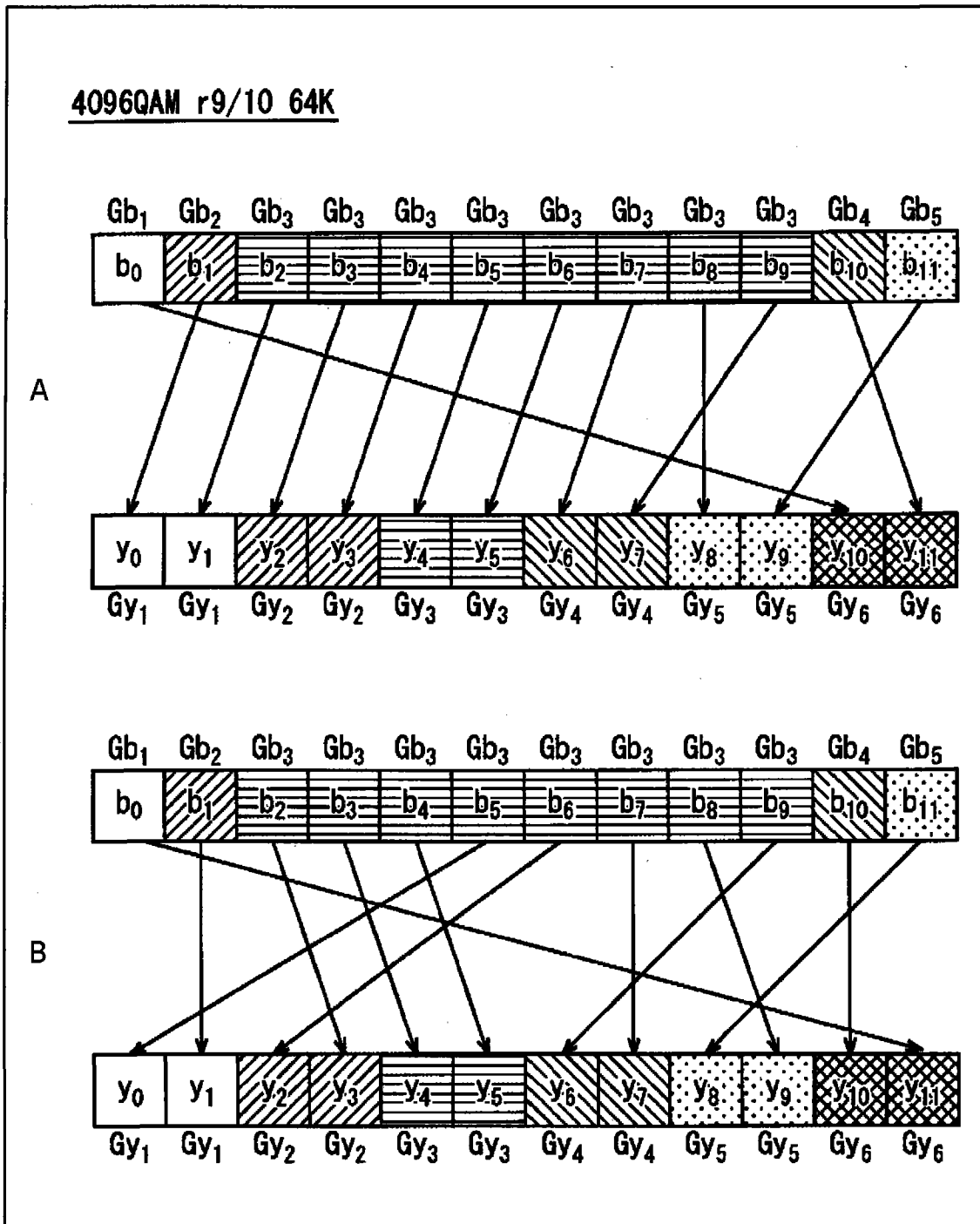


图 127

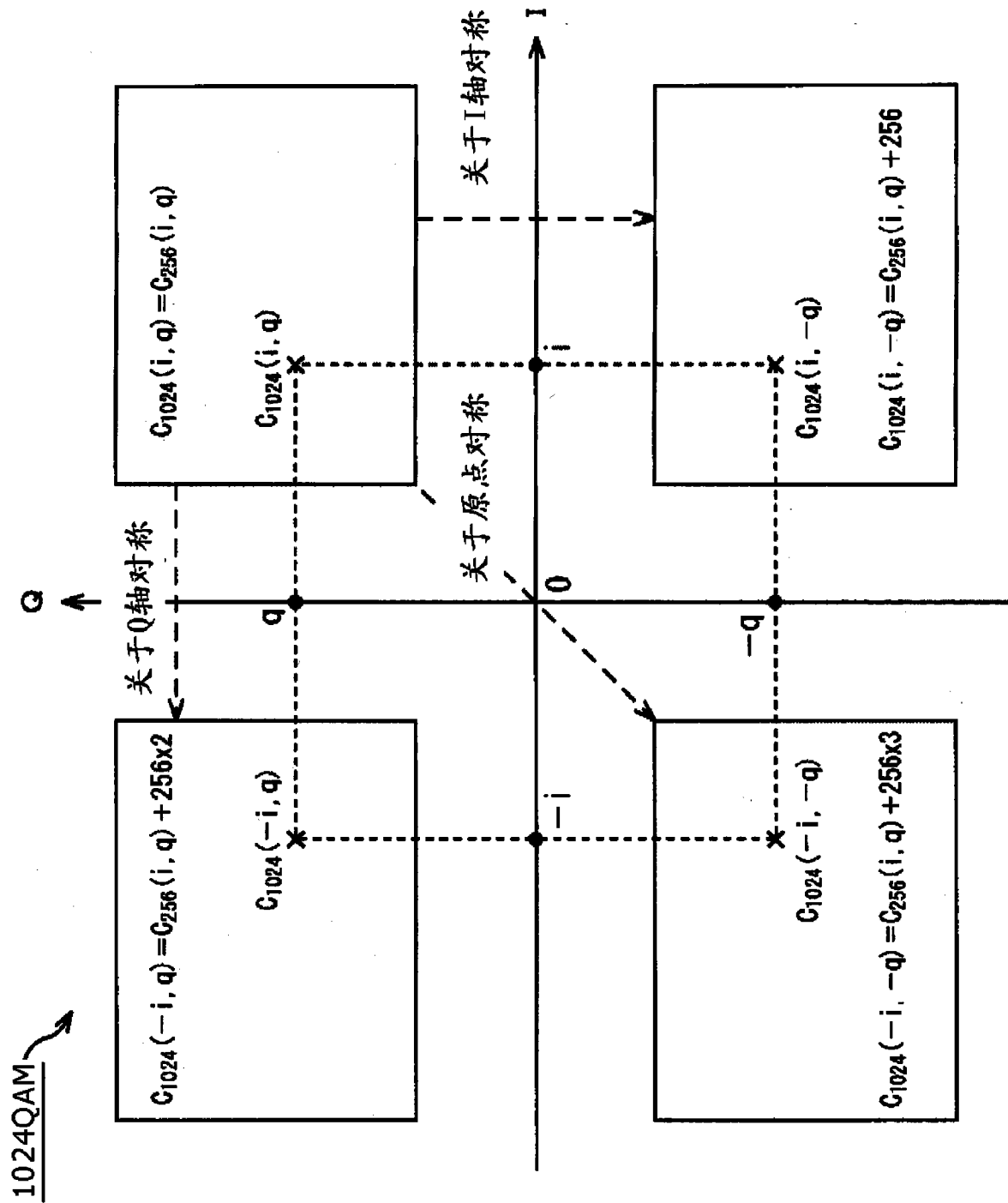


图 128

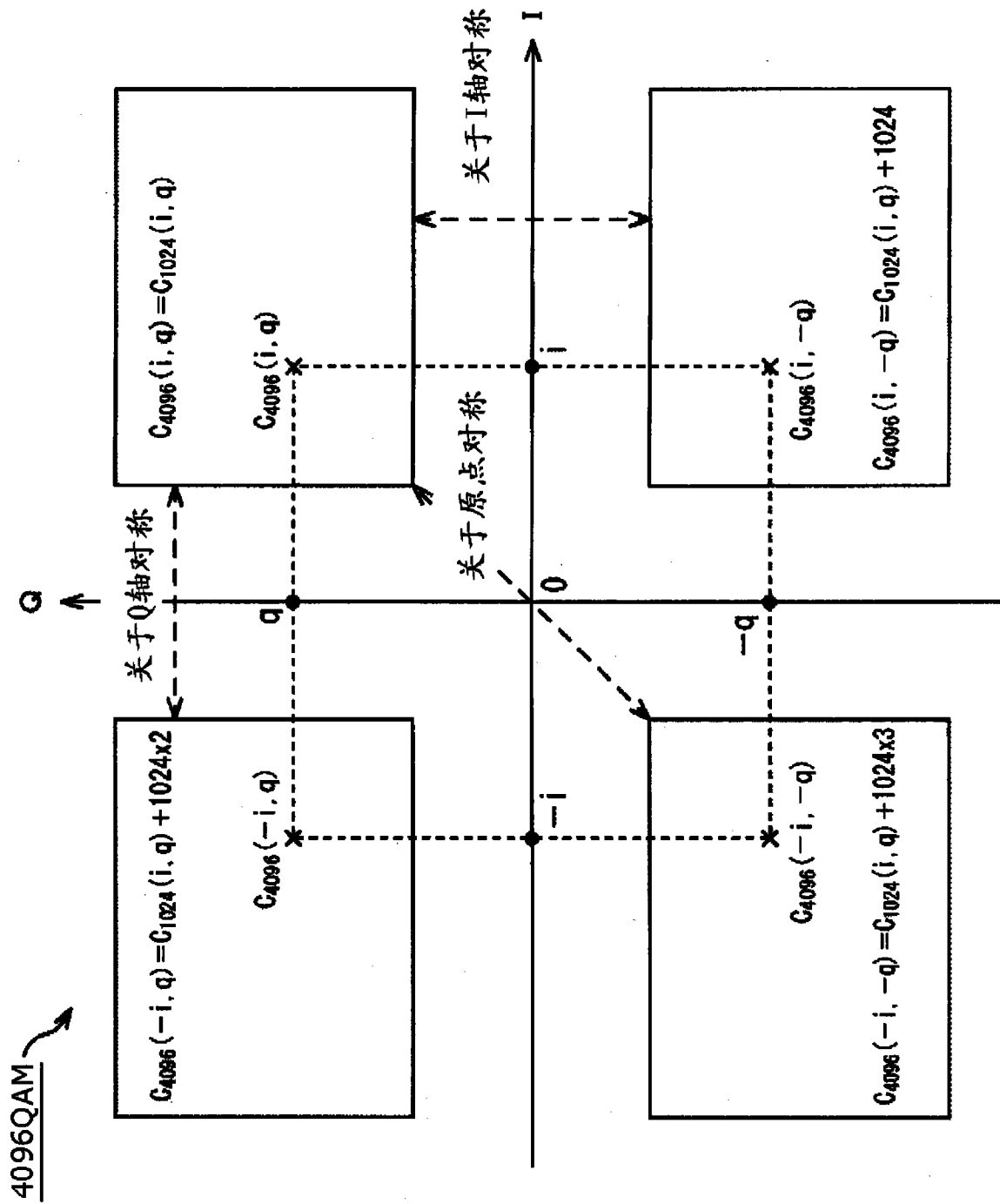


图 129

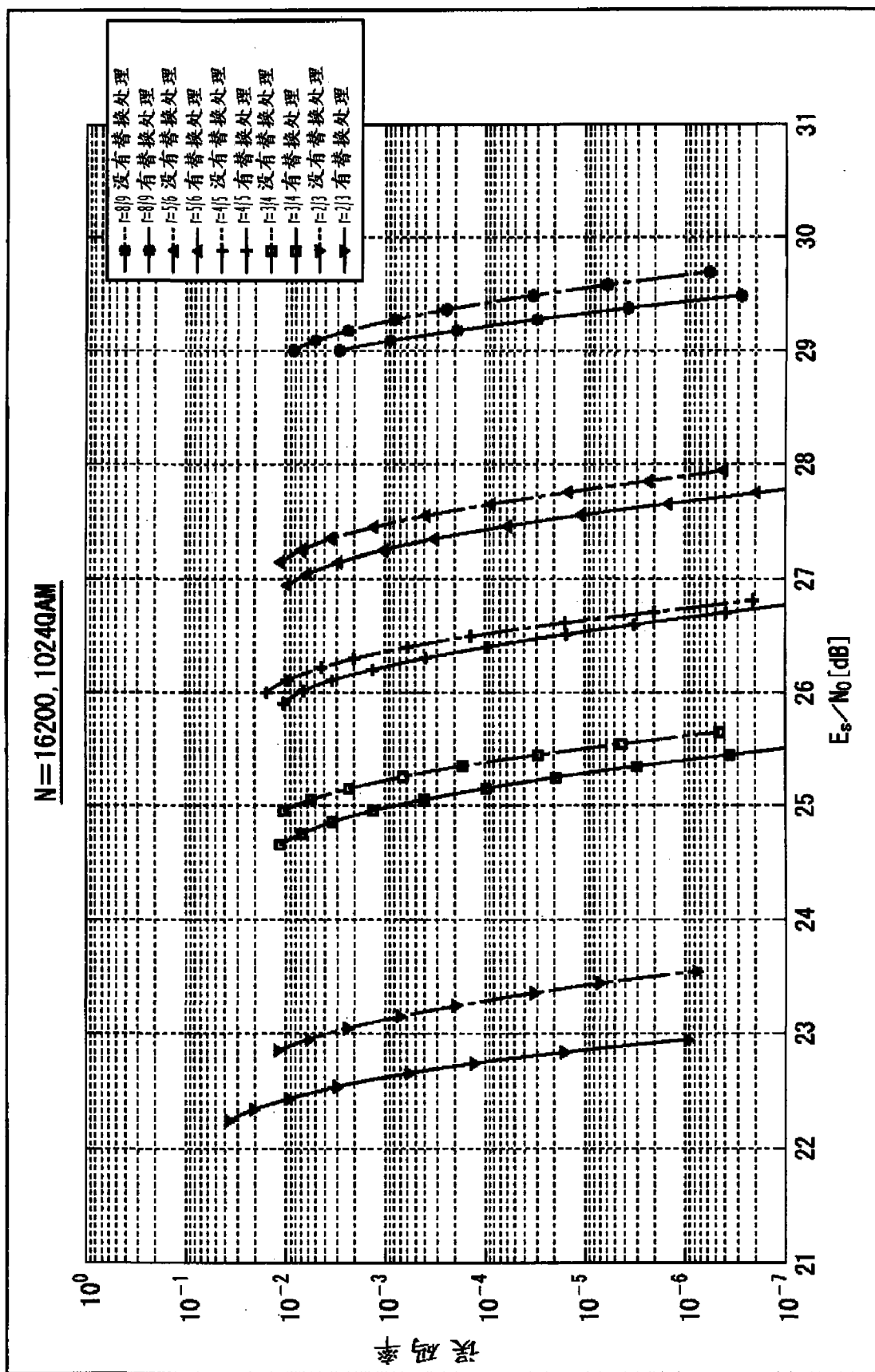


图 130

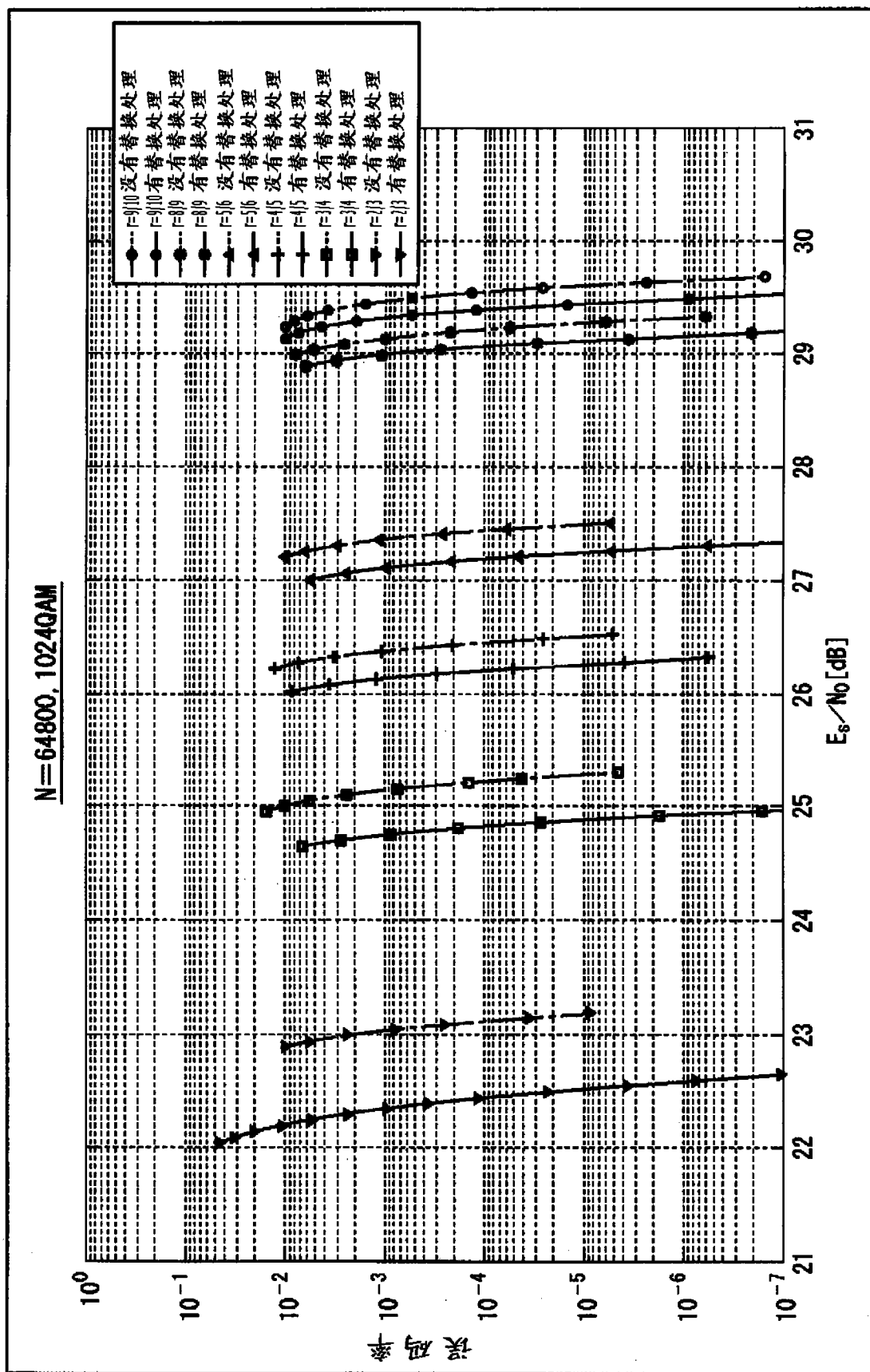


图 131

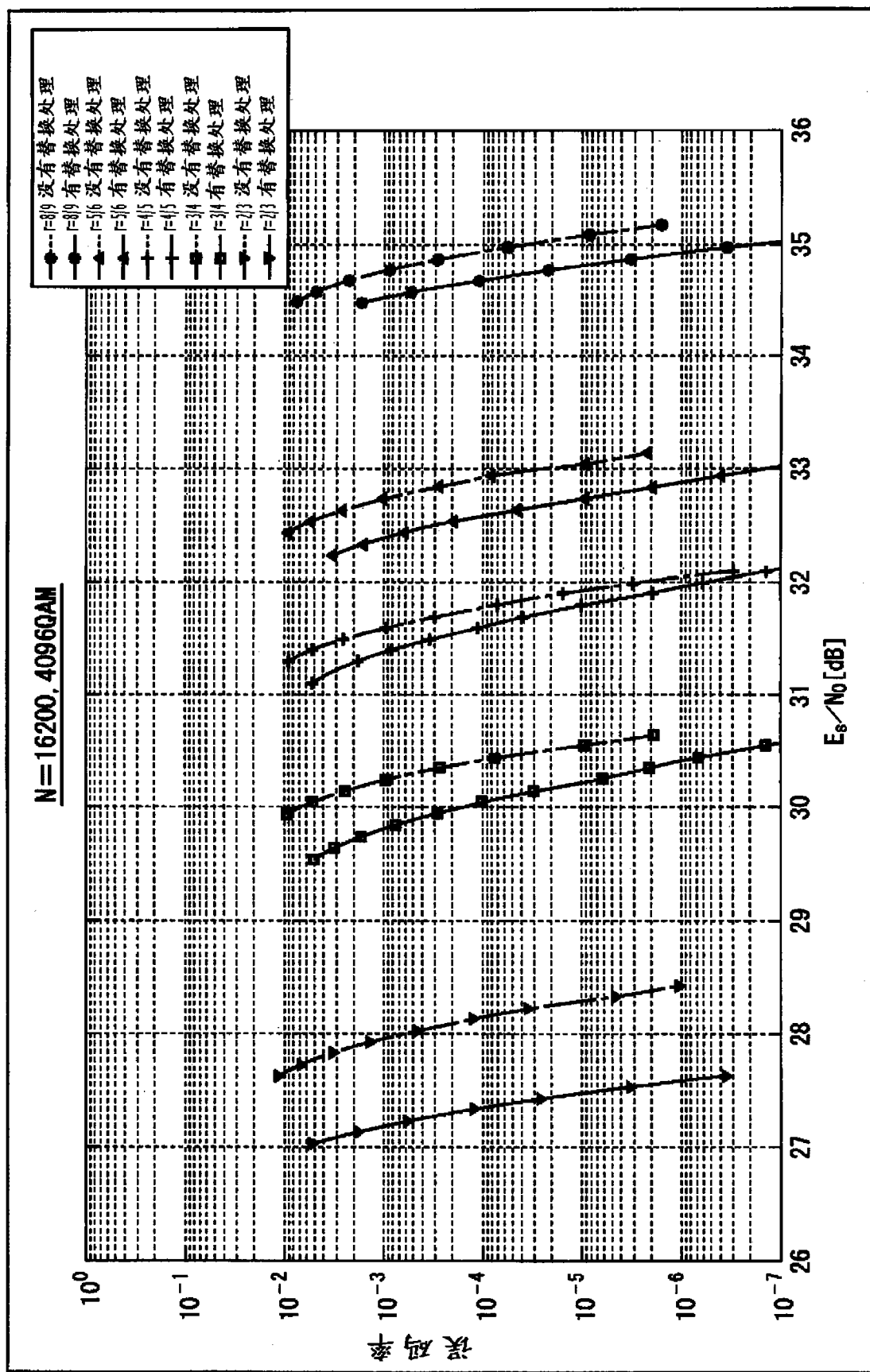


图 132

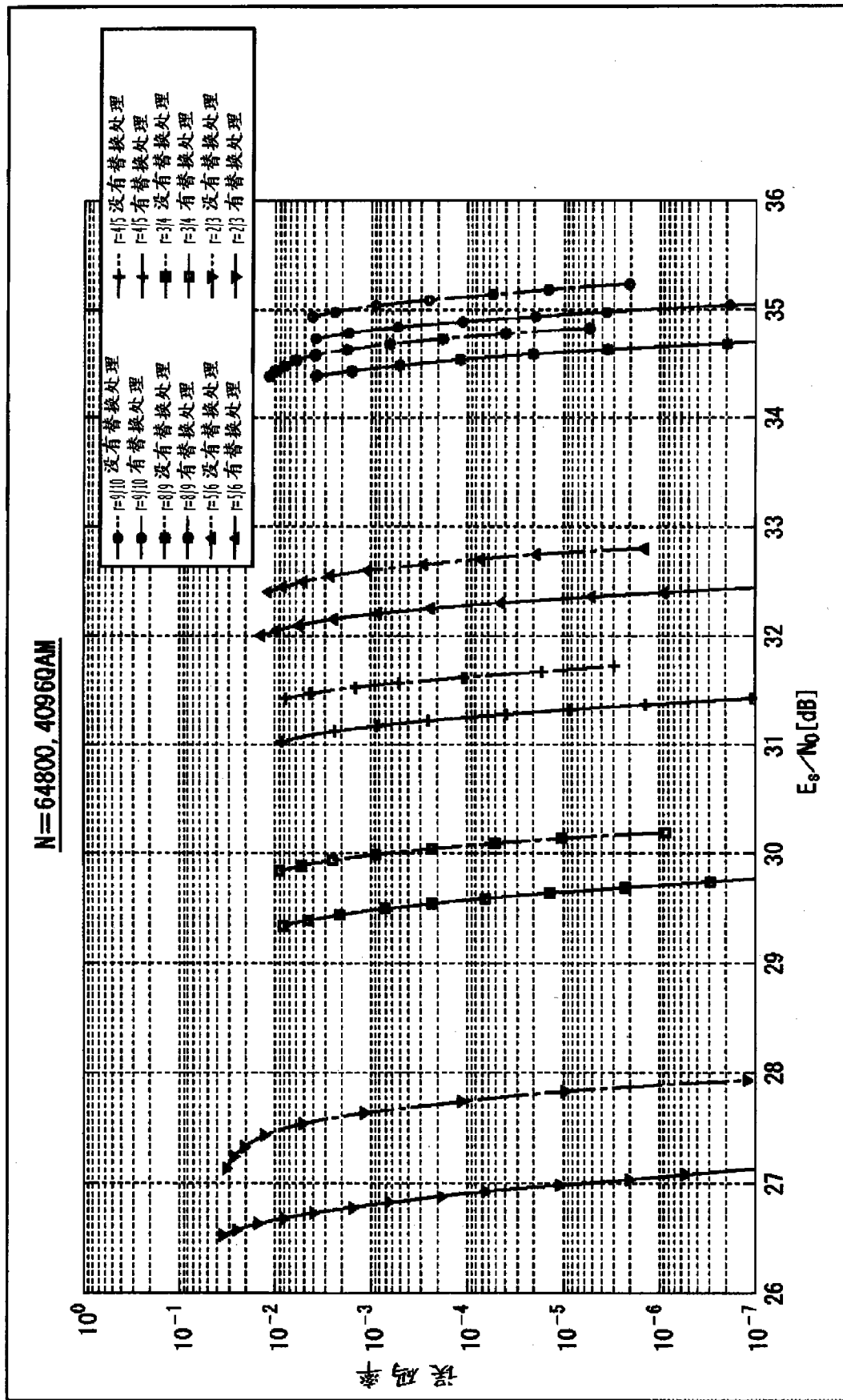


图 133

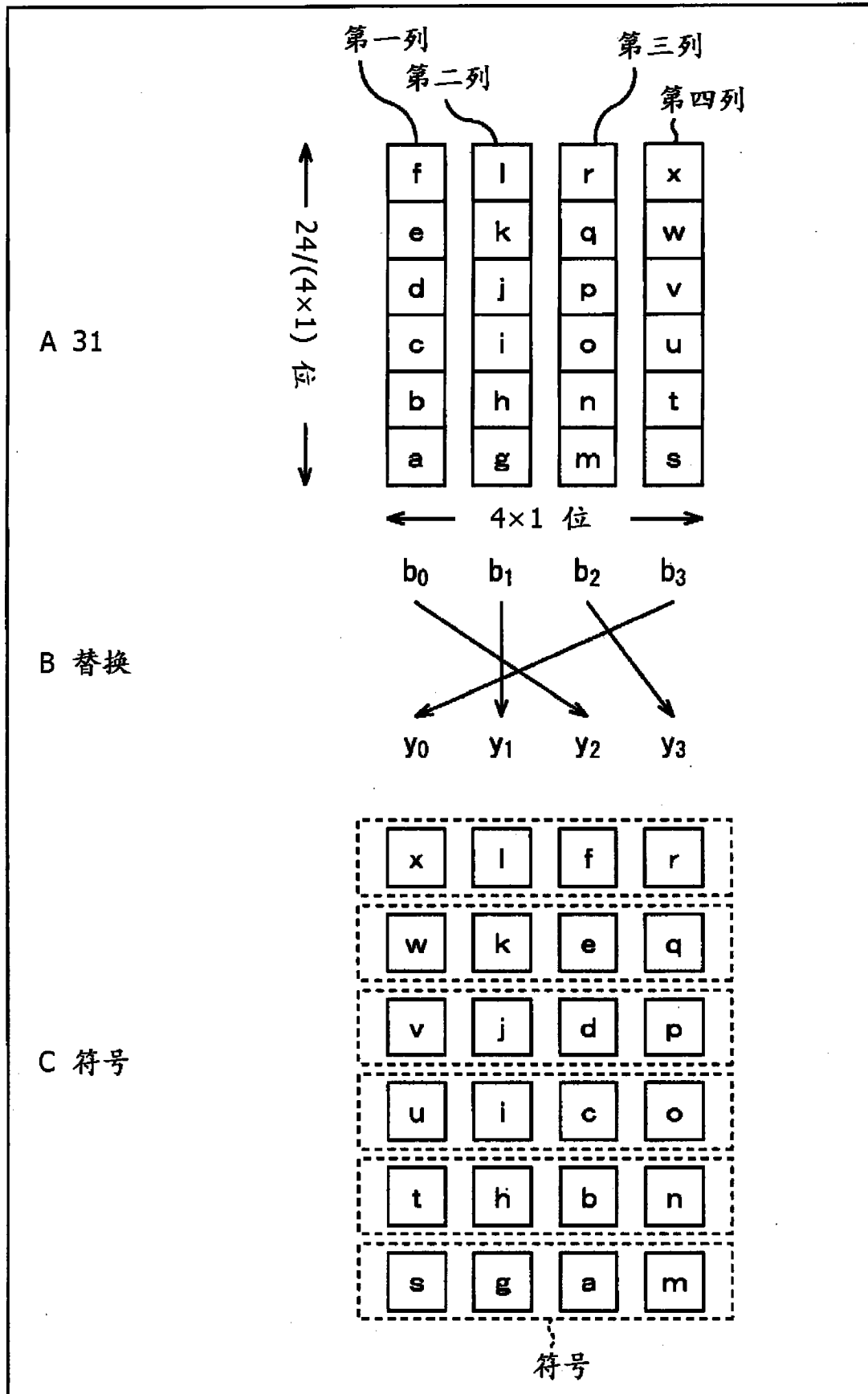


图 134

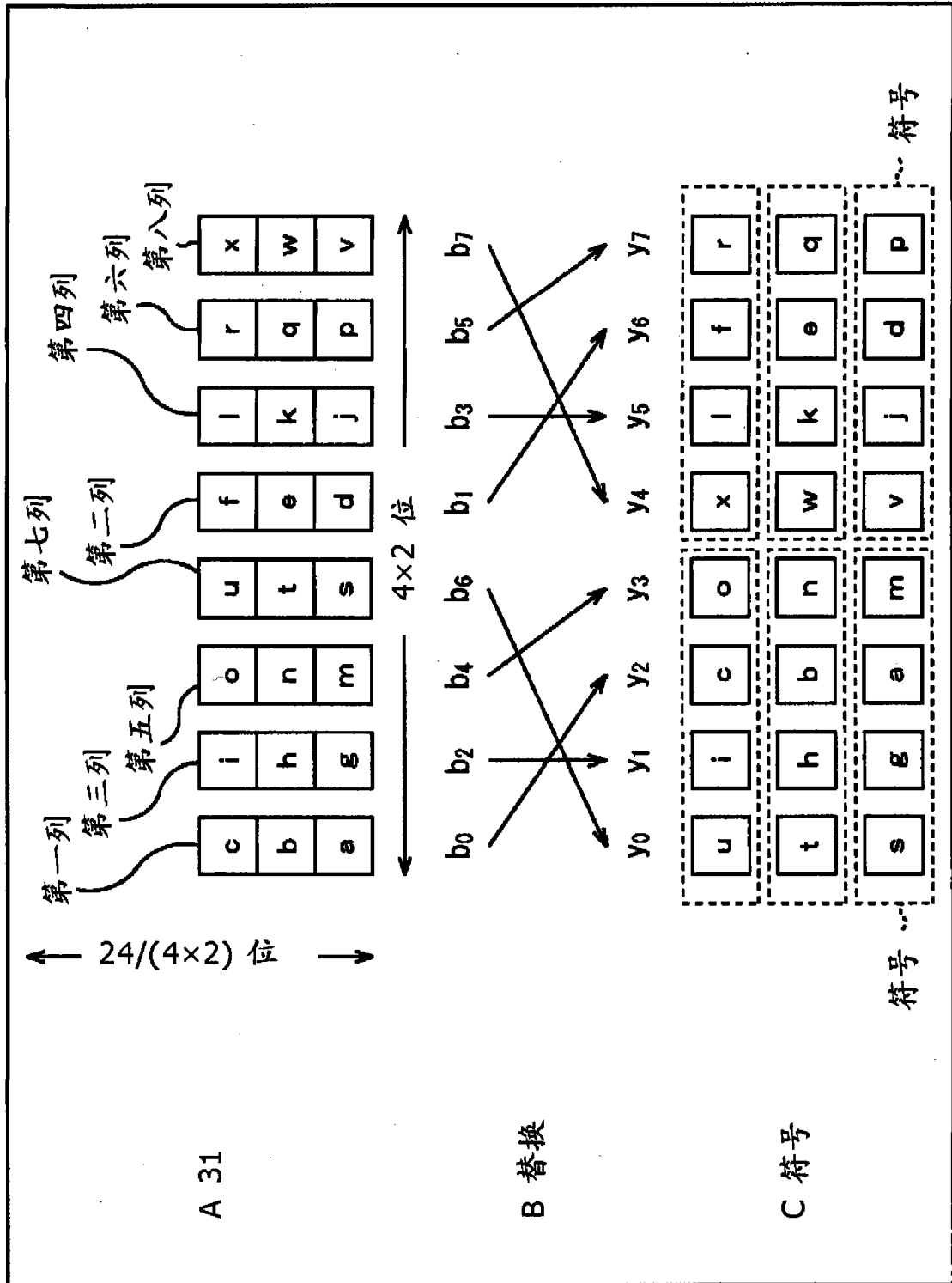


图 135

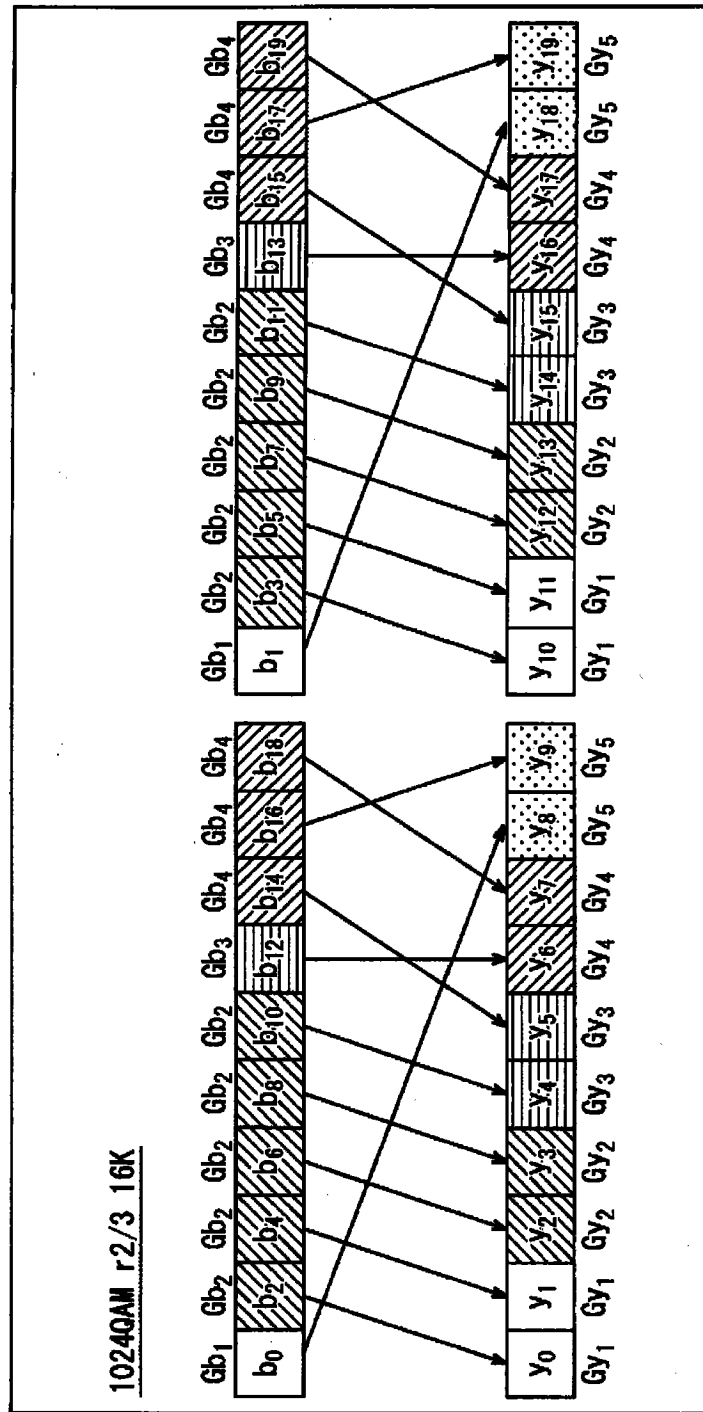


图 136

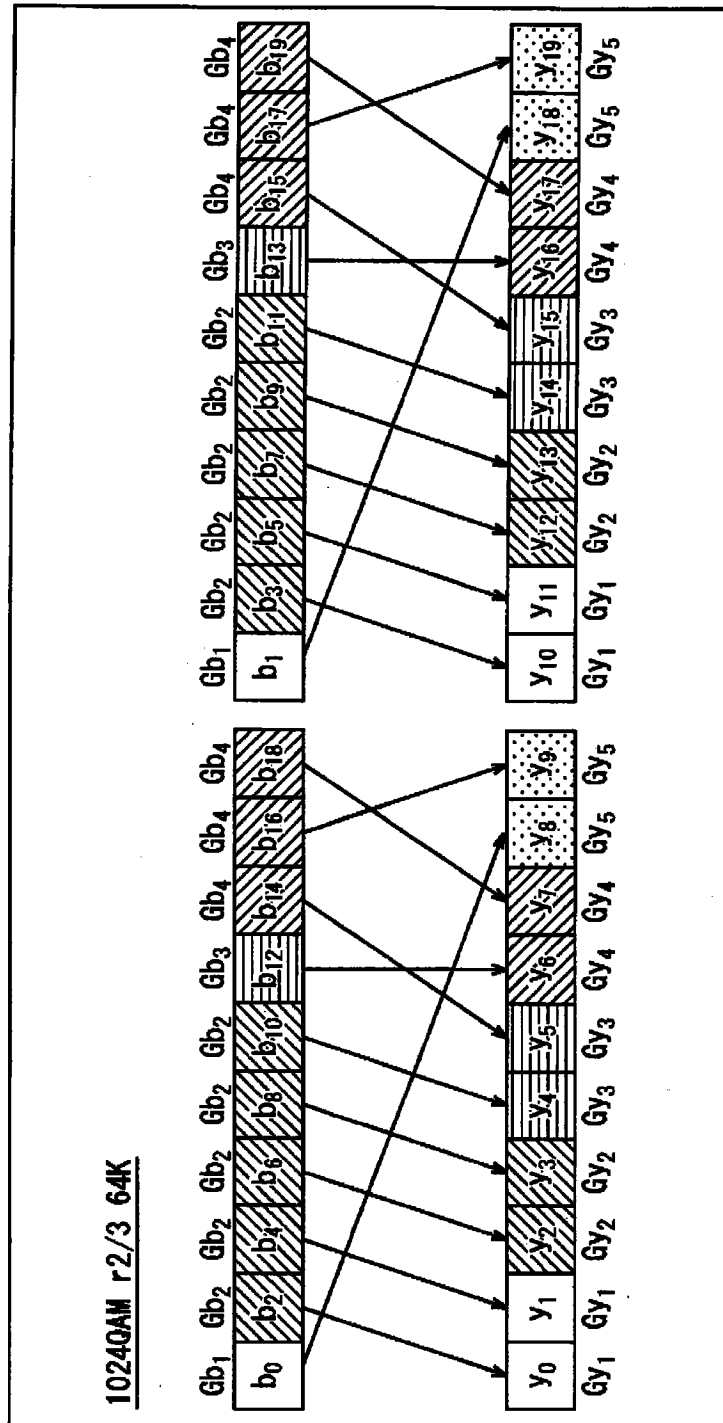


图 137

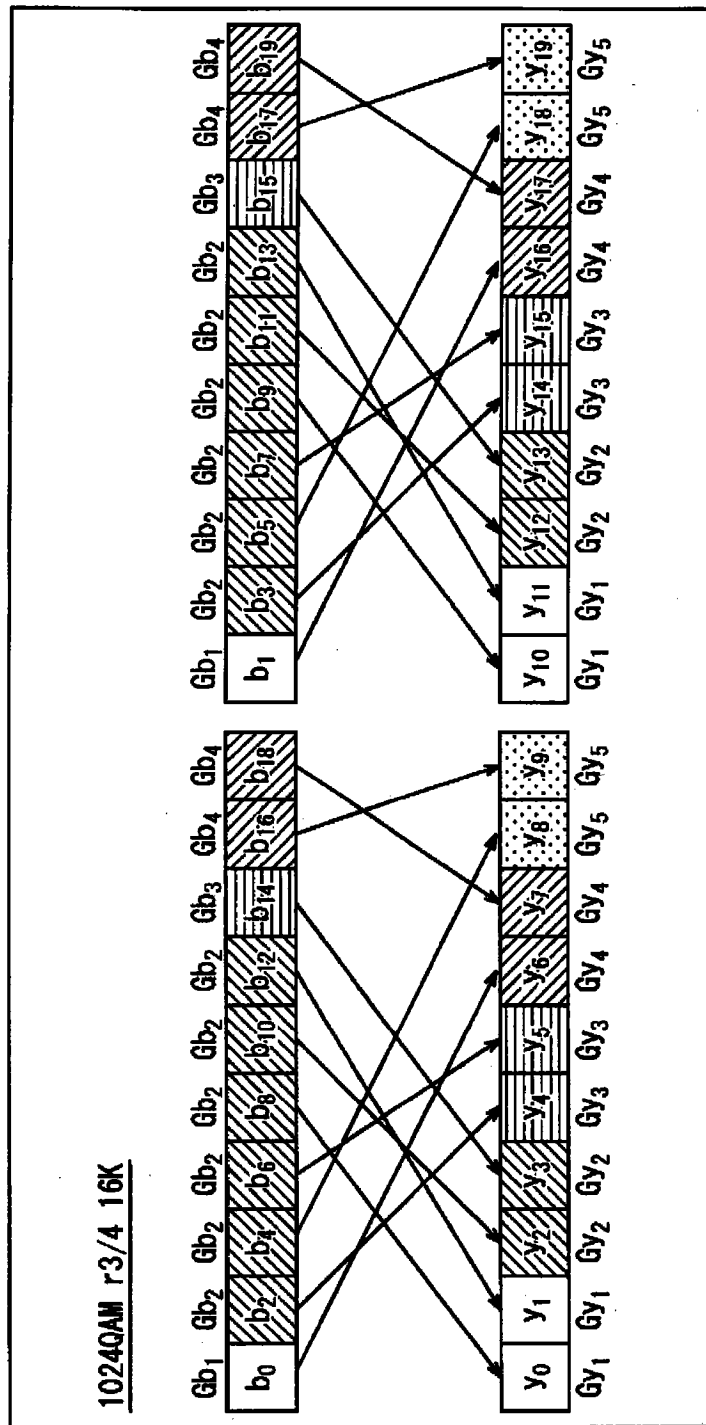


图 138

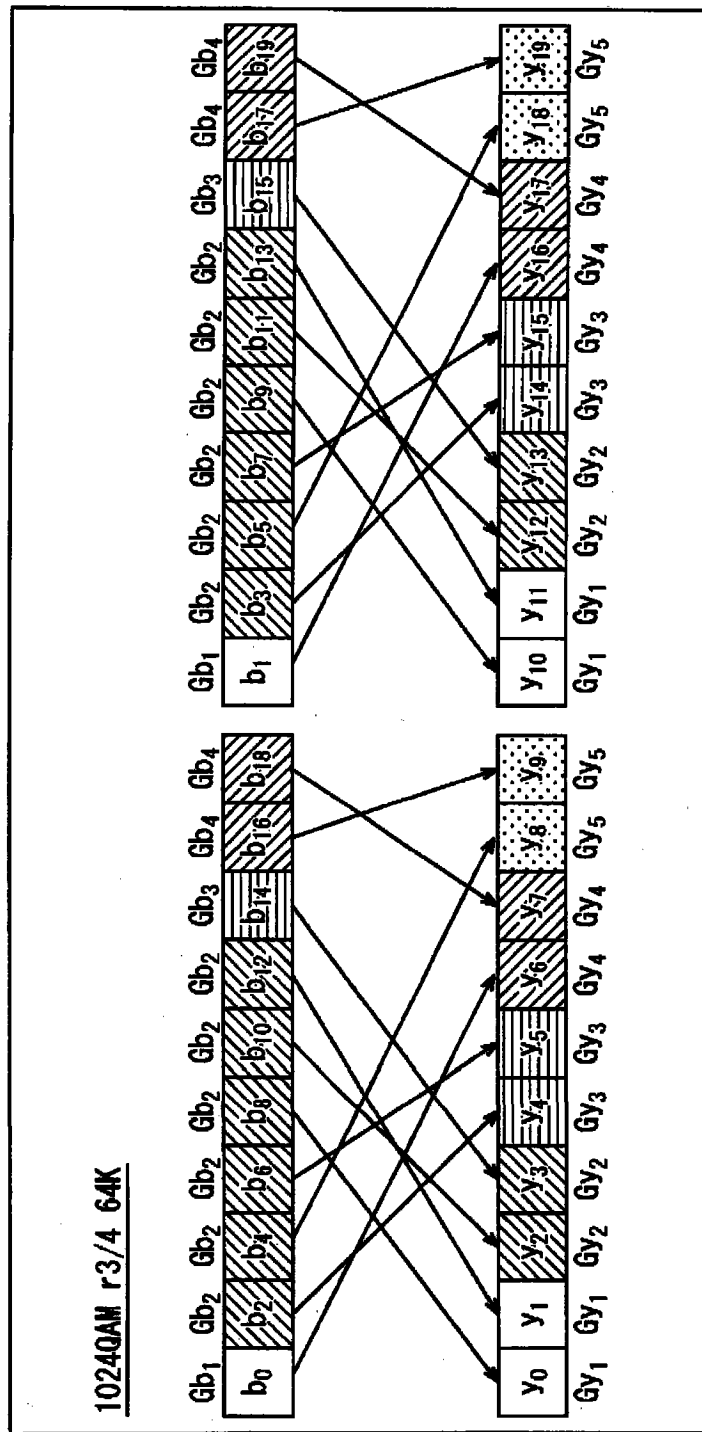


图 139

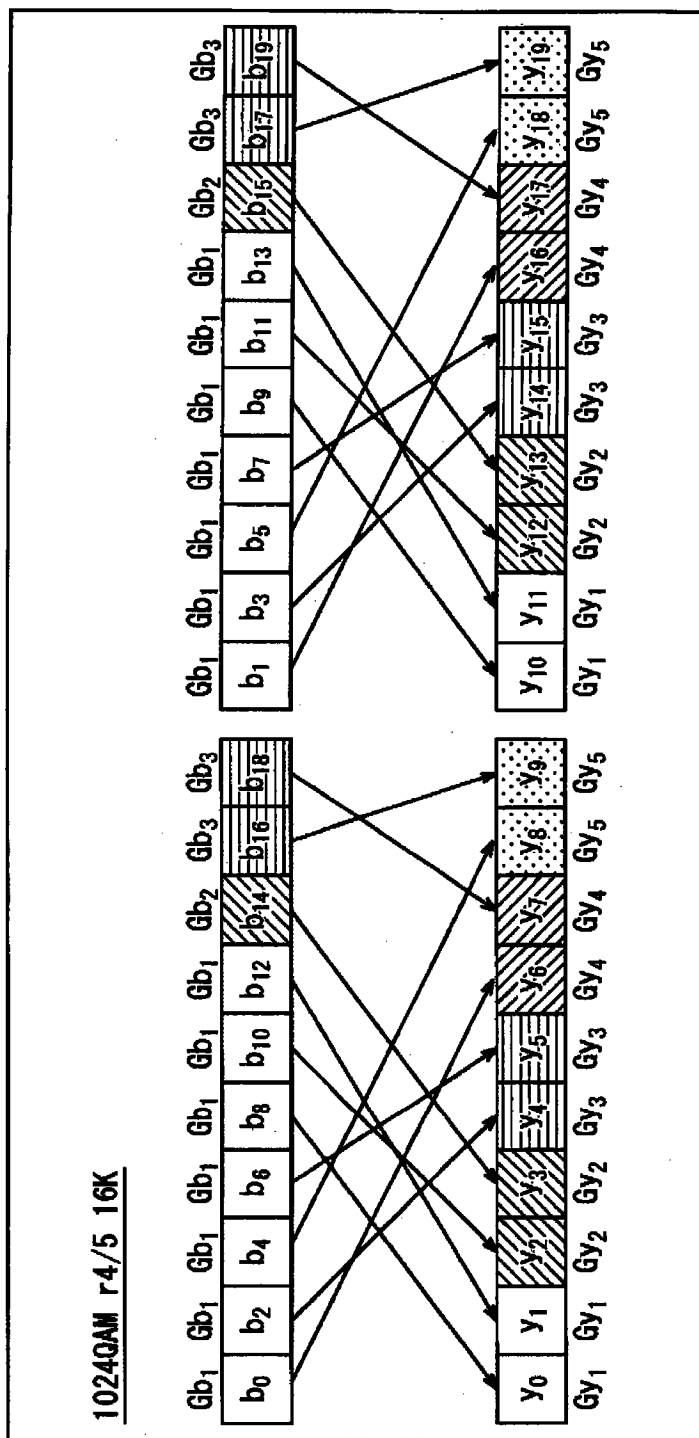


图 140

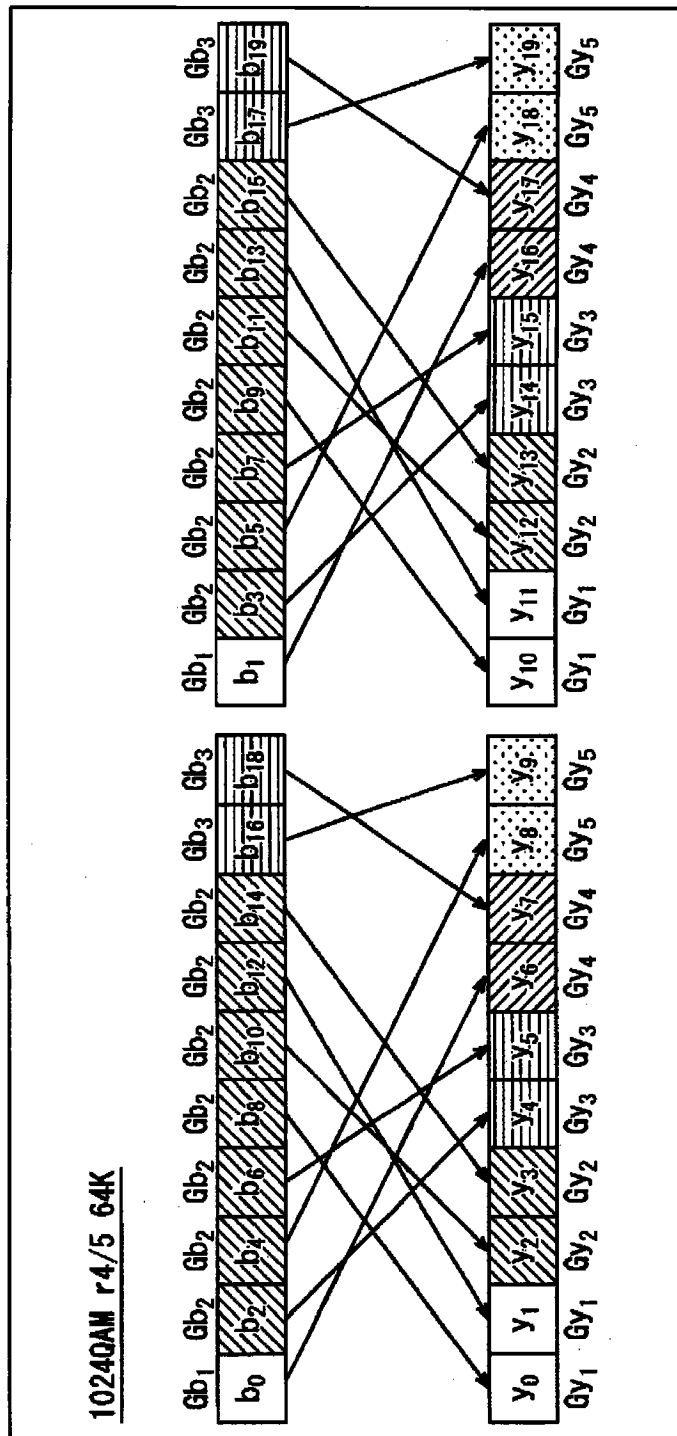


图 141

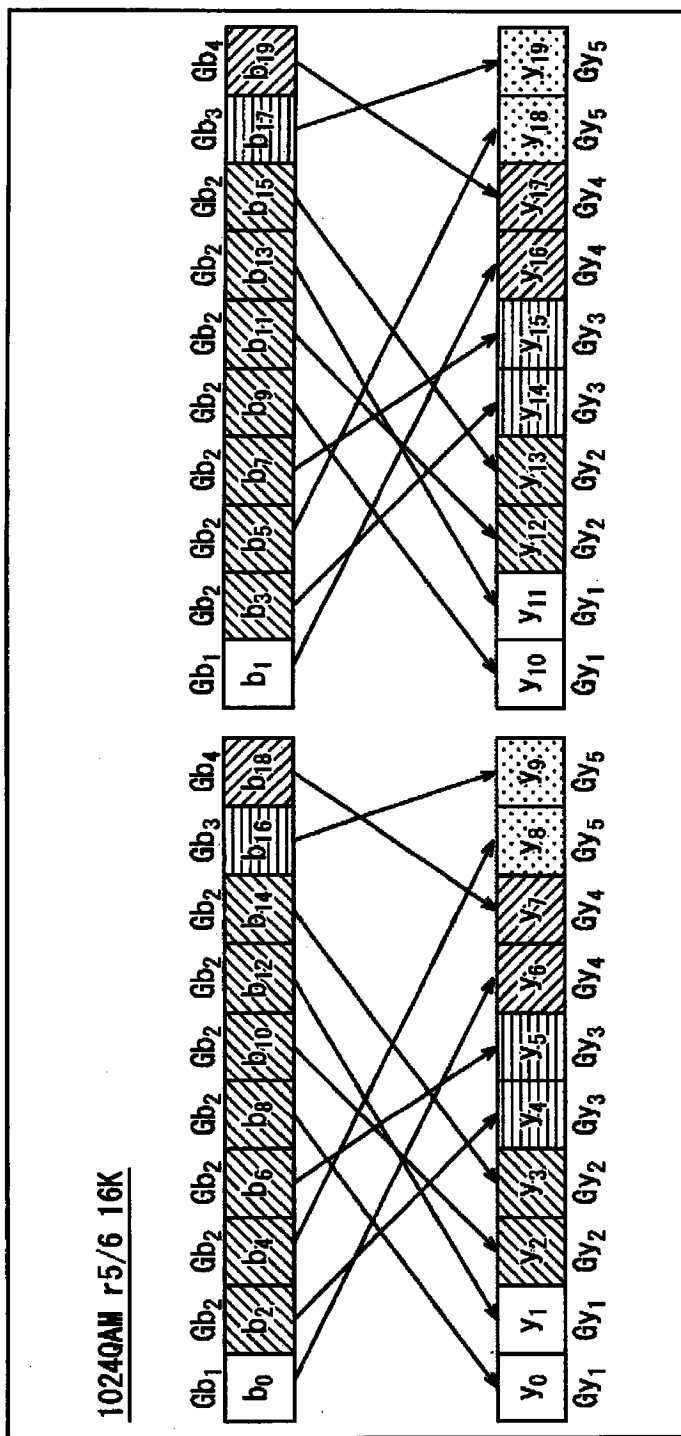


图 142

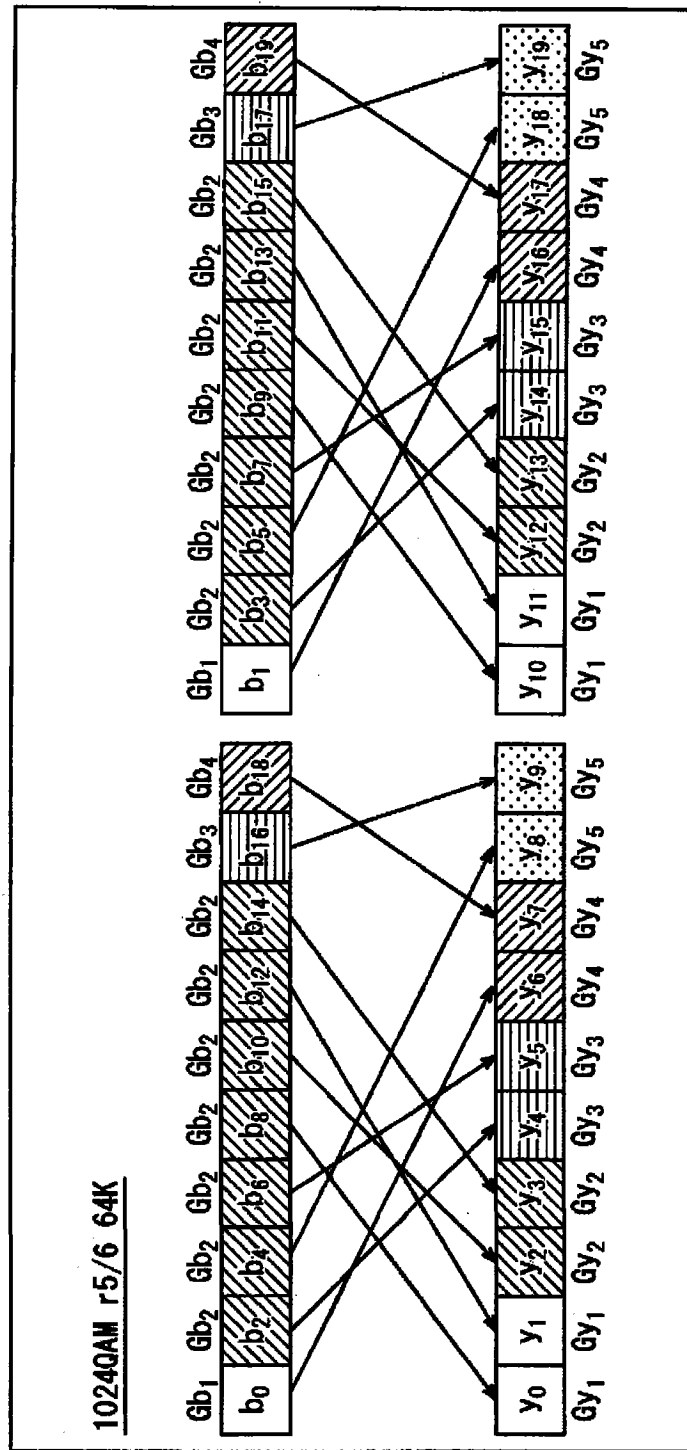


图 143

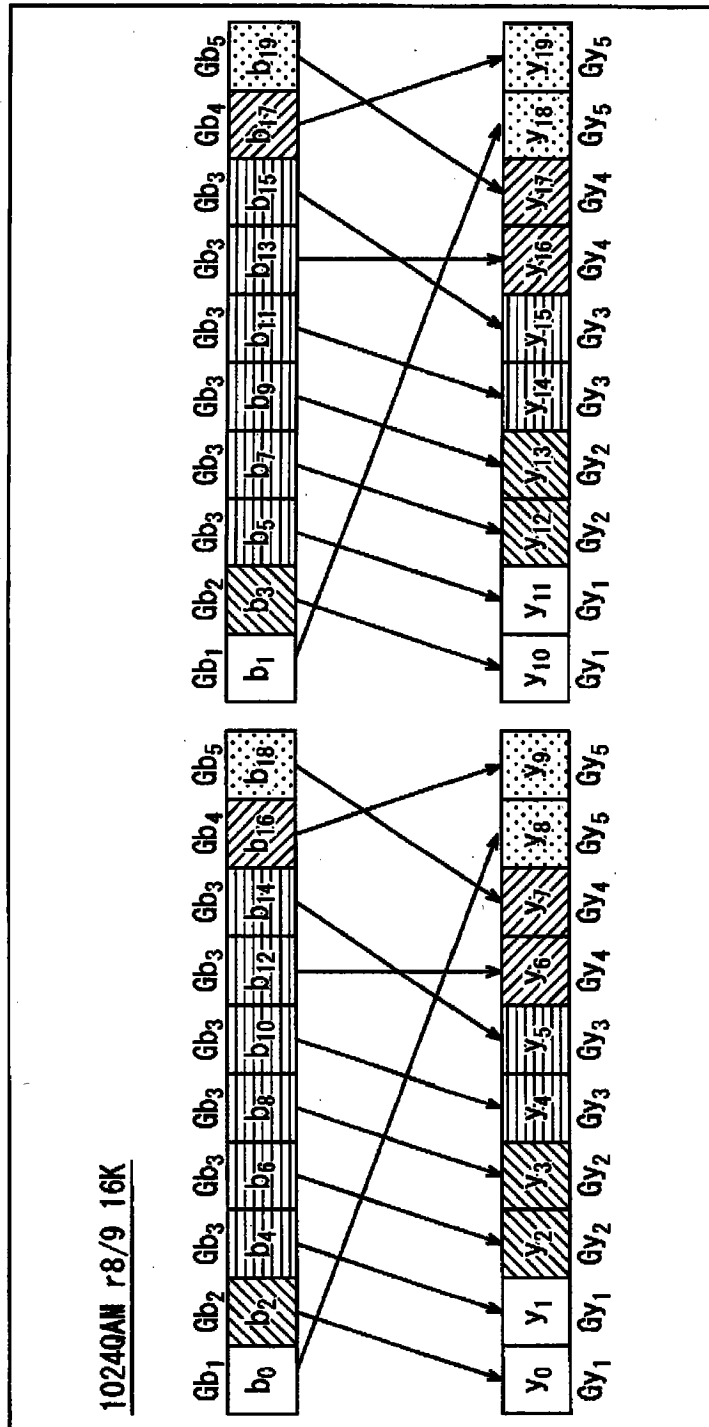


图 144

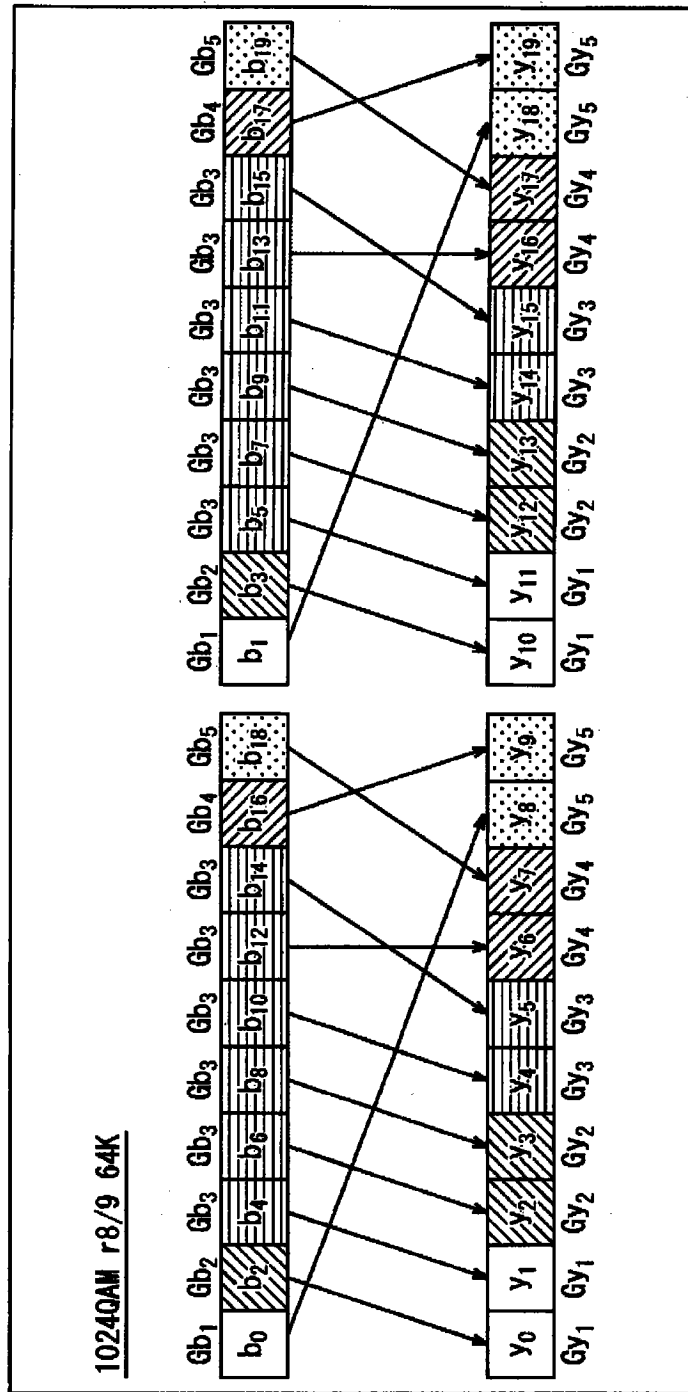


图 145

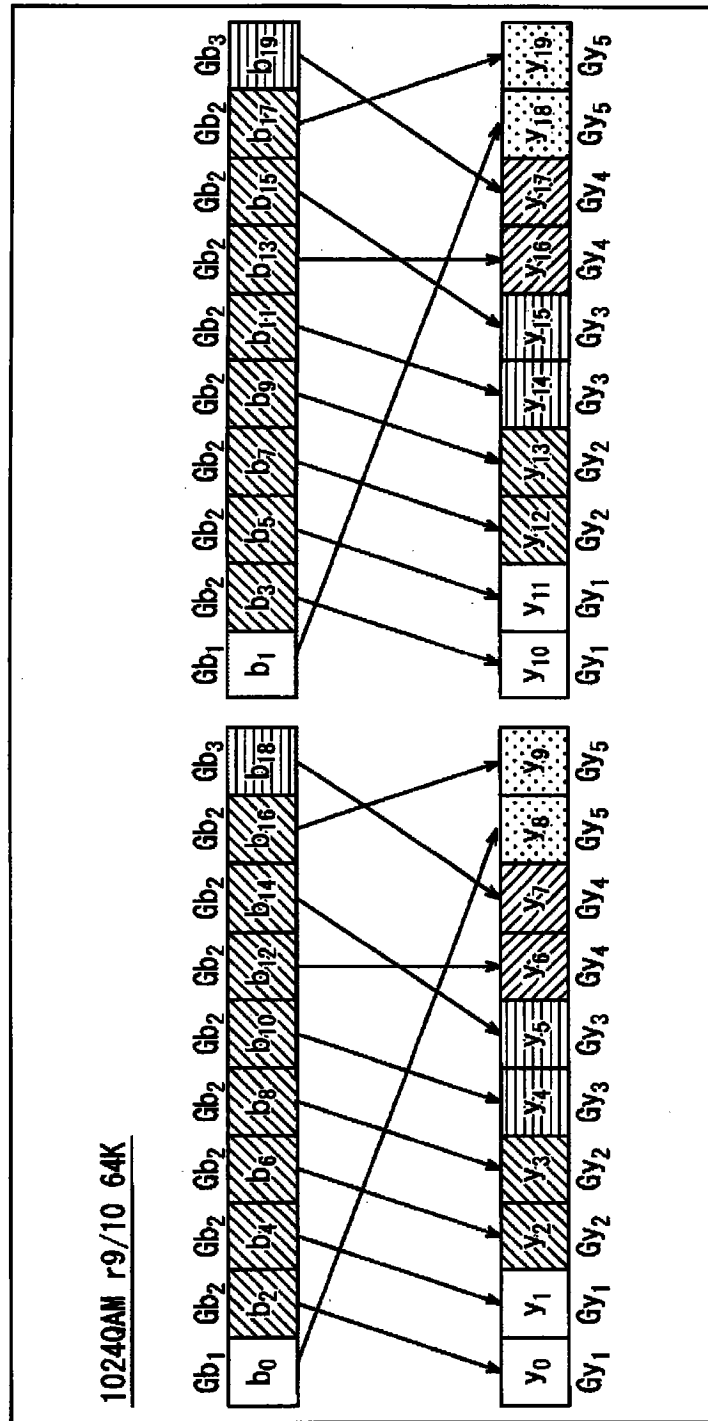


图 146

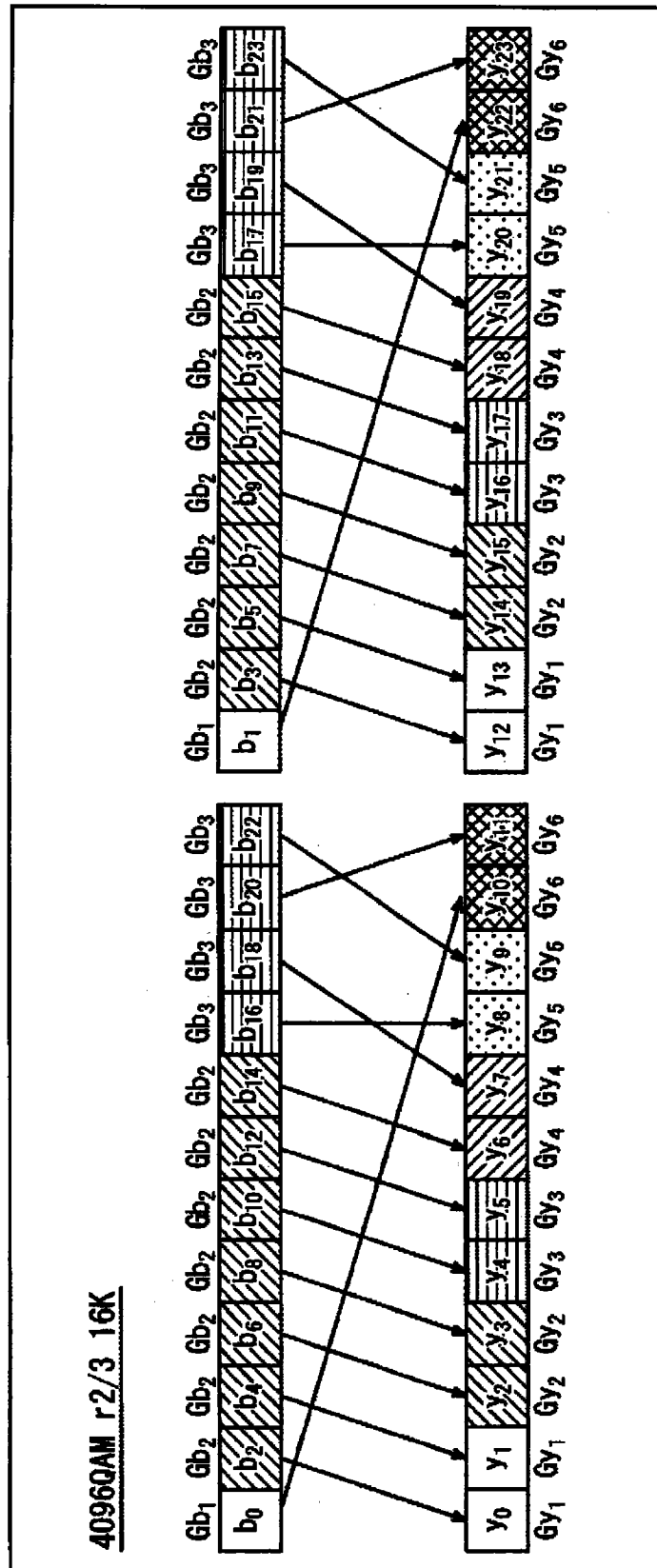


图 147

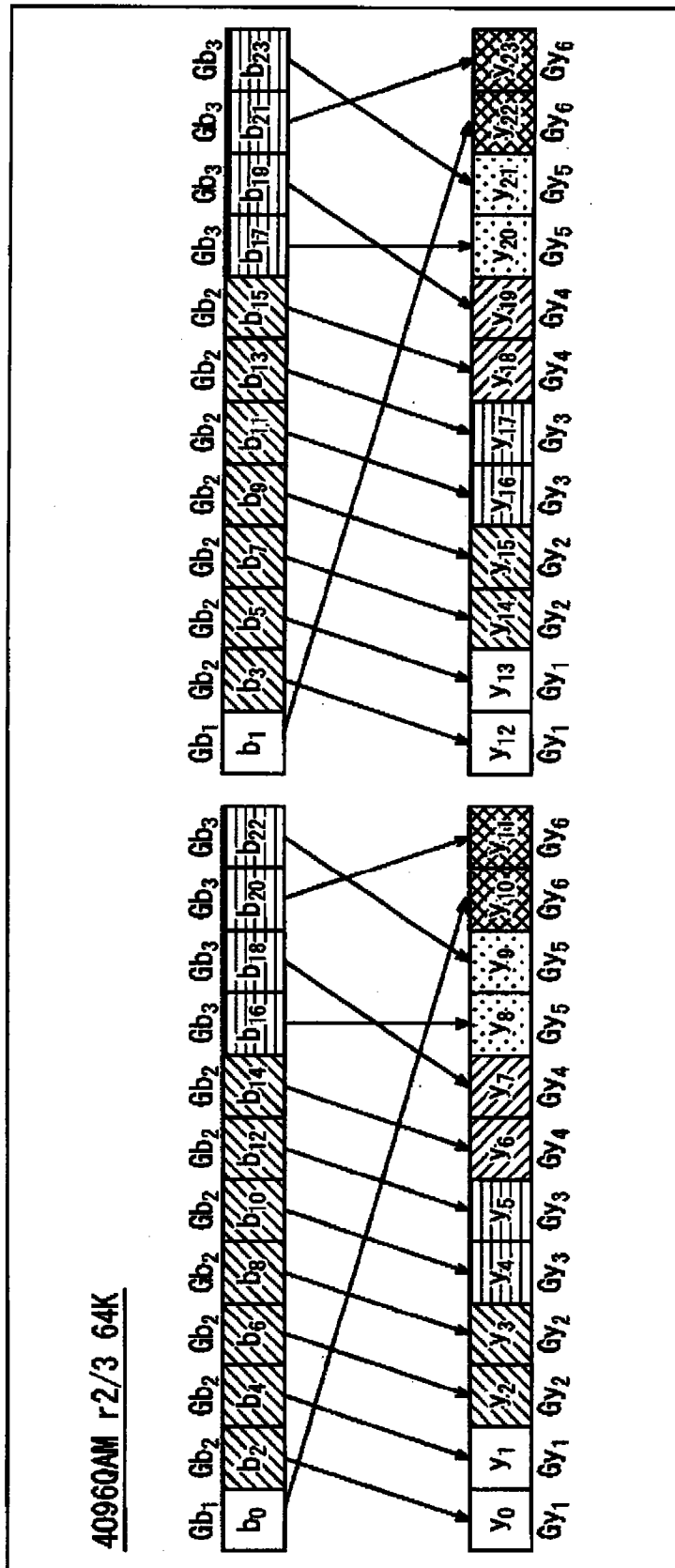


图 148

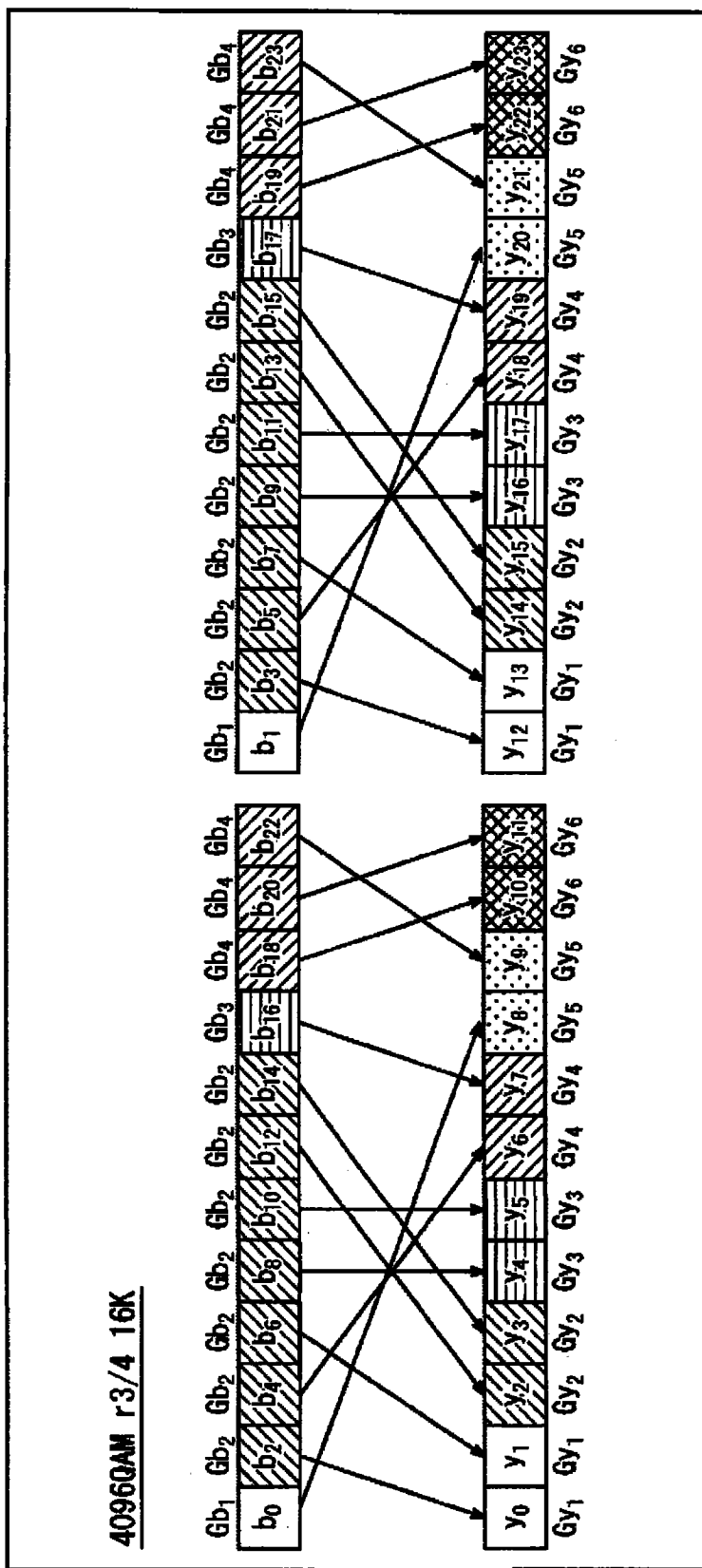


图 149

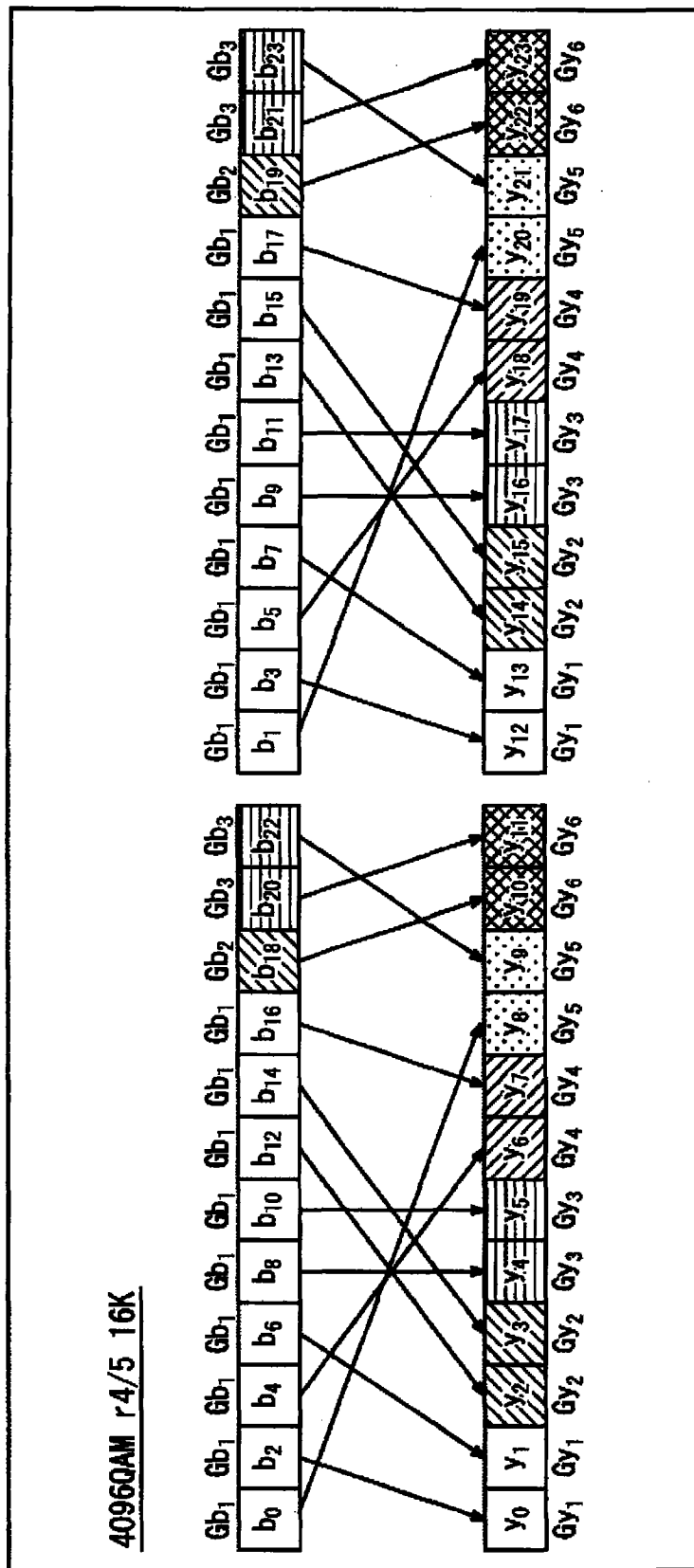


图 151

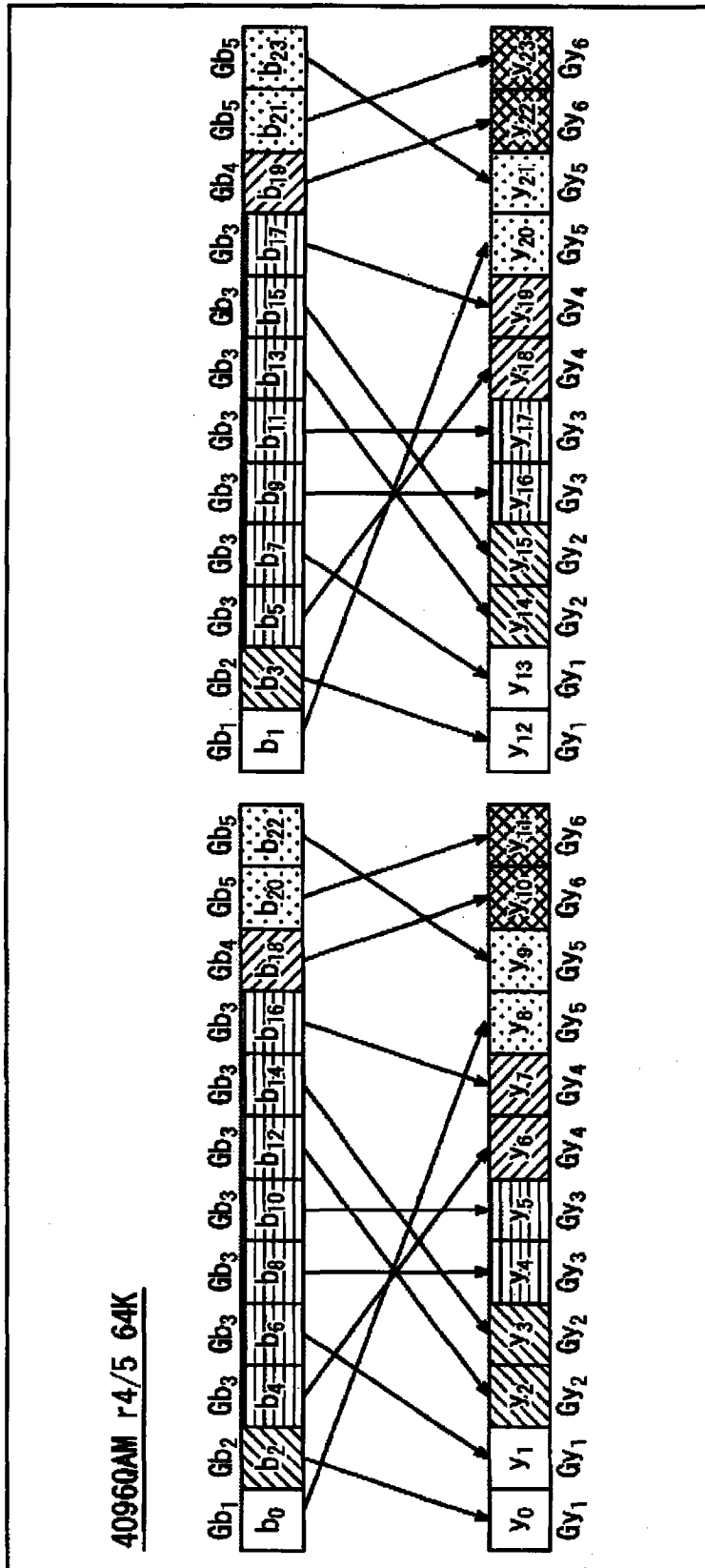


图 152

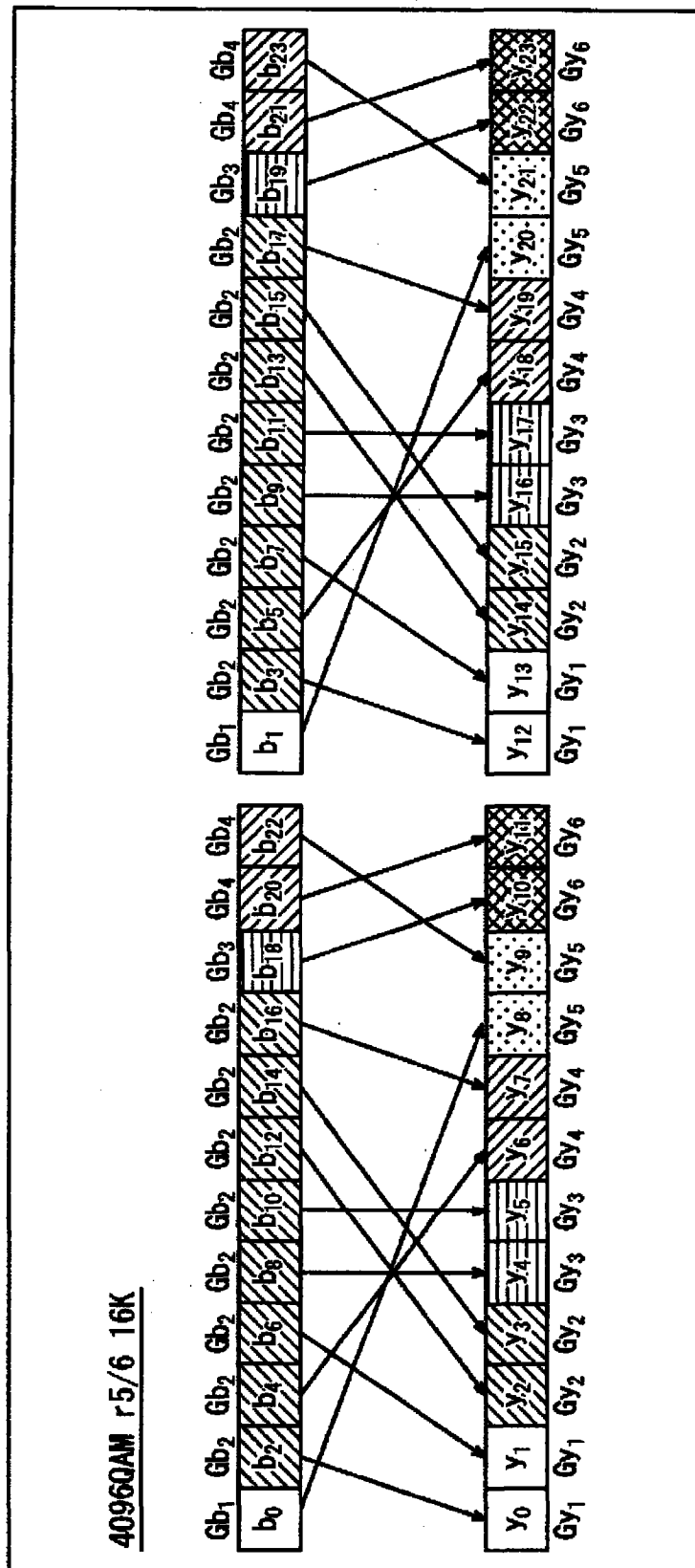


图 153

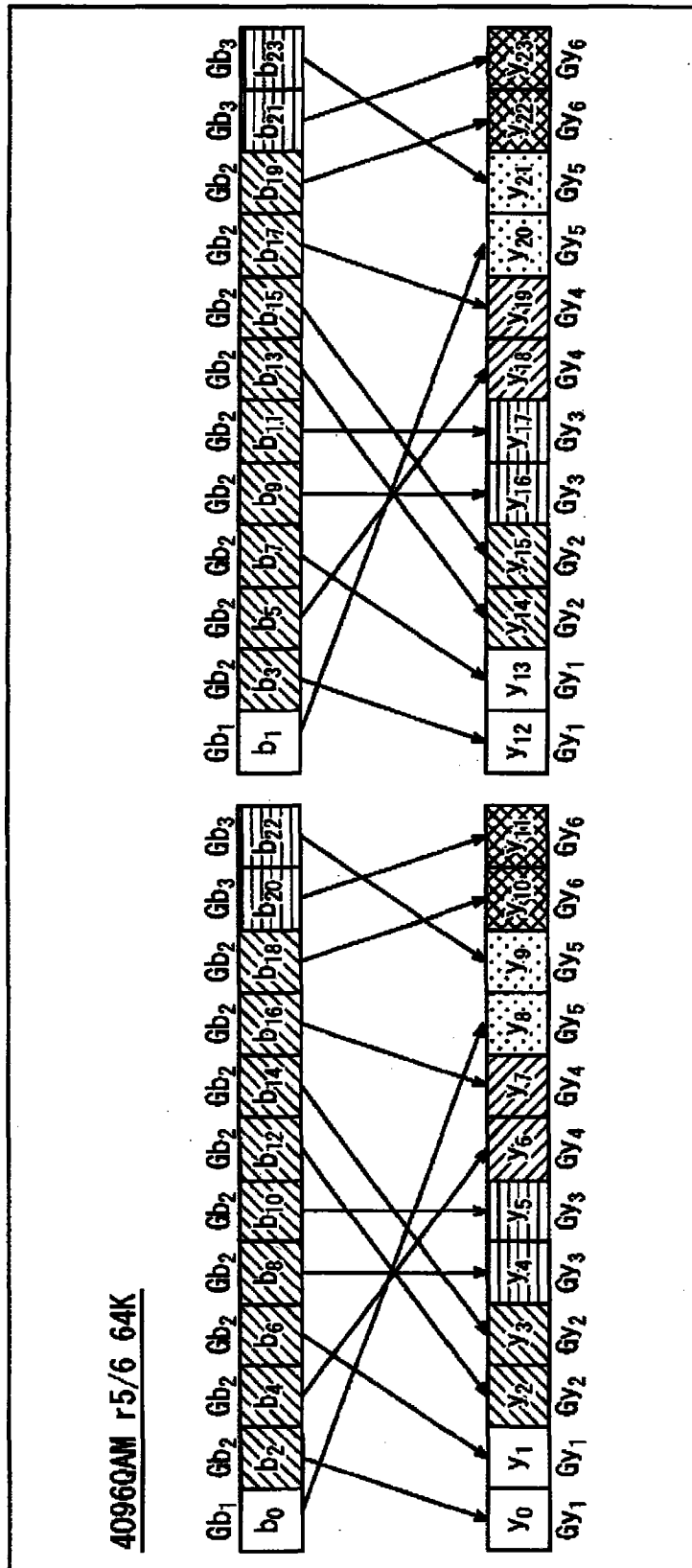


图 154

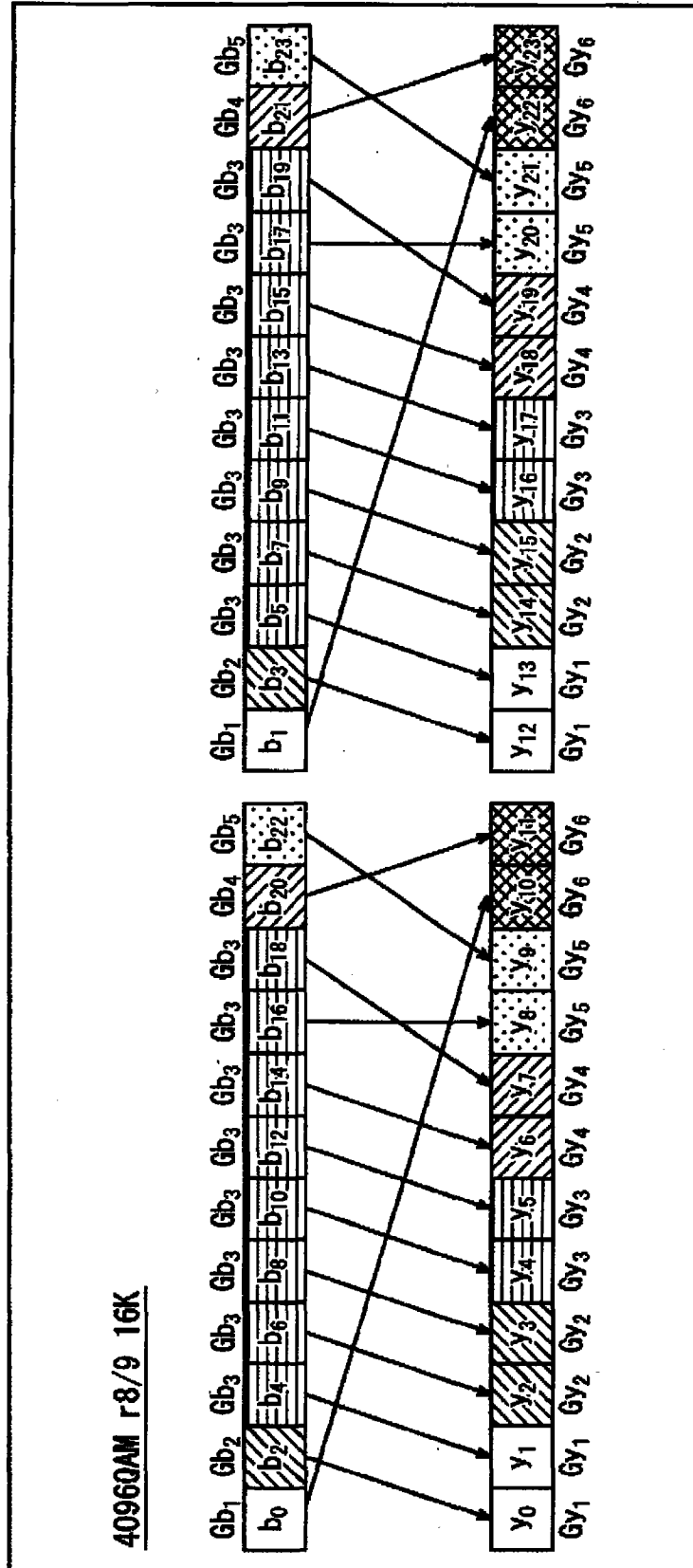


图 155

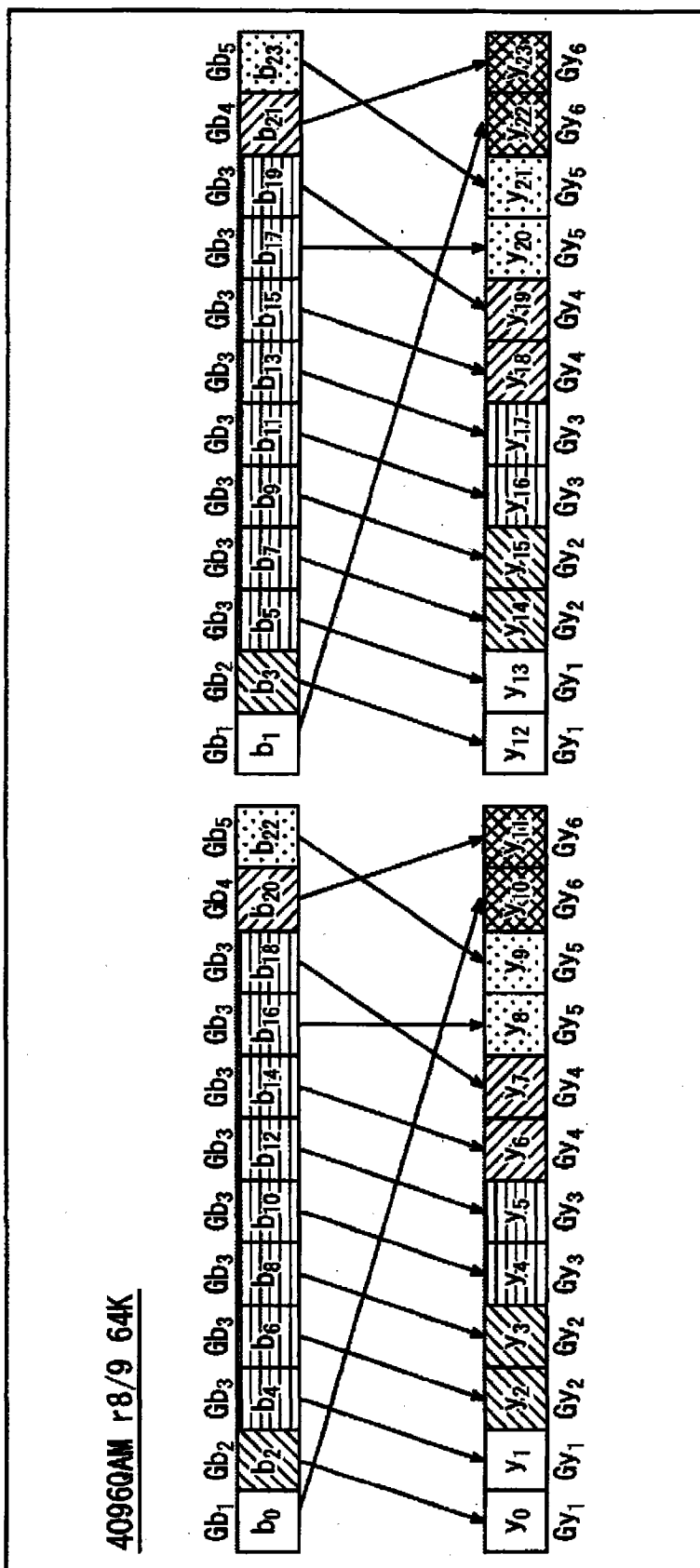


图 156

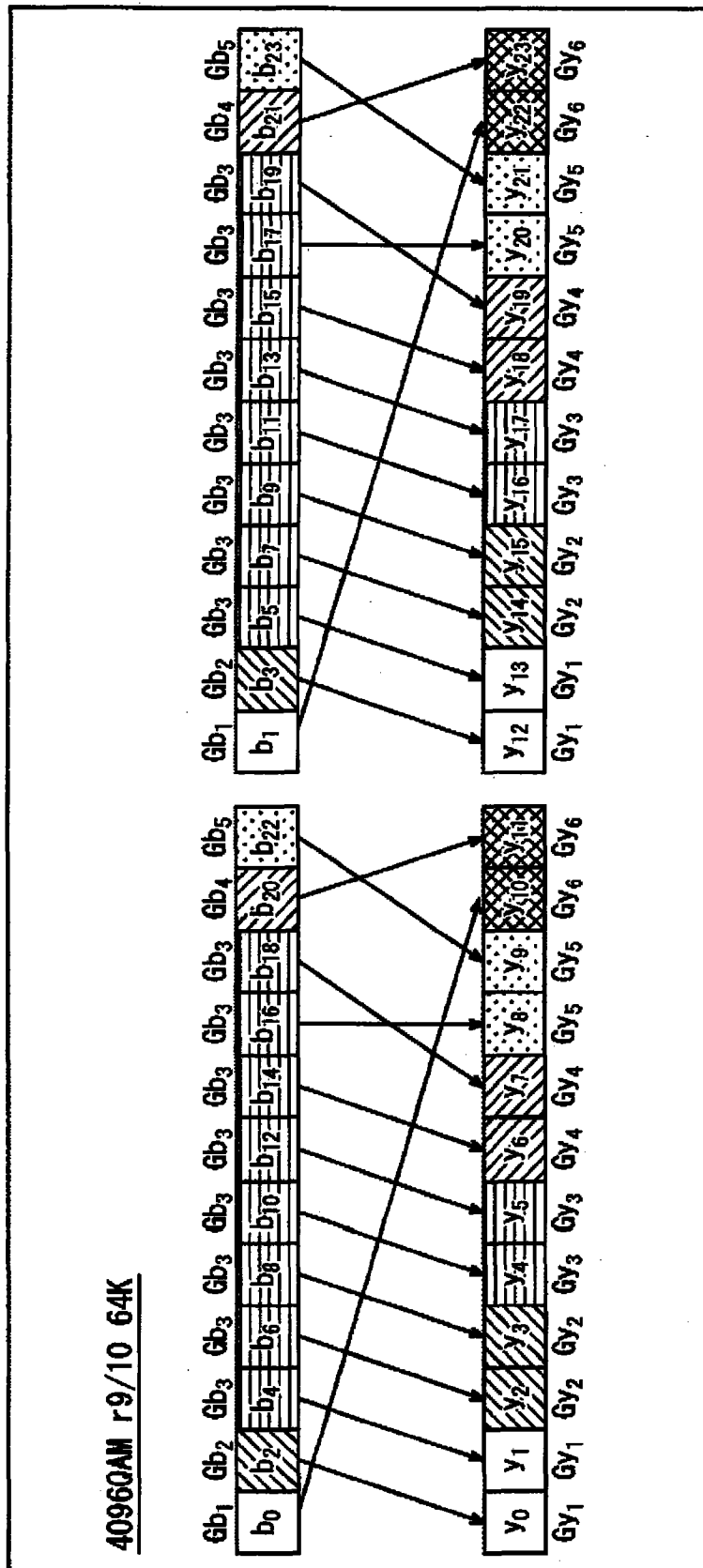


图 157

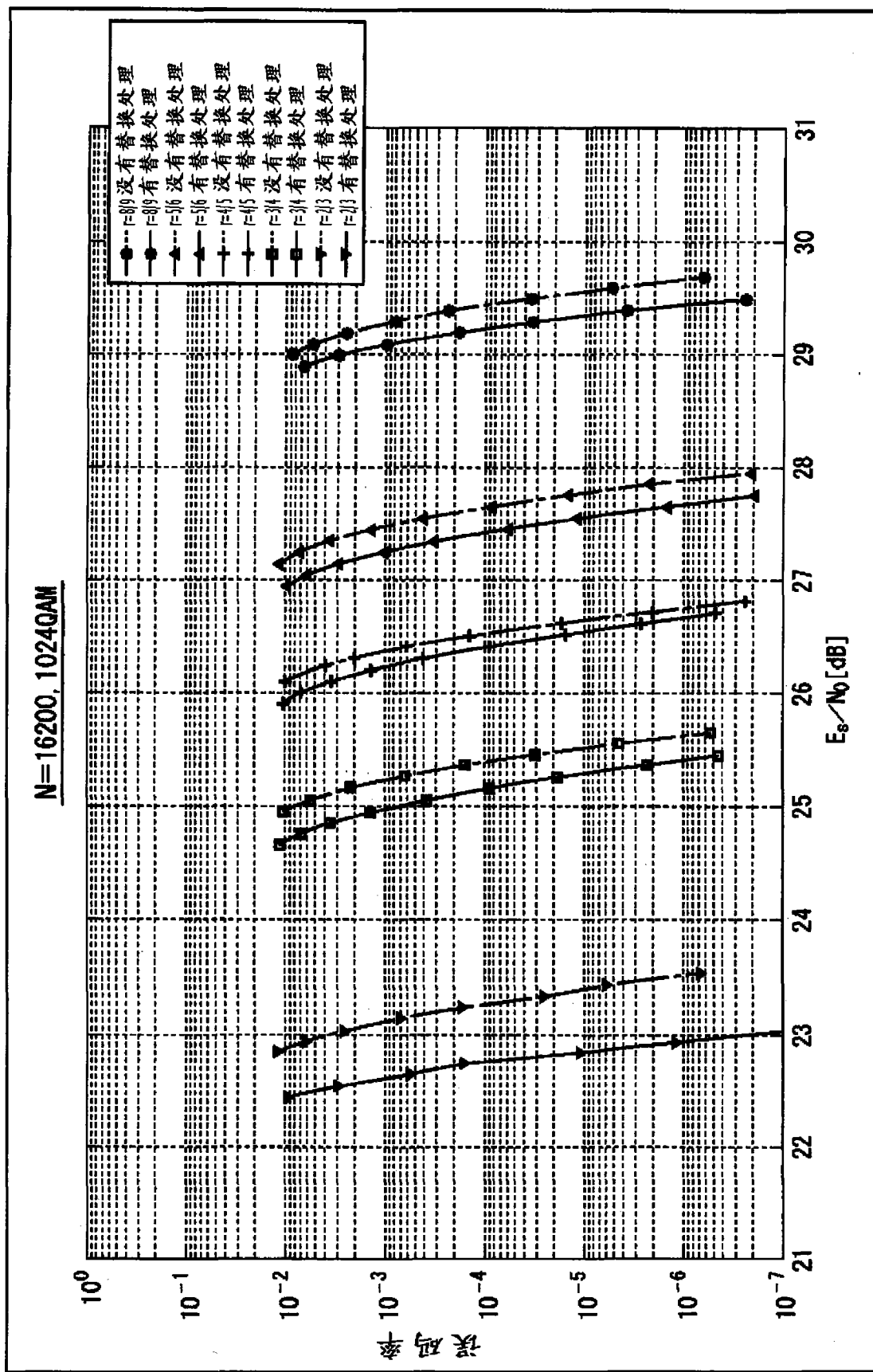


图 158

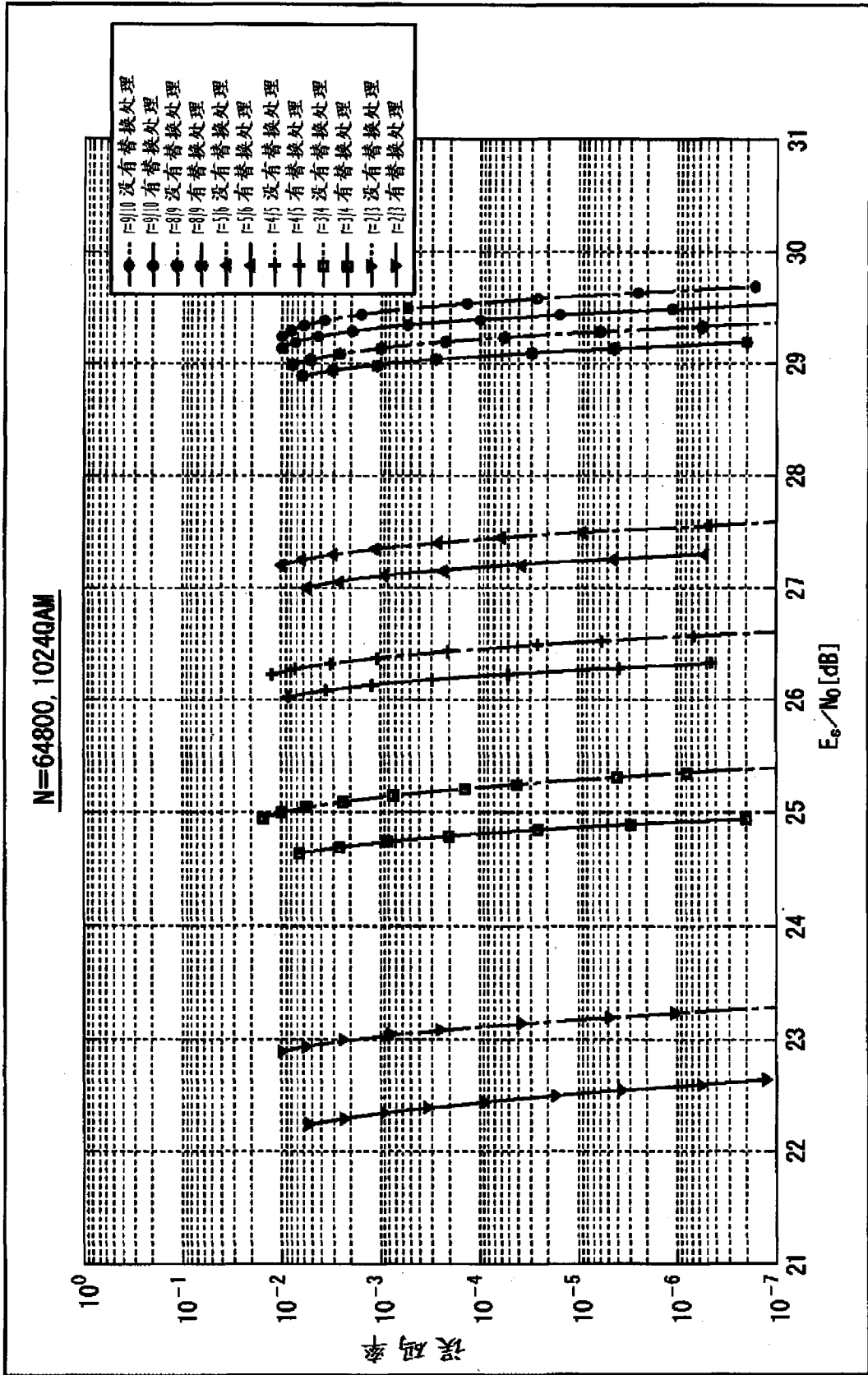


图 159

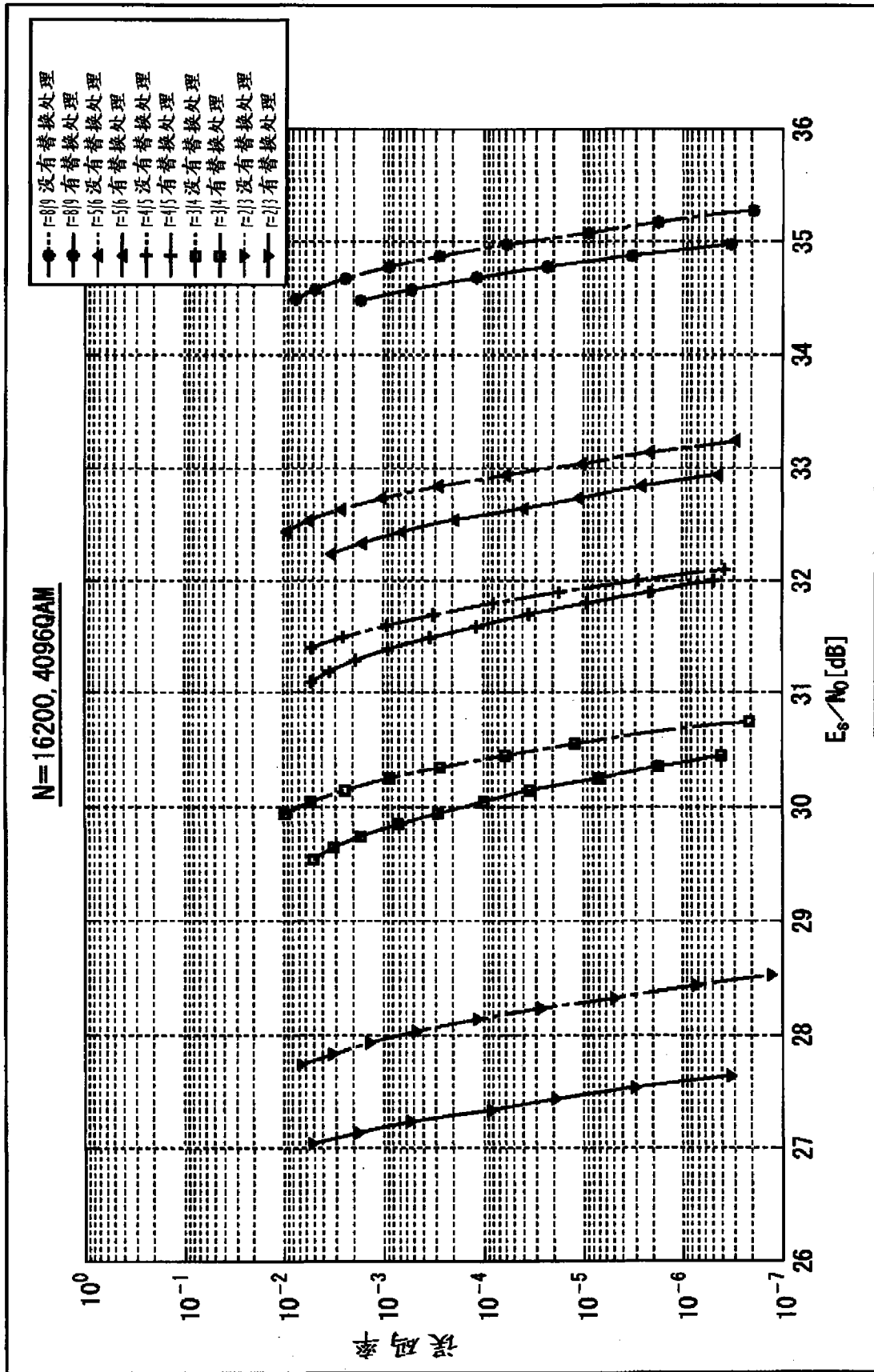


图 160

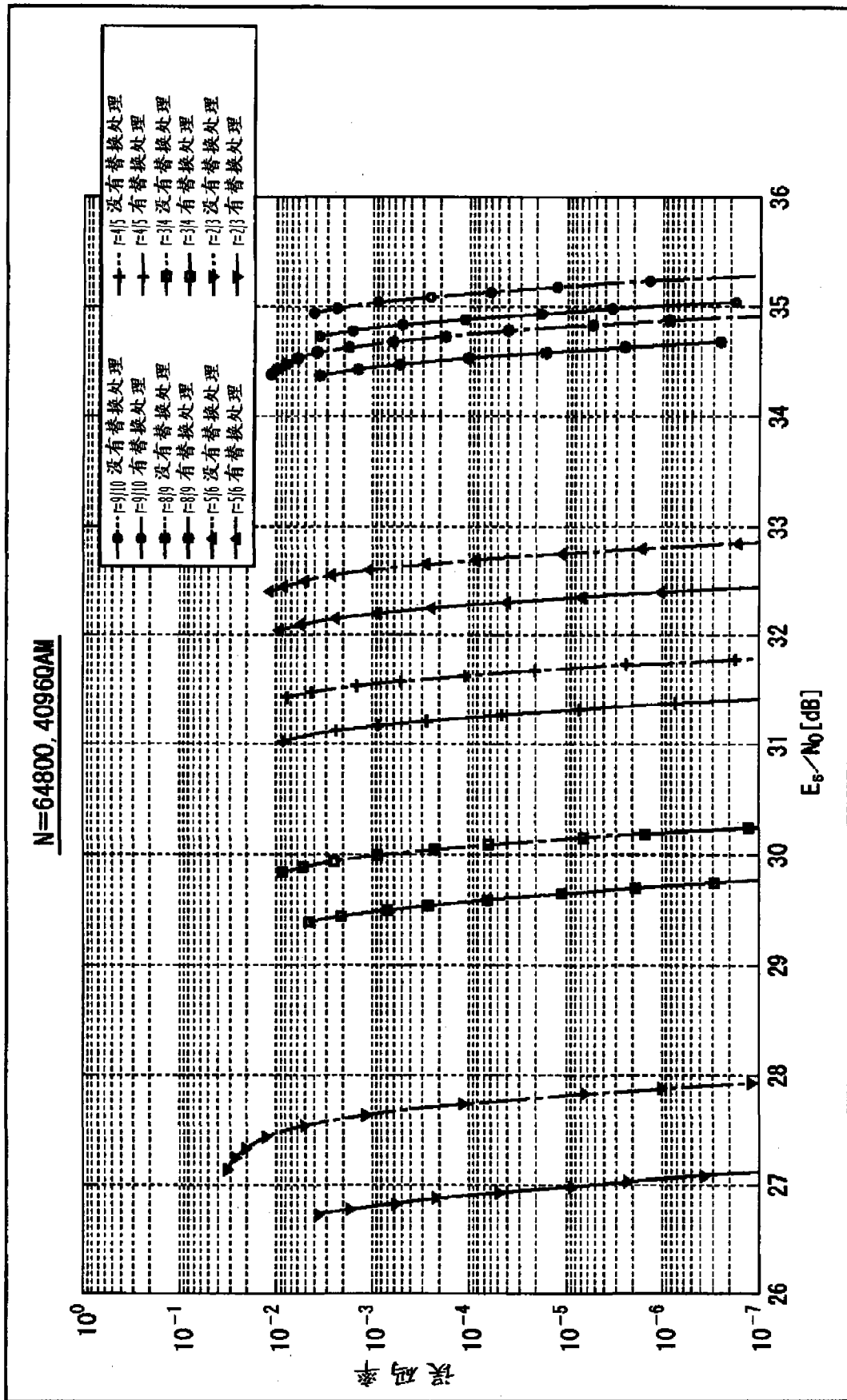


图 161

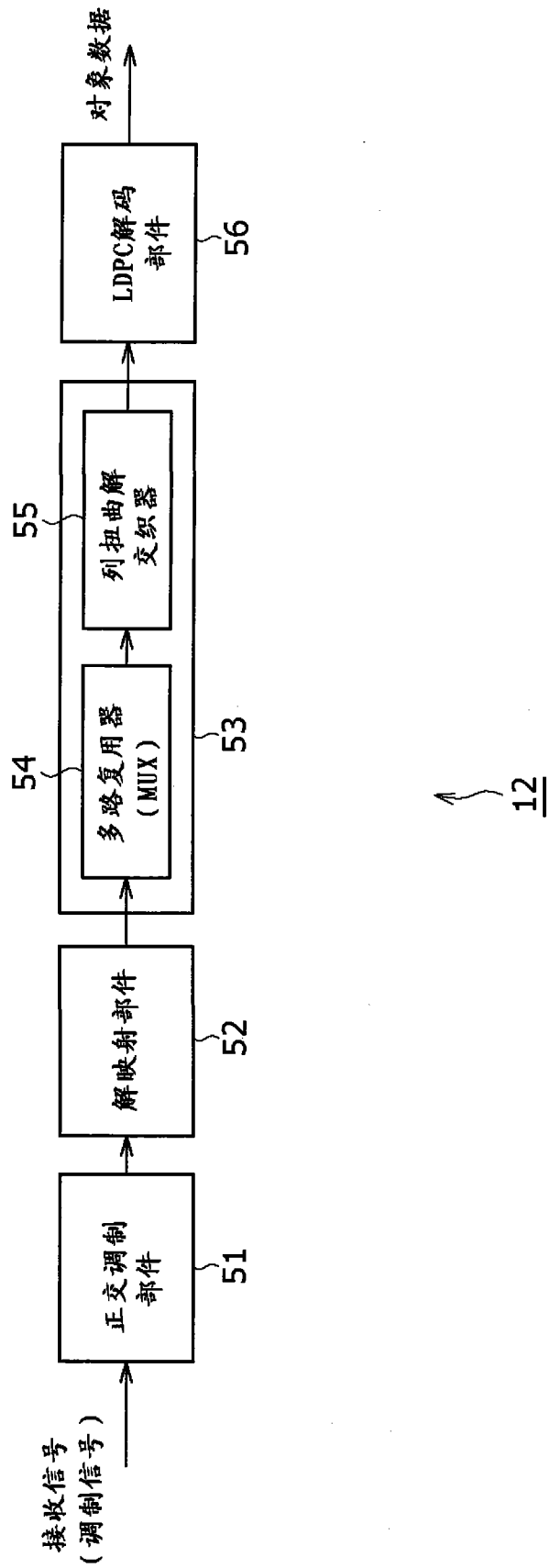


图 162

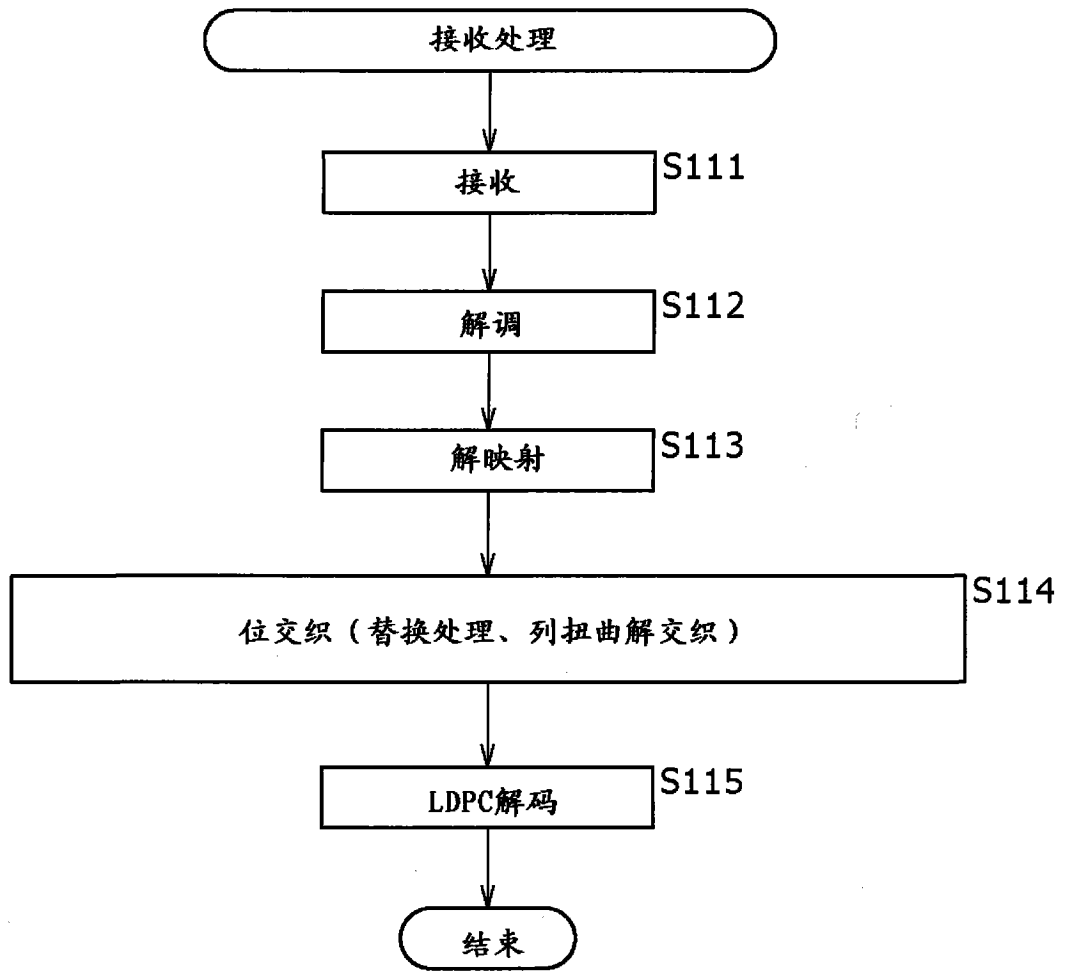


图 163

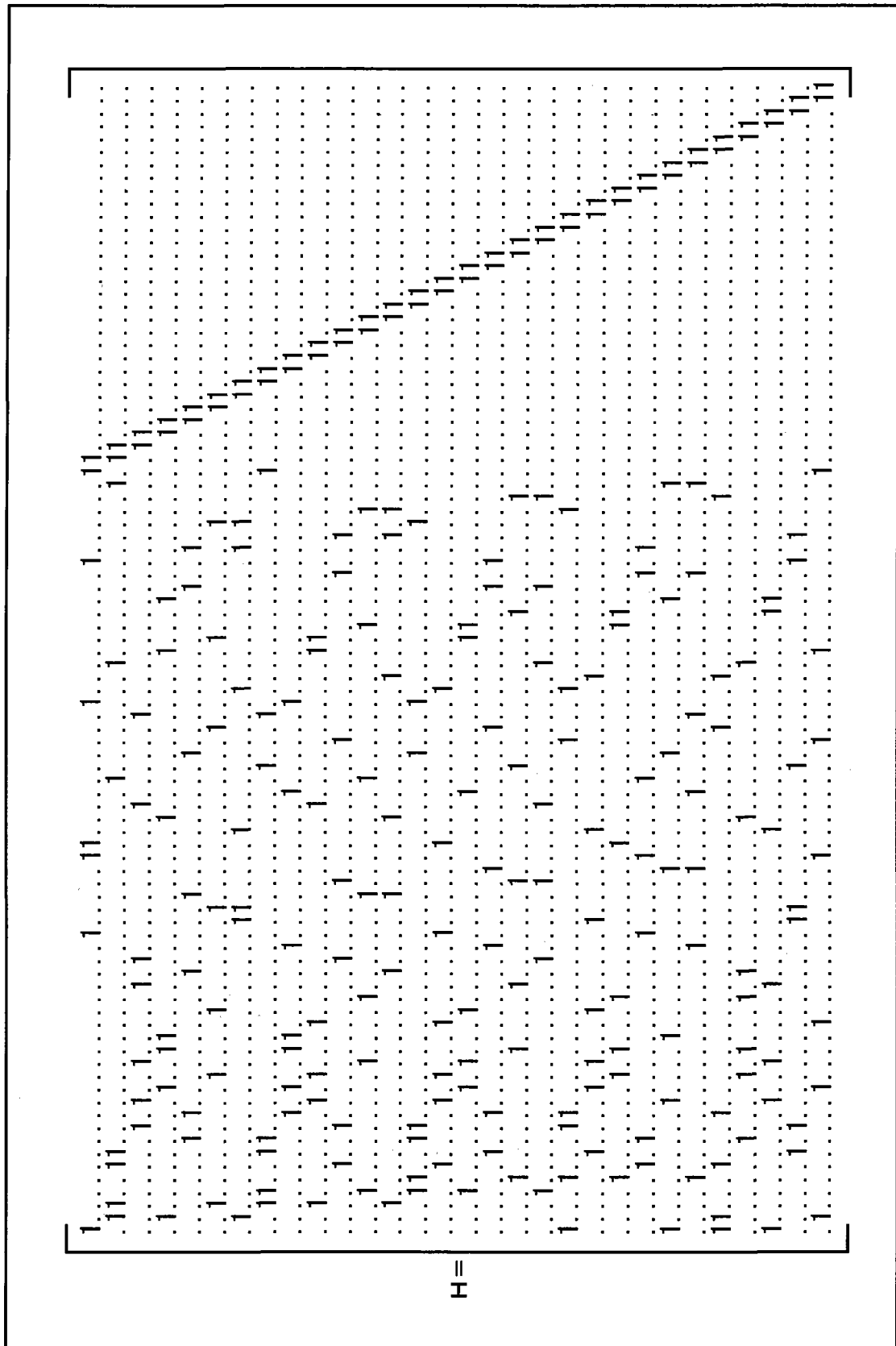


图 164

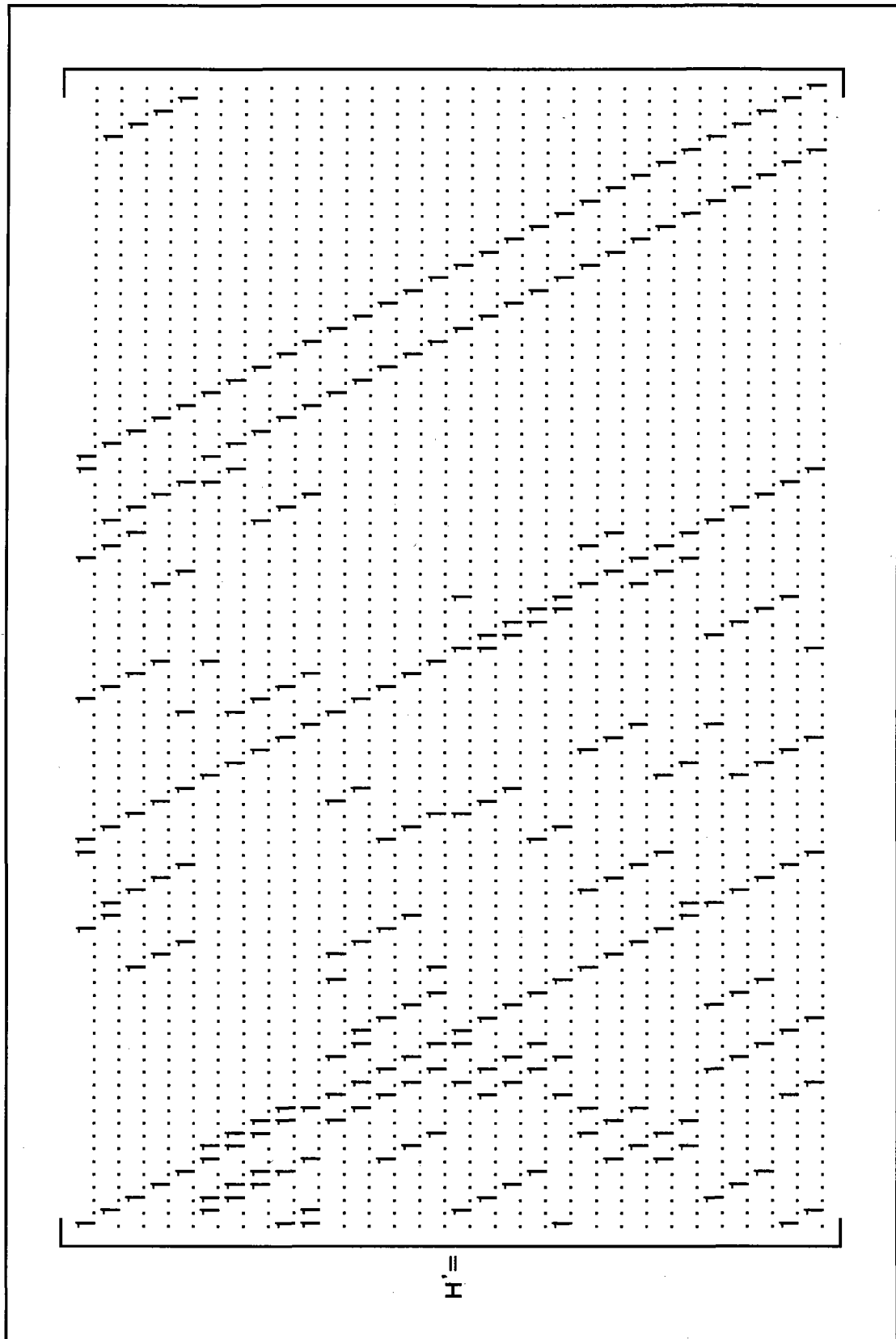


图 165

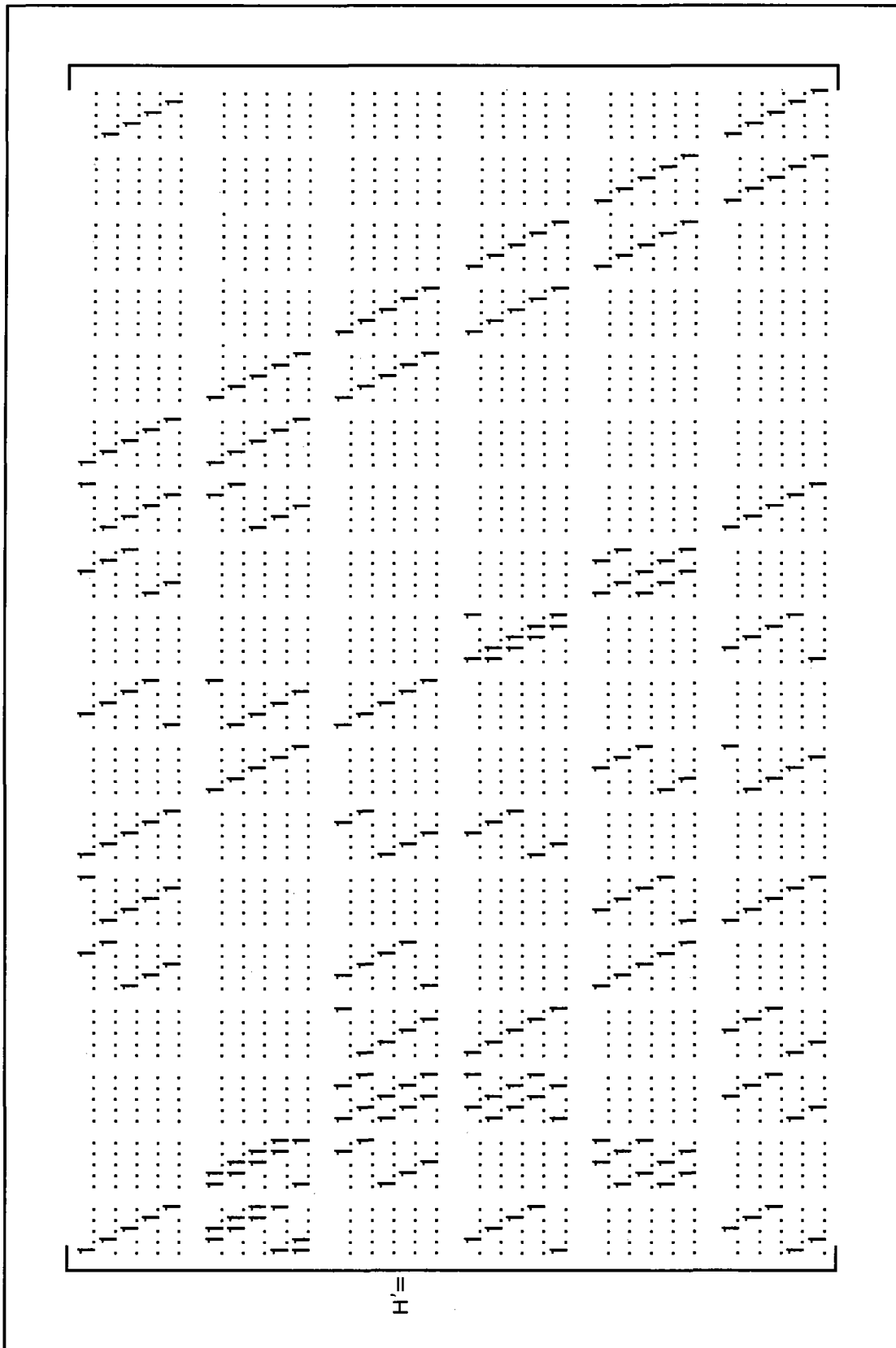


图 166

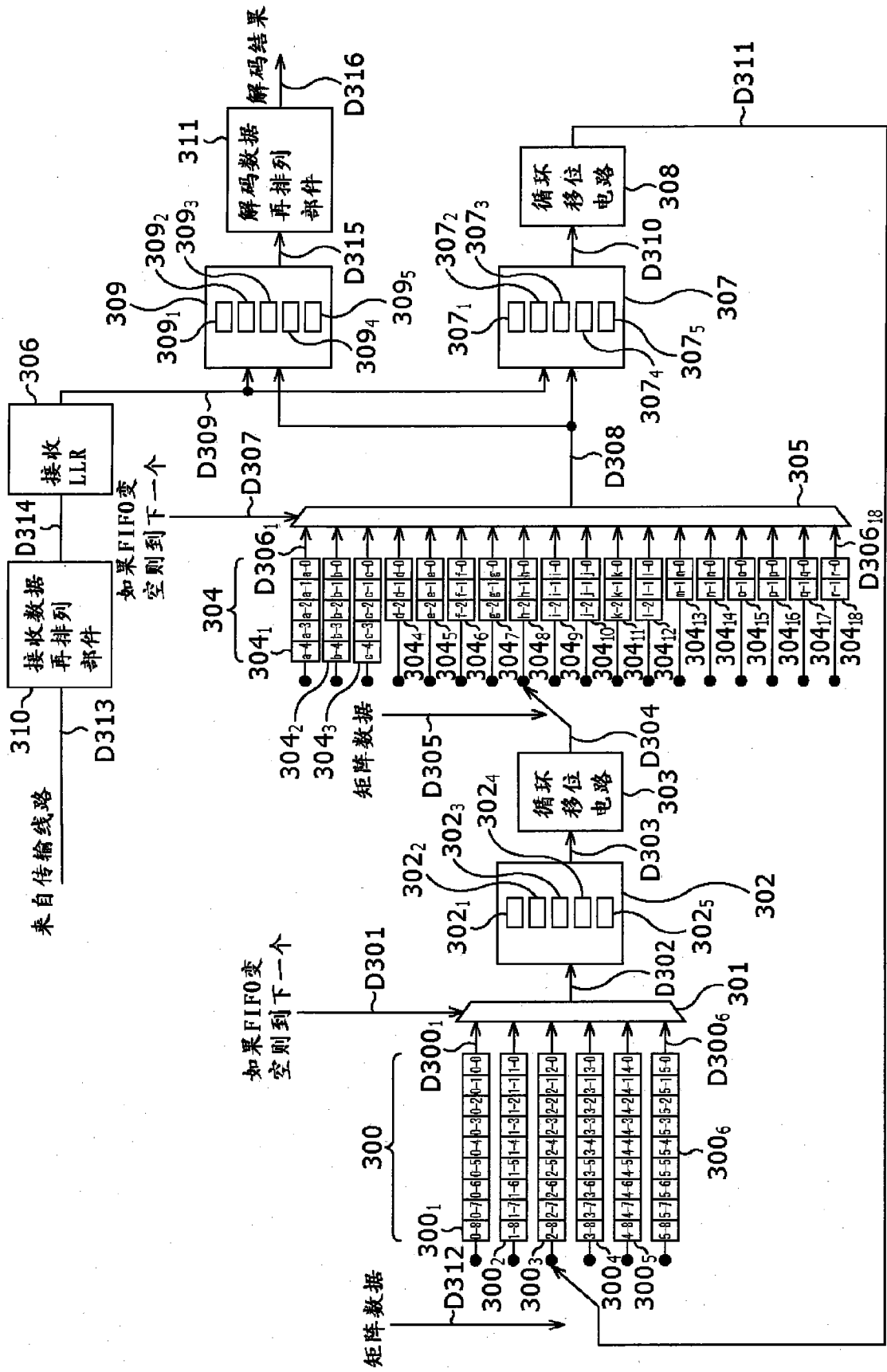


图 167

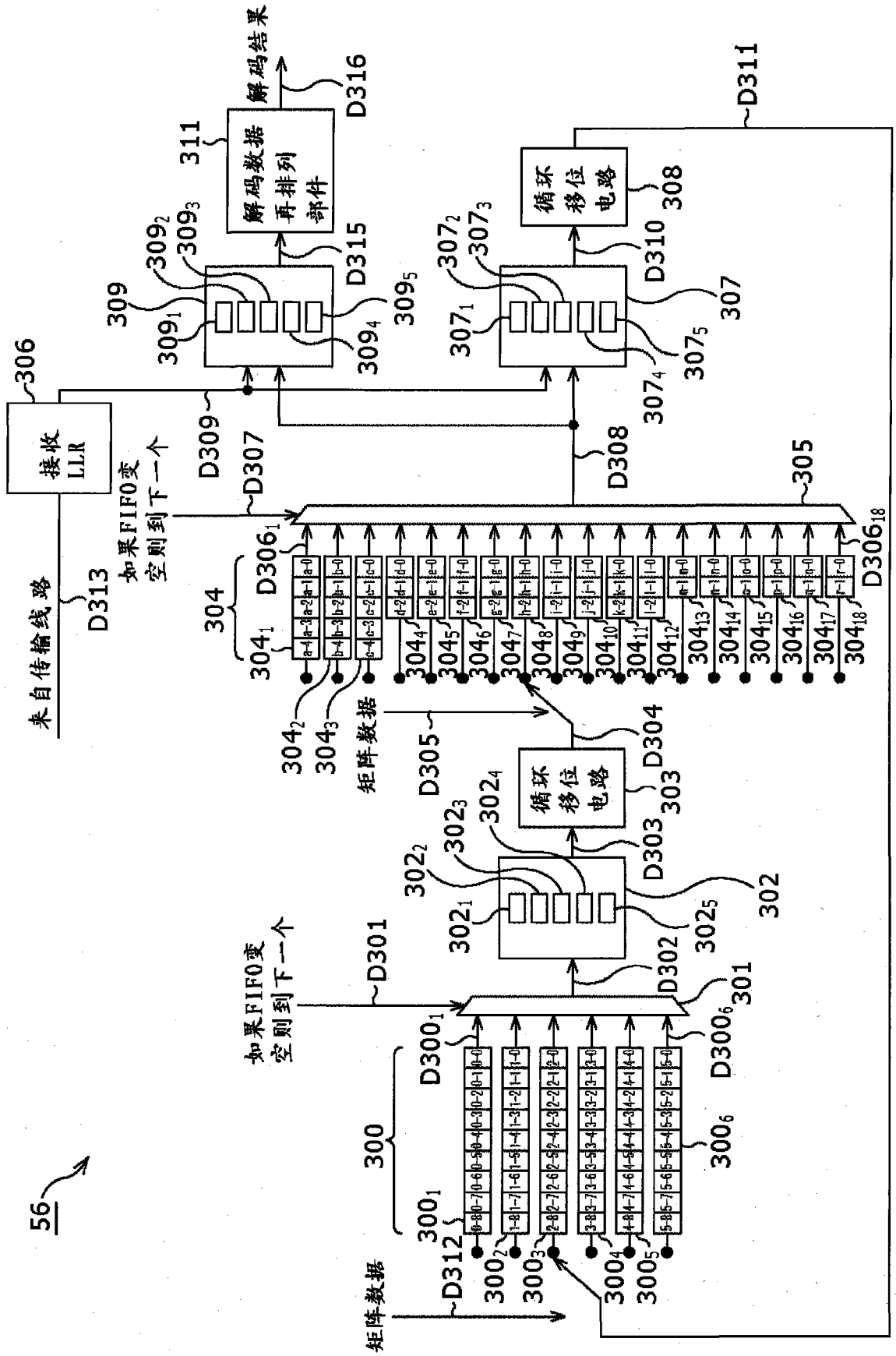
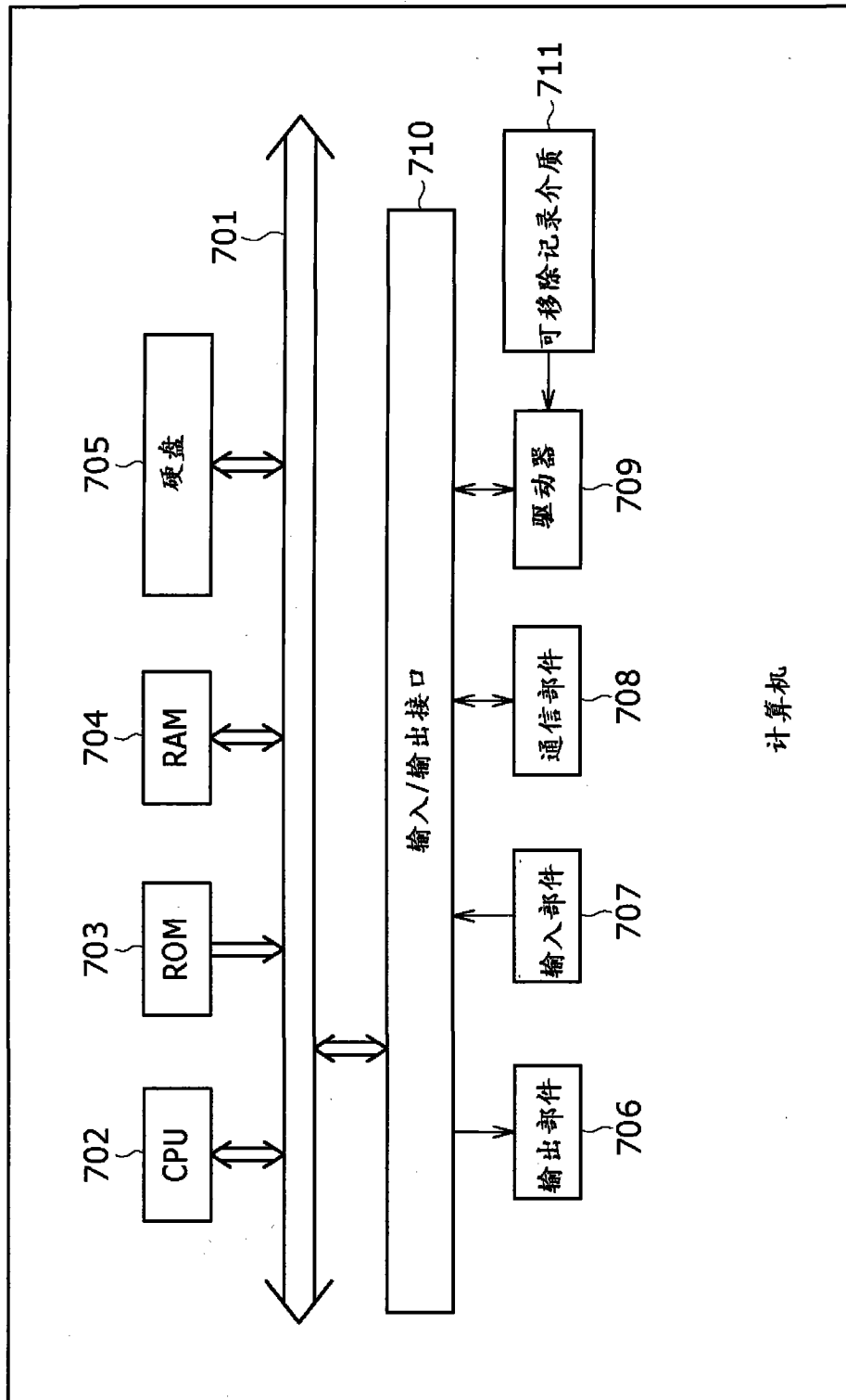


图 168



计算机

图 169

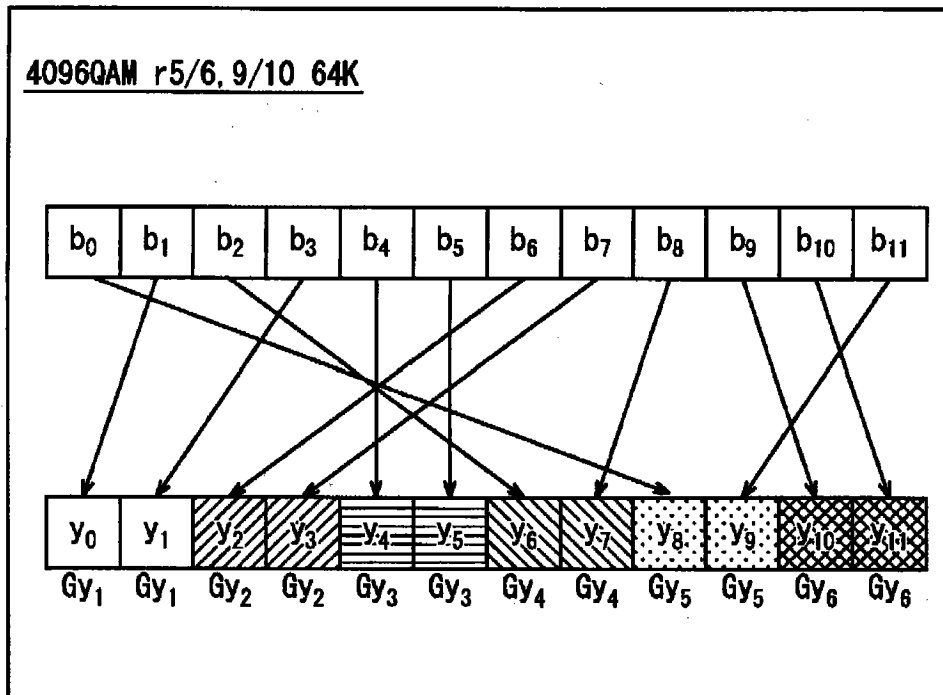


图 170

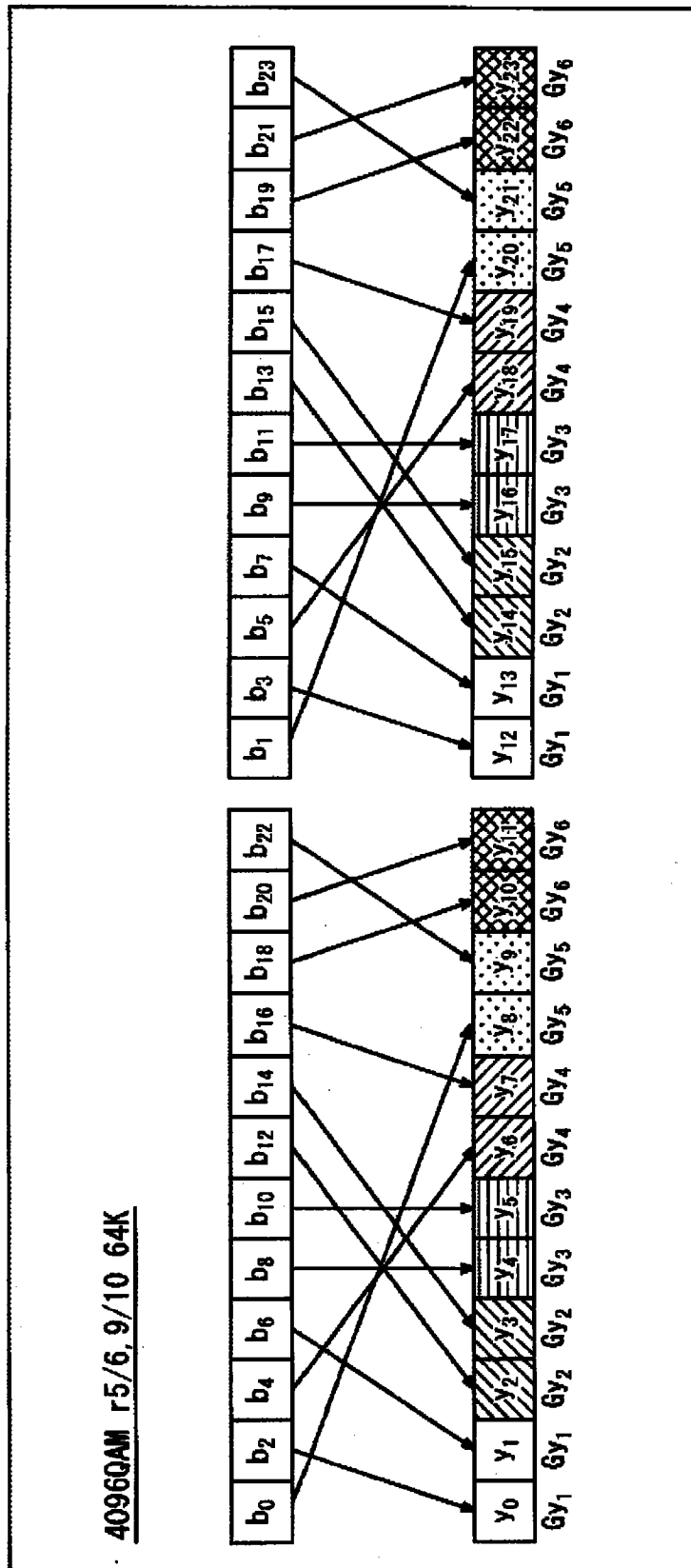


图 171

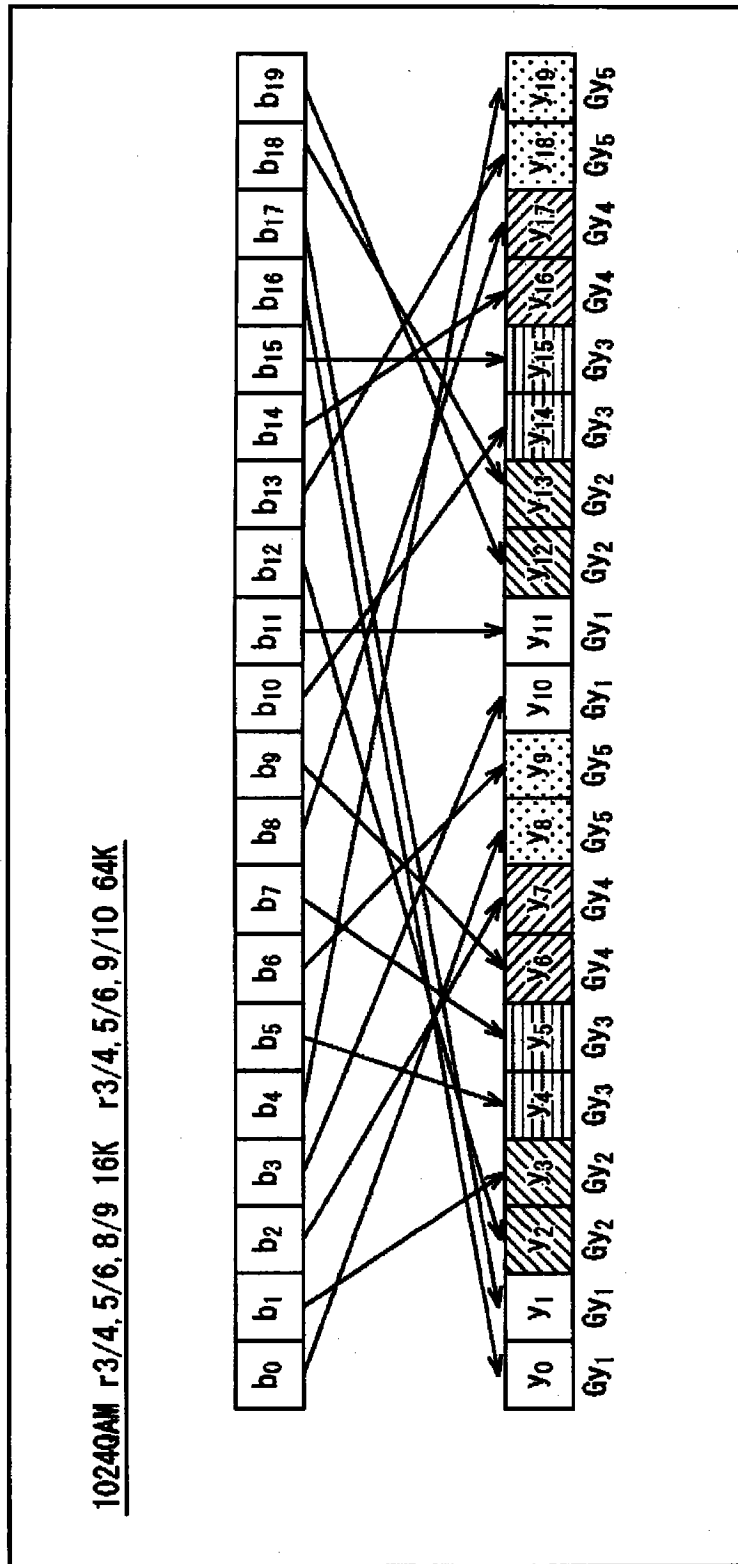


图 172

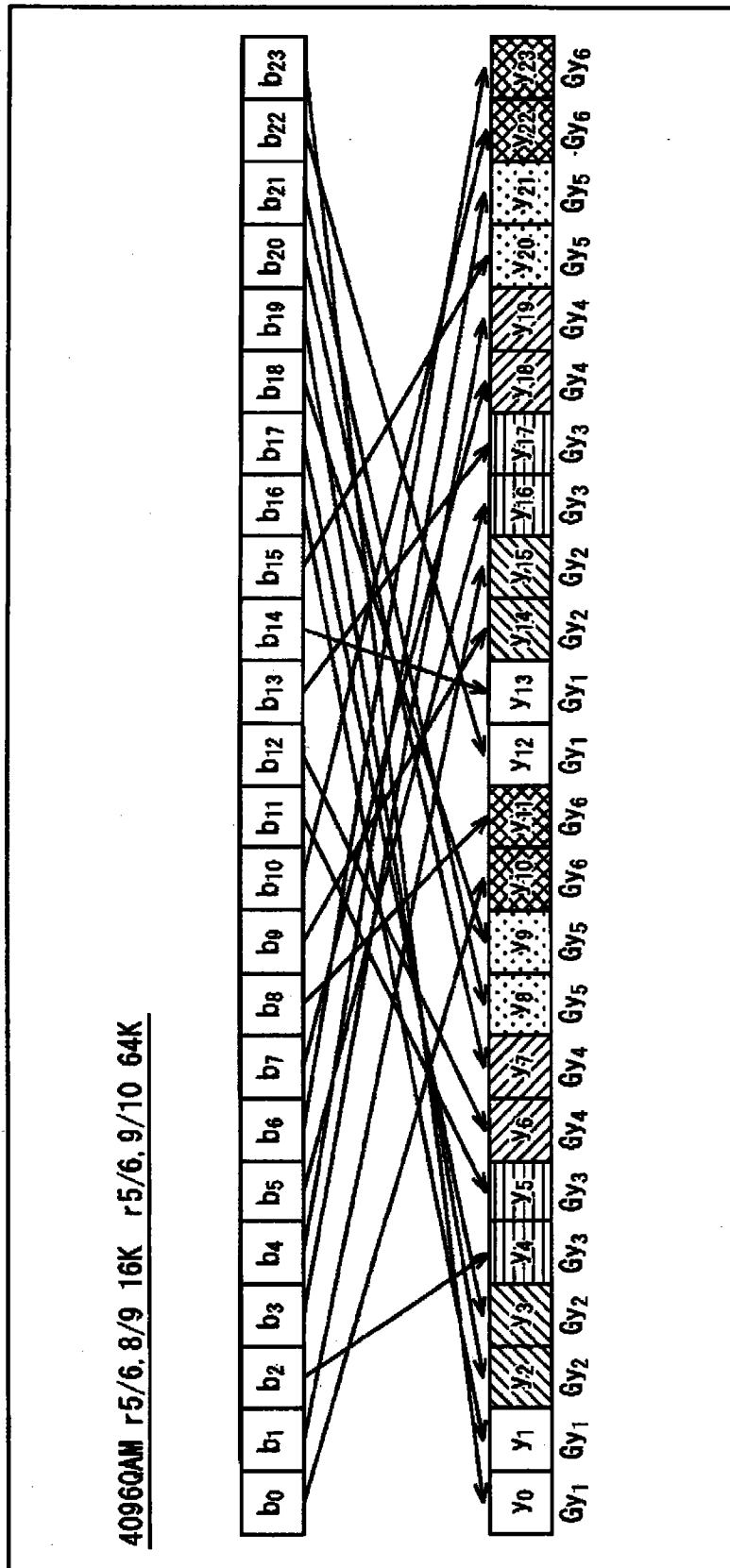


图 173

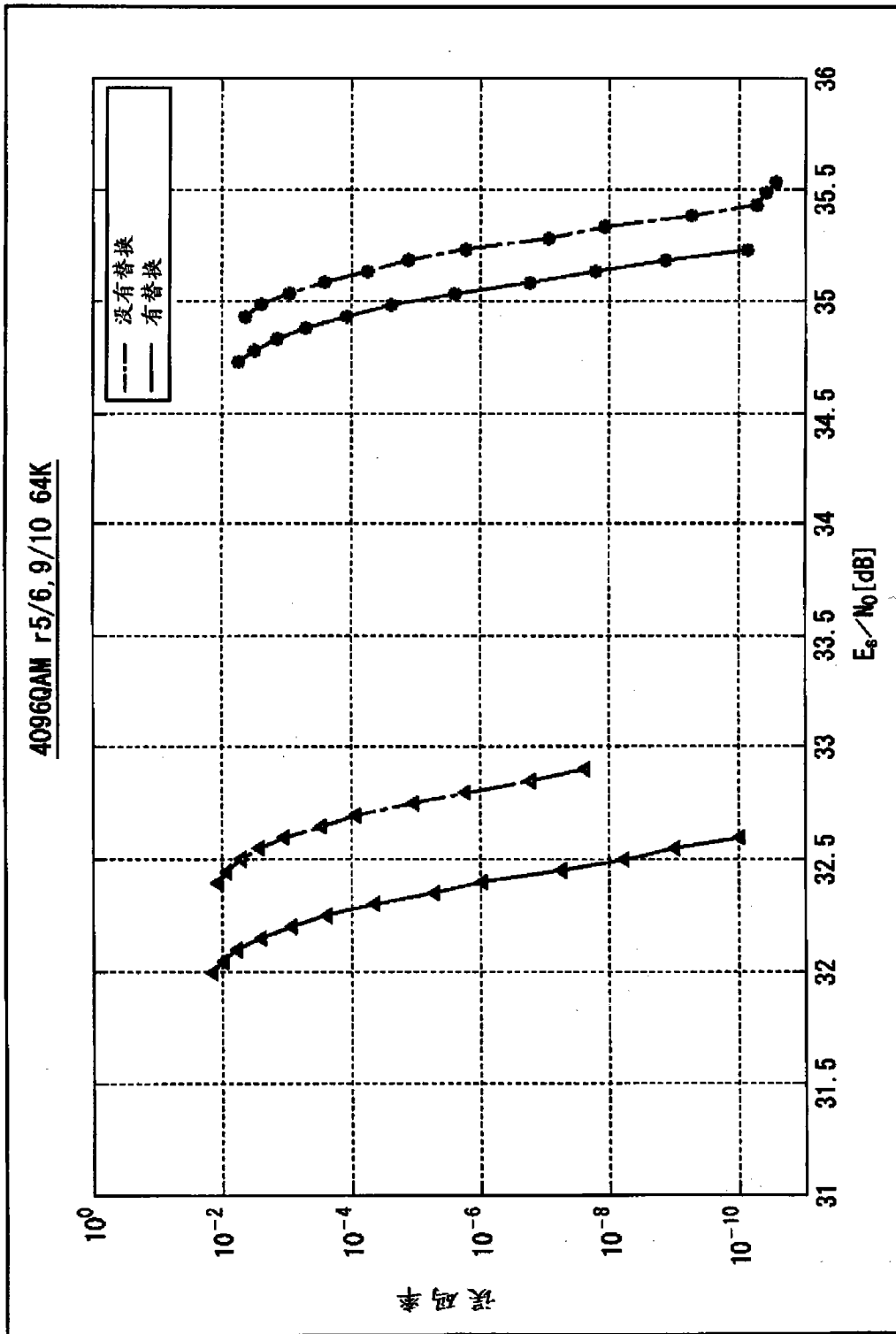


图 174

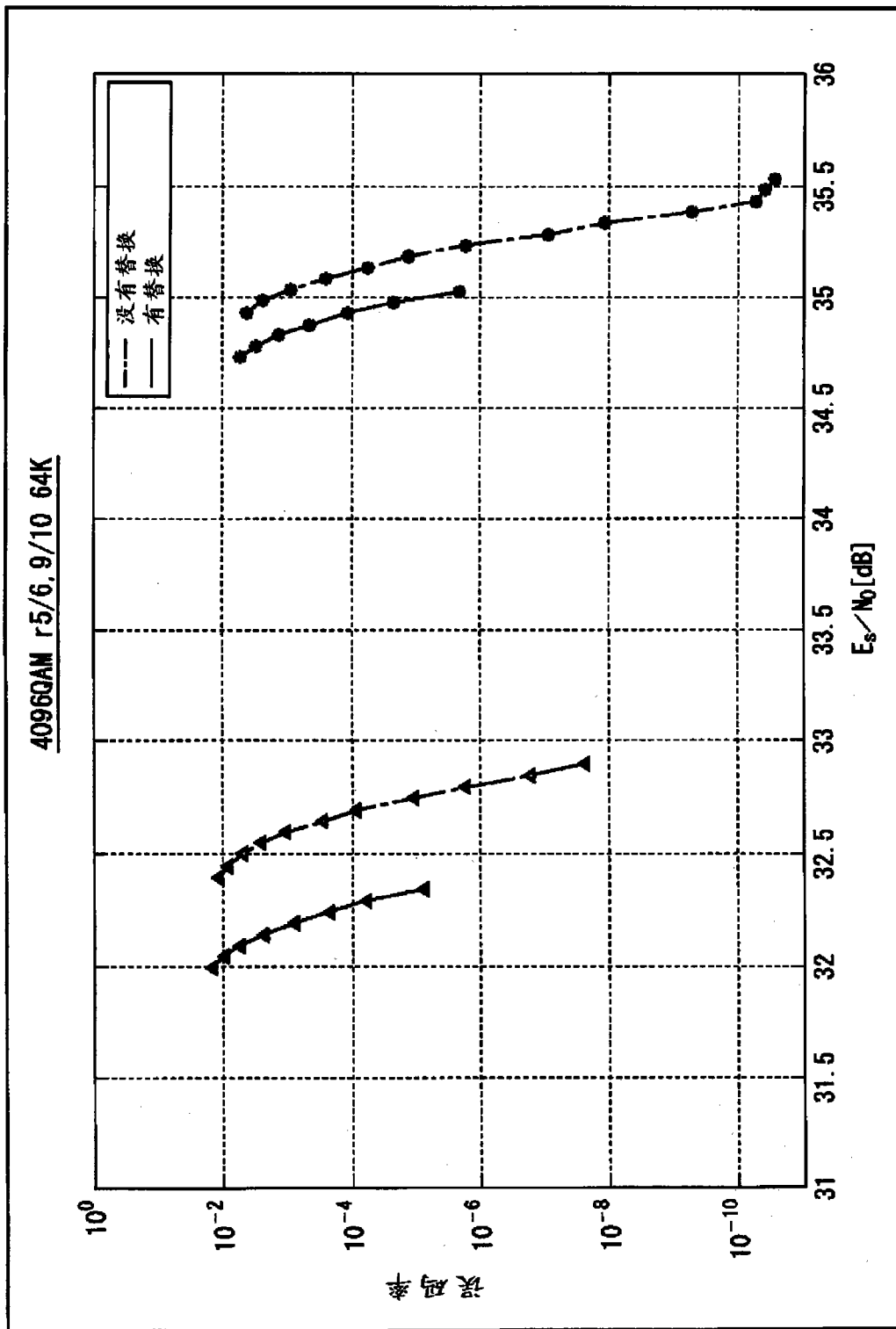


图 175

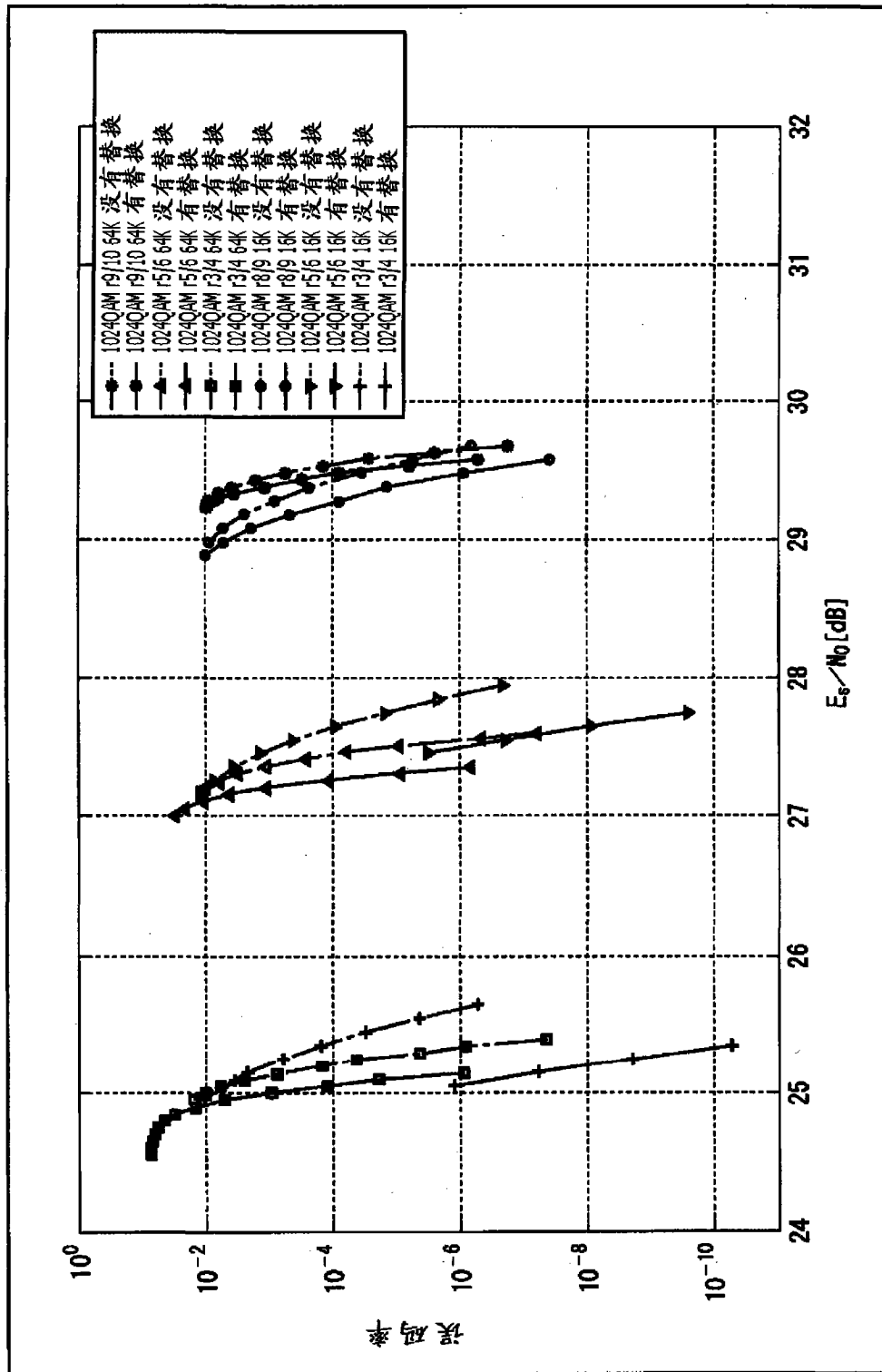


图 176

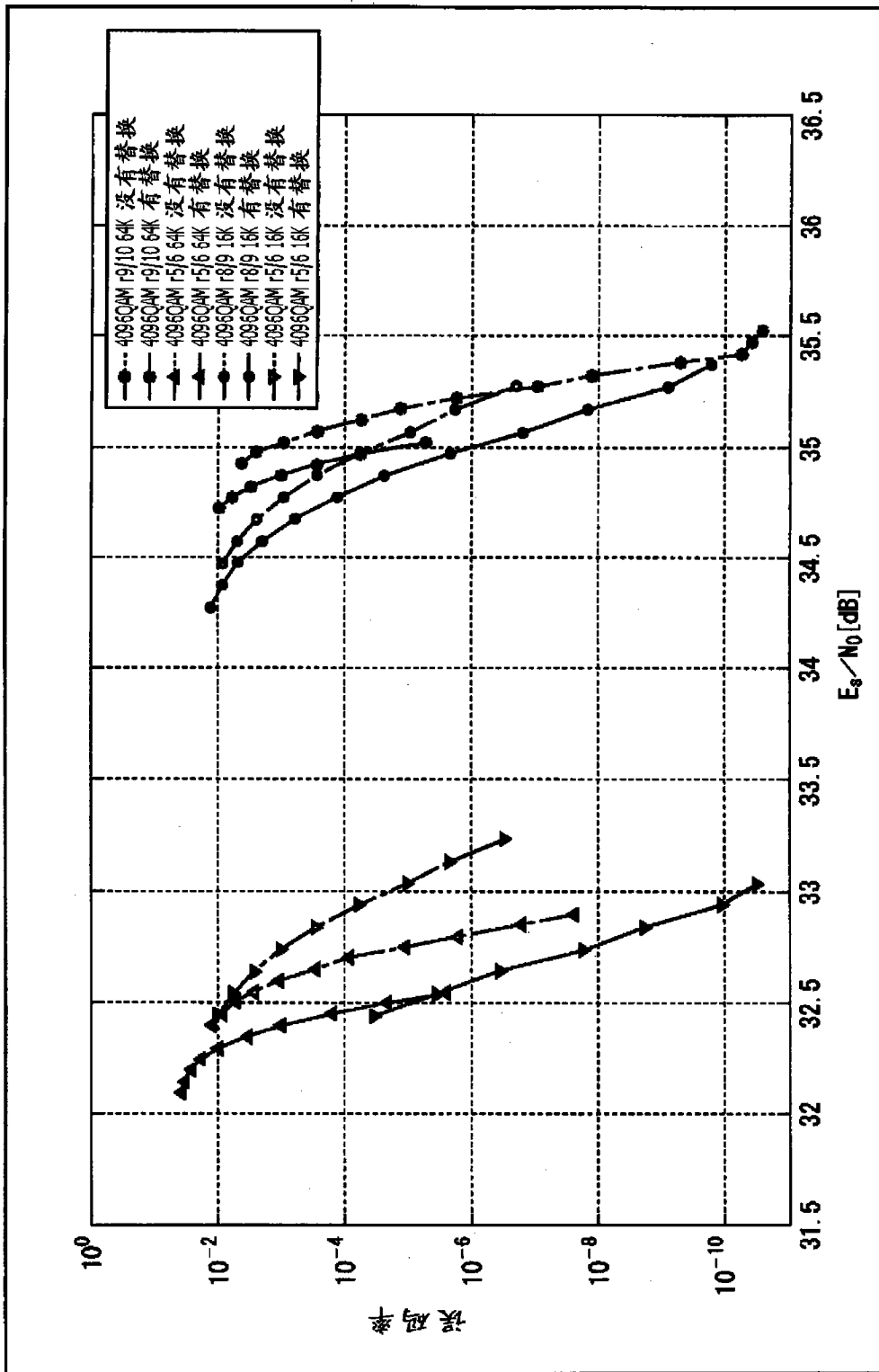


图 177

r2/3 16K	
0	2084 1613 1548 1286 1460 3196 4297 2481 3369 3451 4620 2622
1	122 1516 3448 2880 1407 1847 3799 3529 373 971 4358 3108
2	259 3399 929 2650 864 3996 3833 107 5287 164 3125 2350
3	342 3529
4	4198 2147
5	1880 4836
6	3864 4910
7	243 1542
8	3011 1436
9	2167 2512
10	4606 1003
11	2835 705
12	3426 2365
13	3848 2474
14	1360 1743
0	163 2536
1	2583 1180
2	1542 509
3	4418 1005
4	5212 5117
5	2155 2922
6	347 2696
7	226 4296
8	1560 487
9	3926 1640
10	149 2928
11	2364 563
12	635 688
13	231 1684
14	1129 3894

奇偶校验矩阵初始值表，其中 $r = \frac{2}{3}$, $N = 16200$

图 178

奇偶校验矩阵初始值表, 其中 $r = \frac{2}{3}$, $N = 64800$

r2/3 64K

0	10491	16043	506	12826	8065	8226	2767	240	18673	9279	10579	20928
1	17819	8313	6433	6224	5120	5824	12812	17187	9940	13447	13825	18483
2	17957	6024	8681	18628	12794	5915	14576	10970	12064	20437	4455	7151
3	19777	6183	9972	14536	8182	17749	11341	5556	4379	17434	15477	18532
4	4651	19689	1608	659	16707	14335	6143	3058	14618	17894	20684	5306
5	9778	2552	12096	12369	15198	16890	4851	3109	1700	18725	1997	15882
6	486	6111	13743	11537	5591	7433	15227	14145	1483	3887	17431	12430
7	20647	14311	11734	4180	8110	5525	12141	15761	18661	18441	10569	8192
8	3791	14759	15264	19918	10132	9062	10010	12786	10675	9682	19246	5454
9	19525	9485	7777	19999	8378	9209	3163	20232	6690	16518	716	7353
10	4588	6709	20202	10905	915	4317	11073	13576	16433	368	3508	21171
11	14072	4033	19959	12608	631	19494	14160	8249	10223	21504	12395	4322
12	13800	14161										
13	2948	9647										
14	14693	16027										
15	20506	11082										
16	1143	9020										
17	13501	4014										
18	1548	2190										
19	12216	21556										
20	2095	19897										
21	4189	7958										
22	15940	10048										
23	515	12614										
24	8501	8450										
25	17595	16784										
26	5913	8495										
27	16394	10423										
28	7409	6981										
29	6678	15939										
30	20344	12987										
31	2510	14588										
32	17918	6655										
33	6703	19451										
34	496	4217										
35	7290	5766										
36	10521	8925										
37	20379	11905										
38	4090	5838										
39	19082	17040										

图 179

40 20233 12352
41 19365 19546
42 6249 19030
43 11037 19193
44 19760 11772
45 19644 7428
46 16076 3521
47 11779 21062
48 13062 9682
49 8934 5217
50 11087 3319
51 18892 4356
52 7894 3898
53 5963 4360
54 7346 11726
55 5182 5609
56 2412 17295
57 9845 20494
58 6687 1864
59 20564 5216
0 18226 17207
1 9380 8266
2 7073 3065
3 18252 13437
4 9161 15642
5 10714 10153
6 11585 9078
7 5359 9418
8 9024 9515
9 1206 16354
10 14994 1102
11 9375 20796
12 15964 6027
13 14789 6452
14 8002 18591
15 14742 14089
16 253 3045
17 1274 19286
18 14777 2044
19 13920 9900
20 452 7374

图 180

21 18206 9921
22 6131 5414
23 10077 9726
24 12045 5479
25 4322 7990
26 15616 5550
27 15561 10661
28 20718 7387
29 2518 18804
30 8984 2600
31 6516 17909
32 11148 98
33 20559 3704
34 7510 1569
35 16000 11692
36 9147 10303
37 16650 191
38 15577 18685
39 17167 20917
40 4256 3391
41 20092 17219
42 9218 5056
43 18429 8472
44 12093 20753
45 16345 12748
46 16023 11095
47 5048 17595
48 18995 4817
49 16483 3536
50 1439 16148
51 3661 3039
52 19010 18121
53 8968 11793
54 13427 18003
55 5303 3083
56 531 16668
57 4771 6722
58 5695 7960
59 3589 14630

图 181

— r_{3/4} 16K —

3	3198	478	4207	1481	1009	2616	1924	3437	554	683	1801
4	2681	2135									
5	3107	4027									
6	2637	3373									
7	3830	3449									
8	4129	2060									
9	4184	2742									
10	3946	1070									
11	2239	984									
0	1458	3031									
1	3003	1328									
2	1137	1716									
3	132	3725									
4	1817	638									
5	1774	3447									
6	3632	1257									
7	542	3694									
8	1015	1945									
9	1948	412									
10	995	2238									
11	4141	1907									
0	2480	3079									
1	3021	1088									
2	713	1379									
3	997	3903									
4	2323	3361									
5	1110	986									
6	2532	142									
7	1690	2405									
8	1298	1881									
9	615	174									
10	1648	3112									
11	1415	2808									

奇偶校验矩阵初始值表，其中 $r = \frac{3}{4}$ ， $N = 16200$

图 182

奇偶校验矩阵初始值表，其中 $r = \frac{3}{4}$, $N = 64800$

$r = \frac{3}{4}$ 64K											
0	6385	7901	14611	13389	11200	3252	5243	2504	2722	821	7374
1	11359	2698	357	13824	12772	7244	6752	15310	852	2001	11417
2	7862	7977	6321	13612	12197	14449	15137	13860	1708	6399	13444
3	1560	11804	6975	13292	3646	3812	8772	7306	5795	14327	7866
4	7626	11407	14599	9689	1628	2113	10809	9283	1230	15241	4870
5	1610	5699	15876	9446	12515	1400	6303	5411	14181	13925	7358
6	4059	8836	3405	7853	7992	15336	5970	10368	10278	9675	4651
7	4441	3963	9153	2109	12683	7459	12030	12221	629	15212	406
8	6007	8411	5771	3497	543	14202	875	9186	6235	13908	3563
9	3232	6625	4795	546	9781	2071	7312	3399	7250	4932	12652
10	8820	10088	11090	7069	6585	13134	10158	7183	488	7455	9238
11	1903	10818	119	215	7558	11046	10615	11545	14784	7961	15619
12	3655	8736	4917	15874	5129	2134	15944	14768	7150	2692	1469
13	8316	3820	505	8923	6757	806	7957	4216	15589	13244	2622
14	14463	4852	15733	3041	11193	12860	13673	8152	6551	15108	8758
15	3149	11981									
16	13416	6906									
17	13098	13352									
18	2009	14460									
19	7207	4314									
20	3312	3945									
21	4418	6248									
22	2669	13975									
23	7571	9023									
24	14172	2967									
25	7271	7138									
26	6135	13670									
27	7490	14559									
28	8657	2466									
29	8599	12834									
30	3470	3152									
31	13917	4365									
32	6024	13730									
33	10973	14182									
34	2464	13167									
35	5281	15049									
36	1103	1849									
37	2058	1069									
38	9654	6095									
39	14311	7667									

图 183

40 15617 8146
41 4588 11218
42 13660 6243
43 8578 7874
44 11741 2686
0 1022 1264
1 12604 9965
2 8217 2707
3 3156 11793
4 354 1514
5 6978 14058
6 7922 16079
7 15087 12138
8 5053 6470
9 12687 14932
10 15458 1763
11 8121 1721
12 12431 549
13 4129 7091
14 1426 8415
15 9783 7604
16 6295 11329
17 1409 12061
18 8065 9087
19 2918 8438
20 1293 14115
21 3922 13851
22 3851 4000
23 5865 1768
24 2655 14957
25 5565 6332
26 4303 12631
27 11653 12236
28 16025 7632
29 4655 14128
30 9584 13123
31 13987 9597
32 15409 12110
33 8754 15490
34 7416 15325
35 2909 15549

图 184

36 2995 8257
37 9406 4791
38 11111 4854
39 2812 8521
40 8476 14717
41 7820 15360
42 1179 7939
43 2357 8678
44 7703 6216
0 3477 7067
1 3931 13845
2 7675 12899
3 1754 8187
4 7785 1400
5 9213 5891
6 2494 7703
7 2576 7902
8 4821 15682
9 10426 11935
10 1810 904
11 11332 9264
12 11312 3570
13 14916 2650
14 7679 7842
15 6089 13084
16 3938 2751
17 8509 4648
18 12204 8917
19 5749 12443
20 12613 4431
21 1344 4014
22 8488 13850
23 1730 14896
24 14942 7126
25 14983 8863
26 6578 8564
27 4947 396
28 297 12805
29 13878 6692
30 11857 11186
31 14395 11493

图 185

32	16145	12251
33	13462	7428
34	14526	13119
35	2535	11243
36	6465	12690
37	6872	9334
38	15371	14023
39	8101	10187
40	11963	4848
41	15125	6119
42	8051	14465
43	11139	5167
44	2883	14521

图 186

r4/5 16K		
5	896	1565
6	2493	184
7	212	3210
8	727	1339
9	3428	612
0	2663	1947
1	230	2695
2	2025	2794
3	3039	283
4	862	2889
5	376	2110
6	2034	2286
7	951	2068
8	3108	3542
9	307	1421
0	2272	1197
1	1800	3280
2	331	2308
3	465	2552
4	1038	2479
5	1383	343
6	94	236
7	2619	121
8	1497	2774
9	2116	1855
0	722	1584
1	2767	1881
2	2701	1610
3	3283	1732
4	168	1099
5	3074	243
6	3460	945
7	2049	1746
8	566	1427
9	3545	1168

奇偶校验矩阵初始值表，其中 $r = \frac{4}{5}$ ， $N = 16200$

图 187

奇偶校验矩阵初始值表, 其中 $r = \frac{4}{5}$, $N = 64800$

r4/5 64K										
0	149	11212	5575	6360	12559	8108	8505	408	10026	12828
1	5237	490	10677	4998	3869	3734	3092	3509	7703	10305
2	8742	5553	2820	7085	12116	10485	564	7795	2972	2157
3	2699	4304	8350	712	2841	3250	4731	10105	517	7516
4	12067	1351	11992	12191	11267	5161	537	6166	4246	2363
5	6828	7107	2127	3724	5743	11040	10756	4073	1011	3422
6	11259	1216	9526	1466	10816	940	3744	2815	11506	11573
7	4549	11507	1118	1274	11751	5207	7854	12803	4047	6484
8	8430	4115	9440	413	4455	2262	7915	12402	8579	7052
9	3885	9126	5665	4505	2343	253	4707	3742	4166	1556
10	1704	8936	6775	8639	8179	7954	8234	7850	8883	8713
11	11716	4344	9087	11264	2274	8832	9147	11930	6054	5455
12	7323	3970	10329	2170	8262	3854	2087	12899	9497	11700
13	4418	1467	2490	5841	817	11453	533	11217	11962	5251
14	1541	4525	7976	3457	9536	7725	3788	2982	6307	5997
15	11484	2739	4023	12107	6516	551	2572	6628	8150	9852
16	6070	1761	4627	6534	7913	3730	11866	1813	12306	8249
17	12441	5489	8748	7837	7660	2102	11341	2936	6712	11977
18	10155	4210								
19	1010	10483								
20	8900	10250								
21	10243	12278								
22	7070	4397								
23	12271	3887								
24	11980	6836								
25	9514	4356								
26	7137	10281								
27	11881	2526								
28	1969	11477								
29	3044	10921								
30	2236	8724								
31	9104	6340								
32	7342	8582								
33	11675	10405								
34	6467	12775								
35	3186	12198								
0	9621	11445								
1	7486	5611								
2	4319	4879								
3	2196	344								

图 188

4 7527 6650
5 10693 2440
6 6755 2706
7 5144 5998
8 11043 8033
9 4846 4435
10 4157 9228
11 12270 6562
12 11954 7592
13 7420 2592
14 8810 9636
15 689 5430
16 920 1304
17 1253 11934
18 9559 6016
19 312 7589
20 4439 4197
21 4002 9555
22 12232 7779
23 1494 8782
24 10749 3969
25 4368 3479
26 6316 5342
27 2455 3493
28 12157 7405
29 6598 11495
30 11805 4455
31 9625 2090
32 4731 2321
33 3578 2608
34 8504 1849
35 4027 1151
0 5647 4935
1 4219 1870
2 10968 8054
3 6970 5447
4 3217 5638
5 8972 669
6 5618 12472
7 1457 1280
8 8868 3883

图 189

9 8866 1224
10 8371 5972
11 266 4405
12 3706 3244
13 6039 5844
14 7200 3283
15 1502 11282
16 12318 2202
17 4523 965
18 9587 7011
19 2552 2051
20 12045 10306
21 11070 5104
22 6627 6906
23 9889 2121
24 829 9701
25 2201 1819
26 6689 12925
27 2139 8757
28 12004 5948
29 8704 3191
30 8171 10933
31 6297 7116
32 616 7146
33 5142 9761
34 10377 8138
35 7616 5811
0 7285 9863
1 7764 10867
2 12343 9019
3 4414 8331
4 3464 642
5 6960 2039
6 786 3021
7 710 2086
8 7423 5601
9 8120 4885
10 12385 11990
11 9739 10034
12 424 10162
13 1347 7597

图 190

14	1450	112
15	7965	8478
16	8945	7397
17	6590	8316
18	6838	9011
19	6174	9410
20	255	113
21	6197	5835
22	12902	3844
23	4377	3505
24	5478	8672
25	4453	2132
26	9724	1380
27	12131	11526
28	12323	9511
29	8231	1752
30	497	9022
31	9288	3080
32	2481	7515
33	2696	268
34	4023	12341
35	7108	5553

图 191

r5/6 16K	
3	2409 499 1481 908 559 716 1270 333 2508 2264 1702 2805
4	2447 1926
5	414 1224
6	2114 842
7	212 573
0	2383 2112
1	2286 2348
2	545 819
3	1264 143
4	1701 2258
5	964 166
6	114 2413
7	2243 81
0	1245 1581
1	775 169
2	1696 1104
3	1914 2831
4	532 1450
5	91 974
6	497 2228
7	2326 1579
0	2482 256
1	1117 1261
2	1257 1658
3	1478 1225
4	2511 980
5	2320 2675
6	435 1278
7	228 503
0	1885 2369
1	57 483
2	838 1050
3	1231 1990
4	1738 68
5	2392 951
6	163 645
7	2644 1704

奇偶校验矩阵初始值表，其中 $r = \frac{5}{6}$, $N = 16200$

图 192

奇偶校验矩阵初始值表, 其中 $r = \frac{5}{6}$, $N = 64800$

r5/6 64K

0	4362	416	8909	4156	3216	3112	2560	2912	6405	8593	4969	6723
1	2479	1786	8978	3011	4339	9313	6397	2957	7288	5484	6031	10217
2	10175	9009	9889	3091	4985	7267	4092	8874	5671	2777	2189	8716
3	9052	4795	3924	3370	10058	1128	9996	10165	9360	4297	434	5138
4	2379	7834	4835	2327	9843	804	329	8353	7167	3070	1528	7311
5	3435	7871	348	3693	1876	6585	10340	7144	5870	2084	4052	2780
6	3917	3111	3476	1304	10331	5939	5199	1611	1991	699	8316	9960
7	6883	3237	1717	10752	7891	9764	4745	3888	10009	4176	4614	1567
8	10587	2195	1689	2968	5420	2580	2883	6496	111	6023	1024	4449
9	3786	8593	2074	3321	5057	1450	3840	5444	6572	3094	9892	1512
10	8548	1848	10372	4585	7313	6536	6379	1766	9462	2456	5606	9975
11	8204	10593	7935	3636	3882	394	5968	8561	2395	7289	9267	9978
12	7795	74	1633	9542	6867	7352	6417	7568	10623	725	2531	9115
13	7151	2482	4260	5003	10105	7419	9203	6691	8798	2092	8263	3755
14	3600	570	4527	200	9718	6771	1995	8902	5446	768	1103	6520
15	6304	7621										
16	6498	9209										
17	7293	6786										
18	5950	1708										
19	8521	1793										
20	6174	7854										
21	9773	1190										
22	9517	10268										
23	2181	9349										
24	1949	5560										
25	1556	555										
26	8600	3827										
27	5072	1057										
28	7928	3542										
29	3226	3762										
0	7045	2420										
1	9645	2641										
2	2774	2452										
3	5331	2031										
4	9400	7503										
5	1850	2338										
6	10456	9774										
7	1692	9276										
8	10037	4038										
9	3964	338										

图 193

10 2640 5087
11 858 3473
12 5582 5683
13 9523 916
14 4107 1559
15 4506 3491
16 8191 4182
17 10192 6157
18 5668 3305
19 3449 1540
20 4766 2697
21 4069 6675
22 1117 1016
23 5619 3085
24 8483 8400
25 8255 394
26 6338 5042
27 6174 5119
28 7203 1989
29 1781 5174
0 1464 3559
1 3376 4214
2 7238 67
3 10595 8831
4 1221 6513
5 5300 4652
6 1429 9749
7 7878 5131
8 4435 10284
9 6331 5507
10 6662 4941
11 9614 10238
12 8400 8025
13 9156 5630
14 7067 8878
15 9027 3415
16 1690 3866
17 2854 8469
18 6206 630
19 363 5453
20 4125 7008

图 194

21 1612 6702
22 9069 9226
23 5767 4060
24 3743 9237
25 7018 5572
26 8892 4536
27 853 6064
28 8069 5893
29 2051 2885
0 10691 3153
1 3602 4055
2 328 1717
3 2219 9299
4 1939 7898
5 617 206
6 8544 1374
7 10676 3240
8 6672 9489
9 3170 7457
10 7868 5731
11 6121 10732
12 4843 9132
13 580 9591
14 6267 9290
15 3009 2268
16 195 2419
17 8016 1557
18 1516 9195
19 8062 9064
20 2095 8968
21 753 7326
22 6291 3833
23 2614 7844
24 2303 646
25 2075 611
26 4687 362
27 8684 9940
28 4830 2065
29 7038 1363
0 1769 7837
1 3801 1689

图 195

2	10070	2359
3	3667	9918
4	1914	6920
5	4244	5669
6	10245	7821
7	7648	3944
8	3310	5488
9	6346	9666
10	7088	6122
11	1291	7827
12	10592	8945
13	3609	7120
14	9168	9112
15	6203	8052
16	3330	2895
17	4264	10563
18	10556	6496
19	8807	7645
20	1999	4530
21	9202	6818
22	3403	1734
23	2106	9023
24	6881	3883
25	3895	2171
26	4062	6424
27	3755	9536
28	4683	2131
29	7347	8027

图 196

奇偶校验矩阵初始值表, 其中 $r = \frac{8}{9}$, $N = 16200$

r8/9 16K			
0	1558	712	805
1	1450	873	1337
2	1741	1129	1184
3	294	806	1566
4	482	605	923
0	926	1578	
1	777	1374	
2	608	151	
3	1195	210	
4	1484	692	
0	427	488	
1	828	1124	
2	874	1366	
3	1500	835	
4	1496	502	
0	1006	1701	
1	1155	97	
2	657	1403	
3	1453	624	
4	429	1495	
0	809	385	
1	367	151	
2	1323	202	
3	960	318	
4	1451	1039	
0	1098	1722	
1	1015	1428	
2	1261	1564	
3	544	1190	
4	1472	1246	
0	508	630	
1	421	1704	
2	284	898	
3	392	577	
4	1155	556	
0	631	1000	
1	732	1368	
2	1328	329	
3	1515	506	
4	1104	1172	

图 197

奇偶校验矩阵初始值表, 其中 $r = \frac{8}{9}$, $N = 64800$

r8/9 64K			
0	6235	2848	3222
1	5800	3492	5348
2	2757	927	90
3	6961	4516	4739
4	1172	3237	6264
5	1927	2425	3683
6	3714	6309	2495
7	3070	6342	7154
8	2428	613	3761
9	2906	264	5927
10	1716	1950	4273
11	4613	6179	3491
12	4865	3286	6005
13	1343	5923	3529
14	4589	4035	2132
15	1579	3920	6737
16	1644	1191	5998
17	1482	2381	4620
18	6791	6014	6596
19	2738	5918	3786
0	5156	6166	
1	1504	4356	
2	130	1904	
3	6027	3187	
4	6718	759	
5	6240	2870	
6	2343	1311	
7	1039	5465	
8	6617	2513	
9	1588	5222	
10	6561	535	
11	4765	2054	
12	5966	6892	
13	1969	3869	
14	3571	2420	
15	4632	981	
16	3215	4163	
17	973	3117	
18	3802	6198	
19	3794	3948	

图 198

0 3196 6126
1 573 1909
2 850 4034
3 5622 1601
4 6005 524
5 5251 5783
6 172 2032
7 1875 2475
8 497 1291
9 2566 3430
10 1249 740
11 2944 1948
12 6528 2899
13 2243 3616
14 867 3733
15 1374 4702
16 4698 2285
17 4760 3917
18 1859 4058
19 6141 3527
0 2148 5066
1 1306 145
2 2319 871
3 3463 1061
4 5554 6647
5 5837 339
6 5821 4932
7 6356 4756
8 3930 418
9 211 3094
10 1007 4928
11 3584 1235
12 6982 2869
13 1612 1013
14 953 4964
15 4555 4410
16 4925 4842
17 5778 600
18 6509 2417
19 1260 4903
0 3369 3031

图 199

1 3557 3224
2 3028 583
3 3258 440
4 6226 6655
5 4895 1094
6 1481 6847
7 4433 1932
8 2107 1649
9 2119 2065
10 4003 6388
11 6720 3622
12 3694 4521
13 1164 7050
14 1965 3613
15 4331 66
16 2970 1796
17 4652 3218
18 1762 4777
19 5736 1399
0 970 2572
1 2062 6599
2 4597 4870
3 1228 6913
4 4159 1037
5 2916 2362
6 395 1226
7 6911 4548
8 4618 2241
9 4120 4280
10 5825 474
11 2154 5558
12 3793 5471
13 5707 1595
14 1403 325
15 6601 5183
16 6369 4569
17 4846 896
18 7092 6184
19 6764 7127
0 6358 1951
1 3117 6960

图 200

2	2710	7062
3	1133	3604
4	3694	657
5	1355	110
6	3329	6736
7	2505	3407
8	2462	4806
9	4216	214
10	5348	5619
11	6627	6243
12	2644	5073
13	4212	5088
14	3463	3889
15	5306	478
16	4320	6121
17	3961	1125
18	5699	1195
19	6511	792
0	3934	2778
1	3238	6587
2	1111	6596
3	1457	6226
4	1446	3885
5	3907	4043
6	6839	2873
7	1733	5615
8	5202	4269
9	3024	4722
10	5445	6372
11	370	1828
12	4695	1600
13	680	2074
14	1801	6690
15	2669	1377
16	2463	1681
17	5972	5171
18	5728	4284
19	1696	1459

图 201

奇偶校验矩阵初始值表, 其中 $r = \frac{9}{10}$, $N = 64800$

r9/10 64K			
0	5611	2563	2900
1	5220	3143	4813
2	2481	834	81
3	6265	4064	4265
4	1055	2914	5638
5	1734	2182	3315
6	3342	5678	2246
7	2185	552	3385
8	2615	236	5334
9	1546	1755	3846
10	4154	5561	3142
11	4382	2957	5400
12	1209	5329	3179
13	1421	3528	6063
14	1480	1072	5398
15	3843	1777	4369
16	1334	2145	4163
17	2368	5055	260
0	6118	5405	
1	2994	4370	
2	3405	1669	
3	4640	5550	
4	1354	3921	
5	117	1713	
6	5425	2866	
7	6047	683	
8	5616	2582	
9	2108	1179	
10	933	4921	
11	5953	2261	
12	1430	4699	
13	5905	480	
14	4289	1846	
15	5374	6208	
16	1775	3476	
17	3216	2178	
0	4165	884	
1	2896	3744	
2	874	2801	
3	3423	5579	

图 202

4 3404 3552
5 2876 5515
6 516 1719
7 765 3631
8 5059 1441
9 5629 598
10 5405 473
11 4724 5210
12 155 1832
13 1689 2229
14 449 1164
15 2308 3088
16 1122 669
17 2268 5758
0 5878 2609
1 782 3359
2 1231 4231
3 4225 2052
4 4286 3517
5 5531 3184
6 1935 4560
7 1174 131
8 3115 956
9 3129 1088
10 5238 4440
11 5722 4280
12 3540 375
13 191 2782
14 906 4432
15 3225 1111
16 6296 2583
17 1457 903
0 855 4475
1 4097 3970
2 4433 4361
3 5198 541
4 1146 4426
5 3202 2902
6 2724 525
7 1083 4124
8 2326 6003

图 203

9 5605 5990
10 4376 1579
11 4407 984
12 1332 6163
13 5359 3975
14 1907 1854
15 3601 5748
16 6056 3266
17 3322 4085
0 1768 3244
1 2149 144
2 1589 4291
3 5154 1252
4 1855 5939
5 4820 2706
6 1475 3360
7 4266 693
8 4156 2018
9 2103 752
10 3710 3853
11 5123 931
12 6146 3323
13 1939 5002
14 5140 1437
15 1263 293
16 5949 4665
17 4548 6380
0 3171 4690
1 5204 2114
2 6384 5565
3 5722 1757
4 2805 6264
5 1202 2616
6 1018 3244
7 4018 5289
8 2257 3067
9 2483 3073
10 1196 5329
11 649 3918
12 3791 4581
13 5028 3803

图 204

14	3119	3506
15	4779	431
16	3888	5510
17	4387	4084
0	5836	1692
1	5126	1078
2	5721	6165
3	3540	2499
4	2225	6348
5	1044	1484
6	6323	4042
7	1313	5603
8	1303	3496
9	3516	3639
10	5161	2293
11	4682	3845
12	3045	643
13	2818	2616
14	3267	649
15	6236	593
16	646	2948
17	4213	1442
0	5779	1596
1	2403	1237
2	2217	1514
3	5609	716
4	5155	3858
5	1517	1312
6	2554	3158
7	5280	2643
8	4990	1353
9	5648	1170
10	1152	4366
11	3561	5368
12	3581	1411
13	5647	4661
14	1542	5401
15	5078	2687
16	316	1755
17	3392	1991

图 205

r1/4 64K

23606 36098 1140 28859 18148 18510 6226 540 42014 20879 23802 47088
16419 24928 16609 17248 7693 24997 42587 16858 34921 21042 37024 20692
1874 40094 18704 14474 14004 11519 13106 28826 38669 22363 30255 31105
22254 40564 22645 22532 6134 9176 39998 23892 8937 15608 16854 31009
8037 40401 13550 19526 41902 28782 13304 32796 24679 27140 45980 10021
40540 44498 13911 22435 32701 18405 39929 25521 12497 9851 39223 34823
15233 45333 5041 44979 45710 42150 19416 1892 23121 15860 8832 10308
10468 44296 3611 1480 37581 32254 13817 6883 32892 40258 46538 11940
6705 21634 28150 43757 895 6547 20970 28914 30117 25736 41734 11392
22002 5739 27210 27828 34192 37992 10915 6998 3824 42130 4494 35739
8515 1191 13642 30950 25943 12673 16726 34261 31828 3340 8747 39225
18979 17058 43130 4246 4793 44030 19454 29511 47929 15174 24333 19354
16694 8381 29642 46516 32224 26344 9405 18292 12437 27316 35466 41992
15642 5871 46489 26723 23396 7257 8974 3156 37420 44823 35423 13541
42858 32008 41282 38773 26570 2702 27260 46974 1469 20887 27426 38553
22152 24261 8297
19347 9978 27802
34991 6354 33561
29782 30875 29523
9278 48512 14349
38061 4165 43878
8548 33172 34410
22535 28811 23950
20439 4027 24186
38618 8187 30947
35538 43880 21459
7091 45616 15063
5505 9315 21908
36046 32914 11836
7304 39782 33721
16905 29962 12980
11171 23709 22460
34541 9937 44500
14035 47316 8815
15057 45482 24461
30518 36877 879
7583 13364 24332
448 27056 4682
12083 31378 21670
1159 18031 2221
17028 38715 9350
17343 24530 29574

图 206

46128	31039	32818
20373	36967	18345
46685	20622	32806

图 207

r1/3 64K

34903 20927 32093 1052 25611 16093 16454 5520 506 37399 18518 21120
11636 14594 22158 14763 15333 6838 22222 37856 14985 31041 18704 32910
17449 1665 35639 16624 12867 12449 10241 11650 25622 34372 19878 26894
29235 19780 36056 20129 20029 5457 8157 35554 21237 7943 13873 14980
9912 7143 35911 12043 17360 37253 25588 11827 29152 21936 24125 40870
40701 36035 39556 12366 19946 29072 16365 35495 22686 11106 8756 34863
19165 15702 13536 40238 4465 40034 40590 37540 17162 1712 20577 14138
31338 19342 9301 39375 3211 1316 33409 28670 12282 6118 29236 35787
11504 30506 19558 5100 24188 24738 30397 33775 9699 6215 3397 37451
34689 23126 7571 1058 12127 27518 23064 11265 14867 30451 28289 2966
11660 15334 16867 15160 38343 3778 4265 39139 17293 26229 42604 13486
31497 1365 14828 7453 26350 41346 28643 23421 8354 16255 11055 24279
15687 12467 13906 5215 41328 23755 20800 6447 7970 2803 33262 39843
5363 22469 38091 28457 36696 34471 23619 2404 24229 41754 1297 18563
3673 39070 14480 30279 37483 7580 29519 30519 39831 20252 18132 20010
34386 7252 27526 12950 6875 43020 31566 39069 18985 15541 40020 16715
1721 37332 39953 17430 32134 29162 10490 12971 28581 29331 6489 35383
736 7022 42349 8783 6767 11871 21675 10325 11548 25978 431 24085
1925 10602 28585 12170 15156 34404 8351 13273 20208 5800 15367 21764
16279 37832 34792 21250 34192 7406 41488 18346 29227 26127 25493 7048
39948 28229 24899
17408 14274 38993
38774 15968 28459
41404 27249 27425
41229 6082 43114
13957 4979 40654
3093 3438 34992
34082 6172 28760
42210 34141 41021
14705 17783 10134
41755 39884 22773
14615 15593 1642
29111 37061 39860
9579 33552 633
12951 21137 39608
38244 27361 29417
2939 10172 36479
29094 5357 19224
9562 24436 28637

图 208

40177 2326 13504
6834 21583 42516
40651 42810 25709
31557 32138 38142
18624 41867 39296
37560 14295 16245
6821 21679 31570
25339 25083 22081
8047 697 35268
9884 17073 19995
26848 35245 8390
18658 16134 14807
12201 32944 5035
25236 1216 38986
42994 24782 8681
28321 4932 34249
4107 29382 32124
22157 2624 14468
38788 27081 7936
4368 26148 10578
25353 4122 39751

图 209

r2/5 64K

31413 18834 28884 947 23050 14484 14809 4968 455 33659 16666 19008
13172 19939 13354 13719 6132 20086 34040 13442 27958 16813 29619 16553
1499 32075 14962 11578 11204 9217 10485 23062 30936 17892 24204 24885
32490 18086 18007 4957 7285 32073 19038 7152 12486 13483 24808 21759
32321 10839 15620 33521 23030 10646 26236 19744 21713 36784 8016 12869
35597 11129 17948 26160 14729 31943 20416 10000 7882 31380 27858 33356
14125 12131 36199 4058 35992 36594 33698 15475 1566 18498 12725 7067
17406 8372 35437 2888 1184 30068 25802 11056 5507 26313 32205 37232
15254 5365 17308 22519 35009 718 5240 16778 23131 24092 20587 33385
27455 17602 4590 21767 22266 27357 30400 8732 5596 3060 33703 3596
6882 873 10997 24738 20770 10067 13379 27409 25463 2673 6998 31378
15181 13645 34501 3393 3840 35227 15562 23615 38342 12139 19471 15483
13350 6707 23709 37204 25778 21082 7511 14588 10010 21854 28375 33591
12514 4695 37190 21379 18723 5802 7182 2529 29936 35860 28338 10835
34283 25610 33026 31017 21259 2165 21807 37578 1175 16710 21939 30841
27292 33730 6836 26476 27539 35784 18245 16394 17939 23094 19216 17432
11655 6183 38708 28408 35157 17089 13998 36029 15052 16617 5638 36464
15693 28923 26245 9432 11675 25720 26405 5838 31851 26898 8090 37037
24418 27583 7959 35562 37771 17784 11382 11156 37855 7073 21685 34515
10977 13633 30969 7516 11943 18199 5231 13825 19589 23661 11150 35602
19124 30774 6670 37344 16510 26317 23518 22957 6348 34069 8845 20175
34985 14441 25668 4116 3019 21049 37308 24551 24727 20104 24850 12114
38187 28527 13108 13985 1425 21477 30807 8613 26241 33368 35913 32477
5903 34390 24641 26556 23007 27305 38247 2621 9122 32806 21554 18685
17287 27292 19033
25796 31795 12152
12184 35088 31226
38263 33386 24892
23114 37995 29796
34336 10551 36245
35407 175 7203
14654 38201 22605
28404 6595 1018
19932 3524 29305
31749 20247 8128
18026 36357 26735
7543 29767 13588
13333 25965 8463
14504 36796 19710
4528 25299 7318
35091 25550 14798

图 210

7824 215 1248
30848 5362 17291
28932 30249 27073
13062 2103 16206
7129 32062 19612
9512 21936 38833
35849 33754 23450
18705 28656 18111
22749 27456 32187
28229 31684 30160
15293 8483 28002
14880 13334 12584
28646 2558 19687
6259 4499 26336
11952 28386 8405
10609 961 7582
10423 13191 26818
15922 36654 21450
10492 1532 1205
30551 36482 22153
5156 11330 34243
28616 35369 13322
8962 1485 21186
23541 17445 35561
33133 11593 19895
33917 7863 33651
20063 28331 10702
13195 21107 21859
4364 31137 4804
5585 2037 4830
30672 16927 14800

图 211

r1/2 64K

54	9318	14392	27561	26909	10219	2534	8597
55	7263	4635	2530	28130	3033	23830	3651
56	24731	23583	26036	17299	5750	792	9169
57	5811	26154	18653	11551	15447	13685	16264
58	12610	11347	28768	2792	3174	29371	12997
59	16789	16018	21449	6165	21202	15850	3186
60	31016	21449	17618	6213	12166	8334	18212
61	22836	14213	11327	5896	718	11727	9308
62	2091	24941	29966	23634	9013	15587	5444
63	22207	3983	16904	28534	21415	27524	25912
64	25687	4501	22193	14665	14798	16158	5491
65	4520	17094	23397	4264	22370	16941	21526
66	10490	6182	32370	9597	30841	25954	2762
67	22120	22865	29870	15147	13668	14955	19235
68	6689	18408	18346	9918	25746	5443	20645
69	29982	12529	13858	4746	30370	10023	24828
70	1262	28032	29888	13063	24033	21951	7863
71	6594	29642	31451	14831	9509	9335	31552
72	1358	6454	16633	20354	24598	624	5265
73	19529	295	18011	3080	13364	8032	15323
74	11981	1510	7960	21462	9129	11370	25741
75	9276	29656	4543	30699	20646	21921	28050
76	15975	25634	5520	31119	13715	21949	19605
77	18688	4608	31755	30165	13103	10706	29224
78	21514	23117	12245	26035	31656	25631	30699
79	9674	24966	31285	29908	17042	24588	31857
80	21856	27777	29919	27000	14897	11409	7122
81	29773	23310	263	4877	28622	20545	22092
82	15605	5651	21864	3967	14419	22757	15896
83	30145	1759	10139	29223	26086	10556	5098
84	18815	16575	2936	24457	26738	6030	505
85	30326	22298	27562	20131	26390	6247	24791
86	928	29246	21246	12400	15311	32309	18608
87	20314	6025	26689	16302	2296	3244	19613
88	6237	11943	22851	15642	23857	15112	20947
89	26403	25168	19038	18384	8882	12719	7093
0	14567	24965					
1	3908	100					
2	10279	240					

图 212

3	24102	764
4	12383	4173
5	13861	15918
6	21327	1046
7	5288	14579
8	28158	8069
9	16583	11098
10	16681	28363
11	13980	24725
12	32169	17989
13	10907	2767
14	21557	3818
15	26676	12422
16	7676	8754
17	14905	20232
18	15719	24646
19	31942	8589
20	19978	27197
21	27060	15071
22	6071	26649
23	10393	11176
24	9597	13370
25	7081	17677
26	1433	19513
27	26925	9014
28	19202	8900
29	18152	30647
30	20803	1737
31	11804	25221
32	31683	17783
33	29694	9345
34	12280	26611
35	6526	26122
36	26165	11241
37	7666	26962
38	16290	8480
39	11774	10120
40	30051	30426
41	1335	15424
42	6865	17742
43	31779	12489
44	32120	21001
45	14508	6996

图 213

46	979	25024
47	4554	21896
48	7989	21777
49	4972	20661
50	6612	2730
51	12742	4418
52	29194	595
53	19267	20113

图 214

r3/5 64K

22422 10282 11626 19997 11161 2922 3122 99 5625 17064 8270 179
25087 16218 17015 828 20041 25656 4186 11629 22599 17305 22515 6463
11049 22853 25706 14388 5500 19245 8732 2177 13555 11346 17265 3069
16581 22225 12563 19717 23577 11555 25496 6853 25403 5218 15925 21766
16529 14487 7643 10715 17442 11119 5679 14155 24213 21000 1116 15620
5340 8636 16693 1434 5635 6516 9482 20189 1066 15013 25361 14243
18506 22236 20912 8952 5421 15691 6126 21595 500 6904 13059 6802
8433 4694 5524 14216 3685 19721 25420 9937 23813 9047 25651 16826
21500 24814 6344 17382 7064 13929 4004 16552 12818 8720 5286 2206
22517 2429 19065 2921 21611 1873 7507 5661 23006 23128 20543 19777
1770 4636 20900 14931 9247 12340 11008 12966 4471 2731 16445 791
6635 14556 18865 22421 22124 12697 9803 25485 7744 18254 11313 9004
19982 23963 18912 7206 12500 4382 20067 6177 21007 1195 23547 24837
756 11158 14646 20534 3647 17728 11676 11843 12937 4402 8261 22944
9306 24009 10012 11081 3746 24325 8060 19826 842 8836 2898 5019
7575 7455 25244 4736 14400 22981 5543 8006 24203 13053 1120 5128
3482 9270 13059 15825 7453 23747 3656 24585 16542 17507 22462 14670
15627 15290 4198 22748 5842 13395 23918 16985 14929 3726 25350 24157
24896 16365 16423 13461 16615 8107 24741 3604 25904 8716 9604 20365
3729 17245 18448 9862 20831 25326 20517 24618 13282 5099 14183 8804
16455 17646 15376 18194 25528 1777 6066 21855 14372 12517 4488 17490
1400 8135 23375 20879 8476 4084 12936 25536 22309 16582 6402 24360
25119 23586 128 4761 10443 22536 8607 9752 25446 15053 1856 4040
377 21160 13474 5451 17170 5938 10256 11972 24210 17833 22047 16108
13075 9648 24546 13150 23867 7309 19798 2988 16858 4825 23950 15125
20526 3553 11525 23366 2452 17626 19265 20172 18060 24593 13255 1552
18839 21132 20119 15214 14705 7096 10174 5663 18651 19700 12524 14033
4127 2971 17499 16287 22368 21463 7943 18880 5567 8047 23363 6797
10651 24471 14325 4081 7258 4949 7044 1078 797 22910 20474 4318
21374 13231 22985 5056 3821 23718 14178 9978 19030 23594 8895 25358
6199 22056 7749 13310 3999 23697 16445 22636 5225 22437 24153 9442
7978 12177 2893 20778 3175 8645 11863 24623 10311 25767 17057 3691
20473 11294 9914 22815 2574 8439 3699 5431 24840 21908 16088 18244
8208 5755 19059 8541 24924 6454 11234 10492 16406 10831 11436 9649
16264 11275 24953 2347 12667 19190 7257 7174 24819 2938 2522 11749
3627 5969 13862 1538 23176 6353 2855 17720 2472 7428 573 15036
0 18539 18661
1 10502 3002
2 9368 10761

图 215

3	12299	7828
4	15048	13362
5	18444	24640
6	20775	19175
7	18970	10971
8	5329	19982
9	11296	18655
10	15046	20659
11	7300	22140
12	22029	14477
13	11129	742
14	13254	13813
15	19234	13273
16	6079	21122
17	22782	5828
18	19775	4247
19	1660	19413
20	4403	3649
21	13371	25851
22	22770	21784
23	10757	14131
24	16071	21617
25	6393	3725
26	597	19968
27	5743	8084
28	6770	9548
29	4285	17542
30	13568	22599
31	1786	4617
32	23238	11648
33	19627	2030
34	13601	13458
35	13740	17328
36	25012	13944
37	22513	6687
38	4934	12587
39	21197	5133
40	22705	6938
41	7534	24633
42	24400	12797
43	21911	25712
44	12039	1140
45	24306	1021

图 216

46 14012 20747
47 11265 15219
48 4670 15531
49 9417 14359
50 2415 6504
51 24964 24690
52 14443 8816
53 6926 1291
54 6209 20806
55 13915 4079
56 24410 13196
57 13505 6117
58 9869 8220
59 1570 6044
60 25780 17387
61 20671 24913
62 24558 20591
63 12402 3702
64 8314 1357
65 20071 14616
66 17014 3688
67 19837 946
68 15195 12136
69 7758 22808
70 3564 2925
71 3434 7769

图 217

r1/4 16K—
6295 9626 304 7695 4839 4936 1660 144 11203 5567 6347 12557
10691 4988 3859 3734 3071 3494 7687 10313 5964 8069 8296 11090
10774 3613 5208 11177 7676 3549 8746 6583 7239 12265 2674 4292
11869 3708 5981 8718 4908 10650 6805 3334 2627 10461 9285 11120
7844 3079 10773
3385 10854 5747
1360 12010 12202
6189 4241 2343
9840 12726 4977

图 218

r1/3 16K

416	8909	4156	3216	3112	2560	2912	6405	8593	4969	6723	6912
8978	3011	4339	9312	6396	2957	7288	5485	6031	10218	2226	3575
3383	10059	1114	10008	10147	9384	4290	434	5139	3536	1965	2291
2797	3693	7615	7077	743	1941	8716	6215	3840	5140	4582	5420
6110	8551	1515	7404	4879	4946	5383	1831	3441	9569	10472	4306
1505	5682	7778									
7172	6830	6623									
7281	3941	3505									
10270	8669	914									
3622	7563	9388									
9930	5058	4554									
4844	9609	2707									
6883	3237	1714									
4768	3878	10017									
10127	3334	8267									

图 219

r2/5 16K

5650	4143	8750	583	6720	8071	635	1767	1344	6922	738	6658
5696	1685	3207	415	7019	5023	5608	2605	857	6915	1770	8016
3992	771	2190	7258	8970	7792	1802	1866	6137	8841	886	1931
4108	3781	7577	6810	9322	8226	5396	5867	4428	8827	7766	2254
4247	888	4367	8821	9660	324	5864	4774	227	7889	6405	8963
9693	500	2520	2227	1811	9330	1928	5140	4030	4824	806	3134
1652	8171	1435									
3366	6543	3745									
9286	8509	4645									
7397	5790	8972									
6597	4422	1799									
9276	4041	3847									
8683	7378	4946									
5348	1993	9186									
6724	9015	5646									
4502	4439	8474									
5107	7342	9442									
1387	8910	2660									

图 220

r1/2 16K

20	712	2386	6354	4061	1062	5045	5158
21	2543	5748	4822	2348	3089	6328	5876
22	926	5701	269	3693	2438	3190	3507
23	2802	4520	3577	5324	1091	4667	4449
24	5140	2003	1263	4742	6497	1185	6202
0	4046	6934					
1	2855	66					
2	6694	212					
3	3439	1158					
4	3850	4422					
5	5924	290					
6	1467	4049					
7	7820	2242					
8	4606	3080					
9	4633	7877					
10	3884	6868					
11	8935	4996					
12	3028	764					
13	5988	1057					
14	7411	3450					

图 221

r3/5 16K
2765 5713 6426 3596 1374 4811 2182 544 3394 2840 4310 771
4951 211 2208 723 1246 2928 398 5739 265 5601 5993 2615
210 4730 5777 3096 4282 6238 4939 1119 6463 5298 6320 4016
4167 2063 4757 3157 5664 3956 6045 563 4284 2441 3412 6334
4201 2428 4474 59 1721 736 2997 428 3807 1513 4732 6195
2670 3081 5139 3736 1999 5889 4362 3806 4534 5409 6384 5809
5516 1622 2906 3285 1257 5797 3816 817 875 2311 3543 1205
4244 2184 5415 1705 5642 4886 2333 287 1848 1121 3595 6022
2142 2830 4069 5654 1295 2951 3919 1356 884 1786 396 4738
0 2161 2653
1 1380 1461
2 2502 3707
3 3971 1057
4 5985 6062
5 1733 6028
6 3786 1936
7 4292 956
8 5692 3417
9 266 4878
10 4913 3247
11 4763 3937
12 3590 2903
13 2566 4215
14 5208 4707
15 3940 3388
16 5109 4556
17 4908 4177

图 222

r3/5 16K
71 1478 1901 2240 2649 2725 3592 3708 3965 4080 5733 6198
393 1384 1435 1878 2773 3182 3586 5465 6091 6110 6114 6327
160 1149 1281 1526 1566 2129 2929 3095 3223 4250 4276 4612
289 1446 1602 2421 3559 3796 5590 5750 5763 6168 6271 6340
947 1227 2008 2020 2266 3365 3588 3867 4172 4250 4865 6290
3324 3704 4447
1206 2565 3089
529 4027 5891
141 1187 3206
1990 2972 5120
752 796 5976
1129 2377 4030
6077 6108 6231
61 1053 1781
2820 4109 5307
2088 5834 5988
3725 3945 4010
1081 2780 3389
659 2221 4822
3033 6060 6160
756 1489 2350
3350 3624 5470
357 1825 5242
585 3372 6062
561 1417 2348
971 3719 5567
1005 1675 2062

图 223

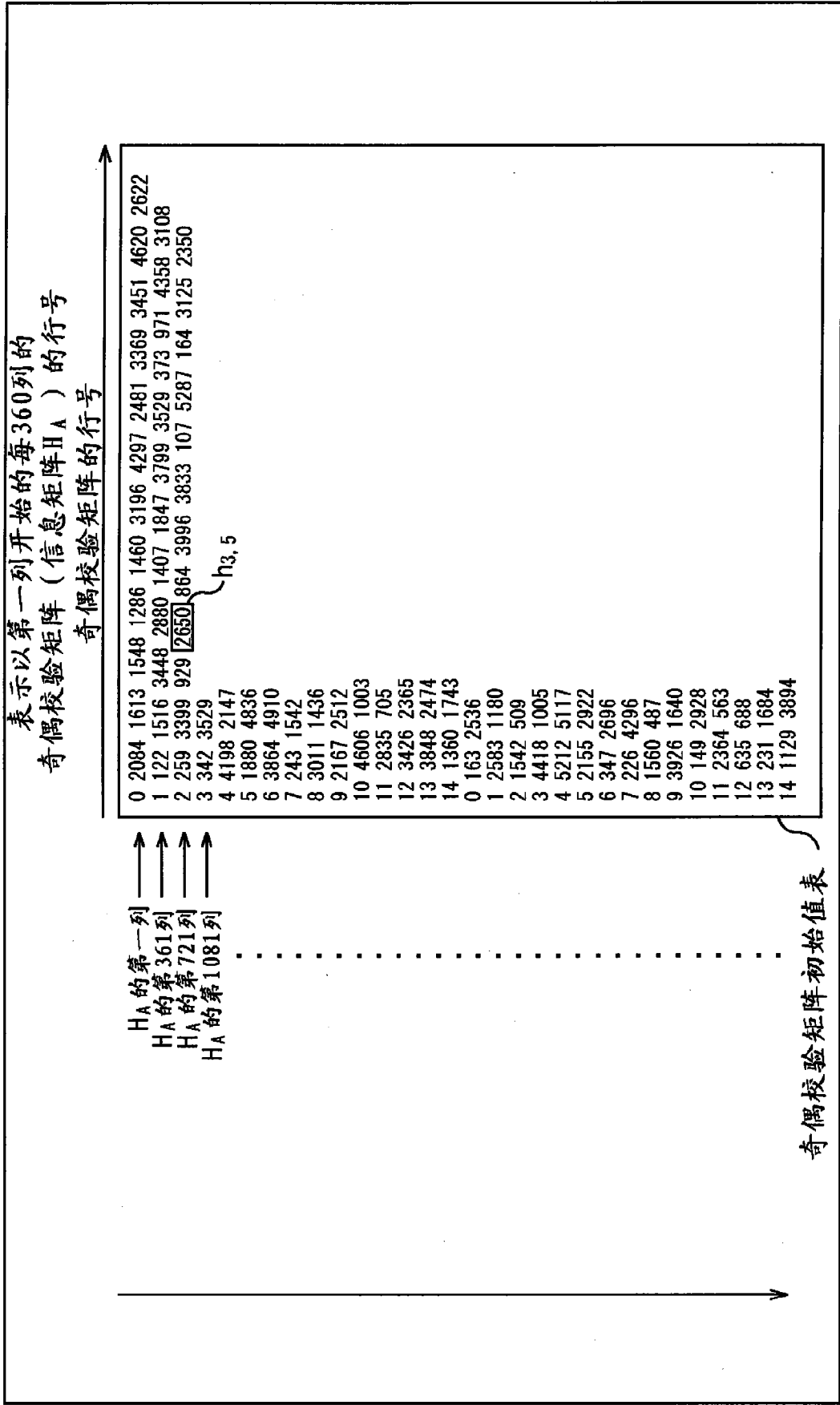


图 224

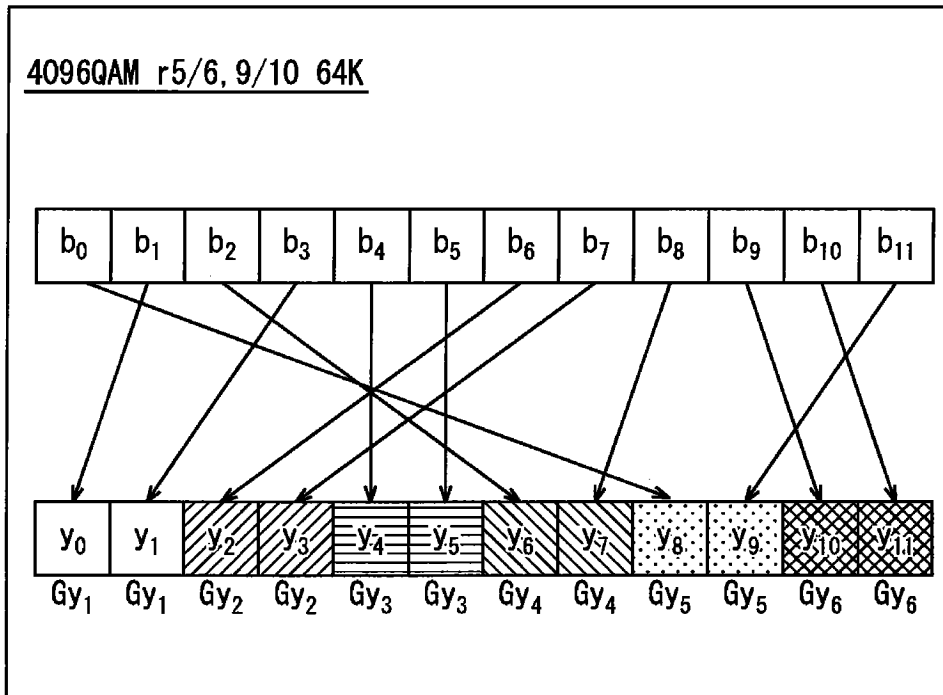


图 225

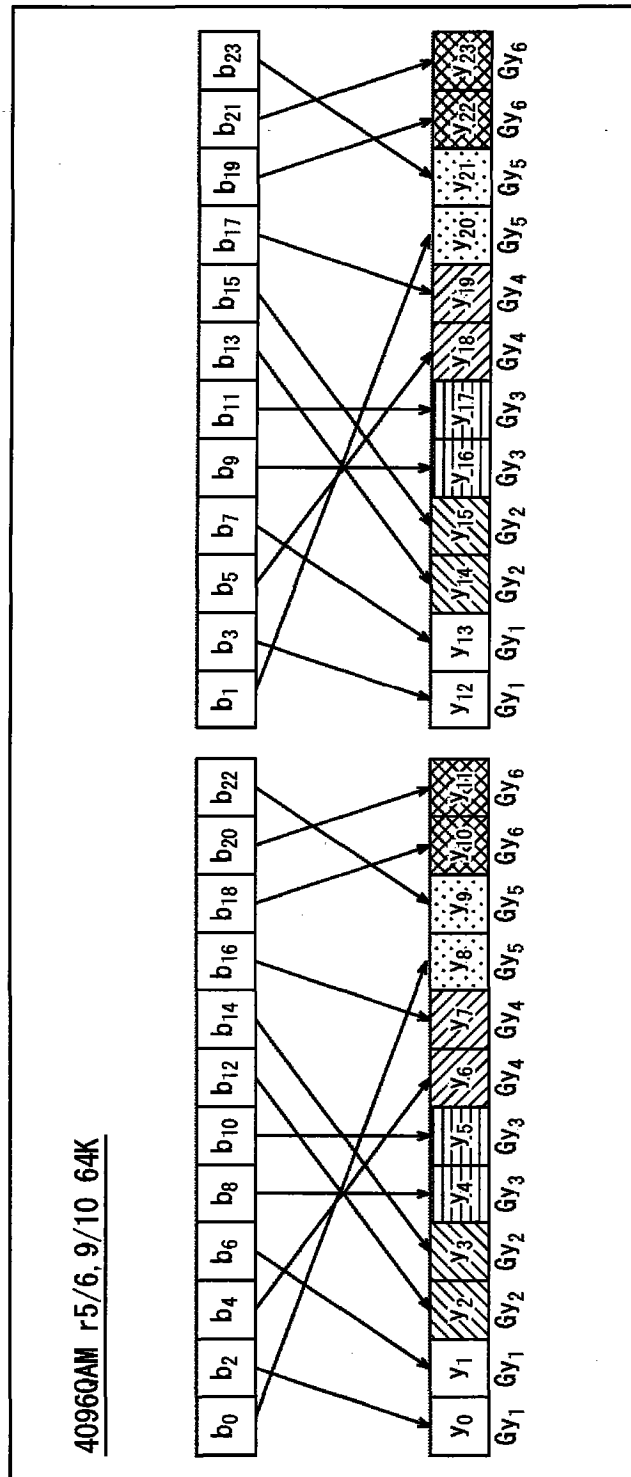


图 226

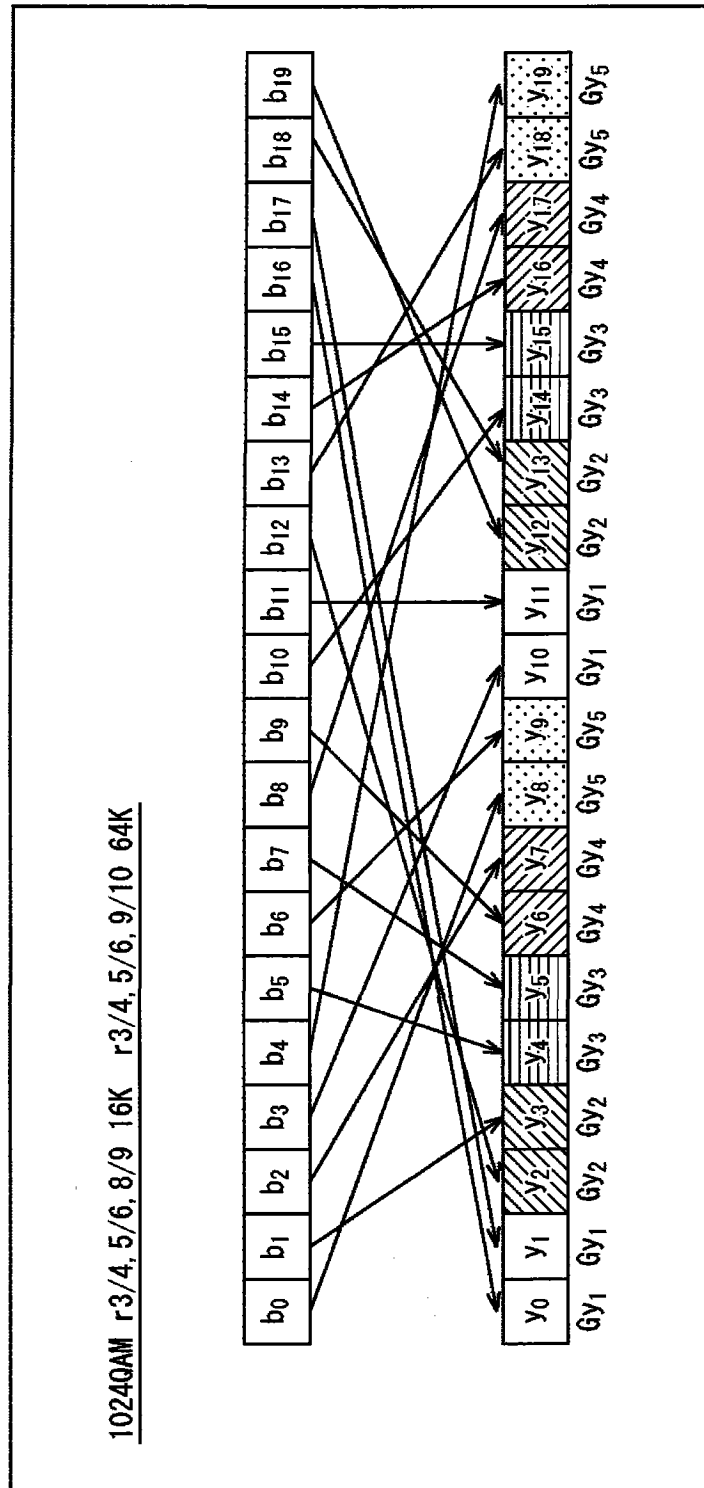


图 227

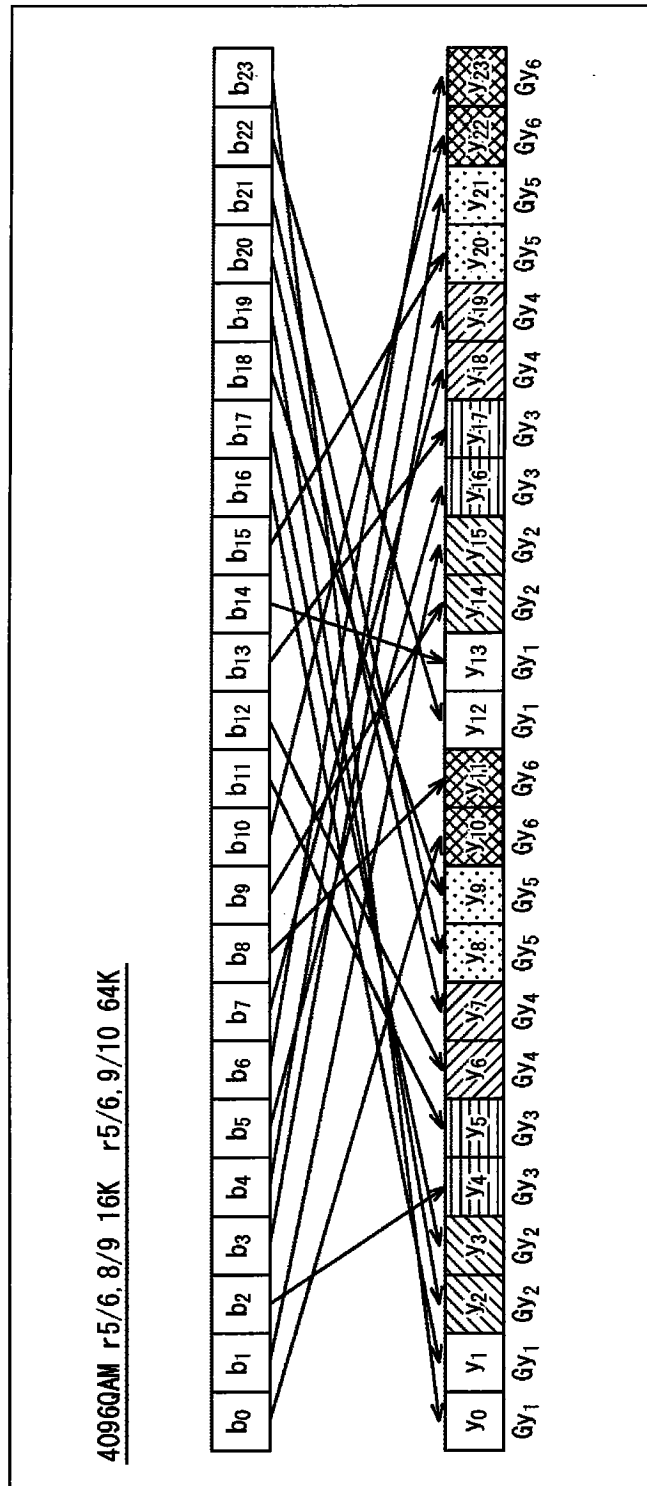


图 228

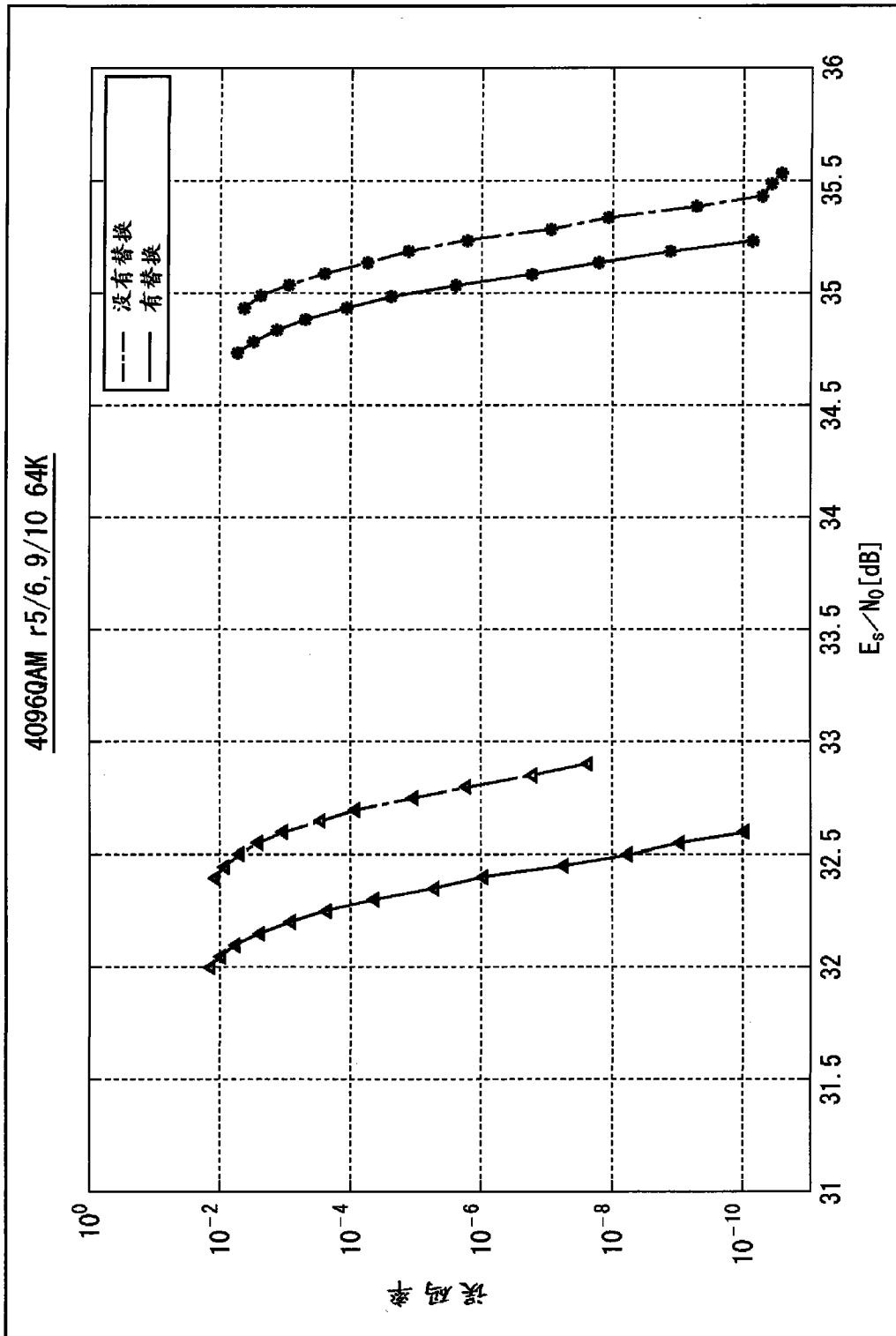


图 229

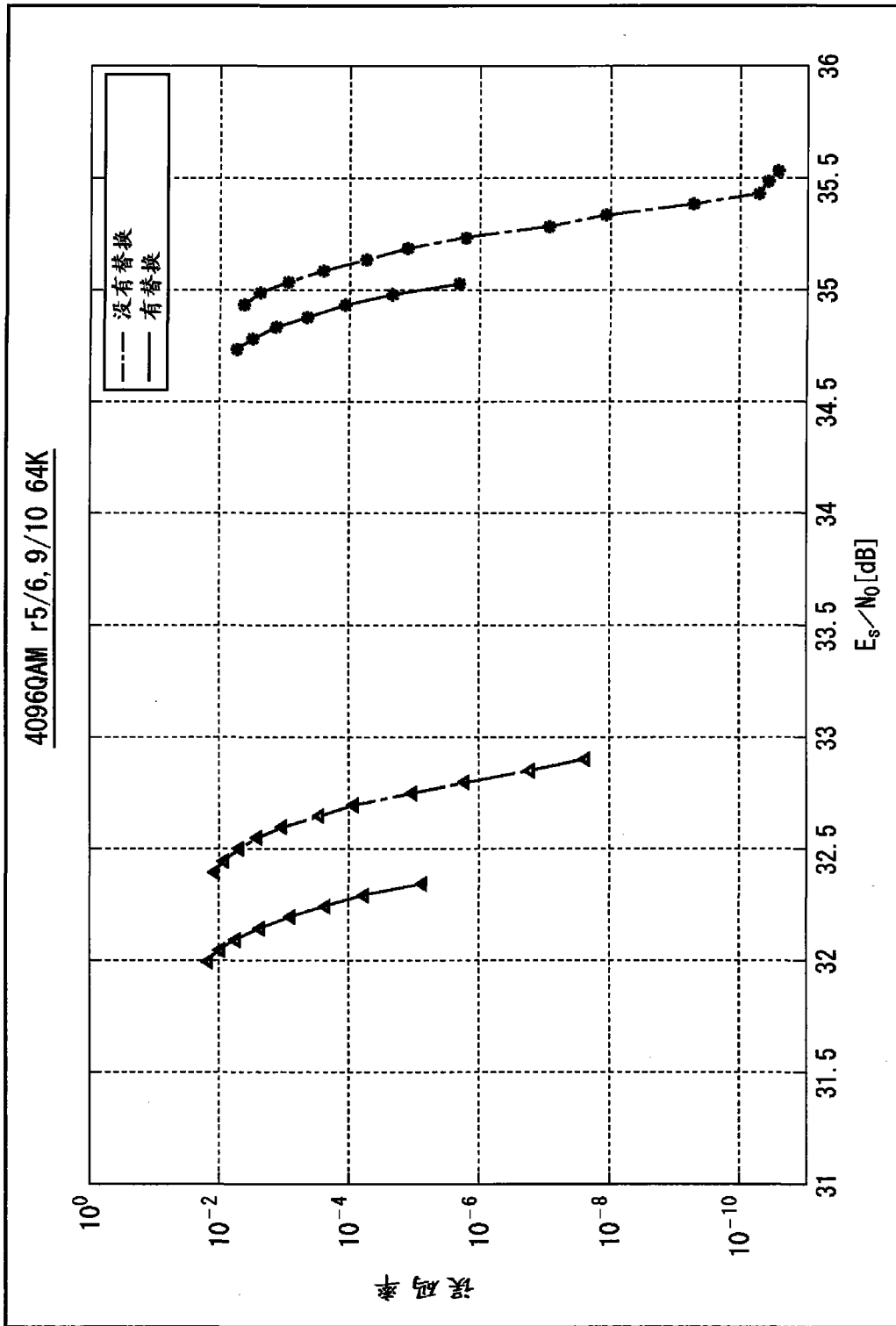


图 230

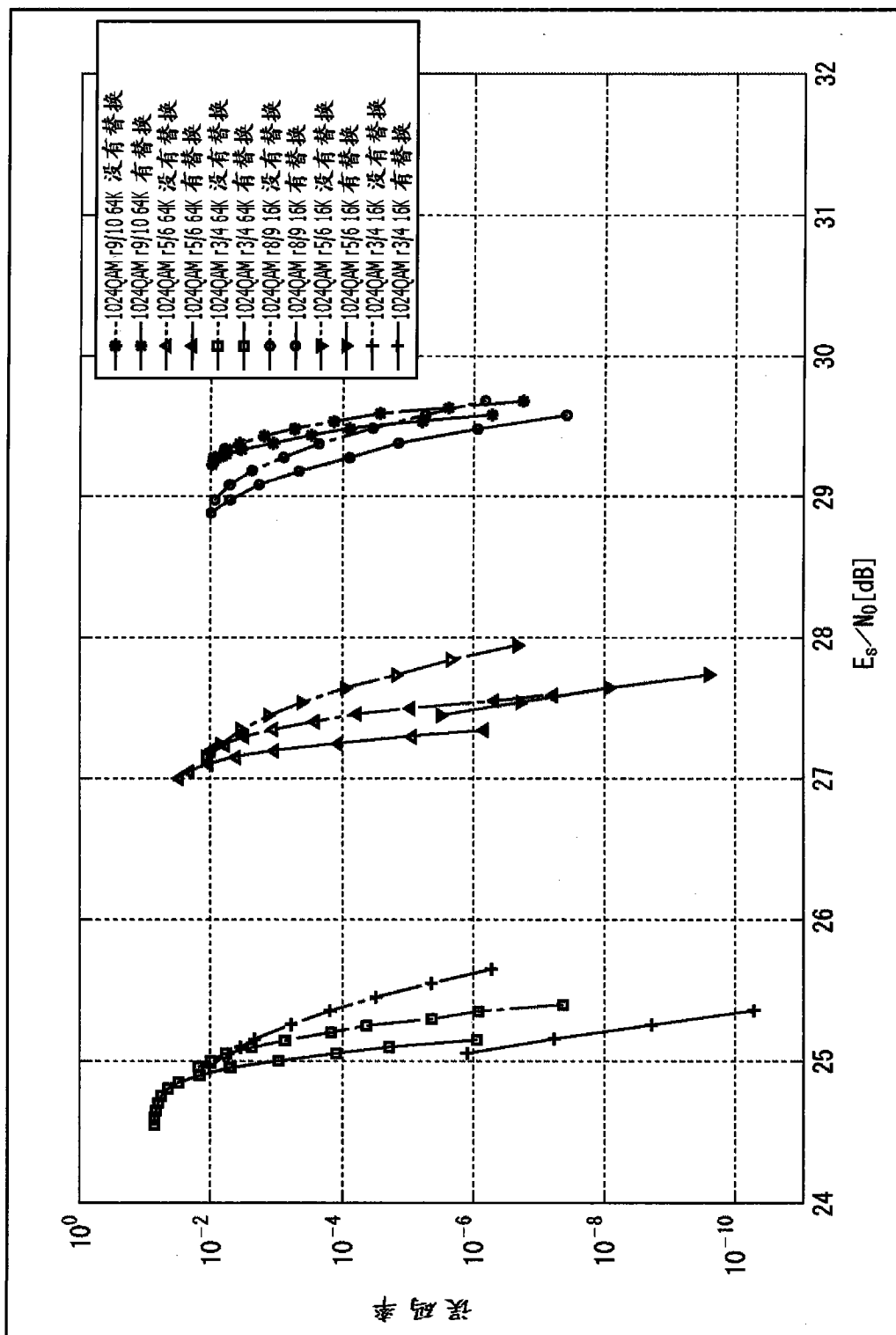


图 231

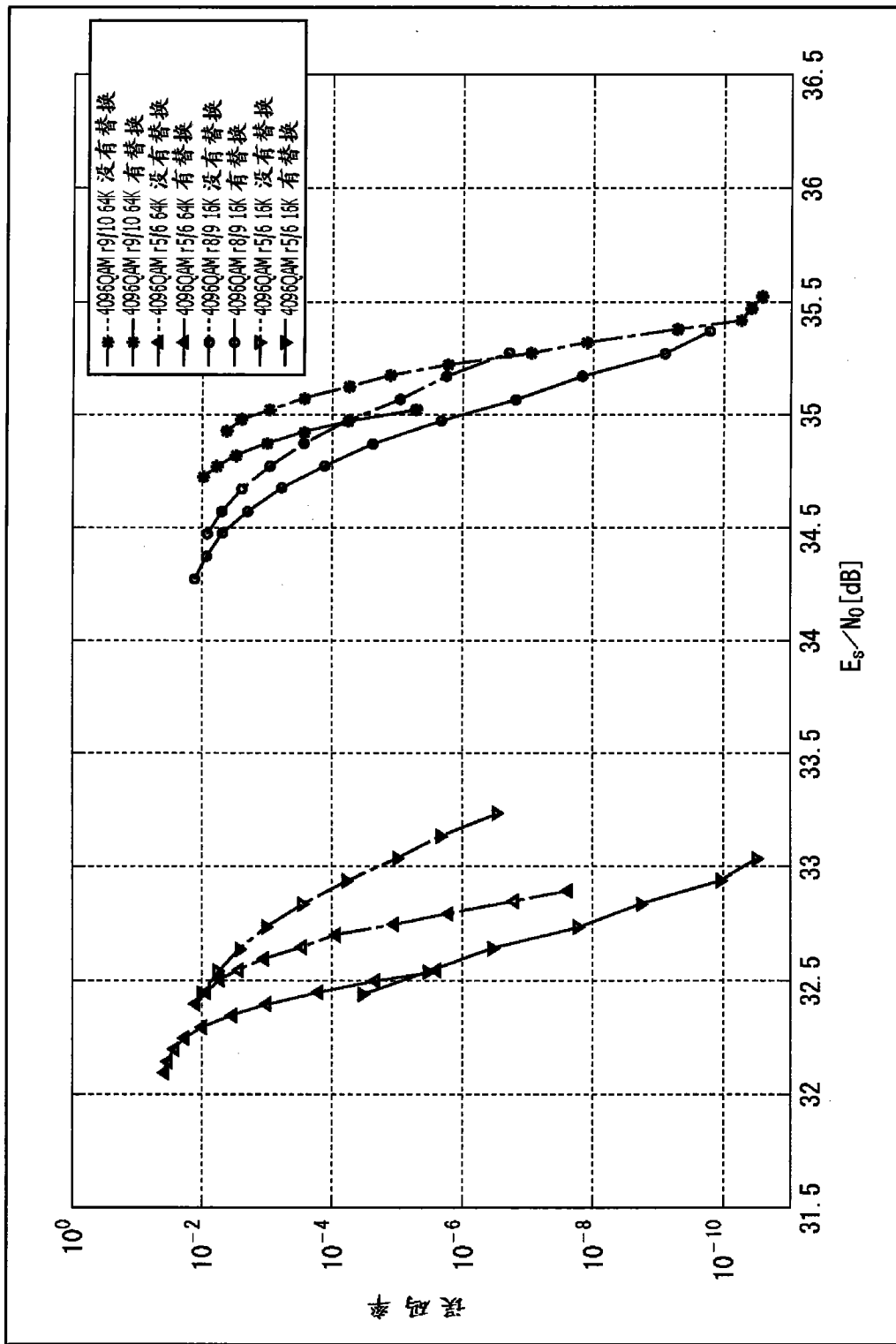


图 232

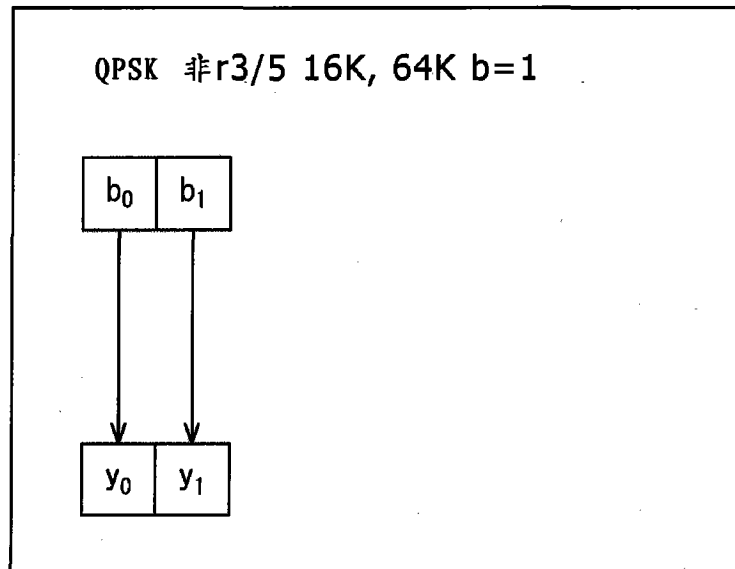


图 233

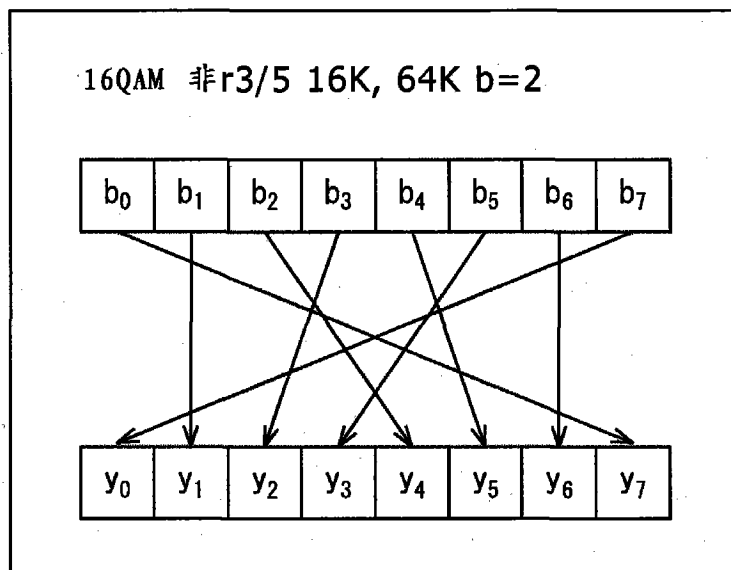


图 234

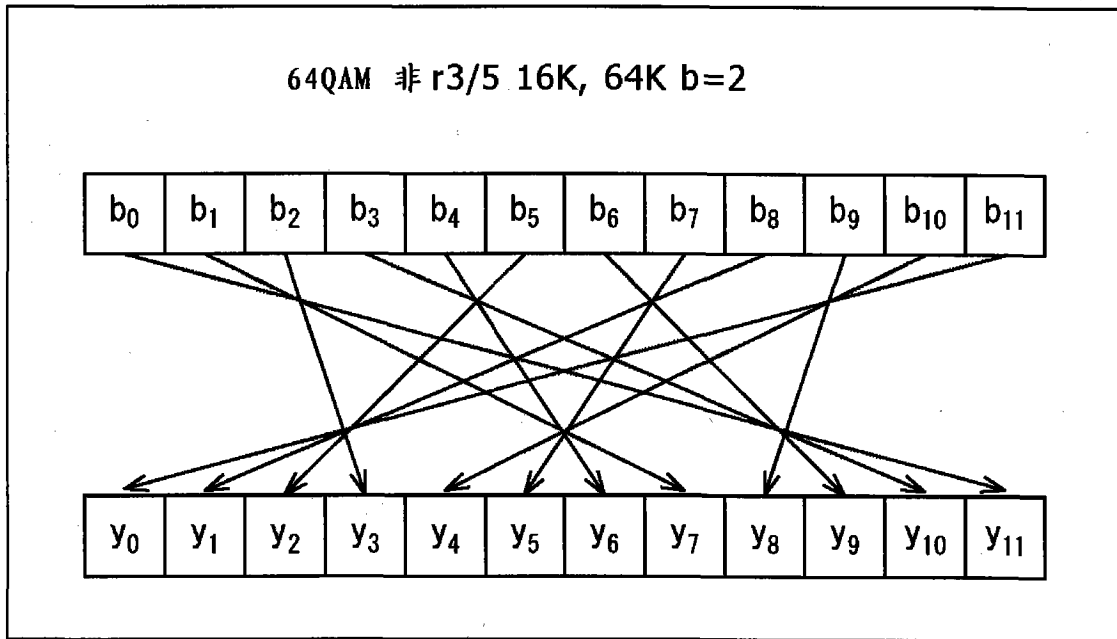


图 235

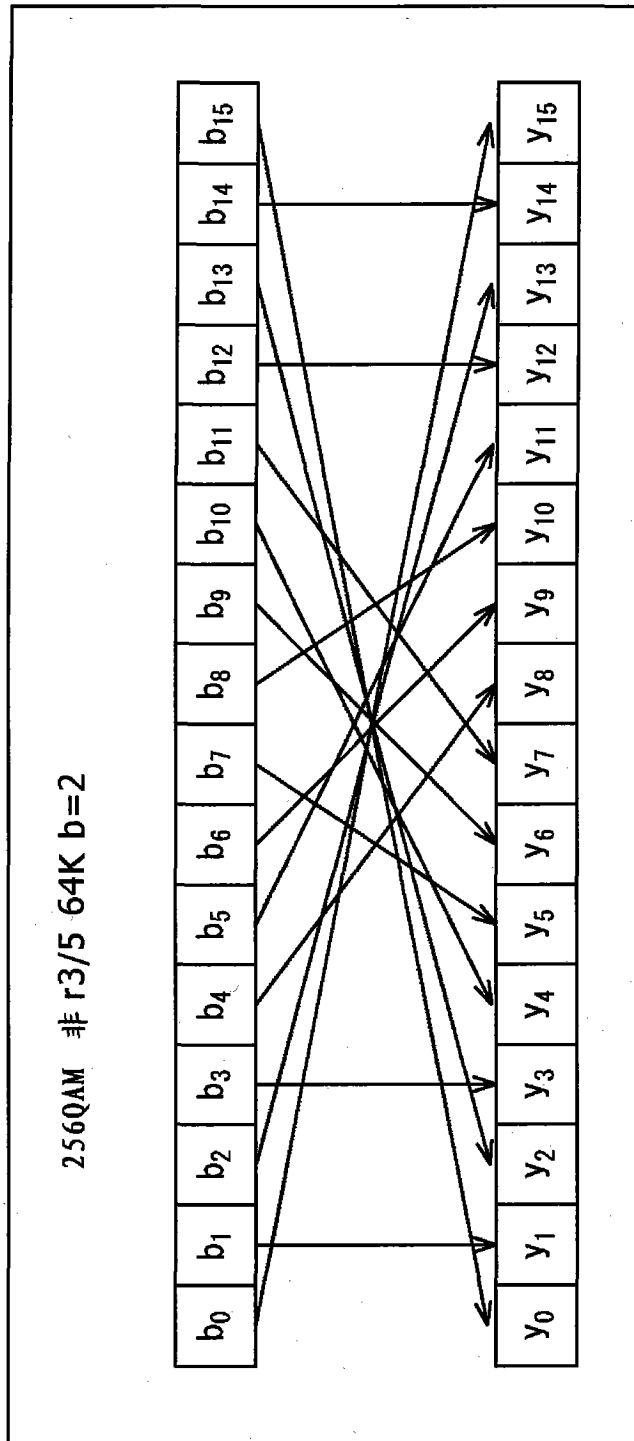


图 236

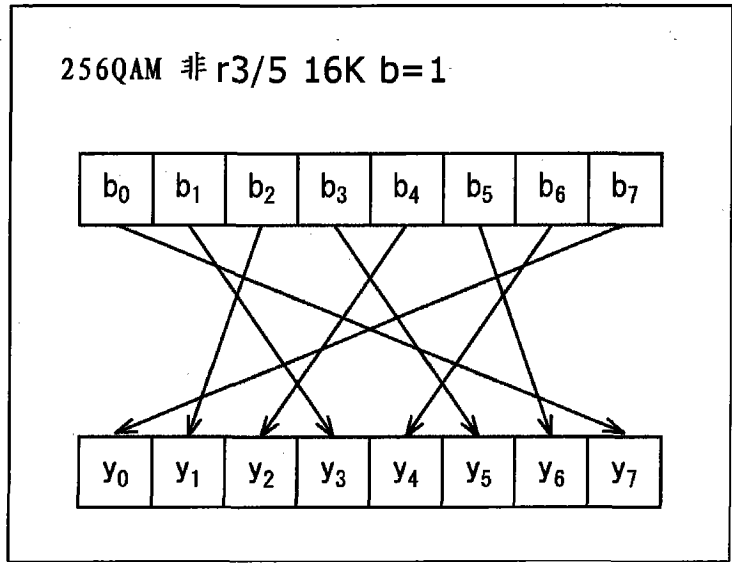


图 237

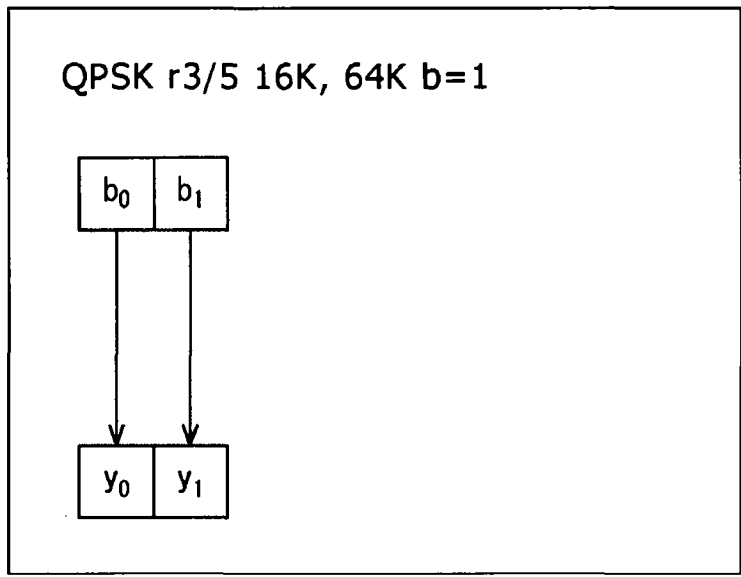


图 238

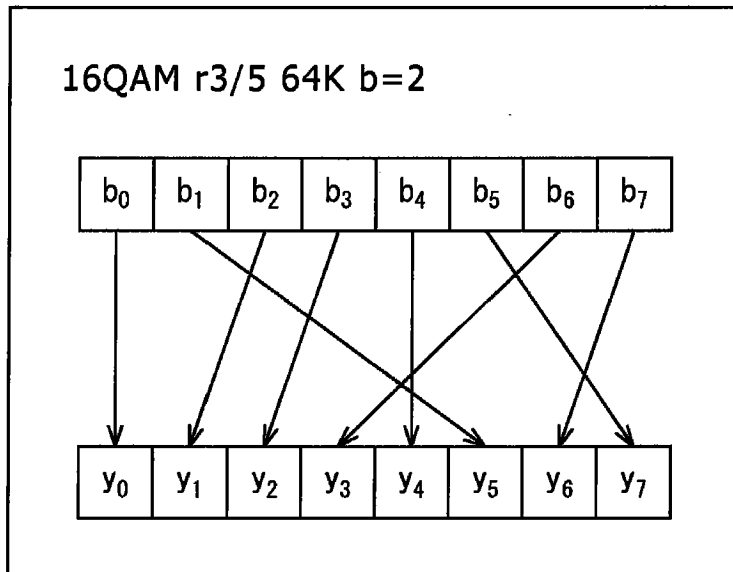


图 239

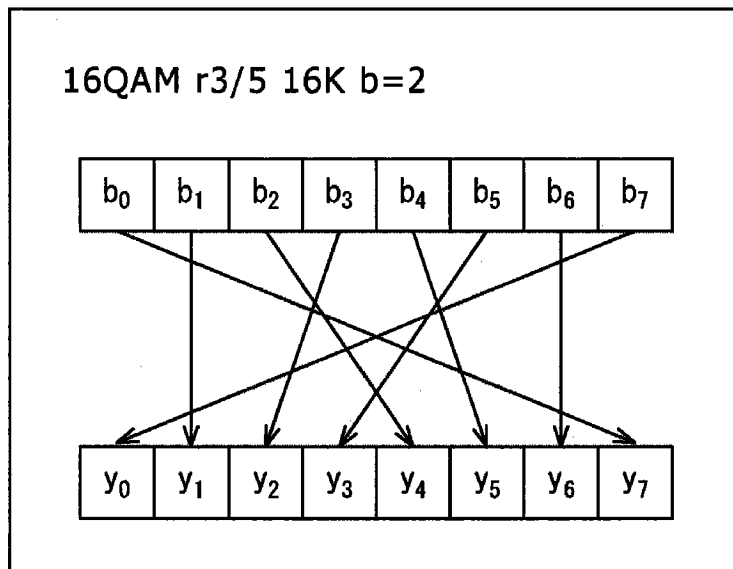


图 240

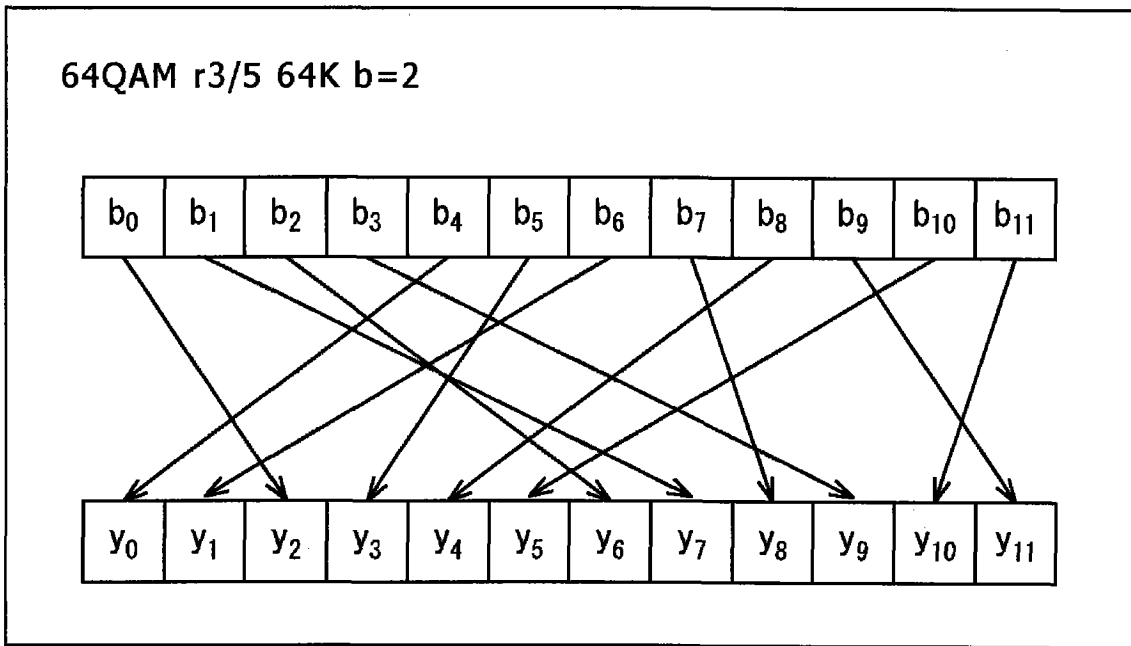


图 241

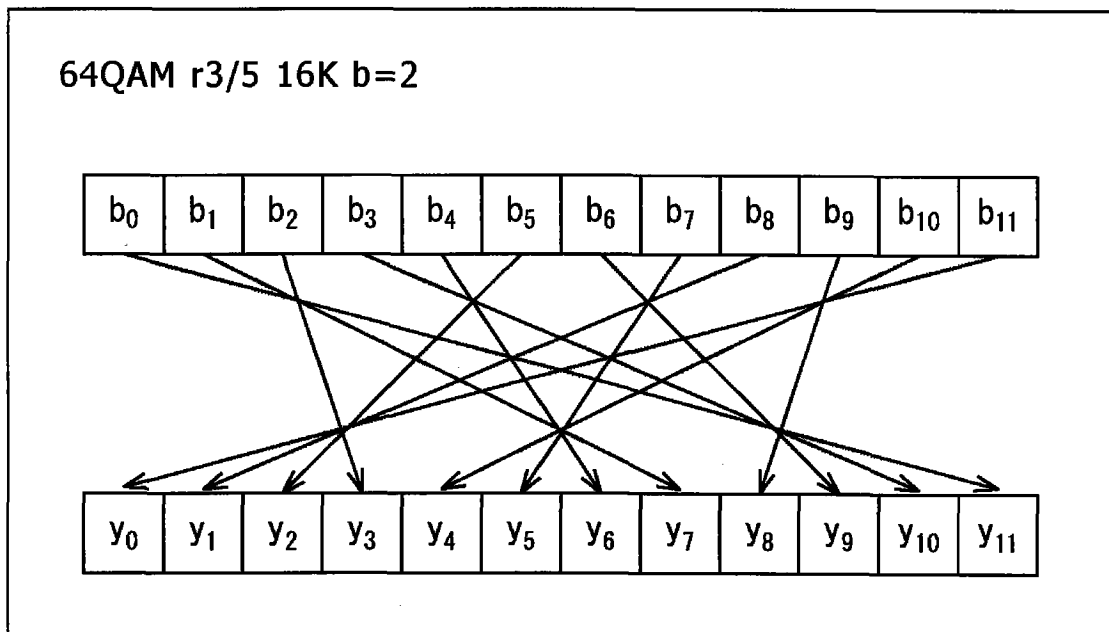


图 242

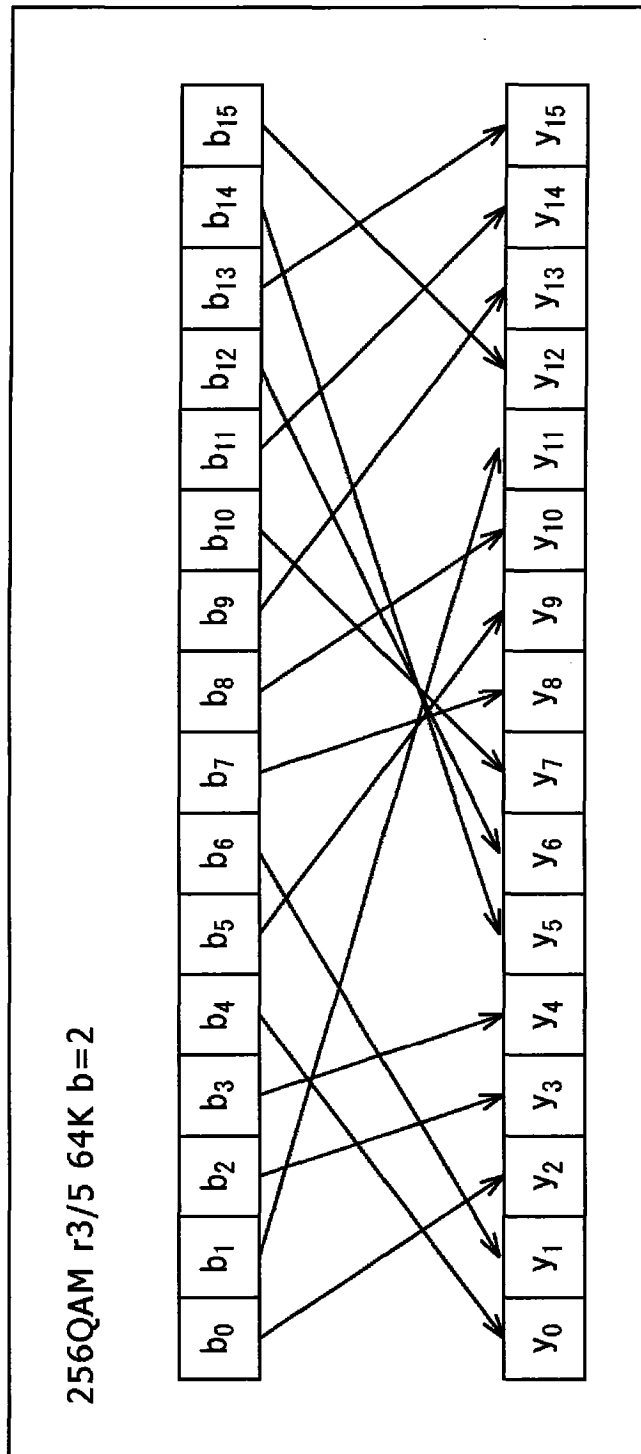


图 243

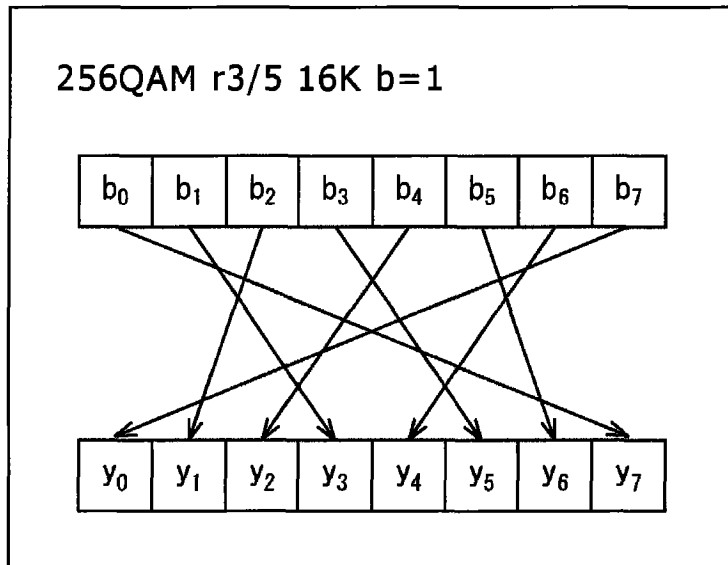


图 244

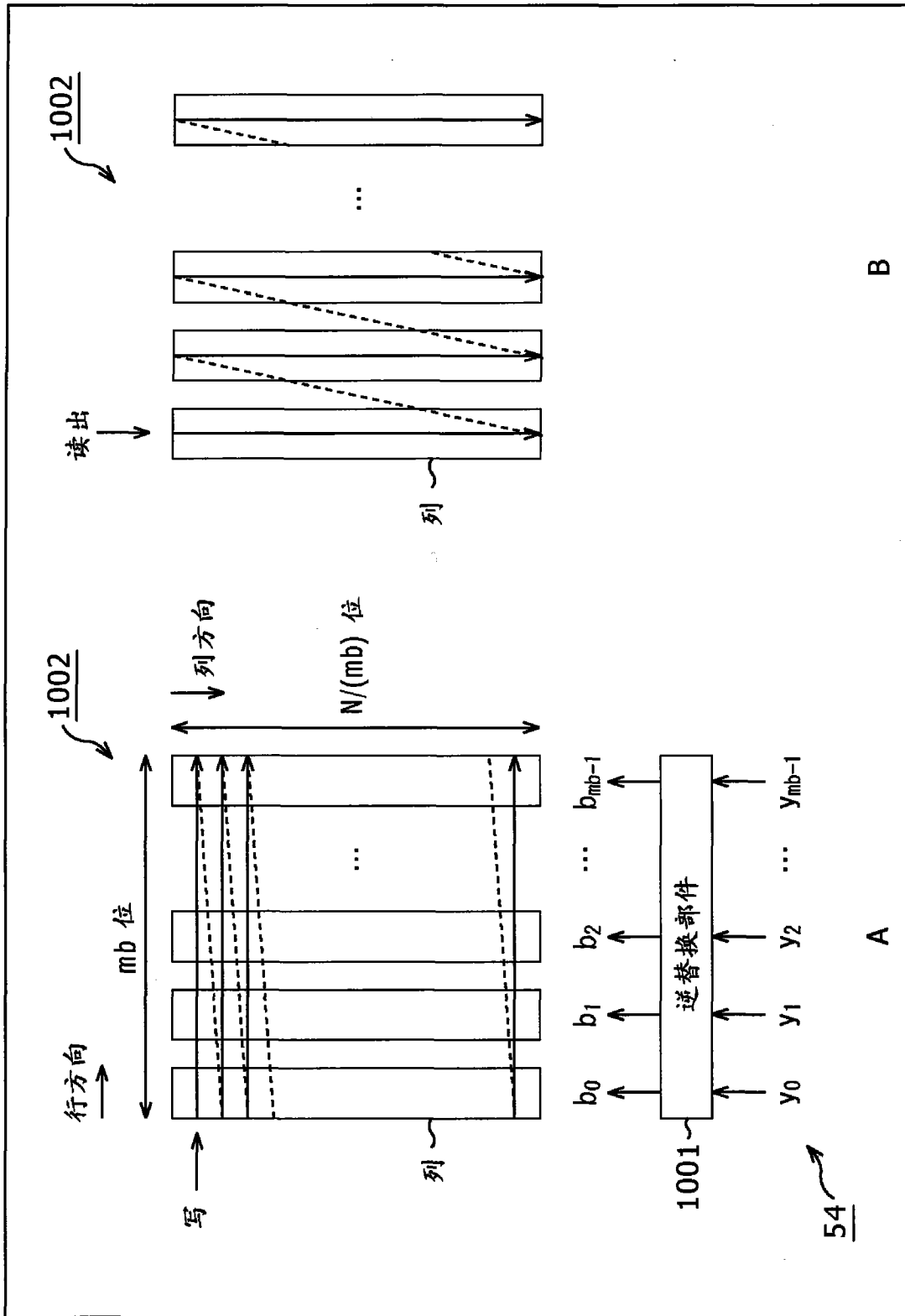


图 245

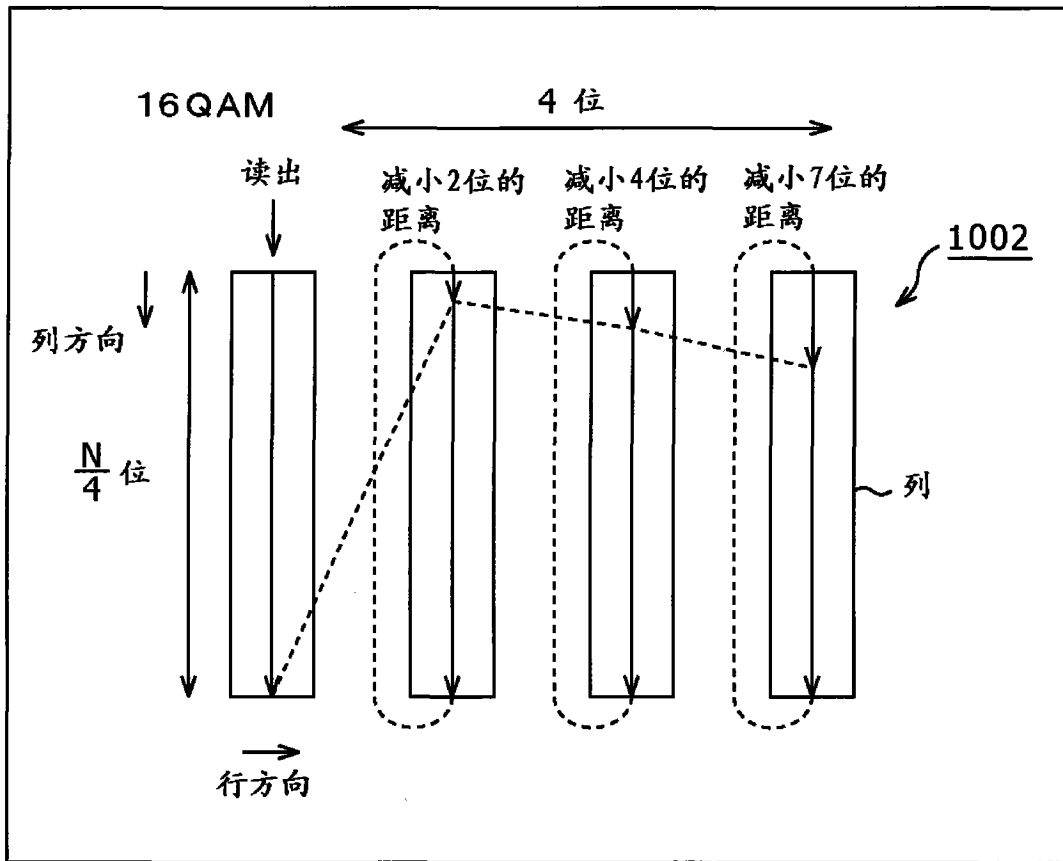


图 246

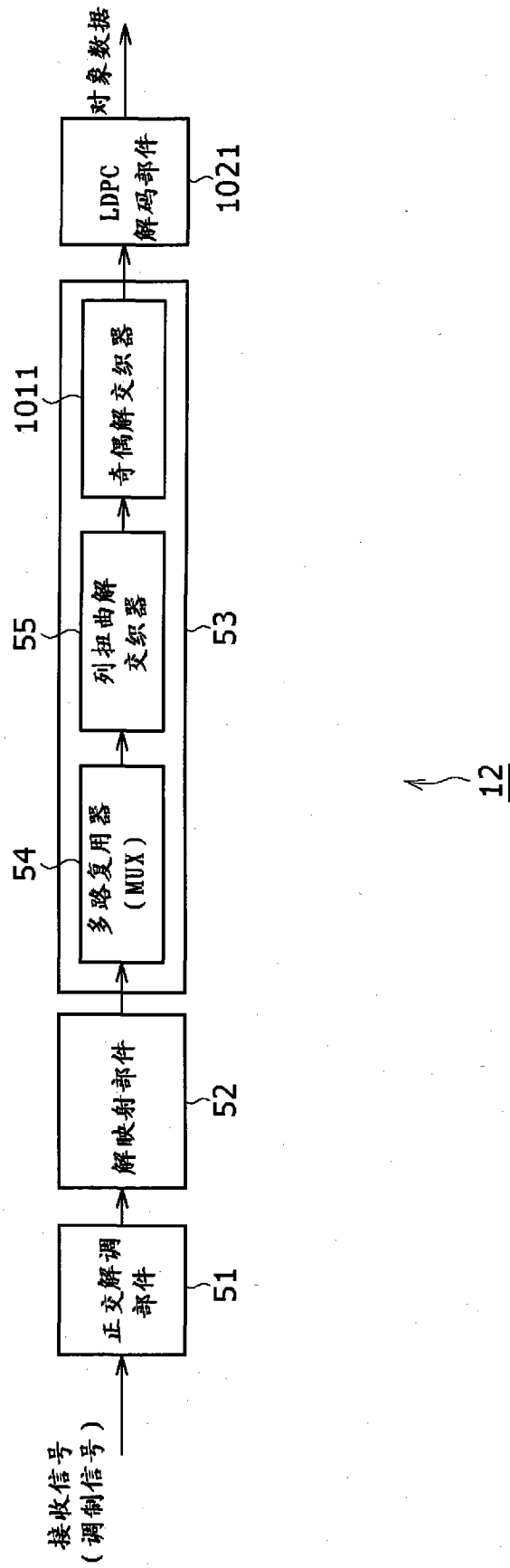


图 247

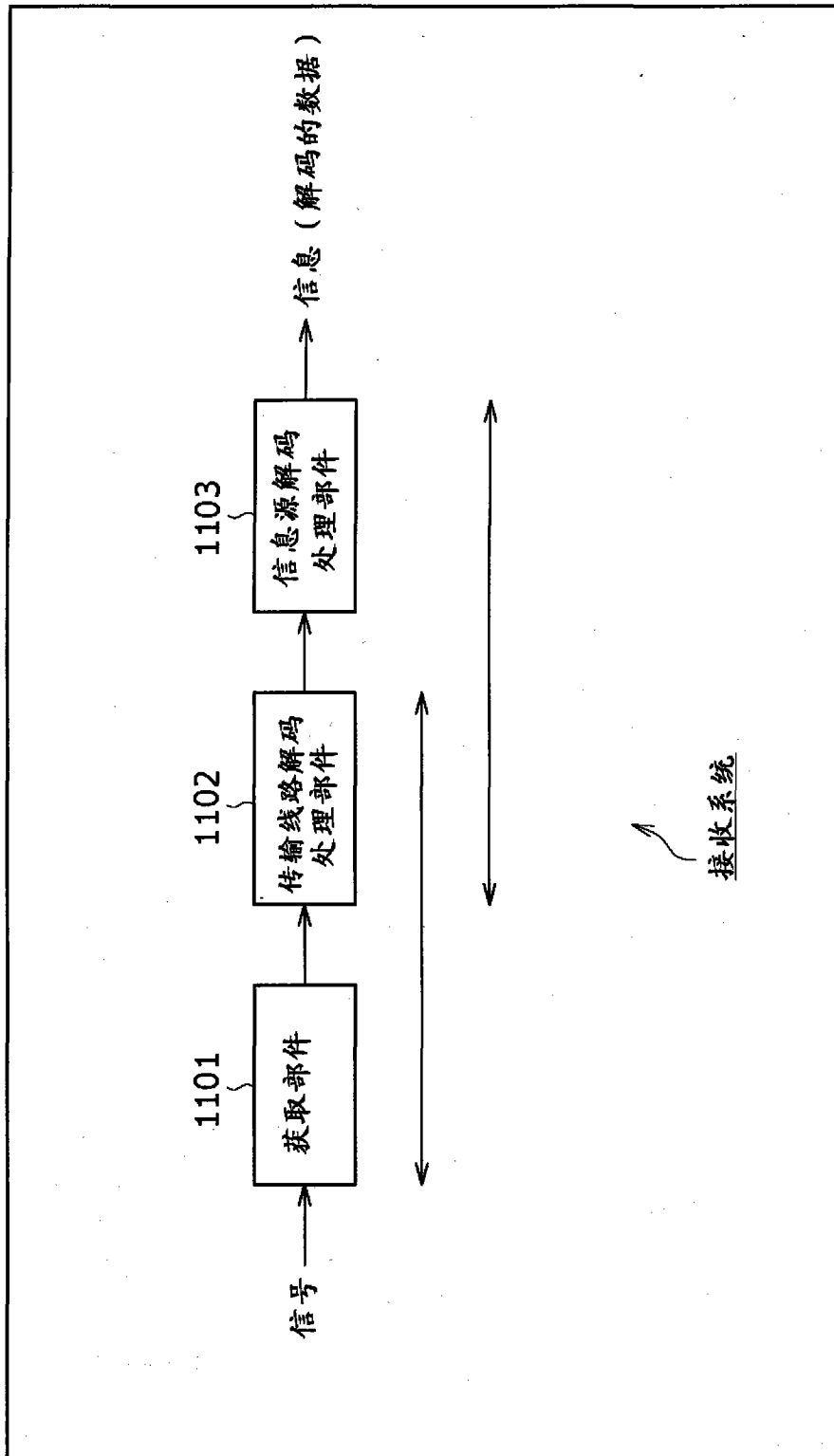


图 248

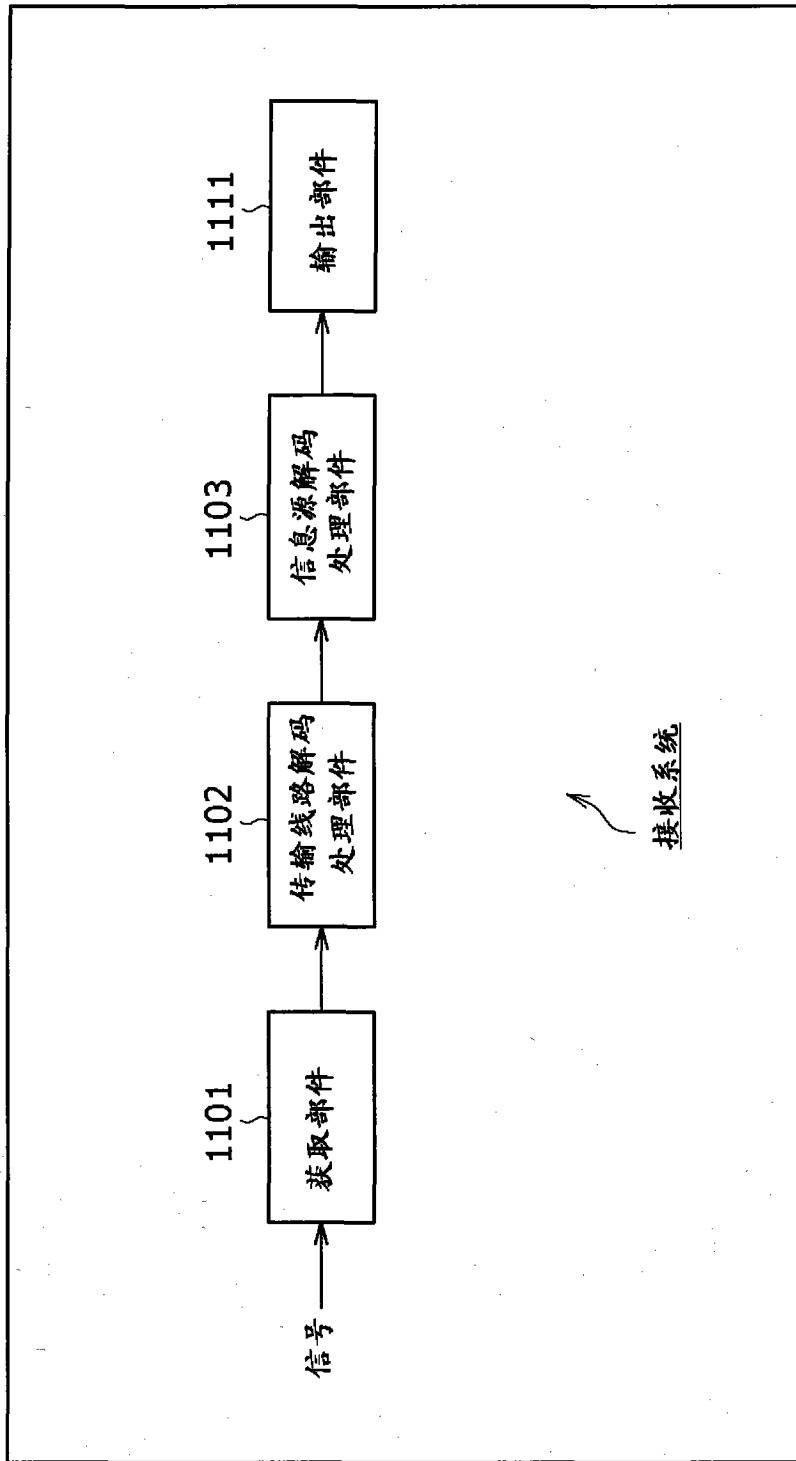


图 249

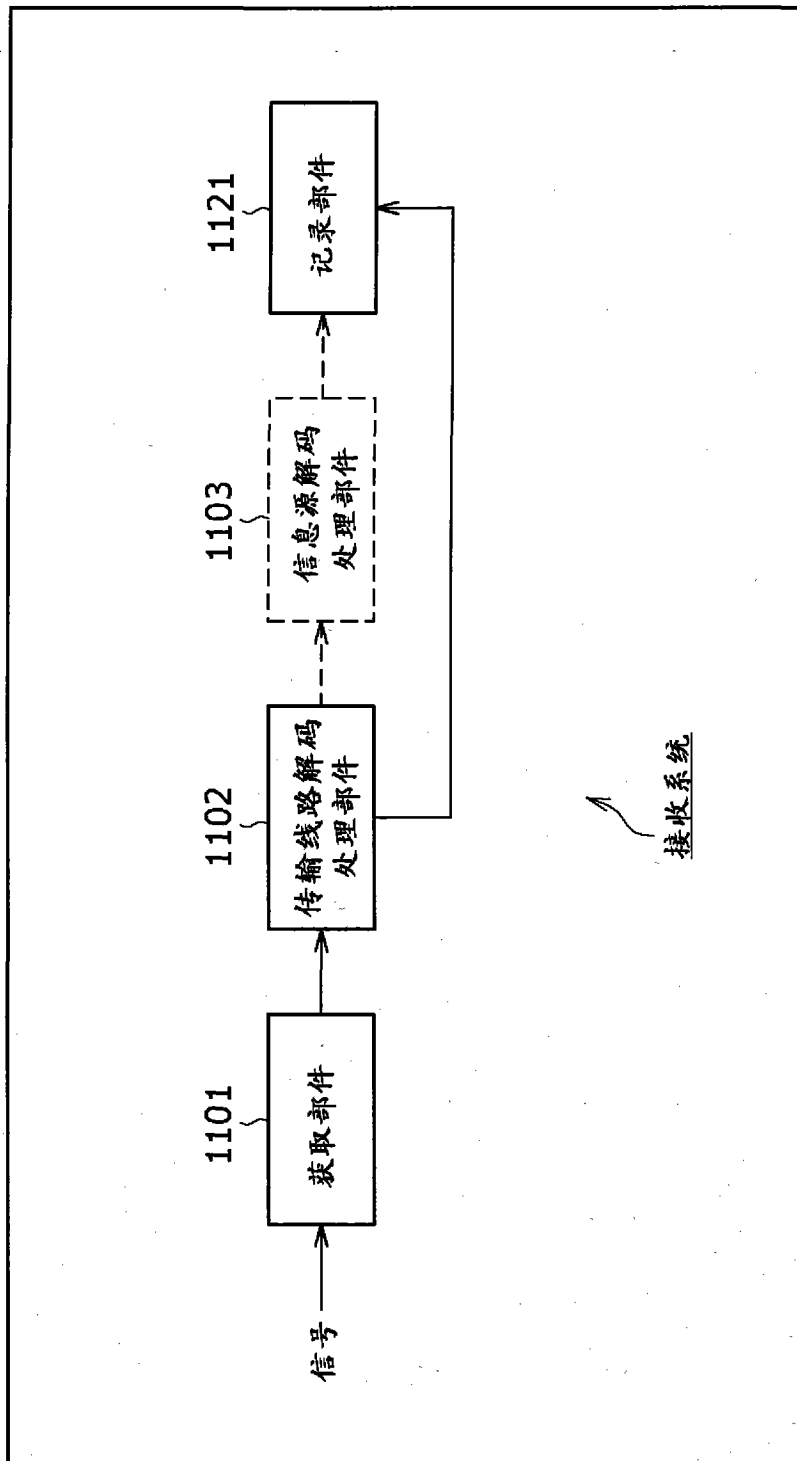


图 250