

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5904556号  
(P5904556)

(45) 発行日 平成28年4月13日(2016.4.13)

(24) 登録日 平成28年3月25日(2016.3.25)

(51) Int.Cl.		F I			
HO 1 L 23/12	(2006.01)	HO 1 L	23/12	5 O 1 B	
HO 1 L 23/32	(2006.01)	HO 1 L	23/32	D	
		HO 1 L	23/12	N	

請求項の数 31 (全 22 頁)

<p>(21) 出願番号 特願2012-556246 (P2012-556246)</p> <p>(86) (22) 出願日 平成23年3月3日(2011.3.3)</p> <p>(65) 公表番号 特表2013-521663 (P2013-521663A)</p> <p>(43) 公表日 平成25年6月10日(2013.6.10)</p> <p>(86) 国際出願番号 PCT/US2011/027071</p> <p>(87) 国際公開番号 W02011/109648</p> <p>(87) 国際公開日 平成23年9月9日(2011.9.9)</p> <p>審査請求日 平成26年2月10日(2014.2.10)</p> <p>(31) 優先権主張番号 61/309,952</p> <p>(32) 優先日 平成22年3月3日(2010.3.3)</p> <p>(33) 優先権主張国 米国 (US)</p>	<p>(73) 特許権者 504466834 ジョージア テック リサーチ コーポレイション アメリカ合衆国 ジョージア州 30332 アトランタ ノースウェスト テンズ ストリート 505</p> <p>(74) 代理人 100130111 弁理士 新保 斉</p> <p>(72) 発明者 サンドラム、ベンカテッシュ アメリカ合衆国、ジョージア州 30022 アルファレッタ、マブリーパーク プ レイス 11532</p>
--	---

最終頁に続く

(54) 【発明の名称】 無機インターポーザ上のパッケージ貫通ビア (TPV) 構造およびその製造方法

(57) 【特許請求の範囲】

【請求項 1】

上部部分を有するガラスインターポーザ内に壁を有する複数の貫通ビアと、  
前記ガラスインターポーザの前記上部部分の少なくとも一部分上の応力除去バリアと、  
前記応力除去層の少なくとも一部分上の金属化シード層と、  
前記金属化シード層の少なくとも一部分上の伝導体であって、複数の金属化パッケージ  
貫通ビアを形成する前記複数の貫通ビアの少なくとも一部分を貫通する伝導体と、  
を備えるマイクロ電子パッケージであって、  
前記貫通ビアの少なくとも一部分は前記応力除去層または前記金属化シード層によって  
充填され、

前記貫通ビアの前記壁の側壁に前記応力除去層を形成した  
ことを特徴とするマイクロ電子パッケージ。

【請求項 2】

前記応力除去バリアはポリマ膜を備える、請求項 1 に記載のマイクロ電子パッケージ。

【請求項 3】

前記ポリマ膜は、薄い乾燥膜を積層した誘電体を備える、請求項 2 に記載のマイクロ電子  
パッケージ。

【請求項 4】

前記ポリマ膜は、乾燥膜、液状被覆、または気相堆積薄膜として堆積する、請求項 2 に  
記載のマイクロ電子パッケージ。

## 【請求項 5】

前記応力除去バリアは、前記ガラスインターポーザの熱膨張係数と前記伝導体の熱膨張係数との間の熱膨張係数を有する、請求項 1 に記載のマイクロ電子パッケージ。

## 【請求項 6】

前記応力除去バリアは、前記ガラスインターポーザの底部部分の少なくとも一部分上にある、請求項 1 に記載のマイクロ電子パッケージ。

## 【請求項 7】

前記応力除去バリアは、前記ガラスインターポーザの前記貫通ビアの前記壁の少なくとも一部分上にある、請求項 1 に記載のマイクロ電子パッケージ。

## 【請求項 8】

前記応力除去バリアおよび前記金属化層は同一の素材を備える、請求項 1 に記載のマイクロ電子パッケージ。

10

## 【請求項 9】

前記応力除去バリアおよび前記金属化層は、パラジウム、ニッケル、ニッケル合金、および銅合金からなる群から選択される、請求項 8 に記載のマイクロ電子パッケージ。

## 【請求項 10】

前記応力除去バリアまたは前記金属化シード層によって充填されていない前記貫通ビアの残りの部分の少なくとも一部分は、充填剤によって充填される、請求項 1 に記載のマイクロ電子パッケージ。

## 【請求項 11】

前記充填剤は、空気、ポリマ、金属合金、およびそれらの任意の組み合わせからなる群から選択される、請求項 10 に記載のマイクロ電子パッケージ。

20

## 【請求項 12】

前記伝導体は少なくとも 1 つの連結装置を形成する、請求項 1 に記載のマイクロ電子パッケージ。

## 【請求項 13】

ガラスインターポーザの上面の少なくとも一部分上のポリマと、  
積層層の少なくとも一部分上の金属化シード層と、  
を備えるマイクロ電子パッケージであって、  
前記ポリマおよび前記ガラスインターポーザの少なくとも一部分を除去して貫通ビアを形成し、

30

前記貫通ビアの少なくとも一部分は、金属化層を形成する金属導体で充填され、前記金属化層の一部分を選択的に除去し、金属化パッケージ貫通ビアを形成する構成において、  
前記貫通ビアの前記壁の側壁にポリマの層を形成した、マイクロ電子パッケージ。

## 【請求項 14】

前記インターポーザの底面の少なくとも一部分上に前記ポリマをさらに備える、請求項 13 に記載のマイクロ電子パッケージ。

## 【請求項 15】

側壁の少なくとも一部分上に前記金属化層をさらに備える、請求項 13 に記載のマイクロ電子パッケージ。

40

## 【請求項 16】

前記ポリマは樹脂で被膜した銅を備える、請求項 13 に記載のマイクロ電子パッケージ。

## 【請求項 17】

前記ポリマは、薄い乾燥膜を積層した誘電体を備える、請求項 13 に記載のマイクロ電子パッケージ。

## 【請求項 18】

パッケージ貫通ビアをガラスインターポーザに製造する方法であって、  
ポリマをガラスインターポーザの上面の少なくとも一部分上に積層し、  
前記ポリマおよび前記ガラスインターポーザの少なくとも一部分を除去して貫通ビアを

50

形成し、

前記貫通ビアの少なくとも一部分を金属導体で充填して金属化層を形成し、  
前記金属化層の一部分を選択的に除去して金属化パッケージ貫通ビアを形成すること、  
を備える構成において

前記貫通ビアの前記壁の側壁にポリマの層を形成することを含む、方法。

【請求項 19】

前記貫通ビアの少なくとも一部分を金属導体で充填する前に、前記積層層の少なくとも一部分上に金属化シード層を堆積することをさらに備える、請求項 18 に記載の方法。

【請求項 20】

前記インターポーザの底面の少なくとも一部分上に前記ポリマを積層することをさらに備える、請求項 18 に記載の方法。 10

【請求項 21】

前記上面の少なくとも一部分上に前記ポリマを積層することと、前記底面の少なくとも一部分上に前記ポリマを積層することを同時に行う、請求項 20 に記載の方法。

【請求項 22】

前記側壁の少なくとも一部分上に前記金属化層を堆積することをさらに備える、請求項 18 に記載の方法。

【請求項 23】

前記貫通ビアの少なくとも一部分を金属導体で充填して金属化層を形成することは、前記貫通ビアの上部部分を閉鎖することを含む、請求項 18 に記載の方法。 20

【請求項 24】

前記ポリマは樹脂で被膜された銅を備える、請求項 18 に記載の方法。

【請求項 25】

前記ポリマが誘電体層である、請求項 18 に記載の方法。

【請求項 26】

前記誘電体層が、当該誘電体を複数積層した層である、請求項 25 に記載の方法。

【請求項 27】

前記インターポーザおよび積層の少なくとも一部分の除去は、レーザまたは機械穿孔を用いることを備える、請求項 18 に記載の方法。

【請求項 28】

前記レーザは二酸化炭素レーザ、紫外線レーザまたはエキシマレーザである、請求項 27 に記載の方法。 30

【請求項 29】

前記金属化層の一部分を選択的に除去して金属化パッケージ貫通ビアを形成することは、少なくとも 1 つの連結装置を形成することをさらに備える、請求項 18 に記載の方法。

【請求項 30】

インターポーザの少なくとも一部分を除去してくぼみを形成し、  
前記くぼみを誘電体で充填し、  
前記誘電体の少なくとも一部分を除去して少なくとも 1 つの高密度貫通ビアを形成し、  
金属化シード層を積層層の少なくとも一部分に適用すること、  
を備える方法であって、  
金属化層は、少なくとも 1 つの貫通ビアの少なくとも一部分も充填し、  
前記金属化層の一部分を選択的に除去して金属化パッケージ貫通ビアを形成する構成において 40

前記貫通ビアの前記壁の側壁にポリマの層を形成することを含む、方法。

【請求項 31】

ポリマをインターポーザの上面および底面の少なくとも一部分に積層して誘電体層を形成し、

前記インターポーザおよび積層層の少なくとも一部分を除去してビアを形成し、

前記誘電体層を前記インターポーザの少なくとも一部分および前記ビアの少なくとも 1 50

つの側壁に適用し、

金属化シード層を前記積層層の少なくとも一部分および前記ビアの少なくとも1つの側壁に適用し、

前記ビアの少なくとも一部分を金属導体で充填して金属化層を形成し、

前記金属化層の一部分を選択的に除去してパッケージ貫通ビアを形成する方法。

【発明の詳細な説明】

【技術分野】

【0001】

本システムは一般的に、インターポーザに関する。

【背景技術】

10

【0002】

半導体パッケージ回路に用いる基板はマイクロ電子パッケージを提供する。マイクロ電子パッケージは、機械的な基部支持およびパッケージ内に収容される装置に外部から通信アクセスするための電氣的インタフェースを備える。インターポーザは、パッケージ間または集積回路（「IC」）間の相互接続ルーティングのためにグラウンド/電源層として、よく用いられる中間層である。場合により、「基板」および「インターポーザ」という用語が同じものを示すために用いられることもある。3次元インターポーザ、または「3Dインターポーザ」は複数のICと回路基板、またはICが設置されている基板との間の相互接続である。ICを含む適用で用いられるときには、インターポーザは、ファインピッチシリコン貫通ビア（「TSV」）およびパッケージ貫通ビア（「TPV」）によって、3次元IC間に非常に広域な帯域幅を提供する。TSVはシリコンウェハまたはダイを完全に貫通する垂直な電気接続であるが、一方、TPV、または一般的には貫通ビアは、1または複数のパッケージ間を通る、または1または複数のパッケージを完全に貫通する垂直な電気接続である。

20

【0003】

TPVは3次元パッケージおよび3次元ICを製造する際に重要な部品である。3次元パッケージ（たとえばパッケージのシステム、チップスタック構造のマルチチップモジュール）を製造するときに、TPVは端部配線に代わる手段を設計者に提供する。TPVを用いると、3次元パッケージまたは3次元ICの設計者はICまたはパッケージの寸法を縮小し、たとえば小型化することができる。これが実現するのは、端部配線の必要性が減少したか、または排除されたことと、およびロジック回路とメモリ回路両種類の能動回路の両側に搭載できる能力のためである。TPVを用いると、基板上の受動回路の寸法も小さくできる。これらの利点によってウェハレベルの展開技術の代替として、ウェハレベルのパッケージングをより高入出力まで延在する手段も提供される。

30

【0004】

インターポーザの要件の一部は、1)超ファインピッチでの良好な寸法安定性、2)基板およびダイに適合する良好な熱膨張係数（「CTE」）、3)ICから基板への良好な熱経路、および4)高品質係数を有する埋め込み受動部品を集積化できることである。

【発明の概要】

【0005】

40

要約すると、本発明はパッケージ貫通ビアの応力除去バリア、またはバッファ層を利用する。パッケージ貫通ビアの応力除去バリア、またはバッファ層は、熱膨張および収縮応力の除去バリアを改善した金属化性能と共に提供する、応力除去バリアによって、異なる熱膨張係数によって生じる応力の影響を低減でき、ある適用では、応力除去バリアは金属化層とインターポーザ間の接着も促進する。これにより、小型の設計も提供しながら、信頼性の増強にも役立つ。

【0006】

本発明の代表的な実施形態では、応力バッファ層をガラスインターポーザ素材に堆積する。応力バッファ層は、後で追加する金属化層の接着促進剤としても作用するように設計される。応力バッファ層の素材は様々であるが、好ましくは、相対的に高い構造安定性を

50



有し、低損失特性を示し、相対的に低い比誘電率を、たとえば低いk値を有する。ある事例では、1または複数の上記特性を有する応力バッファ層は熱応力の影響を低減するのに役立つだけでなく、応力バッファ層によって、高品質係数無線周波数(RF)の統合も可能となる。これは、高入出力の適用においてますます必要となっている特徴である。ある実施形態では、応力バッファ層は、真空加熱装置を用いて適用されるポリマである。別の例では、ポリマは銅被覆ポリマである。

【0007】

本実施形態では、応力バッファ層を堆積して、貫通ビアを形成する。ビアは機械的除去、レーザアブレーション、または化学的除去を含む様々な方法を用いて形成することができるが、これらに限定されない。ビアを形成後、金属化シード層を適用し、ある実施形態では銅で金属化して、ビア側壁と応力バッファ層の接着を促進するのを助ける。金属化適用後、金属化の一部を選択的に除去してTPVを製造する。

10

【0008】

別の代表的な実施形態では、本発明は、1または複数のビアをガラスインターポーザに形成することを含む。その後、ビアをポリマ応力バッファ層で充填する。次に、応力バッファ層を貫通して穴を形成する。シード層を形成し、その後金属化を適用する。金属化を選択的に除去してTPVを形成する。本実施形態では、応力バッファ層は、TPVの支持構造として作用する。

【0009】

さらなる代表的な実施形態では、本発明は、貫通ビアをガラスインターポーザ素材に形成することを含む。シード層とバッファ層の組み合わせを、ビア表面およびビア壁に形成する。ある実施形態では、応力/バッファ層はパラジウムなどの金属である。次にビアを金属化で充填し、その後選択的に除去してTPVを形成する。

20

【0010】

さらにさらなる代表的な実施形態では、本発明は、インターポーザをポリマ積層で積層することを含む。次にビアを形成し、バッファ層をポリマ積層およびビア側壁に適用する。シード層/ビア充填金属化層の組み合わせを適用し、その後選択的に除去してTPVを形成する。

【0011】

上記では、本発明の有利面を要約したが、特許請求された本発明の全範囲を反映させることを意図するものではない。本発明の追加の特徴および有利点は、以下の説明に記載され、説明から明確であり、または本発明の実施から理解される。さらに、上記の要約および下記の詳細な説明は代表的小および説明的なものであり、請求項に記載の本発明をさらに説明することを目的とする。

30

【0012】

添付図は本明細書に組み込まれ、本明細書の一部を構成する。添付図は本発明の複数の代表的な実施形態を説明と共に例示し、本発明の原則を説明するためのものである。添付図はいかなる方法においても、本発明の範囲を制限するように意図されるものではない。本明細書に記載する見出しは便宜上用いるのみであり、請求項に記載の発明の範囲または意味に必ずしも影響するものではない。

40

【図面の簡単な説明】

【0013】

【図1】本発明の代表的な実施形態による、ガラスをインターポーザとして用いるパッケージ貫通ビアを例示する。

【図2】本発明の代表的な実施形態による、ガラスをインターポーザとして用いる応力除去バリアを例示する。

【図3】本発明の代表的な実施形態による、電気モデリングを測定するためのパッケージ貫通ビアのシミュレーションモデルを例示する。

【図4】本発明の代表的な実施形態による、電気モデリングシミュレーションの試験結果を例示する。

50

【図5】本発明の代表的な実施形態による、電気モデリングシミュレーションの試験結果を例示する。

【図6】本発明の代表的な実施形態による、電気モデリングシミュレーションの試験結果を例示する。

【図7】本発明の代表的な実施形態による、ガラスインターポーザに応力除去バリアを積層するための積層システムを例示する。

【図8】本発明の代表的な実施形態による、ガラスインターポーザ上に積層された応力除去バリア積層の側面光学像である。

【図9】本発明の代表的な実施形態による、ガラスインターポーザ上に積層された応力除去バリア積層の側面光学像である。

10

【図10a】本発明の代表的な実施形態による、CO<sub>2</sub>レーザアブレーションによって形成されたパッケージ貫通ビア入口および出口の画像である。

【図10b】本発明の代表的な実施形態による、CO<sub>2</sub>レーザアブレーションによって形成されたパッケージ貫通ビア入口および出口の画像である。

【図10c】本発明の代表的な実施形態による、CO<sub>2</sub>レーザアブレーションによって形成されたパッケージ貫通ビア入口および出口の画像である。

【図10d】本発明の代表的な実施形態による、CO<sub>2</sub>レーザアブレーションによって形成されたパッケージ貫通ビア入口および出口の画像である。

【図11a】本発明の代表的な実施形態による、CO<sub>2</sub>Tレーザアブレーションによって形成されたパッケージ貫通ビア入口および出口の画像である。

20

【図11b】本発明の代表的な実施形態による、CO<sub>2</sub>Tレーザアブレーションによって形成されたパッケージ貫通ビア入口および出口の画像である。

【図12a】本発明の代表的な実施形態による、UVレーザアブレーションによって形成されたパッケージ貫通ビア入口および出口の画像である。

【図12b】本発明の代表的な実施形態による、UVレーザアブレーションによって形成されたパッケージ貫通ビア入口および出口の画像である。

【図12c】本発明の代表的な実施形態による、UVレーザアブレーションによって形成されたパッケージ貫通ビア入口および出口の画像である。

【図12d】本発明の代表的な実施形態による、UVレーザアブレーションによって形成されたパッケージ貫通ビア入口および出口の画像である。

30

【図13】本発明の代表的な実施形態による、エキシマレーザアブレーションによって形成されたパッケージ貫通ビア入口の画像である。

【図14】本発明の代表的な実施形態による、様々なガラスインターポーザの厚さを試験するための試験用配置の例示である。

【図15】本発明の代表的な実施形態による、機械で製造したパッケージ貫通ビアの画像である。

【図16】本発明の代表的な実施形態による、機械で製造したパッケージ貫通ビアの画像である。

【図17】本発明の代表的な実施形態による、銅で充填したパッケージ貫通ビアの例示である。

40

【図18a】本発明の代表的な実施形態による、金属化パッケージ貫通ビアの断面光学像である。

【図18b】本発明の代表的な実施形態による、金属化パッケージ貫通ビアの断面光学像である。

【図19a】本発明の代表的な実施形態による、ビアの金属化を示すパッケージ貫通ビアの上面図である。

【図19b】本発明の代表的な実施形態による、ビアの金属化を示すパッケージ貫通ビアの側面図である。

【図20】本発明の代表的な実施形態による、パッケージ貫通ビアを製造するための方法を例示するフローチャートである。

50

【図 2 1】本発明の代表的な実施形態による、閉鎖端部を有するパッケージ貫通ビアを例示する。

【図 2 2】本発明の代表的な実施形態による、連結装置を有するパッケージ貫通ビアを例示する。

【図 2 3】本発明の代表的な実施形態による、パッケージ貫通ビアを有する 4 つの金属層構造の側面図である。

【図 2 4】本発明の代表的な実施形態による、パッケージ貫通ビアを製造するための代替方法を例示するフローチャートである。

【発明を実施するための形態】

【0014】

10

様々な実施形態の主題を、法が定める要件を満たす特異性を示して説明する。ただし、説明自体は、特許請求された発明の範囲を限定することを目的としない。むしろ、現在または未来の技術と組み合わせ、本明細書に記載する段階や要素と類似する別の段階や要素を含むように、特許請求された発明が他の方法で実現できることが考慮されてきた。本明細書で用いる「段階」という用語は、使用する方法の様々な態様を示すために用いることができる、この用語が本明細書で開示する様々な段階間のいかなる具体的な順序をも暗示すると解釈されてはならない。ただし、個々の段階の順序が明確に要求されている場合は除く。以下の説明は例示的なものであり、任意の一態様に限定するものではない。

【0015】

本明細書および特許請求の範囲で用いる、単数形の「1つの(a)」「1つの(an)」および「その(the)」は、内容から判断して明確に別記されている場合を除き、複数への言及も含むことにも留意されたい。たとえば、1つの部品に対する言及は複数の部品からなる構成も含むことを意図している。「1つの」構成成分を含む構成への言及は、名前を挙げた構成成分だけではなく他の構成成分も含むことを意図する。また、好ましい実施形態の説明において、明確性を求めて用語を用いる。各用語は、当業者によって理解される最大の意味を意図すること、および同様の目的を実現するために同様の方法で動作する技術的対等物をすべて含むことが意図されている。

20

【0016】

本明細書で示す範囲は、「約」または「およそ」1つの具体的な値から、および/または「約」または「およそ」別の具体的な値までを示す。このような範囲を示すときは、他の代表的な実施形態は、1つの具体的な値からおよび/または別の具体的な値までを含む。「備える」または「含有する」または「含む」という用語は、少なくとも記載する部品、要素、粒子、または方法の段階がシステムまたは品物または方法に存在することを意味するが、他の部品、素材、粒子、および方法の段階が指定されたものと同じの機能を有する場合であっても、このような他の部品、素材、粒子、または方法の段階の存在を除外しない。

30

【0017】

また、1または複数の方法の段階に関する言及は、追加の方法の段階または明示して特定する上記段階の間に介在する方法の段階の存在を除外しないことも理解されたい。同様に、システムまたは構成における1または複数の部品に関する言及は、これらの明示して特定するもの以外の追加部品の存在を除外しないことも理解されたい。本発明の原則および特徴を理解しやすくするために、例示的实施形態の実施を参照して、実施形態を以下に説明する。

40

【0018】

インターポーザ技術はセラミックから有機素材に発展し、ごく最近ではシリコンにまで発展してきた。有機基板は寸法安定性が相対的に悪いいため、一般的に大きなキャプチャパッドを必要とする。しかし、有機基板を用いる現在の方法には2つの主要な欠点がある。有機コアの寸法安定性が悪いいため、高入出力をファインピッチで実現することは困難であることが多い。また、層数が増えることで反りが生じる。多くの事例では、上記の問題によって、有機基板、またはインターポーザは、ファインピッチ相互接続を備える非常に高

50

い入出力に対して特に不適切となる。このため、有機インターポーザの代わりにシリコンインターポーザを開発し、使用する傾向がある。しかし、シリコンインターポーザも問題を呈する。シリコンインターポーザは、ビア壁の周りに電気絶縁体を設ける必要があるため、製造コストが相対的に高くなる。また、シリコンインターポーザは素材となるシリコンウェハによって、寸法が制限される。

#### 【0019】

シリコンの代替として、本発明はガラスをインターポーザとして使用し、シリコンおよび有機インターポーザ両方の限界に対処する。ある実施形態では、ガラス固有の電気特性は、広い面積のパネル寸法を利用できることと合わせ、シリコンおよび有機インターポーザ素材に対して有利点を有する。しかし、ガラスを用いることにはいくつかの課題がある。すなわち、低コストでビアを形成することと、シリコンに比べてガラスの熱伝導率が低いことである。

10

#### 【0020】

ガラスは、従来のインターポーザが提示する問題を解決するために、ますます用いられるようになってきている。基板、たとえばインターポーザとしてのガラスは複数の利点を有する。ガラスは相対的に良好な寸法安定性および熱安定性を有する。ガラスの熱膨張係数はシリコンにほぼ匹敵し、相対的に良好な電気特性を示し、および大型のパネル寸法においても相対的に利用可能である。たとえば、高精細ディスプレイに用いられる大型パネルの液晶ディスプレイ(LCD)ガラス基板を処理する機械を、ガラスインターポーザを処理するために容易に組み込むことができ、低コストおよび高スループットを実現する。

20

#### 【0021】

表1では、主要な電気特性、工程の複雑さおよびガラス、シリコンおよびその他使用する可能性のある金属およびセラミックインターポーザの相対コストを比較する。

#### 【0022】

##### 【表1】

素材	ガラス	CMOS シリコン グレイド	大面積 PVシリコン	金属 銅/アルミニ ウム	炭化ケイ素
電気抵抗(オーム, cm)	$10^{12}$ から $10^{16}$	$6.4 \times 10^4$	$15 \times 10^{-3}$ から $40 \times 10^{-3}$	$1.7 \times 10^{-6}$	$10^2$ から $10^6$
電気挿入損失	非常に低い	高い	高い	中	中
ビア形成の容易さ	遅い	良い	良い	中	中
金属化の容易さ	悪い (直接堆積)	誘電ライナが必要	誘電ライナが必要	適用なし	良い
生ウェハまたはパネルコスト	低い	高い	中	低い	高い
入出力あたりの処理コスト	低い	高い	中	中	高い

30

40

#### 【0023】

ガラスはシリコンよりも優れた電氣的品質を示すが、ICまたはパッケージの寸法が縮小することによって、電気接続のためにより小さく、間隔が狭いTPVが必要となる。ICまたはパッケージの寸法が縮小することによって、TPV、インターポーザおよび金属層を形成する異なる素材の熱膨張および収縮に関連する問題が生じる。異なる素材が膨張および収縮すると、素材は異なる熱膨張係数によって、異なる率で膨張および収縮する。小型ICまたはパッケージでは、従来のTPVにおいて異なる熱膨張係数によって誘発さ

50

れた応力が、インターポーザおよびTPVの信頼性を損なっていた。この理由には限定されないが、従来のTPVは熱膨張および収縮によってインターポーザから分離するため、従来のTPVの大多数は故障する。さらに、異なる熱膨張および収縮率によって、微細な亀裂も生じることがあり、継続して起こる膨張および収縮によって、微細な亀裂は拡大し、広がる。

#### 【0024】

本発明の目的は、異なる熱膨張係数がもたらす物理的影響、つまり応力を低減するのに助けることによって、TPVを有するガラスインターポーザの信頼性を改善することである。本発明の一実施形態では、応力除去バリア、または応力除去層を用いてバッファとして作用させ、金属導体（つまり、金属化、一般的には銅）とガラスインターポーザとの間で熱膨張係数が異なることによって生じる応力を吸収する。応力除去バリアは、金属導体とガラスインターポーザ、および金属化シード層などの任意の追加層との間の物理的接続を維持する助けとなる、弾力的なインタフェースである。弾力的な特性によって、金属層が物理的にインターポーザから離れることによって発生する、断線または短絡の可能性を低減することができる。さらに、応力除去バリアによって、製造時の欠陥、処理段階または熱サイクル中に起きた欠陥のいずれかによって形成された、ガラスインターポーザの亀裂が広がることを低減し、または排除することができる。ある実施形態では、応力除去バリアを用いて、ガラスインターポーザの厚さを薄くし、たとえば「薄板ガラス」インターポーザを提供することができる。さらに、応力除去バリアをビア生成の前に適用することによって、ビアを囲むガラスの上部層の除去を防ぐことによって、ビアのピッチを増加し、たとえばファインピッチまたは小ピッチとすることができる。

10

20

#### 【0025】

図1は、本発明の代表的な実施形態による、ガラスインターポーザに貫通ビアを有するパッケージの設計を例示する。ボールグリッドアレイ100はプリント基板102と電気的に接続している。パッケージ貫通ビアは、一般的にパッケージ貫通ビア104で表され、プリント基板102と高入出力カウント集積回路106とを連通する。パッケージ貫通ビア104はガラスインターポーザ108によって支持される。応力除去バリア112は銅金属化110とガラスインターポーザ108の間に堆積する。それにより、貫通ビア104に堆積した銅110とガラスインターポーザ108の熱膨張係数が異なることによって生じる、短絡または断線などの電気故障の原因となりえる物理的損傷を低減し、または排除する。前述したように、応力除去バリア112は弾力的なインタフェースであり、異なる熱膨張係数によって生じる応力の一部を吸収し、銅110とインターポーザ108との物理的接触を維持する助けとなる。

30

#### 【0026】

応力除去バリア112はある程度の弾力的および絶縁特性を有するように設計されているため、ある実施形態では、これらの特性を有するポリマを用いることもある。ポリマの適切な実施形態には、ZIF、RXP4、デュボンのカプトン(Dupont Kapton登録商標)ポリイミドフィルム、デュボンのピララックス(Dupont Pyralux登録商標)AC、およびデュボンのピララックス(Dupont Pyralux登録商標)APが含まれるが、これらに限定されない。当業者には、本発明がこれらのポリマには限定されず、同様の物理的および電氣的品質を有する他の適切なポリマも含まれることが理解されよう。本発明の代表的な実施形態では、ポリマは乾燥膜、液体塗料または気相堆積薄膜として堆積する。本発明の代表的な実施形態では、応力除去バリアは、ガラスの熱膨張係数と金属化の熱膨張係数との間の熱膨張係数を有する。さらに、当業者には、同様の物理特性および電気特性を有する他の非ポリマ素材を用いることができるため、本発明はポリマには限定されないことが理解されよう。本発明のある実施形態では、金属化層および応力除去バリアは同素材である。代表的な一実施形態では、金属化層および応力除去バリアは、銅、パラジウム、ニッケル、ニッケル合金、および銅合金などの様々な金属また複合素材であってよいが、これらに限定されない。

40

#### 【0027】

50

図2は応力除去バリアの拡大図を例示する。プリント基板200上にボールグリッドアレイ202がある。ボールグリッドアレイ202は、プリント基板200の接続線204と集積回路208の接続線206との間に電氣的接続経路を提供する。ボールグリッドアレイ202は集積回路208にビア210を通じて電氣的に接続する。金属層212は一般的には銅であり、電氣的接続経路をボールグリッドアレイ202から集積回路208まで提供する。

#### 【0028】

前述のように、金属層212は、集積回路208の使用中に、一般的には膨張および収縮する。膨張は電流が伝導体を流れるときに発生する熱によって生じる。家庭での配線などの大規模な適用では、この熱は一般的には空気に放散される。微小規模のパッケージ設計などの小規模な適用では、パッケージ内の部品が暖まるのを防ぐほど迅速には、熱は放散されない。この加熱効果が、金属層212およびインターポーザ218を含むパッケージ内の部品が膨張する原因となる。金属層212を流れる電流量が減少すると、素材は冷却され収縮する。本例ではガラスであるインターポーザ218は、金属層212とは異なる率で膨張および収縮し、一般的には、インターポーザ218より早く膨張する。この膨張および収縮の物理的影響によって、説明できないにしても、金属層212が部分的または全体的にガラスインターポーザ218、ボールグリッドアレイ202、または集積回路208のいずれかから、またはそれらすべてから除去されることもある。

#### 【0029】

熱サイクルが原因となる応力の影響を低減するために、応力除去バリア214は金属層212およびガラスインターポーザ218の1または複数の部分の間に堆積する。応力除去バリア214は、ある実施形態では弾力的または半弾力的なポリマであり、金属層212およびガラスインターポーザ218が膨張および収縮するにつれて、金属層212とインターポーザ218との間に生じる応力を吸収し、金属層212とビア210との間の物理的接続を維持する。応力除去バリア214はビア210のリフティングまたは故障を防ぐ助けとなり、それにより、プリント基板200から集積回路208までの電気接続性を維持する。さらに、選択するポリマの種類によって、応力除去バリア214は、インターポーザ218と金属層212との間の接着を維持する一種の「接着剤」として作用することによって、金属層212のインターポーザ218への接着を促進することもできる。

#### 【0030】

##### 電気特性試験

前述のように、ガラスインターポーザはシリコンに対して複数の優位点を有する。TSV（シリコン貫通ビア）およびTPV（ガラス貫通ビア）の電気挙動をシミュレーションによって研究した。TSVおよびTPVに対してシミュレーションした挿入損失描画から、ガラスインターポーザのTPVはシリコンインターポーザのTSVと比較すると、ごくわずかな電気信号損失しか有しないことが観測された。シリコンの伝導率はガラスよりも多少高いため、TPVに比べてTSVにおいてはるかに高い基板損失が生じる。ガラス上に作成したTPVの電気モデリングの結果を以下に示す。

#### 【0031】

##### 実験結果

4種類のTPVを研究、比較し、以下の表2に要約した。

#### 【0032】

10

20

30

40

【表 2】

TPV形成処理	直径 ( $\mu\text{m}$ )	ピッチ ( $\mu\text{m}$ )	ガラス厚 ( $\mu\text{m}$ )	ガラス上の誘電 ライナ ( $\mu\text{m}$ )
CO <sub>2</sub> レーザー	125 (上部)、 50 (底部)	175	175	なし
UVレーザー	100 (上部)、 50 (底部)	250	175	なし
エキシマレーザー	35 (上部)、 22 (底部)	50	175	あり
機械穿孔	100	350	200	なし

10

## 【0033】

ホウケイ酸ガラス (BSG) を基板としてモデリングした。エキシマレーザーで形成した TPV を、25  $\mu\text{m}$  厚のガラス基板の上面および底面の誘電ライナを用いてモデリングした。TPV を 3 次元全波電磁界 (EM) シミュレーションによってモデリングし、電気特性をシミュレーションした。CST Microwave Studio™ (CST-MWS) を 3 次元全波 EM シミュレータとして用いて、ビアのシステム反応を 10 GHz まで研究した。図 3 は、4 つのポートを備えるビアモデルを CST-MWS でシミュレーションした図を示す。信号ビア 1 および 2 は、各側に 2 つずつ配置されるグラウンドビアによって囲まれる。4 つのグラウンドビアは電氣的に接続している。信号ビア 1 および 2 は上面または底面上の個別の (集中) ポートによって励起される。図 4、5 および 6 はこれらの TPV 間での、挿入損失、近端クロストーク、および遠端クロストークの比較をそれぞれ示す。

20

## 【0034】

図 4 から、エキシマレーザーによって形成された TPV は最小の信号損失を有する一方、紫外線レーザーによって形成された TPV は最大の損失を示すことが観測される。この挙動はエキシマレーザーによる TPV の寸法とピッチが小さいことが原因である。UVレーザーによって形成された TPV は、二酸化炭素レーザーで穿孔された TPV よりも大きなピッチを有するため、CO<sub>2</sub>レーザーで穿孔された TPV よりも高い損失を有する。エキシマレーザーによるビアの製造方法によって、小型かつ小ピッチのビアが製造できることに加えて、ある実施形態では、製造時間およびコストを削減することができる。CO<sub>2</sub>レーザーおよび UVレーザーでは、ガラスは、ガラスに対するレーザーの加熱効果によって除去される。これらのレーザーが特定の区域に十分なパワーを与えるためには、レーザー光の焦点を除去する区域に合わせなければならない。これとは異なる方法で、エキシマレーザーからのエネルギーは素材を除去するために熱に依存しない。むしろ、エキシマレーザーはガラス素材を破壊する。このため、エキシマレーザーははるかに広い区域に焦点を合わせることができ、複数のビアを一度に形成することができる。さらに、銅またはポリマ層がガラスインターポーザの上部に堆積している場合は、除去すべき区域をエキシマレーザーにさらすと、ビアは垂直に近い非常に高ピッチな壁を形成することができる。これにより、1 つの区域に高密度なビアを形成することができると共に、貫通ビアの作成に関連するコストおよび時間も低減することができる。

30

40

## 【0035】

図 5 および 6 から、クロストークは少なくとも部分的に、信号ビア間の間隔に依存することが観察できる。機械穿孔した TPV では、ビアとビアとの間隔が最大になるため、最小のクロストークを有する。同様に、レーザーによって形成した TPV は狭い間隔を有するため、高いクロストークを有する。図 6 に示すように、本発明の様々な実施形態によって製造されるファインピッチまたは高ピッチ TPV は、より低い信号損失を有することにな

50

る。クロストークを低減するために、信号 T P V 間の間隔をできるだけ広く取ることが好ましい。クロストークの低減は、他の設計技術を用いて実現することもできる。たとえば、グラウンド T P V によって、信号 T P V をお互いに離間することもできる。

#### 【 0 0 3 6 】

##### ガラスインターポーザの製造

ポリマ素材の役割は、ガラスインターポーザ表面の金属層と、ビアのコアの金属との間の応力除去バリアとしても作用することである。さらに、応力除去バリアはまた、アブレーション処理中に、ガラス表面に対するレーザの物理的影響を低減するのにも役立つ。従来のシステムでは、レーザまたは、酸などの他の素材除去手段を用いて貫通ビアを作成するときには、基板の上部は基板の下部よりも長時間にわたって、除去手段によって作用を受ける。この意図しない長時間の反応時間の結果として、基板の上部層の一部が継続して除去される。それにより、低ピッチビア、つまり、基板面に対して垂直未満の角度となる側壁を有するビアが生じる。低ピッチビアは、ビアを埋めるために多量の金属化を必要とし、したがってコストが高くなるだけでなく、低ピッチビアの寸法によって、基板の区域に配置できる貫通ビアの数が減少する。

10

#### 【 0 0 3 7 】

小ピッチまたはファインピッチを有する貫通ビアを製造することが望ましいことが多い。前述のように、小ピッチまたはファインピッチとは、ビアの壁が基板の表面に対して直角またはほとんど直角、たとえば垂直またはほとんど垂直であることを意味する。粗いピッチを有する貫通ビアは、貫通ビアの底部から対角線方向に延在し、「V」字形を形成する壁を有することもある。ファインピッチ垂直フィードをガラスを貫通して形成することは、3次元インターポーザ構築中には課題となる。ガラスエッチングは、一般的にシリコンエッチングよりも難しい。ウェットエッチングは高いエッチング率（約 10  $\mu$  / 分）を産出するが、エッチプロファイルの等方性は、厚い基板の貫通ビアには好ましくない。

20

#### 【 0 0 3 8 】

高ピッチのガラス貫通ビアを実現するために、応力除去バリアをシールドまたは保護バリアとして用いて、素材の除去手段が、貫通ビア周囲の基板上部を不用意に除去しないようにすることもできる。図 7 は、貫通ビアを形成するために基板素材を除去する前に、ポリマ層をガラス基板に堆積するための代表的なシステムを例示する。ホウケイ酸ガラス（「BSG」）は、インターポーザとして用いることができるガラスの一種である。本発明はインターポーザ素材として B S G に限定されるものではないことを理解されたい。ガラス 7 0 2 の表面をまず、アセトンおよびイソプロピルアルコールを用いて処理することができる。この処理によって、積層のために清浄な表面を提供できる。

30

#### 【 0 0 3 9 】

加熱プレス機 7 0 4 をポリマ 7 0 6 の両面積層を実行するために用いることができる。積層処理を 1 つの表面、たとえばガラス 7 0 2 の上面もしくは底面に行うこともでき、または、底面および上面の両方に行うこともできることに留意されたい。次に、積層ガラス 7 0 2 にレーザアブレーションを行う。レーザアブレーション処理中に、ポリマ 7 0 6 は応力除去バリアおよび保護シールドとして作用する。図 8 および 9 は、図 7 の処理と同様の処理および素材を用いるときの、ガラス上のポリマの光学断面像を示す。

40

#### 【 0 0 4 0 】

##### レーザアブレーション試験

175  $\mu$ m および 500  $\mu$ m 厚の B S G 試料を C O <sub>2</sub> レーザアブレーションで処理した。C O <sub>2</sub> レーザの最初の結果によって、ビア端部に沿って微細な亀裂を有し、大きなビア直径（125  $\mu$ m 直径）および先細りが強いビアプロファイルが示された。C O <sub>2</sub> レーザアブレーションによるビアの光学像および走査型電子顕微鏡（SEM）像を 10（a）、（b）、（c）、（d）に示す。ビアの入口直径は、一般的に 125  $\mu$ m であり、出口直径は一般的に 50  $\mu$ m であり、T P V ピッチは 175  $\mu$ m であった。微細な亀裂は C O <sub>2</sub> T レーザを用いることによって最小限となり、ピッチはわずかに大きくなり、欠損は減少した。図 11 a および 11 b は C O <sub>2</sub> T レーザでアブレーションした B S G ガラス試料に

50



おけるレーザの入口および出口の光学像である。

【0041】

別の試験では、UVレーザを用いてTPVを形成した。図12aおよび12bは266nmのUVレーザアブレーションによって形成したビア入口(図12a)および出口(図12b)の光学像である。図12cおよび12dは266nmのUVレーザアブレーションによって形成したビア入口(図12c)および出口(図12d)のSEM像である。得られた結果は、CO<sub>2</sub>レーザの結果と匹敵した。TPVピッチは入口で250μmであり、出口直径はそれぞれ100μmおよび50μmであった。エキシマレーザを175μm薄板ガラスに用いて、さらなるファインピッチTPVを実現した。これにより、50μmのピッチで、それぞれ入口直径が35μmおよび出口直径が22μmである、より小さい寸法のビアを得た。レーザアブレーション後のガラス表面には微細な亀裂は観測されなかった。断面研究により、スムーズなビア側壁プロファイルが示された。

10

【0042】

エキシマレーザもポリマ積層ガラス試料で試験を行った。ビアプロファイルは同様に見えたが、レーザによる影響が大きいため、ビア入口周辺のポリマへの過剰なアブレーションによって、ビア直径は多少大きかった。図13はポリマ積層ガラス上のファインピッチTPVの光学像である。制御処理パラメータによって、ほとんど同様のポリマおよびガラスアブレーションが得られた。

【0043】

別の試験では、200μmおよび500μmのBSG基板を原料として用いて、機械処理によってビアを形成した。ガラス試料は17.42cm<sup>2</sup>(2.7in<sup>2</sup>)であり、ビア直径は100μmから250μmまで50μm刻みで増える様々なビア直径を有する設計であった。試験配置の概略を図14に示す。TPVピッチは350μmで一定に保持した。機械技法を用いるガラスTPVは大きなピッチを有する大きなビアを産出する。これらの構造を第1の種類の構造に用いることができる。第1の種類の構造では、ガラスインターポーザをプリント基板接続にチップするボールグリッドアレイとして用いる。制御処理パラメータの結果は、ほとんど同様のポリマおよびガラスアブレーションとなった。機械処理で作成したビアは垂直に近いプロファイル、つまり、ほとんど90度の傾斜角度を有し、表面には亀裂はなかった。図15は機械処理を行ったビアの上面光学像であり、図16はSEM像である。

20

30

【0044】

すでに述べた通り、応力除去バリアによって、ガラスインターポーザと金属導体との接着を促進することができる。金属を直接ガラスインターポーザに堆積することが、貫通ビア壁の事例のように、好ましく、または必要であることもある。金属ガラスインタフェースで熱膨張係数が違うため、ガラスの直接金属化は課題である。表面改質技術によってガラスに直接金属を接着することを促進することができるが、ガラス上に相対的に厚い金属ライナが作成されることによって、積層がはがれることもある。ポリマ応力除去バリアを用いることで、ガラス表面への金属接着を促進することができる。一般的には、TPV金属化は2段階の処理である。シード層を最初にTPV表面のすべてまたは一部に形成し、その後、他の金属および方法もあるが、銅電気メッキを用いて金属化を行う。シード層を形成するためには様々な方法があつてよい。たとえば、限定するものではないが、無電解銅堆積またはスパッタリングを用いてシード層を形成することができる。

40

【0045】

無電解銅は相対的に迅速で低コストな処理技術であり、大型パネルの寸法まで拡張可能である。ポリマおよびTPVを備える175μmの薄板ガラス基板をまず洗浄し、プラズマで処理して表面の不純物を取り除いた。四フッ化メタンおよび酸素プラズマを用いてポリマ表面を改質した。プラズマ処理後に、試料を完全にすすぎ、シード層金属化を行った。

【0046】

TPVを備えるポリマ積層ガラスにチタン-銅スパッタリングを実施した。チタンの厚

50

さは50nmおよび銅の厚さは1 $\mu$ mであった。スパッタリングしたシード層は、ポリマ表面への良好な接着を示す。スパッタリング後に、TPVを銅電解メッキし、完全にビアを充填した。CO<sub>2</sub>レーザアブレーションによって処理したTPVでは、図17、18a、および18bに示すように、ビアを完全に充填することができた。図17に示すように、ガラスインターポーザ500は、側壁504を備える複数のパッケージ貫通ビア502を有する。銅金属化層506を用いてビア502を充填し、パッケージ貫通ビアを製造した。(エキシマレーザによってアブレーション処理した)より小さいファインピッチビアのTPV金属化も、スパッタリングしたシード層および無電解銅堆積を用いて実施した。超ファインピッチビアを金属充填したTPVの上面図および断面図を図19aおよび19bに示す。

10

**【0047】**

図20は貫通ビアをガラスインターポーザに作成するための代表的な方法である。ポリマをガラスインターポーザの上面の少なくとも一部分に積層する(600)。本発明のある実施形態では、ポリマをガラスインターポーザの底面の少なくとも一部分に積層する。本発明の別の実施形態では、銅または他の金属層をガラス表面またはポリマ積層層に堆積する。インターポーザおよび積層の少なくとも一部分を除去し(602)、貫通ビアを形成する。金属化シード層を適用してから(604)、金属層をメッキまたは堆積する(606)。その後、金属化層の一部分を選択的に除去し(608)、金属化パッケージ貫通ビアを形成する。

**【0048】**

20

金属化シード層および積層を除去する際に、図20に一例として示すように、他の機能または有利点を提供するような方法で素材を除去することが有益となることもある。たとえば、図21は、貫通ビアの一部分が部分的または完全に金属化層で閉鎖されている貫通ビアを備えるインターポーザを例示する。たとえば、限定するものではないが、熱膨張および収縮によって起こる応力を、貫通ビアの一部分を閉鎖しながら、他の部分は開口したままの状態にすることによって吸収することができる。インターポーザ700は、BSGを含む様々な種類の媒体から作成することができるが、図21ではアブレーション処理を受けて素材をインターポーザ700から除去し、貫通ビア702を形成している。貫通ビア702は上部部分704および底部部分706を備える。「上部」および「底部」の指定は、本発明をいかなる幾何学的または空間的構成にも制限することを意図するものではなく、むしろ、本発明の代表的な実施形態を例示するために、2つの異なる部分を指定するためにのみ用いることに留意されたい。

30

**【0049】**

図21に示すように、堆積時の上部部分704の金属化層710は、上部部分704を閉鎖するような方法で堆積された。しかし、金属化層708を堆積したときに、底部部分706は充填されなかったため、貫通ビア702の一部分、つまり、上部部分704は閉鎖される一方、底部部分706は開口したままである。インターポーザ700ならびに金属化層708および710が熱サイクルによって膨張および収縮するとき、本例示では底部部分706である開口部分は、ばねまたは弾力面として作用し、膨張および収縮を吸収する。本発明のある実施形態では、上部側の閉鎖部分は、ブラインドピアスタッキングを促進する。本発明のある実施形態では、貫通ビア702の残りの部分を何かの媒体で充填することが有利または必要であることもある。ある実施形態では、充填剤712を貫通ビア702に堆積する。充填剤712は様々な種類の素材であってよく、ポリマまたは金属合金を含むが、これらに限定されない。貫通ビア702が媒体によって充填されない場合は、空気が充填剤712として作用することもある。

40

**【0050】**

追加の安定特徴を貫通ビアに提供することが必要または望ましいこともある。図22は可変体を金属化層と共に使用すると、金属化をインターポーザ内の貫通ビアに固定するために役立つことを例示する。貫通ビアの壁に堆積したシード層を用いることが現実的ではなく、したがって、貫通ビアの素材が熱サイクルされるときに金属化層と貫通ビアの壁と

50

の接着が低減する可能性がある場合もあるため、貫通ビアの金属化が貫通ビアの壁から分離することもある。貫通ビア内の金属化を保持する他の物理的支持がないと、金属化は貫通ビアの壁およびインターポーザからはがれ、マイクロ電子パッケージの短絡または断線の原因となる可能性もある。

#### 【0051】

熱サイクル期間を通じて金属化を貫通ビアに維持するために、図22は連結装置の使用を例示する。図では貫通ビア742を備えるインターポーザ740を例示する。貫通ビア742は貫通ビア742全体に堆積した金属化744を有する。ある実施形態では、金属化744が堆積すると、堆積後に、金属化744の部分が選択的に除去され、上部連結装置746および底部連結装置748を形成する。「上部」および「底部」の指定は、本発明をいかなる幾何学的または空間的構成にも制限することを意図するものではなく、むしろ、本発明の代表的な実施形態を例示するために、2つの異なる部分を指定するためにのみ用いることに留意されたい。

10

#### 【0052】

上部連結装置746は外側直径ABを有する一方、底部連結装置748は外側直径CDを有する。本発明のある実施形態では、直径ABの長さは直径CDより長くても、短くても、または同じ長さであってもよい。直径ABおよびCDの長さの関係は貫通ビア742の具体的な適用、コスト、または他の要因によって異なることもある。連結装置746および748は金属化744を貫通ビア742内に固定する。貫通ビア742において、金属化744が貫通ビア742の側壁から離れる場合でも、上部連結装置746が底部連結装置748と共同して提供する固定作用によって、金属化744を貫通ビア742に固定する。

20

#### 【0053】

図22の連結装置746および748または図21の閉鎖部分704などの様々な固定特徴を用いると、パッケージ貫通ビア上に構築する追加の特徴を提供することができる。たとえば、パッケージ貫通ビアの信頼性を増加することができるため、追加のポリマ層の特徴をパッケージ貫通ビア上に構築することができる。図23は、ポリマ積層を備えるガラスインターポーザの4つの金属層構造の断面図である。図23の断面図は、大きなビア直径(150 $\mu$ mの入口直径)を有する4つの金属層構造を示す。ポリマ積層804をガラスインターポーザ802に堆積後、ガラスインターポーザ802上のビア800を製造する。両側に同時に処理することによって、パターン化金属化を得る。本実施形態では、積層804はビア800の壁806には堆積していなかった。ビア810などのブラインドスタガードビアを用いて、最上部金属層812を近接する底部金属層814と接続することもできる。ポリマ積層の金属化をセミアディティブメッキ処理などの様々な処理を用いて実行することができるが、これに限定されない。ビア810などのブラインドビアを用いると様々な利点があるが、とりわけ、高密度な相互接続パッケージに存在する相互接続のコンフリクトを緩和するのに役立つ。

30

#### 【0054】

図24はパッケージ貫通ビアを製造するための代替的な代表的な方法である。ガラスインターポーザの一部分を除去し(820)、貫通ビアを形成する。次に、貫通ビアと、インターポーザの上面および底面の少なくとも一部分を誘電体またはポリマ素材などの応力除去バリア素材で充填する(822)。誘電体の少なくとも一部分を除去し(824)、少なくとも1つの高密度貫通ビアを形成する。金属化シード層を積層層の少なくとも一部分に適用する(826)。金属化シード層も少なくとも1つの貫通穴の少なくとも一部分を充填する。金属化層を形成する金属をシード層に堆積する(828)。その後、金属化層の一部分を選択的に除去し(830)、金属化パッケージ貫通ビアを形成する。本代表的な実施形態では、金属化層を除去して連結装置を形成する。

40

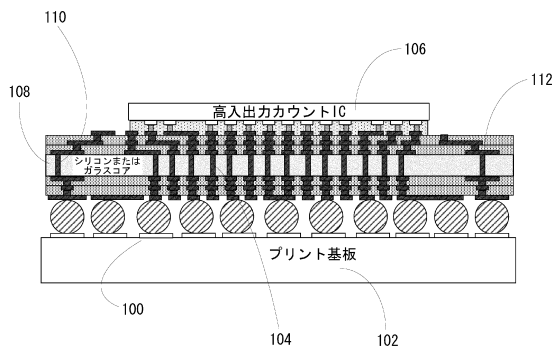
#### 【0055】

複数の代表的な実施形態に関連して、本開示を説明してきたが、様々な図で例示し、以上説明したように、他の同様の実施形態が使用できること、記載した実施形態に修正およ

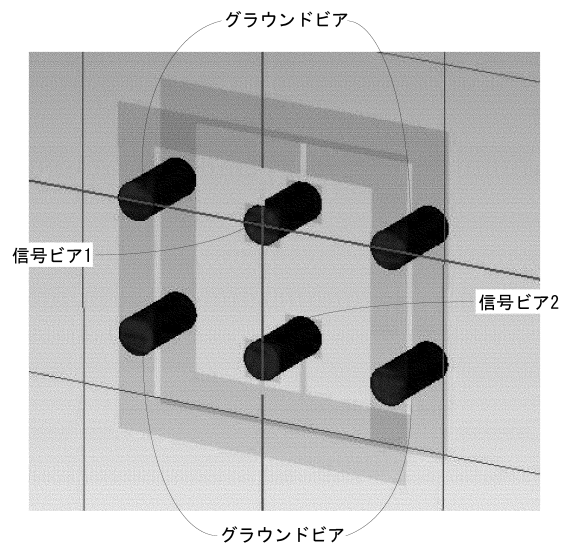
50

び追加を行い、本発明から逸脱することなく、本発明の同様の機能を遂行できることが理解される。したがって、本発明はいかなる単一の実施形態にも限定されるものではなく、むしろ、以下の請求項による広さと範囲において解釈されるべきである。

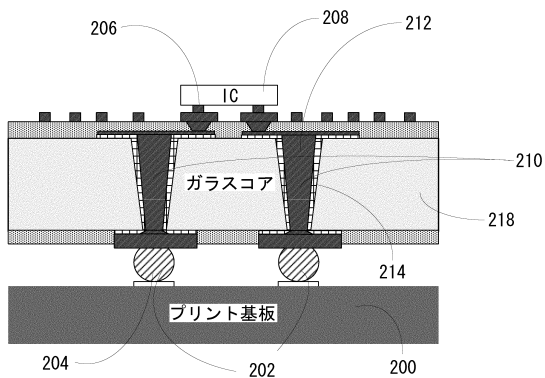
【図1】



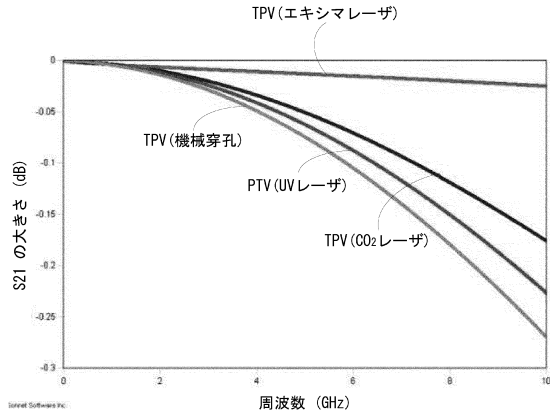
【図3】



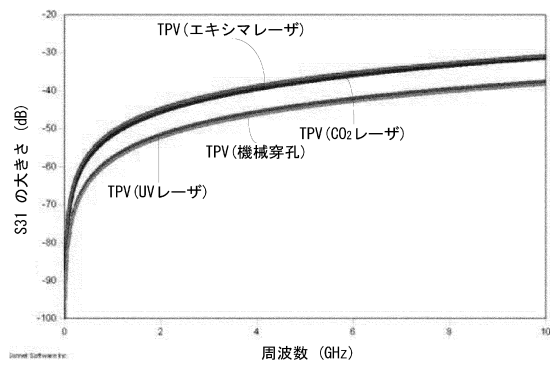
【図2】



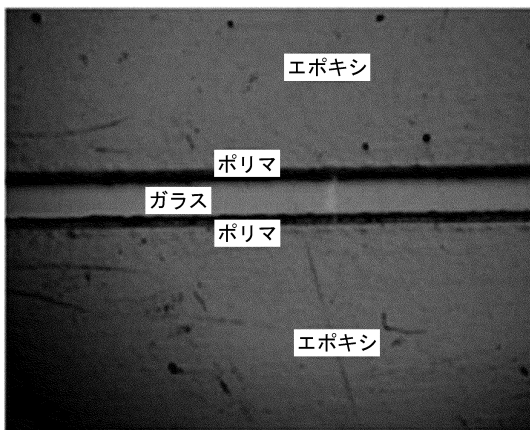
【 図 4 】



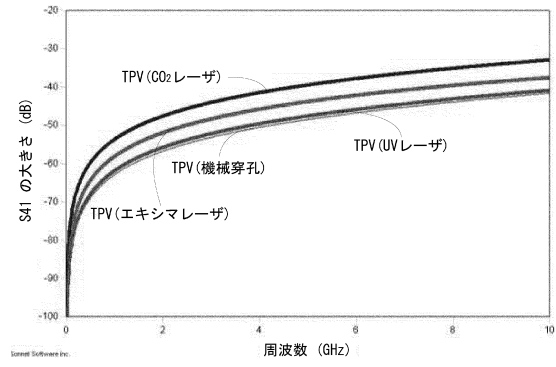
【 図 5 】



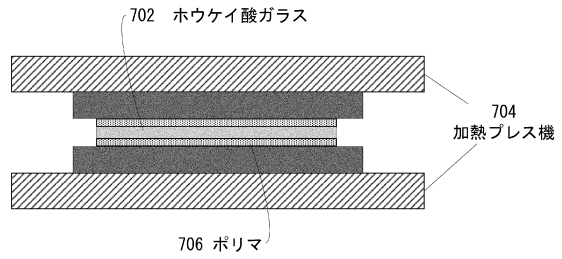
【 図 8 】



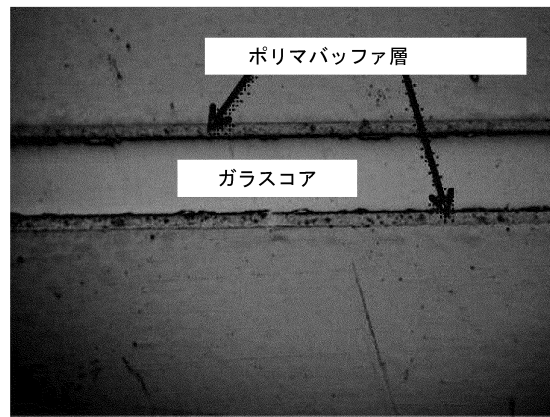
【 図 6 】



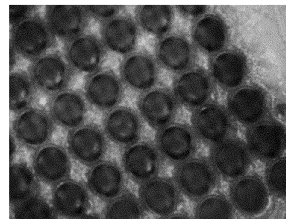
【 図 7 】



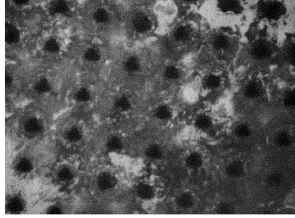
【 図 9 】



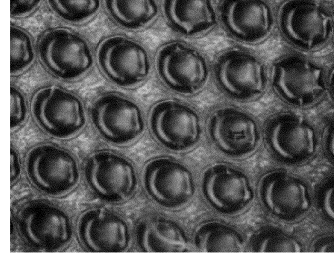
【 図 10 a 】



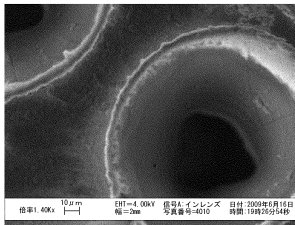
【図10b】



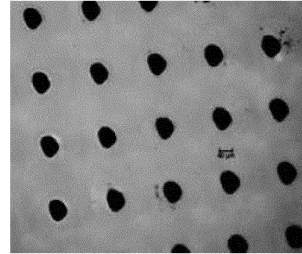
【図11a】



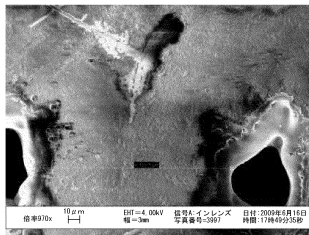
【図10c】



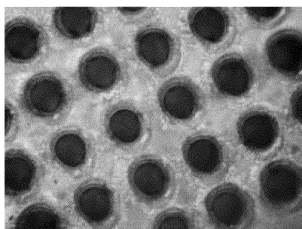
【図11b】



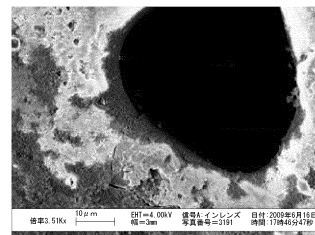
【図10d】



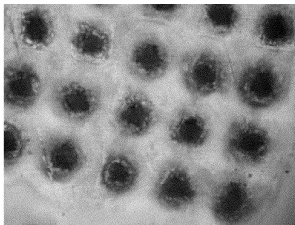
【図12a】



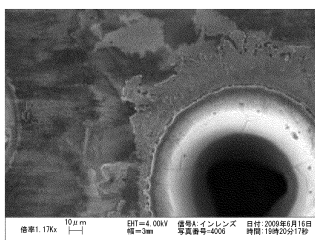
【図12d】



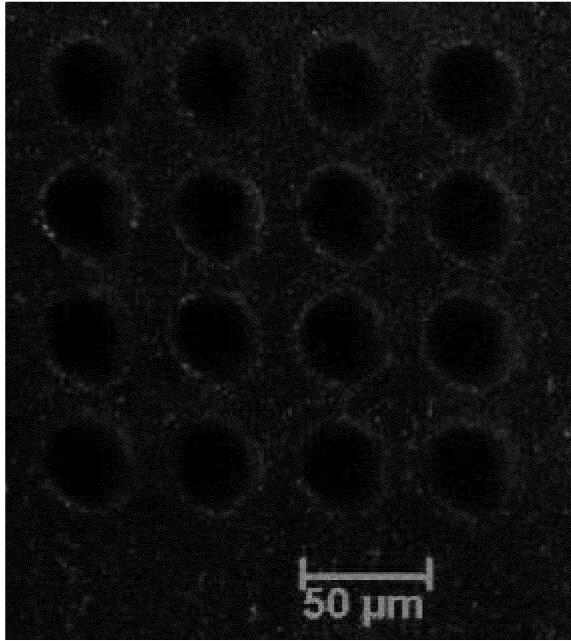
【図12b】



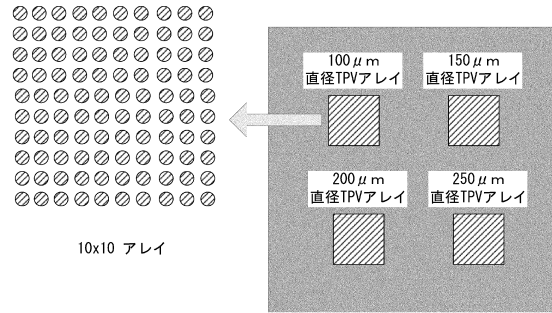
【図12c】



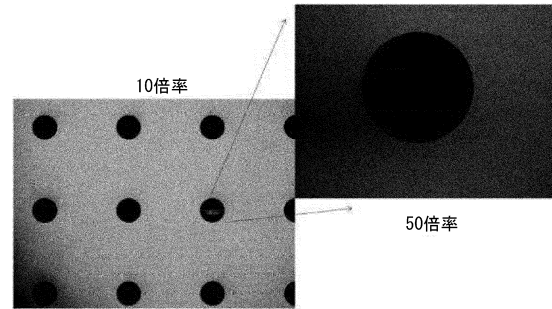
【図 13】



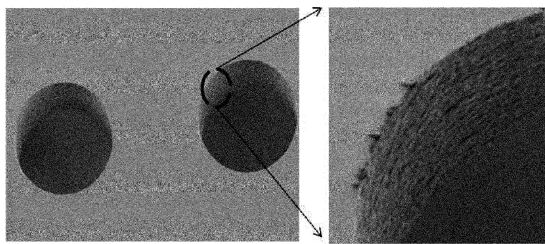
【図 14】



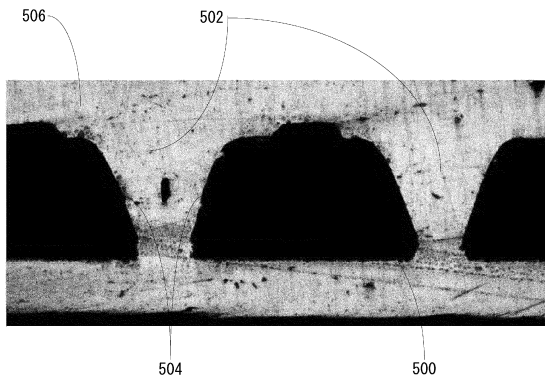
【図 15】



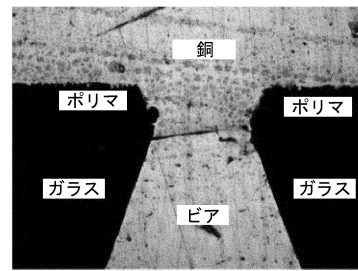
【図 16】



【図 17】

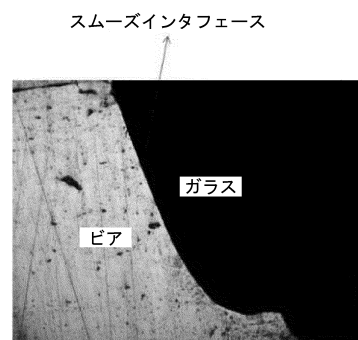


【図 18 a】



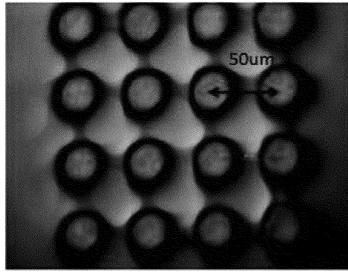
ビアの出口側

【図 18 b】

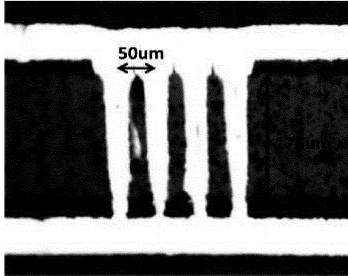


傾斜ビア側壁

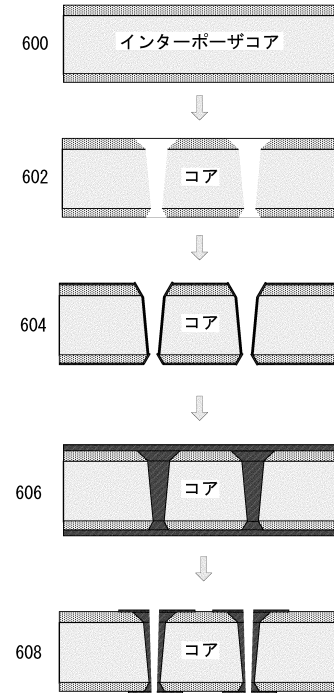
【図19a】



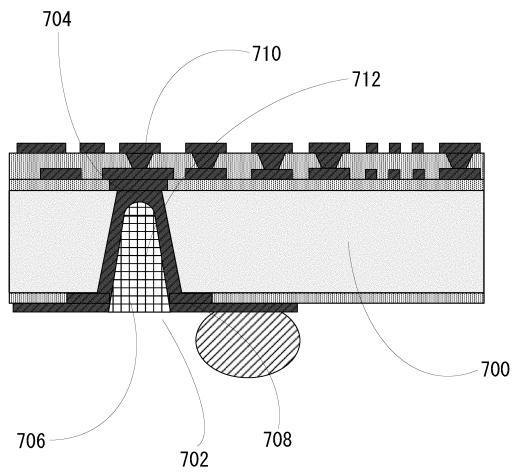
【図19b】



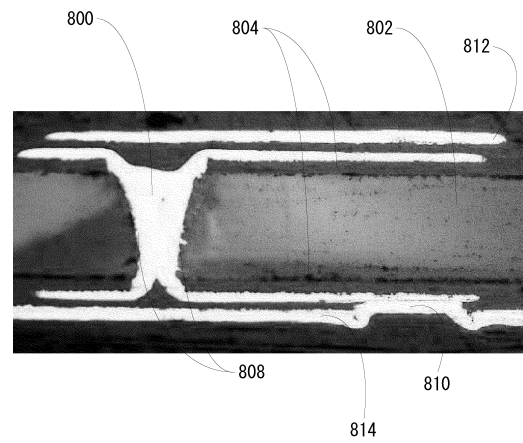
【図20】



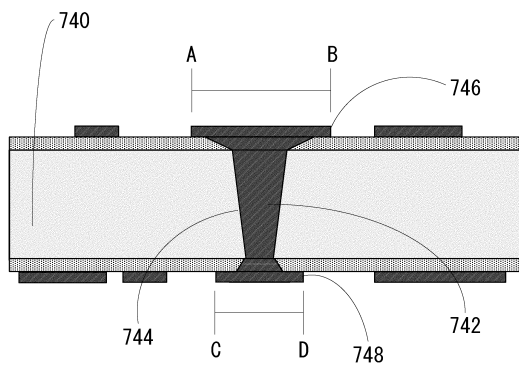
【図21】



【図23】

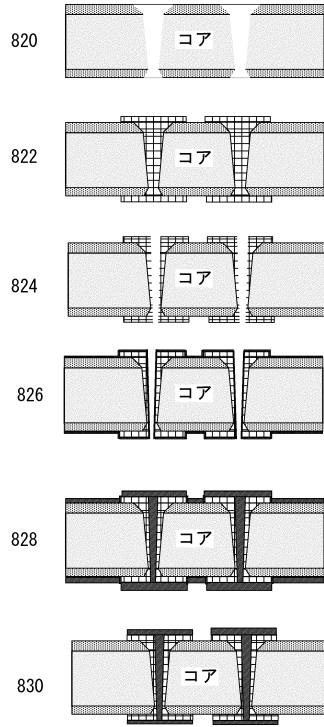


【図22】





【 図 2 4 】



## フロントページの続き

- (72)発明者 リウ、ファン  
 アメリカ合衆国、ジョージア州 30318、アトランタ、アパートメント ビー、ホリー ストリート 1100
- (72)発明者 タムマラ、リャオ、アール.  
 アメリカ合衆国、ジョージア州 30642、グリーンズボロ、ディヴィスン レーン 1040
- (72)発明者 スクマラン、ビジャ  
 アメリカ合衆国、ジョージア州 30329、アトランタ、ドルイド パレー ドライブ 1406 イー .
- (72)発明者 スリドハラン、ヴィベック  
 アメリカ合衆国 ジョージア州 30318、アトランタ、リンチ アベニュー ノースウエスト 511
- (72)発明者 チェン、キアオ  
 アメリカ合衆国 ジョージア州 30309、アトランタ、アパートメント ビービー9、ノースウエスト、ノースサイド サークル 500

審査官 深沢 正志

- (56)参考文献 特開2002-359446(JP,A)  
 特開2010-010592(JP,A)  
 特開2007-059452(JP,A)  
 特開2005-310934(JP,A)  
 米国特許出願公開第2005/0121768(US,A1)

## (58)調査した分野(Int.Cl., DB名)

H01L 23/12 - 23/15  
 H01L 23/32