



1. 一种像素驱动电路,其特征在于,包括:第一存储子电路、阈值补偿子电路、重置子电路、数据写入子电路、第二存储子电路、发光控制子电路、驱动晶体管和发光单元;其中,所述第一存储子电路与所述驱动晶体管、所述补偿子电路和所述第二存储子电路连接于第一节点;所述第二存储子电路与所述重置子电路和所述数据写入子电路连接于第二节点;所述发光控制子电路与所述重置子电路和所述发光单元连接于第三节点;阈值补偿子电路与驱动晶体管和发光控制子电路连接于第四节点;

在重置阶段,所述阈值补偿子电路和所述重置子电路响应于第二控制信号、所述发光控制子电路响应于第三控制信号,通过第一电源电压信号及调用所述第一存储子电路和所述第二存储子电路,将所述第一节点和所述第二节点进行重置;

在补偿阶段,所述阈值补偿子电路响应于所述第二控制信号,并将阈值补偿电压写入所述第一节点,以对所述驱动晶体管进行阈值电压补偿;以及所述重置子电路响应于所述第二控制信号,而将所述第三节点的电压写入所述第二节点;

在数据写入阶段,所述数据写入子电路响应于第一控制信号,并将所述数据电压信号写入所述第二节点,以对所述第二存储子电路进行充电;

在发光阶段,所述发光控制子电路响应于所述第三控制信号,而将所述驱动晶体管输出的驱动电流输出给发光单元,以使所述发光单元发光。

2. 根据权利要求1所述的像素驱动电路,其特征在于,所述阈值补偿子电路包括第二晶体管,其中,所述第二晶体管的控制极与第二控制信号端连接,其第一极与所述第一节点连接,其第二极与所述第四节点连接。

3. 根据权利要求1所述的像素驱动电路,其特征在于,所述发光控制子电路包括第三晶体管,其中,所述第三晶体管的控制极与第三控制信号端连接,其第一极与所述第四节点连接,其第二极与所述第三节点连接。

4. 根据权利要求1所述的像素驱动电路,其特征在于,所述重置子电路包括第四晶体管,其中,所述第四晶体管的控制极与第二控制信号端连接,其第一极与所述第三节点连接,其第二极与所述第二节点连接。

5. 根据权利要求1所述的像素驱动电路,其特征在于,所述数据写入子电路包括第五晶体管,所述第五晶体管的控制极与第一控制信号端连接,其第一极与数据电压信号端连接,其第二极与所述第二节点连接。

6. 根据权利要求1所述的像素驱动电路,其特征在于,所述第一存储子电路包括第一电容,所述第一电容的第一端与第一电源电压信号端连接,其第二端与所述第一节点连接。

7. 根据权利要求1所述的像素驱动电路,其特征在于,所述第二存储子电路包括第二电容,所述第二电容的第一端与所述第一节点连接,其第二端与所述第二节点连接。

8. 一种应用于如权利要求1至7中任一项所述的像素驱动电路的驱动方法,其特征在于,像素驱动电路包括第一存储子电路、阈值补偿子电路、放电子电路重置子电路、数据写入子电路、第二存储子电路、发光控制子电路、驱动晶体管和发光单元,所述驱动方法包括:

在重置阶段:通过第一电源电压信号及调用所述第一存储子电路和所述第二存储子电路,将所述第一节点和所述第二节点进行重置;

在补偿阶段:阈值补偿子电路将阈值补偿电压写入所述第一节点,以对所述驱动晶体管进行阈值电压补偿;以及所述重置子电路将所述第三节点的电压写入所述第二节点;

在数据输入阶段,所述数据写入子电路将所述数据电压信号写入所述第二节点,以对所述第二存储电容进行充电;

在发光阶段,所述发光控制子电路将驱动电流输出给发光单元以使所述发光单元发光。

9. 一种显示面板,其特征在于,包括权利要求1-7中任一项所述的像素驱动电路。

10. 一种显示装置,其特征在于,包括权利要求9所述的显示面板。

## 像素驱动电路及其驱动方法、显示面板和显示装置

### 技术领域

[0001] 本公开属于显示技术领域,具体涉及一种像素驱动电路及其驱动方法、显示面板和显示装置。

### 背景技术

[0002] 有机发光二极管(Organic Light Emitting Diode,OLED)显示器具有低能耗、生产成本低、自发光、宽视角及响应速度快等优点,是当今平板显示器研究领域的热点之一,其中,用于控制OLED进行发光的像素电路的设计是OLED显示器的核心技术内容。

[0003] 由于OLED属于电流驱动,需要稳定的电流来控制其发光。然而,由于工艺制程和器件老化等原因,会使像素电路中驱动OLED发光的驱动晶体管的阈值电压 $V_{th}$ 存在不均匀性,这样导致流过OLED的电流会发生变化使得显示亮度不均,从而影响整个图像的显示效果。并且由于流过每个OLED的电流与驱动晶体管的源极连接的电源电压相关,由于电源电压存在IR DROP(压降)的原因,也会造成不同区域的电流存在差异,进而造成不同区域的OLED出现亮度不均匀现象。

### 发明内容

[0004] 本公开旨在至少解决现有技术中存在的技术问题之一,提供一种像素驱动电路及其驱动方法、显示面板和显示装置。

[0005] 第一方面,本公开实施例提供一种像素驱动电路,包括:第一存储子电路、阈值补偿子电路、重置子电路、数据写入子电路、第二存储子电路、发光控制子电路、驱动晶体管和发光单元;其中,所述第一存储子电路与所述驱动晶体管、所述补偿子电路和所述第二存储子电路连接于第一节点;所述第二存储子电路与所述重置子电路和所述数据写入子电路连接于第二节点;所述发光控制子电路与所述重置子电路和所述发光单元连接于第三节点;阈值补偿子电路与驱动晶体管和发光控制子电路连接于第四节点;

[0006] 在重置阶段,所述阈值补偿子电路和所述重置子电路响应于第二控制信号、所述发光控制子电路响应于第三控制信号,通过第一电源电压信号及调用所述第一存储子电路和所述第二存储子电路,将所述第一节点和所述第二节点进行重置;

[0007] 在补偿阶段,所述阈值补偿子电路响应于所述第二控制信号,并将阈值补偿电压写入所述第一节点,以对所述驱动晶体管进行阈值电压补偿;以及所述重置子电路响应于所述第二控制信号,而将所述第三节点的电压写入所述第二节点;

[0008] 在数据写入阶段,所述数据写入子电路响应于第一控制信号,并将所述数据电压信号写入所述第二节点,以对所述第二存储子电路进行充电;

[0009] 在发光阶段,所述发光控制子电路响应于所述第三控制信号,而将所述驱动晶体管输出的驱动电流输出给发光单元,以使所述发光单元发光。

[0010] 可选地,所述阈值补偿子电路包括第二晶体管,其中,所述第二晶体管的控制极与所述第二信号端连接,其第一极与所述第一节点连接,其第二极与所述第四节点连接。

[0011] 可选地,所述发光控制子电路包括第三晶体管,其中,所述第三晶体管的控制极与所述第三信号端连接,其第一极与所述第四节点连接,其第二极与所述第三节点连接。

[0012] 可选地,所述重置子电路包括第四晶体管,其中,所述第四晶体管的控制极与所述第二信号端连接,其第一极与所述第三节点连接,其第二极与所述第二节点连接。

[0013] 可选地,所述数据写入子电路包括第五晶体管,所述第五晶体管的控制极与所述第一信号端连接,其第一极与所述数据电压信号端连接,其第二极与所述第二节点连接。

[0014] 可选地,所述第一存储子电路包括第一电容,所述第一电容的第一端与所述第一电源电压信号端连接,其第二端与所述第一节点连接。

[0015] 可选地,所述第二存储子电路包括第二电容,所述第二电容的第一端与所述第一节点连接,其第二端与所述第二节点连接。

[0016] 第二方面,本公开实施例提供一种应用于上述像素驱动电路的驱动方法,像素驱动电路包括第一存储子电路、阈值补偿子电路、放电子电路重置子电路、数据写入子电路、第二存储子电路、发光控制子电路、驱动晶体管和发光单元,所述驱动方法包括:

[0017] 在重置阶段:通过第一电源电压信号及调用所述第一存储子电路和所述第二存储子电路,将所述第一节点和所述第二节点进行重置;

[0018] 在补偿阶段:阈值补偿子电路将阈值补偿电压写入所述第一节点,以对所述驱动晶体管进行阈值电压补偿;以及所述重置子电路将所述第三节点的电压写入所述第二节点;

[0019] 在数据输入阶段,所述数据写入子电路将所述数据电压信号写入所述第二节点,以对所述第二存储电容进行充电;

[0020] 在发光阶段,所述发光控制子电路将驱动电流输出给发光单元以使所述发光单元发光。

[0021] 第三方面,本公开实施例提供一种显示面板,其包括上述的像素驱动电路。

[0022] 第四方面,本公开实施例提供一种显示装置,其包括上述的显示面板。

## 附图说明

[0023] 图1为本公开实施例提供的一种像素驱动电路的结构框图;

[0024] 图2为本公开实施例提供的一种像素驱动电路的电路图;

[0025] 图3为本公开实施例提供的一种像素驱动电路的时序图;

[0026] 图4-图7为根据本公开实施例提供的一种像素驱动电路在不同时序阶段的工作状态图。

## 具体实施方式

[0027] 为使本领域技术人员更好地理解本公开的技术方案,下面结合附图和具体实施方式对本公开作进一步详细描述。

[0028] 除非另外定义,本公开使用的技术术语或者科学术语应当为本公开所属领域内具有一般技能的人士所理解的通常意义。本公开中使用的“第一”、“第二”以及类似的词语并不表示任何顺序、数量或者重要性,而只是用来区分不同的组成部分。同样,“一个”、“一”或者“该”等类似词语也不表示数量限制,而是表示存在至少一个。“包括”或者“包含”等类似

的词语意指出现该词前面的元件或者物件涵盖出现在该词后面列举的元件或者物件及其等同,而不排除其他元件或者物件。“连接”或者“相连”等类似的词语并非限定于物理的或者机械的连接,而是可以包括电性的连接,不管是直接的还是间接的。“上”、“下”、“左”、“右”等仅用于表示相对位置关系,当被描述对象的绝对位置改变后,则该相对位置关系也可能相应地改变。

[0029] 在相关技术中,显示装置中的各亚像素的像素驱动电路所需要的电源电压信号通过布置在显示装置的显示面板中的电源电压信号线传输。例如,显示面板包括多条沿列方向延伸的电源电压信号线,每列亚像素的像素驱动电路与一条电源电压信号线耦接。显示面板的一侧设置有驱动电路板,驱动电路板与多条电源电压信号线耦接,可以为电源电压信号线供给电源电压信号。

[0030] 然而,由于驱动电路板设置于显示面板的一侧,电源电压信号在电源电压信号线上传输的过程中存在信号衰减的情况,并且随着传输距离(即电源电压信号线上的位置点与驱动电路板的距离)的增大,电源电压信号衰减的越多;即最靠近驱动电路板的位置信号衰减最小,最远离驱动电路板的位置信号衰减最大。从而导致提供给同一列中每个亚像素的像素驱动电路的电源电压信号不同,这样就会导致与像素驱动电路耦接的各发光器件的发光亮度的不同,进而导致显示装置出现发光亮度不均匀的问题(mura)。

[0031] 此外,像素驱动电路中包括用于驱动发光器件发光的驱动晶体管,由于驱动晶体管的制备工艺的不稳定性,因此会导致驱动晶体管的阈值电压偏移,不同亚像素中驱动晶体管的阈值电压的偏移量不同,最终导致显示装置的屏幕出现发光亮度不均匀的问题。

[0032] 需要说明的是,本发明实施例中的所采用的晶体管可以为薄膜晶体管或场效应管或其他特性的相同器件,由于采用的晶体管的源极和漏极是对称的,所以其源极、漏极是没有区别的。在本发明实施例中,为区分晶体管的源极和漏极,将其中一极称为第一极,另一极称为第二极,栅极称为控制极。此外按照晶体管的特性区分可以将晶体管分为N型和P型,以下实施例中是以晶体管T2-T4为P型晶体管、T1为N型晶体管为例进行说明的,当采用P型晶体管时,第一极为P型晶体管的源极,第二极为P型晶体管的漏极,栅极输入低电平时,源漏极导通;当采用N型晶体管时,第一极为N型晶体管的源极,第二极为N型晶体管的漏极,栅极输入高电平时,源漏极导通。可以想到的是采用N型晶体管或者P型晶体管实现是本领域技术人员可以在没有付出创造性劳动前提下轻易想到的,因此均在本发明实施例的保护范围内的。

[0033] 在此需要说明的是,本发明实施例中以晶体管T2-T4均为采用P型晶体管为例,则工作电平是指使得P型晶体管开启工作的有效电平,即为低电平,非工作电平则指高电平。以晶体管T1均为采用N型晶体管为例,则工作电平是指使得N型晶体管开启工作的有效电平,即为高电平,非工作电平则指低电平。

[0034] 其中,在本发明实施例中发光单元包括但不限于有机电致发光二极管OLED,以下以发光器件为OLED为例进行说明。其中,OLED的第一极则为阳极,第二极则为阴极。

[0035] 为解决上述问题,第一方面,本公开实施例提供了一种像素驱动电路,图1为一种像素驱动电路的结构框图,如图1所示,像素驱动电路包括:第一存储子电路1、阈值补偿子电路2、重置子电路3、数据写入子电路4、第二存储子电路5、发光控制子电路6、驱动晶体管T1和OLED。其中,第一存储子电路1与驱动晶体管T1、补偿子电路2和第二存储子电路5连接

于第一节点A,第二存储子电路5与重置子电路3和数据写入子电路4连接于第二节点B,发光控制子电路6与重置子电路3和OLED连接于第三节点C,阈值补偿子电路2与驱动晶体管T1和发光控制子电路6连接于第四节点D。

[0036] 在重置阶段,阈值补偿子电路2和重置子电路3响应于第二控制信号端S2发送的第二控制信号、发光控制子电路6响应于第三控制信号端S3发送的第三控制信号,通过第一电源电压信号端VDD输入的第一电源电压信号及调用第一存储子电路1和第二存储子电路5,将第一节点A和第二节点B处的电压进行重置,重置为同一电位的电压。

[0037] 在补偿阶段,阈值补偿子电路2响应于第二控制信号端S2发送的第二控制信号,并将阈值补偿电压 $V_{th}$ 写入第一节点A,以对驱动晶体管T1进行阈值电压补偿;以及重置子电路3响应于第二控制信号端S2发送的第二控制信号,而将第三节点C的电压写入第二节点B。

[0038] 在数据写入阶段,数据写入子电路4响应于第一控制信号端S1发送的第一控制信号,并将数据电压信号端Vdata发送的数据电压信号写入第二节点B,以对第二存储子电路5进行充电。

[0039] 在发光阶段,发光控制子电路6响应于第三控制信号端S3发送的第三控制信号,而将驱动晶体管T1输出的驱动电流输出给OLED,以使OLED发光。

[0040] 由于在本公开实施例的像素驱动电路中设置有阈值补偿子电路2,该阈值补偿子电路2响应于第二控制信号,并将阈值补偿电压 $V_{th}$ 写入第一节点A,以对驱动晶体管T1进行阈值电压补偿,因此,在通过驱动晶体管T1驱动OLED进行发光(像素显示)时,向OLED写入驱动电流,确定电流的大小与驱动晶体管T1的阈值电压无关,从而消除了驱动晶体管T1的阈值电压 $V_{th}$ 对OLED的驱动电流的影响,有效提升显示面板中OLED的亮度均匀性。

[0041] 在一些实施例中,阈值补偿子电路2包括第二晶体管T2,其中,第二晶体管T2的栅极与第二控制信号端S2连接,其源极与第一节点A连接,其漏极与第四节点D连接。

[0042] 具体的,第二控制信号端S2写入第二控制信号,第一电源电压信号端VDD写入第二电源电压信号VDDH,驱动晶体管T1和第二晶体管T2被打开,第二电源电压信号VDDH通过驱动晶体管T1和第二晶体管T2写入第一节点A,直到驱动晶体管T1截止。第一节点A的电位为第二电压信号VDDH和驱动晶体管T1的阈值电压 $V_{th}$ 之和,也即给第一节点A写入阈值补偿电压 $V_{th}$ 。

[0043] 在一些实施例中,发光控制子电路6包括第三晶体管T3,其中,第三晶体管T3的栅极与第三控制信号端S3连接,其源极与第四节点D连接,其漏极与第三节点C连接,在此需要说明的是,第三晶体管T3的漏极与OLED的阳极连接于第三节点C,OLED的阴极连接第二电源电压端VSS。

[0044] 具体的,第三控制信号端S3写入第三控制信号,第一电源电压信号端VDD写入第二电源电压信号VDDH,驱动晶体管T1和第三晶体管T3打开,此时驱动晶体管T1产生的驱动电流则输出给OLED,以驱动OLED发光。

[0045] 在一些实施例中,重置子电路3包括第四晶体管T4,其中,第四晶体管T4的栅极与第二控制信号端S2连接,其源极与第三节点C连接,其漏极与第二节点B连接。

[0046] 具体的,第二控制信号端S2写入第二控制信号,第四晶体管T4打开,第三节点C的电压通过第四晶体管T4被写入第二节点B。

[0047] 在一些实施例中,数据写入子电路4包括第五晶体管T5,第五晶体管T5的栅极与第

一控制信号端S1连接,其源极与数据电压信号端Vdata连接,其漏极与第二节点B连接。

[0048] 具体的,第一控制信号端S1写入第一控制信号,第五晶体管T5打开,将数据电压信号端Vdata输出的数据电压信号写入第二节点B,以对第二存储子电路5进行充电。

[0049] 在一些实施例中,第一存储子电路1包括第一电容C1,第一电容C1的第一端与第一电源电压信号端VDD连接,其第二端与第一节点A连接。

[0050] 在一些实施例中,第二存储子电路5包括第二电容C2,第二电容C2的第一端与第一节点A连接,其第二端与第二节点B连接。

[0051] 在一个具体示例中,如图2所示,像素驱动电路包括第一存储子电路1、阈值补偿子电路2、重置子电路3、数据写入子电路4、第二存储子电路5、发光控制子电路6、驱动晶体管T1和OLED;其中,阈值补偿子电路2包括第二晶体管T2;发光控制子电路6包括第三晶体管T3;重置子电路3包括第四晶体管T4;数据写入子电路4包括第五晶体管T5;第一存储子电路1包括第一电容C1;第二存储子电路5包括第二电容C2;其中,驱动晶体管T1的栅极连接于第一节点A,驱动晶体管T1的源极连接第一电源电压信号端VDD,驱动晶体管T1的源极连接于第四节点D;第二晶体管T2的栅极连接第二控制信号端S2,第二晶体管T2的源极连接第一节点A,第二晶体管T2的漏极连接于第四节点D;第三晶体管T3的栅极与第三控制信号端S3连接,第三晶体管T3的源极连接于第四节点D,第三晶体管T3的漏极连接于第三节点C;第四晶体管T4的栅极与第二控制信号端S2连接,第四晶体管T4的源极连接于第二节点B,第四晶体管T4的漏极连接于第三节点C;第五晶体管T5的栅极与第一控制信号端S1连接,第五晶体管T5的源极连接于第二节点B,第五晶体管T5的漏极连接于数据电压信号端Vdata;第一电容C1的第一端连接第一电源电压信号端VDD,第一电容C1的第二端连接于第一节点A;第二电容C2的第一端连接于第一节点A,第二电容C2的第二端连接于第二节点B;OLED的阳极与第三节点C连接,OLED的阴极与第二电源电压信号端VSS连接。

[0052] 由于在本发明实施例的像素驱动电路中设置有阈值补偿子电路2,且该阈值补偿子电路2包括第二晶体管T2,当第二控制信号端S2发送的第二控制信号为低电平,阈值补偿子电路2将阈值补偿电压 $V_{th}$ 写入第一节点A,以对驱动晶体管T1进行阈值电压补偿,因此,在通过驱动晶体管T1驱动OLED进行发光(像素显示)时,向OLED写入驱动电流,确定电流的大小与驱动晶体管T1的阈值电压无关,从而消除了驱动晶体管T1的阈值电压 $V_{th}$ 对OLED的驱动电流的影响,有效提升显示面板中OLED的亮度均匀性。

[0053] 需要说明的是,在本公开的实施例中,第一电容C1和第二电容C2可以通过工艺制程单独制作的电容器件,例如通过制作专门的电容电极来实现电容器件,该电容器的各个电容电极可以通过金属层、半导体层(例如掺杂多晶硅)等实现。电容器也可以是薄膜晶体管之间的寄生电容,或者通过薄膜晶体管本身与其他器件、线路来实现,又或者利用电路自身线路之间的寄生电容来实现。

[0054] 并且,在本公开的实施例提供的电路中,第一节点A、第二节点B、第三节点C以及第四节点D并非表示实际存在的部件,而是表示电路图中相关电连接的汇合点,也就是说,这些节点是由电路图中相关电连接的汇合点等效而成的节点。

[0055] 此外,在本公开的实施例中,第一存储子电路1、阈值补偿子电路2、重置子电路3、数据写入子电路4、第二存储子电路5以及发光控制子电路6的具体实现方式不局限于上面描述的方式,其可以为任意使用的实现方式,例如为本领域技术人员熟知的常规连接方式,

只需保证实现相应功能即可。上述示例并不能限制本公开的保护范围。在实际应用中,技术人员可以根据情况选择使用或不适用上述各电路中的一个或多个,基于前述各电路的各种组合变型均不脱离本公开的原理,对此不再赘述。

[0056] 第二方面,本公开实施例还提供了一种像素驱动电路的驱动方法,该像素驱动电路的驱动方法应用于如上述实施例所述的像素驱动电路(可参见图1和图2)。

[0057] 如图3所示,该驱动方法包括:一个帧周期包括重置阶段P1、补偿阶段P2、数据写入阶段P3和发光阶段P4。

[0058] 在重置阶段P1:通过第一电源电压信号VDDL及调用第一存储子电路1和第二存储子电路5,将第一节点A和第二节点B进行重置。

[0059] 示例性的,如图3和图4所示,在重置阶段P1, $S1=1, S2=0, S3=0, VDD=0, Vdata=0$ 。

[0060] 由于 $S1=1, S2=0, S3=0$ ,因此,第五晶体管T5关断,第二晶体管T2、第三晶体管T3和第二晶体管T4均打开;由于 $VDD=0$ 即第一电源电压端输出低电平信号VDDL,因此,驱动晶体管T1关断;

[0061] 在第一电容C1和第二电容C2耦合作用下,第一节点A和第二节点B处于充电分享状态后其电压重置于同一个低点电压VL,此时 $VL < VSS + V_{th\_OLED}$ ,可以防止OLED闪烁(Flicker)。

[0062] 在补偿阶段P2:阈值补偿子电路2将阈值补偿电压 $V_{th}$ 写入第一节点A,以对驱动晶体管T1进行阈值电压补偿;以及重置子电路3将第三节点C的电压写入第二节点B。

[0063] 示例性的,如图3和图5所示,在补偿阶段P2, $S1=1, S2=0, S3=1, VDD=1, Vdata=1$ ,此时,第二晶体管T2和第四晶体管T4打开,第三晶体管T3和第五晶体管T5关闭; $VDD=1$ 即第一电源电压信号端VDD输出高电平信号VDDH,因此,驱动晶体管T1打开。为了能够满足补偿,第一节点A点和第二节点B点的电压需要满足如下要求: $V_A < VDD - |V_{th\_T1}|, V_B > VSS\_COMP + V_{th\_OLED}$  ( $VSS\_COMP$ 是VSS在补偿阶段时的电压)。

[0064] 具体的,可根据下述公式①/②分别设置第一节点电压 $V_A < VDD - |V_{th\_T1}|$ ,第二节点电压 $V_B > VSS\_COMP + V_{th\_OLED}$ :

[0065] 公式① $V_A = VL + (VDDH - VDDL) \times (C1 \times (C2 + COLED)) / (C1 \times (C2 + COLED) + C2 \times COLED)$

[0066] 公式② $V_B = VL + (VDDH - VDDL) \times (C1 \times C2) / (C1 \times C2 + COLED) + C2 \times COLED$ ,其中C1是第一电容的电容值,C2是第二电容的电容值,COLED是OLED的寄生电容值。

[0067] 在本实施例中,第二控制信号端S2写入第二控制信号,第一电源电压信号端VDD写入第二电压信号VDDH即高电平信号,第二晶体管T2和第四晶体管T4被打开,第二电压信号VDDH通过驱动晶体管T1和第二晶体管T2写入第一节点A,直到驱动晶体管T1截止,此时第一节点A的电压 $V_A = VDDH - |V_{th\_T1}|$ 。

[0068] 由于第四晶体管T4导通,此时第三节点C的电压VC与第二节点B的电压VB相同,因此,第二节点B的电位 $V_B = V_C = VSS\_COMP + V_{th\_OLED}$ 。

[0069] 在数据输入阶段P3:数据写入子电路4将数据电压信号写入第二节点B,以对第二存储电容5进行充电。

[0070] 示例性的,如图3和图6所示,在数据写入阶段P3, $S1=1, S2=1, S3=1, VDD=1, Vdata=0$ ;此时,驱动晶体管T1和第五晶体管T5打开,第二晶体管T2、第三晶体管T3和第四

晶体管T4关闭。

[0071] 由于第五晶体管T5打开,因此,数据电压信号Vdata写入第二节点B,由电容的自举效应,并根据电荷守恒定律可知第一节点电压VA被抬升为: $VA = VDDH - |V_{th\_T1}| - (VSS\_COMP + V_{th\_OLED} - Vdata) \times C2 / (C1 + C2)$ 。

[0072] 在发光阶段P4:发光控制子电路6将驱动电流输出给OLED以使OLED发光。

[0073] 示例性的,如图3和图7所示,在发光阶段阶段P4, $S1 = 1, S2 = 1, S3 = 0, VDD = 1, Vdata = 1$ ;此时,驱动晶体管T1和第三晶体管T3打开,OLED像素开始发光。

[0074] 驱动电流如下:

$$I_{OLED} = \frac{1}{2} \mu_1 C_{ox} (W/L)_1 (VSG_{T1} - |V_{th\_T1}|)^2$$

$$= \frac{1}{2} \mu_1 C_{ox} (W/L)_1 (VDDH - VA - |V_{th\_T1}|)^2$$

[0075]

$$= \frac{1}{2} K \{ VDDH - VDDH + |V_{th\_T1}| + (VSS\_COMP + V_{TH\_OLED} - Vdata) \times \frac{C2}{C1 + C2} - |V_{th\_T1}| \}^2$$

$$= \frac{1}{2} K \{ (VSS\_COMP + V_{TH\_OLED} - Vdata) \times \frac{C2}{C1 + C2} \}^2$$

[0076] 其中, $\mu_1$ 是T1的迁移率, $C_{ox}$ 是T1的单位面积的栅氧化层电容, $(W/L)_1$ 是T1驱动管的宽长比。

[0077] 由上驱动电流的计算公式可知,驱动晶体管T1所产生的驱动电流的大小与驱动晶体管T1的阈值电压Vth、第一电源电压信号端VDD处接收的第二电源电压信号VDDH均无关,因此驱动晶体管T1所产生的驱动电流的大小不受其阈值电压偏移、电源电压信号衰减的影响,避免了因制备工艺引起的各像素驱动电路中驱动晶体管T1的阈值电压的不同导致驱动电流的大小不同,以及电源电压信号衰减而造成驱动电流的大小不同对发光器件D的发光亮度的影响,从而提高了各发光器件D的发光亮度的均一性。

[0078] 第三方面,本公开实施例提供一种显示面板,包括本公开实施例提供的上述任一种像素驱动电路。该显示面板解决问题的原理与前述像素驱动电路相似,因此该显示面板的实施可以参见前述像素驱动电路的实施,重复之处在此不再赘述。

[0079] 在具体实施时,在发光器件为OLED时,本发明实施例提供的显示面板可以为有机电致发光显示面板。

[0080] 在具体实施时,本发明实施例提供的显示面板可以为:手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。对于该显示面板的其它必不可少的组成部分均为本领域的普通技术人员应该理解具有的,在此不做赘述,也不应作为对本发明的限制。

[0081] 第四方面,本公开实施例提供一种显示装置,包括上述的显示面板。其中,可以是显示不论运动(例如,视频)还是固定(例如,静止图像)的且不论文字还是的图像的任何装置。更明确地说,预期所述实施例可实施在多种电子装置中或与多种电子装置关联,所述多种电子装置例如(但不限于)移动电话、无线装置、个人数据助理(PDA)、手持式或便携式计算机、GPS接收器/导航器、相机、MP4视频播放器、摄像机、游戏控制台、手表、时钟、计算器、电视监视器、平板显示器、计算机监视器、汽车显示器(例如,里程表显示器等)、导航仪、座舱控制器和/或显示器、相机视图的显示器(例如,车辆中后视相机的显示器)、电子相片、电子广告牌或指示牌、投影仪、建筑结构、包装和美学结构(例如,对于一件珠宝的图像的显示

器)等。

[0082] 可以理解的是,以上实施方式仅仅是为了说明本公开的原理而采用的示例性实施方式,然而本公开并不局限于此。对于本领域内的普通技术人员而言,在不脱离本公开的精神和实质的情况下,可以做出各种变型和改进,这些变型和改进也视为本公开的保护范围。



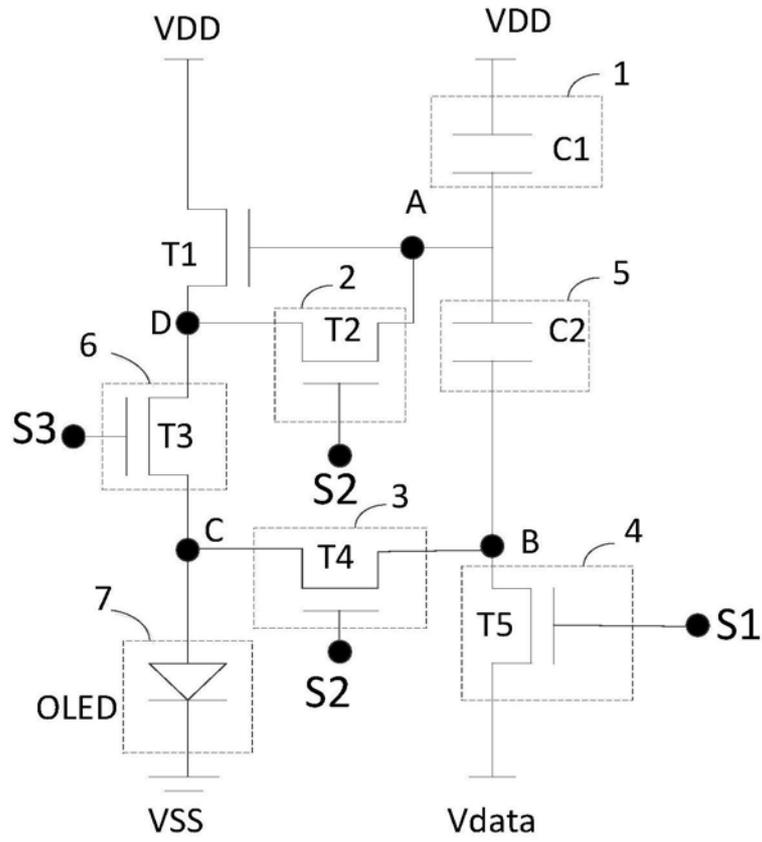


图2

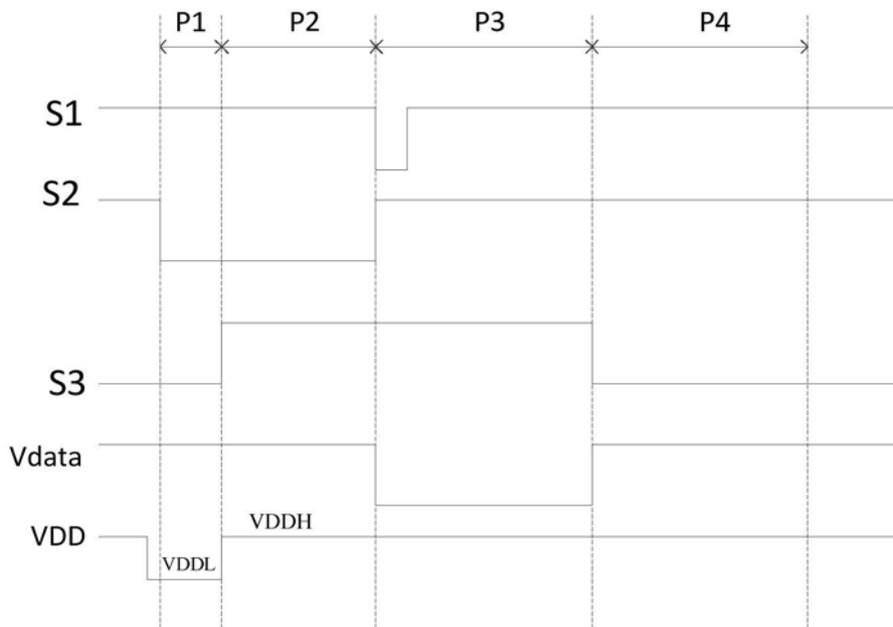


图3

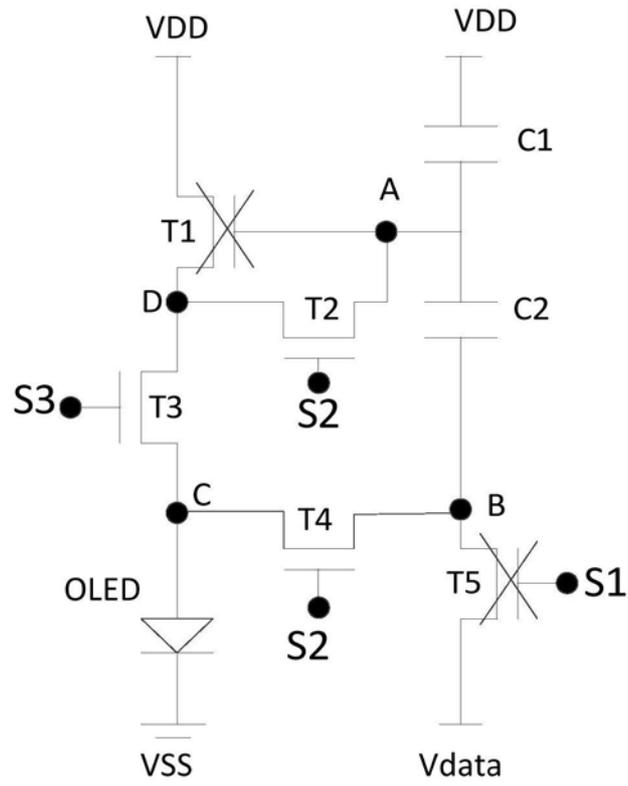


图4

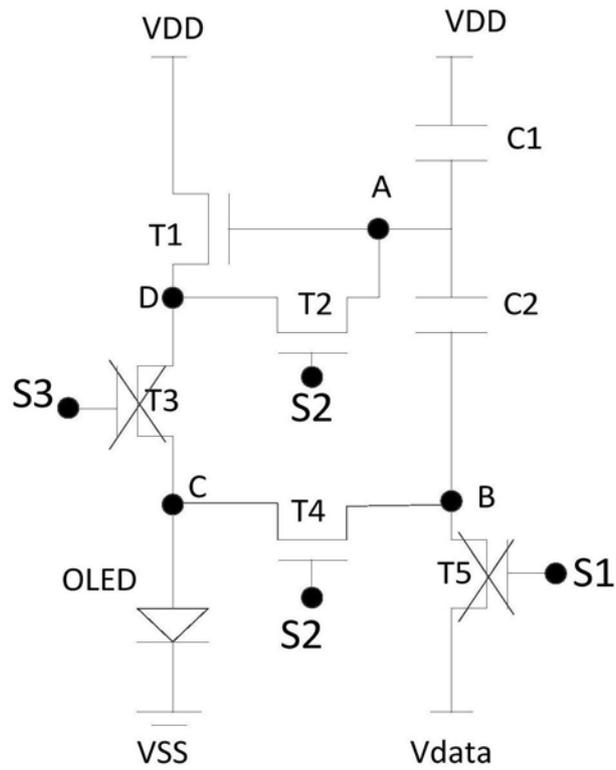


图5

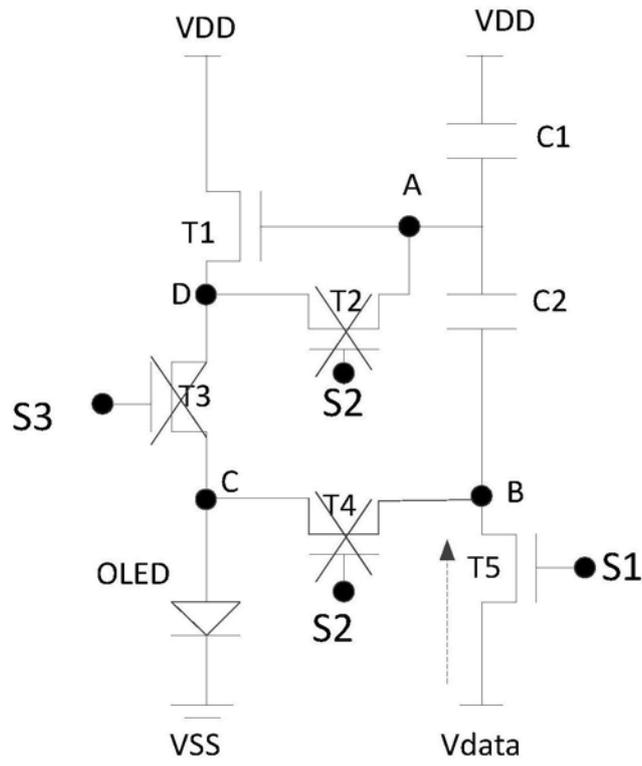


图6

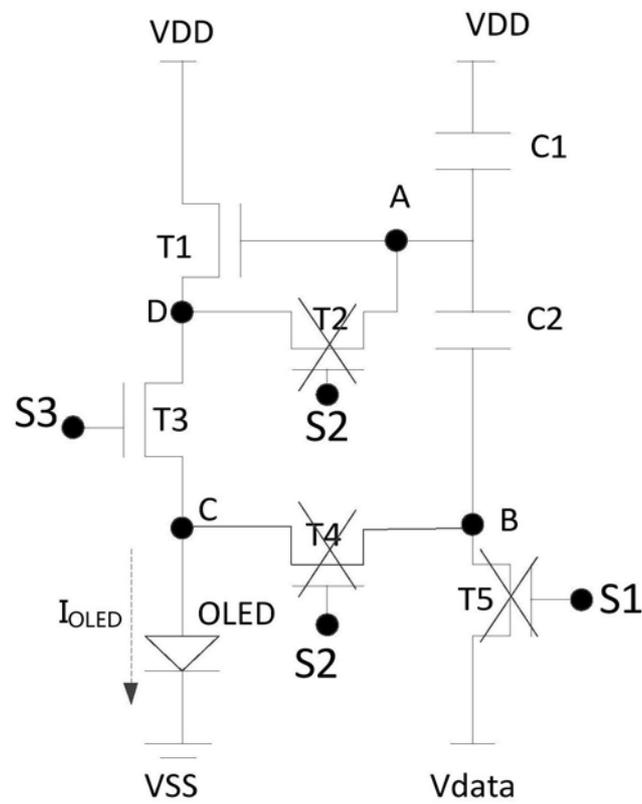


图7