



(12) 发明专利

(10) 授权公告号 CN 110197864 B

(45) 授权公告日 2022.06.14

(21) 申请号 201910140687.1

(22) 申请日 2019.02.26

(65) 同一申请的已公布的文献号  
申请公布号 CN 110197864 A

(43) 申请公布日 2019.09.03

(30) 优先权数据

- 10-2018-0023040 2018.02.26 KR
- 10-2018-0025057 2018.03.02 KR
- 10-2018-0025056 2018.03.02 KR
- 10-2018-0025055 2018.03.02 KR
- 10-2018-0033157 2018.03.22 KR
- 10-2018-0050570 2018.05.02 KR
- 10-2018-0050569 2018.05.02 KR
- 10-2018-0050568 2018.05.02 KR
- 10-2018-0050566 2018.05.02 KR

(73) 专利权人 世迈克琉明有限公司  
地址 韩国京畿道

(72) 发明人 金灵珉 金奉焕 韩定佑

(74) 专利代理机构 北京三友知识产权代理有限公司 11127

专利代理师 刘久亮 黄纶伟

(51) Int.Cl.

H01L 33/48 (2010.01)

H01L 33/60 (2010.01)

H01L 33/62 (2010.01)

(56) 对比文件

US 2006138443 A1, 2006.06.29

CN 1860620 A, 2006.11.08

TW 200919780 A, 2009.05.01

CN 103515511 A, 2014.01.15

CN 106972093 A, 2017.07.21

US 2001042865 A1, 2001.11.22

CN 102460748 A, 2012.05.16

CN 1822365 A, 2006.08.23

US 2017309602 A1, 2017.10.26

CN 102760816 A, 2012.10.31

CN 103187508 A, 2013.07.03

CN 103346247 A, 2013.10.09

CN 103620804 A, 2014.03.05

审查员 聂一琴

权利要求书1页 说明书27页 附图17页

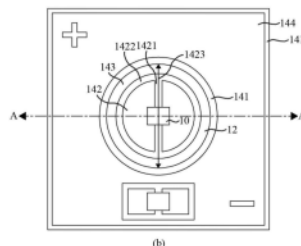
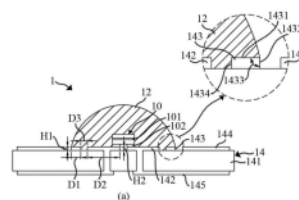
(54) 发明名称

半导体发光器件及其制造方法

(57) 摘要

半导体发光器件及其制造方法。公开了一种半导体发光器件,其包括:半导体发光器件芯片,该半导体发光器件芯片包括多个半导体层以及电连接到所述多个半导体层的电极,所述多个半导体层包括适于通过电子和空穴的复合产生紫外光的有源层;封装构件,该封装构件适于包围所述半导体发光器件芯片;以及外部基板,该外部基板包括底座以及电连接到所述半导体发光器件芯片的电极的导电层。所述导电层被布置在所述封装构件的内部并且适于反射所述紫外光,且所述导电层的一个表面由UV反射率小于90%的物质制成。外部基板的与封装构件的下表面接

触的平坦区域部分比外部基板的与封装构件的下表面没有接触的平坦区域部分小。



1. 一种半导体发光器件,该半导体发光器件包括:

半导体发光器件芯片,该半导体发光器件芯片包括多个半导体层以及电连接到所述多个半导体层的电极,所述多个半导体层包括被配置为通过电子和空穴的复合产生紫外光的有源层;

封装构件,该封装构件被配置为包围所述半导体发光器件芯片;以及

外部基板,该外部基板包括底座以及电连接到所述半导体发光器件芯片的电极的导电层,

其中,所述导电层被布置在所述封装构件的内部并且被配置为反射所述紫外光,所述导电层的一个表面由UV反射率小于90%的物质制成,

其中,所述外部基板的与所述封装构件的下表面接触的平坦区域部分比所述外部基板的不与所述封装构件的所述下表面接触的平坦区域部分小,并且

其中,所述封装构件的所述下表面的直径为特定值,所述特定值使得一个表面由UV反射率小于90%的物质制成的所述导电层与由UV反射率至少为90%的物质制成的导电层之间的光增加速率 $\Delta P_0$ 值的差不超过5%。

2. 根据权利要求1所述的半导体发光器件,其中,所述导电层被布置在所述封装构件的内部并且被配置为反射所述紫外光,所述导电层的一个表面由UV反射率为40%或更小的物质制成。

3. 根据权利要求2所述的半导体发光器件,其中,所述导电层被布置在所述封装构件的内部并且被配置为反射所述紫外光,所述导电层的一个表面由Au制成。

4. 根据权利要求1所述的半导体发光器件,其中,所述外部基板包括布置在距所述导电层预定距离处的具有闭环形状的屏障件,并且

其中,所述屏障件的上表面与所述封装构件的所述下表面接触。

5. 根据权利要求4所述的半导体发光器件,其中,所述屏障件被布置在所述封装构件的内部并且被配置为反射所述紫外光,所述屏障件的一个表面由UV反射率为40%或更小的物质制成。

6. 根据权利要求5所述的半导体发光器件,其中,所述导电层和所述屏障件被布置在所述封装构件的内部并且被配置为反射所述紫外光,所述导电层和所述屏障件各自的一个表面由相同金属物质制成。

7. 根据权利要求1所述的半导体发光器件,其中,所述封装构件由具有至少80%的UV透射率的热塑性树脂制成。

8. 根据权利要求7所述的半导体发光器件,其中,所述热塑性树脂在用于使液相的所述热塑性树脂凝固的热固化处理期间经历至少90%的体积减小。

9. 根据权利要求1所述的半导体发光器件,其中,所述封装构件具有半球形的透镜形状。

10. 根据权利要求1所述的半导体发光器件,其中,所述半导体发光器件芯片是发射UV-C的倒装芯片,

其中,所述封装构件由具有至少80%的UV透射率的热塑性树脂制成,

其中,所述导电层的上部由具有小于90%的UV-C反射率的物质制成,并且

其中,所述半导体发光器件芯片的所述电极电连接到所述导电层的所述上部。

## 半导体发光器件及其制造方法

### 技术领域

[0001] 本公开总体上涉及半导体发光器件,并且更具体地,涉及光提取效率提高的半导体发光器件。

### 背景技术

[0002] 本部分提供了与本公开相关而不一定是现有技术背景信息。

[0003] 图1例示现有技术中的半导体发光器件芯片的示例。

[0004] 半导体发光器件芯片包括生长基板610(例如,蓝宝石基板),在生长基板610上方依次沉积有多个层,这多个层包括缓冲层620、具有第一导电率的第一半导体层630(例如,n型Ga<sub>0.99</sub>N层)、适于通过电子-空穴复合产生光的有源层640(例如,InGa<sub>0.99</sub>N/(In)Ga<sub>0.99</sub>N MQW)以及具有不同于第一导电率的第二导电率的第二半导体层650(例如,p型Ga<sub>0.99</sub>N层),接下来有用于电流扩散的透光导电层660、用作结合焊盘的电极670以及用作在第一半导体层630的刻蚀暴露部分上形成的结合焊盘的电极680(例如,Cr/Ni/Au层叠金属焊盘)。图1中示出的这种特定类型的半导体发光器件芯片被称为横向芯片。这里,生长基板610的一侧在与外部电连接期间用作安装面。在本文中的背景下,术语半导体发光器件芯片或半导体发光器件电连接到的“外部”表示PCB(印刷电路板)、子安装座、TFT(薄膜晶体管)等。

[0005] 图2示出美国专利No.7,262,436中公开的半导体发光器件芯片的示例。为了便于描述,针对一些组件使用不同的附图标记。

[0006] 半导体发光器件芯片包括生长基板610,在生长基板610上方依次沉积的多个层,这多个层包括具有第一导电率的第一半导体层630、适于通过电子-空穴复合产生光的有源层640和具有不同于第一导电率的第二导电率的第二半导体层650,接下来还有适于将光朝向生长基板610反射的三层电极690、691和692,其中,这三层电极包括可以是反射性Ag层的第一电极层690、可以是Ni扩散屏障的第二电极层691和可以是Au结合层的第三电极层692。接下来,在第一半导体层630的刻蚀暴露部分上形成用作结合焊盘的电极680。这里,电极层692的一侧在与外部电连接期间用作安装面。如图2中的这种特定类型的半导体发光器件芯片被称为倒装芯片。在该倒装芯片中,在图2中示出的倒装芯片的情况下,在比形成在第二半导体层上的电极层690、691和692低的高度水平处,布置形成在第一半导体层630上的电极680,但是另选地,电极680可以形成在与这些电极层相同的高度水平处。这里,相对于生长基板610给出高度水平。

[0007] 图3示出现有技术中的半导体发光器件芯片700的示例。

[0008] 半导体发光器件700在腔体740中设置有引线框架710和720、模具730和垂直型发光器件芯片750,腔体740被填充有包含波长转换材料160的封装构件770。垂直型发光器件芯片750的下表面直接电连接到引线框架710,并且垂直型发光器件芯片750的上表面通过布线780电连接到引线框架720。从垂直型发光器件芯片750出来的光的一部分激发波长转换材料760,使得产生不同颜色的光,并且通过混合两种不同的光,产生白光。例如,半导体发光器件芯片750产生蓝光,并且激发波长转换材料760,以产生黄光。然后,可以将这些蓝

光和黄光混合,以产生白光。虽然使用垂直型发光器件芯片750制成图3中示出的半导体发光器件,但是也可以使用图1和图2中例示的半导体发光器件芯片来制成与图3中的半导体发光器件相似的其它类型的半导体发光器件。

[0009] 通常,图3中描述的这种半导体发光器件被称为封装型半导体发光器件,并且具有芯片尺寸的半导体发光器件被称为CSP(芯片级封装)型半导体发光器件。与CSP型半导体发光器件相关的描述可见于韩国专利公开No.10-2014-0127457中。为了与更小尺寸的半导体发光器件的高要求保持同步,正在积极进行对CSP型半导体发光器件的更多研究。

## 发明内容

[0010] 本部分提供了对本公开的总体概述,并未全面公开其整个范围或其全部特征。

[0011] 根据本公开的一方面,提供了一种半导体发光器件,该半导体发光器件包括:半导体发光器件芯片,该半导体发光器件芯片包括多个半导体层以及电连接到所述多个半导体层的电极,所述多个半导体层包括适于通过电子和空穴的复合产生紫外光的有源层;封装构件,该封装构件适于包围所述半导体发光器件芯片;以及外部基板,该外部基板包括底座以及电连接到所述半导体发光器件芯片的所述电极的导电层,其中,所述外部基板的与所述封装构件的下表面接触的平坦区域部分比所述外部基板的与所述封装构件的下表面没有接触的平坦区域部分小。

[0012] 根据本公开的另一方面,提供了一种制造用于包括半导体发光器件芯片的半导体发光器件中的预备封装构件的方法,该方法包括以下步骤:将虚设(dummy)半导体发光器件芯片放置在第一底层上;在第二底层上形成预备封装构件基板;将所述虚设半导体发光器件芯片布置成面对布置在所述第二底层上的所述预备封装构件基板;通过所述虚设半导体发光器件芯片按压(compress)所述预备封装构件基板,以形成具有多个凹槽的预备封装构件;并且沿着划线划开所述基板,以分离并获得单独的预备封装构件。

[0013] 根据本公开的另一方面,提供了一种制造半导体发光器件的方法,该方法包括以下步骤:制备具有导电层的外部基板;在所述外部基板上方放置半导体发光器件芯片,所述半导体发光器件芯片包括多个半导体层和电连接到所述多个半导体层的电极,所述多个半导体层包括适于通过电子和空穴的复合产生光的有源层,使得所述外部基板的所述导电层电连接到所述半导体发光器件芯片的所述电极;在所述半导体发光器件芯片上方布置由透光热塑性树脂制成的预备封装构件;并且热固化所述预备封装构件,以形成包围所述半导体发光器件芯片的封装构件。

[0014] 根据本公开的另一方面,提供了一种半导体发光器件,该半导体发光器件包括:半导体发光器件芯片,该半导体发光器件芯片包括多个半导体层以及电连接到所述多个半导体层的电极,所述多个半导体层包括适于通过电子和空穴的复合产生光的有源层;透镜形状的封装构件,该封装构件由对于波段范围为100nm至400nm的光而言具有至少90%的透射率的透光热塑性树脂制成,以包围所述半导体发光器件芯片;以及外部基板,该外部基板包括导电层,所述导电层电连接到所述半导体发光器件芯片的所述电极,其中,以使除了所述封装构件的下表面的与所述外部基板接触的部分之外的所述封装构件的所有表面都暴露于外部的方式形成所述封装构件。

[0015] 根据本公开的另一方面,提供了一种半导体发光器件,该半导体发光器件包括:半

导体发光器件芯片,该半导体发光器件芯片包括多个半导体层以及电连接到所述多个半导体层的电极,所述多个半导体层包括适于通过电子和空穴的复合产生紫外光的有源层;封装构件,该封装构件适于包围所述半导体发光器件芯片;以及外部基板,该外部基板包括由绝缘物质制成的底座、屏障件和电连接到所述半导体发光器件芯片的所述电极的导电层,其中,所述屏障件的上表面与所述封装构件的下表面接触。

[0016] 根据本公开的另一方面,提供了一种制造半导体发光器件的方法,该方法包括以下步骤:制备由绝缘物质制成的底座;在所述底座的一个表面上形成导电层和屏障件,所述屏障件被布置在距所述导电层预定距离处并且以闭环形式从所述底座的上表面突出;将半导体发光器件芯片的电极电连接到所述导电层;并且形成用于包围所述半导体发光器件芯片的封装构件,所述封装构件适于完全覆盖除了所述屏障件的外侧表面之外的所述屏障件的上表面。

[0017] 根据本公开的另一方面,提供了一种半导体发光器件,该半导体发光器件包括:半导体发光器件芯片,该半导体发光器件芯片包括多个半导体层以及电连接到所述多个半导体层的电极,所述多个半导体层包括适于通过电子和空穴的复合产生紫外光的有源层;封装构件,该封装构件适于包围所述半导体发光器件芯片;以及外部基板,该外部基板包括底座以及电连接到所述半导体发光器件芯片的所述电极的导电层,其中,如果所述半导体发光器件芯片具有在 $0.8\text{mm}^2$ 和 $1.5\text{mm}^2$ 之间的平坦区域,则所述导电层的总面积与所述导电层的暴露面积之比为45%或更小,并且如果所述半导体发光器件芯片具有在 $0.06\text{mm}^2$ 和 $0.3\text{mm}^2$ 之间的平坦区域,则所述导电层的总面积与所述导电层的暴露面积之比为85%或更小。

[0018] 根据本公开的另一方面,提供了一种半导体发光器件,该半导体发光器件包括:半导体发光器件芯片,该半导体发光器件芯片包括多个半导体层以及电连接到所述多个半导体层的电极,所述多个半导体层包括适于通过电子和空穴的复合产生紫外光的有源层;封装构件,该封装构件适于包围所述半导体发光器件芯片;以及外部基板,该外部基板包括底座以及电连接到所述半导体发光器件芯片的所述电极的导电层,其中,所述导电层的布置在所述封装构件内部并且适于反射紫外光的一个表面由对于紫外光而言具有小于90%的反射率的物质制成,并且其中,当由对于紫外光而言具有小于90%的反射率的物质制成的导电层与由对于紫外光而言具有至少90%的反射率的物质制成的导电层之间的 $\Delta P_0$ 值的差落入5%内时,所述封装构件的下表面的直径小于其直径。

[0019] 根据本公开的另一方面,提供了一种半导体发光器件,该半导体发光器件包括:半导体发光器件芯片,该半导体发光器件芯片包括多个半导体层以及电连接到所述多个半导体层的电极,所述多个半导体层包括适于通过电子和空穴的复合产生紫外光的有源层;封装构件,该封装构件适于包围所述半导体发光器件芯片;以及外部基板,该外部基板包括底座以及电连接到所述半导体发光器件芯片的所述电极的导电层,其中,在所述导电层的总面积之中,导电层的没有被所述半导体发光器件芯片覆盖的暴露面积不大于 $1\text{mm}^2$ 。

## 附图说明

[0020] 图1示出现有技术中的半导体发光器件芯片的示例。

[0021] 图2示出美国专利No. 7,262,436中公开的半导体发光器件芯片的示例。

[0022] 图3示出现有技术中的半导体发光器件的示例。

- [0023] 图4示出根据本公开的一方面的半导体发光器件的示例。
- [0024] 图5至图10描述根据本发明的半导体发光器件的与所使用的封装构件的直径相关的特性。
- [0025] 图11示出传统的半导体发光器件,该半导体发光器件被用作说明根据本公开的半导体发光器件的优点的对照。
- [0026] 图12示出根据本公开的一方面的制造半导体发光器件的方法的示例。
- [0027] 图13示出根据本公开的一方面的预备封装构件的示例。
- [0028] 图14至图15示出根据本发明的一方面的用具有至少80%的UV透射率的透光热塑性树脂形成预备封装构件的方法的示例。
- [0029] 图16示出用具有至少80%的UV透射率的液相透光热塑性树脂制成的现有技术的封装构件中可能存在的问题。
- [0030] 图17示出根据本公开的一方面的制造半导体发光器件的方法的示例。
- [0031] 图18示出根据本公开的一方面的半导体发光器件的示例。
- [0032] 图19示出根据本公开的一方面的半导体发光器件的示例。
- [0033] 图20示出根据本公开的一方面的半导体发光器件的示例。
- [0034] 图21示出图18中描述的制造半导体发光器件芯片的方法的示例。
- [0035] 图22示出根据本公开的一方面的半导体发光器件的示例。
- [0036] 图23示出图22中描述的制造半导体发光器件芯片的方法的示例。
- [0037] 图24示出根据本公开的一方面的制造半导体发光器件的方法的示例。

### 具体实施方式

- [0038] 现在,将参照附图详细地描述本公开。应该注意,包括上/下表面、上方/下方和纵向/横向方向的方向术语旨在相对于给定附图来解释。本文中的详细描述仅是出于例示目的而提出的,而不是限制。
- [0039] 图4示出根据本公开的一方面的半导体发光器件1的示例,其中,图4的(a)是沿着AA'截取的截面图,图4的(b)是顶视图。
- [0040] 半导体发光器件1包括半导体发光器件芯片10、封装构件12和外部基板14。
- [0041] 半导体发光器件芯片10具有多个半导体层以及电连接到多个半导体层的电极102,这多个半导体层包括适于通过电子和空穴的复合产生光的有源层101。该半导体发光器件芯片10优选地是使电极102从封装构件12暴露的倒装芯片。虽然该实施方式中的半导体发光器件芯片10是倒装芯片,但是它可以是而限于横向芯片或垂直芯片。为了更清楚地描述,有源层101也以放大视图示出。实际上,有源层101薄至几微米。
- [0042] 封装构件12形成在外部基板14上方,包围半导体发光器件芯片10。用于封装构件12的示例性材料是透光热塑性树脂。封装构件12的下表面的最大直径为4mm。期望的是,透光热塑性树脂对于紫外光(例如,波段范围为100nm至400nm的光)而言具有至少80%的透射率。更期望的是,透光热塑性树脂对于紫外光而言具有至少90%的透射率。
- [0043] 在该实施方式中,半导体发光器件芯片10可以发射紫外光。优选地,它发射波长范围为200nm至280nm的UV-C射线。因此,由具有至少80%的UV透射率的透光热塑性树脂制成的封装构件12用作透镜,并且有助于半导体发光器件芯片10所产生的光分布,这进而导致

光提取效率提高。

[0044] 在具有至少80%的UV透射率的透光热塑性树脂当中,优选的是在长期过度暴露于UV辐射之后更耐损坏的那些热塑性树脂。

[0045] 外部基板14不受特别限制,只要它提供了半导体发光器件芯片10的安装区域即可。外部基板14可以是用于形成半导体发光器件的基板。例如,它可以是包括簧片电极、印刷电路板或金属板基板的基板。

[0046] 外部基板14可以包括底座141、导电层142和145、屏障件143和反射层144。

[0047] 底座141可以包含绝缘材料。而且,它可以包含导热率高的物质。例如,底座141可以包含导热率高的聚合物物质和/或陶瓷物质。特别地,底座141可以由AlN陶瓷制成。这样,当发光器件在操作时,半导体发光器件芯片10中产生的热可以通过底座141有效地排放到外部。

[0048] 导电层142和145分别被形成在底座141的上表面和下表面上。形成在上表面上的导电层142电连接到半导体发光器件芯片10的电极102。形成在上表面上的导电层142与形成在下表面上的导电层145电连接,并且半导体发光器件1通过形成在底座141的下表面上的导电层145电连接到外部。导电层142和145各自可以包含诸如金属这样的导电物质。金属的示例可以包括Ni、Pt、Pd、Rh、W、Ti、Al、Ag、Au和Cu。此外,导电层142和145各自可以被形成成为单层或多层。因为半导体发光器件芯片10的电极102需要电连接到外部基板14的导电层142,所以它优选地面向外部基板14布置。

[0049] 屏障件143被布置在距底座141的上表面上的导电层142预定距离处。它可以由诸如Ni、Pt、Pd、Rh、W、Ti、Al、Ag、Au或Cu这样的金属制成。因为由金属制成的屏障件143被布置在距导电层142一定距离处,所以避免了它们之间有任何接触,从而降低了电短路的风险。

[0050] 屏障件143可以被用作阻挡壁(即,坝状物),以便在形成封装构件12时防止封装构件12越过屏障件143。另选地,可以省去屏障件143。屏障件143优选地由不仅牢固或坚硬得足以保持封装构件12的形状从而保护半导体发光器件芯片10而且还有效地避免了裂缝或裂纹的材料制成。

[0051] 另选地,屏障件143可以由将来自半导体发光器件芯片10的光朝向封装构件12反射的有色反射性物质制成,但是不限于此。

[0052] 此外,屏障件143可以由除了硅基材料之外的材料(例如,金属物质)制成。特别地,当使用金属物质形成屏障件143时,增强了与外部基板14和封装构件12的结合强度,这进而提高了半导体发光器件的可靠性。另外,当使用金属物质时,屏障件143可以与也由金属物质制成的导电层142同时形成。结果,整个制造过程缩短,因此能减少制造的时间量和成本。

[0053] 虽然屏障件143用作坝状物,但并不意味着它用作阻止封装构件12的透光热塑性树脂溢出的壁。确切地,因为在形成封装构件12时在屏障件143的上表面与封装构件12的下表面之间形成表面张力,所以封装构件12没有越过屏障件143。因此,封装构件12可以适于覆盖屏障件143的上表面的全部或仅部分。因为在屏障件143的上表面1431与屏障件143的侧面相交的所有那些角部当中,在屏障件143的上表面1431与屏障件143的面对反射层144的外侧表面1432相交的角部上,封装构件12与屏障件143的上表面1431之间产生的表面张力的效果被最大化,所以期望的是,屏障件143的上表面1431被封装构件12完全覆盖。特别地,当屏障件143的上面1431与屏障件143的外侧表面1432成直角时,在封装构件12与屏障

件143的上表面1431之间产生的表面张力效应被最大化。另外,为了防止封装构件12越过,屏障件143优选地具有不带狭缝的闭环形式。如果屏障件143由金属物质制成,则在屏障件143与封装构件12之间产生的表面张力被最大化。在这种情况下,封装构件12可以容易地形成透镜形状。然而,如果屏障件143由金属物质制成,同时,如果屏障件143具有闭环形状,则优选的是使底座141由绝缘材料制成,以避免电短路。为了更好地理解,以放大的虚线圆示出屏障件143的上侧表面1431和外侧表面1432。这里,屏障件143的内侧表面1434可以被封装构件12覆盖,而屏障件143的外侧表面1432可以不被封装构件12覆盖。在本公开中,封装构件12的下表面的直径是关键性的,将在随后参照图5说明其背后的原因。屏障件143是必要的组件,因为它控制封装构件12的下面的直径。本公开还包括屏障件143用作阻挡壁的替代方案。

[0054] 优选地,屏障件143的高度 $H_1$ 小于半导体发光器件芯片10的高度并且等于导电层142的高度 $H_2$ ,但是不限于此。例如,屏障件143的高度 $H_1$ 可以小于或大于导电层142的高度 $H_2$ 。与屏障件143的高度大于导电层142的高度的情况相比,在屏障件143的高度不大于导电层142的高度的情况下从半导体发光器件1出来的光的视角宽。

[0055] 优选地,屏障件143的宽度 $D_1$ 小于导电层142的宽度 $D_2$ ,并且小于屏障件143和导电层142之间的分离间隙 $D_3$ ,但是不限于此。另选地,屏障件143的宽度 $D_1$ 可以等于或大于屏障件143和导电层142之间的分离间隙 $D_3$ 。

[0056] 反射层144被形成在底座141的上表面上,并且可以由反射物质(例如,包括Al、Ag或Au的金属物质)制成。当导电层142、屏障件143和反射层144都由相同的物质(例如,Au)制成时,可以一次形成这三层,因此简化了制造工艺。可以通过沉积或电镀来完成在底座141上形成金属层。但是,优选地,导电层142的内部部分地由Al制成。这里,反射层144被布置在距半导体发光器件芯片10和屏障件143预定距离处,使得能够克服反射层144和封装构件12之间的热膨胀系数的差异,或者能够避免半导体发光器件芯片10和反射层144之间的电短路。

[0057] 从面对外部基板14的半导体发光器件芯片10出来的光被反射层144反射,然后向上朝向外外部基板14的上侧行进。这进而能够提高半导体发光器件中的光提取效率。特别地,如果从半导体发光器件芯片10出来的光是紫外光,则优选的是使Al的反射层144具有高反射效率。

[0058] 反射层144可以被形成在导电层142和屏障件143之间(参见图18),或者它可以只被形成在导电层142和屏障件143之间(参见图19)。可以完全不形成反射层144(参见图20)。

[0059] 外部基板14还可以包括在底座141的下表面上的散热垫(未示出)。散热垫有助于从外部基板14向外部散热。

[0060] 图5至图10描述根据本发明的半导体发光器件1的与所使用的封装构件的直径相关的特性。

[0061] 在半导体发光器件1中,封装构件12具有平坦区域,且其尺寸等于或小于由闭环形状屏障件143包围的部分的平坦区域。如图4中描述的,封装构件12和屏障件143之间的最大表面张力的原因是因为封装构件12的下表面覆盖屏障件143的上表面的全部。因此,封装构件12的平坦区域的尺寸优选地等于屏障件143所包围的部分的平坦区域。例如,如图4中所示,封装构件12的平坦表面和屏障件143所包围的部分的平坦表面是圆形的,封装构件12的



下表面的直径1431具有与屏障件143的直径1431相同的尺寸。图5描述了发明人获得的实验结果,这些结果表明,随着封装构件12的包围半导体紫外光发光器件芯片的下表面的直径变小, $\Delta P_0$ 值增大。随着封装构件12的下表面的直径减小,由于封装构件12的内部反射引起的光损失强度减小,这就是 $\Delta P_0$ 值增大的原因。半导体发光器件芯片10、导电层142和屏障件143布置在密封构件12内部并且致使从半导体发光器件芯片10出来的光被反射。也就是说,封装构件12内部的反射从半导体发光器件芯片10出来的光的那些表面包括半导体发光器件芯片10的上表面和侧表面、导电层142和屏障件143的上表面以及底座141的被暴露在导电层142和屏障件143之间的上表面。被这些各种面反射有助于封装构件12内部的光损失。传统上,在发射除了紫外光之外的光(例如,蓝光)的情况下,在封装构件12内部出现的这种光损失并没有关系。这是因为,可以使用对于除了紫外光之外的光具有高反射率的物质在封装构件的内部形成反射表面。然而,在半导体紫外光发光器件中,封装构件内部的光损失成为一个大问题,因为并没有很多可用的对于短波长紫外光而言具有高反射率的物质,并且还因为导电层142需要对于紫外光而言具有低反射率的物质(例如,Au)。特别地,封装构件内部的光损失在其它UV辐射当中的、发射UV-C频带中的最短波长集合的紫外光(在)的半导体发光器件中是更大的问题。发明人发现,如果封装构件12的下表面的直径小于特定值,则由对于紫外光而言具有高反射率的物质制成的反射面与由对于紫外光而言具有低反射率的物质制成的反射面之间的 $\Delta P_0$ 值的差并不显著。特别地,发明人了解到,即使封装构件12的下表面的直径较小, $\Delta P_0$ 值的差也为5%左右,该值实际上非常小。以下,将参照图5至图10提供关于此的更多细节。

[0062]  $\Delta P_0$  (光增加速率) 表示 $P_02/P_01$ 值,其中, $P_01$ 是从没有透镜形状的封装构件12的半导体发光器件发射的光的强度,并且 $P_02$ 是具有透镜形状的封装构件12的半导体发光器件发射的光的强度。例如,如果 $\Delta P_0=150\%$ ,则这意味着,在使用透镜形状的封装构件之后,光的强度增加了50%。换句话讲,当透镜形状的封装构件12可用时,半导体发光器件的光的强度增加。特别地,如果透镜形状是半球形,则能够显著增加光的强度。当反射层144、导电层142和屏障件143全部由对于紫外光而言具有至少90%反射率的物质(例如,Al)制成时,获得第一曲线图15,并且当反射层144、导电层142和屏障件143全部由对于紫外光而言具有40%或更小反射率的物质(例如,Au)制成时,获得第二曲线图16。第一曲线图15和第二曲线图16二者都示出由于透镜形状的封装构件12内部出现的反射引起的紫外线损失减小,这导致 $\Delta P_0$ 值逐渐增加。特别地,在给定封装构件12的下表面具有相同直径的情况下,与使用对于紫外光而言具有40%或更小的反射率的物质的第二曲线图16的情况相比,在使用对于紫外光而言具有至少90%的反射率的物质的第一曲线图15的情况下,发现更大的 $\Delta P_0$ 值。然而,随着封装构件12的下表面的直径变小,第一曲线图15与第二曲线图16之间的这种差异减小。例如,当封装构件的下表面的直径为3.4mm(参见151和161)时,第一曲线图15与第二曲线图16之间的 $\Delta P_0$ 值的差为13%。然而,当封装构件的下表面的直径为2.1mm(参见152和162)时,第一曲线图15与第二曲线图16之间的 $\Delta P_0$ 值的差为5%。也就是说,在封装构件12的下表面的直径较小的情况下,由于封装构件12内部出现的反射引起的光损失不太受形成封装构件12中的屏障件143和导电层142的物质对于紫外光而言的反射率的影响。因此,发明人发现,如果封装构件的下表面的直径小于一定值,则在封装构件的内部,由对于紫外光而言具有高反射率的物质制成的反射面与由对于紫外光而言具有低反射率的物质制成的

反射面之间没有显著差异。此外,因封装构件的下表面的直径较小, $\Delta P_0$ 值的差不会继续减小。实际上,一旦 $\Delta P_0$ 值的差小于5%,它就保持不变(参见153和163)。

[0063] 通常,由于优选的是半导体发光器件光增加率高,因此期望的是,在封装构件内部形成的紫外线反射面(例如,导电层、屏障件等)由对于紫外光而言具有高反射率的物质(例如,对于紫外光而言具有至少90%的反射率的A1)制成。然而,如果导电层142和屏障件143由例如对于紫外光而言具有至少90%的反射率的物质A1制成,并且如果导电层142具有多层结构且其顶层由A1制成,则尽管这些导电层和屏障件将大幅反射紫外光,也没有通过用于电连接的焊接或共熔结合将导电层142的此A1层部分很好地结合至半导体发光器件芯片10的电极102。在该实施方式中,采用Au来形成导电层142,使得能增强半导体发光器件芯片10的导电层142和电极102之间的结合。但是,Au的问题在于,其对于紫外光而言的反射率为40%或更低,因此其 $\Delta P_0$ 值低。

[0064] 基于这些发现,一方面,发明人试图使由对于紫外光而言反射率小于90%的物质制成的导电层142与半导体发光器件芯片10的电极很好地结合,另一方面,发明人试图将封装构件12的下表面的直径限于特定值,以便获得与由对于紫外光而言具有至少90%的反射率的物质制成的导电层142的 $\Delta P_0$ 值近似的 $\Delta P_0$ 值。优选地,封装构件12的下表面的直径落入使得使用对于紫外光而言具有至少90%的反射率的物质的情况与使用对于紫外光而言具有40%或更小的反射率的物质的情况之间的 $\Delta P_0$ 值的差不超过5%的范围内。例如,参照图6和图7,例示了用于获得图5中的曲线图的半导体发光器件的不同尺寸,当封装构件的下表面的直径为2.1mm时, $\Delta P_0$ 值的差不超过5%。图6和图7中使用的半导体发光器件芯片的尺寸为1.125mm×1.125mm×0.15mm,其中,图6中的导电层142、反射层144和屏障件143由Au制成,而图7中的导电层142、反射层144和屏障件143由A1制成。屏障件143的宽度为0.1mm。另外,半导体发光器件中的每个的平坦区域的尺寸对应于外部基板14的平坦区域的尺寸,并且所需要的尺寸根据半导体发光器件的应用而变化。在图6和图7中描述的半导体发光器件的情况下,例如,它们的外部基板14保持6mm×6mm的平坦区域。然而,如果由于根据本公开的封装构件12的下表面的尺寸减小而导致 $\Delta P_0$ 值的差落入5%内,则外部基板14的与封装构件12的下表面接触的平坦区域部分可以比外部基板14的与封装构件12的下表面没有接触的平坦区域部分小。为了更好地例示,在图8的(a)和图8的(b)中比较具有3.5mm×3.5mm平坦区域的外部基板14的半导体紫外光发光器件。特别地,图8的(a)中的半导体发光器件是传统的半导体发光器件,例示了外部基板14的与封装构件12的下表面接触的平坦区域部分比外部基板14的与封装构件12的下表面没有接触的平坦区域部分大。半导体发光器件被设计为采用更大的、透镜形状的封装构件以使光强度增加。然而,图8的(b)中的根据本公开的一方面的半导体发光器件例示了外部基板14的与封装构件12的下表面接触的平坦区域部分比外部基板14的与封装构件12的下表面没有接触的平坦区域部分小。根据发明人的发现,通过针对透镜形状的封装构件采用直径较小的下表面,半导体紫外光发光器件可以具有增加的光强度。特别地,参照根据本公开的一方面的半导体发光器件的图9的(a)和图9的(b)(其中,图9的(a)中的外部基板14的平坦区域为3.5mm×3.5mm并且图9的(b)中的外部基板14的平坦区域为6mm×6mm),已证实,外部基板14的较大平坦区域(例如,在图9的(b)的情况下)使在外部基板14的与封装构件12的下表面接触的平坦区域部分与外部基板14的与封装构件12的下表面没有接触的平坦区域部分之间的差较大。

[0065] 此外,导电层142是由于封装构件内部的反射引起的光损失的主要成因。这是因为,宽度为0.1mm或更小的屏障件143不太多地暴露于紫外光,并且因为具有倒装芯片结构的半导体发光器件芯片10包括紫外反射层,从而形成对于紫外光而言具有高反射率的结构。此外,导电层142的部分被半导体发光器件芯片10覆盖,因此,该部分没有暴露于紫外光。导电层142中的没有被半导体发光器件芯片10覆盖的其它部分被暴露于紫外光,并且能大幅造成由于封装构件12内部的反射引起的光损失。半导体发光器件芯片10可以具有尺寸根据半导体发光器件芯片10的类型而不同的平坦区域。通常,根据平坦区域的尺寸,半导体发光器件芯片10被分类为大面积芯片和小面积芯片。大面积芯片表示具有 $0.8\text{mm}^2$ 和 $1.5\text{mm}^2$ 之间的平坦区域的半导体发光器件芯片10,并且小面积芯片表示具有 $0.06\text{mm}^2$ 和 $0.3\text{mm}^2$ 之间的平坦区域的半导体发光器件芯片10。图10描述了导电层142的总面积和导电层142的暴露面积,其中,根据半导体发光器件芯片10的类型,由对于紫外光而言具有至少90%反射率的物质制成的导电层142与由对于紫外光而言具有40%或更小的反射率的物质制成的导电层142之间的 $\Delta P_0$ 值的差落入5%内。例如,这表明,如果大面积的半导体发光器件芯片10的面积为 $1.1532\text{mm}^2$ 并且导电层142具有 $2.0998\text{mm}^2$ 的总面积和 $0.9466\text{mm}^2$ 或更小的暴露面积,则由对于紫外光而言具有至少90%反射率的物质制成的导电层142与由对于紫外光而言具有40%或更小的反射率的物质制成的导电层142之间的 $\Delta P_0$ 值的差值落入5%内。另外,这表明,如果小面积的半导体发光器件芯片10的面积为 $0.105\text{mm}^2$ 并且导电层142具有 $0.7054\text{mm}^2$ 的总面积和 $0.6004\text{mm}^2$ 或更小的暴露面积,则由对于紫外光而言具有至少90%反射率的物质制成的导电层142与由对于紫外光而言具有40%或更小的反射率的物质制成的导电层142之间的 $\Delta P_0$ 值的差落入5%内。再来参照图10,当使用大面积芯片时,如果导电层142的暴露面积与导电层142的总面积之比在37%和45%之间,则由对于紫外光而言具有至少90%反射率的物质制成的导电层与由对于紫外光而言具有40%或更小的反射率的物质制成的导电层之间的 $\Delta P_0$ 值的差落入5%内。此外,当使用小面积芯片时,如果导电层142的暴露面积与导电层142的总面积之比在70%和85%之间,则由对于紫外光而言具有至少90%反射率的物质制成的导电层与由对于紫外光而言具有40%或更小的反射率的物质制成的导电层之间的 $\Delta P_0$ 值的差落入5%内。基于通过本公开第一时间发现的这些实验结果并且将给定半导体发光器件芯片的平坦区域以及导电层142的总面积与导电层142的暴露面积的比率考虑在内,能够限定导电层的总面积,使得由对于紫外光而言具有至少90%反射率的物质制成的导电层与由对于紫外光而言具有40%或更小的反射率的物质制成的导电层之间的 $\Delta P_0$ 值的差落入5%内,并且能够限定覆盖导电层的封装构件的下表面的直径。实验结果还表明,不管是使用大面积芯片还是小面积芯片,导电层142的优选的被暴露的平坦区域在 $0.45\text{mm}^2$ 和 $1.0\text{mm}^2$ 之间。

[0066] 当使用具有除了本公开中限定的平坦区域之外的平坦区域的半导体发光器件芯片时,导电层142的总面积与导电层142的暴露面积或其中由对于紫外光而言具有至少90%反射率的物质制成的导电层与由对于紫外光而言具有40%或更小的反射率的物质制成的导电层之间的 $\Delta P_0$ 值的差落入5%内的导电层142的被暴露的平坦面积之比可以在本公开中限定的范围之外,但是半导体发光器件仍然可以被包括在本发明的范围内,只要由对于紫外光而言具有至少90%反射率的物质制成的导电层与由对于紫外光而言具有40%或更小的反射率的物质制成的导电层之间的 $\Delta P_0$ 值的差落入5%内。

[0067] 可以通过将相似或等同性能的半导体发光器件芯片结合于相应的半导体发光器件来执行提供图5至图10中描述的结果的实验。这里,结合工艺涉及焊接或共熔结合。接下来,执行第一光测量,以获得 $P_0$ 1值。可以使用仪器系统中的光谱仪CAS-140CT和ISP-250积分球进行光测量。封装构件被形成为透镜形状。此后,执行第二光测量,以获得 $P_0$ 2值。在与第一光测量相同的条件下完成第二光测量。将这些第一光特性与第二光特性彼此进行比较。

[0068] 虽然在导电层142上方形成封装构件12可以是使封装构件12的下表面的尺寸(直径)最小化的一种方式,但是导电层142如图4中所示具有在它们之间的开口部分1421,以防止电短路。该开口部分1421可以被填充有绝缘材料。然而,即使在封装构件12的开口部分1421中填充绝缘材料之后,开口部分1421的存在也致使封装构件12越过导电层142,因为在封装构件12的下表面与导电层142的上表面之间出现的表面张力没有强得足以将封装构件12保持并仅限制于导电层142的上表面,从而使该填充选择不太理想。为了解决这个问题,在距导电层142达200 $\mu\text{m}$ 距离内没有任何开口部分的闭环形式的屏障件143从底座141的上表面突出。特别地,由于在导电层142和屏障件143之间没有反射层,所以可以形成凹槽1422,使得当形成封装构件12时,屏障件143可以用作如同壁一样的坝状物。然而,在该实施方式中,屏障件143的高度等于或低于导电层142的高度,即,屏障件143没有高得像壁一样足以作为坝状物工作。但是,如图4中描述的,借助屏障件143的上表面和封装构件12的下表面之间出现的表面张力,屏障件143将至少足够用作坝状物,以防止封装构件12越过屏障件143。虽然图4中例示的屏障件143具有闭环形状,但是如有需要,它可以采用包括圆形或正方形的其它形状。另外,在该实施方式中,虽然与封装构件的下表面接触的屏障件和导电层由Au制成,但是还可以使用对于紫外光而言具有低反射率并且可以通过焊接或共熔结合很好地结合到半导体发光器件芯片的其它金属物质(例如,Ag)。另外,虽然为了甚至对于半导体紫外光发光器件具有高 $\Delta P_0$ 值引入了对于紫外光而言具有低至40%的反射率的物质以及对于紫外光而言具有高反射率(例如,至少90%)的物质(例如,Al)作为优选示例并且将其包括在本实施方式中,但是(例如,具有小于90%的反射率的)其它物质也在本公开的范围之内。

[0069] 图11示出了传统的半导体发光器件,该半导体发光器件被用作说明根据本公开的半导体发光器件的优点的对照。

[0070] 参照图11的(a)中的半导体发光器件,将预制透镜L附接到半导体发光器件芯片10a上。

[0071] 然而,根据本公开,由透光热塑性树脂制成的封装构件12被形成为透镜形状。因此,不需要制备单独的透镜,并且所得的半导体发光器件甚至可以被制成更小的尺寸。另外,可以通过使用屏障件143高效地控制封装构件12的尺寸。此外,当具有至少80%的UV透射率的液相透光热塑性树脂固化并凝固时,其中的溶剂大部分挥发,从而使总体积减小90%或更多。由于这个原因,用这种具有至少80%的UV透射率的液相透光热塑性树脂获得透镜形状的封装构件12并不容易。本公开解决了该问题,并且成功地用具有至少80%的UV透射率的透光热塑性树脂形成透镜形状的封装构件12。透镜形状的封装构件12不仅由如以上提到的具有至少80%的UV透射率的透光热塑性树脂制成,而且它还适于完全暴露于外部,除了封装构件12的下表面上的包围半导体发光器件芯片10并且与外部基板14接触的部

分之外。以这种方式,从半导体发光器件芯片10出来的紫外光穿过封装构件12,并且在除了外部基板14的方向之外的所有方向上行进。在替代方案中,能够使用常规的液相透光热塑性树脂,常规的液相透光热塑性树脂在固化时不会经历显著的体积损失(例如,PMMA(聚甲基丙烯酸甲酯)、PC(聚碳酸酯)等)以形成用于封装构件的透镜形状。然而,当半导体发光器件芯片10发射紫外光时,由此形成的透镜不太有用,因为它具有低UV透射率并且容易劣化。因此,作为透光热塑性树脂的替代,传统上使用诸如玻璃、蓝宝石或石英这样的其它材料来形成透镜。然后,用本公开解决了所有这些问题,在本公开中,透镜形状的封装构件12由具有至少80%的透射率并且不容易受UV劣化的透光热塑性树脂制成。

[0072] 由于光提取效率根据透镜的折射率而变化,因此应该使空气和与空气接触的最外层介质之间存在的折射率差异最小化。例如,参照图11的(b),在透镜L和半导体发光器件芯片10b之间存在中空空间A,并且假定透镜L由折射率为1.8的蓝宝石或折射率为1.54的石英制成。然后,折射率可以不依次从半导体发光器件芯片10b朝向空气改变,即 $1(A) - 1.54(L)$ 或 $1.8(L) - 1(\text{空气})$ ,以致于会出现光损失。

[0073] 然而,在本公开中,因为半导体发光器件芯片10与封装构件12接触并且被封装构件12包围,所以它们之间没有空间。假定用于封装构件12的透光热塑性树脂的折射率为1.3,折射率可以不依次从半导体发光器件芯片10朝向空气(即, $1.3(12) - 1(\text{空气})$ )改变,从而将不出现光损失。因此,现在能够有效地防止当光从折射率较大的介质入射到折射率较小的介质上时在界面上出现全反射现象,因此,能够进一步提高光提取效率。

[0074] 现在将参照图12至图15来描述用具有至少80%的UV透射率并且在从液相固化时经历显著体积变化的透光热塑性树脂来形成封装构件12的方法。封装构件12可以具有半球形凸透镜形状,但是它不限于此。例如,封装构件12可以具有凹透镜、平顶透镜、弯月形透镜、锥形透镜或不同的地理结构透镜形状。透镜的形状影响光分布性质。因此,透镜可以被成形为满足提取效率和光分布性质的要求。

[0075] 图12示出根据本公开的一方面的制造半导体发光器件的方法的示例。

[0076] 参照图12的(a),在制造半导体发光器件的方法中,首先制备外部基板24,并且以使得每个半导体发光器件芯片20的多个电极202被布置成面对外部基板24的导电层242这样的方式,将半导体发光器件芯片20布置在外部基板24上方。然后,将外部基板24的导电层242与半导体发光器件芯片20的多个电极202电连接。因此,制备外部基板意味着在底座上形成导电层、屏障件和反射层。

[0077] 借助识别形成在外部基板24上的导电层242、屏障件243和反射层244的器件载体21,将半导体发光器件芯片20布置在外部基板24上方,然后校准待布置器件的位置和角度。

[0078] 接下来,如图12的(b)中所示,将由具有至少80%的UV透射率的透光热塑性树脂制成的预备封装构件4布置成包围每个半导体发光器件芯片20。借助器件载体21,将预备封装构件4布置在外部基板24和半导体发光器件芯片20上方。这里,可以将预备封装构件4布置在距半导体发光器件芯片20预定距离处。

[0079] 可以通过固化或硬化具有至少80%的UV透射率的液相透光热塑性树脂来获得预备封装构件4。例如,当液相透光热塑性树脂固化时,其体积减小大约90%或更多,从而得到固体预备封装构件4。图13中提供了预备封装构件4的详细例示。

[0080] 由于预备封装构件4被布置为能够包围半导体发光器件芯片20,因此期望的是,预

备封装构件4的主体41中的凹槽43比半导体发光器件芯片20宽,并且支承部42比半导体发光器件芯片20高。在下面的图14和图15中继续形成预备封装构件14的方法。

[0081] 现在,参照图12的(c),预备封装构件4被热固化并形成包围半导体发光器件芯片20的半球形封装构件22。另选地,封装构件22可以被形成为半球形凸透镜形状,但是它不限于此。

[0082] 当预备封装构件4热固化从而形成封装构件22时,未观察到显著的体积变化。如图14和图15中所示,预备封装构件4已经使具有至少80%的UV透射率的液相透光热塑性树脂50的体积减小至少90%。因此,从预备封装构件4到封装构件22的体积变化率可以不超过2%。因为从预备封装构件4到封装构件22的体积变化率不超过2%,所以除了半球形凸透镜形状之外,封装构件22可以被形成为不同的透镜形状。换句话讲,在预备封装构件4已融化成液相之后的固化处理期间的体积的这种极小改变可以有利于毫无困难地制成任何所期望的透镜形状(例如,凸透镜、凹透镜或锥形透镜形状)。

[0083] 当预备封装构件4被热固化时,预备封装构件4与外部基板24的屏障件243之间的表面张力将不会让由此形成的封装构件22越过屏障件243。屏障件243可以与外部基板24的导电层242同时形成,或者另选地,可以通过单独的工艺形成。当与导电层同时形成屏障件243时,整个制造过程被缩短,因此能减少制造的时间量和成本。

[0084] 优选地,在高温(例如,在200°C和300°C之间)下执行用于热固化预备封装构件4的热处理和/或干燥操作达大约4至6小时。虽然热处理和/或干燥操作的这些温度和时段范围被设置成致使固体树脂层4在固化之后具有均匀平坦的上表面,并且与半导体发光器件芯片20以及外部基板24建立稳定的结合,但是它们不限于此。在高温下进行固化处理期间,可以形成气泡,但是可以用真空炉消除这些气泡。

[0085] 接下来,如图12的(d)中所示,沿着划线26划开外部基板,获得各半导体发光器件2。

[0086] 图13示出根据本公开的一方面的预备封装构件4的示例。

[0087] 预备封装构件4包括具有凹槽43的主体41以及连接到主体41的侧表面的支承部42。

[0088] 图14至图15示出根据本发明的一方面的用具有至少80%的UV透射率的透光热塑性树脂形成预备封装构件4的方法的示例。

[0089] 参照图14和图15,通过收缩和热按压形成预备封装构件4。

[0090] 特别地,如图14的(a)中所示,在第一底座层30上形成光阻层(photoresistor layer)31。可以通过丝网印刷光阻膏(photoresist paste)来形成光阻层31。

[0091] 接下来,如图14的(b)中所示,具有预定图案的掩模32布置在光阻层31上并且暴露于紫外光。掩模32具有暴露第一区域33的图案。

[0092] 当光阻层31经受紫外线辐射时,通过掩模32图案的在暴露的第一区域33中的光阻层部分被更牢固地光固化,而第二区域34中的没有通过掩模32暴露于紫外辐射的光阻层部分没有被光固化。

[0093] 接下来,参照图14的(c),通过显影,第二区域34中的光阻层部分而非第一区域33中的光固化的光阻层部分被去除和刻蚀掉。例如,此刻蚀工艺可以通过湿刻蚀完成。当将样品浸入基于包含氢氟酸、硝酸、乙酸、硫酸和盐酸中的至少一种的无机酸的显影溶液中并显

影时,未暴露部分(即,第二区域34)中的光阻层31被去除,以暴露下面的第一底层30,而除了第二区域34之外的第一区域33中的光阻层31得以保持。

[0094] 然后,如图14的(d)中所示,在通过刻蚀暴露第一底层的每个第二区域34中,形成金属层35。在第一区域33中未形成金属层35。

[0095] 金属层35的高度可以大于光阻层31的高度,但是另选地,金属层35的高度可以等于或小于光阻层31的高度。用于金属层35的物质的示例包括Au、Al和Ag。金属层35优选地通过包括诸如电子束沉积这样的PECVD和CVD的沉积来形成,但是不限于此。

[0096] 参照图14的(e),执行剥离工艺(lift-off process),以去除位于第一区域33中的光阻层31。结果,在第一底层30上的第二区域34中仅存在金属层35。如图14的(f)中所示,金属层35旨在增强与虚设半导体发光器件芯片36的焊料结合期间的结合强度。

[0097] 可以通过使用诸如稀释的氢氟酸(DHF)或 $\text{HNO}_3$ 这样的酸性溶液进行的剥离工艺来去除位于第一区域33中的光阻层31。

[0098] 接下来,参照图14的(f),将虚设半导体发光器件芯片36布置在相应的金属层35上。金属层35和虚设半导体发光器件芯片36可以在外力作用下被按压时或者借助粘合材料A而彼此结合。粘合材料A的示例包括导电膏、绝缘膏、聚合物粘合剂和AuSn焊料,但是它们不限于此。

[0099] 在该实施方式中,虚设半导体发光器件芯片36被形成为尺寸比图4中例示的半导体发光器件芯片10大,但是另选地,它可以等于或小于图4中例示的半导体发光器件芯片10的尺寸。

[0100] 然后,如图14的(g)中所示,将第一底层30上的结合的虚设半导体发光器件芯片36和金属层35一体地布置成与第二底层37上的预备封装构件基板40相对。特别地,虚设半导体发光器件芯片36的上表面相对于预备封装构件基板40的上表面面对面地布置。

[0101] 第二底层37优选地是保持在高温(大约 $200^\circ\text{C}$ )下的热板。如此,布置在第二底层37上的预备封装构件基板40处于柔性状态。

[0102] 预备封装构件基板40具有平坦块的形式,且具有平坦的上表面和下表面,并且由具有至少80%的UV透射率的透光热塑性树脂制成。更具体地,参照图15的(a),借助第一输送单元51,将具有至少80%的UV透射率的液相透光热塑性树脂50注入刚性框架(或模具)52中。

[0103] 刚性框架52可以是刚性金属或非金属板,并且优选地,由稍微硬的适于保持具有至少80%的UV透射率的液相透光热塑性树脂50形式的材料制成。这种材料的示例包括Al、Cu、Ag、Cu-Al合金、Cu-Ag合金、Cu-Au合金和SUS(不锈钢)。镀板也适用。

[0104] 接下来转到图15的(b),树脂50被热固化,以得到固体的预备封装构件基板40。在完成热固化之后,所得的预备封装构件基板40表现出使至少80%的UV透射率的液相透光热塑性树脂50的体积减小至少50%,优选地至少90%。因为液相透光热塑性树脂50中的溶剂在热固化处理期间挥发,所以体积显著减小。

[0105] 例如,在 $200^\circ\text{C}$ 和 $300^\circ\text{C}$ 之间的温度下,执行用于固化液相透光热塑性树脂50的热固化处理大约15至20小时。优选地,在 $250^\circ\text{C}$ 下执行热固化处理18小时。虽然热处理和/或干燥操作的这些温度和时段范围被设置成致使液相透光热塑性树脂50被一次性固化以便具有均匀平坦的上表面并且与半导体发光器件芯片20稳定地结合,但是它们不限于此。

[0106] 然后,如图15的(c)中所示,将预备封装构件基板40与刚性框架52分开并且沿着划线53将其划开,以便获得具有平坦的上表面和下表面的单独的预备封装构件基板40。

[0107] 回到图14的(h),用虚设半导体发光器件芯片36对预备封装构件基板40进行热压缩。这是可能的,因为如以上提到的,由于第二底层37保持在高温下,导致预备封装构件基板40处于柔性状态。

[0108] 接下来,如图14的(i)中所示,形成具有多个凹槽38的固体的预备封装构件4,并且每个凹槽具有与虚设半导体发光器件芯片36对应的形状。多个凹槽38优选地具有与虚设半导体发光器件芯片36相同的高度,但是另选地,其可以具有比虚设半导体发光器件芯片36更大的高度。

[0109] 然后,如图14的(j)中所示,沿着切割线39切割预备封装构件4,以分别得到具有凹槽38的单独的预备封装构件4。

[0110] 图16示出用具有至少80%的UV透射率的液相透光热塑性树脂制成的现有技术的封装构件中可能存在的问题。

[0111] 在通过热固化具有至少80%的UV透射率的液相透光热塑性树脂直接制造封装构件的情况下,被涂覆的液相透光热塑性树脂的体积减小大约90%或更多。因此,液相透光热塑性树脂必须反复经历涂覆和热固化处理,直到获得所期望的成形封装构件。

[0112] 对液相透光热塑性树脂重复执行涂覆和热固化处理最终会增加整个制造处理时间和成本。

[0113] 例如,参照图16的(a),在液相透光热塑性树脂被重复涂覆和热固化的同时,由此形成的封装构件222a可以越过屏障件243a。因此,封装构件222a可以不被形成为半球形凸透镜形状。结果,光分布将不平滑,从而导致半导体发光器件的光提取效率降低并且可靠性变差。此外,如果封装构件222a越过屏障件243a,则它也可以覆盖反射层244a,进而又使反射层244a的反射效率降低,进一步使光提取效率降低。

[0114] 另外,如图16的(b)中所示,由于对液相透光热塑性树脂进行那些重复的涂覆和热固化处理,导致在封装构件22b内会产生气泡。换句话讲,当反复进行涂覆和热固化处理以使封装构件22b成为半球形凸透镜形状时,这也意味着封装构件22b已被多次反复固化。如此,可以在正被涂覆的液相透光热塑性树脂以及固化的封装构件22b的表面或内部产生气泡B。由于在封装构件22b内部产生气泡B,因此封装构件22b将不会被均匀地表面化并且无法实现来自半导体发光器件芯片20b的光的平滑散布,从而导致器件的可靠性变差。

[0115] 图17示出根据本公开的一方面的制造半导体发光器件的方法的示例。

[0116] 参照图17的(a),涂覆具有至少80%的UV透射率的液相透光热塑性树脂以形成液相树脂层60,这是在图12的(b)中描述的处理之前(也就是说,在将预备封装构件4布置成包围半导体发光器件芯片20之前)进行的。这里,采用功能与图15的(a)中的第一输送单元51相同的第二输送单元61来将具有至少80%的UV透射率的液相透光热塑性树脂布置为包围半导体发光器件芯片62。

[0117] 接下来,参照图17的(b),将液相树脂层60热固化,以形成封装材料层63。在热固化处理期间,封装材料层63中的溶剂挥发,并且所得的封装材料层63表现出使液相树脂层60的体积减小至少50%,优选地至少90%。在本公开中,封装材料层63优选为大约10 $\mu$ m厚。

[0118] 然后,如图17的(c)中所示,将预备封装构件64放置在封装材料层63上,以形成封



装构件22。因为封装材料层63和预备封装构件64由相同的物质制成，所以在用于形成封装构件22的热固化工艺期间，封装材料层63融化成预备封装构件64中。在通过热固化用预备封装构件64形成透镜形状的封装构件时，与不存在封装材料层63的情况相比，封装材料层63的存在有助于缩短用于获得透镜形状的固化时间。此外，因为封装材料层63容易安置在半导体发光器件芯片的电极之间，所以外部基板与半导体发光器件芯片之间的粘合性得以改善。

[0119] 用预备封装构件64形成封装构件22的方法与图12的(b)中描述的半导体发光器件的制造方法基本上相同。具有至少80%的UV透射率且不易受UV劣化影响的透光热塑性树脂的示例是可得自DuPont的Teflon Af产品组。

[0120] 图18示出根据本公开的一方面的半导体发光器件1的示例，其中，图18的(a)是沿AA'截取的截面图，图18的(b)是顶视图。

[0121] 半导体发光器件1包括半导体发光器件芯片10、封装构件12和外部基板14。

[0122] 半导体发光器件芯片10包括多个半导体层，这多个半导体层包括适于通过电子和空穴的复合产生光的有源层101以及电连接到多个半导体层的电极102。该半导体发光器件芯片10优选地是电极102从封装构件12暴露的倒装芯片。虽然本公开中例示的半导体发光器件芯片10是倒装芯片，但是它可以是而限于横向芯片或垂直芯片。为了更清楚地描述，有源层101也以放大视图示出。

[0123] 封装构件12形成在外部基板14上方，包围半导体发光器件芯片10。封装构件12可以由透光物质或包含波长转换材料(未示出)的透光物质制成。透光物质可以是环氧树脂或硅树脂中的至少一种。可以将任何材料(例如，颜料、染料等)用于波长转换材料，只要它将从半导体发光器件芯片10的有源层101产生的光转换成具有不同波长的光，但是由于磷光体(例如，YAG、(Sr, Ba, Ca)<sub>2</sub>SiO<sub>4</sub>:Eu等)的光转换效率高，优选地使用这些磷光体。另外，可以根据来自半导体发光器件1的光的颜色来选择波长转换材料，这同样是本领域的技术人员公知的。类似于透镜，封装构件12使得来自半导体发光器件芯片10的光被均匀地光转换并且均匀地发光。封装构件12可以具有半球形凸透镜形状，但是它不限于此。例如，封装构件12可以具有凹透镜、平顶透镜、弯月形透镜、锥形透镜或不同的地理结构透镜形状。透镜的形状影响光分布性质。因此，透镜可以被成形为满足提取效率和光分布性质的要求。

[0124] 为了在半导体发光器件芯片10周围形成封装构件12，可以通过喷涂来涂覆包含波长转换材料(未示出)的透光物质，或者可以将包含波长转换材料(未示出)的透光物质直接涂覆在半导体发光器件芯片上方。另选地，可以通过用包含波长转换材料的透光物质涂覆半导体发光器件芯片10然后沉淀波长转换材料来形成封装构件12。

[0125] 外部基板14可以是任何类型的提供供发光器件芯片10安装在其上的区域的基板。外部基板的示例包括带有簧片电极的基板、印刷电路板和金属板(基板)。

[0126] 外部基板14可以包括底座141、导电层142、绝缘层143、反射层144和屏障件145。这里，布置在底座141上方的导电层142、绝缘层143、反射层144和屏障件145优选地具有相同的高度。

[0127] 底座141可以包含绝缘材料或导热率高的材料。例如，它可以包含高导热聚合物和/或陶瓷材料。特别地，底座141可以包含AlN陶瓷材料。结果，在半导体发光器件10操作期间，其中产生的热可以通过底座141被有效排放到外部。

[0128] 穿过底座141的导电层142被形成在底座141的上表面和下表面上,并且电连接到半导体发光器件芯片10的电极102。导电层142可以包含导电物质,并且可以包含诸如Ni、Pt、Pd、Rh、W、Ti、Al、Ag、Au或Cu这样的金属。半导体发光器件1通过形成在底座141的下表面上的这些导电层142电连接到外部。如图4中例示的,如果从上面看,导电层142具有四边形状,但是它不限于此。导电层142可以具有圆形或半圆形的形状。当导电层142被形成为圆形形状时,它们可以具有1mm或更小的直径。

[0129] 半导体发光器件芯片10的电极102优选地被布置成面向外部基板14,以电连接到外部基板14的导电层142。

[0130] 绝缘层143被形成在与半导体发光器件芯片10的电极102对应布置的导电层142之间,并且可以由绝缘材料制成。例如,绝缘层143可以由粘合绝缘膏制成。另选地,可以省去绝缘层143。

[0131] 反射层144被形成在底座141的上表面上。反射层144包括第一反射层部1440和第二反射层部1441,第一反射层部1440面对封装构件12的下表面布置,并且第二反射层部1441通过屏障件145与第一反射层部1440分开并且没有被封装构件12覆盖。这里,第一反射层部1440和第二反射层部1441优选地具有相同的高度。

[0132] 在来自半导体发光器件芯片10的光当中,指向外部基板14的光的一部分被形成在底座141的上表面上的反射层144反射并射出到器件外部。如以上提到的,第二反射层部1441通过屏障件145与第一反射层部1440分开,并且在第二反射层部1441和屏障件145之间还存在例如高达200 $\mu\text{m}$ 的预定间隙,但是没有由于第二反射层部1441和屏障件145之间的该间隙而引起的光损失。因此,所提取的光量增加,这进而提高了半导体发光器件的光提取效率。本公开的半导体发光器件芯片10可以发射紫外光波段中的光,特别是该波段中的峰值波长的光。例如,半导体发光器件芯片10可以发射峰值波长不大于400nm的光。优选的波段范围为365nm至400nm。

[0133] 反射层144可以由诸如Al或白硅这样的半透明反射物质制成。优选地,在使用白硅的情况下,可以通过而限于丝网印刷形成反射层144;在使用Al的情况下,可以通过PECVD(例如,电子束沉积)或CVD丝网印刷形成反射层144。特别地,第一反射层部1440优选地由绝缘白硅制成,并且第二反射层部1441优选地由对于紫外光而言具有高反射效率的Al制成。

[0134] 与由Ag制成的反射层144相比,由Al或白硅制成的反射层144抵抗由从半导体发光器件芯片10发射的紫外光引起的变色并且保持高反射率。结果,能够提高半导体发光器件的可靠性以及光提取效率。

[0135] 优选地,反射层144的高度等于或小于导电层142的高度。特别地,反射层144的高度优选地在150 $\mu\text{m}$ 和500 $\mu\text{m}$ 之间。如果反射层144由绝缘白硅制成并且具有150 $\mu\text{m}$ 或更小的高度,则光透过反射层144,因此使反射效果变差。如果反射层具有500 $\mu\text{m}$ 或更大的高度,则可能难以将外部基板制造为电极宽度并且应该考虑电镀比率,并且取决于电镀厚度的热阻会是个问题。

[0136] 屏障件145被布置在距底座141的上表面上的导电层142预定距离处,并且由诸如Ni、Pt、Pd、Rh、W、Ti、Al、Ag、Au或Cu这样的金属制成。因为由金属制成的屏障件145通过绝缘的第一反射层部1440与导电层142分离,所以避免了屏障件145与导电层142之间有任何接触,从而降低了电短路的风险。

[0137] 屏障件145可以被用作阻挡壁(即,坝状物),以便在形成封装构件12时防止封装构件12越过屏障件145。另选地,可以省去屏障件145。屏障件145优选地由不仅牢固或坚硬得足以保持封装构件12的形状从而保护半导体发光器件芯片10而且还有效地避免了裂缝或裂纹的材料制成。

[0138] 另选地,屏障件145可以由将来自半导体发光器件芯片10的光朝向封装构件12反射的有色反射性物质制成,但是不限于此。

[0139] 此外,屏障件145可以由除了硅基材料之外的金属制成,使得与底座141或封装构件12的结合强度增强,这进而提高了半导体发光器件的可靠性。另外,当使用金属物质时,屏障件145可以与导电层142同时形成。结果,整个制造过程缩短,因此能减少制造的时间量和成本。

[0140] 虽然屏障件145用作坝状物,但并不意味着它用作阻止封装构件12的树脂溢出的壁。确切地,因为在形成封装构件12期间在屏障件145的上表面与封装构件12的下表面之间形成表面张力,所以封装构件12没有越过屏障件145。因此,封装构件12可以适于覆盖屏障件145的上表面的全部或仅部分。因为在屏障件145的上表面1451与屏障件145的侧表面相交的所有那些角部当中,在屏障件145的上表面1451与屏障件145的面对第二反射层部1441的外侧表面1452相交的角部处封装构件12与屏障件145的上表面1451之间形成的表面张力的效果被最大化,所以期望的是,屏障件145的上表面1451被封装构件12完全覆盖。特别地,当屏障件145的上表面1451与屏障件145的外侧面1452成直角时,在封装构件12与屏障件145的上表面1451之间形成的表面张力效应被最大化。为了使屏障件145的上表面1451与外侧表面1452成直角1453,期望的是使用金属并沉积金属,以形成屏障件145。为了更好地理解,以放大的虚线圆示出屏障件145的上表面1451和外侧表面1452。这里,屏障件145的外侧表面1452没有被封装构件12覆盖。

[0141] 优选地,屏障件145的高度小于半导体发光器件芯片10的高度并且等于导电层142和反射层144的高度,但是不限于此。例如,屏障件145的高度可以小于或大于导电层142和反射层144的高度。与屏障件145的高度大于导电层142的高度的情况下相比,在屏障件145的高度不大于导电层142的高度的情况下从半导体发光器件1出来的光的视角宽。例如,屏障件145可以形成为0.05mm或更小的高度。

[0142] 优选地,屏障件145的宽度小于导电层142和反射层144的宽度,并且小于屏障件145和反射层144的第二反射层部1441之间的分离间隙,但是不限于此。另选地,屏障件143的宽度可以等于或大于屏障件145和反射层144的第二反射层部1441之间的分离间隙。例如,屏障件145可以形成为0.1mm或更小的宽度。

[0143] 外部基板14还可以包括在底座141的下表面上的散热垫(未示出)。散热垫有助于从外部基板14向外部散热。在图21中描述了制造图18中的半导体发光器件的方法。

[0144] 图19示出根据本公开的一方面的半导体发光器件8的示例。

[0145] 半导体发光器件8与图18中示出的半导体发光器件1基本上相同,不同之处在于,半导体发光器件8的反射层844仅具有第一反射层部844,而没有第二反射层部。

[0146] 图20示出根据本公开的一方面的半导体发光器件6的示例。

[0147] 图20的(a)是顶视图,图20的(b)是沿着AA'截取的截面图。

[0148] 半导体发光器件6包括外部基板64、半导体发光器件芯片60和封装构件62。半导体

发光器件6并不包括反射层。虽然未示出,但是可以形成第二反射层部。为了使封装构件62能够具有最小的平坦区域,在距导电层642达200 $\mu\text{m}$ 或更小的距离处形成屏障件645。虽然在导电层642上方形成封装构件62可以是使封装构件62的平坦区域最小化的一种方式,但是导电层642具有在导电层642之间的开口部分643,以防止电短路。该开口部分643可以被填充有绝缘材料。然而,即使在封装构件62的开口部分643中填充绝缘材料之后,开口部分643的存在也致使封装构件62越过导电层642,因为在封装构件62的下表面与导电层642的上表面之间出现的表面张力没有强得足以将透镜形状的封装构件62保持并限制于仅仅导电层642的上表面,从而使该填充选择不太理想。为了解决这个问题,在距导电层642达200 $\mu\text{m}$ 距离内没有任何开口部分的闭环形式的屏障件645从底座641的上表面突出。特别地,由于在导电层642和屏障件645之间没有反射层,所以可以形成凹槽646,使得当形成封装构件62时,屏障件645可以用作如同壁一样的坝状物。然而,在该实施方式中,屏障件645的高度等于或低于导电层642的高度,即,屏障件645没有高得像壁一样足以作为坝状物工作。但是,如图18中描述的,借助屏障件645的上表面和封装构件62的下表面之间出现的表面张力,屏障件645将至少足够用作坝状物,以防止封装构件62越过屏障件143。虽然图20中例示的屏障件645具有闭环形状,但是如有需要,它可以采用包括圆形或正方形的其它形状。另外,屏障件645和导电层642可以一起形成,因为它们二者由导电金属物质制成。底座641优选地由绝缘物质制成,以使得导电层642和屏障件645能够由导电金属物质形成。特别地,由于屏障件645被形成为闭环形状,因此期望的是,底座641应该由绝缘物质制成,以防止电短路。此外,对于屏障件645而言,金属物质优于树脂,以便使屏障件645和由透光树脂制成的封装构件62之间的表面张力最大化。虽然未示出,但是如果第二反射层部(如果可用)由与屏障件和导电层的金属物质相同的金属物质制成,则可以一次形成这三层。除了没有反射层之外,半导体发光器件6与图18中描述的半导体发光器件1基本上相同。

[0149] 图21示出图18中描述的制造半导体发光器件的方法的示例。

[0150] 参照图21的(a),在这种制造半导体发光器件的方法中,首先,制备具有部分暴露的上表面的外部基板74。外部基板74包括底座741、导电层742、绝缘层743和屏障件745。屏障件745和导电层742可以一次一起形成或者通过单独的工艺形成。这里,可以省去绝缘层743。为了形成屏障件745,通过激光加工使底座741开槽,并且借助溅射器(sputter)来沉积种金属。接下来,为了形成导电层742,将干光阻膜(photoresist film)图案化,然后进行电镀。虽然通过电镀形成导电层742,但是屏障件745可以同时一起形成。

[0151] 如在外部基板74中可见的,多个导电层742被形成在底座741上,绝缘层743被布置在多个导电层742之间,并且底座741的上表面在屏障件745周围被暴露。底座741的该被暴露的上面部分是在其中形成反射层741的地方。

[0152] 现在,参照图21的(b),由反射物质制成的反射层744被形成在底座741的暴露部分上。反射层744包括第一反射层部7440和第二反射层部7441,第一反射层部7440面对封装构件72的下表面布置,并且第二反射层部1441通过屏障件743与第一反射层部1440分开并且没有被封装构件72覆盖。

[0153] 第一反射层部7440和第二反射层部7441可以使用相同的物质同时形成,但是它们不限于此。

[0154] 例如,在半导体发光器件芯片70是紫外光发光器件芯片的情况下,布置在半导体

发光器件芯片70的侧表面上的第一反射层部7440可以由抵抗紫外光引起的变色并且保持高反射率和绝缘性质的白硅制成,而布置在距第一反射层部7440和半导体发光器件芯片70预定距离处从而相比于第一反射层部7440对紫外光的敏感度较低的第二反射层部7441可以由诸如Ag或Al这样的金属物质制成。

[0155] 接下来,如图21的(c)中所示,将半导体发光器件芯片70的电极702安装在外部基板74上,使得它们电连接到外部基板74的导电层742。虽然该实施方式中的半导体发光器件芯片70是倒装芯片,但是它可以是而不仅限于横向芯片或垂直芯片。

[0156] 参照图21的(d),封装构件72包围半导体发光器件芯片70。封装构件72可以具有半球形凸透镜形状,但是它不限于此。

[0157] 因为在形成封装构件72期间在封装构件72和屏障件745之间形成表面张力,所以封装构件72没有越过屏障件745。

[0158] 封装构件72被固化,以将半导体发光器件芯片70和外部基板74一起结合成一体。可以在一定温度(例如,在102°C和170°C之间)下执行用于固化封装构件4的热处理和/或干燥操作达大约1小时至5小时。虽然热处理和/或干燥操作的这些温度和时段范围被设置成使封装构件72具有均匀的表面和均匀的厚度,以防止在封装构件72内部形成气泡,并且限定或建立与半导体发光器件芯片70和外部基板74稳定的结合,但它们不限于此。如果在固化操作期间经历显著体积变化的物质被用于形成封装构件72,则图12中描述的预备封装构件可以用在形成封装构件72的处理中。在根据本公开的制造半导体发光器件的那些方法中提到的步骤可以在本领域的人员可以容易修改的范围内以任何顺序执行,并且该顺序也被包括在本公开中。

[0159] 图22示出根据本公开的一方面的半导体发光器件2的示例,其中,图22的(a)是沿BB'截取的截面图,图22的(b)是顶视图。

[0160] 除了外部基板24之外,图22中的半导体发光器件6与图18中描述的半导体发光器件1基本上相同。

[0161] 半导体发光器件2的外部基板24可以包括底座241、导电层242、绝缘层243、反射层244和屏障件245。

[0162] 由反射物质制成的反射层244被布置在底座241的整个上表面上。形成反射层244的物质和方法的示例优选地遵循图18中示出的反射层144的那些,并不限于此。然而,为了防止与导电层242电短路,反射层244优选地由绝缘的白硅制成。

[0163] 在来自半导体发光器件芯片20的光当中,指向外部基板24的光的一部分被形成在底座241的整个上表面上方的反射层244反射并射出到器件外部。

[0164] 屏障件245被形成在发射层244的上表面上。屏障件245可以被用作阻挡壁(即,坝状物),以便在形成封装构件22时防止封装构件22越过屏障件245。另选地,可以省去屏障件245。虽然该实施方式中的屏障就按245具有凸半球形形状,但是它可以具有而不仅限于平面、圆锥形、凹面或几何结构的上表面。

[0165] 屏障件245优选地由不仅牢固或坚硬得足以保持封装构件22的形状从而保护半导体发光器件芯片20而且还有效地避免了裂缝或裂纹的材料制成。

[0166] 另选地,屏障件245可以由将来自半导体发光器件芯片20的光朝向封装构件22反射的有色反射性物质制成,但是不限于此。

[0167] 虽然屏障件245用作坝状物,但并不意味着它用作阻止封装构件22的树脂溢出的壁。确切地,因为在形成封装构件22时在屏障件245的上表面与封装构件22的下表面之间形成表面张力,所以封装构件22没有越过屏障件245。因此,封装构件22可以适于覆盖屏障件245的上表面的全部或仅部分。因为在屏障件245的上表面2451与屏障件143的侧表面当中,在与导电层242相对的边缘上,封装构件22与屏障件245的上表面2451之间形成的表面张力的效果被最大化,所以期望的是,屏障件245的上面2451被封装构件22完全覆盖。这里,屏障件245的外侧表面2452没有被封装构件22覆盖。在屏障件245因其利用表面张力用作坝状物的能力而具有减小的高度的情况下,封装构件22的透镜形状得以保持,没有变形,并且能尽可能接近地实现其期望的形状。

[0168] 优选地,屏障件245的高度小于半导体发光器件芯片20的高度并且等于半导体发光器件芯片20的电极202的高度,但是不限于此。例如,屏障件245的高度可以小于或大于半导体发光器件芯片20的电极202的高度。除了以上参照图22描述的构造特征之外,半导体发光器件2与图18中描述的半导体发光器件1基本上相同。在图24中描述了制造图22中的半导体发光器件的方法。

[0169] 图23示出图22中描述的制造半导体发光器件的方法的示例。

[0170] 如图23的(a)中所示,首先制备具有部分暴露的上表面的外部基板44。外部基板44包括底座441、导电层442和绝缘层443。可以省去绝缘层443。使底部441中的将形成反射层444的部分暴露。

[0171] 现在,参照图23的(b),将反射物质涂覆于底座441的暴露部分,以形成反射层444。优选地,反射层444被形成为与绝缘层442一样厚。

[0172] 接下来,如图23的(c)中所示,将半导体发光器件芯片40的电极402安装在外部基板44上,使得它们电连接到外部基板44的导电层442。虽然该实施方式中的半导体发光器件芯片40是倒装芯片,但是它可以是而限于横向芯片或垂直芯片。

[0173] 参照图23的(d),在反射层444上形成屏障件445。

[0174] 在该实施方式中,在将半导体发光器件芯片40安装在外部基板44上之后,接着在反射层444上形成屏障件445。然而,另选地,能够在反射层444上形成屏障件445之后,将半导体发光器件芯片40安装在外部基板44上。

[0175] 另外,如图23的(e)中所示,封装构件42被形成为包围半导体发光器件芯片40。封装构件42可以具有半球形凸透镜形状,但是它不限于此。由于在形成封装构件42期间在封装构件42和屏障件445之间形成表面张力,因此封装构件42没有越过屏障件445。

[0176] 图24示出根据本公开的一方面的制造半导体发光器件的方法的示例。

[0177] 外部基板74可以只包括第二反射层部7441。使底部741中的将形成第一反射层部7440的部分暴露。其它处理与图21中描述的那些处理基本上相同。

[0178] 在根据本公开的制造半导体发光器件的那些方法中提到的步骤可以在本领域的人员可以容易修改的范围内以任何顺序执行,并且该顺序也被包括在本公开中。

[0179] 以下列出了描述本公开的其它方面的不同特征的条款。

[0180] (1) 一种半导体发光器件,该半导体发光器件包括:半导体发光器件芯片,该半导体发光器件芯片包括多个半导体层以及电连接到所述多个半导体层的电极,所述多个半导体层包括适于通过电子和空穴的复合产生紫外光的有源层;封装构件,该封装构件适于包

围所述半导体发光器件芯片；以及外部基板，该外部基板包括底座以及电连接到所述半导体发光器件芯片的所述电极的导电层，其中，所述外部基板的与所述封装构件的下表面接触的平坦区域部分比所述外部基板的与所述封装构件的下表面没有接触的平坦区域部分小。

[0181] (2) 还提供了条款(1)所述的半导体发光器件，其中，所述导电层被布置在所述封装构件的内部并且适于反射所述紫外光，所述导电层的一个表面由UV反射率小于90%的物质制成。

[0182] (3) 还提供了条款(1)所述的半导体发光器件，其中，所述导电层被布置在所述封装构件的内部并且适于反射所述紫外光，所述导电层的一个表面由UV反射率为40%或更小的物质制成。

[0183] (4) 还提供了条款(1)所述的半导体发光器件，其中，所述导电层被布置在所述封装构件的内部并且适于反射所述紫外光，所述导电层的一个表面由Au制成。

[0184] (5) 还提供了条款(1)所述的半导体发光器件，其中，所述外部基板包括布置成距所述导电层预定距离的具有闭环形状的屏障件，所述屏障件的上表面与所述封装构件的下表面接触。

[0185] (6) 还提供了条款(5)所述的半导体发光器件，其中，所述屏障件被布置在所述封装构件的内部并且适于反射所述紫外光，所述屏障件的一个表面由UV反射率为40%或更小的物质制成。

[0186] (7) 还提供了条款(1)所述的半导体发光器件，其中，所述导电层和所述屏障件被布置在所述封装构件的内部并且适于反射所述紫外光，所述导电层和所述屏障件各自的一个表面由相同金属物质制成。

[0187] (8) 还提供了条款(1)所述的半导体发光器件，其中，所述封装构件由具有至少80%的UV透射率的热塑性树脂制成。

[0188] (9) 还提供了条款(8)所述的半导体发光器件，其中，所述热塑性树脂在用于使液相的所述热塑性树脂凝固的热固化处理期间经历至少90%的体积减小。

[0189] (10) 还提供了条款(1)所述的半导体发光器件，其中，所述封装构件具有半球形的透镜形状。

[0190] (11) 还提供了条款(1)所述的半导体发光器件，其中，所述半导体发光器件芯片是发射UV-C的倒装芯片，其中，所述封装构件由具有至少80%的UV透射率的热塑性树脂制成，其中，所述导电层的上部由具有小于90%的UV-C反射率的物质制成，并且其中，所述半导体发光器件的所述电极电连接到所述导电层的所述上部。

[0191] (12) 一种制造用于包括半导体发光器件芯片的半导体发光器件中的预备封装构件的方法，该方法包括以下步骤：将虚设半导体发光器件芯片放置在第一底层上；在第二底层上形成预备封装构件基板；将所述虚设半导体发光器件芯片布置成面对布置在所述第二底层上的所述预备封装构件基板；通过所述虚设半导体发光器件芯片压缩所述预备封装构件基板，以形成具有多个凹槽的预备封装构件；并且沿着划线划开所述基板，以分离并获得单独的预备封装构件。

[0192] (13) 还提供了条款(12)所述的制造用于半导体发光器件中的预备封装构件的方法，其中，所述预备封装构件基板由对于波段范围为100nm至400nm的光而言具有至少90%

的透射率的透光热塑性树脂制成。

[0193] (14) 还提供了条款 (12) 所述的制造用于半导体发光器件中的预备封装构件的方法,其中,所述预备封装构件基板由对于波段范围为100nm至400nm的光而言具有至少90%的透射率的固体透光热塑性树脂制成,所述固体透光热塑性树脂是通过固化对于波段范围为100nm至400nm的光而言具有至少90%的透射率的液相透光热塑性树脂而获得的。

[0194] (15) 还提供了条款 (12) 所述的制造用于半导体发光器件中的预备封装构件的方法,其中,所述液相透光热塑性树脂在固化处理期间经历至少90%的体积减小。

[0195] (16) 还提供了条款 (12) 所述的制造用于半导体发光器件中的预备封装构件的方法,其中,所述第二底层是热板。

[0196] (17) 还提供了条款 (12) 所述的制造用于半导体发光器件中的预备封装构件的方法,其中,将虚设半导体发光器件芯片布置在第一底层上涉及在所述第一底层上以规则间隔形成金属层,并且在所述金属层上分别布置虚设半导体发光器件芯片。

[0197] (18) 还提供了条款 (12) 所述的制造用于半导体发光器件中的预备封装构件的方法,其中,所述预备封装构件包括具有凹槽的主体以及连接到所述主体的侧表面的支承部,所述支承部的高度大于包括在所述半导体发光器件中的所述半导体发光器件芯片的高度。

[0198] (19) 还提供了条款 (12) 所述的制造用于半导体发光器件中的预备封装构件的方法,其中,所述预备封装构件的所述凹槽与包括在所述半导体发光器件中的所述半导体发光器件芯片对应地成形。

[0199] (20) 还提供了条款 (12) 所述的制造用于半导体发光器件中的预备封装构件的方法,其中,所述预备封装构件的所述凹槽中的每个的宽度大于包括在所述半导体发光器件中的所述半导体发光器件芯片的宽度。

[0200] (21) 还提供了条款 (12) 所述的制造用于半导体发光器件中的预备封装构件的方法,其中,通过所述虚设半导体发光器件芯片按压所述预备封装构件基板以形成具有多个凹槽的预备封装构件涉及通过所述虚设半导体发光器件芯片按压处于柔性状态下的所述预备封装构件基板。

[0201] (22) 一种制造半导体发光器件的方法,该方法包括以下步骤:制备具有导电层的外部基板;在所述外部基板上方放置半导体发光器件芯片,所述半导体发光器件芯片包括多个半导体层和电连接到所述多个半导体层的电极,所述多个半导体层包括适于通过电子和空穴的复合产生光的有源层,使得所述外部基板的导电层电连接到所述半导体发光器件芯片的所述电极;在所述半导体发光器件芯片上方布置由透光热塑性树脂制成的预备封装构件;并且热固化所述预备封装构件,以形成包围所述半导体发光器件芯片的封装构件。

[0202] (23) 还提供了条款 (22) 所述的制造半导体发光器件的方法,其中,所述预备封装构件基板由通过固化对于波段范围为100nm至400nm的光而言具有至少90%的透射率的液相透光热塑性树脂而获得的固体预备封装构件制成。

[0203] (24) 还提供了条款 (22) 所述的制造半导体发光器件的方法,其中,所述液相透光热塑性树脂在固化处理期间经历至少90%的体积减小。

[0204] (25) 还提供了条款 (22) 所述的制造半导体发光器件的方法,该方法还包括以下步骤:在所述半导体发光器件芯片上方布置由透光热塑性树脂制成的预备封装构件之前,在所述外部基板上方形成对于波段范围为100nm至400nm的光而言具有至少90%的透射率的



液相透光热塑性树脂层,以包围所述半导体发光器件芯片;并且热固化所述液相树脂层,以形成封装材料层。

[0205] (26) 还提供了条款 (22) 所述的制造半导体发光器件的方法,其中,在所述液相树脂层因固化处理经历至少90%的体积减小之后,获得所述封装材料层。

[0206] (27) 还提供了条款 (22) 所述的制造半导体发光器件的方法,其中,所述预备封装构件包括具有凹槽的主体以及连接到所述主体的侧表面的支承部。

[0207] (28) 还提供了条款 (22) 所述的制造半导体发光器件的方法,其中,在所述半导体发光器件芯片上方布置由透光热塑性树脂制成的预备封装构件涉及将所述半导体发光器件芯片放入所述预备封装构件的凹槽中。

[0208] (29) 还提供了条款 (22) 所述的制造半导体发光器件的方法,其中,所述外部基板包括屏障件,并且其中,热固化所述预备封装构件以形成包围所述半导体发光器件芯片的封装构件涉及以使所述外部基板的所述屏障件的上表面的至少一部分被覆盖的方式形成所述封装构件。

[0209] (30) 还提供了条款 (22) 所述的制造半导体发光器件的方法,其中,所述封装构件以使所述外部基板的所述屏障件的上表面被完全覆盖的方式形成。

[0210] (31) 还提供了条款 (22) 所述的制造半导体发光器件的方法,其中,所述屏障件的高度等于或大于所述导电层的高度。

[0211] (32) 还提供了条款 (22) 所述的制造半导体发光器件的方法,其中,热固化所述预备封装构件以形成包围所述半导体发光器件芯片的封装构件涉及以使除了所述封装构件的下表面与所述外部基板接触的部分之外的所述封装构件的所有表面都被覆盖的方式形成所述封装构件。

[0212] (33) 还提供了条款 (22) 所述的制造半导体发光器件的方法,其中,所述外部基板包括反射层,所述反射层布置在所述外部基板的上表面上的距所述屏障件预定距离处,并且其中,热固化所述预备封装构件以形成包围所述半导体发光器件芯片的封装构件涉及以使所述屏障件的侧表面中的位于所述反射层和所述屏障件之间的一个侧表面没有被所述封装构件覆盖的方式形成所述封装构件。

[0213] (34) 还提供了条款 (22) 所述的制造半导体发光器件的方法,其中,热固化所述预备封装构件以形成包围所述半导体发光器件芯片的封装构件涉及将所述封装构件形成为半球形凸透镜、凹透镜、平顶透镜、弯月形透镜、锥形透镜或不同的地理结构透镜形状中的至少一种。

[0214] (35) 一种半导体发光器件,该半导体发光器件包括:半导体发光器件芯片,该半导体发光器件芯片包括多个半导体层以及电连接到所述多个半导体层的电极,所述多个半导体层包括适于通过电子和空穴的复合产生光的有源层;透镜形状的封装构件,该封装构件由对于波段范围为100nm至400nm的光而言具有至少90%的透射率的透光热塑性树脂制成,以包围所述半导体发光器件芯片;以及外部基板,该外部基板包括导电层,所述导电层电连接到所述半导体发光器件芯片的所述电极,其中,以使除了所述封装构件的下表面的与所述外部基板接触的部分之外的所述封装构件的所有表面都暴露于外部的方式形成所述封装构件。

[0215] (36) 还提供了条款 (35) 所述的半导体发光器件,其中,所述外部基板包括屏障件,

所述屏障件被布置成比所述导电层更远离所述半导体发光器件芯片,并且其中,所述封装构件覆盖所述屏障件的上表面的至少一部分。

[0216] (37) 还提供了条款 (35) 所述的半导体发光器件,其中,所述封装构件完全覆盖所述屏障件的上表面。

[0217] (38) 还提供了条款 (35) 所述的半导体发光器件,其中,所述屏障件的高度等于或小于所述导电层的高度。

[0218] (39) 还提供了条款 (35) 所述的半导体发光器件,其中,所述外部基板包括反射层,所述反射层被布置成在所述外部基板的上表面上距所述屏障件预定距离处。

[0219] (40) 还提供了条款 (35) 所述的半导体发光器件,其中,所述屏障件的侧表面中的位于所述反射层和所述屏障件之间的一个没有侧表面被所述封装构件覆盖。

[0220] (41) 还提供了条款 (35) 所述的半导体发光器件,其中,所述屏障件由包含Au或Al的金属物质制成。

[0221] (42) 还提供了条款 (35) 所述的半导体发光器件,其中,所述屏障件具有没有狭缝的闭环形式。

[0222] (43) 还提供了条款 (35) 所述的半导体发光器件,其中,所述半导体发光器件芯片发射波段范围为100nm至400nm的光。

[0223] (44) 还提供了条款 (35) 所述的半导体发光器件,其中,所述封装构件被形成半球形凸透镜、凹透镜、平顶透镜、弯月形透镜、锥形透镜或不同的地理结构透镜形状中的至少一种。

[0224] (45) 一种半导体发光器件,该半导体发光器件包括:半导体发光器件芯片,该半导体发光器件芯片包括多个半导体层以及电连接到所述多个半导体层的电极,所述多个半导体层包括适于通过电子和空穴的复合产生紫外光的有源层;封装构件,该封装构件适于包围所述半导体发光器件芯片;以及外部基板,该外部基板包括由绝缘物质制成的底座、屏障件和电连接到所述半导体发光器件芯片的所述电极的导电层,其中,所述屏障件的上表面与所述封装构件的下表面接触。

[0225] (46) 还提供了条款 (45) 所述的半导体发光器件,其中,所述屏障件由与所述导电层相同的物质制成。

[0226] (47) 还提供了条款 (45) 所述的半导体发光器件,其中,所述屏障件的上表面和外侧面成直角。

[0227] (48) 还提供了条款 (45) 所述的半导体发光器件,该半导体发光器件还包括:金属反射层,该金属反射层被布置在所述屏障件的外侧表面的方向上距所述屏障件预定距离处。

[0228] (49) 还提供了条款 (45) 所述的半导体发光器件,其中,所述金属反射层由Al制成。

[0229] (50) 一种制造半导体发光器件的方法,该方法包括以下步骤:制备由绝缘物质制成的底座;在所述底座的一个表面上形成导电层和屏障件,所述屏障件被布置在距所述导电层预定距离处并且以闭环形式从所述底座的上表面突出;将半导体发光器件芯片的电极电连接到所述导电层;并且形成用于包围所述半导体发光器件芯片的封装构件,所述封装构件适于完全覆盖除了所述屏障件的侧表面之外的所述屏障件的上表面。

[0230] (51) 还提供了条款 (50) 所述的制造半导体发光器件的方法,该方法还包括以下步

骤:在所述底座的一个表面上形成导电层和屏障件之后,在所述屏障件的外侧表面的方向上形成距所述屏障件预定距离的金属反射层,所述金属反射层的高度等于或小于所述屏障件的高度。

[0231] (52) 一种半导体发光器件,该半导体发光器件包括:半导体发光器件芯片,该半导体发光器件芯片包括多个半导体层以及电连接到所述多个半导体层的电极,所述多个半导体层包括适于通过电子和空穴的复合产生紫外光的有源层;封装构件,该封装构件适于包围所述半导体发光器件芯片;以及外部基板,该外部基板包括底座以及电连接到所述半导体发光器件芯片的所述电极的导电层,其中,如果所述半导体发光器件芯片具有在 $0.8\text{mm}^2$ 和 $1.5\text{mm}^2$ 之间的平坦区域,则所述导电层的总面积与所述导电层的暴露面积之比为45%或更小,并且如果所述半导体发光器件芯片具有在 $0.06\text{mm}^2$ 和 $0.3\text{mm}^2$ 之间的平坦区域,则所述导电层的总面积与所述导电层的暴露面积之比为85%或更小。

[0232] (53) 还提供了条款(52)所述的半导体发光器件,其中,如果所述半导体发光器件芯片具有在 $0.8\text{mm}^2$ 和 $1.5\text{mm}^2$ 之间的平坦区域,则所述导电层的总面积与所述导电层的暴露面积之比为35%或更小,并且如果所述半导体发光器件芯片具有在 $0.06\text{mm}^2$ 和 $0.3\text{mm}^2$ 之间的平坦区域,则所述导电层的总面积与所述导电层的暴露面积之比为70%或更大。

[0233] (54) 一种半导体发光器件,该半导体发光器件包括:半导体发光器件芯片,该半导体发光器件芯片包括多个半导体层以及电连接到所述多个半导体层的电极,所述多个半导体层包括适于通过电子和空穴的复合产生紫外光的有源层;封装构件,该封装构件适于包围所述半导体发光器件芯片;以及外部基板,该外部基板包括底座以及电连接到所述半导体发光器件芯片的所述电极的导电层,其中,布置在所述封装构件内部并且适于反射紫外光的所述导电层的一个表面由对于紫外光而言具有小于90%的反射率的物质制成,并且其中,当由对于紫外光而言具有小于90%的反射率的物质制成的导电层与由对于紫外光而言具有至少90%的反射率的物质制成的导电层之间的 $\Delta P_0$ 值的差落入5%内时,所述封装构件的下表面的直径小于其直径。

[0234] (55) 还提供了条款(54)所述的半导体发光器件,其中,当 $\Delta P_0$ 值为50%或更大时,所述封装构件的下表面的直径小于其直径。

[0235] (56) 一种半导体发光器件,该半导体发光器件包括:半导体发光器件芯片,该半导体发光器件芯片包括多个半导体层以及电连接到所述多个半导体层的电极,所述多个半导体层包括适于通过电子和空穴的复合产生紫外光的有源层;封装构件,该封装构件适于包围所述半导体发光器件芯片;以及外部基板,该外部基板包括底座以及电连接到所述半导体发光器件芯片的所述电极的导电层,其中,在所述导电层的总面积之中,所述导电层的没有被所述半导体发光器件芯片覆盖的暴露面积不大于 $1\text{mm}^2$ 。

[0236] (57) 还提供了条款(56)所述的半导体发光器件,其中,在所述导电层的总面积之中,所述导电层的没有被所述半导体发光器件芯片覆盖的暴露面积不小于 $0.45\text{mm}^2$ 。

[0237] (58) 一种制造半导体发光器件的方法,该方法包括以下步骤:制备包括底座、导电层和屏障件的外部基板;在所述底座的暴露部分上形成反射层,所述反射层的高度等于或大于所述导电层的高度;将半导体发光器件芯片的电极电连接到所述外部基板的导电层;并且形成用于包围所述半导体发光器件芯片的封装构件,所述封装构件适于完全覆盖除了所述屏障件的外侧表面之外的所述屏障件的上表面。

[0238] 根据本公开的半导体发光器件具有高紫外光提取效率并且在半导体发光器件芯片与导电层之间具有优异的结合强度。

[0239] 根据本公开的半导体发光器件具有反射层,反射层形成在待安装的半导体发光器件芯片的外部基板的上表面上,其中,与由Ag制成的反射层相比,由Al或白硅制成的反射层抵抗(resist to)由从半导体发光器件芯片发射的紫外光引起的变色并且保持高反射率。结果,能够提高半导体发光器件的可靠性以及光提取效率。

[0240] 根据本公开的半导体发光器件包括在外部基板上的屏障件,其中,屏障件适于防止封装构件在固化处理期间越过。

[0241] 根据本公开的半导体发光器件即使在外部基板的位于封装构件内部的紫外光反射面(例如,导电层和屏障件的上表面)由UV反射率为90%或更小的物质制成时也因经调节的封装构件直径而具有50%或更大的 $\Delta P_0$ 值。此外,根据本公开的半导体发光器件仍然能保持外部基板的位于由UV反射率为90%或更小的物质制成的封装构件内部的紫外光反射表面(例如,导电层和屏障件的上表面)与外部基板的位于由UV反射率为至少90%的物质制成的封装构件内部的紫外光反射面之间的 $\Delta P_0$ 值的差小于5%。

[0242] 根据本公开的半导体短波长UVC发光器件在封装构件内部具有紫外光反射表面。虽然紫外光反射表面优选地由对于紫外光而言具有高反射率的物质(例如,Al)制成,但是那些对于紫外光而言具有高反射率的物质不一定在焊接或共熔结合处理中与半导体发光器件芯片的电极具有优异的结合强度。另一方面,适于焊接或共熔结合到半导体发光器件芯片的电极的具有优异结合强度的其它物质不一定对于紫外光而言具有高反射率。随着封装构件的下表面的直径尺寸减小,发明人了解到,UV反射率差却在焊接或共熔结合期间表现出与半导体发光器件芯片的电极有优异结合强度的基板仍然能具有与可得自UV反射率高的物质的基板相似的优异光提取效率。可以通过装入屏障件结构来促成封装构件的下表面的直径尺寸的这种调节。此外,通过调节封装构件的下表面的直径尺寸制成所期望形状的透镜形式时通常使用的抗UV劣化的热塑性树脂在形成封装构件期间经历显著的体积变化。然而,通过使用预备封装构件,发明人使得能够在形成封装构件期间经历显著体积变化的同时,仍然利用抵抗紫外光引起的劣化的这种热塑性树脂。

[0243] 根据本公开的半导体发光器件使其上表面或下表面中的至少一个敞口的情况下对封装构件进行固化处理期间由于热膨胀或收缩而形成的气泡减少。

[0244] 本公开中的封装构件由对于波段范围为100nm至400nm的光而言具有至少90%的透射率的透光热塑性树脂制成。因此,封装构件有助于从半导体发光器件芯片产生的波段范围为100nm至400nm的光的分布。这进而造成光提取效率提高。

[0245] 封装构件由对于波段范围为100nm至400nm的光而言具有至少90%的透射率的固体透光热塑性树脂制成,该固体透光热塑性树脂是在对于波段范围为100nm至400nm的光而言具有至少90%的透射率的液相透光热塑性树脂经历至少90%的体积减小之后获得的。

[0246] 对附图标记/符号的描述

[0247]	1、8、9、700	半导体发光器件
[0248]	10、10a、20、62、70、750	半导体发光器件芯片
[0249]	12、22、72、770	封装构件
[0250]	14、24、74	外部基板

- [0251] 145、243、745 屏障件
- [0252] 144、244、744、844 反射层

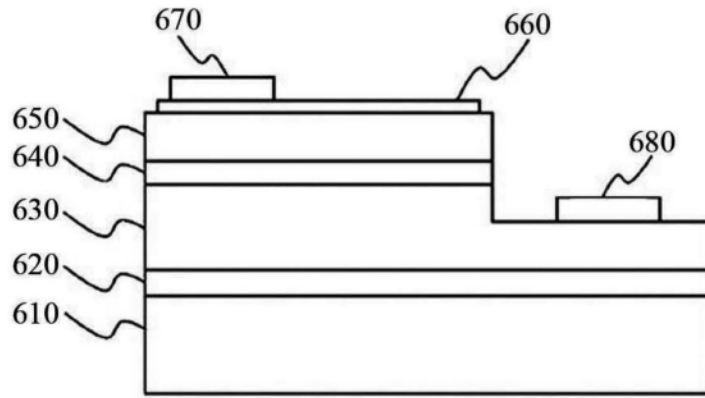


图1

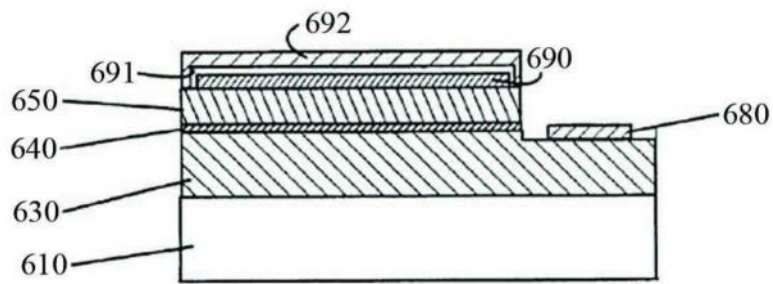


图2

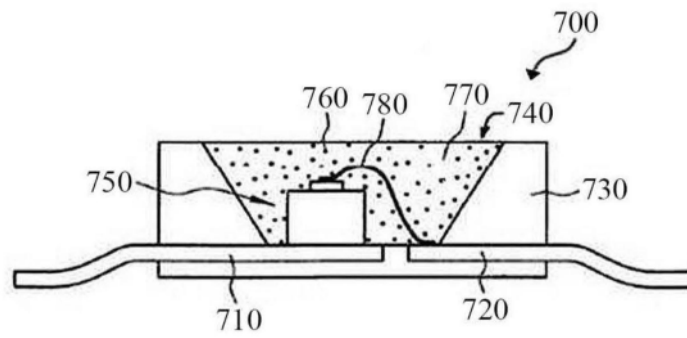


图3

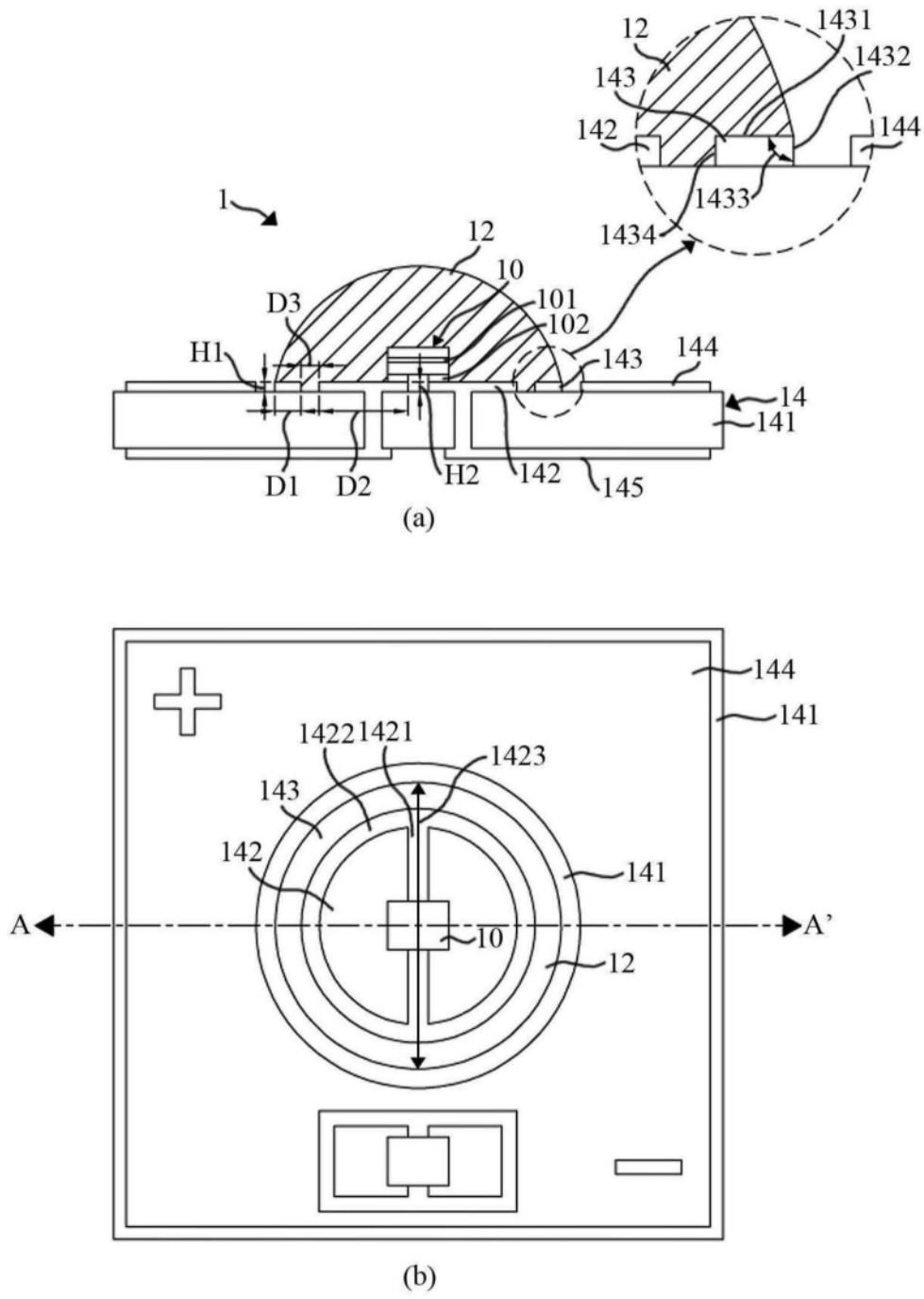


图4

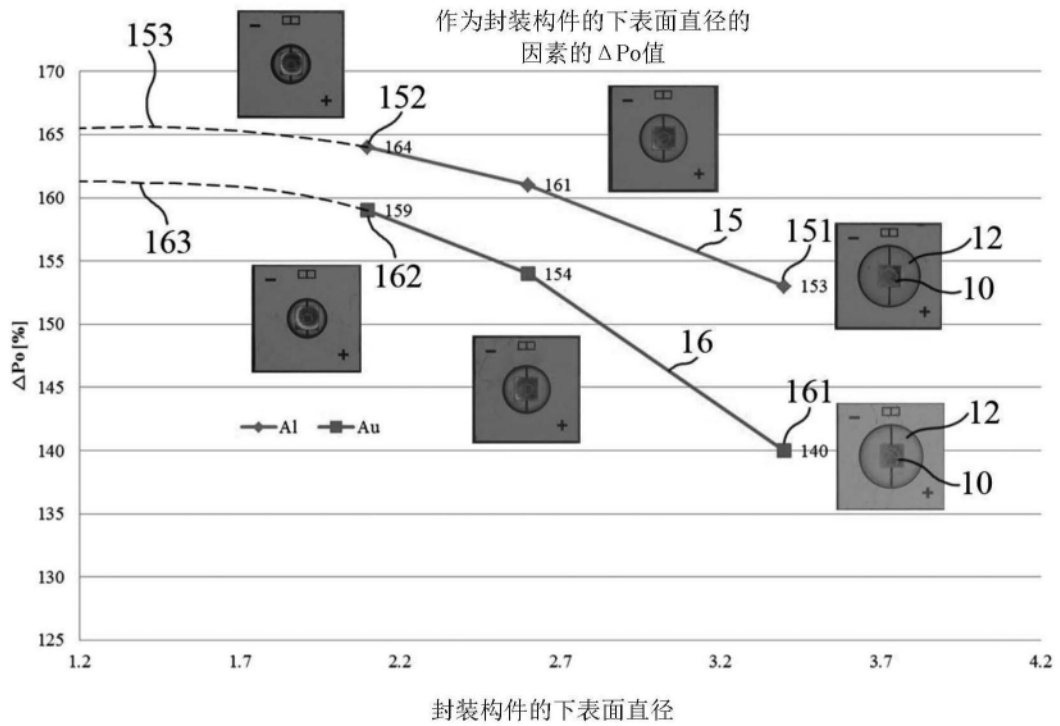


图5

$\Delta P_o$	159%	154%	140%
导电层的尺寸( $\phi$ )	1.7mm	2.2mm	3.0mm
屏障件的尺寸( $\phi$ )	2.1mm	2.6mm	3.4mm
封装构件下表面的尺寸( $\phi$ )	2.1mm	2.6mm	3.4mm
导电层的面积/芯片的面积(%)	45%	68%	83%
备注			

图6



$\Delta P_0$	164%	161%	153%
导电层的尺寸( $\phi$ )	1.7mm	2.2mm	3.0mm
屏障件的尺寸( $\phi$ )	2.1mm	2.6mm	3.4mm
封装构件下表面的尺寸( $\phi$ )	2.1mm	2.6mm	3.4mm
导电层的面积/芯片的面积(%)	45%	68%	83%
备注			

图7

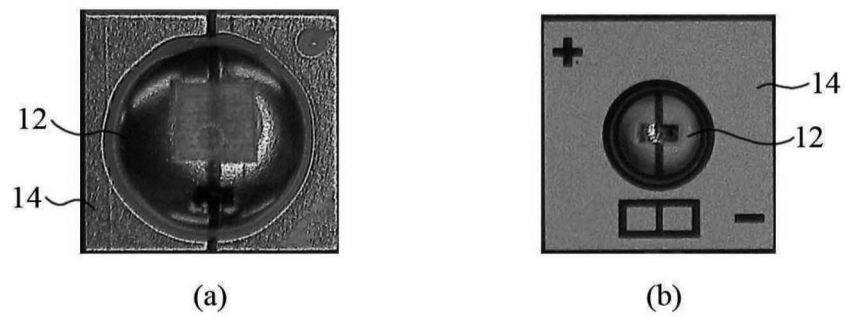


图8

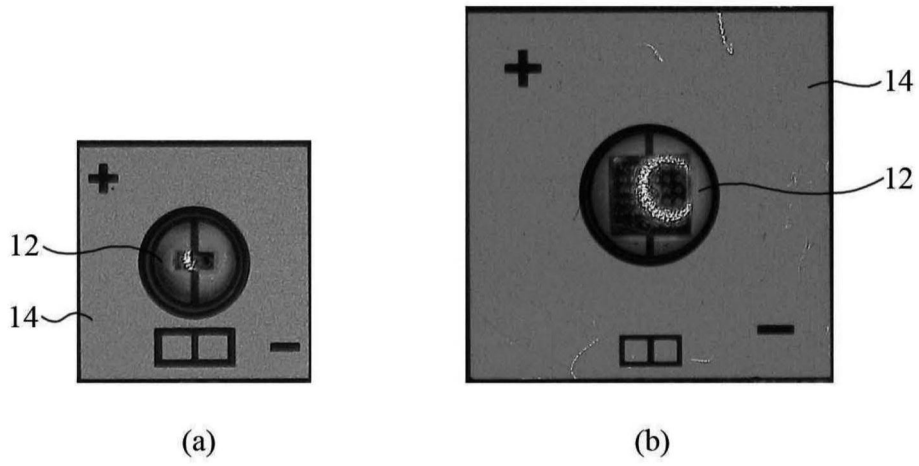


图9

导电层的面积和半导体发光器件芯片的面积 (单位: mm <sup>2</sup> )				
分类	导电层的总面积	半导体发光器件芯片的面积	导电层的暴露面积	面积比 (导电层的暴露面积/导电层的总面积)
大面积芯片	2.0998	1.1532	0.9466	45%
		1.32	0.7798	37%
小面积芯片	0.7054	0.105	0.6004	85%
		0.21	0.4954	70%

图10

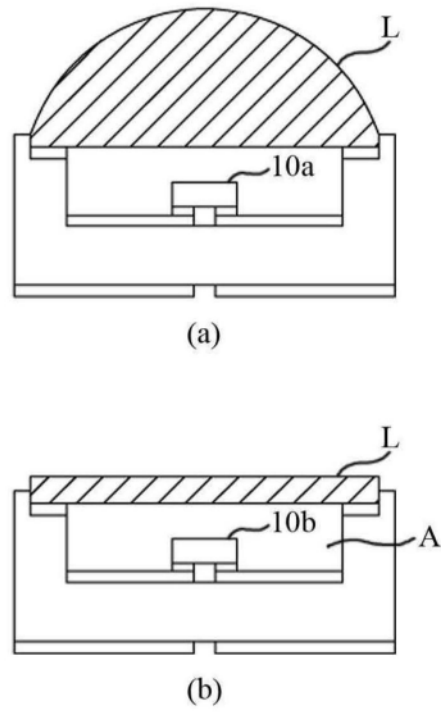


图11

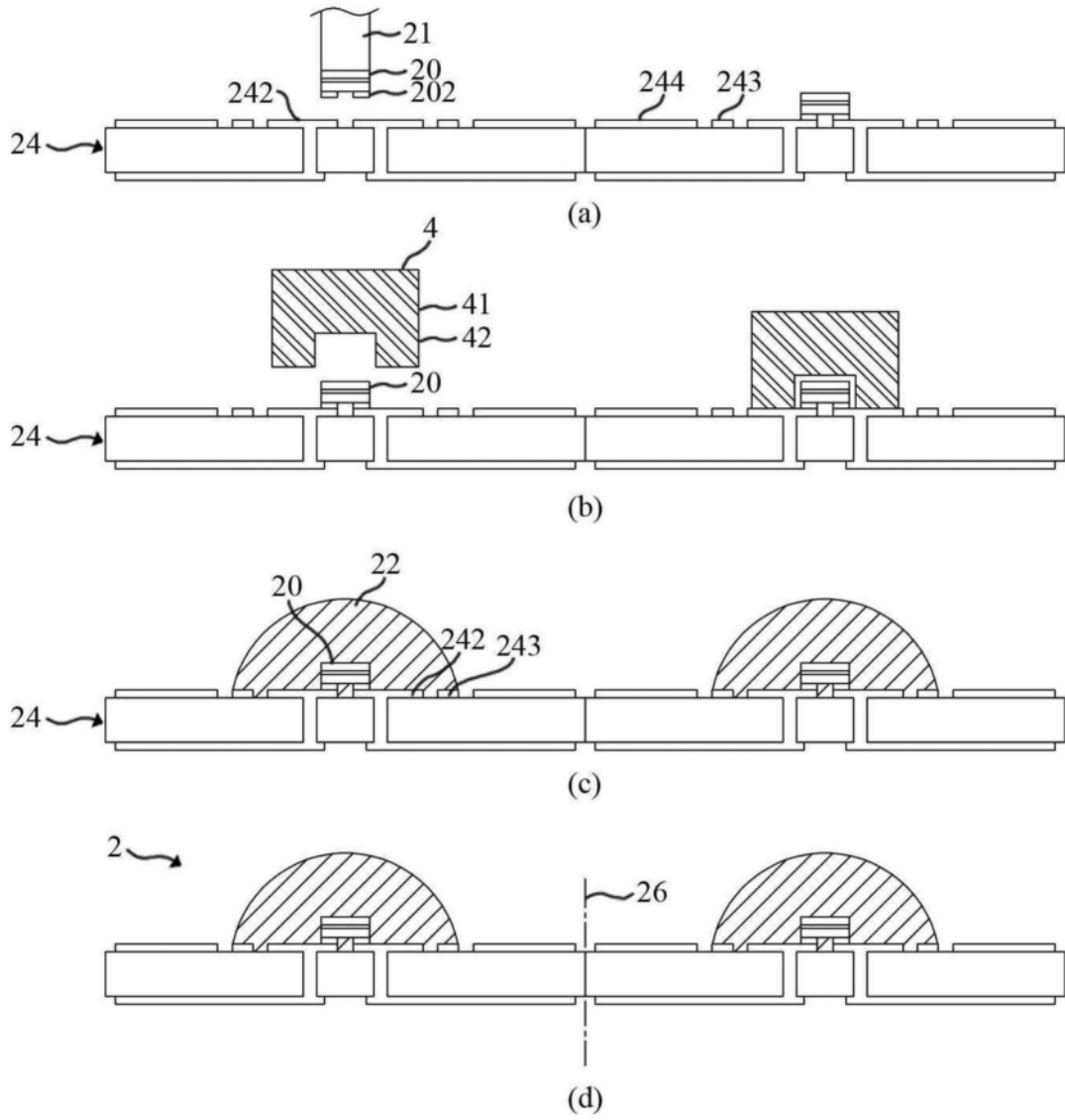


图12

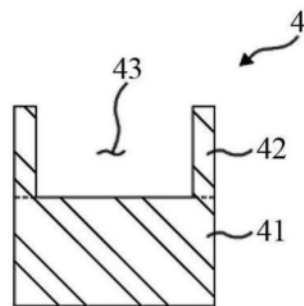


图13

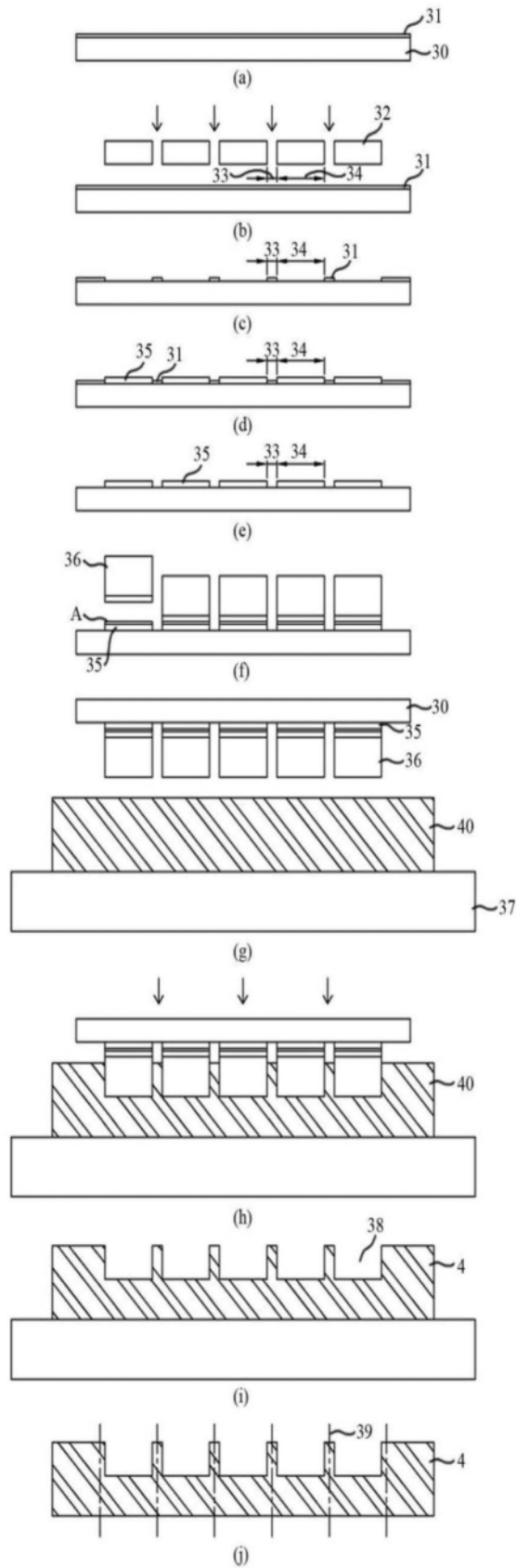


图14

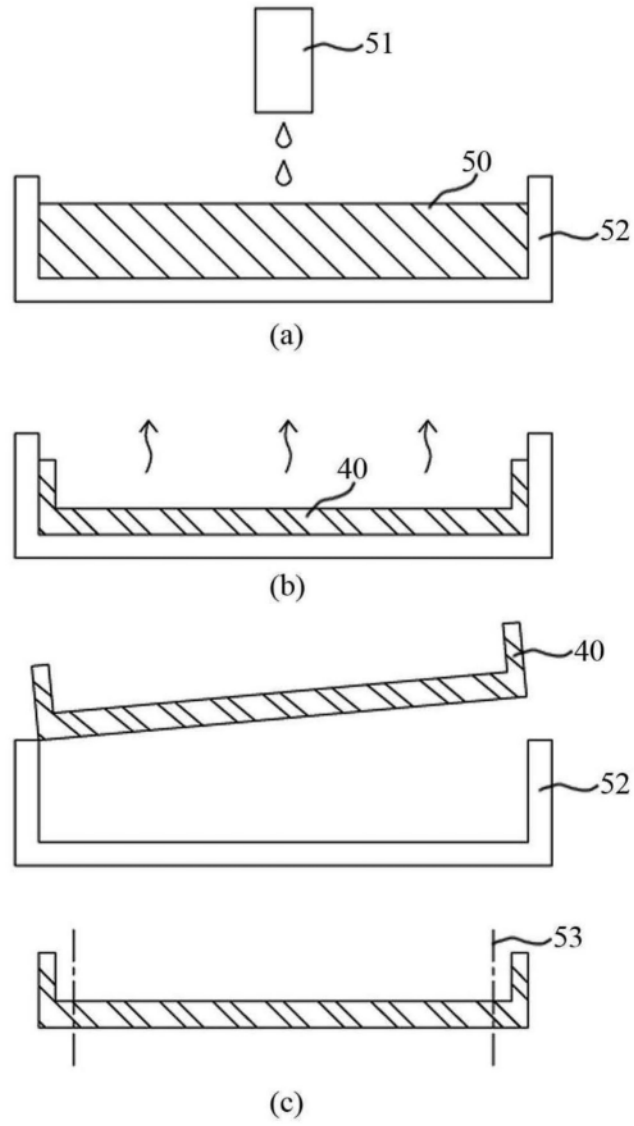


图15

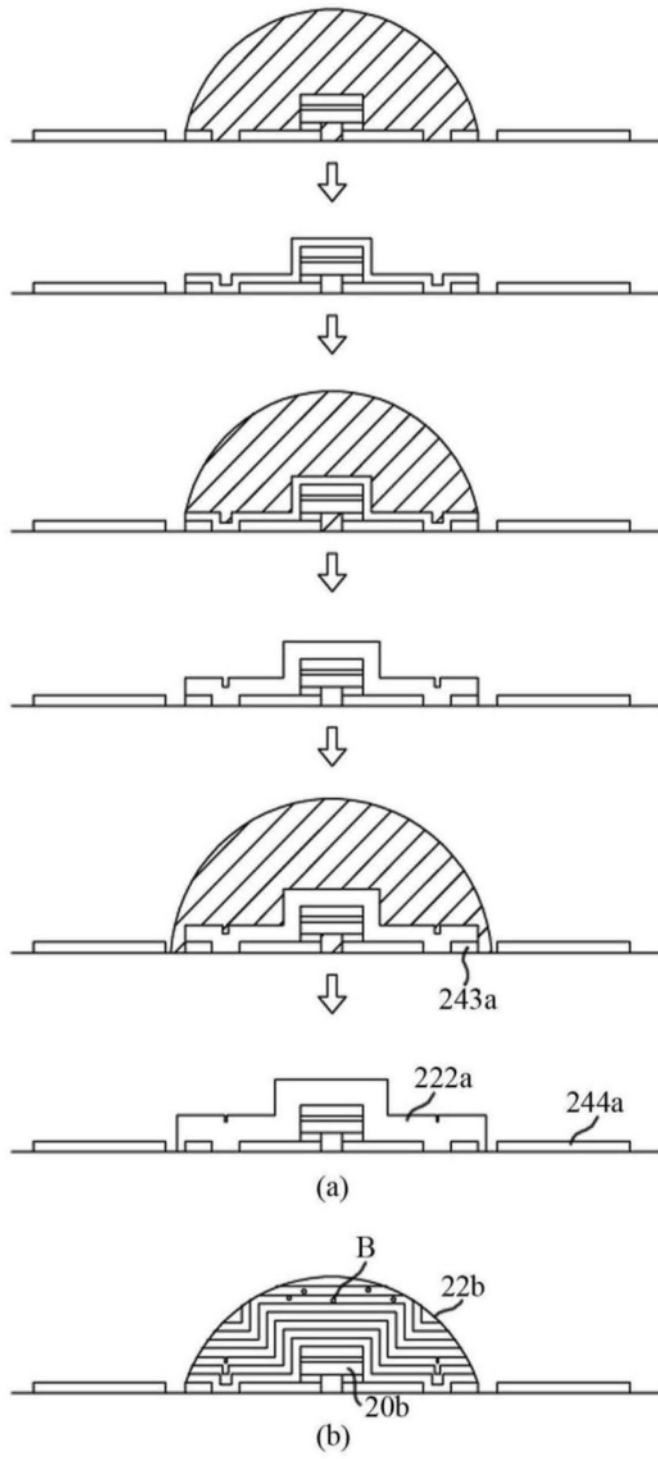


图16

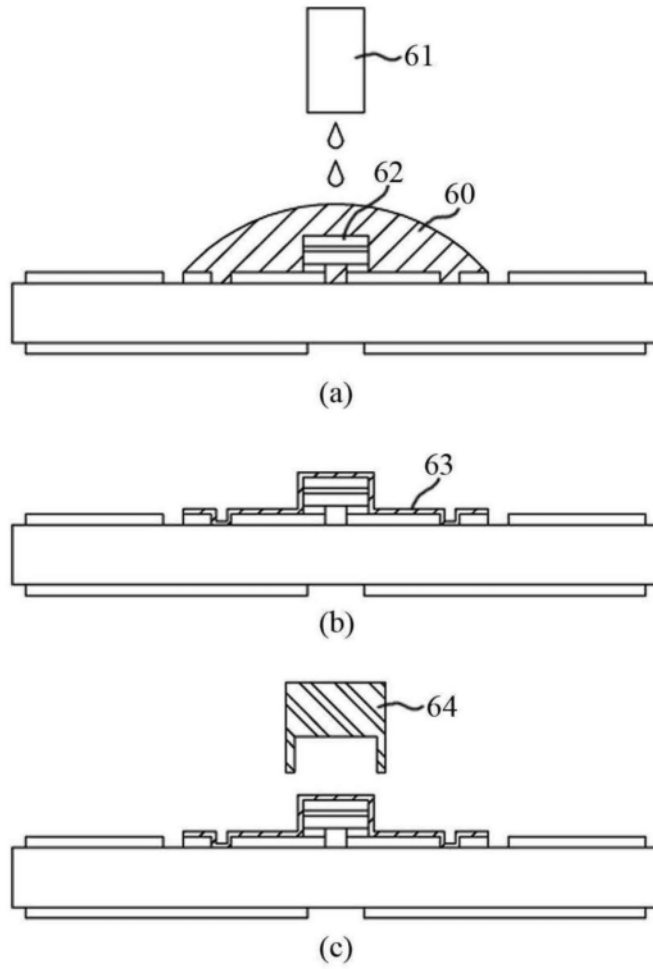


图17



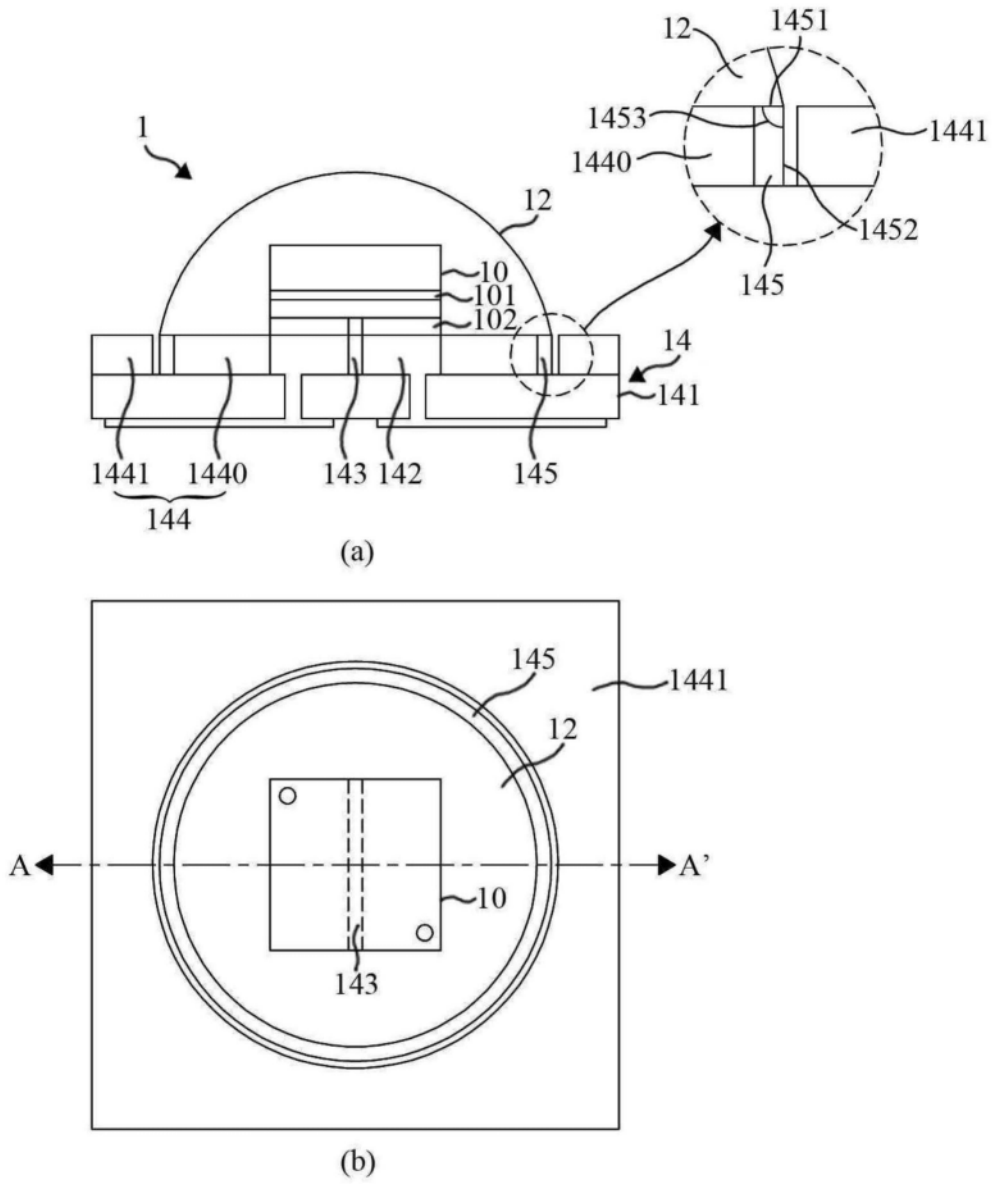


图18

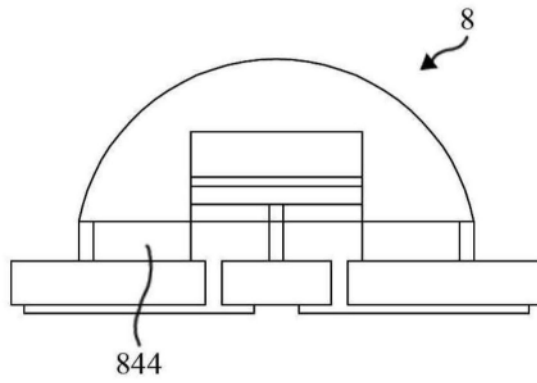
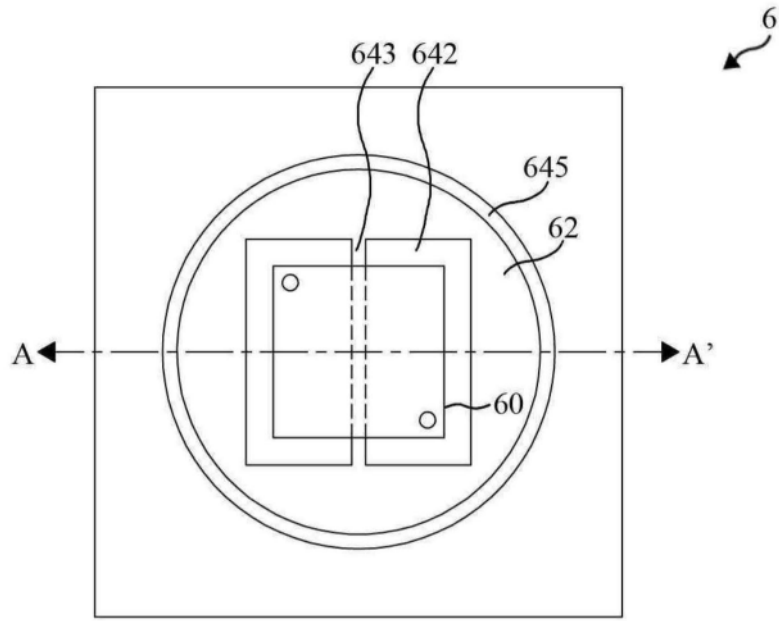
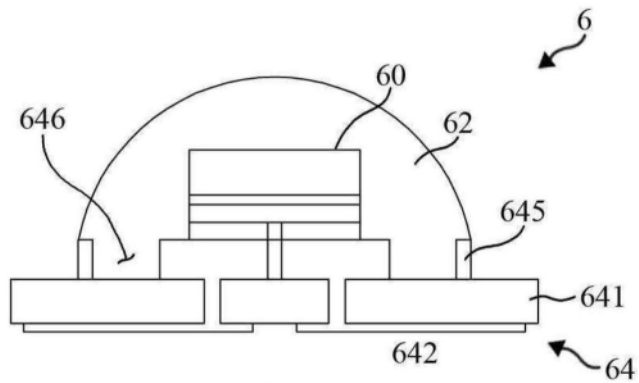


图19



(a)



(b)

图20

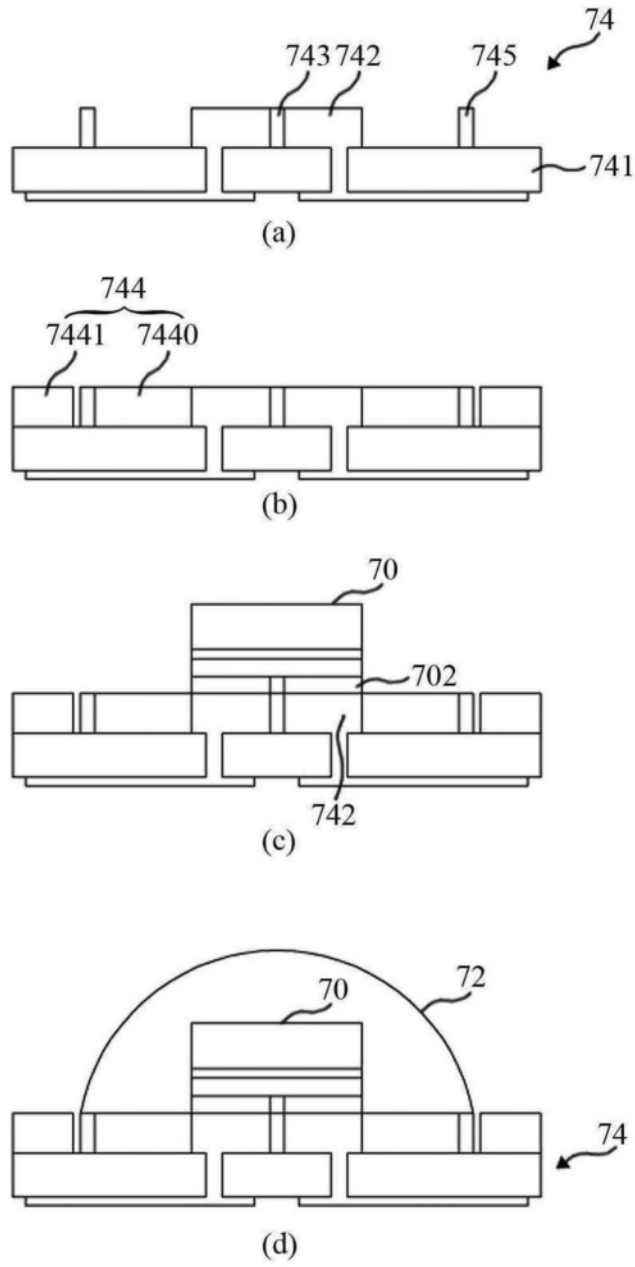


图21

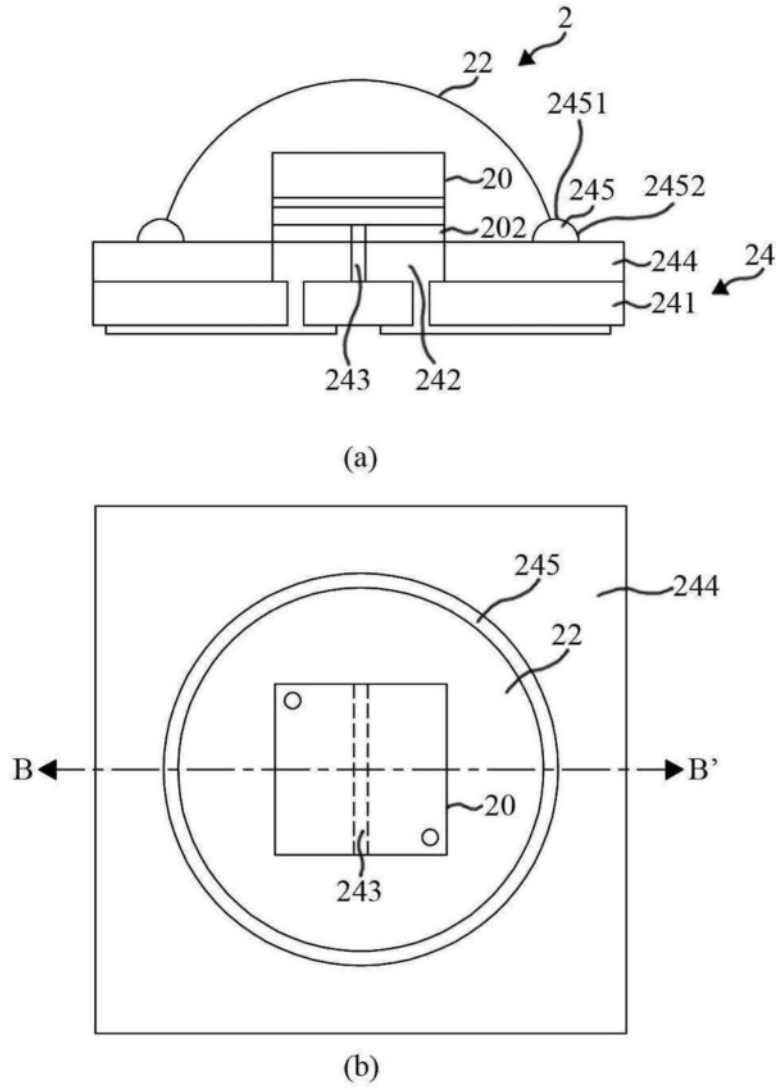


图22

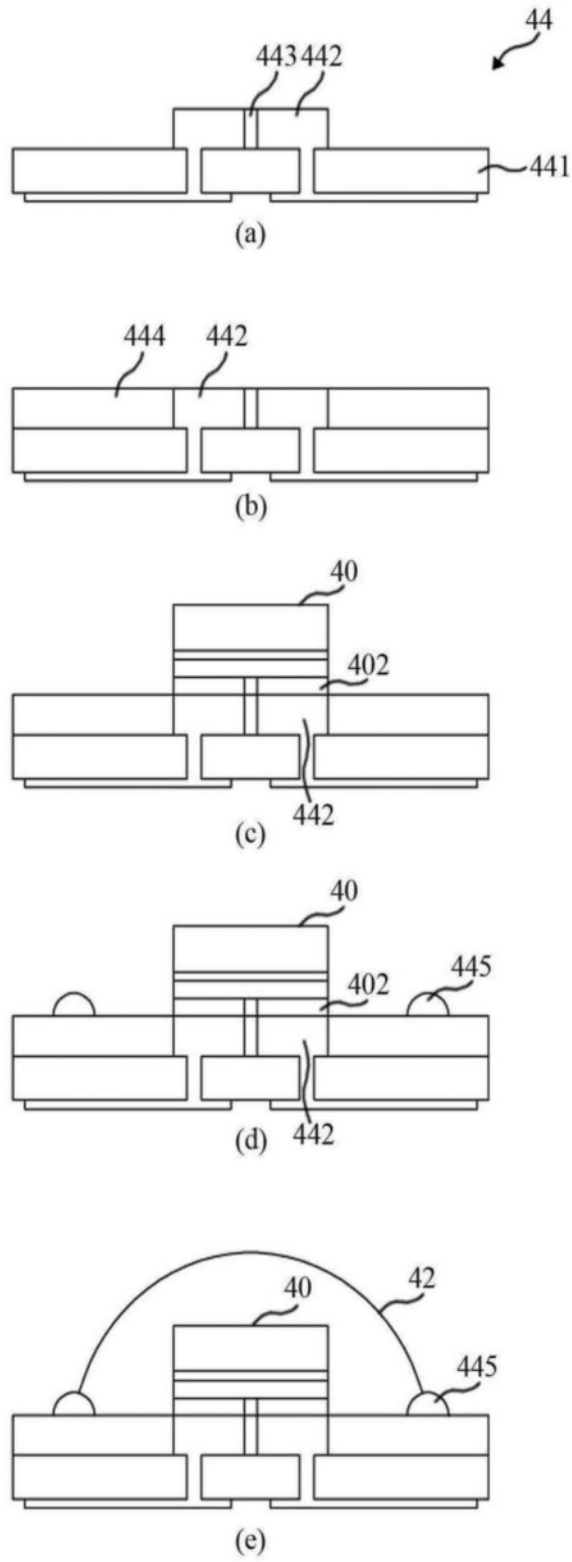


图23

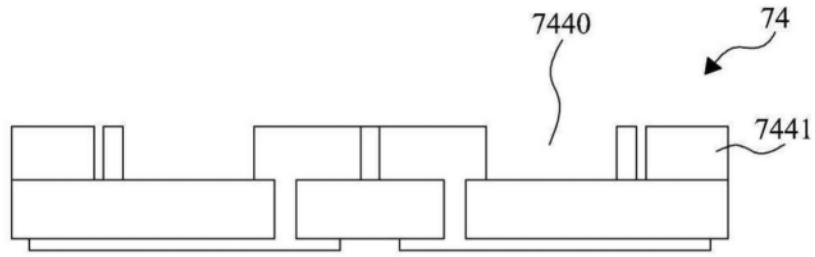


图24