(19) **日本国特許庁(JP)**

(12) 公 開 特 許 公 報(A)

(11)特許出願公開番号

特開2008-34626 (P2008-34626A)

(43) 公開日 平成20年2月14日(2008.2.14)

(51) Int.Cl.			FΙ		テーマコード	(参考)
HO1F	27/00	(2006.01)	HO1F 15/00	D	5E062	
HO1F	17/02	(2006.01)	HO1F 17/02	1	5E070	
HO1F	17/00	(2006.01)	HO1F 17/00	D	5J024	
HO1F	41/04	(2006.01)	HO1F 41/04	В		
нозн	5/02	(2006.01)	HO3H 5/02	1		
			審查請求 未請求	請求項の数 9 (OL (全 14 頁)	最終頁に続く
(21) 出願番号		特願2006-206365(P2006-206365) (71) 出	願人 00000306	7	

(21) 出願番号 (22) 出願日 特願2006-206365 (P2006-206365 平成18年7月28日 (2006.7.28)

TDK株式会社

東京都中央区日本橋1丁目13番1号

(74)代理人 100088155

弁理士 長谷川 芳樹

(74) 代理人 100092657

弁理士 寺崎 史朗

(74)代理人 100129296

弁理士 青木 博昭

(74)代理人 100140578

弁理士 沖田 英樹

(72) 発明者 吉澤 敏之

東京都中央区日本橋一丁目13番1号 T

DK株式会社内

最終頁に続く

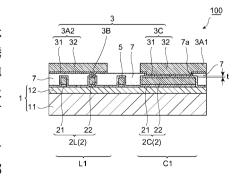
(54) 【発明の名称】電子部品及びその製造方法

(57)【要約】

【課題】 L C フィルタとして用いられたときのフィルタ特性の劣化が抑制された L C 複合型の電子部品を提供すること。

【解決手段】基板1と、基板1上に設けられた下部導体層2と、下部導体層2を覆う無機誘電体膜5と、無機誘電体膜5上に設けられた上部電極部3Cを有する上部導体層3と、を備え、下部導体層2は、上部電極部3C及び無機誘電体膜5とともにコンデンサC1を構成する下部電極部2Cと、インダクタL1を構成するコイル部2Lと、を有し、無機誘電体膜5全体が一体に形成されており、下部導体層2は基板1、無機誘電体膜5及び上部導体層3にのみ接している、電子部品100。

【選択図】図2



【特許請求の範囲】

【請求項1】

基板と、

該基板上に設けられた下部導体層と、

該下部導体層を覆う無機誘電体膜と、

該無機誘電体膜上に設けられた上部電極部を有する上部導体層と、を備え、

前記下部導体層は、前記上部電極部及び前記無機誘電体膜とともにコンデンサを構成する下部電極部と、インダクタを構成するコイル部と、を有し、

前記無機誘電体膜全体が一体に形成されており、

前記下部導体層は前記基板、前記無機誘電体膜及び前記上部導体層にのみ接している、電子部品。

【請求項2】

基板と、

該基板上に設けられた下部導体層と、

該下部導体層を覆う無機誘電体膜と、

該無機誘電体膜の前記基板と反対側の面上に設けられ、前記無機誘電体膜を底部とする 開口部が形成されるようにパターン化された有機絶縁層と、

前記開口部内で前記無機誘電体膜上に設けられた上部電極部を有する上部導体層と、を備え、

前記下部導体層は、前記上部電極部及び前記無機誘電体膜とともにコンデンサを構成する下部電極部と、インダクタを構成するコイル部と、を有し、

前記無機誘電体膜全体が一体に形成されており、

前記下部導体層と前記有機絶縁層とは、前記無機誘電体膜を介して互いに離間している 、電子部品。

【請求項3】

前記下部導体層は前記基板、前記無機誘電体膜及び前記上部導体層にのみ接している、請求項2記載の電子部品。

【請求項4】

前記下部導体層はめっきにより形成された銅めっき層を含む、請求項 1 ~ 3 のいずれか 一項に記載の電子部品。

【請求項5】

帯域透過フィルタである、請求項1~4のいずれか一項に記載の電子部品。

【請求項6】

基板上に設けられた下部導体層を覆う無機誘電体膜を形成する工程と、

前記無機誘電体膜上に形成された上部電極部を有する上部導体層を形成する工程と、を備え、

前記下部導体層は、前記無機誘電体膜及び前記上部電極部とともにコンデンサを構成する下部電極部と、インダクタを構成するコイル部と、を有し、前記下部電極部及び前記コイル部は一体に形成されており、

前記無機誘電体膜は全体が一体に形成され、

前記無機誘電体膜及び前記上部導体層は、前記下部導体層が前記基板、前記無機誘電体膜及び前記上部導体層にのみ接するように形成される、電子部品の製造方法。

【請求項7】

基板上に設けられた下部導体層を覆う無機誘電体膜を形成する工程と、

該無機誘電体膜の前記基板と反対側の面上に、前記無機誘電体膜を底部とする開口部が 形成されるようにパターン化された有機絶縁層を形成する工程と、

前記開口部内で前記無機誘電体膜上に形成された上部電極部を有する上部導体層を形成する工程と、を備え、

前記下部導体層は、前記無機誘電体膜及び前記上部電極部とともにコンデンサを構成する下部電極部と、インダクタを構成するコイル部と、を有し、前記下部電極部及び前記コ

10

20

30

40

イル部は一体に形成されており、

前記無機誘電体膜は全体が一体に形成され、

前記無機誘電体膜及び前記有機絶縁層は、前記下部導体層と前記有機絶縁層とが前記無機誘電体膜を介して互いに離間するように形成される、電子部品の製造方法。

【請求項8】

前記無機誘電体膜及び前記上部導体層は、前記下部導体層が前記基板、前記無機誘電体膜及び前記上部導体層にのみ接するように形成される、請求項7記載の製造方法。

【請求項9】

前記有機絶縁層を形成する工程は、

前記無機誘電体膜上に形成された感光性樹脂層への露光及び現像によりこれをパターン化する工程と、

パターン化された前記感光性樹脂層を加熱する工程と、を含む、請求項 6 ~ 8 のいずれか一項に記載の製造方法。

【発明の詳細な説明】

【技術分野】

[0001]

本発明は、LC回路を有する電子部品及びその製造方法に関する。

【背景技術】

[0002]

パーソナルコンピュータ、携帯電話機等の電子機器においては、薄膜形成技術を用いて製造された薄膜電子部品が用いられる。薄膜電子部品としては、コンデンサ及びインダクタを有するLC回路が形成されたLC複合型の電子部品等がある。LC複合型の電子部品は、例えば、低域透過フィルタ(Low Pass Filter)、高域透過フィルタ(High Pass Filter)、帯域透過フィルタ(Band Pass Filter)、所定の周波数範囲の信号を除去するトラップフィルタ(Trap Filter)等のLCフィルタとして用いられる。

[0003]

ところで、基板上に下部電極、誘電体層及び上部電極がこの順で積層された薄膜キャパシタ素子において、下部電極の周縁部を覆う絶縁体層が感光性樹脂を用いて形成され、この絶縁体層の開口内に上部電極が形成された構成を有するものが提案されている(特許文献1)。また、LC複合型の電子部品に関する文献として、特許文献2~5がある。

【特許文献1】特開2002-25864号公報

【特許文献2】特開平10-51257号公報

【特許文献3】特開平10-65476号公報

【特許文献4】特開平10-150337号公報

【特許文献 5 】特開 2 0 0 0 - 2 2 3 3 6 1 号公報

【発明の開示】

【発明が解決しようとする課題】

[0004]

しかし、本発明者らの知見によれば、コンデンサ及びインダクタを有するLC複合型の電子部品において、コンデンサの電極部分等の導体層に有機絶縁層等が接している場合、電子部品をLCフィルタとして用いたときにフィルタ特性が劣化し易い傾向にある。より具体的には、例えば、長期使用後にLCフィルタとしての周波数の選択性が低下し易い傾向にある。

[0005]

そこで、本発明は、LCフィルタとして用いられたときのフィルタ特性の劣化が抑制されたLC複合型の電子部品を提供することを目的とする。また、本発明は、LCフィルタとして用いられたときのフィルタ特性の劣化が抑制されたLC複合型の電子部品を製造することを可能にする製造方法を提供することを目的とする。

【課題を解決するための手段】

20

10

30

40

[0006]

本発明は、基板と、該基板上に設けられた下部導体層と、該下部導体層を覆う無機誘電体膜と、該無機誘電体膜上に設けられた上部電極部を有する上部導体層と、を備え、下部導体層は、上部電極部及び無機誘電体膜とともにコンデンサを構成する下部電極部と、インダクタを構成するコイル部と、を有し、無機誘電体膜全体が一体に形成されており、下部導体層は基板、無機誘電体膜及び上部導体層にのみ接している、電子部品である。

[0007]

あるいは、本発明は、基板と、該基板上に設けられた下部導体層と、該下部導体層を覆う無機誘電体膜と、該無機誘電体膜の基板と反対側の面上に設けられ、無機誘電体膜を底部とする開口部が形成されるようにパターン化された有機絶縁層と、開口部内で無機誘電体膜上に設けられた上部電極部を有する上部導体層と、を備え、下部導体層は、上部電極部及び無機誘電体膜とともにコンデンサを構成する下部電極部と、インダクタを構成するコイル部と、を有し、無機誘電体膜全体が一体に形成されており、下部導体層と有機絶縁層とは、無機誘電体膜を介して互いに離間している、電子部品である。この場合も、下部導体層は基板、無機誘電体膜及び上部導体層にのみ接していてもよい。

[00008]

上記本発明に係る電子部品においては、有機絶縁層が設けられる場合であっても、有機絶縁層が無機誘電体膜を介して下部導体層と離間するように形成される。これにより、下部導体層を構成する金属成分の有機絶縁層へのエレクトロマイグレーションが防止される。このエレクトロマイグレーションが発生すると、有機絶縁層の絶縁抵抗が低下して、コンデンサを構成する上部電極及び下部電極の間や、インダクタのコイル部においてリーク電流が増大する。本発明に係る電子部品の場合、有機絶縁層と下部導体層とが離間していることによりこのリーク電流の増大が防止され、その結果、LCフィルタとして用いられたときのフィルタ特性の劣化が抑制されると考えられる。

[0009]

更に、本発明は、基板上に設けられた下部導体層を覆う無機誘電体膜を形成する工程と、無機誘電体膜上に形成された上部電極部を有する上部導体層を形成する工程と、を備え、下部導体層は、無機誘電体膜及び上部電極部とともにコンデンサを構成する下部電極部と、インダクタを構成するコイル部と、を有し、下部電極部及びコイル部は一体に形成されており、無機誘電体膜は全体が一体に形成され、無機誘電体膜及び上部導体層は、下部導体層が基板、無機誘電体膜及び上部導体層にのみ接するように形成される、電子部品の製造方法である。

[0010]

あるいは、本発明は、基板に隣接して設けられた下部導体層を覆う無機誘電体膜を形成する工程と、該無機誘電体膜の下部導体層と反対側の面上に、無機誘電体膜を底部とする開口部が形成されるようにパターン化された有機絶縁層を形成する工程と、開口部内で無機誘電体膜と隣接して形成された上部電極部を有する上部導体層を形成する工程と、を備え、無機誘電体膜及び有機絶縁層は、下部導体層と有機絶縁層とが無機誘電体膜を介して互いに離間するように形成される、電子部品の製造方法である。この方法の場合も、無機誘電体膜及び上部導体層が、下部導体層が基板、無機誘電体膜及び上部導体層にのみ接するように形成されてもよい。

[0011]

上記本発明に係る電子部品によれば、LCフィルタとして用いられたときのフィルタ特性の劣化が抑制されたLC複合型の電子部品を製造することが可能である。

[0012]

上記本発明に係る方法により得られる電子部品の場合、下部導体層の下部電極部及びインダクタ部が一体に形成されており、これらを覆う無機誘電体膜も一体に形成される。これにより、得られる電子部品における下部導体層は、下部電極部及びインダクタ部をそれぞれ別個に形成してから接続した場合と比べて、その表面状態がより均一な状態となる。また、電子部品として使用を重ねていくと、下部導体層の表面粗さが増大するとともに表

10

20

30

40

面状態のばらつきが増大する傾向にあるが、上記本発明に係る方法により得られる電子部品の場合、下部電極部及びインダクタ部をそれぞれ別個に形成してから接続した場合と比べて、下部導体層の表面状態のばらつきが小さくなる。すなわち、本発明に係る方法により得られる電子部品は、下部電極部及びインダクタ部をそれぞれ別個に形成してから接続したものと比較して、表面粗さの均一性の点で大きく異なる。高周波用途の電子部品の場合、いわゆる表皮効果によって導体層の表層に電流が流れ易くなるため、この表面粗さの均一性が高いことが極めて重要である。表面粗さの均一性が高いと電流がより均一に流れるようになり、その結果、電子部品の特性向上とともに電子部品間の品質のばらつきの抑制が可能となる。このような特性のばらつき抑制は、電子部品の小型化にともなってより重要となる。

[0013]

有機絶縁層を形成する工程は、無機誘電体膜上に形成された感光性樹脂層への露光及び現像によりこれをパターン化する工程と、パターン化された感光性樹脂層を加熱する工程と、を含むことが好ましい。

[0014]

感光性樹脂層を用いることにより、高精細且つ高精度な有機絶縁層を低コストで効率的に形成することが可能である。更に、パターン化された感光性樹脂層を加熱することにより、耐熱性に優れた有機絶縁層が形成される。

[0015]

ここで、下部導体層は一般にCu等の金属から構成されており、金属から構成された下部導体層が有機絶縁層と接している場合、感光性樹脂層の加熱の際に下部導体層が高温に曝されると、有機絶縁層と接している部分の表面が著しく粗面化される場合がある。下部導体層の表面が粗面化されると、電流損失が大きくなる傾向にある。特に高周波用途の電子部品の場合、いわゆる表皮効果によって導体層の表層に電流が流れ易くなるため、粗面化による電流損失の影響が大きくなる。

[0016]

これに対して、本発明者らの知見によれば、無機誘電体膜に覆われた状態で感光性樹脂層を加熱することにより、下部導体層表面の粗面化が効果的に抑制される。また、得られる電子部品において下部導体層表面が無機誘電体膜によって均一に覆われた状態となるため、下部導体層の表面粗さがより均一化されて、表面粗さの1つの電子部品内でのばらつき、及び複数の電子部品間におけるばらつきが抑制される。

[0017]

下部導体層はめっきにより形成された銅めっき層を含むことが好ましい。銅めっき層の場合エレクトロマイグレーションや加熱による表面粗さの増大が発生し易く、上記本発明を適用することが特に有用である。

【発明の効果】

[0 0 1 8]

本発明によれば、LCフィルタとして用いられたときのフィルタ特性の劣化が抑制されたLC複合型の電子部品が提供される。

[0019]

また、本発明によれば、LCフィルタとして用いられたときのフィルタ特性の劣化が抑制されたLC複合型の電子部品を製造することを可能にする製造方法が提供される。

【発明を実施するための最良の形態】

[0020]

以下、本発明の好適な実施形態について詳細に説明する。ただし、本発明は以下の実施 形態に限定されるものではない。なお、図面中、同一又は相当する部分には原則として同 一符号を付することとする。

[0021]

図1は、本発明の一実施形態に係る電子部品を示す平面図及び等価回路図である。図2は、図1の(a)におけるII-II線に沿った端面図である。

10

20

30

40

[0022]

図1、2に示す電子部品100は、基板1と、基板1の主面上で基板1に隣接して設けられた下部導体層2と、下部導体層2を覆う無機誘電体膜5と、無機誘電体膜5の基板1と反対側の面上に設けられ、無機誘電体膜5を底部とする開口部7aが形成されるようにパターン化された有機絶縁層7と、基板1、下部導体層2、無機誘電体膜5及び有機絶縁層7から構成される積層体の有機絶縁層7側の面上に形成された上部導体層3と、を備える。なお、図1の(a)は無機誘電体膜5及び有機絶縁層7を省略して描画されている。

[0023]

有機絶縁層 7 と下部導体層 2 とは互いに接することなく配置されている。すなわち、両者は無機誘電体膜 5 を介して互いに離間している。言い換えると、下部導体層 2 は、連結部 3 B と接している部分以外の表面は単一の相から構成された無機誘電体膜 5 によって完全に覆われており、下部導体層 2 は、基板 1、無機誘電体膜 5 及び上部導体層 3 にのみ接している。

[0024]

上部導体層 3 は、開口部 7 a 内で無機誘電体膜 5 と隣接して形成された上部電極部 3 C と、上部電極部 3 C と一体に形成され、電子部品 1 0 0 の端部に露出する引き出し導体部 3 A 1 と、有機絶縁層 7 上に形成され、電子部品 1 0 0 の端部に露出する引き出し導体部 3 A 2 と、有機絶縁層 7 及び無機誘電体膜 5 を貫通して引き出し導体部 3 A 2 と下部導体層 2 とを連結する連結部 3 B と、を有している。連結部 3 B は引き出し導体部 3 A 2 と一体に形成されている。

[0025]

上部導体層 3 は、引き出し導体部 3 A 1 及び 3 A 2 により外部と接続される。上部導体層 3 は、有機絶縁層 7 上でスパイラル状等にパターン化されたコイル部を更に有していてもよい。

[0026]

下部導体層 2 は、上部電極部 3 C 及び無機誘電体膜 5 とともにコンデンサ C 1 を構成する下部電極部 2 C と、インダクタ L 1 を構成するコイル部 2 L とを有している。言い換えると、下部導体層 2 のうち、上部電極部 3 C と対向している部分が下部電極部 2 C であり、スパイラル状のコイルパターンが形成されている部分がコイル部 2 L である。両者は一体に形成されている。下部電極部 2 C 及び上部電極部 3 C とこれらに挟まれる部分の無機誘電体膜 5 とから構成されるコンデンサ C 1 と、コイル部 2 L から構成されるインダクタ L 1 とにより、 L C 回路としての直列共振回路が形成されている。すなわち、電子部品 1 0 0 は L C 複合型の薄膜電子部品である。

[0027]

下部導体層2は、基板1と隣接して形成されたシード層21と、シード層21上に形成されためっき層22とを含む。上部導体層3は、有機絶縁層7、無機誘電体膜5又は下部導体層3と隣接して形成されたシード層31と、シード層31上に形成されためっき層32とを含む。

[0028]

めっき層22,32はシード層21,31上に電解めっき法により形成された層である。シード層21,31及びめっき層22,32は、それぞれ、Cu、Ti又はこれらを含む合金から形成されることが好ましい。めっき層22がCuを含んでいる銅めっき層である場合、加熱による表面粗さの増大や、エレクトロマイグレーションが発生しやすいため、本実施形態のような構成を有する電子部品を採用することが特に有用である。

[0029]

基板1は、ベース基板11と、ベース基板11の一方面上に形成された平坦化膜12とから構成される。ベース基板11及び平坦化膜12は、例えば、アルミナ等のセラミックから形成されている。平坦化膜12のベース基板11と反対側の表面、すなわち薄膜部材が形成される側の面は研磨等により平坦化されている。

[0030]

10

20

30

40

10

20

30

40

50

無機誘電体膜5は、下部導体層2表面全体を覆うとともに、基板1の平坦化膜12側の面も覆うようにその全体が一体に形成されている。無機誘電体膜5には、コイル部2Lの内周側の端部を底部とする断面矩形状の開口部が形成されており、この開口部内で連結部3Bと下部導体層2とが連結される。無機誘電体膜5においては、下部電極部2Cを覆う部分と、コイル部2Lを覆う部分とが一体に形成されている。これにより、下部導体層や無機誘電体膜の剥離が抑制されるという効果も奏される。更には、無機誘電体膜5が一体に形成されている場合、コンデンサとインダクタとを近接して配置することも比較的容易であり、電子部品の高集積化の面でも有利である。また、無機誘電体膜の各部分を別々に形成させることなく一つの工程で一括して形成させることが可能になるため、製造工程の簡略化に関する利点も得られる。

[0031]

無機誘電体膜5の膜厚(特に、基板1と反対側の面上における厚さt)は、下部導体層2の厚さよりも薄い。より具体的には、無機誘電体膜5の厚さtは好ましくは10~100nmであり、より好ましくは50~500nmである。この厚さが10nm未満であると上部電極部3Cと下部電極部2Cとの絶縁性を維持することが困難となる傾向にあり、1000nmを超えると誘電体膜が有する応力に起因してクラックや剥離等の不具合が生じ易くなる傾向がある。

[0032]

無機誘電体膜5は、アルミナ、窒化アルミニウム、シリカ、窒化珪素、酸化タンタル、酸化ニオブ、酸化チタン、チタン酸ストロンチウム、チタン酸バリウムストロンチウム及びジルコン酸チタン酸鉛からなる群より選ばれる少なくとも1種の誘電体材料を含むことが好ましい。

[0033]

有機絶縁層7は、所定の開口部が形成されるようにパターン化された絶縁性の有機材料から構成される層である。有機絶縁層7は、無機誘電体膜5を底部とする開口部7a、及び連結部3Bが形成されている貫通孔が形成されたパターンを有している。有機絶縁層7の厚さは、数μm以上、より具体的には3~20μmであることが好ましい。

[0034]

有機絶縁層 7 は、典型的には、感光性樹脂の硬化物からなるレジストパターンである。 この感光性樹脂としては、耐熱性に優れる点等から感光性ポリイミドが好適に用いられる

[0035]

図3、4、5及び6は、電子部品100の製造方法に係る一実施形態を端面図により示す工程図である。図3~6に示される製造方法は、基板1の主面上にこれと隣接する下部導体層2を形成する工程と、基板1に隣接して設けられた下部導体層2を覆う無機誘電体膜5を形成する工程と、無機誘電体膜5の基板1と反対側の面上に、無機誘電体膜5を底部とする開口部7aが形成されるようにパターン化された有機絶縁層7を形成する工程と、開口部7a内で無機誘電体膜5と隣接して形成された上部電極部3Cを有する上部導体層3を形成する工程と、を備える。

[0036]

本実施形態に係る製造方法では、まず、基板1の平坦化膜12側の面上にシード層21が形成される(図3の(a))。基板1は、ベース基板11上にスパッタリング法等により平坦化膜12を成膜し、これを研磨により平坦化して準備される。研磨は化学的機械研磨等の方法により行われる。シード層21は、膜厚30mm程度のチタン層、及び膜厚100mm程度のCu層が積層された構成を有しており、平坦化膜12上に各層がスパッタリング法により順次成膜される。続いて、感光性樹脂を用いてシード層21上にレジストパターン40が形成され(図3の(b))、レジストパターン40をマスクとして用いた電解めっきによりめっき層22が形成される(図3の(c))。

[0037]

めっき層22の形成の後、レジストパターン40はエッチングにより除去される(図4

10

20

30

40

50

の(a))。そして、めっき層22によって覆われていない部分のシード層21がドライエッチング又はウェットエッチングにより除去され、コイル部2L及び下部電極部2Cを有する下部導体層2が形成される(図4の(b))。次いで、下部導体層2の表面のうち基板1と接していない部分の表面全体を覆うとともに、基板1の平坦化膜12側の面を覆うように、無機誘電体膜5が一体的に形成される(図4の(c))。無機誘電体膜5は、例えばスパッタリング法により形成される。

[0038]

続いて、無機誘電体膜5上に、上部電極部3Cが形成される位置に無機誘電体膜5を底部とする開口部7aが形成され、連結部3Bが形成される位置に開口部7bが形成されるようにパターン化された有機絶縁層7が形成される(図5の(a))。有機絶縁層7は、例えば、無機誘電体膜5上に感光性樹脂層を形成し、パターン露光及び現像によりこれをパターン化する工程と、パターン化された感光性樹脂層を加熱する工程とを経て形成される。感光性樹脂層の加熱により、耐熱性の優れた有機絶縁層7が得られる。感光性樹脂を用いることにより、高精細且つ高精度にパターン化された有機絶縁層7を低コストで製造することが可能である。

[0039]

有機絶縁層 7 を形成するための感光性樹脂として感光性ポリイミドを用いる場合、感光性樹脂層を加熱する温度は通常 2 0 0 ~ 4 0 0 程度である。この加熱の際、下部導体層 2 は無機誘電体膜 5 によってその表面が覆われているため、下部導体層 2 表面の粗 1 とれる。めっき層 2 2 が有機絶縁層に接した状態で 2 0 0 ~ 4 0 0 に加熱されると、結晶粒の成長によりその表面粗さRaが大きく増大する。特に銅めっき層の場合に表面粗さの増大が顕著である。これに対して、本実施形態のようにめっき層 2 2 が無機誘電体膜 5 によって覆われた状態で加熱される場合、そのような表面粗さの増大が抑制される。表面に接している材料の種類に依存すると考えられるが、本実施形態のように無機誘電体膜 5 が一体的に形成されていることにより、加熱後の下部導体層の表面粗さの均一性も高められる。表面粗さが均一であると、電子部品の特性のばらつきが抑制される。

[0040]

有機絶縁層7の形成の後、開口部7bと連通する開口部41bが形成されたパターンを有するレジストパターン41が感光性樹脂を用いて形成され、次いで、レジストパターン41をマスクとするエッチングにより無機誘電体膜5の一部が除去される(図5の(b))。その後、レジストパターン41が除去される(図5の(c))。これにより、連結部3Bが形成される位置において下部導体層2が露出した状態となる。

[0041]

そして、基板 1、下部導体層 2、無機誘電体膜 5 及び有機絶縁層 7 から構成される積層体の有機絶縁層 7 側の面上に上部導体層 3 が形成される。上部導体層 3 は、シード層 3 1をスパッタリング法により形成し(図 6 の(a))、シード層 3 1上に電解めっき法によってめっき層 3 2 を形成させる方法により形成される(図 6 の(b))。その後、めっき層 3 2 によって覆われていない部分のシード層 3 1 が除去されて、電子部品 1 0 0 が得られる(図 6 の(c))。

[0 0 4 2]

上部導体層3側の面を覆う保護膜を形成させてもよい。また、単一の基板上に複数の同様の積層構造を形成させてから、個々の電子部品を切り出してもよい。

[0043]

本発明は以上のような実施形態に限定されるものではない。例えば、電子部品をLCフィルタとして用いる場合、図7、8に示す平面図及び等価回路図のようなLC回路が構成されるように、下部導体層、上部導体層、無機誘電体膜、有機絶縁層等が積層される。図7は低域透過フィルタ、図8は高域透過フィルタの例である。図7、8の電子部品の場合、下部導体層2が、電子部品の端部に露出するように形成された引き出し導体部2Aを、コイル部2Lと下部電極部2Cとの間の位置に有している。また、本発明の電子部品を帯

域透過フィルタとして用いる場合、例えば図9に示される等価回路図が構成されるように、下部導体層、上部導体層、無機誘電体膜、有機絶縁層等が積層される。図9の等価回路図においては、インダクタL1及びコンデンサC1が直列に接続された部分と、インダクタL2及びコンデンサC2が並列に接続された部分とが形成されている。フィルタ特性の改善等の観点から、本発明に係る電子部品は帯域透過フィルタとして用いたときに特に有用なものである。

(9)

[0044]

以下、電子部品をLCフィルタとして用いたときのフィルタ特性の改善効果についてシ ミュレーション分析により検討する。

[0045]

図10は、図7に示される低域透過フィルタの利得・周波数特性の計算結果を示すグラフである。図中のAは、インダクタL1のインダクタンスが3.25nH、コンデンサC1の容量が1.3pF、回路抵抗が100 である場合に、1Vの交流電圧が印加されたときの利得・周波数特性である。一方、Bは、Aと同様の条件下で、下部電極部・上部電極部間に抵抗値1000 でリーク電流が流れたときに相当する利得・周波数特性である。リーク電流が発生しているBは、Aと比較して透過するべき範囲の周波数領域における利得が減少する傾向が認められる。

[0046]

図11は、図8に示される高域透過フィルタの利得・周波数特性の計算結果を示すグラフである。図中のAは、インダクタL1のインダクタンスが3.25nH、コンデンサC1の容量が1.3pF、回路抵抗が100 である場合に、1Vの交流電圧が印加されたときの利得・周波数特性である。一方、Bは、Aと同様の条件下で、下部電極部・上部電極部間に抵抗値1000 でリーク電流が流れたときに相当する利得・周波数特性である。リーク電流が発生しているBは、Aと比較して透過するべき範囲の周波数領域における利得が減少する傾向が認められる。

[0047]

図12は、図9に示される帯域透過フィルタの利得・周波数特性の計算結果を示すグラフである。図中のAは、インダクタL1及びL2のインダクタンスが3.25nH、コンデンサC1及びC2の容量が1.3pF、回路抵抗が100 である場合に、1Vの交流電圧が印加されたときの利得・周波数特性である。一方、Bは、Aと同様の条件下で、下部電極部・上部電極部間に抵抗値1000 でリーク電流が流れたときに相当する利得・周波数特性である。リーク電流が発生しているBは、Aと比較して透過するべき範囲の周波数領域における利得が減少する傾向が認められる。

[0048]

以上のシミュレーション分析の結果から、リーク電流の発生によりLCフィルタにおける周波数の選択性が低下すると認められる。したがって、有機絶縁層へのエレクトロマイグレーション等に起因するリーク電流の発生が抑制された本発明の電子部品によれば、LCフィルタとして用いられたときのフィルタ特性の劣化が効果的に抑制されると考えられる。

【図面の簡単な説明】

[0 0 4 9]

- 【図1】本発明に係る電子部品の一実施形態を示す平面図及び等価回路図である。
- 【図2】図1のII-II線に沿った端面図である。
- 【図3】本発明に係る製造方法の一実施形態を示す端面図である。
- 【図4】本発明に係る製造方法の一実施形態を示す端面図である。
- 【図5】本発明に係る製造方法の一実施形態を示す端面図である。
- 【図6】本発明に係る製造方法の一実施形態を示す端面図である。
- 【図7】本発明に係る電子部品の一実施形態を示す平面図及び等価回路図である。
- 【 図 8 】 本 発 明 に 係 る 電 子 部 品 の 一 実 施 形 態 を 示 す 平 面 図 及 び 等 価 回 路 図 で あ る 。
- 【図9】本発明に係る電子部品の一実施形態を示す等価回路図である。

20

10

30

40

【図10】低域透過フィルタの利得 - 周波数特性を示すグラフである。

【図11】高域透過フィルタの利得 - 周波数特性を示すグラフである。

【図12】帯域透過フィルタの利得 - 周波数特性を示すグラフである。

【符号の説明】

[0050]

1 … 基板、 2 … 下部導体層、 2 C … 下部電極部、 2 L … コイル部、 3 … 上部導体層、 3 A 1 , 3 A 2 … 引き出し導体部、 3 B … 連結部、 3 C … 上部電極部、 5 … 無機誘電体膜、 7 … 有機絶縁層、 7 a … 開口部、 1 0 0 … 電子部品、 C 1 , C 2 … コンデンサ、 L 1 , L 2 … インダクタ。

【図1】

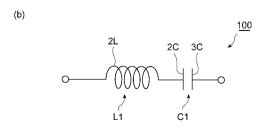
2L(2) 2C(2)

3A2

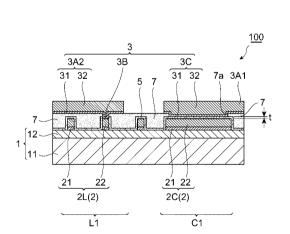
II

7a 3C(3)

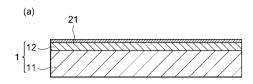
C1



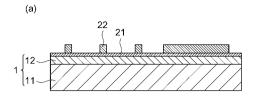
【図2】



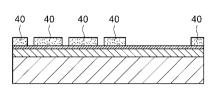
【図3】



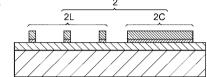
【図4】



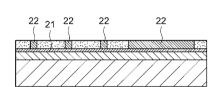
(b)



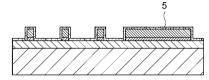
(b)



(c)

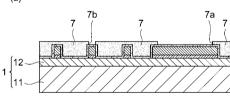


(c)



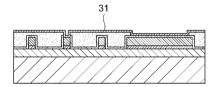
【図5】



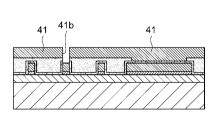


【図6】

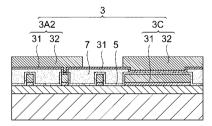




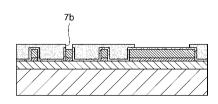
(b)



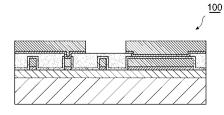
(b)



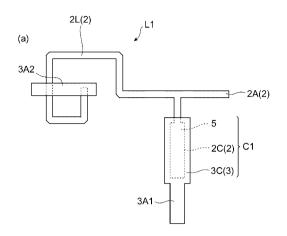
(c)



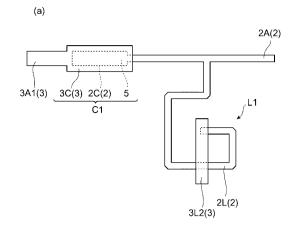
(c)

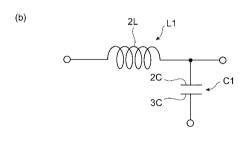


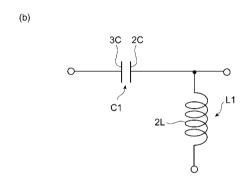
【図7】



【図8】

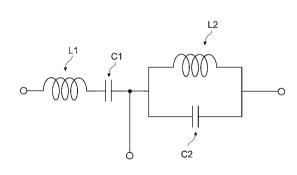


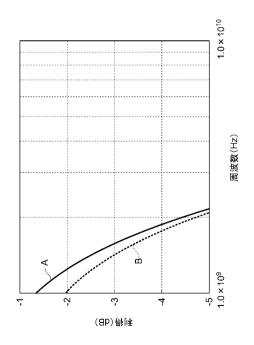




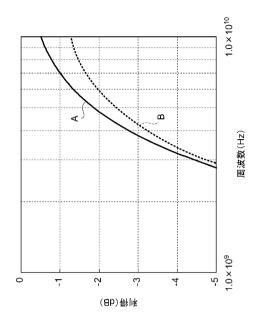
【図9】

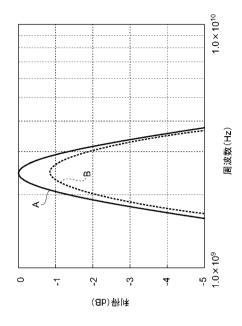






【図11】 【図12】





フロントページの続き

(51) Int.CI. F I テーマコード (参考)

H 0 3 H 7/12 (2006.01) H 0 3 H 7/12

(72)発明者 宮崎 雅弘

東京都中央区日本橋一丁目13番1号 TDK株式会社内

(72)発明者 古屋 晃

東京都中央区日本橋一丁目13番1号 TDK株式会社内

(72)発明者 桑島 -

東京都中央区日本橋一丁目13番1号 TDK株式会社内

(72)発明者 石倉 雅臣

東京都中央区日本橋一丁目13番1号 TDK株式会社内

Fターム(参考) 5E062 DD04

5E070 AA05 AB01 AB07 BA01 CB02 CB13

5J024 AA01 AA10 BA04 CA01 CA02 CA03 CA04 DA04 DA29 DA35

EA03 KA04