



(12) 发明专利

(10) 授权公告号 CN 102193871 B

(45) 授权公告日 2014. 08. 20

(21) 申请号 201010136470. 2

US 2007/0294490 A1, 2007. 12. 20,

(22) 申请日 2010. 03. 12

审查员 林芳

(73) 专利权人 群联电子股份有限公司
地址 中国台湾苗栗县

(72) 发明人 林明辉

(74) 专利代理机构 北京市柳沈律师事务所
11105

代理人 史新宏

(51) Int. Cl.

G06F 12/06 (2006. 01)

(56) 对比文件

CN 101640069 A, 2010. 02. 03, 说明书第 5 页
倒数第 5 段-8 页最后一段, 图 1、2B.

CN 1389790 A, 2003. 01. 08, 说明书第 12 页、
图 14.

TW 200903492 A, 2009. 01. 16, 权利要求 8,
图 1、2.

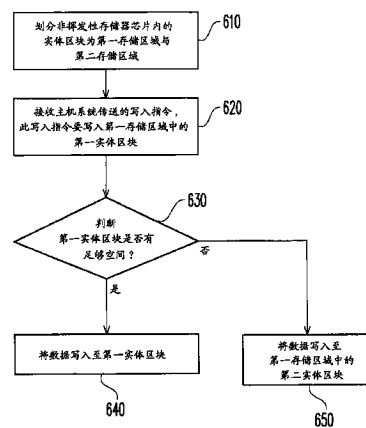
权利要求书2页 说明书12页 附图6页

(54) 发明名称

非挥发性存储器存取方法、系统及非挥发性
存储器控制器

(57) 摘要

一种非挥发性存储器存取方法、系统及非挥发性存储器控制器,用于存取非挥发性存储器芯片内的多个实体区块,且每一实体区块具有多个实体页。本方法包括当第一实体区块中多个特定实体页其中之一所存储的数据要被更新时,判断第一实体区块是否有足够空间写入所述特定实体页,以及当第一实体区块有足够空间写入所述特定实体页时,将所述特定实体页的有效数据与要被更新的数据写入至第一实体区块中。



1. 一种非挥发性存储器存取方法,用于存取一非挥发性存储器芯片内的多个实体区块,其中每一这些实体区块具有多个实体页,该非挥发性存储器存取方法包括:

接收用于更新储存在一第一实体区块中的一数据的一更新数据,其中该第一实体区块包括多个特定实体页,该多个特定实体页包括一第一实体页与多个第二实体页,所述数据被储存在该第一实体页中并且所述多个第二实体页储存有有效数据;

判断该第一实体区块是否有足够空间写入该更新数据与该有效数据;以及

当该第一实体区块有足够空间写入该更新数据与该有效数据时,将该更新数据写入至该第一实体区块的一第三实体页并且将该有效数据从所述多个第二实体页复制到该第一实体区块的多个第四实体页中,

其中这些特定实体页为一数据搬移单位,而这些特定实体页的数量大于或等于 2,并小于该非挥发性存储器芯片的每一这些实体区块所分别包括的一实体页总数。

2. 如权利要求 1 所述的非挥发性存储器存取方法,还包括:

当该第一实体区块无足够空间写入该更新数据与该有效数据时,自这些实体区块选择空的一第二实体区块;

将从该第一实体区块中复制的该有效数据写入至该第二实体区块以及将该更新数据写入至该第二实体区块中。

3. 如权利要求 2 所述的非挥发性存储器存取方法,其中这些实体页包括多个快速实体页与多个慢速实体页,其中该更新数据与该有效数据被写入至该第一实体区块或该第二实体区块中的部分这些快速实体页与部分这些慢速实体页。

4. 如权利要求 2 所述的非挥发性存储器存取方法,还包括:

划分这些实体区块为一第一存储区域与一第二存储区域,其中该第一实体区块与该第二实体区块属于该第一存储区域。

5. 如权利要求 4 所述的非挥发性存储器存取方法,还包括:

令写入该更新数据与该有效数据并接着搬移一第三实体区块的所有实体页至一第四实体区块的总时间小于或等于一规定时限,其中该第三实体区块与该第四实体区块属于该第二存储区域。

6. 一种非挥发性存储器控制器,配置于一非挥发性存储器存取装置中,该非挥发性存储器存取装置包括一非挥发性存储器芯片,其中该非挥发性存储器芯片包括多个实体区块,且每一这些实体区块具有多个实体页,该非挥发性存储器控制器包括:

一微处理器单元;

一非挥发性存储器接口单元,耦接该微处理器单元,用以耦接至该非挥发性存储器芯片;

一主机接口单元,耦接至该微处理器单元,用以耦接至一主机系统;以及

一存储器管理单元,耦接至该微处理器单元,

其中,该存储器管理单元接收用于更新储存在一第一实体区块中的一数据的一更新数据,其中该第一实体区块包括多个特定实体页,该多个特定实体页包括一第一实体页与多个第二实体页,所述数据被储存在该第一实体页中并且所述多个第二实体页储存有有效数据,

其中,该存储器管理单元判断该第一实体区块是否有足够空间写入该更新数据与该有

效数据，

当该第一实体区块有足够空间写入该更新数据与该有效数据时，该存储器管理单元将该更新数据写入至该第一实体区块的一第三实体页并且将该有效数据从所述多个第二实体页复制到该第一实体区块的多个第四实体页中，

其中这些特定实体页为一数据搬移单位，而这些特定实体页的数量大于或等于 2，并小于该非挥发性存储器芯片的每一这些实体区块所分别包括的一实体页总数。

7. 如权利要求 6 所述的非挥发性存储器控制器，其中当该第一实体区块无足够空间写入该更新数据与该有效数据时，该存储器管理单元自这些实体区块选择空的一第二实体区块，将从该第一实体区块中复制的该有效数据写入至该第二实体区块以及将该更新数据写入至该第二实体区块中。

8. 如权利要求 7 所述的非挥发性存储器控制器，其中这些实体页包括多个快速实体页与多个慢速实体页，其中该更新数据与该有效数据被写入至该第一实体区块或该第二实体区块中的部分这些快速实体页与部分这些慢速实体页。

9. 如权利要求 7 所述的非挥发性存储器控制器，其中这些实体区块被划分为一第一存储区域与一第二存储区域，且该第一实体区块与该第二实体区块属于该第一存储区域。

10. 一种非挥发性存储器存取系统，包括：

一非挥发性存储器芯片，具有多个实体区块，且每一这些实体区块具有多个实体页；

一连接器，用以耦接至一主机系统；以及

一非挥发性存储器控制器，耦接至该非挥发性存储器芯片与该连接器，

其中，该非挥发性存储器控制器接收用于更新储存在一第一实体区块中的一数据的一更新数据，其中该第一实体区块包括多个特定实体页，该多个特定实体页包括一第一实体页与多个第二实体页，所述数据被储存在该第一实体页中并且所述多个第二实体页储存有有效数据，

其中，该非挥发性存储器控制器判断该第一实体区块是否有足够空间写入该更新数据与该有效数据，

当该第一实体区块有足够空间写入该更新数据与该有效数据时，该非挥发性存储器控制器将该更新数据写入至该第一实体区块的一第三实体页并且将该有效数据从所述多个第二实体页复制到该第一实体区块的多个第四实体页中，

其中这些特定实体页为一数据搬移单位，而这些特定实体页的数量大于或等于 2，并小于该非挥发性存储器芯片的每一这些实体区块所分别包括的一实体页总数。

11. 如权利要求 10 所述的非挥发性存储器存取系统，其中当该第一实体区块无足够空间写入该更新数据与该有效数据时，该非挥发性存储器控制器自这些实体区块选择空的一第二实体区块，将从该第一实体区块中复制的该有效数据写入至该第二实体区块以及将该更新数据写入至该第二实体区块中。

12. 如权利要求 11 所述的非挥发性存储器存取系统，其中这些实体页包括多个快速实体页与多个慢速实体页，其中该更新数据与该有效数据被写入至该第一实体区块或该第二实体区块中的部分这些快速实体页与部分这些慢速实体页。

非挥发性存储器存取方法、系统及非挥发性存储器控制器

技术领域

[0001] 本发明涉及一种非挥发性存储器存取方法及使用此方法的非挥发性存储器控制器与非挥发性存储器存取系统。

背景技术

[0002] 数码相机、手机与 MP3 在这几年来的成长十分迅速,使得消费者对存储介质的需求也急速增加。由于非挥发性存储器 (Flash Memory) 具有数据非挥发性、省电、体积小与无机械结构等的特性,适合可携式应用,最适合使用于这类可携式由电池供电的产品上。固态硬盘 (Solid State Drive, SSD) 就是一种以 NAND 非挥发性存储器作为存储介质的存储装置。由于非挥发性存储器体积小容量大,所以已广泛用于个人重要数据的存储。因此,近年非挥发性存储器产业成为电子产业中相当热门的一环。

[0003] 在非挥发性存储器存取装置的设计中,非挥发性存储器芯片具有多个实体区块 (block),且每一个实体区块具有多个实体页 (page)。其中,实体区块是非挥发性存储器的最小擦除 (erase) 单位,而实体页则是非挥发性存储器的最小写入 (program) 单位。由于在对非挥发性存储器的存储单元 (memory cell) 进行编程时,仅能执行单向的编程 (亦即将存储单元的值由 1 编程为 0),因此无法将数据直接写入已被编程过的实体页。换句话说,必须先将已存储有数据的实体页擦除之后才可重新编程这个实体页。然而,正因非挥发性存储器的擦除是以实体区块为单位,故在需要对存有旧数据的实体页执行擦除运作时,必须将此实体页所属的整个实体区块进行擦除。

[0004] 一般而言,非挥发性存储器存取装置的非挥发性存储器控制器会将非挥发性存储器芯片内所有的实体区块逻辑地分组为系统区 (system area)、数据区 (data area)、备用区 (spare area) 与取代区 (replacement area)。其中,系统区的实体区块用以存储与非挥发性存储器存取装置相关的重要信息,而取代区的实体区块则用以取代数据区或备用区中已损坏的实体区块 (亦即坏实体区块)。因此,在一般存取状态下,主机系统是无法存取系统区与取代区中的实体区块。至于,被归类为数据区的实体区块会存储由写入指令所写入的有效数据,而备用区的实体区块则用以在执行写入指令时替换数据区的实体区块。由此可知,当主机系统下达写入指令的同时,通常会伴随着两实体区块 (亦即数据区的实体区块与备用区的实体区块) 合并的动作,藉以才能完成数据更新的目的。

[0005] 然而,在某些非挥发性存储器的应用上,特别是针对具有智慧卡 (smartcard) 的微安全数字存储器卡 (micro secure-digital/SD memory card) 而言,这样的数据更新机制很有可能无法满足现行微安全数字存储器卡的规格书所定义完成一个写入指令的时间。一般而言,微安全数字存储器卡的规格书已明确定义每一个写入指令的完成时间必需小于 250ms。

发明内容

[0006] 本发明提出一种非挥发性存储器存取方法、系统以及非挥发性存储器控制器,用

以确保执行一写入指令的时间不超过规格书所定义的时间。

[0007] 本发明提出一种非挥发性存储器存取方法,用于管理非挥发性存储器芯片内的多个实体区块,且每一实体区块具有多个实体页。此非挥发性存储器存取方法包括当第一实体区块中相连的多个特定实体页的其中之一所存储的数据要被更新时,判断第一实体区块是否有足够空间写入所述特定实体页。当第一实体区块有足够空间写入所述特定实体页时,将所述特定实体页的有效数据与要被更新的数据写入至第一实体区块中。

[0008] 本发明另提出一种非挥发性存储器存取方法,用于存取非挥发性存储器芯片内的多个实体区块。其中每一实体区块具有多个实体页,而上述实体页包括多个快速实体页与多个慢速实体页。此非挥发性存储器存取方法包括当主机系统欲将数据写入至第一实体区块时,判断第一实体区块中预设数量的实体页是否已被写满。当预设数量的实体页已被写满时,选择第二实体区块来写入数据。其中,预设数量的实体页为至少 2 个实体页,且包括部分快速实体页与部分慢速实体页,而当预设数量的实体页已被写满时,第一实体区块中仍有部分实体页未被写入数据。

[0009] 本发明还提供一种非挥发性存储器控制器,配置于非挥发性存储器存取装置中,此非挥发性存储器存取装置包括非挥发性存储器芯片,其中非挥发性存储器芯片包括多个实体区块,且每一实体区块具有多个实体页。非挥发性存储器控制器包括微处理器单元、非挥发性存储器接口单元、主机接口单元以及存储器管理单元。非挥发性存储器接口单元耦接微处理器单元,用以耦接至非挥发性存储器芯片。主机接口单元耦接至微处理器单元,用以耦接至主机系统。存储器管理单元耦接至微处理器单元。其中,当主机系统欲更新上述实体区块内第一实体区块中相连的多个特定实体页其中之一所存储的数据时,存储器管理单元判断第一实体区块是否有足够空间写入上述特定实体页。当第一实体区块有足够空间写入上述特定实体页时,将上述特定实体页的有效数据与要被更新的数据写入至第一实体区块中。

[0010] 本发明提出一种非挥发性存储器控制器,配置于非挥发性存储器存取装置中,非挥发性存储器存取装置包括非挥发性存储器芯片,其中非挥发性存储器芯片包括多个实体区块,且每一实体区块具有多个实体页,而上述实体页包括多个快速实体页与多个慢速实体页。非挥发性存储器控制器包括微处理器单元、非挥发性存储器接口单元、主机接口单元以及存储器管理单元。非挥发性存储器接口单元耦接微处理器单元,用以耦接至非挥发性存储器芯片。主机接口单元耦接至微处理器单元,用以耦接至主机系统。存储器管理单元耦接至微处理器单元。其中,当主机系统欲写入数据至上述实体区块中的第一实体区块时,存储器管理单元判断第一实体区块中预设数量的实体页是否已被写满。其中,预设数量的实体页为至少 2 个实体页,且包括部分快速实体页与部分慢速实体页。当预设数量的实体页已被写满时,第一实体区块中仍有部分实体页未被写入数据,而存储器管理单元选择第二实体区块以写入数据。

[0011] 本发明更提供一种非挥发性存储器存取系统,包括非挥发性存储器芯片、连接器,以及非挥发性存储器控制器。非挥发性存储器芯片具有多个实体区块,且每一实体区块具有多个实体页。连接器用以耦接至主机系统。非挥发性存储器控制器耦接至非挥发性存储器芯片与连接器,当主机系统欲更新上述实体区块中第一实体区块中相连的多个特定实体页其中之一所存储的数据时,非挥发性存储器控制器判断第一实体区块是否有足够空间写

入上述特定实体页。如果是,将上述特定实体页的有效数据与要被更新的数据写入至第一实体区块中。

[0012] 为了让本发明的上述特征和优点能更明显易懂,下文特举多个实施例,并配合附图,作详细说明如下,但是上述一般描述及以下实施方式仅为例示性及阐释性的,其并不能限制本发明所欲主张的范围。

附图说明

[0013] 图 1A 是根据本发明第一范例实施例绘示使用非挥发性存储器存取装置的主机系统。

[0014] 图 1B 是根据本发明范例实施例所绘示的计算机、输入 / 输出装置与非挥发性存储器存取装置的示意图。

[0015] 图 1C 是根据本发明另一范例实施例所绘示的主机系统与非挥发性存储器存取装置的示意图。

[0016] 图 2 是绘示图 1A 所示的非挥发性存储器存取装置的概要方块图。

[0017] 图 3 是绘示图 1A 所示的非挥发性存储器存取装置的运作示意图。

[0018] 图 4A 与图 4B 是根据本发明一范例实施例所绘示的数据更新的示意图。

[0019] 图 5 是根据本发明的一范例实施例所绘示第一执行绪与第二执行续执行写入指令的时序图。

[0020] 图 6 是根据本发明的一范例实施例所绘示非挥发性存储器存取方法的流程图。

[0021] 图 7 是根据本发明的另一范例实施例所绘示非挥发性存储器存取方法的流程图。

[0022] 【主要元件符号说明】

[0023] 1000 :主机系统

[0024] 1100 :计算机

[0025] 1102 :微处理器

[0026] 1104 :随机存取存储器

[0027] 1106 :输入 / 输出装置

[0028] 1108 :系统总线

[0029] 1110 :数据传输接口

[0030] 1202 :鼠标

[0031] 1204 :键盘

[0032] 1206 :显示器

[0033] 1208 :印表机

[0034] 1212 :随身碟

[0035] 1214 :存储卡

[0036] 1216 :固态硬盘

[0037] 1310 :数字相机

[0038] 1312 :SD 卡

[0039] 1314 :MMC 卡

[0040] 1316 :存储棒

- [0041] 1318 :CF 卡
- [0042] 1320 :嵌入式存储装置
- [0043] 100 :非挥发性存储器存取装置
- [0044] 102 :连接器
- [0045] 104 :非挥发性存储器控制器
- [0046] 106 :非挥发性存储器芯片
- [0047] 106A :第一存储区域
- [0048] 106B :第二存储区域
- [0049] 202 :微处理器单元
- [0050] 204 :存储器管理单元
- [0051] 206 :主机接口单元
- [0052] 208 :非挥发性存储器接口单元
- [0053] 252 :缓冲存储器
- [0054] 254 :电源管理单元
- [0055] 256 :错误校正单元
- [0056] 310 :第一执行绪
- [0057] 320 :第二执行绪
- [0058] P0 ~ P127 :实体页
- [0059] t_1 、 t_2 、 t_3 、 t_4 :时间点
- [0060] T_{13} :第一执行绪写入数据的时间
- [0061] T_{34} :第二执行绪写入数据的时间
- [0062] T_{14} :总时间
- [0063] 610 ~ 650 :本发明的一范例实施例所述的非挥发性存储器存取方法的各步骤
- [0064] 710 ~ 770 :本发明的另一范例实施例所述的非挥发性存储器存取方法的各步骤

具体实施方式

[0065] 现将详细参考本发明的实施例,并在附图中说明所述实施例的实例。另外,凡可能之处,在图式及实施方式中使用相同标号的元件 / 构件代表相同或类似部分。

[0066] 图 1A 是根据本发明的范例实施例所绘示的使用非挥发性存储器存取装置的主机系统的示意图。其中,非挥发性存储器存取装置也可称为非挥发性存储器存取系统。

[0067] 请参照图 1,主机系统 1000 包括计算机 1100 与输入 / 输出 (Input/Output, I/O) 装置 1106。

[0068] 计算机 1100 包括微处理器 1102、随机存取存储器 (Random Access Memory, RAM) 1104、系统总线 1108,以及数据传输接口 1110。输入 / 输出装置 1106 包括如图 1B 所示的鼠标 1202、键盘 1204、显示器 1206 与印表机 1208。必须了解的是,图 1B 所示的装置非限制输入 / 输出装置 1106,输入 / 输出装置 1106 可还包括其他装置。

[0069] 在本发明范例实施例中,非挥发性存储器存取装置 100 会通过数据传输接口 1110 与主机系统 1000 的其他元件耦接。通过微处理器 1102、随机存取存储器 1104 与输入 / 输出装置 1106 的处理,主机系统 1000 可将数据写入至非挥发性存储器存取装置 100,或从非

挥发性存储器存取装置 100 中读取数据。例如,非挥发性存储器存取装置 100 可以是如图 1B 所示的存储卡 1214、随身碟 1212,或固态硬盘 (Solid State Drive, SSD) 1216。

[0070] 主机系统 1000 为可存储数据的任意系统。虽然在本范例实施例中,主机系统 1000 是以计算机系统来进行说明,然而,在本发明另一范例实施例中,主机系统 1000 也可以是数字相机、摄像机、通信装置、音频播放器或视频播放器等系统。例如,在主机系统为数字相机 1310 时,非挥发性存储器存取装置则为其所使用的安全数字 (Secure Digital, SD) 卡 1312、多媒体存储 (Multimedia Card, MMC) 卡 1314、存储棒 (Memory Stick) 1316、小型快闪 (Compact Flash, CF) 卡 1318 或嵌入式存储装置 1320 (如图 1C 所示)。嵌入式存储装置 1320 包括嵌入式多媒体卡 (Embedded MMC, eMMC)。值得一提的是,嵌入式多媒体卡是直接耦接于主机系统的基板上。

[0071] 图 2 是绘示图 1A 所示的非挥发性存储器存取装置的概要方块图。请参照图 2,非挥发性存储器存取装置 100 包括连接器 102、非挥发性存储器控制器 104,以及非挥发性存储器芯片 106。

[0072] 连接器 102 耦接至非挥发性存储器控制器 104,并且用以耦接至主机系统 1000。在本范例实施例中,连接器 102 所支持的传输接口种类为安全数字接口 (SD interface)。然而在其他范例实施例中,连接器 102 的传输接口种类也可以是多媒体存储卡 (Multimedia Card, MMC) 接口、串行先进附件 (Serial Advanced Technology Attachment, SATA) 接口、平行先进附件 (Parallel Advanced Technology Attachment, PATA) 接口、电气和电子工程师协会 (Institute of Electrical and Electronic Engineers, IEEE) 1394 接口、高速周边零件连接接口 (Peripheral Component Interconnect Express, PCI Express) 接口、通用串行总线 (Universal Serial Bus, USB) 接口、存储棒 (Memory Stick, MS) 接口、小型快闪 (Compact Flash, CF) 接口,或整合驱动电子 (Integrated Drive Electronics, IDE) 接口等任何适用的接口,在此并不加以限制。

[0073] 非挥发性存储器控制器 104 会执行以硬件型式或固件型式实作的多个逻辑闸或控制指令,并且根据主机系统 1000 的指令在非挥发性存储器芯片 106 中进行数据的写入、读取与擦除等运作。

[0074] 在本范例实施例中,非挥发性存储器芯片 106 为快闪存储器芯片,快闪存储器芯片具有多个实体区块 (block),且每一实体区块具有多个实体页 (page)。非挥发性存储器芯片 106 用以存储如文件配置表 (File Allocation Table, FAT) 等文件系统信息,以及存储如影音文件、文本文件等一般性数据。在本范例实施例中,非挥发性存储器芯片 106 为多层存储单元 (MultiLevel Cell, MLC) NAND 快闪存储器芯片。然而本发明不限于此,非挥发性存储器芯片 106 也可是单层存储单元 (Single Level Cell, SLC) NAND 快闪存储器芯片。

[0075] 详细地说,在目前 NAND 快闪存储器技术中,NAND 快闪存储器芯片可根据每一存储单元中可存储的位元数区分为 SLC NAND 快闪存储器芯片与 MLC NAND 快闪存储器芯片。在对 SLC NAND 快闪存储器芯片的存储单元进行编程 (program) 时仅能执行单阶的编程,因此每一存储单元仅能存储一个位元。而 MLC NAND 快闪存储器芯片的实体区块的编程则可分为多阶段。例如,以 2 层存储单元为例,实体区块的编程可分为 2 阶段。第一阶段是下页 (lower page) 的写入部分,其物理特性类似于 SLC NAND 快闪存储器芯片,而在完成第一阶段之后才会编程上页 (upper page)。其中下页的写入速度会快于上页。因此,每一实体区

块所包括的实体页可区分为慢速实体页（即，上页）与快速实体页（即，下页）。

[0076] 类似地，在 8 层存储单元或 16 层存储单元的案例中，存储单元会包括更多个实体页并且会以更多阶段来写入。在此，将写入速度最快的实体页称为下页，其他写入速度较慢的实体页统称为上页，亦即，上页包括具有不同写入速度的多个实体页。而在其他范例实施例中，上页也可为写入速度最慢的实体页，或者写入速度最慢与部分写入速度快于写入速度最慢实体页的实体页。例如，在 4 层存储单元中，下页为写入速度最快与写入速度次快的实体页，上页则为写入速度最慢与写入速度次慢的实体页。

[0077] 在本范例实施例中，非挥发性存储器控制器 104 包括微处理器单元 202、存储器管理单元 204、主机接口单元 206，以及非挥发性存储器接口单元 208。

[0078] 微处理器单元 202 为非挥发性存储器控制器 104 的主控单元，用以与存储器管理单元 204、主机接口单元 206 与非挥发性存储器接口单元 208 等协同合作，以进行非挥发性存储器存取装置 100 的各种运作。

[0079] 存储器管理单元 204 耦接至微处理器单元 202，用以执行一非挥发性存储器存取机制。在本范例实施例中，存储器管理单元 204 可以固件型式实作在非挥发性存储器控制器 104 中。例如，将包括多个控制指令的存储器管理单元 204 烧录至一程序存储器（例如，只读存储器 (Read Only Memory, ROM)）中，并且将此程序存储器嵌入在非挥发性存储器控制器 104。当非挥发性存储器存取装置 100 运作时，微处理器单元 202 将执行存储器管理单元 204 的多个控制指令，据以执行非挥发性存储器存取机制。存储器管理单元 204 的详细运作方式将于以下配合附图再作说明。

[0080] 主机接口单元 206 耦接至微处理器单元 202，并且耦接至主机系统 100。主机接口单元 206 用以接收与识别主机系统 1000 所传送的指令与数据。也就是说，主机系统 1000 所传送的指令与数据会通过主机接口单元 206 来传送至微处理器单元 202。在本范例实施例中，主机接口单元 206 为符合 SD 接口，而在其他范例实施例中，主机接口单元 1042 也可以是符合 MMC 接口、SATA 接口、PATA 接口、IEEE 1394 接口、PCI Express 接口、USB 接口、MS 接口、CF 接口、IDE 接口或其他接口标准的接口单元。

[0081] 非挥发性存储器接口单元 208 耦接至微处理器单元 202，并且用以使非挥发性存储器控制器 104 耦接至非挥发性存储器芯片 106，藉以让非挥发性存储器控制器 104 对非挥发性存储器芯片 106 进行相关运作。也就是说，欲写入至非挥发性存储器芯片 106 的数据会经由非挥发性存储器接口单元 208 转换为非挥发性存储器芯片 106 所能接受的格式。

[0082] 在另一范例实施例中，非挥发性存储器控制器 104 还包括缓冲存储器 252、电源管理单元 254，以及错误校正单元 256。

[0083] 缓冲存储器 252 耦接至微处理器单元 202，并且用以暂存来自于主机系统 1000 的数据与指令，或者用以暂存来自于非挥发性存储器芯片 106 的数据。

[0084] 电源管理单元 254 耦接至微处理器单元 202，并且用以控制非挥发性存储器存取装置 100 的电源。

[0085] 错误校正单元 256 耦接至微处理器单元 202，并且用以执行一错误校正程序以确保数据的正确性。具体来说，当存储器管理单元 204 从主机系统 1000 中接收到写入指令时，错误校正单元 256 会为对应此写入指令的写入数据产生对应的错误检查与校正码 (Error Checking and Correcting Code, ECC Code)，并且存储器管理单元 204 会将此写入数据与

对应的错误校正码写入至非挥发性存储器芯片 106 中。之后,当存储器管理单元 204 从非挥发性存储器芯片 106 中读取数据时会同时读取此数据对应的错误校正码,并且错误校正单元 256 会依据此错误校正码对所读取的数据执行错误校正程序。

[0086] 在本范例实施例中,非挥发性存储器控制器 104 包括一个以上的执行绪,这些执行绪将由非挥发性存储器控制器 104 中的一即时操作系统 (RealTime Operation System, RTOS) 单元 (未绘示) 进行排程。亦即,非挥发性存储器存取装置 100 采用多执行绪架构,且即时操作系统单元用来管理与决定这些执行绪的执行顺序。必须特别说明的是,本发明并不对执行绪的数量及其工作内容加以限制。

[0087] 为了方便说明,在此假设非挥发性存储器控制器 104 包括两个执行绪 (如图 3 所示的第一执行绪 310 与第二执行绪 320)。第一执行绪 310 与第二执行绪 320 必须通过非挥发性存储器接口单元 208 对非挥发性存储器芯片 106 进行存取。假设非挥发性存储器存取装置 100 是具有智慧卡 (smartcard) 的微安全数字存储器卡 (micro SD memory card),那么第一执行绪 310 例如是智慧卡应用程序,用以执行与智慧卡相关的指令,而第二执行绪 320 则例如是负责接收来自主机系统 1000 的指令,并从非挥发性存储器芯片 106 读写数据。在本范例实施例中,虽然第一执行绪 310 与第二执行绪 320 均有存取非挥发性存储器芯片 106 的需求,但相较之下第一执行绪 310 的数据存取量会小于第二执行绪 320。且必须特别说明的是,在非挥发性存储器控制器 104 中的即时操作系统单元将需由第一执行绪 310 负责的指令交付给第一执行绪 310 后,非挥发性存储器控制器 104 便可回应主机系统 1000 一个工作执行完毕的讯息 (回应的方式可以在主机系统 1000 询问时回传讯息,或由非挥发性存储器控制器 104 主动将讯息传至主机系统 1000),此举是为了避免第一执行绪 310 解析指令内容耗时过久。然而,在即时操作系统单元将需由第二执行绪 320 负责的指令交付给第二执行绪 320 后,则必须等待第二执行绪 320 实际完成工作 (例如写入数据) 后,非挥发性存储器控制器 104 才会回传工作完成的讯息。

[0088] 在本范例实施例中,非挥发性存储器芯片 106 至少被划分为第一存储区域 106A 与第二存储区域 106B。其中,第一执行绪 310 用以对第一存储区域 106A 进行存取,可处理要将数据写入至第一存储区域 106A 的写入指令。而第二执行绪 320 则是用以对第二存储区域 106B 进行存取,能处理要将数据写入至第二存储区域 106B 的写入指令。进一步来说,关于第一存储区域 106A 的写入指令为智慧卡存取指令,而关于第二存储区域 106B 的写入指令为安全数字存储器卡存取指令。

[0089] 一般而言,非挥发性存储器控制器 104 在执行主机系统 1000 所下达的写入指令时,通常需要伴随对两实体区块进行合并的动作,藉以完成数据更新的目的。然而,微安全数字存储器卡的规格书已明确定义每一个写入指令的完成时间必需小于或等于一规定时限 (即 250 毫秒 (ms))。

[0090] 假设本范例实施例中每个实体页的大小为 4K 字节 (byte),且每个实体区块具有 128 个实体页。实际量测数据的估算结果显示,完成两个实体区块的合并动作的所需时间约为 155.8ms。据此假设非挥发性存储器控制器 104 接获需由第一执行绪 310 执行的写入指令,且该写入指令会产生两实体区块的合并动作,倘若在第一执行绪 310 将数据写入非挥发性存储器芯片 106 的期间,主机系统 1000 又下达了需由第二执行绪 320 执行的写入指令,由于第一执行绪 310 与第二执行绪 320 均必须通过非挥发性存储器接口单元 208

才能对非挥发性存储器芯片 106 进行存取,因此第二执行绪 320 须等待第一执行绪 310 完成区块合并动作后才能存取非挥发性存储器芯片 106。如果第二执行绪 320 所执行的写入指令也会产生两实体区块的合并动作,那么第二执行绪 320 完成写入指令的总时间约为 311.6ms(即,155.8×2),而超过微安全数字存储器卡的规格书所定义的规定时限 250ms。

[0091] 为了要有效地解决这样的问题,当主机系统 1000 下达的写入指令是要存取非挥发性存储器芯片 106 的第一存储区域 106A 中的某一个实体区块(以下称之为第一实体区块),表示该写入指令需由第一执行绪 310 执行。如果该写入指令要更新在第一实体区块中相连的数个特定实体页其中之一所存储的数据时,存储器管理单元 204 首先判断第一实体区块是否有足够空间写入上述特定实体页。

[0092] 如果第一实体区块有足够空间写入上述特定实体页,存储器管理单元 204 便令第一执行绪 310 将上述特定实体页的有效数据以及要被更新的数据写入至第一实体区块中。然而在第一实体区块无足够空间写入上述特定实体页时,存储器管理单元 204 自第一存储区域 106A 所包括的实体区块中选择一个空的实体区块(以下称之为第二实体区块),并令第一执行绪 310 将上述特定实体页的有效数据与要被更新的数据写入至第二实体区块中。必须特别说明的是,在将上述特定实体页的有效数据与要被更新的数据写入至第一实体区块时,第一执行绪 310 利用第一实体区块中的部分快速实体页与部分慢速实体页来写入数据。同样地,在需要将上述特定实体页的有效数据与要被更新的数据写入至第二实体区块时,第一执行绪 310 利用第二实体区块中的部分快速实体页与部分慢速实体页来写入数据。

[0093] 由此可见在本范例实施例中,上述特定实体页定义为一数据搬移单位,特定实体页的数量大于或等于 2,并且小于非挥发性存储器芯片 106 的每个实体区块所分别包括的实体页总数。在此,假设非挥发性存储器芯片 106 中一个实体区块具有 128 个实体页,则数据搬移单位例如是 4 个实体页(即特定实体页的数量为 4),但并不限制于此。

[0094] 以图 4A 为例,假设第一实体区块内 4 个特定实体页 P0-P3 中的特定实体页 P2 所存储的数据要被更新,且第一实体区块内的实体页 P4-P127 皆未存有数据时,存储器管理单元 204 会判断出第一实体区块有足够空间来写入 4 个特定实体页的数据。据此,存储器管理单元 204 会令第一执行绪 310 先将第一实体区块内特定实体页 P0、P1 与 P3 的所存储的数据(亦即有效数据)读出,接着再将所读出的数据与新数据(亦即需被更新的数据)写入至第一实体区块内的实体页 P4-P7。

[0095] 然而如图 4B 所示的范例实施例,假设第一实体区块内特定实体页 P123-P126 中的特定实体页 P125 所存储的数据要被更新,且第一实体区块内只剩下实体页 P127 未存有数据时,则存储器管理单元 204 会判断出第一实体区块未有足够空间来写入 4 个特定实体页的数据。如此一来,存储器管理单元 204 会令第一执行绪 310 先自第一存储区域 106A 选择一个空的第二实体区块,并将第一实体区块内特定实体页 P123、P124 与 P126 的所存储的数据(亦即有效数据)读出,接着再将所读出的数据与新数据写入至第二实体区块内的实体页 P0-P3,。

[0096] 在此,第一执行绪 310 以 4 个实体页作为一个数据搬移单位。因此,每当要更新第一存储区域 106A 的数据时,存储器管理单元 204 会在同一实体区块中判断有无足够的存储空间来进行数据更新,如果无足够的存储空间,才会找寻新的实体区块来进行数据更新。有

鉴于此,最新的数据一定是位于实体区块中最后一个含数据的数据搬移单位中。由于所更新的数据在一个实体区块中只占有几个实体页的容量而已,所以第一执行绪 310 欲于第一存储区域 106A 内进行数据更新时并不会发生两个完整区块的数据合并的现象。据此提升第一执行绪 310 在第一存储区域 106A 中执行写入动作的速度。

[0097] 图 5 是依照本发明的一范例实施例所绘示在第一执行绪 310 将数据写入非挥发性存储器芯片 106 的期间,主机系统 1000 又下达一个要由第二执行绪 320 执行的写入指令的时序图。如图 5 所示,假设第一执行绪 310 在时间点 t_1 至 t_3 之间能通过非挥发性存储器接口单元 208 将数据写入非挥发性存储器芯片 106。由于第一执行绪 310 完成写入动作所需的时间与数据搬移单位所包括的实体页数量有关,因此数据搬移单位所包括的实体页数量越少,第一执行绪 310 完成写入动作所需的时间便越短。举例来说,假设一个实体页的大小为 4K 字节且一个实体区块具有 128 个实体页,据实际量测数据的估算结果显示,读写一个实体页的平均时间约为 1.15ms。如果本范例实施例中数据搬移单位所包括的实体页数量为 1,那么第一执行绪 310 完成写入动作的所需时间 T_{13} 便是 1.15ms。

[0098] 如果非挥发性存储器控制器 104 在时间点 t_2 接收到需存取非挥发性存储器芯片 106 的第二存储区域 106B 的写入指令(在此称该写入指令要存取的实体区块为第三实体区块),表示该写入指令需由第二执行绪 320 执行。第二执行绪 320 需等待第一执行绪 310 完成写入动作(即时间点 t_3)后,方能通过非挥发性存储器接口单元 208 将数据写入非挥发性存储器芯片 106。如果第二执行绪 320 负责执行的写入指令需伴随实体区块的合并,存储器管理单元 204 会依照一般非挥发性存储器的数据存取机制,自非挥发性存储器芯片 106 中选择一个空的实体区块以利于与第三实体区块进行区块合并,进而完成数据的更新。据估算,在需要合并两实体区块的情况下第二执行绪 320 实际进行数据写入的时间 T_{34} 大约为 155.8ms,而即便是加上等待第一执行绪 310 完成写入动作的所需时间 T_{13} 后,第二执行绪 320 完成一写入指令的总时间 T_{14} (即 155.8ms+1.15ms)仍会小于微安全数字存储器卡的规格书所定义完成一个写入指令的规定时限(即 250ms)。

[0099] 从上述范例实施例所描述的内容可知,针对第一存储区域 106A 所采取的管理方案是为了要尽量缩减第一执行绪 310 存取第一存储区域 106A 的时间,所以当第一执行绪 310 对第一存储区域 106A 进行存取时,不但会限制数据搬移单位的大小,同时必需往下找寻同一实体区块是否有足够存储空间来进行数据更新,故而不会发生两个实体区块的合并动作,以利缩短第一执行绪 310 对第一存储区域 106A 进行存取的时间。

[0100] 另一方面,针对第二存储区域 106B 的管理方案是为了要尽量利用第二存储区域 106B 内每一实体区块的存储空间,所以当第二执行绪 320 对第二存储区域 106B 进行存取时,会执行一般的非挥发性存储器管理机制。

[0101] 然而,由于存储器管理单元 204 会采用两种不同的管理方案来管理非挥发性存储器芯片 106 中的第一存储区域 106A 与第二存储区域 106B,所以即便是在非挥发性存储器控制器 104 中的第一执行绪 310 在将数据写入第一存储区域 106A 的期间,第二执行绪 320 接获需将数据写入第二存储区域 106B 的写入指令,也能确保第一执行绪 310 与第二执行绪 320 先后将数据写入非挥发性存储器芯片 106 的总时间能小于微安全数字存储器卡的规格书所定义完成一个写入指令的规定时限。

[0102] 图 6 是根据本发明的一范例实施例所绘示非挥发性存储器存取方法的流程图。

[0103] 请参照图 6, 本范例实施例的非挥发性存储器存取方法用以管理非挥发性存储器芯片 106 内的多个实体区块, 且每一实体区块具有多个实体页。本范例实施例的非挥发性存储器存取装置 100 采用多执行绪架构, 亦即在非挥发性存储器控制器 104 中包括即时操作系统单元以及多个执行绪 (例如第一执行绪 310 与第二执行绪 320), 且这些执行绪是由即时操作系统单元做排程管理, 且第一执行绪 310 与第二执行绪 320 可通过非挥发性存储器接口单元 208 存取非挥发性存储器芯片 106。

[0104] 首先如步骤 610 所示, 将非挥发性存储器芯片 106 内所含的实体区块划分为第一存储区域 106A 与第二存储区域 106B。其中第一执行绪 310 为存取第一存储区域 106A, 而第二执行绪 320 为存取第二存储区域 106B。

[0105] 接着在步骤 620 中, 接收主机系统 1000 所传送的写入指令, 且该写入指令欲写入的是第一存储区域 106A 中的某一实体区块 (以下称之为第一实体区块), 故需由第一执行绪 310 执行此写入指令。假设此写入指令是要对第一实体区块中相连的多个特定实体页其中之一所存储的数据进行更新。

[0106] 接下来如步骤 630 所示, 由非挥发性存储器控制器 104 中的存储器管理单元 204 判断第一实体区块是否有足够空间能用以写入上述特定实体页。

[0107] 当第一实体区块有足够空间写入上述特定实体页时, 如步骤 640 所示, 将上述特定实体页的有效数据与要被更新的数据写入至第一实体区块中, 藉以完成数据更新。而当第一实体区块无足够空间写入上述特定实体页时, 如步骤 650 所示, 选择同样位于第一存储区域 106A 并且为空的一第二实体区块, 用以将上述特定实体页的有效数据与要被更新的数据写入至第二实体区块中, 藉以完成数据更新。

[0108] 如图 6 所示的各步骤, 第一执行绪 310 是以 n 个特定实体页作为数据搬移单位。其中 n 大于或等于 2, 同时小于非挥发性存储器芯片的每个实体区块所包括的实体页总数。在第一执行绪 310 是以图 6 所示的方式来写入数据的情况下, 即便是当第一执行绪 310 在将数据写入非挥发性存储器芯片 106 的期间, 主机系统 1000 又传送了需由第二执行绪 320 执行的写入指令 (例如要将数据写入第二存储区域 106B 中的某一实体区块), 由于数据搬移单位所包括的实体页数量小于一个实体区块所包括的实体页总数, 第一执行绪 310 将不会有合并两个实体区块的动作产生。因此只要将数据搬移单位所包括实体页的数量降至一定程度, 不论第二执行绪 320 负责的写入指令是否需要伴随实体区块的合并, 第二执行绪 320 完成写入指令的总时间都将不会超过规定时限。

[0109] 在另一范例实施例中, 在第一执行绪 310 所能存取的第一存储区域 106A 中, 所包括的每一实体区块都只使用预设数量的实体页来写入数据。其中, 预设数量小于非挥发性存储器芯片 106 的每个实体区块所包括的实体页总数, 且预设数量的实体页为至少 2 个实体页, 其包括部分快速实体页与部分慢速实体页。举例来说, 预设数量的实体页可以是 2 个快速实体页以及 2 个慢速实体页, 但本发明并不以此为限。

[0110] 预设数量的大小根据微安全数字存储器卡的规格书所定义完成一个写入指令的规定时限 (即 250ms)、合并两个实体区块的平均时间, 以及读写一个实体页的平均所需时间这几项参数所求得。举例来说, 预设数量 P_{num} 的上限值可经由下列计算式求得:

$$[0111] \quad P_{num} = \left\lfloor \frac{WCMD_{time} - Merge_{time}}{ONEPAGE_{RW}} \right\rfloor$$

[0112] 其中, $WCMD_{time}$ 为规格书定义的规定时限, $Merge_{time}$ 为合并两个实体区块的平均时间, 而 $ONEPAGE_{rw}$ 则是读写一个实体页的平均所需时间。假设非挥发性存储器芯片 106 中每个实体页的大小为 4K 字节, 且每个实体区块具有 128 个实体页, 据估算要合并两个实体区块的平均时间 $Merge_{time}$ 为 155.8ms, 而读写一个实体页的平均所需时间 $ONEPAGE_{rw}$ 为 1.15ms。通过上述计算式可求得预设数量 P_{num} 的上限值为 81。亦即, 在第一存储区域 106A 中每个实体区块最多只能使用 81 个实体页来写入数据。

[0113] 据此, 当非挥发性存储器控制器 104 接获需由第一执行绪 310 所执行的写入指令时, 如果该写入指令是要将数据写入第一存储区域 106A 中的某一实体区块 (以下称之为第一实体区块), 那么非挥发性存储器控制器 104 中的存储器管理单元 204 首先判断第一实体区块中预设数量的实体页是否已被写满。

[0114] 如果第一实体区块中预设数量的实体页已被写满, 存储器管理单元 204 会从第一存储区域 106A 中另外选择一个实体区块 (以下称之为第二实体区块) 用以写入数据。在此必须强调的是, 在第一实体区块中预设数量的实体页已被写满的时候, 第一实体区块中仍有部分的实体页未被写入数据。而在第一执行绪 310 将数据写入第二实体区块时, 使用第二实体区块中的部分快速实体页以及部分慢速实体页来写入数据。

[0115] 然而若第一实体区块中预设数量的实体页尚未被写满, 存储器管理单元 204 接着判断预设数量的实体页是否还有足够空间可用以写入数据。如果是, 第一执行绪 310 便将数据写入至第一实体区块。亦即, 将数据写入预设数量实体页中还未有数据写入之处。但若预设数量实体页的空间不足, 存储器管理单元 204 则会自第一存储区域 106A 包括的实体区块中另外选择一个实体区块 (例如第二实体区块), 进而让第一执行绪 310 将数据写入第二实体区块。

[0116] 在本范例实施例中, 当主机系统 1000 下达了需由第一执行绪 310 执行的写入指令时, 存储器管理单元 204 会以限制每个实体区块仅有预设数量的实体页可用来写入数据的方式, 避免合并两个实体区块的情况产生。据此, 倘若在第一执行绪 310 执行写入指令的期间, 主机系统 1000 下达需由第二执行绪 320 执行的写入指令, 即便该写入指令会伴随两个实体区块的合并, 第二执行绪 320 完成该写入指令的总时间也不会超过微安全数字存储器卡的规格书所定义完成一个写入指令的规定时限。

[0117] 图 7 是根据上述范例实施例所绘示非挥发性存储器存取方法的流程图。请参阅图 7, 首先如步骤 710 所示, 将非挥发性存储器芯片 106 所含的实体区块划分成能被第一执行绪 310 所存取的第一存储区域 106A 以及能被第二执行绪 320 所存取的第二存储区域 106B。

[0118] 接着在步骤 720 中, 接收主机系统 1000 所传送的写入指令, 且该写入指令欲写入的是第一存储区域 106A 中的第一实体区块。

[0119] 如步骤 730 所示, 存储器管理单元 204 判断第一实体区块中预设数量的实体页是否已被写满。如果预设数量的实体页已被写满, 则如步骤 740 所示, 存储器管理单元 204 选择第一存储区域 106A 中的第二实体区块进而让第一执行绪 310 来写入数据。

[0120] 倘若第一实体区块中预设数量的实体页尚未被写满, 则在步骤 750 中, 存储器管理单元 204 判断第一实体区块中预设数量的实体页是否有足够空间可以写入数据。如果空间足够, 则如步骤 760 所示, 第一执行绪 310 将数据写入至第一实体区块。反之若空间不足, 则如步骤 770 所示, 第一执行绪 310 将数据写入至第二实体区块。

[0121] 通过上述方式,存储器管理单元 204 避免第一执行绪 310 在执行写入指令时产生需合并两个实体区块的情况,从而降低第二执行绪 320 等待第一执行绪 310 完成写入动作的时间,以确保完成一个写入指令的时间不会超过微安全数字存储器卡的规格书所规范的规定时限。

[0122] 综上所述,本发明所提出的非挥发性存储器存取方法、系统及非挥发性存储器控制器通过控制一个执行绪的数据搬移单位的大小,进而确保两执行绪先后将数据写入非挥发性存储器芯片的总时间能小于微安全数字存储器卡的规格书所定义每一个写入指令的完成时限。

[0123] 然而,以上所述仅为本发明的优选实施例而已,当不能以此限定本发明实施的范围,即大凡依本发明申请专利范围及发明说明内容所作的简单的等效变化与修饰,皆仍属本发明专利涵盖的范围内。

[0124] 另外,本发明的任一范例实施例或申请专利范围不须达成本发明所公开的全部目的或优点或特点。此外,摘要部分和标题仅是用来辅助专利文件搜寻之用,并非用来限制本发明的权利范围。

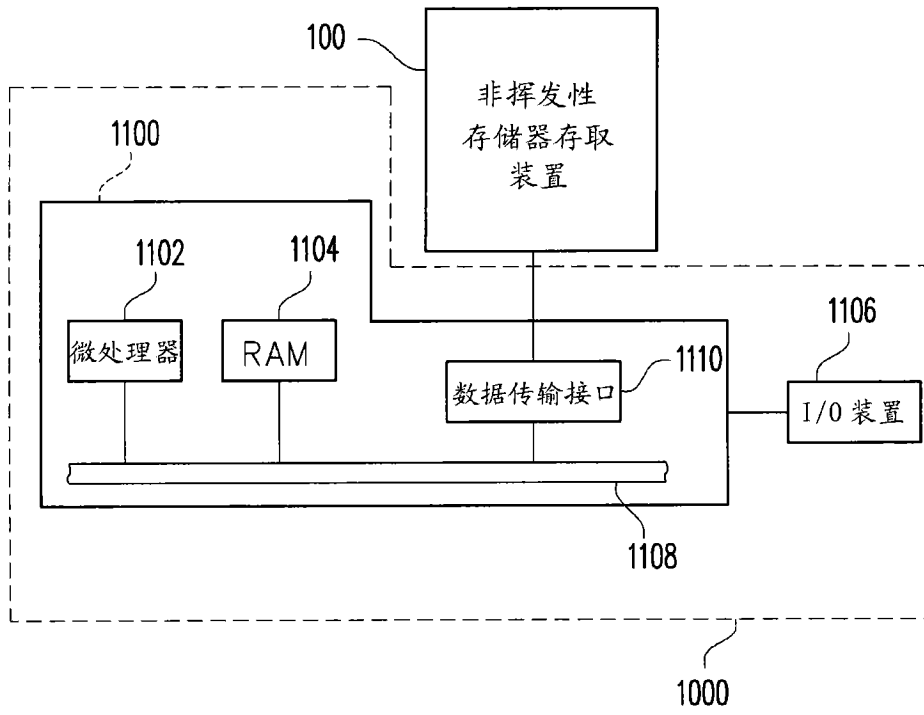


图 1A

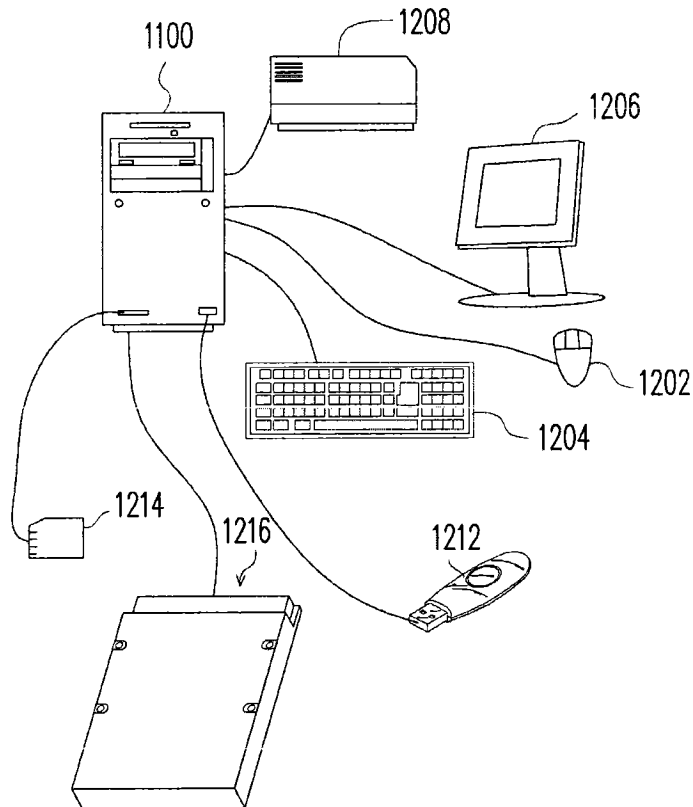


图 1B

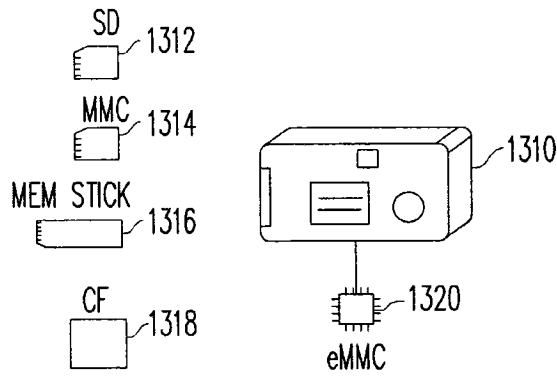


图 1C

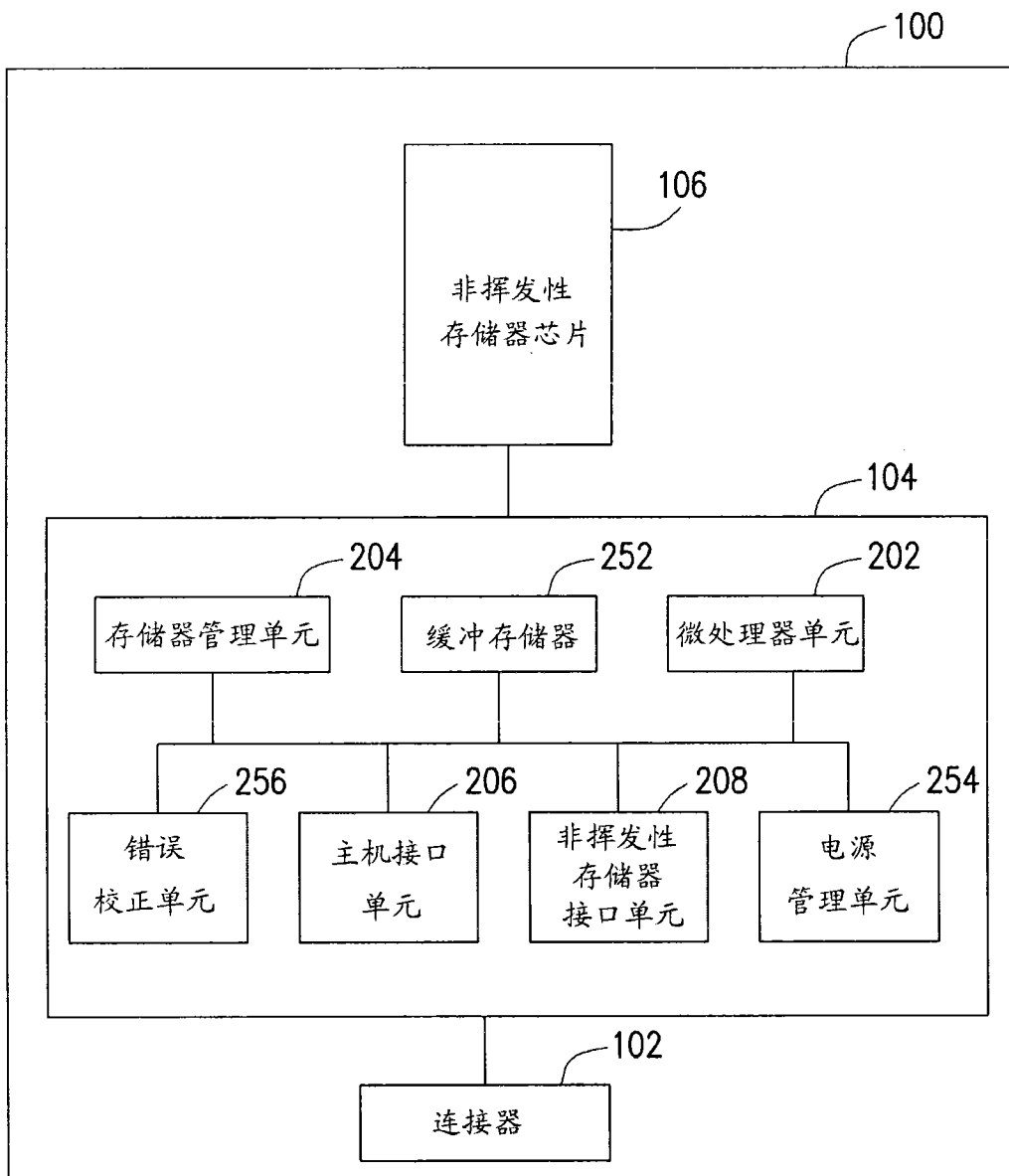


图 2

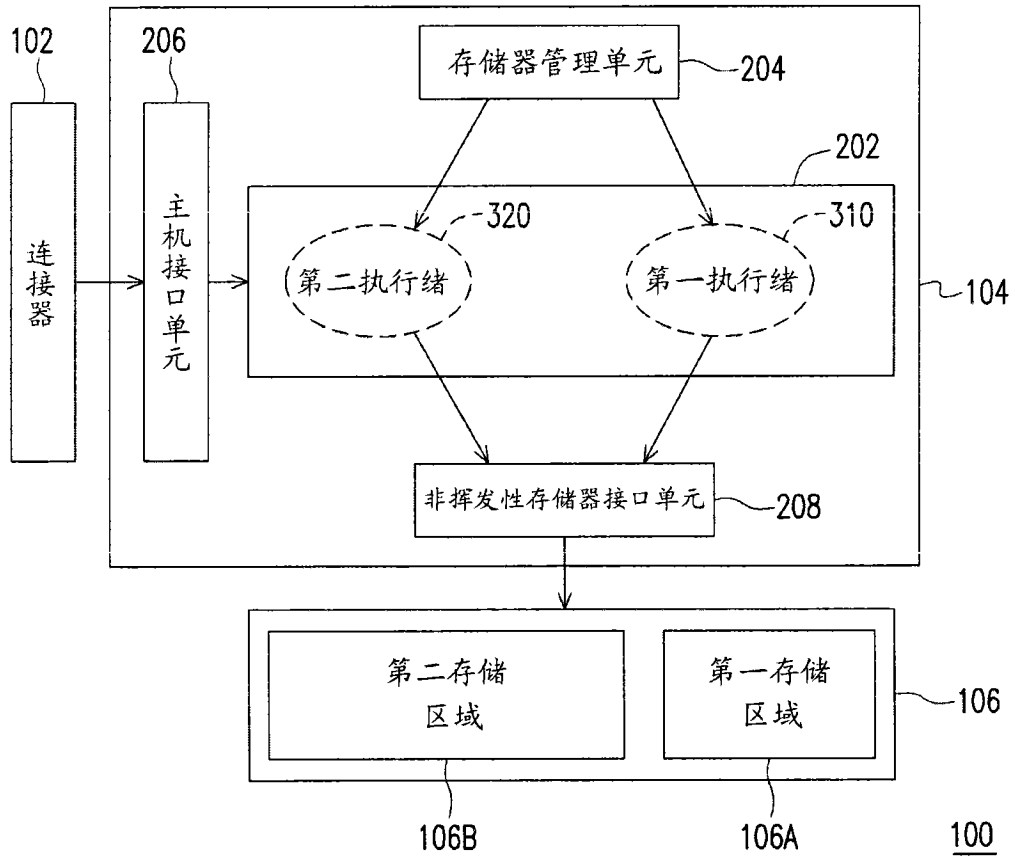


图 3

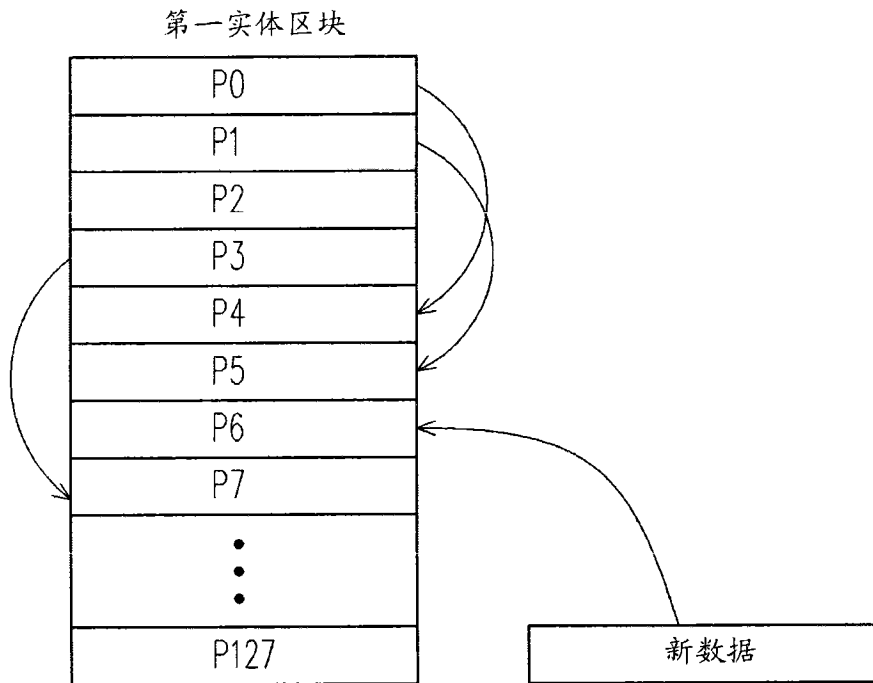


图 4A

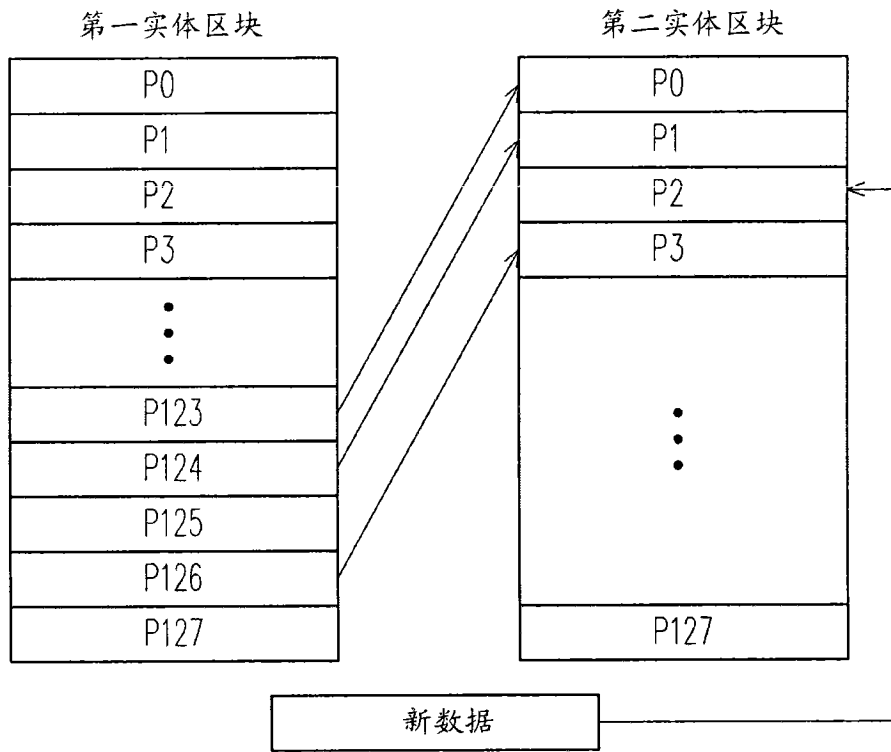


图 4B

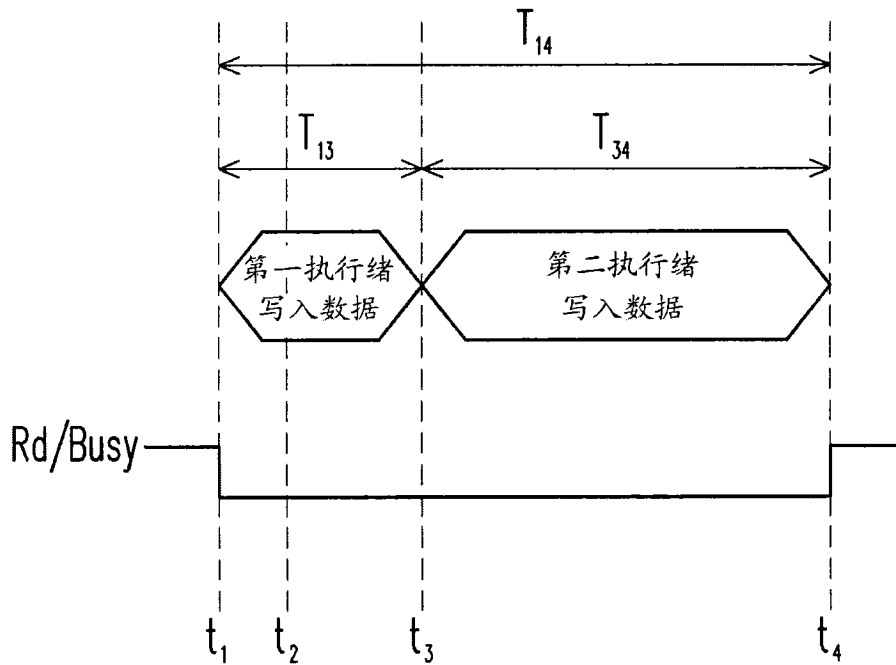


图 5

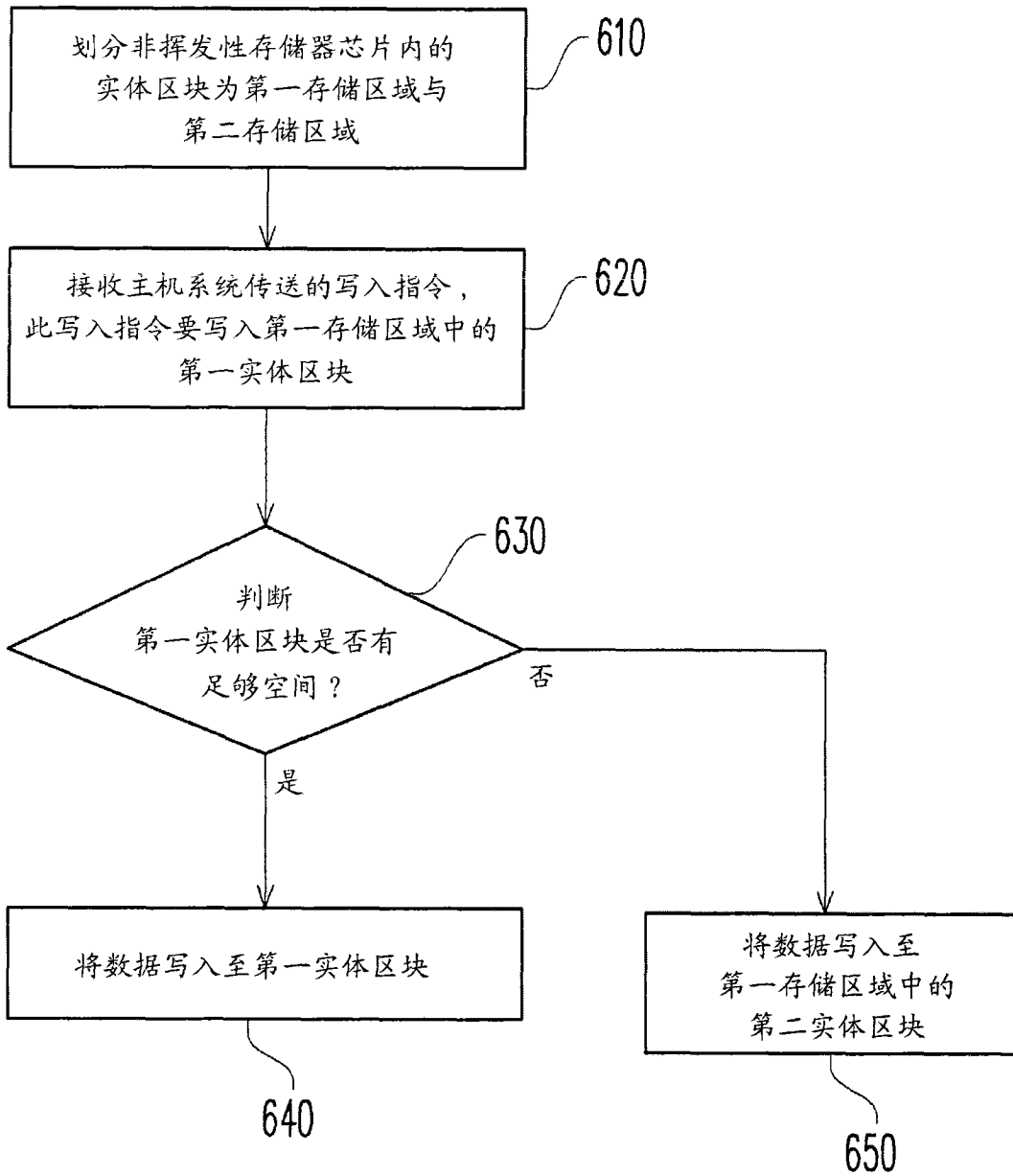


图 6

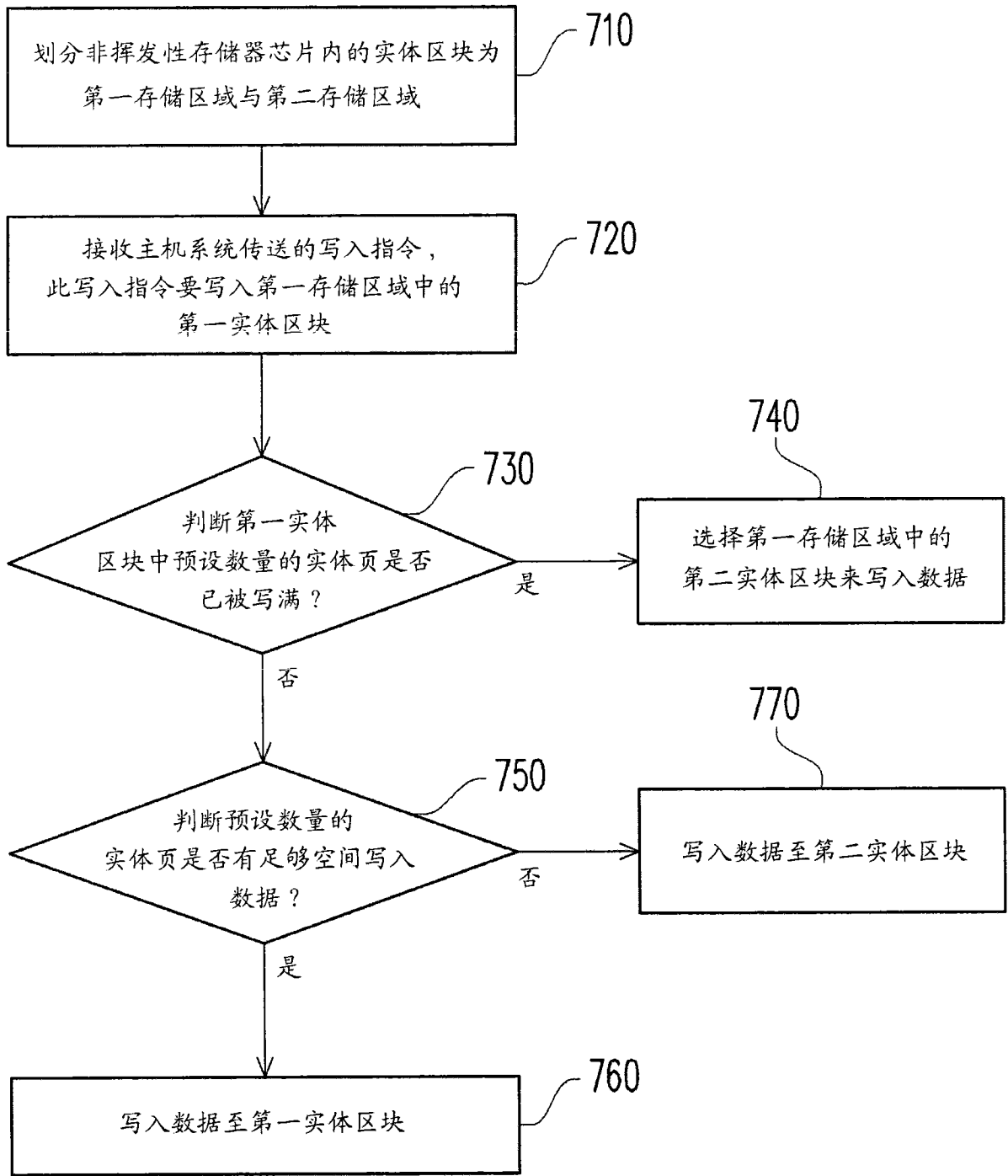


图 7