

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014年10月2日(02.10.2014)



(10) 国際公開番号
WO 2014/156962 A1

- (51) 国際特許分類:
G02B 6/122 (2006.01) G02B 6/42 (2006.01)
G02B 6/13 (2006.01)
- (21) 国際出願番号: PCT/JP2014/057783
- (22) 国際出願日: 2014年3月20日(20.03.2014)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2013-071843 2013年3月29日(29.03.2013) JP
特願 2013-173031 2013年8月23日(23.08.2013) JP
特願 2013-218315 2013年10月21日(21.10.2013) JP
- (71) 出願人: 技術研究組合光電子融合基盤技術研究所 (PHOTONICS ELECTRONICS TECHNOLOGY RESEARCH ASSOCIATION) [JP/JP]; 〒1120014 東京都文京区関口1-20-10 Tokyo (JP).
- (72) 発明者: 小倉 一郎(OGURA, Ichiro); 〒1120014 東京都文京区関口1-20-10 技術研究組合光電子融合基盤技術研究所内 Tokyo (JP). 竹村 浩一(TAKEMURA, Koichi); 〒1120014 東京都文京区関口1-20-10 技術研究組合光電子融合基盤技術研究所内 Tokyo (JP). 栗原 充(KURIHARA, Mitsuru); 〒1120014 東京都文京区関口1-20-10 技術研究組合光電子融合基盤技

術研究所内 Tokyo (JP). 上村 寿憲(UEMURA, Toshinori); 〒1120014 東京都文京区関口1-20-10 技術研究組合光電子融合基盤技術研究所内 Tokyo (JP). 浮田 明生(UKITA, Akio); 〒1120014 東京都文京区関口1-20-10 技術研究組合光電子融合基盤技術研究所内 Tokyo (JP). 蔵田 和彦(KURATA, Kazuhiko); 〒1120014 東京都文京区関口1-20-10 技術研究組合光電子融合基盤技術研究所内 Tokyo (JP).

(74) 代理人: 小野 新次郎, 外(ONO, Shinjiro et al.); 〒1000004 東京都千代田区大手町二丁目2番1号 新大手町ビル206区 ユアサハラ法律特許事務所 Tokyo (JP).

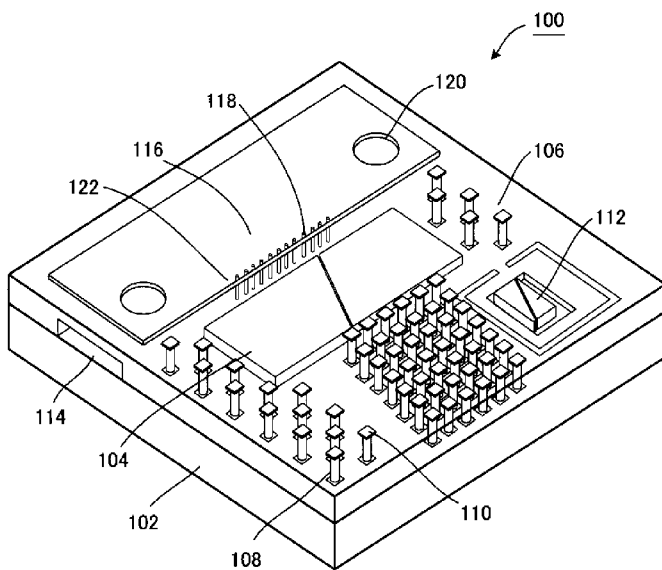
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

[続葉有]

(54) Title: PHOTOELECTRIC HYBRID DEVICE AND METHOD FOR MANUFACTURING SAME

(54) 発明の名称: 光電気混載デバイス及びその製造方法

[図1A]



(57) Abstract: In a photoelectric hybrid device, an optical connector is mounted on a flat optical surface provided on one end of vertical optical waveguides for inputting and outputting an optical signal, and along with making integration of the photoelectric hybrid device into an interposer or the like easy, integration is standardized. The photoelectric hybrid device is provided with: conductive pins (108) that are connected to an electric signal pathway for a photoelectric hybrid substrate; a translucent member (116) that has a flat optical surface and also has a translucent part (118); and a plurality of self organizing optical waveguides (122) that form an optical path between the translucent part (118) and an optical waveguide of the photoelectric hybrid substrate. The constitution is such that the position of the flat optical surface is not lower than the tops of the electrical connection parts (110) on the conductive pins (108); thereby, when an optical connector on which an optical waveguide that transmits an optical signal among the optical waveguides (122) is mounted on the flat optical surface, collision of the optical connector and the tops of the electrical connection parts can be avoided.

(57) 要約:

[続葉有]

WO 2014/156962 A1



(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR),

OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

光電気混載デバイスにおいて、光信号の入出力用の縦型光導波路の一端が設けられた光学フラット面に光コネクタを載置し、光電気混載デバイスのインターポーザ等への組み込みを簡便に行えるようにするとともに組み込みの標準化を図る。光電気混載デバイスは、光電気混載基板の電気信号経路に接続される導電ピン108、光学フラット面を有するとともに透光部118を有する透光部材116、透光部118と光電気混載基板の光導波路との間に光路を形成する複数の自己形成光導波路122を備えている。前記光学フラット面の位置が、導電ピン108の電気接続部110の頂部を下回らないように構成したことにより、光導波路122との間で光信号を伝達する光導波路が設けられた光コネクタを前記光学フラット面に載置した際に、該光コネクタと前記電気接続部の頂部との衝突を回避できる。

明 細 書

発明の名称：光電気混載デバイス及びその製造方法

技術分野

[0001] 本発明は、インターポーザ、AOC (Active Optical Cable) 基板等のデータ伝送用のモジュールに組み込まれる信号変換素子として使用されるのに好適な、電気信号を光信号に、光信号を電気信号に変換する光電気混載デバイス及びその製造方法に関する。

背景技術

[0002] 近年、ボード間、コンピュータ間、周辺機器間などの電子機器の接続において、電気配線による信号遅延、発熱、EMI (電磁放射ノイズ) の発生などの問題が表面化しており、電気配線で発生するこのような問題を解決するために、シリコンフォトンクス技術を用いた光インターコネクションが開発されつつある (非特許文献1～3参照)。因みに、シリコンフォトンクストとは、シリコンを材料とする光素子技術を意味しており、光インターコネクションとは、外部機器などからの電気信号を光信号に、また、光信号を電気信号に変換して、変換された光信号又は電気信号を別の外部機器などに伝送し、信号のやり取りを行う技術を意味している。この光インターコネクションは、電気配線の場合のような寄生容量による信号遅延、グラウンドの不安定性からくる信号劣化、配線から放射されるEMIの放射などを解消する画期的な技術であるが、光信号及び電気信号の入出力のための構成等は、それぞれ独自仕様のもものが多く標準化されてはいない。

[0003] 光インターコネクションを実現するために、基板上に光回路と電子部品を混載した光電気混載デバイスについて従来から各種の提案がなされている (例えば、特許文献1の「背景技術」の欄、特許文献2の図13等参照)。

[0004] 例えば、シリコンフォトンクス技術を用いたチップ型光トランシーバに関連するものとして、Molex社の印刷回路板 (PCB) に搭載されているLuxtera社のシリコン・フォトチップがある。このシリコン・フォトチップは、光送

受信機であり（非特許文献3；11頁参照）、電気信号及び光信号をチップの上面から入出力するように構成されている。そして、Luxtera社のシリコン・フォトチップとMolex社のPCBとの電氣的接続はワイヤボンディングでなされ、また、光信号を送受信するために光ファイバはエポキシ樹脂でシリコンCMOSチップの頂部に直接接着されている（非特許文献2参照）。

[0005] また、光電気混載デバイスを製造するための要素技術として、従来、光硬化性樹脂内に当該樹脂の感光波長の光を伝搬させることによって光が通った部分の樹脂を硬化させ、その部分を光導波路コアとする自己形成光導波路技術が知られている（例えば、特許文献2参照）。このような従来の自己形成光導波路技術により作成された光電気混載デバイス29400の一構成例を図32に示す。基板29410上には、受光素子29450がその受光面を上に向けて実装されている。受光素子29450の上部には、光硬化性樹脂製の光導波路コア29420が、受光素子29450の受光面から上方に向かって基板29410に対して垂直に形成されている。光導波路コア29420の周囲は、クラッド層29430としての樹脂によって覆われている。光導波路コア29420の上側端面の上方には、45度ミラー29460が設置され、クラッド層29430の上部且つ45度ミラー29460の側方には、光ファイバ29470が設置されている。このような構成において、光ファイバ29470を伝送されてきた光信号は、45度ミラー29460によって光路を基板29410垂直方向に折り曲げられて光導波路コア29420に入射され、光導波路コア29420を通過して受光素子29450に受光される。

[0006] 図33A～図33Bは、上記光硬化性樹脂製光導波路コア29420の製造方法の例を示す図である（特許文献2の図2を参照）。まず、基板（受光素子は不図示）29410上に光硬化性樹脂29422を供給し、その上に光導波路コア形成用のマスク29510を配置する。マスク29510は、ガラス板29514の一方の面に開口部29512を除いてクロム膜29516を形成したものである。次に、マスク29510を介して光硬化性樹脂

29422にその感光波長の光（例えばUV光）29520を照射する（図33A）。これにより、開口部29512を通過した光が通った部分の光硬化性樹脂が硬化して、光導波路コア29420が形成される（図33B）。次に、未硬化の光硬化性樹脂29422を現像液で洗い流して除去し、更に光導波路コア29420の周囲にクラッド層用の樹脂29430を充填する。

先行技術文献

特許文献

- [0007] 特許文献1：特表2009-536362号公報
特許文献2：特開2008-299180号公報

非特許文献

- [0008] 非特許文献1：“Demonstration of 12.5-Gbps optical interconnects integrated with lasers, optical splitters, optical modulators and photodetectors on a single silicon substrate”，OPTICS EXPRESS Vol. 20, No. 26 (2012/12/10) B256-B263
非特許文献2：“The Luxtera CMOS Integrated Photonic Chip in a Molex Cable”，URL：<http://www.chipworks.com/blog/technologyblog/2012/12/03/the-luxtera-cmos-integrated-photonic-chip-in-a-molex-cable/>
非特許文献3：“Blazar 40 Gbps Optical Active Cable”，URL：http://www.datcominc.com/picture_library/upload/Luxtera/Blazar%2040Gbps%20Optical%20Active%20Cable.pdf

発明の概要

発明が解決しようとする課題

- [0009] 上記のように、非特許文献2には、シリコンフォトニクス技術を用いて作成したチップ型光トランシーバをPCBに搭載し、AOC基板として用いることが開示されている。しかしながら、このチップ型光トランシーバは、光信号を送受信するために光ファイバがエポキシ樹脂でシリコンCMOSチップの

頂部に直接接着されており、別の入出力形式のPCBにはそのまま適用することはできない。そのため、別の形式のPCBに搭載する場合には、搭載するPCBに適合した入出力構造を採用する必要がある。そこで、信号変換素子として機能するチップ型光トランシーバの入出力構造の仕様を標準化することが考えられるが、入出力構造の標準化にあたっては、光電気混載デバイスの光学接続のための構成を簡素化して、光学接続を正確且つ簡便に行うことができるようにする必要がある。

[0010] また、光電気混載デバイスに関しては、基板上に搭載された電子部品の湿度や水分に対する信頼性を確保するために、例えば、ガラス製のカバーで基板上の電子部品の全体を覆って封止することが考えられる。しかしながら、ガラス製のカバーで基板上の電子部品の全体を覆った場合、電子部品の放熱性が悪くなるという問題があり、放熱性に優れた光電気混載デバイスを簡便な方法で製造することが課題となる。

[0011] また、光電気混載デバイスの製造において、自己形成光導波路技術を用いて光導波路コアを基板に対して斜めに（基板に対して傾けて）形成しようとした場合には、図34に示すように、光硬化性樹脂29422内を斜めに伝搬させた感光波長の光29620が基板29410の表面で反射されて、この反射光29622によって、本来光導波路コアが形成されるべきでない部分の光硬化性樹脂までもが意図せず硬化してしまう、という問題が発生する可能性がある。そこで、基板上部に光硬化性樹脂からなる光導波路コアを形成するに際し、光硬化性樹脂が基板反射によって光導波路コア以外の不必要な箇所でも硬化してしまうのを防止する必要がある。

課題を解決するための手段

[0012] 上述した課題を解決するために、本発明の光電気混載デバイスは、データ伝送用のモジュールに組み込まれる信号変換素子として使用されるのに好適な構成を有している。なお、該光電気混載デバイスは、光送信タイプ、光受信タイプ、光送受信タイプの3種を包含するものである。

[0013] 光電気混載デバイスの第1の基本構成は、前記光電気混載基板の上に設け

られ前記光電気混載基板の光信号の入出力を担う特定部分を除いて覆う封止構造、光学フラット面を有し前記光電気混載基板の光信号の入出力を担う特定部分に光路を形成する縦型光導波路を備えるものであり、前記縦型光導波路との間で光信号を伝達する光導波路が設けられた光コネクタを前記縦型光導波路の前記光学フラット面に正確且つ簡便に載置し得るものである。

[0014] そして、光電気混載デバイスの第2の基本構成は、光電気混載基板の上に設けられ前記光電気混載基板の光信号の入出力を担う特定部分を除いて覆う封止構造、前記特定部分を覆うように設置され光学フラット面を有するとともに透光部を有する透光部材、前記透光部材の前記透光部と前記光電気混載基板の光導波路との間に光路を形成する縦型光導波路を備えるものであり、前記縦型光導波路との間で光信号を伝達する光導波路が設けられた光コネクタを前記透光部材の前記光学フラット面に正確且つ簡便に載置し得るものである。

[0015] 光電気混載デバイスにおける放熱性の改善という上述の課題を解決するために、本発明の光電気混載デバイスに関する一態様は、前記透光部材が前記電子回路の上面の全てを覆うことがないように設置されているものである。

[0016] また、放熱性の改善という上述の課題を解決するために、本発明の光電気混載デバイスに関する他の一態様は、前記縦型光導波路のクラッドを構成する樹脂層が、前記電子回路上に開口を有して前記光電気混載基板上の少なくとも一部分を覆うものである。

[0017] 本発明の光電気混載デバイスに関する一態様は、前記透光部材の位置を安定化するために、前記透光部材を支持する支持部材が前記光電気混載基板上に設置されているものであり、前記支持部材は、前記縦型光導波路のコアと同じ材料で構成することができる。

[0018] 本発明の光電気混載デバイスに関する他の一態様は、前記透光部材の位置を安定化するために、前記透光部材が、前記光電気混載基板上に設置されているスペーサから張り出す形で設置されているものである。

[0019] 光電気混載デバイスをデータ伝送用のモジュールに載置する際のアライメ

ントを容易に行うための一構成として、光電気混載デバイスの透光部材にアライメント用のマーカー穴を設け、前記マーカー穴と前記データ伝送用のモジュールに設けられた嵌合穴とを治具を用いて機械的に位置合わせすることで前記光電気混載デバイスと前記データ伝送用のモジュールとの正確なアライメントができる。なお、光電気混載デバイスの透光部材の端部が前記光電気混載デバイスを前記データ伝送用のモジュールに載置するためのアライメントとして使用されるよう構成することで前記光電気混載デバイスと前記データ伝送用のモジュールとのアライメントを行うことも可能である。

[0020] また、上記のような第1及び第2の基本構成に、前記封止構造を貫通して前記光電気混載基板の電気信号経路に接続される1又は複数の導電部材（導電ピン）、前記1又は複数の1又は複数の導電部材の頂部に設けられた電気接続部（半田ボールやバンプ等）に係る構成を付加し、前記光学フラット面の位置が、前記電気接続部の頂部を下回らないように構成すれば、光コネクタを前記光学フラット面に載置した際に、該光コネクタと前記電気接続部の頂部との衝突を回避するようにできる。

[0021] そして、このような光電気混載デバイスについて、以下のような信号変換素子としての適用形態が可能である。

(A) データ伝送用のモジュールがインターポーザ又はAOC基板の場合に、前記フラット面の位置が、前記電気信号経路に接続される1又は複数の前記導電部材の頂部にそれぞれ設けられた1又は複数の電気接続部の頂部を下回らない構成として、前記縦型光導波路（複数の光導波路）との間で光信号を伝達する光導波路が設けられた光コネクタを前記光学フラット面に載置する際に、前記1又は複数の電気接続部に一括接続され電気信号を外部に入出力するブリッジ基板の上面と前記光コネクタとの衝突を回避する。

(B) データ伝送用のモジュールが光信号及び電気信号の入出力を同一面で行うデータ伝送用のモジュール、例えば、光回路と電気回路とを同一基板内に形成した光電気インターポーザ／プリント基板の場合に、光学フラット面の位置を、前記電気信号経路に接続される1又は複数の前記導電部材の頂部

にそれぞれ設けられた1又は複数の電気接続部の頂部の高さに一致するように構成して、光信号及び電気信号の入出力を同一面で行う。

[0022] 光電気混載デバイスの前記縦型光導波路に含まれる光導波路の形状として、円筒形状や斜円筒形状を採用できるが、斜円筒形状を採用した場合には、光素子の配置の自由度を高めることができる。また、光電気混載基板の光導波路に向かって直径が絞られていくテーパ形状、又は、前記光学フラット面に向かって直径が絞られていく逆テーパ形状を採用することができ、前者は、特に、受光素子に光を集光するのに適した形状であり、後者は、光学フラット面に載置される光コネクタの光ファイバに光を集光するのに適した形状となっている。更に、テーパ（又は、逆テーパ）の軸を傾斜させて、光素子の配置の自由度を高め、より効率的な導光を行うことも可能である。

[0023] また、光硬化性樹脂が基板反射によって光導波路コア以外の不必要な箇所硬化してしまう可能性があるという上述の課題を解決するために、本発明の光電気混載デバイスに関する一態様は、前記光導波路コアの前記光導波路側の端部と接して形成された、前記光硬化性樹脂の感光波長の光に対する反射防止層を備えているものである。そして、前記反射防止層は、前記光硬化性樹脂の感光波長の光を吸収する光吸収材料を成分として含有する光吸収層とすることができ、前記光吸収層は、前記光硬化性樹脂を成分として更に含有することができる。なお、前記反射防止層は、前記光源の発光波長又は前記受光器の感度波長に対して透明とすることができる。

[0024] 上記光電気混載デバイスの製造方法の一態様は、概略、以下のとおりである。

[0025] まず、ベースとなる光電気混載基板とフォトマスクとを準備し、前記フォトマスクを前記光電気混載基板に対しアライメントを行い設置する。次に、前記光電気混載基板と前記フォトマスクとの間に形成される空間に光の照射によって硬化する光硬化性樹脂を供給し、前記光硬化性樹脂を露光して縦型光導波路を形成する。次に、未硬化の光硬化性樹脂を除去する。最後に、フォトマスクを取り外す。

- [0026] また、上記光電気混載デバイスの製造方法の他の一態様は、概略、以下のとおりである。
- [0027] まず、ベースとなる光電気混載基板と透光部及び光学フラット面を有する透光部材とを準備し、前記光電気混載基板に対し前記透光部材のアライメントを行い、前記透光部材を設置する。次に、前記光電気混載基板と前記透光部材との間に形成される空間に光の照射によって硬化する光硬化性樹脂を供給し、前記光硬化性樹脂を露光して前記透光部と前記光導波路との間に縦型光導波路を形成する。最後に、未硬化の光硬化性樹脂を除去する。なお、前記透光部材を、前記縦型光導波路を形成するための露光用マスクとして用い、露光後に剥離せずに残し、その光学フラット面に光コネクタを正確且つ簡便に載置することができる。
- [0028] また、前記電気信号経路に接続される1又は複数の導電部材及び前記導電部材の頂部にそれぞれ設けられた1又は複数の電気接続部を備える構成とし、前記光学フラット面の位置が、前記電気接続部の頂部の高さを下回らないようにして、前記縦型光導波路との間で光信号を伝達する光導波路が設けられた光コネクタを前記光学フラット面に載置する際に、前記1又は複数の電気接続部に一括接続され電気信号を外部に入出力するブリッジ基板と前記光コネクタとの衝突を回避している。
- [0029] 上記光電気混載デバイスの製造方法に関し、前記縦型光導波路を複数の光導波路を含む構成とすることができ、複数の光導波路を形成する工程において、光導波路の形状を、円筒形状や斜円筒形状、光電気混載基板の光導波路に向かって直径が絞られていくテーパ形状、又は、光学フラット面に向かって直径が絞られていく逆テーパ形状に形成することもでき、また、テーパ形状又は逆テーパ形状をその光軸を傾斜させて形成することもできる。
- [0030] また、透光部材を準備する工程で、光電気混載デバイスとデータ伝送用のモジュールとの位置合わせを行うためのアライメント用のマーカー穴を作成することもできる。
- [0031] 放熱性等の改善という上述の課題を解決するために、本発明の光電気混載

デバイスの製造方法に関する一態様は、前記光電気混載基板と前記透光部材との間に形成される空間及び前記光電気混載基板上に光の照射によって硬化する光硬化性樹脂を供給し、前記透光部材の上部から光を照射し、前記透光部を通過した光により前記光硬化性樹脂を露光して前記透光部と前記光導波路との間に縦型光導波路を形成するとともに、前記電子回路の周縁部分に相当する前記光硬化性樹脂を露光し、未硬化の光硬化性樹脂を除去するものである。

[0032] 放熱性等の改善という上述の課題を解決するために、本発明の光電気混載デバイスの製造方法に関する他の一態様は、縦型光導波路のコア部分を形成するためのコア用の光硬化性樹脂を供給し、前記コア用の光硬化性樹脂を露光して前記透光部と前記光導波路との間に前記縦型光導波路のコア部分を形成し、未硬化の前記コア用の光硬化性樹脂を除去した後、前記光電気混載基板と前記透光部材との間に形成される空間及び前記光電気混載基板上に、前記縦型光導波路のクラッド部分を形成するためのクラッド用の光硬化性樹脂を供給し、前記クラッド部分と前記電子回路の周縁に相当する前記クラッド用の光硬化性樹脂を露光し、未硬化の前記クラッド用の光硬化性樹脂を除去するものである。

[0033] 放熱性等の改善という上述の課題を解決するために、本発明の光電気混載デバイスの製造方法に関する他の一態様は、前記光電気混載基板と前記透光部材との間に形成される空間及び前記光電気混載基板上に、縦型光導波路のコア部分を形成するためのコア用の光硬化性樹脂を供給し、前記コア部分と前記電子回路の周縁の一部に相当する前記コア用の光硬化性樹脂を露光し、未硬化の前記コア用の光硬化性樹脂を除去した後、前記光電気混載基板と前記透光部材との間に形成される空間及び前記光電気混載基板上に、前記縦型光導波路のクラッド部分を形成するためのクラッド用の光硬化性樹脂を供給し、前記クラッド部分と前記電子回路の周縁の残部に相当する前記クラッド用の光硬化性樹脂を露光し、未硬化の前記クラッド用の光硬化性樹脂を除去するものである。また、前記縦型光導波路の部分は光を透過し前記電子回路

上の前記開口となる部分は光を遮蔽するように構成されたマスクを用いて露光を行うことができ、前記電子回路上の前記開口の周囲の硬化後の光硬化性樹脂が、前記電子回路の側面を覆って前記電子回路の底面を封止することができる。

[0034] そして、マスクの形状を工夫すること等により、縦型光導波路に含まれる光導波路の形状を、円筒形状や斜円筒形状、光電気混載基板の光導波路に向かって直径が絞られていくテーパ形状、又は、光学フラット面に向かって直径が絞られていく逆テーパ形状に形成することもでき、また、テーパ形状又は逆テーパ形状をその光軸を傾斜させて形成することもできる。

[0035] 前記透光部材の位置を安定化するために、本発明の光電気混載デバイスの製造方法に関する一態様は、前記光電気混載基板上にスペーサを配置し、前記透光部材は前記スペーサから張り出す形で配置されるようにされている。そして、前記透光部材の張り出した端部が光照射されるように前記光硬化性樹脂を露光することによって、前記透光部材の前記端部を支持する支持部材を前記縦型光導波路と同時に形成することができ、前記透光部材の前記スペーサと接している部分を光照射して当該部分に入り込んだ前記光硬化性樹脂を硬化させることによって、前記縦型光導波路の形成と同時に前記透光部材と前記スペーサを前記光硬化性樹脂により固着することもできる。

[0036] 前記透光部材の位置を安定化するために、本発明の光電気混載デバイスの製造方法に関する他の一態様は、前記透光部材が前記光硬化性樹脂に接して前記光電気混載基板上に所定高さで保持され、前記透光部材の前記縦型光導波路以外の部分が光照射されるように前記光硬化型樹脂を露光することによって、前記透光部材を前記光電気混載基板上に支持する支持部材を前記縦型光導波路と同時に形成するように構成されている。

[0037] また、上記光電気混載デバイスの製造方法の他の一態様は、ベースとなる光電気混載基板の上に、前記光電気混載基板の光信号の入出力を担う特定部分を除いて覆う封止構造を設置し、ガラスウェハーを準備し、フォトマスクを準備し、前記ガラスウェハーと前記フォトマスクとの間に形成される空間

に光硬化性樹脂を供給して前記光硬化性樹脂を前記フォトマスクを介して露光することにより前記ガラスウェハー上に光導波路を複数同時に形成し、クラッド部材を充填・硬化して、前記ガラスウェハー上に縦型光導波路を複数形成し、前記縦型光導波路が複数形成されたガラスウェハーをダイシングし、個々の縦型光導波路ユニットを形成し、前記縦型光導波路ユニットを、前記縦型光導波路が形成された面の裏面が光学フラット面として上面になるような状態で前記光電気混載基板の光信号の入出力を担う前記特定部分に組み込むように構成されている。

発明の効果

- [0038] 本発明の光電気混載デバイスの前記第1及び第2の基本的構成によれば、縦型光導波路（複数の光導波路）との間で光信号を伝達する光導波路が設けられた光コネクタを、光学フラット面に正確且つ簡便に載置し得る。
- [0039] また、本発明の光電気混載デバイスは、放熱性の改善や透光部材の位置の安定化に優れた効果を発揮することができる。
- [0040] 本発明の光電気混載デバイスの前記第1及び第2の基本的構成に、前記封止構造を貫通して前記光電気混載基板の電気信号経路に接続される1又は複数の導電部材（導電ピン）、前記1又は複数の1又は複数の導電部材の頂部に設けられた電気接続部（半田ボールやバンプ等）に係る構成を付加し、前記光学フラット面の位置が、前記電気接続部の頂部を下回らない構成とすれば、光コネクタを前記光学フラット面に載置した際に、該光コネクタと前記電気接続部の頂部との衝突を回避するようにできる。
- [0041] また、光電気混載デバイスが組み込まれるデータ伝送用のモジュールが如何なる形式のインターポーザ又はAOC基板であっても、光学的接続部及び電氣的接続部を共通の仕様として標準化することにより、光電気混載デバイスを基板毎に改変することなく共通に組み込むことができる。
- [0042] さらに、光学フラット面の位置を、導電部材の頂部に設けられる電気接続部の頂部の高さ一致するように構成することにより、光回路と電気回路とを同一基板内に形成した光電気インターポーザ／プリント基板に、前記光電

気混載デバイスを、その入出力面が前記光電気インターポーザ／プリント基板の入出力面に対向するように組み込んだ場合に、前記光電気混載デバイスと前記データ伝送用のモジュールを整合させることができる。

[0043] 光電気混載デバイスの透光部材にアライメント用のマーカー穴を設け、前記マーカー穴と前記データ伝送用のモジュールに設けられた嵌合穴とを治具を用いて機械的に位置合わせすることで、光電気混載デバイスをデータ伝送用のモジュールに載置する際のアライメントを正確且つ簡便に行うことができる。

[0044] また、光電気混載デバイスの透光部材の端部を前記光電気混載デバイスを前記データ伝送用のモジュールに載置するためのアライメントとして使用することで前記光電気混載デバイスと前記データ伝送用のモジュールとのアライメントを正確且つ簡便に行うことができる。

[0045] 光電気混載デバイスの光導波路の形状として、光電気混載基板の光導波路に向かって直径が絞られていくテーパ形状、又は、前記光学フラット面に向かって直径が絞られていく逆テーパ形状を採用すれば、受光素子に光を集光することや、光コネクタの光ファイバに光を集光することを効率的に行うことができる。また、テーパ（又は、逆テーパ）の軸を傾斜させれば、光素子の配置の自由度を高め、より効率的な導光を行うことも可能である。

[0046] また、軸が傾斜した導波路を有する光電気混載デバイスに反射防止層を設けることにより、本来光導波路コアが形成されるべきでない部分の光硬化性樹脂までもが意図せず硬化してしまうという問題を解消し得る。

[0047] また、本発明の光電気混載デバイスの製造方法の一態様によれば、自己形成導波路形成法により光導波路を作成することから、光導波路との正確な位置な整合を容易にとることができるとともに、その形状・傾きも適宜設定でき、また、剥離せずに残した透光部材を、光コネクタを載置する場合の光学フラットとして利用することができることから、製造工程を簡素化できる。

[0048] また、本発明の光電気混載デバイスの製造方法の一態様によれば、透光部材を準備する工程で、光電気混載デバイスとデータ伝送用のモジュールとの

位置合わせを行うためのアライメント用のマーカー穴を作成することもできるから、製造工程を簡素化できる。

[0049] また、本発明の光電気混載デバイスの製造方法の一態様によれば、放熱性の改善や透光部材の位置の安定化に優れた効果を発揮する光電気混載デバイスを簡便な方法で製造することができる。

図面の簡単な説明

[0050] [図1A]光電気混載デバイスの一態様の透視模式図である。

[図1B]光電気混載デバイスの他の一態様の透視模式図である。

[図2]インターポーザ等の基板と光電気混載デバイスとをアライメント治具を用いて機械的に位置合わせするための構造を説明するための説明図である。

[図3]光電気混載デバイスの光送信側の断面構造を説明するための模式図である。

[図4]光電気混載デバイスの光受信側の断面構造を説明するための模式図である。

[図5]MZIタイプの光変調器の構造の例示図である。

[図6]導波路結合型のMSM Ge PDの構造の例示図である。

[図7]光導波路の変形形状の説明図である。

[図8a]光電気混載デバイスをインターポーザに組み込む態様の説明図である。

[図8b]光電気混載デバイスをインターポーザに組み込む態様の説明図である。

[図8c]光電気混載デバイスをインターポーザに組み込む態様の説明図である。

[図9]光電気混載デバイスをAOC基板に組み込む態様の説明図である。

[図10]光電気混載デバイスを光電気インターポーザ／プリント基板に組み込む態様の説明図である。

[図11]光電気インターポーザ／プリント基板の実装構造の例示図である。

[図12A]光電気混載デバイスの製造工程の一態様の概略を示すフローチャート

である。

[図12B]光電気混載デバイスの製造工程の他の一態様の概略を示すフローチャートである。

[図13]光回路と電子回路の集積化方法の概略を説明する説明図である。

[図14]光電気混載デバイスの透光部材の透光部の断面形状を説明するための模式図である。

[図15]光電気混載デバイスの一態様の製造方法を示すフローチャートである。

[図16]光電気混載デバイスの一態様の製造方法の第1工程を示す図である。

[図17]光電気混載デバイスの一態様の製造方法の第2工程を示す図である。

[図18]光電気混載デバイスの一態様の製造方法の第3工程を示す図である。

[図19]光電気混載デバイスの一態様の製造方法の第4工程を示す図である。

[図20]光電気混載デバイスの一態様の製造方法の第5工程を示す図である。

[図21]光電気混載デバイスの一態様の製造方法の第6工程を示す図である。

[図22]光電気混載デバイスの一態様の製造方法の第7工程を示す図である。

[図23]光電気混載デバイスの一態様の製造方法の第8工程を示す図である。

[図24]光電気混載デバイスの一態様の製造方法の第9工程を示す図である。

[図25]光電気混載デバイスの一態様の製造方法の第10工程を示す図である。

[図26]光電気混載デバイスの一態様の製造方法の第11工程を示す図である。

[図27]光電気混載デバイスの一態様の製造方法の第12工程を示す図である。

[図28]光電気混載デバイスの一態様の製造方法の第13工程を示す図である。

[図29]第1実施形態に係る光電気混載デバイス29100の断面構成図である。

[図30A]第1実施形態に係る光電気混載デバイス29100の製造方法を説明

する図である。

[図30B]第1実施形態に係る光電気混載デバイス29100の製造方法を説明する図である。

[図30C]第1実施形態に係る光電気混載デバイス29100の製造方法を説明する図である。

[図30D]第1実施形態に係る光電気混載デバイス29100の製造方法を説明する図である。

[図31]第2実施形態に係る光電気混載デバイス29300の断面構成図である。

[図32]従来の光電気混載デバイス29400の断面構成図である。

[図33A]従来の光電気混載デバイス29400の製造方法を説明する図である。

[図33B]従来の光電気混載デバイス29400の製造方法を説明する図である。

[図34]従来の光電気混載デバイスの断面構成図である。

[図35]縦型光導波路ユニットを組み込んで光電気混載デバイス3500を完成させる態様の概略を示す模式図である。

[図36]縦型光導波路ユニットの作成方法の一態様を説明するためのフローチャートである

発明を実施するための形態

[0051] 本発明は、典型的には、インターポーザ、AOC (Active Optical Cable) 基板、今後の開発が期待される光回路と電気回路とを同一基板内に形成した光電気インターポーザ／プリント基板等のデータ伝送用のモジュールに組み込まれる信号変換素子として使用されるのに好適な光電気混載デバイスの構造、及びその製造方法に特徴を有するものであり、光信号を入出力するために縦型光導波路を利用し、また、該縦型光導波路を自己形成光導波路技術を用いて作成し、さらに、光学フラット面を利用すること等により、上記インターポーザ等への組み込みを簡便化し、標準化を容易に行えるようにした

ものである。

[0052] 以下、光電気混載デバイスの構造、適用事例、及び製造方法等について説明する。

[0053] [光電気混載デバイスの構造]

信号変換素子として使用されるのに好適な光電気混載デバイスには、光送信タイプ、光受信タイプ、光送受信タイプの3種が存在する。

[0054] 図1Aは、光送受信タイプの光電気混載デバイス100の透視模式図であり、実際は5×5mm程度のスケールを有するものである。シリコン基板102内には、不図示の光導波路、受光器、光変調器等がシリコンフォトリソ技術を用いて形成されており、シリコン基板102上には、光変調の制御やレーザダイオード112の制御を行うドライバICや受光信号の増幅等を行うレシーバICを含むIC回路104や不図示の電気配線等が設けられており、シリコン基板（光回路基板）102、IC回路104、電気配線等により光電気混載基板を形成している。封止構造106は、例えば、ガラス材料で作成されており、シリコン基板102の光信号の入出力を担う特定部分を除き、シリコン基板102を覆っている。また、封止構造106は、部材の表裏を貫通する複数の孔を備え、該孔内に導電ピン108が嵌合されるとともに、該導電ピン108の表面頂部には半田バンプ110が形成されている。

[0055] 表面が光学フラット面を形成するとともに透光部118を有する透光部材116が、前記特定部分を覆うように前記封止構造106上に設けられ、シリコン基板100、封止構造106、透光部材116で囲まれる空隙114が形成されている。この空隙114に光硬化性樹脂を充填し、透光部材116の上方から光（例えば、紫外光）を照射することにより、透光部材116の透光部118を通過した光により前記光硬化性樹脂の光通過部分を硬化させて自己形成導波路（縦型光導波路）を形成する。このようにして、前記透光部と前記光導波路との間に複数の光導波路122が形成され、未硬化の樹脂を除去すれば、空隙114内に複数の光導波路122が残されることにな

る（光導波路の製造方法の詳細は後述）。その後、光導波路の周囲を覆うようにクラッド部材（不図示）が形成される。なお、透光部材 116 は、例えば、ガラス基板の表面に光遮蔽性のクロム膜がコーティングされたものであり、該クロム膜の所定個所に所定形状を有する開口部をエッチングプロセス等で形成することにより、透光部 118 を形成するものである。

[0056] 透光部材 116 のアライメント用のマーカー穴 120 は、上記のように開口部をエッチングで形成する際に、ガラス基板をエッチングして形成されたものであり、透光部 118 との位置の整合が取られていることから、アライメント用のマーカー穴 120 を用いて、インターポーザ等の基板に対してアライメント治具を用いて光電気混載デバイス 100 を機械的に位置合わせすることができる。

[0057] 図 1 B に示される構成は、図 1 A の構成とは異なり、シリコン基板 100、封止構造 106、不図示のフォトマスクで囲まれる空隙 114 が形成されている。そして、この空隙 114 に光硬化性樹脂を充填し、フォトマスクの上方から光（例えば、紫外光）を照射することにより、前記フォトマスクを通過した光により前記光硬化性樹脂の光通過部分を硬化させて自己形成導波路（縦型光導波路）を形成する。このようにして、前記フォトマスクと前記光導波路又は受光器との間に複数の光導波路 122 が形成され、未硬化の樹脂を除去すれば、空隙 114 内に複数の光導波路 122 が残されることになる（光導波路の製造方法の詳細は後述）。その後、光導波路の周囲を覆うようにクラッド部材（不図示）が形成され、フォトマスクが取り外されて光電気混載デバイスが完成する。なお、フォトマスクは、例えば、ガラス基板の表面に光遮蔽性のクロム膜がコーティングされたものであり、該クロム膜の所定個所に所定形状を有する開口部をエッチングプロセス等で形成されたものである。

[0058] 図 2 を用いて、光電気混載デバイスを搭載するインターポーザ等の基板 200 と光電気混載デバイス 220 とをアライメント治具 240 を用いて機械的に位置合わせするための構造を説明する。図 2 (a) は、光電気混載デバ

イス 220 を基板 200 に搭載し位置合わせが完了した状態の平面図であり、図 2 (b)、(c) は、アライメント治具 240 を用いた機械的な位置合わせを説明するための説明図である。まず、光電気混載デバイス 220 を基板 200 に仮置きし、アライメント治具 240 の脚部 242 を、基板 200 に設けた嵌合穴 202 に挿入する。脚部 242 の嵌合穴 202 への挿入が進行していくと、アライメント治具 240 の半球状の突部 244 の表面の一部が、光電気混載デバイス 220 のアライメント用のマーカー穴 226 の縁部の一部に当接する。更に、脚部 242 の嵌合穴 202 への挿入が進行していくと、アライメント治具 240 の半球状の突部 244 により、光電気混載デバイス 220 のアライメント用のマーカー穴 226 の縁部が押されていき、最終的に突部 244 によりマーカー穴 226 の位置が決定されて (図 2 (c) 参照)、基板 200 と光電気混載デバイス 220 との位置が整合する。その後、基板 200 に光電気混載デバイス 220 が固着される。なお、上記のような機械的手段によるアライメントに代えて、光電気混載デバイスに設けた光学指標等を用いた光学的な手法によるアライメントも可能であり、その場合には、アライメント治具 240、基板 200 の嵌合穴 202、光電気混載デバイス 220 のアライメント用のマーカー穴 226 は不要である。

- [0059] 光電気混載デバイス内部の断面構造や、その作動態様等につき説明する。
- [0060] 図 3 及び図 4 は、光電気混載デバイス内部の断面構造を説明するための模式図であり、図 3 は、光送信部分の断面構造を示すもの、図 4 は、光受信部分の断面構造を示すものである。
- [0061] 光送信部分の断面構造を示す図 3 に基づき、光信号送信の際の作動態様を説明する。半導体レーザ 326 からの出力光は、不図示のスポットサイズ変換器、光導波路 312 を介して光変調器 314 に入力され、光変調器 314 により変調された光信号が出力される。該変調された光信号は、光導波路 312 を介してグレーティングカップラ 316 に到達し、該グレーティングカップラ 316 で回折により光軸が変換されて、光導波路 318 を介して外部に出力される。なお、導電ピン 320 及び電気配線 322 を介して外部より与え

られる電気信号は、光変調器314及び半導体レーザ326を制御するドライバIC324に入力され、変調制御信号（電気信号）として、電気配線322を介して光変調器314に供給されるものである。なお、光導波路312、光変調器314、グレーティングカップラ316等は、シリコン基板310内に、シリコンフォトリソ技術により作成されるものである。

[0062] 次に、光受信部分の断面構造を示す図4に基づき、光信号受信の際の作動様子を説明する。外部より与えられる光信号は、光導波路412を介して面入射型のフォトダイオード414で直接受光され、電気信号に変換されて電気配線416を介してレシーバIC418に入力される。レシーバIC418は、入力電気信号の信号増幅や、振幅制限／波形処理等の各種処理を行い、処理後の電気信号を電気配線416、導電ピン420を介して外部に出力する。なお、面入射型のフォトダイオード414は、例えば、ゲルマニウム（Ge）をSi上に直接エピタキシャル成長させて作成することができ、また、光信号の受信に関して、面入射型のフォトダイオードで直接受光する代わりに、グレーティングカップラを用いて回折により光軸を変換した後、光導波路を介して面入射型のフォトダイオードで受光したり、面入射型のフォトダイオードに代えて、光導波路から信号を取り込むタイプのフォトダイオード（導波路結合型PD：後述）を用いて受光してもよい。なお、フォトダイオード414等は、シリコン基板410内に、シリコンフォトリソ技術により作成されるものである。なお、光受信部分のレシーバIC418の位置は、入力された光信号の減衰を提言するため、光送信部分のドライバ324の位置に比べ、光導波路412側へ近づけて配置される。

[0063] ここで、上述した光変調器314や導波路結合型PDについて、その具体例を、非特許文献1に開示された図5及び図6を用いて簡単に説明しておく。図5は、Siのpn接合への電氣的なバイアスによりキャリアプラズマ効果（キャリア濃度によってSiの屈折率が変化する効果）を発生させ、これによる光の位相変調をマッハツェンダー型干渉計（Mach-Zehnder Interferometer：「MZI」と略称）で強度変調に変換

する、MZI型光変調器500の構造例を示すものである。また、図6は、通信波長帯の光を吸収するゲルマニウム(Ge)を用いた、導波路結合型の金属-半導体-金属・ゲルマニウム・フォトダイオード(MSM Ge PD)600の構造例を示すものである。なお、光導波路は、例えば、SiO₂層内に形成された縦横数百nm程度のSi導波路である。

[0064] これまで、光電気混載デバイスの光導波路は、図7(a)に示されるような円筒状の形状を有するものとしてきたが、図7(b)~(f)に示されるような変形形状を有する光導波路を採用することもできる。図7(b)~(f)により、光電気混載デバイスの光導波路700の変形形状を説明する(このような光導波路の製造方法の詳細は後述)と、斜円筒形状(図7(b))、若しくは、光電気混載基板の光導波路に向かって直径が絞られていくテーパ形状(図7(c))、又は、前記光学フラット面に向かって直径が絞られていく逆テーパ形状(図7(d))を採用することができ、テーパ形状は、特に、受光素子に光を集光するのに適した形状であって光受信部分に用いられ、逆テーパ形状は、光学フラット面に載置される光コネクタの光ファイバに光を集光するのに適した形状となっていることから、光送信部分に用いられる。更に、テーパの軸を傾斜させた形状(図7(e))や、逆テーパの軸を傾斜させた形状(図7(f))を採用すれば、光素子の配置の自由度を高め、より効率的な導光を行うことも可能である。

[0065] 以上、光送受信タイプの光電気混載デバイスを説明したが、光送信タイプ、光受信タイプの光電気混載デバイスは、それぞれ、光送受信タイプと同様の5×5mm程度のスケールを有するものであり、光送信タイプの光電気混載デバイスは、光送受信タイプの光電気混載デバイスから光受信部に相当する構成(図4参照)を省いたもの、また、光受信タイプの光電気混載デバイスは、光送受信タイプの光電気混載デバイスから光送信部に相当する構成(図3参照)を省いたものである。

[0066] [光電気混載デバイスの適用事例]

光電気混載デバイスは、インターポーザ、AOC(Active Optical Cable

）基板等のデータ伝送用のモジュールに組み込まれて信号変換素子として使用されるのに好適な部品であり、以下、光電気混載デバイスが組み込まれたデータ伝送用のモジュールを数例説明する。

[0067] なお、以下の説明においては、光学フラット面を設けた透光部材を備えた光電気混載デバイスを適用した態様が例示されているが、透光部材を設けることなく縦型光導波路に光学フラット面を設けた光電気混載デバイスも、同様に、適用することができることに留意されたい。

[0068] 図8(a)～(c)は、光電気混載デバイスをインターポーザに組み込む態様を表すものである。ここで、インターポーザとは、例えば、上面から光信号を入力し下面から電気信号を出力したり、下面から電気信号を入力し上面から光信号を出力するための中継器(中継基板)を意味しており、略10mm角程度のスケールを有するものである。図8(b)からも明らかなように、インターポーザ800の内部には、上面から下面に延びる電気配線802が複数配設され、それぞれの電気配線802の両端に端子804、806が設けられている。光電気混載デバイス820を構成する導電ピン822、半田バンプ824、半導体レーザ826、ドライバIC828、光導波路830、ガラスマスク(透光部材)832、光回路(光導波路、光変調器等)834は、その作動態様も含め上述したところと同様のものである。

[0069] 光電気混載デバイス820をインターポーザ800に組み込む際には、光電気混載デバイス820の上面がインターポーザ800の上面側となるように、光電気混載デバイス820をインターポーザ800に嵌合し、光電気混載デバイス820とインターポーザ800とに対し、例えば、図2(b)、(c)に示されるような、アライメント治具23を用いた機械的な位置合わせを行った上で、両者を固着する。次に、光電気混載デバイス820の半田バンプ824とインターポーザ800の上面側端子804とを不図示のフレキシブルなブリッジ回路で電氣的に接続する。その後、図8(c)に示されるように、光コネクタ840の嵌合ピン842をインターポーザ800の嵌合穴810に嵌合することにより、光コネクタ840と光電気混載デバイス

820との位置合わせが完了し、光導波路830と光コネクタ840に設けられた光ファイバ846の位置が整合して、光導波路からの射出光を45度ミラー844を介して光ファイバ846に入射させることが可能となる。なお、嵌合ピン842と嵌合穴810を用いる構成に代えて、図2における光電気混載デバイス220のアライメント用のマーカー穴226を、光コネクタを透光部材116の光学フラット面に載置する際の位置決め部材として利用することもできる。

[0070] 光コネクタ840は、光電気混載デバイス820に設けられたガラスマスク832のフラット面に載置され、ガラスマスク832の厚さが半田バンプ824の頂部を下回らないように設定されていることから、光コネクタ840が半田バンプ824の頂部（頂部に設けたブリッジ基板）に接触することはなく、両者の衝突が回避される構成となっている。

[0071] なお、光電気混載デバイス820とインターポーザ800との電氣的接続は、上記のようにフレキシブルなブリッジ回路を用いる外、ワイヤ・ボンディング（WB）やシリコン貫通ビア（Through-silicon Via：TSV）を用いて行われてもよい。

[0072] 図9は、光電気混載デバイス920をAOC（Active Optical Cable）基板900に組み込んだ態様を表すものである。光電気混載デバイス920は、図8の光電気混載デバイス820と同様の構成を有するものであり、AOC基板900は、端面に入出力電気端子が設けられている点で、インターポーザ800と構成上の相違はあるものの、光電気混載デバイス920とAOC基板900との電氣的接続態様は、図8の光電気混載デバイス820とインターポーザ800との接続と特に変わるところはなく、基本的な接続態様に変更はない。

[0073] 図10は、図8、図9と異なり、電気配線1002と光配線（光導波路）1004とを同一基板内に形成し光信号及び電気信号の入出力を基板上面で行う光電気インターポーザ／プリント基板1000に、光電気混載デバイス1020の入出力面を前記光電気インターポーザ／プリント基板1000の

入出力面に対向させて組み込んだ態様を表すものである。光電気混載デバイス1020を構成する導電ピン1022、半田バンプ1024、半導体レーザ1026、光導波路1028、ドライバIC1030、光変調器1032、グレーティングカップラ1034、光導波路1036、ガラスマスク（透光部材）1038は、その作動態様も含め上述したところと同様のものである。

[0074] 図10のケースでは、ガラスマスク（透光部材）1038の光学フラット面の位置を、導電ピン1022の頂部に設けられた半田バンプ1024の頂部の高さに一致するように構成しており、光電気混載デバイス1020を光電気インターポーザ／プリント基板1000に組み込んだ場合に、両者の位置が整合するように構成されている。

[0075] 図11は、近い将来に実現が予想される、光電気インターポーザ／プリント基板1100の実装構造を例示するものであり、ガラスマスク（透光部材）1178の光学フラット面の位置を、導電ピン1162の頂部に設けられた半田バンプ1164の頂部の高さに一致するように構成しており（図11（b）参照）、光電気混載デバイス1160を光電気インターポーザ／プリント基板1100に組み込んだ場合に、両者の位置が整合するように構成されていることは図10のケースと同様である。

[0076] 図11に示される構成をその作動態様も含め説明する。図11（a）に示されるように、外部より光ファイバ1102を介して光信号が入力され、該光信号は、光電気インターポーザ1100の基板内に設けられた光導波路1104を通して受信タイプの光電気混載デバイス1120、1140に入力され、電気信号に変換されて、光電気インターポーザ1100の基板内に設けられた電気配線1106を通してホストLSI1190に入力される。ホストLSI1190は、CPUやスイッチ等で構成され、入力された電気信号に基づいて各種の演算処理等を行い、処理結果が電気信号として光電気インターポーザ1100の基板内に設けられた電気配線1108を通して送信タイプの光電気混載デバイス1160、1180に入力され、光信号に変換

されて、光電気インターポーザ1100の基板内に設けられた光導波路1110を通過して外部に出力される。図11(b)に示される、送信タイプの光電気混載デバイス1160を構成する導電ピン1162、半田バンプ1164、半導体レーザ1166、光導波路1168、ドライバIC1170、光変調器1172、グレーティングカップラ1174、光導波路1176、ガラスマスク(透光部材)1178は、その作動態様も含め上述したところと同様のものである。なお、図11(a)には、4つの光電気混載デバイス1120、1140、1160、1180が搭載された光電気インターポーザ/プリント基板1100が記載されているが、搭載される光電気混載デバイスの個数は4つに限定されるものではなく適宜の個数であってもよい。

[0077] [光電気混載デバイスの製造方法の一態様]

光電気混載デバイスの製造方法の一態様を、特に、光導波路の作成方法を中心に説明する。図12Aは、光電気混載デバイスの製造方法の一態様の概略を表すフローチャートであり、以下、1210A~1280Aの各工程について詳細に説明する。

(1) 光電気混載基板の準備工程1210A

この工程は、光信号を伝達する光導波路、電気信号を伝達する電気信号経路、電子回路、光変調器、受光器及び/又は光源が設けられた光電気混載基板を準備する工程である。光回路と電子回路の集積化方法には、基本的に、図13に示されるような(a) Front-end integration, (b) Back-end integration, (c) Flip-chip bondingの3つの集積化手法が存在し、それぞれ、特徴を有している。本発明は、(a) Front-end integrationのようにフロントエンド側のSi基板に光学回路と電子回路の両者を形成する集積化手法や、(b) Back-end integrationのようにフロントエンド側の基板に電子回路を形成し、配線層を挟んだバックエンド側の基板に光学回路を形成するような集積化手法も適用可能であるが、作成の容易性の観点からは、電子回路の形成基板と光回路の形成基板とを別々に作成しておき、両者を貼り合わせて光電気混載基板を作成する(c) Flip-chip bonding集積化手法が優れている。

る。光送受信タイプの光電気混載デバイスの作成に (c) Flip-chip bonding 集積化手法を採用した場合には、光回路の形成基板は、シリコンフォトニクス技術を用いて、光源 (LD)、光導波路、光変調器、受光器 (PD) をシリコン基板上にワンチップ集積するものであり、また、電子回路の形成基板は、通常の半導体回路技術を用いて作成するものである。

(2) 封止構造の準備工程 1220A

使用される封止構造は、例えば、ガラス材料で作成されており、シリコン基板上に載置された場合に、シリコン基板の光信号の入出力を担う特定部分を除きシリコン基板を覆うような形状を有するものである。また、封止構造には、部材の表裏を貫通する複数の孔を形成し、該孔内に導電ピンが嵌合し、該導電ピンの表面頂部には半田バンプを予め形成しておく。そして、このような封止構造を光電気混載基板へ接着等により固着するものである。

(3) 透光部材の準備工程 1230A

後述するフォトマスク転写法に適した透光部材は、例えば、ガラス基板の表面に光遮蔽性のクロム膜をコーティングし、該クロム膜の所定個所に所定形状を有する開口部をエッチングプロセス等で形成することにより、透光部 9 が形成されるものであり、後述するように、この透光部を介した光入射によって自己形成導波路形成法により光導波路が形成される。また、透光部材のアライメント用のマーカー穴は、ガラス基板をエッチングして形成されたものである。図 14 (a) ~ (e) は、ガラス基板の開口の断面形状を示すものであり、開口の断面形状に応じて、上記光導波路の形状 (円筒形状、テーパ形状等) が決定されることになる。図 14 (a) は、円筒形状の光導波路を作成するための形状、図 14 (b) は、斜円筒形状の光導波路を作成するための形状、図 14 (c) は、下方に向かって直径が絞られていくテーパ形状の光導波路を作成するための形状、図 14 (d) は、下方に向かって直径が拡大されていく逆テーパ形状の光導波路を作成するための形状、図 14 (e) は、光軸が傾いたテーパ形状の光導波路を作成するための形状、図 14 (f) は、光軸が傾いた逆テーパ形状の光導波路を作成するための形状を

、それぞれ表すものであるが、上記各形状を有する光導波路の形成法については後述する。なお、上記光導波路を形成するために、前記透光部材を用いて露光する代わりに不図示のフォトマスクを用いて露光することもできる。

(4) 透光部材のアライメント、設置工程 1 2 4 0 A

透光部材のシリコン基板に対するアライメントは、透光部材に設けたアライメントマークとシリコン基板の基準位置とを光学的にアライメントする等適宜の手法を用いて位置合わせすることにより行われる。そして、透光部材のシリコン基板に対するアライメントが完了すると、光導波路とシリコン基板に設けた光導波路との位置合わせがなされることになり、透光部材の設置が完了する。

(5) 光導波路の作成工程 1 2 5 0 A ~ 1 2 8 0 A

光硬化性樹脂の充填工程 1 2 5 0 A、自己形成光導波路の形成工程 1 2 6 0 A、未硬化光硬化性樹脂の除去工程 1 2 7 0 A、クラッド材の充填・硬化工程 1 2 8 0 A が光導波路の作成工程に相当する。以下、光導波路の作成工程を纏めて説明する。本発明の自己形成光導波路製造法は、所謂フォトマスク転写法を採用するものであり（フォトマスク転写法に関して、例えば、特開 2 0 0 7 - 7 1 9 5 1 号公報参照）、透光部材、又は、不図示のフォトマスクが、自己形成光導波路形成における「型」に相当するものになっている。透光部材をフォトマスクとして兼用した場合のフォトマスク転写法による自己形成光導波路の形成手順は、まず透光部材の下部に光硬化性樹脂を充填し、透光部材の上部から光（紫外光）を照射することにより、光は透光部材に複数設けられた開口部を通過して光硬化性樹脂に照射される。照射された光は光硬化性樹脂内を透過し、透過した部分の光硬化性樹脂の屈折率が上がると同時に硬化する。その後、未硬化の光硬化性樹脂を除去することによって自己形成光導波路を形成することができる。更に、形成された光導波路の周囲を覆うようにクラッド材を充填し硬化させる。クラッド材の硬化には、例えば、熱硬化を用いる。因みに、クラッド材は、光導波路とは異なる屈折率を有する材料で構成されている。

[0078] [透光部材を持たない光電気混載デバイスの製造方法の一態様]

透光部材を持たない光電気混載デバイスの製造方法の一態様を説明する。

図12Bは、透光部材を持たない光電気混載デバイスの製造方法の概略を表すフローチャートであり、以下、特に、図12Aと異なる工程について説明する。

[0079] 光電気混載基板の準備工程1210B及び封止構造の準備工程1220Bは、図12Aの光電気混載基板の準備工程1210A及び封止構造の準備工程1220Aと略同様である。

[0080] フォトマスクの準備工程1230Bについては、概略以下のとおりである。

[0081] フォトマスクは、例えば、ガラス基板の表面に光遮蔽性のクロム膜をコーティングし、該クロム膜の所定個所に所定形状を有する開口部をエッチングプロセス等で形成したものである。そして、プリズムやレンズ等を設けたフォトマスクを用いることにより、図7(a)に示されるような円筒形状の光導波路、図7(b)に示される斜円筒形状の光導波路、図7(c)に示されるような下方に向かって直径が絞られていくテーパ形状の光導波路、図7(d)に示されるような下方に向かって直径が拡大されていく逆テーパ形状の光導波路、図7(e)に示されるような光軸が傾いたテーパ形状の光導波路を作成するための形状、図7(f)に示されるような光軸が傾いた逆テーパ形状の光導波路を形成することができる。

[0082] フォトマスクのアライメント・設置工程1240B、光硬化樹脂の充填工程1250B、自己形成導波路の形成工程1250B、未硬化光硬化樹脂の除去工程1270B、クラッド材の充填・硬化工程1280Bについては、先に説明した工程1240A～1280Aにおいて、透光部材をフォトマスクと読み替えたものに略相応する。

[0083] また、フォトマスクの除去工程1290Bは、クラッド材が硬化した後、フォトマスクを取り外し、光電気混載デバイスを完成させる工程である。なお、光電気混載デバイスのフォトマスクを取り外した表面は、光学フラット

となっている。

[0084] 上記工程において、フォトマスク単独の構成に代えて、ガラス薄板とガラス薄板上に設けたフォトマスクからなる構成を用いることもできる。この場合には、フォトマスクのアライメント・設置工程 1240B において、まず、ガラス薄板を光電気混載基板と所定の間隔をおいて設置した後ガラス薄板上にフォトマスクを載置しアライメントを行う態様や、ガラス薄板とフォトマスクとを仮固着しておき、仮固着された構成を光電気混載基板と所定の間隔をおきアライメントする態様などを採用することができる。

[0085] ガラス薄板とガラス薄板上に設けたフォトマスクからなる構成を用いる場合には、クラッド材の充填・硬化工程 1280B の前にフォトマスクのみを取り外す工程を付加し、クラッド材の充填・硬化工程 1280B において、クラッド材として光硬化性樹脂を用い、該光硬化性樹脂をガラス薄膜を介して全面露光することにより硬化させてクラッド部材を形成することも可能である。

[0086] なお、前記フォトマスクやガラス薄板の光硬化性樹脂と接する面には、予め離型剤が塗布されており、前記フォトマスクやガラス薄板の取り外しを容易に行うことができるようにされている。

[0087] [放熱性の改善及び透光部材の位置の安定化のための態様]

次に、放熱性の改善や透光部材の位置の安定化を図るための、光電気混載デバイスの製造方法について、図面を参照しながら詳しく説明する。図 15 は、光電気混載デバイスの製造方法の一例を示すフローチャートである。この製造方法は、第 1～13 工程からなる。図 16～28 は、各工程におけるデバイスの状態をそれぞれ示す図である。

[0088] まず、第 1 工程において、基板 1610 上に IC (電子部品) 1612 を実装する (図 16)。基板 1610 は、例えば SOI 基板であり、その表面には予め光回路 1614 が形成されている。光路 1614 の一例は、フォトダイオードやグレーティングカップラである。光回路 1614 がフォトダイオードである場合、フォトダイオードはその受光面が上方を向くように配置さ

れ、基板1610上には受光信号をIC1612へ伝送するための電気配線（不図示）が更に設けられる。光回路1614がグレーティングカップラである場合、基板1610上には、光源と、光源からの光を変調する光変調器と、光変調器によって変調された光信号（送信光）をグレーティングカップラまで導く平面光導波路が更に設けられる（何れも不図示）。そして、グレーティングカップラは、平面光導波路を伝搬してきた光信号を上方へ跳ね上げる機能を有するように構成される。光回路1614の上には、更に、後述する露光工程の際に露光光の基板1610からの反射を防止するための反射防止膜1616が、予め形成されている。

[0089] IC1612は、上述の光変調器を電氣的に駆動するためのドライバIC、又は上述のフォトダイオードからの受光信号（電流）をIV変換するためのトランスインピーダンスアンプ（TIA）である。IC1612は、例えばボールグリッドアレイ（BGA）等の接続電極1618を介してIC1612側の各端子が基板1610側の電気配線（光変調器又はフォトダイオードと電気接続する配線）と接続されるように、基板1610上に実装される。

[0090] 次に、第2工程において、基板1610上にガラス基板（スペーサ）1620を搭載する（図17）。ガラス基板1620には一続きの大きな開口1622が設けられており、この開口1622の中にIC1612と後述する縦型光導波路の形成領域（反射防止膜1616の部分）とが収容されるようにして、ガラス基板1620が搭載される。ガラス基板1620はIC1612の搭載高さ（基板1610の表面からIC1612の上面までの高さ）よりも大きい厚さを持ち、IC1612の上面は開口1622の上端よりも凹んだ位置にある。ガラス基板1620は、更に貫通配線（TGV）1624を有し、この貫通配線1624は、基板1610上に設けられた電気配線（不図示）と上述の接続電極1618を介してIC1612と接続される。

[0091] 次に、第3工程において、搭載されたガラス基板1620の開口1622内の縦型光導波路形成領域上に、光導波路コア形成用の光硬化性樹脂162

6を供給する（図18）。縦型光導波路形成領域は、IC1612と開口1622の壁面との間の反射防止膜1616部分である。コア用樹脂1626は、IC1612の側面と開口1622の壁面との間の空間に、その液面が開口1622の上端よりも少し飛び出した状態となるような高さまで充填される。

[0092] 次に、第4工程において、ガラス基板1620上に薄板ガラス（透明板材）1628をその一部分が縦型光導波路形成領域上に張り出す形で搭載する（図19）。この時、薄板ガラス1628のガラス基板1620から張り出した部分が、上から見て縦型光導波路形成領域の全体を覆う（重なる）形となるようにする。これにより、搭載された薄板ガラス1628の当該張り出した部分と縦型光導波路形成領域との間の空間全体が、コア用樹脂1626によって満たされた状態となる。なお、薄板ガラス1628をガラス基板1620上に搭載する際に、余剰のコア用樹脂1626はIC1612の上面へと拡がり、また、薄板ガラス1628とガラス基板1620との接触面の間隙にも、コア用樹脂1626の一部が入り込んでいく。この間隙に入り込んだコア用樹脂1626によって、薄板ガラス1628はガラス基板1620と仮固定された状態となっている。

[0093] 次に、第5工程において、コア形成用マスク1630を配置する（図20）。コア形成用マスク1630は、ガラス板の一方の面に、縦型光導波路コア形成用透光部1632、薄板ガラス支持部形成用透光部1634、薄板ガラス接着部用透光部1636、及び位置合わせ穴形成用透光部1638を除いて、露光時の遮光用の金属膜が形成されて構成されている。縦型光導波路コア形成用透光部1632は、基板1610上の光回路1614の位置及び数に対応して設けられている。薄板ガラス支持部形成用透光部1634は、薄板ガラス1628のガラス基板1620から張り出した端部に対応した位置に設けられている。薄板ガラス接着部用透光部1636は、薄板ガラス1628とガラス基板1620との接触面に対応した位置に設けられている。位置合わせ穴形成用透光部1638は、光電気混載デバイスが完成した後に

光ファイバコネクタを接続する際の位置合わせ用の穴を形成するためのものである。

[0094] 次に、第6工程において、コア形成用マスク1630を介して露光を行う(図21)。露光光は、コア用樹脂1626が感光して硬化する波長の光(例えばUV光)である。露光により、各透光部1632、1634、1636、及び1638の下部に存在するコア用樹脂1626が硬化する。その結果、縦型光導波路コア形成用透光部1632の下部には、薄板ガラス1628と基板1610上の光回路1614との間に基板1610に対して垂直に立設した、柱状の(縦型の)光導波路コア1640が形成される。また、薄板ガラス支持部形成用透光部1634の下部には、薄板ガラス1628のガラス基板1620から張り出した端部と基板1610の表面との間に介在して当該端部を基板1610上に支持する、薄板ガラス支持部1642が形成される。この薄板ガラス支持部1642により薄板ガラス1628が強固に支持されることによって、(後述する未硬化樹脂除去後に)薄板ガラス1628の張り出した部分の荷重が光導波路コア1640だけに集中してかからず、薄板ガラス支持部1642にも分散してかかるようになるので、光導波路コア1640が薄板ガラス1628の荷重で倒れてしまうようなことを防止することができる。更に、薄板ガラス接着部用透光部1636の下部において、前述したように薄板ガラス1628とガラス基板1620との接触面の間にコア用樹脂1626が入り込んでいるが、この部分のコア用樹脂1626が露光されて硬化することによって、薄板ガラス1628がガラス基板1620に対して固着(本固定)される。

[0095] 次に、第7工程において、コア形成用マスク1630を取り外す(図22)。

[0096] このように、縦型光導波路コア1640の形成と、薄板ガラス支持部1642の形成と、薄板ガラス1628のガラス基板1620への固着を、同じ露光工程により一括して行うことができる。なお、図示されるように、薄板ガラス支持部1642は、IC1612の一側面と接触するようにして形成

されており、後述する IC 1612 上の開口の一部を形作っている。即ち、IC 1612 上の開口の一部も、この露光工程で一括して形成されている。

[0097] 次に、第 8 工程において、露光後に未硬化のまま残ったコア用樹脂 1626 を溶剤で洗い流して除去する（図 23）。

[0098] 次に、第 9 工程において、ガラス基板 1620 の開口 1622 内全体を満たすように、光導波路クラッド形成用の光硬化性樹脂 1644 を供給する（図 24）。この時、クラッド用樹脂 1644 は、その液面が開口 1622 の上端よりも少し飛び出た状態となるような高さまで充填されて、IC 1612 の上面全体が、クラッド用樹脂 1644 で完全に覆われた形となっている。

[0099] 次に、第 10 工程において、クラッド形成用マスク 1646 を配置する（図 25）。クラッド形成用マスク 1646 は、ガラス板の一方の面において IC 開口形成用遮光部 1648 とガラス基板 1620 の開口 1622 より外周側の部分に、露光時の遮光用の金属膜が形成されて構成されている。この IC 開口形成用遮光部 1648 は、後述する IC 1612 上面の開口を形成するためのものであり、IC 1612 の上面に対応した位置に、IC 1612 の上面の略全面（IC 1612 の上面全体よりも若干小さい広さ）を覆うような形状と大きさで設けられている。

[0100] 次に、第 11 工程において、クラッド形成用マスク 1646 を介して露光を行う（図 26）。露光光は、コア用樹脂 1626 の露光時と同様、クラッド用樹脂 1644 が感光して硬化する波長の光（例えば UV 光）である。露光により、ガラス基板 1620 の開口 1622 内に充填されているクラッド用樹脂 1644 が、IC 開口形成用遮光部 1648 の下部、即ち IC 1612 の上面に載っている部分を除いて硬化する。その結果、縦型光導波路コア 1640 の周囲に縦型光導波路クラッド 1650 が形成される。また、IC 1612 の底面と基板 1610 との間の間隙（接続電極 1618 が設置されている間隙）の周囲において硬化したクラッド用樹脂 1644 a によって、IC 1612 と基板 1610 を電気接続している接続電極 1618 が封止さ

れる。一方、IC1612の上面部分では、IC1612の周縁部分のクラッド用樹脂1644bが硬化して当該周縁を取り囲むように壁面を形成すると共に、クラッド形成用マスク1646のIC開口形成用遮光部1648の存在により、クラッド用樹脂1644が未硬化のまま残っている。即ち、IC1612の周縁を取り囲んだ硬化したクラッド用樹脂1644bからなる壁面によって、IC1612の上面には開口52が形成される。

[0101] 次に、第12工程において、クラッド形成用マスク1646を取り外す（図27）。

[0102] このように、縦型光導波路クラッド1650の形成と、IC1612上面の開口1652の形成と、接続電極1618の封止を、同じ露光工程により一括して行うことができる。

[0103] 次に、第13工程において、露光後に未硬化のまま残っている開口1652内のクラッド用樹脂を溶剤で洗い流して除去する（図28）。なお、IC1612下部の接続電極部分に存在するクラッド用樹脂も、露光時にIC1612で遮光されるため未硬化のままである。しかしながら、上述したようにIC1612は周囲が既に硬化したクラッド用樹脂1644aで囲まれているため、接続電極周囲の未硬化のクラッド用樹脂は、洗浄工程によって除去することができない。そこで、この部分の未硬化のクラッド用樹脂は、別途、加熱工程により硬化させる。なお、予めIC1612の底面周囲にアンダーフィリングを施しておき、クラッド用樹脂がIC1612の底面の間隙に入り込まないようにしてもよい。

[0104] 以上の工程により、IC1612の上面に開口1652を有した光電気混載デバイスが完成する。図28は光電気混載デバイスの完成形態を示している。上述したとおり、開口1652は縦型光導波路の形成（露光）工程において縦型光導波路と同時に形成されるので、あらたな工程を追加する必要がなく、製造工程を簡略化することができる。本実施形態による光電気混載デバイスを使用する際には、開口1652を通して、IC1612上面に熱伝導性の良い樹脂を介してヒートシンクを接続することにより、IC1612

から効果的に放熱を行うことが可能である。

[0105] 以上、本発明の放熱性の改善や透光部材の位置の安定化に好適な光電気混載デバイスに関する一実施形態を説明したが、本発明はこれに限定されず、その要旨を逸脱しない範囲内において様々な変更が可能である。変形例のいくつかを以下に述べる。

[0106] 薄板ガラス1628がガラス基板1620から張り出している部分の大きさや、縦型光導波路コア1640の形状・寸法等によっては、薄板ガラス支持部1642がなくても、縦型光導波路コア1640が倒れずに立設状態を維持できることもある。そのような場合、薄板ガラス支持部1642は省略可能であり、IC1612上面の開口1652は、壁面の全てがクラッド用樹脂1644で構成された形となる。

[0107] ガラス基板1620を用いることなく本実施形態による光電気混載デバイスを製造することも可能である。即ち、コア用樹脂1626を露光する際には、薄板ガラス1628をコア形成用マスク1630に貼り付けた（仮固定した）状態でコア形成用マスク1630を露光装置で保持してその高さを調整し、次いでコア用樹脂1626を露光することによって、縦型光導波路コア1640に加えて、薄板ガラス1628を支持するための支持部となる部分を硬化させる。この支持部を十分に大きな寸法で形成すれば、ガラス基板1620の代わりとして薄板ガラス1628を支持することができる。なお、薄板ガラス1628とコア形成用マスク1630との仮固定には、着脱可能な接着性を有した粘着剤や、真空吸着等を利用すればよい。

[0108] [変形形状を有する光導波路の製造方法]

前述したフォトマスク転写法は、透光部材の開口部の平面形状や断面形状を変化させることにより、また、同様の作用を有するフォトマスクを用いることにより、様々な形状の自己形成光導波路を形成することができる。以下の説明においては、透光部材の開口部の平面形状や断面形状を変化させることにより、様々な形状の自己形成光導波路を形成する方法を主として説明する。

- [0109] 図14の透光部材1400は、平板上の部材であり、開口部1410以外の部分はすべてクロム等の金属蒸着によりマスクされ、光の透過を阻止するようになっている。したがって、光は開口部1410を通過して光硬化性樹脂に照射される。図14(a)の態様においては、開口部1410の下面は平坦であり、図7(a)に示されるような円筒状の光導波路が形成されることになるが、図14(b)～(f)の開口部1410の態様においては、開口部1410内に断面を斜面状に形成したり、凸状又は凹状のマイクロレンズが設けられている。そして、マイクロレンズの焦点距離や光軸の傾きを変更することで形成すべき自己形成光導波路の形状を適宜変更することができる。
- [0110] すなわち、図14(b)に示されるように斜面状の形状を使用することにより、光軸を傾斜させることができ、図7(b)に示されるように、斜円筒形状の光導波路が形成される。また、図14(c)に示されるように凸マイクロレンズを使用することにより、光を収束させることができ、図7(c)に示されるように、下方に向かって直径が絞られていくテーパ形状の光導波路が形成される。さらに、図14(d)に示されるように凹マイクロレンズを使用することにより、光を発散させることができ、図7(d)に示されるように、上方に向かって直径が絞られていく逆テーパ形状の光導波路が形成される。そして、マイクロレンズの光軸を傾ける(図14(e)、(f)参照)ことにより、光軸が傾斜したテーパ状の光導波路(図7(e)参照)や、光軸が傾斜した逆テーパ状の光導波路(図7(f)参照)が形成される。
- [0111] なお、通常の写真転写法においては、透光部材の剥離工程を含むものであるが、上述の態様においては、透光部材を剥離・除去することなく、剥離せずに残した透光部材を光学フラットとして利用し得る。このような形態を採用すると、光コネクタを光電気混載デバイスに載置する場合や、光電気インターポーザ／プリント基板に光電気混載デバイスを当接させる場合に、両者の位置を正確に整合させることができるものである。
- [0112] また、前述の自己形成光導波路形成法は、写真転写法によるもの

であるが、光ファイバの端部を透光部材に近接配置して、入射した光を光硬化性樹脂内を透過させ光が照射された部分を硬化させ、未硬化の光硬化性樹脂を除去することにより自己形成光導波路を形成するようにしてもよい（例えば、特開2003-131064号公報等参照）。その場合であっても、光ファイバの光軸方向を調整したり、光ファイバの端部に各種レンズを配置すること等により、各種形状の光導波路を形成でき、また、透光部材を光学フラットとして利用できる。なお、この場合の透光部材は透明ガラス板で構成できる。

[0113] なお、上述の態様においては透光部材をフォトマスク転写法のマスクとして用いているが、透光部材をマスクに兼用する代わりに、別途マスクを用意して同様の作用を行わせることもできる。

[0114] [基板反射による光硬化性樹脂の不必要な箇所での硬化を防止するための態様]

光軸が傾斜した光導波路を形成する場合には、前述したように、光硬化性樹脂が基板反射によって不必要な箇所で硬化してしまう可能性があり、このような不必要な箇所での光硬化性樹脂の硬化を防止する必要がある。以下に述べる実施形態は、上述のような不必要な箇所での光硬化性樹脂の硬化を防止するのに好適な技術であり、図面を参照しながら詳しく説明する。

[0115] <第1実施形態>

図29は、第1実施形態に係る光電気混載デバイス29100の断面構成図である。同図において、基板29110の上部には、光硬化性樹脂からなる光導波路コア29120が、基板29110に対して斜めに立設して（基板29110の法線nから数度傾いた方向に沿って延在して）形成されている。光導波路コア29120の基板29110側の端部291202は、基板29110上に形成又は実装された不図示の光素子（光回路等）と光学的に結合される。この光素子としては、光導波路、発光素子、又は受光素子を例示することができる。光導波路コア29120の周囲は、クラッド層29130としての樹脂によって覆われている。光導波路コア29120の上側

(基板 29110 と反対側) の端部 291204 は、クラッド層 29130 上に設置された不図示の光素子 (光ファイバ等) と光学的に結合される。

[0116] 基板 29110 の表面には、光導波路コア 29120 を構成している光硬化性樹脂の感光波長の光に対する反射防止層 29140 が形成されている。反射防止層 29140 の上表面は、光導波路コア 29120 の基板 29110 側の端部 291202 と接している。したがって、光導波路コア 29120 の基板 29110 側の端部 291202 は、反射防止層 29140 を介して、基板 29110 上に形成又は実装された光素子 (光導波路、発光素子、又は受光素子等) と光学的に結合される。反射防止層 29140 は、基板 29110 上に形成又は実装された当該光素子が送受信する光 (光導波路を伝搬する光、発光素子が発する光、受光素子が受光する光) の波長に対して透明である。光硬化性樹脂の感光波長とは、光照射によって光硬化性樹脂を硬化させる光の波長のことである。例えば、光硬化性樹脂として、UV (紫外) 光に感度を持つものを採用可能であり、この場合、反射防止層 29140 は、UV 光の基板 29110 表面からの反射を十分に防止又は低減することができる光学特性を有するように構成される。例えば、反射防止層 29140 として、適切な吸収係数と膜厚を有する UV 吸収層を用いることが可能である。あるいは、各層が適切な膜厚と屈折率に設定された誘電体多層膜を用いてもよい。

[0117] 次に、図 30A ~ 図 30E を参照して、上記した光電気混載デバイス 29100 の製造方法を説明する。

[0118] まず、基板 29110 上に反射防止層 29140 を形成する (図 2A)。ここでは、UV 吸収層を反射防止層 29140 に適用することとする。具体的には、光導波路コア 29120 を形成するのに用いる光硬化性樹脂 (UV 硬化性樹脂) と UV 光を吸収する特性を持つ材料とを混ぜ合わせた樹脂を、基板 29110 の表面全面に供給し、その全面に UV 光を照射して樹脂を硬化させて、UV 吸収層 (反射防止層 29140) とする。UV 吸収材料の吸収係数、光硬化性樹脂と UV 吸収材料との組成比、及び UV 吸収層の膜厚等

は、UV光に対する吸収率が十分に大きくなる（基板29110表面におけるUV光の反射が効果的に防止又は低減できる）ように調整される。なお、光硬化性樹脂とUV吸収材料の混合樹脂に、必要に応じて更に別の材料を添加してもよい。また、反射防止層29140は、基板29110の全面ではなく、光導波路コア29120を形成すべき箇所の近傍にのみ形成することとしてもよい。

[0119] 次に、反射防止層29140上に光硬化性樹脂29122を供給し、その上に光導波路コア形成用のマスク29210を配置する（図2B）。マスク29210は、ガラス板29214の一方の面にUV光に対して不透明なクロム膜29216等の薄膜を形成したものであり、このクロム膜29216には、作製しようとする光導波路コア29120のコア形状に応じた形状の開口部29212が設けられている。例えば、開口部29212の開口径は30～40 μ m程度であり、この場合、マルチモードの光導波路コア29120を作製可能である。また、開口部29212をマスク29210に複数設ければ、複数の光導波路コア29120を同時に形成可能である。なお、光硬化性樹脂29122の膜厚を制御するために、例えば、基板29110（反射防止層29140）上には不図示のスペーサが設置される。

[0120] 次に、マスク29210を介して基板29110に対して斜め方向からUV光29220を光硬化性樹脂29122に照射する（図30C）。マスク29210の開口部29212を通り抜けたUV光は、光硬化性樹脂29122内を基板29110に対して斜め方向に伝搬していきながら、通過した部分の光硬化性樹脂を硬化させる。これにより、基板29110に対して斜めに立設した、硬化した光硬化性樹脂からなる光導波路コア29120が形成される。

[0121] ここで、基板29110上にはUV吸収層（反射防止膜29140）が形成されているため、光硬化性樹脂29122内を伝搬してUV吸収層へに入ったUV光はUV吸収層により吸収され、UV吸収層の光吸収率が十分に高ければ、基板29110からのUV光の反射はほとんど生じないか、又は、

生じたとしてもその反射光強度は光硬化性樹脂 29122 を硬化させるのに必要な光強度よりも小さい。したがって、基板 29110 からの反射光によって光硬化性樹脂 29122 の意図しない部分（光導波路コア 29120 以外の部分）が硬化してしまうということが防止される。このように、本実施形態によれば、基板 29110 に対して斜めに立設した光導波路コアを、意図した通りの形状（光導波路コアが作製されるべき部分の光硬化性樹脂のみが硬化した形状）に形成することができる。

[0122] 次に、マスク 29210 を取り外して、未硬化の光硬化性樹脂 29122 を、所定の現像液（溶剤） 29230 で洗い流すことにより除去する（図 30D）。従来、この現像工程では、光導波路コアの径が細く基板と光導波路コアとの接触面積が小さいために、両者の密着強度が十分に得られず、硬化した光導波路コアも一緒に現像液で洗い流されてしまう不具合も起こり得た。しかしながら、本実施形態では、光導波路コア 29120 の基板側 29110 の端部 291202 が接している UV 吸収層（反射防止膜 29140）は、光導波路コア 29120 の構成成分である光硬化性樹脂をその成分として含有している。即ち、同じ構成成分（光硬化性樹脂）を含んだ光導波路コア 29120 と UV 吸収層とが接触している。したがって、光導波路コア 29120 の基板側 29110 の端部 291202 と UV 吸収層（反射防止膜 29140）との密着強度は、従来の光導波路コアと基板（シリコン基板等）との密着強度よりも大きく、そのため、硬化した光導波路コア 29120 が現像液で洗い流されてしまうという不具合の発生が起こりにくい。また、現像に先立ってマスク 29210 を取り外す際においても、同じ理由により、硬化した光導波路コア 29120 が反射防止膜 29140 から剥離してしまうことが防止される。

[0123] 次に、光導波路コア 29120 の周囲に光硬化性又は熱硬化性の樹脂を充填し、当該樹脂を光照射又は加熱により硬化させてクラッド層 29130 を形成する（図 29）。以上の工程により、光電気混載デバイス 29100 が完成する。

[0124] <第2実施形態>

図31は、第2実施形態に係る光電気混載デバイス29300の断面構成図である。この光電気混載デバイス29300は、第1実施形態において不図示であった光素子を具体的に表したものであり、第1実施形態の光電気混載デバイス29100と同一の構成要素には同一の符号を付す。

[0125] 同図において、基板29110上には、発光素子29310が実装されている。発光素子29310は例えば半導体レーザであり、その発光波長において反射防止膜29140は透明である。また、基板29110上には、下部クラッド層29322、コア層29324、及び上部クラッド層29326からなる光導波路29320が形成されている。光導波路29320の上部には、反射防止層29140が形成されている。反射防止層29140の上には、基板29110に対して斜めに立設し光導波路コア29120が、反射防止層29140と接して形成されている。半導体レーザは、その活性層29312の光軸が光導波路29320のコア層29324の光軸と一致するように位置合わせされており、活性層29312から放射されたレーザ光が光導波路29320のコア層29324へ最適な光結合効率で結合されるようになっている。

[0126] 基板29110上には、更に、光導波路コア29120の基板29110側の端部291202近傍に、光導波路29320のコア層29324を伝送されてきたレーザ光を基板29110に対して斜め上方に向けて跳ね上げる（レーザ光の光路を折り曲げる）ためのグレーティングカップラ29330が形成されている。グレーティングカップラ29330によって回折されたレーザ光は、基板29110に対して斜めに立設した光導波路コア29120へと結合される。

[0127] 半導体レーザ（発光素子29310）からのレーザ光をこのように基板29110に対して斜め上方に跳ね上げることにより、それより後段の光路中に存在する光学界面からの反射戻り光が再び半導体レーザへ向かって伝送され半導体レーザ内へ注入されてしまい、それにより半導体レーザの動作が不

安定になってしまう、という現象を抑制することができる。基板 29110 に対して斜めに立設して形成された光導波路コア 29120 は、このような光電気混載デバイスの構成において特に有効となる。

[0128] クラッド層 29130 上には、コネクタ 29342 内部に反射ミラー 29344 を内蔵した反射ミラー付き光ファイバコネクタ 29340 が設置されている。光導波路コア 29120 を伝送されたレーザ光は、反射ミラー 29344 によって反射されて、光ファイバ 29346 へと結合される。

[0129] 上述の実施形態により、光硬化性樹脂が基板反射によって不必要な箇所硬化してしまうことを防止することができる。

[0130] [光電気混載デバイスの製造方法の他の一態様]

透光部材を設置した後、縦型光導波路を自己形成光導波路技術を用いて形成する態様の外に、縦型光導波路をガラスウエハー上に形成してユニット化した縦型光導波路ユニットを準備し、該縦型光導波路ユニットを組み込んで光電気混載デバイスを作成することができる。以下、このような縦型光導波路ユニットを用いた光電気混載デバイスの作成手法の一態様について詳述する。

[0131] 図 35 は、ガラスウエハー 3512 上に複数の光導波路 3514 とクラッド部材 3516 からなる縦型光導波路が形成された縦型光導波路ユニット 3510 を、ガラスウエハー 3512 が上となるように光電気混載デバイス 3500 の開口部 3502 に設置してアライメントを行い、アライメント完了後に前記ガラスウエハー 3512 を光電気混載デバイス 3500 の上面 3504 に固着して光電気混載デバイス 3500 を完成させる態様の概略を示す模式図である。前記光電気混載デバイス 3500 の完成された態様において、前記ガラスウエハー 3512 の上部表面が光学フラット面を構成する。このような光電気混載デバイス 3500 の構成により、光コネクタを前記光学フラット面に正確且つ簡便に載置し得るとともに、前記光学フラット面が、光電気混載デバイス 3500 の上面 3504 を下回ることがないことから、光コネクタを前記光学フラット面に載置した際に、光コネクタと光電気混載

デバイス3500の電気信号の入出力を行うための電気接続部（導電ピン）3506の頂部との衝突を回避することができる。なお、前記縦型光導波路ユニット3510のアライメントに関しては、光導波路3514の位置と受光器（受信態様時）又はグレーティングカップラ（送信態様時）の位置を周知の画像認識手法を用いて整合することが可能であり、このような手法を採用することにより所望の整合精度を得ることができる。

[0132] 図36は、前記縦型光導波路ユニット3510の作成方法の一態様を説明するためのフローチャートである。以下、3610～3630の各工程について説明する。

(1) ガラスウェハーの準備工程3610

この工程は、縦型光導波路をその上に多数同時に作成し得るサイズのガラスウェハーを準備する工程である。ガラスウェハーは、例えば、ガラスブロックをブレードでダイシングして形成されたものであり、その表面が高度の平坦性を備え、光学フラット面として機能するものである。

(2) リソグラフィーを用いた縦型光導波路ユニットの多数同時作成工程3620

この工程は、フォトマスクを準備し、リソグラフィーにより、縦型光導波路をガラスウェハー上に多数同時に作成する工程である。縦型光導波路を構成する複数の光導波路は、ガラスウェハーと光導波路形成用フォトマスクとの間に充填された光導波路形成用光硬化性樹脂を、前記光導波路形成用フォトマスクを介して露光することにより形成される。その後、未硬化の樹脂を溶剤等を用いて除去し、前記光導波路形成用フォトマスクを取り外す。なお、前記光導波路形成用フォトマスクの光導波路形成用光硬化性樹脂と接する面には、予め離型剤が塗布されており、前記光導波路形成用フォトマスクの取り外しを容易に行うことができるようにされている。その後、クラッド材料を充填・硬化してクラッド部材を形成し、縦型光導波路が完成する。なお、クラッド材料としてクラッド用光硬化性樹脂を用い、該クラッド用光硬化性樹脂を、全面露光又はクラッド部材形成用フォトマスクを介して露光する

ことにより、クラッド部材を形成してもよい。これにより、縦型光導波路が、ガラスウェハー上に多数同時に作成されることになる。

なお、前述したように、フォトマスクの形状等を工夫することにより、縦型光導波路を構成する複数の光導波路として様々な形状の自己形成光導波路を形成することができる。

(3) ガラスウェハーのダイシング工程 3630

この工程は、縦型光導波路が複数形成されたガラスウェハーを、ダイシングにより個々の縦型光導波路が形成されたガラスウェハーに分割し、個々の縦型光導波路ユニットを作成する工程である。

[0133] このようにして得られた縦型光導波路ユニットを用いて、上述したように、光電気混載デバイスを作成（完成）することができる。

[0134] [留意事項]

以上、本発明の実施の形態を図面を参照しつつ説明してきたが、当業者であれば、他の類似する実施形態を使用することができること、また、本発明から逸脱することなく適宜形態の変更又は追加を行うことができることに留意すべきである。

[0135] 本発明は、上記の実施形態に限定されるべきではなく、特許請求の範囲の記載に基き解釈されるべきである。

符号の説明

[0136] 100、220、820、920、1020、1120、1140、1160、1180、3500、29100、29300： 光電気混載デバイス
102、310、410： シリコン基板
104、324、418、828、1030、1170： IC
106： 封止構造
108、320、420、822、1022、1162、3506： 導電ピン
110、824、1024、1164： 半田バンプ
112、326、826、1026、1166： レーザ素子（LD）

- 116、222、832、1038、1178： 透光部材（ガラスマスク）
- 118： 透光部
- 120、226： アライメント用マーカ穴
- 122、318、412、700、830、1036、1176、3514
： 光導波路
- 202、810： 嵌合穴
- 842： 嵌合ピン
- 240： アライメント治具
- 242： アライメント治具の脚部
- 244： アライメント治具の半球状の突部
- 312、1028、1168： 光導波路
- 314、500、1032、1172： 光変調器
- 316、1034、1174： グレーティングカプラ
- 414、600： 受光器（PD）
- 200、800： インターポーザ
- 840： 光コネクタ
- 900： AOC基板
- 1000、1100： 光電気インターポーザ／プリント基板
- 1190： ホストLSI
- 1610： 基板
- 1612： IC（電子部品）
- 1614： 光回路
- 1616： 反射防止膜
- 1618： 接続電極
- 1620： ガラス基板（スペーサ）
- 1622： ガラス基板の開口
- 1624： 貫通配線

- 1 6 2 6 : コア用樹脂
- 1 6 2 8 : 薄板ガラス（透明板材）
- 1 6 3 0 : コア形成用マスク
- 1 6 3 2 : 縦型光導波路コア形成用透光部
- 1 6 3 4 : 薄板ガラス支持部形成用透光部
- 1 6 3 6 : 薄板ガラス接着部用透光部
- 1 6 3 8 : 位置合わせ穴形成用透光部
- 1 6 4 0 : 縦型光導波路コア
- 1 6 4 2 : 薄板ガラス支持部
- 1 6 4 4 : クラッド用樹脂
- 1 6 4 6 : クラッド形成用マスク
- 1 6 4 8 : IC開口形成用遮光部
- 1 6 5 0 : 縦型光導波路クラッド
- 1 6 5 2 : IC上面の開口
- 2 9 1 1 0 : 基板
- 2 9 1 2 0 : 光導波路コア
- 2 9 1 2 2 : 光硬化性樹脂
- 2 9 1 3 0 : クラッド層
- 2 9 1 4 0 : 反射防止層
- 2 9 2 1 0 : マスク
- 2 9 2 1 2 : 開口部
- 2 9 2 1 4 : ガラス板
- 2 9 2 1 6 : クロム膜
- 2 9 2 2 0 : UV光
- 2 9 2 3 0 : 現像液
- 2 9 3 1 0 : 発光素子
- 2 9 3 2 0 : 光導波路
- 2 9 3 3 0 : グレーティングカプラ

- 29340 : 反射ミラー付き光ファイバコネクタ
- 3502 : 開口部
- 3510 : 縦型光導波路ユニット
- 3512 : ガラスウェハー
- 3516 : クラッド部材

請求の範囲

- [請求項1] 光信号を伝達する光導波路、電気信号を伝達する電気信号経路、及び電子回路が設けられるとともに、光変調器及び光源、及び／又は受光器が設けられた光電気混載基板と、
- 前記光電気混載基板の上に設けられ、前記光電気混載基板の光信号の入出力を担う特定部分を除いて覆う封止構造と、
- 光学フラット面を有し前記光電気混載基板の光信号の入出力を担う特定部分に光路を形成する縦型光導波路と、
- を備え、前記光電気混載基板の電気信号の入力又は出力を行い、前記縦型光導波路を介して光信号の入力又は出力を行うようにした、データ伝送用のモジュールに組み込まれて信号変換素子として使用される光電気混載デバイス。
- [請求項2] 光信号を伝達する光導波路、電気信号を伝達する電気信号経路、及び電子回路が設けられるとともに、光変調器及び光源、及び／又は受光器が設けられた光電気混載基板と、
- 前記光電気混載基板の上に設けられ、前記光電気混載基板の光信号の入出力を担う特定部分を除いて覆う封止構造と、
- 前記特定部分を覆うように設置され、光学フラット面を有するとともに透光部を有する透光部材と、
- 前記透光部材の前記透光部と前記光導波路との間に光路を形成する縦型光導波路と、
- を備え、前記光電気混載基板の電気信号の入力又は出力を行い、前記縦型光導波路を介して光信号の入力又は出力を行うようにした、データ伝送用のモジュールに組み込まれて信号変換素子として使用される光電気混載デバイス。
- [請求項3] 請求項2に記載の光電気混載デバイスにおいて、前記透光部材は、前記電子回路の上面の全てを覆うことがないように設置されていることを特徴とする光電気混載デバイス。

- [請求項4] 請求項1～3の何れか1項に記載の光電気混載デバイスにおいて、前記縦型光導波路のクラッドを構成する樹脂層が、前記電子回路上に開口を有して前記光電気混載基板上の少なくとも一部分を覆うことを特徴とする光電気混載デバイス。
- [請求項5] 請求項2～4の何れか1項に記載の光電気混載デバイスにおいて、前記透光部材を支持する支持部材が前記光電気混載基板上に設置されていることを特徴とする光電気混載デバイス。
- [請求項6] 請求項5に記載の光電気混載デバイスにおいて、前記支持部材は、前記縦型光導波路のコアと同じ材料で構成されていることを特徴とする光電気混載デバイス。
- [請求項7] 請求項2～5のいずれか1項に記載の光電気混載デバイスにおいて、前記光電気混載基板上にスペーサが設置され、前記透光部材は前記スペーサから張り出す形で設置されていることを特徴とする光電気混載デバイス。
- [請求項8] 請求項2～7の何れか1項に記載の光電気混載デバイスにおいて、前記透光部材に、前記光電気混載デバイスを前記データ伝送用のモジュールに載置するためのアライメント用のマーカー穴が設けられ、前記マーカー穴と前記データ伝送用のモジュールに設けられた嵌合穴とを治具を用いて機械的に位置合わせすることで前記光電気混載デバイスと前記データ伝送用のモジュールとのアライメントが行われることを特徴とする光電気混載デバイス。
- [請求項9] 請求項2～7の何れか1項に記載の光電気混載デバイスにおいて、前記透光部材の端部が前記光電気混載デバイスを前記データ伝送用のモジュールに載置するためのアライメントとして使用されるよう構成されていることを特徴とする光電気混載デバイス。
- [請求項10] 請求項1～9の何れか1項に記載の光電気混載デバイスにおいて、前記封止構造は、該封止構造を貫通して前記電気信号経路に接続される1又は複数の導電部材、及び前記導電部材の頂部にそれぞれ設け

られた1又は複数の電気接続部を備え、

前記1又は複数の導電部材を介して電気信号の入力又は出力を行い、前記光学フラット面の位置が、前記電気接続部の頂部を下回らないように構成したことを特徴とする光電気混載デバイス。

[請求項11] 請求項10に記載の光電気混載デバイスにおいて、前記データ伝送用のモジュールが、インターポーザ又はAOC (Active Optical Cable) 基板であり、前記縦型光導波路との間で光信号を伝達する光導波路が設けられた光コネクタを前記光学フラット面に載置する際に、前記1又は複数の電気接続部に一括接続され電気信号を外部に入出力するブリッジ基板と前記光コネクタとの衝突が回避されるように前記光学フラット面の位置が設定されていることを特徴とする光電気混載デバイス。

[請求項12] 請求項10に記載の光電気混載デバイスにおいて、前記光学フラット面の位置が、前記導電部材の頂部に設けられる電気接続部の頂部の高さに一致するように構成され、これにより、前記光電気混載デバイスを、光信号及び電気信号の入出力を基板上面で行うデータ伝送用のモジュールに、前記光電気混載デバイスの入出力面を前記光電気インターポーザ／プリント基板の入出力面に対向させて組み込んだ場合に、光信号及び電気信号の入出力が同一面で行われることを特徴とする光電気混載デバイス。

[請求項13] 請求項12に記載の光電気混載デバイスにおいて、前記データ伝送用のモジュールが、光回路と電気回路とを同一基板内に形成した光電気インターポーザ／プリント基板であることを特徴とする光電気混載デバイス。

[請求項14] 請求項1～13の何れか1項に記載の光電気混載デバイスにおいて、前記縦型光導波路が複数の光導波路で構成されていることを特徴とする光電気混載デバイス。

[請求項15] 請求項14に記載の光電気混載デバイスにおいて、前記複数の光導

波路は、円筒形状であることを特徴とする光電気混載デバイス。

[請求項16] 請求項14に記載の光電気混載デバイスにおいて、前記複数の光導波路は、前記光導波路に向かって直径が絞られていくテーパ形状、又は、前記光学フラット面に向かって直径が絞られていく逆テーパ形状であることを特徴とする光電気混載デバイス。

[請求項17] 請求項14に記載の光電気混載デバイスにおいて、前記複数の光導波路は、軸が傾斜していることを特徴とする光電気混載デバイス。

[請求項18] 請求項14に記載の光電気混載デバイスにおいて、前記複数の光導波路は、斜円筒形状、若しくは、軸が傾斜したテーパ形状又は逆テーパ形状であることを特徴とする光電気混載デバイス。

[請求項19] 請求項17又は18に記載の光電気混載デバイスにおいて、前記光導波路は光硬化性樹脂からなり、前記光導波路コアの前記光導波路側の端部と接して形成された、前記光硬化性樹脂の感光波長の光に対する反射防止層を備えていることを特徴とする光電気混載デバイス。

[請求項20] 請求項19に記載の光電気混載デバイスにおいて、前記反射防止層は、前記光硬化性樹脂の感光波長の光を吸収する光吸収材料を成分として含有する光吸収層であることを特徴とする光電気混載デバイス。

[請求項21] 請求項20に記載の光電気混載デバイスにおいて、前記光吸収層は、前記光硬化性樹脂を成分として更に含有することを特徴とする光電気混載デバイス。

[請求項22] 請求項19～21の何れか1項に記載の光電気混載デバイスにおいて、前記反射防止層は、前記光源の発光波長又は前記受光器の感度波長に対して透明であることを特徴とする光電気混載デバイス。

[請求項23] 光信号を伝達する光導波路、電気信号を伝達する電気信号経路、電子回路、光変調器、受光器及び／又は光源が設けられた光電気混載基板を準備する工程と、

透光部及び光学フラット面を有する透光部材を準備する工程と、

前記光電気混載基板に対し前記透光部材のアライメントを行い、該

透光部材を設置する工程と、

前記光電気混載基板と前記透光部材との間に形成される空間に光の照射によって硬化する光硬化性樹脂を供給する工程と、

前記光硬化性樹脂を露光して前記透光部と前記光導波路との間に縦型光導波路を形成する工程と、

未硬化の光硬化性樹脂を除去する工程と、

を含む、電気信号の入力又は出力を行うとともに前記縦型光導波路を介して光信号の入力又は出力を行うようにした、データ伝送用のモジュールに組み込まれて信号変換素子として使用されることを特徴とする光電気混載デバイスの製造方法。

[請求項24] 請求項23に記載の製造方法において、前記透光部材を、前記縦型光導波路を形成するための露光用マスクとして用い、露光後に剥離せずに残すことを特徴とする製造方法。

[請求項25] 請求項23又は24に記載の製造方法において、前記透光部材を準備する工程で、前記光電気混載デバイスと前記データ伝送用のモジュールとの位置合わせを行うためのアライメント用のマーカー穴を作成することを特徴とする製造方法。

[請求項26] 光信号を伝達する光導波路、電気信号を伝達する電気信号経路、電子回路、光変調器、受光器及び／又は光源が設けられた光電気混載基板を準備する工程と、

透光部及び光学フラット面を有する透光部材を準備する工程と、

前記光電気混載基板に対し前記透光部材のアライメントを行い、該透光部材を設置する工程と、

前記光電気混載基板と前記透光部材との間に形成される空間及び前記光電気混載基板上に光の照射によって硬化する光硬化性樹脂を供給する工程と、

前記光硬化性樹脂を露光して前記透光部と前記光導波路との間に縦型光導波路を形成するとともに、前記電子回路の周縁部分に相当する

前記光硬化性樹脂を露光する工程と、

未硬化の光硬化性樹脂を除去する工程と、

を含む、電気信号の入力又は出力を行うとともに前記縦型光導波路を介して光信号の入力又は出力を行うようにした、データ伝送用のモジュールに組み込まれて信号変換素子として使用されることを特徴とする光電気混載デバイスの製造方法。

[請求項27]

光信号を伝達する光導波路、電気信号を伝達する電気信号経路、電子回路、光変調器、受光器及び／又は光源が設けられた光電気混載基板を準備する工程と、

透光部及び光学フラット面を有する透光部材を準備する工程と、

前記光電気混載基板に対し前記透光部材のアライメントを行い、該透光部材を設置する工程と、

縦型光導波路のコア部分を形成するためのコア用の光硬化性樹脂を供給する工程と、

前記コア用の光硬化性樹脂を露光して前記透光部と前記光導波路との間に前記縦型光導波路のコア部分を形成する工程と、

未硬化の前記コア用の光硬化性樹脂を除去する工程と、

前記光電気混載基板と前記透光部材との間に形成される空間及び前記光電気混載基板上に、前記縦型光導波路のクラッド部分を形成するためのクラッド用の光硬化性樹脂を供給する工程と、

前記クラッド部分と前記電子回路の周縁に相当する前記クラッド用の光硬化性樹脂を露光する工程と、

未硬化の前記クラッド用の光硬化性樹脂を除去する工程と、

を含む、電気信号の入力又は出力を行うとともに前記縦型光導波路を介して光信号の入力又は出力を行うようにした、データ伝送用のモジュールに組み込まれて信号変換素子として使用されることを特徴とする光電気混載デバイスの製造方法。

[請求項28]

光信号を伝達する光導波路、電気信号を伝達する電気信号経路、電

子回路、光変調器、受光器及び／又は光源が設けられた光電気混載基板を準備する工程と、

透光部及び光学フラット面を有する透光部材を準備する工程と、

前記光電気混載基板に対し前記透光部材のアライメントを行い、該透光部材を設置する工程と、

前記光電気混載基板と前記透光部材との間に形成される空間及び前記光電気混載基板上に、縦型光導波路のコア部分を形成するためのコア用の光硬化性樹脂を供給する工程と、

前記コア部分と前記電子回路の周縁の一部に相当する前記コア用の光硬化性樹脂を露光する工程と、

未硬化の前記コア用の光硬化性樹脂を除去する工程と、

前記光電気混載基板と前記透光部材との間に形成される空間及び前記光電気混載基板上に、前記縦型光導波路のクラッド部分を形成するためのクラッド用の光硬化性樹脂を供給する工程と、

前記クラッド部分と前記電子回路の周縁の残部に相当する前記クラッド用の光硬化性樹脂を露光する工程と、

未硬化の前記クラッド用の光硬化性樹脂を除去する工程と、

を含む、電気信号の入力又は出力を行うとともに前記縦型光導波路を介して光信号の入力又は出力を行うようにした、データ伝送用のモジュールに組み込まれて信号変換素子として使用されることを特徴とする光電気混載デバイスの製造方法。

[請求項29] 請求項25～28の何れか1項に記載の製造方法において、前記光硬化性樹脂を露光することによって、前記縦型光導波路と、前記電子回路上の前記光硬化性樹脂で覆われていない開口とを同時に形成することを特徴とする製造方法。

[請求項30] 請求項29に記載の製造方法において、前記縦型光導波路の部分は光を透過し前記電子回路上の前記開口となる部分は光を遮蔽するように構成されたマスクを用いて露光を行うことを特徴とする製造方法。

- [請求項31] 請求項29又は30に記載の製造方法において、前記電子回路上の前記開口の周囲の硬化後の光硬化性樹脂が、前記電子回路の側面を覆って前記電子回路の底面を封止していることを特徴とする製造方法。
- [請求項32] 請求項23～31の何れか1項に記載の製造方法であって、前記光電気混載基板上にスペーサを配置する工程を更に含み、前記透光部材は前記スペーサから張り出す形で配置されることを特徴とする製造方法。
- [請求項33] 請求項32に記載の製造方法において、前記透光部材の張り出した端部が光照射されるように前記光硬化性樹脂を露光することによって、前記透光部材の前記端部を支持する支持部材を前記縦型光導波路と同時に形成することを特徴とする製造方法。
- [請求項34] 請求項32又は33に記載の製造方法において、前記透光部材の前記スペーサと接している部分を光照射して当該部分に入り込んだ前記光硬化性樹脂を硬化させることによって、前記縦型光導波路の形成と同時に前記透光部材と前記スペーサを前記光硬化性樹脂により固着することを特徴とする製造方法。
- [請求項35] 請求項23～34の何れか1項に記載の製造方法において、前記透光部材は、前記光硬化性樹脂に接して前記光電気混載基板上に所定高さで保持され、前記透光部材の前記縦型光導波路以外の部分が光照射されるように前記光硬化型樹脂を露光することによって、前記透光部材を前記光電気混載基板上に支持する支持部材を前記縦型光導波路と同時に形成することを特徴とする製造方法。
- [請求項36] 光信号を伝達する光導波路、電気信号を伝達する電気信号経路、電子回路、光変調器、受光器及び／又は光源が設けられた光電気混載基板を準備する工程と、
フォトマスクを前記光電気混載基板に対しアライメントし設置する工程と、
前記光電気混載基板と前記フォトマスクとの間に形成される空間に

光の照射によって硬化する光硬化性樹脂を供給する工程と、

前記光硬化性樹脂を前記フォトマスクを介して露光し、光信号の入出力経路となる縦型光導波路を形成する工程と、

未硬化の光硬化性樹脂を除去する工程と、

前記フォトマスクを取り外す工程と、

を含む、電気信号の入力又は出力を行うとともに前記縦型光導波路を介して光信号の入力又は出力を行うようにした、データ伝送用のモジュールに組み込まれて信号変換素子として使用されることを特徴とする光電気混載デバイスの製造方法。

[請求項37]

光信号を伝達する光導波路、電気信号を伝達する電気信号経路、及び電子回路が設けられるとともに、光変調器及び光源、及び／又は受光器が設けられた光電気混載基板の上に、前記光電気混載基板の光信号の入出力を担う特定部分を除いて覆う封止構造を設置する工程と、

ガラスウェハーを準備する工程と、

フォトマスクを準備し、前記ガラスウェハーと前記フォトマスクとの間に形成される空間に光硬化性樹脂を供給し、前記光硬化性樹脂を前記フォトマスクを介して露光することにより、前記ガラスウェハー上に光導波路を複数同時に形成し、クラッド部材を充填・硬化して、前記ガラスウェハー上に縦型光導波路を複数形成する工程と、

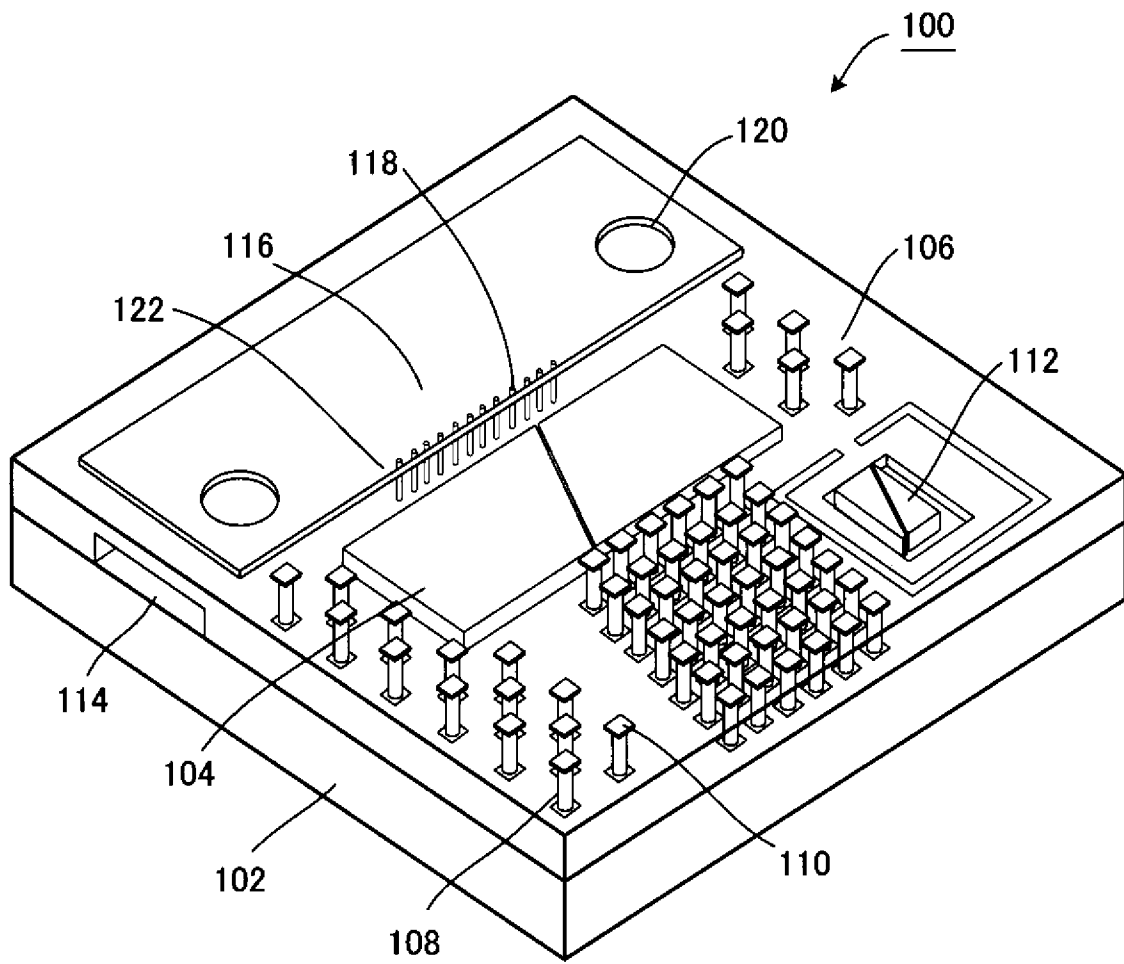
前記縦型光導波路が複数形成されたガラスウェハーをダイシングし、個々の縦型光導波路ユニットを形成する工程と、

前記縦型光導波路ユニットを、前記縦型光導波路が形成された面の裏面が光学フラット面として上面になるような状態で前記光電気混載基板の光信号の入出力を担う前記特定部分に組み込む工程と、

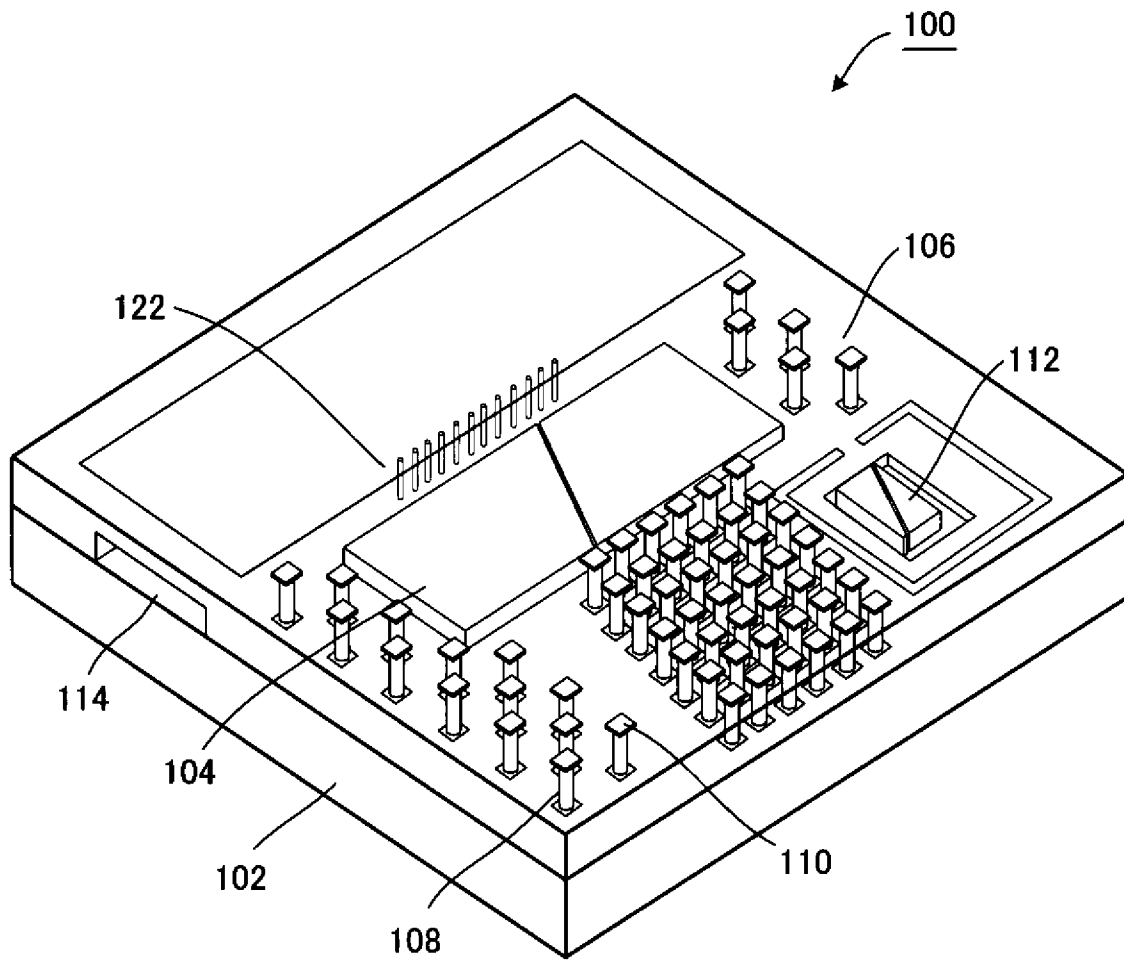
を含む、電気信号の入力又は出力を行うとともに前記縦型光導波路を介して光信号の入力又は出力を行うようにした、データ伝送用のモジュールに組み込まれて信号変換素子として使用されることを特徴とする光電気混載デバイスの製造方法。

- [請求項38] 請求項23～37の何れか1項に記載の製造方法において、
前記電気信号経路に接続される1又は複数の導電部材及び前記導電部材の頂部にそれぞれ設けられた1又は複数の電気接続部を備え、
前記光学フラット面の位置が前記電気接続部の頂部を下回らない構成とされ、これにより、前記縦型光導波路との間で光信号を伝達する光導波路が設けられた光コネクタを前記光学フラット面に載置する際に、前記1又は複数の電気接続部に一括接続され電気信号を外部に入出力するブリッジ基板と前記光コネクタとの衝突が回避されることを特徴とする光電気混載デバイスの製造方法。
- [請求項39] 請求項23～38の何れか1項に記載の製造方法において、前記縦型光導波路が複数の光導波路で構成されていることを特徴とする製造方法。
- [請求項40] 請求項39に記載の製造方法において、前記複数の光導波路は、円筒形状であることを特徴とする製造方法。
- [請求項41] 請求項39に記載の製造方法において、前記複数の光導波路は、前記光導波路に向かって直径が絞られていくテーパ形状、又は、前記光学フラット面に向かって直径が絞られていく逆テーパ形状であることを特徴とする製造方法。
- [請求項42] 請求項39に記載の製造方法において、前記複数の光導波路は、軸が傾斜していることを特徴とする製造方法。
- [請求項43] 請求項42に記載の製造方法において、前記複数の光導波路は、斜円筒形状、若しくは、軸が傾斜したテーパ形状又は逆テーパ形状であることを特徴とする製造方法。

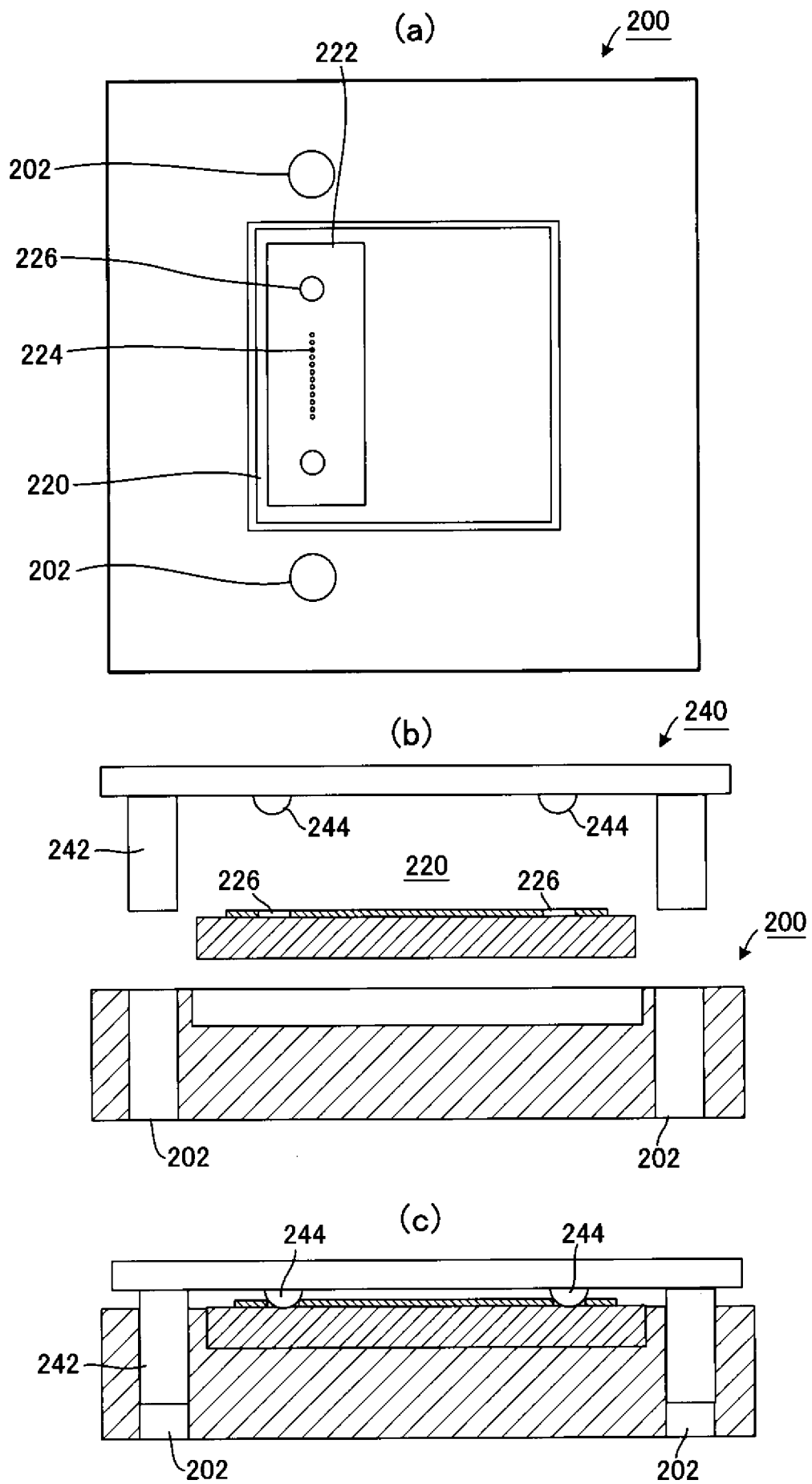
[図1A]



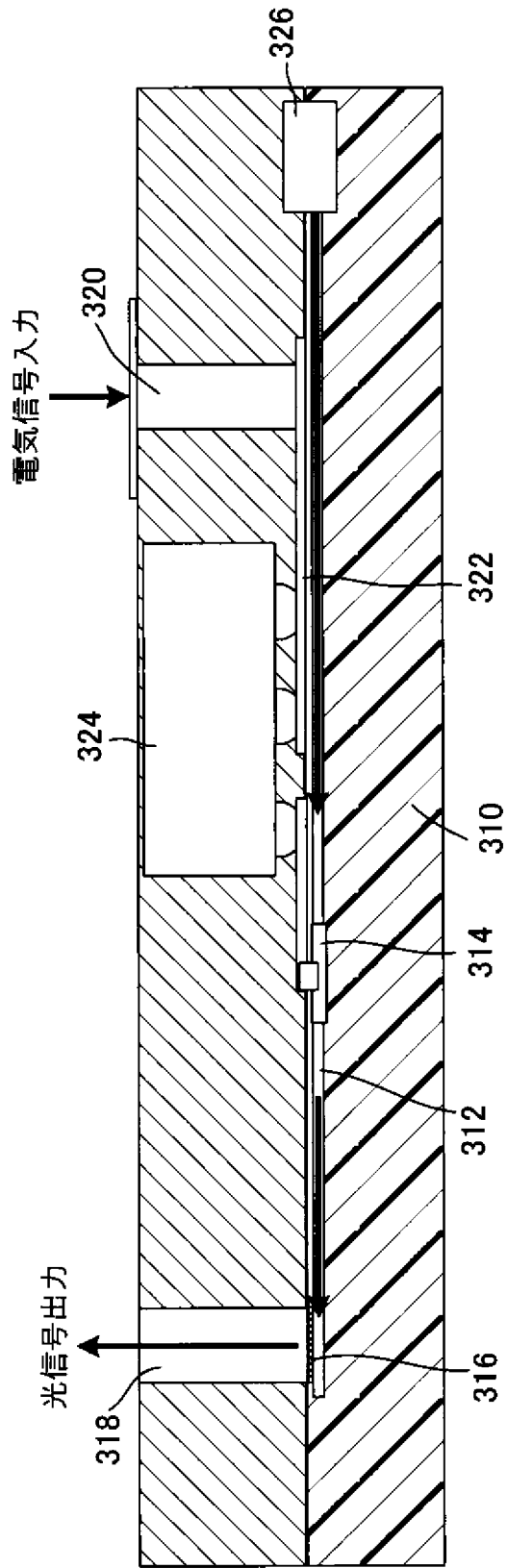
[図1B]



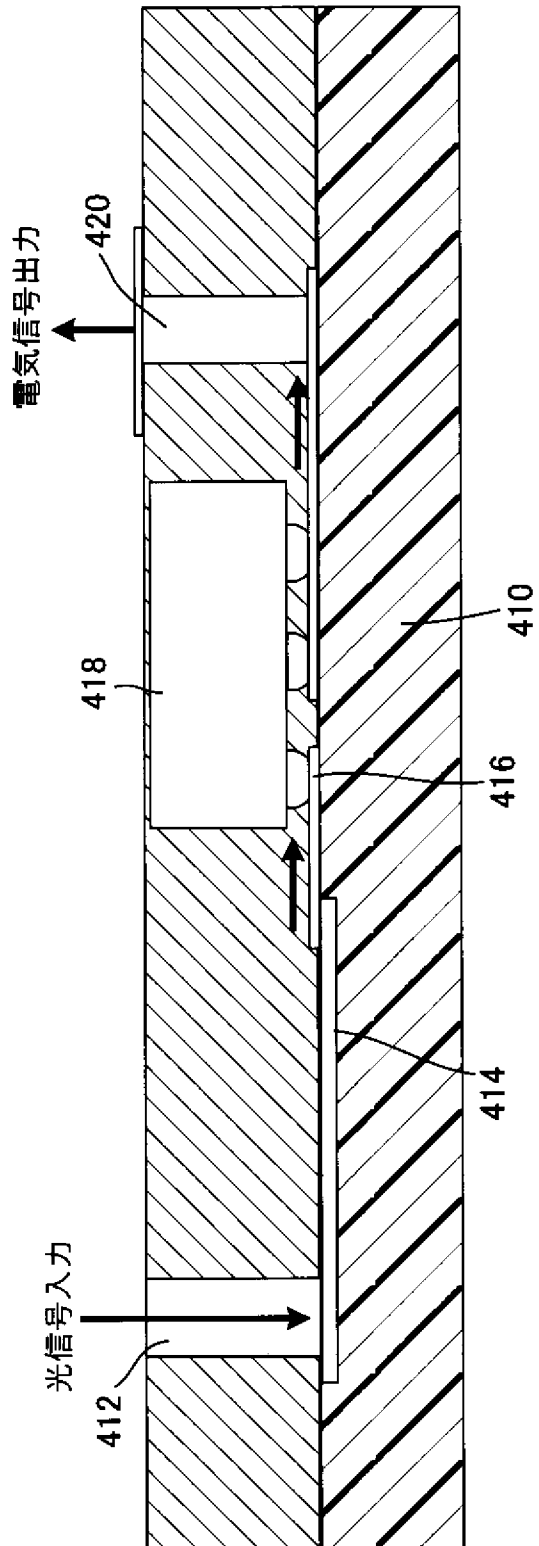
[図2]



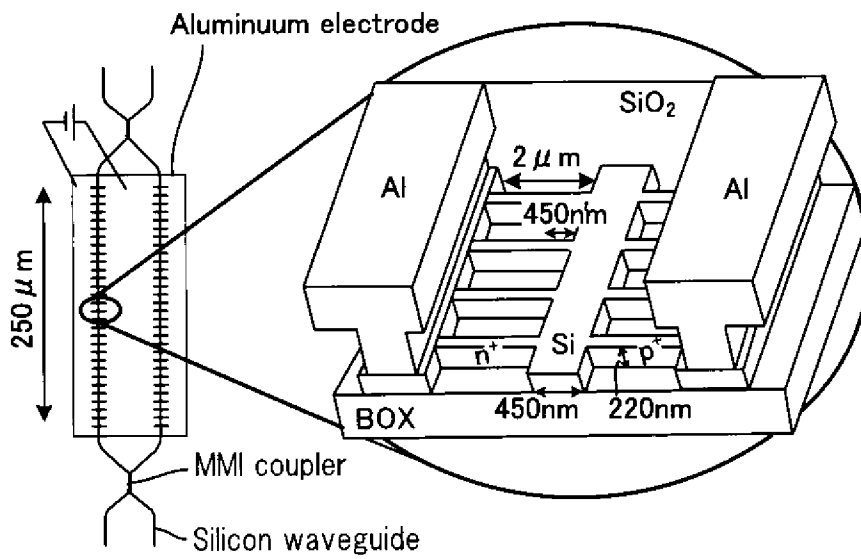
[図3]



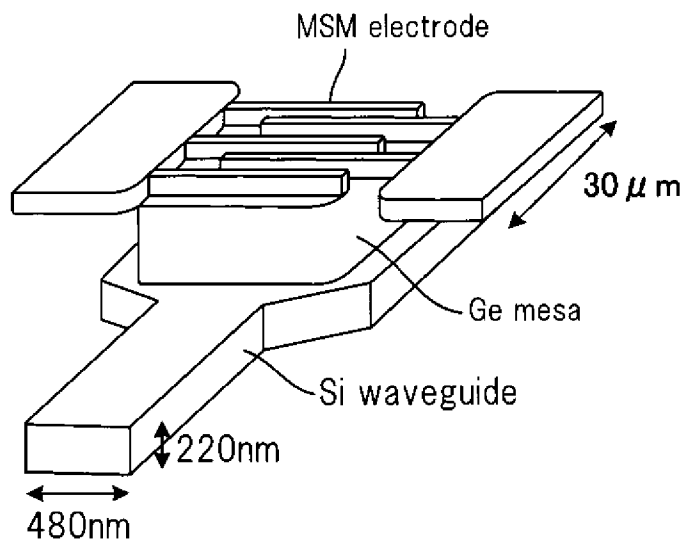
[図4]



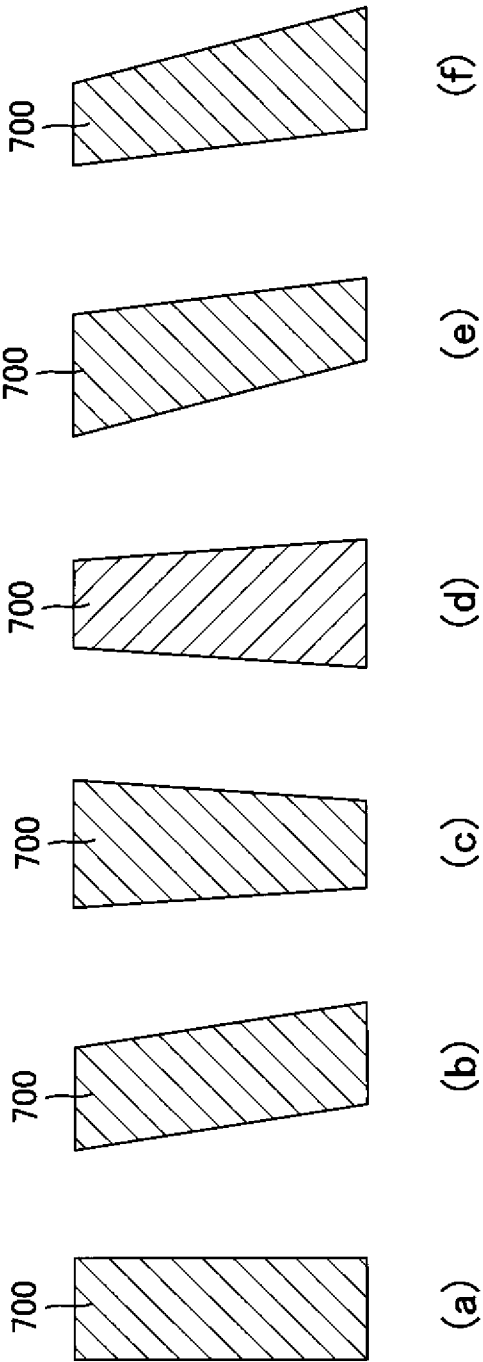
[図5]



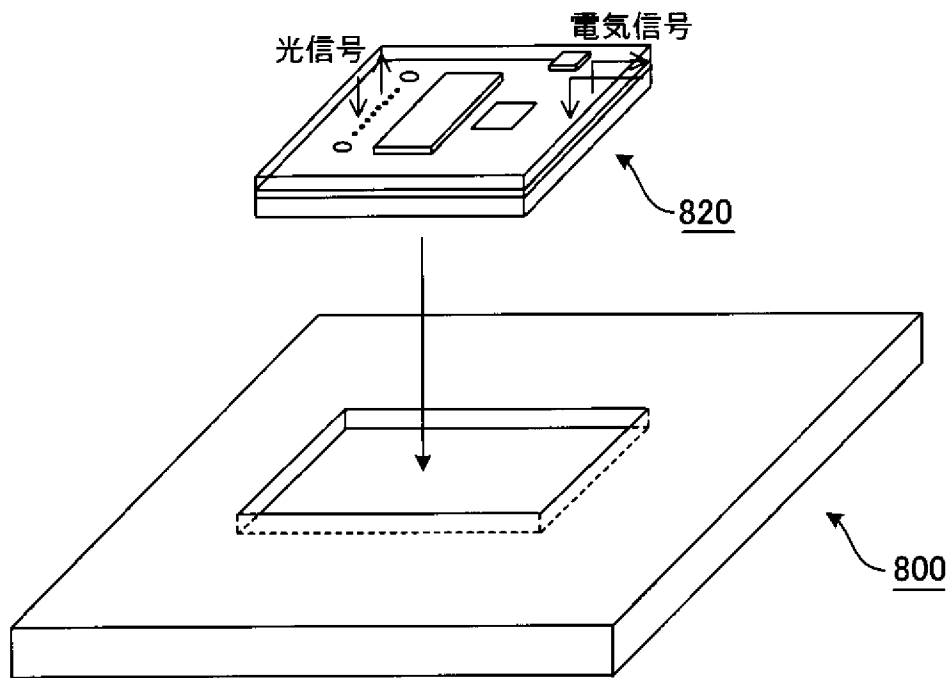
[図6]



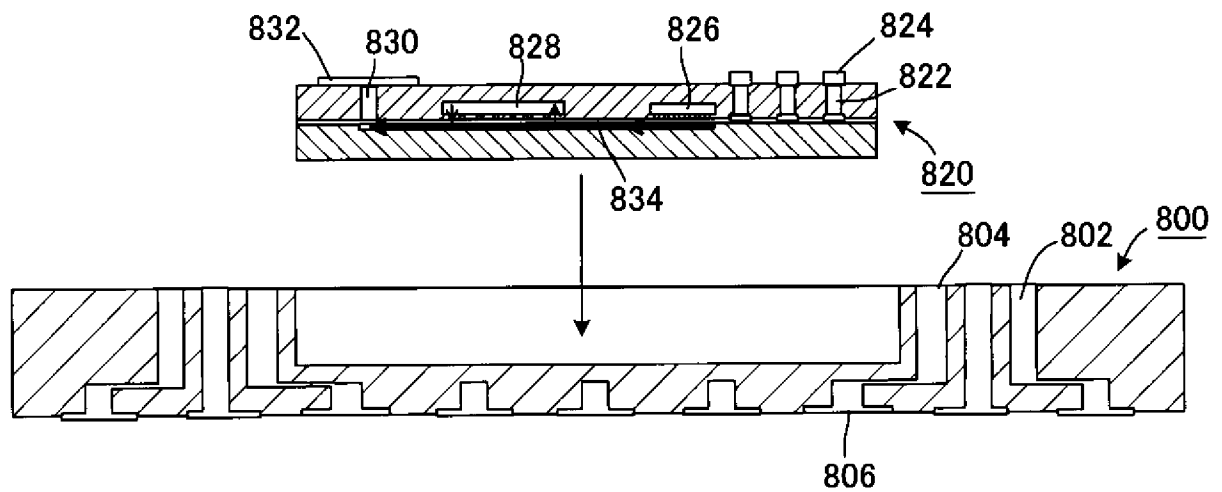
[図7]



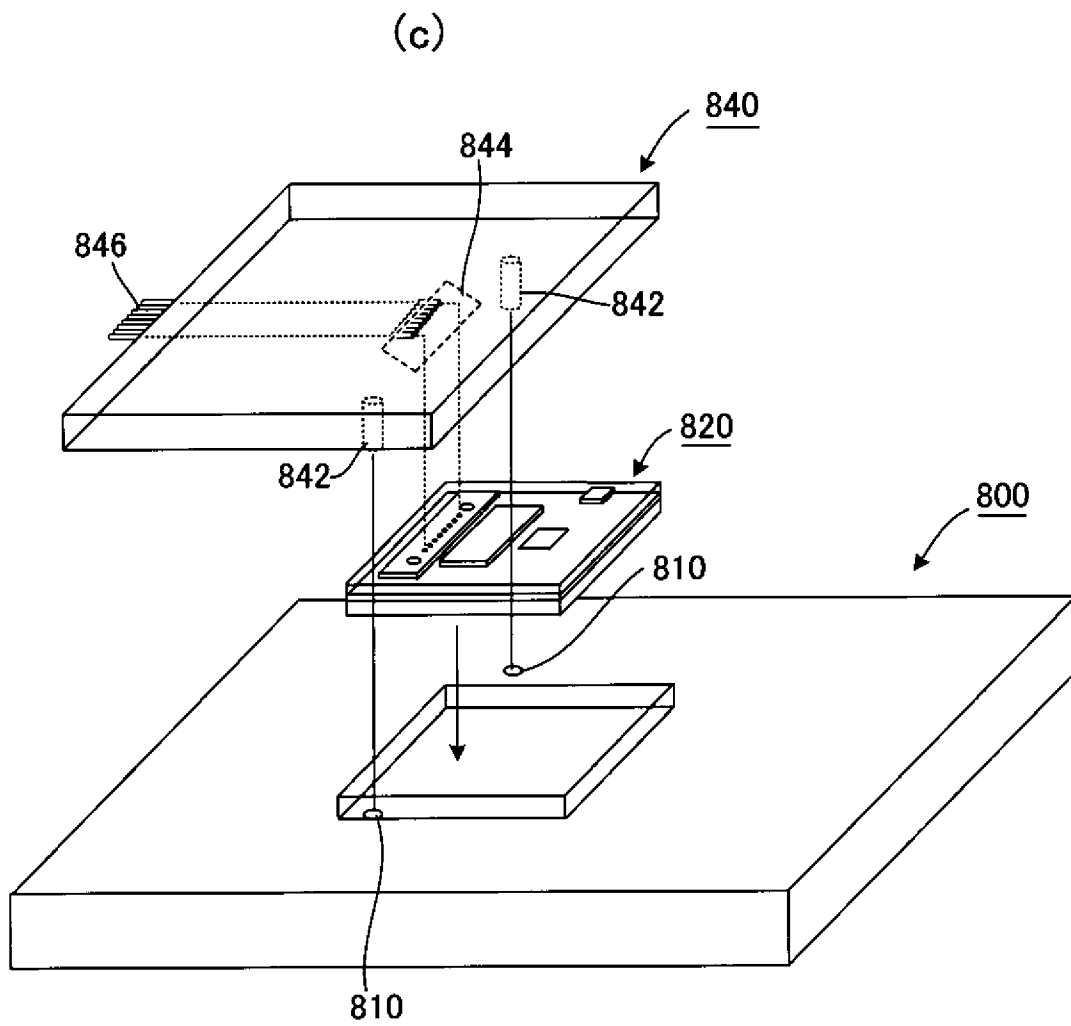
[図8a]



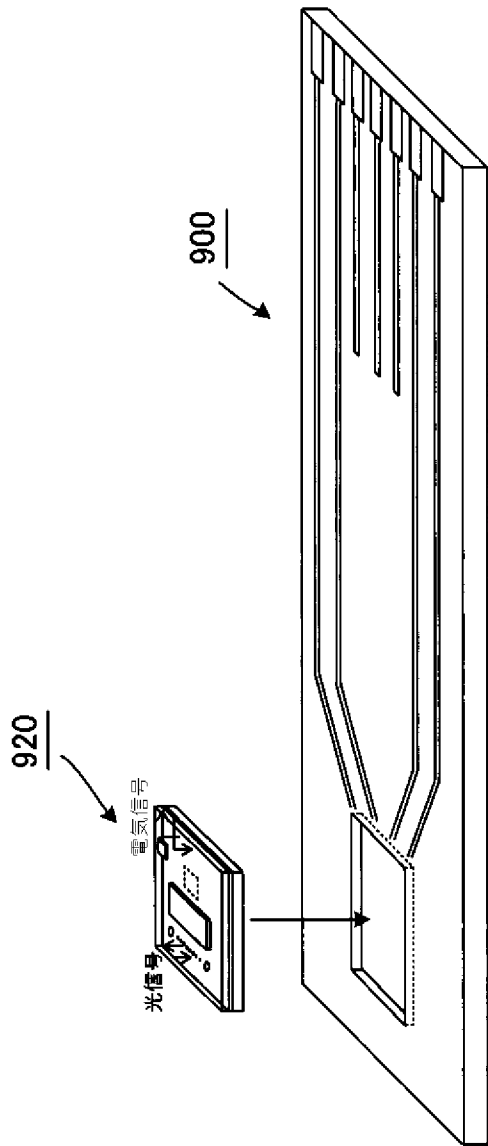
[図8b]



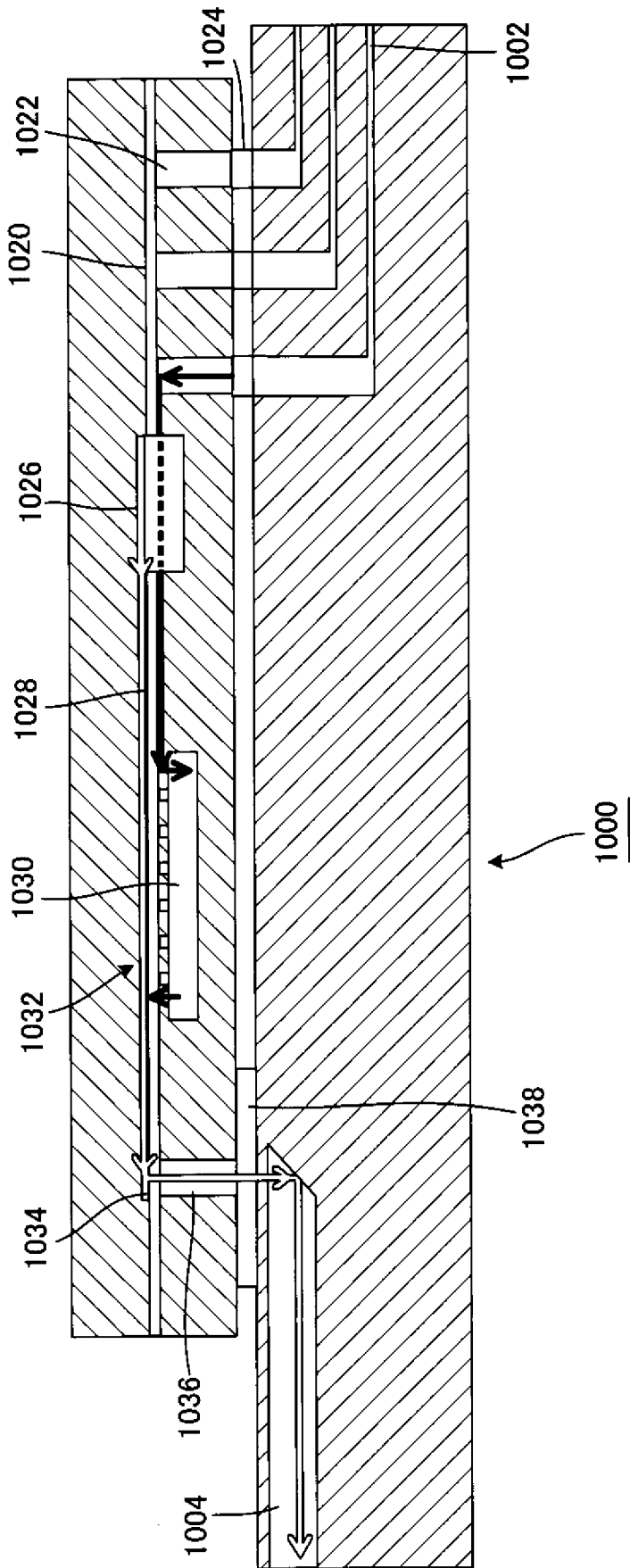
[図8c]



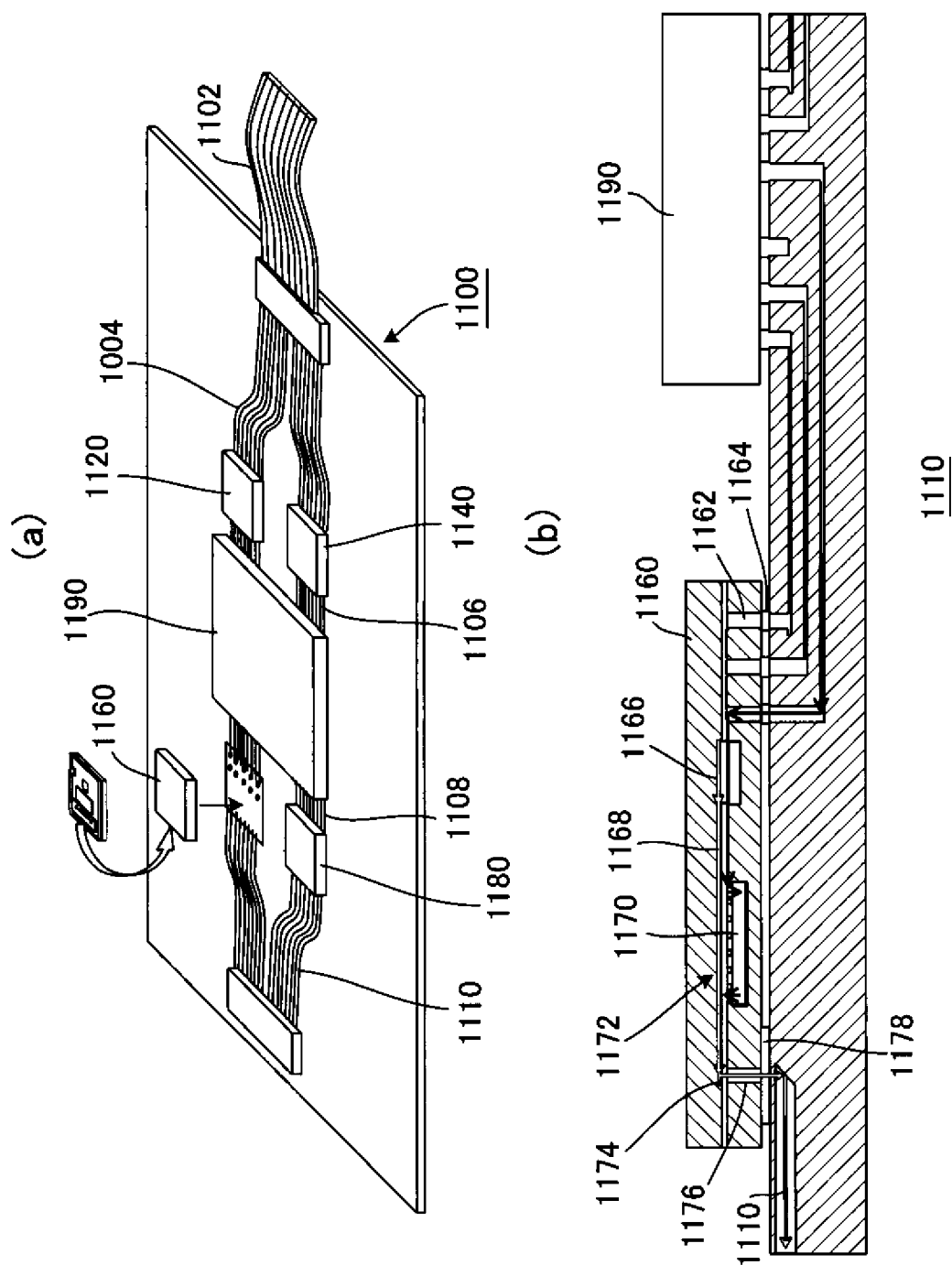
[図9]



[図10]



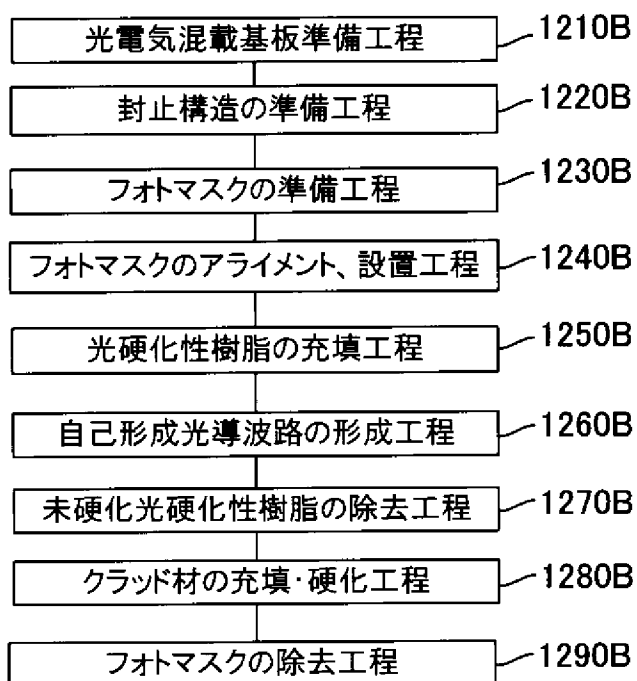
[図11]



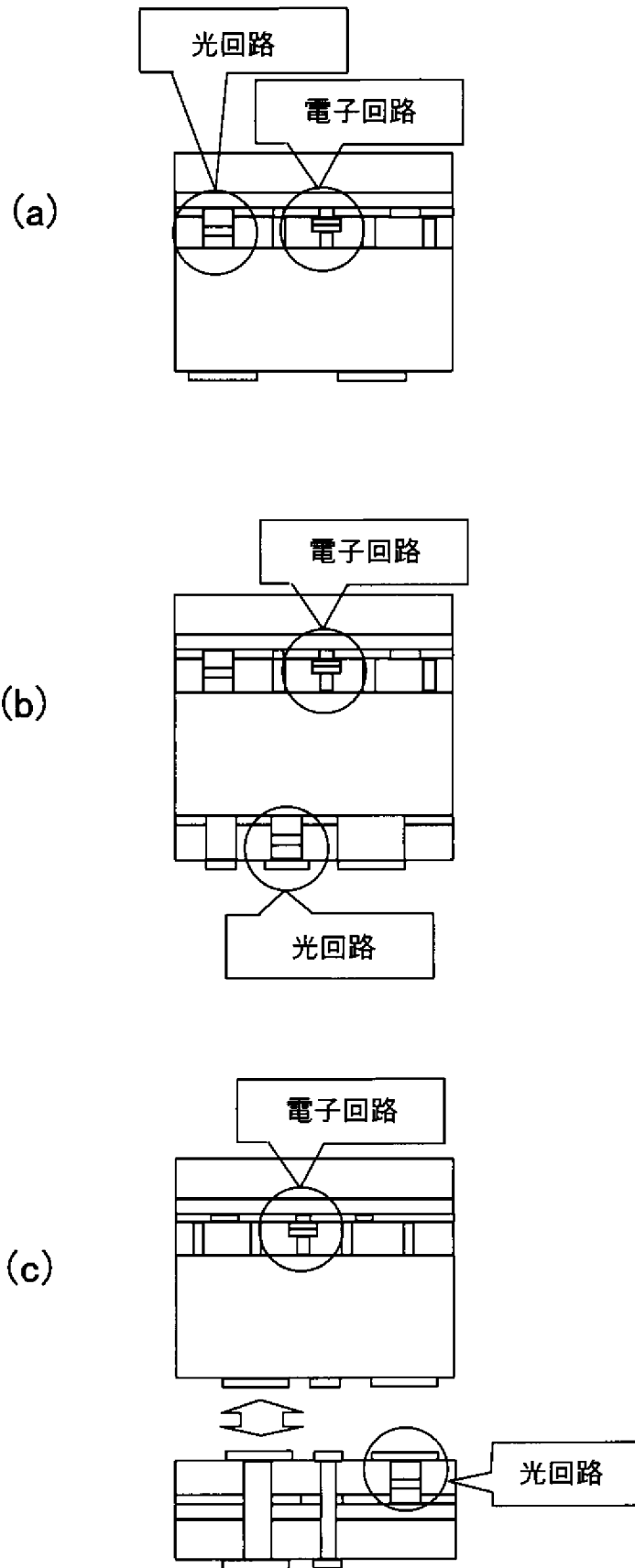
[図12A]



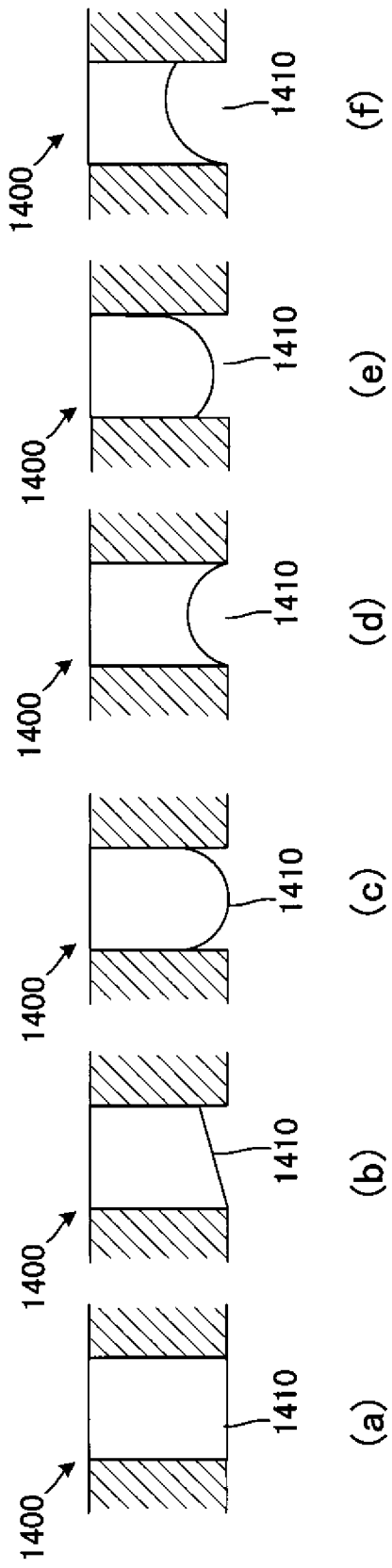
[図12B]



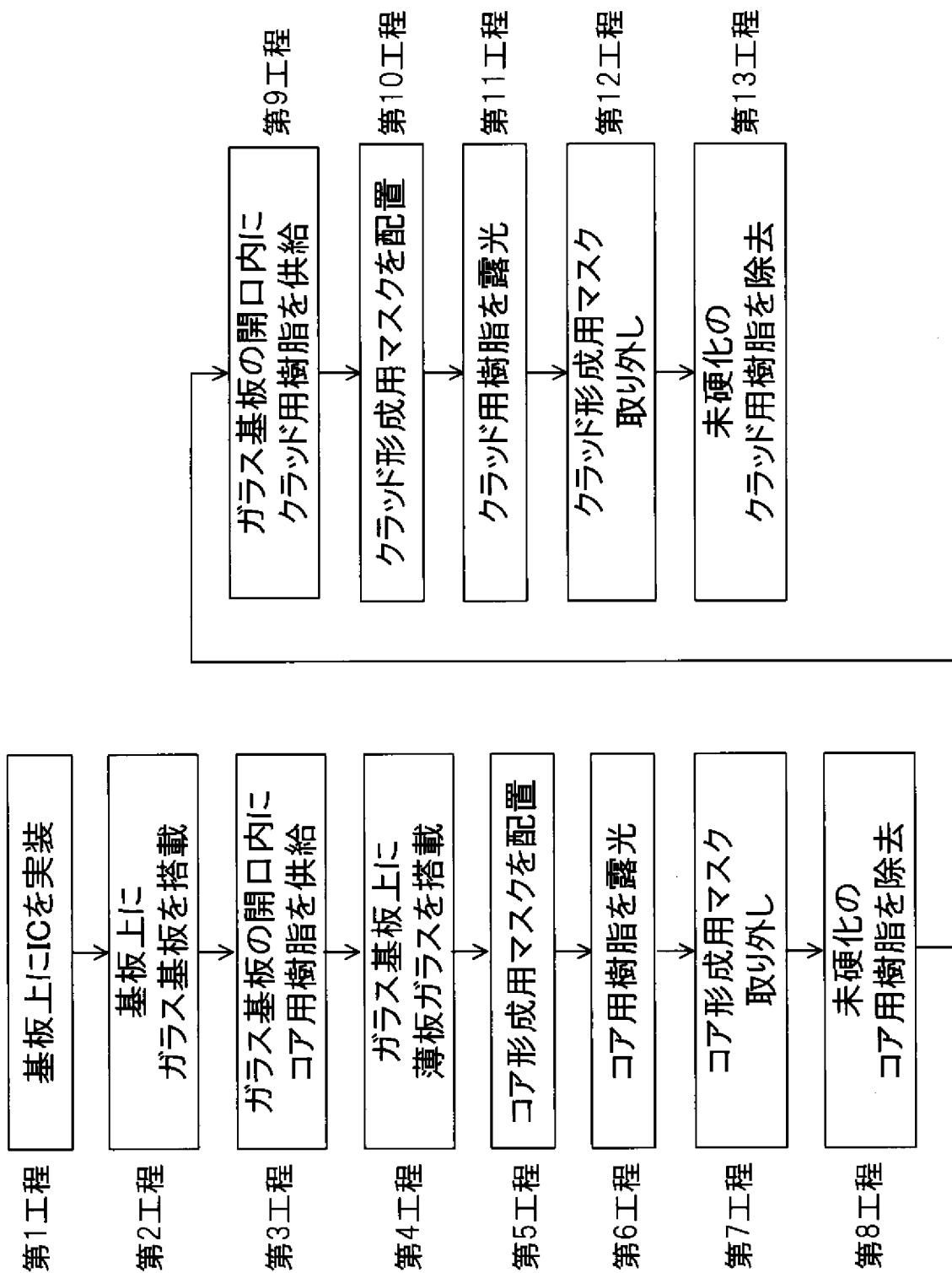
[図13]



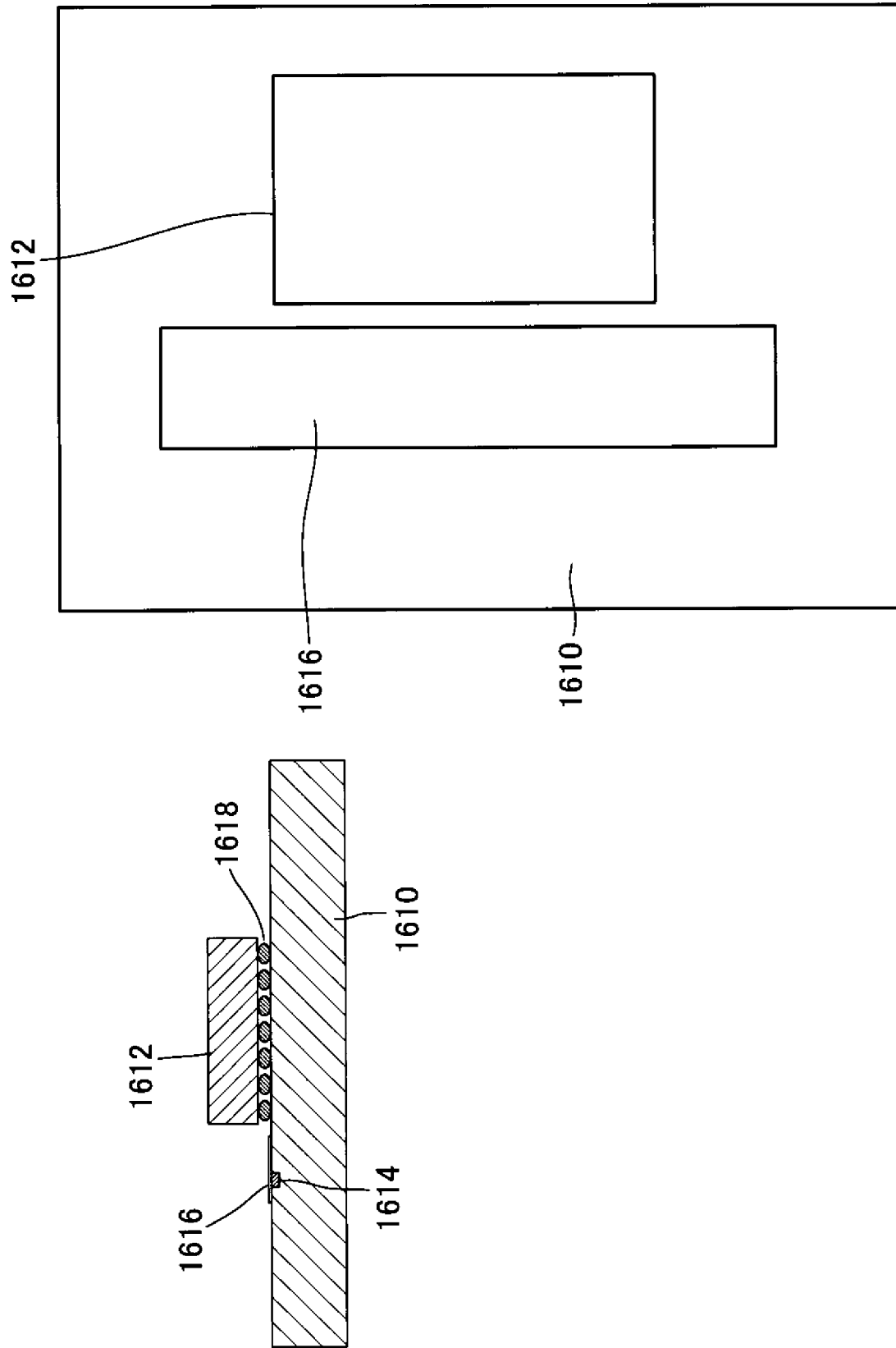
[図14]



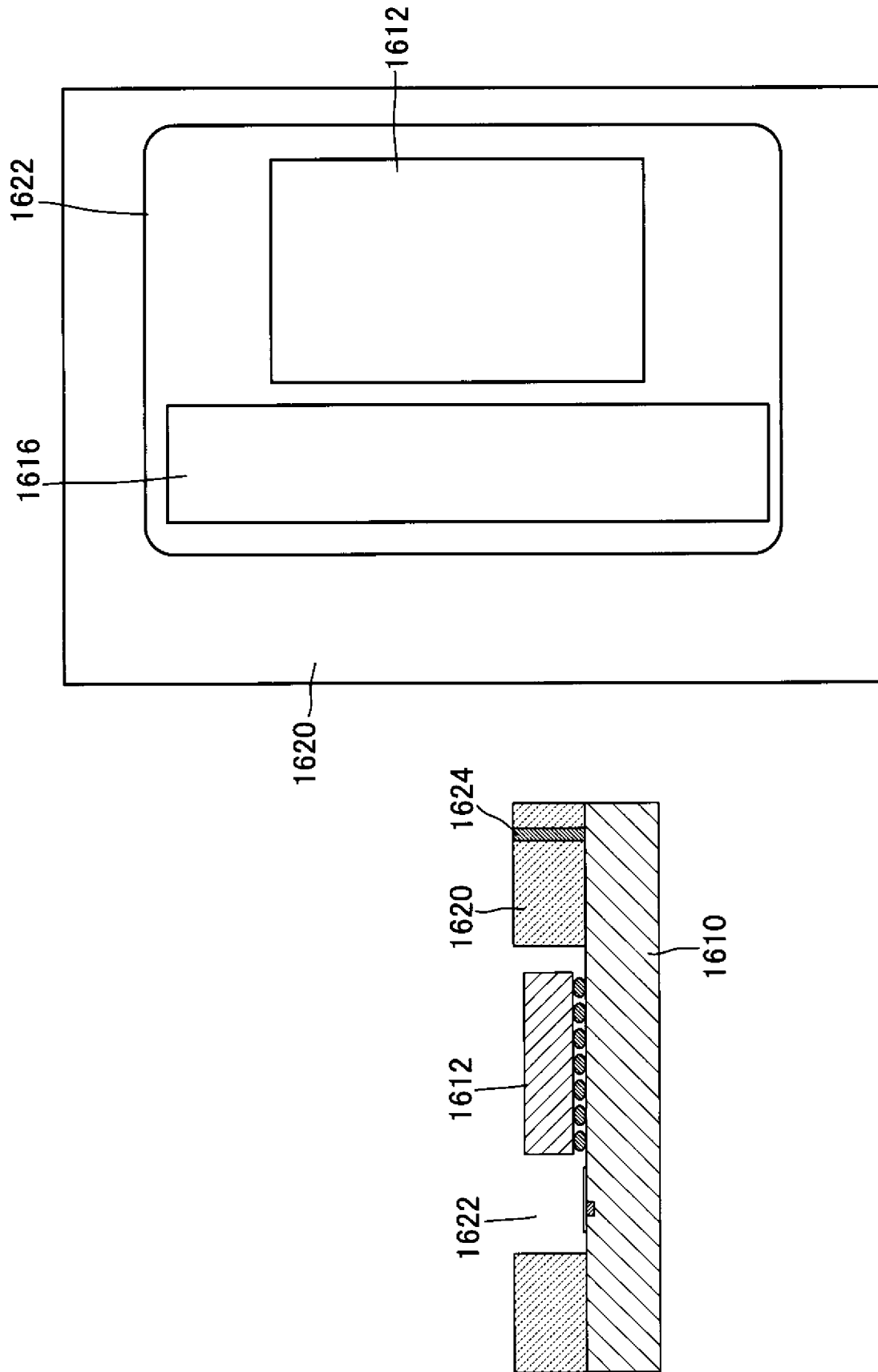
[図15]



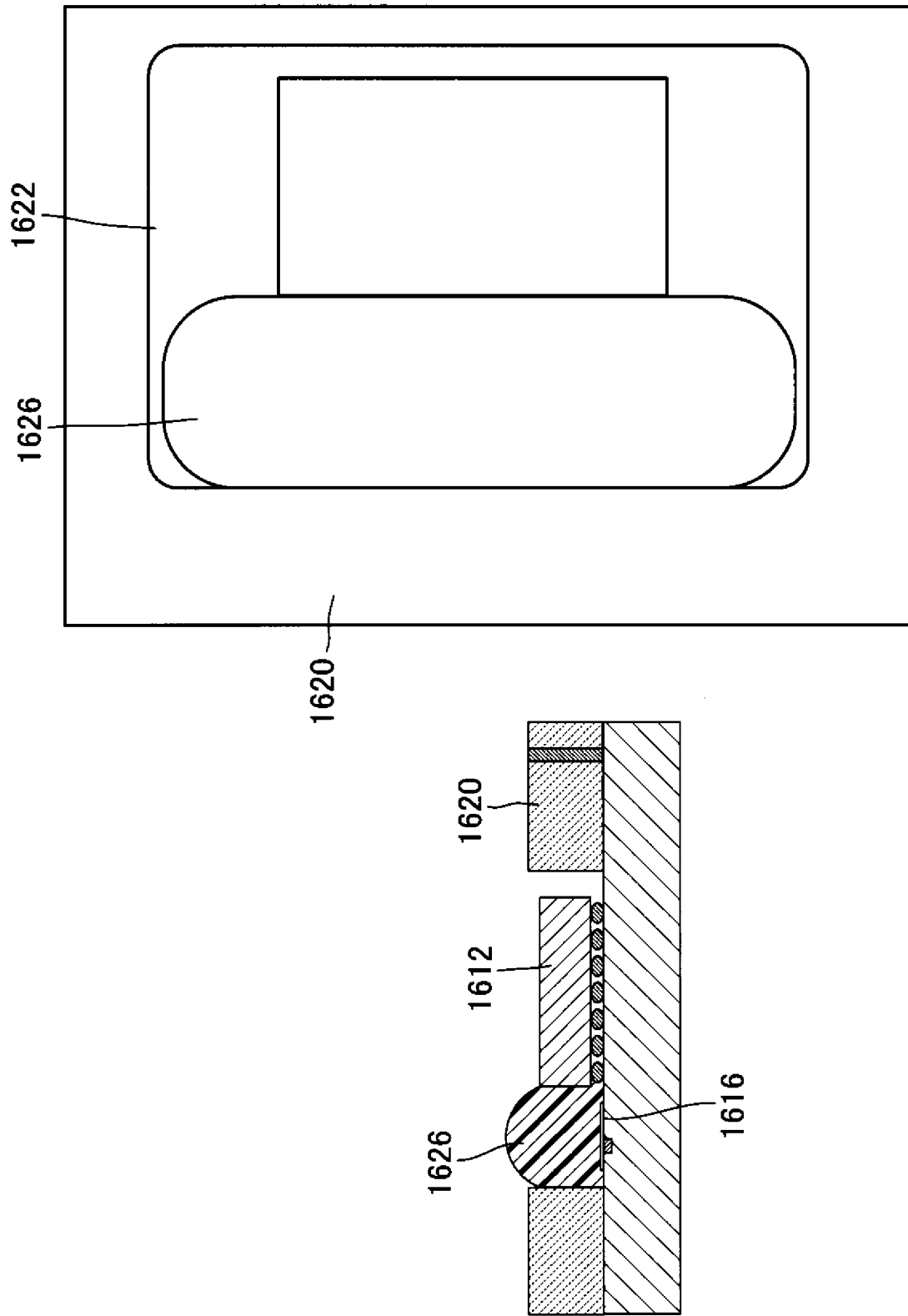
[図16]



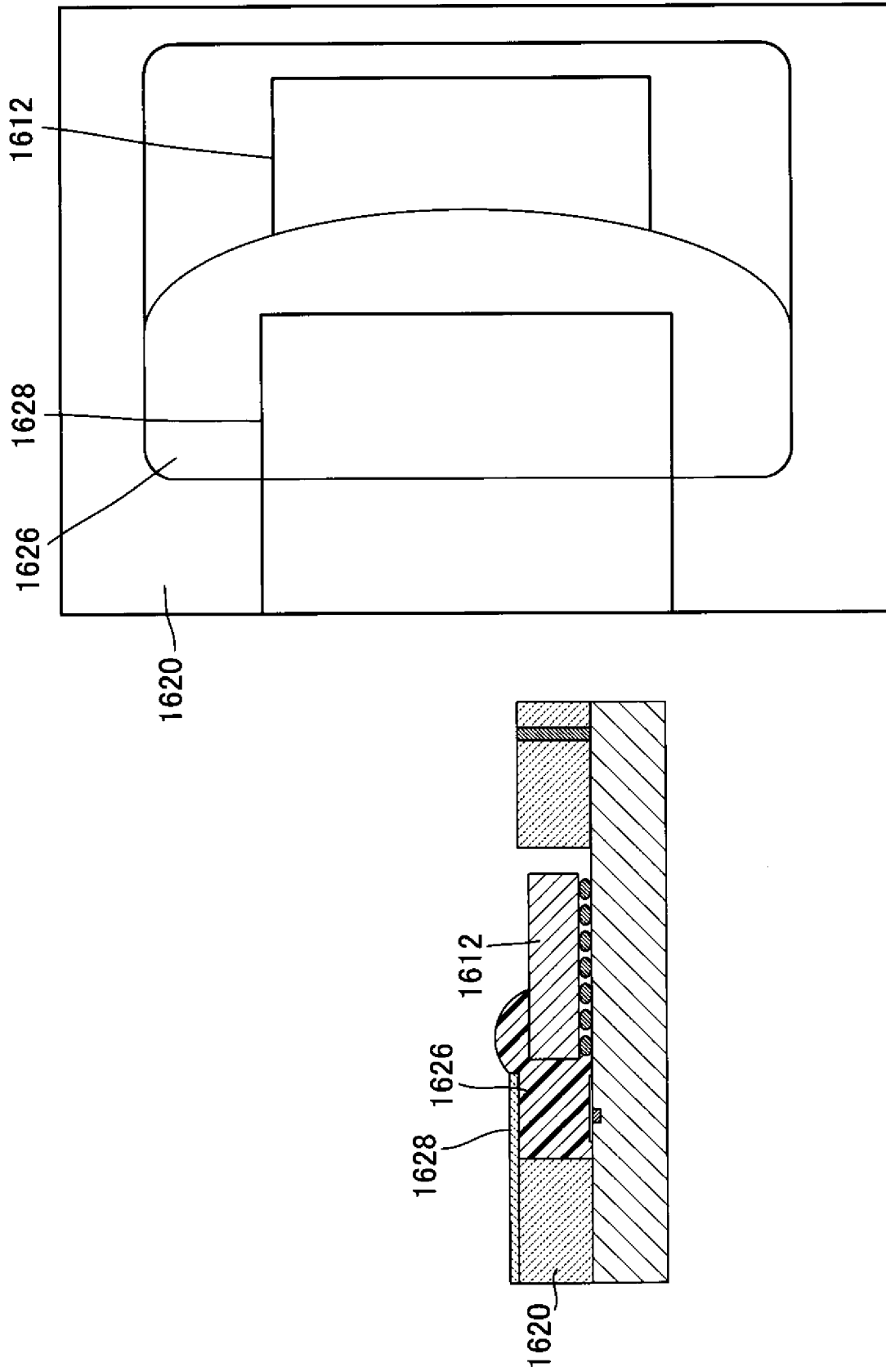
[図17]



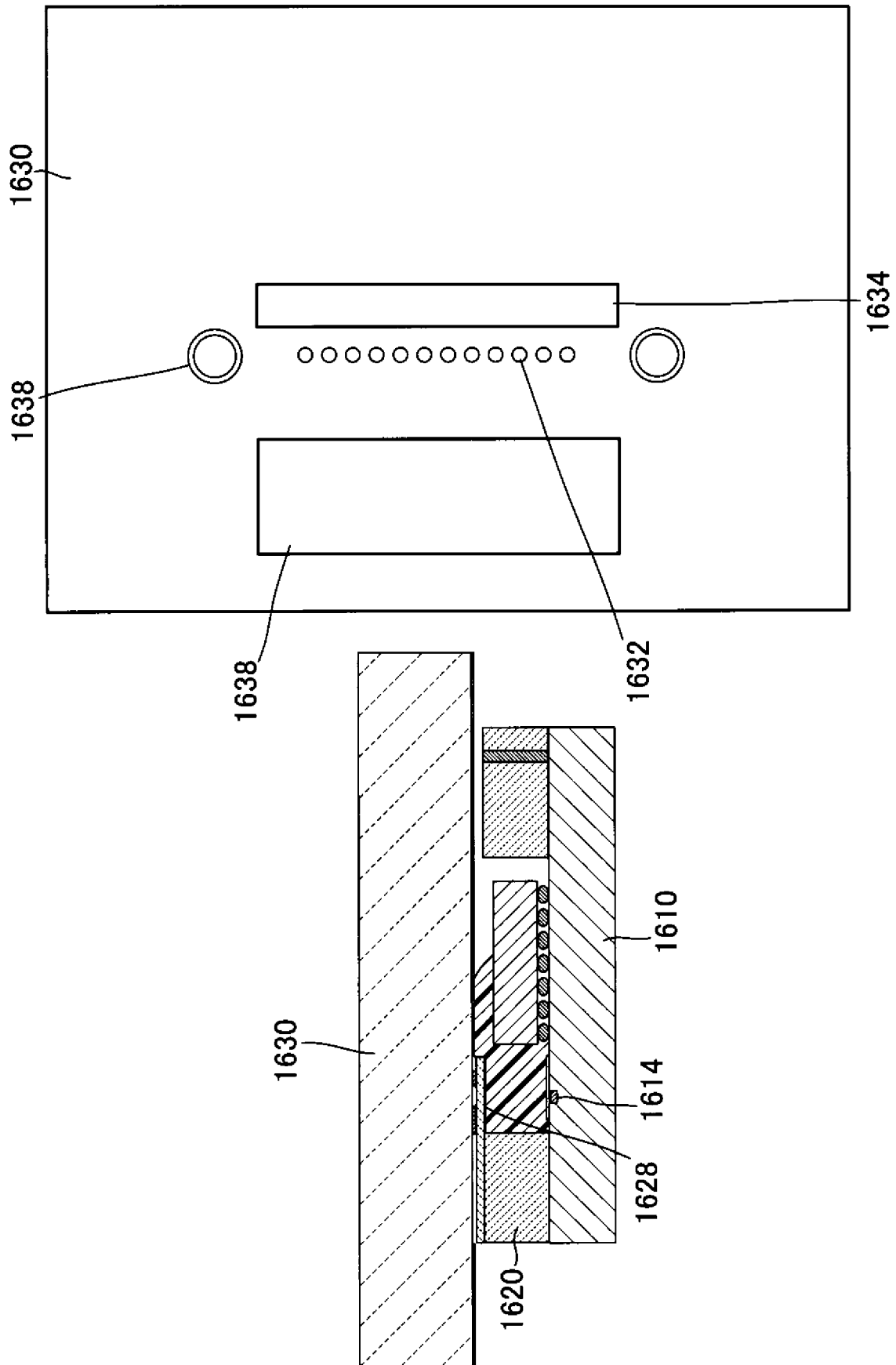
[図18]



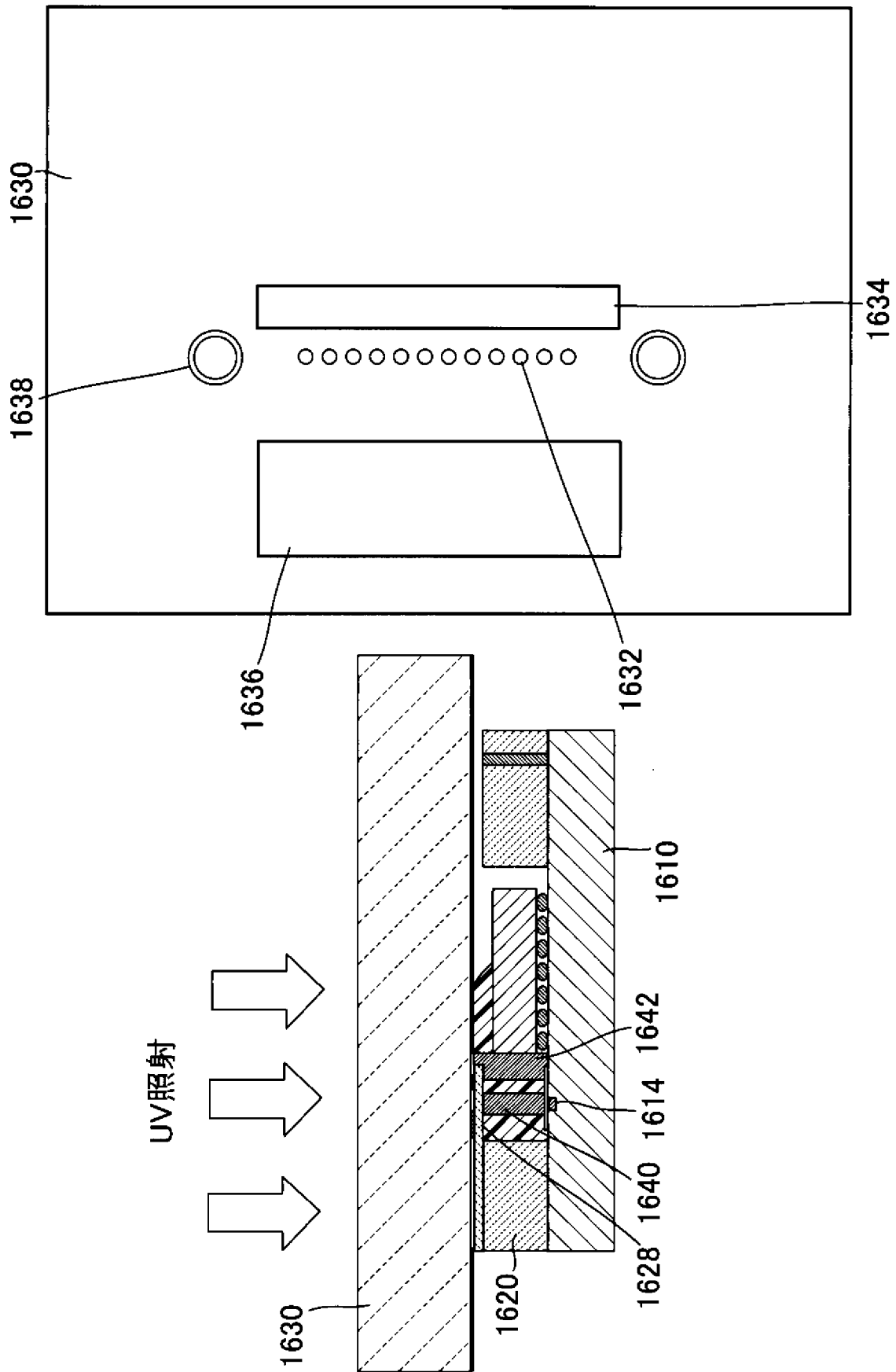
[図19]



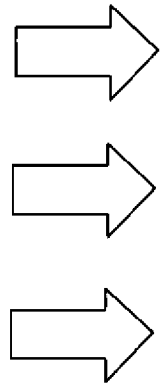
[図20]



[図21]



UV照射



1630

1620

1628

1640

1614

1642

1610

1632

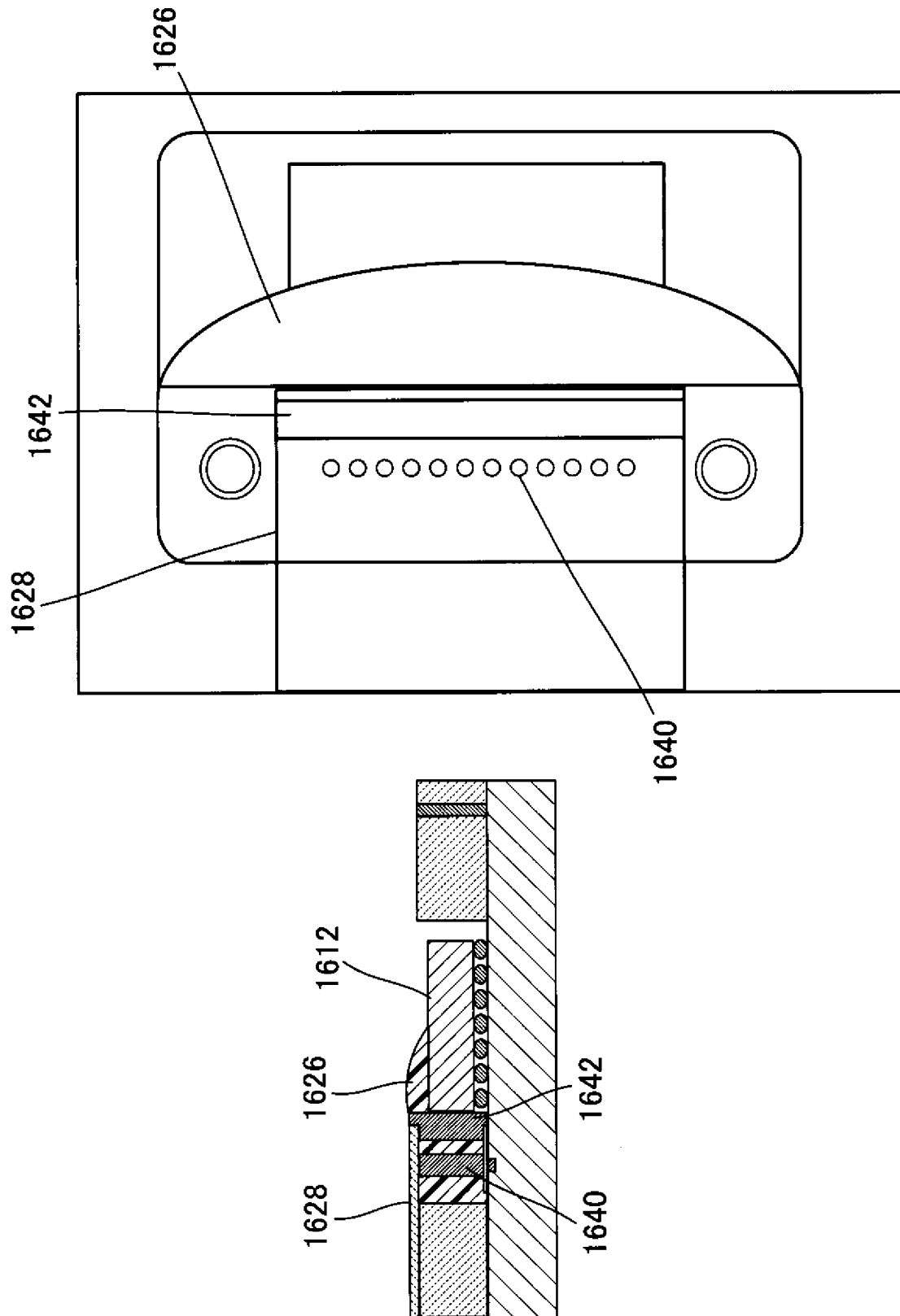
1636

1638

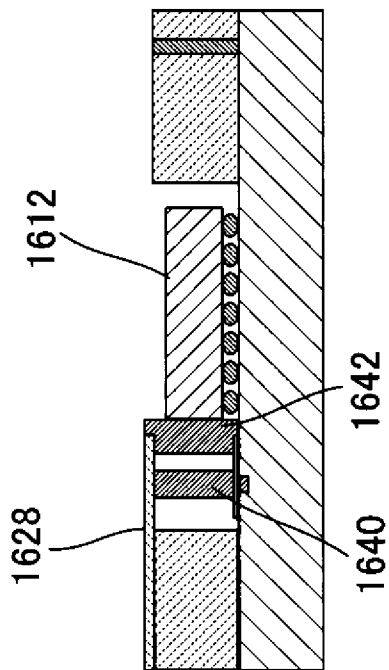
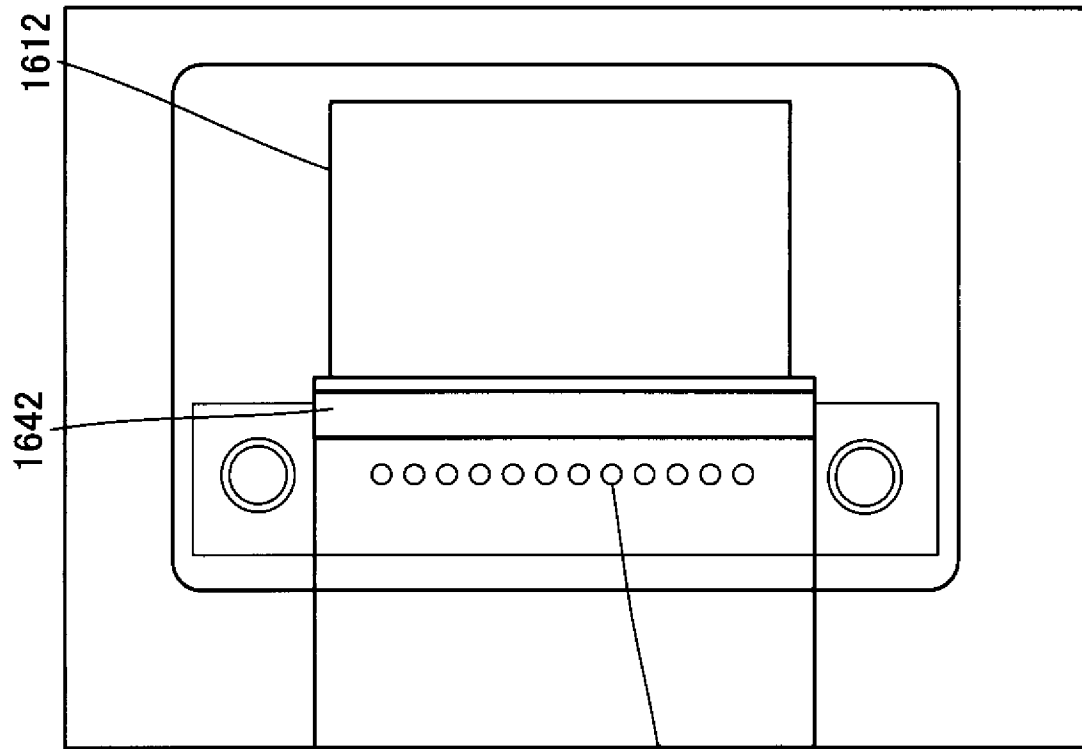
1630

1634

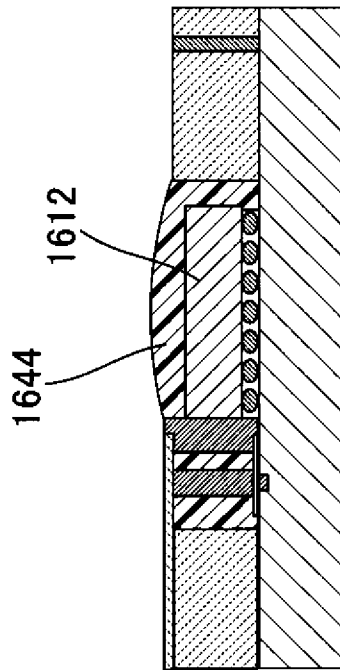
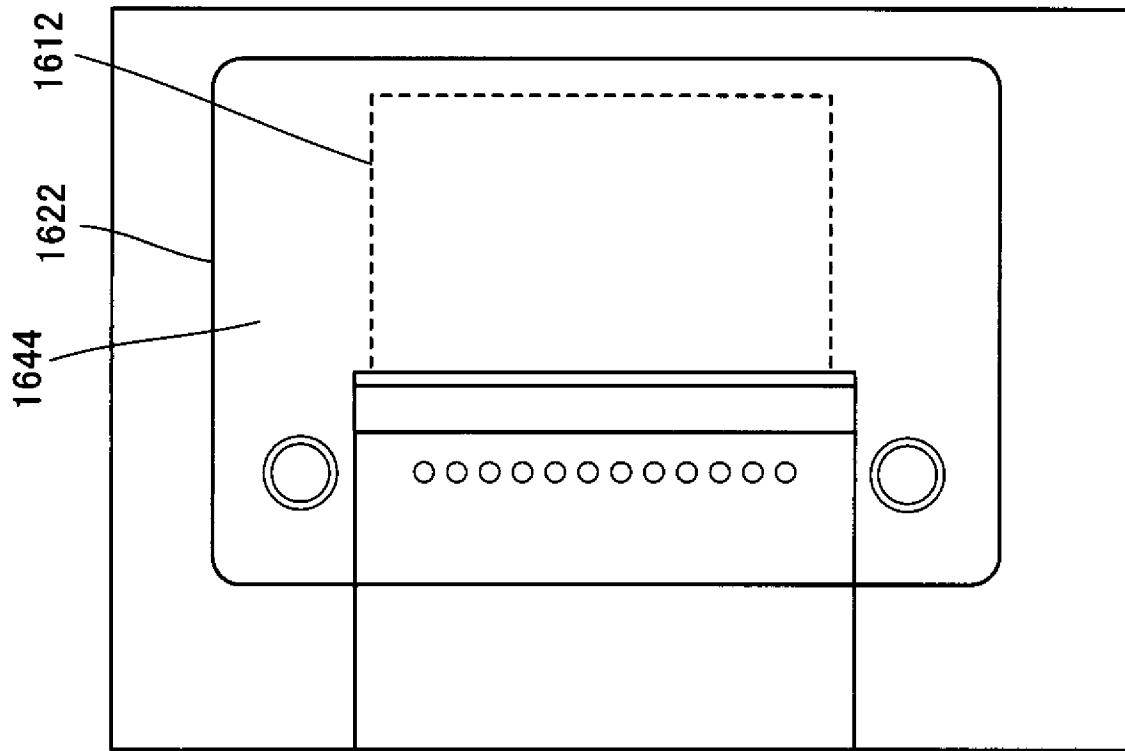
[図22]



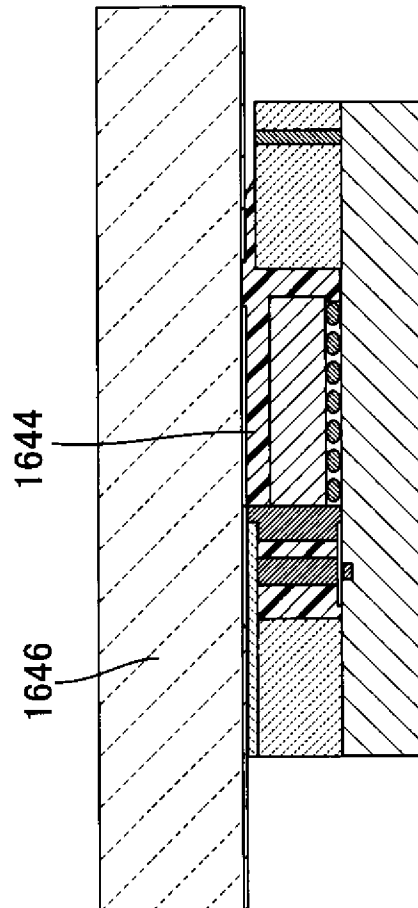
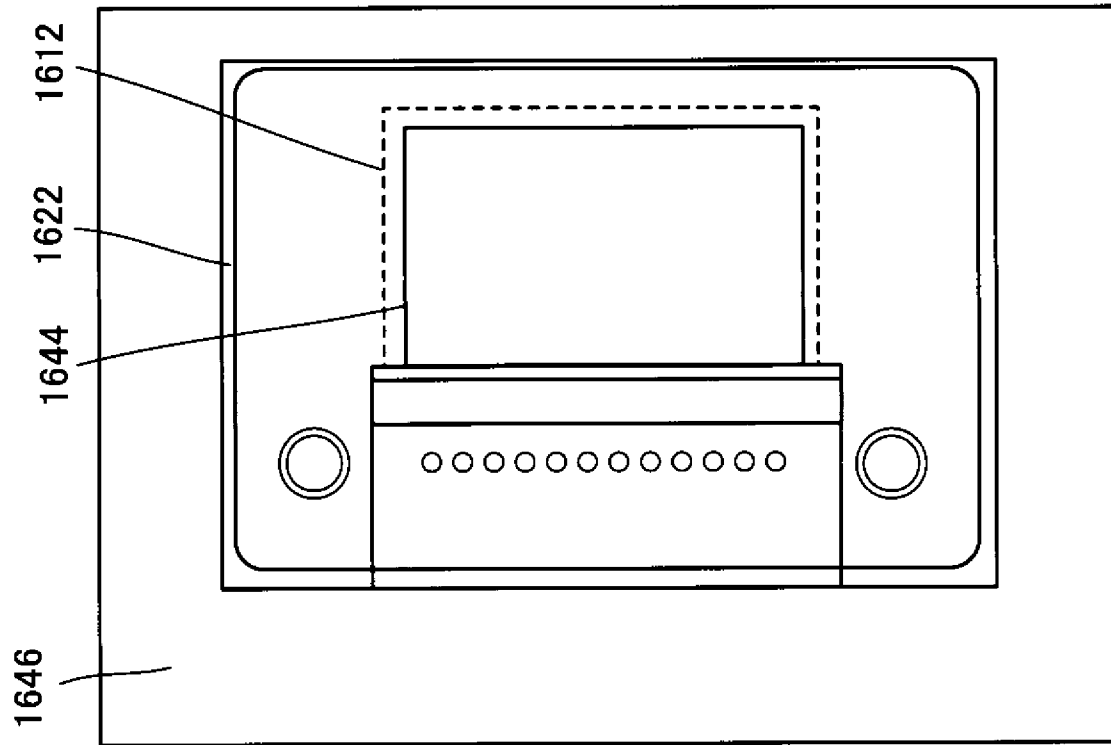
[図23]



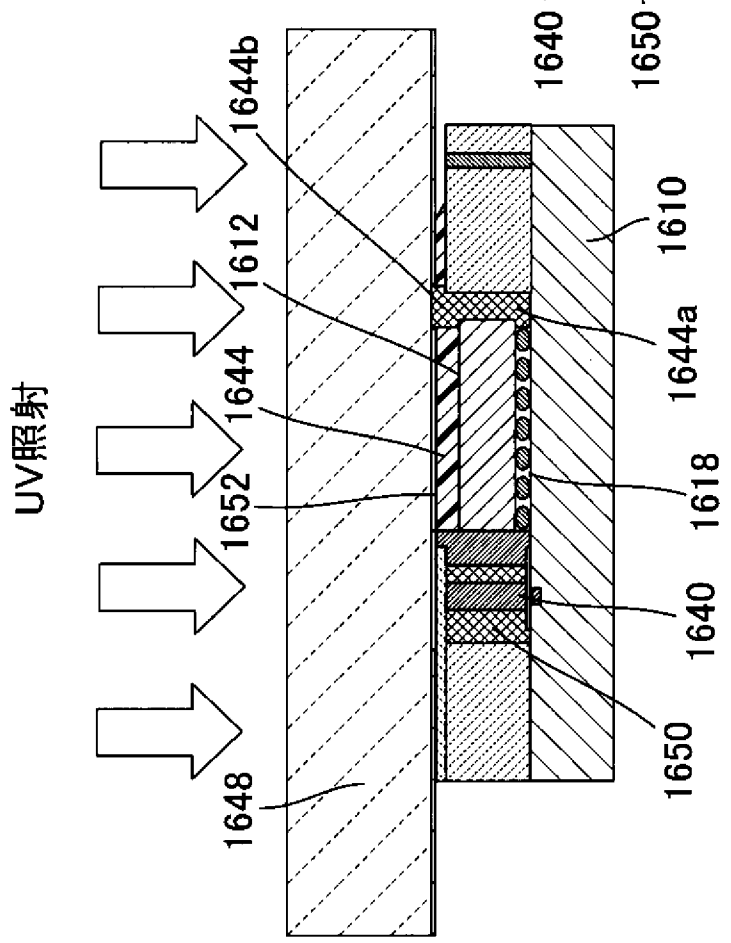
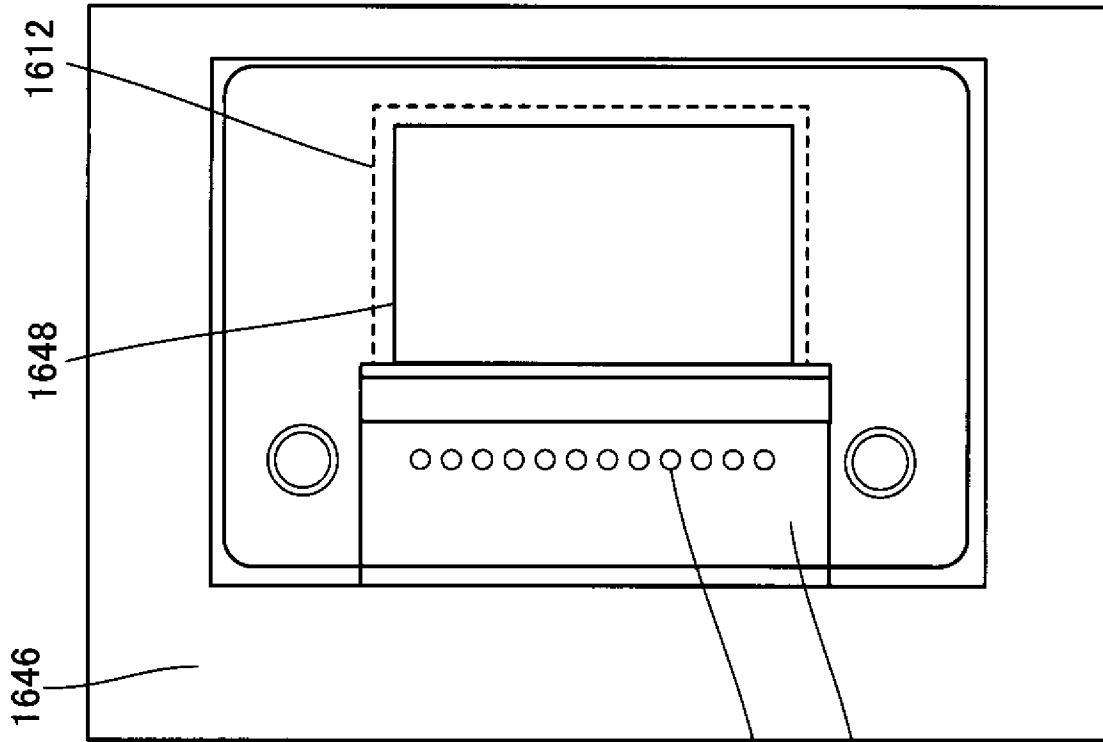
[図24]



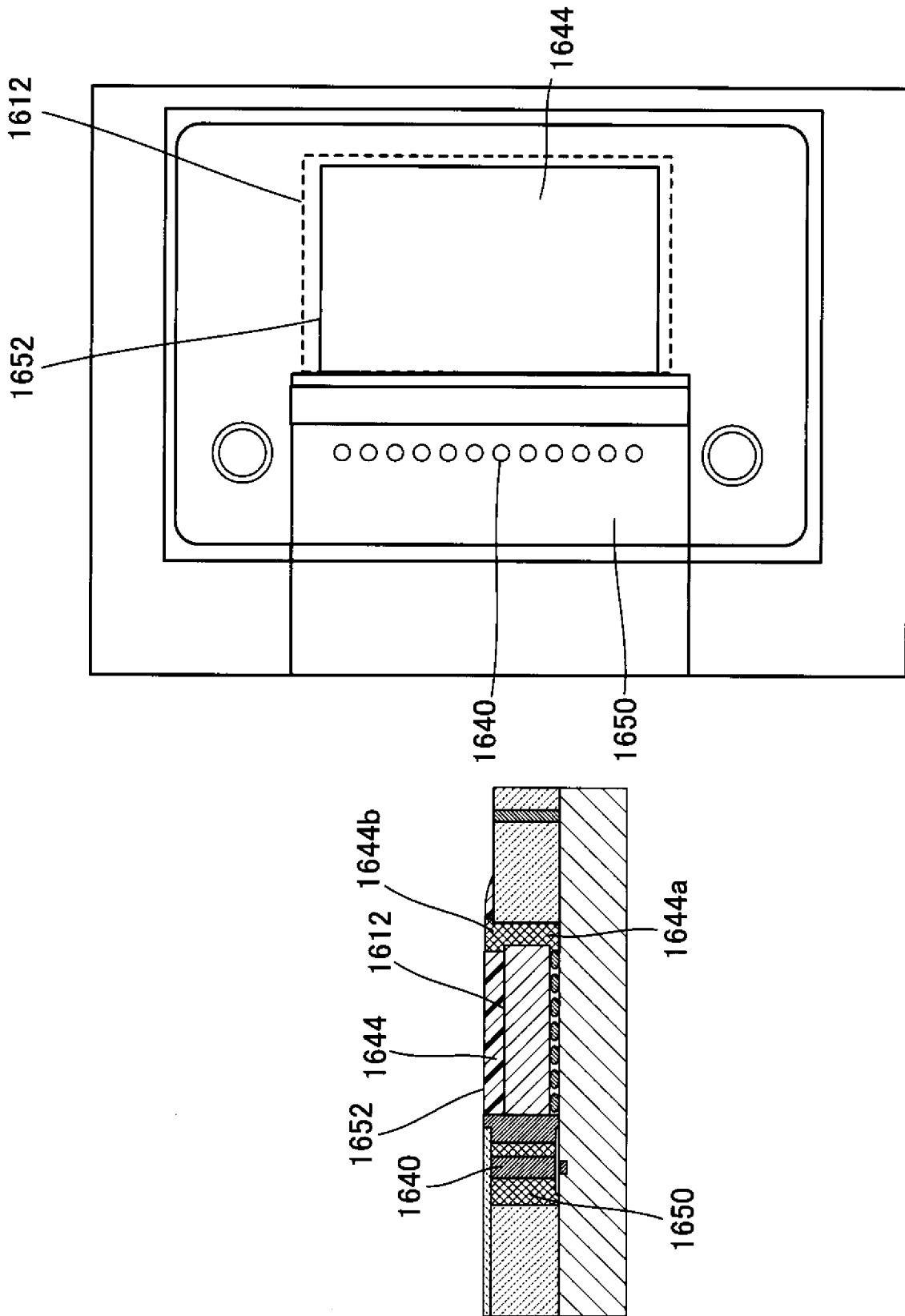
[図25]



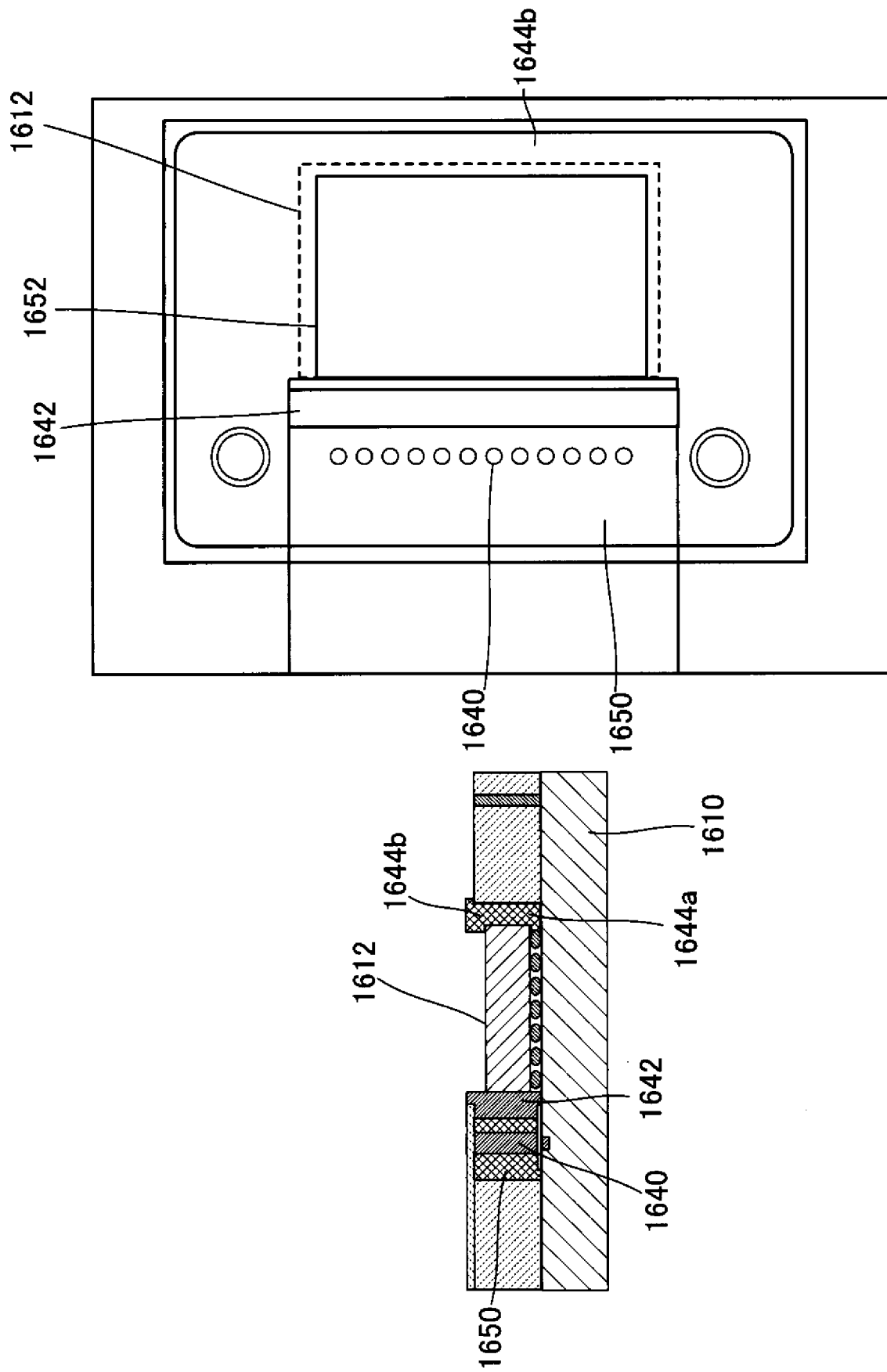
[図26]



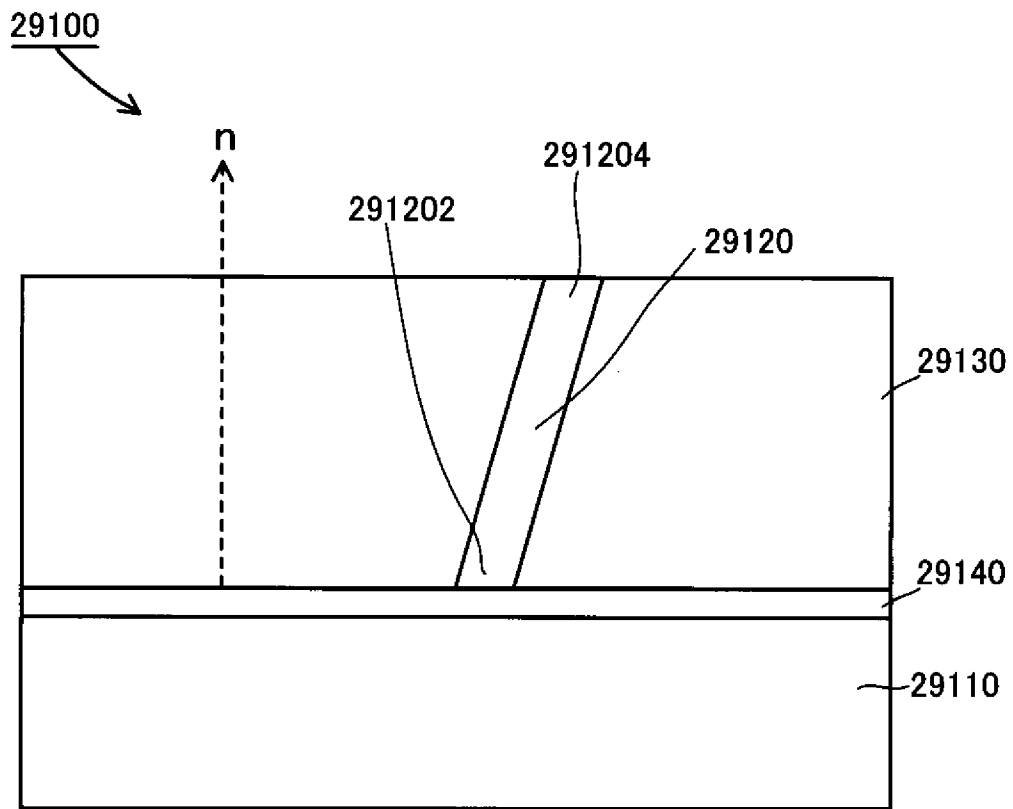
[図27]



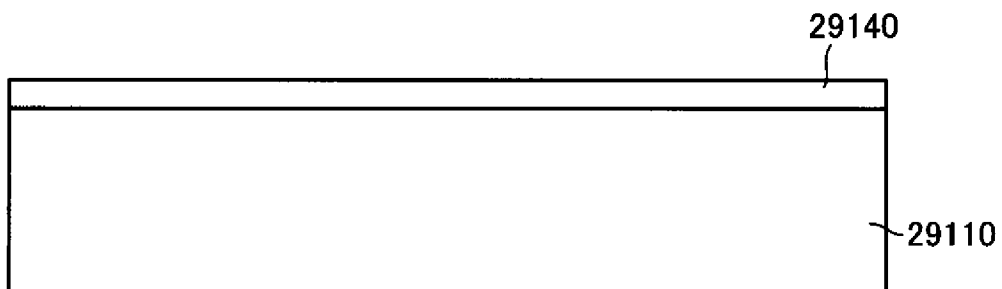
[図28]



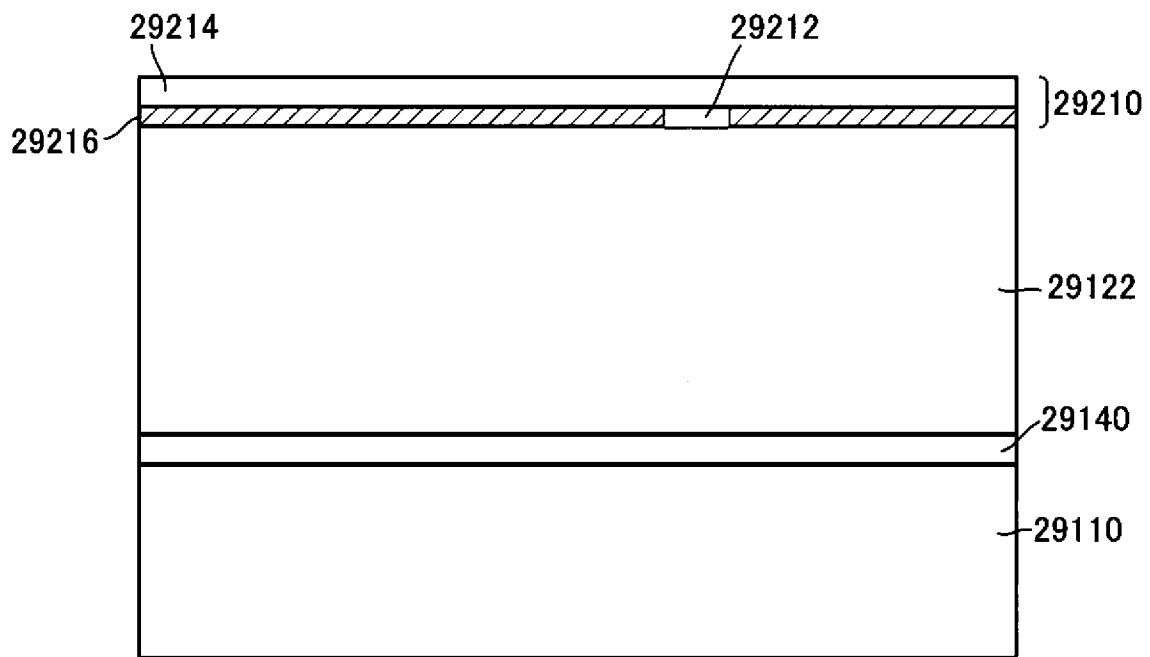
[図29]



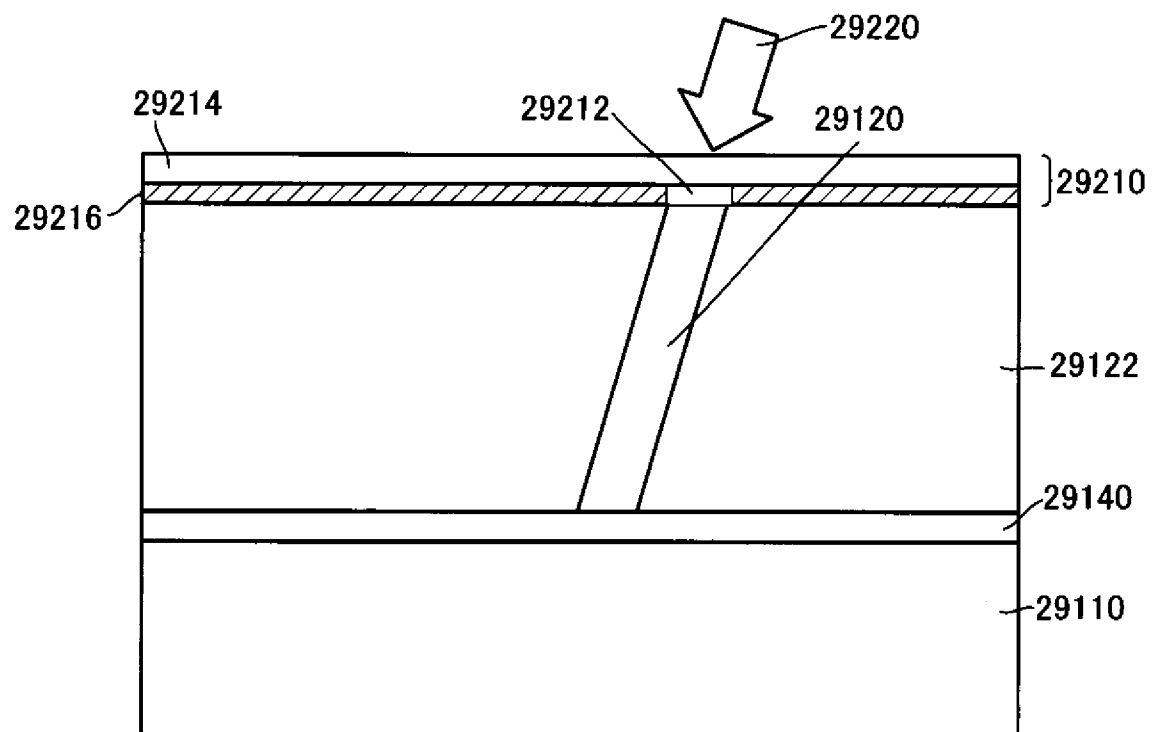
[図30A]



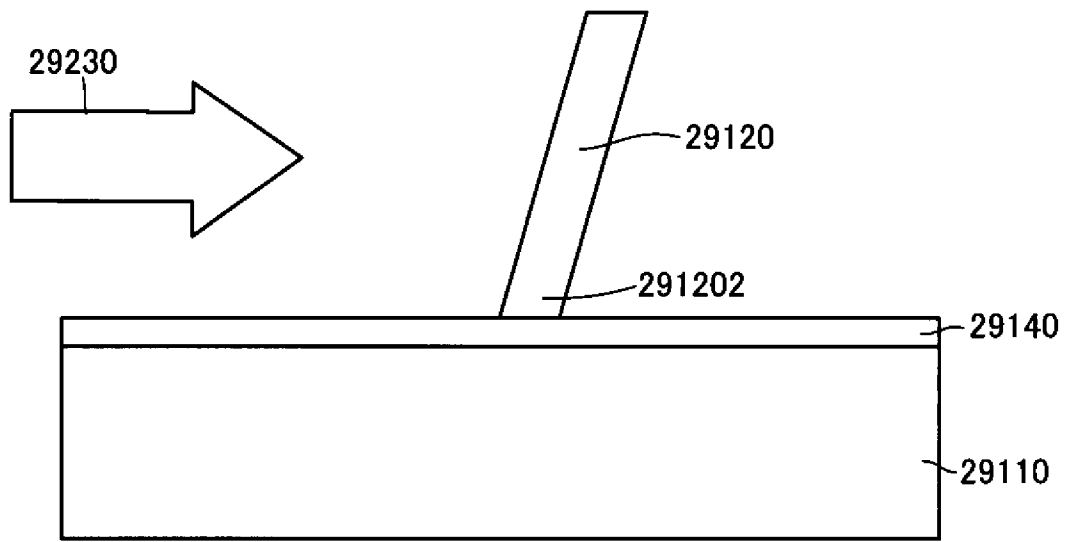
[図30B]



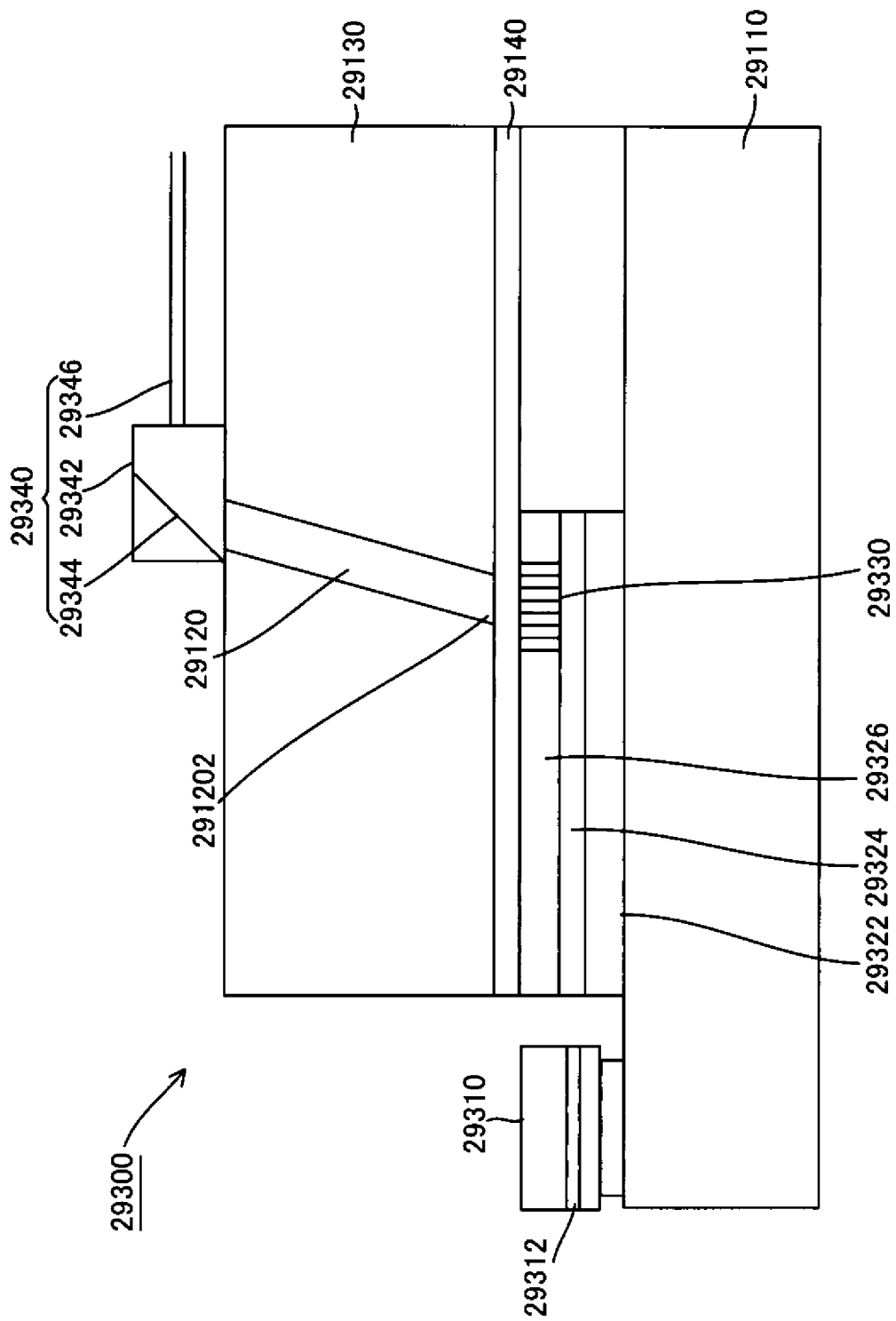
[図30C]



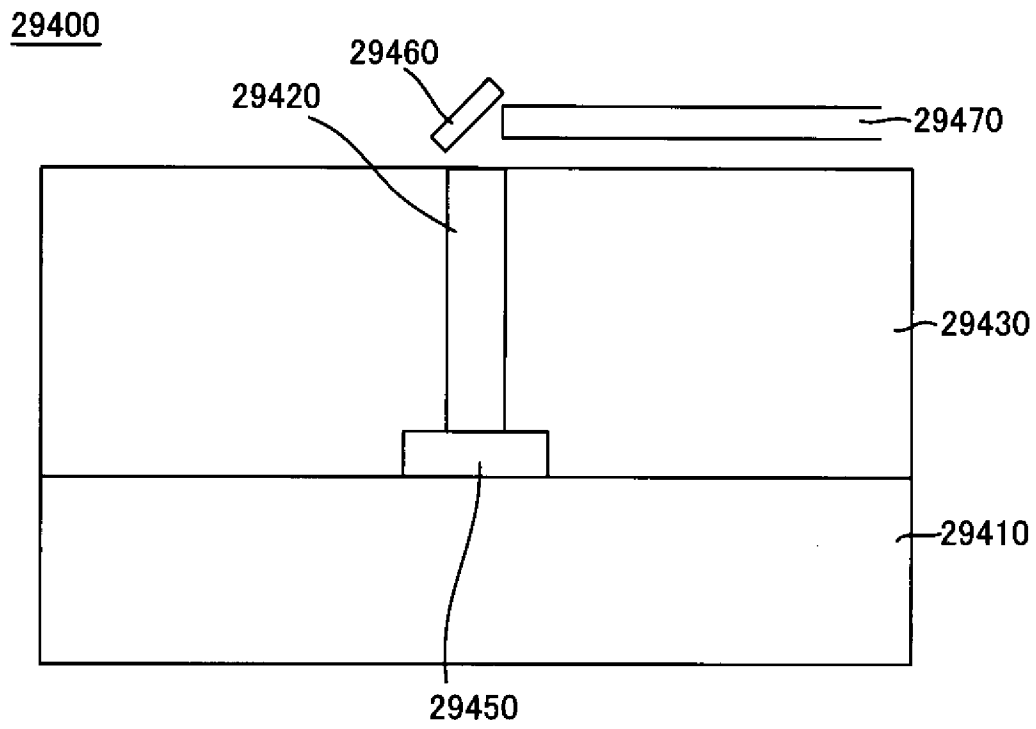
[図30D]



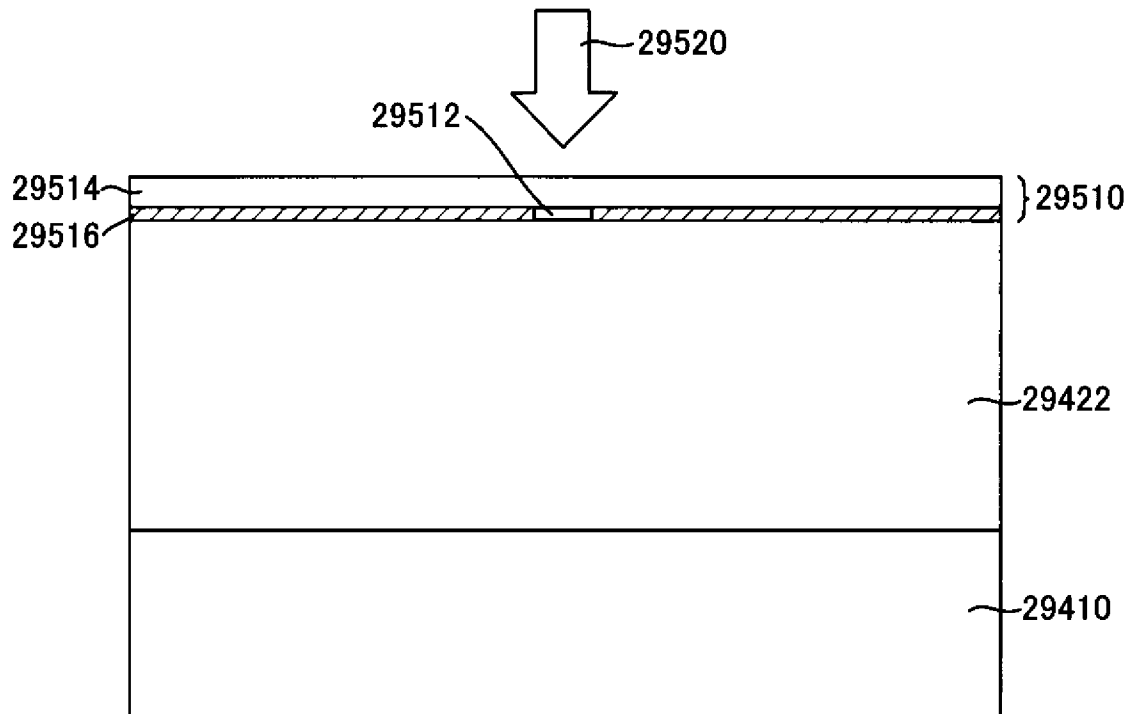
[31]



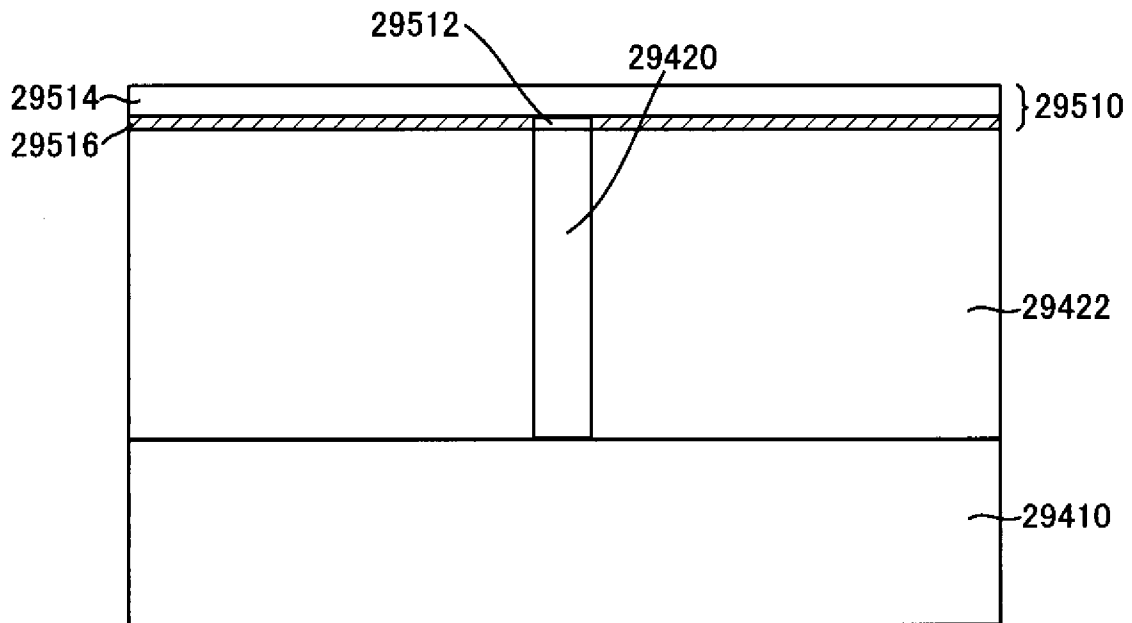
[図32]



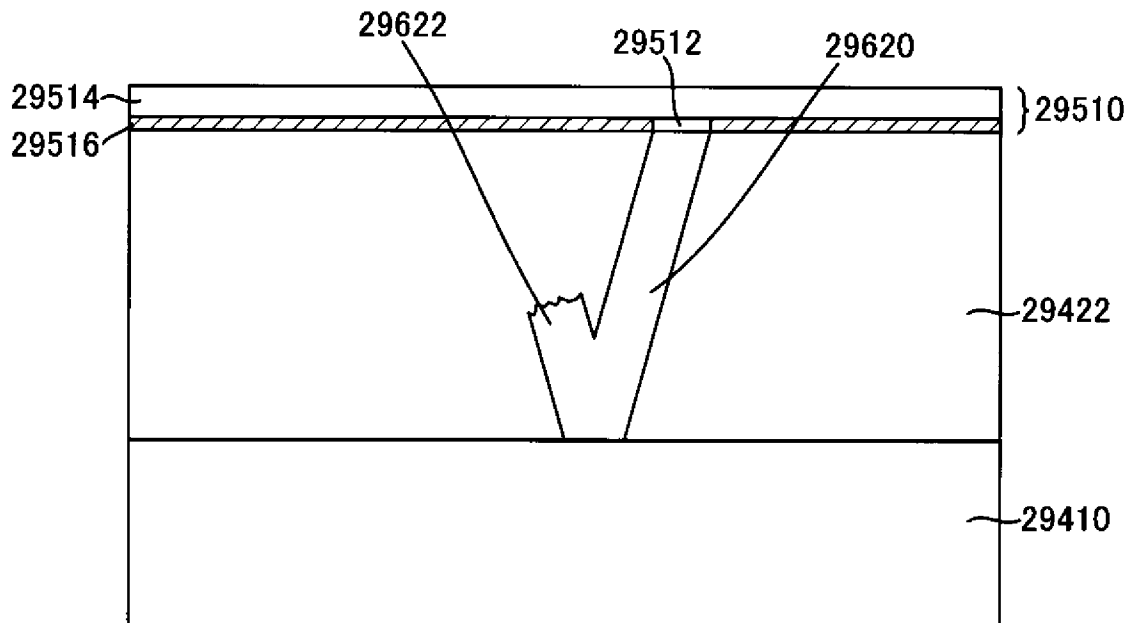
[図33A]



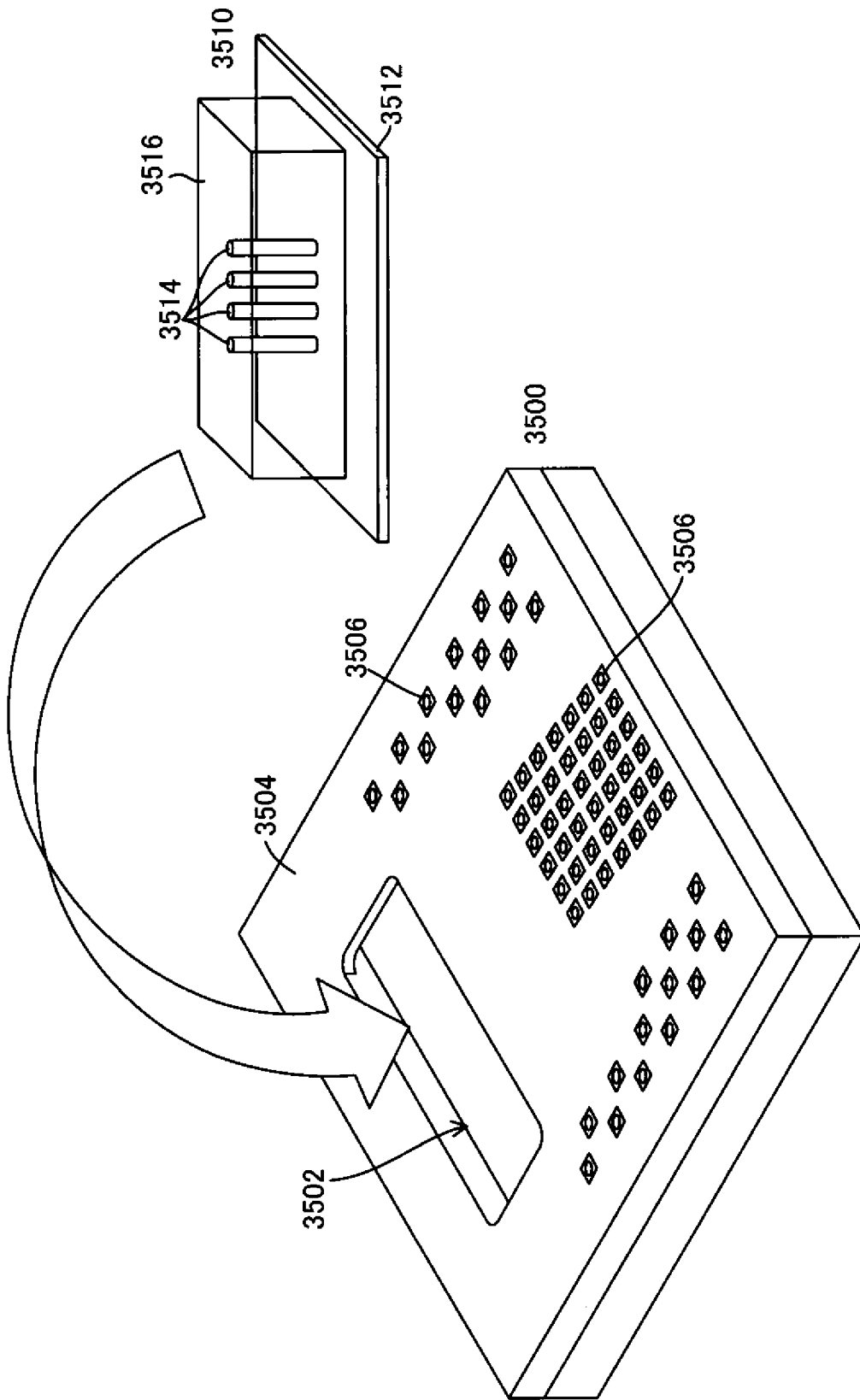
[図33B]



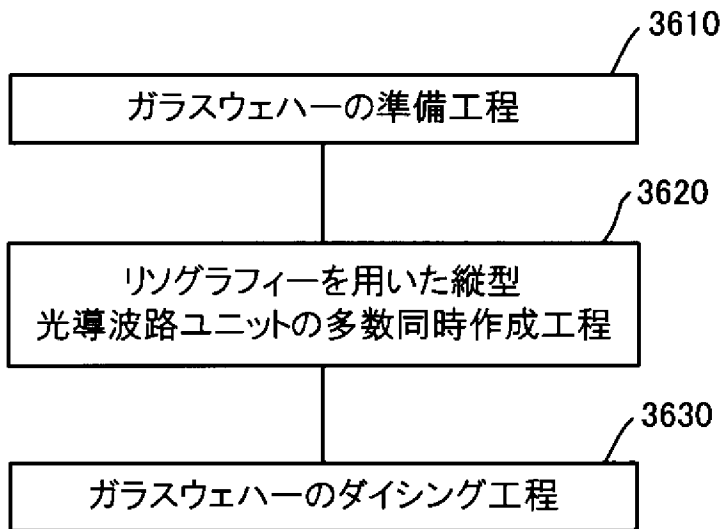
[図34]



[図35]



[図36]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/057783

A. CLASSIFICATION OF SUBJECT MATTER

G02B6/122(2006.01)i, G02B6/13(2006.01)i, G02B6/42(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02B6/12-G02B6/138, G02B6/42-4/43

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2014
Kokai Jitsuyo Shinan Koho	1971-2014	Toroku Jitsuyo Shinan Koho	1994-2014

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

IEEE Xplore, JSTPlus(JDreamIII)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	DURAN, Paul, 'Blazar 40 Gbps Optical Active Cable', [on line], July 2008 [retrieved on 17 June 2014]. Retrieved from the Internet:<URL:	1, 2, 3, 5, 7, 9, 14-18, 23, 24, 32, 36, 39-43
A	http://www.datcominc.com/picture_library/upload/Luxtera/Blazar%2040Gbps%20Optical%20Active%20Cable.pdf>	4, 6, 8, 10-13, 19-22, 25-31, 33-35, 37, 38
Y	PINGUET, Thierry et al., 'Silicon Photonics Multicore Transceivers', 2012 IEEE Photonics Society Summer Topical Meeting Series, July 2012, p.238-239	1, 2, 3, 5, 7, 9, 14-18, 23, 24, 32, 36, 39-43
A		4, 6, 8, 10-13, 19-22, 25-31, 33-35, 37, 38

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
17 June, 2014 (17.06.14)

Date of mailing of the international search report
01 July, 2014 (01.07.14)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/057783

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2006-227042 A (Tokai University), 31 August 2006 (31.08.2006), paragraphs [0022] to [0032]; fig. 1 to 5 (Family: none)	1, 2, 3, 5, 7, 9, 14-18, 23, 24, 32, 39-43 4, 6, 8, 10-13, 19-22, 25-31, 33-35, 37, 38
Y A	NARASIMHA, Adithyaram et al. 'An Ultra Power CMOS Photonics Technology Platform for H/S Optoelectronics Transceivers at less than \$1 per Gbps', Optical Fiber Communication 2010, March 2010, OMV4, p.1-3	1, 2, 3, 5, 7, 9, 14-18, 23, 24, 32, 36, 39-43 4, 6, 8, 10-13, 19-22, 25-31, 33-35, 37, 38
Y A	GUCKENBERGER, Drew et al., 'Advantages of CMOS Photonics for Future Transceiver Applications', ECOC 2010, September 2010, Tu.4.C.2, p.1-6	1, 2, 3, 5, 7, 9, 14-18, 23, 24, 32, 36, 39-43 4, 6, 8, 10-13, 19-22, 25-31, 33-35, 37, 38
Y A	WO 2012/073441 A1 (Hitachi, Ltd.), 07 June 2012 (07.06.2012), entire text; all drawings & JP 2012-133324 A	1, 2, 3, 5, 7, 9, 14-18, 23, 24, 32, 36, 39-43 4, 6, 8, 10-13, 19-22, 25-31, 33-35, 37, 38
Y A	JP 2009-175475 A (The Furukawa Electric Co., Ltd.), 06 August 2009 (06.08.2009), entire text; all drawings (Family: none)	36, 39-43 4, 6, 8, 10-13, 19-22, 25-31, 33-35, 37, 38

A. 発明の属する分野の分類（国際特許分類（IPC））
 Int.Cl. G02B6/122(2006.01)i, G02B6/13(2006.01)i, G02B6/42(2006.01)i

B. 調査を行った分野
 調査を行った最小限資料（国際特許分類（IPC））
 Int.Cl. G02B6/12-G02B6/138, G02B6/42-4/43

最小限資料以外の資料で調査を行った分野に含まれるもの
 日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-2014年
 日本国実用新案登録公報 1996-2014年
 日本国登録実用新案公報 1994-2014年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）
 IEEE Xplore
 JSTPlus(JDreamIII),

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	DURAN, Paul, ' Blazar 40 Gbps Optical Active Cable' , [on line], July 2008 [retrieved on 17 June 2014]. Retrieved from the Internet:<URL:http://www.datcominc.com/picture_library/upload/Luxtera/Blazar%2040Gbps%20Optical%20Active%20Cable.pdf>	1, 2, 3, 5, 7, 9, 14-18, 23, 24, 32, 36, 39-43 4, 6, 8, 10-13, 19-22, 25-31, 33-35, 37, 38

C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー	の日の後に公表された文献
「A」特に関連のある文献ではなく、一般的技術水準を示すもの	「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「O」口頭による開示、使用、展示等に言及する文献	「&」同一パテントファミリー文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願	

国際調査を完了した日 17.06.2014	国際調査報告の発送日 01.07.2014
国際調査機関の名称及びあて先 日本国特許庁（ISA/J P） 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官（権限のある職員） 河原 正 電話番号 03-3581-1101 内線 3294

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	PINGUET, Thierry et al., ' Silicon Photonics Multicore Transceivers' ,2012 IEEE Photonics Society Summer Topical Meeting Series, July 2012, p.238-239	1, 2, 3, 5, 7, 9, 14-18, 23, 24, 32, 36, 39-43 4, 6, 8, 10-13, 19-22, 25-31, 33-35, 37, 38
Y A	JP 2006-227042 A (学校法人東海大学) 2006.08.31, 段落【0022】 - 【0032】, 図1-5 (ファミリーなし)	1, 2, 3, 5, 7, 9, 14-18, 23, 24, 32, 39-43 4, 6, 8, 10-13, 19-22, 25-31, 33-35, 37, 38
Y A	NARASIMHA, Adithyaram et al.' An Ultra Power CMOS Photonics Technology Platform for H/S Optoelectronics Transceivers at less than \$1 per Gbps' , Optical Fiber Communication 2010, March 2010, OMV4, p.1-3	1, 2, 3, 5, 7, 9, 14-18, 23, 24, 32, 36, 39-43 4, 6, 8, 10-13, 19-22, 25-31, 33-35, 37, 38
Y A	GUCKENBERGER, Drew et al., ' Advantages of CMOS Photonics for Future Transceiver Applications' , ECOC 2010, September 2010, Tu. 4. C. 2, p.1-6	1, 2, 3, 5, 7, 9, 14-18, 23, 24, 32, 36, 39-43 4, 6, 8, 10-13, 19-22, 25-31, 33-35, 37, 38
Y A	WO 2012/073441 A1 (株式会社日立製作所) 2012.06.07, 全文, 全図 & JP 2012-133324 A	1, 2, 3, 5, 7, 9, 14-18, 23, 24, 32, 36, 39-43 4, 6, 8, 10-13, 19-22, 25-31, 33-35, 37, 38
Y A	JP 2009-175475 A (古河電気工業株式会社) 2009.08.06, 全文, 全図 (ファミリーなし)	36, 39-43 4, 6, 8, 10-13, 19-22, 25-31, 33-35, 37, 38