

(19)日本国特許庁(JP)

## (12)特許公報(B2)

(11)特許番号  
特許第7212036号  
(P7212036)

(45)発行日 令和5年1月24日(2023.1.24)

(24)登録日 令和5年1月16日(2023.1.16)

(51)国際特許分類	F I
H 0 5 B 33/26 (2006.01)	H 0 5 B 33/26 Z
H 1 0 K 59/00 (2023.01)	H 0 1 L 27/32
H 1 0 K 50/00 (2023.01)	H 0 5 B 33/14 A
H 0 5 B 33/02 (2006.01)	H 0 5 B 33/02
H 0 5 B 33/10 (2006.01)	H 0 5 B 33/10

請求項の数 14 (全31頁) 最終頁に続く

(21)出願番号	特願2020-510654(P2020-510654)	(73)特許権者	316005926 ソニーセミコンダクタソリューションズ株式会社 神奈川県厚木市旭町四丁目14番1号
(86)(22)出願日	平成31年3月15日(2019.3.15)	(74)代理人	110002147 弁理士法人酒井国際特許事務所
(86)国際出願番号	PCT/JP2019/010849	(74)代理人	100094363 山本 孝久
(87)国際公開番号	WO2019/188416	(74)代理人	100118290 弁理士 吉井 正明
(87)国際公開日	令和1年10月3日(2019.10.3)	(72)発明者	中村 耕一 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内
審査請求日	令和4年1月27日(2022.1.27)	審査官	渡邊 吉喜
(31)優先権主張番号	特願2018-66954(P2018-66954)		
(32)優先日	平成30年3月30日(2018.3.30)		
(33)優先権主張国・地域又は機関	日本国(JP)		

最終頁に続く

(54)【発明の名称】 表示装置及び表示装置の製造方法、並びに、電子機器

## (57)【特許請求の範囲】

## 【請求項1】

発光部を含む画素が基板上に配置されて成る画素領域を有し、  
画素領域内には、発光部のアノード電極が、基板面に対して傾斜した画素を含む領域が設けられており、  
アノード電極の電極面は、下地絶縁層の表面形状に応じた傾斜角度を有し、  
下地絶縁層の表面形状が階段形状であり、  
アノード電極は、下地絶縁層の階段形状の上に形成されており、  
アノード電極の電極面の傾斜角度は、下地絶縁層の階段形状の階段の深さ、段数、及び、  
ステップ幅によって決まる、

表示装置。

## 【請求項2】

下地絶縁層の階段形状は、メタル材料で埋め込まれて平滑化されており、  
アノード電極は、下地絶縁層の平滑化された上に形成されている、  
請求項1に記載の表示装置。

## 【請求項3】

アノード電極の電極面の傾斜角度は、平面視での電極中心に関して第1の方向及び第2の方向で対称である、

請求項2に記載の表示装置。

## 【請求項4】

10

20

アノード電極の電極面の傾斜角度は、平面視での電極中心に関して第 1 の方向で非対称であり、非対称の一方の電極面側が非発光部側となっている、  
請求項 2 に記載の表示装置。

**【請求項 5】**

アノード電極は、非発光部側の電極面のメタル材料の有無による反射効果の有無の選択が可能な構造を有する、

請求項 4 に記載の表示装置。

**【請求項 6】**

アノード電極は、下地絶縁層の階段形状の上に直接形成され、電極面が階段形状を有する、

請求項 1 に記載の表示装置。

**【請求項 7】**

アノード電極は、リフレクタ効果を有する電極面形状を有する、

請求項 1 に記載の表示装置。

**【請求項 8】**

カラー画像を形成する単位となる 1 画素が複数色の副画素から成り、発光部のカソード電極 - アノード電極間での光の共振効果を利用するキャピティブ構造を有する場合、

下地絶縁層のアノード電極の形成面に、複数色の副画素毎に段差が設けられている、

請求項 1 に記載の表示装置。

**【請求項 9】**

複数色の副画素は、赤色、緑色及び青色の 3 原色の副画素から成り、

赤色の副画素のアノード電極の形成面を基準に、他の副画素のアノード電極の形成面を決定する、

請求項 8 に記載の表示装置。

**【請求項 10】**

下地絶縁層の階段形状の各階段に対して、側面をテーパ形状とする加工が施されている、

請求項 1 に記載の表示装置。

**【請求項 11】**

下地絶縁層の階段形状の各階段に対して、角部を削る処理が施されている、

請求項 1 に記載の表示装置。

**【請求項 12】**

発光部は、有機 EL 素子から成る、

請求項 1 に記載の表示装置。

**【請求項 13】**

発光部を含む画素が基板上に配置されて成る画素領域を有する表示装置の製造に当たって、

画素領域内に、発光部のアノード電極が、基板面に対して傾斜した画素を含む領域を設け、

下地絶縁層の表面形状に応じた傾斜角度にてアノード電極の電極面を形成し、

下地絶縁層の表面形状に階段形状を形成し、

下地絶縁層の階段形状の上にアノード電極を形成し、

アノード電極の電極面の傾斜角度は、下地絶縁層の階段形状の階段の深さ、段数、及び、ステップ幅によって決定する、

表示装置の製造方法。

**【請求項 14】**

発光部を含む画素が基板上に配置されて成る画素領域を有し、

画素領域内には、発光部のアノード電極が、基板面に対して傾斜した画素を含む領域が設けられており、

アノード電極の電極面は、下地絶縁層の表面形状に応じた傾斜角度を有し、

10

20

30

40

50

下地絶縁層の表面形状が階段形状であり、  
アノード電極は、下地絶縁層の階段形状の上に形成されており、  
アノード電極の電極面の傾斜角度は、下地絶縁層の階段形状の階段の深さ、段数、及び、  
ステップ幅によって決まる、

表示装置を有する電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、表示装置及び表示装置の製造方法、並びに、電子機器に関する。

【背景技術】

【0002】

近年の表示装置は、平面型（フラットパネル型）の表示装置が主流である。平面型の表示装置の一つとして、デバイスに流れる電流値に応じて発光輝度が変化する、所謂、電流駆動型の電気光学素子を、画素の発光部（発光素子）として用いた表示装置がある。電流駆動型の電気光学素子としては、有機材料のエレクトロルミネセンス（EL：Electro Luminescence）を利用し、有機薄膜に電界をかけると発光する現象を用いた有機EL素子が知られている。

【0003】

画素の発光部として有機EL素子を用いた有機EL表示装置は、画素領域のトランジスタ素子、容量素子及び配線などの下地構造が平坦化され、配線やコンタクト形成時のレジストパターンのフォーカスズレによる寸法変動を抑制した構造となっている。但し、有機EL素子のアノード電極まで平坦化された構造の場合、有機EL表示装置と組み合わせられて用いられるレンズの光軸設計に対しては、画素領域の端部での光取込み量が弱い場合、視野角特性が低下する。

【0004】

この視野角特性を改善するための一例として、有機EL素子のアノード電極を基板面に対して傾斜させる技術が、例えば特許文献1（米国特許出願公開第2016/0226013号明細書）に開示されている。特許文献1には、有機EL素子のアノード電極の下層の配線構造を工夫することにより、アノード電極の電極面を基板面に対して傾斜させる技術が開示されている。

【先行技術文献】

【特許文献】

【0005】

【文献】米国特許出願公開第2016/0226013号明細書

【発明の概要】

【発明が解決しようとする課題】

【0006】

上記の特許文献1に記載の従来技術では、有機EL素子のアノード電極の下層の平坦化層において、画素の各々について、特定の構造物などを形成することによって平坦化層の表面を傾斜させ、その傾斜面上にアノード電極を形成することによって電極面を基板面に対して傾斜させている。このように、従来技術では、画素毎に、特定の構造物などを形成して平坦化層の表面を傾斜させてアノード電極の傾斜角度を設定するようにしている。従って、アノード電極の基板面に対する傾斜角度について、画素毎に任意の傾斜角度を自由に設定することが難しい。

【0007】

本開示は、アノード電極の基板面に対する傾斜角度について、画素毎に任意の傾斜角度を自由に設定することが可能な表示装置及び表示装置の製造方法、並びに、電子機器を提供することを目的とする。

【課題を解決するための手段】

【0008】

10

20

30

40

50

上記の目的を達成するための本開示の表示装置は、  
発光部を含む画素が基板上に配置されて成る画素領域を有し、  
画素領域内には、発光部のアノード電極が、基板面に対して傾斜した画素を含む領域が  
設けられており、

アノード電極の電極面は、下地絶縁層の表面形状に応じた傾斜角度を有する。

【0009】

また、上記の目的を達成するための本開示の表示装置の製造方法は、  
発光部を含む画素が基板上に配置されて成る画素領域を有する表示装置の製造に当たっ  
て、

画素領域内に、発光部のアノード電極が、基板面に対して傾斜した画素を含む領域を設  
け、

10

下地絶縁層の表面形状に応じた傾斜角度にてアノード電極の電極面を形成する。

【0010】

また、上記の目的を達成するための本開示の電子機器は、上記の構成の表示装置を有す  
る。

【図面の簡単な説明】

【0011】

【図1】図1は、本開示の表示装置の一例であるアクティブマトリクス型有機EL表示装  
置の構成の概略を示すシステム構成図である。

【図2】図2は、アクティブマトリクス型有機EL表示装置における画素（画素回路）の  
回路構成の一例を示す回路図である。

20

【図3】図3は、基本的な画素構造を示す断面図である。

【図4】図4は、画素領域の周縁部の視野角特性が中央部よりも悪くなる理由について説  
明する図である。

【図5】図5は、実施例1に係る表示パネルの要部の断面構造を示す断面図である。

【図6】図6Aは、第1具体例に係る階段形状の角度設定を示す平面図であり、図6Bは  
、図6AのA-A線に沿った矢視断面図である。

【図7】図7Aは、第2具体例に係る階段形状の角度設定を示す平面図であり、図7Bは  
、図7AのB-B線に沿った矢視断面図である。

【図8】図8Aは、第3具体例に係る階段形状の角度設定を示す平面図であり、図8Bは  
、図8AのC-C線に沿った矢視断面図である。

30

【図9】図9Aは、第4具体例に係る階段形状の角度設定を示す平面図であり、図9Bは  
、図9AのD-D線に沿った矢視断面図である。

【図10】図10は、実施例2の第1具体例に係るアノード電極構造を示す断面図である。

【図11】図11は、実施例2の第2具体例に係るアノード電極構造を示す断面図である。

【図12】図12は、実施例2の第3具体例に係るアノード電極構造を示す断面図である。

【図13】図13は、実施例3の第1具体例に係るアノード電極構造を示す断面図である。

【図14】図14は、実施例3の第2具体例に係るアノード電極構造を示す断面図である。

【図15】図15は、実施例3の第3具体例に係るアノード電極構造を示す断面図である。

【図16】図16は、実施例3の第4具体例に係るアノード電極構造を示す断面図である。

40

【図17】図17は、実施例4に係るアノード電極構造を示す断面図である。

【図18】図18は、実施例5に係るアノード電極構造を示す断面図である。

【図19】図19A及び図19Bは、実施例5に係るアノード電極構造において、各色の  
画素毎にアノード形成面に段差を形成する手順を説明する図である。

【図20】図20A及び図20Bは、実施例6に係る下地絶縁層の階段形状の他の加工例  
1及び加工例2について説明する図である。

【図21】図21Aは、実施例7の第1具体例に係る傾斜角度の設計についての電極平面  
図であり、図21Bは、図21AのE-E線に沿った電極断面図である。

【図22】図22Aは、実施例7の第2具体例に係る傾斜角度の設計についての電極平面  
図であり、図22Bは、図22AのF-F線に沿った電極断面図である。

50

【図 2 3】図 2 3 A は、実施例 7 の第 3 具体例に係る傾斜角度の設計についての電極平面図であり、図 2 3 B は、図 2 3 A の G - G 線に沿った電極断面図である。

【図 2 4】図 2 4 A は、実施例 7 の第 4 具体例に係る傾斜角度の設計についての電極平面図であり、図 2 4 B は、図 2 4 A の H - H 線に沿った電極断面図である。

【図 2 5】図 2 5 は、実施例 8 に係る下地絶縁層及びアノード電極の形成工程を示す工程図（その 1）である。

【図 2 6】図 2 6 は、実施例 8 に係る下地絶縁層及びアノード電極の形成工程を示す工程図（その 2）である。

【図 2 7】図 2 7 は、実施例 8 に係る下地絶縁層及びアノード電極の形成工程を示す工程図（その 3）である。

【図 2 8】図 2 8 は、本実施形態に係るアノード電極構造によって高い視野角特性を確保できることについて説明する図である。

【図 2 9】図 2 9 A は、本開示の電子機器の具体例 1 に係るレンズ交換式一眼レフレックスタイプのデジタルスチルカメラの正面図であり、図 2 9 B は、その背面図である。

【図 3 0】図 3 0 は、本開示の電子機器の具体例 2 に係るヘッドマウントディスプレイの一例を示す外観図である。

#### 【発明を実施するための形態】

#### 【0012】

以下、本開示の技術を実施するための形態（以下、「実施形態」と記述する）について図面を用いて詳細に説明する。本開示の技術は実施形態に限定されるものではなく、実施形態における種々の数値や材料などは例示である。以下の説明において、同一要素又は同一機能を有する要素には同一符号を用いることとし、重複する説明は省略する。尚、説明は以下の順序で行う。

1．本開示の表示装置及びその製造方法、並びに、電子機器、全般に関する説明

2．本開示の表示装置

2 - 1．システム構成

2 - 2．画素回路

2 - 3．基本的な画素構造

2 - 4．視野角特性について

3．実施形態の説明

3 - 1．実施例 1（下地絶縁層の表面形状が階段形状の場合の例）

3 - 2．実施例 2（実施例 1 の変形例：アノード電極の傾斜角度が非対称な例）

3 - 3．実施例 3（実施例 1 の変形例：アノード電極の電極面が階段形状の場合の例）

3 - 4．実施例 4（実施例 1 の変形例：アノード電極がリフレクタ効果を有する例）

3 - 5．実施例 5（実施例 1 の変形例：キャピティー構造に対応する例）

3 - 6．実施例 6（実施例 1 の変形例：下地絶縁層の階段形状の加工の他の例）

3 - 7．実施例 7（実施例 1 の変形例：アノード電極の傾斜角度についての設計例）

3 - 8．実施例 8（有機 EL 表示装置の製造方法の例）

4．変形例

5．本開示の電子機器

5 - 1．具体例 1（デジタルスチルカメラの例）

5 - 2．具体例 2（ヘッドマウントディスプレイの例）

6．本開示がとることができる構成

#### 【0013】

<本開示の表示装置及びその製造方法、並びに、電子機器、全般に関する説明>

本開示の表示装置及びその製造方法、並びに、電子機器にあつては、下地絶縁層の表面形状について、階段形状とすることができる。そして、アノード電極について、下地絶縁層の階段形状の上に形成される構成とすることができる。アノード電極の電極面の傾斜角度については、下地絶縁層の階段形状の階段の深さ、段数、及び、ステップ幅によって決まる構成とすることができる。

10

20

30

40

50

## 【0014】

上述した好ましい構成を含む本開示の表示装置及びその製造方法、並びに、電子機器にあっては、下地絶縁層の階段形状について、メタル材料で埋め込まれて平滑化された構成とすることができる。そして、アノード電極について、下地絶縁層の平滑化された上に形成される構成とすることができる。

## 【0015】

また、上述した好ましい構成を含む本開示の表示装置及びその製造方法、並びに、電子機器にあっては、アノード電極の電極面の傾斜角度について、平面視での電極中心に関して第1の方向及び第2の方向で対称である構成とすることができる。

## 【0016】

あるいは、上述した好ましい構成を含む本開示の表示装置及びその製造方法、並びに、電子機器にあっては、アノード電極の電極面の傾斜角度について、平面視での電極中心に関して第1の方向で非対称であり、非対称の一方の電極面側が非発光部側となっている構成とすることができる。このとき、アノード電極について、非発光部側の電極面のメタル材料の有無による反射効果の有無の選択が可能な構造を有する構成とすることができる。

## 【0017】

また、上述した好ましい構成を含む本開示の表示装置及びその製造方法、並びに、電子機器にあっては、アノード電極について、下地絶縁層の階段形状の上に直接形成され、電極面が階段形状を有する、あるいは、リフレクタ効果を有する電極面形状を有する構成とすることができる。

## 【0018】

また、上述した好ましい構成を含む本開示の表示装置及びその製造方法、並びに、電子機器にあっては、カラー画像を形成する単位となる1画素が複数色の副画素から成り、発光部のカソード電極 - アノード電極間での光の共振効果を利用するキャピティ構造を有する場合、下地絶縁層のアノード電極の形成面に、複数色の副画素毎に段差が設けられている構成とすることができる。このとき、複数色の副画素が、赤色、緑色及び青色の3原色の副画素から成り、赤色の副画素のアノード電極の形成面を基準に、他の副画素のアノード電極の形成面を決定する構成とすることができる。

## 【0019】

また、上述した好ましい構成を含む本開示の表示装置及びその製造方法、並びに、電子機器にあっては、下地絶縁層の階段形状の各階段に対して、側面をテーパ形状とする加工が施されている、あるいは、角部を削る処理が施されている構成とすることができる。また、発光部について、有機EL素子から成る構成とすることができる。

## 【0020】

<本開示の表示装置>

本開示の表示装置は、電気光学素子に流れる電流を、当該電気光学素子と同じ画素回路内に設けた能動素子、例えば絶縁ゲート型電界効果トランジスタによって制御するアクティブマトリクス型表示装置である。絶縁ゲート型電界効果トランジスタとしては、典型的には、MOS (Metal Oxide Semiconductor) トランジスタや TFT (Thin Film Transistor; 薄膜トランジスタ) を例示することができる。

## 【0021】

ここでは、一例として、デバイスに流れる電流値に応じて発光輝度に変化する電流駆動型の電気光学素子である例えば有機EL素子を、画素回路の発光部(発光素子)として用いるアクティブマトリクス型有機EL表示装置を例に挙げて説明するものとする。以下では、「画素回路」を単に「画素」と記述する場合がある。

## 【0022】

[システム構成]

図1は、本開示の表示装置の一例であるアクティブマトリクス型有機EL表示装置の構成の概略を示すシステム構成図である。図1に示すように、有機EL表示装置10は、有機EL素子を含む複数の画素20が行列状に2次元配置されて成る画素アレイ部30、及

10

20

30

40

50

び、当該画素アレイ部 30 の周辺に配置される周辺回路（周辺駆動部）を有する構成となっている。以下、画素アレイ部 30 の領域を、画素領域と記述する場合がある。

#### 【0023】

画素領域の周辺回路は、例えば、画素アレイ部 30 と同じ表示パネル 70 上に搭載された書込み走査部 40、駆動走査部 50、及び、信号出力部 60 等から成り、画素アレイ部 30 の各画素 20 を駆動する。尚、書込み走査部 40、駆動走査部 50、及び、信号出力部 60 のいくつか、あるいは全部を表示パネル 70 外に設ける構成を採ることも可能である。

#### 【0024】

表示パネル 70 の基板としては、ガラス基板等の絶縁性透明基板を用いることもできるし、シリコン基板等の半導体基板を用いることもできる。表示パネル 70 の基板として、シリコン基板等の半導体基板を用いた有機 EL 表示装置は、所謂、マイクロディスプレイ（小型ディスプレイ）と呼称され、デジタルスチルカメラの電子ビューファインダや、ヘッドマウントディスプレイの表示部等として用いて好適なものである。

#### 【0025】

有機 EL 表示装置 10 については、モノクロ（白黒）表示対応の構成とすることもできるし、カラー表示対応の構成とすることもできる。有機 EL 表示装置 10 がカラー表示対応の場合は、カラー画像を形成する単位となる 1 つの画素（単位画素 / ピクセル）は複数の副画素（サブピクセル）から構成される。このとき、副画素の各々が図 1 の画素 20 に相当することになる。より具体的には、カラー表示対応の表示装置では、1 つの画素は、例えば、赤色（Red; R）光を発光する副画素、緑色（Green; G）光を発光する副画素、青色（Blue; B）光を発光する副画素の 3 つの副画素から構成される。

#### 【0026】

但し、1 つの画素としては、RGB の 3 原色の副画素の組み合わせに限られるものではなく、3 原色の副画素に更に 1 色あるいは複数色の副画素を加えて 1 つの画素を構成することも可能である。より具体的には、例えば、輝度向上のために白色（White; W）光を発光する副画素を加えて 1 つの画素を構成したり、色再現範囲を拡大するために補色光を発光する少なくとも 1 つの副画素を加えて 1 つの画素を構成したりすることも可能である。

#### 【0027】

画素アレイ部 30 には、 $m$  行  $n$  列の画素 20 の配列に対して、第 1 の方向（行方向 / 水平方向）に沿って走査線 31（ $31_1 \sim 31_m$ ）と駆動線 32（ $32_1 \sim 32_m$ ）とが画素行毎に配線されている。更に、 $m$  行  $n$  列の画素 20 の配列に対して、第 2 の方向（列方向 / 垂直方向）に沿って信号線 33（ $33_1 \sim 33_n$ ）が画素列毎に配線されている。

#### 【0028】

走査線  $31_1 \sim 31_m$  は、書込み走査部 40 の対応する行の出力端にそれぞれ接続されている。駆動線  $32_1 \sim 32_m$  は、駆動走査部 50 の対応する行の出力端にそれぞれ接続されている。信号線  $33_1 \sim 33_n$  は、信号出力部 60 の対応する列の出力端にそれぞれ接続されている。

#### 【0029】

書込み走査部 40 は、シフトレジスタ回路等によって構成されている。この書込み走査部 40 は、画素アレイ部 30 の各画素 20 への映像信号の信号電圧の書込みに際して、走査線 31（ $31_1 \sim 31_m$ ）に対して書込み走査信号 WS（ $WS_1 \sim WS_m$ ）を順次供給することによって画素アレイ部 30 の各画素 20 を行単位で順番に走査する、所謂、線順次走査を行う。

#### 【0030】

駆動走査部 50 は、書込み走査部 40 と同様に、シフトレジスタ回路等によって構成されている。この駆動走査部 50 は、書込み走査部 40 による線順次走査に同期して、駆動線 32（ $32_1 \sim 32_m$ ）に対して発光制御信号 DS（ $DS_1 \sim DS_m$ ）を供給することによって画素 20 の発光 / 非発光（消光）の制御を行う。

10

20

30

40

50

## 【0031】

信号出力部 60 は、信号供給源（図示せず）から供給される輝度情報に応じた映像信号の信号電圧（以下、単に「信号電圧」と記述する場合もある） $V_{sig}$  と基準電圧  $V_{ofs}$  とを選択的に出力する。ここで、基準電圧  $V_{ofs}$  は、映像信号の信号電圧  $V_{sig}$  の基準となる電圧（例えば、映像信号の黒レベルに相当する電圧）に相当する電圧、あるいは、その近傍の電圧である。基準電圧  $V_{ofs}$  は、補正動作を行う際に、初期化電圧として用いられる。

## 【0032】

信号出力部 60 から択一的に出力される信号電圧  $V_{sig}$  / 基準電圧  $V_{ofs}$  は、信号線 33（ $33_1 \sim 33_n$ ）を介して画素アレイ部 30 の各画素 20 に対して、書込み走査部 40 による線順次走査によって選択された画素行の単位で書き込まれる。すなわち、信号出力部 60 は、信号電圧  $V_{sig}$  を画素行（ライン）単位で書き込む線順次書込みの駆動形態を採っている。

10

## 【0033】

## 〔画素回路〕

図 2 は、アクティブマトリクス型有機 EL 表示装置 10 における画素（画素回路）の回路構成の一例を示す回路図である。画素 20 の発光部は、有機 EL 素子 21 から成る。有機 EL 素子 21 は、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子の一例である。

## 【0034】

図 2 に示すように、画素 20 は、有機 EL 素子 21 と、有機 EL 素子 21 に電流を流すことによって当該有機 EL 素子 21 を駆動する駆動回路（画素駆動回路）とによって構成されている。有機 EL 素子 21 は、全ての画素 20 に対して共通に配線された共通電源線 34 にカソード電極が接続されている。図中、 $C_{el}$  は、有機 EL 素子 21 の等価容量である。

20

## 【0035】

有機 EL 素子 21 を駆動する駆動回路は、駆動トランジスタ 22、サンプリングトランジスタ 23、発光制御トランジスタ 24、保持容量 25、及び、補助容量 26 を有する構成となっている。ここでは、有機 EL 素子 21 及びその駆動回路を、ガラスのような絶縁体上ではなく、シリコンのような半導体上に形成することを想定し、駆動トランジスタ 22 として、Pチャネル型のトランジスタを用いる構成を採っている。

30

## 【0036】

また、本例では、サンプリングトランジスタ 23 及び発光制御トランジスタ 24 についても、駆動トランジスタ 22 と同様に、Pチャネル型のトランジスタを用いる構成を採っている。従って、駆動トランジスタ 22、サンプリングトランジスタ 23、及び、発光制御トランジスタ 24 は、ソース/ゲート/ドレインの 3 端子ではなく、ソース/ゲート/ドレイン/バックゲートの 4 端子となっている。バックゲートには電源電圧  $V_{dd}$  が印加される。

## 【0037】

但し、サンプリングトランジスタ 23 及び発光制御トランジスタ 24 については、スイッチ素子として機能するスイッチングトランジスタであることから、Pチャネル型のトランジスタに限られるものではない。従って、サンプリングトランジスタ 23 及び発光制御トランジスタ 24 は、Nチャネル型のトランジスタでも、Pチャネル型とNチャネル型が混在した構成のものでよい。

40

## 【0038】

上記の構成の画素 20 において、サンプリングトランジスタ 23 は、信号出力部 60 から信号線 33 を通して供給される映像信号の信号電圧  $V_{sig}$  をサンプリングすることによって保持容量 25 に書き込む。発光制御トランジスタ 24 は、電源電圧  $V_{dd}$  のノードと駆動トランジスタ 22 のソース電極との間に接続され、発光制御信号 DS による駆動の下に、有機 EL 素子 21 の発光 / 非発光を制御する。

## 【0039】

50



保持容量 25 は、駆動トランジスタ 22 のゲート電極とソース電極との間に接続されている。この保持容量 25 は、サンプリングトランジスタ 23 によるサンプリングによって書き込まれた映像信号の信号電圧  $V_{sig}$  を保持する。駆動トランジスタ 22 は、保持容量 25 の保持電圧に応じた駆動電流を有機 EL 素子 21 に流すことによって有機 EL 素子 21 を駆動する。

【0040】

補助容量 26 は、駆動トランジスタ 22 のソース電極と、固定電位のノード、例えば、電源電圧  $V_{dd}$  のノードとの間に接続されている。この補助容量 26 は、映像信号の信号電圧  $V_{sig}$  を書き込んだときに駆動トランジスタ 22 のソース電位が変動するのを抑制するとともに、駆動トランジスタ 22 のゲート - ソース間電圧  $V_{gs}$  を、駆動トランジスタ 22 の閾値電圧  $V_{th}$  にする作用を為す。

10

【0041】

[ 基本的な画素構造 ]

ここで、画素 20 の基本的な画素構造について、図 3 の断面図を用いて説明する。ここで例示する画素構造を含む表示パネル 70 は、例えば、白色光を発光する白色有機 EL 素子とカラーフィルタとの組み合わせによって、R (赤色) G (緑色) B (青色) のいずれかの色光がパネル上面 (基板 101 と反対側の面) 側から出射される、上面発光型 (所謂、トップエミッション型) の表示パネルである。

【0042】

表示パネル 70 を構成する基板 101 上の領域は、複数の画素 20 がマトリクス状に配置されて成る有効画素領域 (表示領域) と、有効画素領域の周辺 (外縁側 / 外周側) に位置する周辺領域とから成る。有効画素領域内には、駆動トランジスタ 22、サンプリングトランジスタ 23、発光制御トランジスタ 24、保持容量 25、及び、補助容量 26 から成る画素駆動回路が設けられる。周辺領域内には、書込み走査部 40、駆動走査部 50、及び、信号出力部 60 等から成る周辺回路が設けられる。そして、これらの回路を含む回路層 102 が基板 101 上に形成されている。

20

【0043】

表示パネル 70 は、回路層 102 上に、例えば、無機絶縁層 103、下地絶縁層 104、アノード電極 105、有機絶縁層 106、有機 EL 層 107、カソード電極 108、有機保護層 109、充填剤 (接着層) 110、及び、ブラックマトリクス層 111 がこの順に積層された積層構造を有している。尚、ブラックマトリクス層 111 と同じ層には、カラーフィルタ 112 が画素単位で設けられている。また、この積層構造上には封止用基板 113 が貼り合わされており、当該封止用基板 113 によって積層構造が封止されるようになっている。

30

【0044】

上記の画素構造において、アノード電極 105、有機 EL 層 107 及びカソード電極 108 は、前述した白色有機 EL 素子を構成する積層構造となっている。アノード電極 105 は、有効画素領域内においては各色の画素 20 毎に設けられている。カソード電極 108 は、透明電極から成り、有効画素領域内において各画素 20 に共通の電極として設けられている。

40

【0045】

有機 EL 層 107 は、アノード電極 105 の側から順に、正孔注入層 1071、正孔輸送層 1072、発光層 1073、電子輸送層 1074、及び、電子注入層 1075 を積層した積層構造を有している。これらの層のうち、発光層 1073 以外の層については必要に応じて設ければよい。

【0046】

正孔注入層 1071 は、正孔注入効率を高めるとともに、リークを防止するために設けられる。正孔輸送層 1072 は、発光層 1073 への正孔輸送効率を高めるためのものである。発光層 1073 は、電界をかけることにより電子と正孔との再結合が起こり、光を発生するものである。電子輸送層 1074 は、発光層 1073 への電子輸送効率を高める

50

ためのものである。電子注入層 1075 は、電子注入効率を高めるためのものである。

【0047】

上述したように、有機 EL 表示装置 10 は、基板 101 上に形成された回路部（画素駆動回路や周辺回路）を覆う状態で下地絶縁層 104 が設けられ、この下地絶縁層 104 上に有機 EL 素子 21 が形成された構成となっている。そして、有機 EL 素子 21 の下に、下部電極としてアノード電極 105 が画素単位で設けられ、有機 EL 素子 21 の上に、上部電極としてカソード電極 108 が全画素共通に設けられ、アノード電極 105 まで平坦化された画素構造となっている。

【0048】

[視野角特性について]

ところで、例えば、表示パネル 70 の基板 101 としてシリコン基板等の半導体基板を用いるマイクロディスプレイの場合、図 4 に示すように、有機 EL 表示装置 10 は、レンズ（レンズ群）80 との組み合わせで用いられる。この場合、有機 EL 表示装置 10 は、レンズ 80 に対して発散光源となる。そして、有機 EL 表示装置 10 の画素領域の周縁部（端部）の光量については、レンズ 80 の光軸設計によって、斜めに入射する光が主な光成分としてレンズ 80 に取り込まれる。このとき、上述した通常の画素構造、即ち、有機 EL 素子 21 のアノード電極 105 まで平坦化された画素構造の有機 EL 表示装置 10 では、有機 EL 素子 21 から斜めに発光する光が弱くなるため、画素領域の周縁部の視野角特性が画素領域の中央部の視野角特性よりも悪くなる（低下する）。

【0049】

<実施形態の説明>

そこで、本実施形態では、視野角特性の改善を目的として、画素領域（画素アレイ部 30 の領域）内に、有機 EL 素子 21 のアノード電極 105 の電極面が、基板面（基板 101 の表面）に対して傾斜した画素構造を有する画素 20 を含む領域を設ける。そして、アノード電極 105 の電極面を基板面に対して傾斜させるに当たって、アノード電極 105 を、下地絶縁層 104 の表面形状上に形成し、当該表面形状に応じた傾斜角度にてアノード電極 105 の電極面を形成する。

【0050】

ここで、下地絶縁層 104 の表面形状については、下地絶縁層 104 を形成する段階で、容易に、任意の形状に形成することができる。そして、下地絶縁層 104 の表面形状上にアノード電極 105 を形成することで、アノード電極 105 の電極面の傾斜角度は、下地絶縁層 104 の表面形状に応じた角度に設定される。これにより、アノード電極 105 の基板面に対する傾斜角度について、画素毎に、下地絶縁層 104 の表面形状に応じて、任意の傾斜角度にて自由に設定できるため、高い視野角特性を確保することができる。特に、レンズ 80 との組み合わせで用いられるマイクロディスプレイにあっては、レンズ 80 の光取り込み光軸に合わせた設計を行うことが可能となるため、高い視野角特性を確保することができる。

【0051】

以下に、下地絶縁層 104 の表面形状に応じた傾斜角度を有するアノード電極 105 を形成する具体的な実施例について説明する。

【0052】

[実施例 1]

実施例 1 は、下地絶縁層 104 の表面形状が階段形状の場合の例である。実施例 1 に係る表示パネル 70 の要部の断面図を図 5 に示す。ここでは、便宜上、画素領域（有効画素領域）が、中央部分の領域 A、領域 A に隣接する領域 B、及び、周縁部側の領域 C の 3 つの領域に区分した場合を例示している。

【0053】

画素領域の中央部分の領域 A では、下地絶縁層 104 は、その表面形状が平坦形状となるように形成されている。これにより、領域 A において、平坦形状の下地絶縁層 104 上に形成されるアノード電極 105 の電極面は、基板面に対して平行な平坦面となっている

10

20

30

40

50

。領域B及び領域Cでは、下地絶縁層104は、その表面形状が階段形状になるように形成されている。これにより、領域B及び領域Cにおいて、階段形状の下地絶縁層104上に形成されるアノード電極105の電極面は、基板面に対して傾斜した傾斜面となっている。

#### 【0054】

下地絶縁層104の階段形状の角部については、コンタクト部114を形成する過程で金属材料、例えばタングステン(W)を埋め込むことによって平滑化される。従って、角部が平滑化された下地絶縁層104の階段形状の上にアノード電極105を形成することで、アノード電極105の電極面が平滑な傾斜面を持つことになる。

#### 【0055】

ここで、下地絶縁層104の階段形状について、領域Bと領域Cとの間で、階段形状の傾斜角度及びステップ幅を変えることで、領域Bにおけるアノード電極105の傾斜角度と、領域Cにおけるアノード電極105の傾斜角度とを異ならせている。具体的には、領域Bにおける階段形状の傾斜角度を20度、ステップ幅を0.275 $\mu\text{m}$ に設定し、領域Cにおける階段形状の傾斜角度を30度、ステップ幅を0.173 $\mu\text{m}$ に設定している。尚、上記の数値は一例であって、これらの数値に限定されるものでない。

#### 【0056】

上記の例では、下地絶縁層104の階段形状の傾斜角度及びステップ幅を設定することで、領域Bにおけるアノード電極105の傾斜角度よりも、領域Cにおけるアノード電極105の傾斜角度が大きくなる。すなわち、画素領域全体において、アノード電極105の電極面について、中央部の領域Aでは傾斜のない平坦面であるのに対して、画素領域の周縁部に向かうに従って、アノード電極105の電極面の傾斜角度が、本例では領域単位で大きくなる。

#### 【0057】

下地絶縁層104の階段形状の傾斜角度については、階段の深さ(高さ)d、段数、及び、ステップ幅wなどを変えることで、任意の角度を設定することができる。以下に、階段形状の傾斜角度の設定の具体例を挙げる。ここでは、アノード電極105が矩形であって、下地絶縁層104の階段形状、即ちアノード電極105の傾斜角度が、平面視での電極中心に関して上下左右の各方向で対称な場合を例示する。ここで、図1の画素配列との関係において、左右方向とは第1の方向(行方向)を言い、上下方向とは第2の方向(列方向)を言う。

#### 【0058】

##### ・第1具体例

図6Aは、第1具体例に係る階段形状の角度設定を示す平面図であり、図6Bは、図6AのA-A線に沿った矢視断面図である。第1具体例は、階段の深さdを0.05 $\mu\text{m}$ 、段数を2段、ステップ幅wを0.572 $\mu\text{m}$ に設定した例である。この設定例では、下地絶縁層104の階段形状の傾斜角度を5度程度の角度に設定することができる。

#### 【0059】

##### ・第2具体例

図7Aは、第2具体例に係る階段形状の角度設定を示す平面図であり、図7Bは、図7AのB-B線に沿った矢視断面図である。第2具体例は、階段の深さdを0.05 $\mu\text{m}$ 、段数を3段、ステップ幅wを0.284 $\mu\text{m}$ に設定した例である。この設定例では、下地絶縁層104の階段形状の傾斜角度を10度程度の角度に設定することができる。

#### 【0060】

##### ・第3具体例

図8Aは、第3具体例に係る階段形状の角度設定を示す平面図であり、図8Bは、図8AのC-C線に沿った矢視断面図である。第3具体例は、階段の深さdを0.10 $\mu\text{m}$ 、段数を3段、ステップ幅wを0.275 $\mu\text{m}$ に設定した例である。この設定例では、下地絶縁層104の階段形状の傾斜角度を20度程度の角度に設定することができる。

#### 【0061】

10

20

30

40

50

・第4具体例

図9Aは、第4具体例に係る階段形状の角度設定を示す平面図であり、図9Bは、図9AのD-D線に沿った矢視断面図である。第4具体例は、階段の深さ $d$ を $0.10\mu\text{m}$ 、段数を3段、ステップ幅 $w$ を $0.173\mu\text{m}$ に設定した例である。この設定例では、下地絶縁層104の階段形状の傾斜角度を30度程度の角度に設定することができる。

【0062】

上述した第1具体例乃至第4具体例のいずれの場合にも、下地絶縁層104の階段形状において、各階段の側面は、基板面（基板101の表面）に対して垂直な構造となっている。ここで、「垂直」とは、厳密に垂直の場合の他、実質的に垂直の場合をも含み、設計上あるいは製造上生ずる種々のばらつきは許容される。また、各具体例における階段の深さ $d$ 、段数、ステップ幅 $w$ 、及び、傾斜角度についての各数値は一例であって、これらの数値に限定されるものでない。

10

【0063】

実施例1によれば、画素領域全体において、アノード電極105の電極面について、中央部の領域Aでは傾斜のない平坦面であるのに対して、画素領域の周縁部に向かうに従って、アノード電極105の電極面の傾斜角度が大きくなる（本例では、領域単位で大きくなる）設定となっている。

【0064】

上述したように、画素領域の任意の領域毎に、傾斜角度やステップ幅、あるいは、階段の位置や段数が異なる設計値の設定の下に、アノード電極105の下地絶縁層104の加工を行うことで、容易に、表面形状が階段形状の下地絶縁層104を画素単位で成膜できる。これにより、下地絶縁層104の上には、当該下地絶縁層の表面形状に応じた傾斜角度を有するアノード電極105を画素単位で形成することができる。そして、下地絶縁層104の表面形状の画素単位での形成が容易であることから、アノード電極105について、画素単位で異なる傾斜角度の設計を自由に行うことができる。

20

【0065】

[実施例2]

実施例2は、実施例1の変形例であり、アノード電極105の傾斜角度が、平面視での電極中心に関して左右方向（第1の方向/行方向）で非対称な例である。アノード電極105の傾斜角度が、平面視での電極中心に関して非対称な構造は、下地絶縁層104の階段形状における階段の深さ $d$ 、段数、及び、ステップ幅 $w$ を、平面視での電極中心に関して上下左右方向で変えることによって実現できる。以下に、実施例2の具体例について説明する。

30

【0066】

・第1具体例

実施例2の第1具体例に係るアノード電極105の構造（以下、「アノード電極構造」と略記する場合がある）の断面図を図10に示す。ここでは、アノード電極105の傾斜角度が、平面視での電極中心に関して左右方向（第1の方向/行方向）で非対称な構造の場合を例示している。

【0067】

第1具体例では、下地絶縁層104の階段形状における階段のステップ幅 $w$ を、平面視での電極中心に関して左右方向で変えることで、アノード電極105の傾斜角度が、平面視での電極中心に関して左右方向で非対称な構造を実現している。具体的には、図の右側の階段のステップ幅 $w_1$ を、図の左側の階段のステップ幅 $w_2$ よりも広く（ $w_1 > w_2$ ）設定することで、アノード電極105の右側の電極部分の傾斜角度が、左側の電極部分よりもなだらかな構造となっている。この有機EL素子21の構造において、アノード電極105の図の右側を有機EL層107の発光部側とし、図の左側を有機EL層107の非発光部側とする。後述する具体例においても同様である。

40

【0068】

第1具体例に係るアノード電極構造において、下地絶縁層104の階段部分及びコンタ

50

クト部 114 には、メタル材料、例えばタングステン (W) が埋め込まれている。また、アノード電極 105 の裏面にはメタル膜 115 が形成されている。このメタル膜 115 は、アノード電極 105 の図の右側 (発光部側)、及び、図の左側 (非発光部側) の双方に設けられている。メタル膜 115 の存在により、有機 EL 層 107 の非発光部側のメタル膜 115 での光反射による集光効果を得ることができる。また、メタル膜 115 のメタル材料によって集光効果の調整が可能となる。メタル膜 115 については、アルミニウム (Al)、アルミ系合金 (AlCu, AlNi)、タングステン (W)、ITO (Indium Tin Oxide)、チタン (Ti)、チタン酸化膜 (TiO) 等を選択的に積層することによって形成することができる。

【0069】

・第2具体例

実施例2の第2具体例に係るアノード電極構造の断面図を図11に示す。第2具体例に係るアノード電極構造の場合も、第1具体例に係るアノード電極構造の場合と同様に、アノード電極 105 の傾斜角度が、平面視での電極中心に関して左右方向で非対称な構造となっている。

【0070】

但し、第1具体例に係るアノード電極構造では、有機 EL 層 107 の発光部側、及び、非発光部側の双方に、メタル膜 115 が形成されているのに対し、第2具体例に係るアノード電極構造は、有機 EL 層 107 の非発光部側には、アノード電極 105 が存在せず、従って、メタル膜 115 も存在しない画素構造となっている。

【0071】

第2具体例に係るアノード電極構造では、有機 EL 層 107 の非発光部側において、下地絶縁層 104 の階段形状の階段を埋め込んだタングステン部分の界面での光反射の効果が得られるものの、メタル膜 115 が形成されている第1具体例の場合よりも、光反射による集光効果は低くなる。

【0072】

・第3具体例

実施例2の第3具体例に係るアノード電極構造の断面図を図12に示す。第3具体例に係るアノード電極構造の場合も、第1具体例に係るアノード電極構造の場合と同様に、アノード電極 105 の傾斜角度が、平面視での電極中心に関して左右方向で非対称な構造となっている。

【0073】

第3具体例に係るアノード電極構造は、第2具体例に係るアノード電極構造と同様に、有機 EL 層 107 の非発光部側には、アノード電極 105 が存在せず、従って、メタル膜 115 も存在しない画素構造となっている。しかも、下地絶縁層 104 の階段部分が存在せず、タングステンも埋め込まれていない。従って、第3具体例に係るアノード電極構造の場合、第2具体例の場合よりも、光反射による集光効果は低くなる。

【0074】

[実施例3]

実施例3は、実施例1の変形例であり、アノード電極 105 の電極面の形状が階段形状の場合の例である。すなわち、実施例3では、下地絶縁層 104 の階段形状の階段部分をメタル材料 (例えば、タングステン) によって埋め込まず、その埋め込みによる平滑化を利用せず、アノード電極 105 の電極面の形状を、下地絶縁層 104 の階段形状としている。アノード電極 105 の電極面が階段形状の画素構造は、光学的散乱効果を大きくできる利点がある。

【0075】

アノード電極 105 の電極面が階段形状の画素構造は、アノード電極 105 の傾斜角度が、平面視での電極中心に関して対称な画素構造にも適用できるし、非対称な画素構造にも適用できる。以下に、実施例3の具体例について説明する。

【0076】

10

20

30

40

50

## ・第1具体例

実施例3の第1具体例に係るアノード電極構造の断面図を図13に示す。第1具体例に係るアノード電極構造は、アノード電極105の傾斜角度が、平面視での電極中心に関して非対称な画素構造である。そして、下地絶縁層104の階段形状の階段部分の金属材料による埋め込みがなく、アノード電極105の発光部側、及び、非発光部側の双方に、金属膜115が形成された画素構造となっている。

## 【0077】

また、第1具体例に係るアノード電極構造は、非発光部側において、アノード電極105と有機EL層107との間に、下地絶縁層104の一部が介在する画素構造となっている。この第1具体例に係るアノード電極構造によれば、金属膜115の存在により、非発光部側の金属膜115での光反射による集光効果を得ることができる。また、金属膜115の金属材料によって集光効果の調整が可能となる。

10

## 【0078】

## ・第2具体例

実施例3の第2具体例に係るアノード電極構造の断面図を図14に示す。第2具体例に係るアノード電極構造は、非発光部側には、アノード電極105が存在せず、従って、金属膜115も存在しない画素構造となっている。この第2具体例に係るアノード電極構造は、意図的に散乱光を発生させることができる画素構造となっている。

## 【0079】

## ・第3具体例

実施例3の第3具体例に係るアノード電極構造の断面図を図15に示す。第3具体例に係るアノード電極構造は、第1具体例に係るアノード電極構造と同様に、アノード電極105の傾斜角度が、平面視での電極中心に関して非対称な画素構造である。そして、下地絶縁層104の階段形状の階段部分の金属材料による埋め込みがなく、アノード電極105の発光部側、及び、非発光部側の双方に、金属膜115が形成された画素構造となっている。

20

## 【0080】

但し、第3具体例に係るアノード電極構造は、非発光部側において、アノード電極105と有機EL層107との間に、下地絶縁層104の一部が介在しない点で、第1具体例に係るアノード電極構造と相違している。この第3具体例に係るアノード電極構造によれば、意図的に散乱光を発生させることができるとともに、金属膜115での光反射による集光効果を得ることができる。

30

## 【0081】

## ・第4具体例

実施例3の第4具体例に係るアノード電極構造の断面図を図16に示す。第4具体例に係るアノード電極構造は、アノード電極105の傾斜角度が、平面視での電極中心に関して対称な画素構造である。そして、第4具体例に係るアノード電極構造は、基本的に、第3具体例に係るアノード電極構造と同様の画素構造となっている。従って、第4具体例に係るアノード電極構造によれば、第3具体例に係るアノード電極構造と同様に、意図的に散乱効果及び集光効果を得ることができる。

40

## 【0082】

## [実施例4]

実施例4は、実施例1の変形例であり、アノード電極105の電極面がリフレクタ効果を有する例である。実施例4に係るアノード電極構造の断面図を図17に示す。

## 【0083】

実施例4に係るアノード電極構造は、アノード電極105の電極面がリフレクタ効果を有する構造、例えば、平面視での電極中心に関して全方向で断面が湾曲した、所謂お椀形の形状を有する画素構造となっている。リフレクタ効果を有する電極面形状については、下地絶縁層104の階段形状の階段の深さ(高さ)、段数、及び、ステップ幅などを調整することによって形成することができる。

50

## 【 0 0 8 4 】

実施例 4 に係るアノード電極構造によれば、アノード電極 1 0 5 の電極面がリフレクタ効果を有することで、集光効果を高めることができる。

## 【 0 0 8 5 】

## [ 実施例 5 ]

実施例 5 は、実施例 1 の変形例であり、カソード電極 - アノード電極間での光の共振効果を利用するキャビティ（共振器）構造に対応する例である。実施例 5 に係るアノード電極構造の断面図を図 1 8 に示す。

## 【 0 0 8 6 】

カラー画像を形成する単位となる 1 画素が複数色の副画素から成るカラー表示対応の有機 EL 表示装置 1 0 では、色純度向上及び高コントラスト化を図るためにキャビティ構造が採られる場合がある。キャビティ構造では、複数色、例えば R（赤色）G（緑色）B（青色）の 3 原色の光の波長がそれぞれ異なることから、各色の EL スペクトルピーク波長にカソード電極 - アノード電極間の光路長を合致させ、各色から最も強い光を取り出すように有機 EL 層 1 0 7 の膜厚を変えるようにしている。

## 【 0 0 8 7 】

キャビティ構造に対応するために、実施例 5 に係るアノード電極構造は、下地絶縁層 1 0 4 の階段形状に応じた傾斜角度にてアノード電極 1 0 5 の電極面を形成することに加えて、下地絶縁層 1 0 4 のアノード電極 1 0 5 を形成する面（以下、「アノード形成面」と記述する）に、各色の画素（サブピクセル）毎に段差を設けた構造となっている。具体的には、R G B の各波長の関係は  $R > G > B$  の関係にあることから、最も波長の長い R 画素のアノード形成面を基準として、G 画素のアノード形成面を深さ  $d_1$  だけ深く形成し、B 画素のアノード形成面を深さ  $d_2$  だけ深く形成することで、各色の画素毎にアノード形成面に段差を形成している。

## 【 0 0 8 8 】

このように、各色の画素毎にアノード形成面に段差を形成した、実施例 5 に係るアノード電極構造によれば、色純度向上及び高コントラスト化を目的とした、カソード電極 - アノード電極間での光の共振効果を利用するキャビティ構造にも対応することができる。アノード形成面に対する各色の画素毎の段差の形成は、次の 2 ステップで実現できる。

## 【 0 0 8 9 】

## ・ステップ 1

まず、図 1 9 A に示すように、レジスト 1 1 6 に G 画素に対応した開口部 1 1 7 G をパターンニングし、ドライエッチングによって、R 画素のアノード形成面を基準として、深さ  $d_1$  だけ G 画素のアノード形成面を削る。削る深さ  $d_1$  については、ドライエッチング量によって調整することができる。G 画素のアノード形成面については、下地絶縁層 1 0 4 の階段形状の加工の前でも後でも形成可能である。

## 【 0 0 9 0 】

## ・ステップ 2

次に、図 1 9 B に示すように、レジスト 1 1 6 に B 画素に対応した開口部 1 1 7 B をパターンニングし、ドライエッチングによって、R 画素のアノード形成面を基準として、深さ  $d_2$  だけ B 画素のアノード形成面を削る。削る深さ  $d_2$  については、ドライエッチング量によって調整することができる。B 画素のアノード形成面については、下地絶縁層 1 0 4 の階段形状の加工の前でも後でも形成可能である。

## 【 0 0 9 1 】

下地絶縁層 1 0 4 に階段形状を形成しない領域（即ち、図 5 の領域 A）については、ステップ 1 及びステップ 2 で同時に形成することができる。この場合の領域 A の掘り込み量は、下地絶縁層 1 0 4 に階段形状を形成する領域（即ち、図 5 の領域 B 及び領域 C）と同じ量、即ち、深さ  $d_1$  及び深さ  $d_2$  となる。また、ステップ 1 及びステップ 2 と別工程にて領域 A の加工を行うようにすることで、領域 A の掘り込み量を調整することができる。

## 【 0 0 9 2 】

10

20

30

40

50

## [ 実施例 6 ]

実施例 6 は、実施例 1 の変形例であり、アノード電極 105 の下地絶縁層 104 の階段形状の加工の他の例である。

## 【 0093 】

実施例 1 では、下地絶縁層 104 の階段形状を示す図 6 の第 1 具体例乃至図 9 の第 4 具体例のいずれの場合にも、階段形状の各階段の側面を、基板面に対して垂直に形成した加工例となっている。これに対し、実施例 6 では、下地絶縁層 104 の階段形状について他の加工手法を採っている。以下に、実施例 5 に係る下地絶縁層 104 の階段形状の他の加工例 1 及び加工例 2 について説明する。

## 【 0094 】

## ・他の加工例 1

実施例 5 に係る下地絶縁層 104 の階段形状の他の加工例 1 を図 20A に示す。他の加工例 1 では、表面形状が階段形状の下地絶縁層 104 を加工する際に、周知のドライエッチングの技術によって、各階段の側面（加工面）をテーパ形状とした加工例である。この他の加工例 1 によれば、下地絶縁層 104 の階段形状に対して、加工直後に、傾斜した面を持たせることができる、換言すれば、側面のテーパ角に応じた傾斜面とすることができる。これによって、下地絶縁層 104 の表面形状を、予め傾斜面を有する階段形状とすることができる。

## 【 0095 】

## ・他の加工例 2

実施例 5 に係る下地絶縁層 104 の階段形状の他の加工例 2 を図 20B に示す。他の加工例 2 では、表面形状が階段形状の下地絶縁層 104 を加工する際に、階段の側面を基板面に対して垂直に加工し、形成された角部を有する加工形状に対して、逆スパッタリング処理などの角部を削る処理を加える加工例である。この他の加工例 2 によれば、下地絶縁層 104 の表面形状（階段形状）について、アノード電極 105 の被膜性を向上させる形状とすることができる。

## 【 0096 】

## [ 実施例 7 ]

実施例 7 は、実施例 1 の変形例であり、アノード電極 105 の傾斜角度についての設計例である。アノード電極 105 の傾斜角度については、画素毎（サブピクセル毎）に任意に設定することができる。以下に、アノード電極 105 の傾斜角度の設計の具体例について説明する。

## 【 0097 】

## ・第 1 具体例

第 1 具体例に係る傾斜角度の設計についての電極平面図を図 21A に示し、図 21A の E - E 線に沿った電極断面図を図 21B に示す。第 1 具体例に係る傾斜角度の設計は、実施例 1 に示した下地絶縁層 104 の階段形状（図 5 参照）に対応している。すなわち、画素領域の中央部分の領域 A では、アノード電極 105 の電極面は、基板面に対して平行な面、即ち傾斜なしの面となっている。

## 【 0098 】

また、領域 B 及び領域 C では、アノード電極 105 の電極面は、画素領域の左右方向（第 1 の方向 / 行方向）において外側を向く傾斜面であって、領域 B では、例えば 10 ~ 20 度程度の傾斜面、領域 C では、例えば 20 ~ 30 度程度の傾斜面となっている。領域 A、領域 B 及び領域 C の各領域を画定する画素の行数や列数については任意に設定することができる。

## 【 0099 】

領域 A、領域 B 及び領域 C の各領域の設定については、同心円状であることが好ましいが、同心円状であることに限定されるものではない。後述する具体例においても同様である。

## 【 0100 】

10

20

30

40

50



以下に説明する第2具体例乃至第4具体例に係るアノード電極105の傾斜角度の設計については、レンズの光軸設計に合わせた設計となる。ここで言うレンズとは、マイクロディスプレイとの組み合わせで用いられる、図4に示すレンズ(レンズ群)80のことである。

#### 【0101】

##### ・第2具体例

第2具体例に係る傾斜角度の設計についての電極平面図を図22Aに示し、図22AのF-F線に沿った電極断面図を図22Bに示す。第2具体例では、アノード電極105の電極面について、画素領域の中央部分では傾斜なしで、周縁部に向かうに従って、画素領域の左右方向において外側を向く傾斜面の角度が、レンズの光軸設計に合わせて細かく領域単位で段階的に大きくなる設計となっている。すなわち、第2具体例に係る傾斜角度の設計は、アノード電極105の電極面が外向きで、領域単位で多段傾斜した構成の設計となっている。

10

#### 【0102】

##### ・第3具体例

第3具体例に係る傾斜角度の設計についての電極平面図を図23Aに示し、図23AのG-G線に沿った電極断面図を図23Bに示す。第3具体例では、アノード電極105の電極面について、画素領域の中央部分では傾斜なしで、周縁部に向かうに従って、画素領域の左右方向において内側を向く傾斜面の角度が、レンズの光軸設計に合わせて細かく(例えば、領域単位で)段階的に大きくなる設計となっている。すなわち、第3具体例に係る傾斜角度の設計は、アノード電極105の電極面が内向きで、領域単位で多段傾斜した構成の設計となっている。

20

#### 【0103】

##### ・第4具体例

第4具体例に係る傾斜角度の設計についての電極平面図を図24Aに示し、図24AのH-H線に沿った電極断面図を図24Bに示す。第4具体例では、画素領域の左右方向の一方側のアノード電極105の電極面を傾斜なしとし、他方側のアノード電極105の電極面を最大傾斜角度とする。そして、画素領域の一方側から他方側に向かうに従って、外側を向く傾斜面の角度が、レンズの光軸設計に合わせて細かく(例えば、画素列単位又は複数の画素列単位で)連続的に大きくなる設計となっている。

30

#### 【0104】

すなわち、第4具体例に係る傾斜角度の設計は、アノード電極105の電極面が外向きで、画素領域の左右方向において一方向に細かく連続的に傾斜した構成の設計となっている。尚、第4具体例に係る傾斜角度の設計では、アノード電極105の電極面の向きを外向きとしているが、内向きであってもよい。

#### 【0105】

##### [実施例8]

実施例8は、本実施形態に係る有機EL表示装置10の製造方法の例である。本実施形態に係る製造方法では、有機EL素子21を含む画素20が基板101上に配置されて成る画素領域(画素アレイ部30)を有する有機EL表示装置10の製造に当たって、画素領域内に、有機EL素子21のアノード電極105が、基板面に対して傾斜した画素を含む領域を設ける。そして、下地絶縁層104の表面形状に応じた傾斜角度にてアノード電極105の電極面を形成する。

40

#### 【0106】

以下に、本実施形態に係る有機EL表示装置10の要部の製造工程、特に、下地絶縁層104及びアノード電極105を形成する工程について、図25、図26及び図27の工程図を用いて説明する。以下では、画素20の回路素子が形成され、その上に下地絶縁層104が積層され、当該下地絶縁層104の上面が平坦化された以降の工程について説明する。また、ここでは、下地絶縁層104の階段形状として、図5に示す3段の場合を例に挙げて説明する。

50

## 【0107】

平坦化された下地絶縁層104に、画素領域の内外で予め設計された上下左右の階段のレイアウト位置及び階段幅の設計値のリソグラフィー用マスク118を用い、階段形状の1段目に対応した開口パターン118Aを通して、1段目の加工段差をドライエッチング工程にて形成する(工程1)。次いで、1段目の加工段差に対して、階段形状の2段目に対応して設計された開口パターン118Bを通して、2段目の加工段差をドライエッチング工程にて形成する(工程2)。更に、2段目の加工段差に対して、階段形状の3段目に対応して設計された開口パターン118Cを通して、3段目の加工段差をドライエッチング工程にて形成する(工程3)。

## 【0108】

上記の例では、階段形状について、1段目 2段目 3段目の順に段差を加工するとしたが、この順番に限られるものではなく、3段目 2段目 1段目の順に段差を加工するようにしてもよい。また、各階段の深さ(高さ)については、ドライエッチング工程で削る量によって調整することができる。尚、階段形状の段数が4段以上の場合には、上述した加工段差の形成工程を、階段の設計値に応じて繰り返すことになる。

## 【0109】

階段形状を形成した後、種々の工程を経て、金属材料、例えばタングステン(W)を埋め込んでコンタクト部114を形成する(工程4)。タングステン(W)を埋め込むことによって下地絶縁層104の階段形状が平滑化され、次いで、例えばCMP(Cheical Mechanical Polishing: 化学的機械研磨)による仕上げが行われる。その後、下地絶縁層104の平滑化された階段形状の上にアノード電極105が形成され、その上に有機EL層107が形成される(工程5)。そして、全体的に絶縁膜119が形成され、次いで、当該絶縁膜119に対してアノード電極105の上に開口部119Aが形成される(工程6)。

## 【0110】

以上説明した工程1乃至工程6を含む各処理工程を経ることにより、例えば図5に示す表面形状が階段形状の下地絶縁層104、及び、当該下地絶縁層104の表面形状に応じた傾斜角度のアノード電極105を有するアノード電極構造を作製することができる。そして、アノード電極105の基板面に対する傾斜角度について、画素毎に、下地絶縁層104の表面形状に応じて、任意の傾斜角度にて自由に設定できるため、高い視野角特性を確保することができる。特に、図28に示すように、レンズ80との組み合わせで用いられるマイクロディスプレイにあっては、レンズ80の光取込み光軸に合わせた設計を行うことが可能となるため、高い視野角特性を確保することができる。

## 【0111】

<本開示の電子機器>

以上説明した本開示の表示装置は、電子機器に入力された映像信号、若しくは、電子機器内で生成した映像信号を、画像若しくは映像として表示する、あらゆる分野の電子機器の表示部(表示装置)として用いることができる。電子機器としては、テレビジョンセット、ノート型パーソナルコンピュータ、デジタルスチルカメラ、携帯電話機等の携帯端末装置、ヘッドマウントディスプレイ等を例示することができる。但し、これらに限られるものではない。

## 【0112】

このように、あらゆる分野の電子機器において、その表示部として本開示の表示装置を用いることにより、以下のような効果を得ることができる。すなわち、本開示の表示装置によれば、高い視野角特性を確保することができる。従って、本開示の表示装置を用いることにより、電子機器の表示部について、高い視野角特性を確保できる。特に、本開示の表示装置が、レンズとの組み合わせで用いられるマイクロディスプレイの場合には、レンズの光取込み光軸に合わせた設計を行うことが可能となるため、高い視野角特性を確保できる。

## 【0113】

本開示の表示装置は、封止された構成のモジュール形状のものをも含む。一例として、画素アレイ部に透明なガラス等の対向部が貼り付けられて形成された表示モジュールが該当する。尚、表示モジュールには、外部から画素アレイ部への信号等を入出力するための回路部やフレキシブルプリントサーキット（FPC）などが設けられていてもよい。以下に、本開示の表示装置を用いる電子機器の具体例として、デジタルスチルカメラ及びヘッドマウントディスプレイを例示する。但し、ここで例示する具体例は一例に過ぎず、これらに限られるものではない。

【0114】

（具体例1）

図29は、本開示の電子機器の具体例1に係るレンズ交換式一眼レフレックスタイプのデジタルスチルカメラの外観図であり、図29Aにその正面図を示し、図29Bにその背面図を示す。

10

【0115】

本具体例1に係るレンズ交換式一眼レフレックスタイプのデジタルスチルカメラは、例えば、カメラ本体部（カメラボディ）211の正面右側に交換式の撮影レンズユニット（交換レンズ）212を有し、正面左側に撮影者が把持するためのグリップ部213を有している。

【0116】

そして、カメラ本体部211の背面略中央にはモニタ214が設けられている。モニタ214の上部には、電子ビューファインダ（接眼窓）215が設けられている。撮影者は、電子ビューファインダ215を覗くことによって、撮影レンズユニット212から導かれた被写体の光像を視認して構図決定を行うことが可能である。

20

【0117】

上記の構成のレンズ交換式一眼レフレックスタイプのデジタルスチルカメラにおいて、その電子ビューファインダ215として本開示の表示装置を用いることができる。すなわち、本具体例1に係るレンズ交換式一眼レフレックスタイプのデジタルスチルカメラは、その電子ビューファインダ215として本開示の表示装置を用いることによって作製される。

【0118】

[具体例2]

図30は、本開示の電子機器の具体例2に係るヘッドマウントディスプレイの一例を示す外観図である。

30

【0119】

本具体例2に係るヘッドマウントディスプレイ300は、本体部301、アーム部302及び鏡筒303を有する透過式ヘッドマウントディスプレイ構成となっている。本体部301は、アーム部302及び眼鏡310と接続されている。具体的には、本体部301の長辺方向の端部はアーム部302に取り付けられている。また、本体部301の側面の一方側は、接続部材（図示せず）を介して眼鏡310に連結されている。尚、本体部301は、直接的に人体の頭部に装着されてもよい。

【0120】

本体部301は、ヘッドマウントディスプレイ300の動作を制御するための制御基板や表示部を内蔵している。アーム部302は、本体部301と鏡筒303とを連結させることで、本体部301に対して鏡筒303を支える。具体的には、アーム部302は、本体部301の端部及び鏡筒303の端部と結合されることで、本体部301に対して鏡筒303を固定する。また、アーム部302は、本体部301から鏡筒303に提供される画像に係るデータを通信するための信号線を内蔵している。

40

【0121】

鏡筒303は、本体部301からアーム部302を経由して提供される画像光を、眼鏡310のレンズ311を透して、ヘッドマウントディスプレイ300を装着するユーザの目に向かって投射する。

50

## 【 0 1 2 2 】

上記の構成のヘッドマウントディスプレイ 3 0 0 において、本体部 3 0 1 に内蔵される表示部として、本開示の表示装置を用いることができる。すなわち、本具体例 2 に係るヘッドマウントディスプレイ 3 0 0 は、その表示部として、本開示の表示装置を用いることによって作製される。

## 【 0 1 2 3 】

< 本開示がとることができる構成 >

尚、本開示は、以下のような構成をとることもできる。

## 【 0 1 2 4 】

A . 表示装置

10

[ A - 1 ] 発光部を含む画素が基板上に配置されて成る画素領域を有し、画素領域内には、発光部のアノード電極が、基板面に対して傾斜した画素を含む領域が設けられており、

アノード電極の電極面は、下地絶縁層の表面形状に応じた傾斜角度を有する、表示装置。

[ A - 2 ] 下地絶縁層の表面形状が階段形状であり、アノード電極は、下地絶縁層の階段形状の上に形成されている、上記 [ A - 1 ] に記載の表示装置。

[ A - 3 ] アノード電極の電極面の傾斜角度は、下地絶縁層の階段形状の階段の深さ、段数、及び、ステップ幅によって決まる、

20

上記 [ A - 2 ] に記載の表示装置。

[ A - 4 ] 下地絶縁層の階段形状は、メタル材料で埋め込まれて平滑化されており、アノード電極は、下地絶縁層の平滑化された上に形成されている、

上記 [ A - 2 ] に記載の表示装置。

[ A - 5 ] アノード電極の電極面の傾斜角度は、平面視での電極中心に関して第 1 の方向及び第 2 の方向で対称である、

上記 [ A - 4 ] に記載の表示装置。

[ A - 6 ] アノード電極の電極面の傾斜角度は、平面視での電極中心に関して第 1 の方向で非対称であり、非対称の一方の電極面側が非発光部側となっている、

上記 [ A - 4 ] に記載の表示装置。

30

[ A - 7 ] アノード電極は、非発光部側の電極面のメタル材料の有無による反射効果の有無の選択が可能な構造を有する、

上記 [ A - 6 ] に記載の表示装置。

[ A - 8 ] アノード電極は、下地絶縁層の階段形状の上に直接形成され、電極面が階段形状を有する、

上記 [ A - 2 ] に記載の表示装置。

[ A - 9 ] アノード電極は、リフレクタ効果を有する電極面形状を有する、

上記 [ A - 2 ] に記載の表示装置。

[ A - 1 0 ] カラー画像を形成する単位となる 1 画素が複数色の副画素から成り、発光部のカソード電極 - アノード電極間での光の共振効果を利用するキャビティ構造を有する場合、

40

下地絶縁層のアノード電極の形成面に、複数色の副画素毎に段差が設けられている、

上記 [ A - 1 ] に記載の表示装置。

[ A - 1 1 ] 複数色の副画素は、赤色、緑色及び青色の 3 原色の副画素から成り、

赤色の副画素のアノード電極の形成面を基準に、他の副画素のアノード電極の形成面を決定する、

上記 [ A - 1 0 ] に記載の表示装置。

[ A - 1 2 ] 下地絶縁層の階段形状の各階段に対して、側面をテーパ形状とする加工が施されている、

上記 [ A - 2 ] に記載の表示装置。

50

[ A - 1 3 ] 下地絶縁層の階段形状の各階段に対して、角部を削る処理が施されている、  
上記 [ A - 2 ] に記載の表示装置。

[ A - 1 4 ] 発光部は、有機 E L 素子から成る、  
上記 [ A - 1 ] 乃至上記 [ A - 1 3 ] のいずれかに記載の表示装置。

【 0 1 2 5 】

B . 表示装置の製造方法

[ B - 1 ] 発光部を含む画素が基板上に配置されて成る画素領域を有する表示装置の製造  
に当たって、

画素領域内に、発光部のアノード電極が、基板面に対して傾斜した画素を含む領域を設  
け、

下地絶縁層の表面形状に応じた傾斜角度にてアノード電極の電極面を形成する、  
表示装置の製造方法。

[ B - 2 ] 下地絶縁層の表面形状が階段形状であり、  
アノード電極は、下地絶縁層の階段形状の上に形成されている、  
上記 [ B - 1 ] に記載の表示装置の製造方法。

[ B - 3 ] アノード電極の電極面の傾斜角度は、下地絶縁層の階段形状の階段の深さ、段  
数、及び、ステップ幅によって決まる、

上記 [ B - 2 ] に記載の表示装置の製造方法。

[ B - 4 ] 下地絶縁層の階段形状は、金属材料で埋め込まれて平滑化されており、  
アノード電極は、下地絶縁層の平滑化された上に形成されている、

上記 [ B - 2 ] に記載の表示装置の製造方法。

[ B - 5 ] アノード電極の電極面の傾斜角度は、平面視での電極中心に関して第 1 の方向  
及び第 2 の方向で対称である、

上記 [ B - 4 ] に記載の表示装置の製造方法。

[ B - 6 ] アノード電極の電極面の傾斜角度は、平面視での電極中心に関して第 1 の方向  
で非対称であり、非対称の一方の電極面側が非発光部側となっている、

上記 [ B - 4 ] に記載の表示装置の製造方法。

[ B - 7 ] アノード電極は、非発光部側の電極面の金属材料の有無による反射効果の有  
無の選択が可能な構造を有する、

上記 [ B - 6 ] に記載の表示装置の製造方法。

[ B - 8 ] アノード電極は、下地絶縁層の階段形状の上に直接形成され、電極面が階段形  
状を有する、

上記 [ B - 2 ] に記載の表示装置の製造方法。

[ B - 9 ] アノード電極は、リフレクタ効果を有する電極面形状を有する、

上記 [ B - 2 ] に記載の表示装置の製造方法。

[ B - 1 0 ] カラー画像を形成する単位となる 1 画素が複数色の副画素から成り、発光部  
のカソード電極 - アノード電極間での光の共振効果を利用するキャビティ構造を有する  
場合、

下地絶縁層のアノード電極の形成面に、複数色の副画素毎に段差が設けられている、

上記 [ B - 1 ] に記載の表示装置の製造方法。

[ B - 1 1 ] 複数色の副画素は、赤色、緑色及び青色の 3 原色の副画素から成り、

赤色の副画素のアノード電極の形成面を基準に、他の副画素のアノード電極の形成面を  
決定する、

上記 [ B - 1 0 ] に記載の表示装置の製造方法。

[ B - 1 2 ] 下地絶縁層の階段形状の各階段に対して、側面をテーパ形状とする加工が  
施されている、

上記 [ B - 2 ] に記載の表示装置の製造方法。

[ B - 1 3 ] 下地絶縁層の階段形状の各階段に対して、角部を削る処理が施されている、

上記 [ B - 2 ] に記載の表示装置の製造方法。

[ B - 1 4 ] 発光部は、有機 E L 素子から成る、

10

20

30

40

50

上記 [ B - 1 ] 乃至上記 [ B - 1 3 ] のいずれかに記載の表示装置の製造方法。

【 0 1 2 6 】

C . 電子機器

[ C - 1 ] 発光部を含む画素が基板上に配置されて成る画素領域を有し、画素領域内には、発光部のアノード電極が、基板面に対して傾斜した画素を含む領域が設けられており、

アノード電極の電極面は、下地絶縁層の表面形状に応じた傾斜角度を有する、表示装置を有する電子機器。

[ C - 2 ] 下地絶縁層の表面形状が階段形状であり、

アノード電極は、下地絶縁層の階段形状の上に形成されている、

上記 [ C - 1 ] に記載の電子機器。

[ C - 3 ] アノード電極の電極面の傾斜角度は、下地絶縁層の階段形状の階段の深さ、段数、及び、ステップ幅によって決まる、

上記 [ C - 2 ] に記載の電子機器。

[ C - 4 ] 下地絶縁層の階段形状は、金属材料で埋め込まれて平滑化されており、

アノード電極は、下地絶縁層の平滑化された上に形成されている、

上記 [ C - 2 ] に記載の電子機器。

[ C - 5 ] アノード電極の電極面の傾斜角度は、平面視での電極中心に関して第 1 の方向及び第 2 の方向で対称である、

上記 [ C - 4 ] に記載の電子機器。

[ C - 6 ] アノード電極の電極面の傾斜角度は、平面視での電極中心に関して第 1 の方向で非対称であり、非対称の一方の電極面側が非発光部側となっている、

上記 [ C - 4 ] に記載の電子機器。

[ C - 7 ] アノード電極は、非発光部側の電極面の金属材料の有無による反射効果の有無の選択が可能な構造を有する、

上記 [ C - 6 ] に記載の電子機器。

[ C - 8 ] アノード電極は、下地絶縁層の階段形状の上に直接形成され、電極面が階段形状を有する、

上記 [ C - 2 ] に記載の電子機器。

[ C - 9 ] アノード電極は、リフレクタ効果を有する電極面形状を有する、

上記 [ C - 2 ] に記載の電子機器。

[ C - 1 0 ] カラー画像を形成する単位となる 1 画素が複数色の副画素から成り、発光部のカソード電極 - アノード電極間での光の共振効果を利用するキャビティ構造を有する場合、

下地絶縁層のアノード電極の形成面に、複数色の副画素毎に段差が設けられている、

上記 [ C - 1 ] に記載の電子機器。

[ C - 1 1 ] 複数色の副画素は、赤色、緑色及び青色の 3 原色の副画素から成り、

赤色の副画素のアノード電極の形成面を基準に、他の副画素のアノード電極の形成面を決定する、

上記 [ C - 1 0 ] に記載の電子機器。

[ C - 1 2 ] 下地絶縁層の階段形状の各階段に対して、側面をテーパ形状とする加工が施されている、

上記 [ C - 2 ] に記載の電子機器。

[ C - 1 3 ] 下地絶縁層の階段形状の各階段に対して、角部を削る処理が施されている、

上記 [ C - 2 ] に記載の電子機器。

[ C - 1 4 ] 発光部は、有機 E L 素子から成る、

上記 [ C - 1 ] 乃至上記 [ C - 1 3 ] のいずれかに記載の電子機器。

【 符号の説明 】

【 0 1 2 7 】

1 0 . . . 有機 E L 表示装置、 2 0 . . . 画素 ( 画素回路 ) 、 2 1 . . . 有機 E L 素子

10

20

30

40

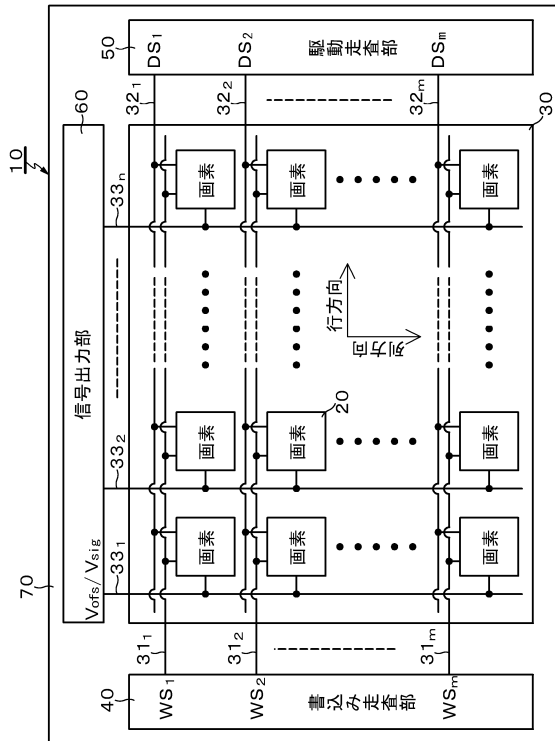
50

、 2 2 . . . 駆動トランジスタ、 2 3 . . . サンプリングトランジスタ、 2 4 . . . 発光制御トランジスタ、 2 5 . . . 保持容量、 2 6 . . . 補助容量、 3 0 . . . 画素アレイ部、 4 0 . . . 書き込み走査部、 5 0 . . . 駆動走査部、 6 0 . . . 信号出力部、 7 0 . . . 表示パネル、 8 0 . . . レンズ（レンズ群）、 1 0 1 . . . 基板、 1 0 2 . . . 回路層、 1 0 3 . . . 無機絶縁層、 1 0 4 . . . 下地絶縁層、 1 0 5 . . . アノード電極、 1 0 6 . . . 有機絶縁層、 1 0 7 . . . 有機 E L 層、 1 0 8 . . . カソード電極

【図面】

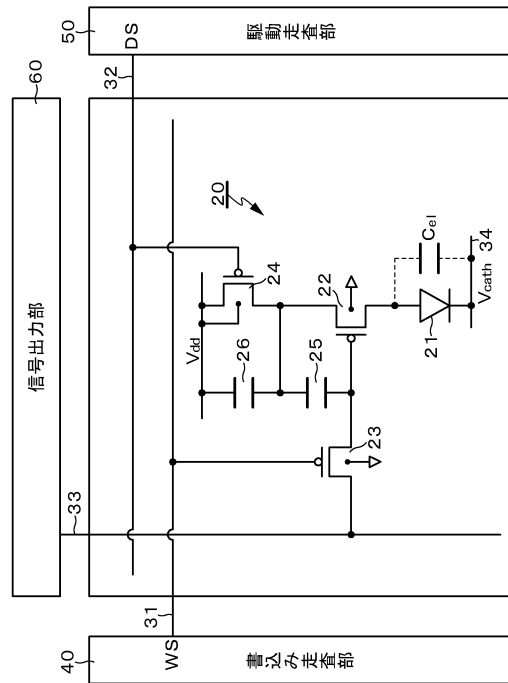
【図 1】

図 1



【図 2】

図 2



10

20

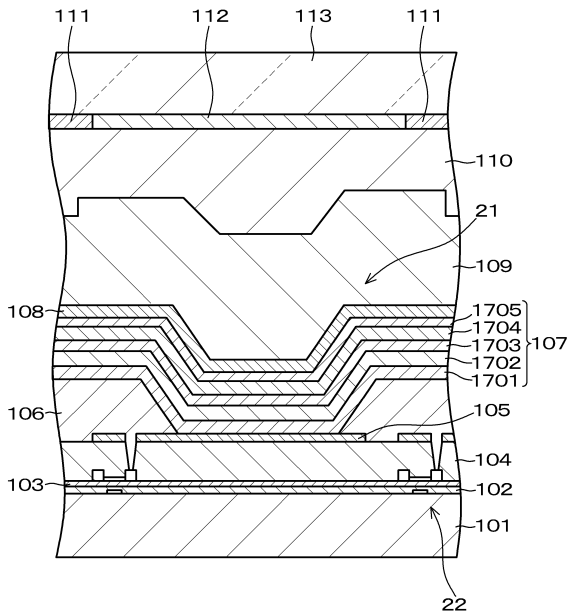
30

40

50

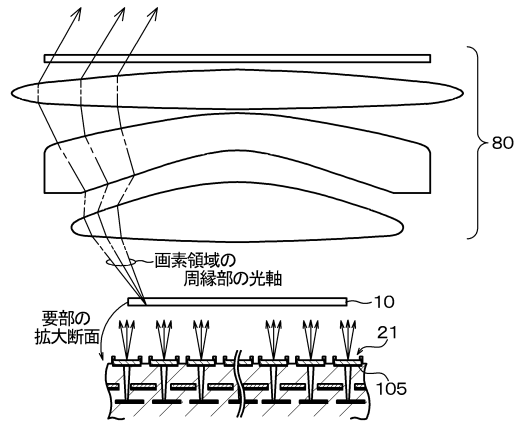
【図3】

図3



【図4】

図4

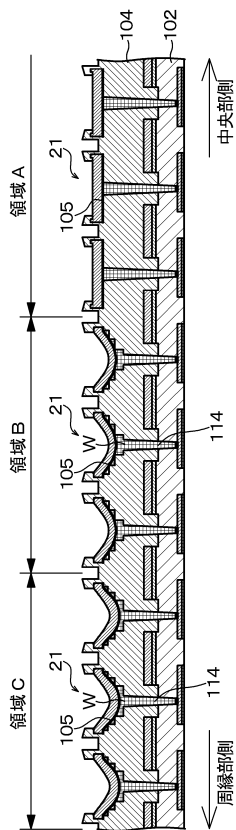


10

20

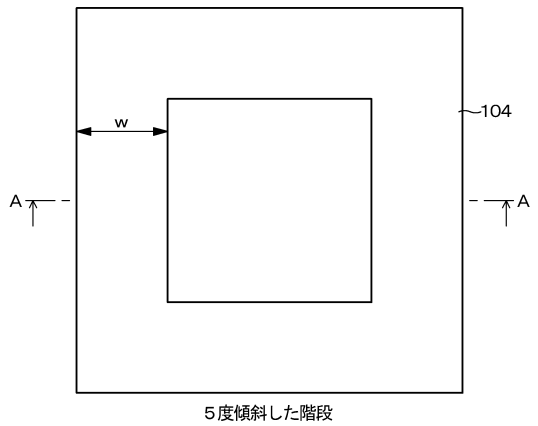
【図5】

図5



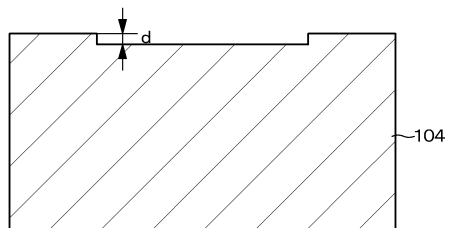
【図6】

図6 A



30

図6 B



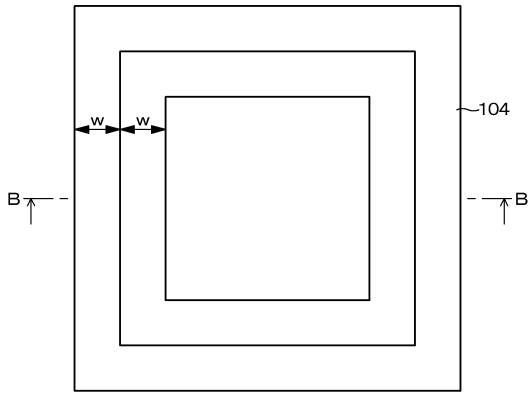
40

50



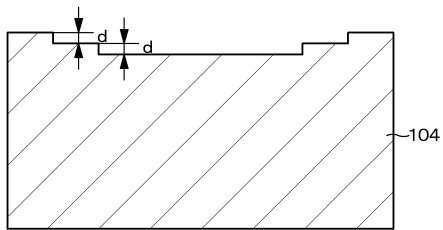
【図 7】

図 7 A



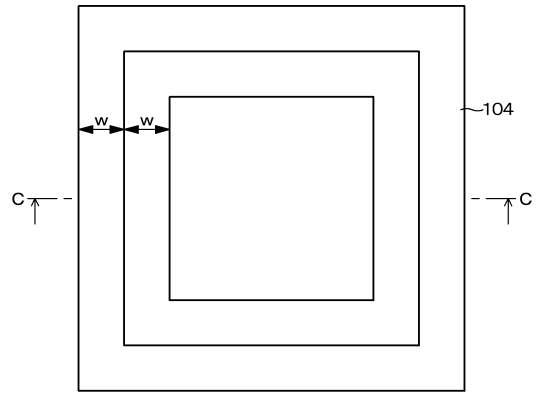
10度傾斜した階段

図 7 B



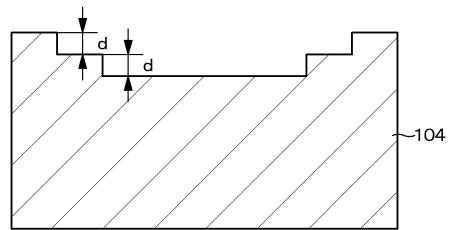
【図 8】

図 8 A



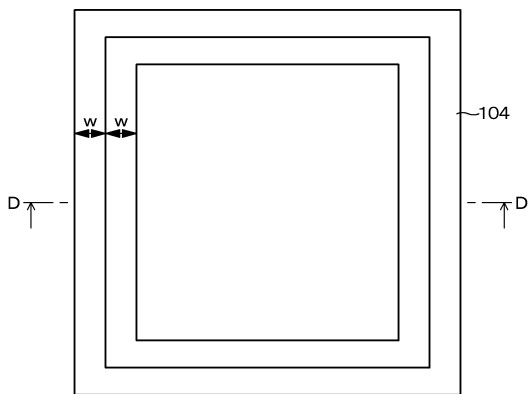
20度傾斜した階段

図 8 B



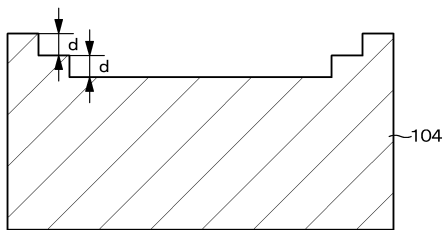
【図 9】

図 9 A



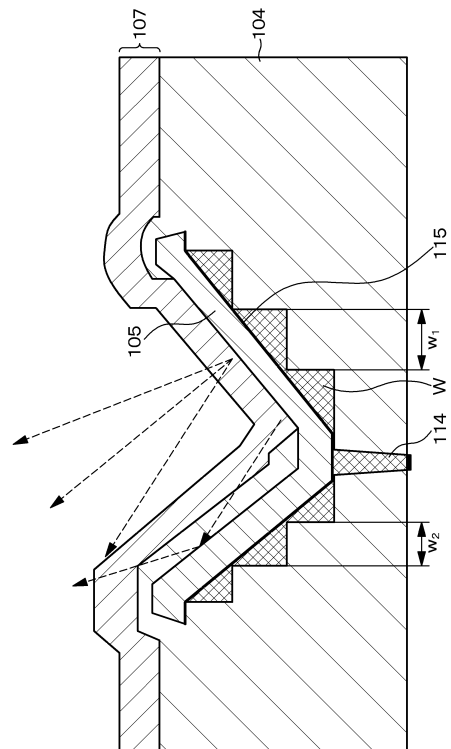
30度傾斜した階段

図 9 B



【図 10】

図 10




10

20

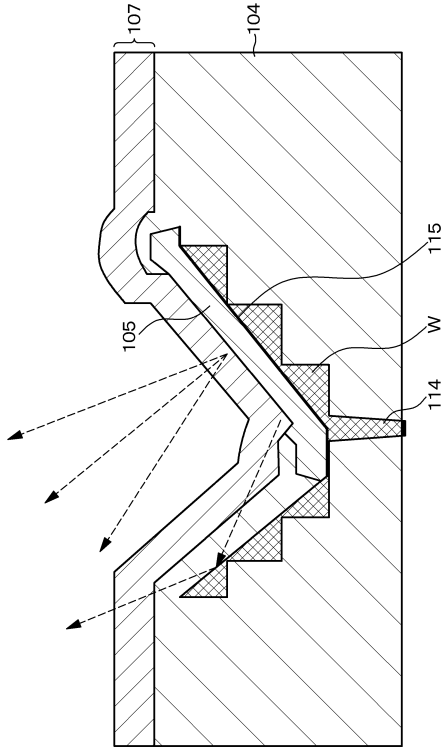
30


40

50

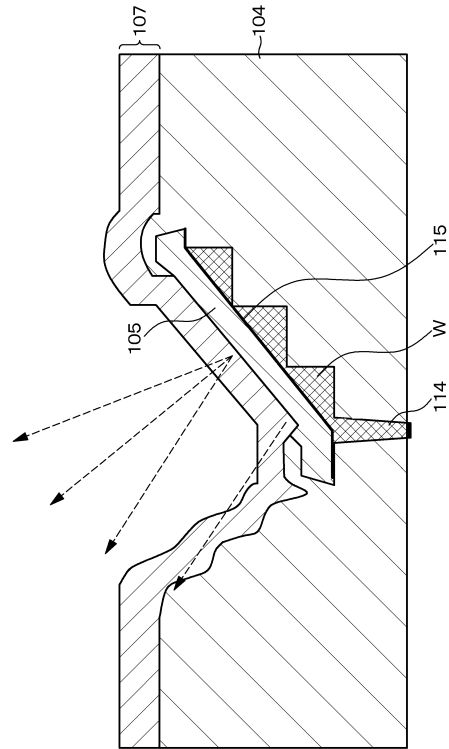
【 1 1】

 1 1




【 1 2】

 1 2

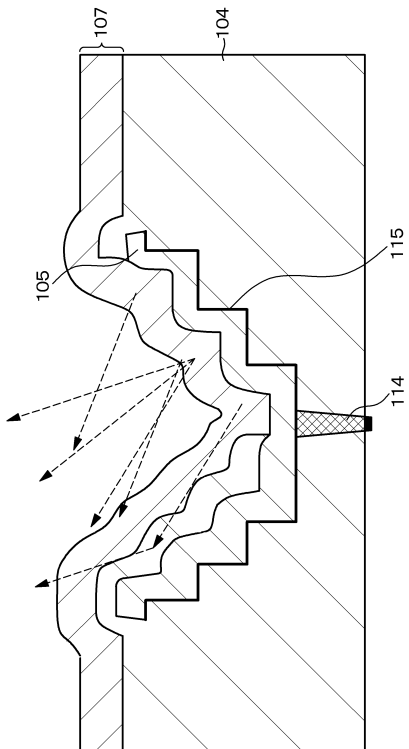



10

20

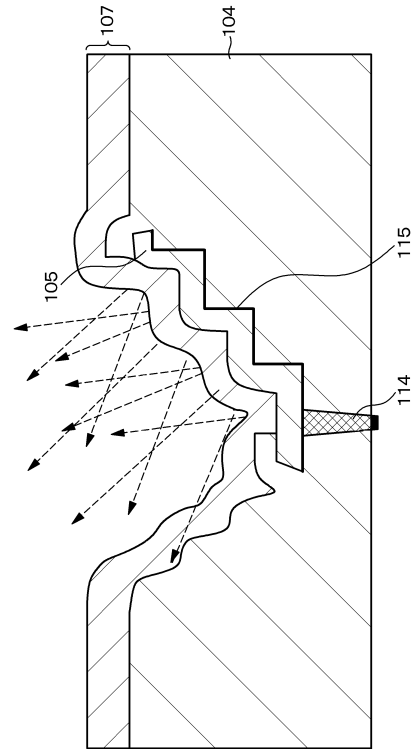
【 1 3】

 1 3



【 1 4】

 1 4



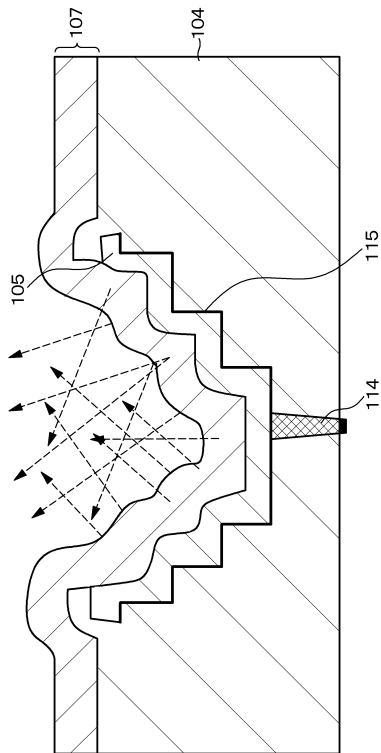
30

40

50

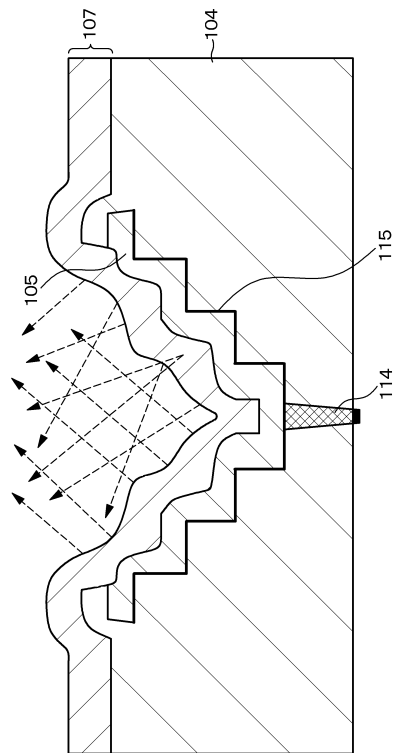
【図 15】

図 15



【図 16】

図 16

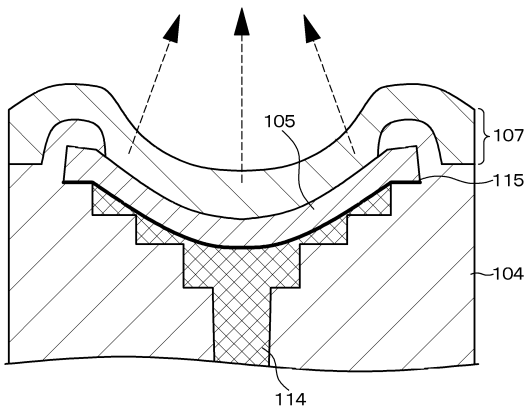


10

20

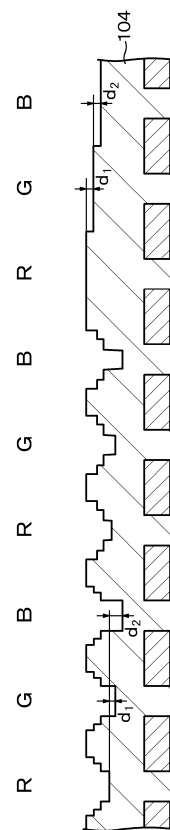
【図 17】

図 17



【図 18】

図 18



30

40

50

【図 19】

図 19 A

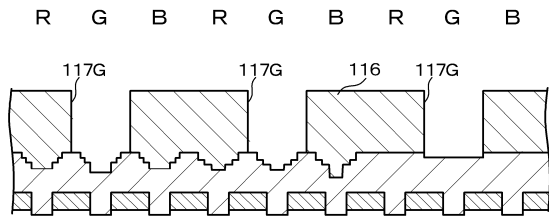
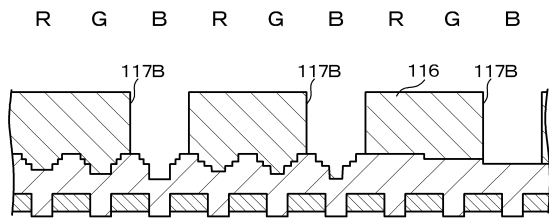


図 19 B



【図 20】

図 20 A

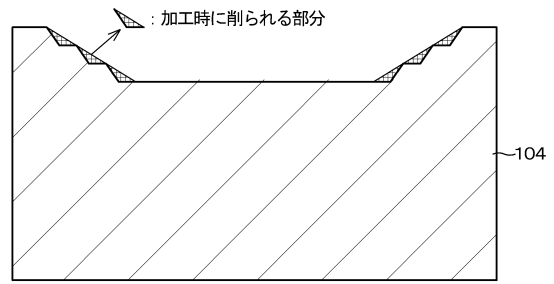
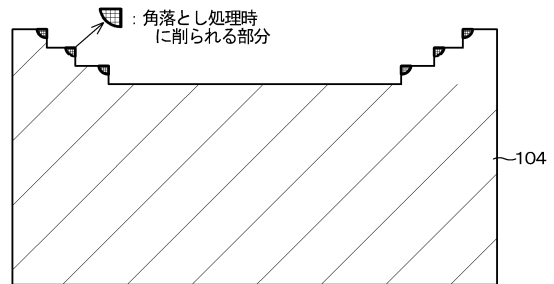


図 20 B



【図 21】

図 21 A

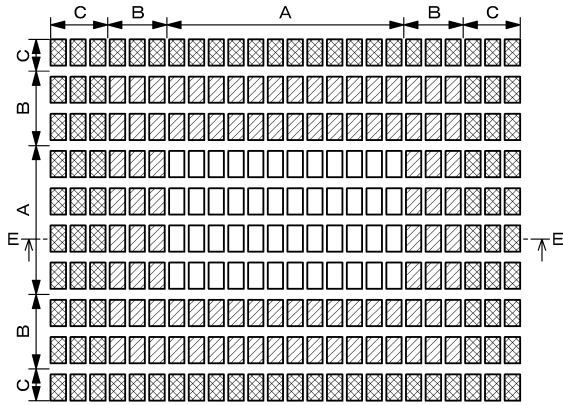
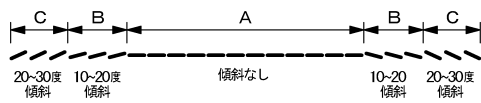


図 21 B



【図 22】

図 22 A

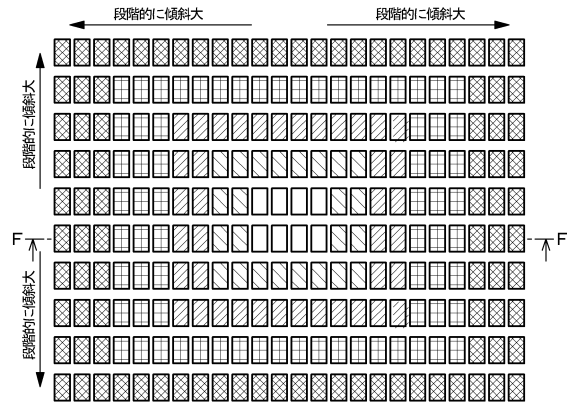
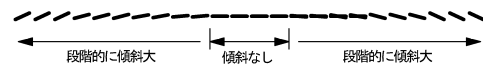


図 22 B



10

20

30

40

50

【 図 2 3 】

図 2 3 A

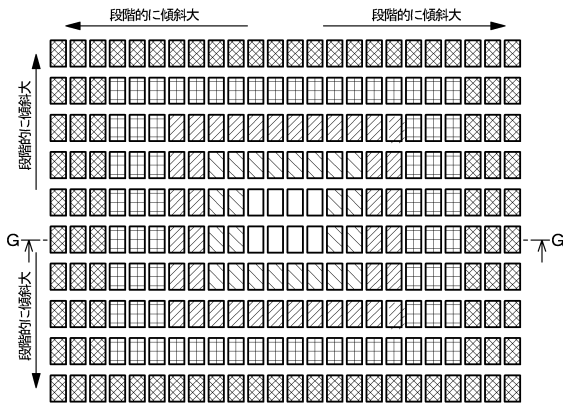
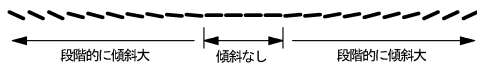


図 2 3 B



【 図 2 4 】

図 2 4 A

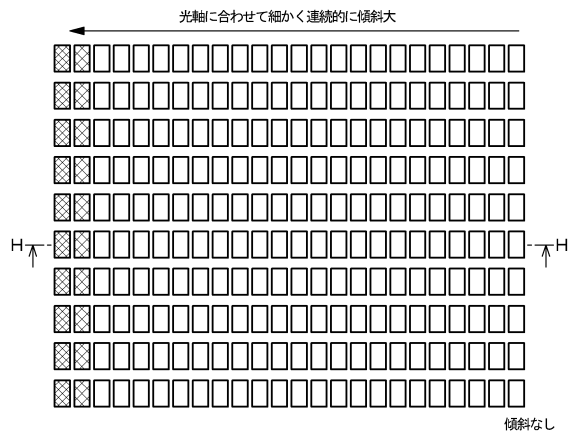
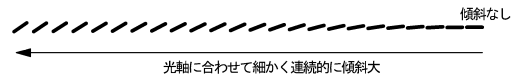


図 2 4 B

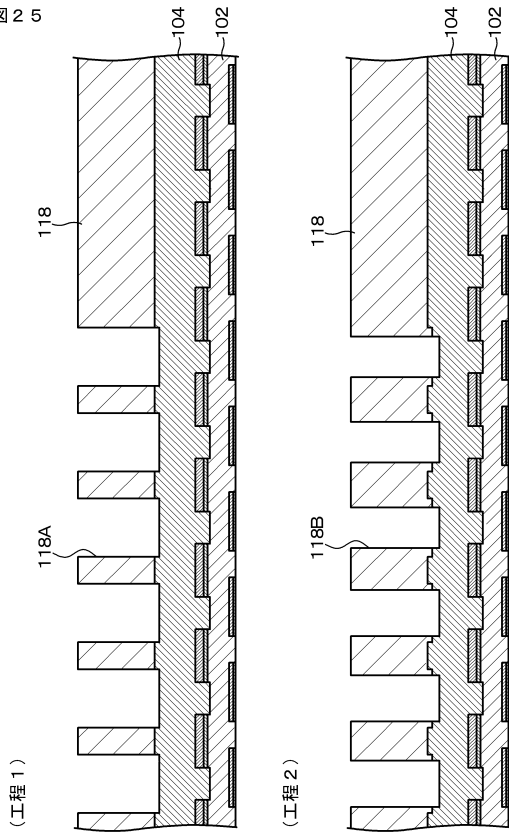


10

20

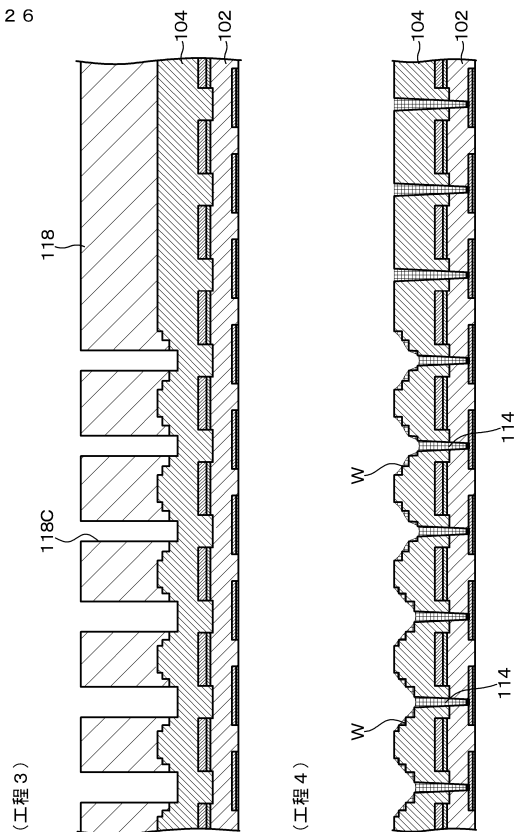
【 図 2 5 】

図 2 5



【 図 2 6 】

図 2 6



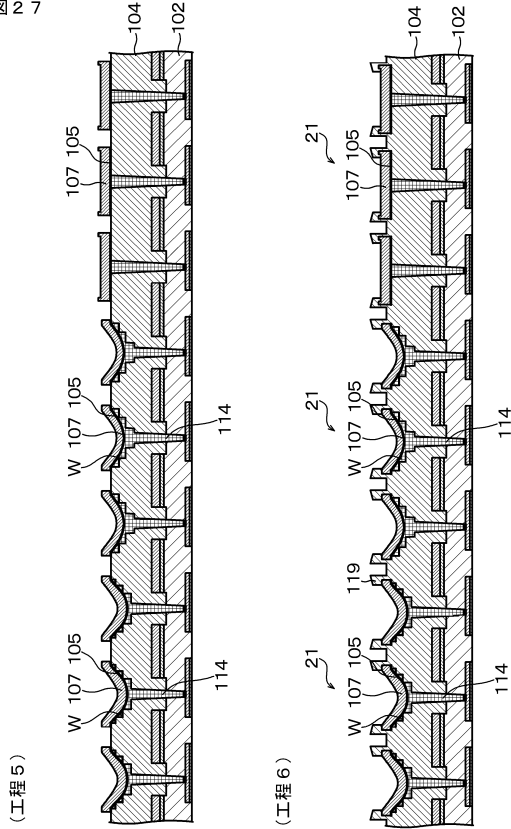
30

40

50

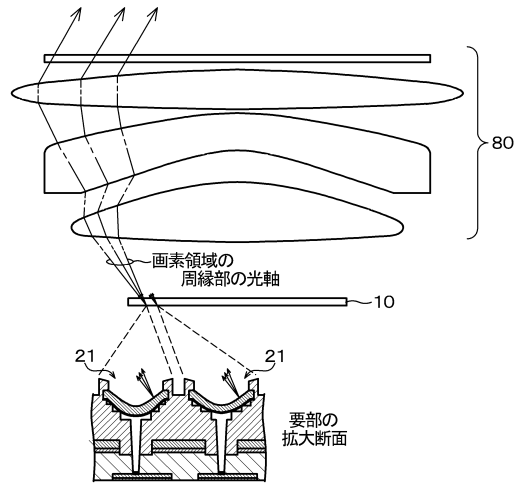
【図 27】

図 27



【図 28】

図 28



10

20

【図 29】

図 29 A

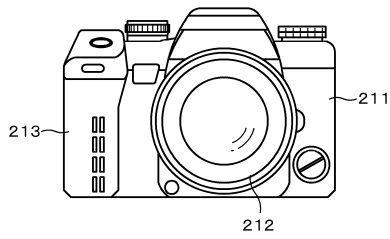
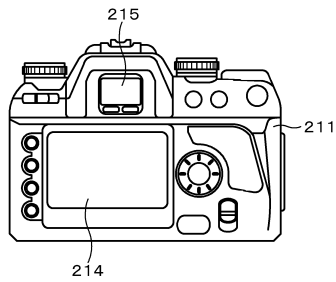
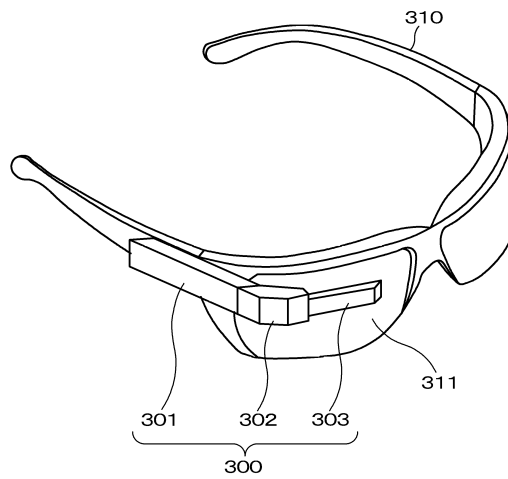


図 29 B



【図 30】

図 30



30

40

50

## フロントページの続き

## (51)国際特許分類

**G 0 9 F 9/00 (2006.01)**  
**G 0 9 F 9/30 (2006.01)**

## F I

G 0 9 F 9/00 3 3 8  
 G 0 9 F 9/30 3 3 8  
 G 0 9 F 9/30 3 4 8 A  
 G 0 9 F 9/30 3 4 9 D  
 G 0 9 F 9/30 3 6 5

## (56)参考文献

国際公開第 2 0 1 6 / 0 8 4 7 2 7 ( W O , A 1 )

特開 2 0 1 7 - 0 6 2 9 0 2 ( J P , A )

特開 2 0 1 5 - 1 3 8 6 1 2 ( J P , A )

国際公開第 2 0 1 6 / 0 6 0 0 8 9 ( W O , A 1 )

## (58)調査した分野 (Int.Cl., D B名)

H 0 5 B 3 3 / 2 6

H 0 1 L 2 7 / 3 2

H 0 1 L 5 1 / 5 0

H 0 5 B 3 3 / 0 2

H 0 5 B 3 3 / 1 0

G 0 9 F 9 / 0 0

G 0 9 F 9 / 3 0