



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201131696 A1

(43)公開日：中華民國 100 (2011) 年 09 月 16 日

(21)申請案號：099142525

(22)申請日：中華民國 99 (2010) 年 12 月 07 日

(51)Int. Cl. : **H01L21/768 (2006.01)**

H01L23/495 (2006.01)

(30)優先權：2009/12/16 美國

12/639,984

(71)申請人：史特斯晶片封裝公司 (新加坡) STATS CHIPPAC LTD. (SG)
新加坡

(72)發明人：趙南柱 CHO, NAMJU (KR) ; 池煒朝 CHI, HEEJO (KR) ; 申翰佶 SHIN, HANGIL (KR) ; 黃銳 HUANG, RUI (CN) ; 鄒勝源 CHOW, SENG GUAN (MY) ; 關協和 KUAN, HEAP HOE (SG)

(74)代理人：洪武雄；陳昭誠

申請實體審查：無 申請專利範圍項數：10 項 圖式數：14 共 26 頁

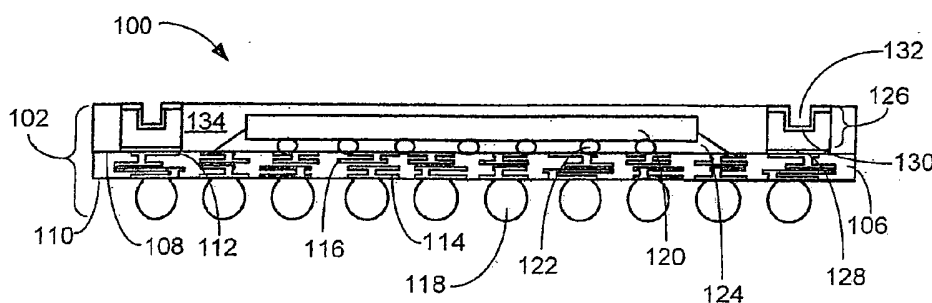
(54)名稱

具有堆疊互連件之積體電路封裝系統及其製造方法

INTEGRATED CIRCUIT PACKAGING SYSTEM WITH STACKING INTERCONNECT AND METHOD OF MANUFACTURE THEREOF

(57)摘要

一種積體電路封裝系統的製造方法，係包含：製造基礎封裝基板；將導電柱導線架耦接至該基礎封裝基板，其係藉由以下步驟來達成：提供導線架支撐；圖案化該導線架支撐上的導電材料並包含形成互連牢固結構，以及將該導電材料耦接至該基礎封裝基板；在該基礎封裝基板與該導電柱導線架之間形成基礎封裝本體；以及從該導電柱導線架移除該導線架支撐，以使該互連牢固結構外露於該基礎封裝本體。



100：積體電路封裝系統

102：基礎封裝件

106：基礎封裝基板

108：元件側

110：系統側

112：元件墊

114：系統墊

116：內部線路

118：系統互連

120：基礎積體電路晶粒

122：晶片互連

124：密封黏著劑

126：導電柱

128：導電黏著劑

130：種子層

132：互連牢固結構

134：基礎封裝本體



(21)申請案號：099142525

(22)申請日：中華民國 99 (2010) 年 12 月 07 日

(51)Int. Cl. : H01L21/768 (2006.01)

H01L23/495 (2006.01)

(30)優先權：2009/12/16 美國

12/639,984

(71)申請人：史特斯晶片封裝公司 (新加坡) STATS CHIPPAC LTD. (SG)
新加坡

(72)發明人：趙南柱 CHO, NAMJU (KR) ; 池煒朝 CHI, HEEJO (KR) ; 申翰佶 SHIN, HANGIL (KR) ; 黃銳 HUANG, RUI (CN) ; 鄒勝源 CHOW, SENG GUAN (MY) ; 關協和 KUAN, HEAP HOE (SG)

(74)代理人：洪武雄；陳昭誠

申請實體審查：無 申請專利範圍項數：10 項 圖式數：14 共 26 頁

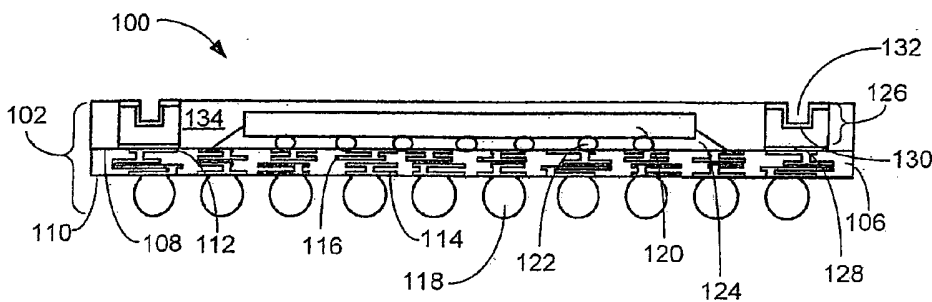
(54)名稱

具有堆疊互連件之積體電路封裝系統及其製造方法

INTEGRATED CIRCUIT PACKAGING SYSTEM WITH STACKING INTERCONNECT AND METHOD OF MANUFACTURE THEREOF

(57)摘要

一種積體電路封裝系統的製造方法，係包含：製造基礎封裝基板；將導電柱導線架耦接至該基礎封裝基板，其係藉由以下步驟來達成：提供導線架支撐；圖案化該導線架支撐上的導電材料並包含形成互連牢固結構，以及將該導電材料耦接至該基礎封裝基板；在該基礎封裝基板與該導電柱導線架之間形成基礎封裝本體；以及從該導電柱導線架移除該導線架支撐，以使該互連牢固結構外露於該基礎封裝本體。



- 100：積體電路封裝系統
- 102：基礎封裝件
- 106：基礎封裝基板
- 108：元件側
- 110：系統側
- 112：元件墊
- 114：系統墊
- 116：內部線路
- 118：系統互連
- 120：基礎積體電路晶粒
- 122：晶片互連
- 124：密封黏著劑
- 126：導電柱

六、發明說明：

【發明所屬之技術領域】

本發明是大致關於積體電路封裝系統，且尤關於用於堆疊積體電路封裝件的系統。

【先前技術】

電子產業持續追求的是更輕、更快速、更小、多功能、更可靠且更具成本效益的產品。多功能電子裝置(例如也是遊戲平台、照相機、網際網路入口(internet portal)、音樂或影像播放器的行動電話)的出現已經為電子裝置製造商與支援製造商的製造公司帶來巨大壓力。

為了符合此種需求，已發展有封裝組合技術用於多晶片封裝件(MCP)與晶片堆疊封裝件。這些種類的封裝件將兩個或多個半導體晶片結合成單一封裝件，進而實現記憶體密度的增加、多功能及/或封裝件佔板面積(footprint)的縮減。

然而，在單一封裝件中使用許多晶片確實易於減低可靠度與良率。在後組合測試(post assembly testing)期間，如果在多晶片或晶片堆疊封裝件中僅一個晶片無法符合功能或效能規格，則整個封裝件失效，導致正常的晶片連同失效的晶片一起被丟掉。因此，多晶片與晶片堆疊封裝件易於因為組裝製程而減低產率。

三維封裝堆疊藉由堆疊許多組合封裝件(各包含單一晶片且已經通過必要測試)以解決此良率問題，進而改善最終複合封裝件(composite package)的良率與可靠度。然

而，封裝件堆疊已經傾向使用導線架型式封裝件(lead frame type package)，而非區域陣列型式封裝件(area array type package)。導線架型式封裝件通常利用位於邊緣的輸出端(edge-located terminal)(例如外部引線)，而區域陣列型式封裝件通常利用表面分布輸出端(例如焊球)。所以相較於對應的導線架型式封裝件，區域陣列型式封裝件可提供較大輸出端數量及/或較小佔板面積。

對於形成區域陣列型式封裝件的嘗試已經遇到其他困難。在陣列內定位觸點並在兩個堆疊介面之間對齊(alignment)已經證實是令人怯步的問題。隨著介面觸點數量的增加，在積體電路封裝件介面之間的關鍵對齊變得更具挑戰性。

因此，為了符合電子裝置產業的體積與效能需求，對於具有堆疊互連件的積體電路封裝系統的需求仍繼續存在。鑑於大眾需要具有較多功能的較小裝置，找到這些問題的答案是愈來愈關鍵。鑑於愈趨增加的商業競爭壓力，連同成長的消費者期待且市場中有意義的產品差異的機會減少，找到這些問題的答案是愈來愈關鍵。此外，減低成本、增進效率與效能、及達到競爭壓力的需求更大大地增加了對於找到這些問題的答案的關鍵必要的迫切性。

已經思考過這些問題的答案許久，但是先前的發展並未教示或建議任何答案，而因此這些問題的答案已經長期困擾本發明所屬技術領域中具有通常知識者。

【發明內容】

本發明提供一種積體電路封裝系統的製造方法，係包含：製造基礎封裝基板；將導電柱導線架耦接至該基礎封裝基板，其係藉由以下步驟來達成：提供導線架支撐；圖案化該導線架支撐上的導電材料並包含形成互連牢固結構，以及將該導電材料耦接至該基礎封裝基板；在該基礎封裝基板與該導電柱導線架之間形成基礎封裝本體；以及從該導電柱導線架移除該導線架支撐，以使該互連牢固結構外露於該基礎封裝本體。

本發明提供一種積體電路封裝系統，係包含：基礎封裝基板；導電柱，係具有耦接至該基礎封裝基板的互連牢固結構；以及基礎封裝本體，係位在該基礎封裝基板上，且該導電柱與互連牢固結構外露在頂部表面上。

本發明的一些實施例具有除上述提及的那些之外或代替上述提及的那些的其他步驟或元件。該等步驟或元件對於閱讀下列實施方式並參照所附圖式後的本發明所屬技術領域中具有通常知識者將變得顯而易見。

【實施方式】

為了使本發明所屬技術領域中具有通常知識者能夠製造與使用本發明，下列實施例是以充分的細節來描述。應了解，基於本揭露，其他實施例將是顯而易見的，且在不背離本發明的範圍下，可進行系統、製程、或機構的改變。

在下列描述中將提供許多具體細節，以徹底了解本發明。然而，應明白，可不需這些具體細節地來實施本發明。

為了避免模糊本發明，將不詳細揭露一些習知的電路、系統結構、與製程步驟。

顯示系統實施例的圖式是部分圖解而非按照比例，特別是一些尺寸為了清楚表示而在圖式中誇大顯示。同樣地，雖然圖式中的圖樣為了描述方便而一般顯示為相似的方向，但是圖式中的描述大部分是沒有限定的。一般來說，本發明可操作在任意方向上。

為了清楚與簡化說明、描述及理解，所揭露與描述的複數個實施例各具有一些共同的特徵，彼此相同與相似的特徵通常將以相同的元件符號來描述。為了描述方便，實施例已經被標號成第一實施例、第二實施例等等，而並非意欲有任何其他意義或用以限制本發明。

為了說明的目的，在此使用的用語「水平的(horizontal)」是定義成平行於封裝基板的平面或表面的平面，而不論其方向。用語「垂直的(vertical)」指的是垂直於剛才定義的該水平的方向。例如「上方(above)」、「下方(below)」、「底部(bottom)」、「頂部(top)」、「側邊(side)」(如在「側壁(sidewall)中」)、「較高(higher)」、「較低(lower)」、「上面的(upper)」、「在…上方(over)」、「與「在…之下(under)」的用語是相對於圖式中所顯示的該水平面來定義。用語「在…上(on)」意指在元件之間有直接接觸且沒有介於中間的物質。

在此使用的用語「加工(processing)」包含形成所述結構所需的材料或光阻的沉積、圖案化、曝光、顯影、蝕

刻、清潔、及/或該材料或光阻的移除。

現在參照第 1 圖，其顯示在本發明的實施例中的具有堆疊互連件之積體電路封裝系統 100 的剖視圖。該積體電路封裝系統 100 的剖視圖描述基礎封裝件 102。

該基礎封裝件 102 包含具有元件側 108 與系統側 110 的基礎封裝基板 106。該元件側 108 上的元件墊 112 可藉由內部線路 116(例如跡線(traces)、盲孔(vias)或上述的結合)耦接至該系統側 110 上的系統墊 114。例如焊料凸塊、焊球、焊料柱或柱形凸塊(stud bump)的系統互連 118 可形成在該系統墊 114 上，以耦接至下一階層系統(未圖示)。

基礎積體電路晶粒 120 可藉由晶片互連 122(例如焊料凸塊、焊料球或接合線)耦接至該元件墊 112。為了保護晶片互連 122 免於濕氣或衝擊的毀壞，例如底充材料或晶粒附接材料的密封黏著劑 124 可敷設在該元件側 108 與該基礎積體電路晶粒 120 之間以圍繞該晶片互連 122。

該基礎積體電路晶粒 120 係顯示為倒裝晶片(flip chip)晶粒，但這只是例示，且可能是其他晶粒組構。在該基礎積體電路晶粒 120 的其他組構中，該密封黏著劑 124 可為晶粒附接材料。

導電柱 126 可藉由導電黏著劑 128(例如焊料或導電樹脂)或藉由熱壓接合以附接至該元件墊 112。該導電柱 126 可包含沉積為該導電柱 126 的一部分的種子層(seed layer)130(例如焊料可潤濕層或臨時黏著層)，以在該導電

柱 126 的頂部中形成互連牢固結構(interconnect securing structure)132。

基礎封裝本體 134 可在該元件側 108、該基礎積體電路晶粒 120、該密封黏著劑 124 與該導電柱 126 上由包覆材料(encapsulant)(例如樹脂模製化合物或陶瓷)所形成。該基礎封裝本體 134 讓該種子層 130 與該互連牢固結構 132 外露於頂部表面上。

現在參照第 2 圖，其顯示在製造的模製階段中的具有堆疊互連件的基礎封裝件 200 的剖視圖。該基礎封裝件 200 的剖視圖描述具有導電柱導線架 202 的基礎封裝基板 106，該導電柱導線架 202 藉由該導電黏著劑 128 耦接至該元件墊 112。該基礎封裝本體 134 可藉由填充在該基礎封裝基板 106 的元件側 108 與導線架支撐 204 之間的空間來形成。

已經發現可藉由應用該基礎封裝基板 106 的元件側 108 上的導電柱導線架 202 以確保該導電柱 126 相對於該元件墊 112 的定位與對齊。也藉由在模製製程期間在原處具有該導線架支撐 204，至該元件墊 112 與該導電柱 126 的位置的電性連接的整體性是藉由該基礎封裝本體 134 來維持。

也已經發現多列的該導電柱 126 可很精確地耦接至該元件墊 112，且在該堆疊製程期間提供該封裝對齊的較佳控制。在範例中顯示兩列該導電柱 126 是耦接至該元件墊 112，但是應了解可於該基礎封裝件 200 使用不同數量的列。

已經發現藉由蝕刻、研磨、機械刨除(peel)或上述的結合以從該基礎封裝件 200 移除導線架支撐 204。該種子層 130 可作為蝕刻停止層或該種子層 130 可提供用於該機械刨除製程的分隔點。

現在參照第 3 圖，其顯示在堆疊封裝件中具有堆疊互連件的積體電路封裝系統 300 的剖視圖。該積體電路封裝系統 300 的剖視圖描述藉由該基礎封裝本體 134 以精確地固定在原處的導電柱 126。第 2 圖的導線架支撐 204 已經被移除，以讓該種子層 130 與各該導電柱 126 的互連牢固結構 132 外露於該基礎封裝件 300 的頂部表面 302。

堆疊封裝件 304 可為任何封裝件組構。該堆疊封裝件 304 可具有包含互連墊 308 的堆疊基板 306。該互連墊 308 可藉由該系統互連 118 耦接至該導電柱 126。堆疊積體電路晶粒 310 可經由該導電柱 126 耦接至該基礎積體電路晶粒 120、該系統互連 118 或上述的結合。

已經發現具有該互連牢固結構 132 的導電柱 126 可提供可靠堆疊互連，而沒有先前技術的互連所遭遇的對齊問題。藉由在迴錫製程(reflow process)期間將該堆疊封裝件 304 的系統互連 118 引至該互連牢固結構，該互連牢固結構 132 結合種子層 130 確保適當的對齊與連接。

現在參照第 4 圖，其顯示本發明的第一替代實施例中具有堆疊互連件的積體電路封裝系統 400 的剖視圖。該積體電路封裝系統 400 的剖視圖描述該導電柱 126，該導電柱 126 耦接至該基礎封裝基板 106 且凹陷在該基礎封裝本

體 134 內。

該種子層 130 可凹陷在該基礎封裝本體 134 內，以形成由該基礎封裝本體 134 所提供的互連牢固結構 402。藉由使用第 2 圖的導電柱導線架 202 可確保該導電柱 126 的定位與對齊。

現在參照第 5 圖，其顯示本發明的第二替代實施例中具有堆疊互連件的積體電路封裝系統 500 的剖視圖。該積體電路封裝系統 500 的剖視圖描述該導電柱 126 在該積體電路封裝系統 500 周圍成列地對齊，該積體電路封裝系統 500 具有形成在該基礎封裝本體 134 的頂部表面的接觸墊 502 的陣列。

已經發現藉由圖案化第 2 圖的該導線架支撐 204 上的種子層 130 可形成接觸墊 502 的陣列。在形成該基礎封裝本體 134 之前，由該種子層 130 形成的接觸墊 502 的陣列可包含鋪設於該導線架支撐 204 的觸點 504 與互連跡線 506。使用來從該積體電路封裝系統 500 分離該導線架支撐 204 的製程將使接觸墊 502 的陣列與該導電柱外露在該積體電路封裝系統 500 的頂部表面上。

現在參照第 6 圖，其顯示本發明的第三替代實施例中具有堆疊互連件的積體電路封裝系統 600 的剖視圖。該積體電路封裝系統 600 的剖視圖係描述牢固觸點 602 的陣列，包含具有該互連牢固結構 132 形成於其中的種子層 130。

藉由針對第 5 圖的觸點墊 502 的陣列所描述的相同製

程可形成牢固觸點 602 的陣列。也可在第 2 圖的該導線架支撐 204 上圖案化用來耦接牢固觸點 602 的陣列所必需的牢固觸點墊 604 與互連跡線 606。

現在參照第 7 圖，其顯示在本發明的實施例中的導電支柱框架基礎 700 的剖視圖。該導電支柱框架基礎 700 之剖視圖係描述具有牢固互連形體 (secure interconnect form) 702 鋪設於其上的導線架支撐 204。

藉由蝕刻、機械加工、沉積、黏著或前述的結合可圖案化牢固互連形體 702。已經發現該牢固互連形體 702 的精確位置可反映 (mirror) 出第 1 圖的基礎封裝基板 106 的該元件側 108 的設計且可從相同的資料基礎發展。

現在參照第 8 圖，其顯示在製造的種子層沉積階段中的導電支柱架 800 的剖視圖。該導電支柱框架 800 的剖視圖描述該導電支柱框架基礎 700 於其上具有圖案化的阻劑層 (resist layer) 802。

該阻劑層 802 的圖案化可在該牢固互連形體 702 四周提供空間。該種子層 130 可沉積在該阻劑層 802 的圖案化開口 804 中。

現在參照第 9 圖，其顯示在製造的導電支柱 126 沉積階段中的導電支柱導線架 900 的剖視圖。該導電支柱導線架 900 的剖視圖描述該導電柱 126 是藉由沉積導電材料 902 (例如銅 (Cu)、錫 (Sn)、鋁 (Al) 或其合金) 而形成，以填充該阻劑層 802 中的圖案化開口 804。

現在參照第 10 圖，其顯示在製造的遮罩層移除階段

中的導電柱導線架 202 的剖視圖。該導電柱導線架 202 的剖視圖描述該導線架支撐 204 於其上形成有該導電柱 126。

已經發現藉由小心地替該導線架支撐 204 與該種子層 130 選擇相異的金屬，可在第 1 圖的基礎封裝本體 134 支撐該導電柱 126 之後利用簡化的分離製程。也藉由小心選擇該導電材料 902，可提供牢固與可靠的連接。從用於第 1 圖的基礎封裝基板 106 的建構資料庫可發展該導電柱 126 的精確位置與尺寸。

現在參照第 11 圖，其顯示在本發明的第四替代實施例中具有堆疊互連件的積體電路封裝系統 1100 的剖視圖。該積體電路封裝系統 1100 的剖視圖描述該導電柱 126 藉由該導電黏著劑 128(例如焊料或導電樹脂)附接至該元件墊 112。該導電柱 126 可包含被沉積作為導電柱 126 的一部分的種子層 130(例如焊料可潤濕層)，以在該導電柱 126 的頂部中形成互連牢固結構 132。

本實施例的互連牢固結構 132 延伸超過該基礎封裝本體 134 且包含覆蓋該互連牢固結構 132 的種子層 130。可使用本實施例的互連牢固結構 132 以控制該堆疊封裝件 304 的系統互連 118 的崩潰高度(collapse height)。

牢固觸點 1102 的陣列可延伸橫越該基礎封裝本體 134 的上表面。已經發現牢固觸點 1102 的陣列可提供額外的封裝可靠度並防止該堆疊封裝件 304 翹曲。

現在參照第 12 圖，其顯示互連牢固結構 1200 的俯視圖。該互連牢固結構 1200 的圖式描述互連牢固十字 1202、

互連牢固矩形 1204、與互連牢固圓柱 1206。

雖然這些形狀只是例示，但可使用其他有利形狀以幫助建立第 1 圖與第 11 圖的互連牢固結構 132，從而提供用於本發明的正確支撐。進一步了解到，該互連牢固十字 1202、互連牢固矩形 1204、與互連牢固圓柱 1206 的形狀可凹陷於第 1 圖的導電柱 126 中或突出於該導電柱 126 以最適用於本發明。第 1 圖與第 11 圖的種子層 130 將提供焊料可潤濕表面以確保可靠的連接。

現在參照第 13 圖，其顯示在本發明的第五替代實施例中具有堆疊互連件的積體電路封裝系統 1300 的剖視圖。該積體電路封裝系統 1300 的剖視圖描述該堆疊封裝件 304 耦接至牢固觸點 1102 的陣列，且讓該積體電路封裝系統 1300 的周邊處的導電柱 126 能用來測試連接或進一步堆疊額外封裝件。

具有被該種子層 130 所塗佈的互連牢固結構 132 的導電柱 126 是顯示成與牢固觸點 1102 的陣列共平面，但這只是例示且實際的實行可不同於此。該導電柱 126 必須具有用於支撐與定位的基礎封裝本體 134。

現在參照第 14 圖，其顯示在本發明的實施例中的積體電路封裝系統 100 的製造方法 1400 的流程圖。該方法 1400 包含：在方塊 1402 中，製造基礎封裝基板；在方塊 1404 中，藉由提供導線架支撐、圖案化該導線架支撐上的導電材料並形成互連牢固結構、與將該導電材料耦接至該基礎封裝基板，以將導電柱導線架耦接至該基礎封裝基

板；在方塊 1406 中，在該基礎封裝基板與該導電柱導線架之間形成基礎封裝本體；以及在方塊 1408 中，從該導電柱導線架移除該導線架支撐，以使該互連牢固結構外露於該基礎封裝本體。

所產生的方法、製程、設備、裝置、產品、及/或系統是直接了當的、有成本效益的、不複雜的、高度多元的、且有效的，並可藉由改造已知技術來產生驚人且具進步性的實作，且因此立即適合有效率與經濟地製造具有堆疊互連件的積體電路封裝系統，其完全相容於習知製造方法或製程與技術。

本發明的另一重要態樣是它大大地支持並幫助降低成本、簡化系統、及增進效能的歷史趨勢。

本發明的這些與其他重要態樣因此促進該技術的狀態至至少下一層次。

雖然本發明已經配合具體最佳模式來敘述，但是應了解，許多替代、修改、與變化型式對於已按照先前的描述的本發明所屬技術領域中具有通常知識者將是顯而易知的。據此，本發明是要涵蓋落入所附申請專利範圍的範疇內的所有此種替代、修改、與變化型式。在此提出或在所附圖式中顯示的所有內容應解讀成說明及非限制的意思。

【圖式簡單說明】

第 1 圖係在本發明的第一實施例中具有堆疊互連件之積體電路封裝系統的剖視圖；

第 2 圖係在製造的模製階段中具有堆疊互連件的基礎

封裝件的剖視圖；

第 3 圖係在堆疊封裝件中具有堆疊互連件的積體電路封裝系統的剖視圖；

第 4 圖係本發明的第一替代實施例中具有堆疊互連件的積體電路封裝系統的剖視圖；

第 5 圖係本發明的第二替代實施例中具有堆疊互連件的積體電路封裝系統的剖視圖；

第 6 圖係本發明的第三替代實施例中具有堆疊互連件的積體電路封裝系統的剖視圖；

第 7 圖係在本發明的實施例中的導電支柱框架基礎的剖視圖；

第 8 圖係在製造的種子層沉積階段中的導電支柱架的剖視圖；

第 9 圖係在製造的導電支柱沉積階段中的導電支柱導線架的剖視圖；

第 10 圖係在製造的遮罩層移除階段中的導電柱導線架的剖視圖；

第 11 圖係在本發明的第四替代實施例中具有堆疊互連件的積體電路封裝系統的剖視圖；

第 12 圖係互連牢固結構的俯視圖；

第 13 圖係在本發明的第五替代實施例中具有堆疊互連件的積體電路封裝系統的剖視圖；以及

第 14 圖係在本發明的實施例中的積體電路封裝系統的製造方法的流程圖。

【主要元件符號說明】

100、300、400、500、600、1100、1300	積體電路封裝系統		
102、200	基礎封裝件	106	基礎封裝基板
108	元件側	110	系統側
112	元件墊	114	系統墊
116	內部線路	118	系統互連
120	基礎積體電路晶粒		
122	晶片互連	124	密封黏著劑
126	導電柱	128	導電黏著劑
130	種子層		
132、402、1200	互連牢固結構		
134	基礎封裝本體	202	導電柱導線架
204	導線架支撐	302	頂部表面
304	堆疊封裝件	306	堆疊基板
308	互連墊	310	堆疊積體電路晶粒
502	接觸墊	504	觸點
506、606	互連跡線	602、1102	牢固觸點
604	牢固觸點墊	700	導電支柱框架基礎
702	牢固互連形體	800	導電支柱架
802	阻劑層	804	圖案化開口
900	導電支柱導線架	902	導電材料
1202	互連牢固十字	1204	互連牢固矩形
1206	互連牢固圓柱	1400	方法
1402、1404、1406、1408	方塊		

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號： 99142525

※申請日：

※IPC 分類：

H01L 21/768 (2006.01)

H01L 23/495(2006.01)

一、發明名稱：(中文/英文)

具有堆疊互連件之積體電路封裝系統及其製造方法
INTEGRATED CIRCUIT PACKAGING SYSTEM WITH
STACKING INTERCONNECT AND METHOD OF MANUFACTURE
THEREOF

二、中文發明摘要：

一種積體電路封裝系統的製造方法，係包含：製造基礎封裝基板；將導電柱導線架耦接至該基礎封裝基板，其係藉由以下步驟來達成：提供導線架支撐；圖案化該導線架支撐上的導電材料並包含形成互連牢固結構，以及將該導電材料耦接至該基礎封裝基板；在該基礎封裝基板與該導電柱導線架之間形成基礎封裝本體；以及從該導電柱導線架移除該導線架支撐，以使該互連牢固結構外露於該基礎封裝本體。

三、英文發明摘要：

A method of manufacture of an integrated circuit packaging system includes: fabricating a base package substrate; coupling a conductive column lead frame to the base package substrate by: providing a lead frame support, patterning a conductive material on the lead frame support including forming an interconnect securing structure, and coupling the conductive material to the base package substrate; forming a base package body between the base package substrate and the conductive column lead frame; and removing the lead frame support from the conductive column lead frame for exposing the interconnect securing structure from the base package body.

七、申請專利範圍：

1. 一種積體電路封裝系統的製造方法，係包括：

製造基礎封裝基板；

將導電柱導線架耦接至該基礎封裝基板，其係藉由以下步驟來達成：

提供導線架支撐；

圖案化該導線架支撐上的導電材料，並包含形成互連牢固結構，以及

將該導電材料耦接至該基礎封裝基板；

在該基礎封裝基板與該導電柱導線架之間形成基礎封裝本體；以及

從該導電柱導線架移除該導線架支撐，以使該互連牢固結構外露於該基礎封裝本體。

2. 如申請專利範圍第 1 項所述之方法，復包括於該基礎封裝本體上形成接觸墊的陣列。

3. 如申請專利範圍第 1 項所述之方法，其中，從該導電柱導線架移除該導線架支撐包含進行蝕刻、機械加工、或機械刨除，以外露種子層。

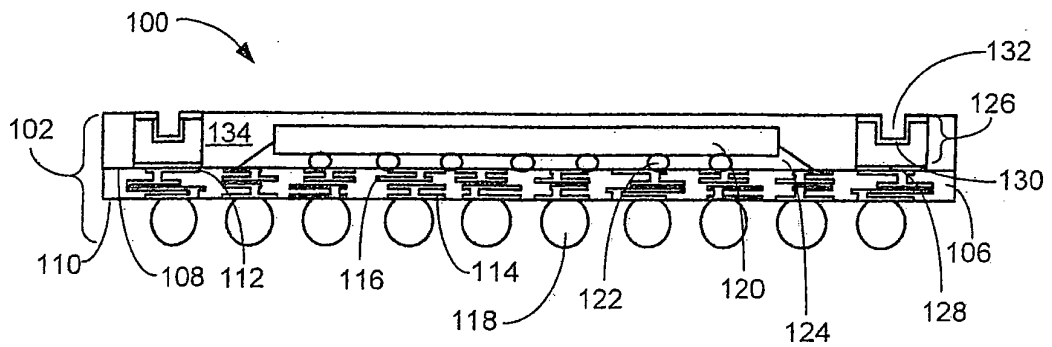
4. 如申請專利範圍第 1 項所述之方法，復包括在該基礎封裝本體上形成牢固觸點的陣列，並包含在該導線架支撐上形成牢固接觸墊。

5. 如申請專利範圍第 1 項所述之方法，復包括在種子層上與該互連牢固結構上方對系統互連進行迴鍍，並包含具有突出於或凹陷入導電材料的該互連牢固結構之導電

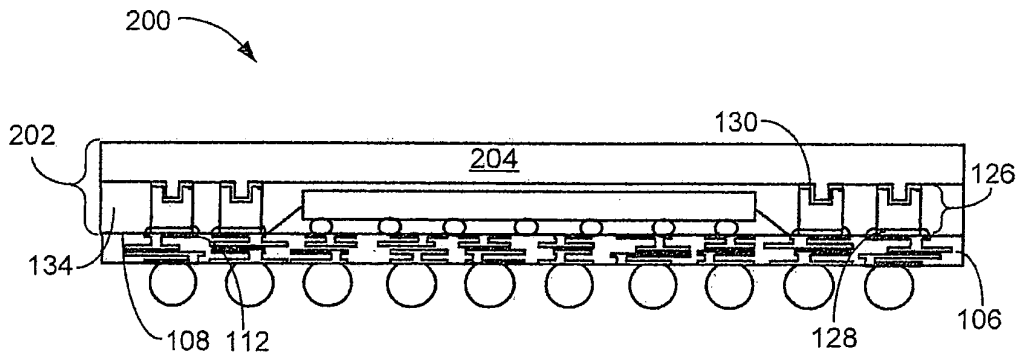
柱。

6. 一種積體電路封裝系統，係包括：
 - 基礎封裝基板；
 - 導電柱，係具有耦接至該基礎封裝基板的互連牢固結構；以及
 - 基礎封裝本體，係位在該基礎封裝基板上，且該導電柱與該互連牢固結構係外露於頂部表面上。
7. 如申請專利範圍第 6 項所述之系統，復包括接觸墊的陣列，係位於該基礎封裝本體的該頂部表面上。
8. 如申請專利範圍第 6 項所述之系統，復包括：
 - 元件墊，係位於該基礎封裝基板上；以及
 - 基礎積體電路晶粒，係耦接至該元件墊。
9. 如申請專利範圍第 6 項所述之系統，復包括牢固觸點的陣列，係位在該基礎封裝本體上。
10. 如申請專利範圍第 6 項所述之系統，其中，外露於該基礎封裝本體的該頂部表面上的該導電柱係包含形成於該互連牢固結構上的種子層。

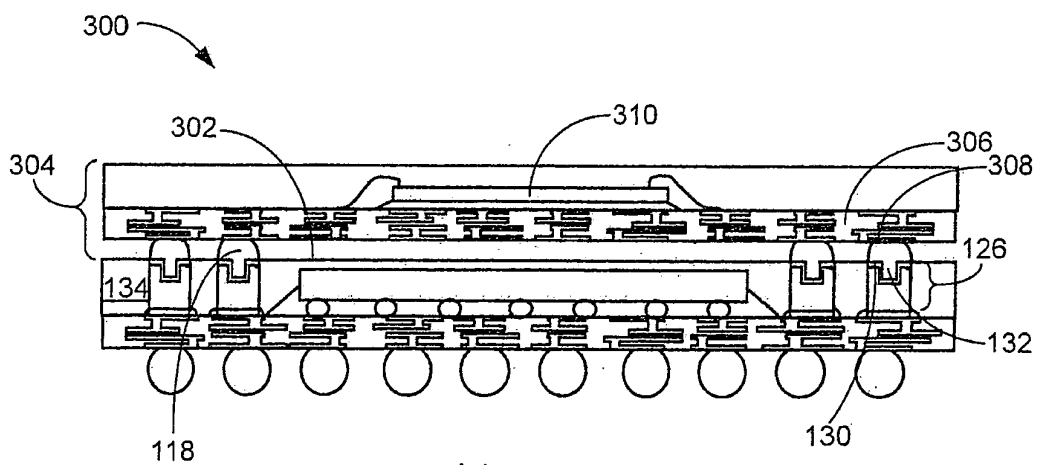
八、圖式：



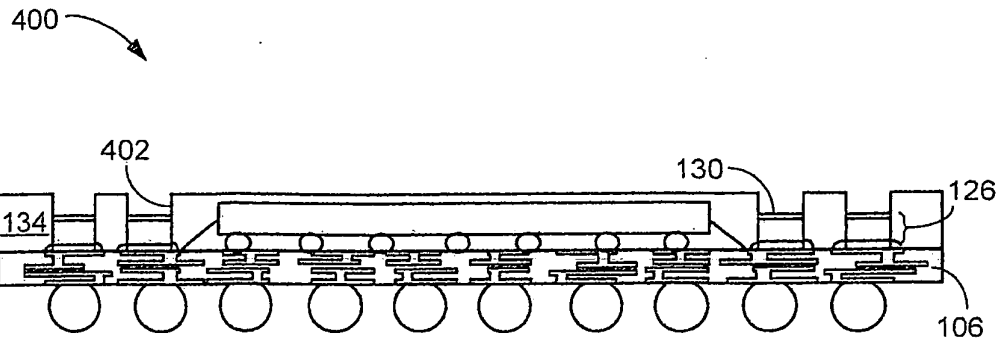
第1圖



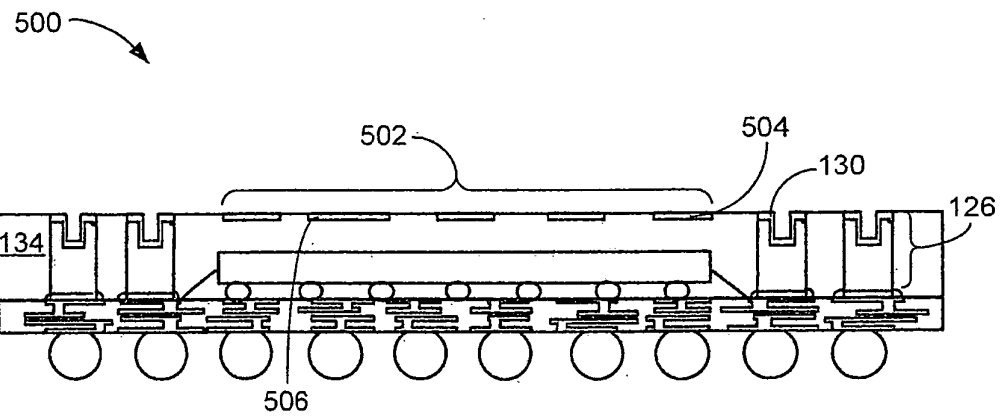
第2圖



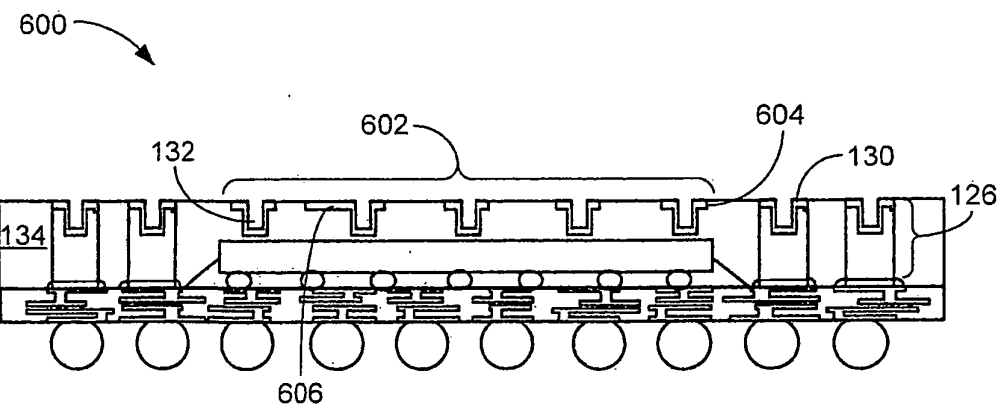
第3圖



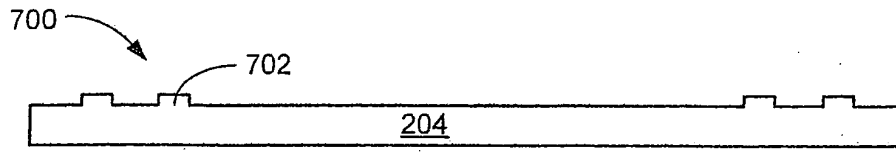
第4圖



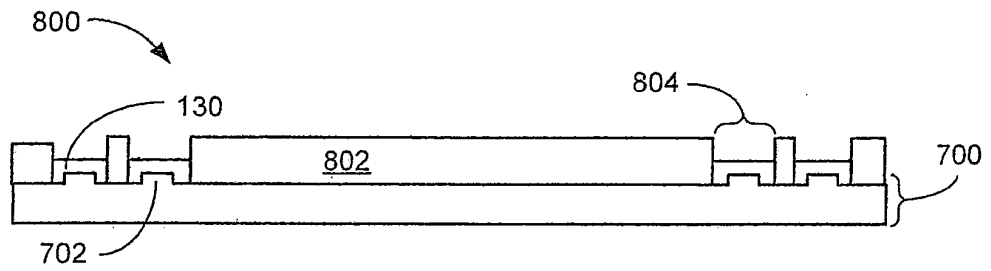
第5圖



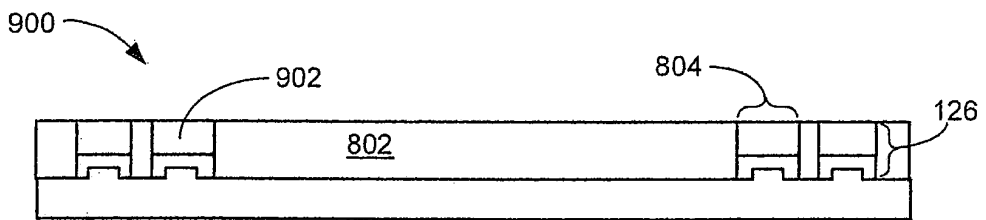
第6圖



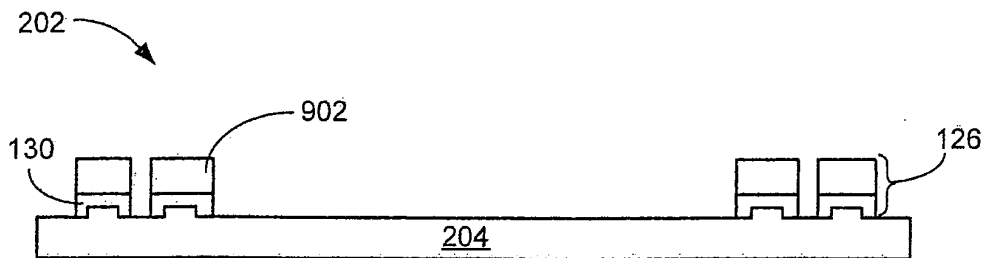
第7圖



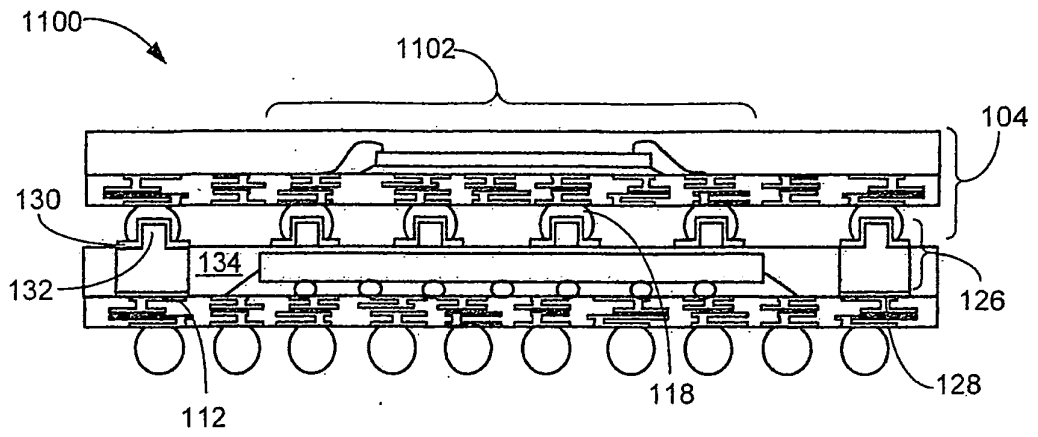
第8圖



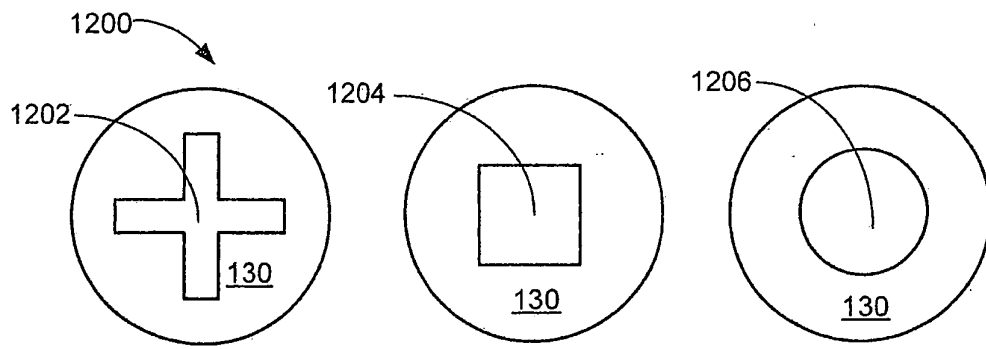
第9圖



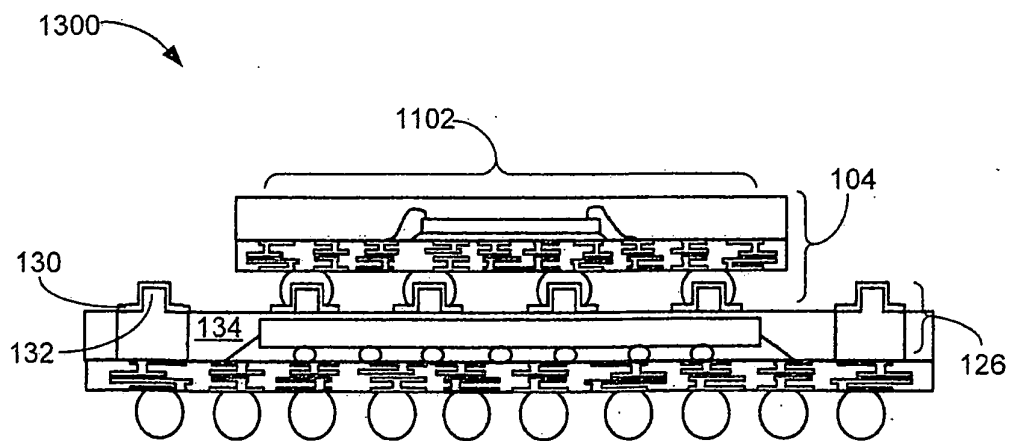
第10圖



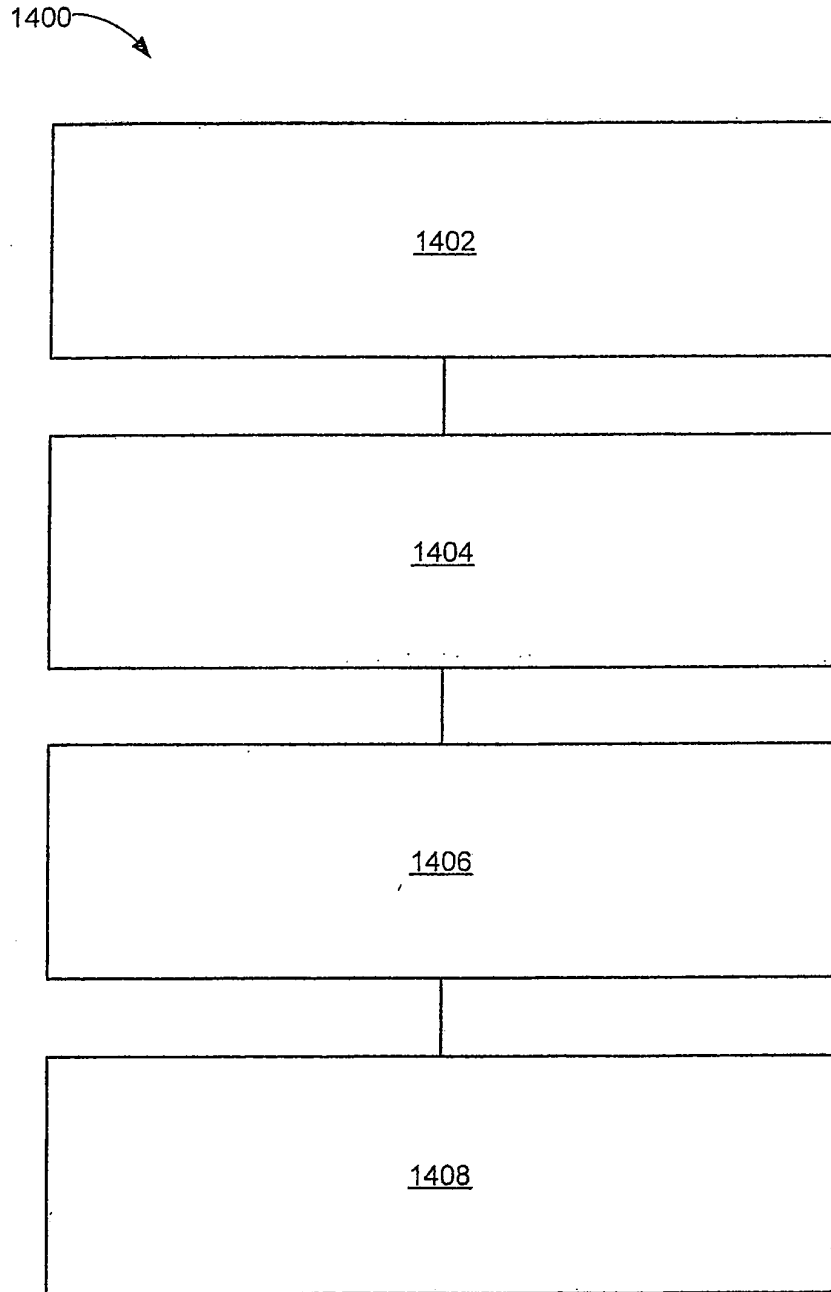
第11圖



第12圖



第13圖



第14圖

四、指定代表圖：

(一)本案指定代表圖為：第(1)圖。

(二)本代表圖之元件符號簡單說明：

100	積體電路封裝系統
102	基礎封裝件
106	基礎封裝基板
108	元件側
110	系統側
112	元件墊
114	系統墊
116	內部線路
118	系統互連
120	基礎積體電路晶粒
122	晶片互連
124	密封黏著劑
126	導電柱
128	導電黏著劑
130	種子層
132	互連牢固結構
134	基礎封裝本體

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

本案無代表化學式