

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6308067号
(P6308067)

(45) 発行日 平成30年4月11日(2018.4.11)

(24) 登録日 平成30年3月23日(2018.3.23)

(51) Int.Cl.		F I			
HO 1 L	21/768	(2006.01)	HO 1 L	21/90	A
HO 1 L	21/3205	(2006.01)	HO 1 L	21/88	S
HO 1 L	23/522	(2006.01)	HO 1 L	21/302	I O 5 A
HO 1 L	21/3065	(2006.01)			

請求項の数 5 (全 22 頁)

(21) 出願番号	特願2014-153998 (P2014-153998)	(73) 特許権者	308014341
(22) 出願日	平成26年7月29日(2014.7.29)		富士通セミコンダクター株式会社
(65) 公開番号	特開2016-32036 (P2016-32036A)		神奈川県横浜市港北区新横浜二丁目100番45
(43) 公開日	平成28年3月7日(2016.3.7)	(74) 代理人	100090273
審査請求日	平成29年4月4日(2017.4.4)		弁理士 園分 孝悦
		(72) 発明者	福田 真治
			神奈川県横浜市港北区新横浜二丁目10番23 富士通セミコンダクター株式会社内
		審査官	河合 俊英

最終頁に続く

(54) 【発明の名称】 半導体装置の製造方法

(57) 【特許請求の範囲】

【請求項1】

下地上に絶縁膜を形成する工程と、

第1の寸法の第1の開口パターン及び前記第1の寸法よりも大きい第2の寸法の第2の開口パターンを有するレジストマスクを前記絶縁膜上に形成する工程と、

第1のエッチングにより、前記第1の開口パターンに倣い前記下地に達する第1の開口部及び前記第2の開口パターンに倣う第2の開口部を前記絶縁膜に形成する工程と、

前記第1の開口部内、前記第2の開口部内及び前記レジストマスク上に犠牲層を形成する工程と、

第2のエッチングにより、前記絶縁膜の前記第1の開口部に面する第1の面及び前記第2の開口部に面する第2の面が前記犠牲層で覆われた状態を維持しつつ、前記レジストマスクの上面を露出させる工程と、

第3のエッチングにより、前記第2の開口パターンの内側から前記絶縁膜を除去する工程と、

前記犠牲層及び前記レジストマスクを除去する工程と、

を有することを特徴とする半導体装置の製造方法。

【請求項2】

前記第3のエッチングを前記第1のエッチングよりも前記絶縁膜が除去されやすい条件で行うことを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項3】

前記第1の開口部内に半導体集積回路の配線の一部を形成し、前記第2の開口部内にアライメントマークの一部を形成する工程を有することを特徴とする請求項1又は2に記載の半導体装置の製造方法。

【請求項4】

前記第2のエッチングにより、前記下地の上面に第1の凹部を形成する工程を有することを特徴とする請求項1乃至3のいずれか1項に記載の半導体装置の製造方法。

【請求項5】

前記第3のエッチングにより、前記下地の上面に第2の凹部を形成する工程を有することを特徴とする請求項1乃至4のいずれか1項に記載の半導体装置の製造方法。

【発明の詳細な説明】

10

【技術分野】

【0001】

本発明は、半導体装置の製造方法に関する。

【背景技術】

【0002】

半導体装置の製造では、絶縁膜に回路用のパターンを形成するだけでなく、回路用のパターンよりも太いアライメント用のパターンを形成する。例えば、回路用のパターンの幅は130nmであり、アライメント用のパターンの幅は2000nmである。回路用のパターンの形成に適した条件でエッチングを行うと、アライメント用のパターンでは十分なエッチングを行うことができないことがある。そして、除去する予定の領域に絶縁膜が残っていると、アライメントの際に十分なコントラストが得られなくなったり、後の工程において汚染が生じたりする。

20

【先行技術文献】

【特許文献】

【0003】

【特許文献1】特開2008-193098号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

本発明の目的は、寸法が異なる複数の開口部を絶縁膜に適切に形成することができる半導体装置の製造方法を提供することにある。

30

【課題を解決するための手段】

【0005】

半導体装置の製造方法の一態様では、下地上に絶縁膜を形成し、第1の寸法の第1の開口パターン及び前記第1の寸法よりも大きい第2の寸法の第2の開口パターンを有するレジストマスクを前記絶縁膜上に形成し、第1のエッチングにより、前記第1の開口パターンに倣い前記下地に達する第1の開口部及び前記第2の開口パターンに倣う第2の開口部を前記絶縁膜に形成する。前記第1の開口部内、前記第2の開口部内及び前記レジストマスク上に犠牲層を形成し、第2のエッチングにより、前記絶縁膜の前記第1の開口部に面する第1の面及び前記第2の開口部に面する第2の面が前記犠牲層で覆われた状態を維持しつつ、前記レジストマスクの上面を露出させ、第3のエッチングにより、前記第2の開口パターンの内側から前記絶縁膜を除去し、前記犠牲層及び前記レジストマスクを除去する。

40

【発明の効果】

【0006】

上記の半導体装置の製造方法によれば、適切に犠牲層の形成及び除去等を行うため、寸法が異なる複数の開口部を絶縁膜に適切に形成することができる。

【図面の簡単な説明】

【0007】

【図1A】第1の実施形態に係る半導体装置の製造方法を工程順に示す断面図である。

50

【図 1 B】図 1 A に引き続き、半導体装置の製造方法を工程順に示す断面図である。

【図 2】第 1 の実施形態の変形例を示す断面図である。

【図 3】第 2 の実施形態に係る半導体装置の製造方法を示す断面図である。

【図 4】図 3 に引き続き、半導体装置の製造方法を示す断面図である。

【図 5】図 4 に引き続き、半導体装置の製造方法を示す断面図である。

【図 6】図 5 に引き続き、半導体装置の製造方法を示す断面図である。

【図 7】図 6 に引き続き、半導体装置の製造方法を示す断面図である。

【図 8】図 7 に引き続き、半導体装置の製造方法を示す断面図である。

【図 9】図 8 に引き続き、半導体装置の製造方法を示す断面図である。

【図 10】図 9 に引き続き、半導体装置の製造方法を示す断面図である。

10

【図 11】図 10 に引き続き、半導体装置の製造方法を示す断面図である。

【図 12】図 11 に引き続き、半導体装置の製造方法を示す断面図である。

【図 13】図 12 に引き続き、半導体装置の製造方法を示す断面図である。

【図 14】図 13 に引き続き、半導体装置の製造方法を示す断面図である。

【図 15】図 14 に引き続き、半導体装置の製造方法を示す断面図である。

【図 16】図 15 に引き続き、半導体装置の製造方法を示す断面図である。

【図 17】図 16 に引き続き、半導体装置の製造方法を示す断面図である。

【図 18】図 17 に引き続き、半導体装置の製造方法を示す断面図である。

【図 19】図 18 に引き続き、半導体装置の製造方法を示す断面図である。

【図 20】図 19 に引き続き、半導体装置の製造方法を示す断面図である。

20

【図 21】図 20 に引き続き、半導体装置の製造方法を示す断面図である。

【図 22】図 21 に引き続き、半導体装置の製造方法を示す断面図である。

【図 23】図 22 に引き続き、半導体装置の製造方法を示す断面図である。

【図 24】図 23 に引き続き、半導体装置の製造方法を示す断面図である。

【図 25】図 24 に引き続き、半導体装置の製造方法を示す断面図である。

【図 26】図 25 に引き続き、半導体装置の製造方法を示す断面図である。

【図 27】図 26 に引き続き、半導体装置の製造方法を示す断面図である。

【図 28】図 27 に引き続き、半導体装置の製造方法を示す断面図である。

【図 29】図 28 に引き続き、半導体装置の製造方法を示す断面図である。

【図 30】図 29 に引き続き、半導体装置の製造方法を示す断面図である。

30

【図 31】図 30 に引き続き、半導体装置の製造方法を示す断面図である。

【図 32】図 31 に引き続き、半導体装置の製造方法を示す断面図である。

【図 33】第 3 の実施形態に係る半導体装置の製造方法を示す断面図である。

【図 34】図 33 に引き続き、半導体装置の製造方法を示す断面図である。

【図 35】図 34 に引き続き、半導体装置の製造方法を示す断面図である。

【図 36】図 35 に引き続き、半導体装置の製造方法を示す断面図である。

【図 37】図 36 に引き続き、半導体装置の製造方法を示す断面図である。

【図 38】図 37 に引き続き、半導体装置の製造方法を示す断面図である。

【図 39】図 38 に引き続き、半導体装置の製造方法を示す断面図である。

【図 40】図 39 に引き続き、半導体装置の製造方法を示す断面図である。

40

【発明を実施するための形態】

【0008】

以下、実施形態について添付の図面を参照しながら具体的に説明する。

【0009】

(第 1 の実施形態)

先ず、第 1 の実施形態について説明する。図 1 A 乃至図 1 B は、第 1 の実施形態に係る半導体装置の製造方法を工程順に示す断面図である。

【0010】

先ず、図 1 A (a) に示すように、半導体基板等の下地 1 1 1 上に絶縁膜 1 1 2 を形成し、絶縁膜 1 1 2 上にレジストマスク 1 1 3 を形成する。レジストマスク 1 1 3 は、小バ

50

ターン領域 101 内に第 1 の寸法の開口パターン 114 を有し、大パターン領域 102 に第 1 の寸法よりも大きい第 2 の寸法の開口パターン 115 を有する。

【0011】

次いで、図 1A (b) に示すように、エッチングにより、開口パターン 114 に倣い下地 111 に達する開口部 116、及び開口パターン 115 に倣う開口部 117 を絶縁膜 112 に形成する。このエッチングは、小パターン領域 101 内で絶縁膜 112 が過剰にエッチングされないように、開口部 116 の形成に適した条件で行う。大パターン領域 102 内では、エッチングが不足して、開口パターン 115 の中央に絶縁膜 112 の一部 (残部 118) が残ることがある。

【0012】

その後、図 1A (c) に示すように、開口パターン 114 及び 115 内、開口部 116 及び 117 内並びにレジストマスク 113 上に犠牲層 119 を形成する。犠牲層 119 の厚さは、例えば 200 nm とする。開口部 116 及び開口パターン 114 が犠牲層 119 で埋まる。犠牲層 119 は、例えば C_4F_6 ガス又は C_4F_8 ガスのプラズマを用いて形成することができる。

【0013】

続いて、図 1B (d) に示すように、エッチングにより、絶縁膜 112 の開口部 116 に面する第 1 の面及び開口部 117 に面する第 2 の面が犠牲層 119 で覆われた状態を維持しつつ、レジストマスク 113 の上面を露出させる。残部 118 が存在する場合、レジストマスク 113 の上面が露出すれば、残部 118 の上面も露出する。このエッチングは、例えば O_2 ガスのプラズマを用いて行うことができ、例えば総厚で 250 nm 程度の犠牲層 119 及びレジストマスク 113 を除去する。

【0014】

次いで、エッチングにより、開口パターン 115 の内側から絶縁膜 112 を除去する。つまり、絶縁膜 112 の一部である残部 118 がそれまで存在していても、図 1B (e) に示すように、残部 118 を消失させる。このエッチングは、開口部 116 を形成したときよりも絶縁膜 112 が除去されやすい条件で行う。例えば、開口部 116 を形成したときよりもバイアスパワーを高めてエッチングを行うか、 O_2 ガスの流量を高めてエッチングを行うか、バイアスパワー及び O_2 ガスの流量を高めてエッチングを行う。小パターン領域 101 内では、絶縁膜 112 の開口部 116 に面する第 1 の面が犠牲層 119 で覆われているため、小パターン領域 101 で絶縁膜 112 はエッチングされない。

【0015】

その後、図 1B (f) に示すように、レジストマスク 113 及び犠牲層 119 を除去する。レジストマスク 113 及び犠牲層 119 は、例えば O_2 ガスのプラズマを用いて除去することができる。

【0016】

そして、開口部 116 及び開口部 117 内に配線用の金属膜又はアライメントマーク用の金属膜等を形成する。トランジスタ等の半導体素子を適宜形成し、更に上層配線等を形成して半導体装置を完成させる。

【0017】

第 1 の実施形態によれば、小さい開口部 116 近傍にエッチングダメージを生じさせることなく、大きい開口部 117 を適切に形成することができる。従って、絶縁膜の一部の残存に伴う汚染及びコントラスト不足等を抑制することができる。

【0018】

なお、犠牲層 119 のエッチングの際に下地 111 もエッチングされるため、図 2 (a) に示すように、下地 111 の露出している部分に凹部 121 が形成されることがある。同様に、開口パターン 115 の内側から絶縁膜 112 を除去するように行う絶縁膜 112 のエッチングの際にも下地 111 がエッチングされるため、図 2 (b) に示すように、下地 111 の露出している部分に凹部 122 が形成されることがある。

【0019】

10

20

30

40

50

(第2の実施形態)

次に、第2の実施形態について説明する。図3乃至図32は、第2の実施形態に係る半導体装置の製造方法を工程順に示す断面図である。

【0020】

まず、図3に示すように、半導体基板等の基板211の表面に素子分離領域212を形成する。素子分離領域212は、少なくとも素子形成領域201には形成し、コンタクトマーク形成領域202及び/又はヴィアマーク形成領域203にも形成してよい。素子分離領域212は、例えばSTI (shallow trench isolation) 法により形成する。

【0021】

次いで、図4に示すように、素子形成領域201内にトランジスタ217等の素子を形成する。トランジスタ217は、例えば不純物拡散層213、ゲート絶縁膜214、多結晶シリコン膜215及びサイドウォール絶縁膜216を含む。素子分離領域212上に他の多結晶シリコン膜215及びサイドウォール絶縁膜216を形成してもよい。トランジスタ217の多結晶シリコン膜215はゲート電極として機能し、素子分離領域212上の多結晶シリコン膜215は、例えば配線として機能する。例えば、ゲート絶縁膜214としてシリコン酸化膜を形成し、サイドウォール絶縁膜216としてシリコン酸化膜を形成する。なお、図4乃至図32において、(a)は素子形成領域201の構成を示し、(b)はコンタクトマーク形成領域202の構成を示し、(c)はヴィアマーク形成領域203の構成を示す。

【0022】

その後、図5に示すように、トランジスタ217を覆うようにエッチングストッパ221を基板211及び素子分離領域212上に形成し、エッチングストッパ221上に層間絶縁膜222を形成する。例えば、エッチングストッパ221としてシリコン窒化膜を形成し、層間絶縁膜222としてシリコン酸化膜を形成する。

【0023】

続いて、図6に示すように、層間絶縁膜222上にレジストマスク223を形成する。レジストマスク223は、素子形成領域201内に第1の寸法の開口パターン224を有し、コンタクトマーク形成領域202内に第1の寸法よりも大きい第2の寸法の開口パターン225を有する。例えば、開口パターン224は径が130nmのホールパターンであり、開口パターン225は幅が2000nmのトレンチパターンである。開口パターン224が、幅が130nmの配線パターンであってもよい。

【0024】

次いで、図7に示すように、エッチングにより、開口パターン224に倣いエッチングストッパ221に達する開口部226、及び開口パターン225に倣う開口部227を層間絶縁膜222に形成する。このエッチングは、素子形成領域201内で層間絶縁膜222が過剰にエッチングされないように、開口部226の形成に適した条件で行う。例えば、平行平板反応性イオンエッチング(RIE: reactive ion etching) 装置にて、 C_4F_6 ガス、Arガス及び O_2 ガスの混合ガスを用いたエッチングを行う。コンタクトマーク形成領域202内では、エッチングが不足して、開口パターン225の中央に層間絶縁膜222の一部(残部228)が残ることがある。

【0025】

その後、図8に示すように、開口パターン224及び225内、開口部226及び227内並びにレジストマスク223上に犠牲層230を形成する。犠牲層230の厚さは、例えば200nmとする。開口部226及び開口パターン224が犠牲層230で埋まる。犠牲層230は、例えば C_4F_6 ガス又は C_4F_8 ガス及びArガスの混合ガスのプラズマを用いて形成することができる。

【0026】

続いて、図9に示すように、エッチングにより、層間絶縁膜222の開口部226に面する第1の面及び開口部227に面する第2の面が犠牲層230で覆われた状態を維持しつつ、レジストマスク223の上面を露出させる。残部228が存在する場合、レジスト

10

20

30

40

50

マスク 223 の上面が露出すれば、残部 228 の上面も露出する。このエッチングは、例えば O_2 ガスのプラズマを用いて行うことができ、例えば総厚で 250 nm 程度の犠牲層 230 及びレジストマスク 223 を除去する。

【0027】

次いで、エッチングにより、開口パターン 225 の内側から層間絶縁膜 222 を除去する。つまり、層間絶縁膜 222 の一部である残部 228 がそれまで存在していても、図 10 に示すように、残部 228 を消失させる。このエッチングは、開口部 226 を形成したときよりも層間絶縁膜 222 が除去されやすい条件で行う。例えば、開口部 226 を形成したときよりもバイアスパワーを高めてエッチングを行うか、 O_2 ガスの流量を高めてエッチングを行うか、バイアスパワー及び O_2 ガスの流量を高めてエッチングを行う。素子形成領域 201 内では、層間絶縁膜 222 の開口部 226 に面する第 1 の面が犠牲層 230 で覆われているため、素子形成領域 201 で層間絶縁膜 222 はエッチングされない。図 7 に示す層間絶縁膜 222 のエッチングから図 10 に示すエッチングまでの処理を一つのチャンバ内で行うことが好ましい。

【0028】

その後、図 11 に示すように、レジストマスク 223 及び犠牲層 230 を除去する。レジストマスク 223 及び犠牲層 230 は、例えば O_2 ガスのプラズマを用いて除去することができる。

【0029】

続いて、図 12 に示すように、エッチングストップ 221 の開口部 226 から露出している部分及び開口部 227 から露出している部分を除去する。

【0030】

次いで、図 13 に示すように、開口部 226 内、開口部 227 内及び層間絶縁膜 222 上に導電膜 218 を形成する。導電膜 218 の形成では、例えば Ti 膜及びその上の TiN 膜のグルー膜を形成し、その上に W 膜を形成する。

【0031】

その後、図 14 に示すように、化学機械的研磨法 (CMP : chemical mechanical polishing) 法により、層間絶縁膜 222 の上面が露出するように導電膜 218 の一部を除去する。

【0032】

続いて、図 15 に示すように、層間絶縁膜 222 及び導電膜 218 上に層間絶縁膜 229 及びレジスト膜 232 を形成する。

【0033】

次いで、コンタクトマーク形成領域 202 内の導電膜 218 をアライメントマークとして位置合わせを行った上でレジスト膜 232 の露光を行い、レジスト膜 232 の現像を行う。この結果、図 16 に示すように、素子形成領域 201 内に開口パターン 234 を有し、コンタクトマーク形成領域 202 内に開口パターン 235 を有するレジストマスク 233 が得られる。

【0034】

その後、図 17 に示すように、エッチングにより、開口パターン 234 に倣う開口部 236 及び開口パターン 235 に倣う開口部 237 を、層間絶縁膜 229 及び層間絶縁膜 222 に形成し、レジストマスク 233 を除去する。

【0035】

続いて、図 18 に示すように、開口部 236 内に導電膜 238 を形成し、開口部 237 内に導電膜 239 を形成する。導電膜 238 及び導電膜 239 は、例えば、めっき法による Cu 膜の形成及び CMP 法による層間絶縁膜 229 上からの Cu 膜の除去により形成することができる。

【0036】

次いで、図 19 に示すように、導電膜 238 及び導電膜 239 を覆うようにエッチングストップ 240 を層間絶縁膜 229 上に形成し、エッチングストップ 240 上に層間絶縁

10

20

30

40

50

膜 2 4 1 を形成し、層間絶縁膜 2 4 1 上にレジスト膜 2 4 2 を形成する。例えば、エッチングストップ 2 4 0 としてシリコン炭化膜を形成し、層間絶縁膜 2 4 1 としてシリコン酸化膜を形成する。

【 0 0 3 7 】

その後、図 2 0 に示すように、レジスト膜 2 4 2 の露光を行い、レジスト膜 2 4 2 の現像を行う。この結果、図 2 0 に示すように、素子形成領域 2 0 1 内に開口パターン 2 4 4 を有し、ヴィアマーク形成領域 2 0 3 内に開口パターン 2 4 5 を有するレジストマスク 2 4 3 が得られる。例えば、開口パターン 2 4 4 はホールパターンであり、開口パターン 2 4 5 はトレンチパターンである。

【 0 0 3 8 】

続いて、図 2 1 に示すように、エッチングにより、開口パターン 2 4 4 に倣いエッチングストップ 2 4 0 に達する開口部 2 4 6、及び開口パターン 2 4 5 に倣う開口部 2 4 7 を層間絶縁膜 2 4 1 に形成する。このエッチングは、素子形成領域 2 0 1 内で層間絶縁膜 2 4 1 が過剰にエッチングされないように、開口部 2 4 6 の形成に適した条件で行う。例えば、平行平板 R I E 装置にて、 C_4F_6 ガス、Ar ガス及び O_2 ガスの混合ガスを用いたエッチングを行う。ヴィアマーク形成領域 2 0 3 内では、エッチングが不足して、開口パターン 2 4 5 の中央に層間絶縁膜 2 4 1 の一部（残部 2 4 8）が残ることがある。

【 0 0 3 9 】

次いで、図 2 2 に示すように、開口パターン 2 4 4 及び 2 4 5 内、開口部 2 4 6 及び 2 4 7 内並びにレジストマスク 2 4 3 上に犠牲層 2 4 9 を形成する。犠牲層 2 4 9 の厚さは、例えば 2 0 0 nm とする。開口部 2 4 6 及び開口パターン 2 4 4 が犠牲層 2 4 9 で埋まる。犠牲層 2 4 9 は、例えば C_4F_6 ガス又は C_4F_8 ガス及び Ar ガスの混合ガスのプラズマを用いて形成することができる。

【 0 0 4 0 】

その後、図 2 3 に示すように、エッチングにより、層間絶縁膜 2 4 1 の開口部 2 4 6 に面する第 1 の面及び開口部 2 4 7 に面する第 2 の面が犠牲層 2 4 9 で覆われた状態を維持しつつ、レジストマスク 2 4 3 の上面を露出させる。残部 2 4 8 が存在する場合、レジストマスク 2 4 3 の上面が露出すれば、残部 2 4 8 の上面も露出する。このエッチングは、例えば O_2 ガスのプラズマを用いて行うことができ、例えば総厚で 2 5 0 nm 程度の犠牲層 2 4 9 及びレジストマスク 2 4 3 を除去する。

【 0 0 4 1 】

続いて、エッチングにより、開口パターン 2 4 5 の内側から層間絶縁膜 2 4 1 を除去する。つまり、層間絶縁膜 2 4 1 の一部である残部 2 4 8 がそれまで存在していても、図 2 4 に示すように、残部 2 4 8 を消失させる。このエッチングは、開口部 2 4 6 を形成したときよりも層間絶縁膜 2 4 1 が除去されやすい条件で行う。例えば、開口部 2 4 6 を形成したときよりもバイアスパワーを高めてエッチングを行うか、 O_2 ガスの流量を高めてエッチングを行うか、バイアスパワー及び O_2 ガスの流量を高めてエッチングを行う。素子形成領域 2 0 1 内では、層間絶縁膜 2 4 1 の開口部 2 4 6 に面する第 1 の面が犠牲層 2 4 9 で覆われているため、素子形成領域 2 0 1 で層間絶縁膜 2 4 1 はエッチングされない。図 2 1 に示す層間絶縁膜 2 4 1 のエッチングから図 2 4 に示すエッチングまでの処理を一つのチャンバ内で行うことが好ましい。

【 0 0 4 2 】

次いで、図 2 5 に示すように、レジストマスク 2 4 3 及び犠牲層 2 4 9 を除去する。レジストマスク 2 4 3 及び犠牲層 2 4 9 は、例えば O_2 ガスのプラズマを用いて除去することができる。

【 0 0 4 3 】

その後、図 2 6 に示すように、開口部 2 4 6 内、開口部 2 4 7 内及び層間絶縁膜 2 4 1 上にレジスト膜 2 5 0 を形成し、レジスト膜 2 5 0 上にマスク中間層 2 5 1 を形成し、マスク中間層 2 5 1 上にレジスト膜 2 5 2 を形成する。例えば、マスク中間層 2 5 1 としてシリコン酸化膜を形成する。

10

20

30

40

50

【 0 0 4 4 】

続いて、ヴィアマーク形成領域 2 0 3 内の開口部 2 4 7 をアライメントマークとして位置合わせを行った上でレジスト膜 2 5 2 の露光を行い、レジスト膜 2 5 2 の現像を行う。この結果、図 2 7 に示すように、素子形成領域 2 0 1 内に開口パターン 2 5 4 を有し、ヴィアマーク形成領域 2 0 3 内に開口パターン 2 5 5 を有するレジストマスク 2 5 3 が得られる。

【 0 0 4 5 】

次いで、図 2 8 に示すように、エッチングにより、開口パターン 2 5 4 に倣う開口パターン 2 5 6 及び開口パターン 2 5 5 に倣う開口パターン 2 5 7 を、マスク中間層 2 5 1 及びレジスト膜 2 5 0 に形成する。また、レジスト膜 2 5 0 に開口パターン 2 5 6 及び 2 5 7 を形成している期間中にレジストマスク 2 5 3 を除去する。

10

【 0 0 4 6 】

その後、図 2 9 に示すように、マスク中間層 2 5 1 を除去しながら、開口パターン 2 5 6 に倣う開口部 2 5 8 及び開口パターン 2 5 7 に倣う開口部 2 5 9 を層間絶縁膜 2 4 1 に形成する。

【 0 0 4 7 】

続いて、図 3 0 に示すように、レジスト膜 2 5 0 を除去する。

【 0 0 4 8 】

次いで、図 3 1 に示すように、エッチングストップパ 2 4 0 の開口部 2 4 6 から露出している部分及び開口部 2 4 7 から露出している部分を除去し、開口部 2 4 6、2 4 7、2 5 8 及び 2 4 9 内並びに層間絶縁膜 2 4 1 上に導電膜 2 6 0 を形成する。導電膜 2 6 0 としては、例えばめっき法により Cu 膜を形成する。

20

【 0 0 4 9 】

その後、図 3 2 に示すように、CMP 法により層間絶縁膜 2 4 1 上から導電膜 2 6 0 を除去する。

【 0 0 5 0 】

そして、上層配線等を形成して半導体装置を完成させる。この半導体装置では、例えば、開口部 2 2 6 内の導電膜 2 1 8 がコンタクトプラグとして機能し、開口部 2 4 6 内の導電膜 2 6 0 がヴィアプラグとして機能し、開口部 2 5 8 内の導電膜 2 6 0 が配線として機能する。コンタクトプラグ及びヴィアプラグは、半導体集積回路の配線の一部でもある。

30

【 0 0 5 1 】

第 2 の実施形態によれば、素子形成領域 2 0 1 内の小さい開口部 2 2 6、2 3 6、2 4 6 及び 2 5 8 近傍にエッチングダメージを生じさせることなく、大きい開口部 2 2 7、2 3 7、2 4 7 及び 2 5 9 を適切に形成することができる。従って、絶縁膜の一部の残存に伴う汚染及びコントラスト不足等を抑制することができる。

【 0 0 5 2 】

(第 3 の実施形態)

次に、第 3 の実施形態について説明する。図 3 3 乃至図 4 0 は、第 3 の実施形態に係る半導体装置の製造方法を工程順に示す断面図である。

【 0 0 5 3 】

まず、図 3 3 に示すように、第 2 の実施形態と同様に、層間絶縁膜 2 2 2 の形成までの処理を行う。次いで、層間絶縁膜 2 2 2 上にレジスト膜 3 0 0 を形成し、レジスト膜 3 0 0 上にマスク中間層 3 0 1 を形成し、マスク中間層 3 0 1 上にレジスト膜 3 0 2 を形成する。例えば、マスク中間層 3 0 1 としてシリコン酸化膜を形成する。図 3 3 乃至図 4 0 において、(a) は素子形成領域 2 0 1 の構成を示し、(b) はコンタクトマーク形成領域 2 0 2 の構成を示し、(c) はヴィアマーク形成領域 2 0 3 の構成を示す。

40

【 0 0 5 4 】

その後、レジスト膜 3 0 2 の露光を行い、レジスト膜 3 0 2 の現像を行う。この結果、図 3 4 に示すように、素子形成領域 2 0 1 内に第 1 の寸法の開口パターン 3 0 4 を有し、コンタクトマーク形成領域 2 0 2 内に第 1 の寸法よりも大きい第 2 の寸法の開口パターン

50

305を有するレジストマスク303が得られる。例えば、開口パターン304は径が130nmのホールパターンであり、開口パターン305は幅が2000nmのトレンチパターンである。開口パターン304が、幅が130nmの配線パターンであってもよい。

【0055】

続いて、図35に示すように、エッチングにより、開口パターン304に倣う開口パターン306及び開口パターン305に倣う開口パターン307を、マスク中間層301及びレジスト膜300に形成する。この結果、素子形成領域201内に開口パターン306を有し、コンタクトマーク形成領域202内に開口パターン307を有するレジストマスク313が得られる。また、レジスト膜300に開口パターン306及び307を形成している期間中にレジストマスク303を除去する。

10

【0056】

次いで、図36に示すように、エッチングにより、マスク中間層301を除去しながら、開口パターン306に倣いエッチングストップ221に達する開口部308及び開口パターン307に倣う開口部309を層間絶縁膜222に形成する。このエッチングは、素子形成領域201内で層間絶縁膜222が過剰にエッチングされないように、開口部308の形成に適した条件で行う。例えば、平行平板RIE装置にて、 C_4F_6 ガス、Arガス及び O_2 ガスの混合ガスを用いたエッチングを行う。コンタクトマーク形成領域202内では、エッチングが不足して、開口パターン307の中央に層間絶縁膜222の一部(残部310)が残ることがある。

【0057】

20

その後、図37に示すように、開口パターン306及び307内、開口部308及び309内並びにレジストマスク313上に犠牲層311を形成する。犠牲層311の厚さは、例えば200nmとする。開口部308及び開口パターン306が犠牲層311で埋まる。犠牲層311は、例えば C_4F_6 ガス又は C_4F_8 ガス及びArガスの混合ガスのプラズマを用いて形成することができる。

【0058】

続いて、図38に示すように、エッチングにより、層間絶縁膜222の開口部308に面する第1の面及び開口部309に面する第2の面が犠牲層311で覆われた状態を維持しつつ、レジストマスク313の上面を露出させる。残部310が存在する場合、レジストマスク313の上面が露出すれば、残部310の上面も露出する。このエッチングは、例えば O_2 ガスのプラズマを用いて行うことができ、例えば総厚で250nm程度の犠牲層311及びレジストマスク313を除去する。

30

【0059】

次いで、エッチングにより、開口パターン307の内側から層間絶縁膜222を除去する。つまり、層間絶縁膜222の一部である残部310がそれまで存在していても、図39に示すように、残部310を消失させる。このエッチングは、開口部308を形成したときよりも層間絶縁膜222が除去されやすい条件で行う。例えば、開口部308を形成したときよりもバイアスパワーを高めてエッチングを行うか、 O_2 ガスの流量を高めてエッチングを行うか、バイアスパワー及び O_2 ガスの流量を高めてエッチングを行う。素子形成領域201内では、層間絶縁膜222の開口部308に面する第1の面が犠牲層311で覆われているため、素子形成領域201で層間絶縁膜222はエッチングされない。図36に示す層間絶縁膜222のエッチングから図39に示すエッチングまでの処理を一つのチャンバ内で行うことが好ましい。

40

【0060】

次いで、図40に示すように、レジストマスク313及び犠牲層311を除去する。レジストマスク313及び犠牲層311は、例えば O_2 ガスのプラズマを用いて除去することができる。その後、エッチングストップ221の開口部308から露出している部分及び開口部309から露出している部分を除去する。

【0061】

そして、第2の実施形態と同様にして、導電膜218の形成(図13)以降の処理を行

50

って半導体装置を完成させる。

【0062】

第3の実施形態によっても第2の実施形態と同様の効果を得ることができる。

【0063】

第2の実施形態及び第3の実施形態においても、図2に示すような凹部が形成されることがある。犠牲層の材料は特に限定されないが、絶縁膜との間のエッチング選択比が高く、かつ高いカバレッジが得られるものが好ましい。犠牲層として、例えばプラズマ化学気相成長(CVD: chemical vapor deposition)法によりアモルファスカーボン層を形成してもよい。また、小パターン領域101又は素子形成領域201の開口部内に犠牲層を形成する際には、空隙や鬆が開口部内に形成されないように犠牲層を開口部内に埋め込むことが好ましい。エッチングダメージに起因するコンタクト抵抗の上昇及びリーク電流の上昇を抑えるためである。

10

【0064】

以下、本発明の諸態様を付記としてまとめて記載する。

【0065】

(付記1)

下地上に絶縁膜を形成する工程と、

第1の寸法の第1の開口パターン及び前記第1の寸法よりも大きい第2の寸法の第2の開口パターンを有するレジストマスクを前記絶縁膜上に形成する工程と、

第1のエッチングにより、前記第1の開口パターンに倣い前記下地に達する第1の開口部及び前記第2の開口パターンに倣う第2の開口部を前記絶縁膜に形成する工程と、

20

前記第1の開口部内、前記第2の開口部内及び前記レジストマスク上に犠牲層を形成する工程と、

第2のエッチングにより、前記絶縁膜の前記第1の開口部に面する第1の面及び前記第2の開口部に面する第2の面が前記犠牲層で覆われた状態を維持しつつ、前記レジストマスクの上面を露出させる工程と、

第3のエッチングにより、前記第2の開口パターンの内側から前記絶縁膜を除去する工程と、

前記犠牲層及び前記レジストマスクを除去する工程と、

を有することを特徴とする半導体装置の製造方法。

30

【0066】

(付記2)

前記第3のエッチングを前記第1のエッチングよりも前記絶縁膜が除去されやすい条件で行うことを特徴とする付記1に記載の半導体装置の製造方法。

【0067】

(付記3)

前記第1の開口部内に半導体集積回路の配線の一部を形成し、前記第2の開口部内にアラメントマークの一部を形成する工程を有することを特徴とする付記1又は2に記載の半導体装置の製造方法。

【0068】

40

(付記4)

前記第2のエッチングにより、前記下地の上面に第1の凹部を形成する工程を有することを特徴とする付記1乃至3のいずれか1項に記載の半導体装置の製造方法。

【0069】

(付記5)

前記第3のエッチングにより、前記下地の上面に第2の凹部を形成する工程を有することを特徴とする付記1乃至4のいずれか1項に記載の半導体装置の製造方法。

【0070】

(付記6)

前記第1のエッチングから前記第3のエッチングまでの処理を一つのチャンバ内で行う

50

ことを特徴とする付記 1 乃至 5 のいずれか 1 項に記載の半導体装置の製造方法。

【 0 0 7 1 】

(付 記 7)

C₄F₆ガス又はC₄F₈ガスのプラズマを用いて前記犠牲層を形成することを特徴とする付記 1 乃至 6 のいずれか 1 項に記載の半導体装置の製造方法。

【 符 号 の 説 明 】

【 0 0 7 2 】

1 1 1 : 下地

1 1 2 : 絶縁膜

1 1 3、2 2 3、2 4 3、3 1 3 : レジストマスク

1 1 4、1 1 5、2 2 4、2 2 5、2 4 4、2 4 5、3 0 6、3 0 7 : 開口パターン

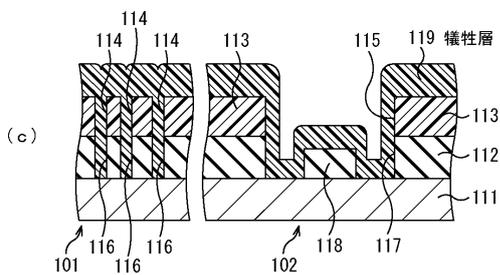
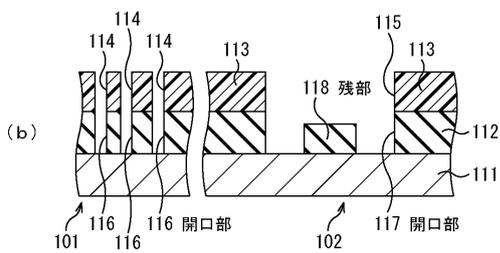
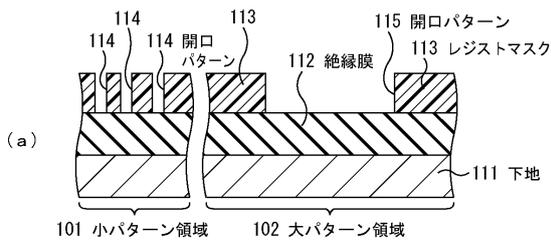
1 1 6、1 1 7、2 2 6、2 2 7、2 4 6、2 4 7、3 0 8、3 0 9 : 開口部

1 1 8、2 2 8、2 4 8、3 1 0 : 残部

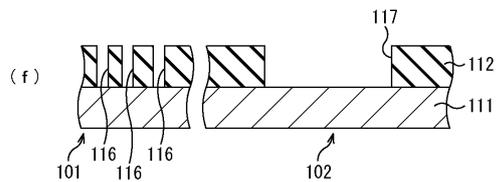
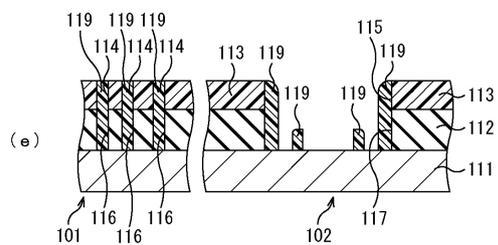
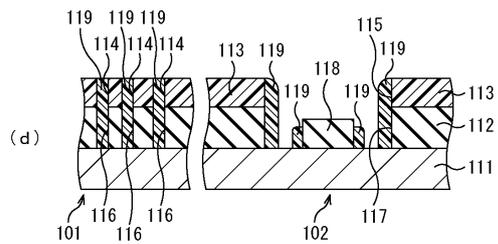
1 1 9、2 3 0、2 4 9、3 1 1 : 犠牲層

1 2 1、1 2 2 : 凹部

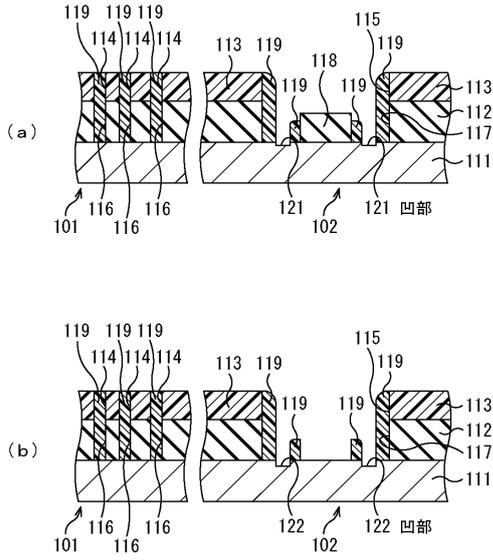
【 図 1 A 】



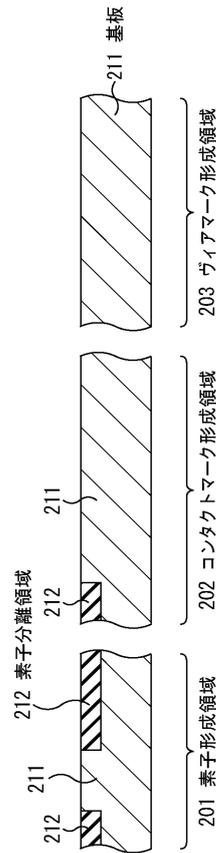
【 図 1 B 】



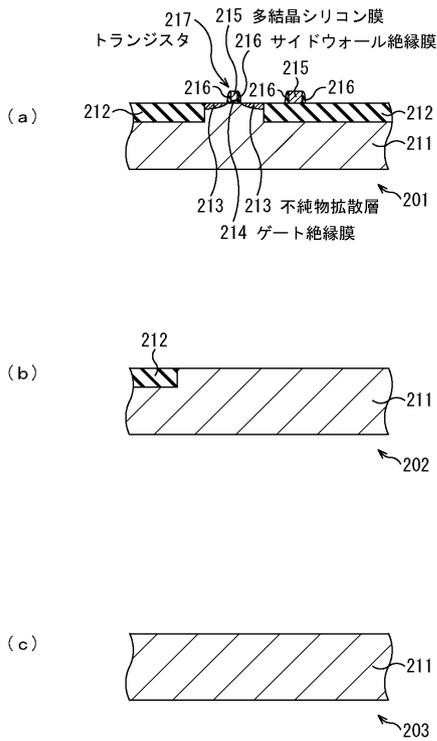
【図2】



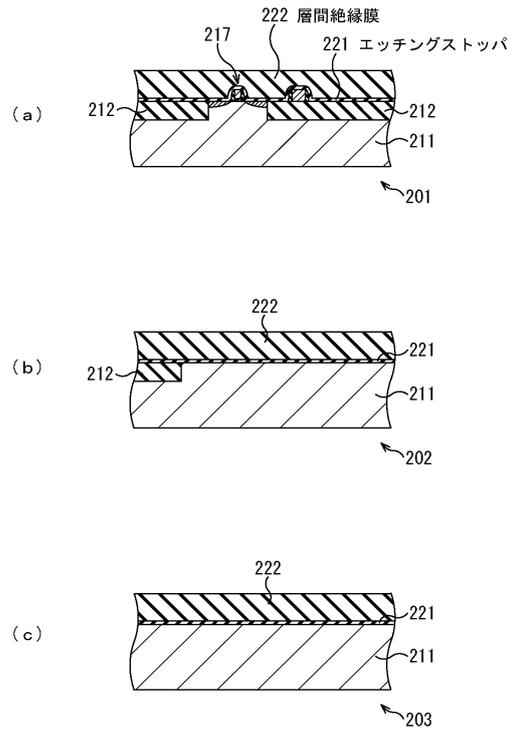
【図3】



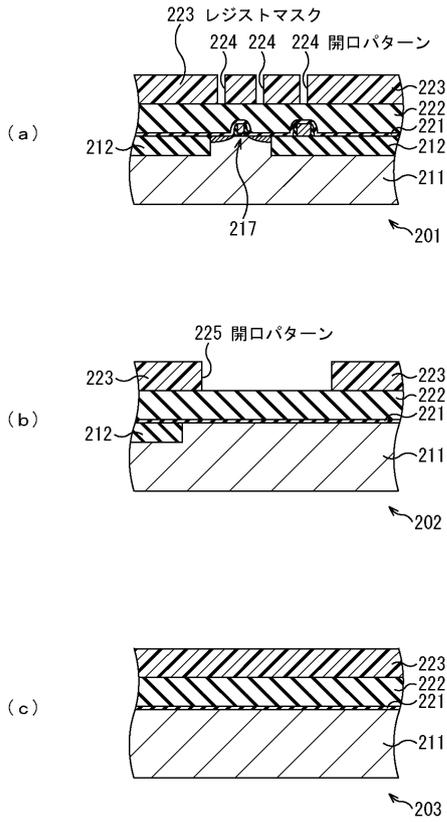
【図4】



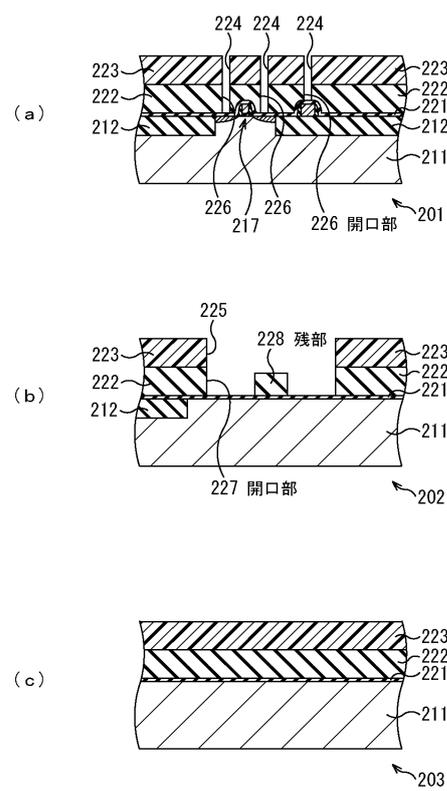
【図5】



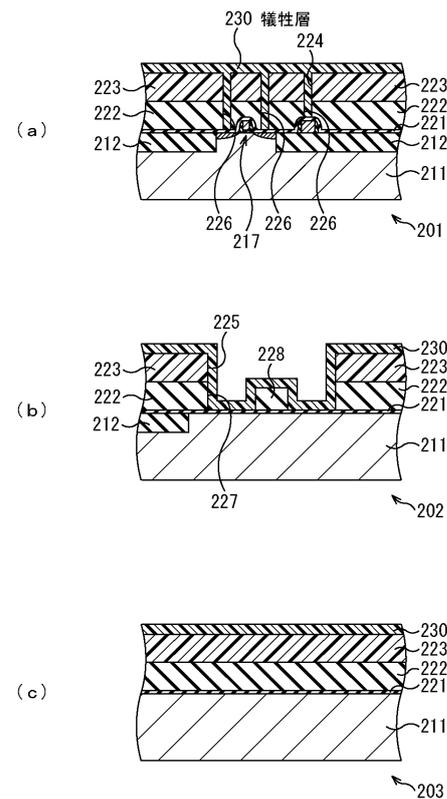
【図6】



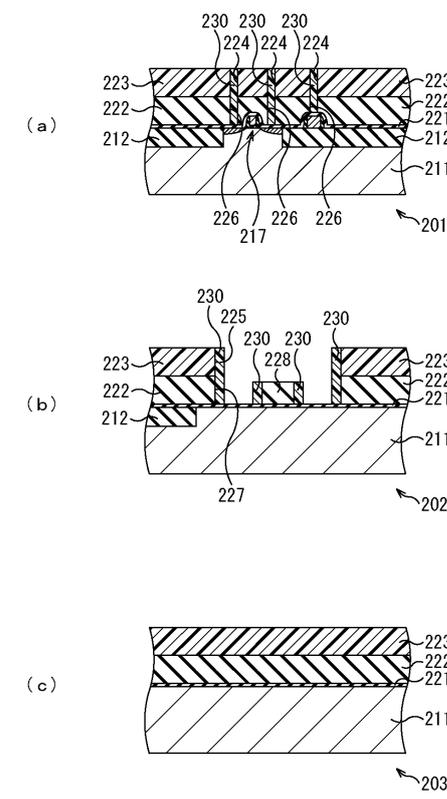
【図7】



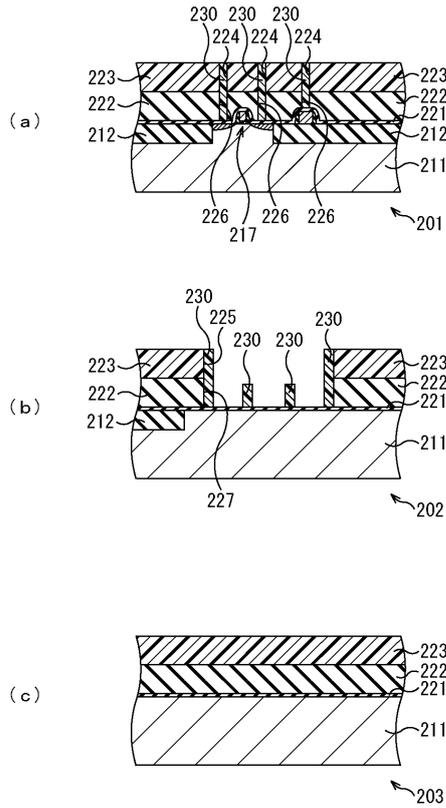
【図8】



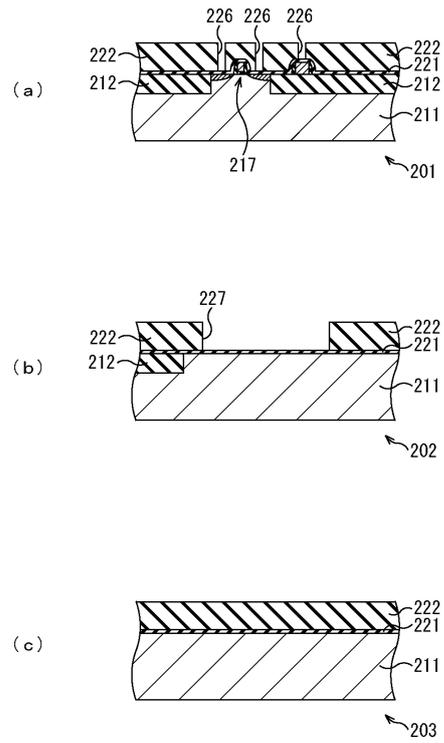
【図9】



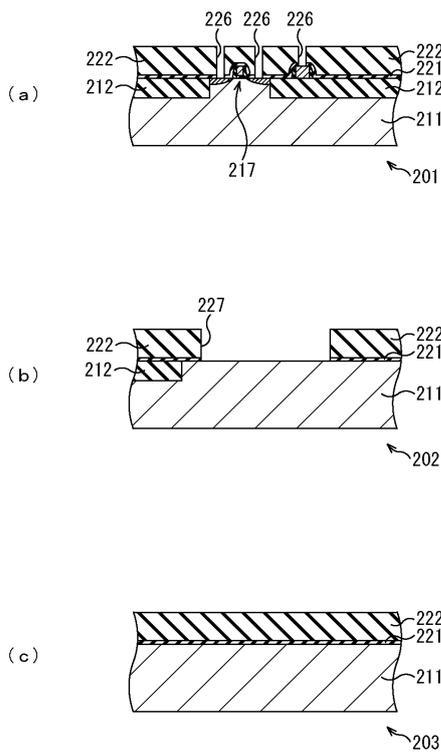
【図10】



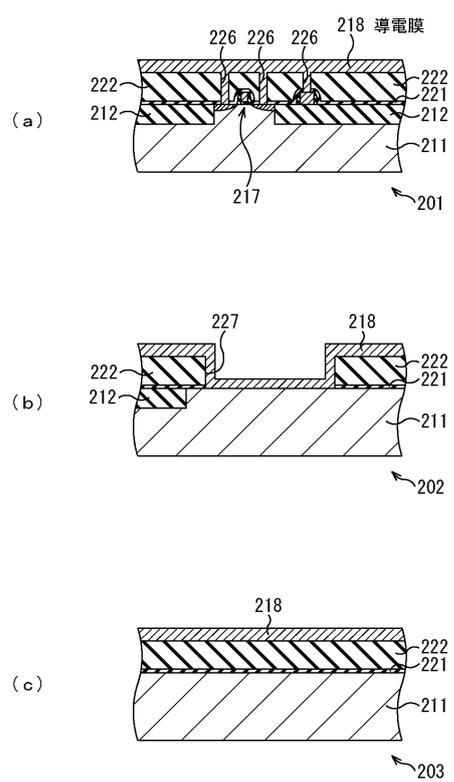
【図11】



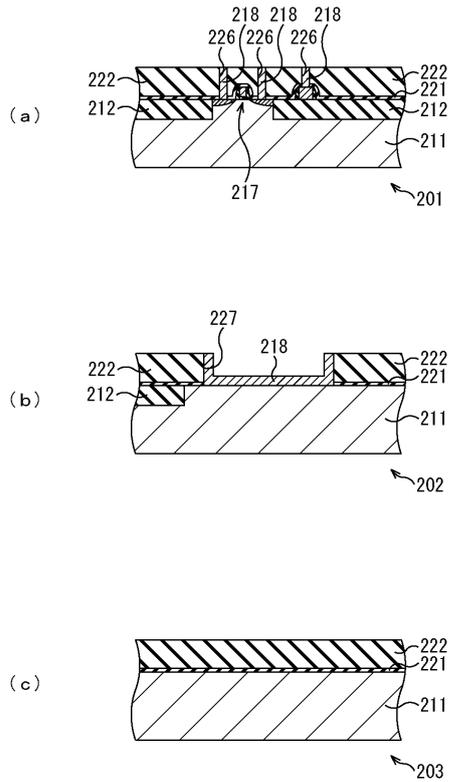
【図12】



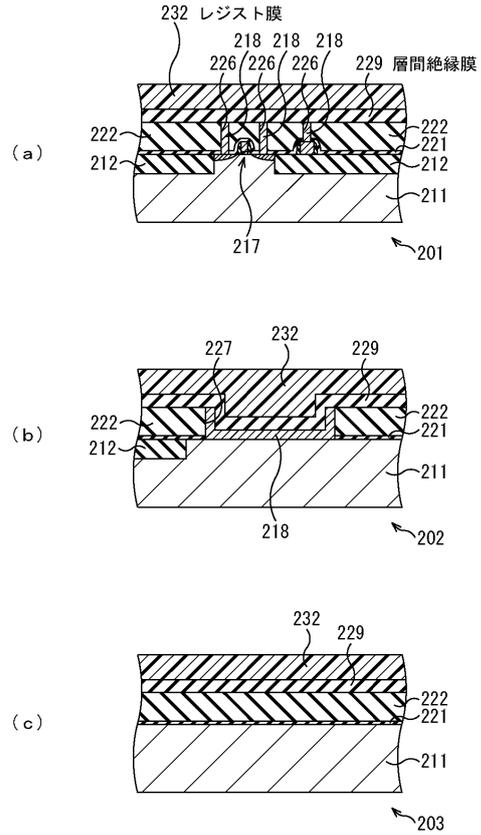
【図13】



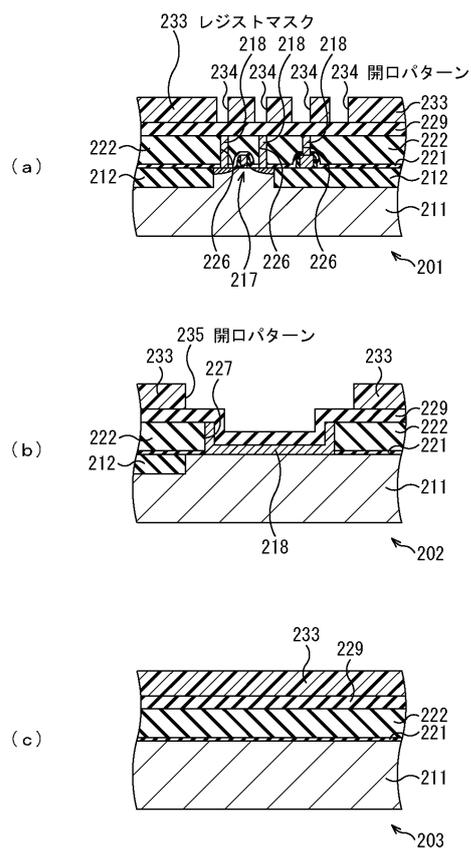
【図14】



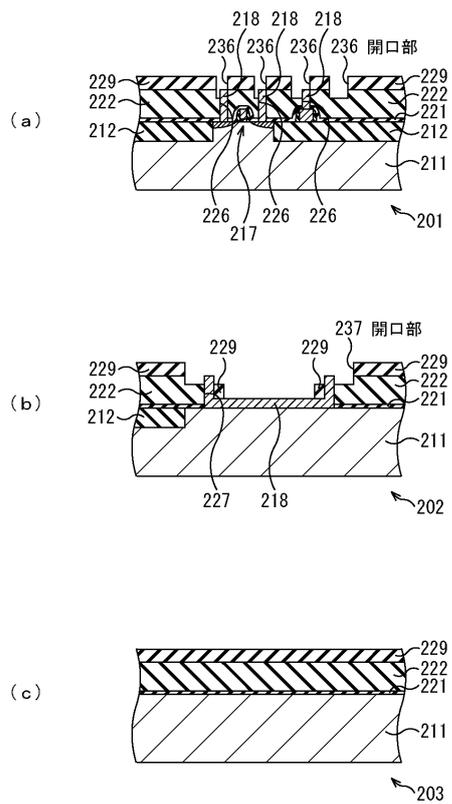
【図15】



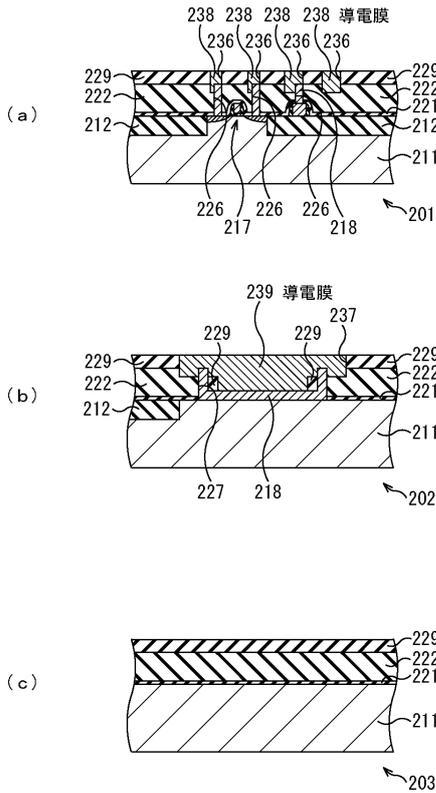
【図16】



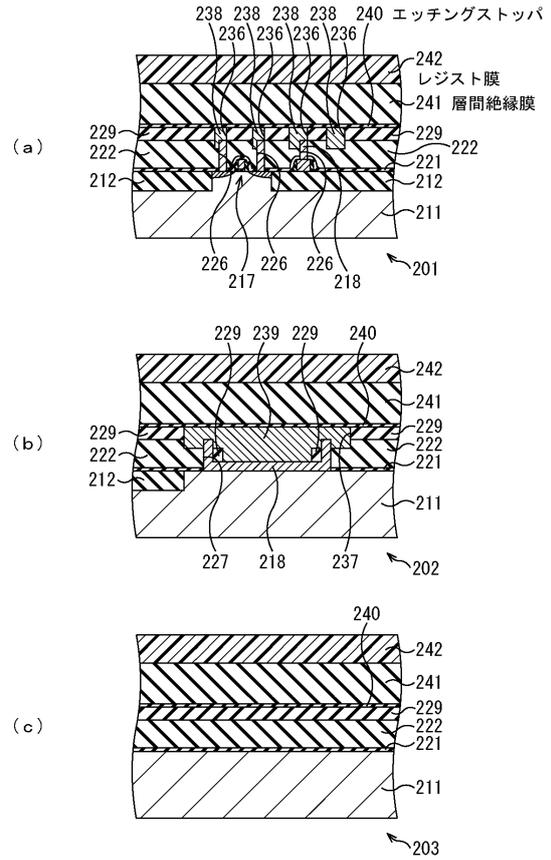
【図17】



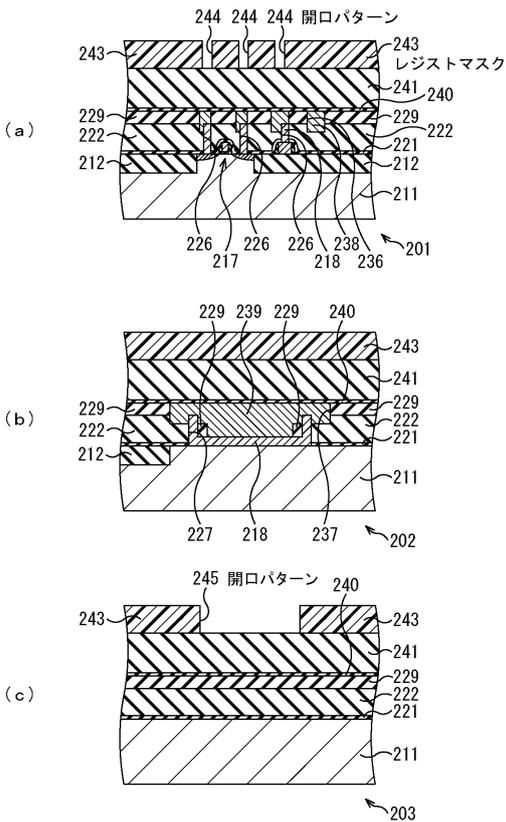
【図18】



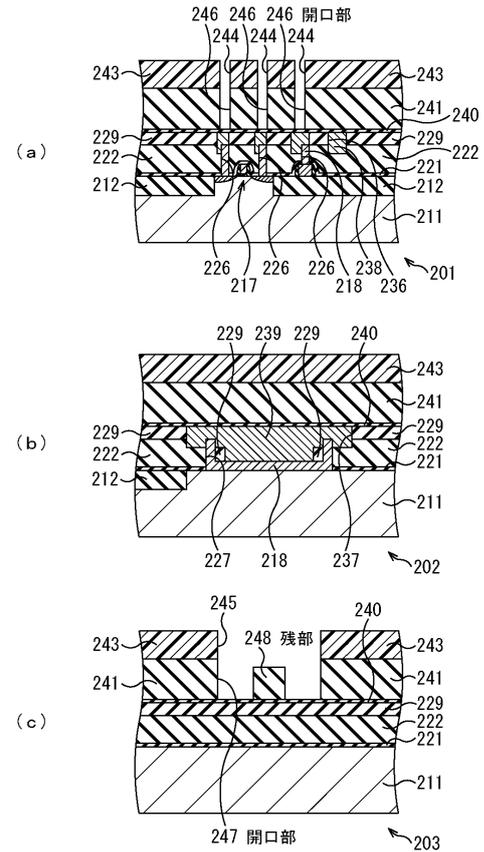
【図19】



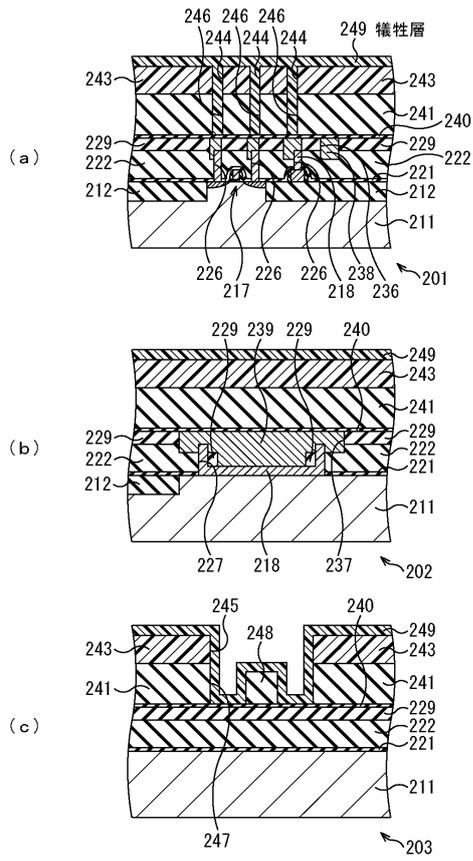
【図20】



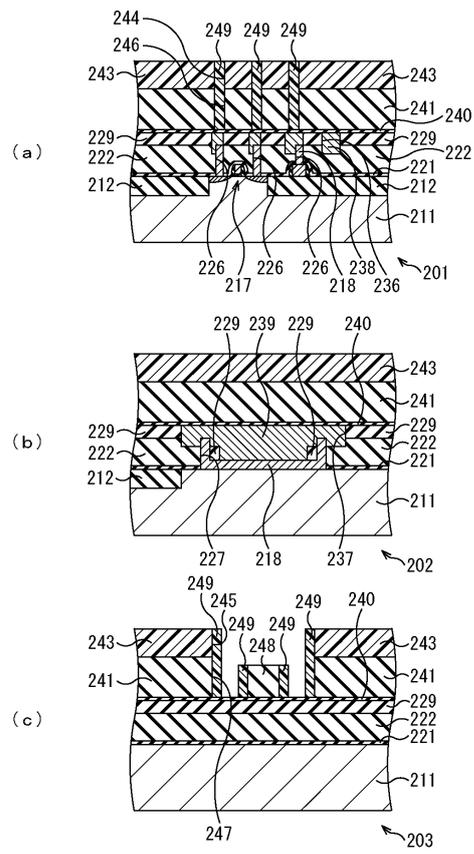
【図21】



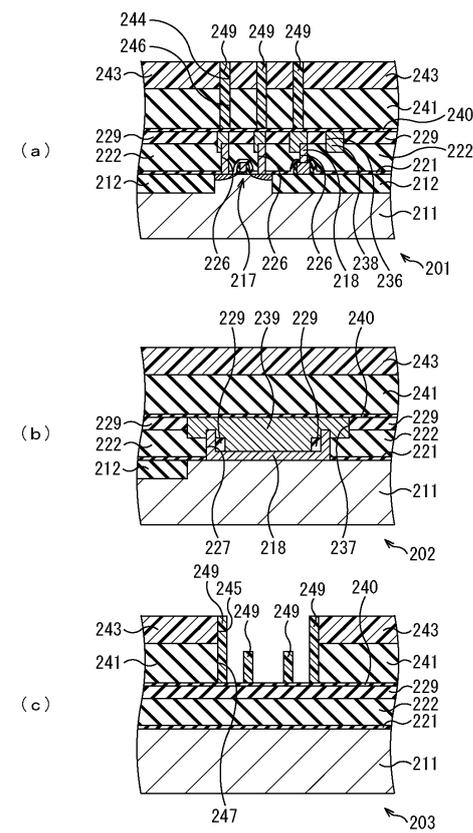
【図 2 2】



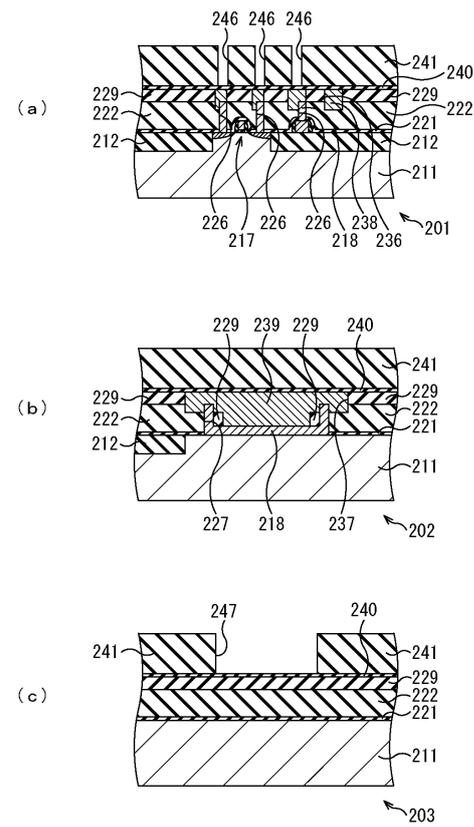
【図 2 3】



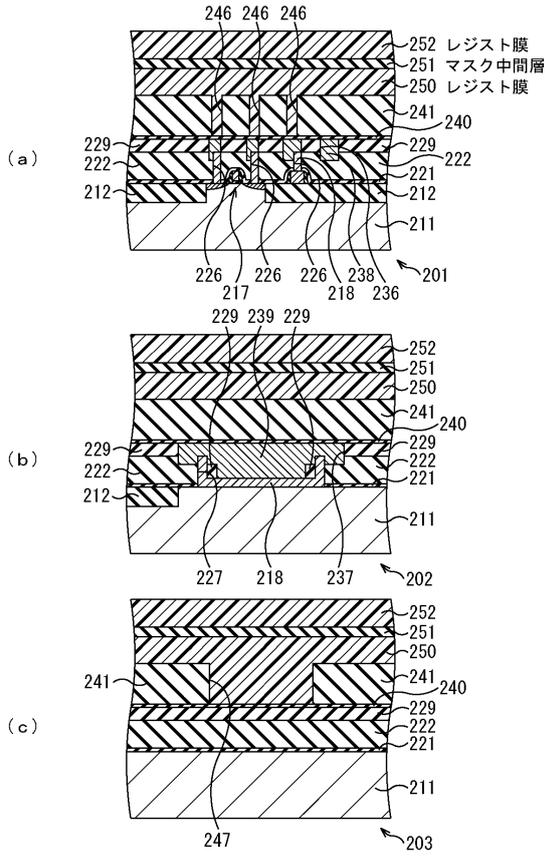
【図 2 4】



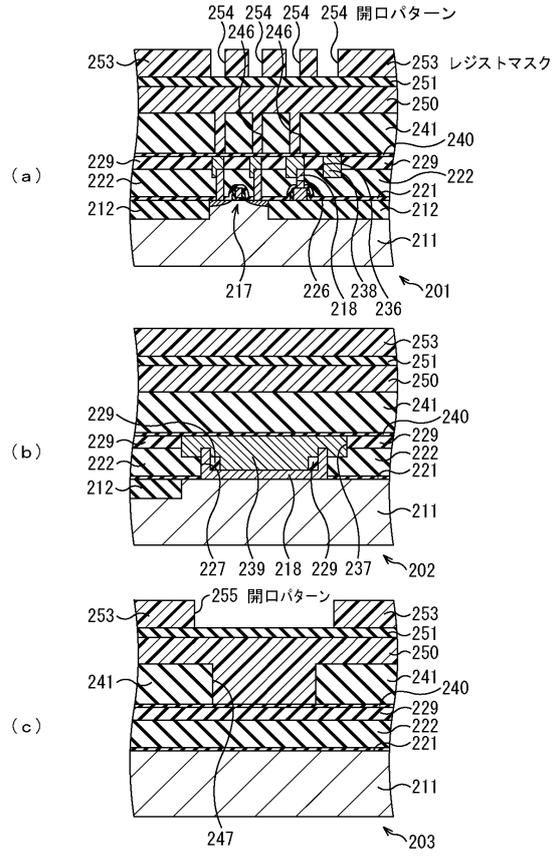
【図 2 5】



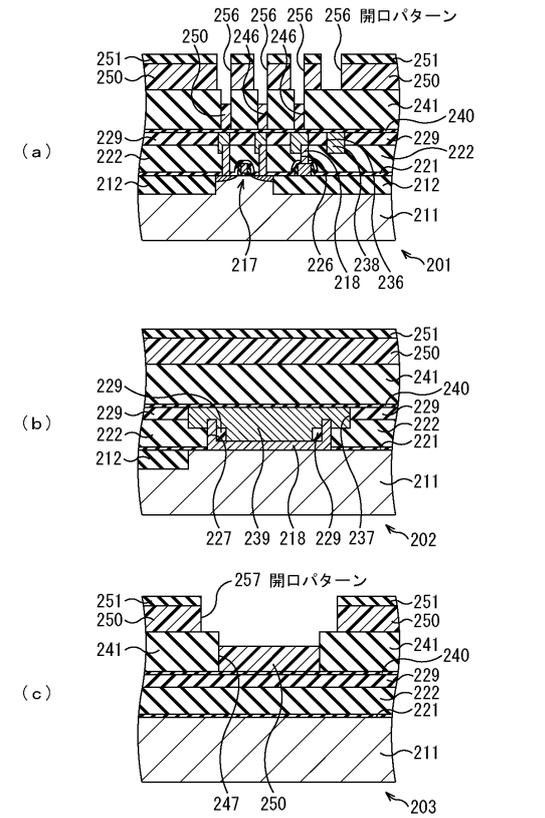
【図 26】



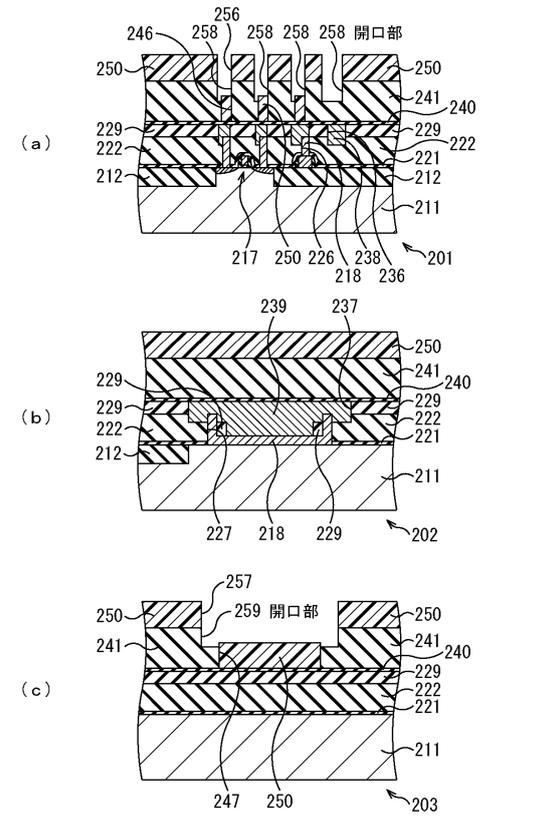
【図 27】



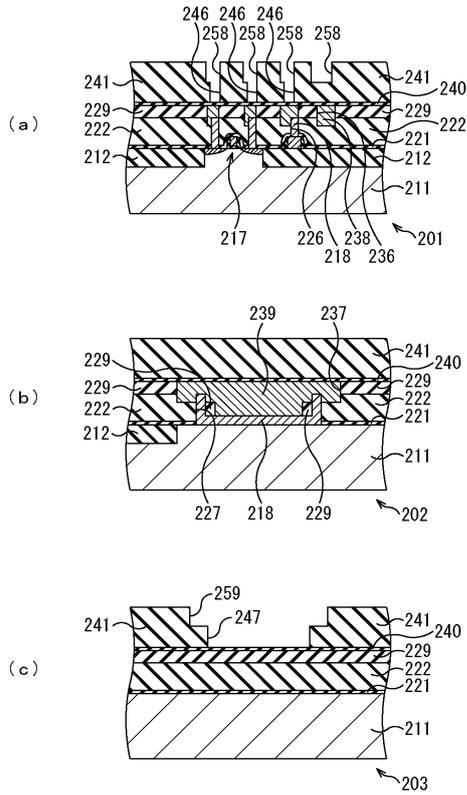
【図 28】



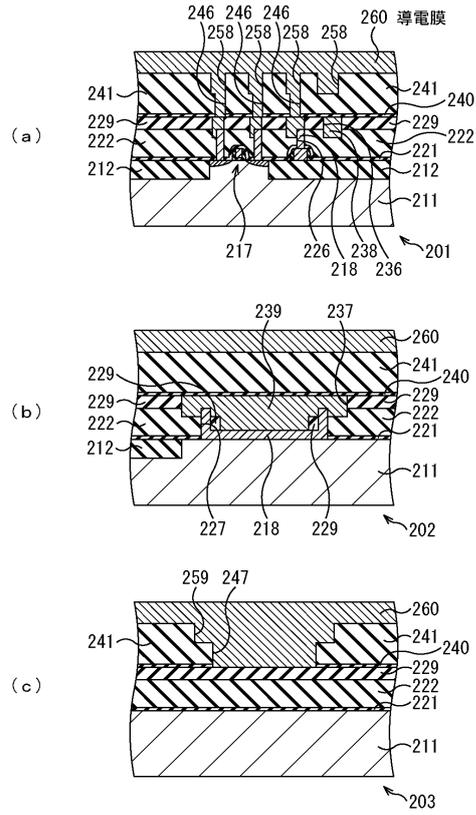
【図 29】



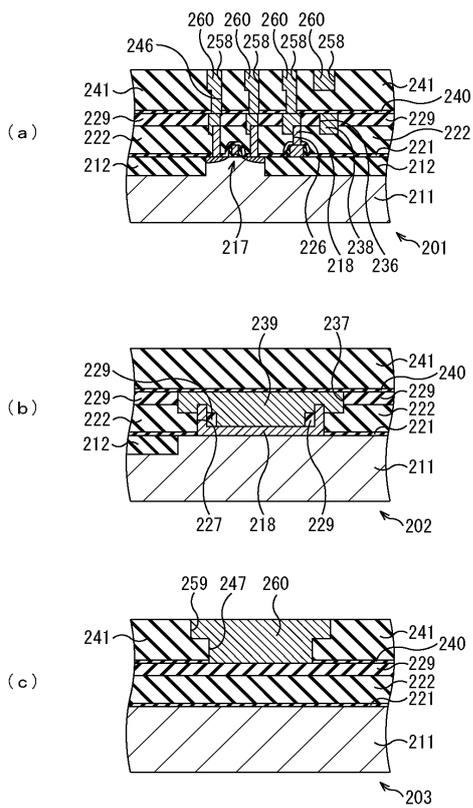
【図30】



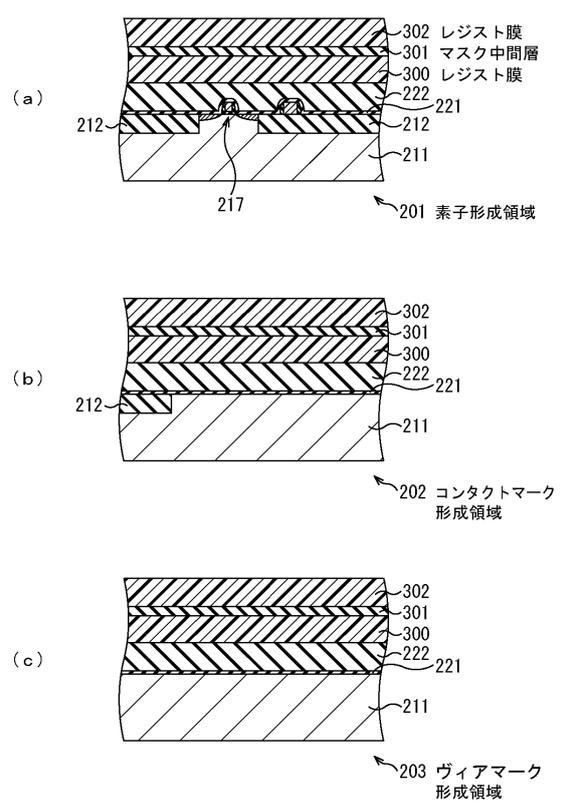
【図31】



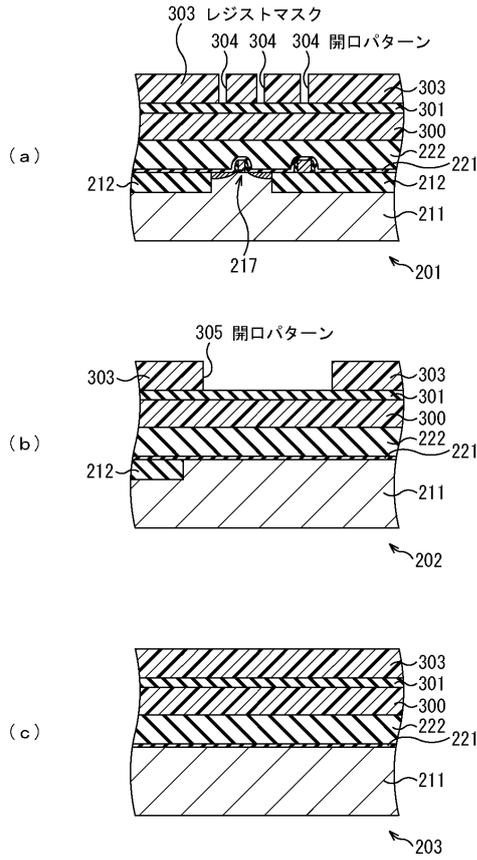
【図32】



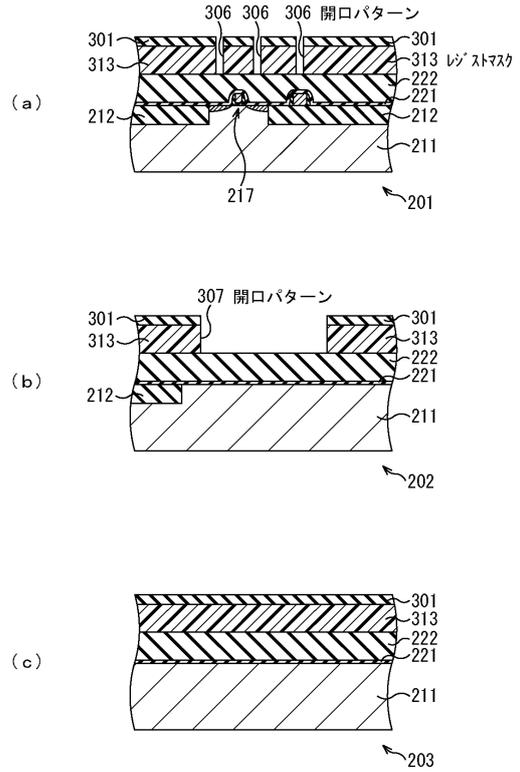
【図33】



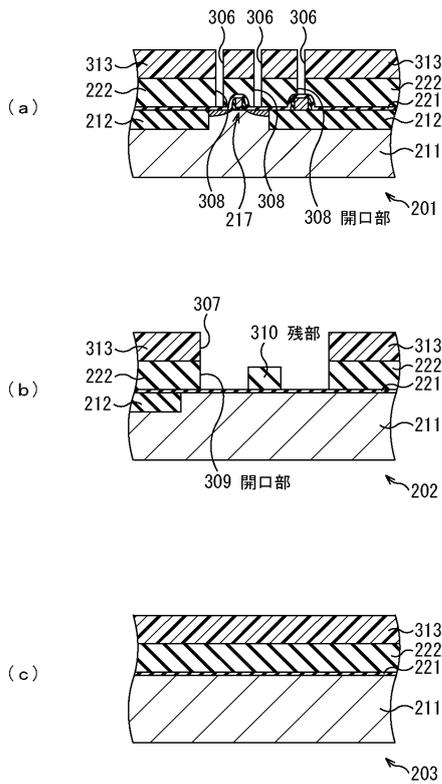
【図34】



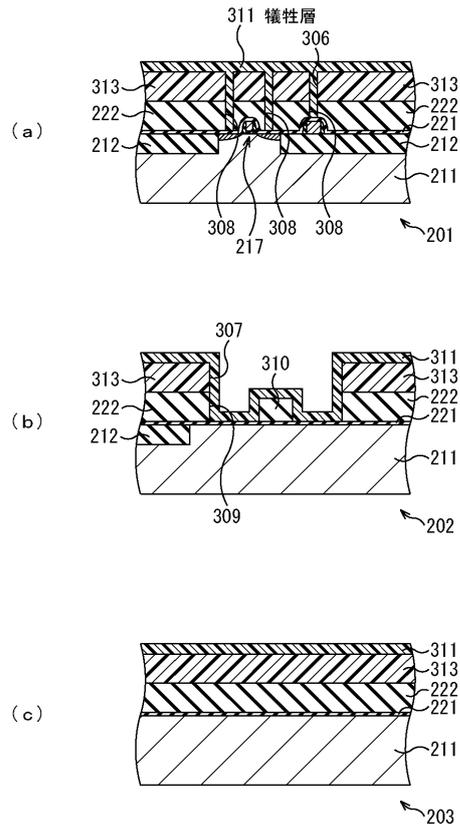
【図35】



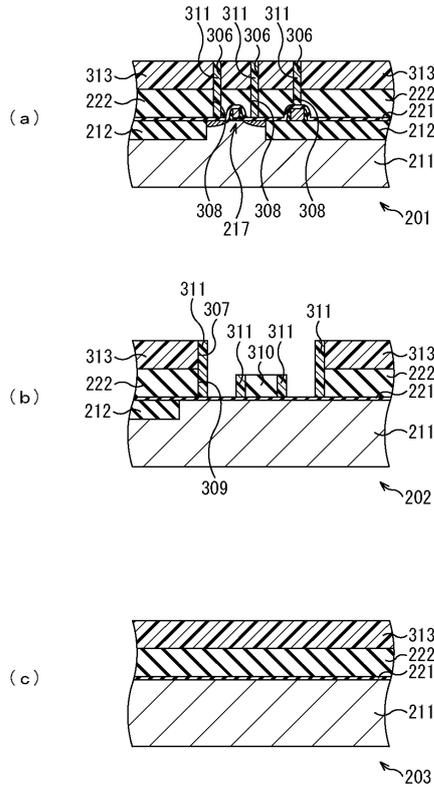
【図36】



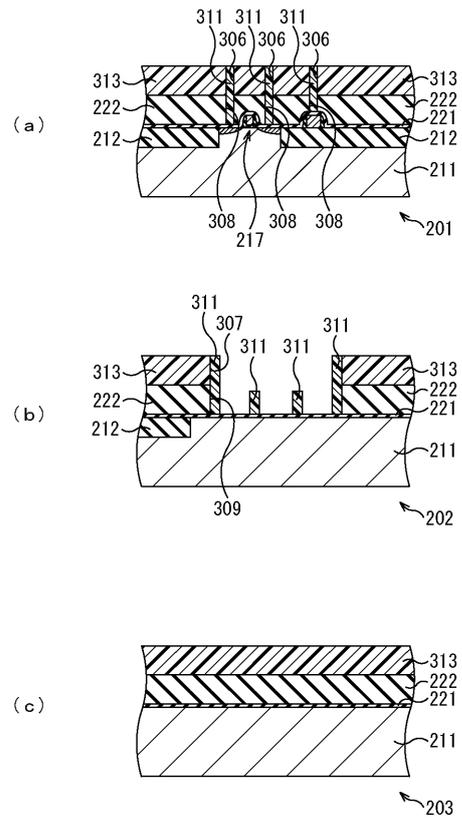
【図37】



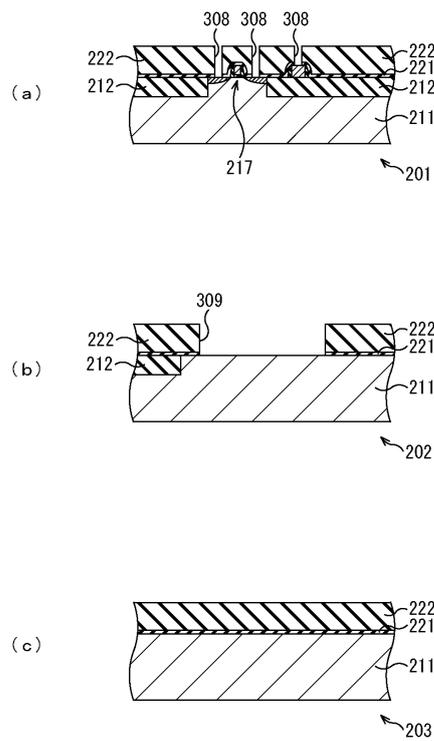
【 図 3 8 】



【 図 3 9 】



【 図 4 0 】



フロントページの続き

(56)参考文献 特開2006-066621(JP,A)
特開2014-135385(JP,A)
特開2009-188221(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/768
H01L 21/3065
H01L 21/3205
H01L 23/522